# カタログ等資料中の旧社名の扱いについて

2010年4月1日を以ってNECエレクトロニクス株式会社及び株式会社ルネサステクノロジが合併し、両社の全ての事業が当社に承継されております。従いまして、本資料中には旧社名での表記が残っておりますが、当社の資料として有効ですので、ご理解の程宜しくお願い申し上げます。

ルネサスエレクトロニクス ホームページ (http://www.renesas.com)

2010 年 4 月 1 日 ルネサスエレクトロニクス株式会社

【発行】ルネサスエレクトロニクス株式会社(http://www.renesas.com)

【問い合わせ先】http://japan.renesas.com/inquiry



#### ご注意書き

- 1. 本資料に記載されている内容は本資料発行時点のものであり、予告なく変更することがあります。当社製品のご購入およびご使用にあたりましては、事前に当社営業窓口で最新の情報をご確認いただきますとともに、当社ホームページなどを通じて公開される情報に常にご注意ください。
- 2. 本資料に記載された当社製品および技術情報の使用に関連し発生した第三者の特許権、著作権その他の知的 財産権の侵害等に関し、当社は、一切その責任を負いません。当社は、本資料に基づき当社または第三者の 特許権、著作権その他の知的財産権を何ら許諾するものではありません。
- 3. 当社製品を改造、改変、複製等しないでください。
- 4. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。お客様の機器の設計において、回路、ソフトウェアおよびこれらに関連する情報を使用する場合には、お客様の責任において行ってください。これらの使用に起因しお客様または第三者に生じた損害に関し、当社は、一切その責任を負いません。
- 5. 輸出に際しては、「外国為替及び外国貿易法」その他輸出関連法令を遵守し、かかる法令の定めるところにより必要な手続を行ってください。本資料に記載されている当社製品および技術を大量破壊兵器の開発等の目的、軍事利用の目的その他軍事用途の目的で使用しないでください。また、当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器に使用することができません。
- 6. 本資料に記載されている情報は、正確を期すため慎重に作成したものですが、誤りがないことを保証するものではありません。万一、本資料に記載されている情報の誤りに起因する損害がお客様に生じた場合においても、当社は、一切その責任を負いません。
- 7. 当社は、当社製品の品質水準を「標準水準」、「高品質水準」および「特定水準」に分類しております。また、各品質水準は、以下に示す用途に製品が使われることを意図しておりますので、当社製品の品質水準をご確認ください。お客様は、当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途に当社製品を使用することができません。また、お客様は、当社の文書による事前の承諾を得ることなく、意図されていない用途に当社製品を使用することができません。当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途または意図されていない用途に当社製品を使用したことによりお客様または第三者に生じた損害等に関し、当社は、一切その責任を負いません。なお、当社製品のデータ・シート、データ・ブック等の資料で特に品質水準の表示がない場合は、標準水準製品であることを表します。

標準水準: コンピュータ、OA 機器、通信機器、計測機器、AV 機器、家電、工作機械、パーソナル機器、産業用ロボット

高品質水準: 輸送機器(自動車、電車、船舶等)、交通用信号機器、防災・防犯装置、各種安全装置、生命 維持を目的として設計されていない医療機器(厚生労働省定義の管理医療機器に相当)

特定水準: 航空機器、航空宇宙機器、海底中継機器、原子力制御システム、生命維持のための医療機器(生命維持装置、人体に埋め込み使用するもの、治療行為(患部切り出し等)を行うもの、その他直接人命に影響を与えるもの)(厚生労働省定義の高度管理医療機器に相当)またはシステム

- 8. 本資料に記載された当社製品のご使用につき、特に、最大定格、動作電源電圧範囲、放熱特性、実装条件その他諸条件につきましては、当社保証範囲内でご使用ください。当社保証範囲を超えて当社製品をご使用された場合の故障および事故につきましては、当社は、一切その責任を負いません。
- 9. 当社は、当社製品の品質および信頼性の向上に努めておりますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は耐放射線設計については行っておりません。当社製品の故障または誤動作が生じた場合も、人身事故、火災事故、社会的損害などを生じさせないようお客様の責任において冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、機器またはシステムとしての出荷保証をお願いいたします。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様が製造された最終の機器・システムとしての安全検証をお願いいたします。
- 10. 当社製品の環境適合性等、詳細につきましては製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制する RoHS 指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。お客様がかかる法令を遵守しないことにより生じた損害に関して、当社は、一切その責任を負いません。
- 11. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを固くお断りいたします。
- 12. 本資料に関する詳細についてのお問い合わせその他お気付きの点等がございましたら当社営業窓口までご 照会ください。
- 注1. 本資料において使用されている「当社」とは、ルネサスエレクトロニクス株式会社およびルネサスエレクトロニクス株式会社がその総株主の議決権の過半数を直接または間接に保有する会社をいいます。
- 注 2. 本資料において使用されている「当社製品」とは、注 1 において定義された当社の開発、製造製品をいいます。



# H8S ファミリ

# 14 ビット PWM 機能によるデューティパルス出力

#### 要旨

14 ビット PWM 機能を使用して, PWM 出力端子からデューティ 5.87%のパルスを出力します。

#### 動作確認デバイス

H8S/2128

## 目次

1.	仕様	. 2
2.	適用条件	. 2
3.	使用機能説明	. 3
4.	動作説明	. 5
5.	ソフトウェア説明	. 7
6.	フローチャート	. 9



## 1. 仕様

- 図1に示すように,14ビット PWM 機能を使用して,PWM 出力端子からデューティパルスを出力します。
- 本タスク例では,基本周期が 13.02 μs,パルス High 幅が 763ns,デューティ 5.87%のデューティパルスを 出力します。

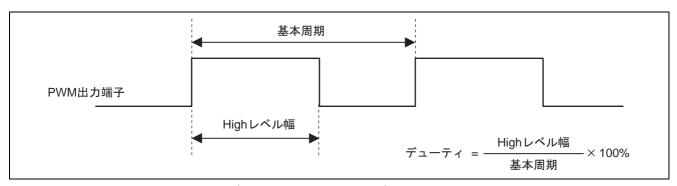


図 1 14 ビット PWM 機能によるデューティパルス出力

#### 2. 適用条件

表 1 適用条件

項目	内容		
動作周波数	入力クロック : 19.6608 MHz		
	システムクロック (Iφ) : 19.6608 MHz		
	周辺モジュールクロック (Pφ) : 19.6608 MHz		
	外部バスクロック (Bø) : 19.6608 MHz		
動作モード	モード 3 (MD1 = 1, MD0 = 1)		
開発ツール	HEW Ver3.01 (release1)		
C/C++コンパイラ	ルネサステクノロジ製		
	H8S, H8/300 SERIES C/C++ Compiler Ver6.0.00.005		
コンパイルオプション	-cpu = 2000N, -code = machinecode, -optimize = 1		



#### 3. 使用機能説明

本タスク例では , 14 ビット PWM 機能を利用して PWM 出力端子からデューティパルスを出力します。14 ビット PWM 機能のブロック図を図 2 に示します。以下に 14 ビット PWM 機能のブロック図について説明します。

- 分解能は,システムクロック周期とシステムクロック周期  $\times 2$  から選択できます。 また,2 種類の基本周期  $T \times 64$ ,  $T \times 256$  (T =分解能) が選択できます。本 PWM はリップルの少ないパルス分割方式を使用しています。
- PWM (D/A) カウンタ (DACNT)
  DACNT は ,14 ビットのリードライト可能なアップカウンタで ,入力するクロックによりカウントアップされます。入力するクロックは , DACR のクロックセレクトビット (CKS) で選択します。
  DACNT は ,2 チャネルの PWM (D/A) のタイムベースとして使用されます。14 ビット精度で使用する場合には ,全ビットを利用し ,12 ビット精度で使用する場合には ,上位 2 ビット (カウンタ) を無視し ,下位 12 ビット (カウンタ) を利用します。
- PWM (D/A) データレジスタ A, B (DADRA, B) DADR は ,16 ビットのリード / ライト可能な 2 本のレジスタ (DADRA, B) で構成されています。DADRA は PWM (D/A) チャネル A に , DADRB は PWM (D/A) チャネル B にそれぞれ対応します。 DADRA の最下位ビットは未使用で ,リードすると 1 が読み出されます。 DADR の上位 14 ビットは ,D/A 変換するデータを設定します。 DADR の上位 14 ビットの内容は ,DACNT の値と常に比較されており ,基本周期ごとに出力波形のデューティを決定し ,また分解能幅の付加パルスを出力するか否かを決定します。この動作を可能にするためには ,DADR をある範囲の値に設定する必要があります。この範囲はキャリアフリーケンシセレクト (CFS) によって決まります。 範囲外の値を DADR に設定すると ,PWM 出力は固定されます。

12 ビット精度で使用する場合には , 下位 2 ビット  $(\vec{r}-9)$  (DA1, 0)を 0 に固定し , 上位 12 ビット  $(\vec{r}-9)$  が有効とみなします。この下位 2 ビット  $(\vec{r}-9)$  は DACNT の上位 2 ビット (カウンタ) に対応しています。

- MPWM (D/A) コントロールレジスタ (DACR)
   DACR は8ビットのリード / ライト可能なレジスタで,テストモードの設定,出力の許可,出力位相, および動作速度の選択を行います。
- 【注】 DACNT および DADR の値は, CPU からリード / ライト可能ですが, 16 ビット構成になっているため, CPU とのデータ転送はテンポラリレジスタ (TEMP) を介して行います。詳細はユーザーズマニュアルを参照してください。



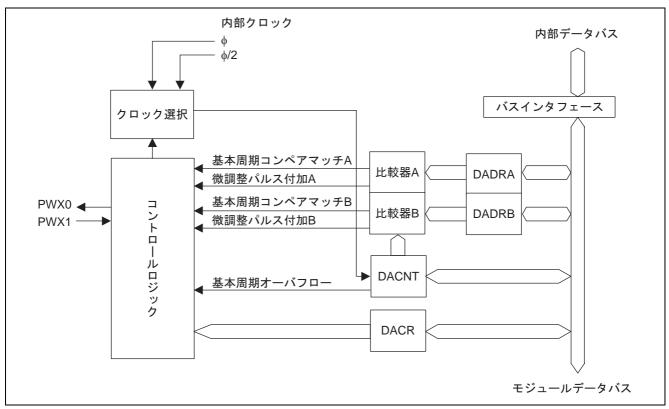
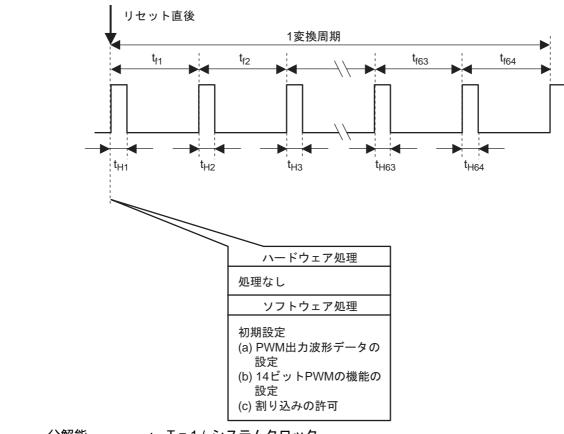


図 2 14 ビット PWM 機能ブロック図



#### 4. 動作説明

動作波形を図3に示します。図3に示すような式および,計算によって,基本周期,PWM変換周期,High レベル幅などが分かります。



分解能 : T=1/システムクロック

基本周期 :  $t_{f,1} = t_{f,2} = t_{f,3} = \dots = t_{f,63} = t_{f,64} = T \times 256$ High レベル幅 :  $t_{H\,1} + t_{H\,2} + t_{H\,3} + \ldots + t_{H\,63} + t_{H\,64} = T_H$ 

変換周期 :  $t_f \times 64$ 

・1 変換周期は上図に示すように 64 個のパルスで構成され,この1変換周期中の High レベル幅合計 (T<sub>H</sub>) が DADR のデータに対応しています。この関係は次式で示されます。

T<sub>H</sub> = DADR のデータ値 × 分解能

・ここではシステムクロックφ: 19.6608 MHz 時の例を示します。

分解能 : T = 50.86 ns :  $t_f = 13.02 \,\mu s$ 基本周期 変換周期 :  $t_f \times 64 = 833.28 \,\mu s$ High レベル幅 :  $t_H$  = 48.83  $\mu$ s

図 3 14 ビット PWM 機能によるデューティパルス出力動作



付加パルスについては , CFS = 1 (基本周期 = 分解能  $(T) \times 256$ ) かつ OS = 1 (PWM 反転出力) の設定を例に示します。CFS = 1 のとき , DADR の上位 8 ビット (DA13 ~ DA6) で基本パルスのデューティ比が , 次の 6 ビット  $(DA5 \sim DA0)$  で付加パルスの位置が決定されます。

ここでは , DADR = H'0207 (B'0000 0010 0000 0111)の場合を考えます。出力波形を図 4 に示します。CFS = 1 であり , 上位 8 ビットの値が B'0000 0010 ですので , 基本パルスは High 幅が  $2/256 \times (T)$  のデューティ比となります。次に続く 6 ビットの値が B'0000 01 ですので , 付加パルスは基本パルス No.63 の位置でのみ出力されます。(付加パルス位置指定の詳細はハードウェアマニュアル参照) 付加パルスは基本パルスに  $1/256 \times (T)$  だけ追加される形となります。

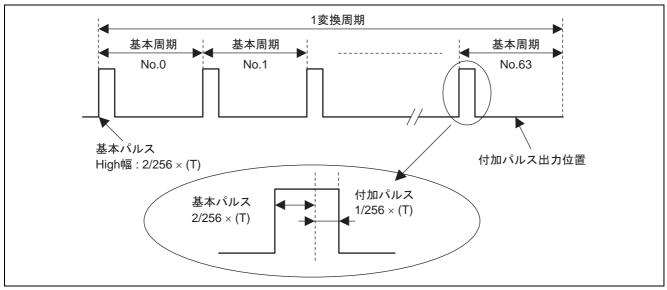


図 4 付加パルス出力波形 (DADR = H'0207, CFS = 1, OS = 1)



## 5. ソフトウェア説明

## 5.1 モジュール説明

#### 表2 モジュール説明

モジュール名	ラベル名	機能
メインルーチン	main	14 ビット PWM 機能の設定,割り込みの許可を行う

## 5.2 引数の説明

#### 表 3 引数説明

引数名	説明	使用モジュール	データ長	入出力
data	DADRA に設定する PWM 出力波形データ	main	1ワード	入力
	(16 ビット)			

## 5.3 使用内部レジスタ説明

表 4 使用内部レジスタ説明

レジスタ名		機能	アドレス	設定値
DACR	TEST	PWM (D/A) コントロールレジスタ (テストモード)	H'FFFFA0	0
		: TEST = 0 のとき,PWM (D/A) はユーザ状態となり,	ビット7	
		通常の動作をします		
		: TEST = 1 のとき , PWM (D/A) は , テスト状態となり ,		
		正しい変換結果は得られません		
	PWME	PWM (D/A) コントロールレジスタ (PWM イネーブル)	H'FFFFA0	0
		: PWME = 0 のとき,PWM (D/A) は 14 ビットのアップ	ビット6	
		カウンタとして動作		
		: PWME = 1 のとき, PWM (D/A) は, DACNT = H'0003		
		で停止		
	OEB	PWM (D/A) コントロールレジスタ	H'FFFFA0	0
		(アウトプットイネーブル B)	ビット3	
		: OEB = 0 のとき , PWM (D/A) チャネル B 出力 (PWX1 出力端子) を禁止		
		: OEB = 1 のとき , PWM (D/A) チャネル B 出力 (PWX1		
	OEA	出力端子) を許可 PWM (D/A) コントロールレジスタ	H'FFFFA0	1
	OLA	` '	ビット2	1
		(アウトプットイネーブル A)	C 9 1 2	
		: OEA = 0 のとき , PWM (D/A) チャネル A 出力 (PWX0 出力端子) を禁止		
		: OEA = 1 のとき , PWM (D/A) チャネル A 出力 (PWX0		
		出力端子) を許可		
	OS	PWM (D/A) コントロールレジスタ	H'FFFFA0	1
		(アウトプットセレクト)	ビット1	
		: OS = 0 のとき,PWM 直接出力		
		: OS = 1 のとき,PWM 反転出力		



## 表 4 使用内部レジスタ説明(つづき)

レジスタ名		機能	アドレス	設定値
DACR	CKS	PWM (D/A) コントロールレジスタ (クロックセレクト) : CKS = 0 のとき,分解能 (T) = システムクロック 周期 (t <sub>cyc</sub> ) で動作 : CKS = 1 のとき,分解能 (T) = システムクロック 周期 (t <sub>cyc</sub> )×2 で動作	H'FFFFA0 ビット 0	0
DADRAH	DA13 ~ DA6	D/A データレジスタ A D/A 変換データの設定用上位 8 ビット	H'FFFFA0 ビット 15~8	H'FF
DADRAL	DA5 ~ DA0	D/A データレジスタ A D/A 変換データの設定用下位 6 ビット	H'FFFFA1 ビット7~2	1,1,1,1,1,1
	CFS	D/A データレジスタ A (キャリアフリーケンシセレクト) : CFS = 0 のとき,基本周期 = 分解能 (T)×64 で動作,DADR の値の範囲は H'0401~H'FFFD : CFS = 1 のとき,基本周期 = 分解能 (T)×256 で動作,DADR の値の範囲は H'0103~H'FFFF	H'FFFFA1 ビット 1	1
DACNT	_	PWM (D/A) カウンタ 14 ビットのリードライト可能なアップカウンタ	H'FFFFA6 ビット 15~2	H'0000 *1
	REGS	PWM (D/A) カウンタ (レジスタセレクト) 14 ビットのリードライト可能なアップカウンタ : REGS = 0 のとき ,DADRA と DADRB がアクセス可能 : REGS = 1 のとき , DACR と DACNT がアクセス可能	H'FFFFA6 ビット 0	0

【注】 \*1 下位 2 ビットは, 本設定値とは, 異なります。

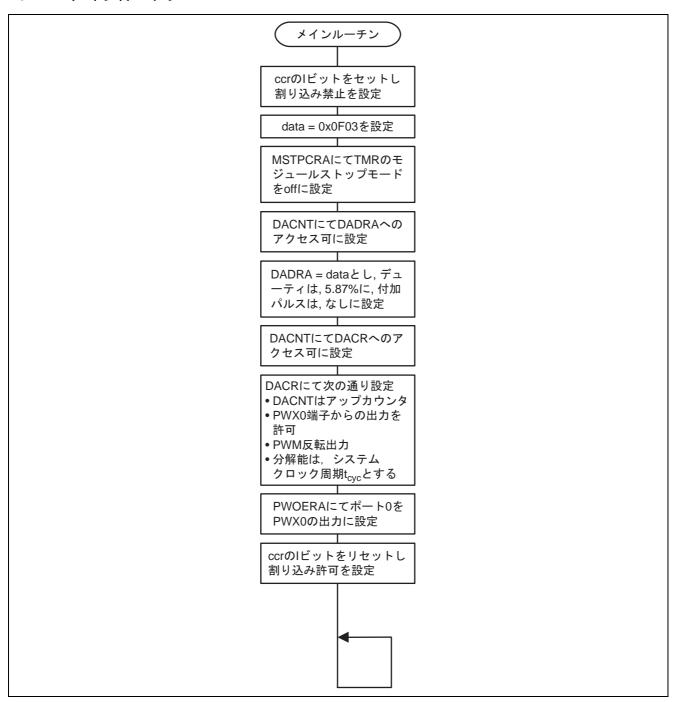
## 5.4 使用 RAM 説明

本タスク例では, RAM を使用しません。



#### 6. フローチャート

#### 6.1 メインルーチン





## 改訂記録

		改訂内容		
Rev.	発行日	ページ	ポイント	
1.00	2005.02.18	_	初版発行	



#### 安全設計に関するお願い ■

1. 弊社は品質、信頼性の向上に努めておりますが、半導体製品は故障が発生したり、誤動作する場合があります。弊社の半導体製品の故障又は誤動作によって結果として、人身事故、火災事故、社会的損害などを生じさせないような安全性を考慮した冗長設計、延焼対策設計、誤動作防止設計などの安全設計に十分ご留意ください。

#### 本資料ご利用に際しての留意事項

- 1. 本資料は、お客様が用途に応じた適切なルネサス テクノロジ製品をご購入いただくための参考資料であり、本資料中に記載の技術情報についてルネサス テクノロジが所有する知的財産権その他の権利の実施、使用を許諾するものではありません。
- 2. 本資料に記載の製品データ、図、表、プログラム、アルゴリズムその他応用回路例の使用に起因する損害、第三者所有の権利に対する侵害に関し、ルネサステクノロジは責任を負いません。
- 3. 本資料に記載の製品データ、図、表、プログラム、アルゴリズムその他全ての情報は本資料発行時点のものであり、ルネサステクノロジは、予告なしに、本資料に記載した製品または仕様を変更することがあります。ルネサステクノロジ半導体製品のご購入に当たりましては、事前にルネサステクノロジ、ルネサス販売または特約店へ最新の情報をご確認頂きますとともに、ルネサステクノロジホームページ(http://www.renesas.com)などを通じて公開される情報に常にご注意ください。
- 4. 本資料に記載した情報は、正確を期すため、慎重に制作したものですが万一本資料の記述誤りに起因する損害がお客様に生じた場合には、ルネサステクノロジはその責任を負いません。
- 5. 本資料に記載の製品データ、図、表に示す技術的な内容、プログラム及びアルゴリズムを流用する場合は、技術内容、プログラム、アルゴリズム単位で評価するだけでなく、システム全体で十分に評価し、お客様の責任において適用可否を判断してください。ルネサステクノロジは、適用可否に対する責任は負いません。
- 6. 本資料に記載された製品は、人命にかかわるような状況の下で使用される機器あるいはシステムに用いられることを目的として設計、製造されたものではありません。本資料に記載の製品を運輸、移動体用、医療用、航空宇宙用、原子力制御用、海底中継用機器あるいはシステムなど、特殊用途へのご利用をご検討の際には、ルネサステクノロジ、ルネサス販売または特約店へご照会ください。
- 7. 本資料の転載、複製については、文書によるルネサス テクノロジの事前の承諾が必要です。
- 8. 本資料に関し詳細についてのお問い合わせ、その他お気付きの点がございましたらルネサステクレージ、ルネサス販売または特約店までご照会ください。