

RL78/G12

タイマ・アレイ・ユニット（パルス間隔測定）

要旨

本アプリケーションノートでは、タイマ・アレイ・ユニット（TAU）によるパルス間隔測定機能の使用方を説明します。タイマ入力端子（TI00）に入力されるパルスの間隔を測定し、その測定値を内蔵 RAM に格納します。

対象デバイス

RL78/G12

本アプリケーションノートを他のマイコンへ適用する場合、そのマイコンの仕様にあわせて変更し、十分評価してください。

目次

1. 仕様	3
1.1 測定可能な入力パルスの最高周波数	3
1.2 測定可能な入力パルスの最低周波数	4
1.3 測定結果	4
1.4 精度は必要ないが幅広い範囲を測定したい場合	4
2. 動作確認条件	5
3. 関連アプリケーションノート	5
4. ハードウェア説明	6
4.1 ハードウェア構成例	6
4.2 使用端子一覧	6
5. ソフトウェア説明	7
5.1 動作概要	7
5.2 オプションバイトの設定一覧	8
5.3 定数一覧	8
5.4 変数一覧	8
5.5 関数（サブルーチン）一覧	9
5.6 関数仕様	9
5.7 フローチャート	10
5.7.1 CPU初期化関数	11
5.7.2 入出力ポートの設定	12
5.7.3 クロック発生回路の設定	13
5.7.4 タイマアレイユニットの設定	14
5.7.5 メイン処理	19
5.7.6 タイマアレイユニットの動作開始	20
5.7.7 INTTM00割り込み処理	22
6. サンプルコード	23
7. 参考ドキュメント	23

1. 仕様

本アプリケーションノートでは、タイマ・アレイ・ユニット（TAU）のチャンネル0で入力パルス間隔を測定する例を説明します。タイマ入力端子（TI00）で有効エッジが検出されるごとに、タイマのカウント値をキャプチャし、入力パルスの間隔を測定します。入力パルス間隔の測定結果は内蔵 RAM に格納されます。

表1.1に使用する周辺機能と用途を、図 1.1 にパルス間隔測定の動作概要を示します。

表1.1 使用する周辺機能と用途

周辺機能	用途
タイマ・アレイ・ユニット チャンネル 0	タイマ入力端子（TI00）の入力パルス間隔測定
TI00	パルス信号の入力端子

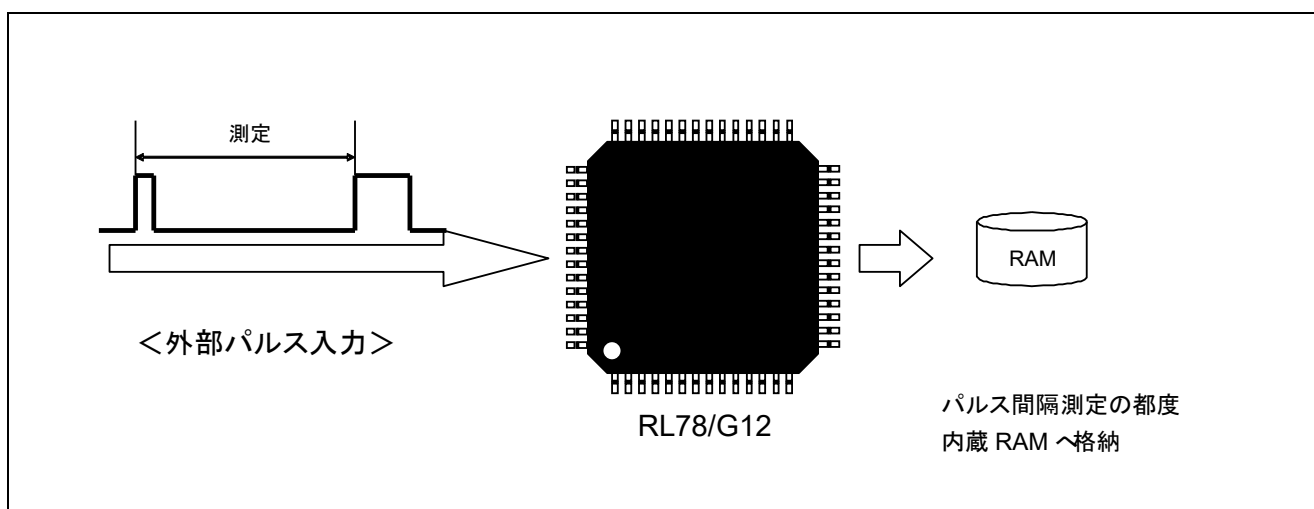


図 1.1 パルス間隔測定の動作概要

1.1 測定可能な入力パルスの最高周波数

本サンプルコードでは、測定可能な入力パルスの最高周波数は INTTM00 割り込みの処理時間で決定されます。本サンプルコードでは割り込み処理がスタートしてから処理完了までに 15 クロックが必要です。これに、割り込み応答時間の最悪値（16 クロック）を加えると 31 クロックとなります。これを周波数に換算するとおよそ 770kHz となります。

これは、入力パルスの間隔を毎回測定する場合です。散発的に測定してよければ、タイマの入力信号の最大周波数と同じになります。

770kHz より高い周波数の入力パルスを測定したい場合には、DMA 転送が利用可能です。タイマのカウント・クロックが 6MHz の場合、入力可能なパルスの間隔はおよそカウント・クロックの 2 クロック強と推測できます。これは、タイマの入力信号の最大周波数とほぼ同じです（余裕をみて 2MHz と考えてください）。

1.2 測定可能な入力パルスの最低周波数

測定可能な入力パルスの最低周波数は 16 ビット長のタイマのオーバフロー時間で決まります。ここでは、6MHz のカウント・クロックで動作させているので、16 ビット分のカウントでおよそ 92Hz までカウント可能です（これに 1 回だけオーバフローの発生を許すと、17 ビット分の時間になり、46Hz までの測定が可能です）。

本サンプルコードでは、標準では 16 ビットまでの処理を行うようになっています。17 ビット分まで測定したい場合には、`r_main.asm` の先頭のほうにある「\$SET(SMALL)」を「\$RESET(SMALL)」に変更してビルドしてください。これで、最低周波数を半分にできますが、測定したデータの格納に倍のメモリが必要になります。

これより低い周波数のパルスの間隔を測定する場合には、TPS0 レジスタの設定を変更して、カウント・クロック（fMCK）の周波数を低くしてください。測定精度は低下しますが、測定可能な周波数を下げることができます。

1.3 測定結果

内蔵 RAM に格納される測定結果は「\$SET(SMALL)」か「\$RESET(SMALL)」かによって異なります。

(1) 「\$SET(SMALL)」の場合

正常な測定結果は 0006H～0FFFFH の範囲となり、オーバフローが発生したときの測定結果は 0000 となります。

測定結果は格納領域の後ろから格納されていきます（結果はリトルエンディアンです）。

領域の先頭

8 回目の値	7 回目の値	6 回目の値
--------	--------	--------

領域の最後

3 回目の値	2 回目の値	1 回目の値
--------	--------	--------

(2) 「\$RESET(SMALL)」の場合

測定結果は 17 ビットになりますが、確実なデータは 0006H～0FFFFH です。10000H～1FFFFH はおよそ 46Hz より高い周波数のパルスしか入力しない場合にだけ正しい値になります。測定結果は格納領域に 4 バイトのデータとして格納されます。

領域の先頭

8 回目の値		7 回目の値
TDR00 の値	TSR00 の値	TDR00 の値

領域の最後

2 回目の値	1 回目の値	
TSR00 の値	TDR00 の値	TSR00 の値

1.4 精度は必要ないが幅広い範囲を測定したい場合

高速 OCO の精度は 1%なので、測定結果には 7 ビット程度の精度しかありません。これを加味して、2 つ目のタイマのカウント・クロックを TM00 のカウント・クロックからさらに 256 分周に設定して同じパルスの幅を測定させます。TM00 でオーバフローが発生していたら、2 つ目のタイマの値を使うことで、さらに低い周波数のパルス（長い間隔）まで測定可能です。

2. 動作確認条件

本アプリケーションノートのサンプルコードは、下記の条件で動作を確認しています。

表 2.1 動作確認条件

項目	内容
使用マイコン	RL78/G12 (R5F1026A)
動作周波数	・高速オンチップ・オシレータ (HOCO) クロック : 24MHz ・CPU/周辺ハードウェア・クロック : 24MHz
動作電圧	5.0V (2.9V~5.5V で動作可能) LVD 動作 (V _{LVI}) : リセット・モード 2.81V (2.76V~2.87V)
統合開発環境 (CubeSuite+)	ルネサス エレクトロニクス製 CubeSuite+ V1.01.01
アセンブラ (CubeSuite+)	ルネサス エレクトロニクス製 RA78K0R V1.50
統合開発環境 (e2studio)	ルネサス エレクトロニクス製 e2studio V2.0.1.3
アセンブラ(e2studio)	ルネサス エレクトロニクス製 KPIT GNURL78-ELF Toolchain V13.02
使用ボード	RL78/G12 ターゲットボード (QB-R5F1026A-TB)

3. 関連アプリケーションノート

本アプリケーションノートに関連するアプリケーションノートを以下に示します。併せて参照してください。

RL78/G12 初期設定 (R01AN1030J) アプリケーションノート

4. ハードウェア説明

4.1 ハードウェア構成例

図 4.1 に本アプリケーションノートで使用するハードウェア構成例を示します。

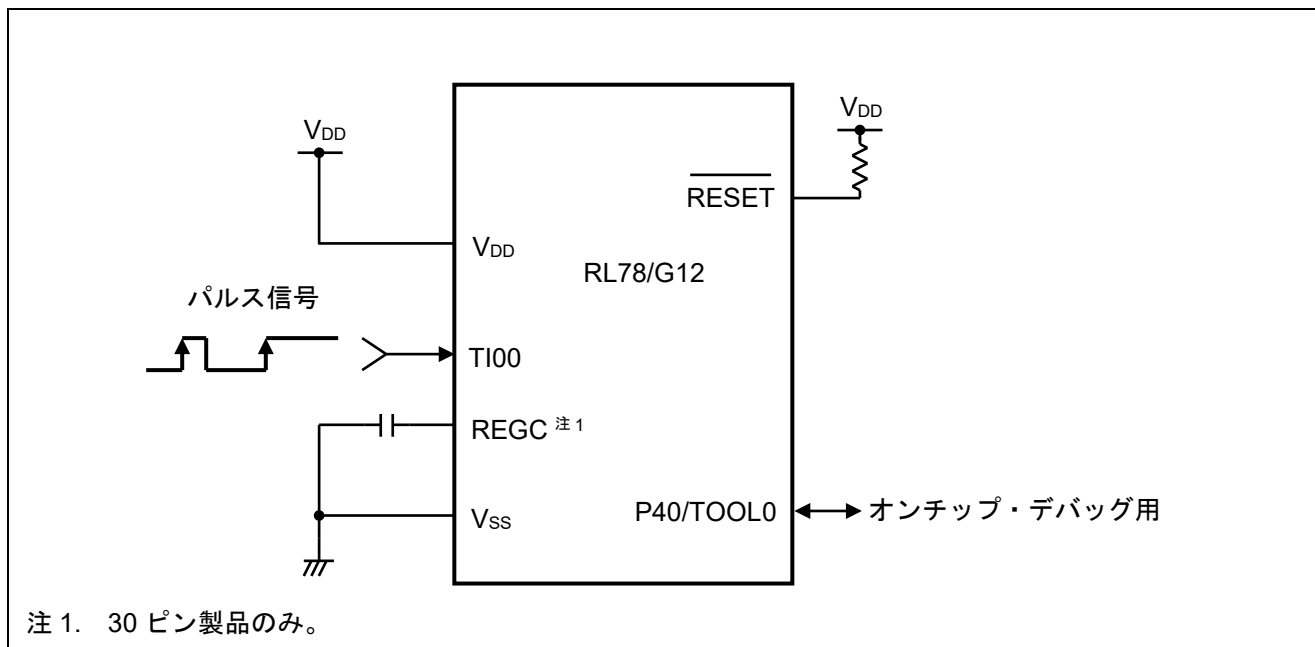


図 4.1 ハードウェア構成

- 注意 1. この回路イメージは接続の概要を示すために簡略化しています。実際に回路を作成される場合は、端子処理などを適切に行い、電気的特性を満たすように設計してください（入力専用ポートは個別に抵抗を介して VDD または VSS に接続してください）。
2. VDD は LVD に設定したリセット解除電圧（ V_{LVI} ）以上にしてください。

4.2 使用端子一覧

表 4.1 に使用端子と機能を示します。

表 4.1 使用端子と機能

端子名	入出力	内容
P13/TI00 注 1	入力	16 ビット・タイマ 00 へのパルス信号入力

注 1. 20 ピンおよび 24 ピン製品の場合。

5. ソフトウェア説明

5.1 動作概要

本サンプルコードでは、タイマ入力端子（TI00）の立ち上がりエッジ（有効エッジ）が検出されるごとに、タイマのカウント値をキャプチャし、タイマ入力端子（TI00）に入力されるパルスの間隔を測定します。キャプチャ完了のタイマ割り込み（INTTM00）発生時にパルス間隔を計算し、その計算結果を内蔵 RAM に格納します。

1. TAU の初期設定を行います。

＜設定条件＞

- ・パルス入力に P13/TI00（20/24 ピンの場合。30 ピンでは P00/TI00）端子を使用します。
- ・TAU チャンネル 0 の動作クロックを fCLK/4 に設定します。
- ・TAU チャンネル 0 の動作モードをキャプチャモードに設定します。
- ・TI00 端子の入力エッジ選択を“立ち上がりエッジ検出”を選択します。
- ・キャプチャ・トリガの設定を“TI00 端子入力の有効エッジを選択”に設定します。

2. タイマ・チャンネル開始レジスタ 0（TS0）の TS00 ビットに“1”をセットして、カウント動作許可状態にします。このとき、タイマ・カウンタ・レジスタ（TCR00）は 0000H にクリアされ、カウントを開始します。

3. 有効エッジが検出されると、タイマ・カウンタ・レジスタ（TCR00）の値がタイマ・データ・レジスタ（TDR00）にキャプチャされ、キャプチャ完了のタイマ割り込み（INTTM00）が発生します。さらに、タイマ・カウンタ・レジスタ（TCR00）が 0000H にクリアされ、次の有効エッジの入力を待ちます。

1 回目のキャプチャ完了のタイマ割り込み（INTTM00）でキャプチャされた値は無効です。このデータは使用されません。

4. 2 回目以降のキャプチャ完了のタイマ割り込み（INTTM00）処理では、タイマ・データ・レジスタ（TDR00）の値（パルス幅）を内蔵 RAM に格納します。

5. 上記 4.を 8 回繰り返します。その後、HALT 状態に移行します。

5.2 オプション・バイトの設定一覧

表 5.1 にオプション・バイトの設定一覧を示します。

表 5.1 オプション・バイト設定一覧

アドレス	設定値	内容
000C0H	01101110B	ウォッチドッグ・タイマ動作停止（リセット解除後、カウント停止）
000C1H	01111111B	LVD リセット・モード 2.81V（2.76V～2.87V）
000C2H	11100000B	HS モード、HOCO：24MHz
000C3H	10000101B	オンチップ・デバッグ許可

5.3 定数一覧

表 5.2 にサンプルコードで使用する定数を示します。

表 5.2 サンプルコードで使用する定数

定数名	設定値	内容
CAPTIMES	8	測定する回数を示します。

5.4 変数一覧

表 5.3 にグローバル変数を示します。

表 5.3 グローバル変数

Type	Variable Name	Contents	Function Used
8 ビット	RPWCNT	パルス間隔測定残り回数	main() IINTTM00
16 ビット配列 ^{注1}	RPWLENG	パルス間隔測定値を格納	main() IINTTM00

注 1. 17 ビット長で測定時は 32 ビット長

5.5 関数（サブルーチン）一覧

表 5.4 に関数（サブルーチン）一覧を示します。

表 5.4 関数（サブルーチン）一覧

関数名	概要
SSTARTPW	TAU0 チャンネル 0 の動作開始設定処理
IINTTM00	INTTM00 割り込み処理

5.6 関数仕様

サンプルコードの関数仕様を示します。

[関数名] SSTARTPW

概要	TAU0 チャンネル 0 の動作開始設定処理
説明	TAU0 チャンネル 0 の割り込みマスクを解除して、カウント動作開始します。
引数	なし
リターン値	なし
備考	なし

[関数名] IINTTM00

概要	INTTM00 割り込み処理
説明	パルス間隔の測定値を RPWLENG へ格納します。
引数	なし
リターン値	なし
備考	なし

5.7 フローチャート

図 5.1 に本アプリケーションノートの全体フローを示します。

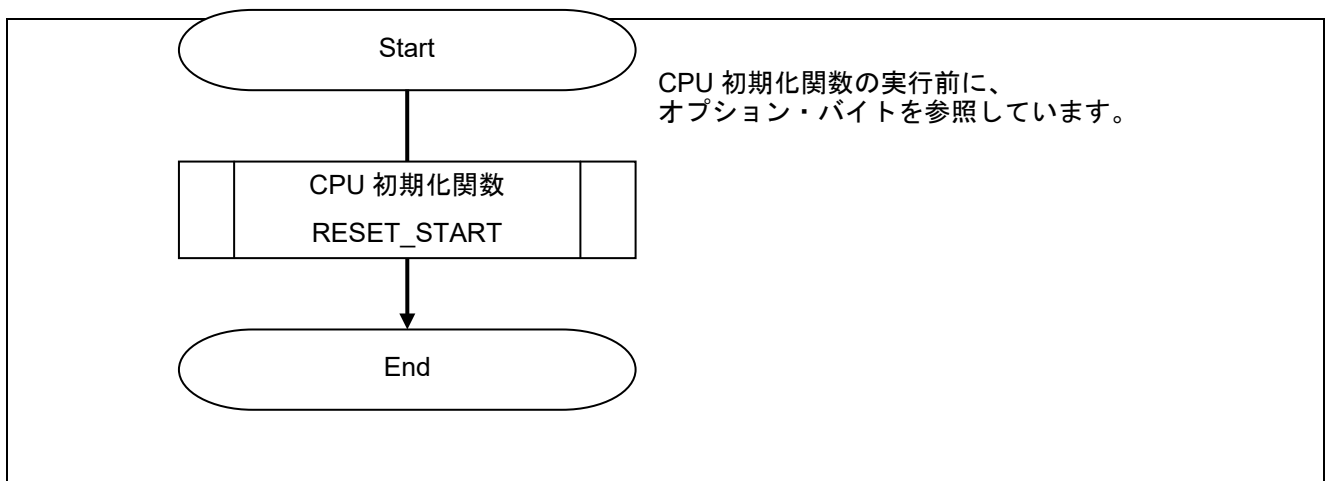


図 5.1 全体フロー

5.7.1 CPU 初期化関数

図 5.2 に CPU 初期化関数のフローチャートを示します。

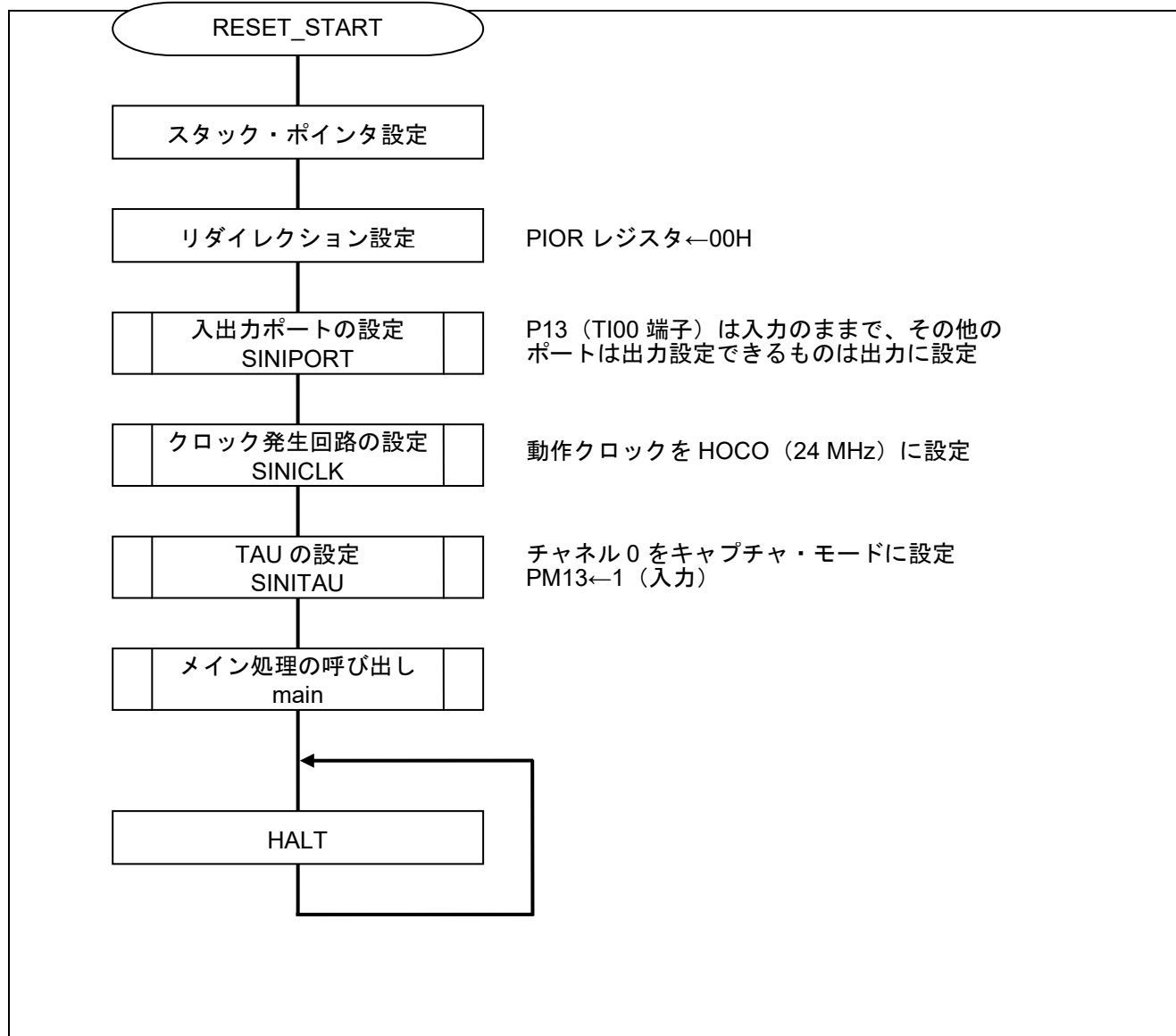


図 5.2 CPU 初期化関数

5.7.2 入出力ポートの設定

図 5.3 に入出力ポートの設定のフローチャートを示します。

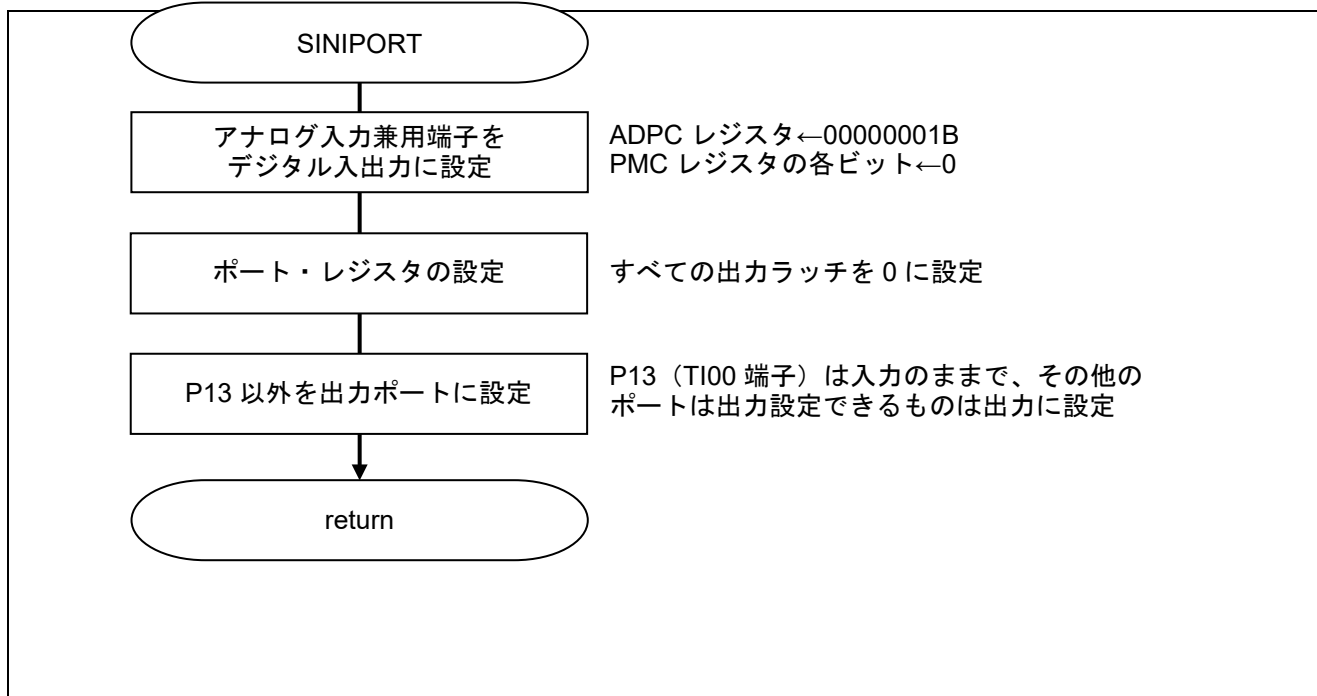


図 5.3 入出力ポートの設定

注 未使用ポートの設定については、RL78/G12 初期設定（R01AN1030J）アプリケーションノート“フローチャート”を参照してください。

注意 未使用のポートは、端子処理などを適切に行い、電気的特性を満たすように設計してください。また、未使用の入力専用ポートは個別に抵抗を介して VDD または VSS に接続してください。

5.7.3 クロック発生回路の設定

図 5.4 にクロック発生回路の設定のフローチャートを示します。



図 5.4 クロック発生回路の設定

注意 CPU クロックの設定 (SINICLK) については、RL78/G12 初期設定 (R01AN1030J) アプリケーションノート “フローチャート” を参照してください。

5.7.4 タイマ・アレイ・ユニットの設定

図 5.5 にタイマ・アレイ・ユニットの設定のフローチャートを示します。

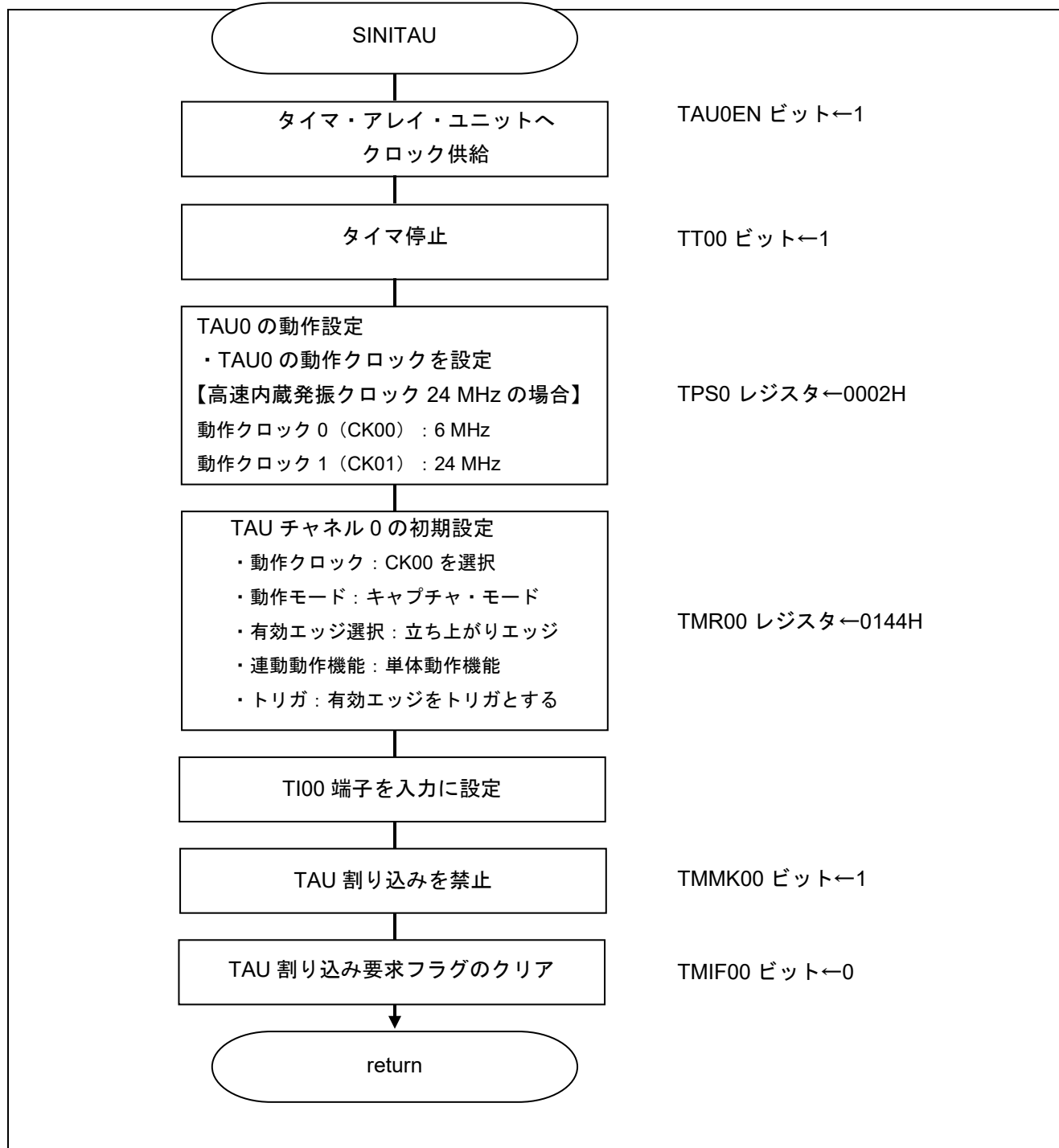


図 5.5 タイマ・アレイ・ユニットの設定

(1) タイマ・アレイ・ユニットへのクロック供給開始

・周辺イネーブル・レジスタ 0(PER0)

タイマ・アレイ・ユニットへクロック供給

略号：PER0

7	6	5	4	3	2	1	0
TMKAEN	0	ADCEN	IICA0EN	SAU1EN	SAU0EN	0	TAU0EN
x	0	x	x	x	x	0	1

ビット 0

TAU0EN	タイマ・アレイ・ユニットの入力クロックの制御
0	入力クロック供給停止
1	入力クロック供給

注意 レジスタ設定の詳細については、RL78/G12 ユーザーズマニュアル ハードウェア編を参照してください。

(2) クロック周波数の設定

・タイマ・クロック選択レジスタ 0 (TPS0)

CK00 動作クロックの選択

略号 : TPS0

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
0	0	PRS 031	PRS 030	0	0	PRS 021	PRS 020	PRS 013	PRS 012	PRS 011	PRS 010	PRS 003	PRS 002	PRS 001	PRS 000
0	0	0	0	0	0	0	0	0	0	0	0	0	0	1	0

ビット 3～0

PRS 003	PRS 002	PRS 001	PRS 000	動作クロック (CK00) の選択					
					f_{CLK} = 2MHz	f_{CLK} = 5MHz	f_{CLK} = 10MHz	f_{CLK} = 20MHz	f_{CLK} = 24MHz
0	0	0	0	f_{CLK}	2MHz	5MHz	10MHz	20MHz	24MHz
0	0	0	1	$f_{CLK}/2$	1MHz	2.5MHz	5MHz	10MHz	12MHz
0	0	1	0	$f_{CLK}/2^2$	500kHz	1.25MHz	2.5MHz	5MHz	6MHz
0	0	1	1	$f_{CLK}/2^3$	250kHz	625kHz	1.25MHz	2.5MHz	3MHz
0	1	0	0	$f_{CLK}/2^4$	125kHz	312.5kHz	625kHz	1.25MHz	1.5MHz
0	1	0	1	$f_{CLK}/2^5$	62.5kHz	156.2kHz	312.5kHz	625kHz	0.75MHz
0	1	1	0	$f_{CLK}/2^6$	31.25kHz	78.1kHz	156.2kHz	312.5kHz	375kHz
0	1	1	1	$f_{CLK}/2^7$	15.62kHz	39.1kHz	78.1kHz	156.2kHz	187.5kHz
1	0	0	0	$f_{CLK}/2^8$	7.81kHz	19.5kHz	39.1kHz	78.1kHz	93.75kHz
1	0	0	1	$f_{CLK}/2^9$	3.91kHz	9.76kHz	19.5kHz	39.1kHz	46.88kHz
1	0	1	0	$f_{CLK}/2^{10}$	1.95kHz	4.88kHz	9.76kHz	19.5kHz	23.44kHz
1	0	1	1	$f_{CLK}/2^{11}$	976Hz	2.44kHz	4.88kHz	9.76kHz	11.72kHz
1	1	0	0	$f_{CLK}/2^{12}$	488Hz	1.22kHz	2.44kHz	4.88kHz	5.86kHz
1	1	0	1	$f_{CLK}/2^{13}$	244Hz	610Hz	1.22kHz	2.44kHz	2.93kHz
1	1	1	0	$f_{CLK}/2^{14}$	122Hz	305Hz	610Hz	1.22kHz	1.47kHz
1	1	1	1	$f_{CLK}/2^{15}$	61Hz	153Hz	305Hz	610Hz	732Hz

注意 レジスタ設定の詳細については、RL78/G12 ユーザーズマニュアル ハードウェア編を参照してください。

(3) チャネルのトリガ動作制御

・タイマ・チャンネル停止レジスタ 0 (TT0)

TAU0 の停止トリガの選択

略号 : TT0

TT0L

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
0	0	0	0	TT H03	0	TT H01	0	TT 07	TT 06	TT 05	TT 04	TT 03	TT 02	TT 01	TT 00
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	1

ビット 0

TT00	チャンネル 0 の停止トリガ
0	トリガ動作しない
1	動作停止 (停止トリガ発生)

注意 レジスタ設定の詳細については、RL78/G12 ユーザーズマニュアル ハードウェア編を参照してください。

(4) チャンネル 0 の動作モードの設定

・タイマ・モード・レジスタ 00 (TMR00)

動作モードの選択、ソフトウェア・トリガ・スタート

動作クロックの選択

略号：TMR00

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
CKS 001	CKS 000	0	CCS 00	MAST ER00	STS 002	STS 001	STS 000	CIS 001	CIS 000	0	0	MD 003	MD 002	MD 001	MD 000
0	0	0	0	0	0	0	1	0	1	0	0	0	1	0	0

ビット 3～0

MD 003	MD 002	MD 001	MD 000	チャンネル 0 の動作モードの設定
0	0	0	0	インターバル・タイマ・モード (カウント開始時にタイマ割り込みを発生しない)
			1	インターバル・タイマ・モード (カウント開始時にタイマ割り込みを発生する)
0	1	0	0	キャプチャ・モード (カウント開始時にタイマ割り込みを発生しない)
			1	キャプチャ・モード (カウント開始時にタイマ割り込みを発生する)
0	1	1	0	イベント・カウンタ・モード (カウント開始時にタイマ割り込みを発生しない)
1	0	0	0	ワンカウント・モード カウント動作中のスタート・トリガは無効とする
			1	ワンカウント・モード カウント動作中のスタート・トリガを有効とする
1	1	0	0	キャプチャ&ワンカウント・モード カウント開始時にタイマ割り込みを発生しない カウント動作中のスタート・トリガは無効とする

ビット 7、6

CIS 001	CIS 000	TI00 端子の有効エッジ選択
0	0	立ち下がりエッジ
0	1	立ち上がりエッジ
1	0	両エッジ（ロウ・レベル幅測定時）
1	1	両エッジ（ハイ・レベル幅測定時）

注意 レジスタ設定の詳細については、RL78/G12 ユーザーズマニュアル ハードウェア編を参照してください。

略号：TMR00

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
CKS 001	CKS 000	0	CCS 00	MAST ER00	STS 002	STS 001	STS 000	CIS 001	CIS 000	0	0	MD 003	MD 002	MD 001	MD 000
0	0	0	0	0	0	0	1	0	1	0	0	0	1	0	0

ビット 10～8

STS 002	STS 001	STS 000	チャンネル 0 のスタート・トリガ、キャプチャ・トリガの設定
0	0	0	ソフトウェア・トリガ・スタートのみ有効 (他のトリガ要因を非選択にする)
0	0	1	TI00 端子入力の有効エッジを、スタート・トリガ、 キャプチャ・トリガの両方に使用
0	1	0	TI00 端子入力の両エッジを、スタート・トリガと キャプチャ・トリガに分けて使用
1	0	0	マスタ・チャンネルの割り込み信号を使用 (連動動作機能のスレーブ・チャンネル時)

ビット 11

MASTER00	チャンネル 0 の単体動作機能、連動動作機能のスレーブ／連動動作 機能のマスタの選択
0	単体動作機能、または連動動作機能でスレーブ・チャンネルとして動作
1	連動動作機能でマスタ・チャンネルとして動作

ビット 12

CCS00	チャンネル 0 のカウント・クロック (f _{CLK}) の選択
0	CKS000、CKS001 ビットで指定した動作クロック f_{MCK}
1	TI00 端子からの入力信号の有効エッジ

ビット 15、14

CKS001	CKS000	チャンネル 0 の動作クロック (f _{MCK}) の選択
0	0	TPS0 レジスタで設定した動作クロック CK00
1	0	TPS0 レジスタで設定した動作クロック CK01

注意 レジスタ設定の詳細については、RL78/G12 ユーザーズマニュアル ハードウェア編を参照してください。

5.7.5 メイン処理

図 5.6 にメイン処理のフローチャートを示します。

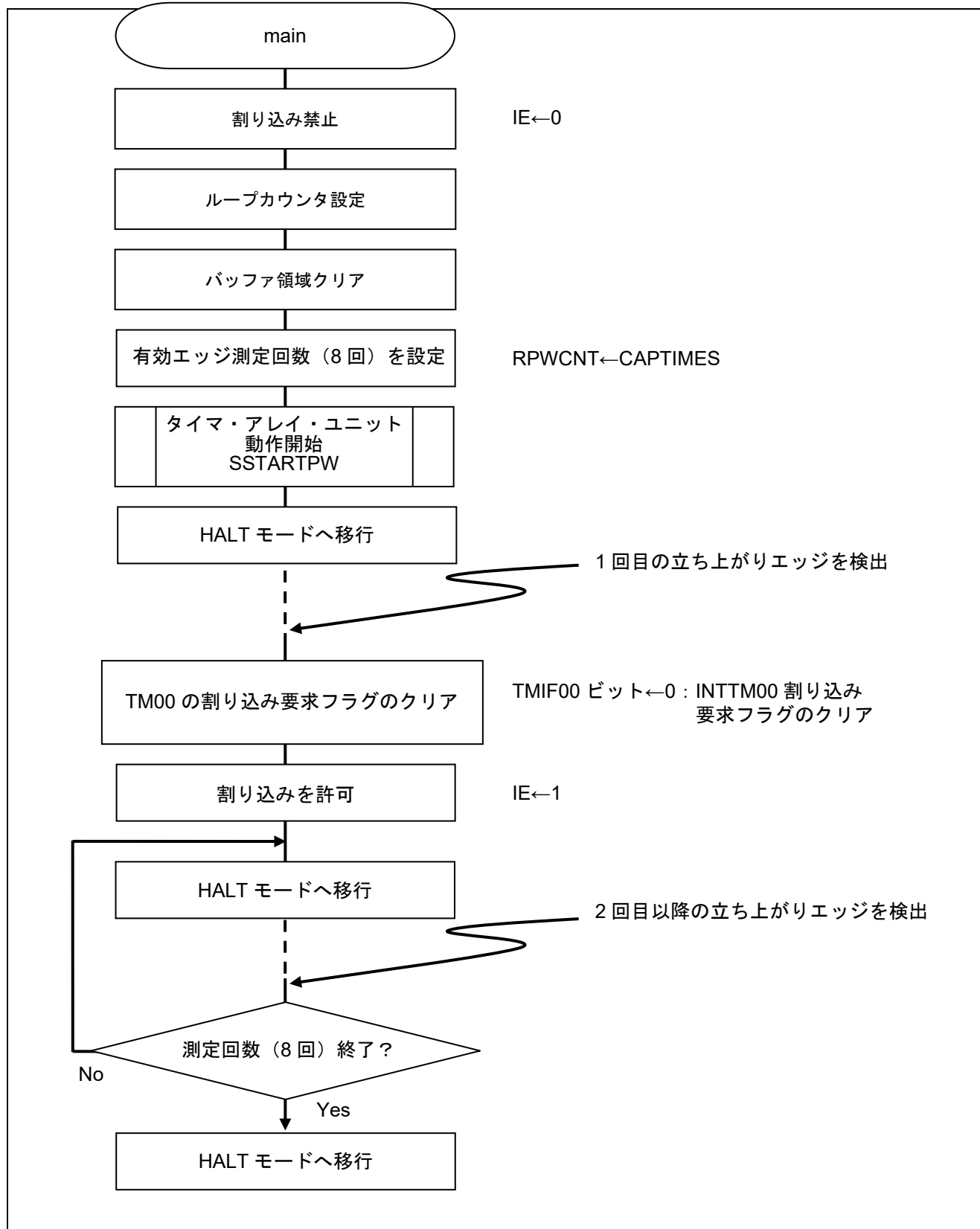


図 5.6 メイン処理

5.7.6 タイマ・アレイ・ユニットの動作開始

図 5.7 にタイマ・アレイ・ユニットの動作開始のフローチャートを示します。



図 5.7 タイマ・アレイ・ユニットの動作開始

(1) 割り込み要求フラグの設定

・タイマ割り込み要求フラグのクリア

略号： IF0H

7	6	5	4	3	2	1	0
TMIF01	TMIF00	IICAIF0	TMIF03H	TMIF01H	SREIF0	SRIF0 CSIF01 IICIF01	STIF0 CSIF00 IICIF00
x	0	x	x	x	x	x	x

ビット 6

TMIF00	割り込み要求フラグ
0	割り込み要求信号が発生していない
1	割り込み要求信号が発生し、割り込み要求状態

注意 レジスタ設定の詳細については、RL78/G12 ユーザーズマニュアル ハードウェア編を参照してください。

(2) 割り込みマスクの設定

・タイマ割り込みマスクの解除

略号： MK0H

7	6	5	4	3	2	1	0
TMMK01	TMMK00	IICAMK0	TMMK03H	TMMK01H	SREMK0	SRMK0 CSIMK01 IICMK01	STMK0 CSIMK00 IICMK00
x	0	x	x	x	x	x	x

ビット 6

TMMK00	割り込み処理の制御
0	割り込み処理許可
1	割り込み処理禁止

注意 レジスタ設定の詳細については、RL78/G12 ユーザーズマニュアル ハードウェア編を参照してください。

(3) タイマ・チャネル開始設定

・タイマ・カウント動作許可

略号： TS0

TS0L

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
0	0	0	0	TS H03	0	TS H01	0	TS 07	TS 06	TS 05	TS 04	TS 03	TS 02	TS 01	TS 00
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	1

ビット 0

TS00	チャネル 0 の動作許可（スタート）トリガ
0	トリガ動作しない
1	TE00 を 1 にセットし、カウント動作許可状態になる

注意 レジスタ設定の詳細については、RL78/G12 ユーザーズマニュアル ハードウェア編を参照してください。

5.7.7 INTTM00 割り込み処理

図 5.8 に INTTM00 割り込み処理のフローチャートを示します。

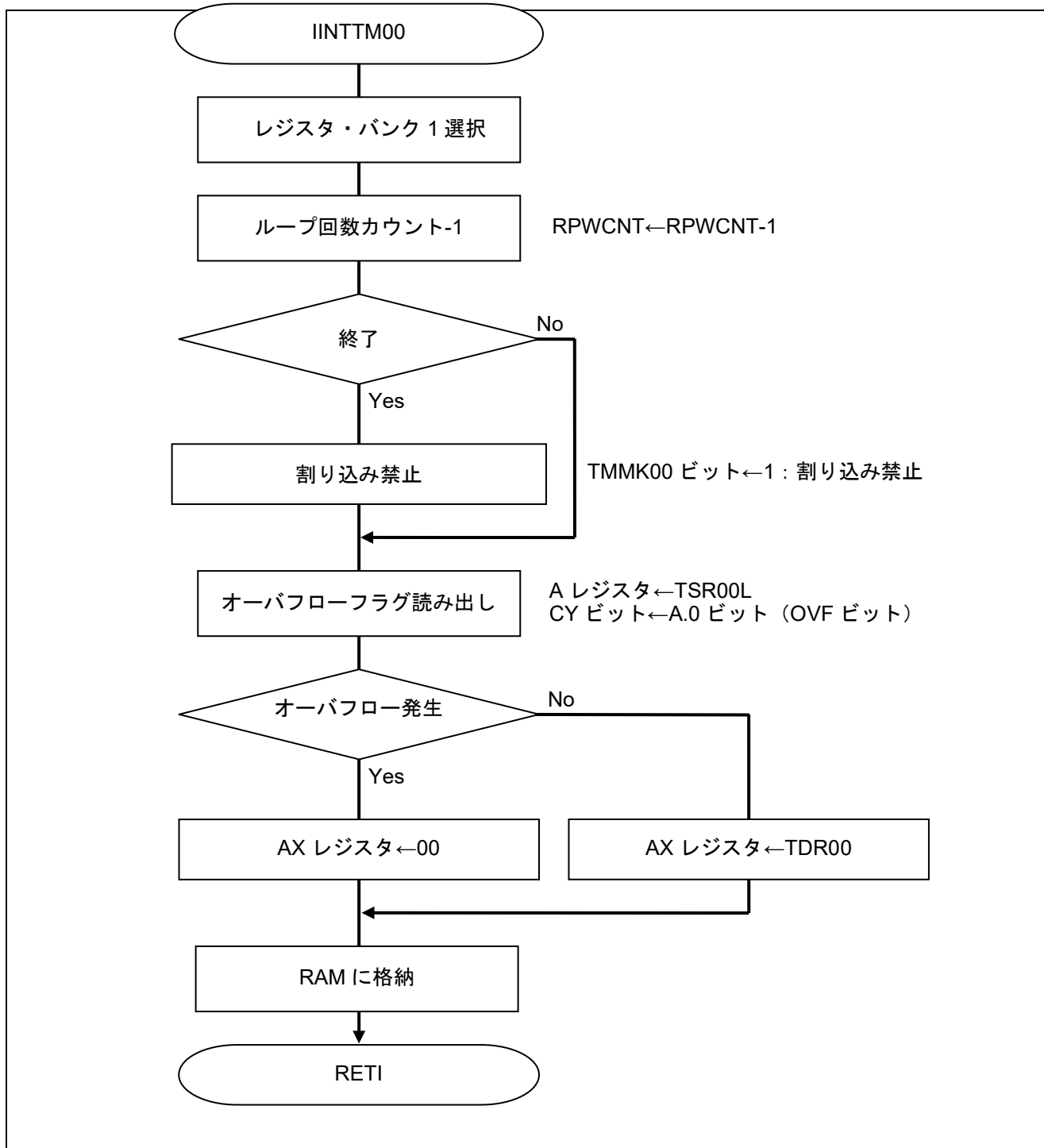


図 5.8 INTTM00 割り込み処理

6. サンプルコード

ルネサス エレクトロニクスでウェブサイトサンプルコードを入手してください。

7. 参考ドキュメント

ルネサス エレクトロニクスで最新のドキュメントを入手してください。

- ・RL78/G12 ユーザーズマニュアル ハードウェア編 (R01UH0200J)
- ・RL78 ファミリ ユーザーズマニュアル ソフトウェア編 (R01US0015J)
- ・テクニカルアップデート/テクニカルニュース

すべての商標および登録商標は、それぞれの所有者に帰属します。

改訂記録

Rev.	発行日	改訂内容	
		ページ	ポイント
1.00	2012.09.01	—	初版発行
2.00	2013.12.27	5	表 2.1 に IAR および e2studio の情報を追加
2.10	2022.09.30	5	表 2.1 から IAR の情報を削除

製品ご使用上の注意事項

ここでは、マイコン製品全体に適用する「使用上の注意事項」について説明します。個別の使用上の注意事項については、本ドキュメントおよびテクニカルアップデートを参照してください。

1. 静電気対策

CMOS 製品の取り扱いの際は静電気防止を心がけてください。CMOS 製品は強い静電気によってゲート絶縁破壊を生じることがあります。運搬や保存の際には、当社が出荷梱包に使用している導電性のトレイやマガジンケース、導電性の緩衝材、金属ケースなどを利用し、組み立て工程にはアースを施してください。プラスチック板上に放置したり、端子を触ったりしないでください。また、CMOS 製品を実装したボードについても同様の扱いをしてください。

2. 電源投入時の処置

電源投入時は、製品の状態は不定です。電源投入時には、LSI の内部回路の状態は不確定であり、レジスタの設定や各端子の状態は不定です。外部リセット端子でリセットする製品の場合、電源投入からリセットが有効になるまでの期間、端子の状態は保証できません。同様に、内蔵パワーオンリセット機能を使用してリセットする製品の場合、電源投入からリセットのかかる一定電圧に達するまでの期間、端子の状態は保証できません。

3. 電源オフ時における入力信号

当該製品の電源がオフ状態のときに、入力信号や入出力ブルアップ電源を入れないでください。入力信号や入出力ブルアップ電源からの電流注入により、誤動作を引き起こしたり、異常電流が流れ内部素子を劣化させたりする場合があります。資料中に「電源オフ時における入力信号」についての記載のある製品は、その内容を守ってください。

4. 未使用端子の処理

未使用端子は、「未使用端子の処理」に従って処理してください。CMOS 製品の入力端子のインピーダンスは、一般に、ハイインピーダンスとなっています。未使用端子を開放状態で動作させると、誘導現象により、LSI 周辺のノイズが印加され、LSI 内部で貫通電流が流れたり、入力信号と認識されて誤動作を起こす恐れがあります。

5. クロックについて

リセット時は、クロックが安定した後、リセットを解除してください。プログラム実行中のクロック切り替え時は、切り替え先クロックが安定した後に切り替えてください。リセット時、外部発振子（または外部発振回路）を用いたクロックで動作を開始するシステムでは、クロックが十分安定した後、リセットを解除してください。また、プログラムの途中で外部発振子（または外部発振回路）を用いたクロックに切り替える場合は、切り替え先のクロックが十分安定してから切り替えてください。

6. 入力端子の印加波形

入力ノイズや反射波による波形歪みは誤動作の原因になりますので注意してください。CMOS 製品の入力がノイズなどに起因して、 V_{IL} (Max.) から V_{IH} (Min.) までの領域にとどまるような場合は、誤動作を引き起こす恐れがあります。入力レベルが固定の場合はもちろん、 V_{IL} (Max.) から V_{IH} (Min.) までの領域を通過する遷移期間中にチャタリングノイズなどが入らないように使用してください。

7. リザーブアドレス（予約領域）のアクセス禁止

リザーブアドレス（予約領域）のアクセスを禁止します。アドレス領域には、将来の拡張機能用に割り付けられている リザーブアドレス（予約領域）があります。これらのアドレスをアクセスしたときの動作については、保証できませんので、アクセスしないようにしてください。

8. 製品間の相違について

型名の異なる製品に変更する場合は、製品型名ごとにシステム評価試験を実施してください。同じグループのマイコンでも型名が違くと、フラッシュメモリ、レイアウトパターンの相違などにより、電気的特性の範囲で、特性値、動作マージン、ノイズ耐量、ノイズ輻射量などが異なる場合があります。型名が違う製品に変更する場合は、個々の製品ごとにシステム評価試験を実施してください。

ご注意書き

1. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。回路、ソフトウェアおよびこれらに関連する情報を使用する場合、お客様の責任において、お客様の機器・システムを設計ください。これらの使用に起因して生じた損害（お客様または第三者いずれに生じた損害も含みます。以下同じです。）に関し、当社は、一切その責任を負いません。
2. 当社製品または本資料に記載された製品データ、図、表、プログラム、アルゴリズム、応用回路例等の情報の使用に起因して発生した第三者の特許権、著作権その他の知的財産権に対する侵害またはこれらに関する紛争について、当社は、何らの保証を行うものではなく、また責任を負うものではありません。
3. 当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
4. 当社製品を組み込んだ製品の輸出入、製造、販売、利用、配布その他の行為を行うにあたり、第三者保有の技術の利用に関するライセンスが必要となる場合、当該ライセンス取得の判断および取得はお客様の責任において行ってください。
5. 当社製品を、全部または一部を問わず、改造、改変、複製、リバースエンジニアリング、その他、不適切に使用しないでください。かかる改造、改変、複製、リバースエンジニアリング等により生じた損害に関し、当社は、一切その責任を負いません。
6. 当社は、当社製品の品質水準を「標準水準」および「高品質水準」に分類しており、各品質水準は、以下に示す用途に製品が使用されることを意図しております。

標準水準： コンピュータ、OA 機器、通信機器、計測機器、AV 機器、家電、工作機械、パーソナル機器、産業用ロボット等

高品質水準：輸送機器（自動車、電車、船舶等）、交通管制（信号）、大規模通信機器、金融端末基幹システム、各種安全制御装置等

当社製品は、データシート等により高信頼性、Harsh environment 向け製品と定義しているものを除き、直接生命・身体に危害を及ぼす可能性のある機器・システム（生命維持装置、人体に埋め込み使用するもの等）、もしくは多大な物的損害を発生させるおそれのある機器・システム（宇宙機器と、海底中継器、原子力制御システム、航空機制御システム、プラント基幹システム、軍事機器等）に使用されることを意図しておらず、これらの用途に使用することは想定していません。たとえ、当社が想定していない用途に当社製品を使用したことにより損害が生じても、当社は一切その責任を負いません。

7. あらゆる半導体製品は、外部攻撃からの安全性を 100%保証されているわけではありません。当社ハードウェア／ソフトウェア製品にはセキュリティ対策が組み込まれているものもありますが、これによって、当社は、セキュリティ脆弱性または侵害（当社製品または当社製品が使用されているシステムに対する不正アクセス・不正使用を含みますが、これに限りません。）から生じる責任を負うものではありません。当社は、当社製品または当社製品が使用されたあらゆるシステムが、不正な改変、攻撃、ウイルス、干渉、ハッキング、データの破壊または窃盗その他の不正な侵入行為（「脆弱性問題」といいます。）によって影響を受けないことを保証しません。当社は、脆弱性問題に起因したまたはこれに関連して生じた損害について、一切責任を負いません。また、法令において認められる限りにおいて、本資料および当社ハードウェア／ソフトウェア製品について、商品性および特定目的との合致に関する保証ならびに第三者の権利を侵害しないことの保証を含め、明示または黙示のいかなる保証も行いません。
8. 当社製品をご使用の際は、最新の製品情報（データシート、ユーザーズマニュアル、アプリケーションノート、信頼性ハンドブックに記載の「半導体デバイスの使用上の一般的な注意事項」等）をご確認の上、当社が指定する最大定格、動作電源電圧範囲、放熱特性、実装条件その他指定条件の範囲内でご使用ください。指定条件の範囲を超えて当社製品をご使用された場合の故障、誤動作の不具合および事故につきましては、当社は、一切その責任を負いません。
9. 当社は、当社製品の品質および信頼性の向上に努めていますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は、データシート等において高信頼性、Harsh environment 向け製品と定義しているものを除き、耐放射線設計を行っておりません。仮に当社製品の故障または誤動作が生じた場合であっても、人身事故、火災事故その他社会的損害等を生じさせないよう、お客様の責任において、冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、お客様の機器・システムとしての出荷保証を行ってください。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様の機器・システムとしての安全検証をお客様の責任で行ってください。
10. 当社製品の環境適合性等の詳細につきましては、製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制する RoHS 指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。かかる法令を遵守しないことにより生じた損害に関し、当社は、一切その責任を負いません。
11. 当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器・システムに使用することはできません。当社製品および技術を輸出、販売または転売等する場合は、「外国為替及び外国貿易法」その他日本国および適用される外国の輸出管理関連法規を遵守し、それらの定めるところに従い必要な手続きを行ってください。
12. お客様が当社製品を第三者に転売等される場合には、事前に当該第三者に対して、本ご注意書き記載の諸条件を通知する責任を負うものといたします。
13. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを禁じます。
14. 本資料に記載されている内容または当社製品についてご不明点がございましたら、当社の営業担当者までお問合せください。

注 1. 本資料において使用されている「当社」とは、ルネサス エレクトロニクス株式会社およびルネサス エレクトロニクス株式会社が直接的、間接的に支配する会社をいいます。

注 2. 本資料において使用されている「当社製品」とは、注 1 において定義された当社の開発、製造製品をいいます。

(Rev.5.0-1 2020.10)

本社所在地

〒135-0061 東京都江東区豊洲 3-2-24（豊洲フォレシア）

www.renesas.com

商標について

ルネサスおよびルネサスロゴはルネサス エレクトロニクス株式会社の商標です。すべての商標および登録商標は、それぞれの所有者に帰属します。

お問合せ窓口

弊社の製品や技術、ドキュメントの最新情報、最寄の営業お問合せ窓口に関する情報などは、弊社ウェブサイトをご覧ください。

www.renesas.com/contact/