

RL78/G24

タイマ RD2、タイマ・アレイ・ユニット、コンパレータ連動による TIMER WINDOW 出力

要旨

本アプリケーションノートでは、RL78/G24 のタイマ RD2、タイマ・アレイ・ユニット (TAU) とコンパレータ (CMP) を連動させて使用する TIMER WINDOW 出力について説明します。

TIMER WINDOW 出力とは、TAU 出力 (TO02) がロウ・レベルの期間は、CMP 出力をロウ・レベルにする機能です。つまり、TAU 出力 (TO02) がハイ・レベルの期間のみ、CMP での電圧検出を有効にできません。

RL78/G24 では、タイマ RD2 出力 (TRDIOxx (xx = B0, C0, D0, A1, B1, C1, D1)) の有効エッジ (立ち上がりエッジ/立ち下がりエッジ/両エッジを選択可能) を TAU0 のチャンネル 0 のスタート・トリガに設定することが可能です。従って、タイマ RD2 で PWM 出力を行っている場合に、タイマ RD2 出力に連動して、CMP での電圧検出期間を設定できます。

動作確認デバイス

RL78/G24

本アプリケーションノートを他のマイコンへ適用する場合、そのマイコンの仕様にあわせて変更し、十分評価してください。

目次

| | |
|----------------------|----|
| 1. 仕様 | 3 |
| 1.1 仕様概要 | 3 |
| 1.2 動作概要 | 5 |
| 2. 動作確認条件 | 9 |
| 3. ハードウェア説明 | 10 |
| 3.1 ハードウェア構成例 | 10 |
| 3.2 使用端子一覧 | 10 |
| 4. ソフトウェア説明 | 11 |
| 4.1 スマート・コンフィグレータの設定 | 11 |
| 4.1.1 システム設定 | 11 |
| 4.1.2 コンポーネントの設定 | 13 |
| 4.2 フォルダ構成 | 17 |
| 4.3 オプション・バイトの設定一覧 | 18 |
| 4.4 定数一覧 | 18 |
| 4.5 変数一覧 | 18 |
| 4.6 関数一覧 | 18 |
| 4.7 関数仕様 | 18 |
| 4.8 フローチャート | 19 |
| 4.8.1 メイン処理 | 19 |
| 5. サンプルコード | 20 |
| 6. 参考ドキュメント | 20 |
| 改訂記録 | 21 |

1. 仕様

1.1 仕様概要

本アプリケーションノートの仕様を示します。タイマ RD2 は PWM 機能に設定にして、TRDIOB0 端子から周期 300μs、Duty30%の PWM 出力を行います。TAU は TRDIOB0 の立ち上がりエッジをスタート・トリガとするワンショット・パルス出力機能使用します。ここではディレイを 10μs、パルス幅を 100μs とします。

CMP は IVCMP1 入力電圧と基準電圧用 D/A コンバータ 1 (DAC1) との比較結果を TIMER WINDOW 出力として VCOUT1 端子から出力させます。D/A コンバータの出力は $VDD \times 512 / 1024$ とします。

表 1-1 に使用する周辺機能と用途を、図 1-1 に TIMER WINDOW 出力を行った CMP 出力のシステム構成を示します。

TO02 パルス出力期間は、CMP 出力がマスクされるため、点線の丸で囲まれている VCOUT1 出力が端子からは出力されません。

表 1-1 使用する周辺機能と用途

| 周辺機能 | 用途 |
|---------------------|------------------|
| タイマ RD2 (TRD20) | PWM 出力 |
| タイマ・アレイ・ユニット (TAU0) | CMP1 出力イネーブル信号出力 |
| コンパレータ (CMP1) | コンパレータ出力 |
| D/A コンバータ 1 (DAC1) | D/A コンバータ |

図 1-1 TIMER WINDOW 出力を行った CMP 出力のシステム構成

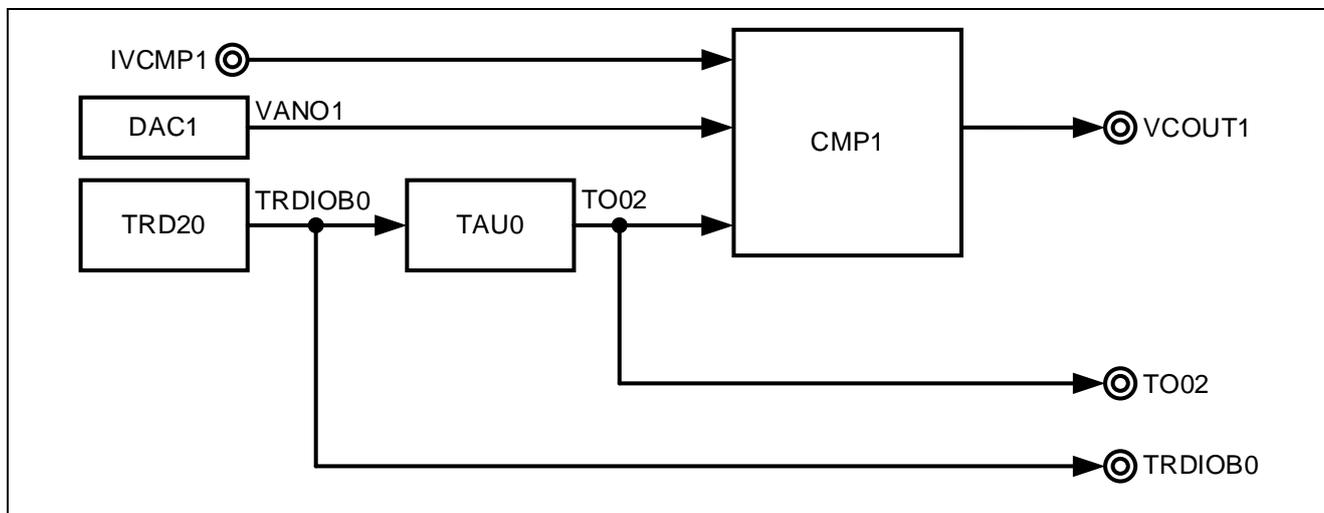
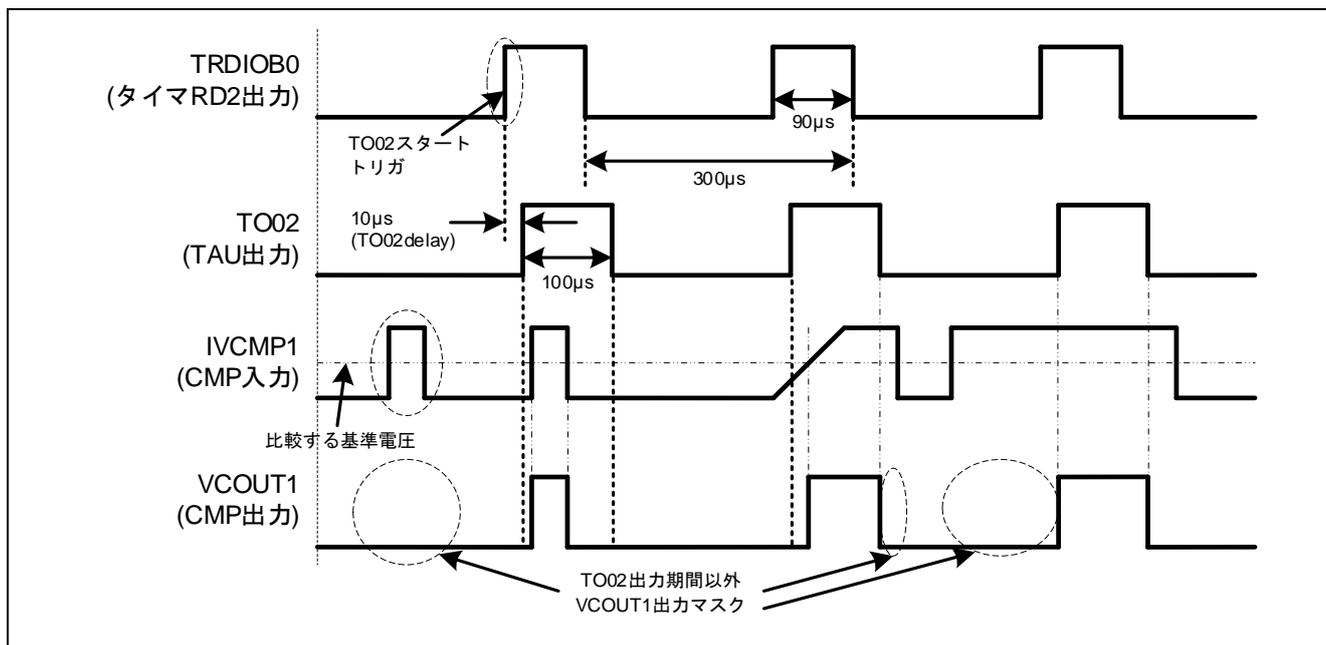


図 1-2 に TIMER WINDOW 出力を行った CMP 出力例を示します。

図 1-2 TIMER WINDOW 出力を行った CMP の出力波形



1.2 動作概要

TIMER WINDOW 出力を行うために、TAU、DAC、CMP、タイマ RD2 の各初期設定を行い、TAU、DAC、CMP、タイマ RD2 の順に動作を実行します。

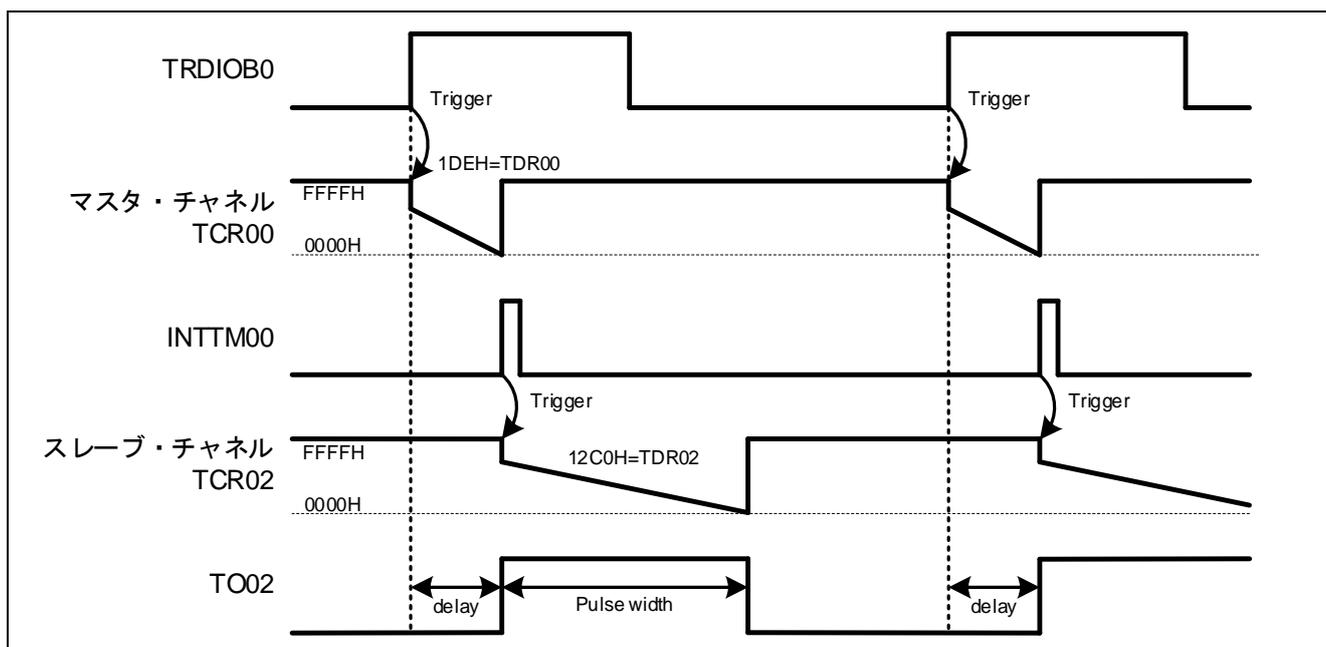
TAU はワンショット・パルス出力機能を設定します。TRDIOB0 の立ち上がりエッジをトリガにして 10 μ s のディレイ、パルス幅は 100 μ s を設定します。

<TAU の初期設定>

- ワンショット・パルス出力で TAU0_0 を設定します。
- クロック設定で動作クロックに CK00、クロック・ソースに fCLK (48MHz) を設定します。
- ワンショット・トリガ設定を外部トリガ、TRDIOB0 の立ち上がりエッジに設定します。
- ワンショット・ディレイ設定を 10 μ s に設定します。
- 割り込みは使用しません。
- チャンネル 2 をスレーブ・チャンネルとして設定します。
- ワンショット・パルス幅を 100 μ s に設定します。
- 出力設定は初期出力値を 0、出力レベルをアクティブ・ハイに設定します。
- 割り込みは使用しません。

図 1-3 に本設定における TAU のワンショット・パルス出力機能のタイミングを示します。

図 1-3 TAU のワンショット・パルス出力機能のタイミング



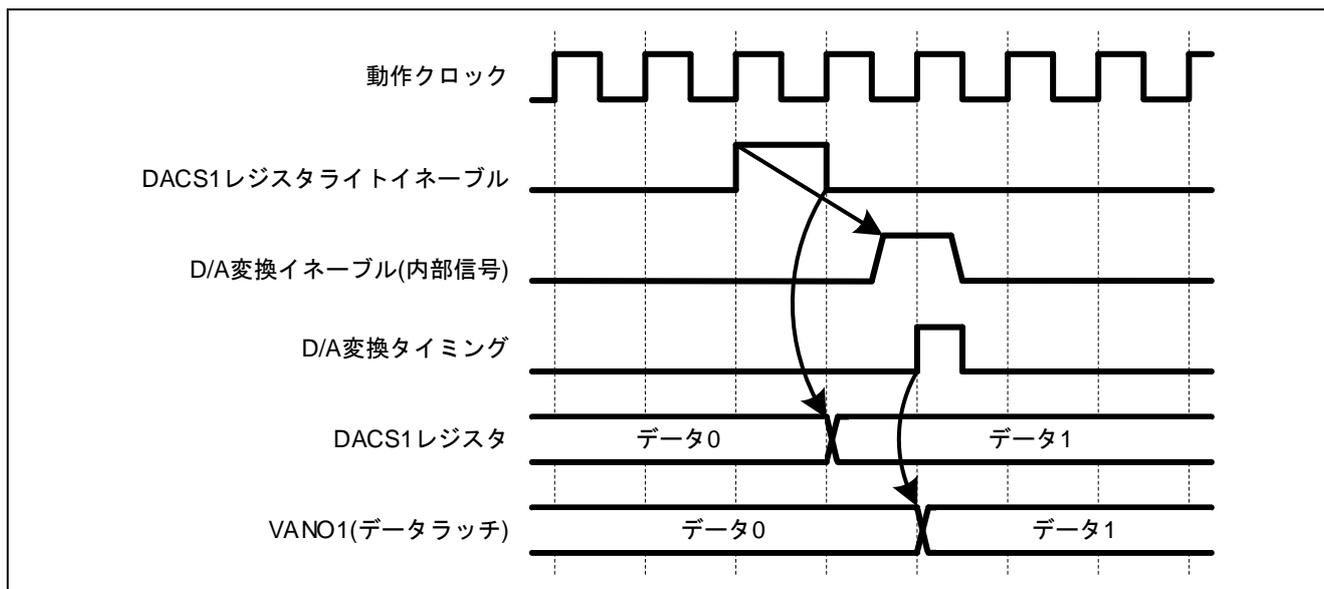
D/A コンバータは、10 ビット分解能を選択できる D/A コンバータ 1 を使用します。

<DAC の初期設定>

- アナログ出力は無効に設定します。
- D/A コンバータ分解能は 10 ビットに設定します。
- D/A コンバータ動作設定は通常モードに設定します。
- 変換値設定は 512 (50%) を設定します。

図 1-4 に本設定における D/A コンバータの出力タイミングを示します。

図 1-4 D/A コンバータの出力タイミング



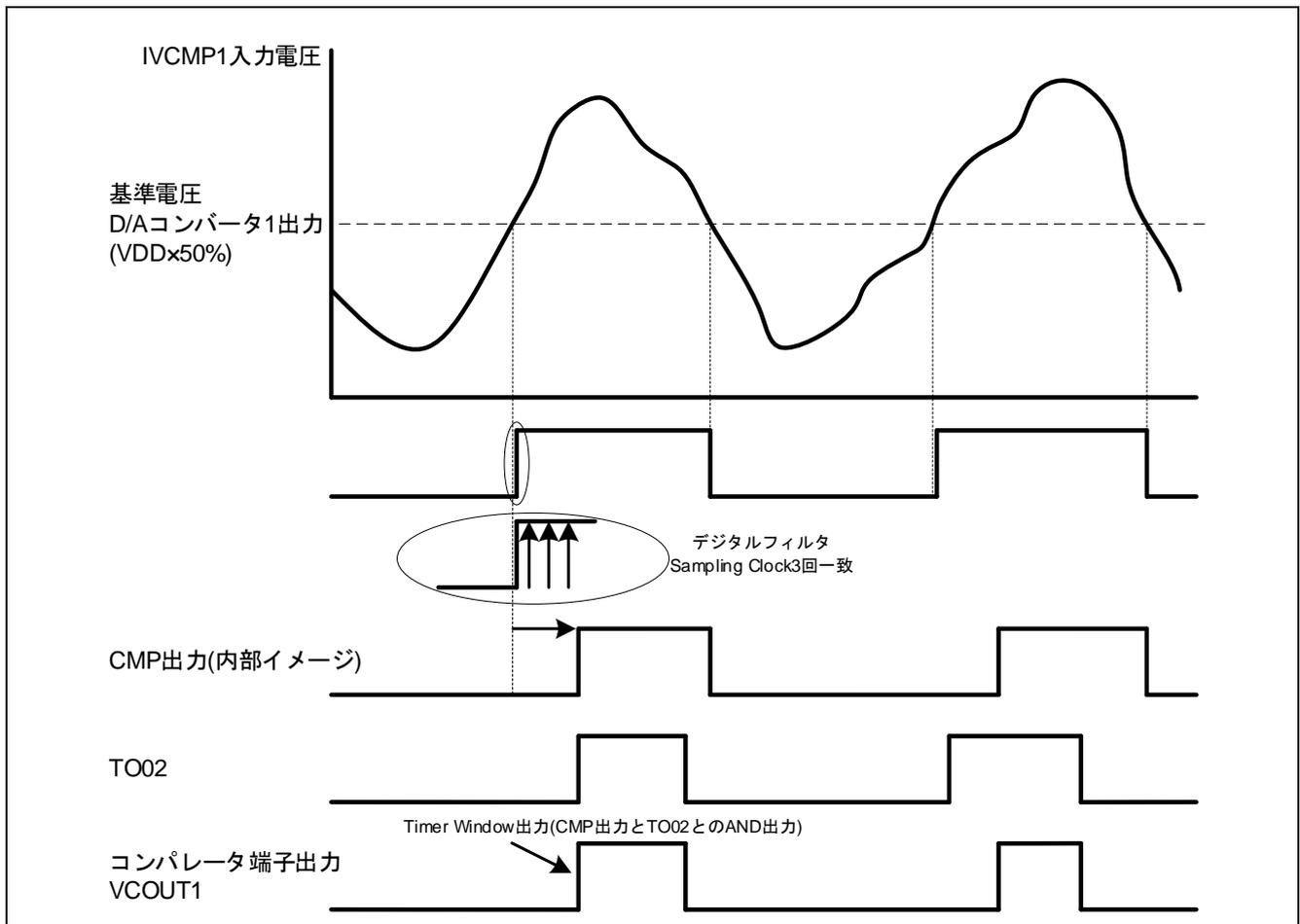
コンパレータは、コンパレータ 1 を使用します。

<CMP の初期設定>

- 基準電圧は D/A コンバータ 1 出力を設定します。（詳しくは前ページを参照してください）
- エッジを立ち上がりに設定します。
- デジタル・フィルタは fCLK、fPLL または fHOCO に設定します。
- 出力設定は TIMER WINDOW 出力モードで VCOUT1 からの出力を許可します。
- 割り込みは設定しません。

図 1-5 に本設定におけるコンパレータの出力タイミングを示します。

図 1-5 コンパレータの出力タイミング



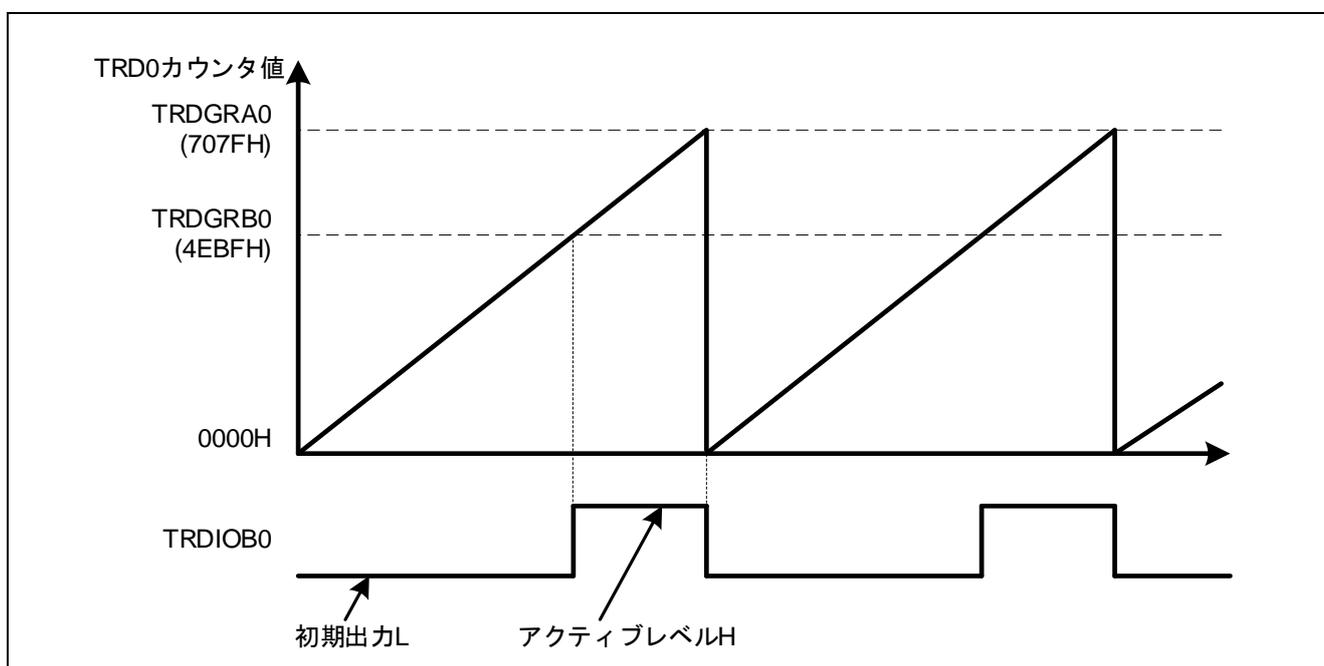
タイマ RD2 は PWM 機能で使⽤します。周期 300 μ s、Duty30%の正相出力を TRDIOB0 端子から出力します。

＜タイマ RD2 の初期設定＞

- PWM 出力で TRD20 を設定します。
- カウント・ソースを fTRD (96MHz) に設定します。
- カウンタ設定を TRDGRA0 コンペア一致後もカウント継続に設定します。
- レジスタ機能設定は TRDGRC0、TRDGRD0 とともにジェネラル・レジスタに設定します。
- PWM 出力設定は PWM 周期を 300 μ s、デューティを 30%に設定します。
- TRDIOB0 ピンの初期出力は非アクティブ・レベル、出力レベルは H アクティブに設定します。
- パルス出力強制遮断、割り込みは設定しません。

図 1-6 に本設定におけるタイマ RD2 の PWM 出力機能のタイミングを示します。

図 1-6 タイマ RD2 の PWM 出力機能のタイミング



2. 動作確認条件

本アプリケーションノートのサンプルコードは、下記の条件で動作を確認しています。

表 2-1 動作確認条件

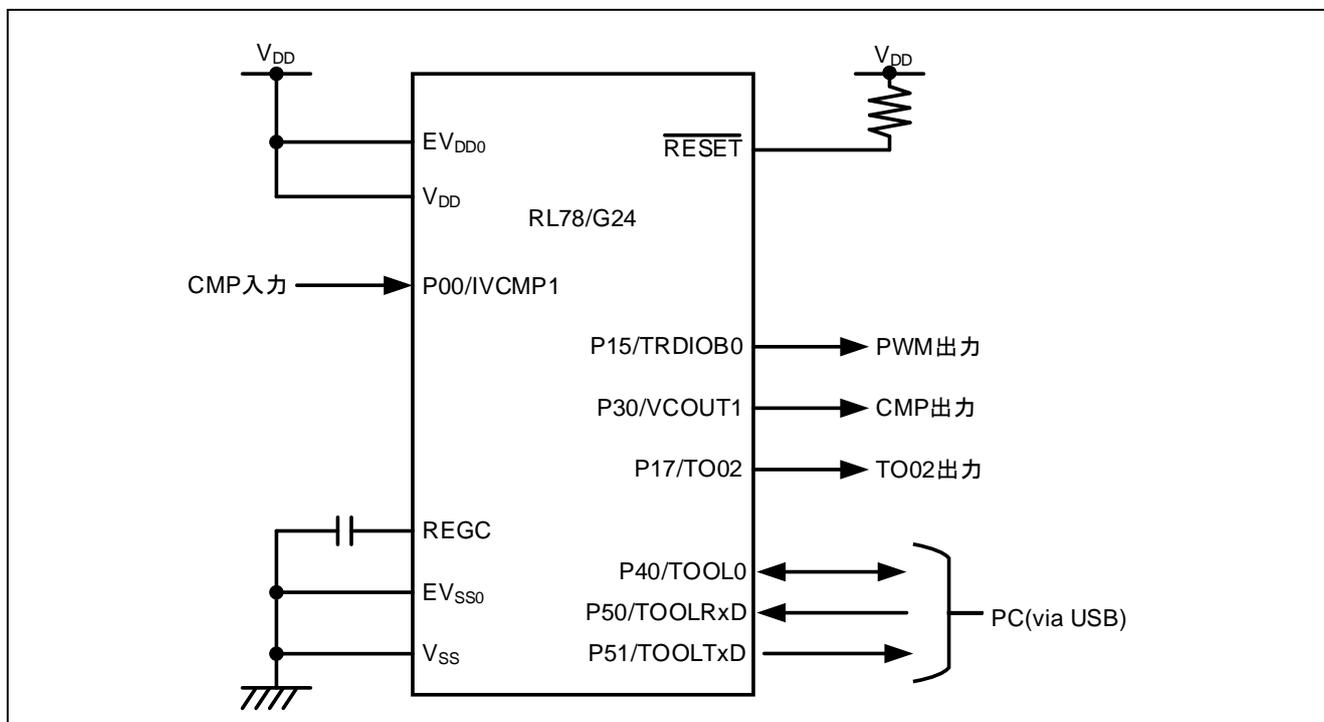
| 項目 | 内容 |
|---------------------------------|---|
| 使用マイコン | RL78/G24 (R7F101GLG) |
| 動作周波数 | <ul style="list-style-type: none"> 高速オンチップ・オシレータ・クロック (f_{HOCO}) : 8MHz PLL 発振回路出力 (f_{PLL}) : 96MHz CPU/周辺ハードウェア・クロック (f_{CLK}) : 48MHz |
| 動作電圧 | <ul style="list-style-type: none"> 3.3V (2.7V~5.5V で動作可能) LVD0 動作 (V_{LVD0}) : リセット・モード 立ち上がり時 TYP. 2.97V 立ち下がり時 TYP. 2.91V |
| 統合開発環境 (CS+) | ルネサスエレクトロニクス製 CS+ for CC V8.10.00 |
| C コンパイラ (CS+) | ルネサスエレクトロニクス製 CC-RL V1.12.01 |
| 統合開発環境 (e ² studio) | ルネサスエレクトロニクス製 e ² studio 2023-07 (23.7.0) |
| C コンパイラ (e ² studio) | ルネサスエレクトロニクス製 CC-RL V1.12.01 |
| 統合開発環境 (IAR) | IAR システム製 |
| C コンパイラ (IAR) | IAR Embedded Workbench for Renesas RL78 V4.21.1 |
| スマート・コンフィグレータ | V.1.7.0 |
| ボードサポートパッケージ (r_bsp) | V.1.60 |
| エミュレータ | CS+, e ² studio : COM ポート IAR : E2 エミュレータ Lite |
| 使用ボード | RL78/G24 Fast Prototyping Board (RTK7RLG240C00000BJ) |

3. ハードウェア説明

3.1 ハードウェア構成例

図 3-1 に本アプリケーションのサンプルコードで使用するハードウェア構成例を示します。

図 3-1 ハードウェア構成例



- 注意 1. この回路イメージは接続の概要を示す為に簡略化しています。実際に回路を作成される場合は、端子処理などを適切に行い、電気的特性を満たすように設計してください（入力専用ポートは個別に抵抗を介して V_{DD} 又は V_{SS} に接続して下さい）。
- 注意 2. EV_{SS} で始まる名前の端子がある場合には V_{SS} に、EV_{DD} で始まる名前の端子がある場合には V_{DD} にそれぞれ接続してください。
- 注意 3. V_{DD} は LVDD0 にて設定したリセット解除電圧（V_{LVDD0}）以上にしてください。

3.2 使用端子一覧

表 3-1 に使用端子と機能を示します。

表 3-1 使用端子と機能

| 端子名 | 入出力 | 内容 |
|-------------|-----|------------------|
| P15/TRDIOB0 | 出力 | PWM 出力 |
| P00/IVCMP1 | 入力 | コンパレータ 1 + 側入力信号 |
| P30/VCOUT1 | 出力 | コンパレータ 1 比較結果出力 |
| P17/TO02 | 出力 | TAU0 チャンネル 2 出力 |

注意 本アプリケーションノートは、使用端子のみを端子処理しています。実際に回路を作成される場合は、端子処理などを適切に行い、電気的特性を満たすように設計してください。

4. ソフトウェア説明

4.1 スマート・コンフィグレータの設定

本サンプルプログラムにおけるスマート・コンフィグレータの設定を示します。スマート・コンフィグレータの設定における各表の項目、設定内容は設定画面の表記で記載しています。

4.1.1 システム設定

本サンプルプログラムで使用しているシステム設定を以下に示します。

なお、本サンプルプログラムで使用しているシステム設定は、統合開発環境 e² studio と CS+は同じですが、IAR は異なります。ご使用の環境に合わせて適切な設定を行ってください。

まず、図 4-1 に本サンプルプログラム (e² studio、CS+) で使用しているシステム設定を示します。

RL78/G24 Fast Prototyping Board (RTK7RLG240C00000BJ) で COM port デバッグを行う場合、統合開発環境 (e² studio、CS+) 内の設定を適切に行う必要があります。詳細は、「RL78/G24 Fast Prototyping Board ユーザーズマニュアル (R20UT5091)」の「7.1 e² studio で COM port デバッグを使用する場合」と「7.2 CS+を COM port デバッグを使用する場合」を参照してください。

図 4-1 システム設定 (e² studio、CS+)



次に、図 4-2 に本サンプルプログラム（IAR）で使用しているシステム設定を示します。

図 4-2 システム設定（IAR）



4.1.2 コンポーネントの設定

本サンプルプログラムで使用しているコンポーネントの設定を以下に示します。

表 4-1 コンポーネントの設定 (TAU)

| 項目 | 内容 |
|-------------|---------------|
| コンポーネント | ワンショット・パルス出力 |
| コンフィグレーション名 | Config_TAU0_0 |
| リソース | TAU0_0 |

図 4-3 TAU0_0 の設定

設定

クロック設定
 動作クロック: CK00
 クロック・ソース: fCLK (クロック周波数: 48000 kHz)

ワンショット・トリガ設定
 ソフトウェア・トリガ
 外部トリガ (チェックをつける)
 入力ソース: TRDIOB0 (TRDIOB0を設定してください) (TRDIOB0に変更)
 TI00端子入力信号のノイズ・フィルタ使用
 TI00端子の有効エッジ選択: 立ち上がりエッジ (立ち上がりエッジに変更)

ワンショット・デレイ設定
 デレイ: 10 (10に変更) μs (実際の値: 10)

割り込み設定
 タイマ・チャンネル0のカウンタ完了で割り込み発生 (INTTM0) (チェックを外す)
 優先順位: レベル3(低優先順位)

ワンショット・スレープ選択設定
 チャンネル1スレープ
 チャンネル2スレープ (チェックをつける)
 チャンネル3スレープ
マスター・チャンネルを複数使用する場合、マスター・チャンネルをまたいだスレープ・チャンネルの設定はできません。

ワンショット・スレープ設定
スレープ2
ワンショット・パルス幅設定
 パルス幅: 100 (100に変更) μs (実際の値: 100)
出力設定
 出力無効 (Lに固定) (P17端子へのTAUチャンネル2出力許可/禁止)
 初期出力値: 0
 出力レベル: アクティブ・ハイ
割り込み設定
 タイマ・チャンネル2のカウンタ完了で割り込み発生 (INTTM02) (チェックを外す)
 優先順位: レベル3(低優先順位)

表 4-2 コンポーネントの設定 (D/A コンバータ)

| 項目 | 内容 |
|-------------|-------------|
| コンポーネント | D/A コンバータ |
| コンフィグレーション名 | Config_DAC1 |
| リソース | DAC1 |

図 4-4 D/A コンバータの設定



表 4-3 コンポーネントの設定 (コンパレータ)

| 項目 | 内容 |
|-------------|--------------|
| コンポーネント | コンパレータ |
| コンフィグレーション名 | Config_COMP1 |
| リソース | COMP1 |

図 4-5 COMP1 の設定

設定

コンパレータ入力/基準電圧設定

基準電圧 D/Aコンバータ1出力 (DAC1を設定してください)

エッジ設定

立ち上がりエッジ 立ち下がりエッジ 両エッジ

デジタル・フィルタ設定

デジタル・フィルタ許可 チェックをつける

サンプリング・クロック fCLK、fPLLまたはfHOCO (サンプリング周波数: 96000 kHz)

出力設定

TIMER WINDOW出力モードを使用する (TO02を設定してください)

出力許可 (VCOUT1)

出力極性 正転

割り込み設定

コンパレータ 1 割り込み許可 (INTCMP1) チェックを外す

コンパレータ1からのタイマ-RX用割り込み出力信号

優先順位 レベル3(低優先順位)

表 4-4 コンポーネントの設定 (タイマ RD2)

| 項目 | 内容 |
|-------------|-------------|
| コンポーネント | PWM 出力 |
| コンフィグレーション名 | Config_TRD0 |
| 動作 | PWM 機能 |
| リソース | TRD0 |

図 4-6 TRD20 の設定

設定

カウント・ソース設定
 クロック・ソース: fTRD (クロック周波数: 96000 kHz, fPLLをfTRDとして選択します)
 外部クロック・エッジ選択: 立ち上がりエッジ

カウンタ設定
 カウンタ動作: TRDGRA0コンペアー一致後もカウント継続

レジスタ機能設定
 TRDGRC0: ジェネラル・レジスタ
 TRDGRD0: ジェネラル・レジスタ

PWM出力設定
 PWM周期: 300 μs (実際の値: 300)
 TRDGRB0 デューティ: 30 (%) (実際の値: 30%)
 TRDGRC0 Duty: 50 (%) (実際の値: 50%)
 TRDGRD0 Duty: 50 (%) (実際の値: 50%)

出力設定
 TRDIOB0ピン: 初期出力: 非アクティブ・レベル 出力レベル: Hアクティブ
 TRDIOC0ピン: 初期出力: 非アクティブ・レベル 出力レベル: Lアクティブ
 TRDIOD0ピン: 初期出力: 非アクティブ・レベル 出力レベル: Lアクティブ

パルス出力強制遮断設定
 INTPO Lowレベル入力による強制遮断許可
INTPO遮断を選択した場合は、PWMOPA以外のTRD機能でもINTPOを使用し、PWMOPA機能ではINTPOを選択しないでください。
 ELCイベント入力による強制遮断許可
ELCカットオフを選択した場合は、PWMOPA機能でELCを選択しないでください。
 TRDIOB0ピン出力: 強制遮断禁止
 TRDIOC0ピン出力: 強制遮断禁止
 TRDIOD0ピン出力: 強制遮断禁止

割り込み設定
 TRDGRA0コンペアー一致割り込みを有効にする
 TRDGRB0コンペアー一致割り込みを有効にする
 TRDGRC0コンペアー一致割り込みを有効にする
 TRDGRD0コンペアー一致割り込みを有効にする
 TRD0オーバーフロー割り込みを有効にする
 INTTRD0優先順位: レベル3(低優先順位)

4.2 フォルダ構成

表 4-5 にサンプルコードの使用しているソースファイル／ヘッダファイルの構成を示します。なお、統合開発環境で自動生成されるファイル、BSP 環境のファイルは除きます。

表 4-5 フォルダ構成

| フォルダ、ファイル名 | 説明 | スマート・コンフィグレータを使用 |
|--|---------------------|------------------|
| ¥r01an6784_timer_comp<DIR> ^{注2} | サンプルプロジェクトのフォルダ | |
| ¥src<DIR> | プログラム格納用フォルダ | |
| main.c | サンプルコードソースファイル | |
| ¥smc_gen<DIR> | スマート・コンフィグレータ生成フォルダ | √ |
| ¥Config_COMP1<DIR> | COMP1 用プログラム格納フォルダ | √ |
| Config_COMP1.c | COMP1 用ソースファイル | √ |
| Config_COMP1.h | COMP1 用ヘッダファイル | √ |
| Config_COMP1_user.c | COMP1 用割り込みソースファイル | √ ^{注1} |
| ¥Config_DAC1<DIR> | DAC1 用プログラム格納フォルダ | √ |
| Config_DAC1.c | DAC1 用ソースファイル | √ |
| Config_DAC1.h | DAC1 用ヘッダファイル | √ |
| Config_DAC1_user.c | DAC1 用割り込みソースファイル | √ ^{注1} |
| ¥Config_TAU0_0<DIR> | TAU00 用プログラム格納フォルダ | √ |
| Config_TAU0_0.c | TAU00 用ソースファイル | √ |
| Config_TAU0_0.h | TAU00 用ヘッダファイル | √ |
| Config_TAU0_0_user.c | TAU00 用割り込みソースファイル | √ ^{注1} |
| ¥Config_TRD0<DIR> | TRD20 用プログラム格納フォルダ | √ |
| Config_TRD0.c | TRD20 用ソースファイル | √ |
| Config_TRD0.h | TRD20 用ヘッダファイル | √ |
| Config_TRD0_user.c | TRD20 用割り込みソースファイル | √ ^{注1} |
| ¥general<DIR> | 初期化、共通プログラム格納フォルダ | √ |
| ¥r_bsp<DIR> | BSP 用プログラム格納フォルダ | √ |
| ¥r_config<DIR> | コンフィグプログラム格納フォルダ | √ |

補足 ” <DIR> ” は、ディレクトリを意味します。

注 1. 本サンプルコードでは使用しません。

注 2. IAR 版のサンプルコードは r01an6784_timer_comp.ipcf を格納しています。ipcf ファイルについては、「RL78 スマート・コンフィグレータ ユーザーガイド : IAR 編 (R20AN0581)」を確認してください。

4.3 オプション・バイトの設定一覧

表 4-6 にオプション・バイト設定を示します。

表 4-6 オプション・バイト設定

| アドレス | 設定値 | 内容 |
|---------------|------------------|---|
| 000C0H/040C0H | 1110 1111B (EFH) | ウォッチドッグ・タイマ動作停止 (リセット解除後、カウント停止) |
| 000C1H/040C1H | 1111 1011B (FBH) | LVD0 リセット・モード 検出電圧：立ち上がり 2.97V/立下り 2.91V |
| 000C2H/040C2H | 1110 1010B (EAH) | フラッシュ動作モード：高速メインモード 高速オンチップ・オシレータの周波数：8MHz |
| 000C3H/040C3H | 1000 0101B (85H) | オンチップ・デバッグ動作許可 |

4.4 定数一覧

本サンプルコードでは定数を使用しません。

4.5 変数一覧

本サンプルコードではグローバル変数を使用しません。

4.6 関数一覧

表 4-7 にサンプルコードで使用する関数を示します。ただし、スマート・コンフィグレータで生成された関数の内、変更を行っていないものは除きます。

表 4-7 関数一覧

| 関数名 | 概要 | ソースファイル |
|------|-------|---------|
| main | メイン処理 | main.c |

4.7 関数仕様

サンプルコードの関数仕様を示します。

[関数名] main

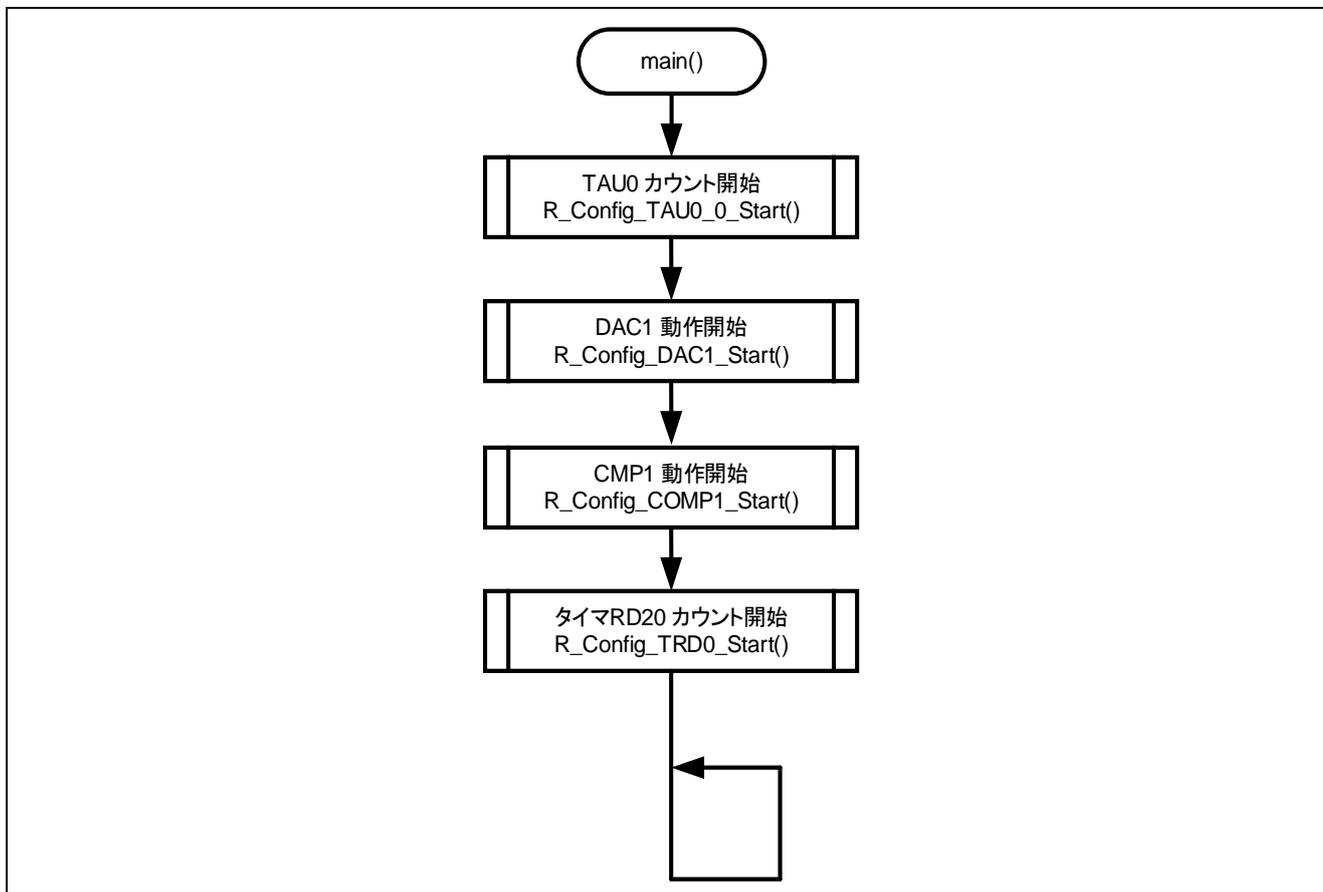
| | |
|-------|---|
| 概要 | メイン処理 |
| ヘッダ | r_smc_entry.h |
| 宣言 | void main (void); |
| 説明 | TAU0 チャンネル 0、チャンネル 2、DAC1、CMP1、タイマ RD20 の動作を開始します |
| 引数 | なし |
| リターン値 | なし |
| 備考 | なし |

4.8 フローチャート

4.8.1 メイン処理

図 4-7 にメイン処理のフローチャートを示します。

図 4-7 メイン処理



5. サンプルコード

サンプルコードは、ルネサス エレクトロニクスホームページから入手してください。

6. 参考ドキュメント

RL78/G24 ユーザーズマニュアル ハードウェア編 (R01UH0961J)

RL78 ファミリ ユーザーズマニュアル ソフトウェア編 (R01US0015J)

RL78/G24 Fast Prototyping Board ユーザーズマニュアル (R20UT5091J)

RL78 スマート・コンフィグレータ ユーザーガイド : CS+編 (R20AN0580J)

RL78 スマート・コンフィグレータ ユーザーガイド : e² studio 編 (R20AN0579J)

RL78 スマート・コンフィグレータ ユーザーガイド : IAR 編 (R20AN0581J)

(最新版をルネサス エレクトロニクスホームページから入手してください。)

テクニカルアップデート／テクニカルニュース

(最新版の情報をルネサス エレクトロニクスホームページから入手してください。)

ホームページとサポート窓口

ルネサス エレクトロニクスホームページ

<http://japan.renesas.com/>

お問合せ先

<http://japan.renesas.com/contact>

すべての商標および登録商標は、それぞれの所有者に帰属します。

改訂記録

| Rev. | 発行日 | 改訂内容 | |
|------|------------|------|------|
| | | ページ | ポイント |
| 1.00 | 2023.09.07 | — | 初版発行 |
| | | | |

製品ご使用上の注意事項

ここでは、マイコン製品全体に適用する「使用上の注意事項」について説明します。個別の使用上の注意事項については、本ドキュメントおよびテクニカルアップデートを参照してください。

1. 静電気対策

CMOS 製品の取り扱いの際は静電気防止を心がけてください。CMOS 製品は強い静電気によってゲート絶縁破壊を生じることがあります。運搬や保存の際には、当社が出荷梱包に使用している導電性のトレーやマガジンケース、導電性の緩衝材、金属ケースなどを利用し、組み立て工程にはアースを施してください。プラスチック板上に放置したり、端子を触ったりしないでください。また、CMOS 製品を実装したボードについても同様の扱いをしてください。

2. 電源投入時の処置

電源投入時は、製品の状態は不定です。電源投入時には、LSI の内部回路の状態は不確定であり、レジスタの設定や各端子の状態は不定です。外部リセット端子でリセットする製品の場合、電源投入からリセットが有効になるまでの期間、端子の状態は保証できません。同様に、内蔵パワーオンリセット機能を使用してリセットする製品の場合、電源投入からリセットのかかる一定電圧に達するまでの期間、端子の状態は保証できません。

3. 電源オフ時における入力信号

当該製品の電源がオフ状態のときに、入力信号や入出力プルアップ電源を入れしないでください。入力信号や入出力プルアップ電源からの電流注入により、誤動作を引き起こしたり、異常電流が流れ内部素子を劣化させたりする場合があります。資料中に「電源オフ時における入力信号」についての記載のある製品は、その内容を守ってください。

4. 未使用端子の処理

未使用端子は、「未使用端子の処理」に従って処理してください。CMOS 製品の入力端子のインピーダンスは、一般に、ハイインピーダンスとなっています。未使用端子を開放状態で動作させると、誘導現象により、LSI 周辺のノイズが印加され、LSI 内部で貫通電流が流れたり、入力信号と認識されて誤動作を起こす恐れがあります。

5. クロックについて

リセット時は、クロックが安定した後、リセットを解除してください。プログラム実行中のクロック切り替え時は、切り替え先クロックが安定した後に切り替えてください。リセット時、外部発振子（または外部発振回路）を用いたクロックで動作を開始するシステムでは、クロックが十分安定した後、リセットを解除してください。また、プログラムの途中で外部発振子（または外部発振回路）を用いたクロックに切り替える場合は、切り替え先のクロックが十分安定してから切り替えてください。

6. 入力端子の印加波形

入力ノイズや反射波による波形歪みは誤動作の原因になりますので注意してください。CMOS 製品の入力がノイズなどに起因して、 V_{IL} (Max.) から V_{IH} (Min.) までの領域にとどまるような場合は、誤動作を引き起こす恐れがあります。入力レベルが固定の場合はもちろん、 V_{IL} (Max.) から V_{IH} (Min.) までの領域を通過する遷移期間中にチャタリングノイズなどが入らないように使用してください。

7. リザーブアドレス（予約領域）のアクセス禁止

リザーブアドレス（予約領域）のアクセスを禁止します。アドレス領域には、将来の拡張機能用に割り付けられている リザーブアドレス（予約領域）があります。これらのアドレスをアクセスしたときの動作については、保証できませんので、アクセスしないようにしてください。

8. 製品間の相違について

型名の異なる製品に変更する場合は、製品型名ごとにシステム評価試験を実施してください。同じグループのマイコンでも型名が違えば、フラッシュメモリ、レイアウトパターンの相違などにより、電気的特性の範囲で、特性値、動作マージン、ノイズ耐量、ノイズ輻射量などが異なる場合があります。型名が違う製品に変更する場合は、個々の製品ごとにシステム評価試験を実施してください。

ご注意書き

1. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。回路、ソフトウェアおよびこれらに関連する情報を使用する場合、お客様の責任において、お客様の機器・システムを設計ください。これらの使用に起因して生じた損害（お客様または第三者いずれに生じた損害も含まれます。以下同じです。）に関し、当社は、一切その責任を負いません。
2. 当社製品または本資料に記載された製品データ、図、表、プログラム、アルゴリズム、応用回路例等の情報の使用に起因して発生した第三者の特許権、著作権その他の知的財産権に対する侵害またはこれらに関する紛争について、当社は、何らの保証を行うものではなく、また責任を負うものではありません。
3. 当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
4. 当社製品を組み込んだ製品の輸出入、製造、販売、利用、配布その他の行為を行うにあたり、第三者保有の技術の利用に関するライセンスが必要となる場合、当該ライセンス取得の判断および取得はお客様の責任において行ってください。
5. 当社製品を、全部または一部を問わず、改造、変更、複製、リバースエンジニアリング、その他、不適切に使用しないでください。かかる改造、変更、複製、リバースエンジニアリング等により生じた損害に関し、当社は、一切その責任を負いません。
6. 当社は、当社製品の品質水準を「標準水準」および「高品質水準」に分類しており、各品質水準は、以下に示す用途に製品が使用されることを意図しております。

標準水準： コンピュータ、OA 機器、通信機器、計測機器、AV 機器、家電、工作機械、パーソナル機器、産業用ロボット等

高品質水準： 輸送機器（自動車、電車、船舶等）、交通管制（信号）、大規模通信機器、金融端末基幹システム、各種安全制御装置等

当社製品は、データシート等により高信頼性、Harsh environment 向け製品と定義しているものを除き、直接生命・身体に危害を及ぼす可能性のある機器・システム（生命維持装置、人体に埋め込み使用するもの等）、もしくは多大な物的損害を発生させるおそれのある機器・システム（宇宙機器と、海底中継器、原子力制御システム、航空機制御システム、プラント基幹システム、軍事機器等）に使用されることを意図しておらず、これらの用途に使用することは想定していません。たとえ、当社が想定していない用途に当社製品を使用したことにより損害が生じても、当社は一切その責任を負いません。

7. あらゆる半導体製品は、外部攻撃からの安全性を 100%保証されているわけではありません。当社ハードウェア/ソフトウェア製品にはセキュリティ対策が組み込まれているものもありますが、これによって、当社は、セキュリティ脆弱性または侵害（当社製品または当社製品が使用されているシステムに対する不正アクセス・不正使用を含みますが、これに限られません。）から生じる責任を負うものではありません。当社は、当社製品または当社製品が使用されたあらゆるシステムが、不正な改変、攻撃、ウイルス、干渉、ハッキング、データの破壊または窃盗その他の不正な侵入行為（「脆弱性問題」といいます。）によって影響を受けないことを保証しません。当社は、脆弱性問題に起因したまたはこれに関連して生じた損害について、一切責任を負いません。また、法令において認められる限りにおいて、本資料および当社ハードウェア/ソフトウェア製品について、商品性および特定目的との合致に関する保証ならびに第三者の権利を侵害しないことの保証を含め、明示または黙示のいかなる保証も行いません。
8. 当社製品をご使用の際は、最新の製品情報（データシート、ユーザーズマニュアル、アプリケーションノート、信頼性ハンドブックに記載の「半導体デバイスの使用上の一般的な注意事項」等）をご確認の上、当社が指定する最大定格、動作電源電圧範囲、放熱特性、実装条件その他指定条件の範囲内でご使用ください。指定条件の範囲を超えて当社製品をご使用された場合の故障、誤動作の不具合および事故につきましては、当社は、一切その責任を負いません。
9. 当社は、当社製品の品質および信頼性の向上に努めていますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は、データシート等において高信頼性、Harsh environment 向け製品と定義しているものを除き、耐放射線設計を行っておりません。仮に当社製品の故障または誤動作が生じた場合であっても、人身事故、火災事故その他社会的損害等を生じさせないよう、お客様の責任において、冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、お客様の機器・システムとしての出荷保証を行ってください。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様の機器・システムとしての安全検証をお客様の責任で行ってください。
10. 当社製品の環境適合性等の詳細につきましては、製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制する RoHS 指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。かかる法令を遵守しないことにより生じた損害に関して、当社は、一切その責任を負いません。
11. 当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器・システムに使用することはできません。当社製品および技術を輸出、販売または移転等する場合は、「外国為替及び外国貿易法」その他日本国および適用される外国の輸出管理関連法規を遵守し、それらの定めるところに従い必要な手続きを行ってください。
12. お客様が当社製品を第三者に転売等される場合には、事前に当該第三者に対して、本ご注意書き記載の諸条件を通知する責任を負うものいたします。
13. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを禁じます。
14. 本資料に記載されている内容または当社製品についてご不明な点がございましたら、当社の営業担当者までお問合せください。

注 1. 本資料において使用されている「当社」とは、ルネサス エレクトロニクス株式会社およびルネサス エレクトロニクス株式会社が直接的、間接的に支配する会社をいいます。

注 2. 本資料において使用されている「当社製品」とは、注 1 において定義された当社の開発、製造製品をいいます。

(Rev.5.0-1 2020.10)

本社所在地

〒135-0061 東京都江東区豊洲 3-2-24（豊洲フォレシア）

www.renesas.com

お問合せ窓口

弊社の製品や技術、ドキュメントの最新情報、最寄の営業お問合せ窓口に関する情報などは、弊社ウェブサイトをご覧ください。

www.renesas.com/contact/

商標について

ルネサスおよびルネサスロゴはルネサス エレクトロニクス株式会社の商標です。すべての商標および登録商標は、それぞれの所有者に帰属します。