

本产品仅在中国大陆和香港以及印度销售

# μPD79F7025, 79F7026

用户手册 硬件篇

8 位 单片机

本资料所记载的内容，均为本资料发行时的信息，瑞萨电子对于本资料所记载的产品或者规格可能会作改动，恕不另行通知。  
请通过瑞萨电子的主页确认发布的最新信息。

## Notice

1. Descriptions of circuits, software and other related information in this document are provided only to illustrate the operation of semiconductor products and application examples. You are fully responsible for the incorporation of these circuits, software, and information in the design of your equipment. Renesas Electronics assumes no responsibility for any losses incurred by you or third parties arising from the use of these circuits, software, or information.
2. Renesas Electronics has used reasonable care in preparing the information included in this document, but Renesas Electronics does not warrant that such information is error free. Renesas Electronics assumes no liability whatsoever for any damages incurred by you resulting from errors in or omissions from the information included herein.
3. Renesas Electronics does not assume any liability for infringement of patents, copyrights, or other intellectual property rights of third parties by or arising from the use of Renesas Electronics products or technical information described in this document. No license, express, implied or otherwise, is granted hereby under any patents, copyrights or other intellectual property rights of Renesas Electronics or others.
4. You should not alter, modify, copy, or otherwise misappropriate any Renesas Electronics product, whether in whole or in part. Renesas Electronics assumes no responsibility for any losses incurred by you or third parties arising from such alteration, modification, copy or otherwise misappropriation of Renesas Electronics product.
5. Renesas Electronics products are classified according to the following two quality grades: "Standard" and "High Quality". The recommended applications for each Renesas Electronics product depends on the product's quality grade, as indicated below.  
"Standard": Computers; office equipment; communications equipment; test and measurement equipment; audio and visual equipment; home electronic appliances; machine tools; personal electronic equipment; and industrial robots etc.  
"High Quality": Transportation equipment (automobiles, trains, ships, etc.); traffic control systems; anti-disaster systems; anti-crime systems; and safety equipment etc.

Renesas Electronics products are neither intended nor authorized for use in products or systems that may pose a direct threat to human life or bodily injury (artificial life support devices or systems, surgical implantations etc.), or may cause serious property damages (nuclear reactor control systems, military equipment etc.). You must check the quality grade of each Renesas Electronics product before using it in a particular application. You may not use any Renesas Electronics product for any application for which it is not intended. Renesas Electronics shall not be in any way liable for any damages or losses incurred by you or third parties arising from the use of any Renesas Electronics product for which the product is not intended by Renesas Electronics.

6. You should use the Renesas Electronics products described in this document within the range specified by Renesas Electronics, especially with respect to the maximum rating, operating supply voltage range, movement power voltage range, heat radiation characteristics, installation and other product characteristics. Renesas Electronics shall have no liability for malfunctions or damages arising out of the use of Renesas Electronics products beyond such specified ranges.
7. Although Renesas Electronics endeavors to improve the quality and reliability of its products, semiconductor products have specific characteristics such as the occurrence of failure at a certain rate and malfunctions under certain use conditions. Further, Renesas Electronics products are not subject to radiation resistance design. Please be sure to implement safety measures to guard them against the possibility of physical injury, and injury or damage caused by fire in the event of the failure of a Renesas Electronics product, such as safety design for hardware and software including but not limited to redundancy, fire control and malfunction prevention, appropriate treatment for aging degradation or any other appropriate measures. Because the evaluation of microcomputer software alone is very difficult, please evaluate the safety of the final products or systems manufactured by you.
8. Please contact a Renesas Electronics sales office for details as to environmental matters such as the environmental compatibility of each Renesas Electronics product. Please use Renesas Electronics products in compliance with all applicable laws and regulations that regulate the inclusion or use of controlled substances, including without limitation, the EU RoHS Directive. Renesas Electronics assumes no liability for damages or losses occurring as a result of your noncompliance with applicable laws and regulations.
9. Renesas Electronics products and technology may not be used for or incorporated into any products or systems whose manufacture, use, or sale is prohibited under any applicable domestic or foreign laws or regulations. You should not use Renesas Electronics products or technology described in this document for any purpose relating to military applications or use by the military, including but not limited to the development of weapons of mass destruction. When exporting the Renesas Electronics products or technology described in this document, you should comply with the applicable export control laws and regulations and follow the procedures required by such laws and regulations.
10. It is the responsibility of the buyer or distributor of Renesas Electronics products, who distributes, disposes of, or otherwise places the product with a third party, to notify such third party in advance of the contents and conditions set forth in this document, Renesas Electronics assumes no responsibility for any losses incurred by you or third parties as a result of unauthorized use of Renesas Electronics products.
11. This document may not be reproduced or duplicated in any form, in whole or in part, without prior written consent of Renesas Electronics.
12. Please contact a Renesas Electronics sales office if you have any questions regarding the information contained in this document or Renesas Electronics products, or if you have any other inquiries.

(Note 1) "Renesas Electronics" as used in this document means Renesas Electronics Corporation and also includes its majority-owned subsidiaries.

(Note 2) "Renesas Electronics product(s)" means any product developed or manufactured by or for Renesas Electronics.

## 注意事项

1. 本文档中所记载的关于电路、软件和其他相关信息仅用于说明半导体产品的操作和应用实例。用户如在设备设计中应用本文档中的电路、软件和相关信息，请自行负责。对于用户或第三方因使用上述电路、软件或信息而遭受的任何损失，瑞萨电子不承担任何责任。
2. 在准备本文档所记载的信息的过程中，瑞萨电子已尽量做到合理注意，但是，瑞萨电子并不保证这些信息都是准确无误的。用户因本文档中所记载的信息的错误或遗漏而遭受的任何损失，瑞萨电子不承担任何责任。
3. 对于因使用本文档中的瑞萨电子产品或技术信息而造成的侵权行为或因此而侵犯第三方的专利、版权或其他知识产权的行为，瑞萨电子不承担任何责任。本文档所记载的内容不应视为对瑞萨电子或其他人所有的专利、版权或其他知识产权作出任何明示、默示或其它方式的许可及授权。
4. 用户不得更改、修改、复制或以其他方式部分或全部地非法使用瑞萨电子的任何产品。对于用户或第三方因上述更改、修改、复制或以其他方式非法使用瑞萨电子产品的行为而遭受的任何损失，瑞萨电子不承担任何责任。
5. 瑞萨电子产品根据其质量等级分为两个等级：“标准等级”和“高质量等级”。每种瑞萨电子产品的推荐用途均取决于产品的质量等级，如下所示：

标准等级： 计算机、办公设备、通讯设备、测试和测量设备、视听设备、家用电器、机械工具、个人电子设备以及工业机器人等。

高质量等级： 运输设备（汽车、火车、轮船等）、交通控制系统、防灾系统、预防犯罪系统以及安全设备等。

瑞萨电子产品无意用于且未被授权用于可能对人类生命造成直接威胁的产品或系统及可能造成人身伤害的产品或系统（人工生命维持装置或系统、植埋于体内的装置等）中，或者可能造成重大财产损失的产品或系统（核反应堆控制系统、军用设备等）中。在将每种瑞萨电子产品用于某种特定应用之前，用户应先确认其质量等级。不得将瑞萨电子产品用于超出其设计用途之外的任何应用。对于用户或第三方因将瑞萨电子产品用于其设计用途之外而遭受的任何损害或损失，瑞萨电子不承担任何责任。

6. 使用本文档中记载的瑞萨电子产品时，应在瑞萨电子指定的范围内，特别是在最大额定值、电源工作电压范围、移动电源电压范围、热辐射特性、安装条件以及其他产品特性的范围内使用。对于在上述指定范围之外使用瑞萨电子产品而产生的故障或损失，瑞萨电子不承担任何责任。
7. 虽然瑞萨电子一直致力于提高瑞萨电子产品的质量和可靠性，但是，半导体产品有其自身的具体特性，如一定的故障发生率以及在某些使用条件下会发生故障等。此外，瑞萨电子产品均未进行防辐射设计。所以请采取安全保护措施，以避免当瑞萨电子产品在发生故障而造成火灾时导致人身事故、伤害或损害的事故。例如进行软硬件安全设计（包括但不限于冗余设计、防火控制以及故障预防等）、适当的老化处理或其他适当的措施等。由于难于对微机软件单独进行评估，所以请用用户自行对最终产品或系统进行安全评估。
8. 关于环境保护方面的详细内容，例如每种瑞萨电子产品的环境兼容性等，请与瑞萨电子的营业部门联系。使用瑞萨电子产品时，请遵守对管制物质的使用或含量进行管理的所有相应法律法规（包括但不限于《欧盟 RoHS 指令》）。对于因用户未遵守相应法律法规而导致的损害或损失，瑞萨电子不承担任何责任。
9. 不可将瑞萨电子产品和技术用于或者嵌入日本国内或海外相应的法律法规所禁止生产、使用及销售的任何产品或系统中。也不可将本文档中记载的瑞萨电子产品或技术用于与军事应用或者军事用途有关的任何目的（如大规模杀伤性武器的开发等）。在将本文档中记载的瑞萨电子产品或技术进行出口时，应当遵守相应的出口管制法律法规，并按照上述法律法规所规定的程序进行。
10. 向第三方分销或处分产品或以其他方式将产品置于第三方控制之下的瑞萨电子产品买方或分销商，有责任事先向上述第三方通知本文档规定的内容和条件；对于用户或第三方因非法使用瑞萨电子产品而遭受的任何损失，瑞萨电子不承担任何责任。
11. 在事先未得到瑞萨电子书面认可的情况下，不得以任何形式部分或全部转载或复制本文档。
12. 如果对本文档所记载的信息或瑞萨电子产品有任何疑问，或者用户有任何其他疑问，请向瑞萨电子的营业部门咨询。

（注 1） 瑞萨电子：在本文档中指瑞萨电子株式会社及其控股子公司。

（注 2） 瑞萨电子产品：指瑞萨电子开发或生产的任何产品。

## 关于 CMOS 器件的注意事项

### ① 输入引脚处的施加电压波形

输入噪声或由反射波引起的波形失真可能导致故障发生。如果由于噪声等影响，使CMOS器件的输入电压范围处于在 $V_{IL}$  (MAX) 和 $V_{IH}$  (MIN) 之间，器件可能发生故障。在输入电平固定时以及输入电平从 $V_{IL}$  (MAX) 到 $V_{IH}$  (MIN) 的过渡期间，要谨防颤振噪声进入器件。

### ② 未使用的输入引脚的处理

CMOS器件上未连接的输入端可能是故障源。如果一个输入引脚未被连接，则由于噪声等原因可能会产生内部输入电平，从而导致故障。CMOS器件的工作方式与双极性或NMOS器件不同。CMOS器件的输入电平必须借助上拉或下拉电路固定于高电平或低电平。每一个未使用引脚只要有可能成为输出引脚时，都应该通过附加电阻连接到 $V_{DD}$ 或GND。对未使用引脚的处理因器件而异，必须遵循与器件相关的规格和说明。

### ③ ESD防护措施

如果MOS器件周围有强电场，将会击穿氧化栅极，降低器件的工作性能。因此必须采取措施，尽可能防止静电产生。一旦有静电，必须立即释放。环境必须控制适当。如果空气干燥，应当使用加湿器。建议避免使用容易产生静电的绝缘体。半导体器件的存放和运输必须使用抗静电容器、静电屏蔽袋或导电材料包装。所有包括工作台和工作面的测试和测量工具必须良好接地。操作员应当佩戴手腕带以保证良好接地。不能用手直接接触半导体器件。对装配有半导体器件的PW板也应采取类似的静电防范措施。

### ④ 初始化之前的状态

上电并不一定定义MOS器件的初始状态。刚接通电源时，具有复位功能的MOS器件并没有被初始化。因此上电不能保证输出引脚的电平、输入/输出设置和寄存器的内容。器件在收到复位信号后才进行初始化。具有复位功能的器件在上电后必须立即进行复位操作。

### ⑤ 电源上电/断电序列

器件内部工作和外部接口使用不同电源的情况下，原则上应先在接通内部电源之后再接通外部电源。当关闭电源时，原则上先关闭外部电源再关闭内部电源。如果电源开关顺序相反，可能会对器件的内部元件施加电压，从而由于异常电流的流过而造成故障和降低元件的性能。须视具体器件和支配器件的相关规格来单独决定正确的上电/断电序列。

### ⑥ 断电状态期间的信号输入

不要在器件断电时输入信号或输入/输出上拉电源。因为输入信号或提供输入/输出上拉电源将引起电流注入，从而引起器件的误操作，并且此时流过器件的异常电流引起内部元件性能劣化。须视具体器件和支配器件的相关规格来单独决定断电状态期间的信号输入。



# 本手册的使用方法

对 象	本手册以理解此系列的功能并且设计和开发其应用系统和程序的用户工程师为对象。 对象产品如下： <ul style="list-style-type: none"><li>• <math>\mu</math>PD79F7025, 79F7026</li></ul>
目 的	本手册以帮助用户理解下述结构中所示的功能为目的。
构 成	$\mu$ PD79F7025, 79F7026 的用户手册分为用户手册硬件篇和用户手册指令篇（78K/0 系列通用）共 2 本。

$\mu$ PD79F7025, 79F7026 用户手册 硬件篇	78K/0 系列 用户手册 指令篇
---	-------------------------

- |   |  |
|---|--|
| <ul style="list-style-type: none"><li>• 引脚功能</li><li>• 内部块功能</li><li>• 中断</li><li>• 其他的内部外围功能</li><li>• 电特性</li></ul> | <ul style="list-style-type: none"><li>• CPU 功能</li><li>• 指令集</li><li>• 指令的说明</li></ul> |
|---|--|

阅读方法	<p>阅读本手册的读者应具备电气、逻辑电路以及微控制器等的基础知识。</p> <ul style="list-style-type: none"><li>• 要理解全部功能时 → 请按照<b>目录</b>的顺序阅读本手册。</li><li>• 寄存器格式的阅读方法 → 关于(&lt;&gt;)符号内的位号，其位名称在 RA78K0 中被定义为保留字，而在 CC78K0 中被 # pragma sfr 指令定义为 sfr 变量。</li><li>• 要详细了解 78K/0 系列的指令功能时 → 请参照另一本手册 <b>78K/0 系列用户手册 (U12326E)</b>。</li></ul>
------	--

## 凡 例

数据表示法:	左侧为高位，右侧为低位
有效低电平表示法:	xxx (在引脚或者信号名称上标注上划线)
注:	正文中加“注”的说明
注意事项:	需要留心阅读的内容
备注:	正文的补充说明
数制表示法:	二进制           ...xxxx 或者 xxxxB 十进制           ...xxxx 十六进制        ...xxxxH

**相关资料**           相关资料中可能包括暂定版。但是，在以下资料中并未特别注明“暂定版”，请谅解。

## 产品的相关资料

资料名称	资料号
μPD79F7025, 79F7026 用户手册 硬件篇	本手册
78K0 系列 用户手册 指令	U12326C
78K0/Kx2 Flash 存储器编程器 (编程器) 应用笔记	U17739C
78K0/Kx2 Flash Memory Self Programming User's Manual	U17516E
78K0 Microcontrollers Self Programming Library Type01 User's Manual	U18274E

## 闪存编程器的相关资料 (用户手册)

资料名称	资料号
PG-FP5 Flash Memory Programmer User's Manual	R20UT0008E
QB-MINI2 On-Chip Debug Emulator with Programming User's Manual	R20UT0449E
QB-Programmer Programming GUI Operation	U18527E

## 开发工具的相关资料 (硬件) (用户手册)

资料名称	资料号
QB-MINI2 On-Chip Debug Emulator with Programming User's Manual	R20UT0449E

**注意事项** 上述相关资料的内容如有变更，恕不另行通知。设计等时请使用最新版本的资料。

## 开发工具的相关资料 (软件)

资料名称		资料号
RA78K0 Ver.3.80 Assembler Package User's Manual <sup>注1</sup>	Operation	U17199E
	Language	U17198E
	Structured Assembly Language	U17197E
78K0 Assembler Package RA78K0 Ver.4.01 Operating Precautions (Notification Document) <sup>注1</sup>		ZUD-CD-07-0181-E
CC78K0 Ver.3.70 C Compiler User's Manual <sup>注2</sup>	Operation	U17201E
	Language	U17200E
78K0 C Compiler CC78K0 Ver. 4.00 Operating Precautions (Notification Document) <sup>注2</sup>		ZUD-CD-07-0103-E
ID78K0-QB Ver.2.94 Integrated Debugger User's Manual	Operation	U18330E
ID78K0-QB Ver.3.00 Integrated Debugger User's Manual	Operation	U18492E
PM plus Ver.5.20 <sup>注3</sup> User's Manual		U16934E
PM+ Ver.6.30 <sup>注4</sup> User's Manual		U18416E

- 注 1.** 此文档在安装 RA78K0 Ver.4.01 时，与工具一起安装到 PC 内。关于“78K0 汇编包 RA78K0 Ver.4.01 操作上的注意点”中没有记述的内容，请参阅 RA78K0 Ver.3.80 的用户手册。
- 2.** 此文档在安装 CC78K0 Ver.4.00 时，与工具一起安装到 PC 内。关于“78K0 C 汇编 CC78K0 Ver.4.00 操作上的注意点”中没有记述的内容，请参阅 CC78K0 Ver.3.70 的用户手册。
- 3.** PM plus Ver.5.20 是附属在 RA78K0 Ver.3.80 的集成开发环境。
- 4.** PM+ Ver.6.30 是附属在 RA78K0 Ver.4.01 的集成开发环境。可管理不同版本的软件工具 (汇编程序, C 编译程序, 调试器和仿真器) 产品。

## 其他资料

资料名称	资料号
Semiconductor Package Mount Manual	注
Quality Grades on NEC Semiconductor Devices	C11531E
Guide to Prevent Damage for Semiconductor Devices by Electrostatic Discharge (ESD)	C11892E
Semiconductor Reliability Handbook	R51ZZ0001E

**注** 请参阅“半导体封装安装手册”网页。  
<http://cn.renesas.com/products/package/manual/index.jsp>

**注意事项** 上述相关资料的内容如有变更，恕不另行通知。设计等时请使用最新版本的资料。

所有商标及注册商标分别归属于其所有者。

本用户手册仅为参考译文，对应的日文版和英文版具有正式效力。

EEPROM是瑞萨电子株式会社的注册商标。

SuperFlash是美国Silicon Storage Technology, Inc.在美国以及日本等国的注册商标。

**注意：**本产品使用已获得Silicon Storage Technology, Inc.授权的 SuperFlash®。

## 目录

第一章 概述 .....	1
1.1 特点.....	1
1.2 订购信息 .....	2
1.3 引脚配置 (顶视图).....	3
1.4 框图.....	4
1.5 功能概述 .....	5
第二章 引脚功能.....	6
2.1 引脚功能表.....	6
2.2 引脚功能描述 .....	9
2.2.1 P00 至 P05(端口 0).....	9
2.2.2 P30 至 P34 (端口 3).....	9
2.2.3 P60 至 P67 (端口 6).....	9
2.2.4 P70 至 P75(端口 7).....	10
2.2.5 P121、P122、P125 (端口 12).....	10
2.2.6 VDD, VSS, EVSS .....	11
2.2.7 REGC.....	11
2.3 有关连接引脚 I/O 电路和未使用引脚的建议 .....	12
第三章 CPU 架构 .....	14
3.1 存储空间 .....	14
3.1.1 内部程序存储空间.....	17
3.1.2 内部数据存储空间.....	19
3.1.3 特殊功能寄存器(SFR: Special Function Register)区域 .....	19
3.1.4 数据存储寻址.....	20
3.2 处理程序寄存器 .....	22
3.2.1 控制寄存器 .....	22
3.2.2 通用寄存器 .....	26
3.2.3 特殊功能寄存器(SFR: Special Function Register) .....	27
3.3 指令地址寻址.....	32
3.3.1 相对寻址.....	32
3.3.2 立即寻址.....	33
3.3.3 表间接寻址 .....	34
3.3.4 寄存器寻址 .....	35
3.4 操作数地址寻址 .....	36
3.4.1 隐含寻址.....	36
3.4.2 寄存器寻址 .....	37
3.4.3 直接寻址.....	38
3.4.4 短直接寻址 .....	39
3.4.5 特殊功能寄存器(SFR)寻址 .....	40
3.4.6 寄存器间接寻址 .....	41
3.4.7 基址寻址.....	42
3.4.8 基址变址寻址.....	43
3.4.9 堆栈寻址.....	44

<b>第四章 端口功能</b>	<b>45</b>
<b>4.1 端口功能</b>	<b>45</b>
<b>4.2 端口配置</b>	<b>47</b>
4.2.1 端口 0	48
4.2.2 端口 3	49
4.2.3 端口 6	52
4.2.4 端口 7	53
4.2.5 端口 12	54
<b>4.3 端口功能控制寄存器</b>	<b>57</b>
<b>4.4 端口功能操作</b>	<b>62</b>
4.4.1 I/O 端口写入	62
4.4.2 I/O 端口读取	62
4.4.3 I/O 端口操作	62
<b>4.5 使用复用功能时的端口模式寄存器和输出锁存器设置</b>	<b>63</b>
<b>4.6 端口寄存器 n(Pn)1 位操作指令的注意事项</b>	<b>64</b>
<b>第五章 时钟发生电路</b>	<b>65</b>
<b>5.1 时钟发生电路功能</b>	<b>65</b>
<b>5.2 时钟发生电路配置</b>	<b>66</b>
<b>5.3 时钟发生电路控制寄存器</b>	<b>68</b>
<b>5.4 系统时钟振荡电路</b>	<b>76</b>
5.4.1 X1 振荡电路	76
5.4.2 内部高速振荡电路	78
5.4.3 内部低速振荡电路	78
5.4.4 预分频器	78
<b>5.5 时钟发生电路操作</b>	<b>79</b>
<b>5.6 时钟控制</b>	<b>82</b>
5.6.1 高速系统时钟控制示例	82
5.6.2 内部高速振荡时钟控制示例	85
5.6.3 内部低速振荡时钟控制示例	88
5.6.4 CPU 和外围硬件所采用时钟	89
5.6.5 CPU 时钟状态转换图	90
5.6.6 CPU 时钟的切换前条件和切换后处理	93
5.6.7 主系统时钟切换所需时间	94
5.6.8 时钟振荡停止前条件	95
5.6.9 外围硬件和源时钟	95
<b>第六章 16 位定时器/事件计数器 00</b>	<b>96</b>
<b>6.1 16 位定时器/事件计数器 00 功能</b>	<b>96</b>
<b>6.2 16 位定时器/事件计数器 00 配置</b>	<b>97</b>
<b>6.3 16 位定时器/事件计数器 00 控制寄存器</b>	<b>103</b>
<b>6.4 16 位定时器/事件计数器 00 操作</b>	<b>111</b>
6.4.1 间隔定时器操作	111
6.4.2 方波输出操作	114
6.4.3 外部事件计数器操作	117
6.4.4 通过 TI000 引脚有效沿输入, 进入清零启动模式	121
6.4.5 自由运行定时器操作	134
6.4.6 PPG 输出操作	143
6.4.7 单脉冲输出操作	147

6.4.8 脉冲宽度测量操作.....	152
<b>6.5 TM00 特殊用途.....</b>	<b>160</b>
6.5.1 TM00 操作期间重写 CR010.....	160
6.5.2 LVS00 和 LVR00 设置.....	160
<b>6.6 16 位定时器/事件计数器 00 注意事项.....</b>	<b>162</b>
<b>第七章 8 位定时器/事件计数器 51.....</b>	<b>167</b>
7.1 8 位定时器/事件计数器 51 功能.....	167
7.2 8 位定时器/事件计数器 51 配置.....	168
7.3 8 位定时器/事件计数器 51 控制寄存器.....	170
7.4 8 位定时器/事件计数器 51 操作.....	173
7.4.1 用作间隔定时器.....	173
7.4.2 用作外部事件计数器.....	175
7.4.3 方波输出操作.....	176
7.4.4 PWM 输出操作.....	177
7.5 8 位定时器/事件计数器 51 注意事项.....	181
<b>第八章 8 位定时器 H0 和 H1.....</b>	<b>182</b>
8.1 8 位定时器 H0 和 H1 功能.....	182
8.2 8 位定时器 H0 和 H1 配置.....	182
8.3 8 位定时器 H0 和 H1 控制寄存器.....	186
8.4 8 位定时器 H0 和 H1 操作.....	192
8.4.1 用作间隔定时器/方波输出.....	192
8.4.2 用作 PWM 输出.....	195
8.4.3 载波发生电路操作(仅限 8 位定时器 H1).....	201
<b>第九章 看门狗定时器.....</b>	<b>208</b>
9.1 看门狗定时器功能.....	208
9.2 看门狗定时器配置.....	209
9.3 看门狗定时器控制寄存器.....	210
9.4 看门狗定时器操作.....	211
9.4.1 看门狗定时器操作控制.....	211
9.4.2 看门狗定时器溢出时间设置.....	212
9.4.3 看门狗定时器窗口打开期间设置.....	213
<b>第十章 中断功能.....</b>	<b>214</b>
10.1 中断功能类型.....	214
10.2 中断源和配置.....	214
10.3 中断功能控制寄存器.....	219
10.4 中断服务操作.....	226
10.4.1 可屏蔽中断响应.....	226
10.4.2 软件中断请求响应.....	229
10.4.3 多重中断服务.....	229
10.4.4 保留中断请求.....	232
<b>第十一章 待机功能.....</b>	<b>233</b>
11.1 待机功能和配置.....	233
11.1.1 待机功能.....	233

11.1.2 待机功能控制寄存器 .....	234
<b>11.2 待机功能操作 .....</b>	<b>237</b>
11.2.1 HALT 模式 .....	237
11.2.2 STOP 模式 .....	240
<b>第十二章 复位功能 .....</b>	<b>246</b>
<b>12.1 复位源识别寄存器 .....</b>	<b>253</b>
<b>第十三章 上电清除电路 .....</b>	<b>254</b>
<b>13.1 上电清除电路功能 .....</b>	<b>254</b>
<b>13.2 上电清除电路配置 .....</b>	<b>255</b>
<b>13.3 上电清除电路操作 .....</b>	<b>255</b>
<b>13.4 上电清除电路注意事项 .....</b>	<b>258</b>
<b>第十四章 低电压检测电路 .....</b>	<b>260</b>
<b>14.1 低电压检测电路功能 .....</b>	<b>260</b>
<b>14.2 低电压检测电路配置 .....</b>	<b>261</b>
<b>14.3 低电压检测电路控制寄存器 .....</b>	<b>262</b>
<b>14.4 低电压检测电路操作 .....</b>	<b>265</b>
14.4.1 用于复位 .....	266
14.4.2 用于中断 .....	269
<b>14.5 低电压检测电路注意事项 .....</b>	<b>272</b>
<b>第十五章 稳压器 .....</b>	<b>275</b>
<b>15.1 稳压器概述 .....</b>	<b>275</b>
<b>第十六章 选项字节 .....</b>	<b>276</b>
<b>16.1 选项字节功能 .....</b>	<b>276</b>
<b>16.2 选项字节格式 .....</b>	<b>277</b>
<b>第十七章 闪存 .....</b>	<b>281</b>
<b>17.1 内存容量切换寄存器 .....</b>	<b>281</b>
<b>17.2 闪存编程器写入方法 .....</b>	<b>282</b>
<b>17.3 编程环境 .....</b>	<b>283</b>
<b>17.4 板上引脚连接 .....</b>	<b>284</b>
17.4.1 TOOL 引脚 .....	284
17.4.2 RESET 引脚 .....	285
17.4.3 端口引脚 .....	285
17.4.4 REGC 引脚 .....	285
17.4.5 其他信号引脚 .....	285
17.4.6 电源 .....	285
17.4.7 连接晶体/陶瓷谐振器时的板上写入 .....	286
<b>17.5 编程方法 .....</b>	<b>287</b>
17.5.1 闪存控制 .....	287
17.5.2 闪存编程模式 .....	287
17.5.3 通信命令 .....	287

第十八章 On-chip 调试功能 .....	289
18.1 QB-MINI2 与 $\mu$ PD79F7025, 79F7026 的连接 .....	289
18.2 On-chip 调试安全 ID .....	292
18.3 用户资源保留 .....	293
第十九章 指令集.....	294
19.1 应用操作表.....	294
19.1.1 操作标识符和指定方法 .....	294
19.1.2 操作栏描述 .....	295
19.1.3 标志操作栏描述 .....	295
19.2 操作表 .....	296
19.3 按寻址分类指令 .....	304
第二十章 电特性.....	307
第二十一章 封装图 .....	323
修订记录 .....	i



## 第一章 概述

### 1.1 特点

- 78K0 CPU 内核
- I/O 端口, ROM 和 RAM 容量

产品 \ 项目	I/O 端口	程序存储器 (闪存)	数据存储器 (内部高速 RAM)
μPD79F7025	28 (CMOS I/O:27, CMOS 输入:1)	8 KB	512 字节
μPD79F7026		16 KB	768 字节

- 低功耗
  - 内部高速振荡器操作模式: 850μA(典型值)(V<sub>DD</sub> = 5.0 V, f<sub>IH</sub> = 4 MHz 操作)
  - STOP 模式: 1.0μA(典型值)(V<sub>DD</sub> = 5.0 V)
- 时钟
  - 高速系统时钟 ... 可从以下三种源中选择
    - 陶瓷/晶体谐振器: 1 至 10 MHz
    - 外部时钟: 1 至 10 MHz
    - 内置高速振荡器: 4 MHz ± 3 % (T<sub>A</sub> = -40 至 +85 °C)
  - 内置低速振荡器 240 kHz ± 10 % ... 看门狗定时器, 间歇工作时的定时器时钟
- 内置上电清除 (POC) 电路
- 内置低电压检测电路 (LVI) (达到检测电压时, 将产生中断/复位 (可选))
  - 检测电压: 可从 3.93 至 4.24 V 之间的 3 个级别中选择
- 单电源闪存
  - 软件保护功能...防止第三方复制(无 flash 读取指令)
- 安全功能
  - 可利用独立于 CPU 的时钟运行的看门狗定时器  
即使系统时钟停止, 也可以检测出失控。
  - 可通过 LVI 检测出电源电压下降  
可在电源电压低于工作电压之前, 执行相应处理。
  - 备有选项字节功能  
可通过硬件设置重要系统操作。

○ 定时器

- 16 位定时器/事件计数器 ... PPG 输出, 捕捉输入, 外部事件计数器输入
- 8 位定时器 H0, H1 ... PWM 输出, 可由内置低速振荡时钟进行操作
- 8 位定时器/事件计数器 5 ... 外部事件计数器输入
- 看门狗定时器 ... 可由内置低速振荡时钟进行操作

项目 产品	16 位定时器/ 事件计数器 00	8 位定时器	看门狗定时器
μPD79F7025	1 通道	定时器 H: 2 通道	1 通道
μPD79F7026		定时器 5: 1 通道	

○ On-chip 调试功能 ...可控制目标器件和参考存储器。

○ 支持汇编程序和 C 语言

○ 开发工具

- 提供简易仿真器(MINICUBE2)

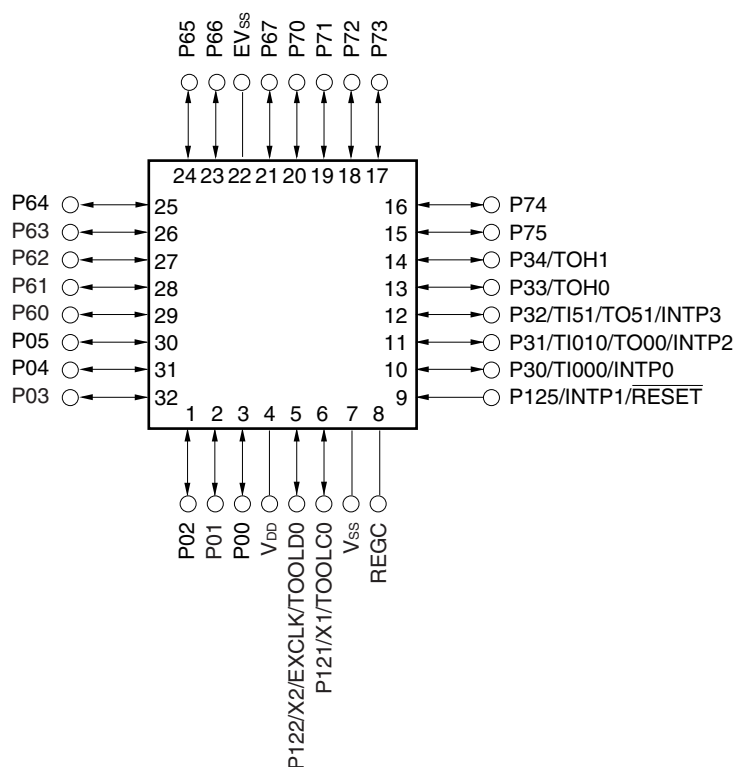
○ 电源电压:  $V_{DD} = 4.5$  至  $5.5$  V

○ 工作环境温度:  $T_A = -40$  至  $+85^{\circ}\text{C}$

## 1.2 订购信息

引脚计数	封装	ROM	RAM	半导体部材	部件编号
32 引脚	32 引脚塑封 LQFP (7 × 7)	8 KB	512 B	无铅产品 (外部引脚为 Ni/Pd/Au 涂装)	μPD79F7025GA-GBT-AT
		16 KB	768 B		μPD79F7026GA-GBT-AT

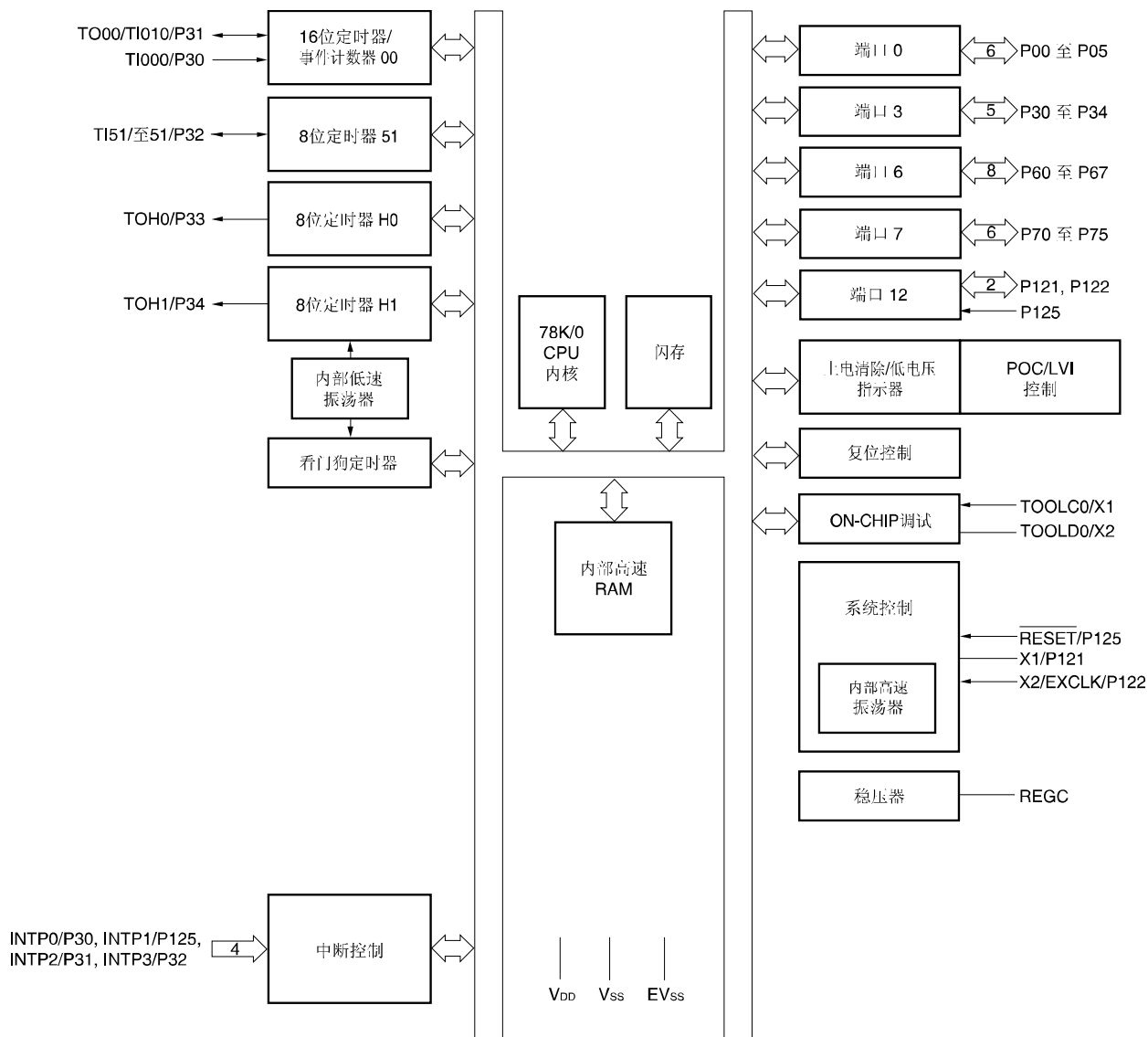
### 1.3 引脚配置 (顶视图)



EVss	:接地	REGC	:稳压器电容
EXCLK	:外部时钟输入 (主系统时钟)	RESET	:复位
INTP0 至 INTP3	:外部中断 输入	TI000, TI010, TI51	:定时器输入
P00 至 P05	:端口 0	TO00, TO51, TOH0, 至 H1	:定时器输出
P30 至 P34	:端口 3	TOOLC0	:工具用时钟输入
P60 至 P67	:端口 3	TOOLD0	:工具用数据输入/输出
P70 至 P75	:端口 3	VDD	:电源
P121, P122, P125	:端口 12	VSS	:接地
		X1, X2	:晶体谐振器 (主系统时钟)

- 注意事项**
1. 必须将 VSS 连接到稳定的 GND(= 0 V)上。
  2. 通过电容器(0.47 至 1μF)，将 REGC 引脚连接到 VSS。
  3. 复位解除后，RESET/P125 为外部复位输入端。

## 1.4 框图



**注意事项**

1. 必须将  $V_{SS}$  连接到稳定的  $GND(=0\text{ V})$  上。
2. 通过电容器( $0.47$  至  $1\mu\text{F}$ )，将  $REGC$  引脚连接到  $V_{SS}$ 。
3. 复位解除后， $\overline{RESET}/P125$  为外部复位输入端。

## 1.5 功能概述

项目		μPD79F7025	μPD79F7026
内部存储器	闪存	8 KB	16 KB
	高速 RAM	512 字节	768 字节
存储空间		64 KB	
时钟	主	高速系统 (水晶/陶瓷振荡电路, 外部时钟输入)	1 至 10 MHz: $V_{DD} = 4.5$ 至 $5.5$ V
		内部高速振荡	4 MHz $\pm$ 3 % ( $T_A = -40$ 至 $+85$ °C)
	内部低速振荡		240 kHz $\pm$ 10 %
通用寄存器		8 位 $\times$ 32 台寄存器(8 位 $\times$ 8 台寄存器 $\times$ 4 个存储体)	
指令集		<ul style="list-style-type: none"> <li>• 8 位运算, 16 位运算</li> <li>• 乘/除运算(8 位 <math>\times</math> 8 位, 16 位 <math>\div</math> 8 位)</li> <li>• 位操作(设置, 复位, 测试和布尔操作)</li> <li>• BCD 校正等</li> </ul>	
I/O 端口 (总计)		28 个	
	CMOS I/O		27 个
	CMOS 输入		1 个
定时器	16 位(TM0)		1 通道(PPG 输出: 1 个, 捕捉输入: 2 个)
	8 位(TM5)		1 通道
	8 位(TM0, TMH1)		2 通道(PWM 输出: 2 个)
	看门狗(WDT)		1 通道
向量中断内部源	外部		4
	内部		6
复位		<ul style="list-style-type: none"> <li>• 由 RESET 引脚产生的复位</li> <li>• 由看门狗定时器的内部复位</li> <li>• 由上电清除(POC)产生的内部复位</li> <li>• 由低电压检测电路产生的内部复位</li> </ul>	
On-chip 调试功能		提供	
电源电压		$V_{DD} = 4.5$ 至 $5.5$ V	
工作环境温度		$T_A = -40$ 至 $+85$ °C	
封装		32 引脚塑封 LQFP (7 $\times$ 7)	

## 第二章 引脚功能

## 2.1 引脚功能表

引脚 I/O 缓冲电源配有  $V_{DD}$  系统。电源和引脚之间关系分别如下所示：

表 2-1 引脚 I/O 缓冲电源

电源	对应引脚
$V_{DD}$	所有引脚

(1) 端口功能

功能名称	I/O	功能	复位后	复用功能
P00	I/O	端口 0 6 位 I/O 端口 P00 至 P05 输出可设置为 P 沟开漏输出(V <sub>DD</sub> 耐压)。 可按 1 位单位指定输入/输出。 通过软件设置, 可使用 On-chip 上拉电阻。	输入端口	—
P01				—
P02				—
P03				—
P04				—
P05				—
P30	I/O	端口 3 5 位 I/O 端口 可按 1 位单位指定输入/输出。 通过软件设置, 可使用 On-chip 上拉电阻。	输入端口	TI000/INTP0
P31				TI010/TO00/INTP2
P32				TI51/TO51/INTP3
P33				TOH0
P34				TOH1
P60	I/O	端口 6 8 位 I/O 端口 P60 至 P67 输出可设置为 N 沟开漏输出(V <sub>DD</sub> 耐压)。 可按 1 位单位指定输入/输出。 通过软件设置, 可使用 On-chip 上拉/下拉电阻。	输入端口	—
P61				—
P62				—
P63				—
P64				—
P65				—
P66				—
P67				—
P70	I/O	端口 7 6 位 I/O 端口 P70 至 P75 输出可设置为 N 沟开漏输出(V <sub>DD</sub> 耐压)。 可按 1 位单位指定输入/输出。 通过软件设置, 可使用 On-chip 上拉/下拉电阻。	输入端口	—
P71				—
P72				—
P73				—
P74				—
P75				—
P121	I/O	端口 12 P121 和 P122 为 2 位 I/O 端口。 P125 为 1 位输入专用端口。	输入端口	X1/TOOLC0
P122				X2/EXCLK/TOOLD0
P125	输入	仅限 P125 通过软件设置, 可使用 On-chip 上拉电阻。	复位输入	INTP1/RESET

(2) 非端口功能

功能名称	I/O	功能	复位后	复用功能
INTP0	输入	可指定有效沿的外部中断请求输入（上升沿、下降沿或双边沿）。	输入端口	P30/TI000
INTP1				P125/RESET
INTP2				P31/TI010/TO00
INTP3				P32/TI51/TO51
REGC	—	连接内部操作稳压输出(2.5V)稳定电容。 通过电容器连接到 V <sub>ss</sub> (0.47 至 1 μF)。	—	—
RESET	输入	系统复位输入	复位输入	P125/INTP1
TI000	输入	输入外部计数时钟至 16 位定时器/事件计数器 00 输入捕捉触发至 16 位定时器/事件计数器 00 的捕捉寄存器(CR000, CR010)	输入端口	P30/INTP0
TI010		输入捕捉触发至 16 位定时器/事件计数器 00 的捕捉寄存器 (CR000)		P31/TO00/INTP2
TI51	输入	输入外部计数时钟至 8 位定时器/事件计数器 51	输入端口	P32/TO51/INTP3
TO00	输出	16 位定时器/事件计数器 00 输出	输入端口	P31/TI010/INTP2
TO51	输出	8 位定时器/事件计数器 51 输出	输入端口	P32/TI51/INTP3
TOH0	输出	8 位定时器 H0 输出	输入端口	P33
TOH1	输出	8 位定时器 H1 输出	输入端口	P34
X1	—	连接主系统时钟用谐振器	输入端口	P121/TOOLC0
X2				P122/EXCLK/TOOLD0
EXCLK	输入	主系统时钟用外部时钟输入	输入端口	P122/X2/TOOLD0
V <sub>DD</sub>	—	正电源	—	—
EV <sub>ss</sub>	—	P60 至 P67 和 P70 至 P75 的接地电位	—	—
V <sub>ss</sub>	—	P60 至 P67 和 P70 至 P75 除外的接地电位	—	—
TOOLC0	输入	闪存编程/On-chip 调试时钟输入	输入端口	P121/X1
TOOLD0	I/O	闪存编程/On-chip 调试数据 I/O		P122/X2/EXCLK



## 2.2 引脚功能描述

### 2.2.1 P00 至 P05(端口 0)

P00 至 P05 用作 I/O 端口。

通过设置端口输出模式寄存器 0(POM0)，可按 1 位单位将 P00 至 P05 引脚输出指定为正常的 CMOS 输出或 P 沟开漏输出（V<sub>DD</sub> 耐压）。

可按 1 位单位指定以下操作模式。

#### (1) 端口模式

P00 至 P05 用作 I/O 端口。通过设置端口模式寄存器 0(PM0)，可按 1 位单位指定输入或输出端口。通过设置上拉电阻选择寄存器 0(PU0)，可使用 On-chip 上拉电阻。

### 2.2.2 P30 至 P34 (端口 3)

P30 至 P34 可用作 I/O 端口。也可用作外部中断输入引脚和定时器 I/O。

可按 1 位单位指定以下操作模式。

#### (1) 端口模式

P30 至 P34 可用作 I/O 端口。通过设置端口模式寄存器 3(PM3)，可按 1 位单位指定输入或输出端口。通过设置上拉电阻选择寄存器 3 (PU3)，可使用 On-chip 上拉电阻。

#### (2) 控制模式

也可用作外部中断请求输入和定时器 I/O。

##### (a) INTP0, INTP2, INTP3

可指定有效沿的外部中断请求输入（上升沿、下降沿或双边沿）。

##### (b) TI000

16 位定时器/事件计数器 00 的外部计数时钟输入引脚和 16 位定时器/事件计数器 00 的捕捉寄存器(CR000, CR010)的捕捉触发信号输入引脚。

##### (c) TI010

16 位定时器/事件计数器 00 的捕捉寄存器(CR000)的捕捉触发信号输入引脚。

##### (d) TO00

16 位定时器/事件计数器 00 的时间输出引脚。

##### (e) TI51

8 位定时器/事件计数器 51 的外部计数时钟输入引脚。

##### (f) TO51

8 位定时器/事件计数器 51 的时间输出引脚。

##### (G) TOH0, TOH1

8 位定时器 H0,H1 的时间输出引脚。

### 2.2.3 P60 至 P67 (端口 6)

P60 至 P67 用作 I/O 端口。

通过端口输出模式寄存器 6(POM6)可按 1 位单位将 P60 至 P67 引脚输出指定为正常 CMOS 输出或 N 沟开漏输出（V<sub>DD</sub> 耐压）。

可按 1 位单位指定以下操作模式。

**(1) 端口模式**

P60 至 P67 用作 I/O 端口。通过设置端口模式寄存器 6(PM6)，可按 1 位单位指定输入或输出端口。通过设置上拉电阻选择寄存器 6(PU6)，可使用 On-chip 上拉电阻。通过设置下拉电阻选择寄存器 6(PD6)，可使用 On-chip 下拉电阻。

**2.2.4 P70 至 P75(端口 7)**

P70 至 P75 用作 I/O 端口。

通过设置端口输出模式寄存器 7(POM7)，可按 1 位单位将 P70 至 P75 引脚输出指定为正常 CMOS 输出或 N 沟开漏输出 (V<sub>DD</sub> 耐压)。

可按 1 位单位指定以下操作模式。

**(1) 端口模式**

P70 至 P75 用作 I/O 端口。通过设置端口模式寄存器 7(PM7)，可按 1 位单位指定输入或输出端口。通过设置上拉电阻选择寄存器 7(PU7)，可使用 On-chip 上拉电阻。通过设置下拉电阻选择寄存器 7(PD7)，可使用 On-chip 下拉电阻。

**2.2.5 P121、P122、P125 (端口 12)**

P121、P122 为 I/O 端口。P125 为输出端口。还兼备主系统时钟用谐振器连接、主系统时钟用外部时钟输入和外部复位输入、闪存编程器/On-chip 调试程序用时钟输入、数据 I/O 和外部中断请求输入的功能。

P125/ $\overline{\text{RESET}}$  用作输入端口时，将复位端口模式寄存器(RSRMASK)第 5 位(RSTM)置“1”；P125/ $\overline{\text{RESET}}$  作为外部复位输入使用时，则将 RSTM 置“0”。

可按 1 位单位指定以下操作模式。

**(1) 端口模式**

P121、P122 和 P125 为 I/O 端口。通过设置端口模式寄存器 12(PM12)，可指定 P121 至 P122 的输入或输出端口。仅限 P125 通过设置上拉电阻选择寄存器 12(PU12)，使用内部上拉电阻。

**(2) 控制模式**

还兼备主系统时钟用谐振器连接、主系统时钟用外部时钟输入和外部复位输入、闪存编程器/On-chip 调试程序用时钟输入、数据 I/O 和外部中断请求输入的功能。

**(a) X1, X2**

主系统时钟用谐振器连接引脚。

**(b) EXCLK**

主系统时钟用外部时钟输入引脚。

**(c)  $\overline{\text{RESET}}$** 

低态有效系统复位输入引脚。

**(d) TOOLC0**

闪存编程器/On-chip 调试用时钟输入引脚。

**(e) TOOLD0**

闪存编程器/On-chip 调试用数据 I/O 引脚。

### (f) INTP1

可指定有效沿的外部中断请求输入（上升沿、下降沿或双边沿）。

**注意事项** 复位解除后， $\overline{\text{RESET/P125}}$  为外部复位输入端，因此，低电平输入期间复位时，复位状态将会持续到恢复高电平输入为止。

**备注** 有关与使用 TOOLC0/X1, TOOLD0/X2 的闪存编程器的连接方法，请参阅第十七章 闪存。有关 TOOLC0/X1, TOOLD0/X2 与 On-chip 调试仿真器的连接方法，请参阅第十八章 On-chip 调试功能。

## 2.2.6 V<sub>DD</sub>, V<sub>SS</sub>, EV<sub>SS</sub>

电源 / 接地的连接引脚。

### (a) V<sub>DD</sub>

V<sub>DD</sub> 为正电源引脚。

### (b) V<sub>SS</sub>, EV<sub>SS</sub>

V<sub>SS</sub>和EV<sub>SS</sub>为接地电位引脚<sup>注</sup>。

**注** 必须将 V<sub>SS</sub> 连接到稳定的 GND (= 0 V) 上。

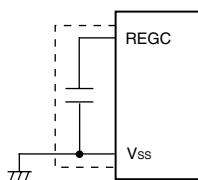
## 2.2.7 REGC

稳压器的稳定输出电容引脚和内部连接引脚。

### (a) REGC

内部操作用稳压器输出(2.5 V)稳定电容的连接端口。通过电容器连接到 V<sub>SS</sub>。但在高速内置谐振时钟、外部主系统时钟运行中使用 STOP 模式时，推荐使用 0.47 μF。

另外，为了保证内部电压稳定，请使用性能良好的电容器。



**注意事项** 上图中虚线部分的接线应尽量缩短到最短。

## 2.3 有关连接引脚 I/O 电路和未使用引脚的建议

有关引脚 I/O 电路分类和未使用引脚连接的建议如表 2-2 所示。

有关各类 I/O 电路配置，请参阅图 2-1。

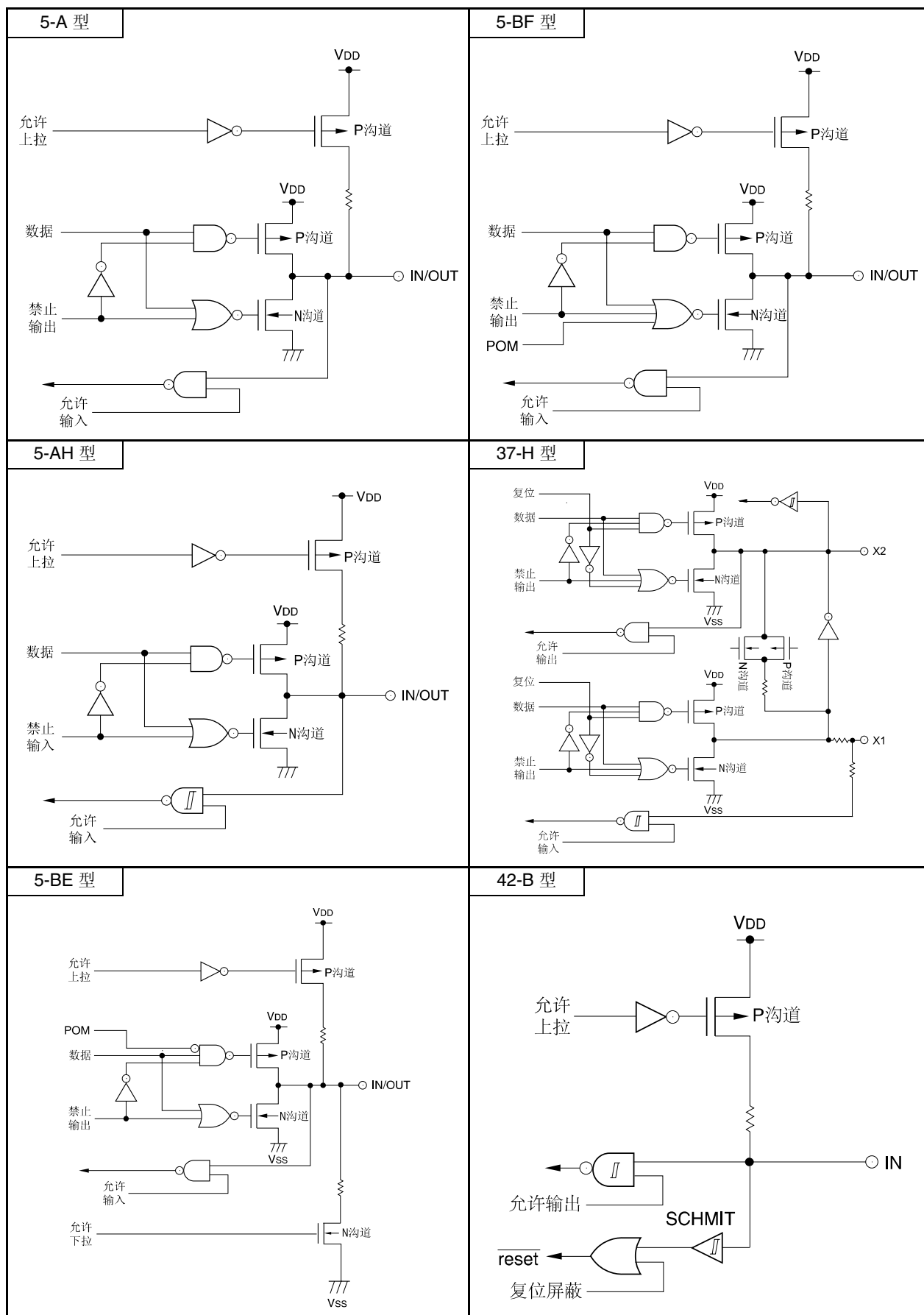
表 2-2 引脚 I/O 电路分类

引脚名称	I/O 电路分类	I/O	未使用引脚的推荐连接方法
P00 至 P05	5-BF	I/O	输入： 通过寄存器独立连接至 V <sub>DD</sub> 或 V <sub>SS</sub> 。 输出： 保持开路状态。
P30/TI000/INTP0	5-AH		
P31/TI010/TO00/INTP2			
P32/TI51/TO51/INTP3			
P33/TOH0	5-A		
P34/TOH1			
P60 至 P67	5-BE		输入： 通过寄存器独立连接至 V <sub>DD</sub> 或用作 EV <sub>SS</sub> 。 输出： 保持开路状态。
P70 至 P75			
P121/X1/TOOLC0 <sup>※</sup>	37 (H)		输入： 通过寄存器独立连接至 V <sub>DD</sub> 或 V <sub>SS</sub> 。 输出： 保持开路状态。
P122/X2/EXCLK/TOOLD0 <sup>※</sup>			
P125/ $\overline{\text{RESET}}$ /INTP1	42-B	输入	通过寄存器或直接连接至 V <sub>DD</sub> 。
REGC			通过电容器连接到 V <sub>SS</sub> (0.47 至 1μF)。

注 不使用这些引脚时，建议采用上述输入端口模式（请参阅图 5-2 时钟操作模式选择寄存器(OSCCTL)格式）的连接方法。

注意事项 复位解除后， $\overline{RESET}/P125$  为外部复位输入端，因此，低电平输入期间复位时，复位状态将会持续到恢复高电平输入为止。

图 2-1 引脚 I/O 电路一览表



### 第三章 CPU 架构

#### 3.1 存储空间

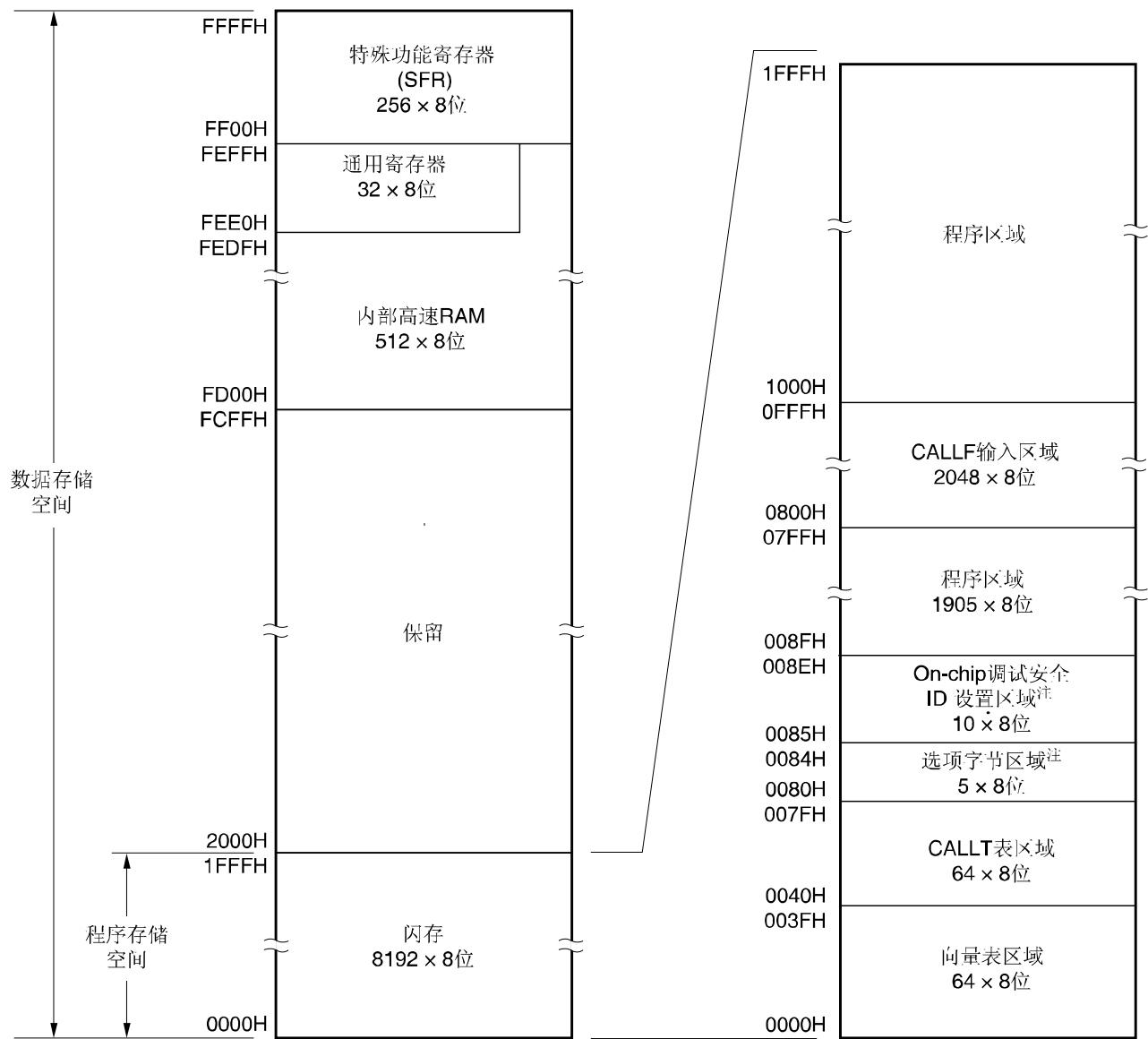
μPD79F7025, 79F7026 产品可以访问 64KB 存储空间。存储器映射如图 3-1 和图 3-2 所示。

**注意事项** 由于复位使 ROM 区域不定，因此，复位解除后，必须在每个产品上设置以下值。

表 3-1 存储容量切换寄存器(IMS)设定值

产品	IMS	ROM 容量	内部高速 RAM 容量
μPD79F7025	42H	8 KB	512 字节
μPD79F7026	04H	16 KB	768 字节

图 3-1 存储器映射(μPD79F7025)



注 在 0080H 至 0084H 之间设置选项字节，在 0085H 至 008EH 设置 On-chip 调试安全 ID。

备注 闪存分成若干个单元块(1 块=1KB)。有关地址值和块号，请参阅表 3-2 闪存地址值与块号之间的对应。

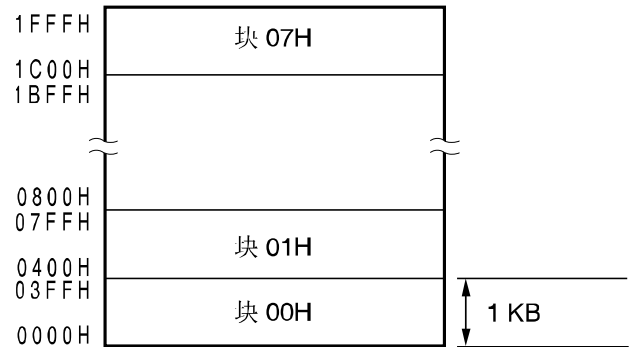
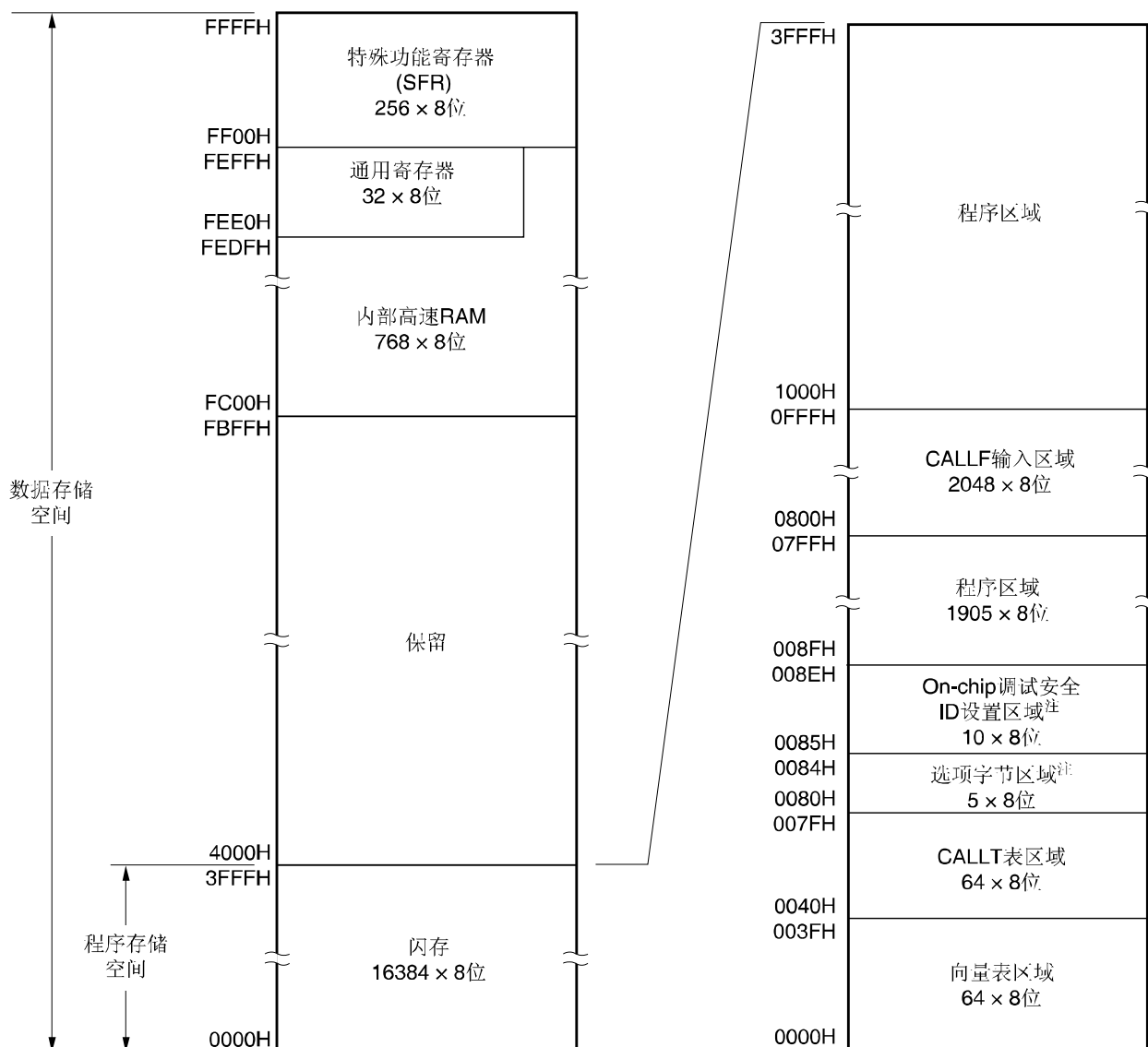
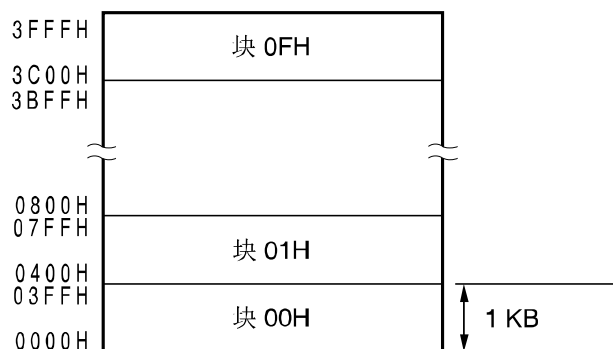


图 3-2 存储器映射(μPD79F7026)



注 在 0080H 至 0084H 之间设置选项字节，在 0085H 至 008EH 设置 On-chip 调试安全 ID。

备注 闪存分成若干个单元块(1 块=1KB)。有关地址值和块号，请参阅表 3-2 闪存地址值与块号之间的对应。





闪存地址值与块号之间的对应如下所示。

表 3-2 闪存地址值与块号之间的对应

地址值	块号
0000H 至 03FFH	00H
0400H 至 07FFH	01H
0800H 至 0BFFH	02H
0C00H 至 0FFFH	03H
1000H 至 13FFH	04H
1400H 至 17FFH	05H
1800H 至 1BFFH	06H
1C00H 至 1FFFH	07H
2000H 至 23FFH	08H
2400H 至 27FFH	09H
2800H 至 2BFFH	0AH
2C00H 至 2FFFH	0BH
3000H 至 33FFH	0CH
3400H 至 37FFH	0DH
3800H 至 3BFFH	0EH
3C00H 至 3FFFH	0FH

备注     μPD79F7025: 块号 00H 至 07H  
            μPD79F7026: 块号 00H 至 0FH

### 3.1.1 内部程序存储空间

内部程序存储空间用于存放程序和表数据。一般通过程序计数器(PC)进行寻址。

μPD79F7025, 79F7026 产品内置的内部 ROM(闪存)如下所示。

表 3-3 内部 ROM 容量

产品	内部 ROM	
	结构	容量
μPD79F7025	闪存	8192 × 8 位(0000H 至 1FFFH)
μPD79F7026		16384 × 8 位(0000H 至 3FFFH)

内存程序存储空间分为以下区域。

#### (1) 向量表区域

0000H 至 003FH 的 64 字节区域作为向量表区域。向量表区域用来存放复位或产生的各种中断请求进行转移的程序起始地址。

在 16 位地址中，低 8 位用作偶数地址，高 8 位用作奇数地址。

表 3-4 向量表

向量表地址	中断源
0000H	RESET 输入, POC, LVI, WDT
0004H	INTLVI
0006H	INTP0
0008H	INTP1
000AH	INTP2
000CH	INTP3
001AH	INTTMH1
001CH	INTTMH0
0020H	INTTM000
0022H	INTTM010
002AH	INTTM51
003EH	BRK

#### (2) CALLT 指令表区域

0040H 至 007FH 的 64 字节区域，可存放 1 字节调用指令(CALLT)的子程序入口地址。

#### (3) 选项字节区域

0080H 至 0084H 的 5 个字节可用作选项字节区域。在 0080H 至 0084H 之间设置选项字节。请详阅第十六章 选项字节。

#### (4) On-chip 调试安全 ID 设置区域

0085H 至 008EH 的 10 个字节可用作 On-chip 调试安全 ID 设定区域。在 0085H 至 008EH 之间设置 On-chip 调试安全 ID。请详阅第十八章 On-chip 调试功能。

#### (5) CALLT 指令入口区域

0800H 至 0FFFH 的区域，通过一个 2 字节调用指令(CALLF)可直接调用子程序。

## 3.1.2 内部数据存储空间

μPD79F7025, 79F7026 内置以下 RAM。

## (1) 内部高速 RAM

表 3-5 内部高速 RAM 容量

产品	内部高速 RAM
μPD79F7025	512 × 8 位 (FD00H 至 FEFH)
μPD79F7026	768 × 8 位 (FC00H 至 FEFH)

将 FEE0H 至 FEFH 的 32 字节区域分配给 4 组通用寄存器存储体，每组都由 8 台 8 字节寄存器组成。

该区域不能用作程序区域进行指令写入。

堆栈存储器使用内部高速 RAM。

## 3.1.3 特殊功能寄存器(SFR: Special Function Register)区域

On-chip 外部硬件的特殊功能寄存器(SFRs)分配在 FF00H 至 FFFFH 的区域(请参阅 3.2.3 特殊功能寄存器(SFR: Special Function Register)之表 3-6 特殊功能寄存器)。

**注意事项** 禁止访问 SFRs 未分配地址。

## 3.1.4 数据存储寻址

指定将要执行的下一条指令地址，或者指定执行指令相关的寄存器或存储器地址的方法，称之为寻址。

μPD79F7025, 79F7026 微控制器考虑到存储器执行指令寻址的可操作性，提供了多种寻址模式。尤其在内置数据存储区域，可利用特殊功能寄存器(SFR)和通用寄存器的特殊寻址方法。数据存储与寻址的对应如图 3-3 和 3-4 所示。有关各种寻址模式，请详阅 3.4 操作数地址寻址。

图 3-3 数据存储与寻址的对应 (μPD79F7025)

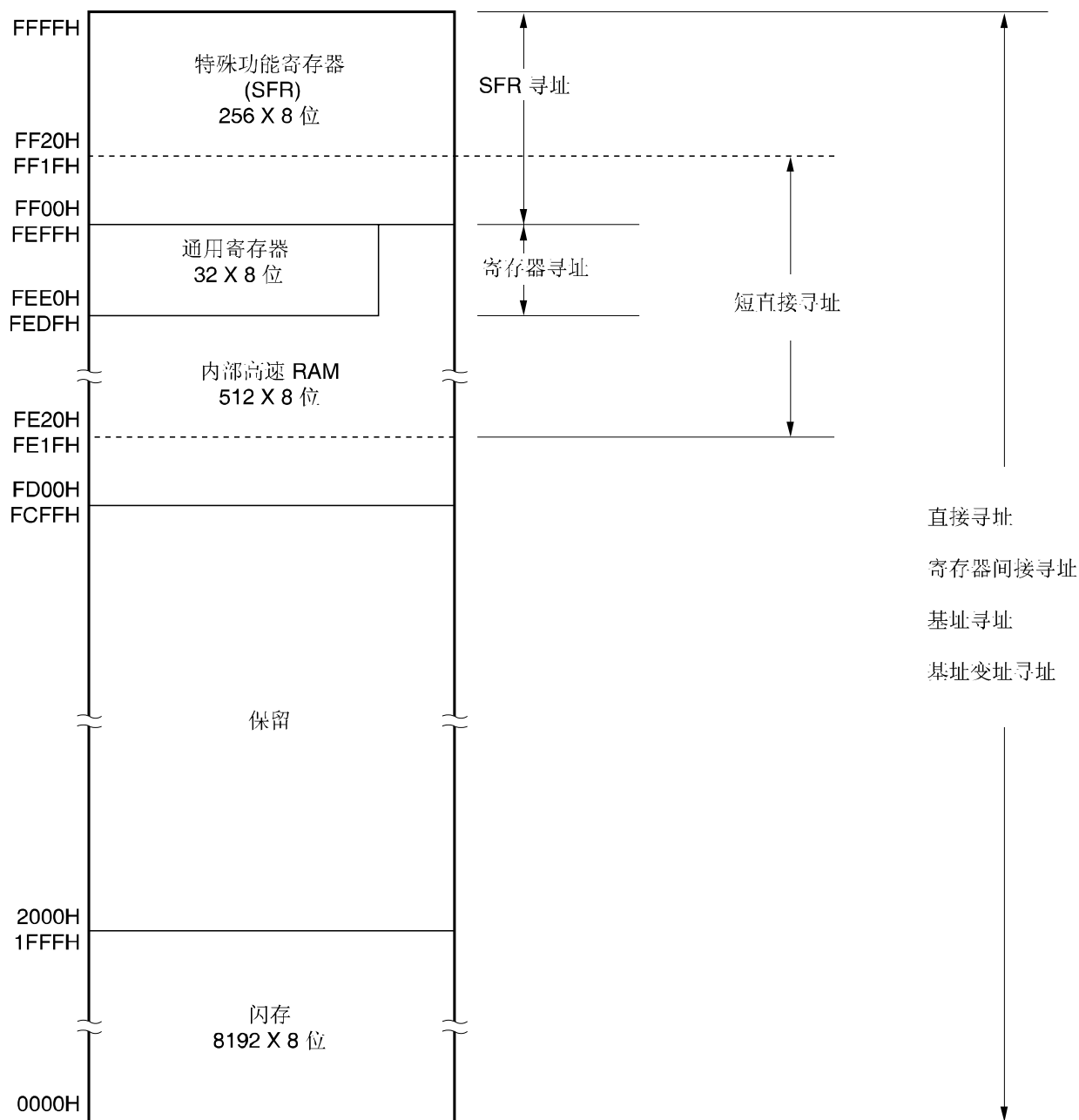
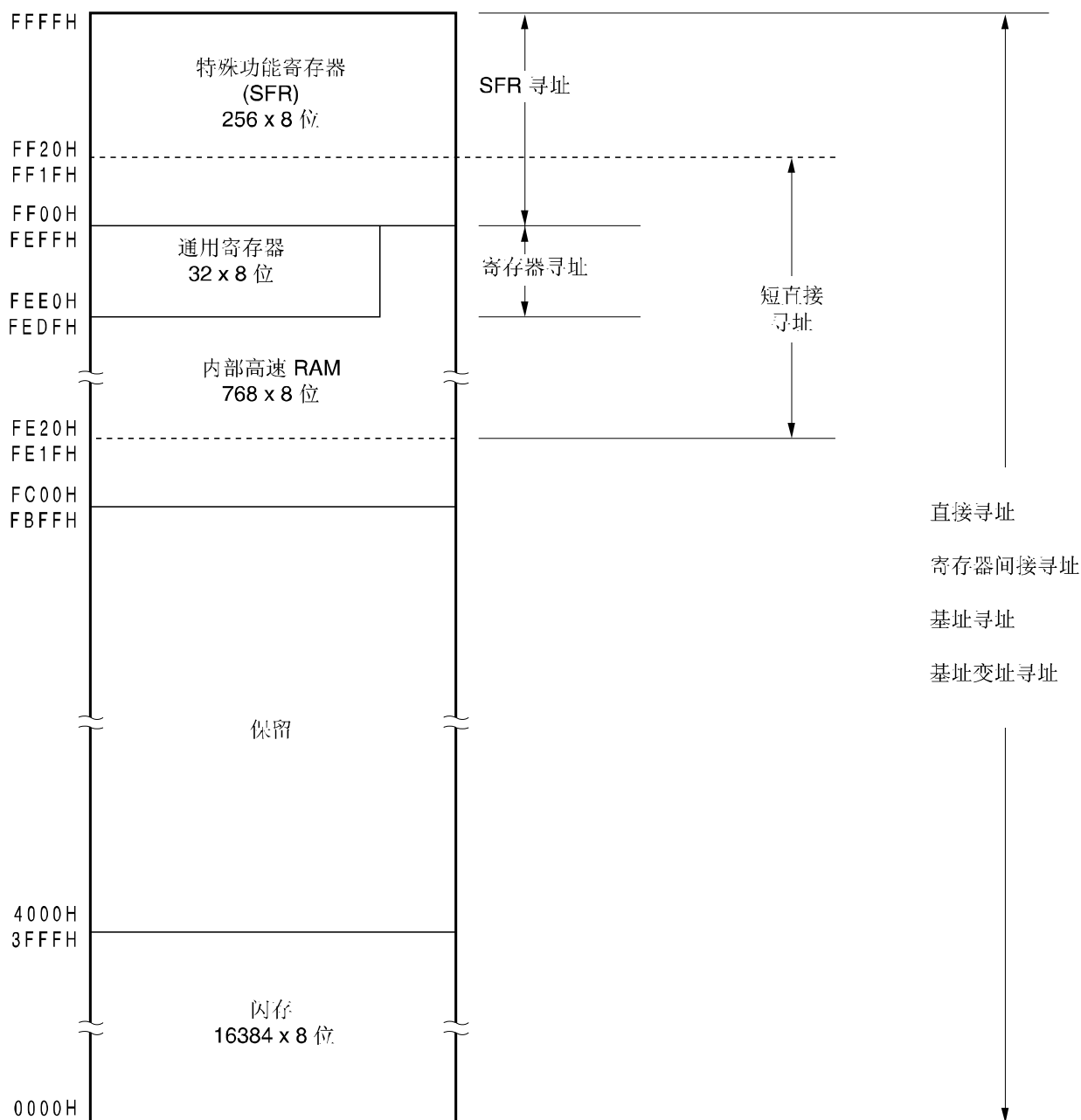


图 3-4 数据存储器和寻址的对应 (μPD79F7026)



## 3.2 处理程序寄存器

μPD79F7025, 79F7026 内置以下处理程序寄存器。

### 3.2.1 控制寄存器

控制寄存器具有控制程序序列、状态和堆栈存储的专用功能。控制寄存器是由程序计数器(PC)、程序状态字(PSW)和堆栈指针(SP)组成。

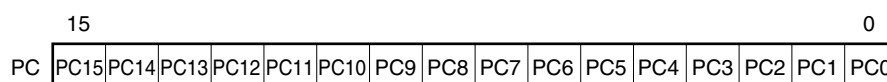
#### (1) 程序计数器(PC)

程序计数器是 16 位寄存器，用于存放将要执行的下一条程序地址信息。

正常操作下,根据获取的指令字节数, 程序计数器(PC)的值会自动累加。当执行转移指令时,设置立即数和寄存器内容。

复位信号产生时, 0000H 和 0001H 地址的复位向量表的值赋给程序计数器。

图 3-5 程序计数器格式



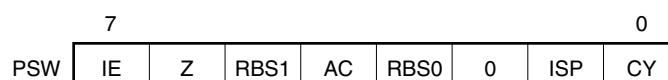
#### (2) 程序状态字 (PSW)

程序状态字是 8 位寄存器，由执行指令而设置或复位的各种标识组成。

通过响应向量中断请求或执行 PUSH PSW 指令，将程序状态字内容入栈；通过执行 RETB、RETI 和 POP PSW 指令，将程序状态字内容出栈。

复位信号产生时，程序状态字设置为 02H。

图 3-6 程序状态字格式



##### (a) 中断允许标志 (IE)

该标志用于控制 CPU 响应中断请求操作。

IE 标志为“0”时，表示禁止中断(DI)状态，即禁止所有可屏蔽中断请求。

IE 标志为“1”时，表示允许中断(EI)状态。通过控制优先服务标志(ISP)、各种中断源相对应的中断屏蔽标志和优先级指定标志，响应中断请求。

执行 DI 指令或中断请求得以响应时，该标志将被清零；执行 EI 指令时，该标志将被置“1”。

##### (b) 零标志(Z)

运算结果为“0”时，该标志将被置“1”。其他情况下，该标志将被清零。

**(c) 寄存器存储体选择标志(RBS0 和 RBS1)**

用于选择 4 台寄存器存储体中的一个 2 位标志。

标志位中 2 位信息用来指定执行 SEL RBn 指令时所选的寄存器存储体。

**(d) 辅助进位标志 (AC)**

若运算结果在第 3 位有进位或在第 3 位有借位，则该标志将被置“1”。其他情况下，该标志将被清零。

**(e) 优先服务标志(ISP)**

该标志用来管理可屏蔽向量中断响应的优先级。该标志为“0”时，不响应由优先级指定标志寄存器 (PR0L, PR0H, PR1L)指定的低级别向量中断请求 (请参阅 10.3(3)优先级指定标志寄存器 (PR0L, PR0H, PR1L))。通过中断允许标志(IE)控制是否响应中断请求。

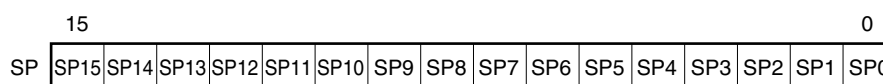
**(f) 进位标志(CY)**

存放执行加减运算指令时出现的进位和错位。存放执行循环指令中的转移位，并可在执行位操作指令中用作位累加器。

**(3) 堆栈指针 SP**

堆栈指针为 16 位寄存器，用于存放存储器堆栈区的起始地址。只有内部高速 RAM 区域可用作堆栈区。

图 3-7 堆栈指针格式



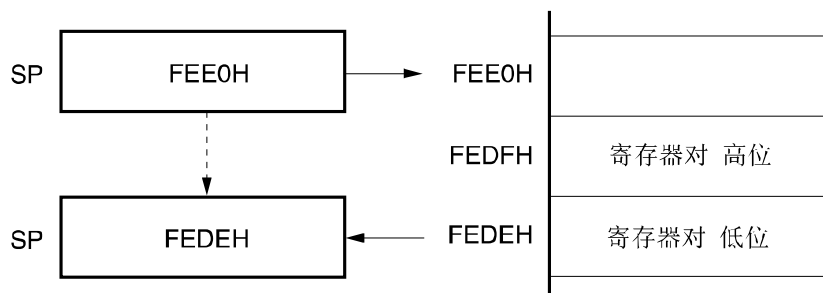
将数据写入(存储)堆栈时，堆栈指针将递减；而从堆栈中读取(恢复)数据时，堆栈指针将递增。

通过各种堆栈操作的存储/恢复数据如图 3-8 和 3-9 所示。

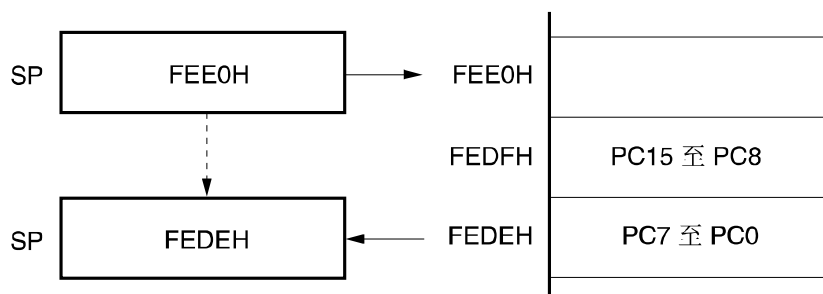
**注意事项** 因为复位信号产生时 SP 内容不定，所以必须在使用堆栈之前进行 SP 初始化。

图 3-8 将数据存入堆栈存储器

(a) PUSH rp 指令(SP = FEE0H)



(b) CALL, CALLF, CALLT 指令 (SP = FEE0H)



(c) 中断, BRK 指令(SP = FEE0H)

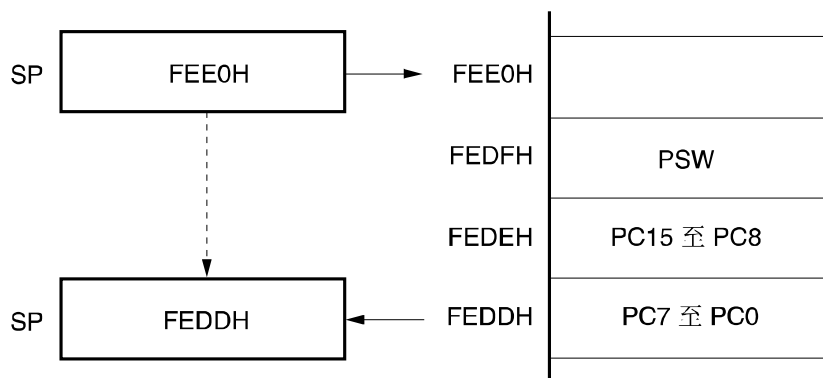
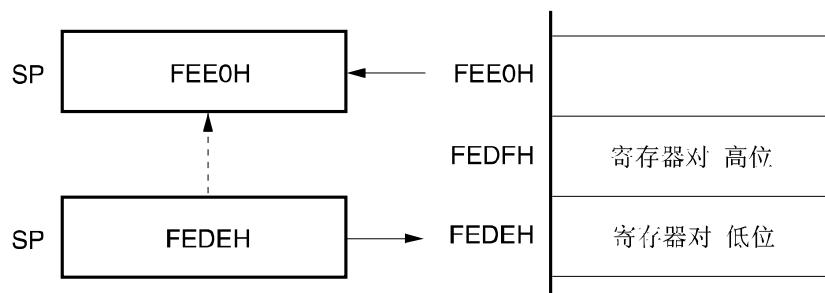


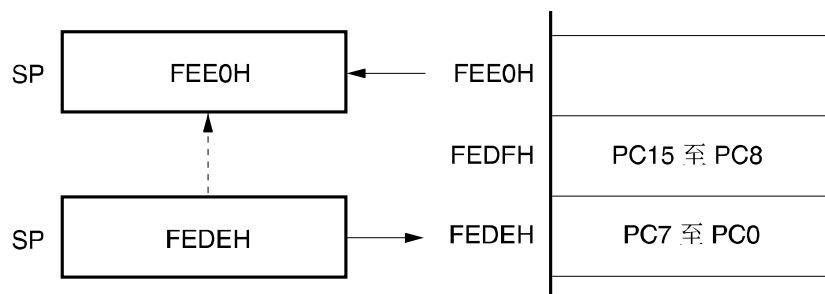


图 3-9 从堆栈存储器读取数据

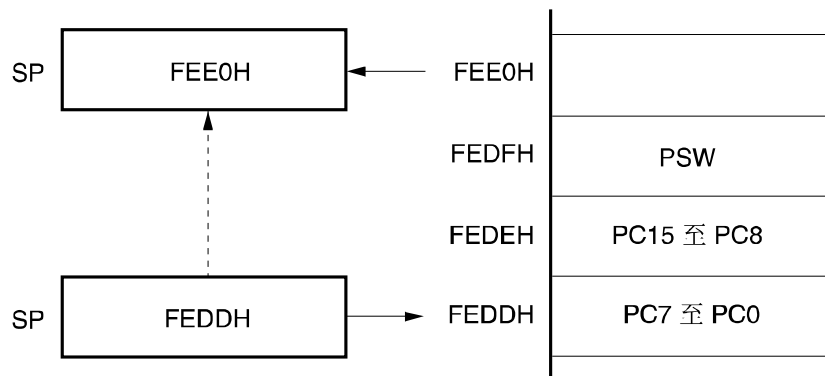
(a) POP rp 指令(SP = FEDEH)



(b) RET 指令(SP = FEDEH)



(c) RETI, RETB 指令(SP = FEDDH)



### 3.2.2 通用寄存器

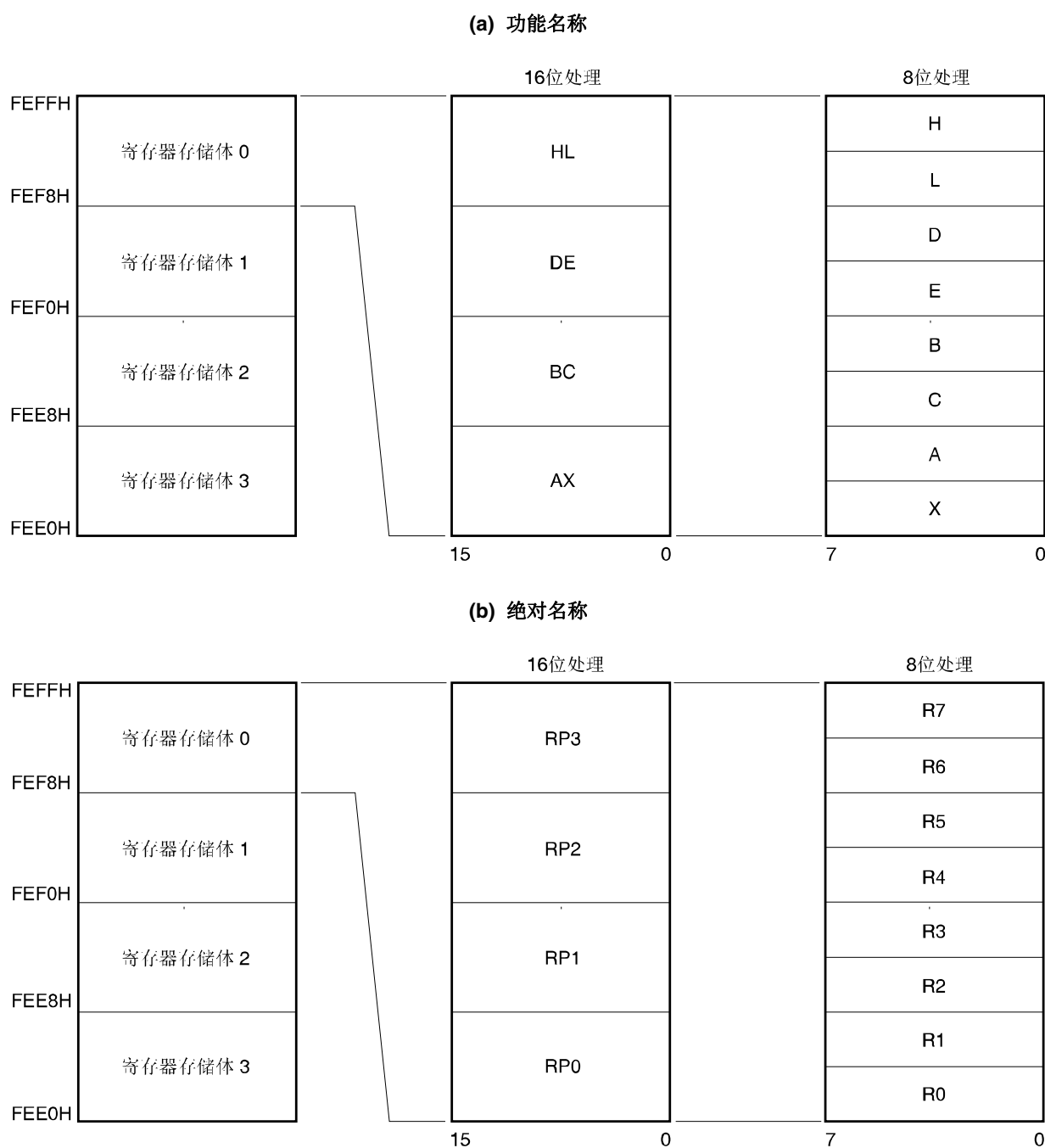
通用寄存器映射到数据存储器的特定地址(FEE0H 至 FEF FH)。通用寄存器有 4 个存储体, 每个存储体由 8 台 8 位寄存器 (X, A, C, B, E, D, L 和 H)组成。

每台寄存器可用作一台 8 位寄存器, 一对可用作 16 位寄存器(AX, BC, DE 和 HL)。

描述通用寄存器时, 可使用功能名称 (X, A, C, B, E, D, L, H, AX, BC, DE 和 HL)和绝对名称(R0 至 R7 和 RP0 至 RP3)。

通过 CPU 控制指令(SEL RBn)可设置用于指令执行的寄存器存储体。4 台寄存器存储体结构, 通过将 1 台正常处理的寄存器切换成 1 台存储体中断处理的寄存器, 可创建一个高效程序。

图 3-10 通用寄存器结构



### 3.2.3 特殊功能寄存器(SFR: Special Function Register)

特殊功能寄存不同于通用寄存器，具有各种特定功能。

特殊功能寄存器分配在 FF00H 至 FFFFH 字节之间的区域。

特殊功能寄存器可以与通用寄存器一样用运行指令、传送指令和位操作指令进行操作。可操作位单位会因特殊功能寄存器类型的不同而不同，可以是 1 位、8 位和 16 位。

各种位单位操作指定如下。

- 1 位操作  
描述在 1 位操作指令的操作数(sfr.bit)中用汇编程序保留的符号。  
也可指定地址。
- 8 位操作  
描述在 8 位操作指令的操作数(sfr)中用汇编程序保留的符号。  
也可指定地址。
- 16 位操作  
描述在 16 位操作指令的操作数(sfrp)中用汇编程序保留的符号。  
指定地址时，描述为偶地址。

表 3-6 给出特殊功能寄存器。表格中各项目的含义如下：

- 符号  
符号指特殊功能寄存器地址。在 RA78K0 中，用作保留字；在 CC78K0 中，指定为 #pragma sfr 指令用作 sfr 变量。  
用作 RA78K0、ID78K0-QB 和系统仿真器时，符号可写成指令操作数。
- R/W  
表示该特殊功能寄存器可否读/写。  
R/W: 可读/写  
R : 只读  
W : 只写
- 可操作位单位  
表示可操作位单位(1、8 或 16)。“-”表示不可操作位单位。
- 复位后  
表示复位信号产生后的各寄存器状态。

表 3-6 特殊功能寄存器 (1/4)

地址	符号	位编号								R/W	可操作位单位编号			复位后	参考页码
		7	6	5	4	3	2	1	0		1	8	16		
FF00H	P0	0	0	P05	P04	P03	P02	P01	P00	R/W	√	√	—	00H	
FF01H	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—
FF02H	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—
FF03H	P3	0	0	0	P34	P33	P32	P31	P30	R/W	√	√	—	00H	
FF04H	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—
FF05H	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—
FF06H	P6	P67	P66	P65	P64	P63	P62	P61	P60	R/W	√	√	—	00H	
FF07H	P7	0	0	P75	P74	P73	P72	P71	P70	R/W	√	√	—	00H	
FF08H 至 FF0BH	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—
FF0CH	P12	0	0	P125	0	0	P122	P121	0	R/W	√	√	—	00H	
FF0DH 至 FF0FH	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—
FF10H	TM00	—	—	—	—	—	—	—	—	R	—	—	√	0000H	
FF11H		—	—	—	—	—	—	—	—		—	—	√	0000H	
FF12H	CR000	—	—	—	—	—	—	—	—	R/W	—	—	√	0000H	
FF13H		—	—	—	—	—	—	—	—		—	—	√	0000H	
FF14H	CR010	—	—	—	—	—	—	—	—	R/W	—	—	√	0000H	
FF15H		—	—	—	—	—	—	—	—		—	—	√	0000H	
FF16H	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—
FF17H	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—
FF18H	CMP00	—	—	—	—	—	—	—	—	R/W	—	√	—	00H	
FF19H	CMP10	—	—	—	—	—	—	—	—	R/W	—	√	—	00H	
FF1AH	CMP01	—	—	—	—	—	—	—	—	R/W	—	√	—	00H	
FF1BH	CMP11	—	—	—	—	—	—	—	—	R/W	—	√	—	00H	
FF1CH 至 FF1EH	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—
FF1FH	TM51	—	—	—	—	—	—	—	—	R	—	√	—	00H	
FF20H	PM0	1	1	PM05	PM04	PM03	PM02	PM01	PM00	R/W	√	√	—	FFH	
FF21H	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—
FF22H	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—
FF23H	PM3	1	1	1	PM34	PM33	PM32	PM31	PM30	R/W	√	√	—	FFH	
FF24H	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—
FF25H	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—
FF26H	PM6	PM67	PM66	PM65	PM64	PM63	PM62	PM61	PM60	R/W	√	√	—	FFH	
FF27H	PM7	1	1	PM75	PM74	PM73	PM72	PM71	PM70	R/W	√	√	—	FFH	
FF28H 至 FF2BH	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—

备注 标有(<>)符号的位名,在 RA78K0 指定为保留字; 在 CC78K0 指定为#pragma sfr 用作 sfr 变量。

表 3-6 特殊功能寄存器 (2/4)

地址	符号	位编号								R/W	可操作位单位编号			复位后	参考页码
		7	6	5	4	3	2	1	0		1	8	16		
FF2CH	PM12	1	1	1	1	1	PM122	PM121	1	R/W	√	√	—	FFH	
FF2DH	RSTMASK	0	0	RSTM	0	0	0	0	0	R/W	√	√	—	00H	
FF2EH	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—
FF2FH	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—
FF30H	PU0	0	0	PU05	PU04	PU03	PU02	PU01	PU00	R/W	√	√	—	00H	
FF31H	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—
FF32H	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—
FF33H	PU3	0	0	0	PU34	PU33	PU32	PU31	PU30	R/W	√	√	—	00H	
FF34H	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—
FF35H	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—
FF36H	PU6	PU67	PU66	PU65	PU64	PU63	PU62	PU61	PU60	R/W	√	√	—	00H	
FF37H	PU7	0	0	PU75	PU74	PU73	PU72	PU71	PU70	R/W	√	√	—	00H	
FF38H	PD6	PD67	PD66	PD65	PD64	PD63	PD62	PD61	PD60	R/W	√	√	—	00H	
FF39H	PD7	0	0	PD75	PD74	PD73	PD72	PD71	PD70	R/W	√	√	—	00H	
FF3AH	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—
FF3BH	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—
FF3CH	PU12	0	0	PU125	0	0	0	0	0	R/W	√	√	—	20H	
FF3DH 至 FF47H	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—
FF48H	EGP	0	0	0	0	EGP3	EGP2	EGP1	EGP0	R/W	√	√	—	00H	
FF49H	EGN	0	0	0	0	EGN3	EGN2	EGN1	EGN0	R/W	√	√	—	00H	
FF4AH 至 FF4FH	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—
FF50H	POM0	0	0	POM05	POM04	POM03	POM02	POM01	POM00	R/W	√	√	—	00H	
FF51H 至 FF55H	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—
FF56H	POM6	POM67	POM66	POM65	POM64	POM63	POM62	POM61	POM60	R/W	√	√	—	00H	
FF57H	POM7	0	0	POM75	POM74	POM73	POM72	POM71	POM70	R/W	√	√	—	00H	
FF58H 至 FF5FH	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—
FF60H	TMHMD0	<TMH E0>	CKS02	CKS01	CKS00	TMMD 01	TMMD 00	<TOLE V0>	<TOEN 0>	R/W	√	√	—	00H	
FF61H 至 FF6FH	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—
FF70H	TMHMD1	<TMH E1>	CKS12	CKS11	CKS10	TMMD 11	TMMD 10	<TOLE V1>	<TOE N1>	R/W	√	√	—	00H	
FF71H	TMCYC1	0	0	0	0	0	RMC1	NRZB1	<NRZ1>	R/W	√	√	—	00H	
FF72H 至 FF85H	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—

备注 标有(<>)符号的位名,在 RA78K0 指定为保留字; 在 CC78K0 指定为#pragma sfr 用作 sfr 变量。

表 3-6 特殊功能寄存器 (3/4)

地址	符号	位编号								R/W	可操作位单位编号			复位后	参考页码
		7	6	5	4	3	2	1	0		1	8	16		
FF86H	TMC00	0	0	0	0	TMC003	TMC002	TMC001	<OVF00>	R/W	√	√	—	00H	
FF87H	PRM00	ES110	ES100	ES010	ES000	0	0	PRM001	PRM000	R/W	√	√	—	00H	
FF88H	CRC00	0	0	0	0	0	CRC002	CRC001	CRC000	R/W	√	√	—	00H	
FF89H	TOC00	0	<OSPT00>	<OSPE00>	TOC004	<LVS00>	<LVR00>	TOC001	<TOE00>	R/W	√	√	—	00H	
FF8AH 至 FF98H	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—
FF99H	WDTE	RUN	—	—	—	—	—	—	—	R/W	—	√	—	1AH/ 9AH <sup>注1</sup>	
FF9AH 至 FF9EH	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—
FF9FH	OSCCTL	<EXCLK>	<OSCSEL>	0	0	0	0	0	0	R/W	√	√	—	00H	
FFA0H	RCM	<RSTS>	0	0	0	0	0	<LSR STOP>	<RSTOP>	R/W	√	√	—	80H <sup>注2</sup>	
FFA1H	MCM	0	0	0	0	0	<XSEL>	<MCS>	<MCM0>	R/W	√	√	—	00H	
FFA2H	MOC	<MSTOP>	0	0	0	0	0	0	0	R/W	√	√	—	80H	
FFA3H	OSTC	0	0	0	MOST11	MOST13	MOST14	MOST15	MOST16	R	√	√	—	00H	
FFA4H	OSTS	0	0	0	0	0	OSTS2	OSTS1	OSTS0	R/W	—	√	—	05H	
FFA5H 至 FFABH	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—
FFACH	RESF	0	0	0	WDTRF	0	0	0	LVIRF	R	—	√	—	00H <sup>注3</sup>	
FFADH 至 FFB0H	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—
FFB1H	CR51	—	—	—	—	—	—	—	—	R/W	—	√	—	00H	
FFB2H	TCL51	0	0	0	0	0	TCL512	TCL511	TCL510	R/W	√	√	—	00H	
FFB3H	TMC51	<TCE51>	TMC516	0	0	LVS51	LVR51	TMC511	TOE51	R/W	√	√	—	00H	
FFB4H 至 FFBDH	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—
FFBEH	LVIM	<LVION>	0	0	0	0	0	<LVIMD>	<LVIF>	R/W	√	√	—	00H <sup>注4</sup>	
FFBFH	LVIS	0	0	0	0	0	0	LVIS1	LVIS0	R/W	√	√	—	00H <sup>注5</sup>	
FFC0H 至 FFDFH	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—

注 1. WDTE 复位值取决于选项字节的设置。

2. 复位解除后,该寄存器值为 00H; 等到内置高速振荡电路的振荡恢复准确稳定时, 自动切换到 80H。

3. RESF 复位值取决于复位源。

4. LVIM 复位值取决于复位源和选项字节的设置。

5. LVIS 复位值取决于复位源。

备注 标有(<>)符号的位名,在 RA78K0 指定为保留字; 在 CC78K0 指定为#pragma sfr 用作 sfr 变量。

表 3-6 特殊功能寄存器 (4/4)

地址	符号		位编号								R/W	可操作单位编号			复位后	参考页码
			7	6	5	4	3	2	1	0		1	8	16		
FFE0H	IF0	IF0L	0	0	0	<PIF3>	<PIF2>	<PIF1>	<PIF0>	<LVIIIF>	R/W	√	√	√	00H	
FFE1H		IF0H	<TMIF010>	<TMIF000>	0	<TMIFH0>	<TMIFH1>	0	0	0	R/W	√	√		00H	
FFE2H	IF1	IF1L	0	0	0	0	<TMIF51>	0	0	0	R/W	√	√	√	00H	
FFE3H		—	0	0	0	0	0	0	0	0	—	—	—		00H	
FFE4H	MK0	MK0L	1	1	1	<PMK3>	<PMK2>	<PMK1>	<PMK0>	<LVIMK>	R/W	√	√	√	FFH	
FFE5H		MK0H	<TMMK010>	<TMMK000>	1	<TMMKH0>	<TMMKH1>	1	1	1	R/W	√	√		FFH	
FFE6H	MK1	MK1L	1	1	1	1	<TMMK51>	1	1	1	R/W	√	√	√	FFH	
FFE7H		—	1	1	1	1	1	1	1	1	—	—	—		FFH	
FFE8H	PR0	PR0L	1	1	1	<PPR3>	<PPR2>	<PPR1>	<PPR0>	<LVIPR>	R/W	√	√	√	FFH	
FFE9H		PR0H	<TMPR010>	<TMPR000>	1	<TMPRH0>	<TMPRH1>	1	1	1	R/W	√	√		FFH	
FFEAH	PR1	PR1L	1	1	1	1	<TMPR51>	1	1	1	R/W	√	√	√	FFH	
FFEBH		—	1	1	1	1	1	1	1	1	—	—	—		FFH	
FFECH 至 FFEFH	—		—	—	—	—	—	—	—	—	—	—	—	—	—	—
FFF0H	IMS		RAM2	RAM1	RAM0	0	ROM3	ROM2	ROM1	ROM0	R/W	—	√	—	CFH <sup>注</sup>	
FFF1H 至 FFFAH	—		—	—	—	—	—	—	—	—	—	—	—	—	—	—
FFFBH	PCC		0	0	0	0	0	PCC2	PCC1	PCC0	R/W	√	√	—	01H	

注 由于复位时使 ROM 区域不定，因此，复位解除后，必须按照表 3-1 设置每个产品的对应值。

备注 标有(<>)符号的位名,在 RA78K0 指定为保留字；在 CC78K0 指定为#pragma sfr 用作 sfr 变量。

### 3.3 指令地址寻址

指令地址取决于程序计数器(PC)内容。一般情况下，根据执行指令时所获取的下一条指令字节数，程序计数器(PC)内容将自动递增(每个字节+1)。执行转移指令时，通过以下寻址把要转移到的地址信息存放到程序计数器(PC)中。（请参阅78K/0 系列用户手册 指令篇(U12326E)）。

#### 3.3.1 相对寻址

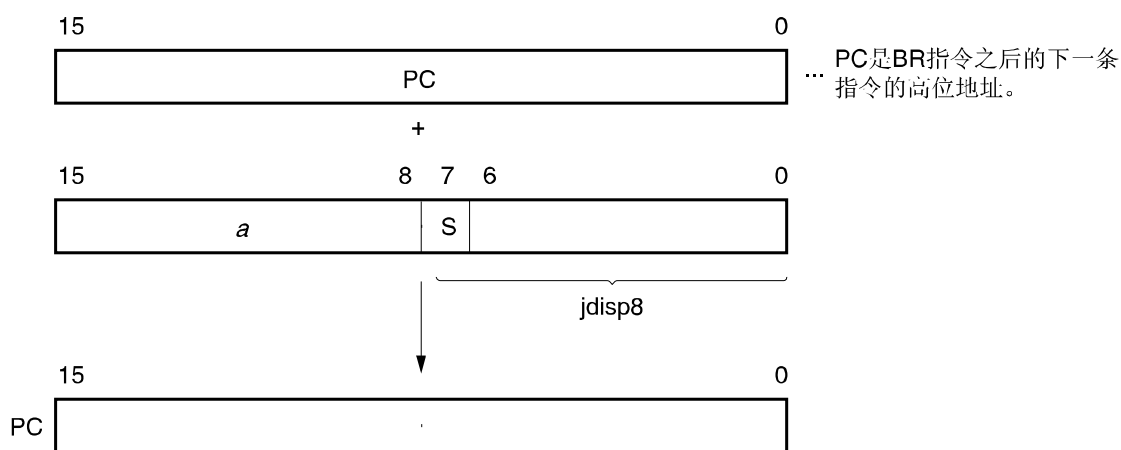
##### [功能]

将一条指令码的 8 位立即数（位移值：jdisp8）与下一条指令的起始地址相加，结果赋给程序计数器(PC)后，并转移到相加结果指向的地址。位移值是 2 个带符号数的补码(-128 至 +127)，其中第 7 位是符号位。

换言之，在相对寻址中，相对转移范围为从下一条指令起始地址开始的 -128 至 +127 之间。

当执行 BR \$addr16 指令或条件转移指令时，使用该功能。

##### [图示]



S = 0时，*a* 的所有位为0。

S = 1时，*a* 的所有位为1。



### 3.3.2 立即寻址

#### [功能]

将指令字中的立即数赋给程序计数器(PC)，并转移。

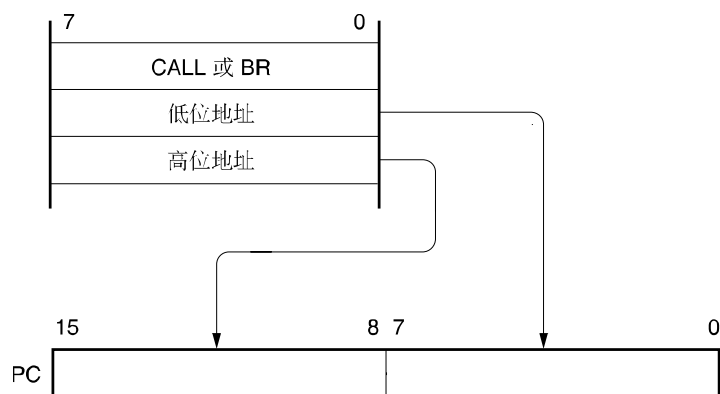
当执行 CALL !addr16、BR !addr16 或 CALLF !addr11 指令时，使用该功能。

CALL !addr16 和 BR !addr16 可转移到所有的存储空间。

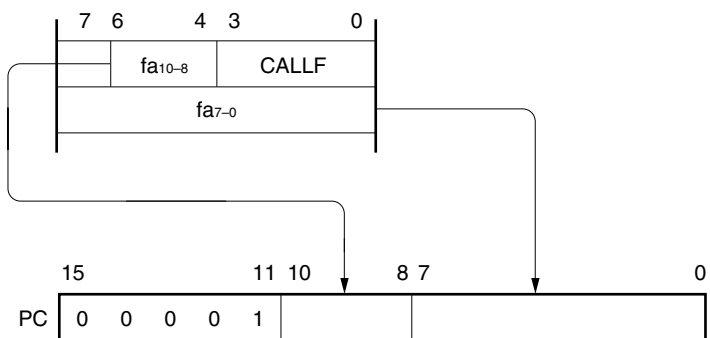
CALLF !addr11 指令可转移到 0800H 至 0FFFH 之间的区域。

#### [图示]

CALL !addr16 和 BR !addr16 指令示例



CALLF !addr11 指令示例



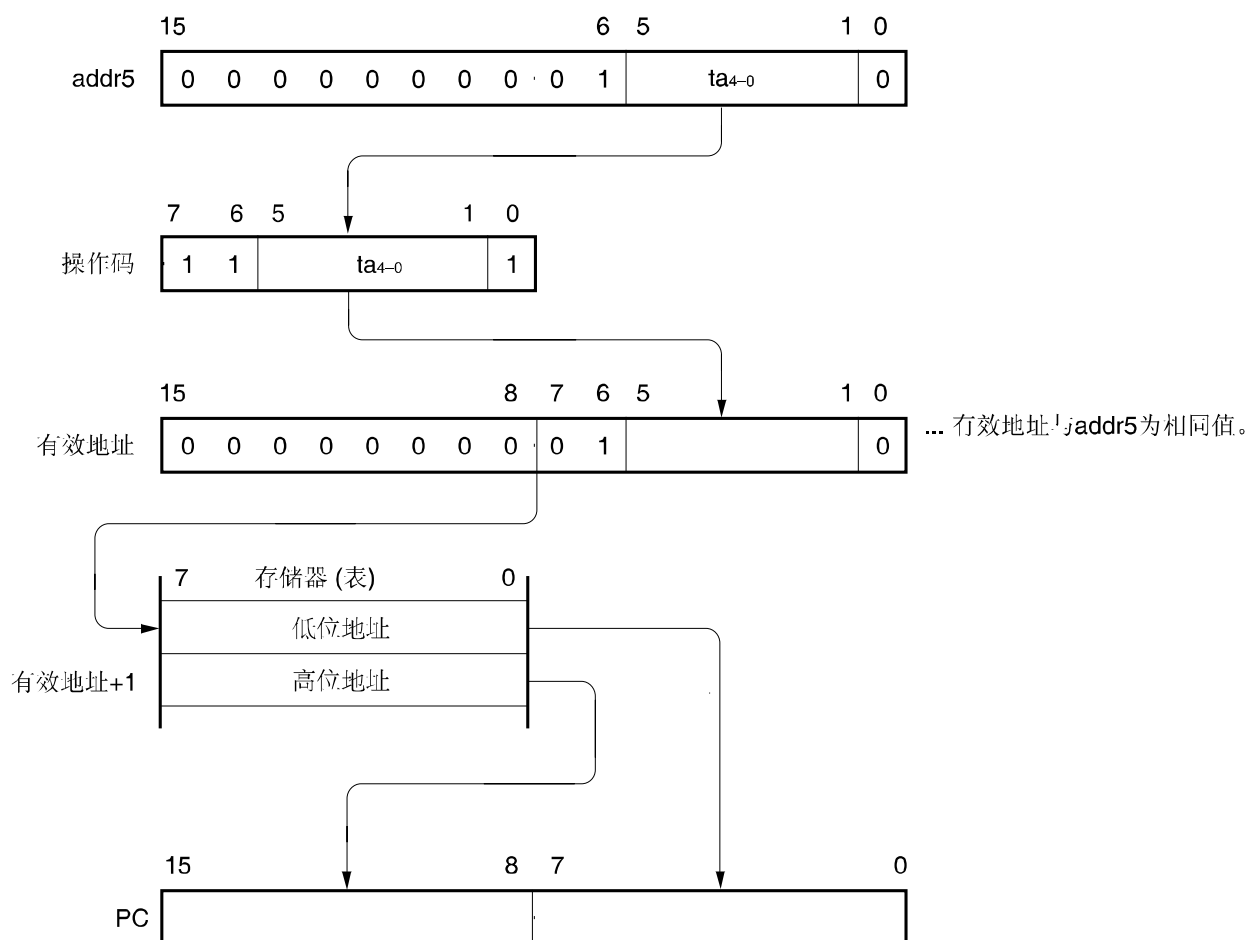
## 3.3.3 表间接寻址

## [功能]

用指令码第1位至第5位立即数把要寻址的特定区域的表内容（转移目的地址）赋给程序计数器(PC)，并转移。  
当执行 CALLT [addr5]指令时，使用该功能。

该指令基准地址指定为 addr5， 存放在 0040H 至 007FH 之间的存储表，并且允许转移到所有的存储空间。

## [图示]



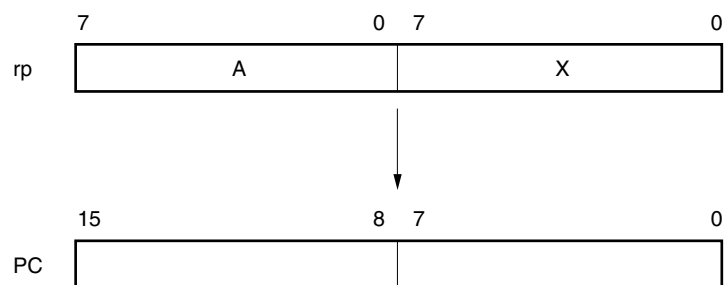
### 3.3.4 寄存器寻址

#### [功能]

将指令字指定的寄存器对(**AX**)内容赋给程序计数器(**PC**), 并转移。

当执行 **BR AX** 指令时, 使用该功能。

#### [图示]



3.4 操作数地址寻址

执行指令期间，寄存器和存储器的指定方法（寻址）如下。

3.4.1 隐含寻址

[功能]

该寄存器用作通用寄存器区域的累加器(A 和 AX)，进行自动（隐含）寻址。  
在μPD79F7025，79F7026 控制器指令集中，使用的隐含寻址指令如下所示。

指令	隐含寻址所指定的寄存器
MULU	A 寄存器存放被乘数,AX 寄存器存放积。
DIVUW	AX 寄存器存放被除数和商。
ADJBA/ADJBS	A 寄存器存放十进制调整后的数值
ROR4/ROL4	A 寄存器存放数字循环的数字数据

[操作数格式]

因为指令自动采用隐含寻址方式，所以没有特定的操作数格式。

[说明示例]

MULU X 示例

一条 8 位× 8 位的乘法运算指令，A 寄存器和 X 寄存器之乘积存放在 AX 寄存器中。在此例中，由隐含寻址指定了 A 寄存器和 AX 寄存器。

### 3.4.2 寄存器寻址

#### [功能]

通用寄存器用作操作数进行访问的寻址方式，通过寄存器存储体选择标志(RBS0, RBS1)和指令码中的寄存器来指定码指定要访问的通用寄存器。

使用寄存器的寻址方式执行以下操作格式。指定 8 位寄存器时，用指令码中 3 位指定 8 台寄存器中的 1 台。

#### [操作数格式]

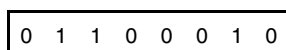
标识符	描述
r	X, A, C, B, E, D, L, H
rp	AX, BC, DE, HL

‘r’和‘rp’可用功能名称(X, A, C, B, E, D, L, H, AX, BC, DE 和 HL)，也可用绝对名称(R0 至 R7 和 RP0 至 RP3)进行描述。

#### [说明示例]

MOV A, C; 选择 C 寄存器作为 r:

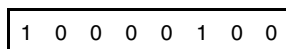
操作码



寄存器指定码

INCW DE; 选择 DE 寄存器对作为 rp:

操作码



寄存器指定码

3.4.3 直接寻址

[功能]

对指令字中立即数给出的存储器进行直接寻址。  
可在所有的存储空间进行寻址。

[操作数格式]

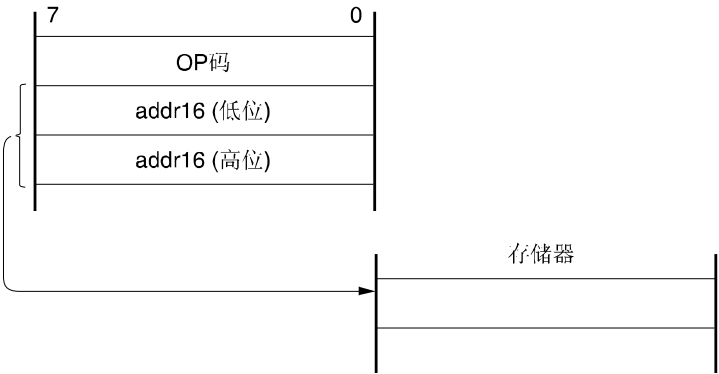
标识符	描述
addr16	标号或 16 位立即数

[说明示例]

MOV A, !0FE00H; 将!addr16 设置 为 FE00H 时:

操作码	<div>10001110</div>	OP 码
	<div>00000000</div>	00H
	<div>11111110</div>	FEH

[图示]



### 3.4.4 短直接寻址

#### [功能]

用指令字中的 8 位立即数对存储器的固定区域进行直接寻址。

寻址范围在 FE20H 至 FF1FH 之间的 256 字节区域。内部高速 RAM 和特殊功能寄存器(SFRs)分别映射在 FE20H 至 FEFFH 和 FF00H 至 FF1FH 的区域。

仅在特殊功能寄存器(SFR)的 FF00H 至 FF1FH 区域可进行短直接寻址。程序中经常访问的端口、定时器/事件计数器的比较和捕捉寄存器都映射在该区域，可用很少的字节数和时钟数操作这些特殊功能寄存器。

当 8 位立即数在 20H 至 FFh 之间时，一条有效地址的第 8 位将被清零；在 00H 至 1FH 之间时，第 8 位将被置“1”。请参阅以下[图示]。

#### [操作数格式]

标识符	描述
saddr	标号或 FE20H 至 FF1FH 之间的立即数
saddrp	标号或 FE20H 至 FF1FH 之间的立即数（仅限偶地址）

#### [说明示例]

LB1 EQU 0FE30H ; 由 LB1 定义 FE30H。

：

MOV LB1, A ; LB1 表示 saddr 区域的 FE30H，并且 A 寄存器的值传送给该地址时。

操作码

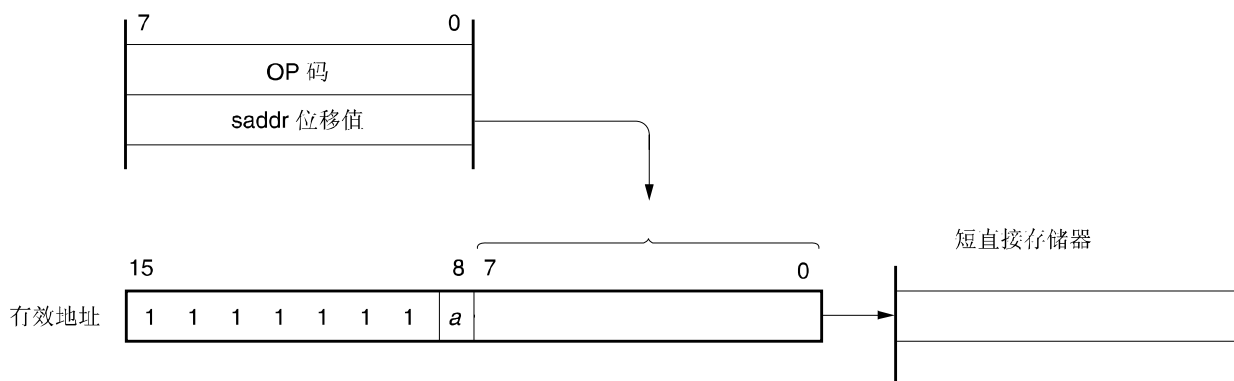
1 1 1 1 0 0 1 0

OP 码

0 0 1 1 0 0 0 0

30H (saddr 位移值)

#### [图示]



当 8 位立即数在 20H 至 FFH 之间时， $\alpha = 0$

当 8 位立即数在 00H 至 1FH 之间时， $\alpha = 1$

### 3.4.5 特殊功能寄存器(SFR)寻址

#### [功能]

用指令字中的 8 位立即数对存储器映射的特殊功能寄存器(SFR)进行寻址。

寻址范围在 FF00H 至 FFCFH 和 FFE0H 至 FFFFH 的 240 字节区域。但是，映射在 FF00H 至 FF1FH 之间的特殊功能寄存器，则要用短直接寻址进行访问。

#### [操作数格式]

标识符	描述
sfr	特殊功能寄存器名称
sfrp	16 位可操作特殊功能寄存器名称（仅限偶地址）

#### [说明示例]

MOV PM0, A; 选择 PM0 (FF20H)作为 sfr:

操作码

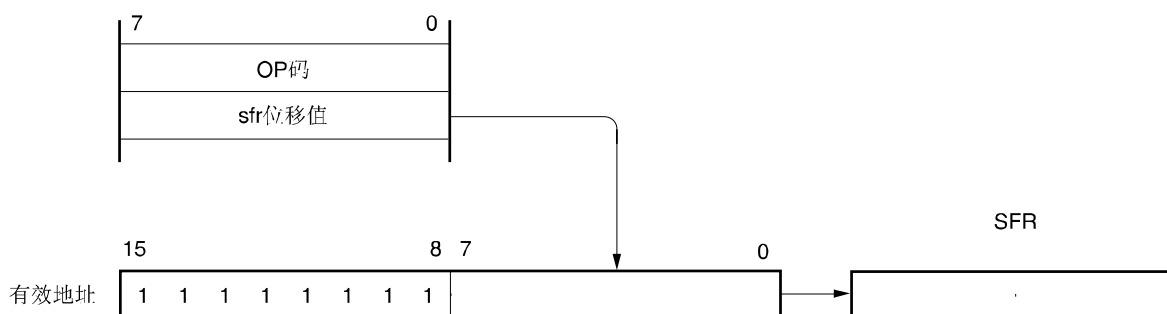
1 1 1 1 0 1 1 0

OP 码

0 0 1 0 0 0 0 0

20H (sfr 位移值)

#### [图示]





## 3.4.6 寄存器间接寻址

## [功能]

通过指定为操作数的寄存器对内容，对存储器进行寻址。由寄存器存储体选择标志 (RBS0 和 RBS1) 和指令字中的寄存器对指定码指定要访问的寄存器对。

可在所有的存储空间进行寻址。

## [操作数格式]

标识符	描述
—	[DE], [HL]

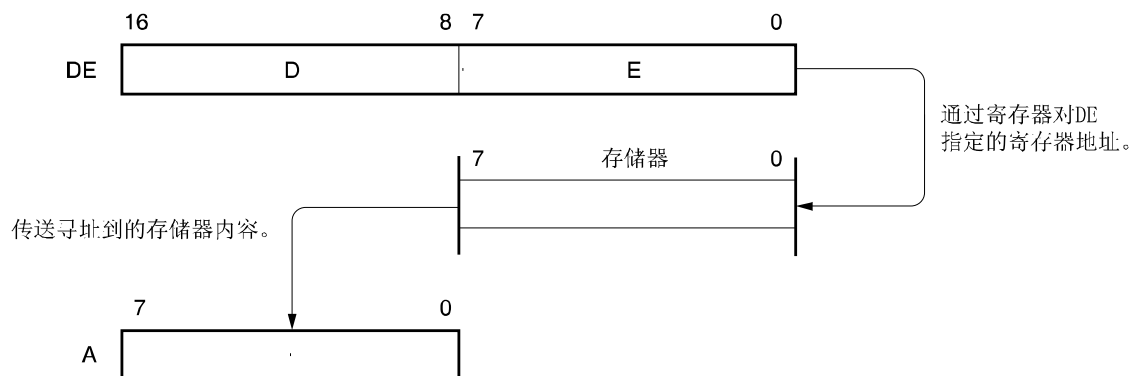
## [说明示例]

MOV A, [DE]; 选择[DE]作为寄存器对:

操作码

1	0	0	0	0	1	0	1
---	---	---	---	---	---	---	---

## [图示]



## 3.4.7 基址寻址

## [功能]

将 8 位立即数加到 HL 寄存器对（用作基址寄存器）中，根据其相加结果访问存储器进行寻址。由寄存器存储体选择标志(RBS0 和 RBS1)指定要访问的 HL 寄存器对。通过将位移值扩展到 16 位正数，执行加法运算。第 16 位进位可忽略不计。

可在所有的存储空间进行寻址。

## [操作数格式]

标识符	描述
–	[HL + 字节]

## [说明示例]

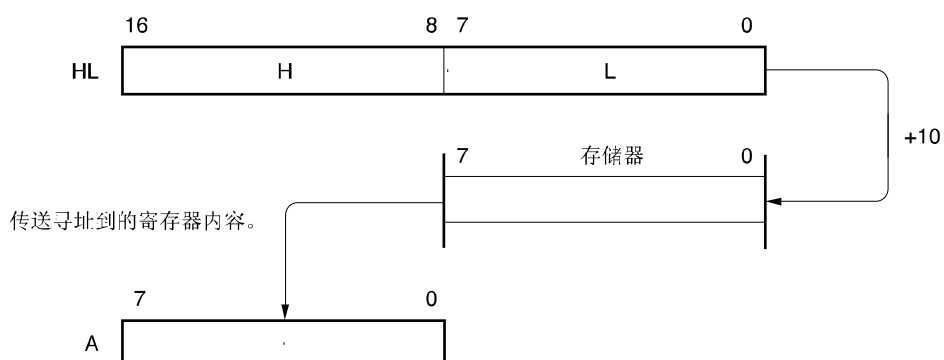
MOV A, [HL + 10H]: 字节设置为 10H:

操作码

1 0 1 0 1 1 1 0

0 0 0 1 0 0 0 0

## [图示]



## 3.4.8 基址变址寻址

## [功能]

将 B 或 C 寄存器内容加到 HL 寄存器对（用作基址寄存器）中，根据其相加结果对存储器进行寻址。由寄存器存储体选择标志(RBS0 至 RBS1)指定要访问的 HL 寄存器对。通过将 B 或 C 寄存器扩展到 16 位正数，执行加法运算。第 16 位进位可忽略不计。

可在所有的存储空间进行寻址。

## [操作数格式]

标识符	描述
–	[HL + B], [HL + C]

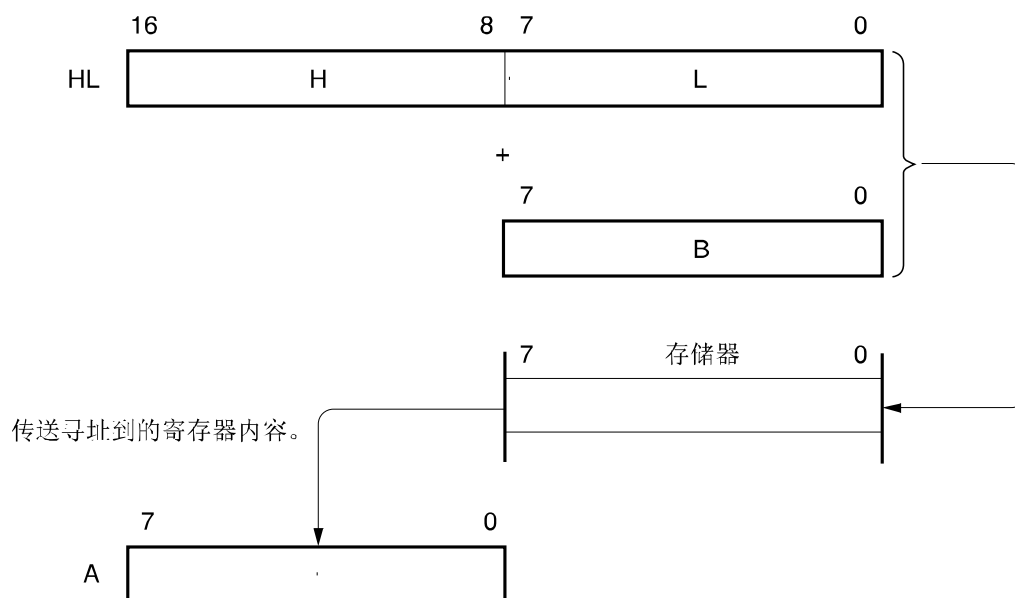
## [说明示例]

MOV A, [HL + B]; 选择 B 寄存器:

操作码

1	0	1	0	1	0	1	1
---	---	---	---	---	---	---	---

## [图示]



## 3.4.9 堆栈寻址

## [功能]

用堆栈(SP)内容对堆栈区域进行间接寻址。

当执行 PUSH、POP、子程序调用和返回指令，或者因中断请求产生保存或恢复寄存器操作时，该寻址方法将被自动执行。

堆栈寻址仅对内部高速 RAM 区域进行寻址。

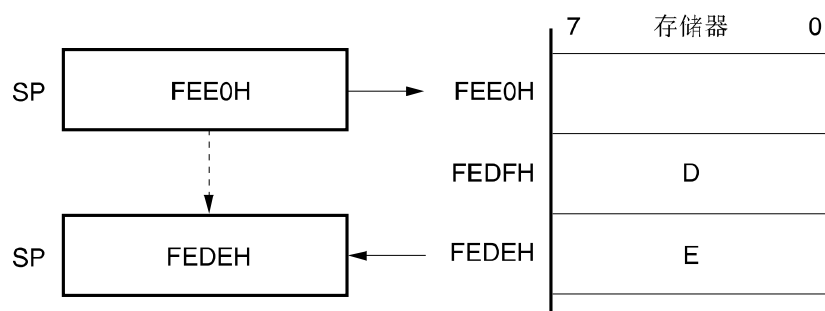
## [说明示例]

PUSH DE，存入 DE 寄存器：

操作码

1	0	1	1	0	1	0	1
---	---	---	---	---	---	---	---

## [图示]



## 第四章 端口功能

### 4.1 端口功能

引脚 I/O 缓冲电源备用 V<sub>DD</sub> 系统。电源和引脚之间关系分别如下所示：

表 4-1 引脚 I/O 缓冲电源

电源	对应引脚
V <sub>DD</sub>	所有引脚

μPD79F7025, 79F7026 微控制器提供的数字 I/O 端口，支持多种控制操作。各端口功能如表 4-2 所示。

除数字 I/O 端口功能之外，还有多种复用功能。有关详细的复用功能，请参阅**第二章 引脚功能**。

表 4-2 端口功能

功能名称	I/O	功能	复位后	复用功能
P00	I/O	端口 0。 6 位 I/O 端口。 P00 至 P05 输出可设置为 P 沟开漏输出( $V_{DD}$ 耐压)。 可按 1 位单位指定输入/输出。 通过软件设置, 可使用 On-chip 上拉电阻。	输入端口	—
P01				—
P02				—
P03				—
P04				—
P05				—
P30	I/O	端口 3。 5 位 I/O 端口。 可按 1 位单位指定输入/输出。 通过软件设置, 可使用 On-chip 上拉电阻。	输入端口	TI000/INTP0
P31				TI010/TO00/INTP2
P32				TI51/TO51/INTP3
P33				TOH0
P34				TOH1
P60	I/O	端口 6。 8 位 I/O 端口。 P60 至 P67 输出可设置为 N 沟开漏输出( $V_{DD}$ 耐压)。 可按 1 位单位指定输入/输出。 通过软件设置, 可使用 On-chip 上拉/下拉电阻。	输入端口	—
P61				—
P62				—
P63				—
P64				—
P65				—
P66				—
P67				—
P70	I/O	端口 7。 6 位 I/O 端口。 P70 至 P75 输出可设置为 N 沟开漏输出( $V_{DD}$ 耐压)。 可按 1 位单位指定输入/输出。 通过软件设置, 可使用 On-chip 上拉/下拉电阻。	输入端口	—
P71				—
P72				—
P73				—
P74				—
P75				—
P121	I/O	端口 12。 P121, P122 为 2 位 I/O 端口。 P125 仅限 1 位输入端口。	输入端口	X1/TOOLC0
P122				X2/EXCLK/TOOLD0
P125	输入	仅限 P125 通过软件设置, 使用 On-chip 上拉电阻。	复位输入	INTP1/RESET

4.2 端口配置

端口包括如下硬件。

表 4-3 端口配置

项目	配置
控制寄存器	端口模式寄存器(PMxx): PM0, PM3, PM6, PM7, PM12 端口寄存器(Pxx): P0, P3, P6, P7, P12 上拉电阻选项寄存器(PUxx): PU0, PU3, PU6, PU7, PU12 下拉电阻选项寄存器(PDxx): PD6, PD7 复位引脚模式寄存器 (RSTMASK)
端口	总数: 28 个 (CMOS I/O: 27 个, CMOS 输入: 1 个)
上拉电阻	总数: 26 个
下拉电阻	总数: 14 个

### 4.2.1 端口 0

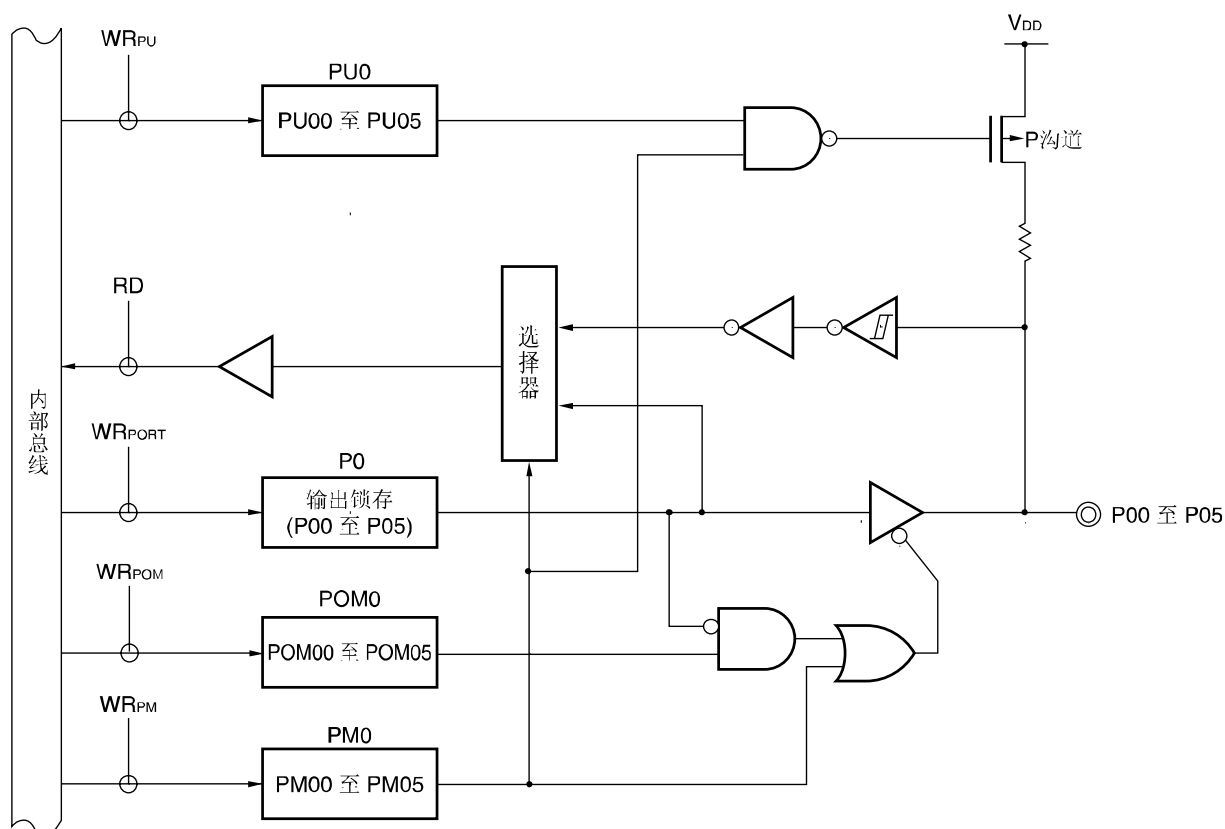
端口 0 是具有输出锁存功能的 I/O 端口。通过端口模式寄存器 0(PM0)，可按 1 位单位指定输入或输出模式。P00 至 P05 的引脚用作输入端口时，可通过上拉电阻选项寄存器 0(PU0)按 1 位单位指定 On-chip 上拉电阻。

通过端口输出模式寄存器 0(POM0)可按 1 位单位将 P00 至 P05 的引脚输出指定为 P 沟开漏输出 ( $V_{DD}$  耐压)。

复位信号产生时，端口 0 为输入模式。

端口 0 框图如图 4-1 所示。

图 4-1 P00 至 P05 框图



- P0: 端口寄存器 0
- PU0: 上拉电阻选项寄存器 0
- PM0: 端口模式寄存器 0
- POM0: 端口输出模式寄存器 0
- RD: 读取信号
- $WR_{xx}$ : 写入信号



### 4.2.2 端口 3

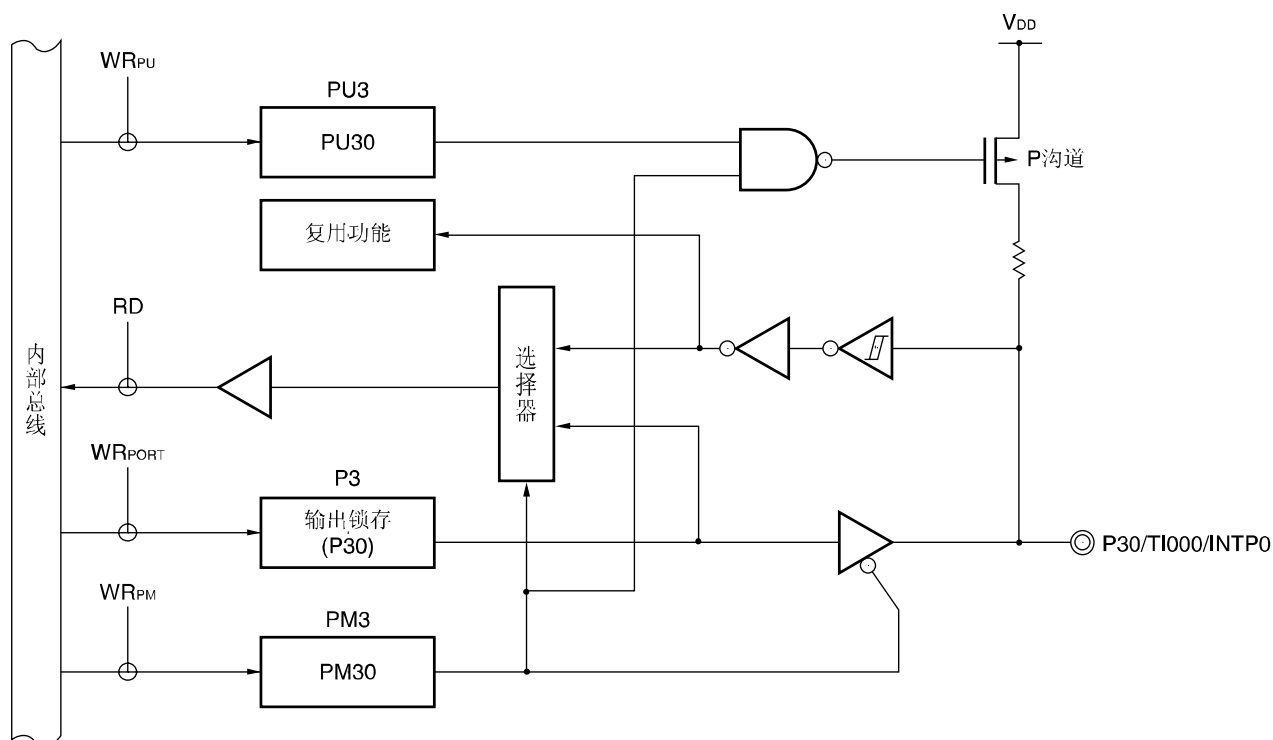
端口 3 是具有输出锁存功能的 I/O 端口。通过端口模式寄存器 3(PM3)，可按 1 位单位设置输入或输出模式。P30 至 P34 的引脚用作输入端口时，可通过上拉电阻选项寄存器 3(PU3)按 1 位单位指定 On-chip 上拉电阻。

该端口也可兼用作外部中断请求输入和定时器 I/O。

复位信号产生时，端口 3 为输入模式。

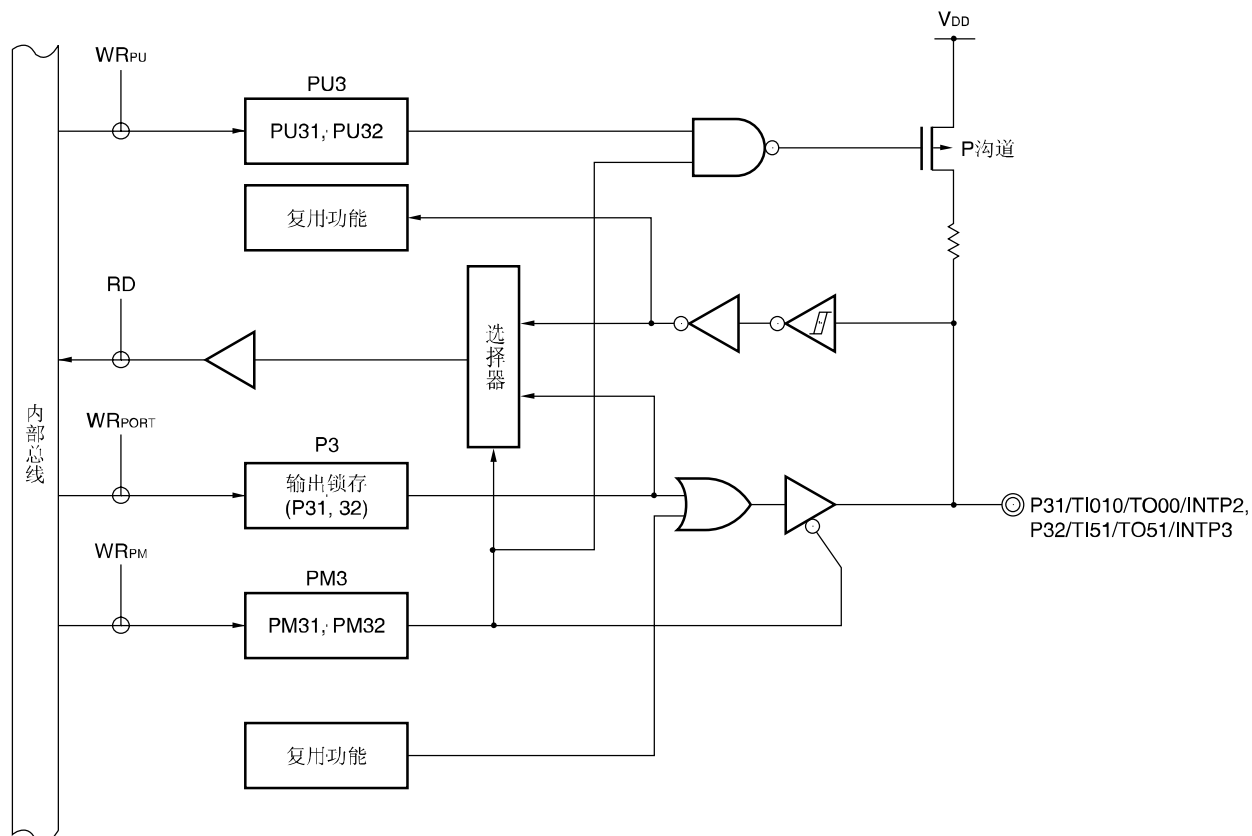
端口 3 框图如图 4-2 至 4-4 所示。

图 4-2 P30 框图



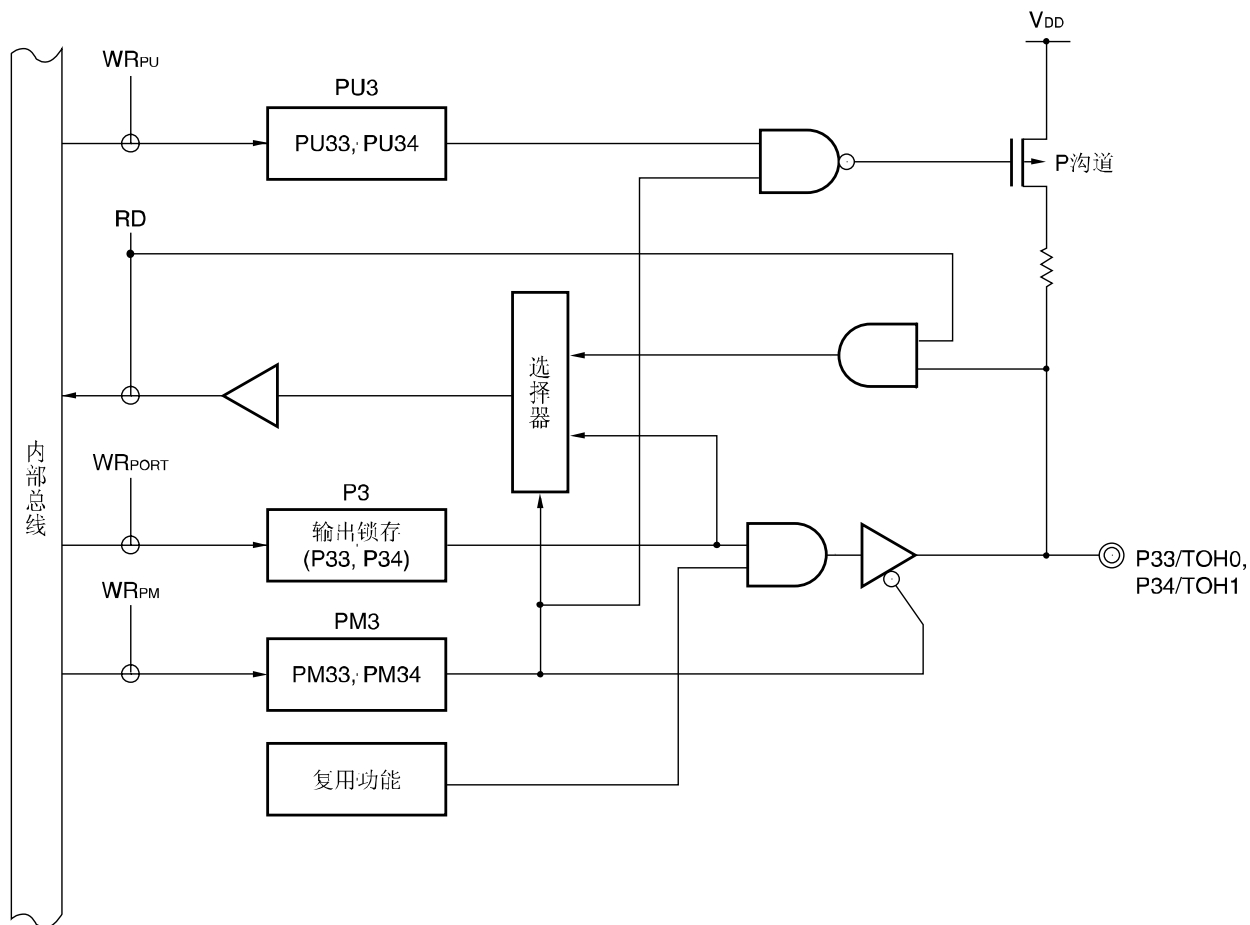
- P3: 端口寄存器 3
- PU3: 上拉电阻选项寄存器 3
- PM3: 端口模式寄存器 3
- RD: 读取信号
- WR<sub>xx</sub>: 写入信号

图 4-3 P31 和 P32 框图



- P3: 端口寄存器 3
- PU3: 上拉电阻选项寄存器 3
- PM3: 端口模式寄存器 3
- RD: 读取信号
- $WR_{xx}$ : 写入信号

图 4-4 P33 和 P34 框图



**P3:** 端口寄存器 3  
**PU3:** 上拉电阻选项寄存器 3  
**PM3:** 端口模式寄存器 3  
**RD:** 读取信号  
**WR<sub>xx</sub>:** 写入信号

### 4.2.3 端口 6

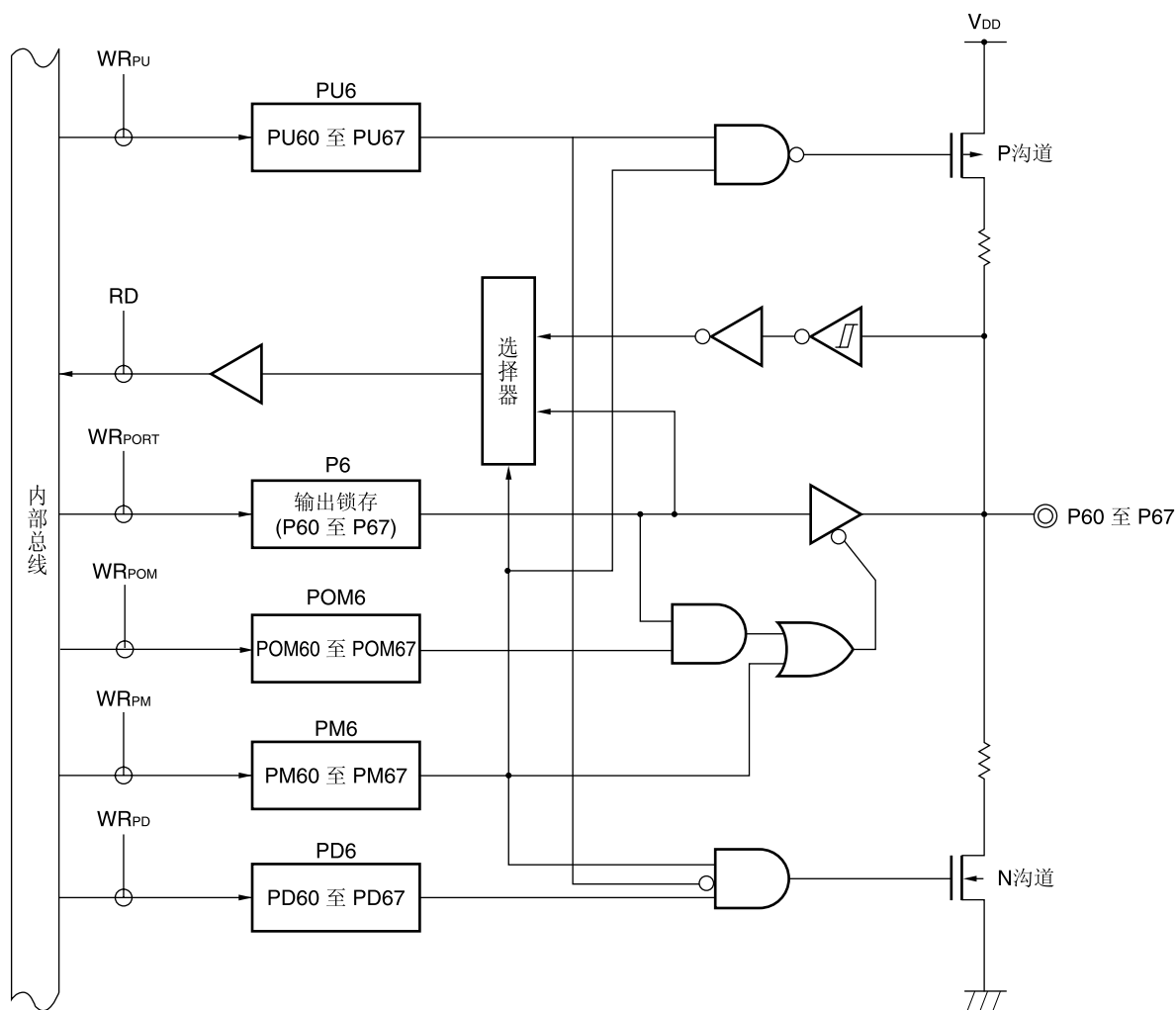
端口 6 是具有输出锁存功能的 I/O 端口。通过端口模式寄存器 6(PM6)，可按 1 位单位指定输入或输出模式。P60 至 P67 的引脚用作输入端口时，可通过上拉电阻选项寄存器 6(PU6)按 1 位单位指定 On-chip 上拉电阻。

通过端口输出模式寄存器 6(POM6)可按 1 位单位将 P60 至 P67 引脚输出指定为 N 沟开漏输出（V<sub>DD</sub> 耐压）。

复位信号产生时，端口 6 为输入模式。

端口 6 框图如图 4-5 所示。

图 4-5 P60 至 P67 框图



- P6: 端口寄存器 6
- PU6: 上拉电阻选项寄存器 6
- PD6: 下拉电阻选项寄存器 6
- PM6: 端口模式寄存器 6
- POM6: 端口输出模式寄存器 6
- RD: 读取信号
- WR<sub>xx</sub>: 写入信号

#### 4.2.4 端口 7

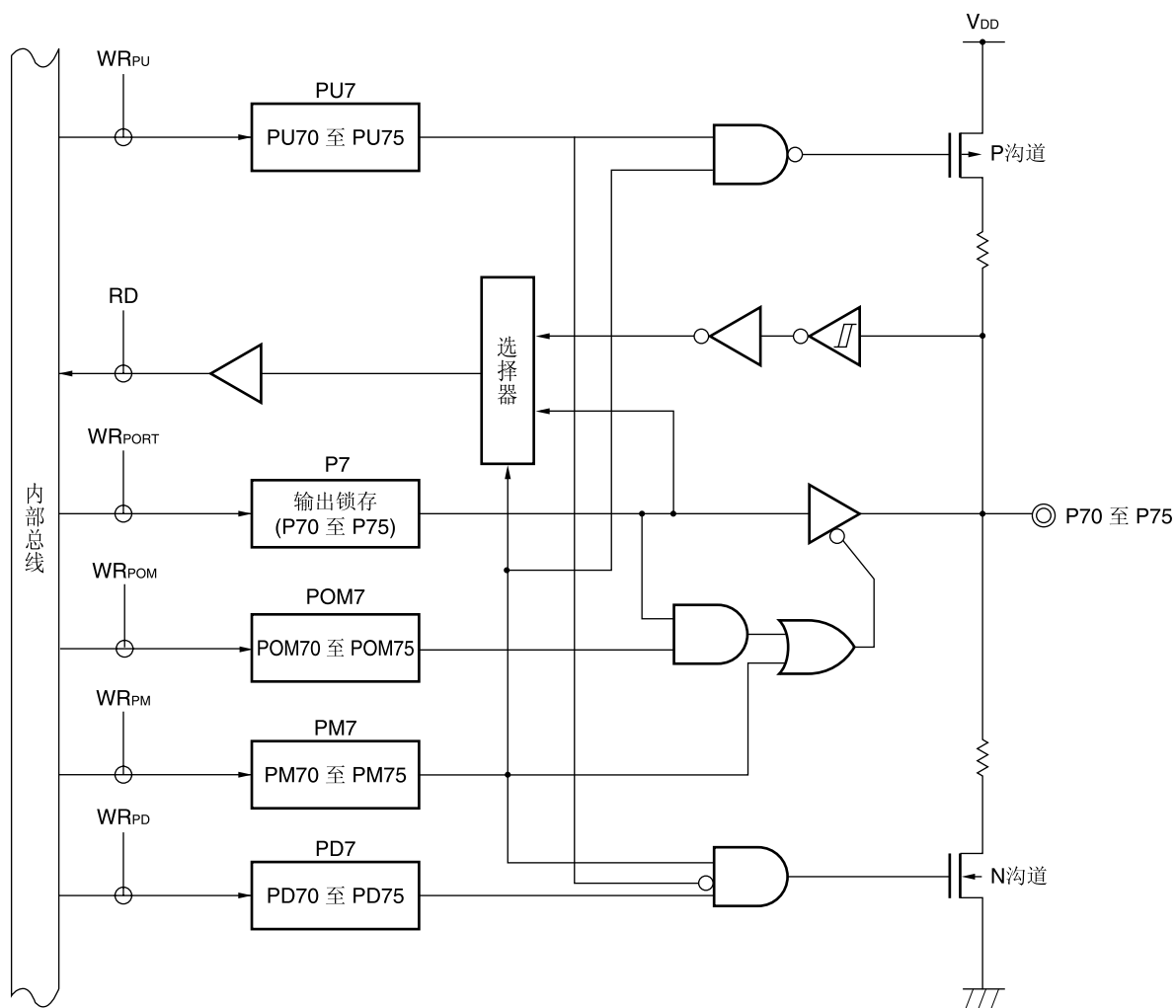
端口 7 是具有输出锁存功能的 I/O 端口。通过端口模式寄存器 7(PM7)，可按 1 位单位指定输入或输出模式。P70 至 P75 的引脚用作输入端口时，可通过上拉电阻选项寄存器 7(PU7)按 1 位单位指定 On-chip 上拉电阻。

通过端口输出模式寄存器 7(POM7)可按 1 位单位将 P70 至 P75 引脚输出指定为 N 沟开漏输出（V<sub>DD</sub> 耐压）。

复位信号产生时，端口 7 设置为输入模式。

端口 7 框图如图 4-6 所示。

图 4-6 P70 至 P75 框图



- P7: 端口寄存器 7
- PU7: 上拉电阻选项寄存器 7
- PD7: 下拉电阻选项寄存器 7
- PM7: 端口模式寄存器 7
- POM7: 端口输入模式寄存器 7
- RD: 读取信号
- WR<sub>xx</sub>: 写入信号

#### 4.2.5 端口 12

P121 和 P122 是具有输出锁存功能的 I/O 端口。通过端口模式寄存器 12(PM12)，P121 和 P122 可按 1 位单位设置输入或输出模式。

P125 为输出端口。

P125 引脚用作输入端口时，可通过上拉电阻选项寄存器 12(PU12)指定 On-chip 上拉电阻。

还可用作主系统时钟用谐振器连接、主系统时钟用外部时钟输入和外部复位输入、闪存编程器/On-chip 调试用时钟输入和数据 I/O 以及外部中断请求输入的引脚。

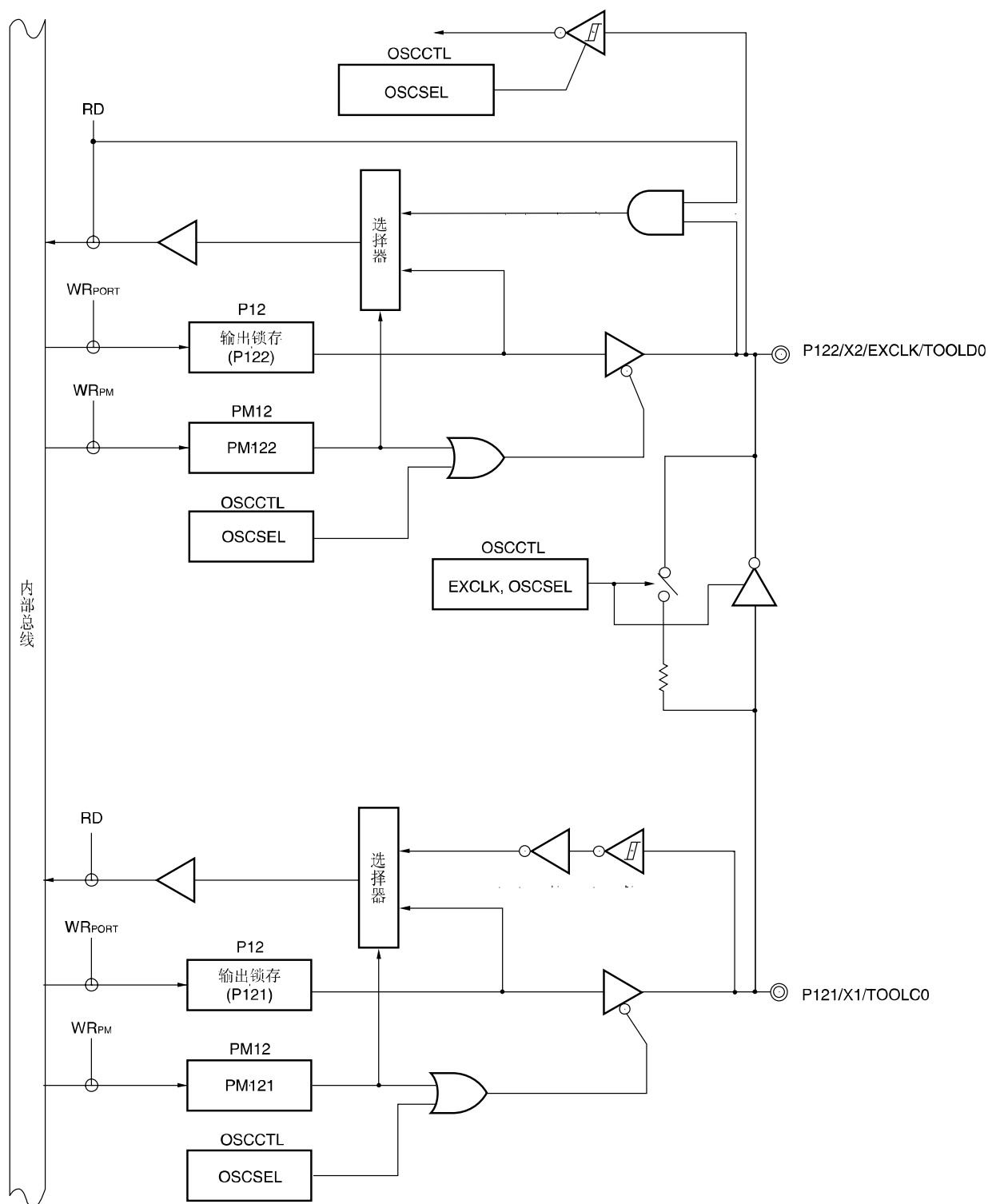
P125/INTP1/RESET 用作输入端口时，将复位端口模式寄存器(RSRMASK)第 5 位(RSTM)置“1”；P125/INTP1/RESET 用作外部复位输入时，则将 RSTM 置“0”。

复位信号产生时，端口 12 为输入模式。

端口 12 框图如图 4-7 和 4-8 所示。

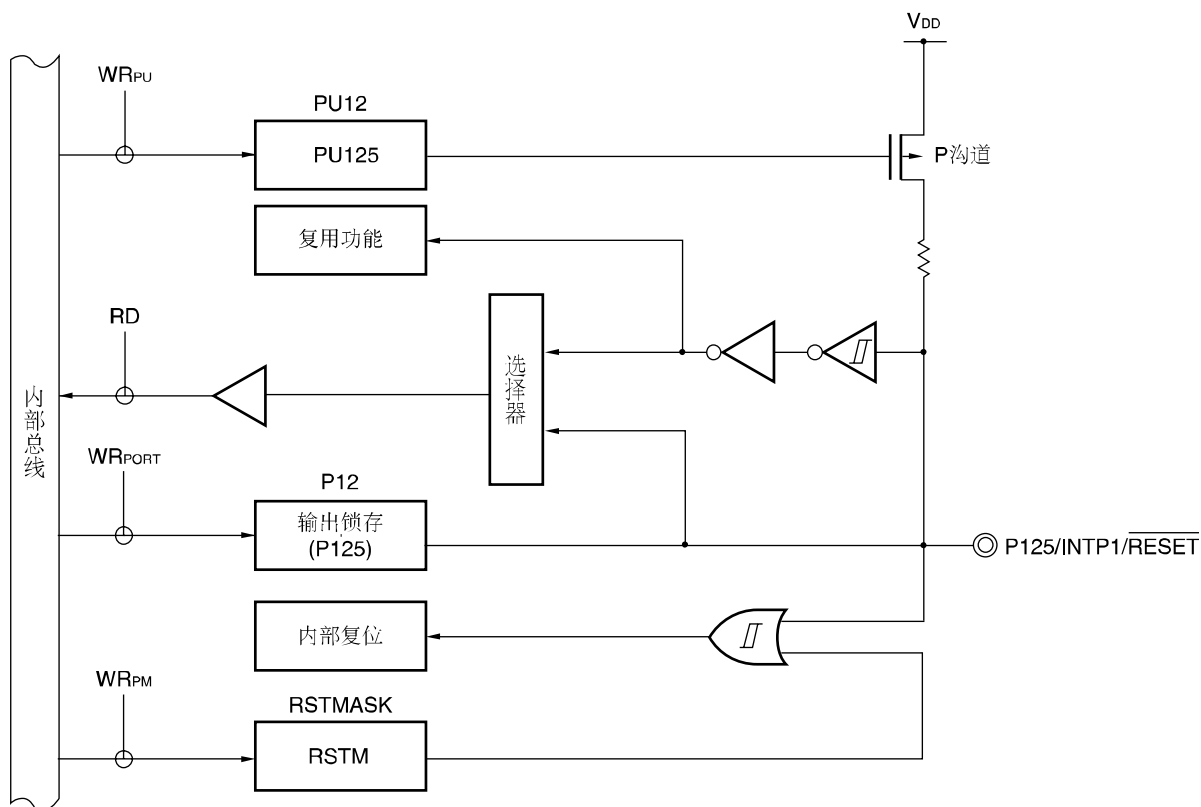
- 注意事项 1.** 使用 P121 和 P122 引脚连接谐振器到主系统时钟(X1,X2)器或输入外部时钟到主系统时钟(EXCLK)时，必须使用时钟操作模式寄存器(OSCCTL)设置 X1 振荡模式或外部时钟输入模式(请详阅 5.3(1)时钟操作模式选择寄存器(OSCCTL))。OSCCTL 复位值为 00H (所有 P121 和 P122 引脚为输入端口引脚)。
- 2.** 复位解除后，RESET/INTP1/P125 为外部复位输入。
- 3.** 复位解除后，RESET/INTP1/P125 为外部复位输入，因此，低电平输入期间复位时，复位状态将会持续到恢复高电平输入为止。

图 4-7 P121, P122 框图



P12: 端口寄存器 12  
 PM12: 端口模式寄存器 12  
 OSCCTL: 时钟操作模式选择寄存器  
 RD: 读取信号  
 WR<sub>xx</sub>: 写入信号

图 4-8 P125 框图



P12: 端口寄存器 12  
 PU12: 上拉电阻选项寄存器 12  
 RD: 读取信号  
 WR<sub>xx</sub>: 写入信号  
 RSTMASK: 复位引脚模式寄存器

**注意事项** 复位后，**RESET/P125** 为外部复位输入，因此，低电平输入期间复位时，复位状态将会持续到恢复高电平输入为止。

**备注** 复位后，可使用外部复位功能和上拉电阻(RSTM = 0, PU125 = 1)。



4.3 端口功能控制寄存器

通过以下五种类型寄存器控制端口功能。

- 端口模式寄存器(PMxx)
- 端口寄存器(Pxx)
- 上拉电阻选项寄存器(PUxx)
- 下拉电阻选项寄存器(PDxx)
- 复位引脚模式寄存器 (RSTMASK)

(1) 端口模式寄存器(PMxx)

这些寄存器可按 1 位单位指定端口输入或输出模式。  
可用 1 位或 8 位存储器操作指令设置这些寄存器。  
复位信号产生时，这些寄存器为 FFH。  
端口引脚使用复用功能时，请参阅 4.5 使用复用功能时的端口模式寄存器和输出锁存器设置，设置端口模式寄存器。

图 4-9 端口模式寄存器格式

符号	7	6	5	4	3	2	1	0	地址	复位后	读/写
PM0	1	1	PM05	PM04	PM03	PM02	PM01	PM00	FF20H	FFH	R/W
PM3	1	1	1	PM34	PM33	PM32	PM31	PM30	FF23H	FFH	R/W
PM6	PM67	PM66	PM65	PM64	PM63	PM62	PM61	PM60	FF26H	FFH	R/W
PM7	1	1	PM75	PM74	PM73	PM72	PM71	PM70	FF27H	FFH	R/W
PM12	1	1	1	1	1	PM122	PM121	1	FF2CH	FFH	R/W

PMmn	Pmn 引脚 I/O 模式选择 (m = 0, 3, 6, 7, 12; n = 0 至 7)
0	输出模式(输出缓冲打开)
1	输入模式(输出缓冲关闭)

注意事项 确保 PM0 的第 6 位和第 7 位、PM3 的第 5 位至第 7 位，PM7 的第 6 位和第 7 位、PM12 的第 0 位和第 3 位设置为“1”。

**(2) 端口寄存器(Pxx)**

端口输出时，写入 On-chip 输出的数据。

在输入模式下，读取的数据为引脚电平；在输出模式下，读取的数据为输出锁存器的值。

可用 1 位或 8 位存储器操作指令设置这些寄存器。

复位信号产生时，这些寄存器清为 00H。

图 4-10 端口寄存器格式

符号	7	6	5	4	3	2	1	0	地址	复位后	读/写
P0	0	0	P05	P04	P03	P02	P01	P00	FF00H	00H (输出锁存)	R/W
P3	0	0	0	P34	P33	P32	P31	P30	FF03H	00H (输出锁存)	R/W
P6	P67	P66	P65	P64	P63	P62	P61	P60	FF06H	00H (输出锁存)	R/W
P7	0	0	P75	P74	P73	P72	P71	P70	FF07H	00H (输出锁存)	R/W
P12	0	0	P125	0	0	P122 <sup>注</sup>	P121 <sup>注</sup>	0	FF0CH	00H (输出锁存)	R/W

Pmn	m = 0, 3, 6, 7, 12; n = 0 至 7	
	控制输出数据(输出模式)	读取输入数据(输入模式)
0	输出 0	输入低电平
1	输出 1	输入高电平

**注** 在 X1 振荡器模式或外部时钟输入模式下，输出锁存器引脚的值始终为“0”。

### (3) 上拉电阻选项寄存器(PUxx)

用来指定是否使用 On-chip 上拉电阻。在上拉电阻选项寄存器中，已指定使用 On-chip 上拉电阻的引脚，并仅限设置为输入模式的状态位，可按 1 位单位使用 On-chip 上拉电阻。设置为输出模式的状态位时，不管是否设置上拉电阻选项寄存器，都不连接 On-chip 上拉电阻。用作复用功能的输出引脚也同样。

可用 1 位或 8 位存储器操作指令设置这些寄存器。

复位信号产生时，这些寄存器清为 00H (仅限 PU12 设置为 20H)。

图 4-11 上拉电阻选项寄存器格式

符号	7	6	5	4	3	2	1	0	地址	复位后	读/写
PU0	0	0	PU05	PU04	PU03	PU02	PU01	PU00	FF30H	00H	R/W
PU3	0	0	0	PU34	PU33	PU32	PU31	PU30	FF33H	00H	R/W
PU6	PU67	PU66	PU65	PU64	PU63	PU62	PU61	PU60	FF36H	00H	R/W
PU7	0	0	PU75	PU74	PU73	PU72	PU71	PU70	FF37H	00H	R/W
PU12	0	0	PU125	0	0	0	0	0	FF3CH	20H	R/W

PUmn	Pmn 引脚 On-chip 上拉电阻选择 (m = 0, 3, 6, 7, 12; n = 0 至 7)
0	未连接 On-chip 上拉电阻
1	连接 On-chip 上拉电阻

**注意事项** PU6 和 PD6 或 PU7 和 PD7 的同一符号位均为“1”时，连接 On-chip 上拉电阻，而不连接下拉电阻。

(4) 下拉电阻选项寄存器(PDxx)

用来指定是否使用 On-chip 下拉电阻。在下拉电阻选项寄存器中，已指定使用 On-chip 下拉电阻的引脚，并仅限已设置为输入模式的状态位，可按位单位使用 On-chip 下拉电阻。设置为输出模式的状态位时，不管是否设置下拉电阻选项寄存器，都不连接 On-chip 上拉电阻。用作复用功能的输出引脚也同样。

可用 1 位或 8 位存储器操作指令设置这些寄存器。

复位信号产生时，这些寄存器清为 00H。

图 4-12 下拉电阻选项寄存器格式

符号	7	6	5	4	3	2	1	0	地址	复位后	读/写
PD6	PD67	PD66	PD65	PD64	PD63	PD62	PD61	PD60	FF38H	00H	R/W

PD7	0	0	PD75	PD74	PD73	PD72	PD71	PD70	FF39H	00H	R/W
-----	---	---	------	------	------	------	------	------	-------	-----	-----

PDmn	Pmn 引脚 On-chip 下拉电阻选择 (m = 6, 7; n = 0 至 7)
0	未连接 On-chip 下拉电阻
1	连接 On-chip 下拉电阻

注意事项 PU6 和 PD6 或 PU7 和 PD7 的同一符号位均为“1”时，连接 On-chip 上拉电阻，而不连接下拉电阻。

**(5) 端口输出模式寄存器(POM0, POM6, POM7)**

这些寄存器可按 1 位单位设置 P00 至 P05、P60 至 P67、P70 至 P75 的输出模式。

可用 1 位或 8 位存储器操作指令设置这些寄存器。

复位信号产生时，这些寄存器清为 00H。

图 4-13 端口输出模式寄存器格式

地址: F0050H 复位后: 00H R/W

符号	7	6	5	4	3	2	1	0
POM0	0	0	POM05	POM04	POM03	POM02	POM01	POM00

POM0n	P0n 引脚输出模式选择 (n = 0 至 5)
0	CMOS 输出模式(正常 I/O 输出能力)
1	P 沟开漏输出( $V_{DD}$ 耐压)模式 (大电流输出能力)

地址: F0056H 复位后: 00H R/W

符号	7	6	5	4	3	2	1	0
POM6	POM67	POM66	POM65	POM64	POM63	POM62	POM61	POM60

地址: F0057H 复位后: 00H R/W

符号	7	6	5	4	3	2	1	0
POM7	0	0	POM75	POM74	POM73	POM72	POM71	POM70

POMmn	Pmn 引脚输出模式选择 (m = 6, 7; n = 0 至 7)
0	正常输出模式
1	N 沟开漏输出( $V_{DD}$ 耐压)模式

**(6) 复位引脚模式寄存器 (RSTMASK)**

该寄存器设置 RESET/INTP1/P125 引脚功能 (外部复位输入/输入专用端口)。

可用 1 位或 8 位存储器操作指令设置该寄存器。

复位信号产生时，该寄存器清为 00H。

图 4-14 复位引脚模式寄存器(RSTMASK)格式

地址: FF2DH 复位后: 00H R/W

符号	7	6	5	4	3	2	1	0
RSTMASK	0	0	RSTM	0	0	0	0	0

RSTM	RESET/INTP1/P125 引脚功能选择
0	用作外部复位输入(RESET)
1	用作输入专用端口 (P125/INTP1)

## 4.4 端口功能操作

端口操作因以下输入/输出模式的设置而不同。

### 4.4.1 I/O 端口写入

#### (1) 输出端口

通过传送指令将数值写入输出锁存器，并将输出锁存器内容从引脚输出。

一旦数据被写入输出锁存器，就能够保存到新的数据被写入为止。

复位信号产生时，输出锁存器数据清零。

#### (2) 输入模式

通过传送指令将数值写入输出锁存器，由于输出缓冲器处于关闭状态，不会改变引脚状态。

一旦数据被写入输出锁存器，就能够保存到新数据被写入为止。

复位信号产生时，输出锁存器的数据清零。

### 4.4.2 I/O 端口读取

#### (1) 输出模式

通过传送指令读取输出锁存器内容。不会改变输出锁存器内容。

#### (2) 输入模式

通过传送指令读取引脚状态。不会改变输出锁存器内容。

### 4.4.3 I/O 端口操作

#### (1) 输出模式

对输出锁存器的内容执行操作时，结果写入输出锁存器。将输出锁存器内容从引脚输出。

一旦数据被写入输出锁存器，就能够保存到新数据被写入为止。

复位信号产生时，输出锁存器数据清零。

#### (2) 输入模式

读取引脚电平，对其内容执行操作。操作结果写入输出锁存器，但由于输出缓冲器处于关闭状态，不会改变引脚状态。

复位信号产生时，输出锁存器数据清零。

#### 4.5 使用复用功能时的端口模式寄存器和输出锁存器设置

用作端口引脚的复用功能时，应按表 4-4 所示设置端口模式寄存器和输出锁存器。

表 4-4 使用复用功能时的端口模式寄存器和输出锁存器设置

引脚名称	复用功能		PM <sub>xx</sub>	P <sub>xx</sub>
	功能名称	I/O		
P30	TI000	输入	1	×
	INTP0	输入	1	×
P31	TI010	输入	1	×
	TO00	输出	0	0
	INTP2	输入	1	×
P32	TI51	输入	1	×
	TO51	输出	0	0
	INTP3	输入	1	×
P33	TOH0	输出	0	0
P34	TOH1	输出	0	0
P121	X1 <sup>注1</sup>	—	×	×
	TOOLC0	输入	×	×
P122	X2 <sup>注1</sup>	—	×	×
	EXCLK <sup>注1</sup>	输入	×	×
	TOOLD0	I/O	×	×
P125	INTP1	输入	1	×
	RESET <sup>注2</sup>	输入	×	×

注 1. 使用 P121 至 P124 引脚连接谐振器到主系统时钟(X1,X2)器或输入外部时钟到主系统时钟(EXCLK)时，必须使用时钟操作模式寄存器(OSCCTL)设置 X1 振荡模式或外部时钟输入模式(请详阅 5.3(1)时钟操作模式选择寄存器(OSCCTL))。OSCCTL 复位值为 00H (所有 P121 和 P122 引脚均为输入端口引脚)。

2. P125 用作外部复位输入(RESET)时，RSTM 位 (RSTMASK 寄存器第 5 位) 清零。

备注     ×:     忽略  
           PM<sub>xx</sub>: 端口模式寄存器  
           P<sub>xx</sub>: 端口输出锁存器

#### 4.6 端口寄存器 n(Pn) 1 位操作指令的注意事项

若在兼具输入和输出功能的端口执行 1 位操作指令，则写入目标位的同时，也可能改写非目标操作的输入端口的输出锁存值。

因此，当端口由输入模式切换为输出模式时，建议重写输出锁存器。

**<例>** 当 P60 是输出端口时，P61 至 P67 为输入端口（所有引脚状态为高电平），端口 6 的端口锁存值是 00H 时，若通过 1 位操作指令将输出端口 P60 的输出从低电平跳变到高电平时，则端口 6 的输出锁存值为 FFH。

**说明：** PMNm 位=1 端口 Pn 寄存器的写入目标为输出锁存，读取目标为引脚状态。  
在 μPD79F7025，79F7026 微控制器中，按以下顺序执行 1 位操作指令。

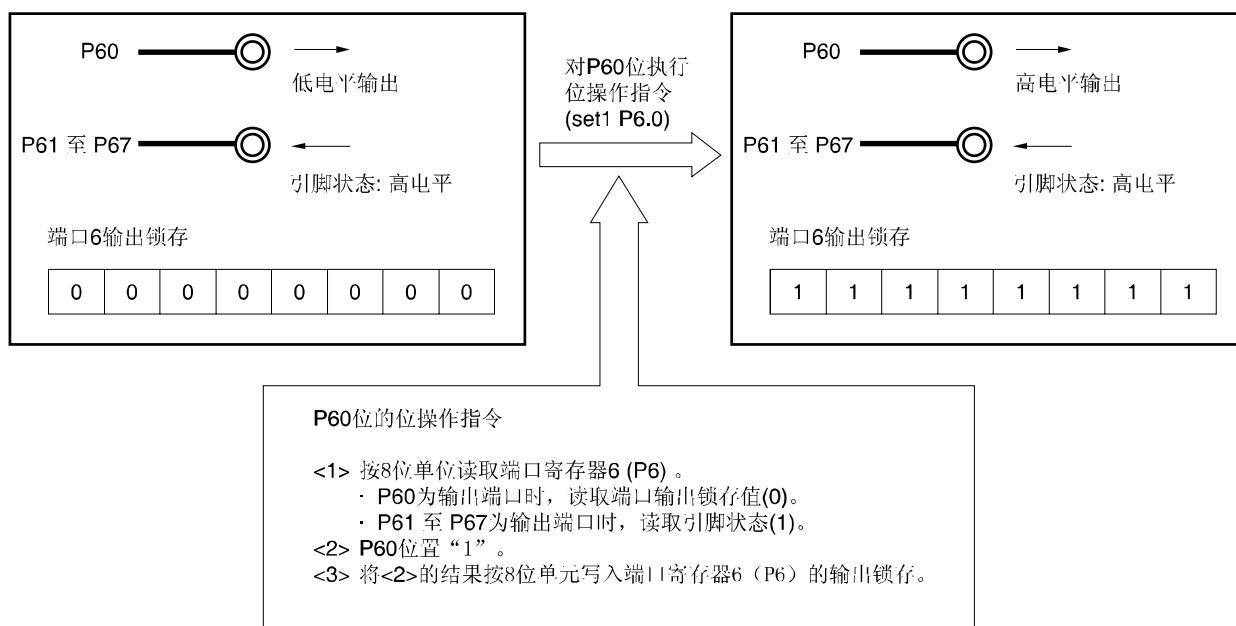
- <1> 按 8 位单位读取 Pn 寄存器。
- <2> 操作目标的 1 位。
- <3> 按 8 位单位写入 Pn 寄存器。

在步骤<1>中，读取输出端口 P60 的输出锁存值的同时，也读取输入端口 P61 至 P67 的引脚状态。若此时 P61 至 P67 的引脚状态是高电平，则读值为 FEH。

通过步骤<2>的操作把值改为 FFH。

通过步骤<3>的操作把 FFH 写入输出锁存器。

图 4-15 1 位操作指令(P60)



**备注** 以下指令为 1 位操作指令。

- MOV1, AND1, OR1, XOR1, SET1, CLR1, NOT1



## 第五章 时钟发生电路

## 5.1 时钟发生电路功能

通过时钟发生电路将产生的时钟提供给 CPU 和外围硬件。

系统时钟和系统振荡电路分类如下：

## (1) 主系统时钟

## &lt;1&gt; X1 振荡电路

将一台谐振器连接到 X1 和 X2 时，该振荡电路产生  $f_x = 1$  至 10 MHz 的时钟。

通过执行 STOP 指令或使用主 OSC 控制寄存器(MOC)，可以停止其振荡。

## &lt;2&gt; 内部高速振荡电路

该振荡电路产生  $f_{IH} = 4$  MHz (典型值)的时钟。复位解除后，CPU 始终使用该内部高速振荡时钟开始操作。通过执行 STOP 指令或使用内部振荡模式寄存器(RCM)，可以停止其振荡。

通过 EXCLK/X2/P122 引脚，可以提供外部主系统时钟( $f_{EXCLK} = 1$  至 10 MHz)。通过执行 STOP 指令或使用 RCM，可以禁止外部主系统时钟输入。

用作主系统时钟时，可以由主时钟模式(MCM)选择高速系统时钟(X1 时钟或外部主系统时钟)或内部高速振荡时钟。

**备注**       $f_x$ :      X1 时钟振荡频率  
                $f_{IH}$ :      内部高速振荡时钟频率  
                $f_{EXCLK}$ : 外部主系统时钟频率

## (2) 内部低速振荡时钟(看门狗定时器时钟)

## • 内部低速振荡电路

该振荡电路产生  $f_{IL} = 240$  kHz(典型值)的时钟。复位解除后，始终使用内部低速振荡时钟开始操作。

通过选项字节设置“使用软件停止内部低速振荡电路”时，可以用内部振荡模式寄存器(RCM)停止振荡。

内部低速振荡时钟不能用作 CPU 时钟。通过内部低速振荡时钟可以操作以下硬件。

- 看门狗定时器
- 8 位定时器 H1(选择  $f_{IL}$ ,  $f_{IL}/2^7$  或  $f_{IL}/2^9$  时)

**备注**       $f_{IL}$ : 内部低速振荡时钟频率

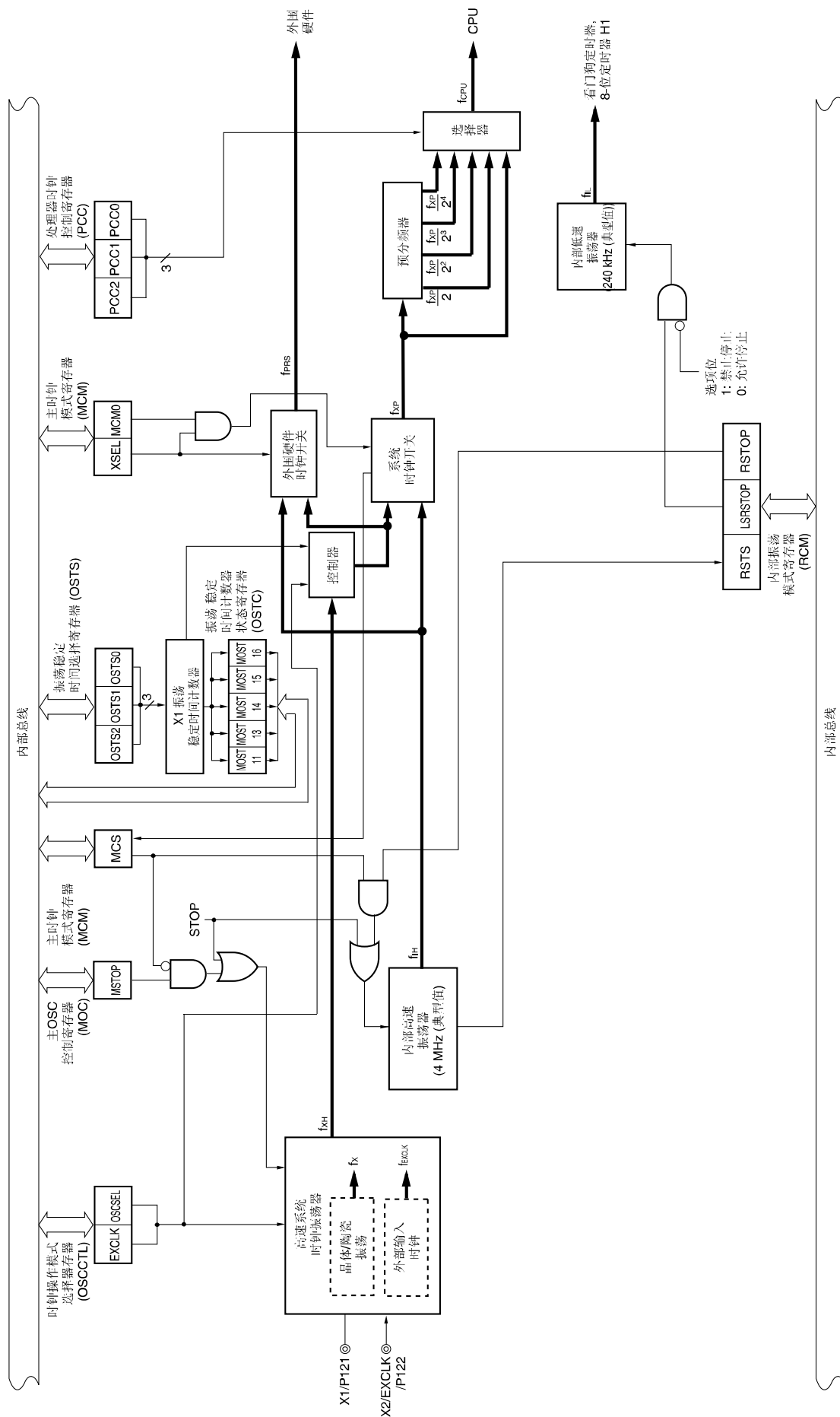
## 5.2 时钟发生电路配置

时钟发生电路包含以下硬件。

表 5-1 时钟发生电路配置

项目	配置
控制寄存器	时钟操作模式选择寄存器(OSCCTL) 处理器时钟控制寄存器(PCC) 内部振荡模式寄存器(RCM) 主 OSC 控制寄存器(MOC) 主时钟模式寄存器(MCM) 振荡稳定时间计数器状态寄存器(OSTC) 振荡稳定时间选择寄存器(OSTS)
振荡电路	X1 振荡电路 内部高速振荡电路 内部低速振荡电路

图 5-1 时钟发生电路框图



备注	fx:	X1 时钟振荡频率
	f <sub>IH</sub> :	内部高速振荡时钟频率
	f <sub>EXCLK</sub> :	外部主系统时钟频率
	f <sub>XH</sub> :	高速系统时钟频率
	f <sub>XP</sub> :	主系统时钟频率
	f <sub>PRS</sub> :	外围硬件时钟频率
	f <sub>CPU</sub> :	CPU 时钟频率
	f <sub>IL</sub> :	内部低速振荡时钟频率

### 5.3 时钟发生电路控制寄存器

通过以下 7 台寄存器控制时钟发生电路。

- 时钟操作模式选择寄存器 (OSCCTL)
- 处理器时钟控制寄存器(PCC)
- 内部振荡模式寄存器(RCM)
- 主 OSC 控制寄存器(MOC)
- 主时钟模式寄存器(MCM)
- 振荡稳定时间计数器状态寄存器(OSTS)
- 振荡稳定时间选择寄存器(OSTS)

(1) 时钟操作模式选择寄存器(OSCCTL)

该寄存器用来选择高速系统时钟操作模式。  
可按 1 位或 8 位存储器操作指令设置 OSCCTL。  
复位信号产生时，该寄存器清为 00H。

图 5-2 时钟操作模式选择寄存器(OSCCTL)格式

地址: FF9FH    复位后: 00H    R/W

符号	<7>	<6>	5	4	3	2	1	0
OSCCTL	EXCLK	OSCSEL	0	0	0	0	0	0

EXCLK	OSCSEL	高速系统时钟引脚操作模式	P121/X1 引脚	P122/X2/EXCLK 引脚
0	0	输入端口模式	输入端口	
0	1	X1 振荡模式	连接晶体/陶瓷谐振器	
1	0	输入端口模式	输入端口	
1	1	外部时钟输入模式	输入端口	外部时钟输入

- 注意事 1. 若要修改 EXCLK 和 OSCSEL，则必须确保主 OSC 控制寄存器(MOC)第 7 位(MSTOP)置“1”(X1 振荡电路停止或禁止使用来自 EXCLK 引脚的外部时钟)。
2. 必须将第 0 位至第 5 位清零。

(2) 处理器时钟控制寄存器(PCC)

该寄存器用来选择 CPU 时钟和分频比。  
可按 1 位或 8 位存储器操作指令设置 PCC。  
复位信号产生时，PCC 为 01H。

图 5-3 处理器时钟控制寄存器(PCC)格式

地址: FFFBH 复位后: 01H R/W

符号	7	6	5	4	3	2	1	0
PCC	0	0	0	0	0	PCC2	PCC1	PCC0

PCC2	PCC1	PCC0	CPU 时钟( $f_{CPU}$ )选择
0	0	0	$f_{XP}$
0	0	1	$f_{XP}/2$ (默认)
0	1	0	$f_{XP}/2^2$
0	1	1	$f_{XP}/2^3$
1	0	0	$f_{XP}/2^4$
其它			禁止设置

- 注意事项 1. 必须将第 3 位至第 7 位清零。  
2. 设置 PCC 分频比时，外围硬件时钟( $f_{PRS}$ )不分频。

备注  $f_{XP}$ : 主系统时钟振荡频率

在 μPD79F7025, 79F7026 微控制器中 fastest 指令执行时间在 2 个 CPU 时钟以内。CPU 时钟  $f_{CPU}$  与最短指令执行时间之间关系如表 5-2 所示。

表 5-2 CPU 时钟与最短指令执行时间之间关系

CPU 时钟( $f_{CPU}$ )	最短指令执行时间: $2/f_{CPU}$	
	主系统时钟	
	高速系统时钟 <sup>注</sup>	内部高速振荡时钟 <sup>注</sup>
	操作频率: 10 MHz	操作频率: 4 MHz (典型值) 操作
$f_{XP}$	0.2 μs	0.5 μs (典型值)
$f_{XP}/2$	0.4 μs	1.0 μs (典型值)
$f_{XP}/2^2$	0.8 μs	2.0 μs (典型值)
$f_{XP}/2^3$	1.6 μs	4.0 μs (典型值)
$f_{XP}/2^4$	3.2 μs	8.0 μs (典型值)

注 主时钟模式寄存器(MCM)用于设置提供给 CPU 时钟的主系统时钟(高速系统时钟/内部高速振荡时钟)(请参阅图 5-3)。

(3) 内部振荡模式寄存器(RCM)

该寄存器用来设置内部振荡电路操作模式。  
可按 1 位或 8 位存储器操作指令设置 RCM。  
复位信号产生时，该寄存器为 80H<sup>注1</sup>。

图 5-4 内部振荡模式寄存器(RCM)格式

地址: FFA0H

复位后: 80H<sup>注1</sup>

R/W<sup>注2</sup>

符号	<7>	6	5	4	3	2	<1>	<0>
RCM	RSTS	0	0	0	0	0	LSRSTOP	RSTOP

RSTS	内部高速振荡电路状态
0	等待内部高速振荡电路精确稳定
1	内部高速振荡电路稳定操作

LSRSTOP	内部低速振荡电路振荡/停止
0	内部低速振荡电路振荡
1	内部低速振荡电路停止

RSTOP	内部高速振荡电路振荡/停止
0	内部高速振荡电路振荡
1	内部高速振荡电路停止

- 注 1. 复位解除后，寄存器值变为 00H，但等到内部高速振荡电路稳定后自动变为 80H。  
2. 第 7 位只读。

注意事项 当 RSTOP 设置为 1 时，必须确保 CPU 时钟使用内部高速振荡时钟以外的时钟进行操作。特别在以下条件下：  
● 当 MCS = 1 时 (CPU 使用高速系统时钟)  
此外，RSTOP 置“1”之前，应停止正在使用内部高速振荡时钟的外围硬件。

**(4) 主 OSC 控制寄存器(MOC)**

该寄存器用来选择高速系统时钟操作模式。

当 CPU 使用高速系统时钟以外的时钟进行操作时，该寄存器用来停止 X1 振荡电路或禁止来自 EXCLK 引脚的外部时钟输入。

可按 1 位或 8 位存储器操作指令设置 MOC。

复位信号产生时，该寄存器设置为 80H。

图 5-5 主 OSC 控制寄存器(MOC)格式

地址: FFA2H 复位后: 80H R/W

符号	<7>						
	6	5	4	3	2	1	0
MOC	MSTOP	0	0	0	0	0	0

MSTOP	高速系统时钟操作控制	
	X1 振荡模式	外部时钟输入模式
0	X1 振荡电路操作	允许来自 EXCLK 引脚的外部时钟
1	X1 振荡电路停止	禁止来自 EXCLK 引脚的外部时钟

**注意事项 1.** 当 RSTOP 设置为 1 时，必须确保 CPU 使用内部高速振荡时钟以外的时钟进行操作。特别在以下条件下：

- 当 MCS = 0 时 (CPU 使用内部高速振荡时钟)

此外，RSTOP 设置为“12”之前，应停止正在使用高速系统时钟的外围硬件。

- 当时钟操作模式选择寄存器(OSCCTL)第 6 位(OSCSEL)为“0”时（输入端口模式），禁止 MSTOP 清零。
- 当外围硬件时钟停止时，不能操作外围硬件。外围硬件时钟停止后，若要恢复外围硬件的操作，则需要外围硬件初始化。



(5) 主时钟模式寄存器(MCM)

该寄存器用来选择提供给 CPU 时钟的主系统时钟和外围硬件时钟的时钟。

可按 1 位或 8 位存储器操作指令设置 MCM。

复位信号产生时，该寄存器清为 00H。

图 5-6 主时钟模式寄存器(MCM)格式

地址：FFA1H 复位后：00H R/W<sup>※</sup>

符号	7	6	5	4	3	<2>	<1>	<0>
MCM	0	0	0	0	0	XSEL	MCS	MCM0

XSEL	MCM0	提供给主系统时钟和外围硬件的时钟选择	
		主系统时钟(f <sub>XP</sub> )	外围硬件时钟(f <sub>PRS</sub> )
0	0	内部高速振荡时钟 (f <sub>IH</sub> )	内部高速振荡时钟 (f <sub>IH</sub> )
0	1		高速系统时钟(f <sub>XH</sub> )
1	0		
1	1		

MCS	主系统时钟状态
0	使用内部高速振荡时钟
1	使用高速系统时钟

注 第 1 位只读。

注意事项 1. 复位解除后，XSEL 只能修改一次。

2. 无论 XSEL 和 MCM0 的设置如何，f<sub>PRS</sub> 除外的时钟提供以下外围功能。

- 看门狗定时器（使用内部低速振荡时钟）
- 选择“f<sub>IL</sub>”，“f<sub>IL</sub>/2”或“f<sub>IL</sub>/2<sup>9</sup>”用作 8 为定时器H1 的计数时钟（使用内部低速振荡时钟）
- 选择外部时钟用作外围硬件的时钟源  
(选择 TM00 外部计数时钟（TI000 引脚有效沿）时，除外）

**(6) 振荡稳定时间计数器状态寄存器(OSTC)**

该寄存器显示 X1 时钟振荡稳定时间计数器计数状态。CPU 时钟使用内部高速振荡时钟开始 X1 时钟振荡时，可以检测出 X1 时钟振荡稳定时间。

可按 1 位或 8 位存储器操作指令设置 OSTC。

复位解除后(通过 RESET 输入、POC、LVI 和 WDT 进行复位)，通过 STOP 指令和 MSTOP(MOC 寄存器第 7 位) = 1，将 OSTC 清为 00H。

图 5-7 振荡稳定时间计数器状态寄存器(OSTS)格式

地址: FFA3H 复位后: 00H R

符号	7	6	5	4	3	2	1	0
OSTC	0	0	0	MOST11	MOST13	MOST14	MOST15	MOST16

MOST11	MOST13	MOST14	MOST15	MOST16	振荡稳定时间状态	
						$f_x = 10 \text{ MHz}$
1	0	0	0	0	$2^{11}/f_x \text{ min.}$	204.8 $\mu\text{s min.}$
1	1	0	0	0	$2^{13}/f_x \text{ min.}$	819.2 $\mu\text{s min.}$
1	1	1	0	0	$2^{14}/f_x \text{ min.}$	1.64 ms min.
1	1	1	1	0	$2^{15}/f_x \text{ min.}$	3.27 ms min.
1	1	1	1	1	$2^{16}/f_x \text{ min.}$	6.55 ms min.

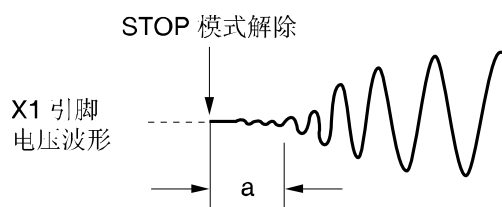
注意事项 1. 经过上述时间后，从 MOST11 开始位逐次置“1”，并一直保持为“1”。

2. 振荡稳定时间计数器只能检测出由 OSTS 设置的振荡稳定时间。内部高速振荡时钟用作 CPU 时钟时，若进入 STOP 模式，解除其模式，则需要按以下方式设置振荡稳定时间。

- 预期 OSTC 振荡稳定时间  $\leq$  通过 OSTS 设置的振荡稳定时间

因此，应注意 STOP 模式解除后的 OSTC，只能达到 OSTS 设置的振荡稳定时间的状态。

3. X1 时钟振荡稳定等待时间不包括时钟振荡状态之前的时间（下图中“a”所表示的部分）。



备注 fx: X1 时钟振荡频率

**(7) 振荡稳定时间选择寄存器(OSTS)**

STOP 模式解除后，该寄存器用来选择 X1 时钟振荡稳定等待时间。

当 CPU 时钟选用 X1 时钟时，STOP 模式解除后，需等待由 OSTS 所设置的时间。

当 CPU 时钟选用内部高速振荡时钟时，STOP 模式解除后，使用 OSTC 确认是否已达到所需的振荡稳定时间。通过 OSTC 设置时间，可检测出振荡稳定时间。

可按 1 位或 8 位存储器操作指令设置 OSTS。

复位信号产生时，OSTS 为 05H。

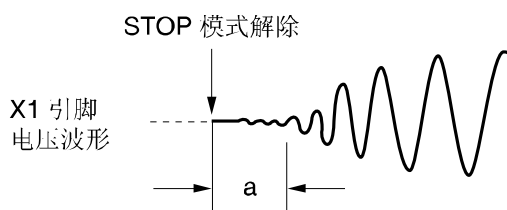
图 5-8 振荡稳定时间选择寄存器(OSTS)格式

地址：FFA4H 复位后：05H R/W

符号	7	6	5	4	3	2	1	0
OSTS	0	0	0	0	0	OSTS2	OSTS1	OSTS0

OSTS2	OSTS1	OSTS0	振荡稳定时间选择	
				$f_x = 10 \text{ MHz}$
0	0	1	$2^{11}/f_x$	204.8 $\mu\text{s}$
0	1	0	$2^{13}/f_x$	819.2 $\mu\text{s}$
0	1	1	$2^{14}/f_x$	1.64 ms
1	0	0	$2^{15}/f_x$	3.27 ms
1	0	1	$2^{16}/f_x$	6.55 ms
其它			禁止设置	

- 注意事项 1. 若 CPU 使用 X1 时钟时，设置 STOP 模式，则需执行 STOP 指令之前设置 OSTS。
2. X1 时钟振荡稳定时间内，禁止改变 OSTS 值。
3. 振荡稳定时间计数器只能检测出由 OSTS 设置的振荡稳定时间。内部高速振荡时钟用作 CPU 时钟时，若进入 STOP 模式，解除其模式，则需按以下方式设置振荡稳定时间。
- 预期 OSTC 振荡稳定时间  $\leq$  通过 OSTS 设置的振荡稳定时间
- 因此，应注意 STOP 模式解除后的 OSTS，只能达到 OSTS 设置的振荡稳定时间的状态。
4. X1 时钟振荡稳定等待时间不包括时钟振荡状态之前的时间（下图中"a"所表示的部分）。



备注 fx: X1 时钟振荡频率

## 5.4 系统时钟振荡电路

### 5.4.1 X1 振荡电路

将 X1 振荡电路连接到 X1 和 X2 引脚的晶体谐振器或陶瓷谐振器(1 至 10 MHz)产生振荡。  
也可输入外部时钟。此时，从 EXCLK 引脚输入时钟信号。

X1 振荡电路的外部电路例如图 5-9 所示。

图 5-9 X1 振荡电路的外部电路示例



**注意事项** 使用 X1 振荡电路时，在图 5-10 所示的虚线框内进行布线，从而避免布线电容的副作用。

- 布线要尽量短。
- 振荡电路接线不与其它信号线交叉。布线应远离高脉冲电流信号线。
- 始终保持振荡电路电容的接地点与 VSS 相同。禁止连接电容的接地点至高电流的接地模式。
- 禁止从振荡电路获取信号。

谐振器错误连接例如图 5-10 所示。

图 5-10 谐振器错误连接示例 (1/2)

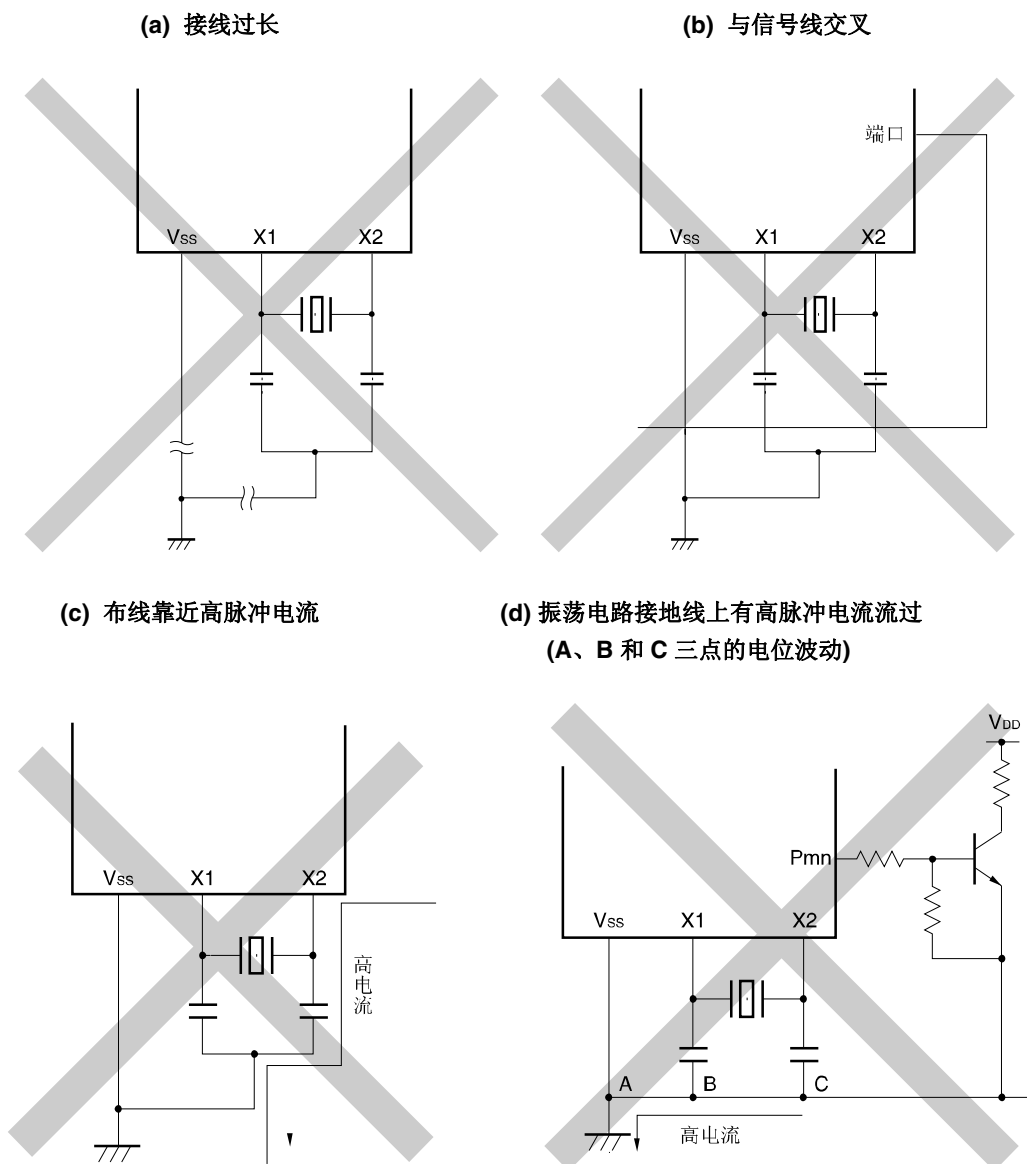
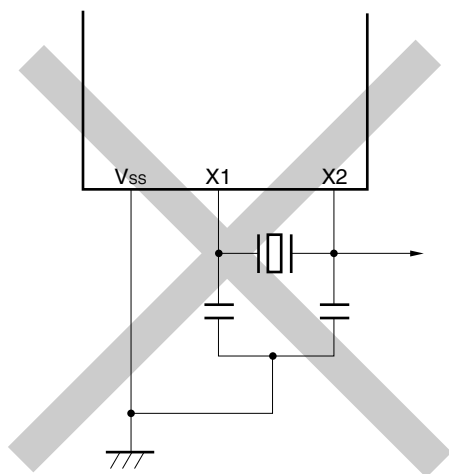


图 5-10 谐振器错误连接示例 (2/2)

(e) 信号获取



#### 5.4.2 内部高速振荡电路

μPD79F7025,79F7026 内置内部高速振荡电路。由内部振荡模式寄存器(RCM)控制振荡。  
复位解除后，内部高速振荡电路自动开始振荡。

#### 5.4.3 内部低速振荡电路

μPD79F7025,79F7026 内置内部低速振荡电路。

内置低速振荡时钟只能用作看门狗定时器和 8 位定时器的 H1 时钟。内部低速振荡时钟不能用作 CPU 时钟。

通过选项字节可以选择“可由软件停止”或“不可停止”。设置为“可由软件停止”时，可以由内部振荡模式寄存器(RCM)控制振荡。

复位解除后,内部低速振荡电路自动开始振荡，若已使用选项字节设置“看门口定时器操作”，则需启动看门狗定时器 (240 kHz(典型值))。

#### 5.4.4 预分频器

CPU 使用主系统时钟时，使用预分频器分频主系统时钟，产生时钟。

## 5.5 时钟发生电路操作

时钟生成器产生以下时钟,并控制 CPU 操作模式,例如,待机模式(请参阅图 5-1)。

- 主系统时钟  $f_{XP}$ 
  - 高速系统时钟  $f_{XH}$ 
    - X1 时钟  $f_X$ 
      - 外部主系统时钟  $f_{EXCLK}$
  - 内部高速振荡时钟  $f_{IH}$
- 内部低速振荡时钟  $f_{IL}$
- CPU 时钟  $f_{CPU}$
- 外围硬件时钟  $f_{PRS}$

在  $\mu$ PD79F7025, 79F7026 微控制器中,复位解除后内部高速振荡电路开始输出时,CPU 开始操作,并具有以下特点。

### (1) 增强安全功能

X1 时钟默认为 CPU 时钟时,若因损坏或连接不良等原因不能操作 X1 时钟时,则复位解除后也不能启动器件。但若 CPU 初始时钟为内部高速振荡时钟时,则复位解除后可以用内部高速振荡时钟启动器件。因此,只需执行最小操作,便可以安全关闭系统。例如,发生故障时,使用软件或执行安全程序,响应复位源。

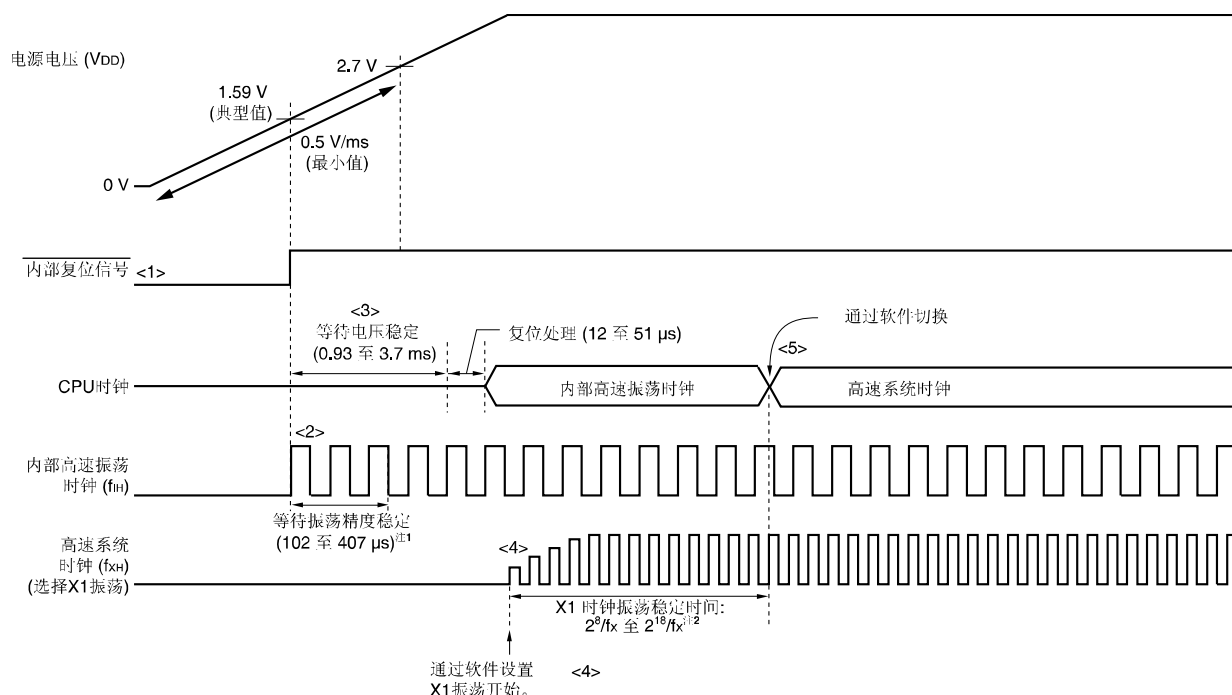
### (2) 性能改善

启动 CPU 无需等到 X1 时钟振荡稳定时间结束,总体性能得以提高。

上电时,时钟发生电路操作如图 5-11 和图 5-12 所示。

图 5-11 上电时的时钟发生电路操作

(LVI 默认启动功能为停止模式 (选项字节: LVISTART = 0))



- <1> 上电时，通过上电清除(POC)电路产生内部复位信号。
- <2> 供电电压超过 1.59 V(典型值)时，复位解除，内部高速振荡电路自动开始振荡。
- <3> 电源电压攀升速率为 0.5V/ms(最小值)时，复位解除并且等到电源和稳压器的电压稳定时间结束后，CPU 开始启动内部高速振荡时钟，然后执行复位处理。
- <4> 通过软件设置 X1 时钟开始振荡。(请参阅 5.6.1 高速系统时钟控制示例之(1))。
- <5> CPU 时钟切换到 X1 时钟时，等到时钟振荡稳定后，通过软件设置切换(请参阅 5.6.1 高速系统时钟控制示例之(3))。

- 注 1. 内部电压稳定时间包括内部高速振荡时钟的振荡精确稳定时间。
2. 复位解除（如上图所示）或 CPU 正在执行内部高速振荡时钟过程中解除 STOP 模式时，使用振荡稳定事件计数器的状态寄存器(OSTC)确认 X1 时钟的振荡稳定时间。若 CPU 执行高速系统时钟(X1 振荡)，则通过振荡稳定时间选择寄存器(OSTS)的设置来解除 STOP 模式后的振荡稳定时间。



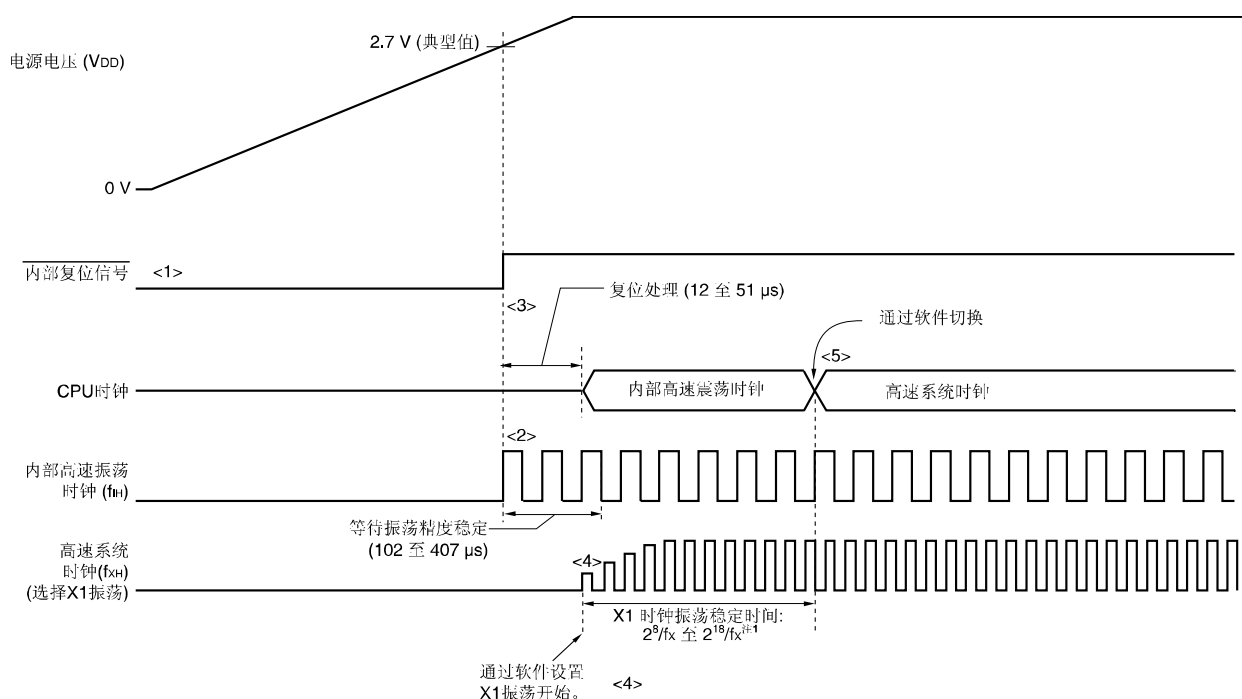
**注意事项 1.** 启动电压达到 2.7V 之前, 若电压攀升速率低于 0.5V/ms(最小值)时, 则输入低电平到  $\overline{\text{RESET}}$  引脚直至电压达到 2.7V 为止, 或通过选项字节(LVISTART = 1)设置 LVI 默认启动功能(请参阅图 5-12)。输入低电平至  $\overline{\text{RESET}}$  引脚直至电压达到 2.7V 时, 通过  $\overline{\text{RESET}}$  引脚解除复位后, CPU 的操作与图 5-11 的<2>以下时序相同。

**2.** 使用 EXCLK 引脚的外部时钟输入时, 无需等到振荡稳定时间结束。

**备注 1.** 在  $V_{DD} \leq 2.7V$  状态下开始操作, 因此, 建议将 LVI 默认开始功能设置为 ON。

**2.** 微控制器运行时, 通过软件设置可以停止没有用作 CPU 时钟的时钟。通过执行 STOP 指令, 可以停止内部高速振荡时钟和高速系统时钟 (请参阅 5.6.1 高速系统时钟控制示例之(4) 和 5.6.2 内部高速振荡时钟控制示例之(3))。

图 5-12 上电时的时钟发生电路操作  
(LVI 默认启动功能为启动模式 (选项字节: LVISTART = 1))



<1> 上电时, 通过上电清除(POC)电路产生内部复位信号。

<2> 供电电压超过 2.7 V(典型值)时, 复位解除, 内部高速振荡电路自动开始振荡。

<3> 复位解除并执行复位处理后, CPU 开始执行内部高速振荡时钟。

<4> 通过软件设置 X1 时钟开始振荡(请参阅 5.6.1 高速系统时钟控制示例之(1))。

<5> CPU 时钟切换到 X1 时钟时, 等到时钟振荡稳定后, 通过软件设置切换(请参阅 5.6.1 高速系统时钟控制示例之(3))。

**注** 复位解除（如上图所示）或 CPU 正在执行内部高速振荡时钟过程中解除 STOP 模式时，使用振荡稳定事件计数器的状态寄存器(OSTC)确认 X1 时钟的振荡稳定时间。若 CPU 执行高速系统时钟(X1 振荡)，则通过振荡稳定时间选择寄存器(OSTS)的设置来解除 STOP 模式后的振荡稳定时间。

**注意事项 1.** 电源电压达到 1.59V(典型值)后，所需电压振荡稳定时间为 0.93 至 3.7ms。若在电压稳定等待时间内电源电压从 1.59V(典型值)攀升到 2.7V(典型值)，则在复位处理之前自动生成电源稳定等待时间。

**2.** 使用 EXCLK 引脚的外部时钟输入时，无需等到振荡稳定时间结束。

**备注 1.** 在  $V_{DD} \leq 2.7V$  状态下开始操作，因此，建议将 LVI 默认开始功能设置为 ON。

**2.** 微控制器运行时，通过软件设置可以停止没有用作 CPU 时钟的时钟。通过执行 STOP 指令，可以停止内部高速振荡时钟和高速系统时钟（请参阅 5.6.1 高速系统时钟控制示例之(4) 和 5.6.2 内部高速振荡时钟控制示例之(3)）。

## 5.6 时钟控制

### 5.6.1 高速系统时钟控制示例

提供以下两种高速系统时钟。

- X1 时钟：晶体/陶瓷谐振器连接到 X1 和 X2 引脚。
- 外部主系统时钟：外部时钟输入到 EXCLK 引脚。

不使用高速系统时钟时，X1/P121 和 X2/EXCLK/P122 引脚可用作输入端口引脚。

**注意事项** 复位解除后，X1/P121 和 X2/EXCLK/P122 引脚为输入端口模式。

在下列情况时的设置步骤示例，如下所述。

- (1) X1 时钟振荡
- (2) 使用外部主系统时钟
- (3) 高速系统时钟用作 CPU 时钟和外围软件时钟
- (4) 高速系统时钟停止

**(1) X1 时钟振荡时的设置步骤示例**

<1> 设置 P121/X1 和 P122/X2/EXCLK 引脚，选择 X1 时钟或外部时钟(OSCCTL 寄存器)

当 EXCLK 清零和 OSCSEL 置“1”时，从端口模式切换到 X1 振荡模式。

EXCLK	OSCSEL	高速系统时钟引脚操作模式	P121/X1 引脚	P122/X2/EXCLK 引脚
0	1	X1 振荡模式	连接晶体/陶瓷谐振器	

<2> 控制 X1 时钟振荡(MOC 寄存器)

若 MSTOP 清零，则 X1 振荡电路开始振荡。

<3> 等待 X1 时钟振荡稳定

检测 OSTC 寄存器并等待所需时间。

在等待时间内，可以使用内部高速振荡时钟执行其它软件处理。

**注意事项 1.** 在 X1 时钟运行时，禁止改变 EXCLK 和 OSCSEL 的值。

**2.** 电源电压达到时钟所需的工作电压后，设置 X1 时钟(请参阅第二十章 电特性)。

**(2) 使用外部主系统时钟时的设置步骤示例**

<1> 设置 P121/X1 和 P122/X2/EXCLK 引脚，选择操作模式(OSCCTL 寄存器)

当 EXCLK 和 OSCSEL 置“1”时，从端口模式切换到外部时钟输入模式。

EXCLK	OSCSEL	高速系统时钟引脚的操作模式	P121/X1 引脚	P122/X2/EXCLK 引脚
1	1	外部时钟输入模式	输入端口	外部时钟输入

<2> 控制外部主系统时钟输入(MOC 寄存器)

MSTOP 清零时，允许外部指系统时钟输入。

**注意事项 1.** 在外部主系统时钟运行时，禁止改变 EXCLK 和 OSCSEL 的值。

**2.** 电源电压达到时钟所需的工作电压后，设置外部主系统时钟(请参阅第二十章 电特性)。

**(3) 高速系统时钟用作 CPU 时钟和外围软件时钟时的设置步骤示例**

<1> 设置高速系统时钟振荡<sup>※</sup>

(请参阅 5.6.1 (1) X1 时钟振荡时的设置步骤示例 和 (2) 使用外部主系统时钟时的设置步骤示例。)

**注** 高速系统时钟运行时,不需置“1”。

## &lt;2&gt; 设置高速系统时钟为主系统时钟(MCM 寄存器)

XSEL 和 MCM0 置“1”时，高速系统时钟用作主系统时钟和外部硬件时钟。

XSEL	MCM0	选择主系统时钟和外围硬件时钟	
		主系统时钟 (f <sub>XP</sub> )	外围硬件时钟(f <sub>PRS</sub> )
1	1	高速系统时钟 (f <sub>XH</sub> )	高速系统时钟 (f <sub>XH</sub> )

**注意事项** 主系统时钟选用高速系统时钟时，只有高速系统时钟可设置为外部硬件时钟。

## &lt;3&gt; 将主系统时钟设置为 CPU 时钟并选择分频比(PCC 寄存器)

主系统时钟提供给 CPU。使用 PCC0、PCC1 和 PCC2，选择 CPU 时钟分频比。

PCC2	PCC1	PCC0	CPU 时钟(f <sub>CPU</sub> )选择
0	0	0	f <sub>XP</sub>
0	0	1	f <sub>XP</sub> /2 (默认)
0	1	0	f <sub>XP</sub> /2 <sup>2</sup>
0	1	1	f <sub>XP</sub> /2 <sup>3</sup>
1	0	0	f <sub>XP</sub> /2 <sup>4</sup>
其它			禁止设置

## (4) 停止高速系统时钟时的设置步骤示例

可以使用以下两种方法，停止高速系统时钟。

- 执行 STOP 指令，停止 X1 振荡（若使用外部时钟，则禁止时钟输入）。
- MSTOP 置“1”，停止 X1 振荡（若使用外部时钟，则禁止时钟输入）。

## (a) 执行 STOP 指令

## &lt;1&gt; 设置外围硬件停止

停止不能在 STOP 模式下使用的外围硬件（有关停止不能在 STIO 模式下使用的外围硬件，请参阅第十一章 待机功能）

## &lt;2&gt; 待机解除后，设置 X1 时钟振荡稳定时间。

CPU 使用 X1 时钟时，执行 STOP 指令之前设置 OSTS 寄存器的值。

## &lt;3&gt; 执行 STOP 指令

执行 STOP 指令时，设置 STOP 模式并停止 X1 振荡（禁止外部时钟输入）。

(b) 通过 **MSTOP** 置“1”停止 **X1** 振荡(禁止外部时钟输入)。

&lt;1&gt; 确认 CPU 时钟状态(PCC 和 MCM 寄存器)

通过 **CLS** 和 **MCS** 确认 CPU 使用高速系统时钟以外的时钟。**CLS** = 0 和 **MCS** = 1 时, 高速系统时钟提供给 CPU, 因此, CPU 时钟应使用高速系统时钟以外的时钟。

MCS	CPU 时钟状态
0	内部高速振荡时钟
1	高速系统时钟

&lt;2&gt; 停止高速系统时钟(MOC 寄存器)

**MSTOP** 置“1”时, 停止 **X1** 振荡(禁止外部时钟输入)。**注意事项** **MSTOP** 置“1”时, 确保 **MCS** = 0 或 **CLS** = 1。此外, 应停止正在使用高速系统时钟的外围硬件。

## 5.6.2 内部高速振荡时钟控制示例

在下列情况时的时钟设置步骤示例, 如下所述。

(1) 内部高速振荡时钟重新振荡。

(2) 内部高速振荡时钟用作 CPU 时钟时, 内部高速振荡时钟或高速系统时钟用作外围硬件时钟。

(3) 停止内部高速系统时钟

(1) 内部高速振荡时钟重新振荡时的设置步骤示例<sup>注1</sup>

&lt;1&gt; 重新启动内部高速振荡时钟振荡的设置。(RCM 寄存器)

**RSTOP** 清零时, 内部高速振荡时钟开始运行。

&lt;2&gt; 等待内部高速振荡时钟的振荡精确稳定时间(RCM 寄存器)

等到 **RSTS** 置“1”<sup>注2</sup>。**注 1.** 复位解除后, 内部高速振荡电路自动开始振荡, 内部高速振荡时钟选作 CPU 时钟。**2.** 若 CPU 时钟和外围硬件时钟不需要精确时间, 则可省略等待时间。

(2) 内部高速振荡时钟用作 CPU 时钟和内部高速振荡时钟或高速系统时钟用作外围硬件时钟时的设置步骤示例。

<1> • 重新启动内部高速振荡时钟振荡<sup>注</sup>。

(请参阅 5.6.2 (1) 内部高速振荡时钟重新振荡时的设置步骤示例)。

• 高速系统时钟振荡<sup>注</sup>

(高速系统时钟用作外围硬件时钟时, 应进行此设置)(请参阅 5.6.1 (1) X1 时钟振荡时的设置步骤示例 和 (2) 使用外部主系统时钟时的设置步骤示例。)

注 内部高速振荡时钟或高速系统时钟已经运行时,不需要置“1”。

<2> 提供给主系统时钟和外围硬件时钟的时钟选择(MCM 寄存器)

通过 XSEL 和 MCM0 设置主系统时钟和外围硬件时钟。

XSEL	MCM0	选择主系统时钟和外围硬件时钟	
		主系统时钟 (f <sub>XP</sub> )	外围硬件时钟(f <sub>PRS</sub> )
0	0	内部高速振荡时钟(f <sub>IH</sub> )	内部高速振荡时钟(f <sub>IH</sub> )
0	1		
1	0		高速系统时钟 (f <sub>XH</sub> )

<3> 选择 CPU 时钟分频比(PCC 寄存器)

主系统时钟提供给 CPU。使用 PCC0、PCC1 和 PCC2, 选择 CPU 时钟分频比。

PCC2	PCC1	PCC0	CPU 时钟(f <sub>CPU</sub> )选择
0	0	0	f <sub>XP</sub>
0	0	1	f <sub>XP</sub> /2 (默认)
0	1	0	f <sub>XP</sub> /2 <sup>2</sup>
0	1	1	f <sub>XP</sub> /2 <sup>3</sup>
1	0	0	f <sub>XP</sub> /2 <sup>4</sup>
其它			禁止设置

**(3) 停止内部高速振荡时钟时的设置步骤示例**

可以通过以下两种方法，停止内部高速振荡时钟。

- 执行 STOP 指令，设置 STOP 模式。
- RSTOP 置“1”，停止内部高速振荡时钟。

**(a) 执行 STOP 指令****<1> 设置外围硬件**

停止不能在 STOP 模式下使用的外围硬件（有关停止不能在 STIO 模式下使用的外围硬件，请参阅**第十一章 待机功能**）

**<2> 待机解除后，设置 X1 时钟振荡稳定时间。**

CPU 使用 X1 时钟时，执行 STOP 指令之前设置 OSTS 寄存器的值。STOP 模式解除后，立即操作 CPU 时，MCM0 清零，CPU 时钟切换到内部高速振荡时钟，并确认 RSTS 置“1”。

**<3> 执行 STOP 指令**

执行 STOP 指令时，设置 STOP 模式并停止内部高速振荡时钟。

**(b) 通过 RSTOP 置“1”，停止内部高速振荡时钟****<1> 确认 CPU 时钟状态(PCC 和 MCM 寄存器)**

通过 CLS 和 MCS 来确认 CPU 使用高速系统时钟以外的时钟。

CLS = 0 和 MCS = 0 时，内部高速振荡时钟提供给 CPU，因此，CPU 时钟应使用内部高速振荡时钟以外的时钟。

MCS	CPU 时钟状态
0	内部高速振荡时钟
1	高速系统时钟

**<2> 停止内部高速振荡时钟(RCM 寄存器)**

RSTOP 置“1”时，内部高速振荡时钟停止运行。

**注意事项** RSTOP 置“1”时，确保 MCS = 1 或 CLS = 1。此外，停止正在使用内部高速振荡时钟的外围硬件。

### 5.6.3 内部低速振荡时钟控制示例

内部低速振荡时钟不能用作 CPU 时钟。

该时钟只能操作以下外围硬件。

- 看门狗定时器
- 8 位定时器 H1 (f<sub>IL</sub> 选作计数时钟)

此外，可以通过选项字节选择以下操作模式。

- 禁止停止内部低速振荡电路。
- 禁止使用软件停止内部振荡电路不能通过软件。

复位解除后，内部低速振荡电路自动开始振荡，若使用选项字节已设置“看门狗定时器操作”，则启动看门狗定时器 (240 kHz(典型值))。

#### (1) 停止内部低速振荡时钟时的设置步骤示例

<1> LSRSTOP 置“1”(RCM 寄存器)

LSRSTOP 置“1”时，内部低速振荡时钟停止运行。

#### (2) 内部低速振荡时钟重新振荡时的设置步骤示例

<1> LSRSTOP 清零(RCM 寄存器)

LSRSTOP 清零时，内部低速振荡时钟重新开始振荡。

**注意事项** 若通过选项字节选择“禁止停止内部低速振荡”，则不能控制内部低速振荡时钟振荡。



## 5.6.4 CPU 和外围硬件所采用时钟

下表给出提供给 CPU 和外围硬件时钟之间关系和寄存器设置。

表 5-3 提供给 CPU 和外围硬件时钟和寄存器设置

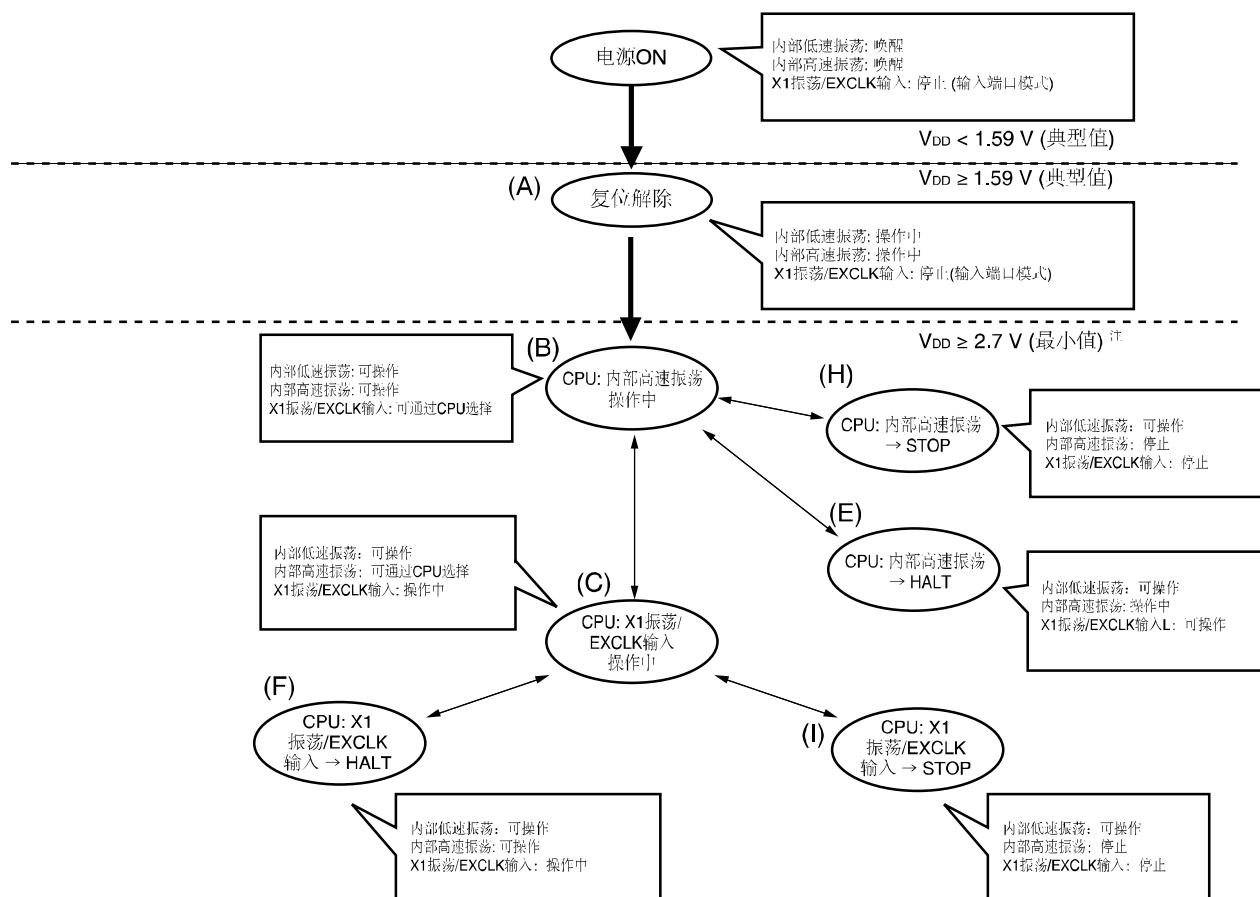
提供时钟		XSEL	MCM0	EXCLK
提供 CPU 时钟	提供外围硬件时钟			
内部高速振荡时钟		0	×	×
内部高速振荡时钟	X1 时钟	1	0	0
	外部主系统时钟	1	0	1
X1 时钟		1	1	0
外部主系统时钟		1	1	1

**备注**     XSEL: 主时钟模式寄存器(MCM)第 2 位  
              MCM0: MCM 第 0 位  
              EXCLK: 时钟操作模式选择寄存器(OSCCTL)第 7 位  
              ×: 忽略

### 5.6.5 CPU 时钟状态转换图

图 5-13 给出本产品 CPU 时钟状态转换图

图 5-13 CPU 时钟状态转换图(已设置停止 LVI 默认启动模式功能  
(选项字节: LVISTART = 0))



注 LVI 默认开始生效。

**注意事项** 允许设置 LVI 默认启动功能(选项字节:LVISTART = 1)时, 上电后, 若电源电压超过 2.7V(典型值), 则 CPU 时钟状态切换为上图所示的(A), 并在复位处理后切换到(B) (12 至 51μs)。

CPU 时钟切换过程和 SFR 寄存器设置示例如表 5-4 所示。

表 5-4 CPU 时钟切换和 SFR 寄存器设置示例 (1/2)

(1) 复位解除(A)后, CPU 使用内部高速振荡时钟(B)。

状态转换	SFR 寄存器设置
(A) → (B)	无需设置 SFR 寄存器 (复位解除后默认状态)

(2) 复位解除(A)后, CPU 使用高速系统时钟(C)。

(复位解除后, CPU 立即执行内部高速振荡时钟(B))。

(SFR 寄存器的设置序列) →

(SFR 寄存器的设置标志)	EXCLK	OSCSEL	MSTOP	OSTC 寄存器	XSEL	MCM0
状态转换						
(A) → (B) → (C) (X1 时钟)	0	1	0	必须检测。	1	1
(A) → (B) → (C) (外部主系统时钟)	1	1	0	不必检测。	1	1

注意事项 电源电压达到时钟所需的工作电压后, 设置时钟 (请参阅第二十章 电特性)。

(3) CPU 时钟从内部高速振荡时钟(B)切换到高速系统时钟(C)

(SFR 寄存器的设置序列) →

(SFR 寄存器的设置标志)	EXCLK	OSCSEL	MSTOP	OSTC 寄存器	XSEL <sup>※</sup>	MCM0
状态转换						
(B) → (C) (X1 时钟)	0	1	0	必须检测	1	1
(B) → (C) (外部主系统时钟)	1	1	0	不必检测	1	1

若已设置这些寄存器,  
则不需要。

若 CPU 正在执行高速系  
统时钟, 则不需要。

注 复位解除后, 该标志值只能修改一次。若已设置该项, 则无需再设置。

注意事项 电源电压达到时钟所需的工作电压后, 设置时钟(请参阅第二十章 电特性)。

备注 1. 表 5-4 中的(A)至(I)对应图 5-13 的(A)至(I)。

2. EXCLK, OSCSEL: 时钟操作模式选择寄存器(OSCCTL)第 7 位和第 6 位

MSTOP: 主 OSC 控制寄存器(MOC)第 7 位

XSEL, MCM0: 主时钟模式寄存器(MCM)第 2 位和第 0 位

表 5-4 CPU 时钟切换和 SFR 寄存器设置示例 (2/2)

(4) CPU 时钟从高速系统时钟(C)切换到内部高速振荡时钟(B)

(SFR 寄存器的设置序列) →			
(SFR 寄存器的设置标志)	RSTOP	RSTS	MCM0
状态转换			
(C) → (B)	0	确认该标志为“1”。	0

若 CPU 执行内部高速振荡时钟,则不需要。

- (5) ●当 CPU 正在执行内部高速振荡时钟(B)时, 设置 HALT 模式(E)。  
●当 CPU 正在执行高速系统时钟(C)时, 设置 HALT 模式(F)。

状态转换	设置
(B) → (E) (C) → (F)	执行 HALT 指令

- (6) ●当 CPU 正在执行内部高速振荡时钟(B)时, 设置 STOP 模式(H)。  
●当 CPU 正在执行高速系统时钟(C)时, 设置 STOP 模式(I)。

(设置序列) →		
状态转换	设置	
(B) → (H) (C) → (I)	禁止操作 STOP 模式, 停止外围功能	执行 STOP 指令

备注 1. 表 5-4 中的(A)至(I)对应图 5-13 的(A)至(I)。  
2. MCM0: 主时钟模式寄存器(MCM)第 0 位  
RSTS, RSTOP: 内部振荡模式寄存器(RCM)第 7 位和第 0 位

5.6.6 CPU 时钟的切换前条件和切换后处理

CPU 时钟切换的前条件和其换后处理如下所示。

表 5-5 CPU 时钟切换

CPU 时钟		切换前条件	切换后处理
切换前	切换后		
内部高速振荡时钟	X1 时钟	X1 振荡稳定 • MSTOP = 0, OSCSEL = 1, EXCLK = 0 • 振荡稳定结束后	允许停止内部高速振荡电路(RSTOP = 1)。
	外部主系统时钟	允许从 EXCLK 引脚的外部时钟输入 • MSTOP = 0, OSCSEL = 1, EXCLK = 1	允许停止内部高速振荡电路(RSTOP = 1)。
X1 时钟	内部高速振荡时钟	内部高速振荡电路振荡 • RSTOP = 0	可以停止 X1 振荡(MSTOP = 1)。
外部主系统时钟			禁止外部主系统时钟输入(MSTOP = 1)。

5.6.7 主系统时钟切换所需时间

通过设置处理器时钟控制寄存器(PCC)第 0 位至第 2 位(PCC0 至 PCC2)，可以切换主系统时钟的分频率。  
重写 PCC 后，不能立即执行实际切换操作；切换前时钟将继续执行几个时钟(请参阅表 5-6)。

表 5-6 主系统时钟分频比切换所需时间

切换前设定值			切换后设定值														
PCC2	PCC1	PCC0	PCC2	PCC1	PCC0	PCC2	PCC1	PCC0	PCC2	PCC1	PCC0	PCC2	PCC1	PCC0	PCC2	PCC1	PCC0
			0	0	0	0	0	1	0	1	0	0	1	1	1	0	0
0	0	0				16 个时钟			16 个时钟			16 个时钟			16 个时钟		
0	0	1				8 个时钟			8 个时钟			8 个时钟			8 个时钟		
0	1	0	4 个时钟			4 个时钟			4 个时钟			4 个时钟			4 个时钟		
0	1	1	2 个时钟			2 个时钟			2 个时钟			2 个时钟			2 个时钟		
1	0	0	1 个时钟			1 个时钟			1 个时钟			1 个时钟			1 个时钟		

备注 表 5-6 列出的时钟数为切换前 CPU 时钟数。

可以通过设置主时钟模式寄存器(MCM)第 0 位(MCM0)，切换主系统时钟（在内部高速振荡时钟和高速系统时钟之间）。  
重写 MCM0 后，不能立即执行实际切换操作；切换前时钟将继续执行几个时钟(请参阅表 5-7)。  
可以通过 MCM 第 1 位确定 CPU 是否执行内部高速振荡时钟或高速系统时钟。

表 5-7 主系统时钟切换所需的最长时间

切换前设定值	切换后设定值	
MCM0	MCM0	
	0	1
0	$1 + 2f_{\text{IH}}/f_{\text{XH}}$ 时钟	$1 + 2f_{\text{IH}}/f_{\text{XH}}$ 时钟
1		$1 + 2f_{\text{XH}}/f_{\text{IH}}$ 时钟

注意事项 内部高速振荡时钟切换到高速系统时钟时，MCM 第 2 位必须预先置“1”。复位解除后，该 XSEL 值只能修改一次。

- 备注 1. 表 5-7 列出的时钟数为切换前主系统时钟数。  
2. 通过舍去小数用整数计算表 5-7 的时钟数。

示例 主系统时钟从内部高速振荡时钟切换到高速系统时钟(@振荡频率  $f_{\text{IH}} = 8 \text{ MHz}$ ,  $f_{\text{XH}} = 10 \text{ MHz}$ )  
 $1 + 2f_{\text{IH}}/f_{\text{XH}} = 1 + 2 \times 8/10 = 1 + 2 \times 0.8 = 1 + 1.6 = 2.6 \rightarrow 2$  个时钟

5.6.8 时钟振荡停止前条件

以下列出停止时钟振荡的寄存器标志设置（禁止外部时钟输入）和时钟振荡停止前条件。

表 5-8 时钟振荡停止前条件和标志设置

时钟	时钟振荡停止前条件 (禁止外部时钟输入)	SFR 寄存器标志设置
内部高速振荡时钟	MCS = 1 (CPU 执行高速系统时钟)	RSTOP = 1
X1 时钟	MCS = 0 (CPU 执行内部高速振荡时钟)	MSTOP = 1
外部主系统时钟		

5.6.9 外围硬件和源时钟

以下列出 μPD79F7025, 79F7026 微控制器中所包括的外围硬件和源时钟。

表 5-9 外围硬件和源时钟

S 源时钟		外围硬件时钟(f <sub>PRS</sub> )	内部低速振荡时钟(f <sub>IL</sub> )	外围硬件引脚的外部时钟
外围硬件				
16 位定时器/事件计数器 00		Y	N	Y (TI000 pin) <sup>※</sup>
8 位定时器/事件计数器 00	51	Y	N	Y (TI51 pin) <sup>※</sup>
8 位定时器	H0	Y	N	N
	H1	Y	Y	N
看门狗定时器		N	Y	N

注 STOP 模式下，禁止通过外围硬件引脚的外部时钟启动外围硬件操作。

备注 Y:可选；N:不可选。

## 第六章 16 位定时器/事件计数器 00

### 6.1 16 位定时器/事件计数器 00 功能

16 位定时器/事件计数器 00 具有以下功能。

**(1) 间隔定时器**

通过预置时间间隔产生中断请求。

**(2) 方波输出**

可以输出任意频率的方波。

**(3) 外部事件计数器**

可以测量外部输入信号的脉冲数。

**(4) 单触发脉冲输出**

可以输出任意脉冲宽度的单脉冲。

**(5) PPG 输出**

可以输出任意频率和输出脉冲宽度的方波。

**(6) 脉冲宽度测量**

可以测量外部输入信号的脉冲宽度。



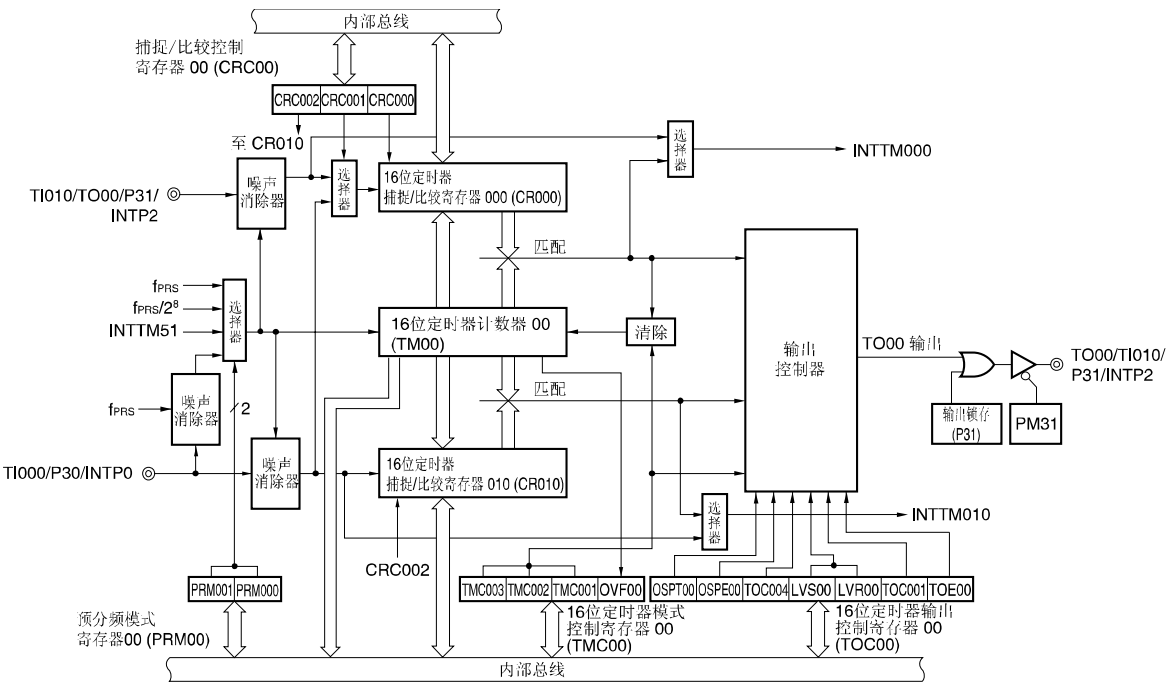
6.2 16 位定时器/事件计数器 00 配置

16 位定时器/事件计数器 00 包括以下硬件。

表 6-1 16 位定时器/事件计数器 00 配置

项目	配置
定时器/计数器	16 位定时器/计数器 00 (TM00)
寄存器	16 位定时器捕捉/比较寄存器 000, 010 (CR000, CR010)
定时器输入	TI000, TI010
定时器输出	TO00, 输出控制器
控制寄存器	16 位定时器模式控制寄存器 00 (TMC00) 16 位定时器捕捉/比较控制寄存器 00 (CRC00) 16 位定时器输出控制寄存器 00 (TOC00) 预分频模式寄存器 00 (PRM00) 端口模式寄存器 3 (PM3) 端口寄存器 3 (P3)

图 6-1 16 位定时器/事件计数器 00 框图



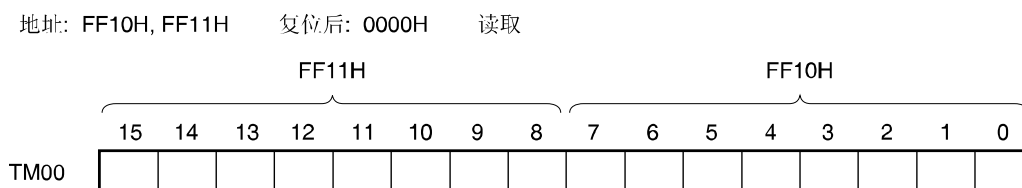
- 注意事项 1.** P34 引脚不能同时使用 TI010 有效沿和定时器输出(TO00)。只能选择其中一项功能。
- 2.** 若 16 位定时器模式控制寄存器 00(TMC00)第 3 位和第 2 位(TMC003 和 TMC002)清零(00)时段与输入捕捉触发输入相冲突, 则捕捉数据将变化不定。
- 3.** 将捕捉模式切换到比较模式时, 先将 TMC003 和 TMC002 位清为 00, 然后切换设置。  
在器件复位前, 捕捉值保存在 CR000 中。若模式已切换到比较模式, 则需设置比较值。

#### (1) 16 位定时器/计数器 00 (TM00)

TM00 是 16 位只读寄存器, 用于脉冲计数。

计数器随计数时钟的上升沿同步递增。

图 6-2 16 位定时器计数器 00(TM00)格式



16 位定时器模式控制寄存器 00(TMC00)第 3 位和第 2 位没有清为 00 时, 可以通过读取 TM00 来获取计数值。若 TMC003 和 TMC002 = 00, 则 TM00 读取值为 0000H。

在以下情况下, 计算值为 0000H。

- 复位信号产生
- TMC003 和 TMC002 清为 00
- TI000 引脚输入有效沿进入清零启动模式时, TI000 引脚输入有效沿
- TM00 和 CR00 相等进入清零启动模式时, TM00 和 CR00 相等
- 单脉冲输出模式下 OSPT00 置“1”或 TI000 引脚输入有效沿

**注意事项** 即使已读取 TM00, 也不能通过 CR010 捕捉到该值。

**(2) 16 位定时器捕捉/比较寄存器 000(CR000), 16 位定时器捕捉/比较寄存器 010(CR010)**

CR000 和 CR010 是 16 位寄存器，通过 CRC00 选择捕捉功能或比较功能。

当定时器停止(TMC003 和 TMC002 = 00)时，重写为 CR000 值。

若已按指定方式设置值，则在操作期间可以重写 CR010 值。请详阅 6.5.1 TM00 操作期间重写 CR010。

可按 16 位单位读取或写入。

复位信号产生后，这些寄存器清为 00H。

**图 6-3 16 位定时器捕捉/比较寄存器 000(CR000)格式**

**(i) CR000 用作比较寄存器**

CR000 设定值不断与 TM00 计数值进行比较，如果两者匹配就会生成中断请求信号(INTTM000)。该值将一直保存到 CR000 被重写。

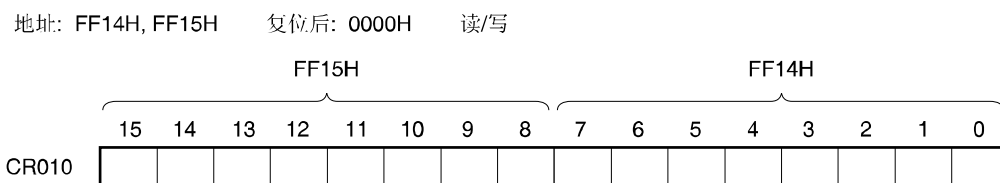
**注意事项** CR000 为比较模式时，即使输入捕捉触发，也不能执行捕捉操作。

**(ii) CR000 用作捕捉寄存器**

输入捕捉触发时，TM00 计数值被捕捉到 CR000。

用作捕捉触发，可以通过使用 CRC00 和 PRM00 选择 TI000 引脚的反向沿或 TI010 引脚的有效沿。

图 6-4 16 位定时器捕捉/比较寄存器 010(CR010)格式

**(i) CR010 用作比较寄存器**

CR010 设定值不断与 TM00 计数值进行比较, 如果两者匹配就会生成中断请求信号(INTTM010)。

**注意事项** CR010 为比较模式时, 即使输入捕捉触发, 也不执行捕捉操作。

**(ii) CR010 用作捕捉寄存器**

输入捕捉触发时, TM00 计数值被捕捉到 CR010。

可以用作捕捉触发, 选择 TI000 引脚的有效沿。通过 PRM00 设置 TI000 引脚有效沿。

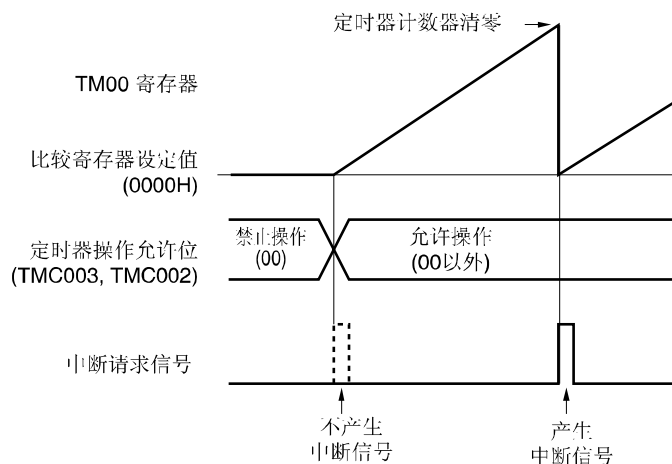
**(iii) CR000 或 CR010 用作比较寄存器时, 设置范围。**

CR000 或 CR010 用作比较寄存器时, 将其设置如下。

操作	CR000寄存器设置范围	CR010寄存器设置范围
用作间隔定时器	0000H < N ≤ FFFFH	0000H <sup>≠</sup> ≤ M ≤ FFFFH
用作方波		一般不使用此设置。屏蔽匹配中断信号 (INTTM010)。
用作外部事件计数器		
通过TI000引脚有效沿输入, 进入清零启动模式	0000H <sup>≠</sup> ≤ N ≤ FFFFH	0000H <sup>≠</sup> ≤ M ≤ FFFFH
用作自由运行定时器		
用作PPG输出	M < N ≤ FFFFH	0000H <sup>≠</sup> ≤ M < N
用作单脉冲输出	0000H <sup>≠</sup> ≤ N ≤ FFFFH (N ≠ M)	0000H <sup>≠</sup> ≤ M ≤ FFFFH (M ≠ N)

**注** 设置为 0000H 时, 定时器运行后不会立即产生匹配中断, 也不会改变定时器输出, 第一匹配时序如下所示。定时器计数器(TM00)从 0000H 变化到 0001H 时, 产生匹配中断。

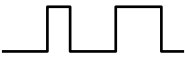

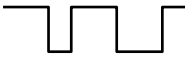








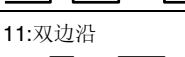
- 溢出产生时, 定时器计数器清零
- 由于 TI000 引脚有效沿, 定时器计数器清零 (通过 TI000 引脚有效沿输入, 进入清零启动模式时)
- 由于比较匹配, 定时器计数器清零(通过 TM00 和 CR000 匹配(CR000 = 0000H 以外的值, CR010 = 0000H), 进入清零启动模式)



备注 1. N: CR000 寄存器设定值; M: C0BRP 寄存器设定值。

2. 有关详细的操作允许位(TMC00 第 3 位和第 2 位(TMC003 和 TMC002), 请参阅 6.3 (1) 16 位定时器模式控制寄存器 00(TMC00)。

表 6-2 CR000 和 CR010 的捕捉操作

外部输入 信号	TI000 引脚输入 		TI010 引脚输入 	
捕获操作	CR000捕捉操作	CRC001 = 1 TI000引脚输入 (反相) 	设置ES010和ES000 捕捉沿位置	CRC001位 = 0 TI010引脚输入 
			01:上升 	设置ES110和ES100 捕捉沿位置
			00:下降 	01:上升 
			11:兼正反向沿 (不能捕捉)	00:下降 
		中断信号	即使捕捉到计数值，也不产生INTTM000信号。	中断信号
				每当捕捉到时间值时，产生INTTM000信号。
CR010捕捉操作	TI000 引脚输入 <sup>※</sup> 	设置ES010和ES000 捕捉沿位置		
		01:上升 		
		00:下降 		
		11:双边沿 		
		中断信号	每当捕捉到时间值时，产生INTTM010信号。	

注 CRC001 位设置不影响 CR010 的捕捉操作。

**注意事项** 若使用输入到 TI000 引脚的反相来捕捉 TM00 寄存器并放入 CR000 寄存器，则捕捉计数值后不产生中断请求信号(INTTM000)。若操作期间检测到 TI010 引脚的有效沿，则不执行捕捉操作，但产生的 INTTM000 信号用作外部中断信号。不使用外部中断时，屏蔽 INTTM000 信号。

**备注** CRC001: 请参阅 6.3 (2) 捕捉/比较控制寄存器 00(CRC00)。

ES110, ES100, ES010, ES000: 请参阅 6.3 (4) 预分频模式寄存器 00(PRM00)。

### 6.3 16 位定时器/事件计数器 00 控制寄存器

16 位定时器/事件计数器 00 控制寄存器如下所示。

- 16 位定时器模式控制寄存器 00 (TMC00)
- 捕捉/比较控制寄存器 00 (CRC00)
- 16 位定时器输出控制寄存器 00 (CR010)
- 预分频模式寄存器 00 (PRM00)
- 端口模式寄存器 3 (PM3)
- 端口寄存器 3 (P3)

#### (1) 16 位定时器模式控制寄存器 00 (TMC00)

TMC00 是 8 位寄存器，用于设置 16 位定时器/事件计数器 00 操作模式、TM00 清零模式、输出时序和溢出检测。

在操作期间禁止重写 TMC (TMC003 和 TMC002 = 00 以外的值)，但 TMC003 和 TMC002 清为 00 (停止操作) 以及 OVF00 清零时，可以重写。

可按 1 位或 8 位存储器操作指令设置 TMC00。

复位信号产生时，ADPC 清为 00H。

**注意事项** TMC003 和 TMC002 为 00 (操作停止模式) 以外的值时，16 位定时器/事件计数器开始操作。通过 TMC003 和 TMC002 清为 00，停止操作。

图 6-5 16 位定时器模式控制寄存器 00(TMC00)

地址: FF86H

复位后: 00H

R/W

符号	7	6	5	4	3	2	1	<0>
TMC00	0	0	0	0	TMC003	TMC002	TMC001	OVF00

TMC003	TMC002	允许操作16位定时器/事件计数器00
0	0	禁止16位定时器/事件计数器00操作。停止供应操作时钟。清除16位定时器/计数器00(TM00)。
0	1	自由运行定时器模式
1	0	通过TI000引脚有效沿输入 <sup>注</sup> ，进入清零启动模式
1	1	TM00与CR000相匹配时，进入清零启动模式。

TMC001	反向定时器输入(TO00)条件
0	• TM00与CR000相匹配或TM00与CR010相匹配
1	• TM00与CR000相匹配或TM00与CR010相匹配 • TI000引脚有效沿的触发输入

OVF00	清除溢出标志
清零（0）	OVF00清零或TMC003和TMC002 = 00
置位（1）	发生溢出

所有操作模式（自由运行定时器模式、通过TI000引脚有效沿输入进入的清零启动模式以及TM00与CR000相匹配进入的清零启动模式）下，TM00由FFFFH变为0000H时，OVF00置“1”。

即使OVF00已写入“1”，也可置位（1）。

注 通过预分频模式寄存器 00(PRM00)第 5 和 4 位(ES001 和 ES000)设置 TI000 引脚的有效沿。

(2) 捕捉/比较控制寄存器 00(CRC00)

CRC00 用来控制 CR000 与 CR010 的操作。  
操作期间禁止重写 CRC00（TMC003 和 TMC002 = 00 以外的值）  
可由 1 位或 8 位存储器操作指令设置 CRC00。  
复位信号产生时，CRC00 清为 00H。



图 6-6 捕捉/比较控制寄存器 00(CRC00)格式

地址: FF88H      复位后: 00H    R/W

符号	7	6	5	4	3	2	1	0
CRC00	0	0	0	0	0	CRC002	CRC001	CRC000

CRC002	CR010 操作模式选择
0	用作比较寄存器
1	用作捕捉寄存器

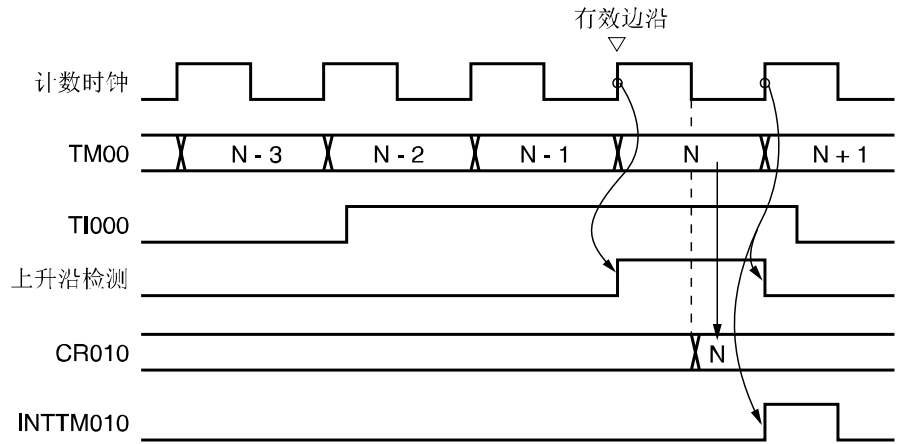
CRC001	CR000 捕捉触发选择
0	在 TI010 引脚有效沿进行捕捉
1	在 TI000 引脚反向沿进行捕捉 <sup>※</sup>
通过 PRM00 设置 TI010 和 TI000 引脚的有效沿。 CRC001 置“1”时, 若 ES010 和 EX000 置“11”, 则检测不出 TI000 有效沿。	

CRC000	CR000 操作模式选择
0	用作比较寄存器
1	用作捕捉寄存器
若 TMC003 和 TMC002 置“11” (TM00 和 CR000 相匹配时, 进入清零启动模式), 则确保 CRC000 清零。	

注 若检测出 TI010 引脚的有效值, 则不执行捕捉操作, 但产生的 INTTM000 信号用作外部中断信号。

注意事项 为了正确执行捕捉操作, 应确保捕捉触发所需的脉冲宽度应大于预分频模式寄存器 00(PRM00)所选计数时钟的两个周期。

图 6-7 CR010 捕捉操作示例 (指定上升沿)



**(3) 16 位定时器输出控制寄存器 00(TOC00)**

TOC00 是 8 位寄存器，用于控制 TO00 输出。

仅在 OSPT00 操作时，才可以重写 TOC00(TMC003 和 TMC002= 00 以外的值)。操作期间，禁止重写其他位。

但是，使用定时器操作重写 CR010 时，可以重写 TOC004(请参阅 6.5.1 TM00 操作期间重写 CR010)。

可按 1 位或 8 位存储器操作指令设置 TOC00。

复位信号产生时，TOC00 清为 00H。

**注意事项**      必须按以下步骤设置 TOC00。

<1> TOC004 和 TOC001 置“1”。

<2> 只有 TOE00 置“1”。

<3> LVS00 或 LVR00 置“1”。

图 6-8 16 位定时器输出控制寄存器 00(TOC00)格式

地址: FF89H      复位后: 00H    R/W

符号	7	<6>	<5>	4	<3>	<2>	1	<0>
TOC00	0	OSPT00	OSPE00	TOC004	LVS00	LVR00	TOC001	TOE00

OSPT00	通过软件进行单脉冲输出触发
0	—
1	单次触发脉冲输出
该位读取值始终为“1”。单脉冲触模式除外的模式下，禁止将该位设置为“1”。 若该位设置为“1”，则 TM00 清零启动。	

OSPE00	单脉冲输出操作控制
0	连续脉冲输出
1	单次触发脉冲输出
在自由运行定时器模式或通过 TI000 引脚有效沿输入进入的清零启动模式下，可以正确输出单脉冲。 在 TM00 与 CR000 相匹配进入的清零启动模式下，不能输出单脉冲。	

TOC004	CR010 和 TM00 相匹配时的 TO00 输出控制
0	禁止反转操作
1	允许反转操作
即使 TOC004 = 0，也产生中断信号(INTTM010)。	

LVS00	LVR00	TO00 输出状态设置
0	0	无改变
0	1	TO00 输出初始值为低电平(TO00 输出清零)。
1	0	TO00 输出初始值为高电平(TO00 输出置“1”)。
1	1	禁止设置
<ul style="list-style-type: none"> <li>LVS00 和 LVR00 可以用来设置 TO00 输出电平的初始值。若不需要设置初始值，则 LVS00 和 LVR00 保持为 00。</li> <li>TOE00 = 1 时，必须设置 LVS00 和 LVR00。 禁止将 LVS00 和 LVR00 与 TOE00 同时置“1”。</li> <li>LVS00 和 LVR00 是触发位。通过将这两位设置为“1”，将 TO00 输出电平初始值。即使这两位清零，也不影响 TO00 输出。</li> <li>LVS00 和 LVR00 的读取值始终为“0”。</li> <li>有关 LVS00 和 LVR00 的设置，请参阅 6.5.2 LVS00 和 LVR00 设置。</li> <li>除 TO00 输出之外，实际的 TO00/TI010/P01 引脚输出取决于 PM01 和 P01。</li> </ul>		

TOC001	CR000 和 TM00 相匹配时的 TO00 输出控制
0	禁止反转操作
1	允许反转操作
即使 TOC001 = 0，也产生中断信号(INTTM000)。	

TOE00	TO00 输出控制
0	禁止输出 (TO00 输出恒为低电平)
1	允许输出

**(4) 预分频模式寄存器 00 (PRM00)**

PRM00 寄存器用来设置 TM00 计数时钟以及 TI000 和 TI010 引脚输入的有效沿。

操作期间禁止重写 PRM00 (TMC003 和 TMC002 = 00 以外的值)

可按 1 位或 8 位存储器操作指令设置 PRM00。

复位信号产生后, PRM00 清为 00H。

**注意事项 1. PRM001 和 PRM000 置“11” (指定 TI000 引脚的有效沿用作计数时钟)时, 禁止进行以下设置。**

- 通过 TI000 引脚有效沿进入清零启动模式
  - 设置 TI000 引脚为捕捉触发。
2. 若 TI000 或 TI010 引脚为高电平, 并将上升沿或双边沿指定为 TI000 或 TI010 引脚的有效沿, 允许 16 位定时器/事件计数器 00 的操作, 则检测出的 TI000 或 TI010 的高电平为上升沿。上拉 TI000 和 TI010 引脚时要特别注意。但若定时器操作一旦停止后允许重新启动, 则检测不出上升沿。
  3. P34 引脚不能同时使用 TI010 有效沿和定时器输出(TO00)。只能选择其中一项功能。

图 6-9 预分频模式寄存器 00(PRM00)格式

地址: FF87H      复位后: 00H    R/W

符号	7	6	5	4	3	2	1	0
PRM00	ES110	ES100	ES010	ES000	0	0	PRM001	PRM000

ES110	ES100	TI010 引脚有效沿选择
0	0	下降沿
0	1	上升沿
1	0	禁止设置
1	1	双边沿

ES010	ES000	TI000 引脚有效沿选择
0	0	下降沿
0	1	上升沿
1	0	禁止设置
1	1	双边沿

PRM001	PRM000	计数时钟选择		
			fPRS = 2 MHz	fPRS = 5 MHz
0	0	fPRS	2 MHz	5 MHz
0	1	fPRS/2 <sup>8</sup>	7.81 kHz	19.53 kHz
1	0	INTTM51		
1	1	TI000 有效沿 <sup>1,2</sup>		

- 注 1. TI000 端口的外部时钟所需脉冲宽度应大于外围硬件时钟(fPRS)的两个周期。
2. STOP 模式下, 禁止通过 TI000 引脚的外部时钟启动定时器操作。

备注      fPRS: 外围硬件时钟频率

(5) 端口模式寄存器 3(PM3)

该寄存器按 1 位设置端口 3 的输入和输出。

P31/TO00/TI010/INTP2 引脚用作定时器输出时，将PM31 和P31 输出锁存清零。

P30/TI000/INTP1 和P31/TI010/TO00/INTP2 引脚用作定时器输入时，PM30 和PM31 置“1”。此时，P30 和P31 的输出锁存即可清零，也可置“1”。

可由 1 位或 8 位存储器操作指令设置 PM3。

复位信号产生时，PM3 为 FFH。

图 6-10 端口模式寄存器 3(PM3)格式

地址: FF23H    复位后: FFH    R/W

符号	7	6	5	4	3	2	1	0
PM0	1	1	1	PM34	PM33	PM32	PM31	PM30

PM3n	P3n 引脚 I/O 模式选择 (n = 0 至 4)
0	输出模式（输出缓冲打开）
1	输入模式（输出缓冲关闭）

## 6.4 16 位定时器/事件计数器 00 操作

### 6.4.1 间隔定时器操作

若 16 位定时器模式控制寄存器(TMC00) 第 3 位和第 2 位(TMC003 和 TMC002)置“1”(TM00 和 CR000 相匹配进入清零启动模式)，则将与计数时钟同步启动计数操作。

随后，每当 TM00 值和 CR00 值相匹配时，TM00 清为 0000H，并产生匹配中断信号 INTTM000)。通过一定间隔产生的 INTTM000 信号使 TM00 用作间隔定时器。

**备注 1.** 有关 I/O 引脚的设置，请参阅 6.3 (5) 端口模式寄存器 3(PM3)。

**2.** 有关如何允许 INTTM000 中断，请参阅第十章 中断功能。

图 6-11 间隔定时器框图

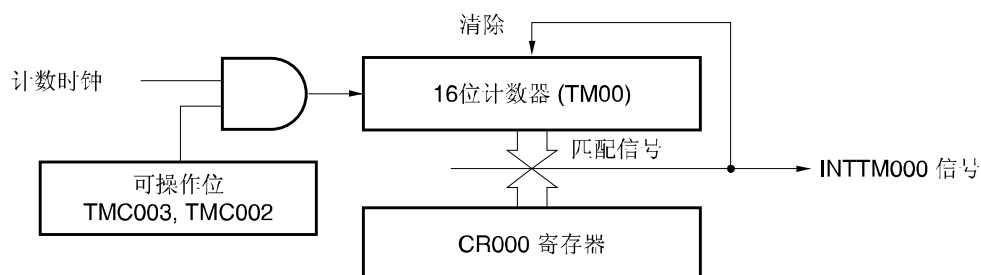


图 6-12 间隔定时器操作的基本时序示例

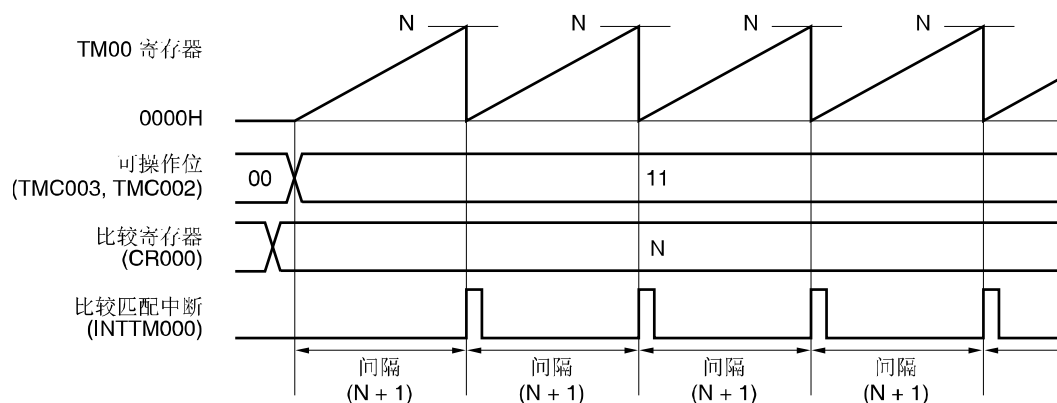


图 6-13 间隔定时器操作的寄存器设置示例

## (a) 16 位定时器模式控制寄存器 00(TMC00)

				TMC003	TMC002	TMC001	OVF00
0	0	0	0	1	1	0	0

TM00 与 CR000 相匹配时，  
清零启动。

## (b) 捕捉/比较控制寄存器 00(CRC00)

				CRC002	CRC001	CRC000	
0	0	0	0	0	0	0	0

CR000 用作  
比较寄存器。

## (c) 16 位定时器输出控制寄存器 00(TOC00)

		OSPT00	OSPE00	TOC004	LVS00	LVR00	TOC001	TOE00
0	0	0	0	0	0	0	0	0

## (d) 预分频模式寄存器 00(PRM00)

ES110	ES100	ES010	ES000	3	2	PRM001	PRM000
0	0	0	0	0	0	0/1	0/1

选择计数时钟

## (e) 16 位定时器/计数器 00(TM00)

通过读取 TM00，获取计数值。

## (f) 16 位定时器捕捉/比较寄存器 000(CR000)

若 M 为 CR000，则间隔时间如下：

- 间隔时间 =  $(M + 1) \times$  计数时钟周期

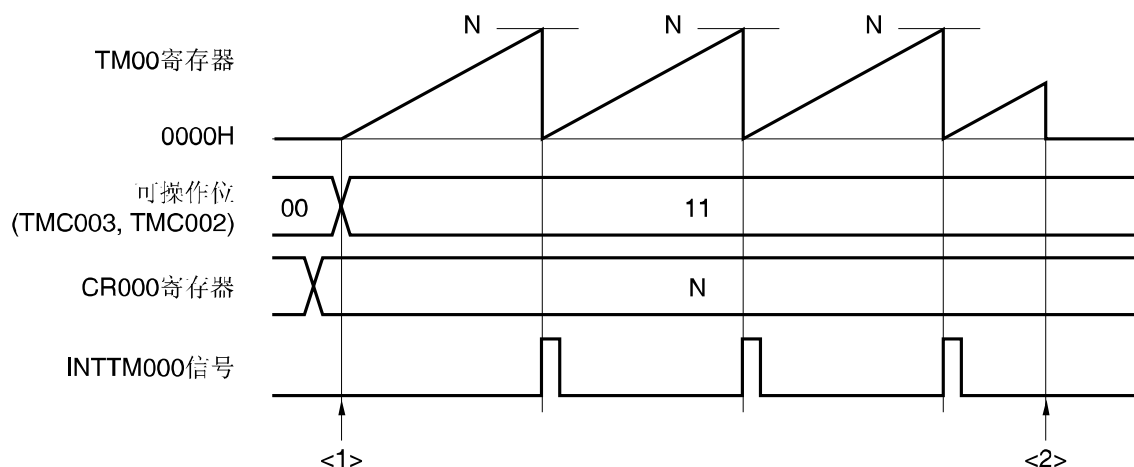
禁止将 CR000 设置为“0000H”。

## (g) 16 位捕捉/比较寄存器 010(CR010)

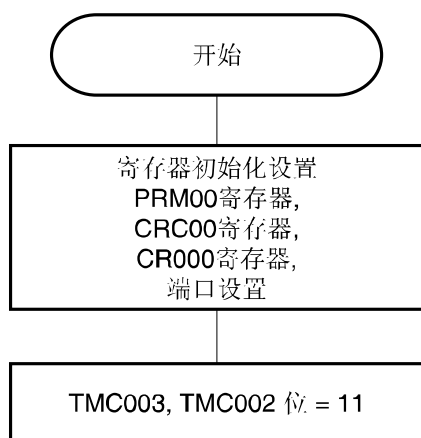
CR010 一般不用作间隔定时器。但若 CR010 设定值与 TM00 值相匹配时，则会产生比较匹配中断(INTTM010)。因此，请使用中断屏蔽标志屏蔽该中断信号(TMMK010)。



图 6-14 间隔定时器功能的软件处理示例



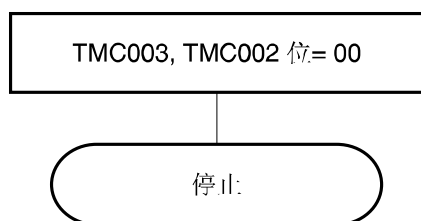
#### <1> 计数操作开始流程



在TMC003 和 TMC002的位设置为“11”之前，先执行这些寄存器的初始化设置。

启动计数操作

#### <2> 计数操作停止流程



通过TMC003 和 TMC002的位清“00”，计数器将被初始化并停止计数。

### 6.4.2 方波输出操作

16 位定时器/事件计数器 00 用作间隔定时器（参阅 6.4.1）时，可以通过设置 16 位定时器输出控制寄存器 00(TOC00) = 03H，从 TO00 引脚输出方波。

若 TMC003 和 TMC002 置“11”(TM00 和 CR000 相匹配时，进入清零启动模式)，则将与计数时钟同步启动计数操作。

随后，每当 TM00 值和 CR00 值相匹配时，TM00 清为 0000H，并产生匹配中断信号 INTTM000)。通过一定间隔的反转 TO00 输出进行方波输出。

备注 1. 有关 I/O 引脚的设置，请参阅 6.3 (5) 端口模式寄存器 3(PM3)。

2. 有关如何允许 INTTM000 信号中断，请参阅第十章 中断功能。

图 6-15 方波输出操作框图

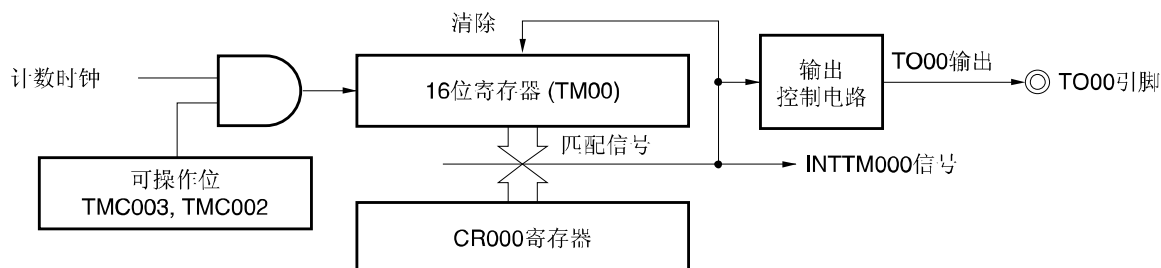


图 6-16 方波输出操作的基本时序示例

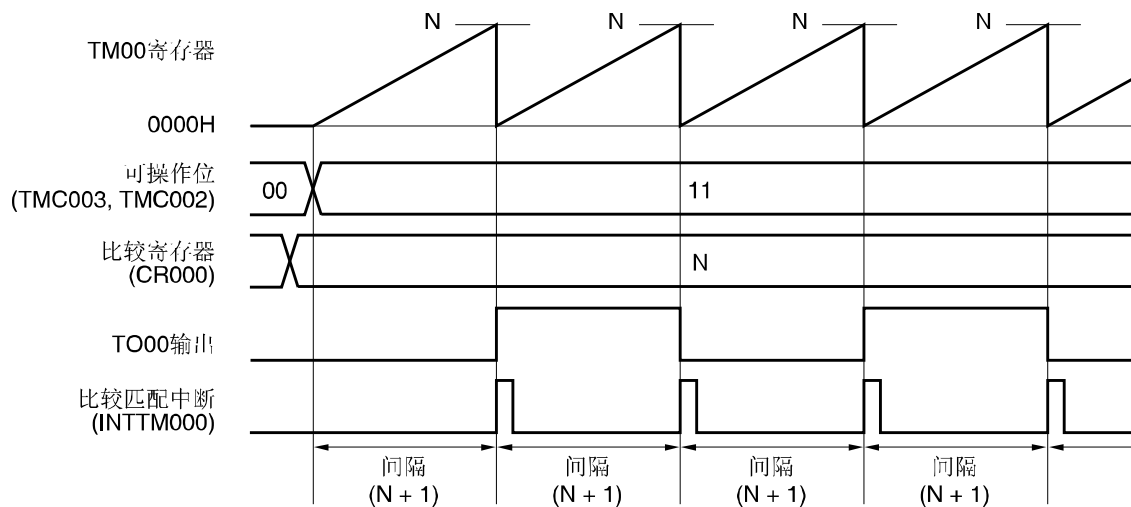


图 6-17 方波输出操作的寄存器设置示例

(a) 16 位定时器模式控制寄存器 00(TMC00)

				TMC003	TMC002	TMC001	OVF00
0	0	0	0	1	1	0	0

TM00 与 CR000相匹配时，  
清零启动。

(b) 捕捉/比较控制寄存器 00(CRC00)

				CRC002	CRC001	CRC000
0	0	0	0	0	0	0

CR000用作比较寄存器。

(c) 16 位定时器输出控制寄存器 00(TOC00)

		OSPT00	OSPE00	TOC004	LVS00	LVR00	TOC001	TOE00
0	0	0	0	0	0/1	0/1	1	1

允许TO00输入。

TM00 与 CR000相匹配时，  
反转TO00输出。

指定TO00输出F/F初始值。

(d) 预分频模式寄存器 00(PRM00)

ES110	ES100	ES010	ES000	3	2	PRM001	PRM000
0	0	0	0	0	0	0/1	0/1

选择计数时钟

(e) 16 位定时器/计数器 00(TM00)

通过读取 TM00，获取计数值。

(f) 16 位定时器捕捉/比较寄存器 000(CR000)

若 M 为 CR000，则间隔时间如下：

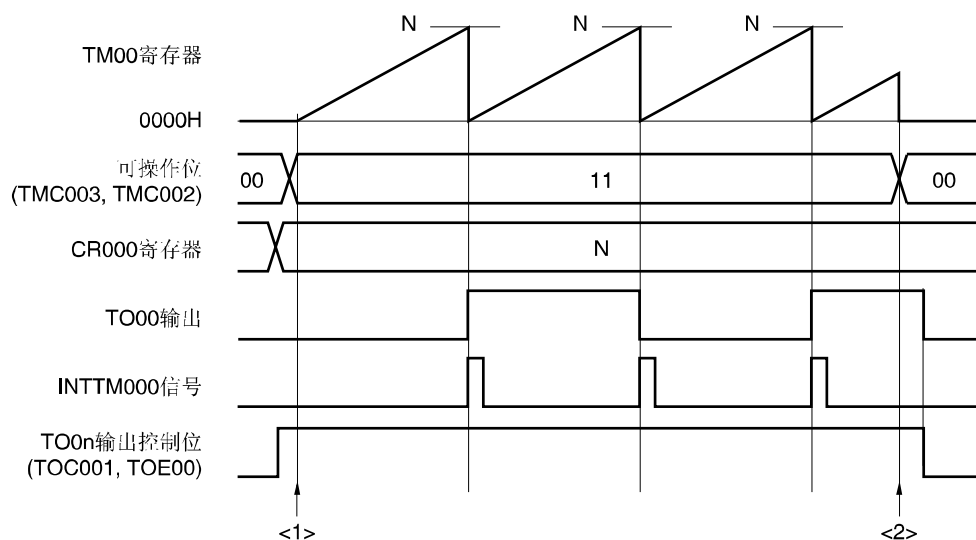
- 方波频率 =  $1 / [2 \times (M + 1) \times \text{计数时钟周期}]$

禁止将 CR000 设置为“0000H”。

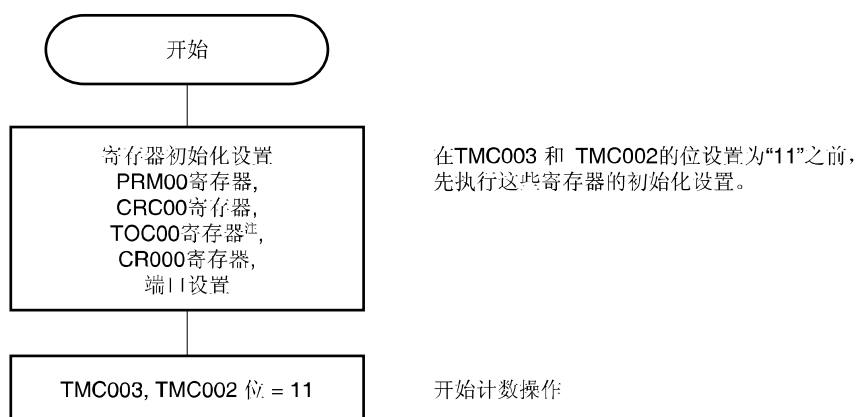
(g) 16 位捕捉/比较寄存器 010(CR010)

CR010 一般不用作方波输出。但若 CR010 设定值与 TM00 值相匹配时，则会产生比较匹配中断(INTTM010)。因此，请使用中断屏蔽标志屏蔽该中断信号(TMMK010)。

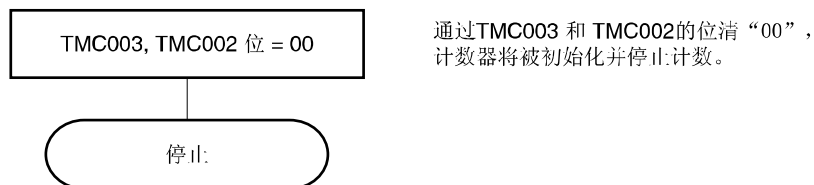
图 6-18 方波输出功能的软件处理示例



<1> 计数操作开始流程



<2> 计数操作停止流程



注 设置 TOC00 时，应特别注意。请详阅 6.3 (3) 16 位定时器输出控制寄存器 00(TOC00)。

### 6.4.3 外部事件计数器操作

预分频器 00(PRM00)第 1 位和第 0 位(PRM001 和 PRM000)置“11”(使用 TI000 引脚的有效沿计数), 16 位定时器模式控制寄存器 00(TMC00)第 3 位和第 2 位(TMC003 和 TMC002)置“11”时, 开始对外部事件输入的有效沿进行计数, 并产生与 TM00 和 CR000(INTTM000)相匹配的指定中断信号。

使用 TI00 引脚输入外部事件。因此, 通过 TI00 引脚有效沿输入(TMC003 和 TMC002 = 10 时)进入清零启动模式下, 定时器/事件计数器不能用作外部事件计数器。

按以下时序产生 INTTM000 信号。

- INTTM000 信号产生时序(第二次或之后)  
= 外部事件输入的有效沿检测次数 × (CR000 设定值 + 1)

但是, 定时器/事件计数器开始运行后, 按以下时序立即产生第 1 次中断。

- INTTM000 信号产生时序(仅在第 1 次)  
= 外部事件输入的有效沿检测次数 × (CR000 设定值 + 2)

若要检测有效沿, 应在  $f_{PRS}$  时钟周期内对 TI000 引脚输入信号进行采样。通过连续两次检测, 才能检测到有效沿。因此, 可以消除窄脉宽的噪声。

**备注 1.** 有关 I/O 引脚的设置, 请参阅 6.3 (5) 端口模式寄存器 3(PM3)。

**2.** 有关如何允许 INTTM000 信号中断, 请参阅第十章 中断功能。

图 6-19 外部事件计数器操作框图

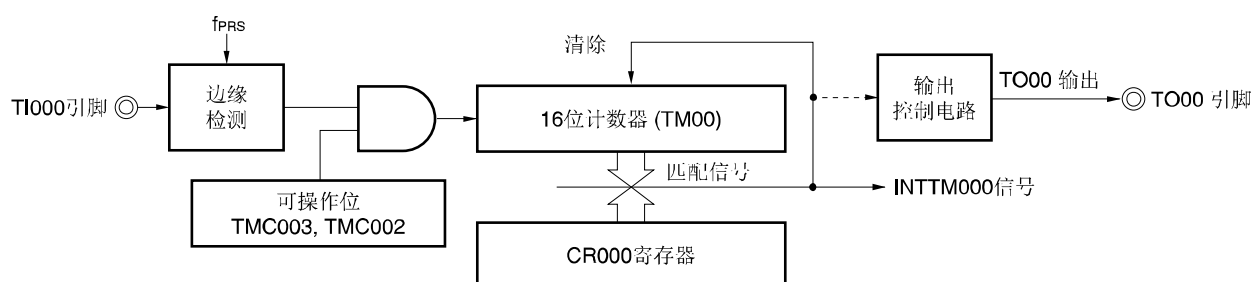
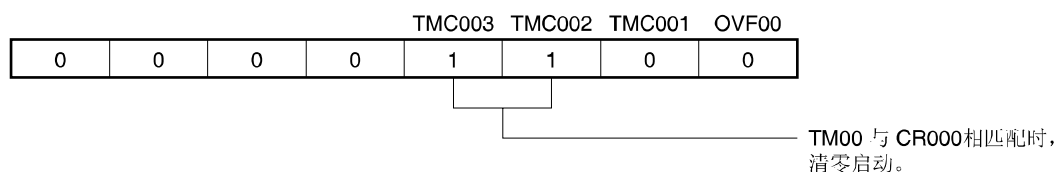
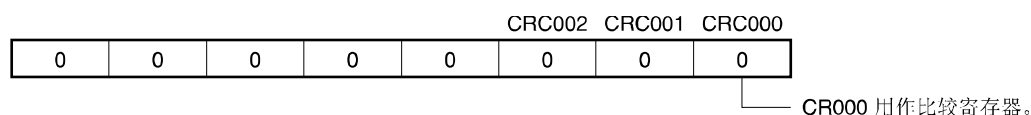


图 6-20 在外部事件计数器模式下的寄存器设置示例 (1/2)

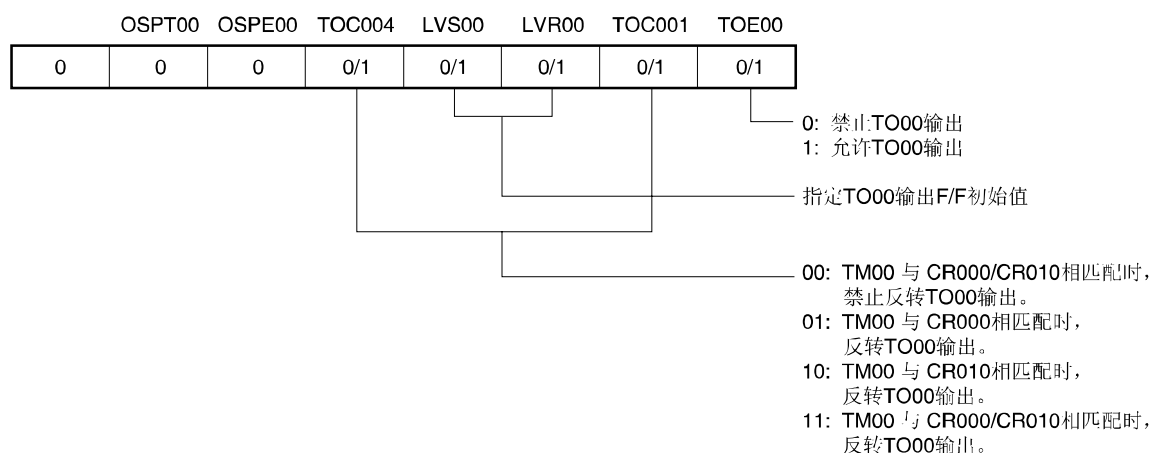
(a) 16 位定时器模式控制寄存器 00(TMC00)



(b) 捕捉/比较控制寄存器 00(CRC00)



(c) 16 位定时器输出控制寄存器 00(TOC00)



(d) 预分频模式寄存器 00(PRM00)

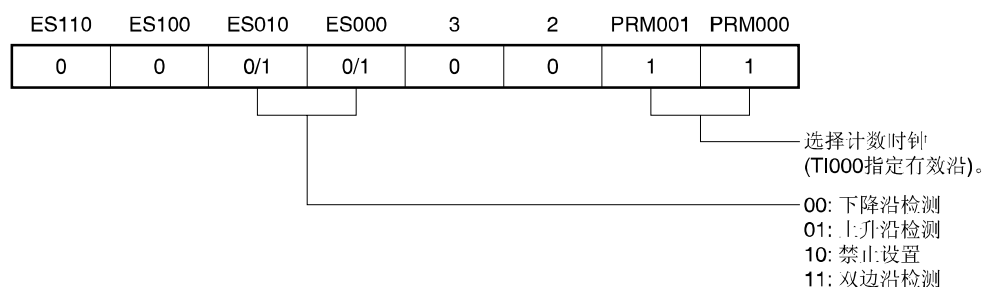


图 6-20 在外部事件计数器模式下的寄存器设置示例 (2/2)

**(e) 16 位定时器/计数器 00(TM00)**

通过读取 TM00，获取计数值。

**(f) 16 位定时器捕捉/比较寄存器 000(CR000)**

若在 CR000 设置 M，则达到外部事件数(M + 1)时，将产生中断信号(INTTM000)。

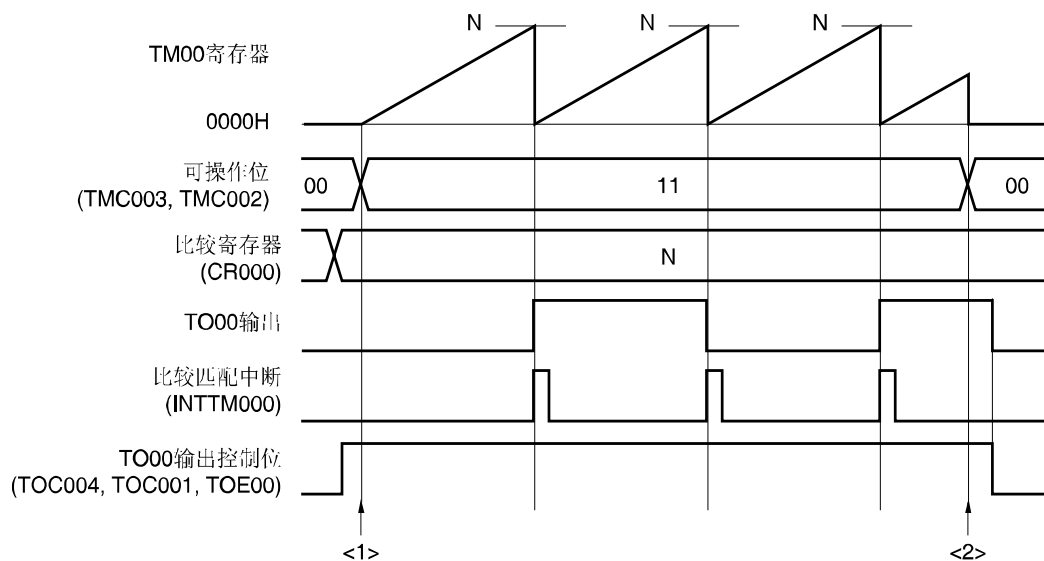
禁止将 CR000 设置为“0000H”。

**(g) 16 位捕捉/比较寄存器 010(CR010)**

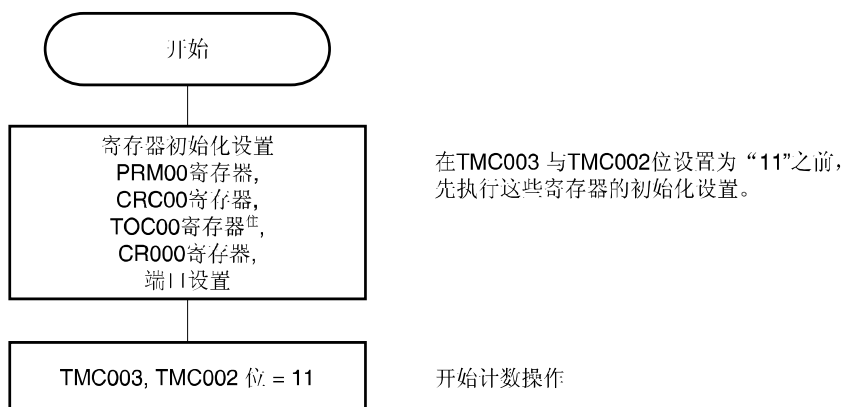
通常，在外部事件计数器模式中不使用 CR010。但若 CR010 设定值与 TM00 值相匹配时，则会产生比较匹配中断(INTTM010)。

因此，请使用中断屏蔽标志屏蔽该中断信号(TMMK010)。

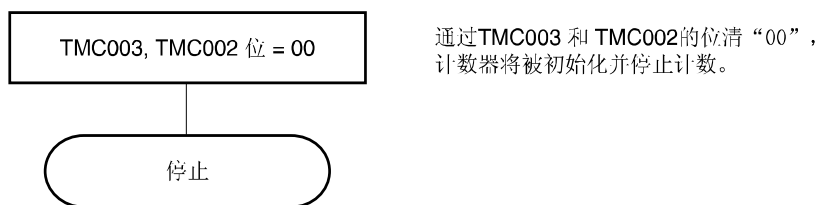
图 6-21 外部事件计数器模式下的软件处理示例



<1> 计数操作开始流程



<2> 计数操作停止流程



注 设置 TOC00 时，应特别注意。请详阅 6.3 (3) 16 位定时器输出控制寄存器 00(TOC00)。



#### 6.4.4 通过 TI000 引脚有效沿输入，进入清零启动模式

16 位定时器模式控制寄存器 00(TMC00)第 3 位和第 2 位 (TMC003 和 TMC002)置“10”(通过 TI000 引脚有效沿输入进入清零启动模式)，并向定时器/事件计数器提供计数时钟(由 PRM00 设置)时，TM00 开始计数。技术操作期间检测出 TI000 引脚的有效沿时，TM00 清为 0000H 并重新开始计数。若没有检测出 TI000 引脚的有效沿，则 TM00 溢出并继续计数。

通过 TI000 引脚的有效沿使 TM00 清零。操作开始后，不能立即启动计数器。

CR000 和 CR010 可用作比较寄存器和捕捉寄存器。

##### (a) CR000 和 CR010 用作比较寄存器

TM00 的值与 CR000 和 CR010 的值相匹配时，将产生 INTTM000 和 INTTM010 的信号。

##### (b) CR000 和 CR010 用作捕捉寄存器

有效沿输入到 TI010 引脚（或反向有效沿输入到 TI000 引脚）时，TM00 计数值被捕捉到 CR000，并产生 INTTM000 信号。

有效沿输入到 TI000 引脚时，TM00 计数值被捕捉到 CR010，并产生 INTTM010 信号。一旦捕捉到计数值，计数器清为 0000H。

**注意事项** 禁止将计数时钟用作 TI000 引脚的有效沿(PRM001 和 PRM000 = 11)。PRM001 和 PRM000 = 11 时，TM00 清零。

**备注 1.** 有关 I/O 引脚的设置，请参阅 6.3 (5) 端口模式寄存器 3(PM3)。

**2.** 有关如何允许 INTTM000 信号中断，请参阅第十章 中断功能。

#### (1) 通过 TI000 引脚的有效沿输入，进入清零启动模式

(CR000: 捕捉寄存器, CR010: 比较寄存器)

图 6-22 通过 TI000 引脚有效沿输入，进入清零启动模式框图  
(CR000: 比较寄存器, CR010: 比较寄存器)

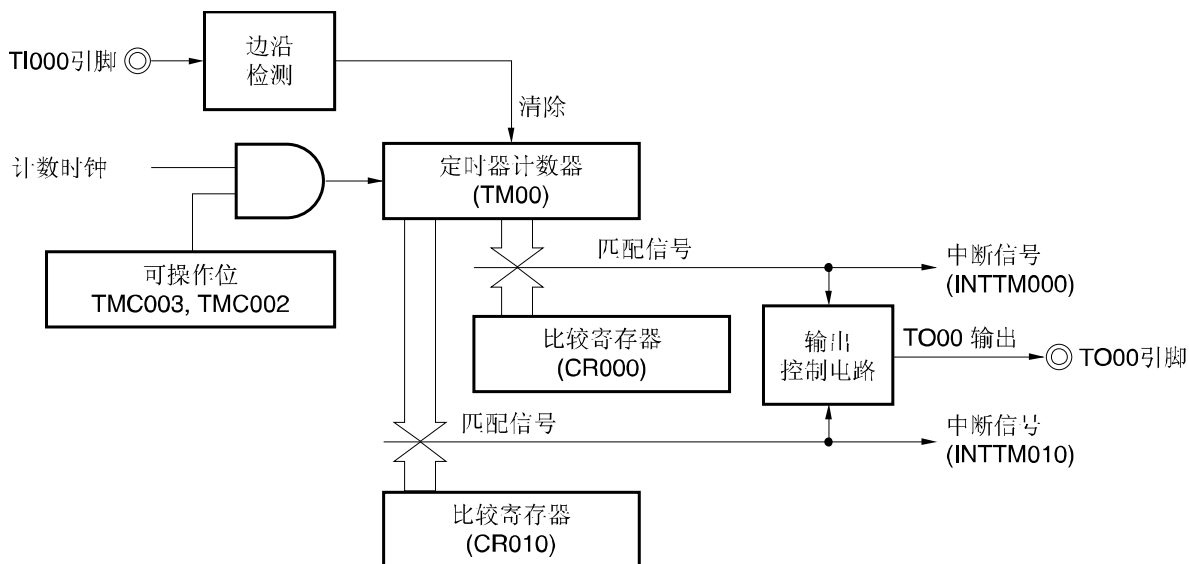
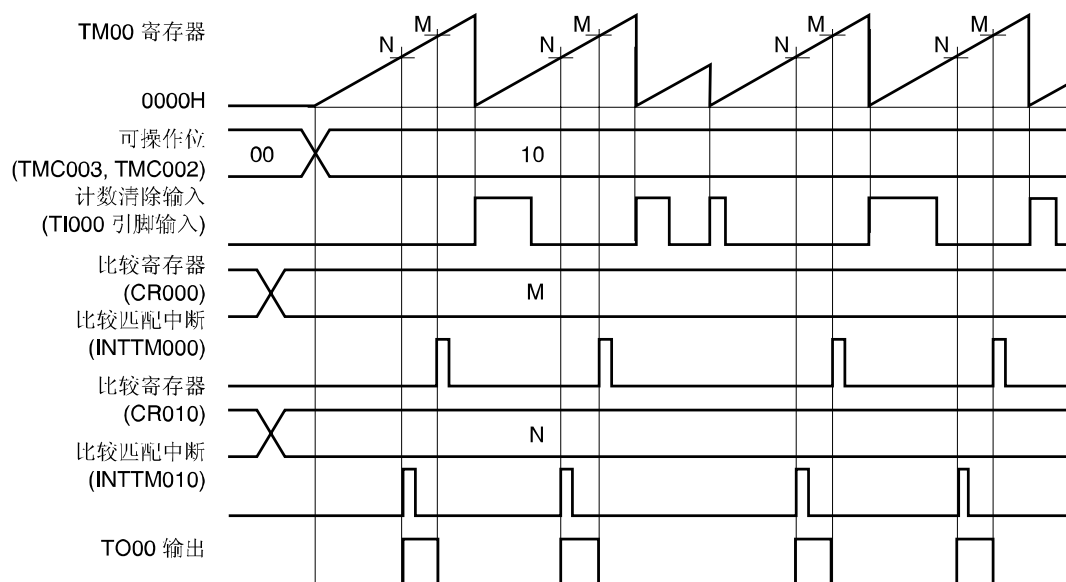
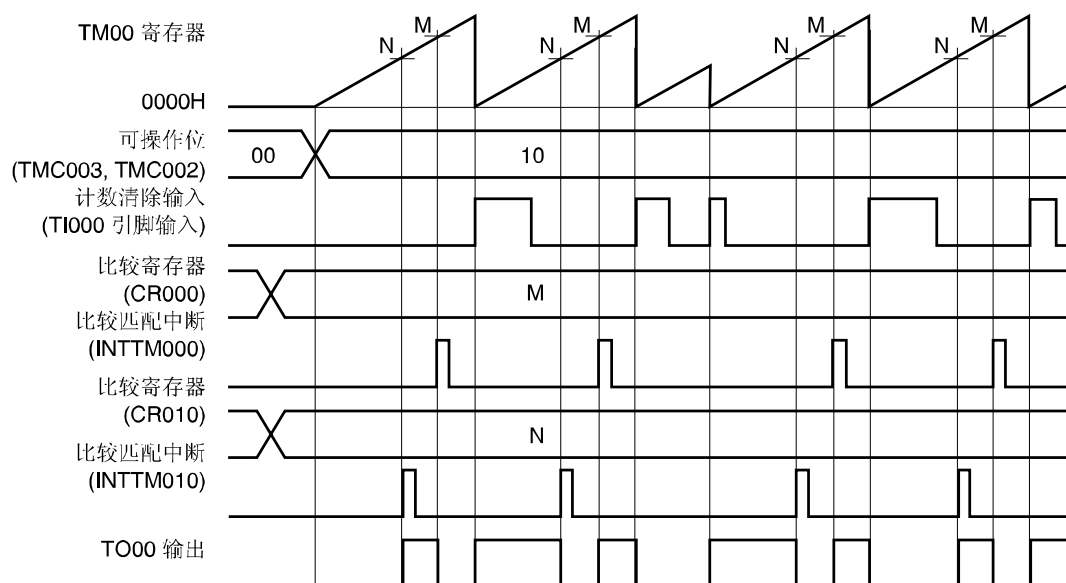


图 6-23 通过 TI000 引脚的有效沿输入，进入清零启动模式的时序示例  
(CR000: 比较寄存器, CR010: 比较寄存器)

(a) TOC00 = 13H, PRM00 = 10H, CRC00 = 00H, TMC00 = 08H



(b) TOC00 = 13H, PRM00 = 10H, CRC00 = 00H, TMC00 = 0AH



根据 16 位定时器模式控制器 00 (TMC00)第 1 位的不同设置，(a)和(b)发生如下变化。

- (a) TM00 与比较寄存器相匹配时，反转 TO00 输出电平。
- (b) TM00 与比较寄存器相匹配或检测出 TI000 引脚的有效沿时，反转 TO00 输出电平。

- (2) 通过 TI000 引脚的有效沿输入，进入清零启动模式  
(CR000: 比较寄存器, CR010: 捕捉寄存器)

图 6-24 通过 TI000 引脚有效沿输入，进入清零启动模式框图  
(CR000: 比较寄存器, CR010: 捕捉寄存器)

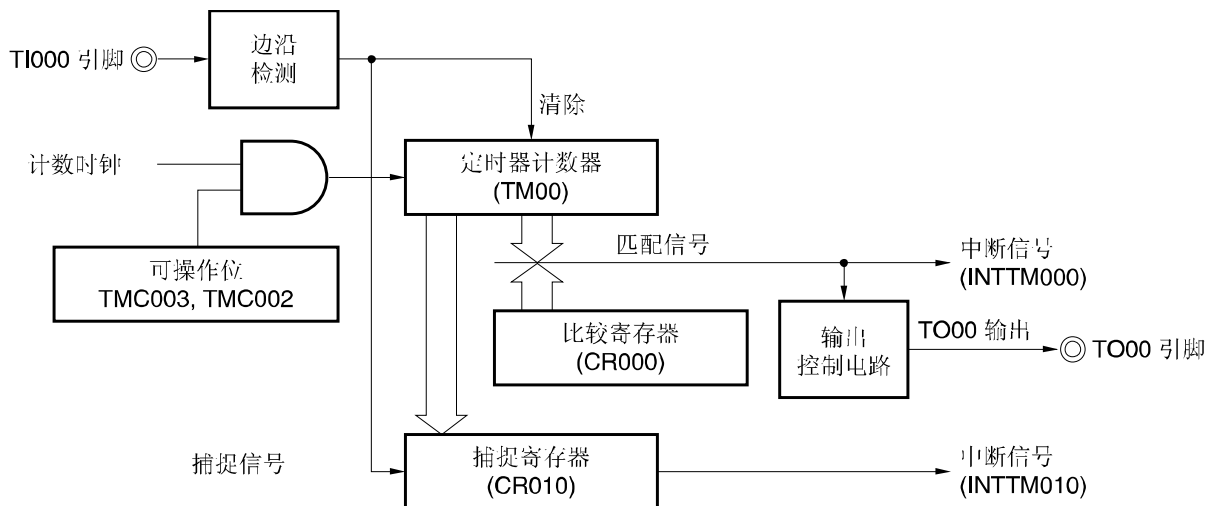
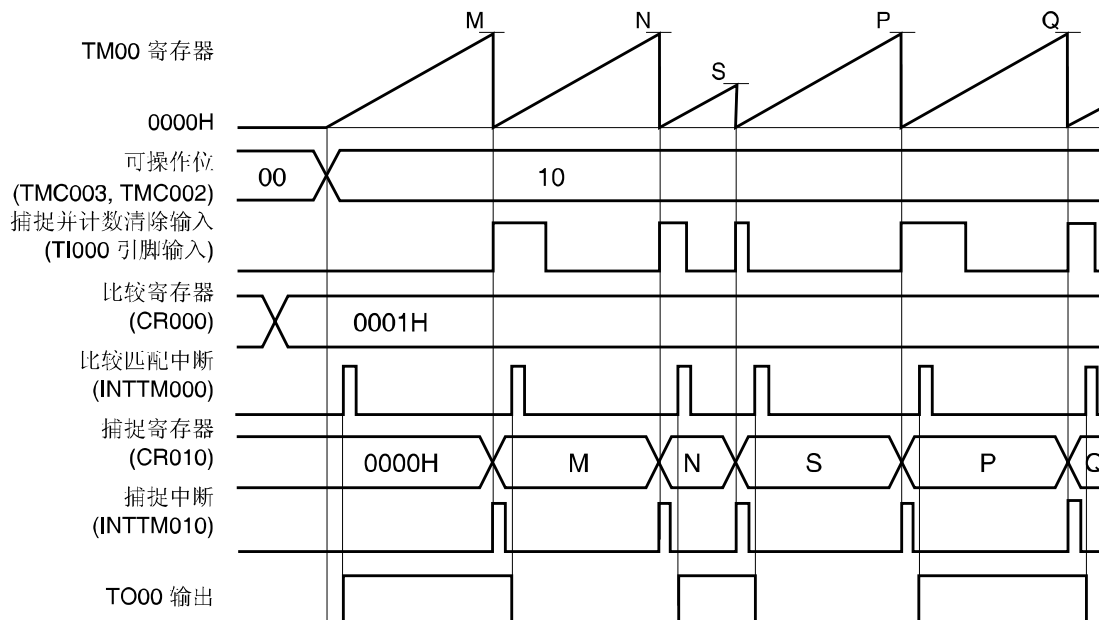


图 6-25 通过 TI000 引脚的有效沿输入，进入清零启动模式的时序示例  
(CR000: 比较寄存器, CR010: 捕捉寄存器) (1/2)

(a) TOC00 = 13H, PRM00 = 10H, CRC00 = 04H, TMC00 = 08H, CR000 = 0001H

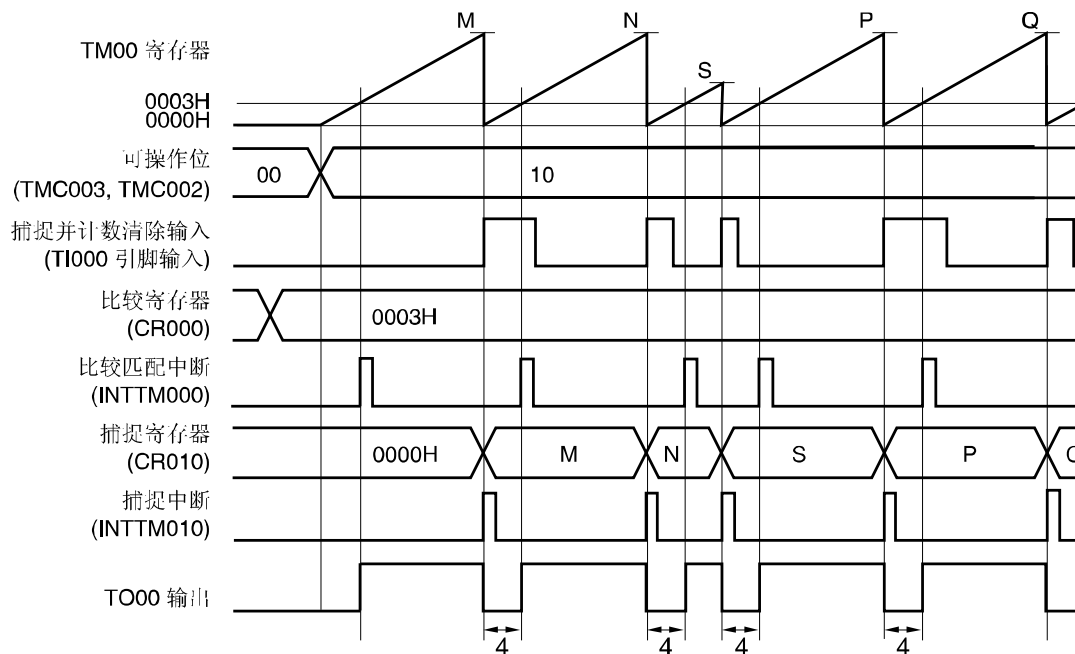


应用实例：捕捉到计数值并清零时，反转 TO00 输出电平。

检测出 TI000 引脚的有效沿时，捕捉计数值存入 CR010，并将 TM00 清零（0000H）。TM00 计算值为“0001H”时，产生比较匹配中断信号(INTTM000)，并反转 TO00。

图 6-25 通过 TI000 引脚的有效沿输入，进入清零启动模式的时序示例  
(CR000: 比较寄存器, CR010: 捕捉寄存器) (2/2)

(b) TOC00 = 13H, PRM00 = 10H, CRC00 = 04H, TMC00 = 0AH, CR000 = 0003H



应用实例：捕捉计算值并清零时，从 TO00 输出 CR000（本例使用 4 个时钟）设置的宽度。

检测到 TI000 引脚的有效沿时，捕捉的计数值存入 CR010，产生捕捉中断信号(INTTM010)，TM00 清零（0000H），并反转 TO00 输出电平。TM00 计算值为“0003H”（已经计数 4 个时钟）时，产生比较匹配中断信号(INTTM000)，并反转 TO00。

(3) 通过 TI000 引脚有效沿输入，进入清零启动模式  
(CR000: 捕捉寄存器, CR010: 比较寄存器)

图 6-26 通过 TI000 引脚有效沿输入，进入清零启动模式框图  
(CR000: 捕捉寄存器, CR010: 比较寄存器)

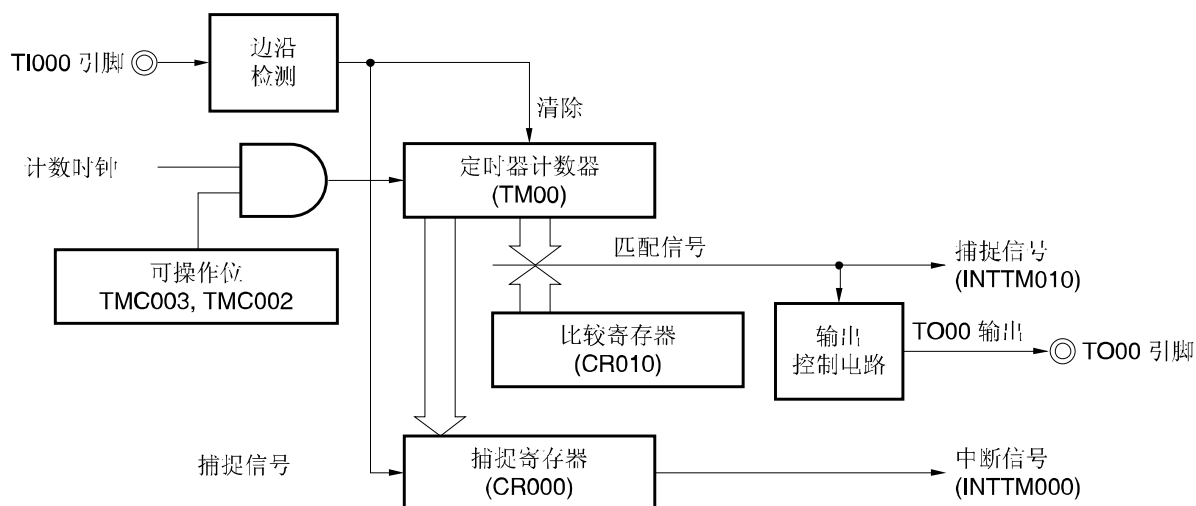
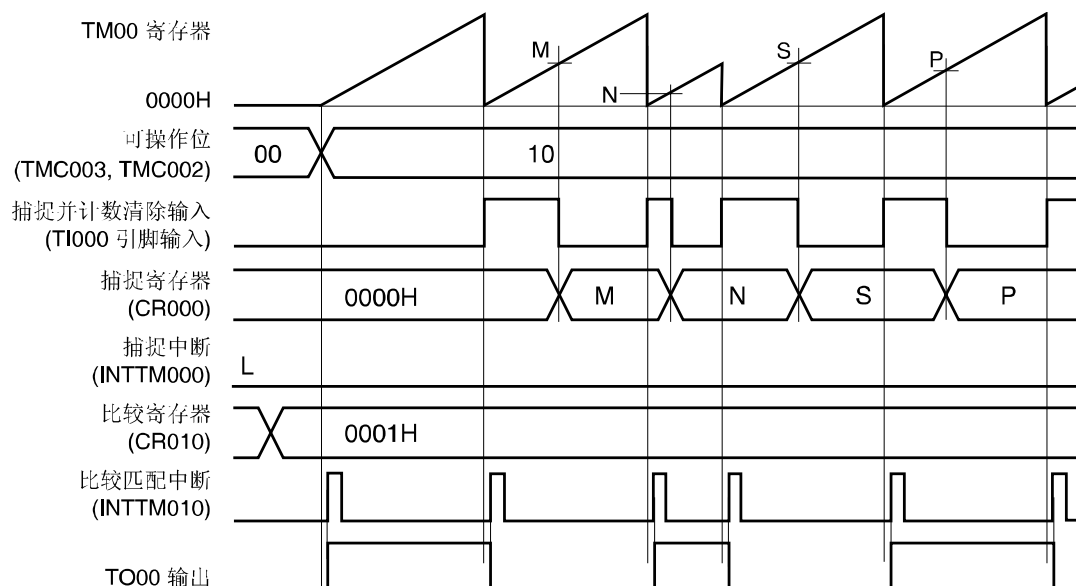


图 6-27 通过 TI000 引脚的有效沿输入，进入清零启动模式的时序示例  
(CR000: 捕捉寄存器, CR010: 比较器寄存器) (1/2)

(a) TOC00 = 13H, PRM00 = 10H, CRC00 = 03H, TMC00 = 08H, CR010 = 0001H



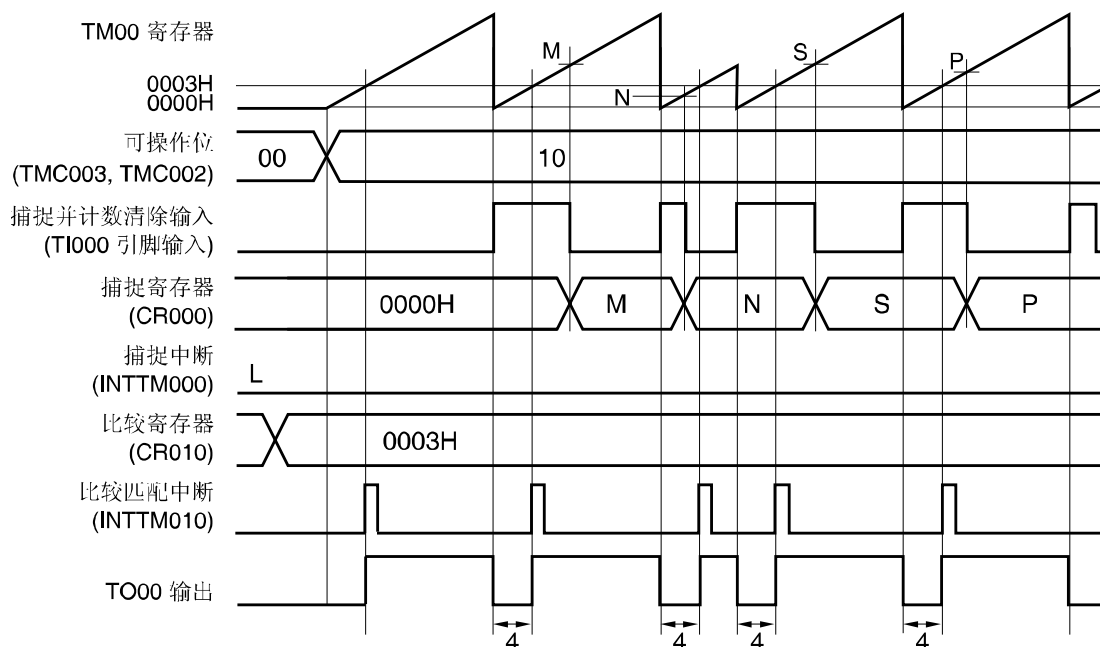
应用实例：捕捉到计数值并清零时，反转 TO00 输出电平。

检测到 TI000 引脚的上升沿时，TM00 清零；检测到 TI000 引脚的下降沿时，捕捉的计数值存入 CR000。

捕捉/比较控制寄存器 00(CRC00)第 1 位(CRC001)置“1”时，用 TI000 引脚输入信号的反向沿捕捉 TM00 的计数值并存入 CR000，但不产生捕捉中断信号(INTTM000)。但是，检测到 TI010 引脚的有效边沿时，将产生 INTTM000 信号。若不使用 INTTM000 信号，则将其屏蔽。

图 6-27 通过 TI000 引脚的有效沿输入，进入清零启动模式的时序示例  
(CR000: 捕捉寄存器, CR010: 比较器寄存器) (2/2)

(b) TOC00 = 13H, PRM00 = 10H, CRC00 = 03H, TMC00 = 0AH, CR010 = 0003H



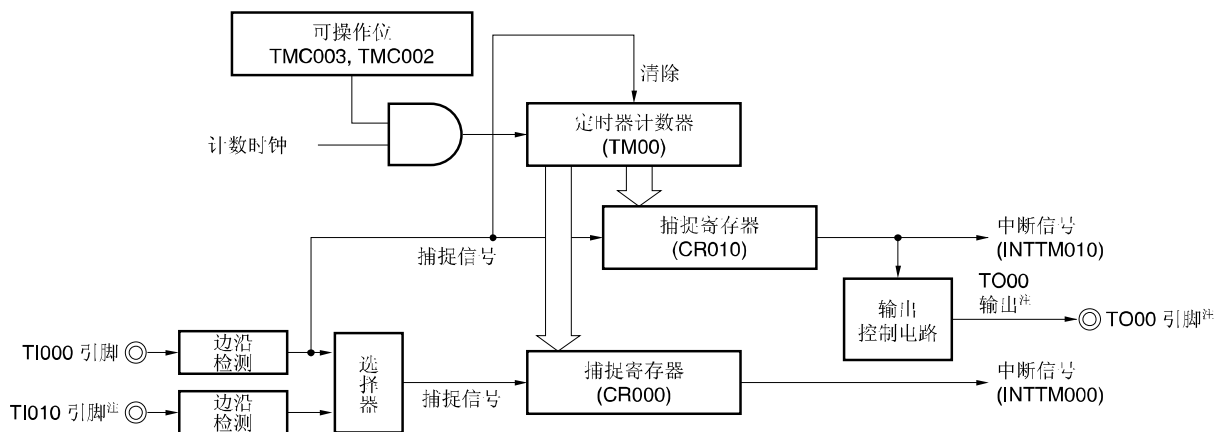
应用实例：捕捉计算值并清零时，从 TO00 输出 CR010（本例使用 4 时钟）设置的宽度。

检测到 TI000 引脚的上升沿时，TM00 清零(0000H)；检测到 TI000 引脚的下降沿时，捕捉的计数值存入 CR000。由于检测到 TI000 引脚的有效沿或 TM00 与比较寄存器(CR010)相匹配，TO00 轻零(0000H)时，TO00 输入电平反转。

捕捉/比较控制寄存器 00(CRC00)的第 1 位(CRC001)置“1”时，用 TI000 引脚输入信号的反向沿捕捉 TM00 的计数值并存入 CR000，但不产生捕捉中断信号(INTTM000)。但是,检测到 TI010 引脚的有效边沿时，产生 NTTM000 中断。若不使用 INTTM000 信号，则将其屏蔽。

(4) 通过 TI000 引脚的有效沿输入，进入清零启动模式  
(CR000: 捕捉寄存器, CR010: 比较寄存器)

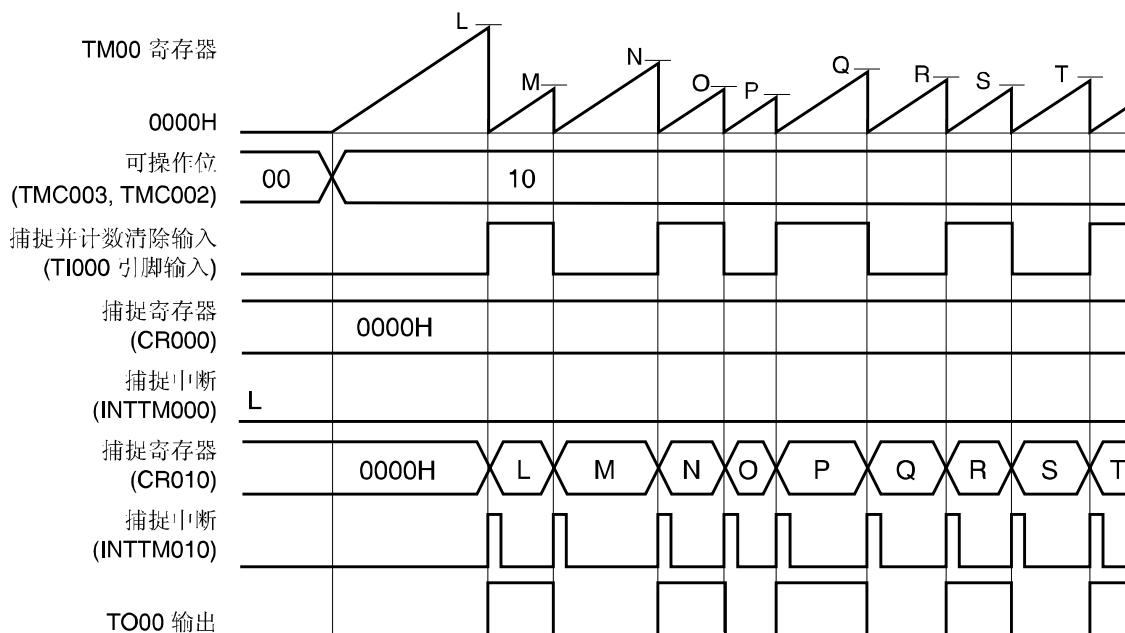
图 6-28 通过 TI000 引脚有效沿输入，进入清零启动模式框图  
(CR000: 捕捉寄存器, CR010: 捕捉寄存器)



注 使用 TI010 引脚检测有效沿时，禁止使用定时器输出(TO00)。

图 6-29 通过 TI000 引脚的有效沿输入，进入清零启动模式的时序示例  
(CR000: 捕捉寄存器, CR010: 捕捉寄存器) (1/3)

(a) TOC00 = 13H, PRM00 = 30H, CRC00 = 05H, TMC00 = 0AH

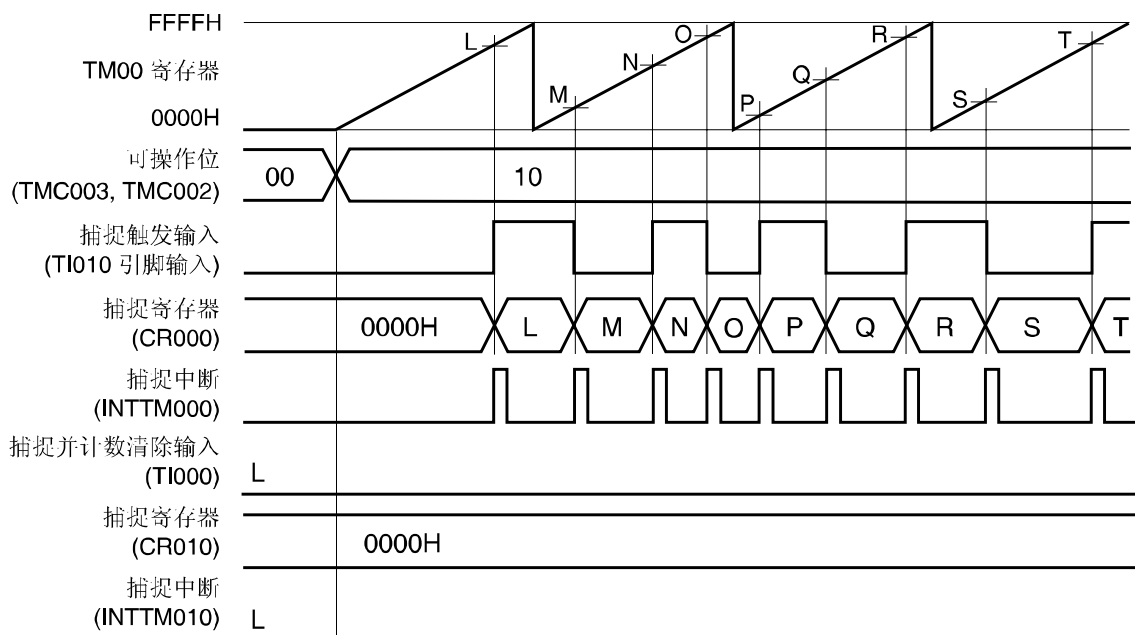


使用实例：检测出 TI000 端口的上升沿或下降沿时，捕捉计数值并存入 CR010，TM00 清零，TO00 输出反转。  
检测出 TI010 引脚的脉冲沿时，产生中断信号(INTTM000)。若不使用 INTTM000 信号，则将其屏蔽。



图 6-29 通过 TI000 引脚的有效沿输入，进入清零启动模式的时序示例  
(CR000: 捕捉寄存器, CR010: 捕捉寄存器) (2/3)

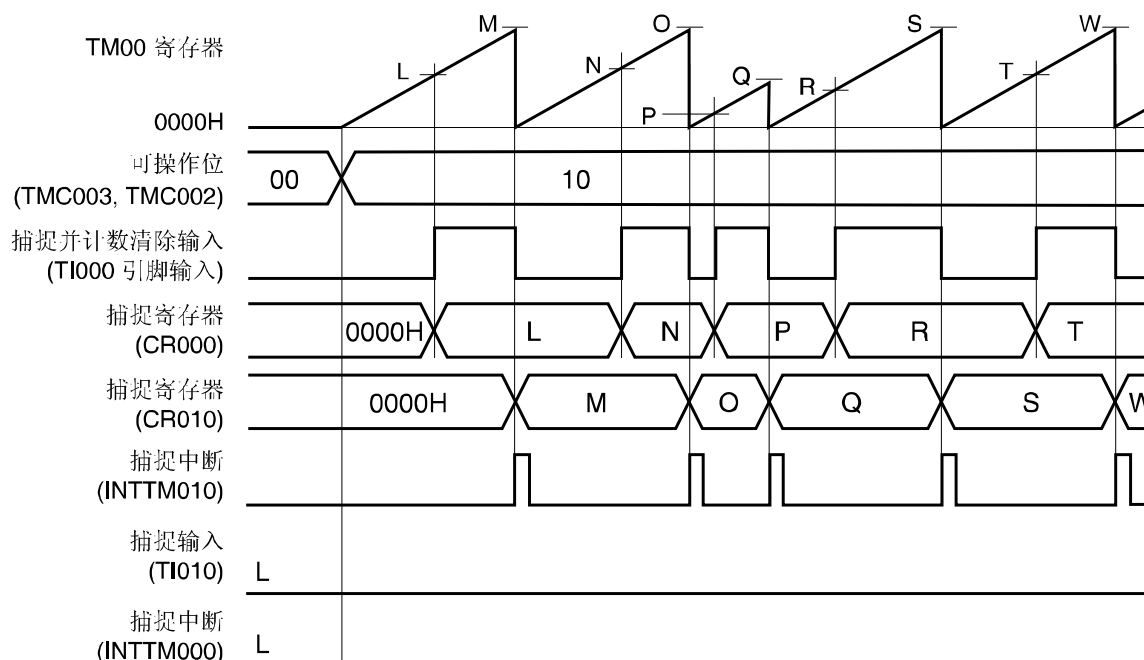
(b) TOC00 = 13H, PRM00 = C0H, CRC00 = 05H, TMC00 = 0AH



应用实例：检测出 TI010 引脚的上升沿或下降沿时，捕捉计数值并存入 CR000，脉冲沿不输入到 TI000 引脚。

图 6-29 通过 TI000 引脚的有效沿输入，进入清零启动模式的时序示例  
(CR000: 捕捉寄存器, CR010: 捕捉寄存器) (3/3)

(c) TOC00 = 13H, PRM00 = 00H, CRC00 = 07H, TMC00 = 0AH



应用实例：检测 TI000 引脚输入信号的脉冲宽度。

通过设置 CRC00，在 TI000 引脚下降沿的反向沿(即，上升沿)捕捉计数值并存入 CR000，而在 TI000 引脚下降沿捕捉计数值并存入 CR010。

通过以下表达式可以计算出输入脉冲的高电平和低电平宽度。

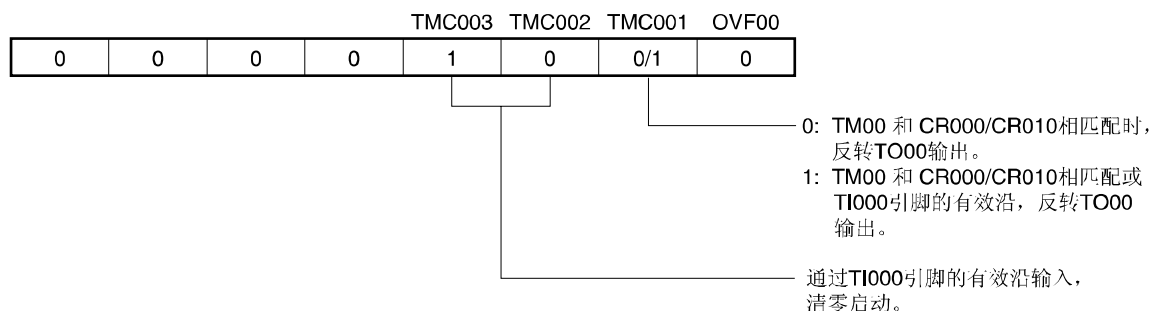
- 高电平宽度 = [CR010 值] - [CR000 值] × [计数时钟周期]
- 低电平宽度 = [CR000 值] × [计数时钟周期]

若 TI000 引脚的反向沿用作触发，捕捉计数值并存入 CR000，则不产生 INTTM000 信号。产生 INTTM010 信号后，立即读取 CR000 和 010，测量脉冲宽度。

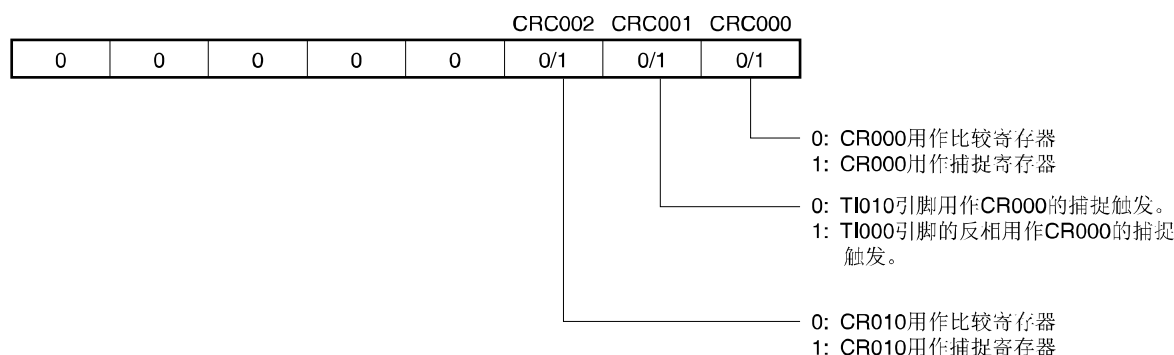
但是，若通过预分频模式寄存器 00(PRM00)的第 6 位和第 5 位(ES110 和 ES100)指定有效沿输入 TI010 引脚，则不能捕捉计数值，但产生 INTTM000 信号。测量 TI000 引脚的脉冲宽度时，若不使用 INTTM000 则将其屏蔽。

图 6-30 通过 TI000 引脚有效沿输入，进入清零启动模式下的寄存器设置示例(1/2)

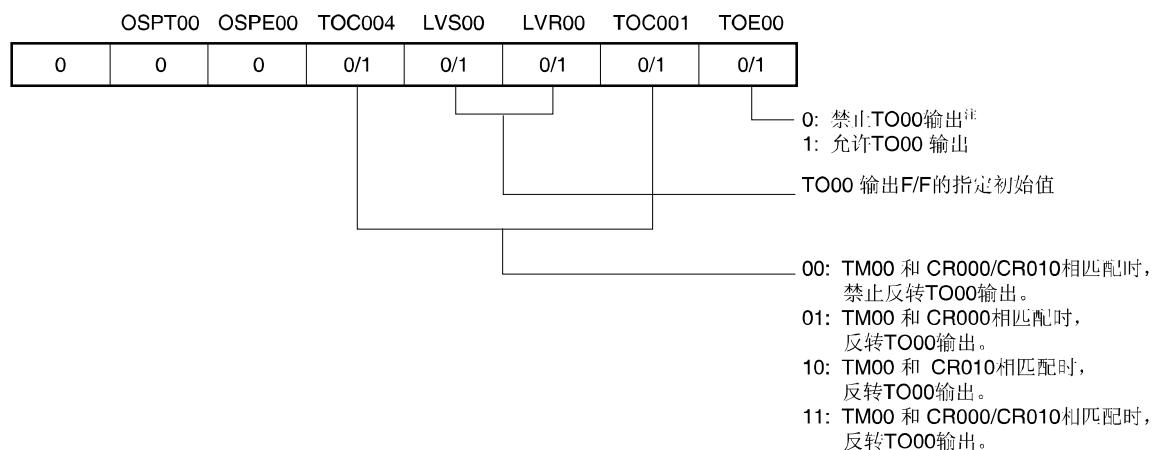
(a) 16 位定时器模式控制寄存器 00(TMC00)



(b) 捕捉/比较控制寄存器 00(CRC00)



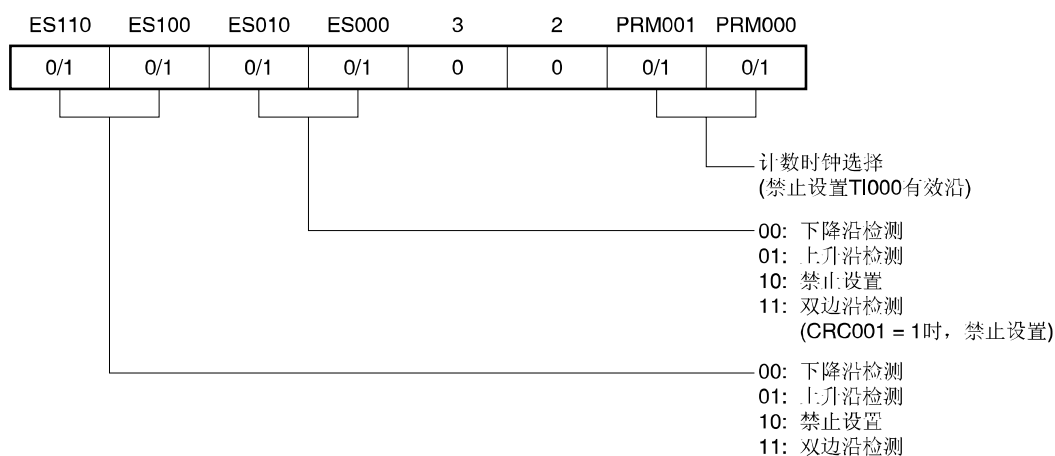
(c) 16 位定时器输出控制寄存器 00(TOC00)



注 使用 TI010 引脚检测有效沿时，禁止使用定时器输出(TO00)。

图 6-30 通过 TI000 引脚有效沿输入，进入清零启动模式下的寄存器设置示例(2/2)

## (d) 预分频模式寄存器 00(PRM00)



## (e) 16 位定时器/计数器 00(TM00)

通过读取 TM00，获取计数值。

## (f) 16 位定时器捕捉/比较寄存器 000(CR000)

该寄存器用作比较寄存器并与 TM00 的值相匹配时，产生中断信号(INTTM000)。禁止 TM00 清零。

若该寄存器用作捕捉寄存器，则选择TI000 或TI010 引脚<sup>注</sup>输入作为捕捉触发。检测出捕捉触发的有效沿时，将 TM00 计数值存入CR000。

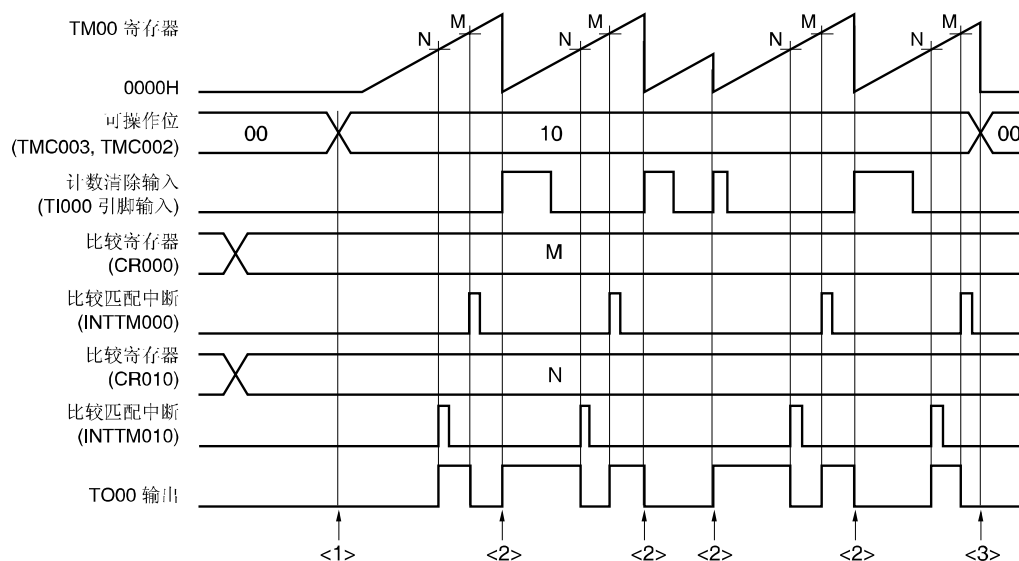
注 使用 TI010 引脚检测有效沿时，禁止使用定时器输出(TO00)。

## (g) 16 位捕捉/比较寄存器 010(CR010)

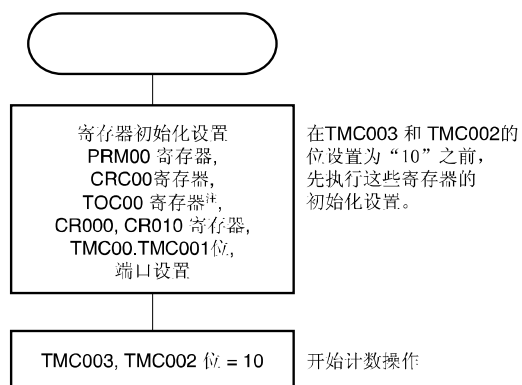
该寄存器用作比较寄存器并与 TM00 的值相匹配时，将产生中断信号(INTTM010)。禁止 TM00 清零。

该寄存器用作捕捉寄存器时，TI000 引脚输入作为捕捉触发。检测出捕捉触发的有效沿时，将 TM00 计数值存入 CR010。

图 6-31 通过 TI000 引脚有效沿输入进入，清零启动模式的软件处理示例



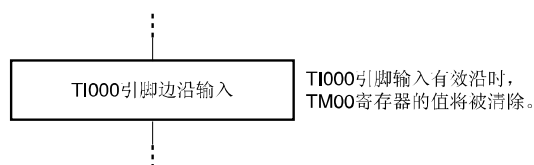
<1> 计数操作开始流程



<3> 计数操作停止流程



<2> TM00 寄存器清零启动流程



注 设置 TOC00 时，应特别注意。请详阅 6.3 (3) 16 位定时器输出控制寄存器 00(TOC00)。

### 6.4.5 自由运行定时器操作

16 位定时器模式控制寄存器第 3 位和第 2 位置“01”（自由运行定时器模式）时，16 位定时器/事件计数器 00 与计数时钟同步连续计数。计数到 FFFFH 时，在下一个时钟将溢出标志 (OVF00) 置“1”，TM00 清零并继续计数。通过软件执行 CLR 指令将 OVF00 清零。

提供以下三种自由运行定时器操作。

- CR000 和 CR010 均用作比较寄存器
- CR000 和 CR010，其中一个用作比较寄存器，另一个用作捕捉寄存器。
- CR000 和 CR010 均用作捕捉寄存器

备注 1. 有关 I/O 引脚的设置，请参阅 6.3 (5) 端口模式寄存器 3(PM3)。

2. 有关如何允许 INTTM000 信号中断，请参阅第十章 中断功能。

#### (1) 自由运行定时器操作

(CR000: 捕捉寄存器, CR010: 比较寄存器)

图 6-32 自由运行定时器模式框图  
(CR000: 比较寄存器, CR010: 比较寄存器)

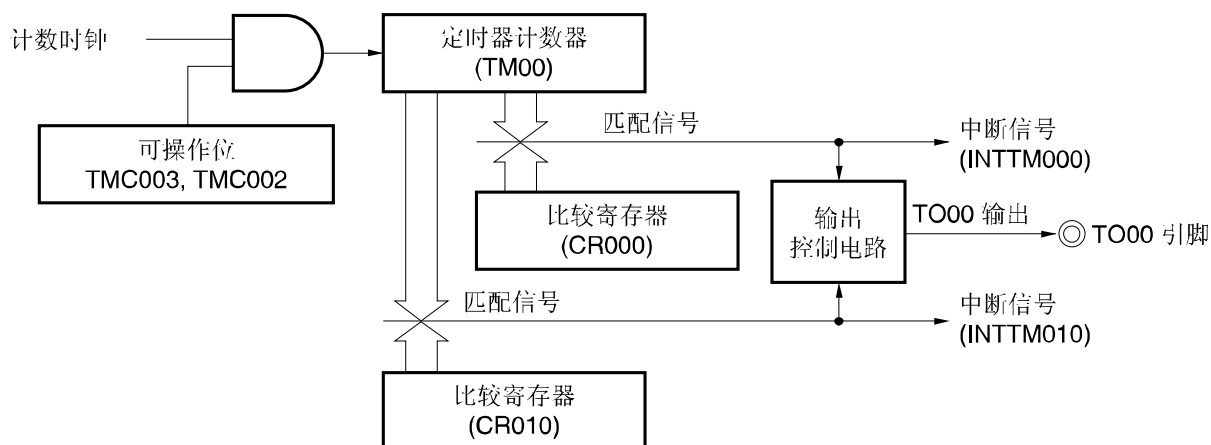
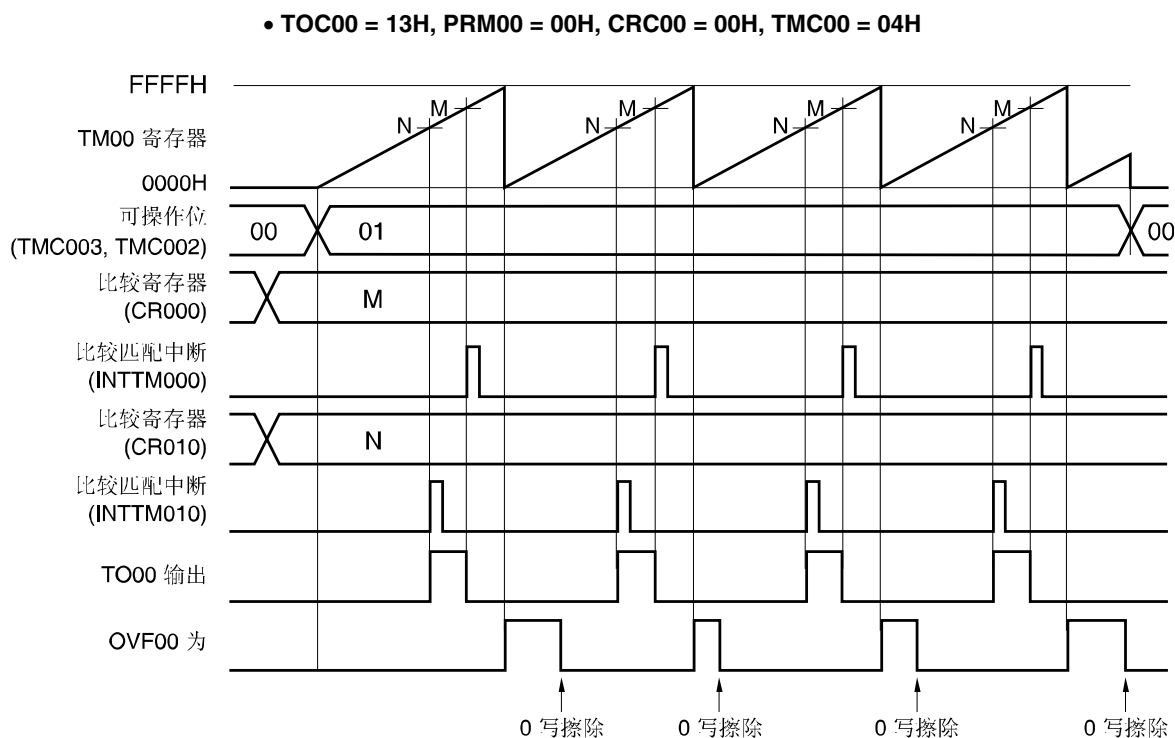


图 6-33 自由运行定时器模式的时序示例  
(CR000: 比较寄存器, CR010: 比较寄存器)



应用实例：在自由运行定时器模式下，使用 2 个比较寄存器。

每当 TM00 的计数值与 CR000 或 CR010 的值相匹配时，反转 TO00 引脚的输出电平。计数值与寄存器值相匹配时，将产生 INTTM000 或 INTTM010 信号。

## (2) 自由运行定时器操作

(CR000: 比较寄存器, CR010: 捕捉寄存器)

图 6-34 自由运行定时器模式框图  
(CR000: 比较寄存器, CR010: 捕捉寄存器)

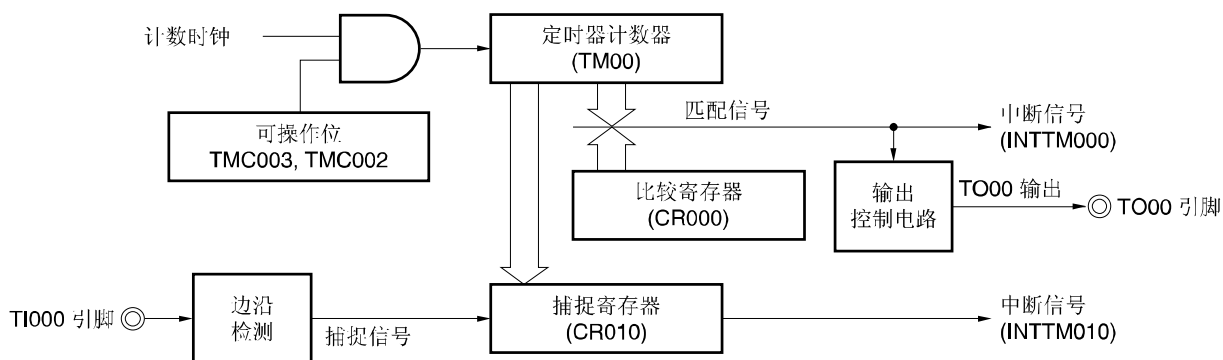
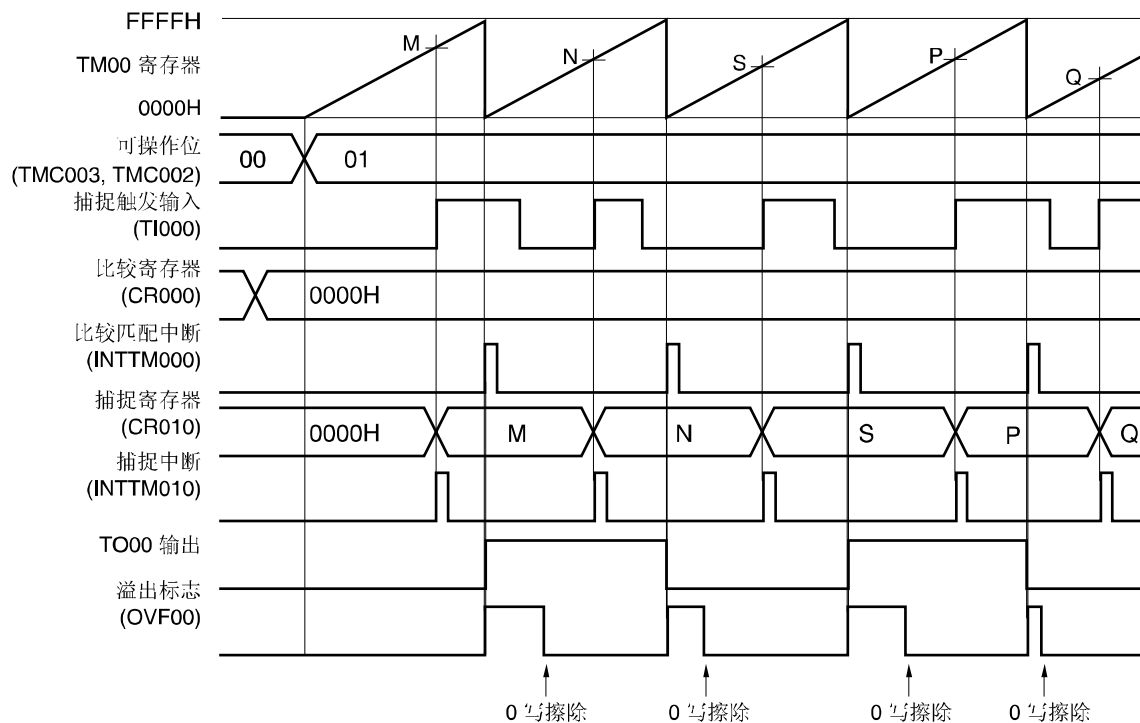


图 6-35 自由运行定时器模式的时序示例  
(CR000: 比较寄存器, CR010: 捕捉寄存器)

• TOC00 = 13H, PRM00 = 10H, CRC00 = 04H, TMC00 = 04H



应用实例：在自由运行定时器模式下，同时使用一个比较寄存器和一个捕捉寄存器。

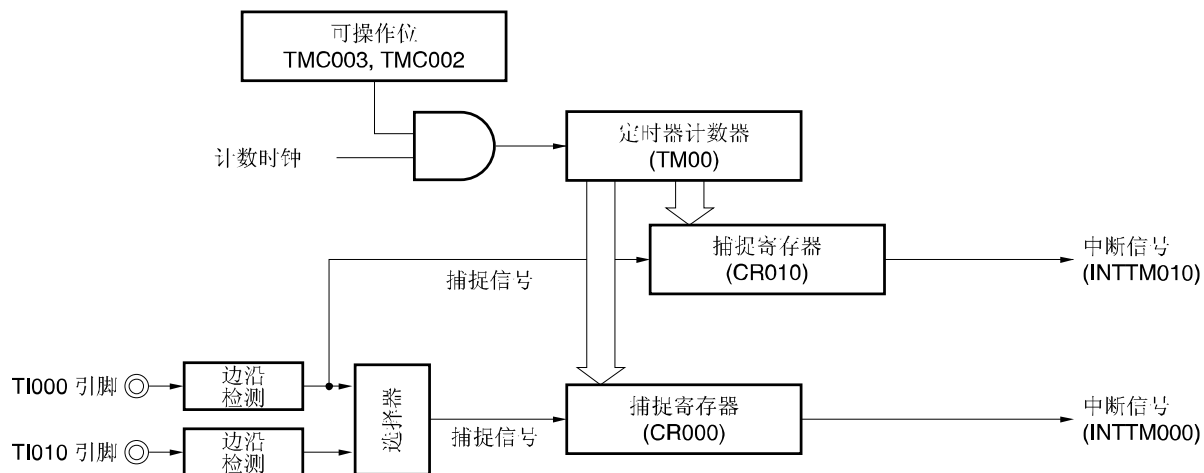
在本例中，每当 TM00 的计数值和 CR000 的计数值（比较寄存器）相匹配时，将产生 INTTM000 信号，并反转 TO00 输出电平。另外，每当检测出 TI000 引脚时，将产生 INTTM010 信号，捕捉 TM00 计数值并存入 CR010。



## (3) 自由运行定时器操作

(CR000: 捕捉寄存器, CR010: 比较寄存器)

图 6-36 自由运行定时器模式框图  
(CR000: 捕捉寄存器, CR010: 捕捉寄存器)

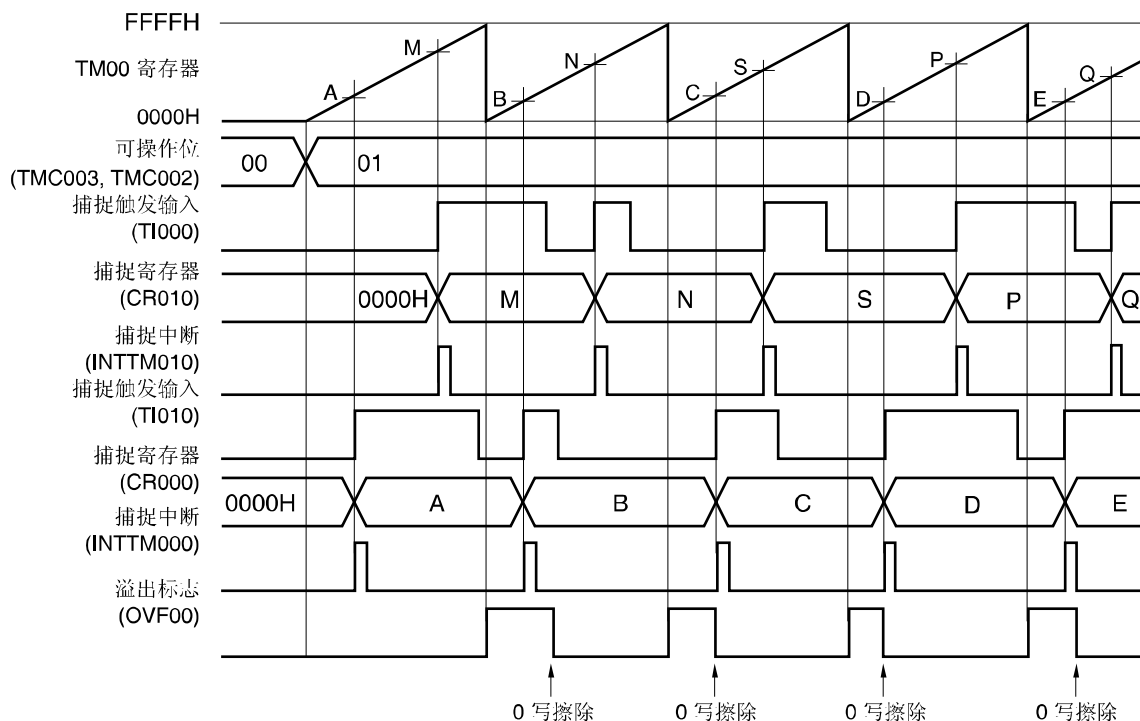


**备注** 自由运行定时器模式下, 若 CR000 和 CR010 都用作捕捉寄存器, 则不反转 TO00 输出电平。

但若 16 位定时器模式控制寄存器 00(TMC00)第 1 位置“1”, 则可以反转每次检测出的 TI000 引脚有效沿。

图 6-37 自由运行定时器模式的时序示例  
(CR000: 捕捉寄存器, CR010: 捕捉寄存器) (1/2)

(a) TOC00 = 13H, PRM00 = 50H, CRC00 = 05H, TMC00 = 04H

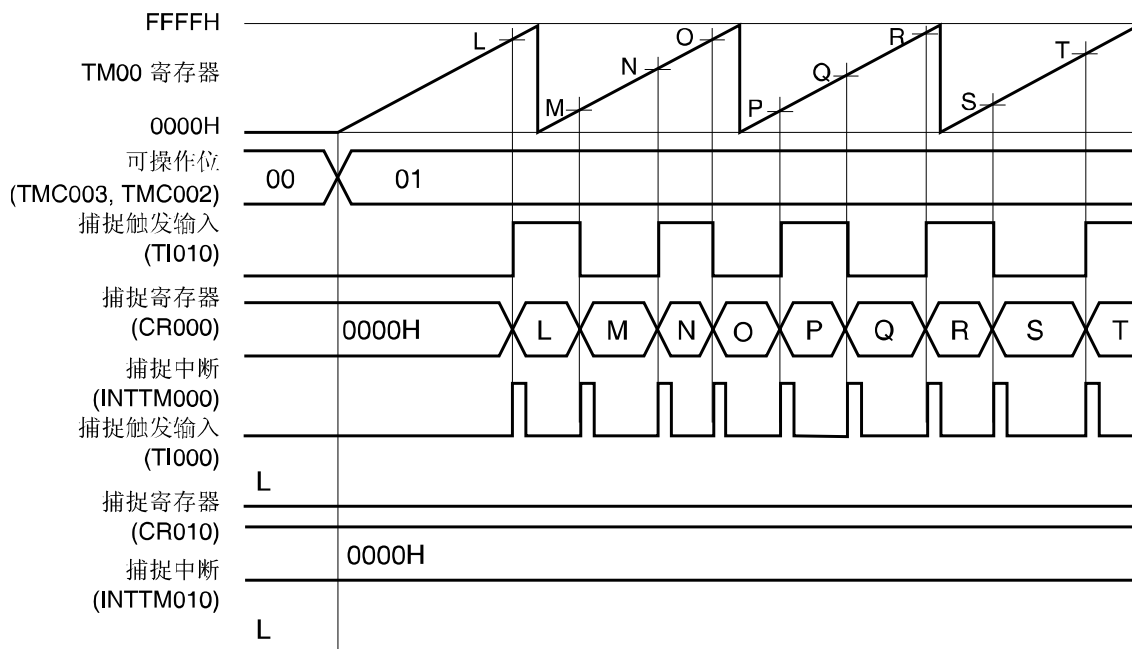


应用实例：自由运行定时器模式下，在各自捕捉触发输入的有效沿捕捉的计数值存入各自的捕捉寄存器中。

检测出 TI000 引脚输入的有效沿时，捕捉计数值并存入 CR010；检测出 TI010 引脚输入的有效沿时，捕捉计数值并存入 CR000。

图 6-37 自由运行定时器模式的时序示例  
(CR000: 捕捉寄存器, CR010: 捕捉寄存器) (2/2)

(b) TOC00 = 13H, PRM00 = C0H, CRC00 = 05H, TMC00 = 04H

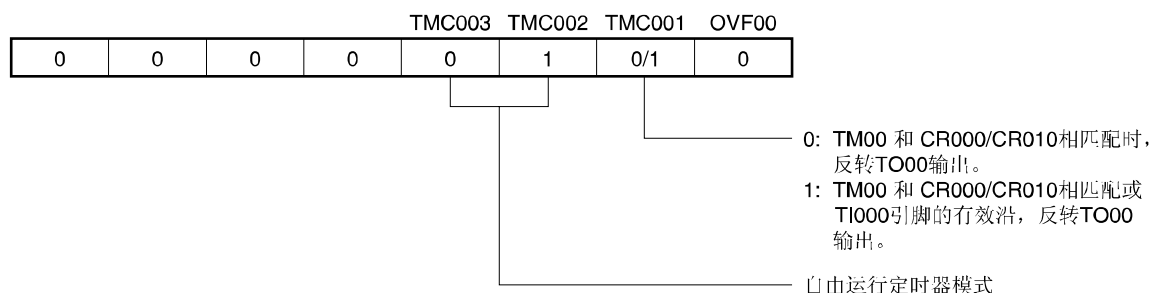


应用实例：自由运行定时器模式下，检测出 TI010 引脚的双边沿，捕捉计数值并存入 CR000。

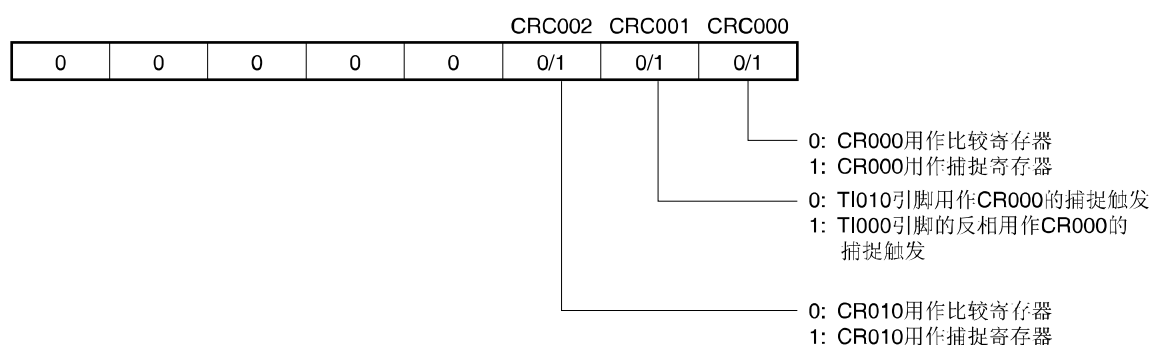
CR000 和 CR010 都用作捕捉寄存器并且仅检测出 TI010 引脚的有效沿时，捕捉不到计数值并存入 CR010。

图 6-38 自由运行定时器模式下的寄存器设置(1/2)

(a) 16 位定时器模式控制寄存器 00(TMC00)



(b) 捕捉/比较控制寄存器 00(CRC00)



(c) 16 位定时器输出控制寄存器 00(TOC00)

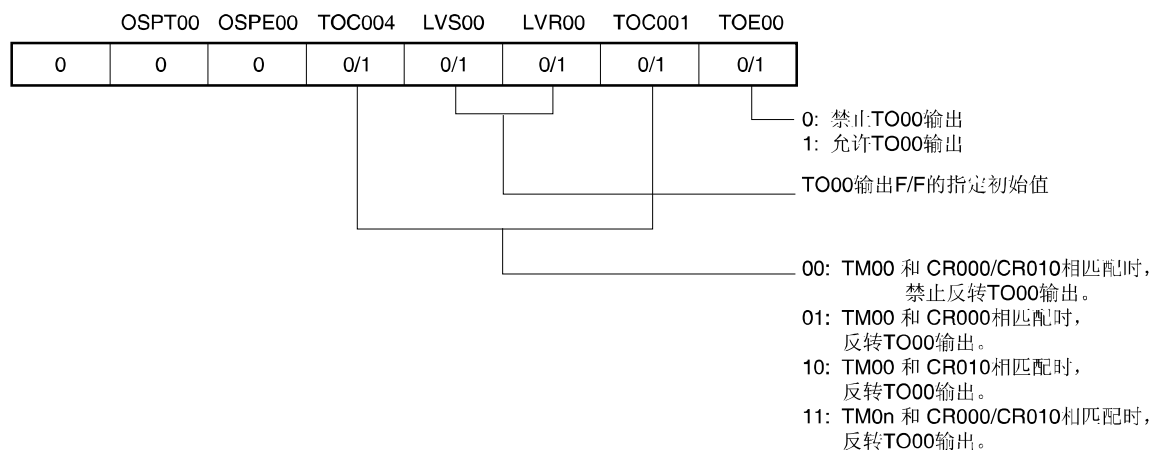
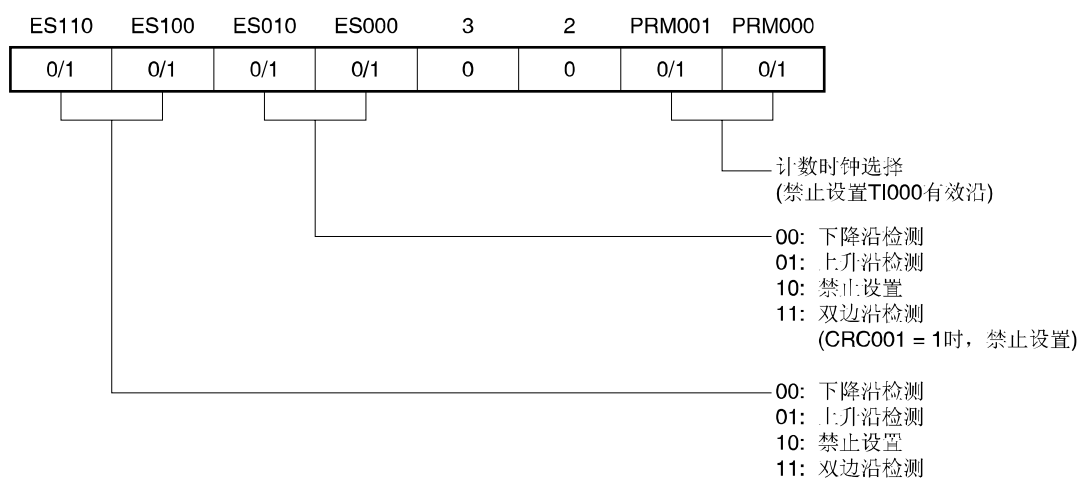


图 6-38 自由运行定时器模式下的寄存器设置(2/2)

## (d) 预分频模式寄存器 00(PRM00)



## (e) 16 位定时器/计数器 00(TM00)

通过读取 TM00，获取计数值。

## (f) 16 位定时器捕捉/比较寄存器 000(CR000)

该寄存器用作比较寄存器并与 TM00 的值相匹配时，将产生中断信号(INTTM000)。禁止 TM00 清零。

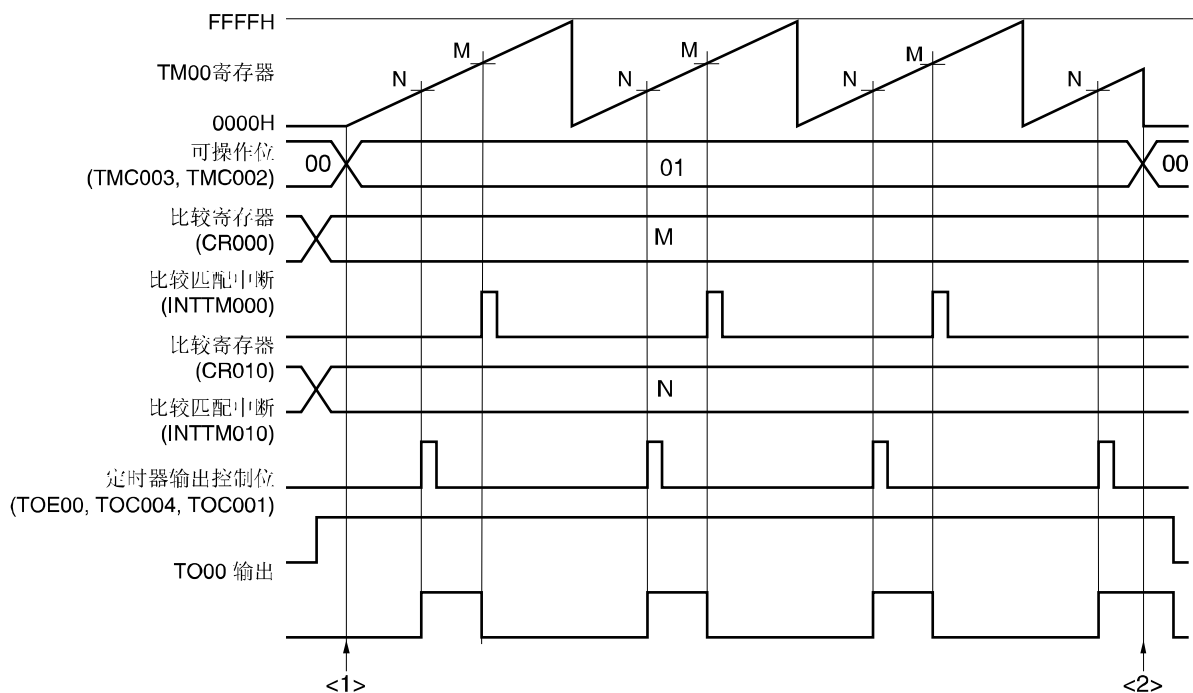
若该寄存器用作捕捉寄存器，则选择 TI000 或 TI010 引脚输入作为捕捉触发。检测出捕捉触发的有效沿时，将 TM00 计数值存入 CR000。

## (g) 16 位捕捉/比较寄存器 010(CR010)

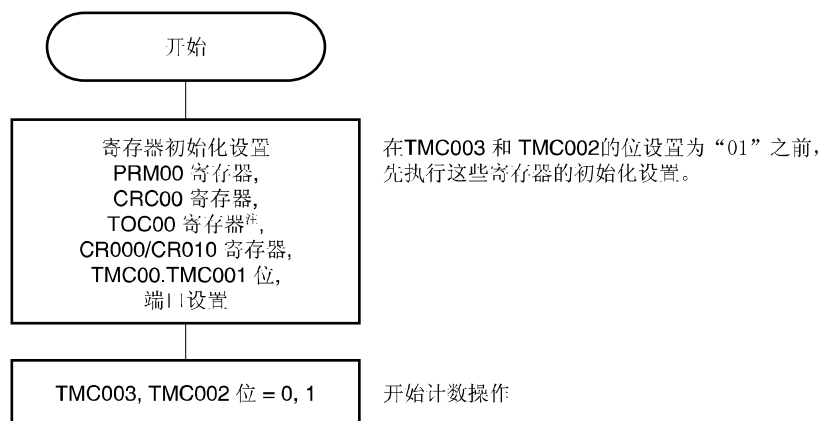
该寄存器用作比较寄存器并与 TM00 的值相匹配时，将产生中断信号(INTTM010)。禁止 TM00 清零。

该寄存器用作捕捉寄存器时，TI000 引脚输入作为捕捉触发。检测出捕捉触发的有效沿时，将 TM00 计数值存入 CR010。

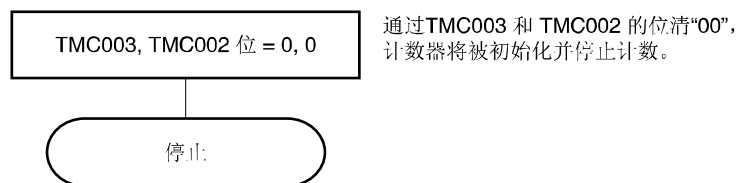
图 6-39 自由运行定时器模式的软件处理示例



<1> 计数操作开始流程



<2> 计数操作停止流程



注 设置 TOC00 时，应特别注意。请详阅 6.3 (3) 16 位定时器输出控制寄存器 00(TOC00)。

#### 6.4.6 PPG 输出操作

16 位定时器模式控制寄存器 00(TMC00)第 3 位和第 2 位(TMC003 和 TMC002) 置“11”(若 TM00 和 CR000 相匹配, 则清零启动)时, 在 CR000 预设周期内, 从 TO00 引脚输出方波(通过 CR010 预设脉宽)用作 PPG (可编程脉冲信号发生器)信号。

PPG 输出产生的脉冲周期和占空比如下所示。

- 脉冲周期 = (CR000 设定值 + 1) × 计数时钟周期
- 占空比 = (CR010 设定值 + 1) / (CR000 设定值 + 1)

**注意事项** 有关操作期间修改占空比(CR010 值), 请参阅 6.5.1 TM00 操作期间重写 CR010。

**备注 1.** 有关 I/O 引脚的设置, 请参阅 6.3 (5) 端口模式寄存器 3(PM3)。

**2.** 有关如何允许 INTTM000 信号中断, 请参阅第十章 中断功能。

图 6-40 PPG 输出操作框图

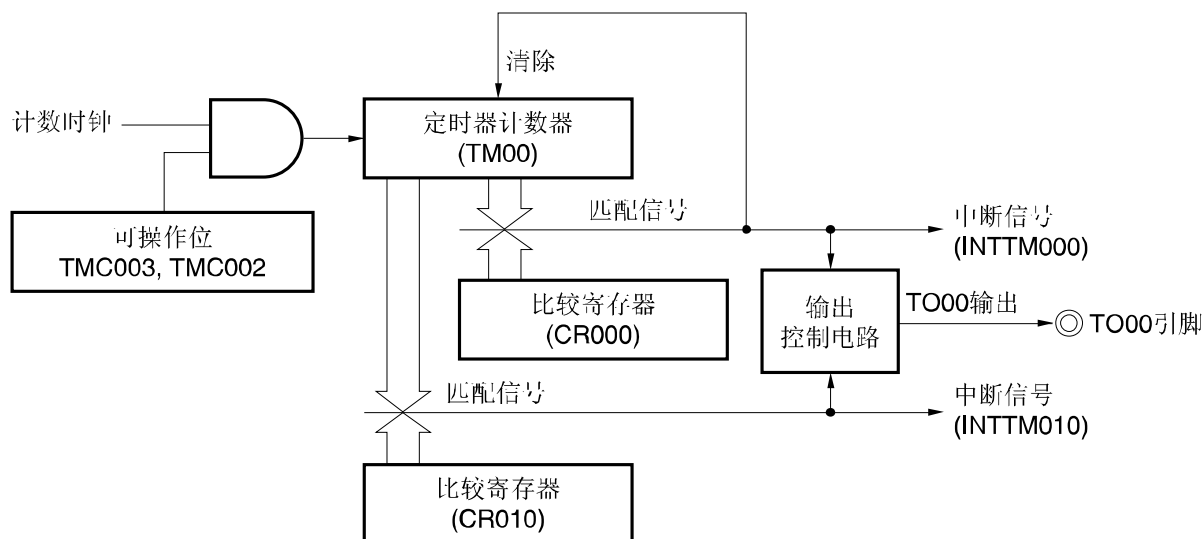
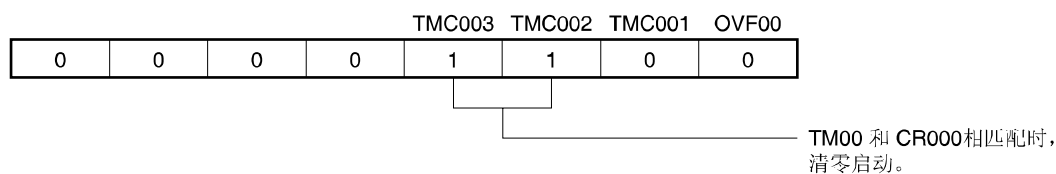
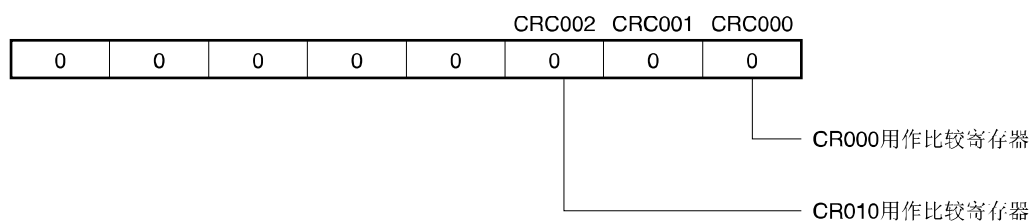


图 6-41 PPG 输出操作的寄存器设置示例(1/2)

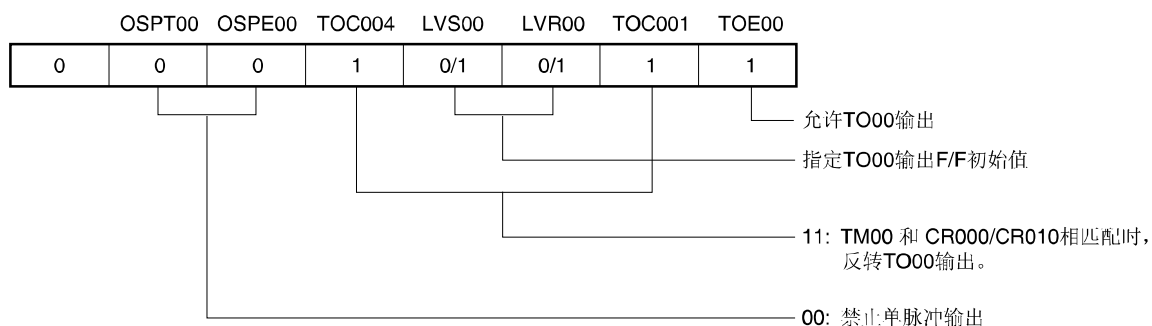
## (a) 16 位定时器模式控制寄存器 00(TMC00)



## (b) 捕捉/比较控制寄存器 00(CRC00)



## (c) 16 位定时器输出控制寄存器 00(TOC00)



## (d) 预分频模式寄存器 00(PRM00)

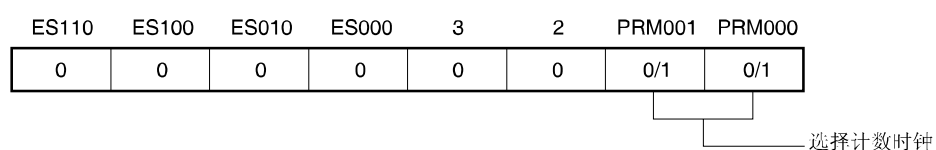




图 6-41 PPG 输出操作的寄存器设置示例(2/2)

**(e) 16 位定时器/计数器 00(TM00)**

通过读取 TM00，获取计数值。

**(f) 16 位定时器捕捉/比较寄存器 000(CR000)**

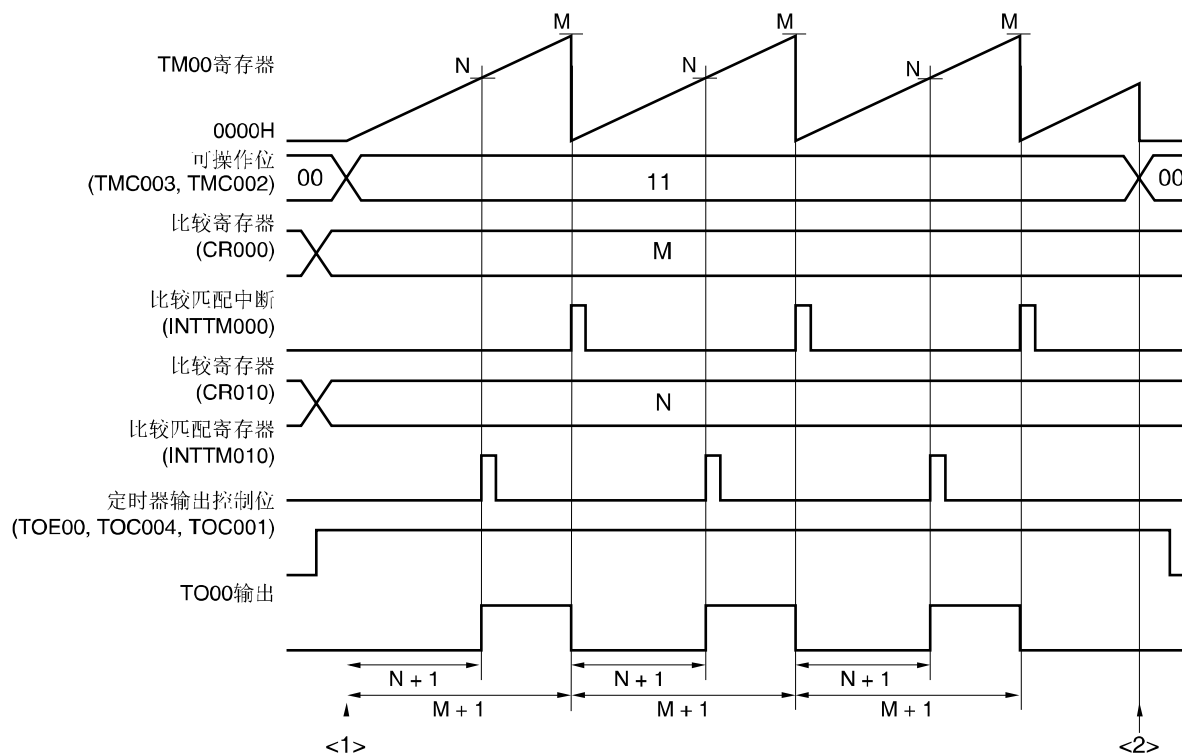
该寄存器的值与 TM00 计数值相匹配时，将产生中断信号(INTTM000)。TM00 计数值清零。

**(g) 16 位捕捉/比较寄存器 010(CR010)**

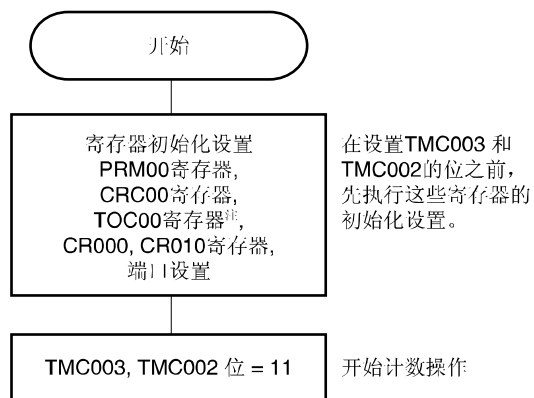
该寄存器的值与 TM00 计数值相匹配时，将产生中断信号(INTTM010)。TM00 不能清零。

**注意事项** 在 CR000 和 CR010 设置满足条件  $0000H \leq CR010 < CR000 \leq FFFFH$  的值。

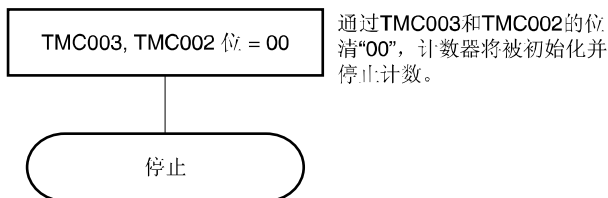
图 6-42 PPG 输出操作的软件处理示例



<1> 计数操作开始流程



<2> 计数操作停止流程



注 设置 TOC00 时，应特别注意。请详阅 6.3 (3) 16 位定时器输出控制寄存器 00(TOC00)。

注意事项 PPG 脉冲周期 =  $(M + 1) \times$  计数时钟  
PPG 占空比 =  $(N + 1)/(M + 1)$

#### 6.4.7 单脉冲输出操作

通过 16 位寄存器模式控制寄存器 00(TMC00)的第 3 位和第 2 位 (TMC003 和 TMC002)置“01”（自由运行定时器模式）或置“10”（通过 TI000 引脚的有效沿进入清零启动模式），以及 16 位定时器输出控制寄存器 00(TOC00)第 5 位 (OSPE00)置“1”，可以输出单脉冲。

定时器运行期间，TOC00 第 6 位(OSPT00)置“1”或 TI000 引脚输入有效沿时，触发 TM00 清零启动，并从 TO00 引脚只输出一脉冲 CR000 和 CR010 之间的不同脉冲。

- 注意事项**
1. 在单脉冲输出时，禁止再次输入触发（OSPT00 置“1”或检测 TI000 引脚的有效沿）。当前单脉冲输出完成后产生触发，才可再次输出单脉冲。
  2. 仅将 OSPT00 置“1”用作单脉冲输出的触发时，禁止改变 TI000 引脚或其复用功能端口引脚的电平。否则，可能出现脉冲输出异常。

**备注 1.** 有关 I/O 引脚的设置，请参阅 6.3 (5) 端口模式寄存器 3(PM3)。

**2.** 有关如何允许 INTTM000 信号中断，请参阅第十章 中断功能。

图 6-43 单脉冲输出操作框图

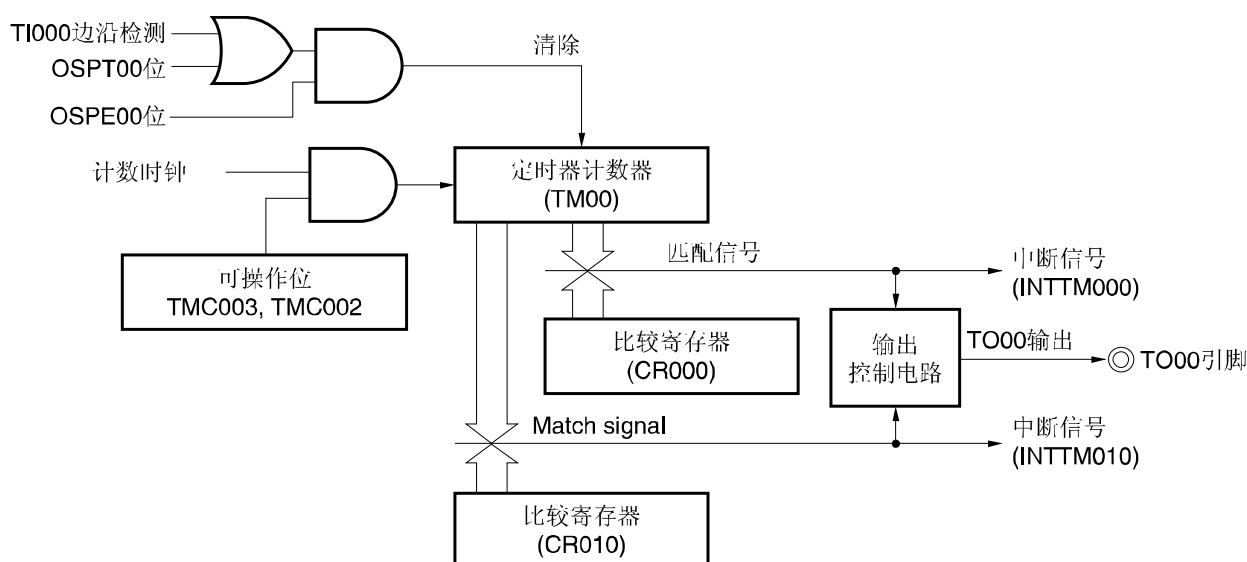


图 6-44 单脉冲输出操作的寄存器设置示例(1/2)

## (a) 16 位定时器模式控制寄存器 00(TMC00)

				TMC003	TMC002	TMC001	OVF00
0	0	0	0	0/1	0/1	0	0

01: 自由运行定时器模式  
10: 通过T1000引脚有效沿的  
清零启动模式。

## (b) 捕捉/比较控制寄存器 00(CRC00)

				CRC002	CRC001	CRC000
0	0	0	0	0	0	0

CR000用作比较寄存器

CR010用作比较寄存器

## (c) 16 位定时器输出控制寄存器 00(TOC00)

OSPT00	OSPE00	TOC004	LVS00	LVR00	TOC001	TOE00
0	0/1	1	0/1	0/1	1	1

允许TO00输出

TO00输出的指定初始值

TM00 和 CR000/CR010相匹配时,  
反转TO00输出。

允许单脉冲输出

通过写入“1”，产生软件触发  
(即使写入“1”，也不影响操作)。

## (d) 预分频模式寄存器 00(PRM00)

ES110	ES100	ES010	ES000	3	2	PRM001	PRM000
0	0	0	0	0	0	0/1	0/1

选择计数时钟

图 6-44 单脉冲输出操作的寄存器设置示例(2/2)

**(e) 16 位定时器/计数器 00(TM00)**

通过读取 TM00，获取计数值。

**(f) 16 位定时器捕捉/比较寄存器 000(CR000)**

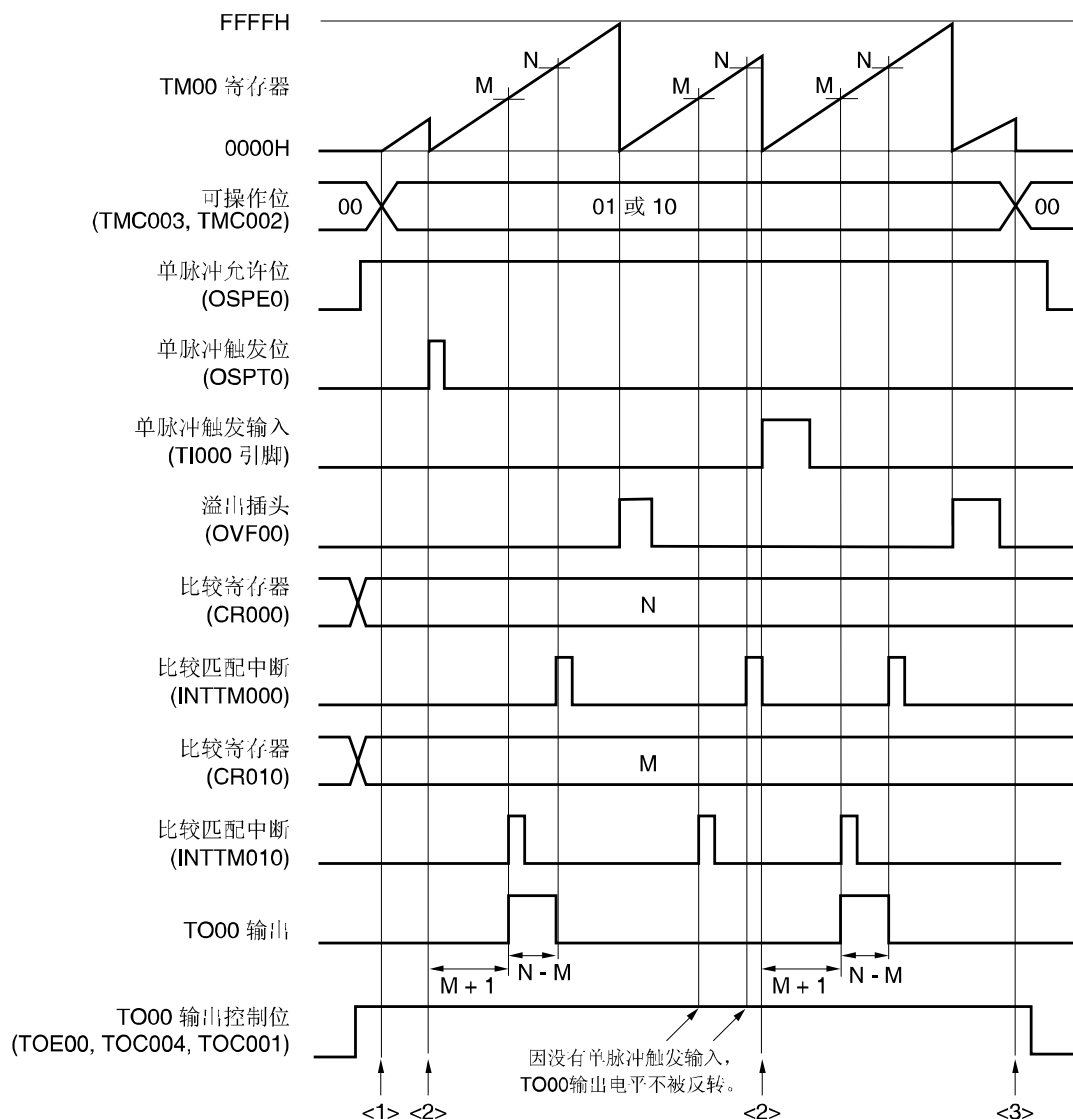
单脉冲输出时，该寄存器用作比较寄存器。TM00 的值与 CR000 的值相匹配时，将产生匹配信号(INTTM000)，并反转 TO00 的输出电平。

**(g) 16 位捕捉/比较寄存器 010(CR010)**

单脉冲输出时，该寄存器用作比较寄存器。TM00 的值与 CR010 的值相匹配时，将产生匹配信号(INTTM010)，并反转 TO00 的输出电平。

**注意事项** 禁止将 CR000 和 CR010 设置为相同值。

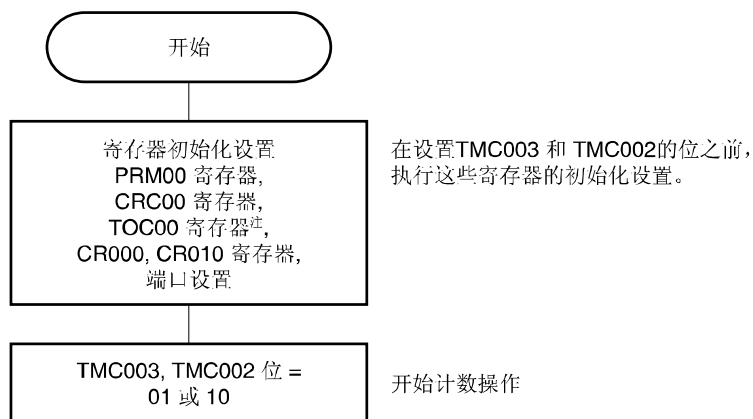
图 6-45 单脉冲输出操作的软件处理示例(1/2)



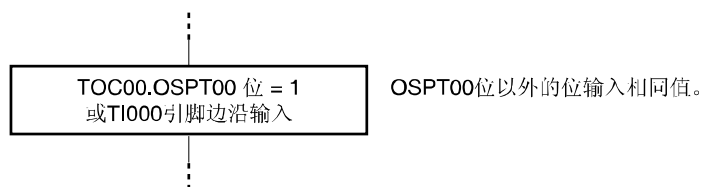
- 从输入单脉冲触发到输出单脉冲的时间  
=  $(M + 1) \times$  计数时钟周期
- 单脉冲输出有效电平宽度  
=  $(N - M) \times$  计数时钟周期

图 6-45 单脉冲输出操作的软件处理示例(2/2)

## &lt;1&gt; 计数操作开始流程



## &lt;2&gt; 单脉冲触发输入流程



## &lt;3&gt; 计数操作停止流程



注 设置 TOC00 时，应特别注意。请详阅 6.3 (3) 16 位定时器输出控制寄存器 00(TOC00)。

#### 6.4.8 脉冲宽度测量操作

TM00 可用来测量输入到 TI000 和 TI010 引脚的信号脉冲宽度。

可以通过自由运行定时器模式下操作 16 位定时器/时间计数器 00，或者 TI000 引脚输入信号的有效沿同步启动定时器，进行测量。

中断产生时，读取捕捉寄存器的有效值，并测量脉冲宽度。检测 16 位定时器模式控制寄存器 00(TMC00)第 0 位 (OVF00)若该值置“1”，则通过软件将其清零。

图 6-46 脉冲宽度测量(自由运行定时器模式)框图

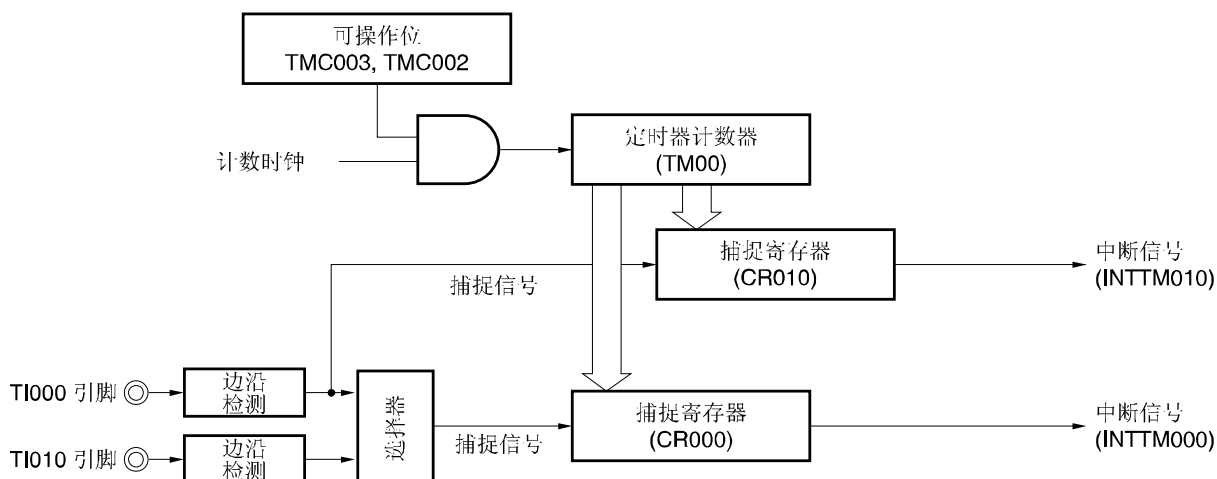
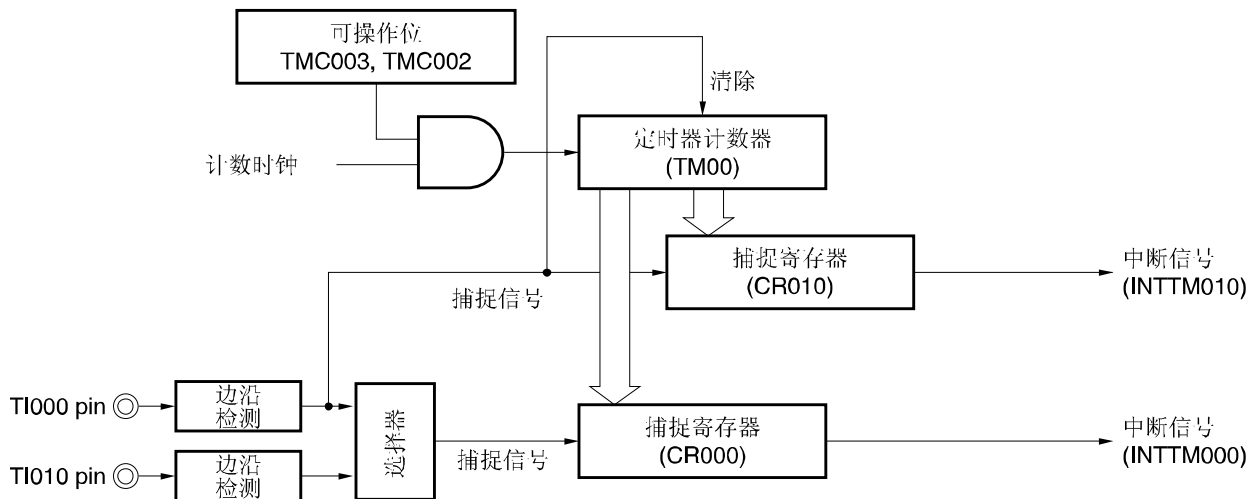


图 6-47 脉冲宽度测量框图  
(通过 TI000 引脚有效沿输入，进入清零启动模式)





通过以下三种方法测量脉冲宽度。

- 通过使用 TI000 与 TI010 引脚的两个输入信号测量脉冲宽度(自由运行定时器模式)
- 通过使用 TI000 引脚的输入信号测量脉冲宽度(自由运行定时器模式)
- 通过使用 TI000 引脚的输入信号测量脉冲宽度(通过 TI000 引脚的有效沿输入，进入清零启动模式))

**备注**

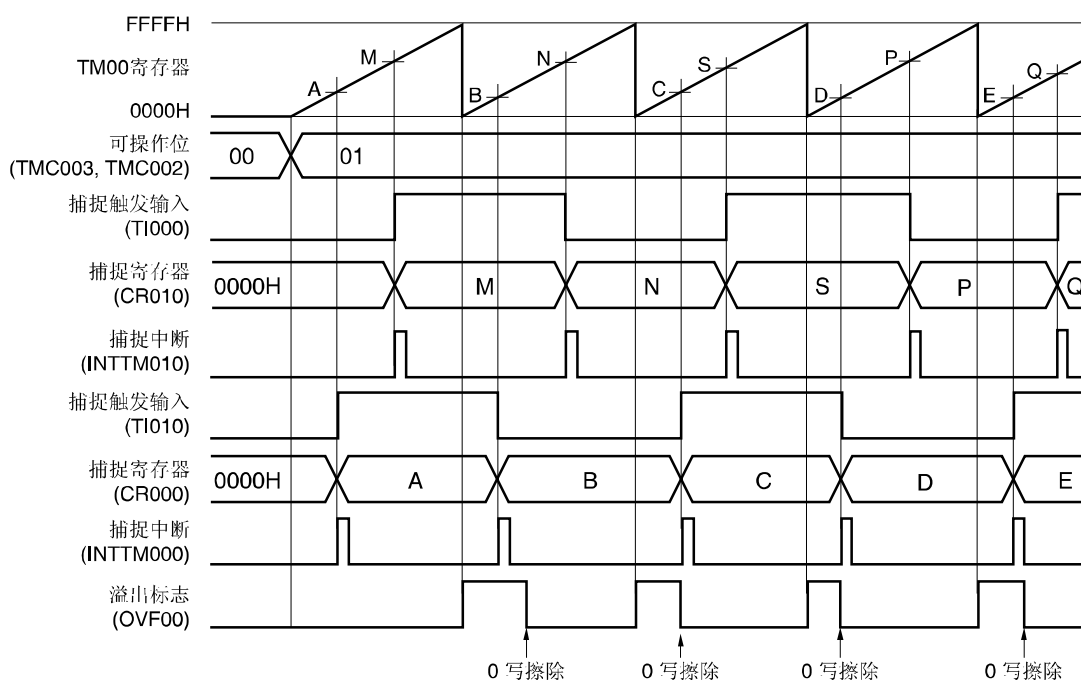
1. 有关 I/O 引脚的设置，请参阅 6.3 (5) 端口模式寄存器 3(PM3)。
2. 有关如何允许 INTTM000 信号中断，请参阅第十章 中断功能。

#### (1) 通过使用 TI000 与 TI010 引脚的两个输入信号测量脉冲宽度(自由运行定时器模式)

设置自由运行定时器模式(TMC003 和 TMC002 = 01)。检测出 TI000 引脚的有效沿时，捕捉 TM00 计数值并存入 CR010。检测出 TI010 引脚的有效沿时，捕捉 TM00 计数值并存入 CR000。指定检测 TI000 和 TI010 引脚的双边沿。使用此方法，从各输入信号的脉冲沿捕捉的计数值中减去预设值。因此，事先将先前捕捉值存入其他的寄存器中。溢出产生时，若简单地从当前捕捉值减去先前捕捉值后的计数值为负，则产生借位。因此，将程序状态字(PSW)第 0 位(CY)置“1”。若发生此情况，忽略 CY 并将计算值用作脉冲宽度。另外，将检测 16 位定时器模式控制寄存器 00(TMC00)第 0 位(OVF00)清零。

图 6-48 脉冲宽度测量的时序示例(1)

• TMC00 = 04H, PRM00 = F0H, CRC00 = 05H



**(2) 通过使用 TI000 引脚的输入信号测量脉冲宽度(自由运行定时器模式)**

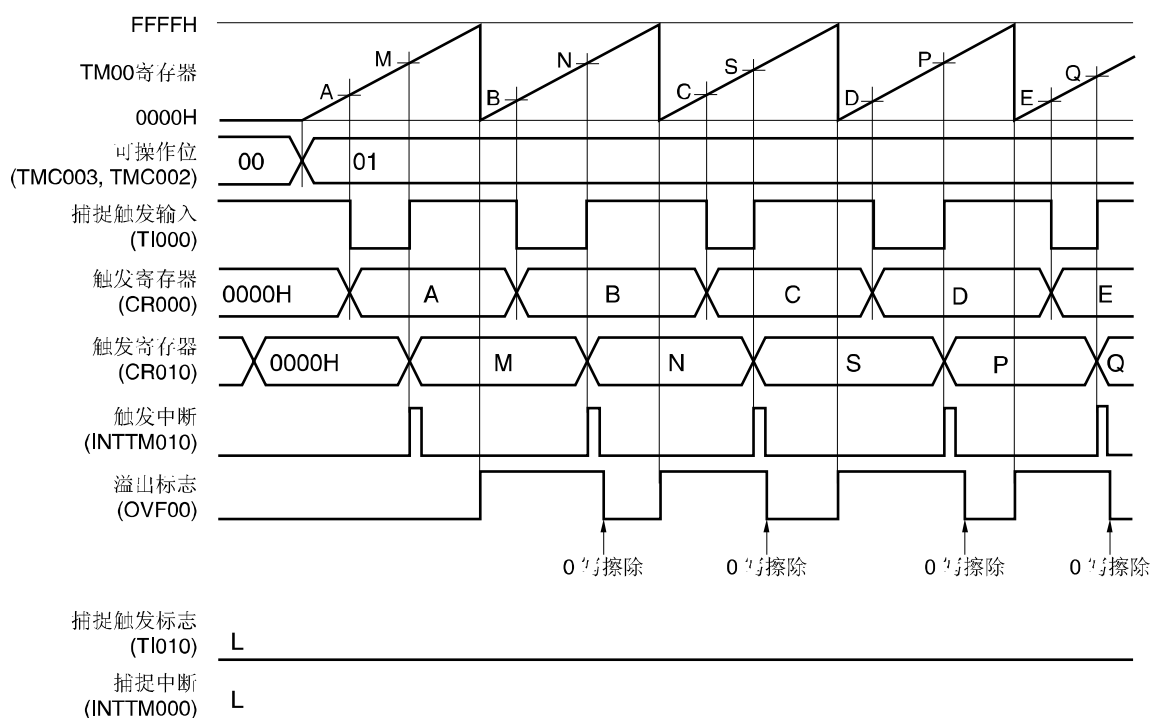
设置自由运行定时器模式(TMC003 和 TMC002 = 01)。TI000 引脚检测出反向的有效沿时, 捕捉 TM00 的计数值并存入 CR00。检测出 TI000 引脚的有效沿时, 捕捉 TM00 的计数值并存入 CR010。

通过此方法, 可以测量从一个脉冲沿到另一个脉冲沿的宽度, 计数值存入各自的捕捉计器。因此, 不必保存捕捉值。通过两个捕捉寄存器的计数值相减, 可以算出高电平宽度、低电平宽度和周期。

溢出产生时, 若简单地从当前捕捉值减去先前捕捉值后的计数值为负, 则产生借位。因此, 将程序状态字(PSW)的第 0 位(CY)置“1”。若发生此情况, 忽略 CY 并将计算值用作脉冲宽度。另外, 将检测 16 位定时器模式控制寄存器 00(TMC00)第 0 位(OVF00)清零。

图 6-49 脉冲宽度测量的时序示例(2)

• TMC00 = 04H, PRM00 = 10H, CRC00 = 07H



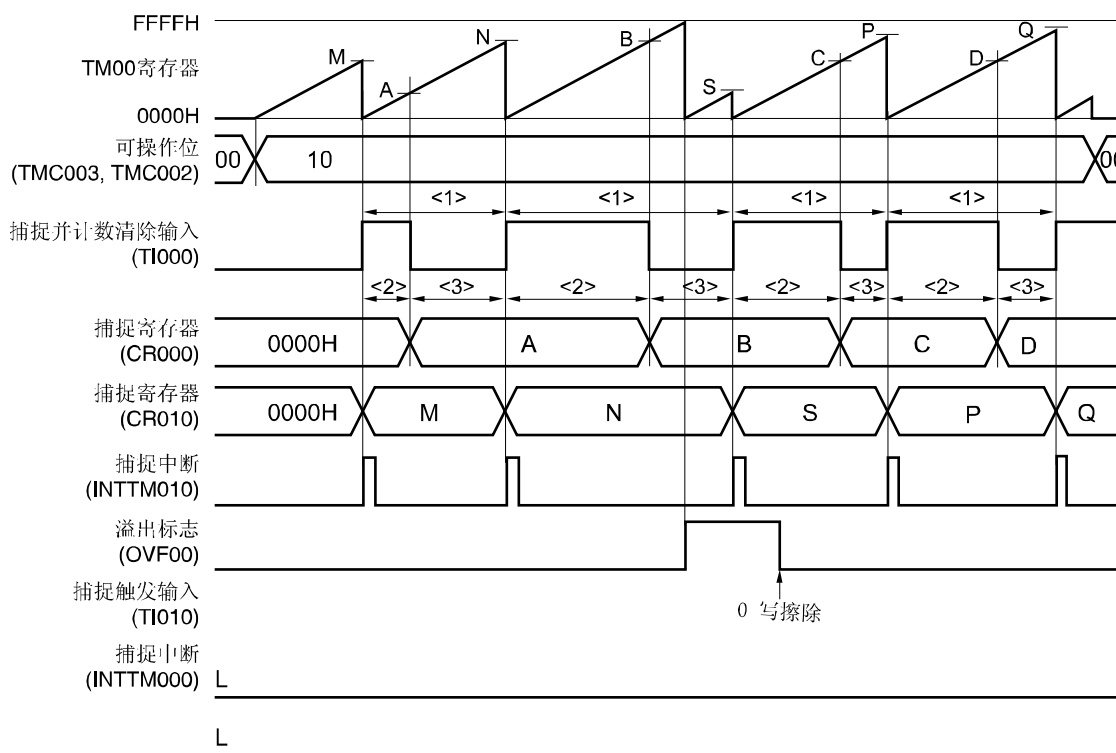
(3) 通过使用 TI000 引脚的输入信号测量脉冲宽度(通过 TI000 引脚的有效沿输入, 进入清零启动模式)

通过 TI000 引脚的有效沿输入设置清零启动模式(TMC003 和 TMC002 = 10)。在 TI000 引脚检测出反向的有效沿时, 捕捉 TM00 的计数值并存入 CR000; 检测出 TI000 引脚的有效沿时, 捕捉 TM00 的计数值捕捉并存入 CR010, TM00 清零(0000H)。因此, 若 TM00 不产生溢出, 则在 CR010 中存入一个周期。

若产生溢出, 则将 CR010 的值加上 10000H, 其结果作为一个周期。16 位定时器模式控制寄存器 00(TMC00)第 0 位 (OVF00)清零。

图 6-50 脉冲宽度测量的时序示例(3)

• TMC00 = 08H, PRM00 = 10H, CRC00 = 07H



- <1> 脉冲周期 =  $(10000H \times \text{OVF00 位置“1”的次数} + \text{CR010 捕捉值}) \times \text{计数时钟周期}$
- <2> 高电平脉冲宽度 =  $(10000H \times \text{OVF00 位置“1”的次数} + \text{CR000 捕捉值}) \times \text{计数时钟周期}$
- <3> 低电平脉冲宽度 =  $(\text{脉冲周期} - \text{高电平脉冲宽度})$

图 6-51 脉冲宽度测量寄存器设置示例(1/2)

## (a) 16 位定时器模式控制寄存器 00(TMC00)

				TMC003	TMC002	TMC001	OVF00
0	0	0	0	0/1	0/1	0	0

01: 自由运行定时器模式  
10: TI000引脚有效沿, 进入  
清零启动模式。

## (b) 捕捉/比较控制寄存器 00(CRC00)

				CRC002	CRC001	CRC000	
0	0	0	0	0	1	0/1	1

1: CR000用作捕捉寄存器  
0: TI010引脚用作CR000的捕捉触发。  
1: TI000引脚的反相用作CR000的捕捉  
触发。  
1: CR010用作捕捉寄存器。

## (c) 16 位定时器输出控制寄存器 00(TOC00)

OSPT00		OSPE00	TOC004		LVS00	LVR00	TOC001	TOE00
0	0	0	0	0	0	0	0	0

## (d) 预分频模式寄存器 00(PRM00)

ES110	ES100	ES010	ES000	3	2	PRM001	PRM000
0/1	0/1	0/1	0/1	0	0	0/1	0/1

选择计数时钟  
(禁止设置TI000 有效沿)  
00: 下降沿检测  
01: 上升沿检测  
10: 禁止设置  
11: 双边沿检测  
(禁止设置CRC001 = 1)  
00: 下降沿检测  
01: 上升沿检测  
10: 禁止设置  
11: 双边沿检测

图 6-51 脉冲宽度测量寄存器设置示例(2/2)

**(e) 16 位定时器/计数器 00(TM00)**

通过读取 TM00，获取计数值。

**(f) 16 位定时器捕捉/比较寄存器 000(CR000)**

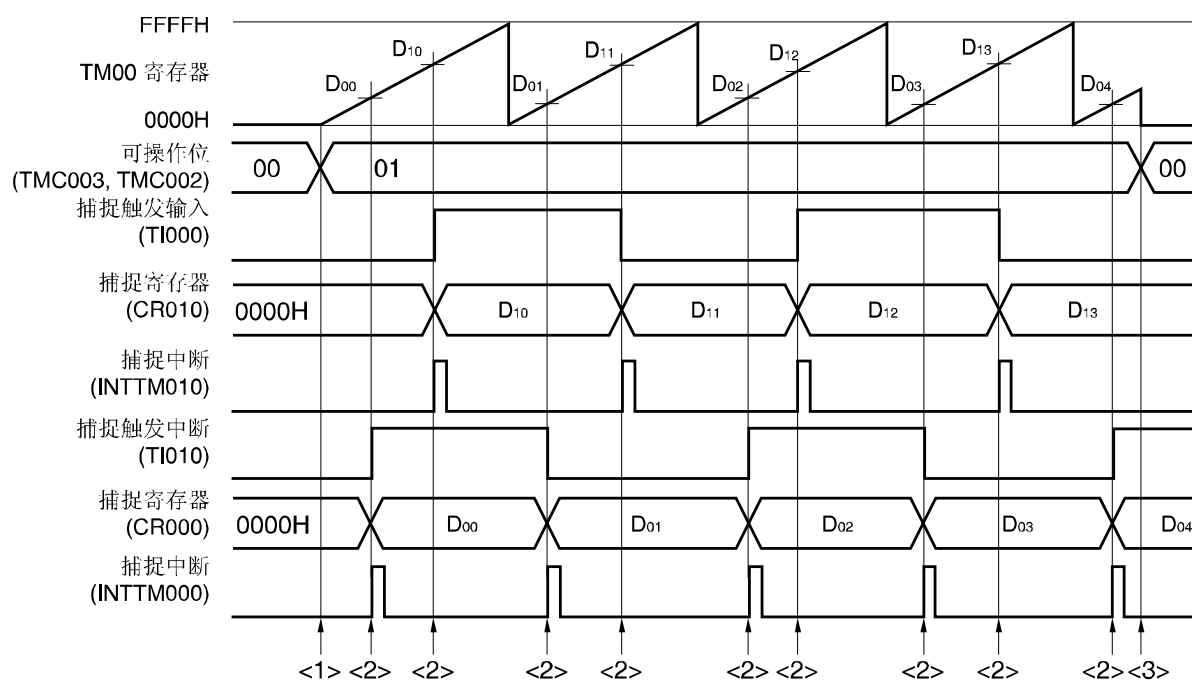
该寄存器用作捕捉寄存器选择 TI000 或 TI010 引脚用作捕捉触发。检测出捕捉触发的指定有效沿时，将 TM00 计数值存入 CR000。

**(g) 16 位捕捉/比较寄存器 010(CR010)**

该寄存器用作捕捉寄存器 TI000 引脚的输入信号用作捕捉触发。检测出捕捉触发时，将 TM00 计数值存入 CR010。

图 6-52 脉冲宽度测量的软件处理示例(1/2)

## (a) 自由运行定时器模式示例



## (b) 通过 TI000 引脚输入，进入清零启动模式

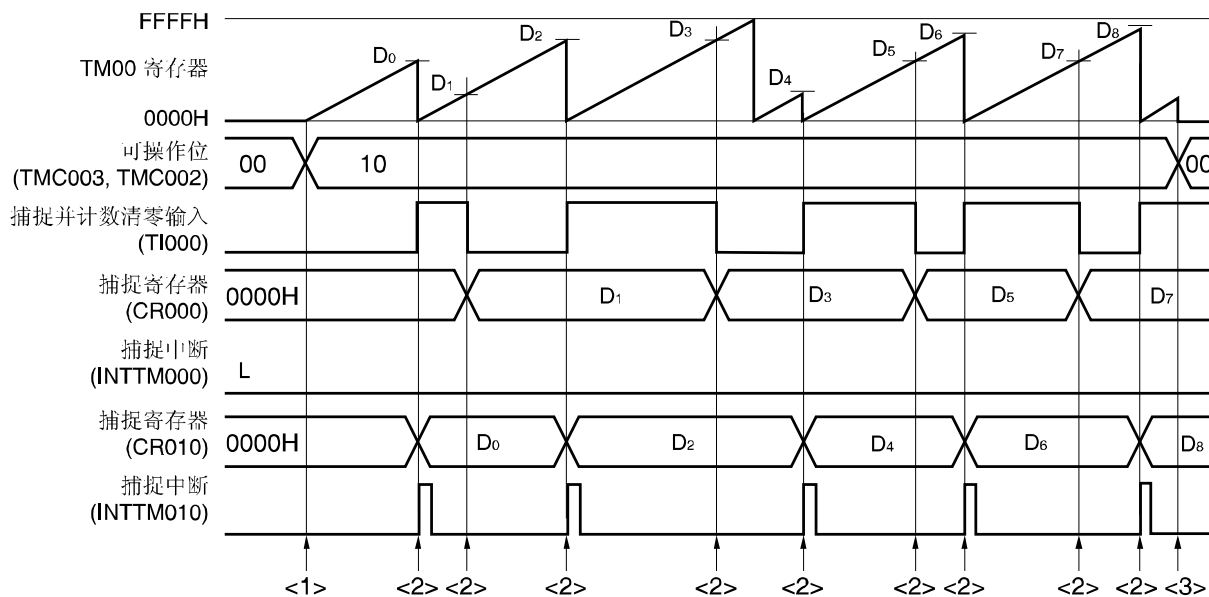
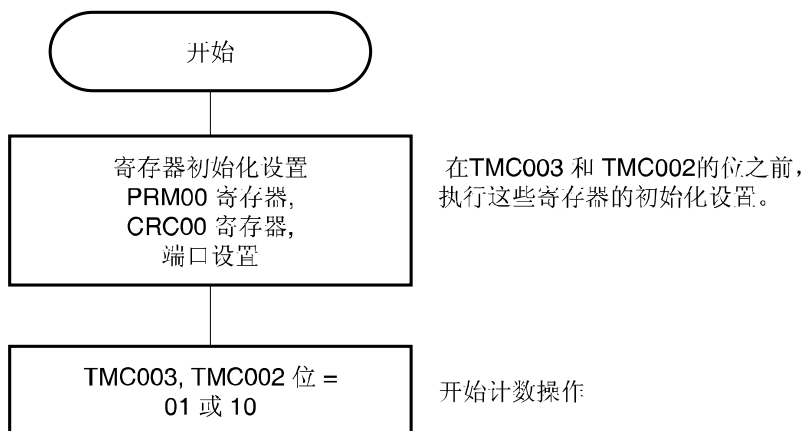
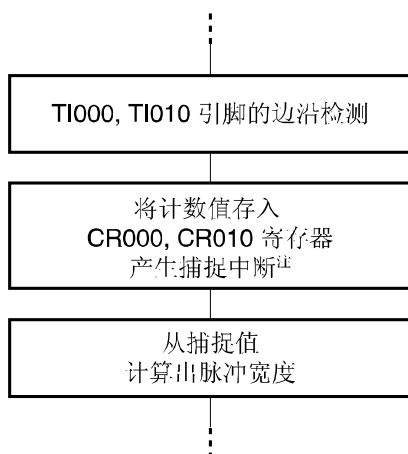


图 6-52 脉冲宽度测量的软件处理示例(2/2)

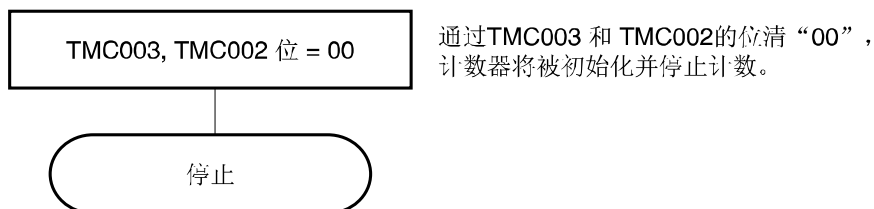
## &lt;1&gt; 计数操作开始流程



## &lt;2&gt; 捕捉触发输入流程



## &lt;3&gt; 计数操作停止流程



注 选择 TI000 引脚输入的反向沿用作 CR000 的有效沿时，不产生捕捉中断信号(INTTM000)。

## 6.5 TM00 特殊用途

### 6.5.1 TM00 操作期间重写 CR010

原则上，TM00 操作(TMC003 和 C002 = 00 以外的值)时，禁止将 CR000 和 CR010 用作比较寄存器进行重写。

但若仅将 CR010 用作 PPG 输出修改占空比时，则可以按以下步骤在 TM00 操作期间修改 CR010。（若 CR010 修改值 < 当前值，则 CR010 与 00 相匹配后会立即重写。若 CR010 修改值 > 当前值，则 CR00 与 00 相匹配后可以立即重写。若在 CR010 与 TM00 或 CR000 与 TM00 相匹配之前重写，则可能产生异常操作）。

修改 CR010 值的步骤：

- <1> 禁止中断 INTTM010(TMMK010 = 1)。
- <2> TM00 值与 CR010 值相匹配(TOC004 = 0)时，禁止反转定时器输出。
- <3> 修改 CR010 值。
- <4> 等待一个 TM00 计数时钟周期。
- <5> TM00 值与 CR010 值相匹配(TOC004 = 1)时，允许反转定时器输出。
- <6> INTTM010(TMIF010 = 0)中断标志清零。
- <7> 允许中断 INTTM010(TMMK010 = 0)。

**备注** 有关 TMIF010 和 TMMK010，请参阅第十章 中断中能。

### 6.5.2 LVS00 和 LVR00 设置

#### (1) LVS00 和 LVR00 用途

LVS00 和 LVR00 用于设置 TO00 引脚输出的默认值，并可以在不需要定时器操作时(TMC003 与 TMC002 = 00)反转定时器输出。不需要软件控制时，LVS00 和 LVR00 清零(00)(默认值：低电平输出)

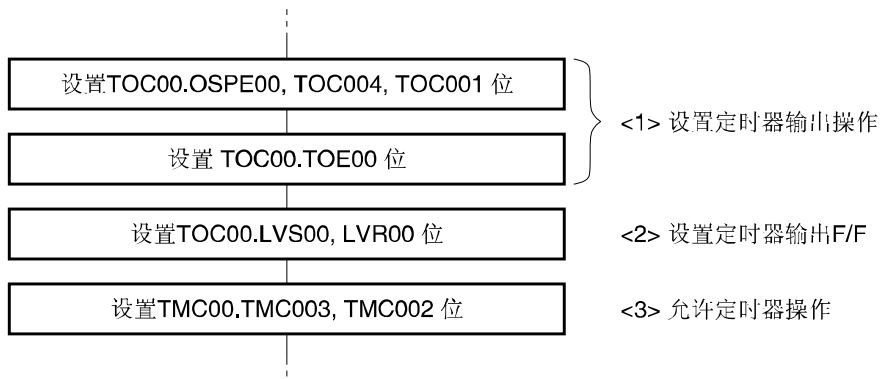
LVS00	LVR00	定时器输出状态
0	0	无变化（低电平输出）
0	1	清除（低电平输出）
1	0	设置（高电平输出）
1	1	禁止设置



## (2) LVS00 和 LVR00 设置方法

按以下步骤设置 LVS00 和 LVR00。

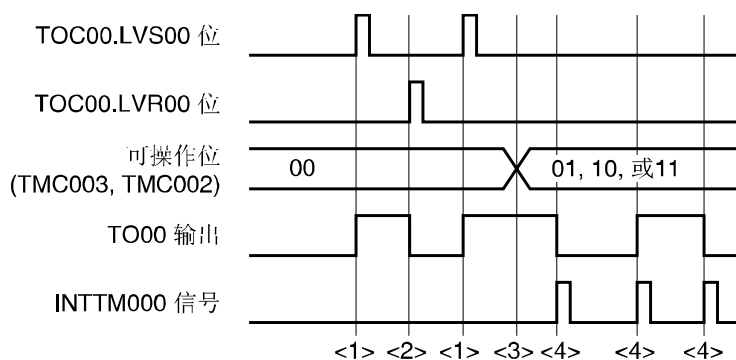
图 6-53 LVS00 和 LVR00 位的设置流程示例



**注意事项** 必须按上述步骤<1>、<2>和<3>设置 LVS00 和 LVR00。

步骤<2>可以在<1>和<3>之后执行。

图 6-54 LVR00 和 LVS00 时序示例



<1> LVS00 和 LVR00 = 10 时，TO00 引脚输出高电平。

<2> LVS00 和 LVR00 = 01 时，TO00 引脚输出低电平(即使 LVS00 与 LVR00 清零(00)，引脚输出恒为高电平)。

<3> TMC002 置“01”、“10”或“11”时，定时器开始操作。由于在开始操作前 LVS00 与 LVR00 置“10”，所以 TO00 引脚输出从高电平开始。定时器开始操作后。一直到 TMC003 和 TMC002 = 00，才可以设置 LVS00 和 LVR00 输出

<4> 每当中断信号(INTTM000)产生时，反转 TO00 引脚的输出电平。

## 6.6 16 位定时器/事件计数器 00 注意事项

### (1) 16 位定时器/事件寄存器 00 各通道限制条件

各通道限制条件如表 6-3 所示。

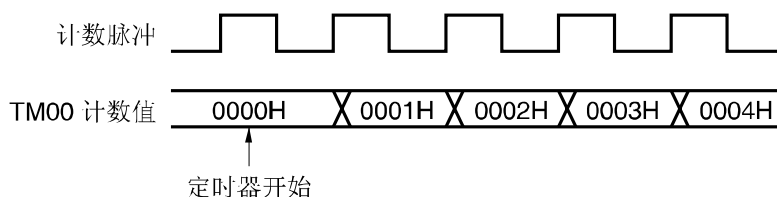
表 6-3 16 位定时器/事件计数器 00 各通道限制条件

操作	限制条件
用作间隔定时器	—
用作方波输出	
用作外部事件计数器	
通过TI000引脚有效沿输入进入清零启动模式	检测出TI010引脚的有效沿时，禁止使用定时器输出(TO00)。(TOC00 = 00H)
用作自由运行定时器	—
用作PPG输出	$0000H \leq CP010 < CR000 \leq FFFFH$
单脉冲输出	禁止为CR000和CP010设置相同的值。
用作脉冲宽度测量	禁止使用定时器输出(TO00)(TOC00 = 00H)

### (2) 定时器启动错误

定时器启动后，在产生相匹配信号期间，由于启动 TM00 计数操作与计数脉冲不同步，可能会产生最长 1 个时钟的误差。

图 6-55 TM00 计数的启动时序



### (3) CR000 和 CR010 的设置(TM00 与 CR000 相匹配时，进入清零启动模式)

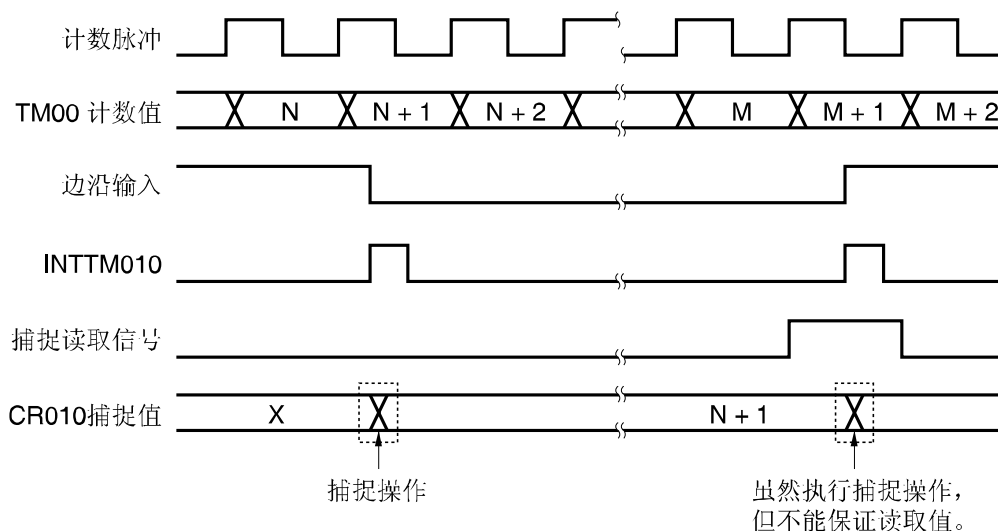
CR000 和 CR010 设置 0000H 以外的值(TM00 用作外部事件计数器时，不能进行单脉冲计数)。

#### (4) 捕捉寄存器保持数据时序

- (a) 读取 CR000/CR010 期间，有效沿输入到 TI000/TI010 引脚并检测出 TI000 引脚的反向沿时，CR010 执行捕捉操作，但不能保证 CR000/CR010 读取值。此时，若检测出 TI000/TI010 引脚的有效沿，则产生中断信号 (INTTM000/INTTM010) (若检测出 TI000 引脚的反向沿，则不产生中断信号)。

若因检测出 TI000/TI010 引脚的有效沿而捕捉到计数值，则应在产生 INTTM000/INTTM010 信号后读取 CR000/CR010 值。

图 6-56 捕捉寄存器保持数据时序



- (b) 16 位定时器/事件计数器 00 停止后，不能确保 CR000 和 CR010 的值。

#### (5) 有效沿设置

定时器停止(TMC003 和 TMC002 = 00)期间，设置 TI000 引脚的有效沿。使用 ES000 和 ES001 设置有效沿。

#### (6) 单脉冲的重新触发

必须确保单脉冲输出模式下，在输出有效电平期间不产生触发。确保输出当前有效电平后，输入下一个触发。

**(7) OVF00 标志的操作****(a) OVF00 标志的设置(1)**

除 TM00 溢出之外，在以下情况下，OVF00 标志置“1”。

TM00 与 CR000 相匹配时，选择清零启动模式。

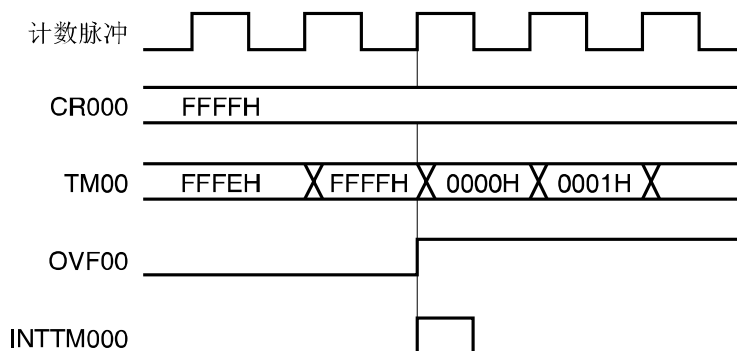
↓

设置 CR000 为 FFFFH。

↓

TM00 和 CR000 相匹配时，TM00 从“FFFFH”清为“0000H”。

图 6-57 OVF00 标志操作时序

**(b) OVF00 标志清除**

即使 TM00 溢出后，下一个计数时钟被计数之前(TM00 的值变为 0001H 之前)将 OVF00 标志清零(0)，OVF00 也会重新置“1”，并且清零无效。

**(8) 单触发脉冲输出**

在自由运行定时器模式或通过 TI000 引脚的有效沿输入进入的清零启动模式下，可以进行正确的单脉冲输出操作。在 TM00 与 CR000 相匹配进入的清零启动模式下，不能输入单脉冲。

### (9) 捕捉操作

#### (a) TI000 的有效沿指定用作计数时钟

TI000 的有效沿指定用作计数时钟时，指定用作 TI000 触发的捕捉寄存器不能正确操作。

#### (b) 通过 TI010 和 TI000 引脚的输入信号准确捕捉计数值的脉冲宽度

为了准确捕捉计数值，用作捕捉触发的 TI000 和 TI010 引脚的输入脉冲宽度必须大于两个计数时钟（用 PRM00 选择）（请参阅图 6-7）。

#### (c) 中断信号产生

虽然在计数时钟的下降沿执行捕捉操作，但中断信号(INTTM000 和 INTTM010)产生在下一次计数时钟的上升沿（请参阅图 6-7）。

#### (d) CRC001 (捕捉/比较控制寄存器 00(CRC00)第 1 位) 置“1”时的注意事项

若使用输入到 TI000 引脚的反向沿来捕捉 TM00 寄存器并放入 CR000 寄存器，则捕捉计数值后不产生中断请求信号(INTTM000)。若操作期间检测到 TI010 引脚的有效值，则不执行捕捉操作，但将产生的 INTTM000 信号用作外部中断信号。若不使用外部中断，则屏蔽 INTTM000 信号。

### (10) 脉冲沿检测

#### (a) 复位后指定有效沿

若 TI000 或 TI010 引脚处于高电平，并且上升沿或双边沿指定为 TI000 或 TI010 引脚的有效沿时，允许 16 位定时器/事件计数器 00 的操作，则 TI000 或检测出的 TI010 引脚高电平为上升沿。上拉 TI000 和 TI010 引脚时要特别注意。但若定时器操作一旦停止后允许重新启动，则检测不出上升沿。

#### (b) 消除噪声用采样时钟

TI000 有效沿用作计数时钟和用作捕捉触发时，用于消除噪声的采样时钟有所不同。前者的采样时钟恒为 fPRS。后者选择 PRM00 用作计数时钟进行采样。

采样到 TI000 引脚的信号输出并且连续 2 次检测出有效电平时，才判断为有效沿。从而消除窄脉宽噪声（请参阅图 6-7）。

### (11) 定时器操作

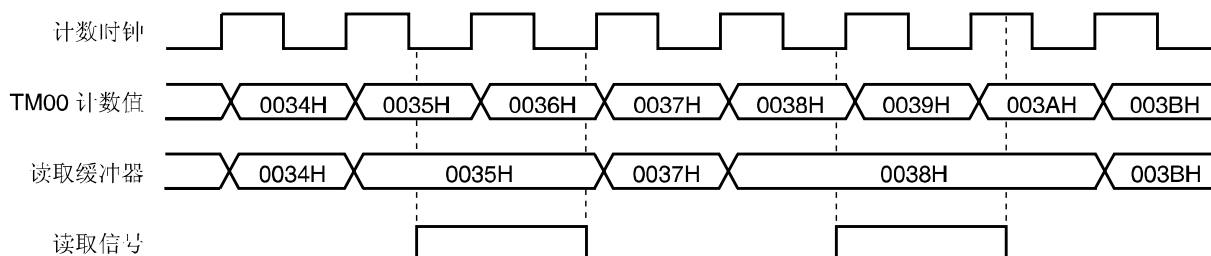
无论 CPU 模式处于何种操作模式，一旦定时器停止，则不响应 TI000/TI010 引脚的输入信号。

**备注** fPRS:外围硬件时钟频率

**(12) 16 位定时器/计数器 00 (TM00)读取**

因为 TM00 将捕捉到缓冲器的计数值固定后读取，所以在没有停止实际计数的情况下可以进行读取。但是，缓冲器由计数器计数时序进行更新，所以在计数器计数之前的读取值可能会出现没有更新的情况。

图 6-58 16 位定时器/计数器 00(TM00)读取时间



## 第七章 8 位定时器/事件计数器 51

### 7.1 8 位定时器/事件计数器 51 功能

8 位定时器/事件计数器 51 具有以下功能:

- (1) 间隔定时器
- (2) 外部事件计数器
- (3) 方波输出
- (4) PWM 输出

7.2 8 位定时器/事件计数器 51 配置

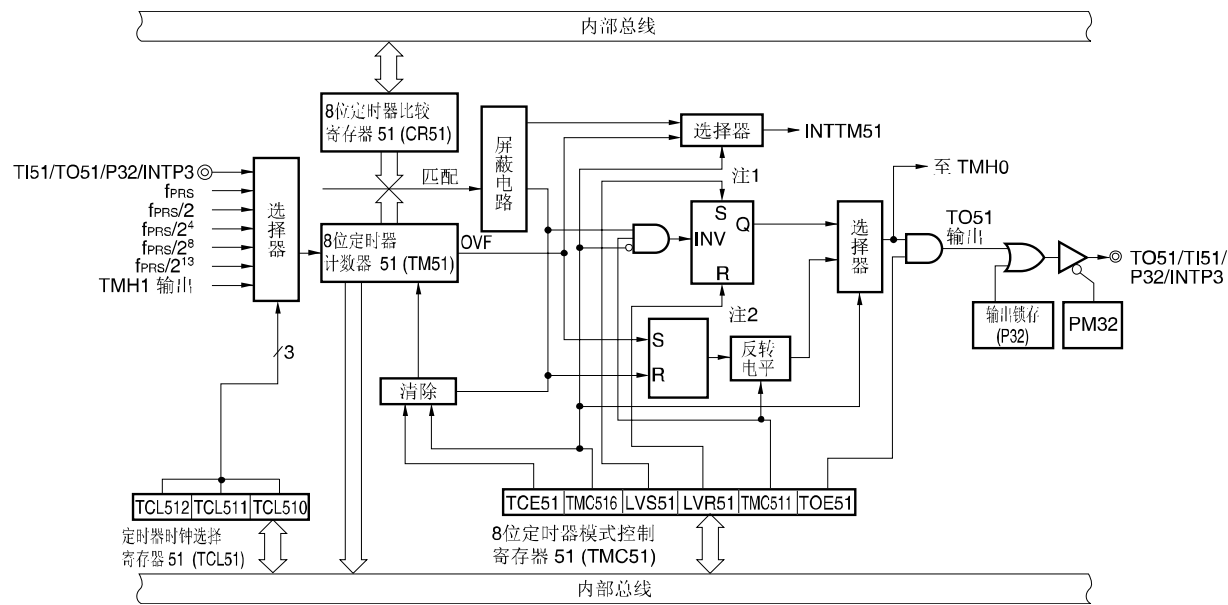
8 位定时器/事件计数器 51 包括以下硬件。

表 7-1 8 位定时器/事件计数器 51 配置

项目	配置
定时器寄存器	8 位定时器计数器 51(TM51)
定时器输入	TI51
寄存器	8 位定时器比较寄存器 51(CR51)
控制寄存器	定时器时钟选择寄存器 51(TCL51) 8 位定时器模式控制寄存器 51(TMC51) 端口模式寄存器 3(PM3) 端口寄存器 3(P3)

图 7-1 给出 8 位定时器/事件计数器 51 框图。

图 7-1 8 位定时器 51 框图





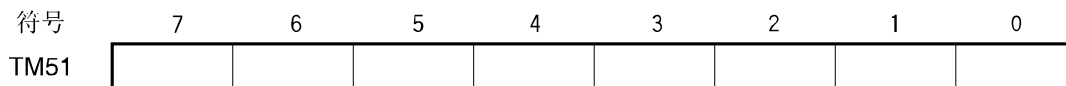
**(1) 8 位定时器计数器 51(TM51)**

TM51是 8 位只读寄存器，用于对计数脉冲进行计数。

计数器随计数时钟的上升沿同步递增。

**图 7-2 8 位定时器计数器 51(TM51)格式**

地址：FF1FH 复位后：00H 读取



在以下情况下，计数值清零（00）。

<1> 复位信号产生；

<2> TCE51 清零；

<3> TM51 和CR51 相匹配进入清零并启动模式时，TM51 和CR51 相匹配。

**(2) 8位定时器比较寄存器51(CR51)**

可按 8 位存储器操作指令读写CR51。

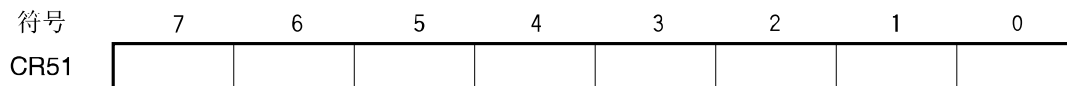
设置在CR51 的值不断与 8 位定时器计数器的计数值进行比较，若两个值相匹配则产生中断请求信号(INTTM51)。

CR51 可以设置在 00H至FFH之间。

复位信号产生时，CR51 清为 00H。

**图 7-3 8 位定时器比较寄存器 51(CR51)格式**

地址：FFB1H 复位后：00H 读/写



**注意事项** PWM模式下，重写CR51 周期应以 3 个计数时钟(由TCL51 选择时钟)以上。

7.3 8 位定时器/事件计数器 51 控制寄存器

由以下 4 台寄存器控制 8 位定时器/事件计数器 51。

- 定时器时钟选择寄存器 51(TCL51)
- 8 位定时器模式控制寄存器 51(TMC51)
- 端口模式寄存器 3(PM3)
- 端口寄存器 3(P3)

(1) 定时器时钟选择寄存器 51(TCL51)

该寄存器用来设置 8 位定时器/事件计数器 51 的计数时钟和TI51 引脚输入的有效沿。

可由 1 位或 8 位存储器操作指令设置TCL51。

复位信号产生时，TCL51 清零(00H)。

图 7-4 定时器时钟选择寄存器 51(TCL51)格式

地址： FFB2H    复位后： 00H    R/W

符号	7	6	5	4	3	2	1	0
TCL51	0	0	0	0	0	TCL512	TCL511	TCL510

TCL512	TCL511	TCL510	计数时钟选择			
				f <sub>PRS</sub> = 2 MHz	f <sub>PRS</sub> = 5 MHz	f <sub>PRS</sub> = 10 MHz
0	0	0	TI51 引脚下降沿 <sup>※</sup>			
0	0	1	TI51 引脚上升沿 <sup>※</sup>			
0	1	0	f <sub>PRS</sub>	2 MHz	5 MHz	10 MHz
0	1	1	f <sub>PRS</sub> /2	1 MHz	2.5 MHz	5 MHz
1	0	0	f <sub>PRS</sub> /2 <sup>4</sup>	125 kHz	312.5 kHz	625 kHz
1	0	1	f <sub>PRS</sub> /2 <sup>8</sup>	7.81 kHz	19.53 kHz	39.06 kHz
1	1	0	f <sub>PRS</sub> /2 <sup>13</sup>	0.244 kHz	0.61 kHz	1.22 kHz
1	1	1	TMH1 输出			

注    STOP模式下，禁止通过TI51 引脚的外部时钟启动定时器操作。

注意事项 1. 若将其他数据写入TCL51，则必须事先停止定时器操作。

2. 确保第 3 位至第 7 位清零。

备注    f<sub>PRS</sub>: 外围硬件时钟频率

**(2) 8位定时器模式控制寄存器51(TMC51)**

TMC51 寄存器用来控制 8 位定时器 51(TM51)的计数操作。

可以由 1 位或 8 位存储器操作指令设置TMC51。

复位信号产生时，该寄存器清为 00H。

**图 7-5 8 位定时器模式控制寄存器 51(TMC51)格式**

地址: FFB3H 复位后: 00H R/W

符号	<7>	6	5	4	<3>	<2>	1	<0>
TMC51	TCE51	TMC516	0	0	LVS51	LVR51	TMC511	TOE51

TCE51	TM51 计数操作控制
0	清零 (0) 后，禁止计数操作(停止计数器)
1	开始计数操作

TMC516	TM51 操作模式选择
0	TM51 和CR51 相匹配时，进入清零并启动模式。
1	PWM (自由运行)模式

LVS51	LVR51	定时器输出 F/F 状态设置
0	0	无变化
0	1	定时器输出 F/F 清零(0) (TO51 输出默认值: 低)
1	0	定时器输出 F/F 置位(1) (TO51 输出默认值: 高)
1	1	禁止设置

TMC511	其他模式(TMC516 = 0)	PWM 模式(TMC516 = 1)
	定时器 F/F 控制	有效电平选择
0	禁止反转操作	有效高电平
1	允许反转操作	有效低电平

TOE51	定时器输出控制
0	禁止输出(TO51 输出: 低电平)
1	允许输出

**注意事项 1.** 按以下<1>至<2>步骤进行设置，禁止同时设置。

<1> 设置 TMC511, TMC516: 操作模式设置

<2> 设置 TCE51

**2.** TCE51 = 1 时，禁止设置 TMC51 以外的值。

**备注** 在□PWM模式下，通过TCE清零使PWM输出无效。

(4) 端口模式寄存器 3(PM3)

该寄存器按 1 位设置端口 3 的输入和输出。

可由 1 位或 8 位存储器操作指令设置PM3。

复位信号产生时，该寄存器为FFH。

P32/TI51/TO51/INTP3 引脚用作定时器输入时，PM30 置“1”。此时，P32 的输出锁存即可为“0”，也可为“1”。

图 7-6 端口模式寄存器 3(PM3)格式

地址： FF23H    复位后： FFH    R/W

符号	7	6	5	4	3	2	1	0
PM3	1	1	1	PM34	PM33	PM32	PM31	PM30
PM3n	P3n 引脚 I/O 模式选择(n = 0 至 4)							
0	输出模式(输出缓冲打开)							
1	输入模式(输出缓冲关闭)							

## 7.4 8 位定时器/事件计数器 51 操作

### 7.4.1 用作间隔定时器

8 位定时器比较寄存器 51(CR51)预设的间隔时间内，8 位定时器/事件计数器 51 用作间隔定时器，不断产生中断请求。

8 位定时器计数器 51(TM51)计数值与CR51 值相匹配时，TM51 清零并继续计数，同时产生中断请求信号(INTTM51)。

根据定时器时钟选择寄存器 51(TCL51)第 0 位至第 2 位(TCL510 至TCL512)，选择TM51 计数时钟。

#### 设置

<1> 设置寄存器

- TCL51: 选择计数时钟。
- CR51: 比较值。
- TMC51: 停止计数操作，通过使TM51 和CR51 相匹配，选择清零和启动模式。

(TMC51 = 0000×××0B × = 忽略)

<2> 设置 TCE51 = 1 后，开始计数操作。

<3> TM51 与CR51 的值相匹配时，将产生INTTM51(TM51 清零(00H))。

<4> 以相同时间间隔重复产生INTTM51。

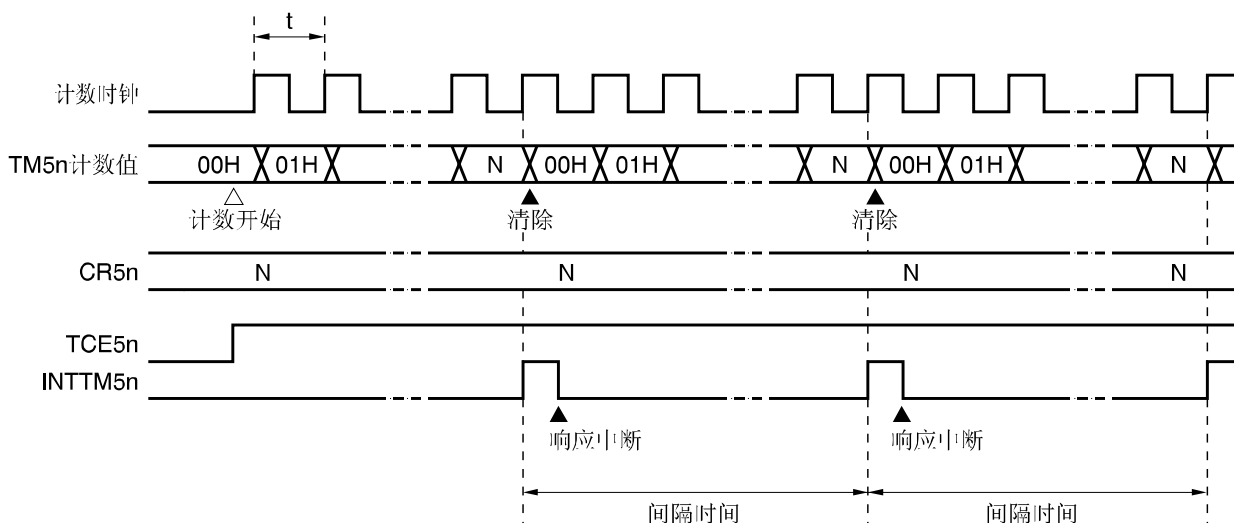
通过TCE51 清零，停止计数操作。

**注意事项** 操作期间，禁止将其他值输入CR51。

**备注** 有关如何允许INTTM000 信号中断，请参阅 第十章 中断功能。

图 7-7 间隔定时器操作时序(1/2)

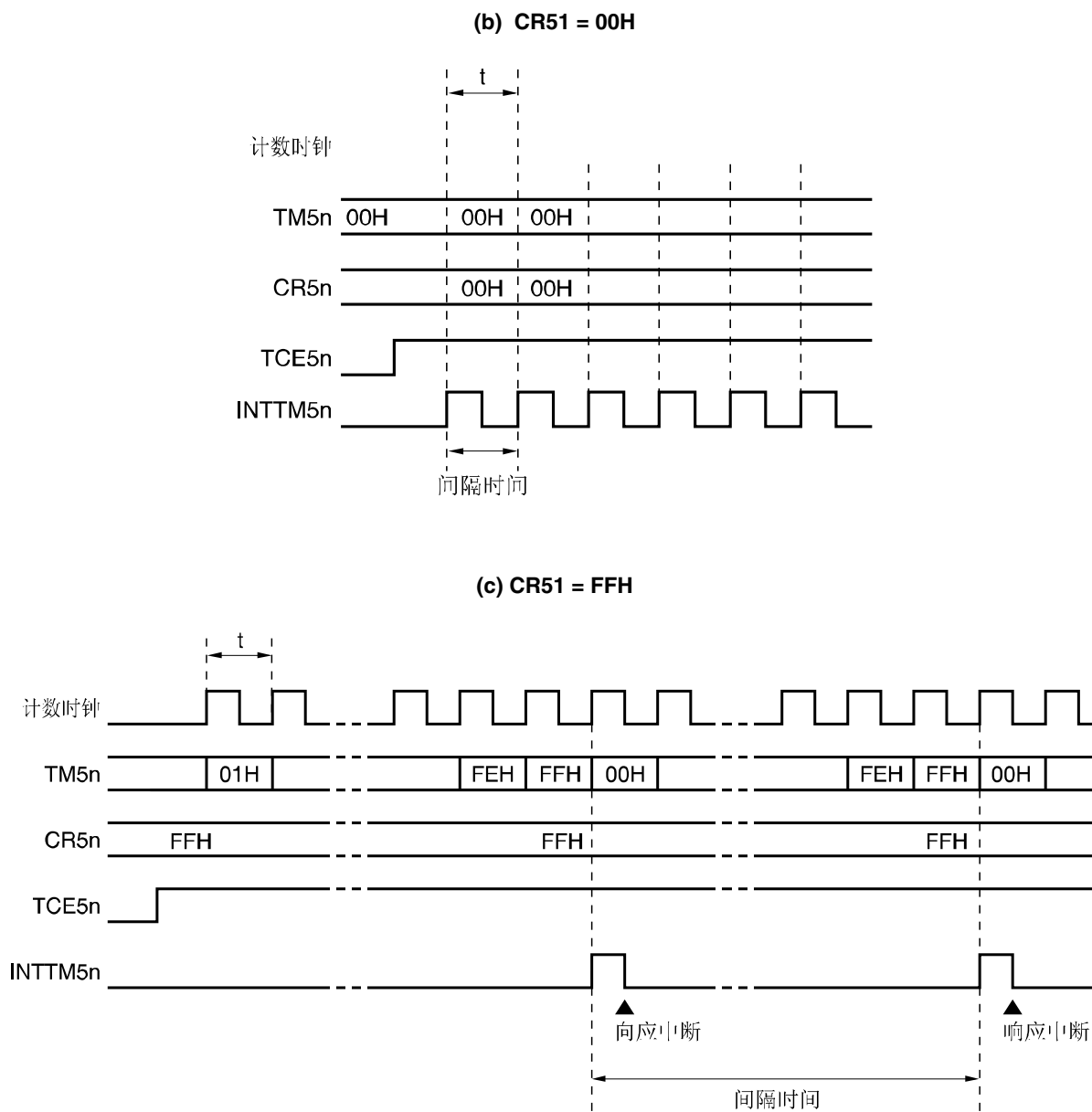
(a) 基本操作



备注 1. 间隔时间 =  $(N + 1) \times t$ ,  $N = 01H$  至  $FFH$

2.  $n = 1$

图 7-7 间隔定时器操作时序(2/2)



### 7.4.2 用作外部事件计数器

通过 8 位定时器 51(TM51)，外部事件计数器对输入到TI51 引脚的外部时钟脉冲进行计数。

通过定时器时钟选择寄存器 51(TCL51)指定有效沿输入时，TM51 随其输入次数递增。可选上升沿或下降沿。

TM51 计数值与 8 位定时器比较寄存器 51(CR51)的值相匹配时，TM51 清零，并产生中断请求信号(INTTM5n)。

经以上设置后，每当TM51 的值与CR51 的值相匹配时,将产生INTTM51。

#### 设置

##### <1> 设置各寄存器

- 端口模式寄存器(PM30)置“1”。
- TCL51: 选择TI51 引脚输入沿。  
TI51 引脚下降沿 → TCL51 = 00H  
TI51 引脚上升沿 → TCL51 = 01H
- CR51: 比较值
- TMC51: 停止计数，通过TM51 与CR51 相匹配选择清零和启动模式，禁止定时器F/F反转操作，禁止定时器输出。  
(TMC51 = 00000000B)

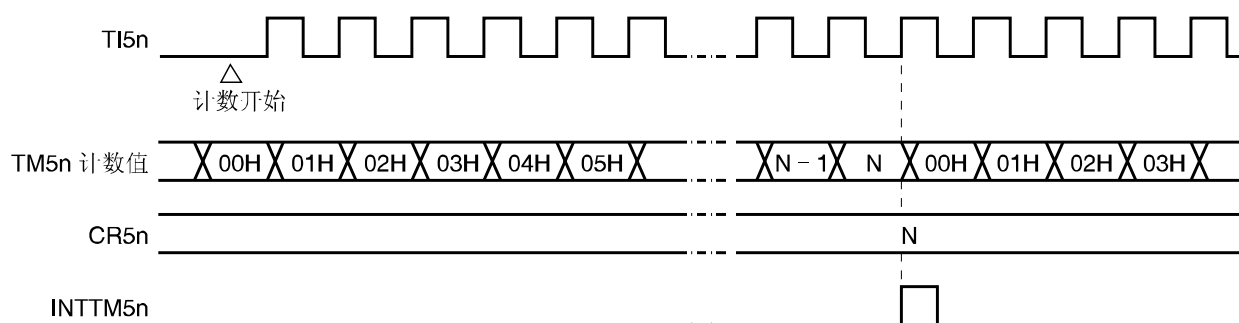
<2> 设置TCE51 = 1 时，对TI51 引脚输入的脉冲数进行计数。

<3> TM51 与CR51 值相匹配时，将产生INTTM51(TM51 清零(00H))。

<4> 经以上设置后，每当TM51 的值与CR51 的值相匹配时，将产生INTTM51。

**备注** 有关如何允许INTTM51信号中断，请参阅 第十章 中断功能。

图 7-8 外部事件计数器操作时序(指定上升沿)



**备注 1.** N = 00H 至 FFH

**2.** n = 1

### 7.4.3 方波输出操作

8 位定时器比较寄存器 51(CR51)预设的间隔时间内，可以输出任选频率的方波。

通过 8 位定时器模式控制寄存器 51(TMC51)第 0 位(TOE51)置“1”，在CR51 预设的间隔时间内，反转TO51 引脚输出状态。允许输出任选频率的方波(占空比=50%)。

#### 设置

<1> 设置各寄存器

- 端口输出锁存(P30)和端口模式寄存器(PM30)清零。
- TCL51: 选择计数时钟。
- CR51: 比较值
- TMC51: 停止计数操作，通过TM51 和CR51 相匹配，选择清零和启动模式。  
(TMC5n = 00001011B 或 00000111B)

<2> 设置 TCE51 = 1 后，开始计数操作。

<3> 通过使TM51 和CR51 相匹配，反转定时器输出F/F。AfINTTM51 产生后，TM51 清零(00H)。

<4> 经以上设置，在相同间隔内反转定时器输出F/F,并输出方波。

频率如下：

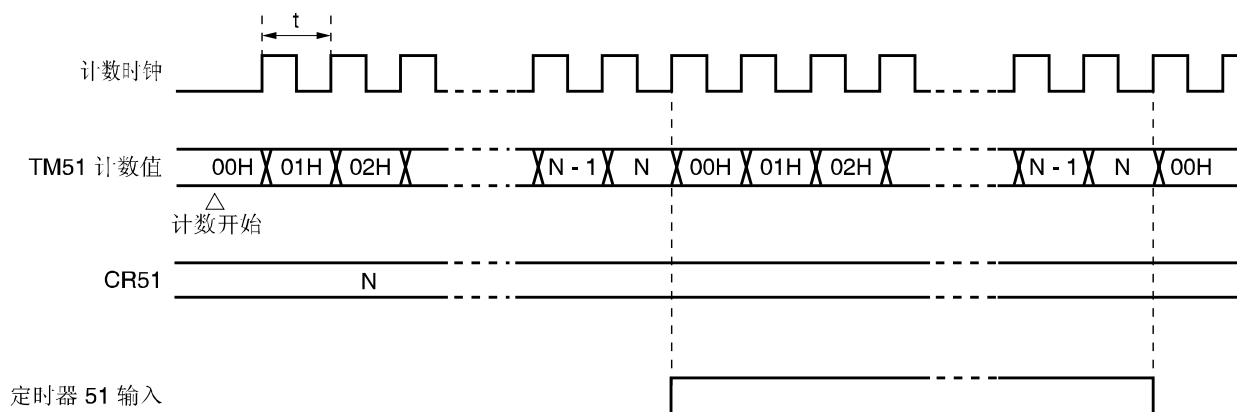
- 频率 =  $1/2t(N + 1)$   
(N: 00H 至 FFH)

**注意事项** 操作期间，禁止将其他值输入CR51。

**备注** 有关如何允许INTTM51 信号中断，请参阅 第十章 中断功能。



图 7-9 方波输出操作时序



#### 7.4.4 PWM 输出操作

8 位定时器模式控制寄存器 51(TMC51)第 6 位(TMC516)置“1”时，8 位定时器/事件计数器 51 用作PWM输出。

从TO51 输出由 8 位定时器比较寄存器 51(CR51)设定的占空比脉冲。

将CR51 设置为PWM脉冲的有效电平宽度；可用TMC51 第 1 位(TMC511)选择有效电平。

通过定时器时钟选择寄存器 51(TCL51)第 0 位至第 2 位(TCL510 至TCL512)，选择计数时钟。

可用TMC51 第 0 位(TOE51)决定允许或禁止PWM输出。

**注意事项** PWM模式下，重写的CR51 周期应在 3 个计数时钟(由TCL51 选择时钟)以上。

## (1) PWM 输出基本操作

**设置**

&lt;1&gt; 设置各寄存器

- 端口输出锁存(P30)和端口模式寄存器(PM30)清零。
- TCL51: 选择计数时钟。
- CR51: 比较值
- TMC51: 停止计数操作, 选择 PWM。

TMC511	有效电平选择
0	有效高电平
1	有效低电平

(TMC51 = 01000000B 或 01000010B)

&lt;2&gt; TCE51 = 1 时, 开始计数操作。

通过TCE51 清零, 停止计数操作。

**PWM 输出操作**

&lt;1&gt; PWM输出 (TO51 输出) 一直输出非有效电平, 直到产生溢出为止。

&lt;2&gt; 溢出产生时, 输出有效电平。有效电平一直输出, 直至CR51 与 8 位定时器计数器 51 的计数值相匹配为止。

&lt;3&gt; 若CR51 与计数值相匹配, 则输出非有效电平直至再次产生溢出。

&lt;4&gt; 重复&lt;2&gt;和&lt;3&gt;操作, 直至计数停止。

&lt;5&gt; TCE51 = 0 停止计数时, PWM开始输出非有效电平。

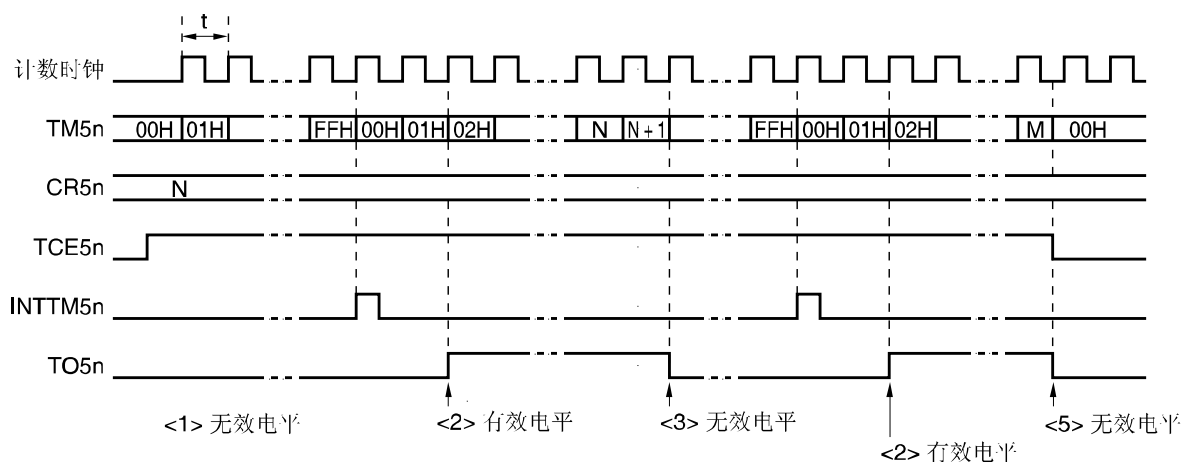
有关详细的时序, 请参阅 图 7-10 和 7-11 。

周期、有效电平宽度和占空比如下:

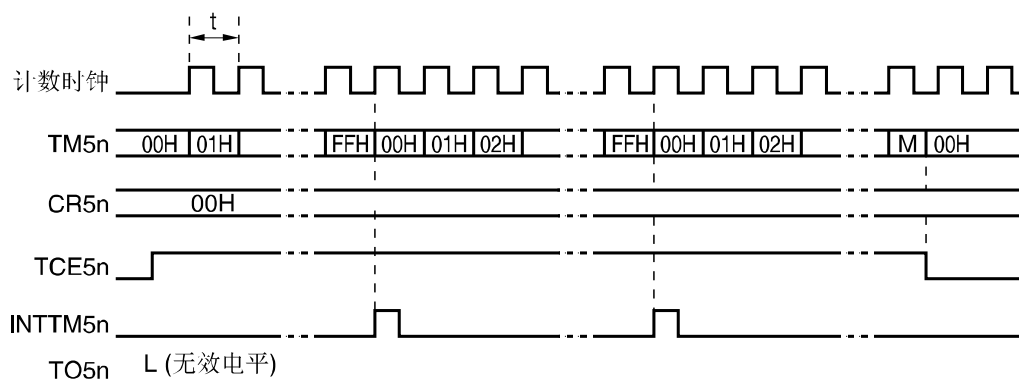
- 周期 =  $2^8 t$
  - 有效电平宽度 =  $Nt$
  - 占空比 =  $N/2^8$
- (N = 00H 至 FFH)

图 7-10 PWM 输出操作时序

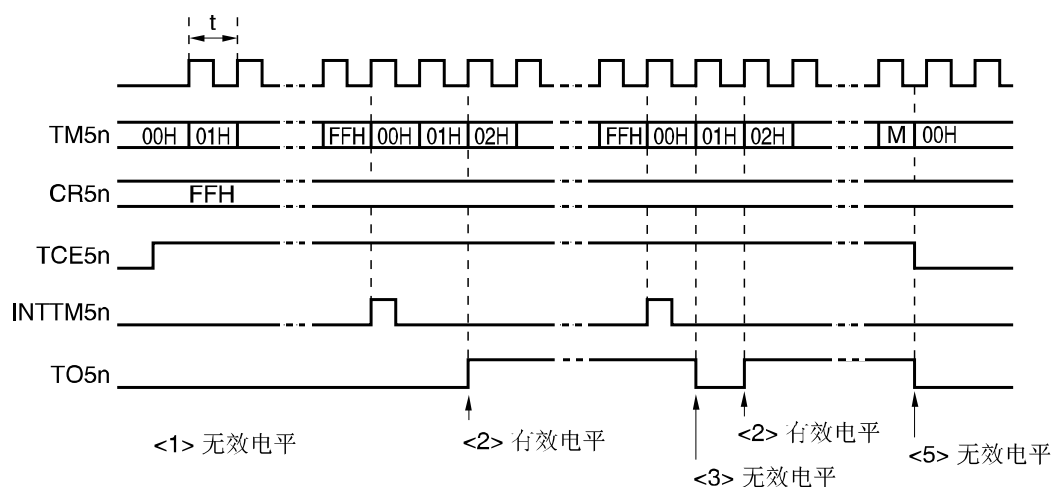
(a) 基本操作 (有效电平 = 高)



(b) CR5n = 00H



(c) CR5n = FFH



备注 1. 图 7-10 (a) 和 (c)中的<1> 至 <3>和 <5>与 7.4.4 (1) PWM 输出基本操作的 PWM 输出操作中的< 1> 至 <3>和 <5>相对应。

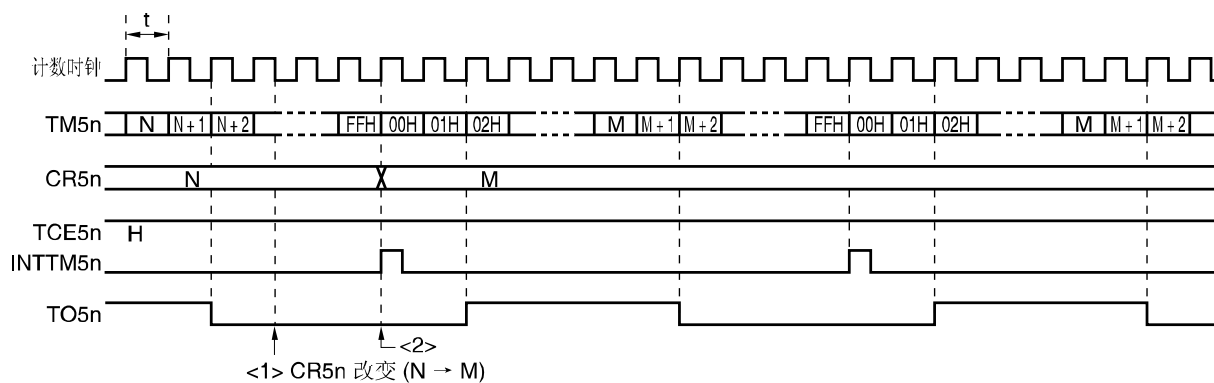
2.  $n = 1$

## (2) CR51 值改变时的操作

图 7-11 CR51 值改变时的操作时序

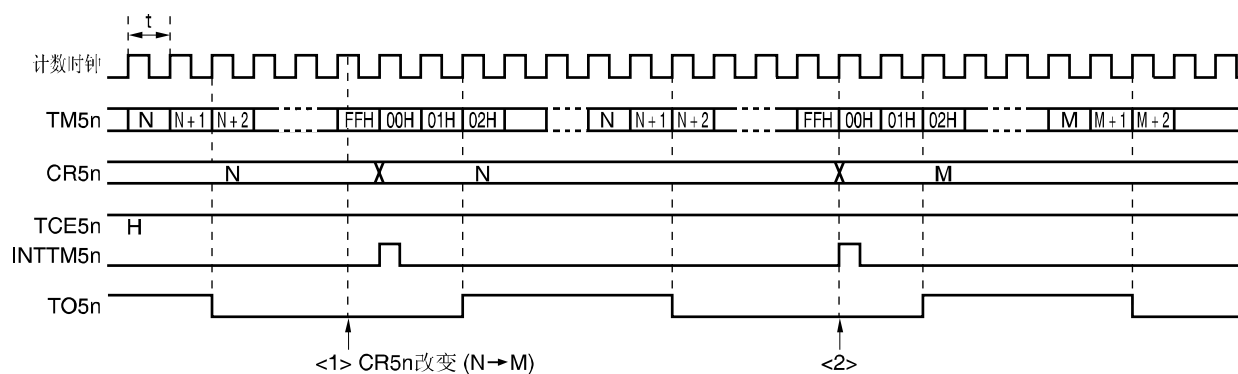
(a) FFH的时钟上升沿出现之前，CR51 值从N改变为M

→ 紧随改变后产生溢出时，将值传送到CR51。



(b) FFH的时钟上升沿出现之后，CR51 值从N改变为M

→ 第二次产生溢出时，将值传送给CR51。



注意事项 在图 7-11 中<1> 和 <2>之间的 CR51 读取时，读取值不同于实际值(读取值: M; CR51 实际值: N)。

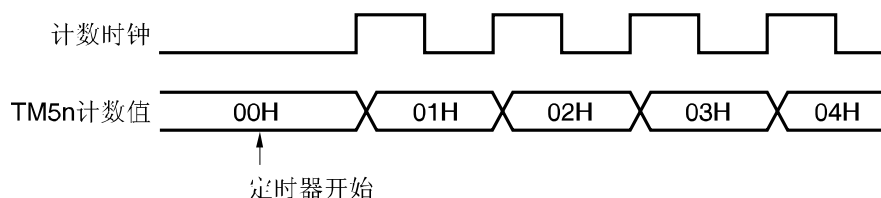
备注 n = 1

## 7.5 8 位定时器/事件计数器 51 注意事项

## (1) 定时器启动错误

定时器启动后，由于没有同步启动计数时钟和 8 位定时器计数器 51(TM51)，在产生相匹配信号期间可能会产生最长一个时钟的误差。

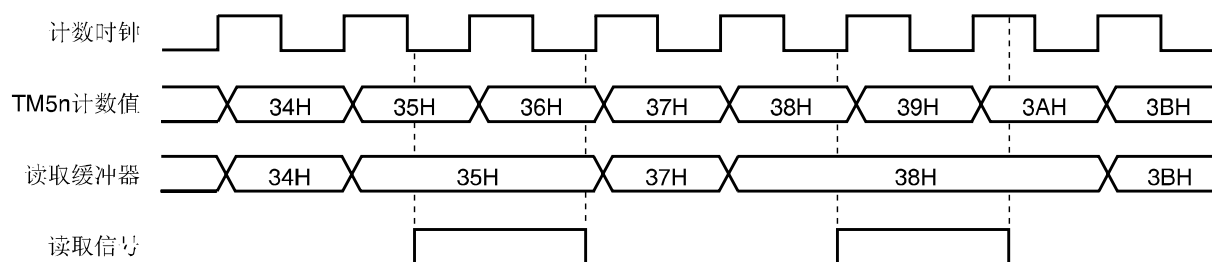
图 7-12 8 位定时器计数器 51(TM51)启动时序



## (2) 8 位定时器计数器 51(TM51)读取

捕捉到缓冲器计数值固定后，TM51 开始读取，因此，可以在没有停止实际计数的情况下进行读取。但由于缓冲器通过计数器计数时序进行更新，所以会出现在计数器计数之前的读取值没有更新的情况。

图 7-13 8 位定时器计数器 51(TM51) 读取时序



备注  $n = 1$

第八章 8 位定时器 H0 和 H1

8.1 8 位定时器 H0 和 H1 功能

8 位定时器 H0 和 H1 具有如下功能。

- 间隔定时器
- 方波输出
- PWM 输出
- 载波发生电路（仅限 8 位定时器 H1）

8.2 8 位定时器 H0 和 H1 配置

8 位定时器 H0 和 H1 包含下列硬件。

表 8-18 位定时器 H0 和 H1

项目	配置
定时器寄存器	8 位定时器计数器 Hn
寄存器	8 位定时器 H 比较寄存器 0n(CMP0n) 8 位定时器 H 比较寄存器 1n(CMP1n)
定时器输出	TOHn, 输出控制器
控制寄存器	8 位定时器H模式寄存器n(TMHMDn) 8 位定时器H载波控制寄存器 1(TMCYC1) <sup>注</sup> 端口模式寄存器 3(PM3) 端口寄存器 3(P3)

注 仅限 8 位定时器 H1。

备注 n = 0, 1

图 8-1 8 位定时器 H0 框图

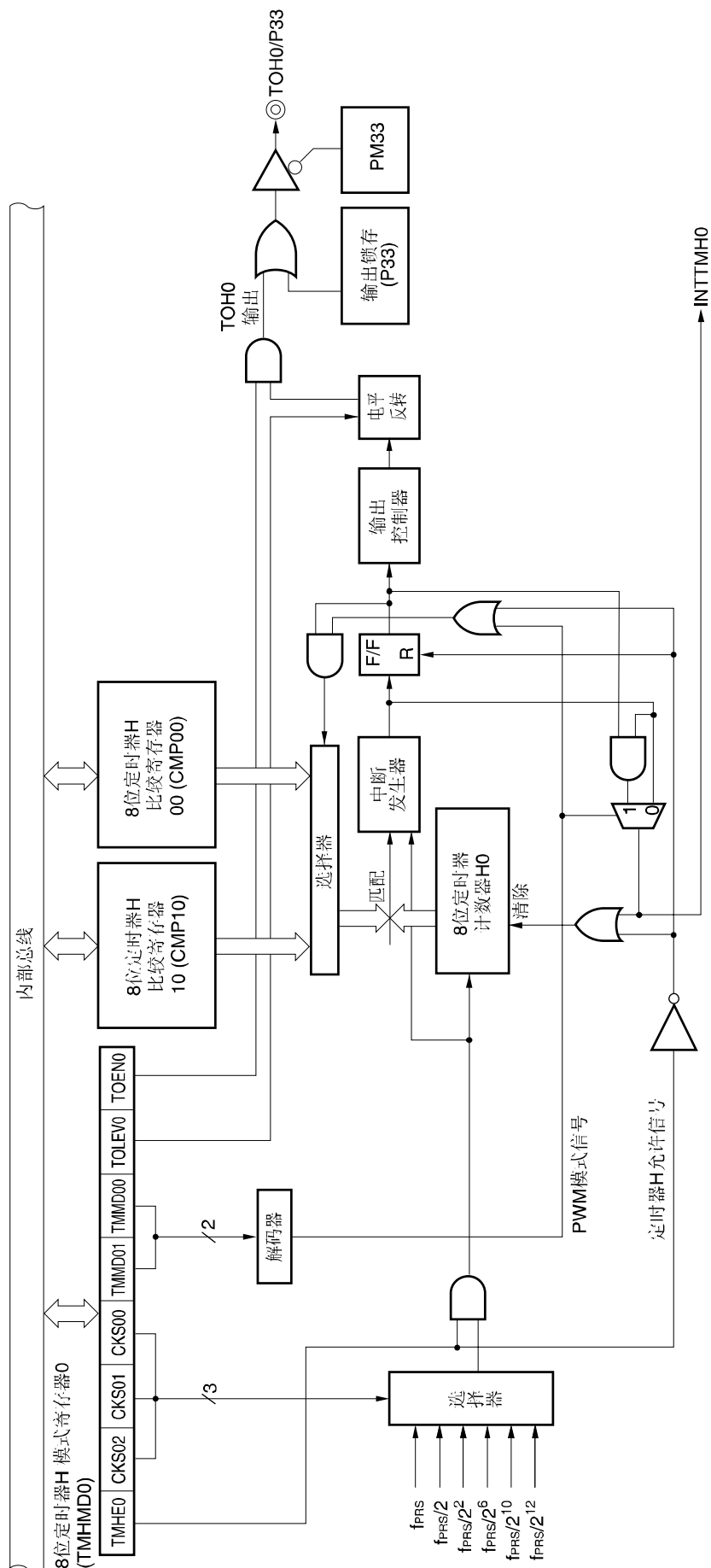
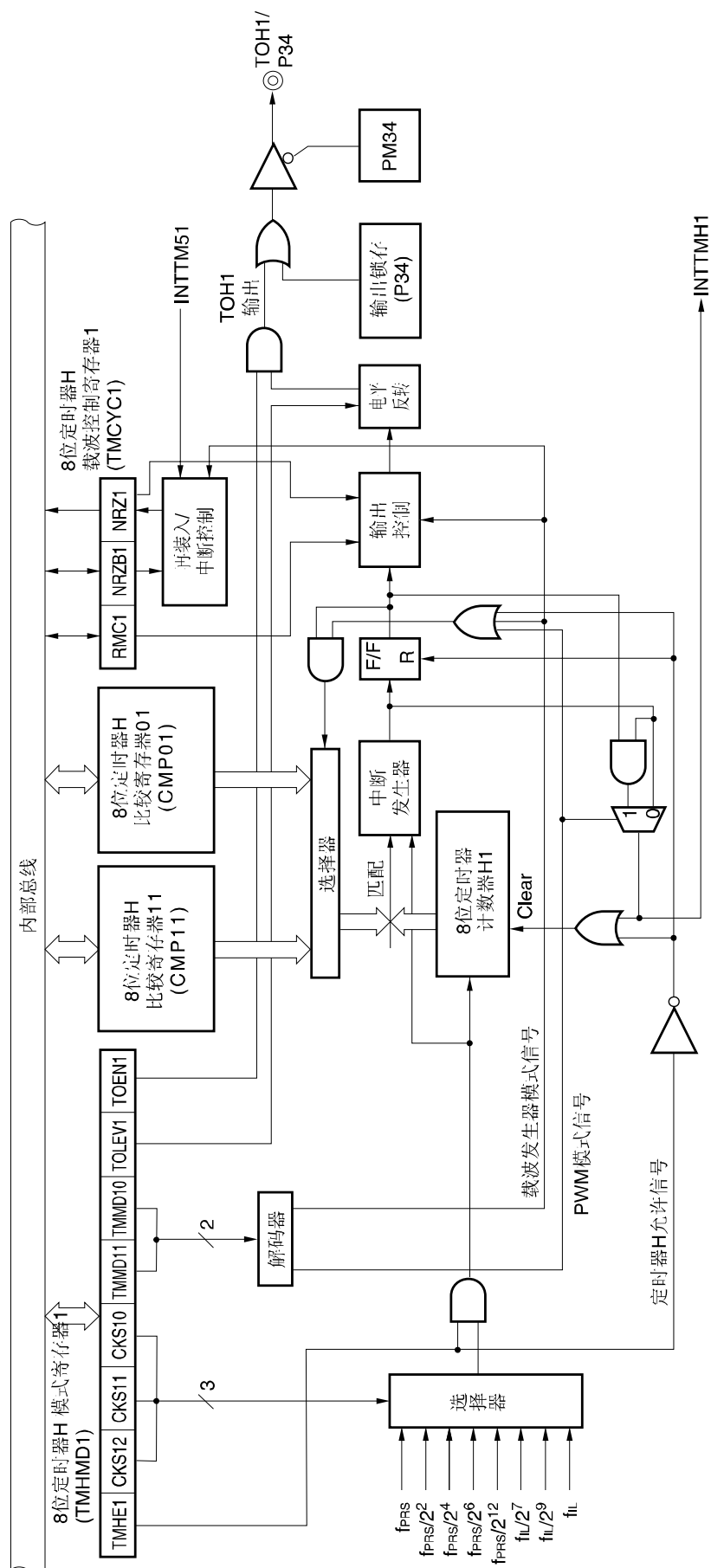


图 8-2 8 位定时器 H1 框图





### (1) 8 位定时器 H 比较寄存器 0n(CMP0n)

可用 8 位存储器操作指令写入该寄存器。该寄存器适用于所有定时器操作模式。

该寄存器不断地将 CMP0n 值和 8 位定时器计数器的 Hn 计数值进行比较，两个值相匹配时，将产生中断请求信号 (INTTMHn) 并反转 TOHn 的输出电平。

当定时器停止(TMHEn = 0)时，重写 CMP0n 值。

复位信号产生时，该寄存器清为 00H。

图 8-3 8 位定时 H 比较寄存器 0n(CMP0n)格式

地址: FF18H (CMP00), FF1AH (CMP01) 复位后: 00H 读/写

符号	7	6	5	4	3	2	1	0
CMP0n								

**注意事项** 定时器计数操作期间，不能写入 CMP0n；但定时器计数操作期间，可以刷新 CMP0n(写入相同值)。

### (2) 8 位定时器 H 比较寄存器 1n(CMP1n)

可用 8 位存储器操作指令写入该寄存器。该寄存器用作 PWM 输出模式和载波发生电路模式。

PWM 输出模式下，该寄存器不断地将 CMP1n 值和 8 位定时器计数器 Hn 计数值进行比较，两个值相匹配时，反转 TOHn 的输出电平。产生不中断请求信号。

载波发生电路模式下，CMP1n 寄存器不断地将 CMP1n 值和 8 位定时器计数器的 Hn 计数值进行比较，两个值相匹配时，将产生中断请求信号(INTTMHn)。同时，计数值清零。

定时器计数操作期间，可以刷新 CMP1n(写入相同的值)并重写。

若在定时器操作期间重写 CMP1n 值，则当定时器当前值与 CMP1n 旧值相匹配时，锁存新值并传送给 CMP1n，然后用新值取代 CMP1n 旧值。若计数值与 CMP1n 值相匹配操作与 CMP1n 的写操作冲突时，则 CMP1n 值保持不变。

复位信号产生时，该寄存器清为 00H。

图 8-4 8 位定时器 H 比较寄存器 1n(CMP1n)格式

地址: FF19H (CMP10), FF1BH (CMP11) 复位后: 00H 读/写

符号	7	6	5	4	3	2	1	0
CMP1n								

**注意事项 1.** PWM 输出模式和载波发生电路模式下，设置定时器计数操作停止 (TMHEn = 0)后，启动定时器计数操作 (TMHEn = 1) 时，必须设置 CMP1n (即使 CMP1n 的设定值相同，也必须重新设置)。

**2.** 在间隔定时器模式下，禁止使用 CMP1n。

**备注** n = 0, 1

### 8.3 8 位定时器 H0 和 H1 控制寄存器

以下 5 台寄存器用来控制 8 位定时器 H0 和 H1。

- 8 位定时器 H 模式寄存器 n(TMhMDn)
- 8 位定时器H载波控制寄存器 1(TMCYC1)<sup>※</sup>
- 端口模式寄存器 3(PM3)
- 端口寄存器 3(P3)

注 仅限 8 位定时器 H1 输出

#### (1) 8 位定时器 H 模式寄存器 n(TMhMDn)

该寄存器控制定时器 H 的模式。

可用 1 位或 8 位存储器操作指令设置该寄存器。

复位信号产生时，该寄存器清为 00H。

备注 n = 0, 1

图 8-5 8 位定时器 H 模式寄存器 0(TMMD0)格式

地址: FF69H 复位后: 00H 读/写

	<7>	6	5	4	3	2	<1>	<0>
TMHMD0	TMHE0	CKS02	CKS01	CKS00	TMMD01	TMMD00	TOLEV0	TOEN0

TMHE0	允许定时器操作
0	停止定时器计数操作(计数器清零)
1	允许定时器计数操作(通过输入时钟开始计数操作)

CKS02	CKS01	CKS00		计数时钟选择 <sup>注1</sup>		
				$f_{PRS} = 2 \text{ MHz}$	$f_{PRS} = 5 \text{ MHz}$	$f_{PRS} = 10 \text{ MHz}$
0	0	0	$f_{PRS}$	2 MHz	5 MHz	10 MHz
0	0	1	$f_{PRS}/2$	1 MHz	2.5 MHz	5 MHz
0	1	0	$f_{PRS}/2^2$	500 kHz	1.25 MHz	2.5 MHz
0	1	1	$f_{PRS}/2^6$	31.25 kHz	78.13 kHz	156.25 kHz
1	0	0	$f_{PRS}/2^{10}$	1.95 kHz	4.88 kHz	9.77 kHz
1	0	1	$f_{PRS}/2^{12}$	0.49 kHz	1.22 kHz	2.44 kHz
上述以外			禁止设置			

TMMD01	TMMD00	定时器操作模式
0	0	间隔定时器模式
1	0	PWM输出模式
上述以外		禁止设置

TOLEV0	定时器输出电平控制 (默认模式)
0	低电平
1	高电平

TOEN0	定时器输出控制
0	禁止输出
1	允许输出

注 选择 TM50 输出用作计数时钟时, 应注意以下几点。

- TM50 与 CR50 相匹配时, 计数时钟进入清零并启动模式(TMC506 = 0)  
先启动 8 位定时器/事件计数器 50 后, 接着允许定时器 F/F 进行反转操作(TMC501 = 1)。
- PWM 模式(TMC506 = 1)  
先启动 8 位定时器/事件计数器 50 后, 接着设置计数时钟, 使占空比 = 50%。  
不论何种模式下, 都允许(TOE50 = 1)TO50 输出模式。

- 注意事项
1. **TMHE0 = 1** 时, 禁止设置 **TMHMD0** 以外的位。但可以刷新 **TMHMD0** (写入相同值)。
  2. **PWM** 输出模式下, 设置定时器计数停止(**TMHE0 = 1**)后, 启动定时器计数操作时, 必须设置 **8** 位定时器 **H** 比较寄存器 **10(CMP10)** (即使 **CMP10** 设定值相同, 也必须重新设置)。
  3. 除 **TOH0** 输出之外, 实际的 **TOH0/P15** 引脚输出取决于 **PM33** 和 **P33**。

备注 1.  $f_{PRS}$ : 外围硬件时钟频率

2. **TMC506**: 8 位定时器模式控制寄存器 **50(TMC50)** 第 6 位
3. **TMC501**: **TMC50** 第 1 位

图 8-6 8 位定时器 H 模式寄存器 1(TMHMD1)格式

地址: FF6CH 复位后: 00H 读写

	<7>	6	5	4	3	2	<1>	<0>
TMHMD1	TMHE1	CKS12	CKS11	CKS10	TMMD11	TMMD10	TOLEV1	TOEN1

TMHE1	允许定时器操作
0	停止定时器计数操作(计数器清零)
1	允许定时器计数操作 (通过输入时钟开始计数操作)

CKS12	CKS11	CKS10	计数时钟选择			
				f <sub>PRS</sub> = 2 MHz	f <sub>PRS</sub> = 5 MHz	f <sub>PRS</sub> = 10 MHz
0	0	0	f <sub>PRS</sub>	2 MHz	5 MHz	10 MHz
0	0	1	f <sub>PRS</sub> /2 <sup>2</sup>	500 kHz	1.25 MHz	2.5 MHz
0	1	0	f <sub>PRS</sub> /2 <sup>4</sup>	125 kHz	312.5 kHz	625 kHz
0	1	1	f <sub>PRS</sub> /2 <sup>6</sup>	31.25 kHz	78.13 kHz	156.25 kHz
1	0	0	f <sub>PRS</sub> /2 <sup>12</sup>	0.49 kHz	1.22 kHz	2.44 kHz
1	0	1	f <sub>IL</sub> /2 <sup>6</sup>	1.88 kHz (典型值)		
1	1	0	f <sub>IL</sub> /2 <sup>15</sup>	0.47 Hz (典型值)		
1	1	1	f <sub>IL</sub>	240 kHz (典型值)		

TMMD11	TMMD10	定时器操作模式
0	0	间隔定时器模式
0	1	载波发生器模式
1	0	PWM输出模式
1	1	禁止设置

TOLEV1	定时器输出电平控制(默认模式)
0	低电平
1	高电平

TOEN1	定时器输出控制
0	禁止输出
1	允许输出

- 注意事项
1. TMHE1 = 1 时,禁止设置 TMHMD 以外的位,但可以刷新 TMHMD1 (写入相同值)。
  2. PWM 输出模式和载波发生电路模式下,设置定时器计数停止(TMHE1 = 1)后,启动定时器计数操作时,必须设定 8 位定时器 H 比较寄存器 11 (CMP11) (即使 CMP11 的设定值相同,也必须重新设置)。
  3. 使用载波发生电路模式时,将 TMH1 的计数时钟频率设置到 TM51 计数时钟频率的 8 倍以上。
  4. 除 TOH1 输出以外,实际的 TOH1/P34 引脚输出取决于 PM34 和 P34。

备注 1. f<sub>PRS</sub>: 外围硬件时钟频率2. f<sub>IL</sub>: 内部低速振荡时钟频率

(2) 8 位定时器 H 载波控制寄存器 1(TMCYC1)

该寄存器控制 8 位定时器 H1 的远程控制输出和载波脉冲输出状态。

可用 1 位或 8 位存储器操作指令设置该寄存器。

复位信号产生时，该寄存器清为 00H。

图 8-7 8 位定时器 H 载波控制寄存器 1(TMCYC1)格式

地址: FF6DH    复位后: 00H    读/写<sup>注</sup>

	7	6	5	4	3	2	1	<0>
TMCYC1	0	0	0	0	0	RMC1	NRZB1	NRZ1

RMC1	NRZB1	远控输出
0	0	低电平输出
0	1	INTTM51信号输入上升沿的高电平输出
1	0	低电平输出
1	1	INTTM51信号输入上升沿的载波脉冲输出

NRZ1	载波脉冲输出状态标志
0	载波输出禁止状态 (低电平状态)
1	载波输出允许状态 (RMC1 = 1: 载波脉冲输出, RMC1 = 0: 高电平状态)

备注    第 0 位只读。

注意事项    TMHE = 1 时，禁止重写 RMC1，但可以刷新 TMCYC1（写入相同值）。

**(3) 端口模式寄存器 3(PM3)**

该寄存器可按 1 位单位设置端口 0 的输入/输出、端口 1 的输入/输出和端口 3 的输入/输出。

P33/TOH0 引脚用作定时器输出时，PM33 和P33 的输出锁存清零。

P00/TOH1 引脚用作定时器输出时，PM34 和P34 的输出锁存清零。

可由 1 位或 8 位存储器操作指令设置 PM0、PM1 和 PM3。

复位信号产生时，该寄存器为 FFH。

**图 8-8 端口模式寄存器 3(PM3)格式**

地址: FF23H 复位后: FFH R/W

符号	7	6	5	4	3	2	1	0
PM3	1	1	1	PM34	PM33	PM32	PM31	PM30

PM3n	P3n 引脚 I/O 模式选择 (n = 0 至 4)
0	输出模式 (输出缓冲打开)
1	输入模式 (输出缓冲关闭)

## 8.4 8 位定时器 H0 和 H1 操作

### 8.4.1 用作间隔定时器/方波输出

8 位定时器计数器 Hn 和比较寄存器 0n(CMP0n)相匹配时，将产生中断请求信号(INTTMHn)，同时 8 位定时器计数器 Hn 清为 00H。

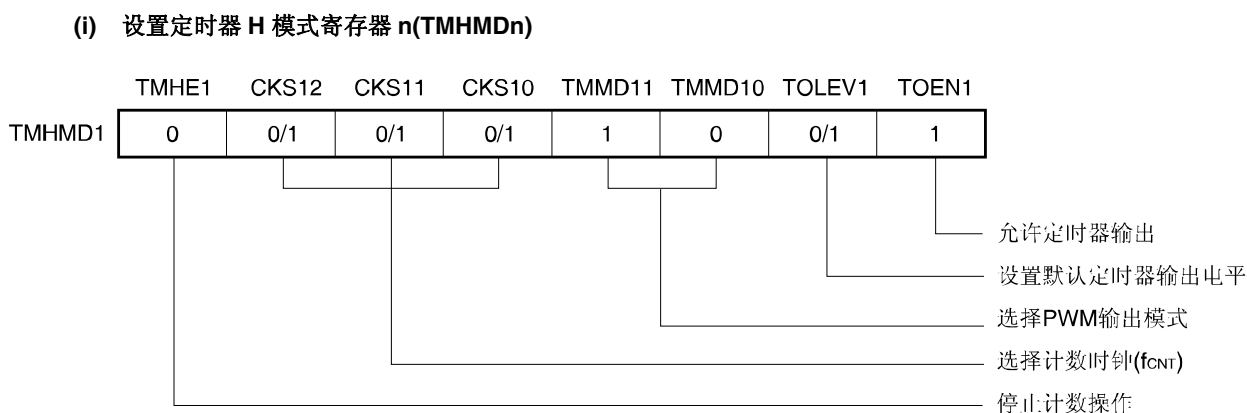
在间隔定时器模式下，一般不能使用比较寄存器 1n(CMP1n)。即使设置 CMP1n 寄存器，也检测不出 8 位定时器计数器 Hn 和 CMP1n 寄存器相匹配，因此，不影响定时器输出。

通过设置定时器 H 模式寄存器 n(TMHMDn)第 0 位(TOENn)置“1”，从 TOHn 输出任意形式频率（占空比 50%）的方波。

设置

<1> 设置各寄存器。

图 8-9 间隔定时器/方波输出操作期间设置寄存器



### (ii) CMP0n 寄存器设置

若 N 设置为比较值时，则间隔时间如下所示。

- 间隔时间 = (N + 1)/fCNT

<2> TMHEn = 1 时，启动计数操作。

<3> 8 位定时器计数器 Hn 和 CMP0n 寄存器的值相匹配时，将产生 INTTMHn 信号，同时 8 位定时器计数器 Hn 清为 00H。

<4> 随后,以相同间隔时间重复产生 INTTMHn 信号。若停止计数操作，则将 TMHEn 清零。

备注 1. 有关输出引脚的设置，请参阅 8.3 (3) 端口模式寄存器 3(PM3)。

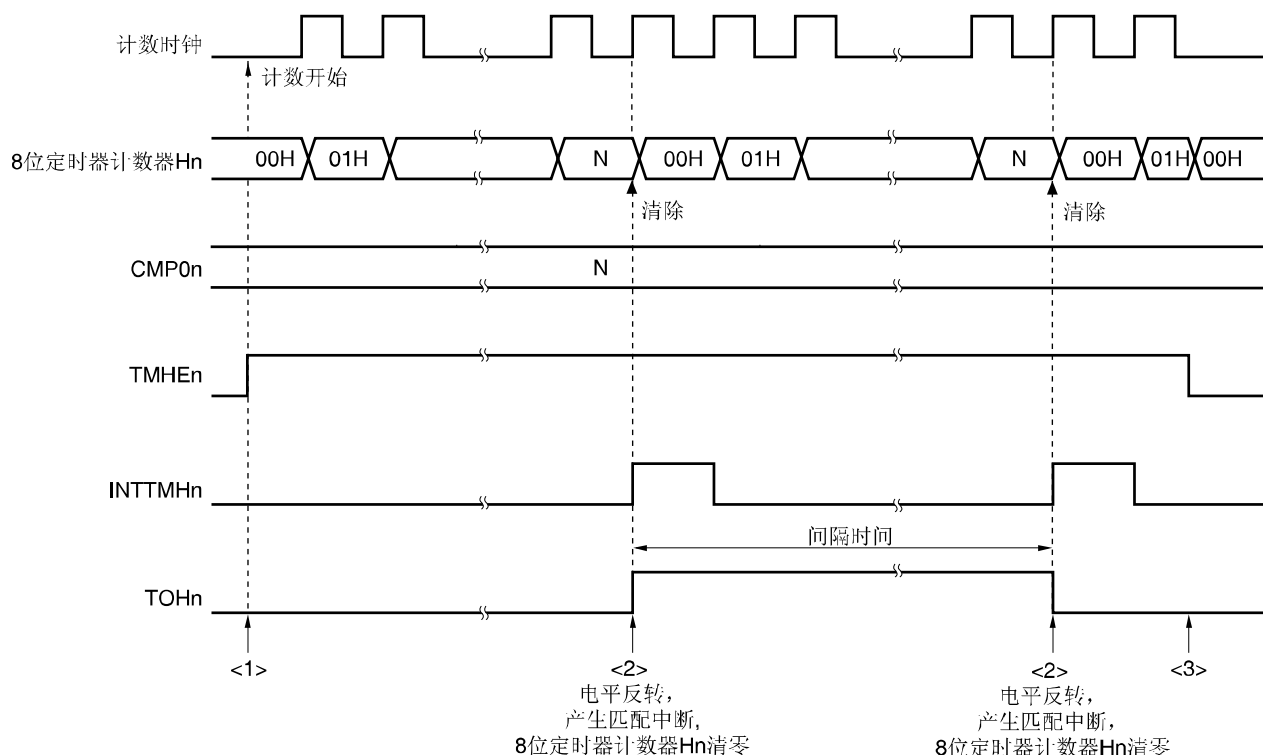
2. 有关如何允许 INTTMHn 信号中断，请参阅第十章 中断功能。

3. n = 0, 1



图 8-10 间隔定时器/方波输出操作时序(1/2)

(a) 基本操作( $01H \leq CMP0n \leq FEH$  时的操作)



<1> 通过将 TMHEn 位置“1”，允许计数操作。允许操作后,计数时钟最迟 1 个时钟内开始计数。

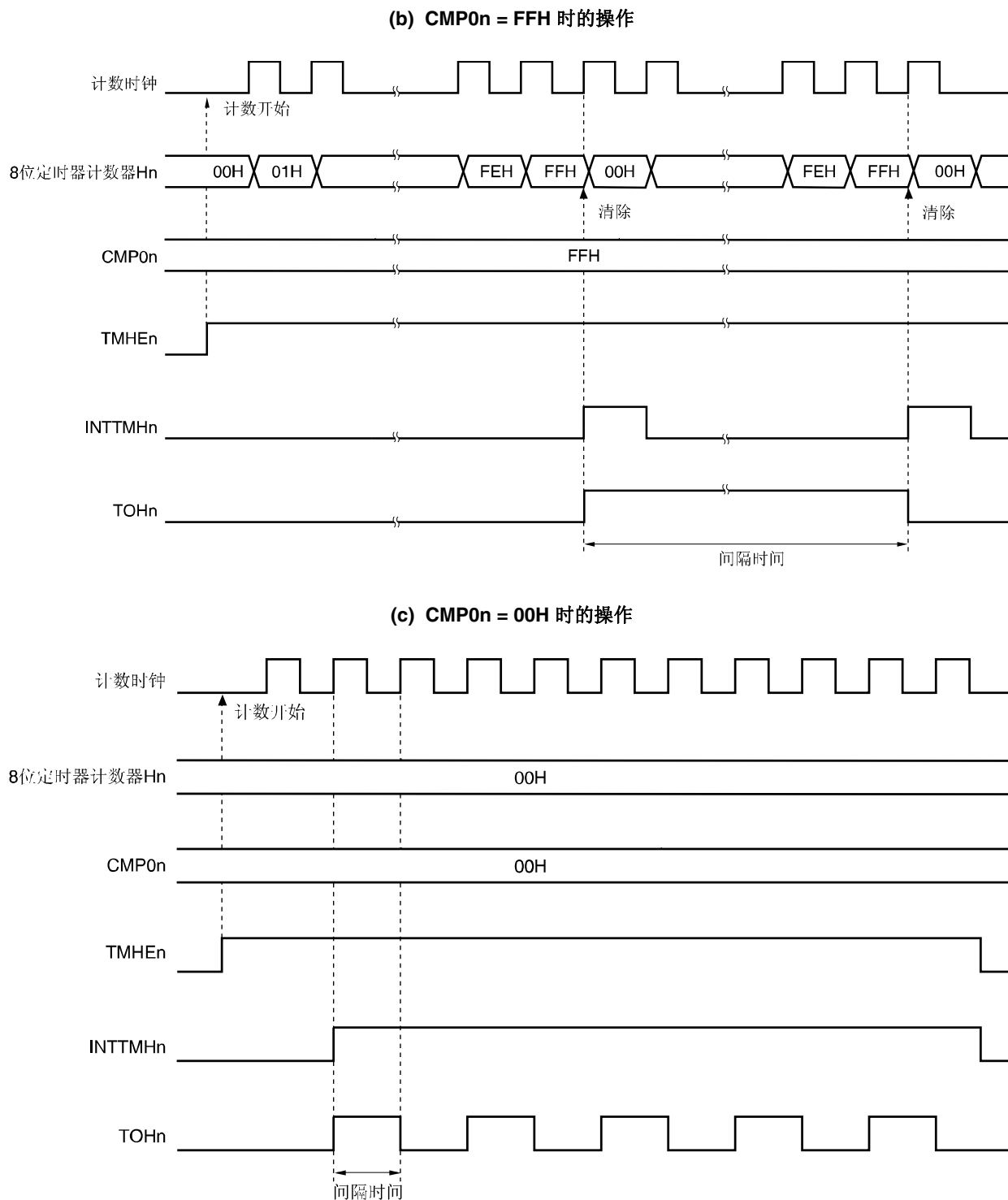
8 位定时器计数器 Hn 的值与 CMP0n 寄存器的值相匹配时，将该定时器计数器清零并反转 TOHn 的输出电平。另外，在计数时钟的上升沿输出 INTTMHn 信号。

<3> 若在定时器 H 操作期间将 TMHEn 位清零，则 INTTMHn 信号和 TOHn 输出设置为默认电平。若 TMHEn 位在清零 (0)之前已经是默认电平，则电平保持不变。

备注 1.  $01H \leq N \leq FEH$

2.  $n = 0, 1$

图 8-10 间隔定时器/方波输出操作时序(2/2)



备注 n = 0, 1

### 8.4.2 用作 PWM 输出

在 PWM 输出模式下，可以输出任意的占空比和周期脉冲。

8 位定时器比较寄存器 0n (CMP0n) 用于控制定时器输出 (TOHn) 周期。定时器操作期间，禁止重写 CMP0n 寄存器。

8 位定时器比较寄存器 1n (CMP1n) 用于控制定时器输出 (TOHn) 占空比。定时器操作期间，允许重写 CMP1n 寄存器。

PWM 输出模式下的操作如下所示。

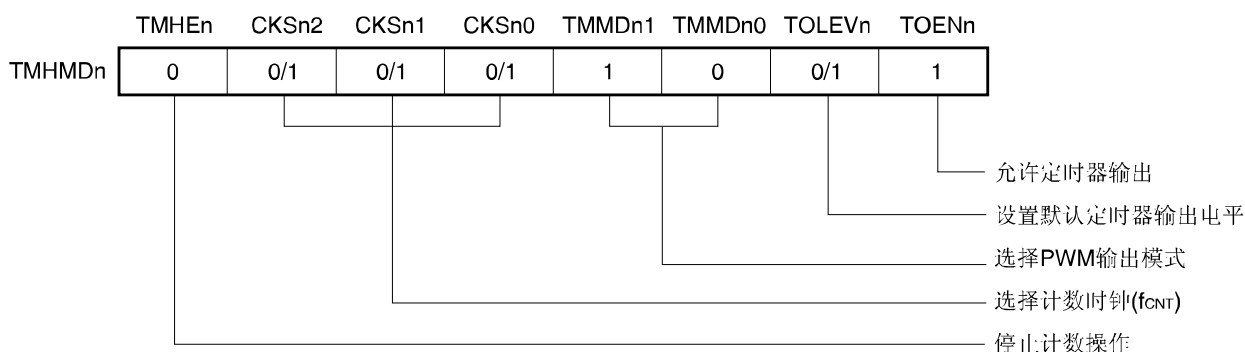
定时器开始计数后，8 位定时器计数器 Hn 与 CMP0n 寄存器的值相匹配时，PWM 输出(TOHn 输出)输出有效电平，8 位定时器计数器 Hn 清零。8 位定时器计数器 Hn 和 CMP1n 寄存器相匹配时，PWM 输出(TOHn 输出) 输出有效电平。

设置

<1> 设置各寄存器。

图 8-11 PWM 输出模式下的寄存器设置

#### (i) 设置定时器 H 模式寄存器 n(TMMDn)



#### (ii) 设置 CMP0n 寄存器

- 比较值(N): 周期设置

#### (iii) 设置 CMP1n 寄存器

- 比较值(M): 占空比设置

备注 1. n = 0, 1

2.  $00H \leq \text{CMP1n}(M) < \text{CMP0n}(N) \leq FFH$

<2> TMHEn = 1 时，开始计数操作。

<3> 允许计数器操作后，最初用于比较的比较寄存器是 CMP0n 寄存器。8 位定时器计数器 Hn 与 CMP0n 寄存器的值相匹配时，8 位定时器计数器 Hn 清零，产生中断请求信号(INTTMHn)，并输出有效电平。同时，将与 8 位定时器计数器 Hn 相匹配的比较寄存器从 CMP0n 切换到 CMP1n 寄存器。

<4> 8 位定时器计数器 Hn 与 CMP1n 寄存器相匹配时，输出无效电平，并将与 8 位定时器计数器 Hn 相匹配的比较寄存器从 CMP1n 切换到 CMP0n 寄存器。此时，8 位定时器计数器 Hn 不能清零，而且不产生 INTTMHn 信号。

<5> 通过重复执行上述<3>和<4>步骤，可获取任意的占空比脉冲。

<6> 若停止计数操作，则设置  $TMHE_n = 0$ 。

若  $CMP0_n$  寄存器的值设置为  $N$ ， $CMP1_n$  寄存器的值设置为  $M$ ，计数时钟频率设置为  $f_{CNT}$ ，则 PWM 脉冲输入周期和占空比如下所示。

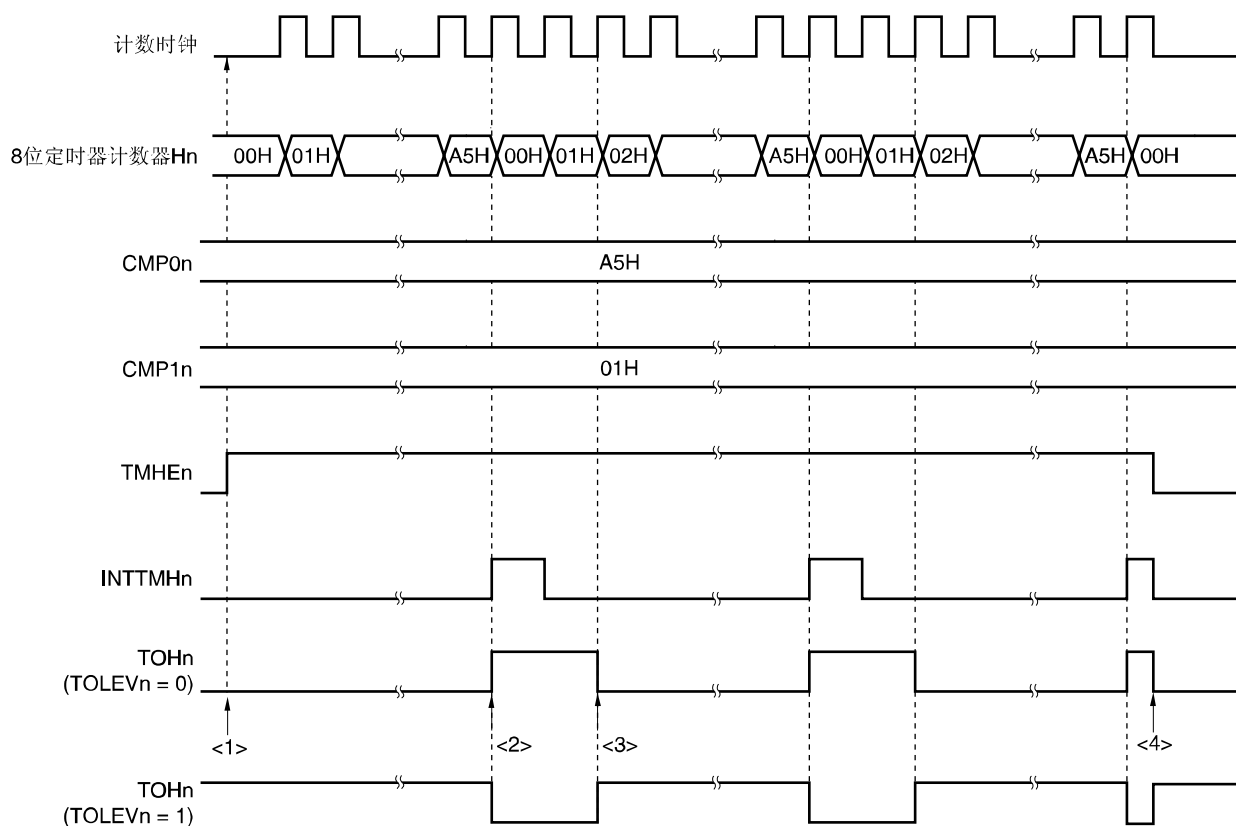
- PWM 脉冲输出周期 =  $(N + 1)/f_{CNT}$
- 占空比 =  $(M + 1)/(N + 1)$

- 注意事项
1. 定时器计数器操作期间，可以修改  $CMP1_n$  寄存器的设定值。但是， $CMP1_n$  寄存器的值修改后传送到寄存器，需要 3 个操作时钟(通过  $TMHMD_n$  的  $CKSn_2$  至  $CKSn_0$  的位选择信号)
  2. 设置定时器计数停止( $TMHE_1 = 0$ )后，启动定时器计数操作( $TMHE_n = 1$ ) 时，必须设置  $CMP1_n$  寄存器（即使  $CMP1_1$  的设定值相同，也必须重新设置）。
  3.  $CMP1_n$  寄存器的设定值( $M$ )和  $CMP0_n$  寄存器的设定值( $N$ )必须在以下范围内：  
 $00H \leq CMP1_n(M) < CMP0_n(N) \leq FFH$

- 备注
1. 有关输出引脚的设置，请参阅 8.3 (3) 端口模式寄存器 3(PM3)。
  2. 有关如何允许  $INTTMH_n$  信号中断的详细内容，请参阅第十章 中断功能。
  3.  $n = 0, 1$

图 8-12 PWM 输出模式下的操作时序(1/4)

## (a) 基本操作

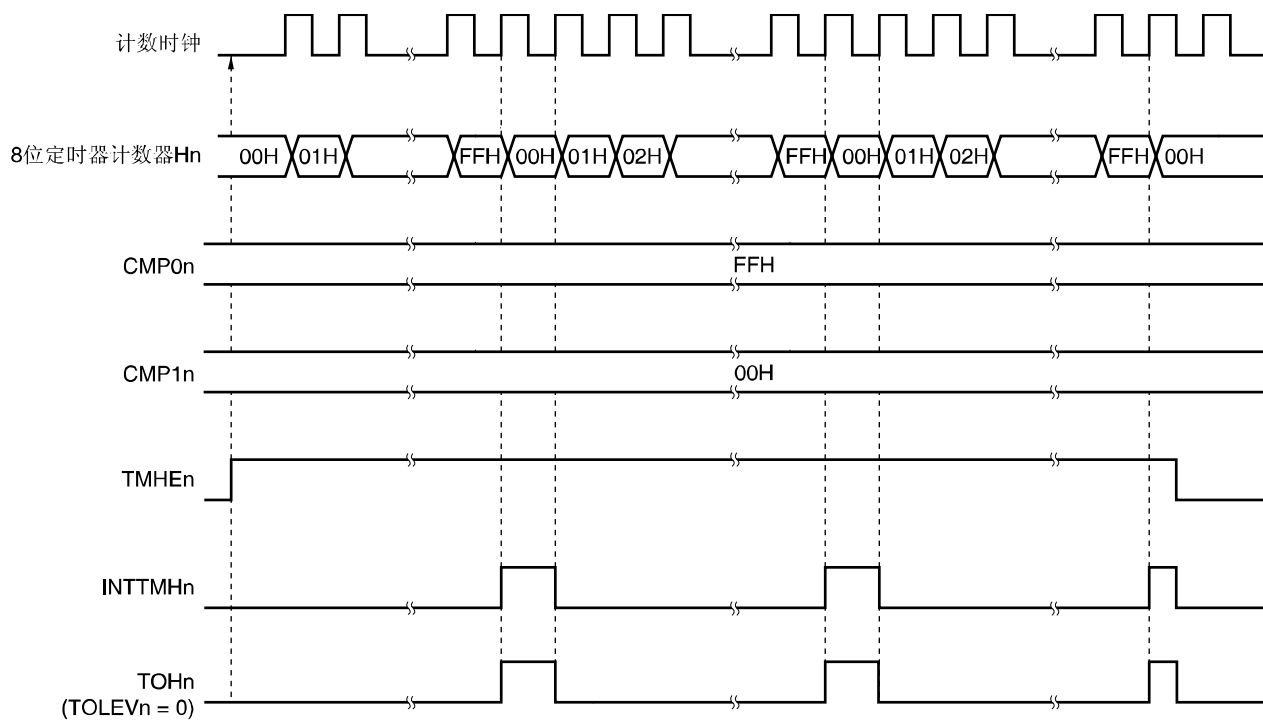


- <1> 通过将 TMHEn 位置“1”，允许计数操作。同过屏蔽计数时钟的 1 个时钟，启动 8 位定时器计数器 Hn，开始计数。此时，PWM 输出无效电平。
- <2> 8 位定时器计数器 Hn 与 CMP0n 寄存器的值相匹配时，将输出有效电平。此时，8 位定时器计数器 Hn 清零，并输出 INTTMHn 信号。
- <3> 8 位定时器计数器 Hn 与 CMP1n 寄存器的值相匹配时，将输出无效电平。此时，8 位定时器计数器的值不能清零，而且不产生 INTTMHn 信号。
- <4> 通过定时器 Hn 操作期间 TMHEn 位清零，将 NTTMHn 信号设置为默认，PWM 输出无效电平。

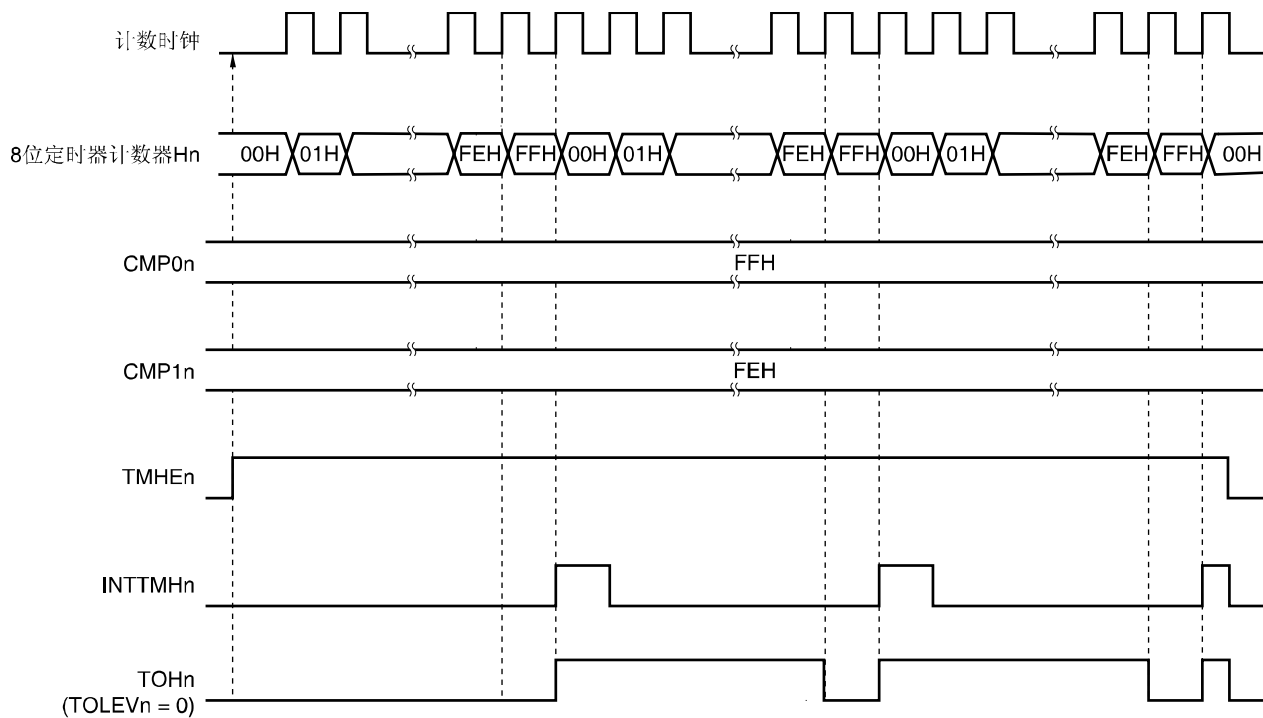
备注 n = 0, 1

图 8-12 PWM 输出模式下的操作时序(2/4)

(b) CMP0n = FFH, CMP1n = 00H 时的操作



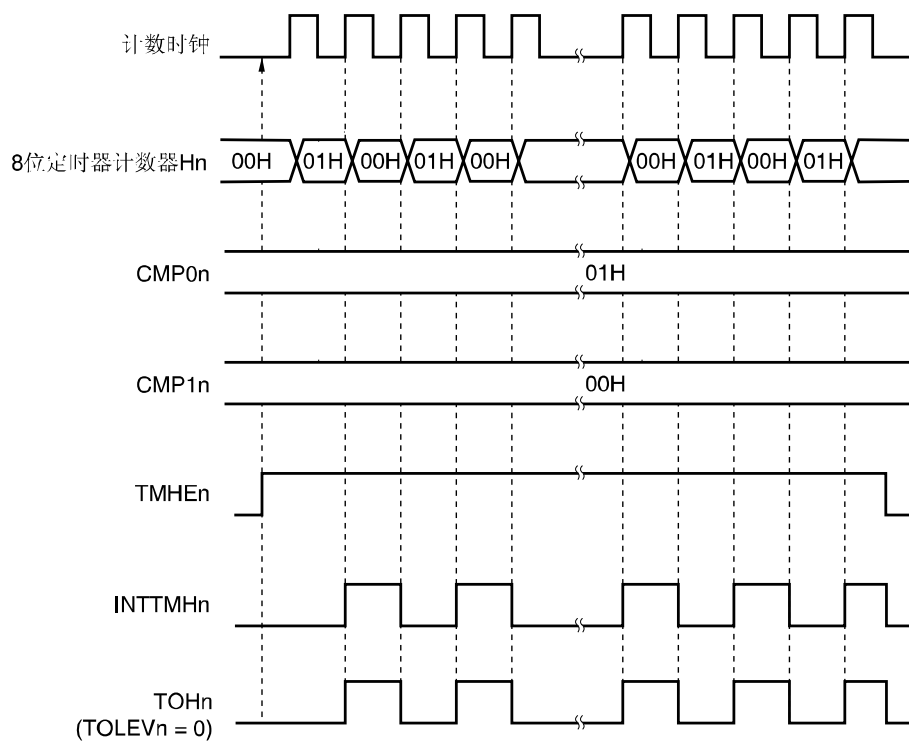
(c) CMP0n = FFH, CMP1n = FEH 时的操作



备注 n = 0, 1

图 8-12 PWM 输出模式下的操作时序(3/4)

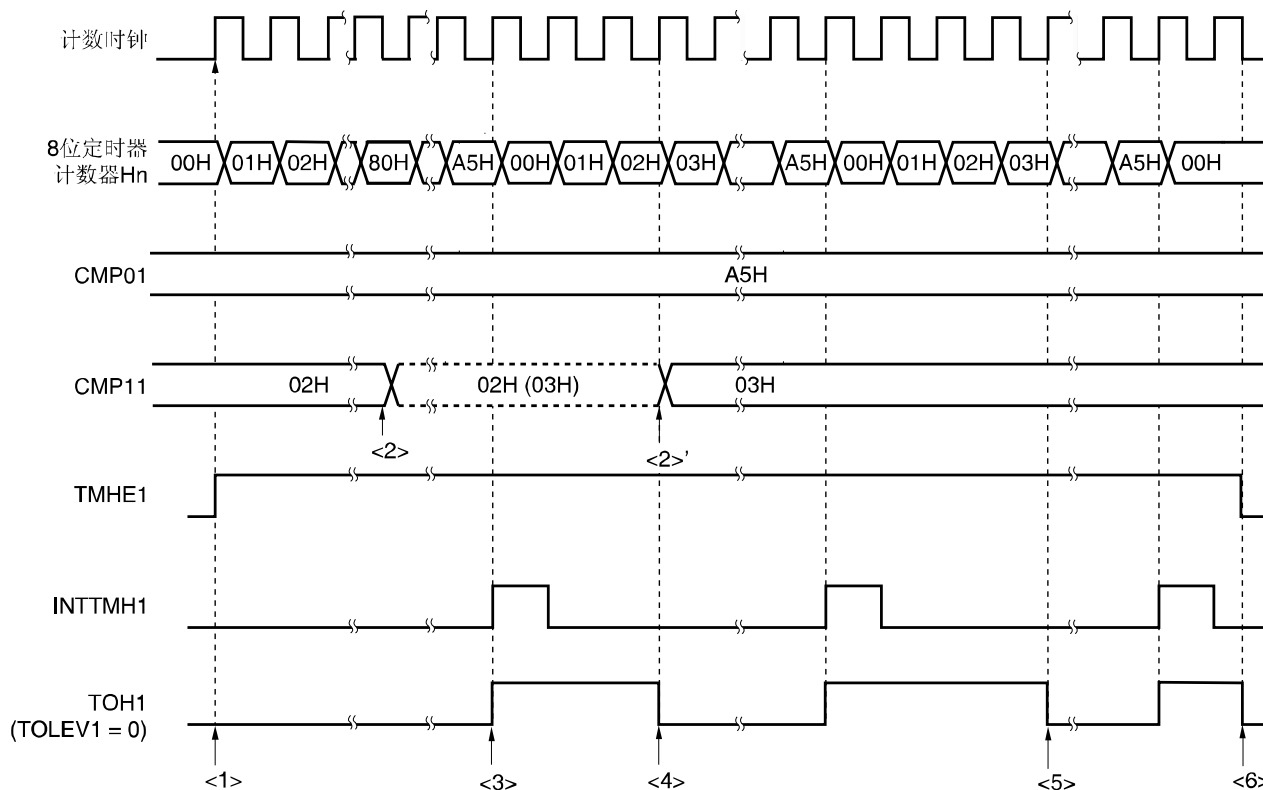
(d) CMP0n = 01H, CMP1n = 00H 时的操作



备注 n = 0, 1

图 8-12 PWM 输出模式下的操作时序(4/4)

(e) 通过更改 CMP1n(CMP1n = 02H → 03H, CMP0n = A5H)的操作



- <1> 通过将 TMHEn 位设置为“1”，允许计数操作。同屏蔽计数时钟的 1 个时钟，启动 8 位定时器计数器 Hn，开始计数。此时，PWM 输出无效电平。
- <2> 定时器操作期间，允许修改 CMP1n 寄存器值。此操作不与计数时钟同步。  
8 位定时器计数器 Hn 与 CMP0n 寄存器的值相匹配时，8 位定时器计数器 Hn 清零，并输出有效电平和 NTTMHn 信号。
- <4> 即使修改 CMP1n 寄存器的值，该值也被锁存并不传送给寄存器。8 位定时器计数器 Hn 与 CMP1n 寄存器的值在修改前相匹配时，传送到 CMP1n 寄存器并修改 CMP1n 寄存器的值(<2>')。  
但是，CMP1n 寄存器的值修改后传送到寄存器，需要 3 个操作时钟以上。若 3 个时钟内信号相匹配时，修改的值无法传送到寄存器。
- <5> 8 位定时器计数器 Hn 的值修改后与 CMP1n 寄存器的值相匹配时，输出无效电平。8 位定时器计数器 Hn 不能清零，而且不产生 INTTMHn 信号。
- <6> 通过定时器 Hn 操作期间 TMHEn 位清零，NTTMHn 信号设置为默认，PWM 输出无效电平。

备注 n = 0, 1



### 8.4.3 载波发生电路操作(仅限 8 位定时器 H1)

载波发生器模式下，8 位定时器 H1 用作红外线遥控机的载波信号产生载波信号，并将 8 位定时器/事件计数器 51 用于产生红外线遥控机信号（时间计数）。

由 8 位定时器/时间计数器 51 的设定周期，。输出 8 位定时器 H1 产生的载波时钟。

载波发生器模式下，通过 8 位定时器/时间计数器 51 控制 8 位定时器 H1 的载波脉冲输出量，并从 TOH1 输出载波脉冲。

#### (1) 载波生成

载波发生器模式下，8 位定时器 H 比较寄存器 01（CMP01）产生低电平宽度载波脉冲波形，而 8 位定时器 H 比较寄存器 11（CMP11）产生高电平宽度载波脉冲波形。

8 位定时器 H1 操作期间，允许重写 CMP11，但禁止重写 CMP01。

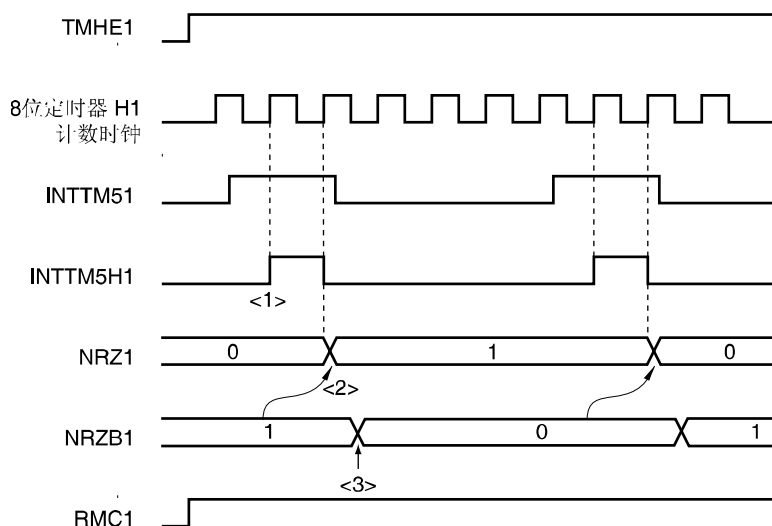
#### (2) 载波输出控制

由 8 位定时器/事件计数器 51 的中断请求信号（INTTM51）和 8 位定时器 H 载波控制寄存器（TMCYC1）的 NRZB1 和 RMC1 的位控制载波输出。输出之间的关系如下所示。

RMC1 Bit	NRZB1 Bit	输出
0	0	低电平输出
0	1	在 INTTM51 信号输出上升沿的高电平输出
1	0	低电平输出
1	1	在 INTTM51 信号输出上升沿的载波脉冲输出

为了在计数操作期间控制载波脉冲输出，TMCYC1 寄存器的 NRZ1 和 NRZB1 的位由主位和从位构成。NRZ1 位只读，而 NRZB1 位可读写。INTTM51 信号与 8 位定时器 H1 计数时钟同步，并用作 INTTM5H1 信号进行输出。INTTM5H1 信号成为 NRZ1 位的数据传送信号，并将 NRZB1 位的值传送到 NRZ1 位。NRZB1 位至 NRZ1 位的传送时序如下所示。

图 8-13 传送时序



<1> INTTM51 信号与 8 位定时器 H1 计数时钟同步，并用作 INTTM5H1 信号进行输出。

<2> 在 INTTM5H1 信号上升沿的第 2 个时钟处将 NRZB1 位传送到 NRZ1 位。

<3> 通过 INTTM5H1 中断启动的中断服务程序中，或轮询中断请求标志检测出时序后，将下一个值写入 NRZB1 位。将下一次计数的值写入 CR51 寄存器。

**注意事项 1.** 重写 NRZB1 位后，禁止在第 2 个时钟之前再次重写，否则，不能保证从 NRZB1 位传送到 NRZ1 位。

**2.** 8 位定时器/计时器 51 用作载波发生器模式时，在 <1>时序下发生中断。8 位定时器/实践计数器 51 用作载波发生器模式以外的模式时，中断发生时序则不同。

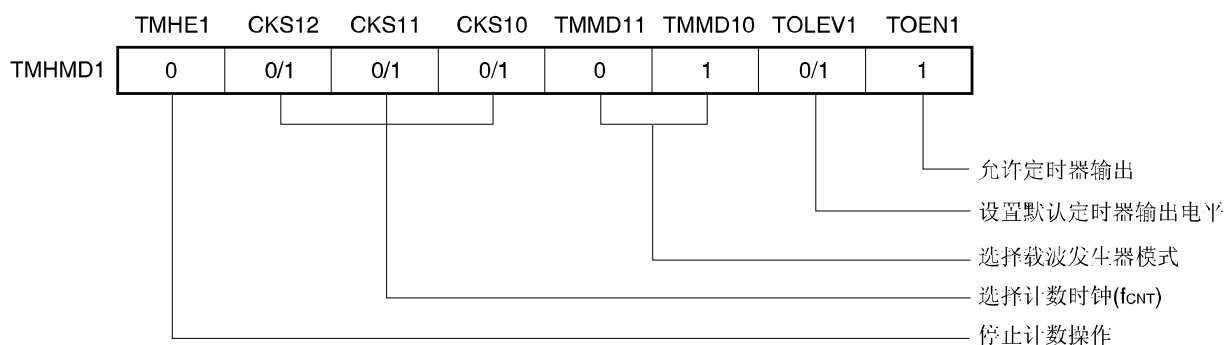
**备注** INTTM5H1 是内部信号，不是中断源。

设置

<1> 设置各寄存器。

图 8-14 载波发生器模式下的寄存器设置

(i) 设置 8 位定时器 H 模式寄存器 1 (TMHMD1)



(ii) CMP01 寄存器设置

- 比较值

(iii) CMP11 寄存器设置

- 比较值

(iv) TMCYC1 寄存器设置

- RMC1 = 1 ... 遥控输出允许位
- NRZB1 = 0/1 ... 载波输出允许位

(v) TCL51 和 TMC51 寄存器设置

- 请参阅 7.3 8 位定时器/事件计数器 51 控制寄存器。

<2> TMHE1 = 1 时, 8 位定时器 H1 开始计数。

<3> 8 位定时器模式控制寄存器 51(TMC51)的 TCE51 置“1”时, 8 位定时器/事件计数器 51 开始计数。

<4> 允许计数操作后, 最初用于比较的比较寄存器是 CMP01 寄存器。8 位定时器计数器 H1 和 CMP01 寄存器的计数值相匹配时, 产生 INTTMH1 信号, 同时 8 位定时器计数器 H1 清零。同时, 将与 8 位定时器计数器 H1 相匹配的比较寄存器从 CMP01 切换到 CMP11 寄存器。

<5> 8 位定时器计数器 H1 和 CMP11 寄存器的值相匹配时, 产生 INTTMH1 信号, 同时 8 位定时器计数器 H1 清零 (00H)。同时, 将与 8 位定时器计数器 H1 相匹配的比较寄存器从 CMP11 切换到 CMP01 寄存器。

<6> 通过重复执行<4>和<5>步骤, 产生载波时钟。

<7> INTTM51 信号与 8 位定时器 H1 计数时钟同步, 并用作 INTTM5H1 信号进行输出。INTTM5H1 信号成为 NRZB1 位的数据传送信号, 并将 NRZB1 位的值传送到 NRZ1 位。

<8> 通过 INTTM5H1 中断启动的中断服务程序中, 或轮询中断请求标志检测出时序后, 将下一个值写入 NRZB1 位。将下一次计数的值写入 CR51 寄存器。

<9> NRZ1 位为高电平时, 由 TOH1 输出载波时钟。

<10> 通过执行上述步骤，获取任意形式的载波时钟。若停止计数操作，则将 TMHE1 清零。

若 CMP01 寄存器的值设置为 N，CMP11 寄存器的值设置为 M，计数时钟频率设置为  $f_{CNT}$ ，则载波时钟输出周期和占空比如下所示。

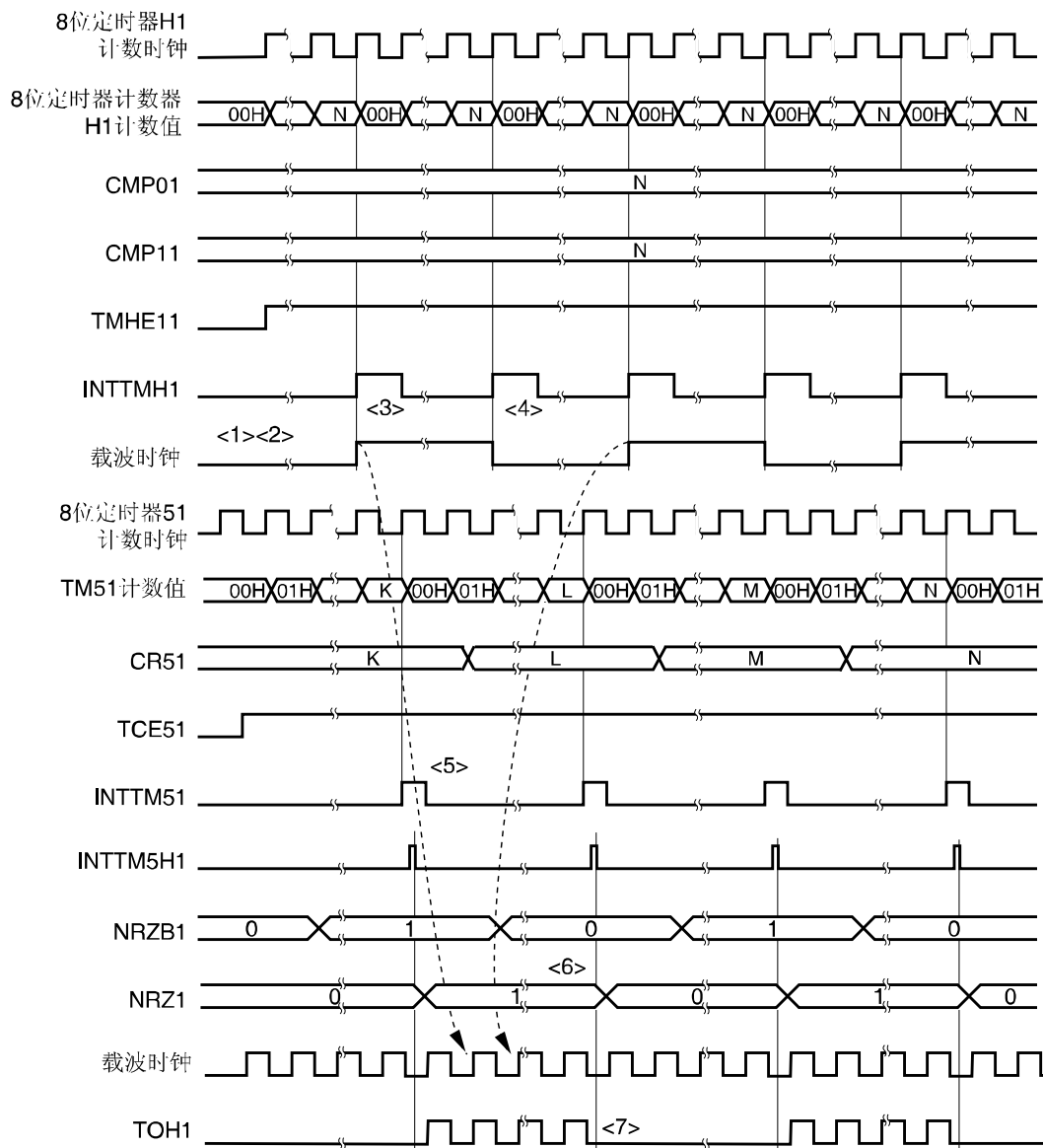
- 载波时钟输出周期 =  $(N + M + 2)/f_{CNT}$
- 占空比 = 高电平宽度/载波时钟输出宽度 =  $(M + 1)/(N + M + 2)$

- 注意事项**
1. 设置定时器计数停止(TMHE1 = 0)后，启动定时器计数操作(TMHE1 = 1) 时，必须设置 CMP11 寄存器（即使 CMP11 的设定值相同，也必须重新设置）。
  2. 将 TMH1 的计数时钟频率设置到 TM51 计数时钟频率的 6 倍以上。
  3. 在 01H 至 FFH 的范围内设置 CMP01 和 CMP11 寄存器的值。
  4. 定时器计数器操作期间，可以修改 CMP11 寄存器的设定值。但是，CMP11 寄存器的值修改后传送到寄存器，需要 3 各操作时钟(通过 TMHMD1 的 CKS12 至 CKS10 的位选择信号)。
  5. 开始计数操作之前,确保设置 RMC1 位。

- 备注**
1. 有关输出引脚的设置，请参阅 8.3 (3) 端口模式寄存器 3(PM3)。
  2. 有关如何允许 INTTMH1 信号中断，请参阅第十章 中断功能。

图 8-15 载波发生器模式操作时序(1/3)

(a) CMP01 = N, CMP11 = N 时的操作

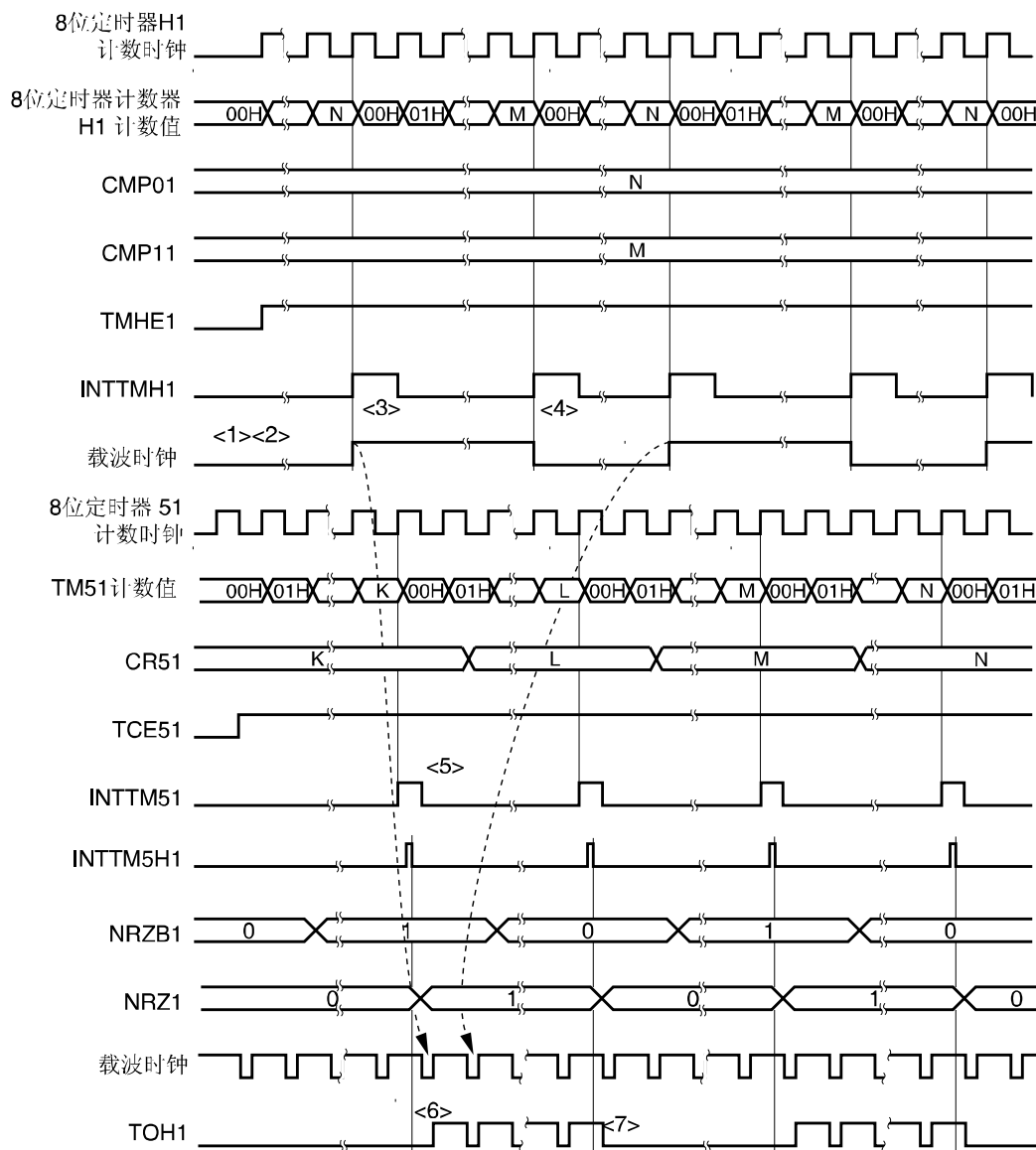


- <1> TMHE1 = 0 和 TCE51 = 0 时，停止 8 位定时器计数器 H1 的操作。
- <2> 设置 TMHE1 = 1 时，8 位定时器 H1 开始计数操作。此时，载波时钟保持默认。
- <3> 8 位定时器计数器 H1 的计数值与 CMP01 寄存器的值相匹配时，产生最初的 INTTMH1 信号，反转载波时钟信号，并将与 8 位定时器计数器 H1 相匹配的比较寄存器从 CMP01 切换到 CMP11 寄存器。8 位定时器计数器 H1 清零(00H)。
- <4> 8 位定时器计数器 H1 的计数值与 CMP11 寄存器的值相匹配时，产生 INTTMH1 信号，反转载波时钟信号，并将与 8 位定时器计数器 H1 相匹配的比较寄存器从 CMP11 切换到 CMP01 寄存器。8 位定时器计数器 H1 清零(00H)。通过重复执行<3>和<4>步骤，产生固定占空比（50%除外）的载波时钟。
- <5> INTTM51 信号产生时，与 8 位定时器 H1 计数时钟同步后，用作 INTTM5H1 信号进行输出。
- <6> INTTM5H1 信号成为 NRZB1 位的数据传送信号，并将 NRZB1 位的值传送到 NRZ1 位。
- <7> 设置 NRZ1 = 0 时，TOH1 输出为低电平。

**备注** INTTM5H1 是内部信号，不是中断源。

图 8-15 载波发生器模式操作时序(2/3)

(b) CMP01 = N, CMP11 = M 时的操作

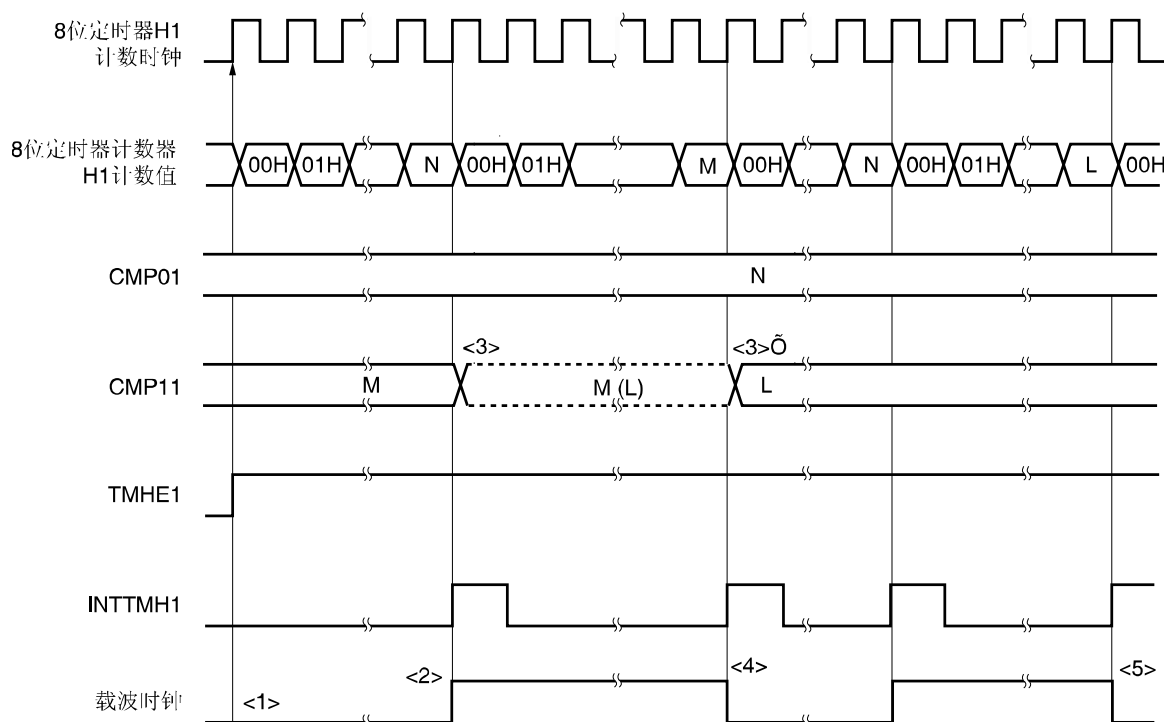


- <1> TMHE1 = 0 和 TCE51 = 0 时, 停止 8 位定时器计数器 H1 的操作。
- <2> 设置 TMHE1 = 1 时, 8 位定时器 H1 开始计数操作。此时, 载波时钟保持默认。
- <3> 8 位定时器计数器 H1 的计数值与 CMP01 寄存器的值相匹配时, 产生最初的 INTTMH1 信号, 反转载波时钟信号, 并将与 8 位定时器计数器 H1 相匹配的比较寄存器从 CMP01 切换到 CMP11 寄存器。8 位定时器计数器 H1 清零(00H)。
- <4> 8 位定时器计数器 H1 的计数值与 CMP11 寄存器的值相匹配时, 产生 INTTMH1 信号, 反转载波时钟信号, 并将与 8 位定时器计数器 H1 相匹配的比较寄存器从 CMP11 切换到 CMP01 寄存器。8 位定时器计数器 H1 清零(00H)。通过重复执行<3>和<4>步骤, 产生固定占空比(50%除外)的载波时钟。
- <5> INTTM51 信号产生时, 与 8 位定时器 H1 计数时钟同步后, 用作 INTTM5H1 信号进行输出。
- <6> 若 NRZ1 置“1”时, 则在载波时钟的最初上升沿输出载波信号。
- <7> NRZ1 = 0 时, 载波时钟的高电平期间, TOH1 输出保持高电平, 不切换到低电平(在<6>和<7>步骤中, 保证载波时钟波形的高电平宽度)。

备注 INTTM5H1 是内部信号, 不是中断源。

图 8-15 载波发生器模式操作时序(3/3)

(c) CMP11 时的操作



- <1> 设置  $TMHE1 = 1$  时，8 位定时器 H1 开始计数操作。此时，载波时钟保持默认。
- <2> 8 位定时器计数器 H1 的值与 CMP01 寄存器的值相匹配时，输出 INTTMH1 信号，反转到 H1 的输出电平，并将该定时器计数器清零(00H)。同时，将与 8 位定时器计数器 H1 的值相匹配的比较寄存器的值从 CMP01 切换到 CMP11 寄存器。
- <3> CMP11 寄存器不与计数时钟同步，并且在 8 位定时器 H1 操作期间可以修改其值。修改后的新值(L)被锁存。8 位定时器计数器 H1 的计数值与 CMP11 寄存器修改前的值 (M) 相匹配 (<3>') 时，修改 CMP11 的值(<3>')。但是，CMP11 寄存器的值修改后传送到寄存器，需要 3 个操作时钟以上。即使在 3 个时钟内信号产生匹配信号时，新值将无法传送到寄存器。
- <4> 8 位定时器计数器 H1 的计算值与 CMP11 寄存器的值(M)在修改之前相匹配时，输出 INTTMH1 信号，反转载波信号，并将该定时器计数器清(00H)。同时，将与 8 位定时器计数器 H1 相匹配的比较寄存器从 CMP11 切换到 CMP01 寄存器。
- <5> 由修改后的值(L)指定 8 位定时器计数器 H1 的计算值与 CMP11 寄存器的值再次匹配时的时序。

## 第九章 看门狗定时器

### 9.1 看门狗定时器功能

看门狗定时器使用内部振荡时钟。

看门狗定时器用于检测程序意外挂起。若检测出程序挂起，则产生内部复位信号。

在以下情况下，判断为程序挂起。

- 看门狗定时器计数器溢出。
- 在看门狗定时器允许寄存器(WDTE)执行 1 位操作指令。
- 将“ACH”以外的数据写入 WDTE。
- 窗口关闭期间，将 WDTE 以外的数据写入 WDTE。
- 从未经 IMS 寄存器设置的区域获取指令。
- 通过执行读写指令，访问未经 IMS 寄存器设置的区域（FB00H 至 FFFFH 除外）（CPU 程序挂起期间，检测出访问异常）

由于看门狗定时器产生复位，使复位控制标志寄存器(RESF)置“1”。有关详细的 RESF，请参阅第十二章 复位功能。



9.2 看门狗定时器配置

看门狗定时器包含以下硬件。

表 9-1 看门狗定时器配置

项目	配置
控制寄存器	看门狗定时器允许寄存器 (WDTE)

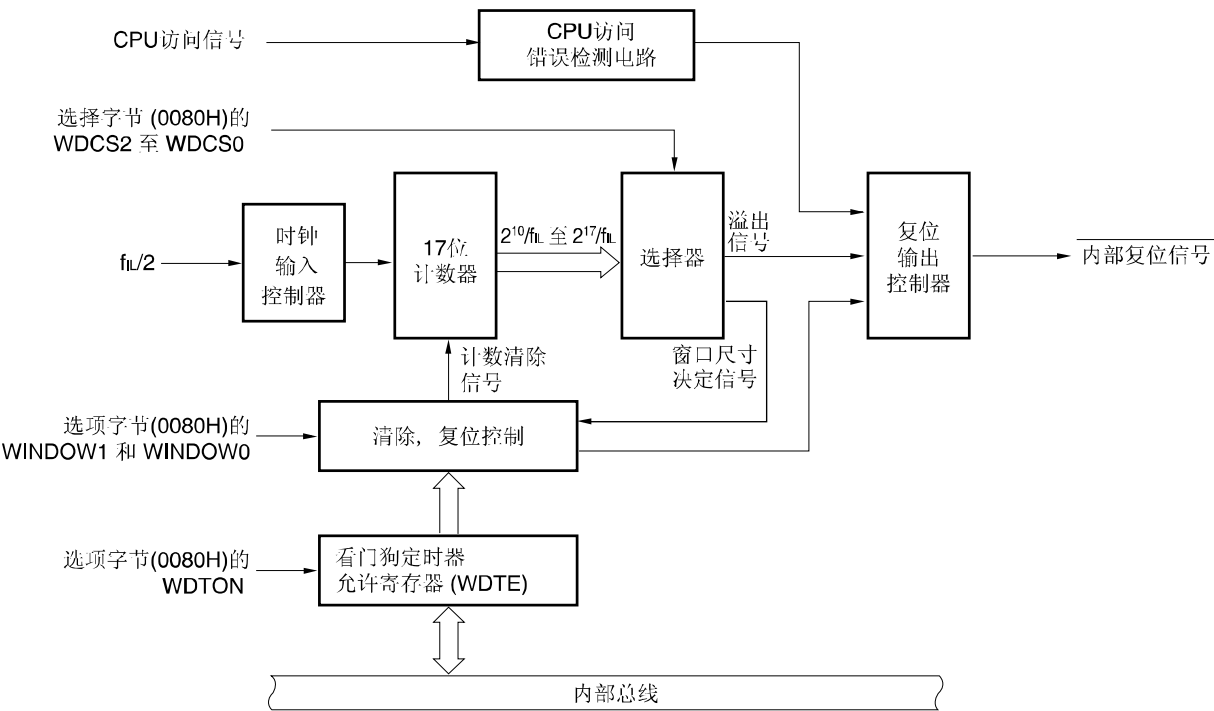
可以通过选项字节控制计数器操作、设置溢流时间和窗口打开期间。

表 9-2 设置选项字节和看门狗定时器

设置看门狗定时器	选项字节(0080H)
窗口打开期间	第6位和第5位 (窗口1, 窗口0)
看门狗定时器的控制计数器操作	第4位 (WDTON)
看门狗定时器的溢出时间	第3位至第1位 (WDCS2 至 WDCS0)

备注 有关选项字节，请参阅第十六章 选项字节。

图 9-1 看门狗定时器框图



### 9.3 看门狗定时器控制寄存器

通过看门狗定时器允许寄存器(WDTE)控制看门狗定时器。

#### (1) 看门狗定时器允许寄存器 (WDTE)

通过将“ACH”写入 WDTE，看门狗定时器计数器清零，并重新开始计数。

可由 8 位存储器操作指令设置该寄存器。

复位信号产生时，该寄存器为 9AH 或 1AH<sup>注</sup>。

图 9-2 看门狗定时器允许寄存器 (WDTE) 格式

地址: FF99H	复位后: 9AH/1AH <sup>注</sup>	读/写						
符号	7	6	5	4	3	2	1	0
WDTE								

注 WDTE 复位值根据选项字节设定值的不同而不同(0080H)。通过操作看门狗定时器将 WDTON 置“1”。

WDTON设定值	WDTE复位值
0 (禁止看门狗定时器计数操作)	1AH
1 (允许看门狗定时器计数操作)	9AH

- 注意事项 1. 若将“ACH”以外的值写入 WDTE，则产生内部复位信号。但若看门狗定时器的源时钟停止，则在重新启动看门狗计时器的源时钟时，将产生内部复位信号。
2. 若对 WDTE 寄存器执行 1 位存储器操作指令，则将产生内部复位信号。但若看门狗定时器的源时钟停止，则在新启动看门狗计时器的源时钟时，将产生内部复位信号。
3. WDTE 读取值为 9AH/1AH(不同于写入值(ACH))。

## 9.4 看门狗定时器操作

### 9.4.1 看门狗定时器操作控制

1. 使用看门狗定时器时，由选项字节(0080H)指定其操作。

- 通过设置选项字节(0080H)第 4 位(WDTON)=1，允许看门狗定时器的计数操作(复位解除后，计数器开始计数)(请详阅第十六章)。

WDTON	看门狗定时器计数器/非法访问检测的操作控制
0	禁止计数器操作(复位后停止计数)，禁止非法访问检测操作
1	允许计数器操作(复位后开始计数)，允许非法访问检测操作

- 通过选项字节(0080H)第 3 位和第 1 位(WDCS2 至 WDCS0)，设置溢出时间（请详阅 9.4.2 和第十六章）。
  - 通过选项字节(0080H)第 6 位和第 5 位(WINDOW1 和 WINDOW0)，设置窗口打开期间（请详阅 9.4.3 和第十六章）。
2. 复位解除后，看门狗计数器开始计数。
3. 计数器开始计数后，在选项字节所设的溢出时间之前，将“ACH”写入 WDTE 时，看门狗定时器清零并重新开始计数。
4. 经上述步骤解除复位后，应在窗口打开期间对 WDTE 进行第 2 次之后的写操作。若在窗口关闭期间对 WDTE 进行写入时，则将产生内部复位信号。
5. 若溢出时间过后还没有将“ACH”写入 WDTE，则将产生内部复位信号。
- 在下列情况下，将产生内部复位信号。
- 在看门狗定时器允许寄存器(WDTE)执行 1 位操作指令。
  - 将“ACH”以外的数据写入 WDTE。
  - 从未经 IMS 寄存器设置的区域获取指令。  
(CPU 程序挂起期间，检测出的无效校验)
  - 通过 CP 读写指令，访问未经 IMS 寄存器设置的区域（FB00H 至 FFFFH 除外）（CPU 程序挂起期间，检测出异常访问)

**注意事项 1.** 复位解除后对 WDTE 进行第一次写操作时，若是在到达溢出时间之前，则无论时序如何，看门狗定时器都重新开始计数。

**2.** 若通过将“ACH”写入 WDTE 进行看门狗定时器清零，则实际溢出时间可能与选项字节所设的溢出时间之间将产生最长 2/f<sub>R</sub>L 秒的误差。

**3.** 计数值溢出(FFFFH)之前，看门狗定时器可以立即清零。

**注意事项 4.** 如下所示，看门狗定时器在 **HALT** 模式和 **STOP** 模式下的操作，因选项字节第 0 位(**LSROSC**)设定值的不同而不同。

	LSROSC = 0 (允许通过软件停止内部低速振荡电路)	LSROSC = 1 (禁止停止内部低速振荡电路)
HALT模式下	停止看门狗定时器操作。	持续看门狗定时器操作。
STOP模式下		

若 **LSROSC = 0**，则 **HALT** 或 **STOP** 模式复位后，看门狗定时器恢复计数。此时，计数器不清零，而从计数器停止时的值开始继续计数。

若在 **LSROSC = 0** 时，通过设置 **LSRSTOP**(内部振荡模式寄存器(**RCM**)第 1 位=1)停止内部低速振荡电路的振荡，则看门狗定时器停止操作。此时，寄存器不清零。

#### 9.4.2 看门狗定时器溢出时间设置

通过选项字节(0080H)第 3 位置“1”(WDCS2 至 WDCS0)，设置看门狗定时器的溢出时间。

若出现溢出，则产生内部复位信号。达到溢出时间之前的窗口打开期间，可以通过把“ACH”写入 **WDTE**，将当前计数值清零，并且看门狗定时器重新开始计数。

溢出时间设置如下所示。

**表 9-3 看门狗定时器溢出时间设置**

WDCS2	WDCS1	WDCS0	看门狗定时器溢出时间
0	0	0	$2^{10}/f_{IL}$ (3.88 ms)
0	0	1	$2^{11}/f_{IL}$ (7.76 ms)
0	1	0	$2^{12}/f_{IL}$ (15.52 ms)
0	1	1	$2^{13}/f_{IL}$ (31.03 ms)
1	0	0	$2^{14}/f_{IL}$ (62.06 ms)
1	0	1	$2^{15}/f_{IL}$ (124.12 ms)
1	1	0	$2^{16}/f_{IL}$ (248.24 ms)
1	1	1	$2^{17}/f_{IL}$ (496.48 ms)

**注意事项** 禁止 **WDCS2 = WDCS1 = WDCS0 = 0** 和 **WINDOW1 = WINDOW0 = 0** 的组合设置。

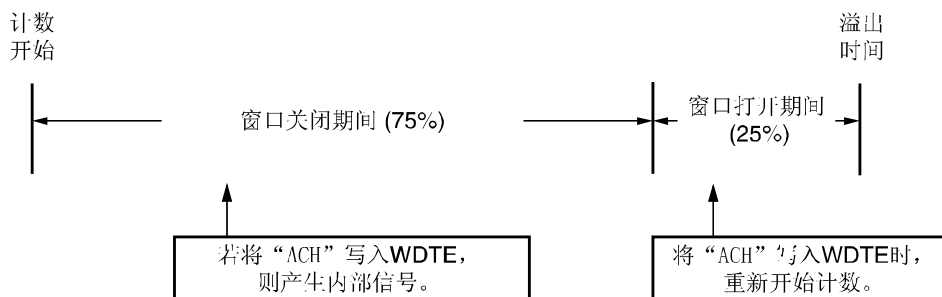
**备注** 1.  $f_{IL}$ : 内部低速振荡时钟频率  
2. ( ):  $f_{IL} = 264 \text{ kHz}$  (最大值)

### 9.4.3 看门狗定时器窗口打开期间设置

通过选项字节(0080H)第 6 位和第 6 位(WINDOW1 和 WINDOW0)，设置看门狗定时器的窗口打开期间。窗口概述如下。

- 若在窗口打开期间将“ACH”写入 WDTE，则看门狗定时器清零并重新开始计数。
- 在窗口关闭期间，即使将“ACH”写入 WDTE，也会检测出异常并产生内部复位信号。

例：窗口打开周期为 25%时：



**注意事项** 复位解除后，对 WDTE 进行第一次写操作时，若是在到达溢出时间之前，则无论时序如何，看门狗定时器都重新开始计数。

窗口打开期间设置如下所示。

表 9-4 看门狗定时器的窗口打开期间设置

WINDOW1	WINDOW0	看门狗定时器的窗口打开期间
0	0	25%
0	1	50%
1	0	75%
1	1	100%

**注意事项** 禁止 WDCS2 = WDCS1 = WDCS0 = 0 和 WINDOW1 = WINDOW0 = 0 的组合设置。

**备注** 若将溢出时间设置为  $2^{11}/f_{IL}$ ，则窗口关闭时间和打开时间如下所示。

	窗口打开期间设置			
	25%	50%	75%	100%
窗口关闭时间	0 至 7.11 ms	0 至 4.74 ms	0 至 2.37 ms	无
窗口打开时间	7.11 至 7.76 ms	4.74 至 7.76 ms	2.37 至 7.76 ms	0 至 7.76 ms

<窗口打开周期为 25%时>

- 溢出时间：  
 $2^{11}/f_{IL}$  (最大值) =  $2^{11}/264 \text{ kHz}$  (最大值) = 7.76 ms
- 窗口关闭时间：  
 $0$  至  $2^{11}/f_{IL}$  (最小值)  $\times (1 - 0.25) = 0$  至  $2^{11}/216 \text{ kHz}$  (最小值)  $\times 0.75 = 0$  至 7.11 ms
- 窗口打开时间：  
 $2^{11}/f_{IL}$  (最小值)  $\times (1 - 0.25)$  至  $2^{11}/f_{IL}$  (最大值) =  $2^{11}/216 \text{ kHz}$  (最小值)  $\times 0.75$  至  $2^{11}/264 \text{ kHz}$  (最大值) = 7.11 至 7.76 ms

## 第十章 中断功能

### 10.1 中断功能类型

中断功能分为以下两类。

#### (1) 可屏蔽中断

接收屏蔽控制的中断。通过设置优先级制定标志寄存器(PR0L, PR0H, PR1L), 将可屏蔽中断分为高优先级中断组和低优先级中断组。高优先级中断产生时, 可以对低优先级中断进行多重中断。另外, 若同时产生两个以上相同优先级的中断请求, 则根据向量中断服务的优先级进行处理。优先级顺序请参阅表 10-1。

待机解除信号产生时, 解除STOP和HALT模式。

可屏蔽中断分为外部中断请求和内部中断请求。

#### (2) 软件中断

通过执行BRK指令, 产生向量中断。即使禁止中断时也响应。软件中断不受中断优先级的控制。

### 10.2 中断源和配置

中断源包括可屏蔽中断和软件中断。此外, 还有 4 种复位源 (请参阅 表 10-1 )。

表 10-1 中断源表(1/2)

中断类型	内部/ 外部	基本配置 类型 <sup>注1</sup>	默认 优先级 <sup>注2</sup>	中断源		向量表 地址
				名称	触发	
可屏蔽	内部	(A)	0	INTLM	低电压检测 <sup>注3</sup>	0004H
	外部	(B)	1	INTP0	引脚输入沿检测	0006H
			2	INTP1		0008H
			3	INTP2		000AH
			4	INTP3		000CH
	-	-	5	-	-	000EH
			6	-		0010H
			7	-		0012H
			8	-		0014H
			9	-		0016H
			10	-		0018H
	内部	(A)	11	INTTMH1	TMH1 和 CMP01 相匹配 (指定比较寄存器)	001AH
			12	INTTMH0	TMH0 和 CMP00 相匹配 (指定比较寄存器)	001CH
	-	-	13	-	-	001EH
	内部	(A)	14	INTTM000	TM00 和 CR000 相匹配 (指定比较寄存器), TI010 引脚有效沿检测 (指定捕捉寄存器)	0020H
			15	INTTM010	TM00 和 CR010 相匹配 (指定比较寄存器), TI000 引脚有效沿检测 (指定捕捉寄存器)	0022H
	-	-	16	-	-	0024H
			17			0026H
			18			0028H
	内部	(A)	19	INTTM51 <sup>注4</sup>	TM51 和 CR51 相匹配 (指定比较寄存器)	002AH
	-	-	20	-	-	002CH

注 1. 基本配置类型中的(A)至(C)与图 10-1 中的(A)至(C)相对应。

2. 默认优先级是 2 个以上可屏蔽中断同时产生时优先处理向量中断的顺序。“0”为最高优先级，“28”为最低优先级。

3. 低电压检测寄存器(LVIM)第 1 位(LVIMD)清零。

4. 在载波发生电路模式下, 使用 8 位定时器/计数器 51 时, 将在INTTM5H1 信号产生时序中产生中断(请参阅图 8-13 传送时序)。

表 10-1 中断源表(2/2)

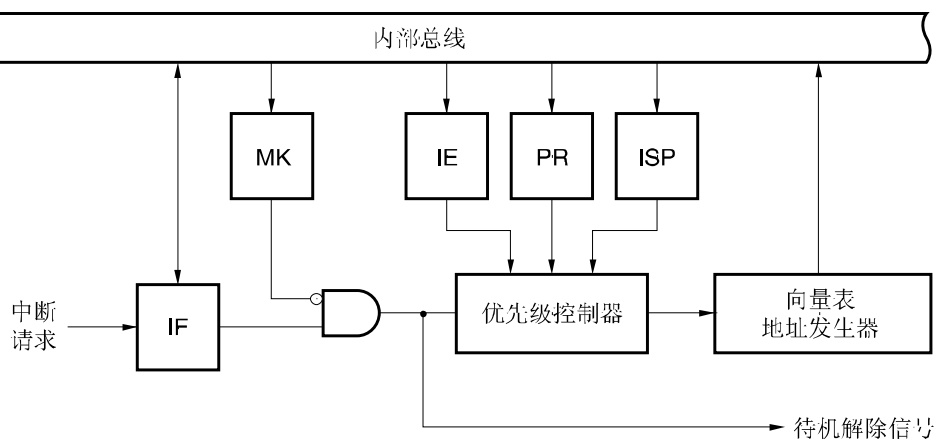
中断类型	内部/ 外部	基本配置 类型 <sup>注1</sup>	默认 优先级 <sup>注2</sup>	中断源		向量表 地址
				名称	触发	
可屏蔽	-	-	21	-	-	002EH
			22			0030H
			23			0032H
			24			0034H
			25			0036H
			26			0038H
			27			003AH
			28			003CH
软件	-	(C)	-	BRK	BRK 指令执行	003EH
复位	-	-	-	RESET	复位输入	0000H
				POC	上电清除	
				LVI	低电压检测 <sup>注3</sup>	
				WDT	WDT 溢出	

- 注 1. 基本配置类型中的(A)至(C)与图 10-1 中的(A)至(C)相对应。
2. 默认优先级是 2 个以上可屏蔽中断同时产生时优先处理向量中断的顺序。“0”为最高优先级，“28”为最低优先级。
3. 低电压检测寄存器(LVIM)第 1 位(LVIMD)清零。

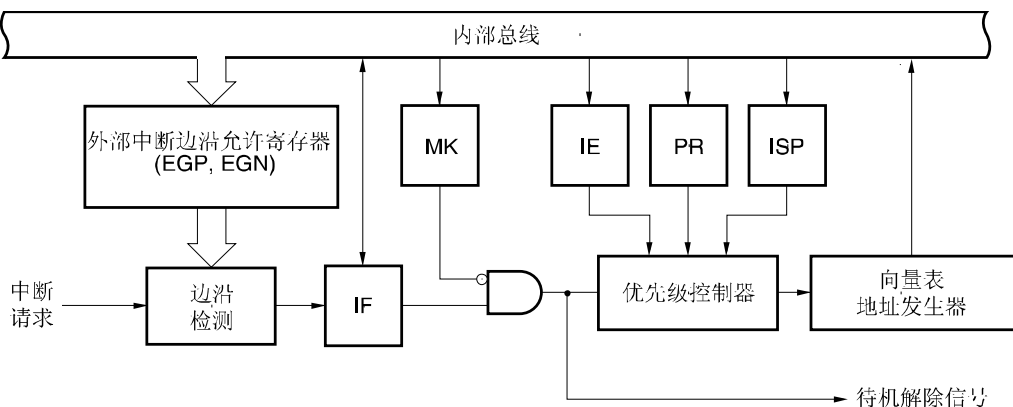


图 10-1 中断功能基本配置(1/2)

(A) 内部可屏蔽中断



(B) 外部可屏蔽中断(INTPn)

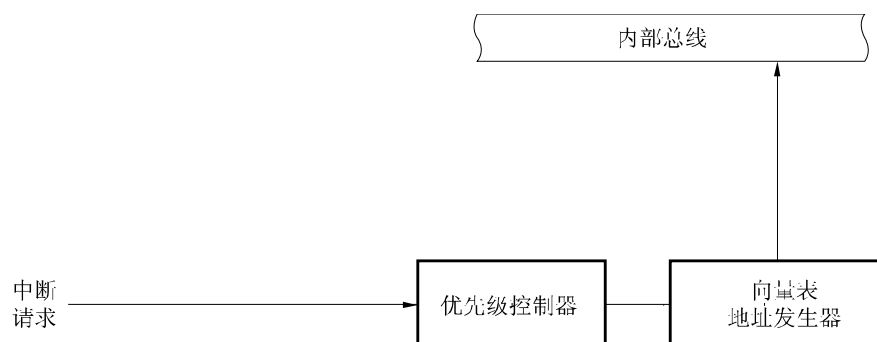


备注 n = 0 至 3

- IF: 中断请求标志
- IE: 中断允许标志
- ISP: 服务中优先级标志
- MK: 中断屏蔽标志
- PR: 优先级指定标志

图 10-1 中断功能基本配置(2/2)

## (C) 软件中断



IF: 中断请求标志  
IE: 中断允许标志  
ISP: 服务中优先级标志  
MK: 中断屏蔽标志  
PR: 优先级指定标志

### 10.3 中断功能控制寄存器

以下 6 种寄存器用来控制中断功能。

- 中断请求标志寄存器(IF0L, IF0H, IF1L)
- 中断屏蔽标志寄存器(MK0L, MK0H, MK1L)
- 优先级指定标志寄存器(PR0L, PR0H, PR1L)
- 外部中断上升沿允许寄存器 (EGP)
- 外部中断下降沿允许寄存器(EGN)
- 程序状态字 (PSW)

对应中断请求源的中断请求标志、中断可屏蔽标志和优先级指定标志名称如表 10-2 所示。

表 10-2 中断请求源相对应标志

中断源	中断请求标志		中断屏蔽标志		优先级指定标志	
		寄存器		寄存器		寄存器
INTLVI	LVIIIF	IF0L	LVIMK	MK0L	LVIPR	PR0L
INTP0	PIF0		PMK0		PPR0	
INTP1	PIF1		PMK1		PPR1	
INTP2	PIF2		PMK2		PPR2	
INTP3	PIF3		PMK3		PPR3	
INTTMH1	TMIFH1	IF0H	TMMKH1	MK0H	TMPRH1	PR0H
INTTMH0	TMIFH0		TMMKH0		TMPRH0	
INTTM000	TMIF000		TMMK000		TMPR000	
INTTM010	TMIF010		TMMK010		TMPR010	
INTTM51 <sup>Note</sup>	TMIF51	IF1L	TMMK51	MK1L	TMPR51	PR1L

注 在载波发生电路模式下，使用 8 位定时器/计数器 51 时，将在INTTM5H1 信号产生时序中产生中断（请参阅 图 8-13 传送时序）。

**(1) 中断请求标志寄存器(IF0L, IF0H, IF1L)**

产生对应中断请求或执行指令时，中断请求标志置“1”；响应中断请求、产生复位信号或执行指令时，中断请求标志清零。

响应中断时，中断请求标志自动清零，然后进入中断程序。

可用 1 位或 8 位存储器操作指令设置IF0L、IF0H和IF1L。IF0L与IF0H组合成 16 位寄存器IF0 时，可用 16 位存储器操作指令设置这些寄存器。

复位信号产生时，这些寄存器清为 00H。

- 注意事项**
1. 待机模式解除后，操作定时器时，必须将中断请求标志清零之后进行操作。噪声有可能产生中断请求标志。
  2. 使用 1 位存储器操作指令(CLR1)进行中断请求标志寄存器的标志操作。使用C语言描述时，由于编译的汇编程序必须是 1 位存储器操作指令(CLR1)，所以应使用“IF0L.0 = 0;”或 “\_asm(“clr1 IF0L, 0;”);”等 1 位操作指令。  
若使用C语言描述一条 8 位存储器操作指令，例如“IF0L &= 0xfe;”，则编译后将成为 3 条汇编指令。

```
mov a, IF0L  
和 a, #0FEH  
mov IF0L, a
```

在这种情况下，处于“mov a, IF0L”和 “mov IF0L, a”之间的时序，即使同一中断请求标志寄存器(IF0L)的其他位的请求标志置“1”，也将被“mov IF0L, a”清零。 因此，在C语言中使用 8 位存储器操作指令时必须注意。

图 10-2 中断请求标志寄存器(IF0L, IF0H, IF1L)格式

地址: FFE0H    复位后: 00H    R/W

符号	7	6	5	<4>	<3>	<2>	<1>	<0>
IF0L	0	0	0	PIF3	PIF2	PIF1	PIF0	LVIIIF

地址: FFE1H    复位后: 00H    R/W

符号	<7>	<6>	5	<4>	<3>	2	1	0
IF0H	TMIF010	TMIF000	0	TMIFH0	TMIFH1	0	0	0

地址: FFE2H    复位后: 00H    R/W

符号	7	6	5	4	<3>	2	1	0
IF1L	0	0	0	0	TMIF51	0	0	0

XXIFX	中断请求标志
0	无中断请求信号产生
1	中断请求产生, 中断请求状态

注意事项 确保IF0L的第 5 位和第 7 位、IF0H的第 0 位至第 2 位和第 5 位以及IF1L的第 0 位至第 2 位、第 4 位至第 7 位清“0”。

**(2) 中断屏蔽标志寄存器 (MK0L, MK0H, MK1L)**

中断屏蔽标志用于允许/禁止相关可屏蔽中断服务。

可用 1 位或 8 位存储器操作指令设置 MK0L、MK0H 和 MK1L。MK0L 和 MK0H 组合成 16 位寄存器 MK0 时，可用 16 位存储器操作指令设置这些寄存器。

复位信号产生时，这些寄存器为 FFH。

**图 10-3 中断屏蔽标志寄存器(MK0L, MK0H, MK1L) 格式**

地址: FFE4H 复位后: FFH R/W

符号	7	6	5	<4>	<3>	<2>	<1>	<0>
MK0L	1	1	1	PMK3	PMK2	PMK1	PMK0	LVIMK

地址: FFE5H 复位后: FFH R/W

符号	<7>	<6>	5	<4>	<3>	2	1	0
MK0H	TMMK010	TMMK000	1	TMMKH0	TMMKH1	1	1	1

地址: FFE6H 复位后: FFH R/W

符号	7	6	5	4	<3>	2	1	0
MK1L	1	1	1	1	TMMK51	1	1	1

XXMKX	中断服务控制
0	允许中断服务
1	禁止中断服务

**注意事项** 确保 MK0L 的第 5 位至第 7 位、MK0H 的第 0 位至第 2 位和第 5 位以及 MK1L 的第 0 位至第 2 位、第 4 位至第 7 位设置为“1”。

### (3) 优先级指定标志寄存器(PROL, PROH, PR1L)

优先级指定标志寄存器用于设置相关的可屏蔽中断优先级次序。

可用 1 位或 8 位存储器操作指令设置PROL、PROH和PR1L。 PROL和PROH组合成 16 位寄存器PR0 时, 可用 16 位存储器操作指令设置这些寄存器。

复位信号产生时, 这些寄存器为FFH。

图 10-4 优先级指定标志寄存器(PROL, PROH, PR1L)格式

地址: FFE8H 复位后: FFH R/W

符号	7	6	5	<4>	<3>	<2>	<1>	<0>
PROL	1	1	1	PPR3	PPR2	PPR1	PPR0	LVIPR

地址: FFE9H 复位后: FFH R/W

符号	<7>	<6>	5	<4>	<3>	2	1	0
PROH	TMPR010	TMPR000	1	TMPRH0	TMPRH1	1	1	1

地址: FFEAH 复位后: FFH R/W

符号	7	6	5	4	<3>	2	1	0
PR1L	1	1	1	1	TMPR51	1	1	1

XXPRX	优先级选择
0	高优先级
1	地优先级

**注意事项** 确保PROL的第 5 位至第 7 位、PROH的第 0 位至第 2 位和第 5 位以及PR1L的第 0 位至第 2 位、第 4 位至第 7 位设置为“1”。

**(4) 外部中断上升沿允许寄存器(EGP)，外部中断下降沿允许寄存器(EGN)**

这些寄存器用于指定INTP<sub>n</sub>有效沿。

可用 1 位或 8 位存储器操作指令设置EGP和EGN。

复位信号产生时，这些寄存器清为 00H。

**图 10-5 外部中断上升沿允许寄存器(EGP)和  
外部中断下降沿允许寄存器(EGN)格式**

地址: FF48H 复位后: 00H R/W

符号	7	6	5	4	3	2	1	0
EGP	0	0	0	0	EGP3	EGP2	EGP1	EGP0

地址: FF49H 复位后: 00H R/W

符号	7	6	5	4	3	2	1	0
EGN	0	0	0	0	EGN3	EGN2	EGN1	EGN0

EGP <sub>n</sub>	EGN <sub>n</sub>	INTP <sub>n</sub> 引脚有效沿选择
0	0	禁止边沿检测
0	1	下降沿
1	0	上升沿
1	1	双边沿

**注意事项** 确保EGP的第 3 位至第 7 位和EGN清零。

**备注** n = 0 至 3

表 10-3 给出 EGP<sub>n</sub> 和 EGN<sub>n</sub> 的对应端口。

**表 10-3 EGP<sub>n</sub> 和 EGN<sub>n</sub> 的对应端口**

允许检测寄存器		边沿检测端口	中断请求信号
EGP0	EGN0	P30	INTP0
EGP1	EGN1	P125	INTP1
EGP2	EGN2	P31	INTP2
EGP3	EGN3	P32	INTP3

**注意事项** 外部中断功能切换到端口功能时，有可能进行边沿检测，因此，应通过EGP<sub>n</sub>和EGN<sub>n</sub>置“0”，选择端口模式。

**备注** n = 0 至 3



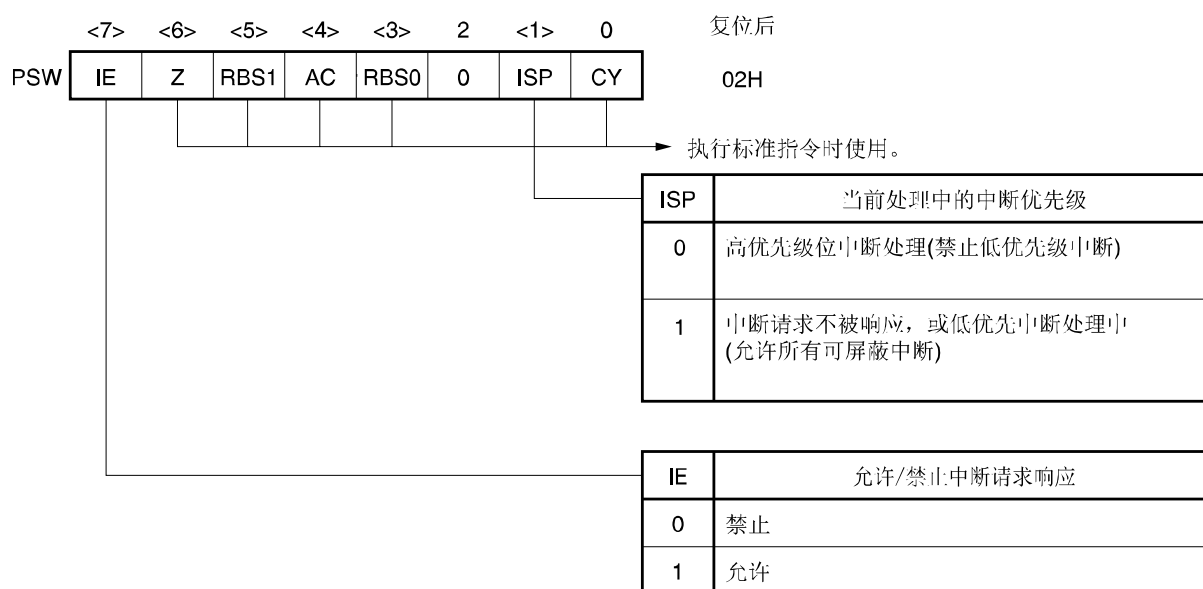
**(5) 程序状态字 (PSW)**

程序状态字是用来保存指令执行结果和中断请求当前状态的寄存器。**PSW**映射设置/禁止可屏蔽中断的**IE**标志和控制多重中断服务的**ISP**标志。

除 8 位读/写操作指令之外，还可使用位操作指令和专用指令(**EI**和**DI**)来操作该寄存器。响应向量中断请求时，若执行**BRK**指令，则**PWS**内容将自动保存到堆栈中，并且**IE**标志复位为“0”。若响应可屏蔽中断请求，则将被响应中断的优先级指定标志内容转移到**ISP**标志中。可通过执行**PUSH PSW**指令将**PSW**内容保存到堆栈中。也可通过**RETI**、**RETB**和**POP PSW**指令将**PSW**内容从堆栈中恢复。

复位信号产生时，程序状态字(**PSW**)为 02H。

图 10-6 程序状态字格式



10.4 中断服务操作

10.4.1 可屏蔽中断响应

中断请求标志置“1”，并且该中断请求相关的屏蔽(MK)标志清零时，将响应该可屏蔽中断请求。若处于中断允许状态（IE标志置“1”），则响应向量中断请求。但在较高优先级中断请求服务期间（ISP标志复位为“0”），不响应低优先级中断请求。

从可屏蔽中断请求产生到向量中断服务执行所需时间如下表 10-4 所示。

有关中断请求响应时序，请参阅 图 10-8 和 10-9。

表 10-4从可屏蔽中断产生到服务所需时间

	最短时间	最长时间 <sup>注</sup>
When $\times\times PR = 0$	7 个时钟	32 个时钟
When $\times\times PR = 1$	8 个时钟	33 个时钟

注 若在除法指令执行之前产生一个中断请求，则等待更长时间。

备注 1 个时钟：1/fCPU (fCPU：CPU 时钟)

若同时产生两个以上的可屏蔽中断请求，则先响应优先级指定标志中优先级别高的请求。若两个以上的中断请求的优先级相同，则先响应最高默认优先级的中断请求。

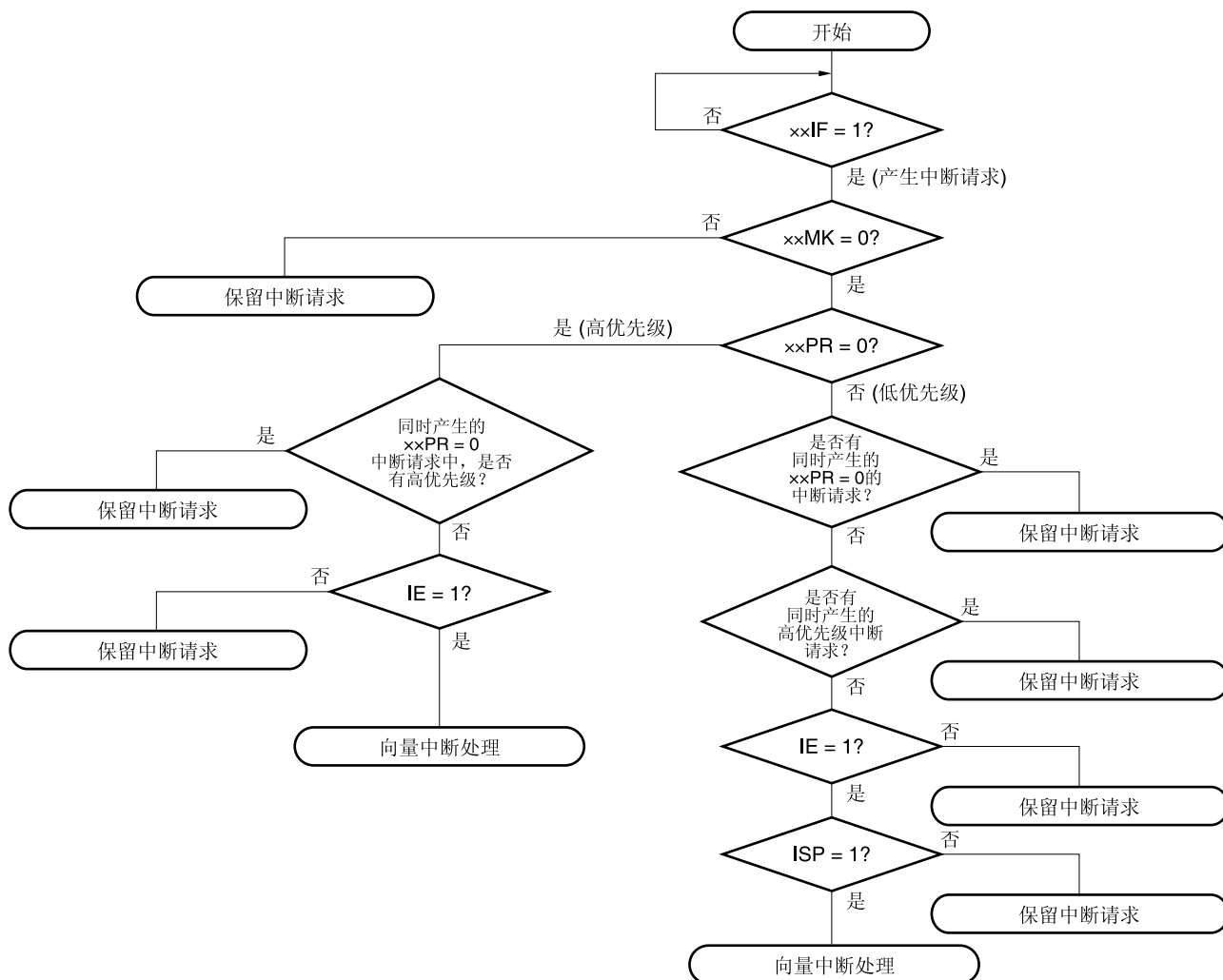
允许响应中断请求时，从等待状态转换成响应。

图 10-7 给出中断请求响应算法。

若响应可屏蔽中断请求，则PSW、PC的内容依次保存到堆栈中，然后将IE标志复位为“0”，并将被响应中断对应的优先级指定标志的内容传送到ISP标志。 将确定每个中断请求的向量表数据传送到PC并转移。

通过执行RETI指令，可从中断返回。

图 10-7 中断请求响应程序算法



xxIF: 中断请求标志

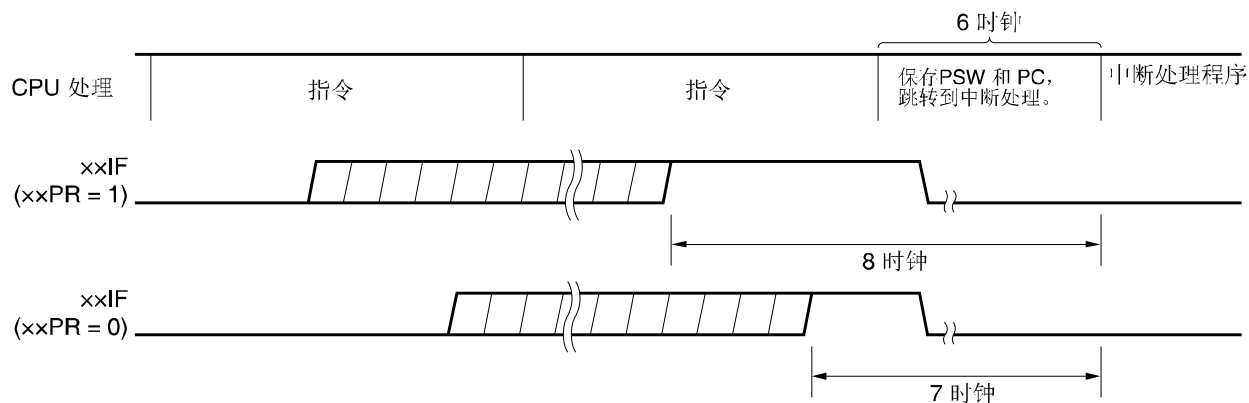
xxMK: 中断屏蔽标志

xxPR: 优先级指定标志

IE: 控制可屏蔽中断请求响应的标志 (1 = 允许; 0 = 禁止)

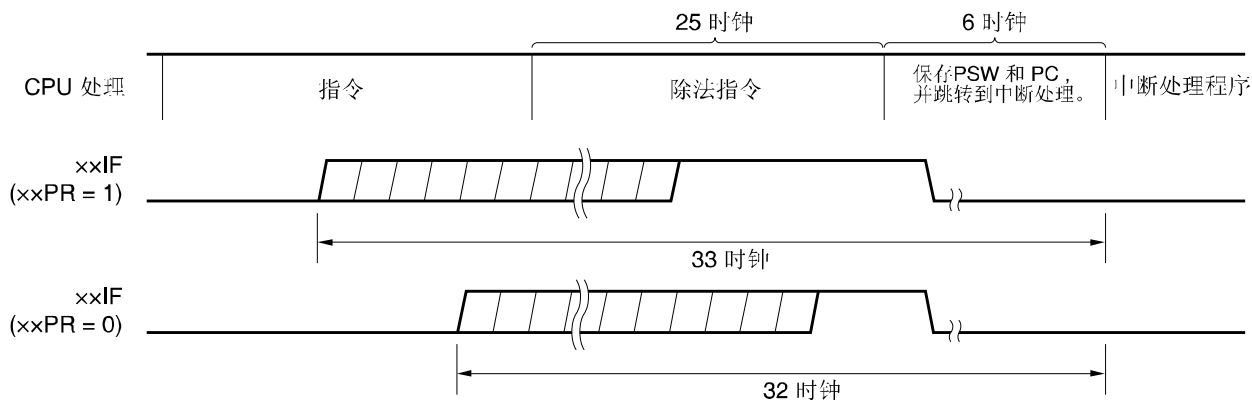
ISP: 指示正在服务的中断优先级别的标志 (0 = 高优先级中断服务, 1 = 没有响应的中断请求, 或低优先级中断服务)

图 10-8 中断请求响应时序(最短时间)



备注 1 个时钟:  $1/f_{CPU}$  ( $f_{CPU}$ : CPU 时钟)

图 10-9 中断请求响应时序(最长时间)



备注 1 个时钟:  $1/f_{CPU}$  ( $f_{CPU}$ : CPU 时钟)

### 10.4.2 软件中断请求响应

通过执行BRK指令响应软件中断。不可禁止软件中断。

若响应软件中断请求，则将程序状态字(PSW)和程序计数器(PC)的内容依次保存到堆栈中，然后将IE标志复位为“0”，并将向量表的内容(003EH, 003FH)装入PC并转移。

通过执行RETB指令，可从中断返回。

**注意事项** 禁止使用RETI指令从软件中断返回。

### 10.4.3 多重中断服务

正在执行一个中断服务期间，又响应另一个中断请求时，产生多重中断服务。

除非选择中断请求响应允许状态(IE = 1)，否则不会产生多重中断服务。响应中断请求时，禁止响应其他中断请求(IE = 0)。因此，若要允许多重中断服务，则必须在中断服务期间，执行EI指令将IE标志置“1”，才可以允许响应其他中断请求。

此外，即使允许中断，也不一定允许多重中断服务，这是因为受到中断优先级的控制。中断控制分为两种：默认优先级控制和可编程优先级控制。可编程优先级控制用于多重中断服务。

在中断允许状态中，若产生的中断请求得优先级与当前处理中的中断请求相等或高于它，则响应多重中断服务。若低于当前处理中的中断请求的优先级，则不响应多重中断服务。因禁止中断或优先级低而被禁止的中断请求将处于等待状态。当前中断结束服务时，至少执行一条主程序指令后才会响应等待状态中的中断请求。

表 10-5 给出多重中断服务允许的中断请求关系，图 10-10 给出多重中断服务示例。

表 10-5 中断服务期间多重中断服务允许的中断请求关系

多重中断请求  服务中的中断		可屏蔽中断请求				软件中断请求
		PR = 0		PR = 1		
		IE = 1	IE = 0	IE = 1	IE = 0	
可屏蔽中断	ISP = 0	○	×	×	×	○
	ISP = 1	○	×	○	×	○
软件中断		○	×	○	×	○

备注 1. ○: 允许多重中断服务

2. ×: 禁止多重中断服务

3. ISP 和 IE 为 PSW 中的标志位。

ISP = 0: 高优先级中断处理中

ISP = 1: 没有响应的中断请求，或服务中的低优先级中断。

IE = 0: 禁止响应中断请求。

IE = 1: 允许响应中断请求。

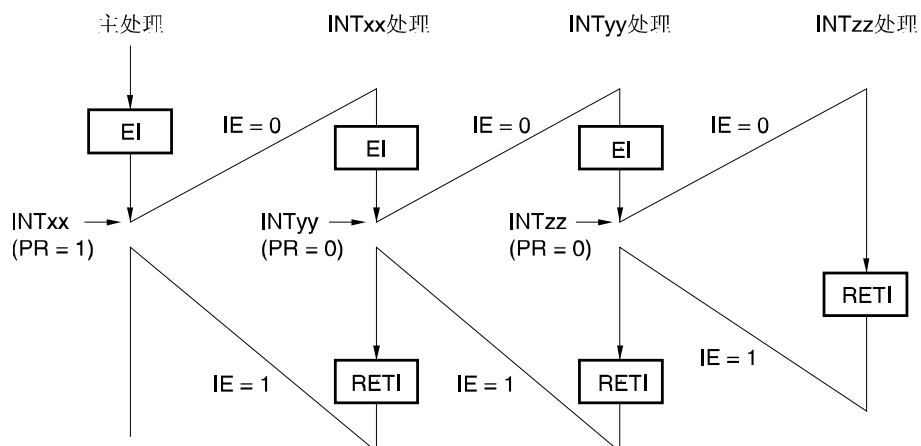
4. PR 为 PR0L、PR0H 和 PR1L 的标志位。

PR = 0: 较高优先级别

PR = 1: 较低优先级别

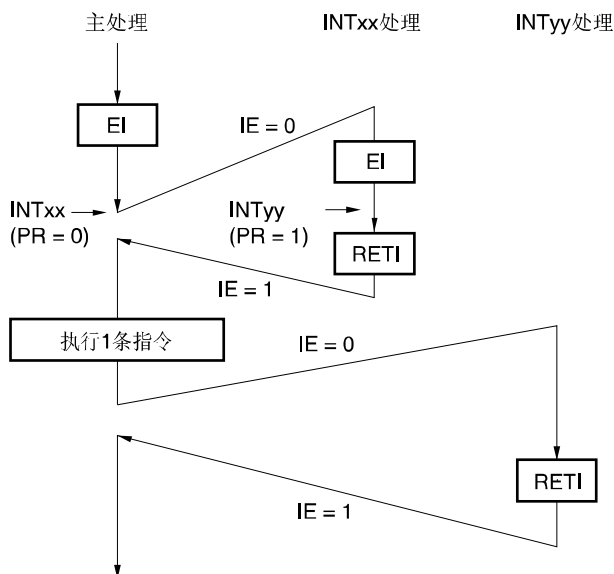
图 10-10 多重中断服务示例(1/2)

例 1 产生 2 次多重中断服务



INTxx 中断服务期间，响应 INTyy 和 INTzz 两个中断请求，产生多重中断服务。响应每个中断请求之前，必须先执行 EI 指令，才允许响应中断请求。

例 2 因优先级控制而未产生的多重中断服务



中断 INTxx 服务中产生的中断请求 INTyy，由于其优先级低于 INTxx，不产生多重中断服务。中断请求 INTyy 处于等待状态，执行一条主程序指令后响应该中断请求。

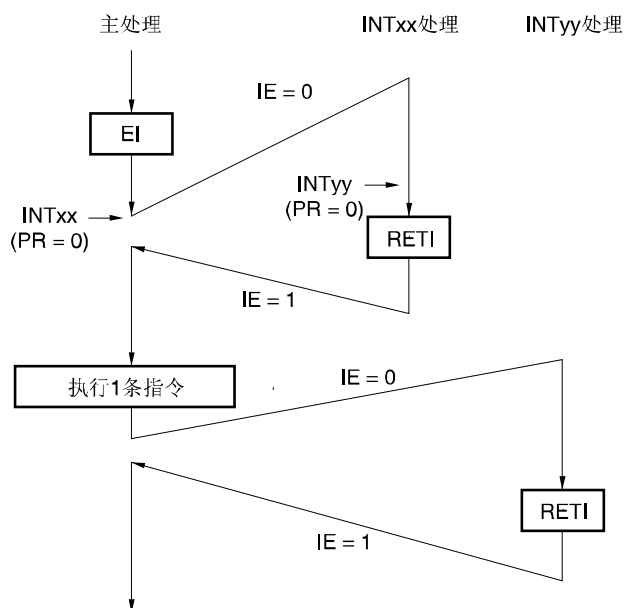
PR = 0: 较高优先级

PR = 1: 较低优先级

IE = 0: 禁止中断请求响应

图 10-10 多重中断服务示例(2/2)

例 3 因不允许中断而未产生的多重中断服务



在 INTxx 中断服务期间禁止中断（不执行 EI 指令），因此不响应中断请求 INTyy，不产生多重中断服务。中断请求 INTyy 处于等待状态，执行一条主程序指令后响应该中断请求。

PR = 0: 较高优先级别

IE = 0: 禁止中断请求响应

10.4.4 保留中断请求

在指令执行期间，出现中断请求时，一直保留到下一条指令执行结束为止的指令。此类指令（中断请求的保持指令）如下所示。

- MOV PSW, #字节
- MOV A, PSW
- MOV PSW, A
- MOV1 PSW. 位, CY
- MOV1 CY, PSW. 位
- AND1 CY, PSW. 位
- OR1 CY, PSW. 位
- XOR1 CY, PSW. 位
- SET1 PSW. 位
- CLR1 PSW. 位
- RETB
- RETI
- PUSH PSW
- POP PSW
- BT PSW. 位, \$addr16
- BF PSW. 位, \$addr16
- BTCLR PSW. 位, \$addr16
- EI
- DI
- 用于 IF0L, IF0H, IF1L, MK0L, MK0H, MK1L, PR0L, PR0H 和 PR1L 寄存器的多重指令。

**注意事项** **BRK** 指令不属于上述列出的中断请求保持指令。但通过执行 **BRK** 指令激活的软件中断，可将 **IE** 标志清零。因此，即使在执行 **BRK** 指令期间产生的可屏蔽中断请求，也不会被响应。

图 10-11 给出保持中断请求时序。

图 10-11 保留中断请求





## 第十一章 待机功能

### 11.1 待机功能和配置

#### 11.1.1 待机功能

待机功能用于降低系统功耗。提供下列两种模式：

##### (1) HALT 模式

通过执行 HALT 指令设置 HALT 模式。HALT 模式下，CPU 操作时钟停止。若设置 HALT 模式之前，运行高速系统时钟振荡电路、内部高速振荡电路、内部低速振荡电路或副系统时钟振荡电路，则设置后每个时钟会继续振荡。虽然该模式下的功耗大于 STOP 模式下的功耗，但 HALT 模式对于中断请求产生后立即重启操作和频繁进行间歇操作非常有效。

##### (2) STOP 模式

通过执行 STOP 指令设置 STOP 模式。在 STOP 模式下，通过停止高速系统时钟振荡电路和内部高速振荡电路，来停止整个系统操作，从而大幅度降低 CPU 功耗。

通过中断请求清除该模式，因此，可执行间歇操作。但选择 X1 时钟时，STOP 模式解除后，为了确保振荡电路振荡稳定需要一段等待时间，因此，若产生中断请求后需要立即处理，则应选择 HALT 模式。

在这两种模式下，将会保留待机模式设置之前的所有寄存器、标志和数据存储器的内容。也将保留 I/O 端口输出锁存器和输出缓冲器的状态。

**注意事项** 切换到 STOP 模式时，必须在执行 STOP 指令之前停止使用主系统时钟的外围硬件的操作。

### 11.1.2 待机功能控制寄存器

以下 2 台寄存器用于控制待机功能。

- 振荡稳定时间计数器状态寄存器(OSTS)
- 振荡稳定时间选择寄存器(OSTS)

**注意事项** 有关控制操作/停止、切换时钟的寄存器，请参阅**第五章 时钟发生电路**。

#### (1) 振荡稳定时间计数器状态寄存器(OSTC)

该寄存器显示 X1 时钟振荡稳定时间计数器的计数状态。CPU 时钟使用内部高速振荡时钟开始 X1 时钟振荡时，可以检测出 X1 时钟振荡稳定时间。

可按 1 位或 8 位存储器操作指令设置 OSTC。

复位解除后(通过  $\overline{\text{RESET}}$  输入、POC、LVI 和 WDT 进行复位)，通过 STOP 指令和 MSTOP(MOC 寄存器第 7 位) = 1，将 OSTC 清为 00H。

图 11-1 振荡稳定时间计数器状态寄存器(OSTS)格式

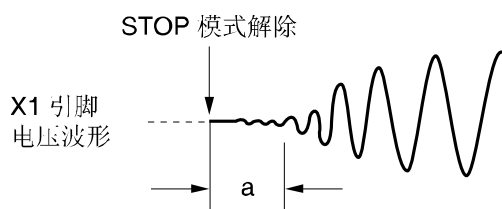
地址: FFA3H 复位后: 00H R

符号	7	6	5	4	3	2	1	0
OSTC	0	0	0	MOST11	MOST13	MOST14	MOST15	MOST16

MOST11	MOST13	MOST14	MOST15	MOST16	振荡稳定时间状态	
					fx = 10 MHz	
1	0	0	0	0	$2^{11}/f_x \text{ min.}$	204.8 μs min.
1	1	0	0	0	$2^{13}/f_x \text{ min.}$	819.2 μs min.
1	1	1	0	0	$2^{14}/f_x \text{ min.}$	1.64 ms min.
1	1	1	1	0	$2^{15}/f_x \text{ min.}$	3.27 ms min.
1	1	1	1	1	$2^{16}/f_x \text{ min.}$	6.55 ms min.

- 注意事项
1. 经过上述时间后, 从 **MOST11** 开始位逐次置“1”, 并一直保持为 1。
  2. 振荡稳定时间计数器只能检测出由 **OSTS** 设置的振荡稳定时间。内部高速振荡时钟用作 **CPU** 时钟时, 若进入 **STOP** 模式, 则解除其模式时, 需按以下方式设置振荡稳定时间。
    - 预期 **OSTC** 振荡稳定时间 ≤ 通过 **OSTS** 设置的振荡稳定时间
 因此, 应注意 **STOP** 模式解除后的 **OSTS**, 只能达到 **OSTS** 设置的振荡稳定时间的状态。
  3. **X1** 时钟振荡稳定等待时间不包括时钟振荡状态之前的时间 (下图中“a”所表示的部分)。



备注 fx: X1 时钟振荡频率

**(2) 振荡稳定时间选择寄存器(OSTS)**

**STOP** 模式解除后, 该寄存器用来选择 **X1** 时钟振荡稳定等待时间。

当 **CPU** 时钟选用 **X1** 时钟时, **STOP** 模式解除后, 等待由 **OSTS** 所设置的时间。

当 **CPU** 时钟选用内部高速振荡时钟时, **STOP** 模式解除后, 使用 **OSTC** 确认是否已达到所需的振荡稳定时间。通过 **OSTC** 设置时间, 可检测出振荡稳定时间。

可按 1 位或 8 位存储器操作指令设置 **OSTS**。

复位信号产生时, **OSTS** 为 05H。

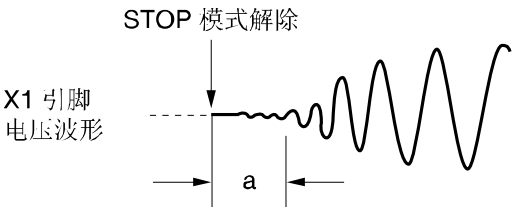
图 11-2 振荡稳定时间选择寄存器(OSTS)格式

地址: FFA4H    复位后: 05H    R/W

符号	7	6	5	4	3	2	1	0
OSTS	0	0	0	0	0	OSTS2	OSTS1	OSTS0

OSTS2	OSTS1	OSTS0	振荡稳定时间选择	
				$f_x = 10\text{ MHz}$
0	0	1	$2^{11}/f_x$	204.8 $\mu\text{s}$
0	1	0	$2^{13}/f_x$	819.2 $\mu\text{s}$
0	1	1	$2^{14}/f_x$	1.64 ms
1	0	0	$2^{15}/f_x$	3.27 ms
1	0	1	$2^{16}/f_x$	6.55 ms
其它			禁止设置	

- 注意事项
1. 若在 CPU 使用 X1 时钟时，设置 STOP 模式，则需执行 STOP 指令之前设置 OSTS。
  2. X1 时钟振荡稳定时间内，禁止修改 OSTS 的值。
  3. 振荡稳定时间计数器只能检测出由 OSTS 设置的振荡稳定时间。内部高速振荡时钟用作 CPU 时钟时，若进入 STOP 模式，则解除其模式时，需按以下方式设置振荡稳定时间。
    - 预期 OSTC 振荡稳定时间  $\leq$  通过 OSTS 设置的振荡稳定时间因此，应注意 STOP 模式解除后的 OSTS，只能达到 OSTS 设置的振荡稳定时间的状态。
  4. X1 时钟振荡稳定等待时间不包括时钟振荡状态之前的时间（下图中"a"所表示的部分）。



备注  $f_x$ : X1 时钟振荡频率

## 11.2 待机功能操作

### 11.2.1 HALT 模式

#### (1) HALT 模式

通过执行 HALT 指令来设置 HALT 模式。无论设置前的 CPU 时钟是高速系统时钟或内部高速振荡时钟，都可以设置 HALT 模式。

HALT 模式下的操作状态如下所示。

表 11-1 HALT 模式下的运行状态

HALT 模式设置  项目		CPU 使用主系统时钟执行 HALT 指令		
		CPU 使用内部高速振荡时钟 (f <sub>IH</sub> )	CPU 使用 X1 时钟(f <sub>X</sub> )	当 CPU 使用内部主系统时钟 (f <sub>IH</sub> )
系统时钟		停止 CPU 时钟		
主系统时钟	f <sub>IH</sub>	操作继续(禁止停止)		保留设置 HALT 模式前的状态
	f <sub>X</sub>	保留设置 HALT 模式前的状态	操作继续(禁止停止)	保留设置 HALT 模式前的状态
	f <sub>EXCLK</sub>	由外部时钟输入的操作或停止		操作继续(禁止停止)
	f <sub>IL</sub>	保留设置 HALT 模式前的状态		
CPU		停止操作		
闪存				
RAM		保留设置 HALT 模式前的状态		
端口（锁存器）				
16 位定时器/事件计数器 00		可操作		
8 位定时器/事件计数器 51				
8 位定时器	H0			
	H1			
看门狗定时器		可操作通过选项字节设置“允许软件停止内部低速振荡电路”时，停止提供给看门狗定时器的时钟。		
上电清除功能		可操作		
低电压检测功能				
外部中断				

**备注** f<sub>IH</sub>: 内部高速振荡时钟，  
f<sub>EXCLK</sub>: 外部主系统时钟，

f<sub>X</sub>: X1 时钟  
f<sub>IL</sub>: 内部低速振荡时钟

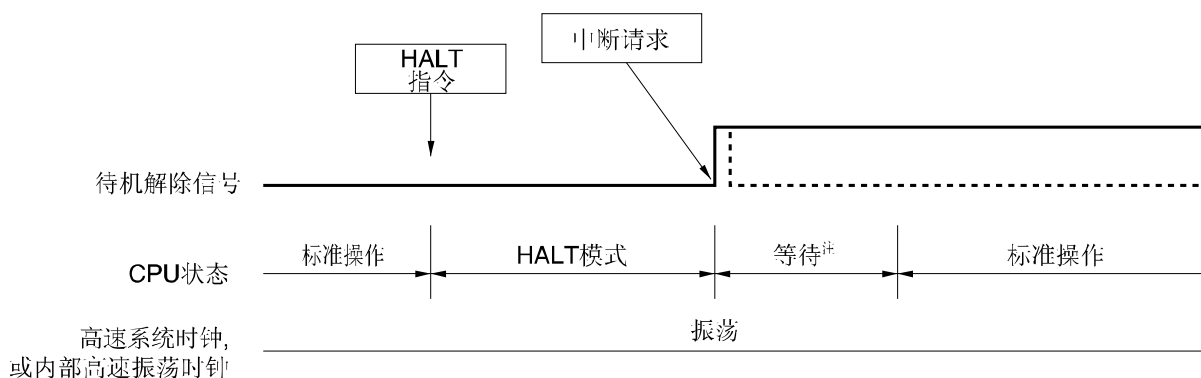
## (2) HALT 模式解除

可以通过以下两种模式来解除 HALT 模式。

### (a) 由非屏蔽中断请求解除

非屏蔽中断请求产生时，将解除 HALT 模式。若允许中断响应，则执行向量中断服务。若禁止中断响应，则执行下一条地址指令。

图 11-3 通过产生中断请求解除 HALT 模式



注 待机时间如下：

- 执行向量中断服务： 11 或 12 个时钟
- 不执行向量中断服务： 4 或 5 个时钟

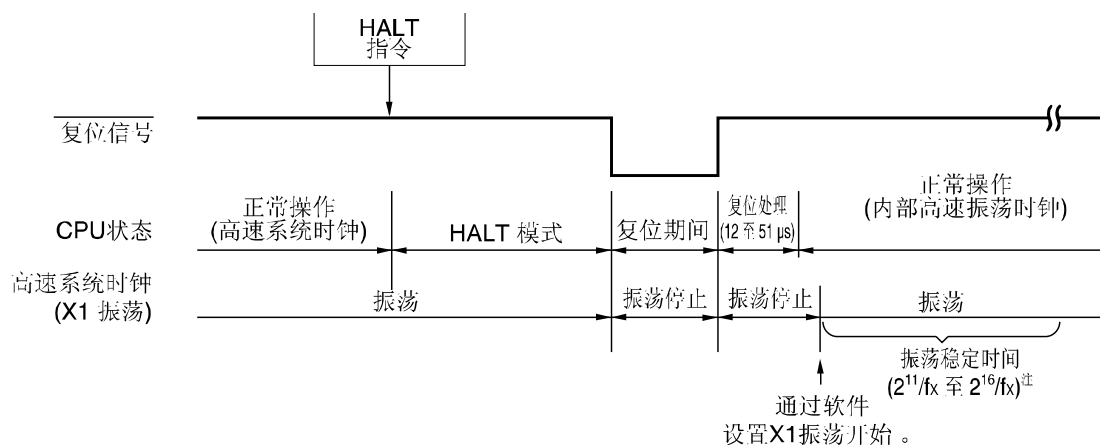
**注意事项** 虚线表示解除待机模式后中断请求的响应情况。

## (b) 通过产生复位信号的解除

产生复位信号时，解除 HALT 模式，然后与正常的复位操作一样转移到复位向量地址后，开始执行程序。

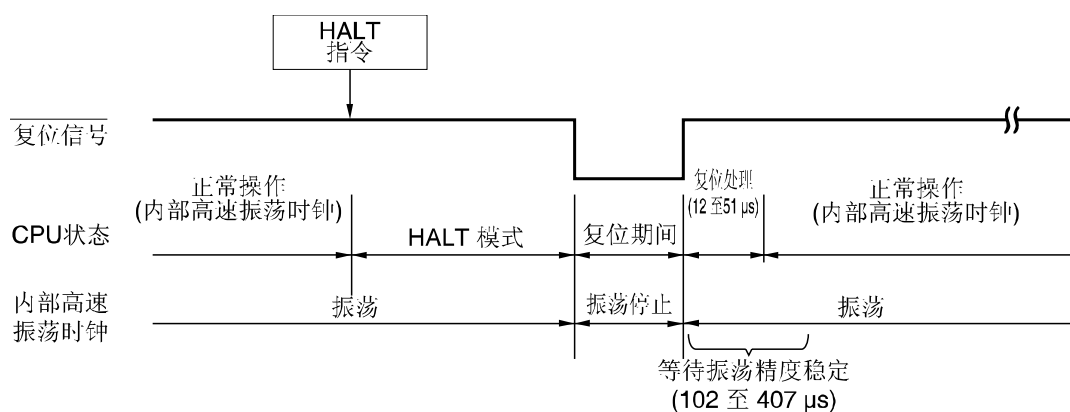
图 11-4 通过复位解除 HALT 模式

## (1) 高速系统时钟用作 CPU 时钟



注 外部主系统时钟( $f_{EXCLK}$ )用作高速系统时钟时，不需要振荡稳定时间。

## (2) 内部高速振荡时钟用作 CPU 时钟



备注  $f_x$ : X1 时钟振荡频率

表 11-2 HALT 模式下中断请求的对应操作

解除源	MKxx	PRxx	IE	ISP	操作
可屏蔽中断请求	0	0	0	×	执行下一条指令地址
	0	0	1	×	执行中断服务
	0	1	0	1	执行下一条指令地址
	0	1	×	0	
	0	1	1	1	执行中断服务
	1	×	×	×	保留 HALT 模式
复位	—	—	×	×	复位处理

×: 忽略

### 11.2.2 STOP 模式

#### (1) STOP 模式设置和运行状态

通过执行 STOP 指令设置 STOP 模式。仅在设置前的 CPU 时钟为主系统时钟时，可以设置 STOP 模式。

**注意事项** 由于中断请求信号用于解除待机模式，若中断源的中断请求标志已设置且中断屏蔽标志已清零，则立即解除待机模式。因此，执行 STOP 指令后，立即将 STOP 模式复位到 HALT 模式，并且经过 OSTS 设置的等待时间后，系统返回操作模式。

STOP 模式下，运行状态如下所示。

表 11-3 STOP 模式下的运行状态

STOP 模式设置  项目		CPU 使用主系统时钟执行 STOP 指令		
		CPU 使用内部高速振荡时钟 (f <sub>IH</sub> )	CPU 使用 X1 时钟(f <sub>x</sub> )	CPU 使用内部主系统时钟(f <sub>IH</sub> )
系统时钟		CPU 时钟停止		
主系统时钟	f <sub>IH</sub>	停止		
	f <sub>x</sub>			
	f <sub>EXCLK</sub>	无效输入		
	f <sub>IL</sub>	保留设置 STOP 模式前的状态		
CPU		操作停止		
闪存		保留设置 STOP 模式前的状态		
RAM				
端口（锁存器）				
16 位定时器/事件计数器 00		操作停止		
8 位定时器/事件计数器 51		TI51 用作计数时钟时，可操作		
8 位定时器	H0	操作停止		
	H1	仅在选择 f <sub>IL</sub> , f <sub>IL</sub> /2 <sup>7</sup> , f <sub>IL</sub> /2 <sup>9</sup> 用作计数时钟时，可操作。		
看门狗定时器		可操作通过选项字节设置“允许软件停止内部低速振荡电路”时，停止提供给看门狗定时器的时钟。		
上电清除功能		可操作		
低电压检测功能				
外部中断				

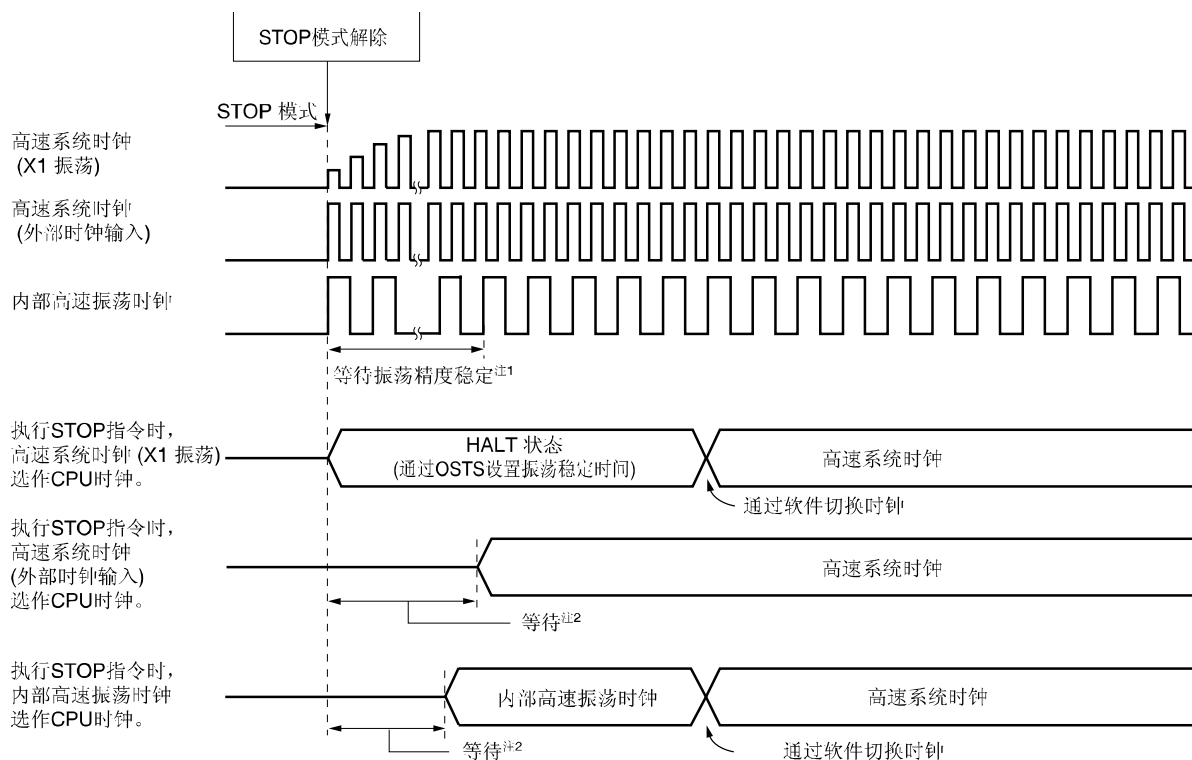
**备注** f<sub>IH</sub>: 内部高速振荡时钟, f<sub>x</sub>: X1 时钟  
f<sub>EXCLK</sub>: 外部主系统时钟, f<sub>IL</sub>: 内部低速振荡时钟



- 注意事项
1. 若使用 **STOP** 模式下停止操作的外围硬件和 **STOP** 模式解除后停止振荡时钟的外围硬件，则必须重新启动外围硬件。
  2. 即使通过选项字节选择“允许软件停止内部低速振荡电路”，在 **STOP** 模式下的内部低速振荡时钟仍持续 **STOP** 模式设置前的状态。在 **STOP** 模式下，通过软件停止内部低速振荡电路后，执行 **STOP** 指令。
  3. 通过高速系统时钟(X1 振荡)进行 CPU 操作时，若要缩短 **STOP** 模式解除后的振荡稳定时间，则在执行 **STOP** 指令之前，应按照以下步骤将 CPU 时钟切换到内部高速振荡时钟。  
<1> **RSTOP** 置“0”(内部高速振荡电路开始振荡) → <2> **MCM0** 置“0”(将 CPU 从 X1 振荡切换到内部高速振荡) → <3> 确认 **MCS** 为“0”(确认 CPU 时钟) → <4> 确认 **RSTS** 为“1”(确认内部高速振荡操作) → <5> 执行 **STOP** 指令  
**STOP** 模式解除后，将 CPU 时钟从内部高速振荡时钟切换到高速系统时钟(X1 振荡)之前，应使用振荡稳定时间计数器的状态寄存器(**OSTC**)检测振荡稳定时间。
  4. 必须在内部高速振荡电路稳定操作(**RSTS** = 1)的状态下，执行 **STOP** 指令。

## (2) STOP 模式解除

图 11-5 STOP 模式解除时的操作时序（产生非屏蔽中断请求）



注 1. 振荡精确稳定等待时间为 102 至 407 s。

2. 待机时间如下：

- 执行向量中断服务： 17 或 18 个时钟
- 不执行向量中断服务： 11 或 12 个时钟

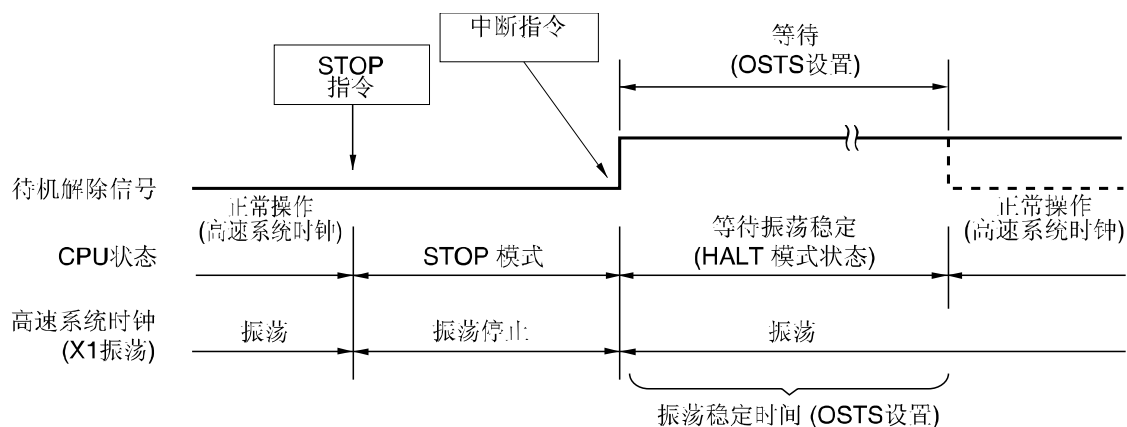
通过以下两种方式可解除 STOP 模式。

(a) 通过非屏蔽中断请求的解除

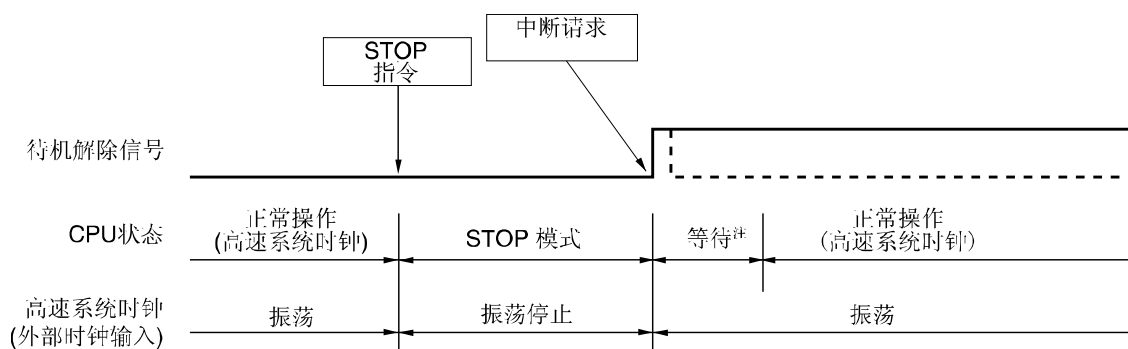
产生非屏蔽中断请求时，解除 STOP 模式。振荡稳定时间过后，若允许响应中断，则执行向量中断服务。若禁止中断响应，则执行下一条地址指令。

图 11-6 通过产生中断请求解除 STOP 模式(1/2)

(1) 高速系统时钟(X1 振荡) 用作 CPU 时钟



(2) 高速系统时钟(外部时钟输入) 用作 CPU 时钟



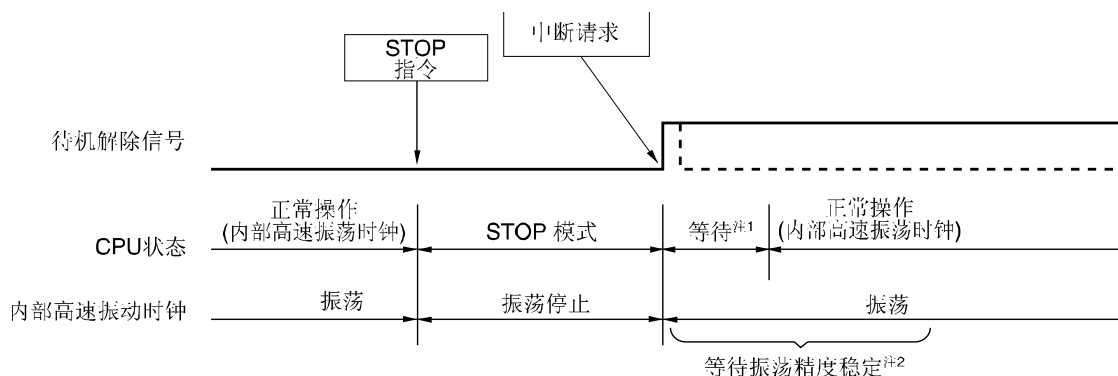
注 待机时间如下：

- 执行向量中断服务： 17 或 18 个时钟
- 不执行向量中断服务： 11 或 12 个时钟

注意事项 虚线表示解除待机模式后，中断请求响应情况。

图 11-6 通过产生中断请求解除 STOP 模式(2/2)

## (3) 内部高速振荡时钟用作 CPU 时钟



注 1. 待机时间如下。

- 执行向量中断服务： 17 或 18 个时钟
- 不执行向量中断服务： 11 或 12 个时钟

2. 振荡精确稳定等待时间为 102 至 407 $\mu$ s。

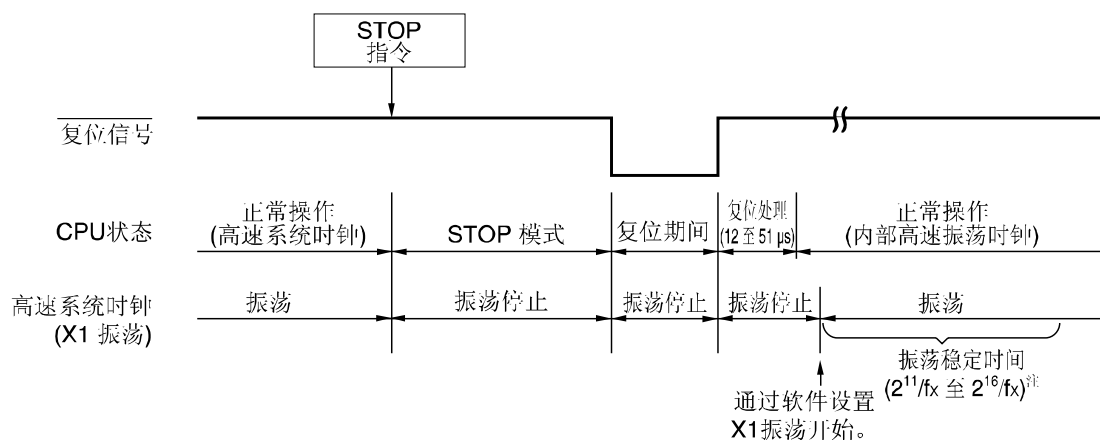
注意事项 虚线表示解除待机模式后中断请求的响应情况。

## (b) 通过产生复位信号的接触

产生复位信号时，解除 STOP 模式后，与正常复位操作一样转移到复位向量地址后，开始执行程序。

图 11-7 通过复位解除 STOP 模式

## (1) 高速系统时钟用作 CPU 时钟



注 外部主系统时钟( $f_{EXCLK}$ )用作高速系统时钟时，不需要振荡稳定时间。

备注  $f_x$ : X1 时钟振荡频率

## (2) 内部高速振荡时钟用作 CPU 时钟

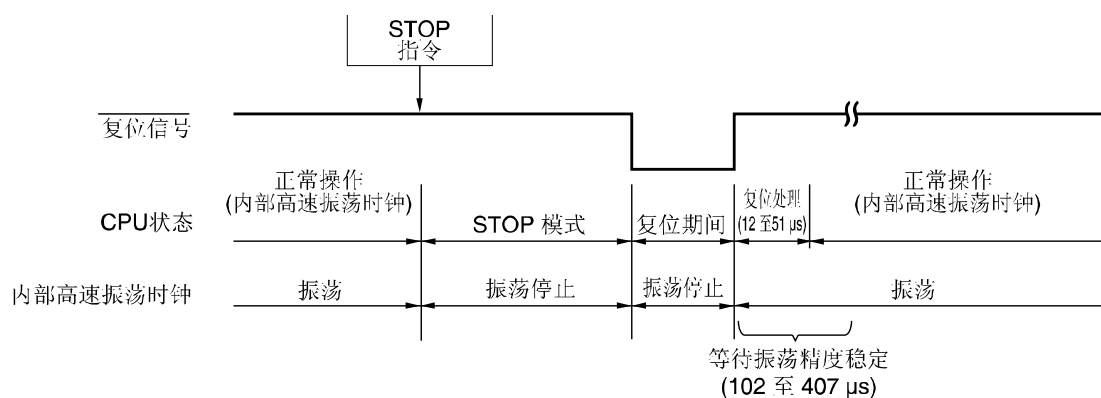


表 11-4 STOP 模式下中断请求的对应操作

解除源	MK $\times\times$	PR $\times\times$	IE	ISP	操作
可屏蔽中断请求	0	0	0	×	执行下一条指令地址
	0	0	1	×	执行中断服务
	0	1	0	1	执行下一条指令地址
	0	1	×	0	
	0	1	1	1	执行中断服务
	1	×	×	×	保留 STOP 模式
复位	—	—	×	×	复位处理

×: 忽略

## 第十二章 复位功能

以下 4 种操作用于产生复位信号。

- (1) 通过  $\overline{\text{RESET}}$  引脚产生的外部复位输入
- (2) 通过看门狗定时器程序失控检测产生的内部复位
- (3) 上电清除(POC)电路的电源电压与检测电压相比较产生的内部复位
- (4) 低电源检测电路(LVI)的电源电压与检测电压相比较产生的内部复位

外部复位和内部复位一样，复位信号产生时，从地址 0000H 和 0001H 开始执行程序。

$\overline{\text{RESET}}$  引脚为低电平、看门狗定时器溢出或 POC 和 LVI 电路电压检测时，可能产生复位。各硬件的设置状态如表 12-1 和 12-2 所示。复位信号产生期间或复位解除后振荡稳定时间内，每条引脚均为高阻抗。

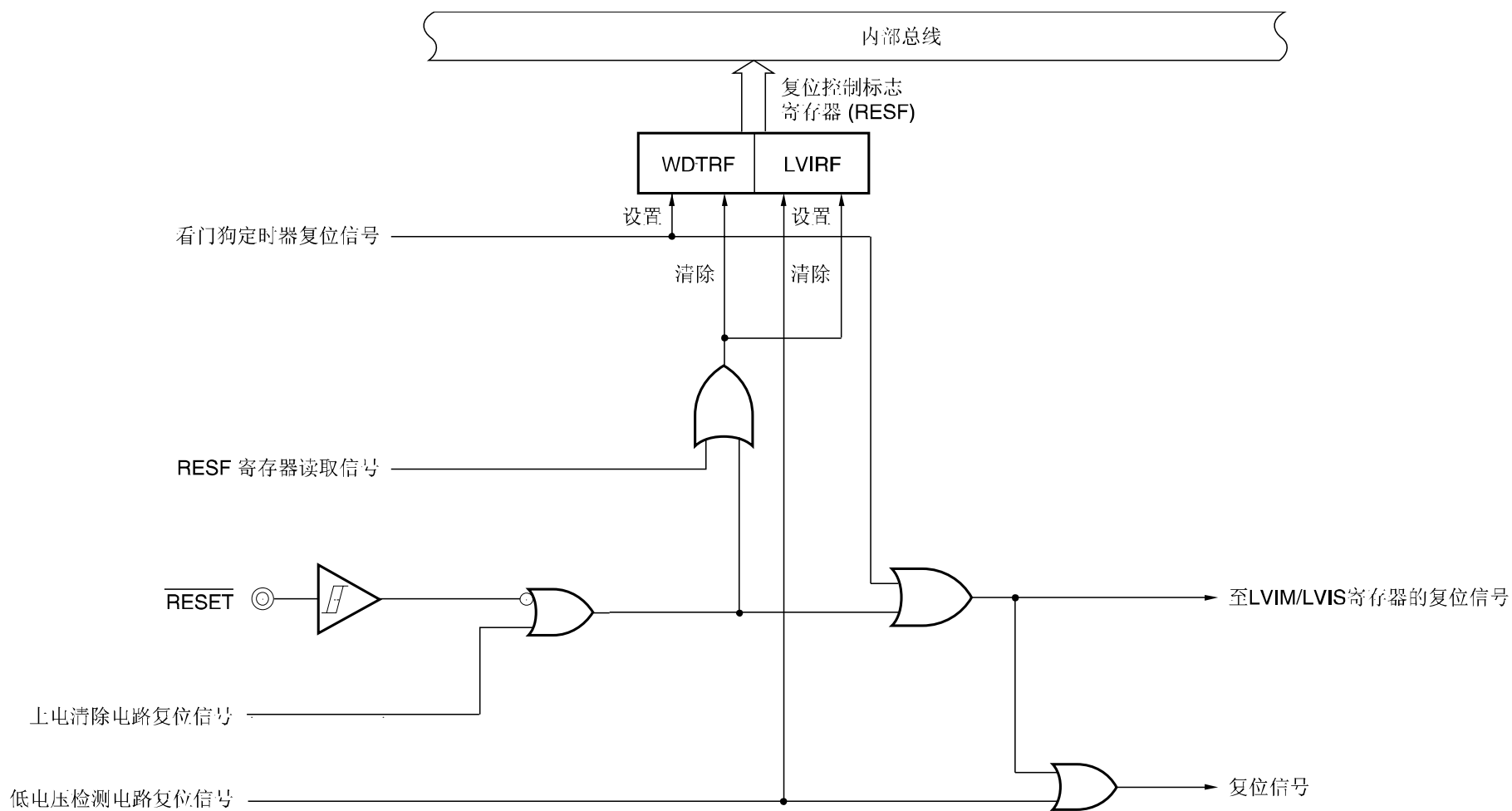
$\overline{\text{RESET}}$  引脚输入低电平时，器件被复位。 $\overline{\text{RESET}}$  引脚输入高电平时，复位被解除，并在复位处理后，使用高速内部振荡时钟开始执行程序。通过看门狗定时器产生的复位自动解除，并在复位处理后使用内部高速振荡时钟开始执行程序（请参阅图 12-2 至 12-4）。通过 POC 和 LVI 电路的电源检测产生的复位，在复位处理后，当  $V_{DD} \geq V_{POR}$  或  $V_{DD} \geq V_{LVI}$  时自动解除，并使用内部高速振荡时钟开始执行程序（请参阅第十三章 上电清除电路 和 第十四章 低电压检测电路）。

**注意事项 1.** 外部复位时，输入  $\overline{\text{RESET}}$  引脚的低电平应为 10  $\mu\text{s}$  或以上。

(若在上电时进行外部复位，则操作电压范围外( $V_{DD} < 4.5 \text{ V}$ )期间，在 10  $\mu\text{s}$  不进行计数。但是，POC 解除之前，持续低电平输入。)

2. 复位信号产生期间，X1 时钟、内部高速振荡时钟和内部低速振荡时钟停止振荡。外部主系统时钟输入无效。
3. 通过复位解除 STOP 模式时，复位输入期间保持 STOP 模式下的 RAM 内容。但是，由于各 SFR 的初始化，端口引脚变为高阻抗。

图 12-1 复位功能框图



**注意事项** LVI 电路的内部复位时，LVI 电路不能复位。

**备注**

1. LVIM:低电压检测寄存器
2. LVIS:低电压检测电平选择寄存器

图 12-2 RESET 输入复位时序

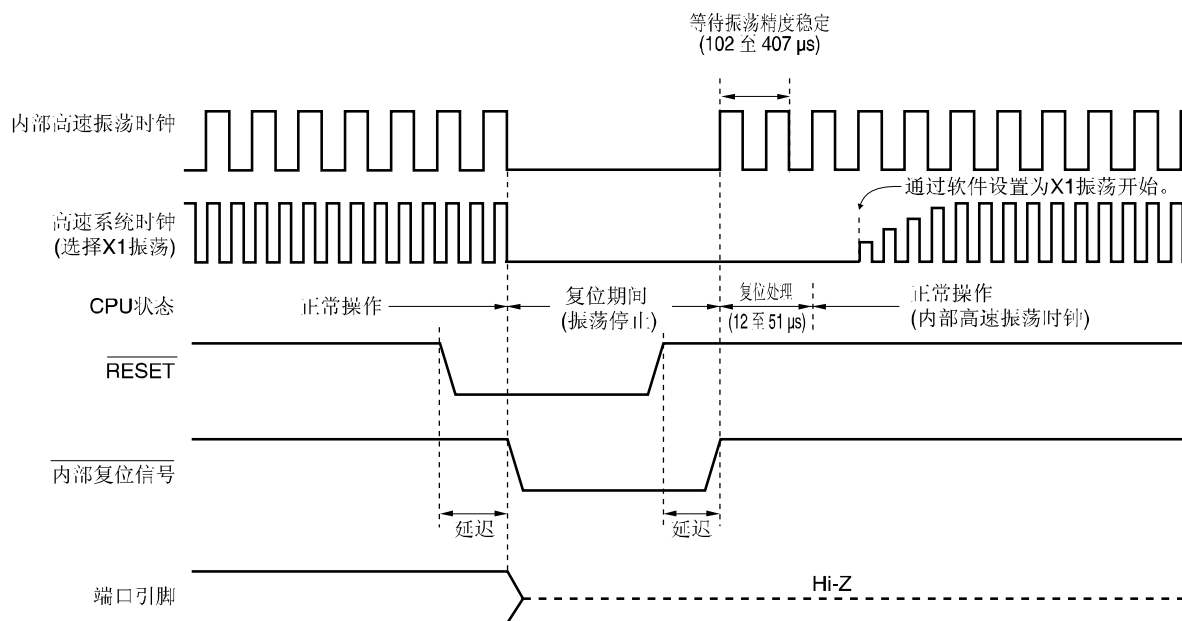
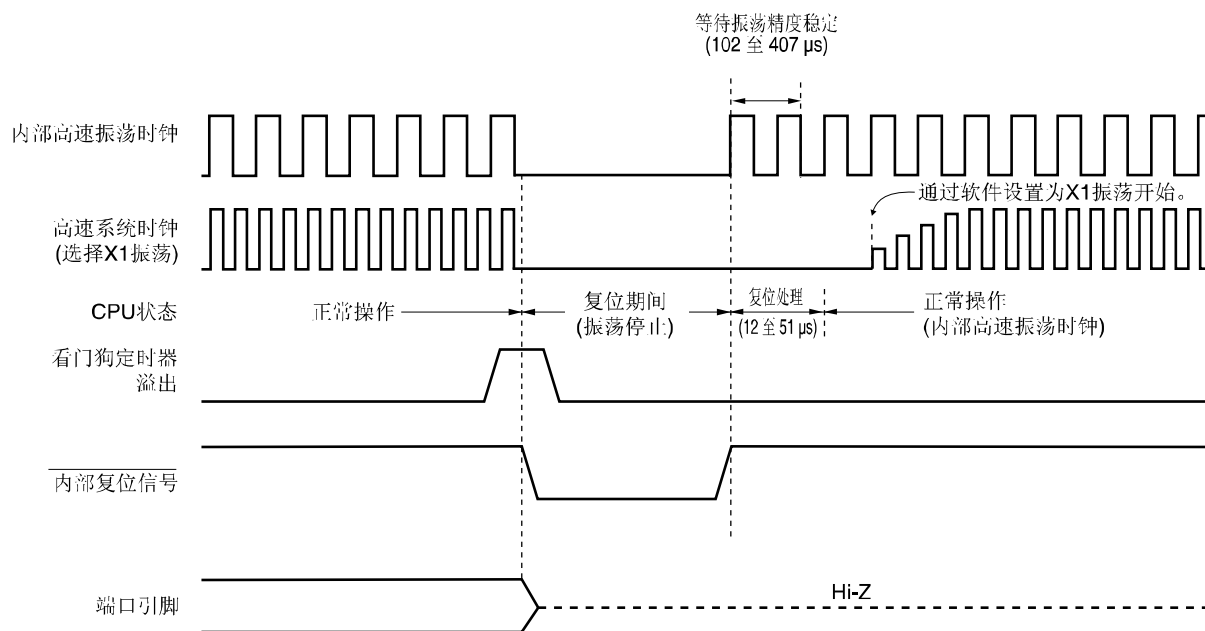


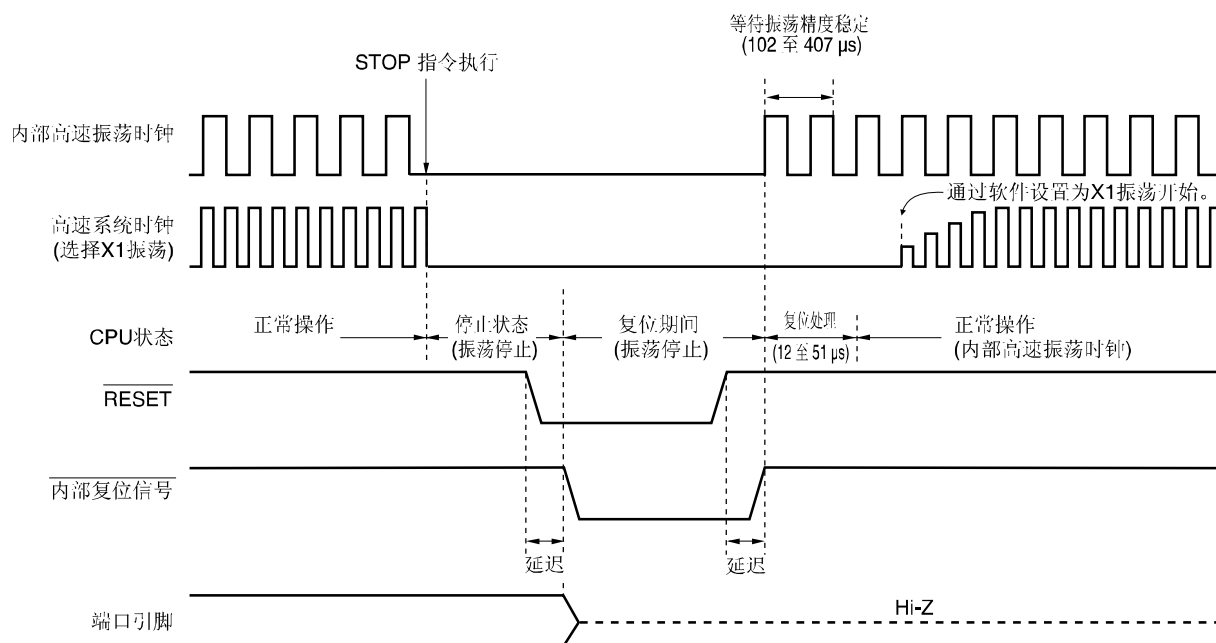
图 12-3 通过看门狗定时器溢出产生的复位时序



**注意事项** 通过看门狗定时器的内部复位可以使看门狗定时器复位。



图 12-4 STOP 模式下通过 RESET 输入复位时序



**备注** 有关上电清除电路和低电压检测器的复位时序，请参阅第十三章 上电清除电路 和 第十四章 低电压检测电路。

表 12-1 复位期间运行状态

项目			复位期间	
系统时钟			停止 CPU 时钟	
	主系统时钟	f <sub>IH</sub>	停止操作	
		f <sub>X</sub>	停止操作（X1 和 X2 引脚为输入端口模式）	
		f <sub>EXCLK</sub>	时钟输入无效(EXCLK 引脚为输入端口模式)	
	f <sub>IL</sub>		停止操作	
CPU				
闪存				
RAM				
端口（锁存器）				
16 位定时器/事件计数器 00				
8 位定时器/事件计数器 51				
8 位定时器	H0			
	H1			
看门狗定时器				
外部中断				
上电清除功能				可操作
低电压检测功能				停止操作(但,LVI 复位时，操作继续)
On-chip 调试功能				停止操作

**备注**      f<sub>IH</sub>:      内部高速振荡时钟;                      f<sub>X</sub>:    X1 时钟;  
                  f<sub>EXCLK</sub>:    外部主系统时钟;                      f<sub>IL</sub>:    内部低速振荡时钟。

表 12-2 复位应答后的软件状态(1/2)

硬件		复位应答后的状态 <sup>注1</sup>
程序计数器 (PC)		设置复位向量表的内容 (0000H, 0001H)
堆栈指针 (SP)		不确定
程序状态字 (PSW)		02H
RAM	数据寄存器	未确定 <sup>注2</sup>
	通用寄存器	未确定 <sup>注2</sup>
端口寄存器 0, 3, 6, 7, 12 (P0, P3, P6, P7, P12)(输出锁存器)		00H
端口模式寄存器 0, 3, 6, 7, 12 (PM0, PM3, PM6, PM7, PM12)		FFH
上拉电阻选项寄存器 0, 3, 6, 7 (PU0, PU3, PU6, PU7)		00H
上拉电阻选项寄存器 12(PU12)		20H
下拉电阻选项寄存器 6, 7 (PD6, PD7)		00H
复位引脚模式寄存器(RSTMASK)		00H
内存容量切换寄存器(IMS)		CFH <sup>注3</sup>
时钟操作模式选择寄存器 (OSCCTL)		00H
处理器时钟控制寄存器(PCC)		01H
内部振荡模式寄存器(RCM)		80H
主 OSC 控制寄存器(MOC)		80H
主时钟模式寄存器(MCM)		00H
振荡稳定时间计数器状态寄存器(OSTS)		00H
振荡稳定时间选择寄存器(OSTS)		05H
16 位定时器/事件计数器 00	定时器/计数器 00(TM00)	0000H
	捕捉/比较寄存器 000, 010 (CR000, CR010)	0000H
	模式控制寄存器 00(TMC00)	00H
	预定标模式寄存器 00(PRM00)	00H
	捕捉/比较控制寄存器 00 (CRC00)	00H
	定时器输出控制寄存器 00(TOC00)	00H
8 位定时器/事件计数器 51	定时器/计数器 51(TM51)	00H
	比较寄存器 51 (CR51)	00H
	定时器时钟选择寄存器 51(TCL51)	00H
	模式控制寄存器 51(TMC51)	00H

注 1. 复位信号产生或振荡稳定时间等待期间，硬件状态中只有 PC 内容不明确。复位后其他硬件状态保持不变。

2. 待机模式下复位后的状态保持原状。

3. 复位信号产生时，ROM 区域处于不稳定状态。因此，复位解除后，必须在每个产品上设置以下值。

产品	IMS	ROM 容量	内部高速 RAM 容量
μPD79F7025	42H	8 KB	512 字节
μPD79F7026	04H	16 KB	768 字节

表 12-2 复位应答后的软件状态(2/2)

硬件		复位应答后状态 <sup>注1</sup>
8 位寄存器 H0, H1	比较寄存器 00, 01, 10, 11 (CMP00, CMP01, CMP10, CMP11)	00H
	模式寄存器(TMHMD0, TMHMD1)	00H
	载波控制寄存器 1(TMCYC1)	00H
看门狗定时器	允许寄存器(WDTE)	1AH/9AH <sup>注2</sup>
复位功能	复位控制标志寄存器 (RESF)	00H <sup>注3</sup>
低电压检测器	低电压检测寄存器(LVIM)	00H <sup>注3</sup>
	低电压检测电平选择寄存器(LVIS)	00H <sup>注3</sup>
中断	请求标志寄存器 0L, 0H, 1L (IF0L, IF0H, IF1L)	00H
	屏蔽标志寄存器 0L, 0H, 1L (IF0L, IF0H, IF1L)	FFH
	奇偶校验指定标志寄存器 0L, 0H, 1L (PR0L, PR0H, PR1L)	FFH
	外部中断上升沿允许寄存器(EGP)	00H
	外部中断下降沿允许寄存器(EGN)	00H

注 1. 复位信号产生或振荡稳定时间等待期间，硬件状态中只有 PC 内容不明确。复位后其他硬件状态保持不变。

2. 通过设置选项字节来确定 WDTE 复位值。

3. 地址值因产品的不同而有所差异。

复位源 寄存器		$\overline{\text{RESET}}$ 输入	由 POC 复位	由 WDT 复位	由 LVI 复位 (LVI 默认启动功能复 位除外)	由 LVI 默认启动 功能复位
RESF	WDTRF 标 志	清零	清零	置“1”	保留	清零
	LVIRF 标志			保留	置“1”	
LVIM		清除 (00H)	清除 (00H)	清除 (00H)	保留	清除 (00H)
LVIS						

## 12.1 复位源识别寄存器

μPD79F7025, 79F7026 微控制器存在许多内部复位产生源。复位控制标志寄存器(RESF) 用于存储产生复位请求的复位源。

可按 8 位存储器操作指令读取 RESF。

$\overline{\text{RESET}}$  输入、由上电清除(POC)产生的复位和读取 RESF，可将 RESF 清零(00H)。

图 12-5 复位控制标志寄存器(RESF)格式

地址: FFACH 复位后: 00H<sup>※</sup> R

符号	7	6	5	4	3	2	1	0
RESF	0	0	0	WDTRF	0	0	0	LVIRF

WDTRF	看门狗定时器产生的内部复位请求(WDT)
0	不产生内部复位请求，RESF 清零。
1	产生内部复位请求

LVIRF	低电压检测器产生的内部复位请求(LVI)
0	不产生内部复位请求，RESF 清零。
1	产生内部复位请求

**备注** 随复位值因复位源的变化而不同。

**注意事项** 禁止通过 1 位存储器操作指令读取数据。

复位请求产生时的 RESF 状态如表 12-3 所示。

表 12-3 复位请求产生时的 RESF 状态。

复位源 标志	$\overline{\text{RESET}}$ 输入	POC 复位	WDT 复位	LVI 复位 (LVI 默认启动功能复位除外)	LVI 默认启动功能复位
WDTRF	清零	清零	置“1”	保持	清零
LVIRF			保持	置“1”	

## 第十三章 上电清除电路

### 13.1 上电清除电路功能

上电清除电路(POC)具有以下功能。

#### (1) 1.59 V POC 模式(选项字节: LVISTART = 0)

- 上电时, 产生内部复位信号。供电电压( $V_{DD}$ )超过检测电压( $V_{POC} = 1.59\text{ V} \pm 0.15\text{ V}$ )时, 解除复位状态。
- 供电电压( $V_{DD}$ )和检测电压( $V_{POC} = 1.59\text{ V} \pm 0.15\text{ V}$ )相匹配,  $V_{DD} < V_{POC}$ 时, 产生内部复位信号; 而  $V_{DD} \geq V_{POC}$ 时, 解除内部复位信号。

#### (2) 2.7 V/1.59 V POC 模式下(选项字节: LVISTART = 1)

- 上电时, 产生内部复位信号。供电电压( $V_{DD}$ )超过检测电压( $V_{DDPOC} = 2.7\text{ V} \pm 0.2\text{ V}$ )时, 解除复位状态。
- 供电电压( $V_{DD}$ )和检测电压( $V_{POC} = 1.59\text{ V} \pm 0.15\text{ V}$ )相匹配,  $V_{DD} < V_{POC}$ 时, 产生内部复位信号;  $V_{DD} \geq V_{DDPOC}$ 时, 解除内部复位信号。

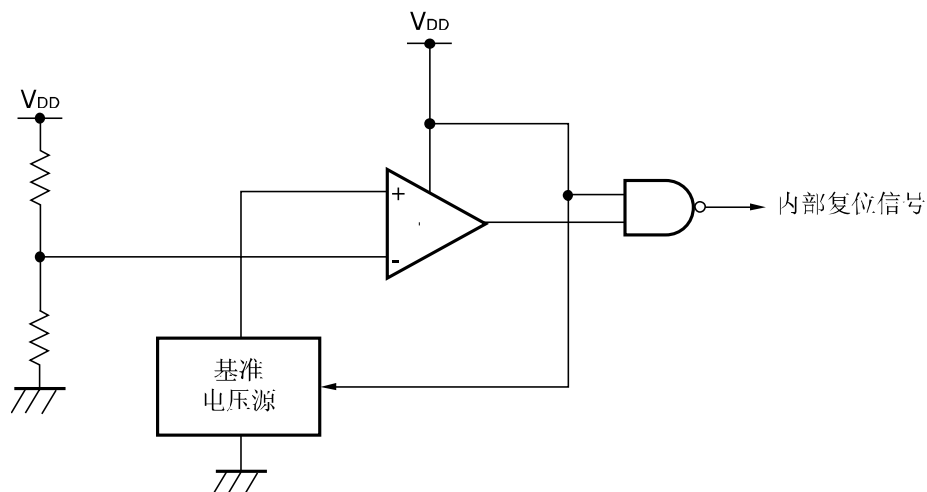
**注意事项** 若 POC 电路产生内部复位信号时, 复位控制标志寄存器(RESF)清零(00H)。

**备注** μPD79F7025, 79F7026 微控制器包括多种产生内部复位信号的硬件功能。由看门狗定时器(WDT)和低电压检测器(LVI)产生内部复位信号时, 表示其复位源的标志配置在复位控制标志寄存器(RESF)中。通过 WDT 或 LVI 产生内部复位信号时, RESF 不清零(00H), 标志位置“1”。有关详细的 RESF, 请参阅第十二章 复位功能。

## 13.2 上电清除电路配置

上电清除电路框图如图 13-1 所示。

图 13-1 上电清除电路框图



## 13.3 上电清除电路操作

- 上电时，产生内部复位信号。供电电压( $V_{DD}$ )超过检测电压( $V_{POC} = 1.59\text{ V} \pm 0.15\text{ V}$ )时，解除复位状态。

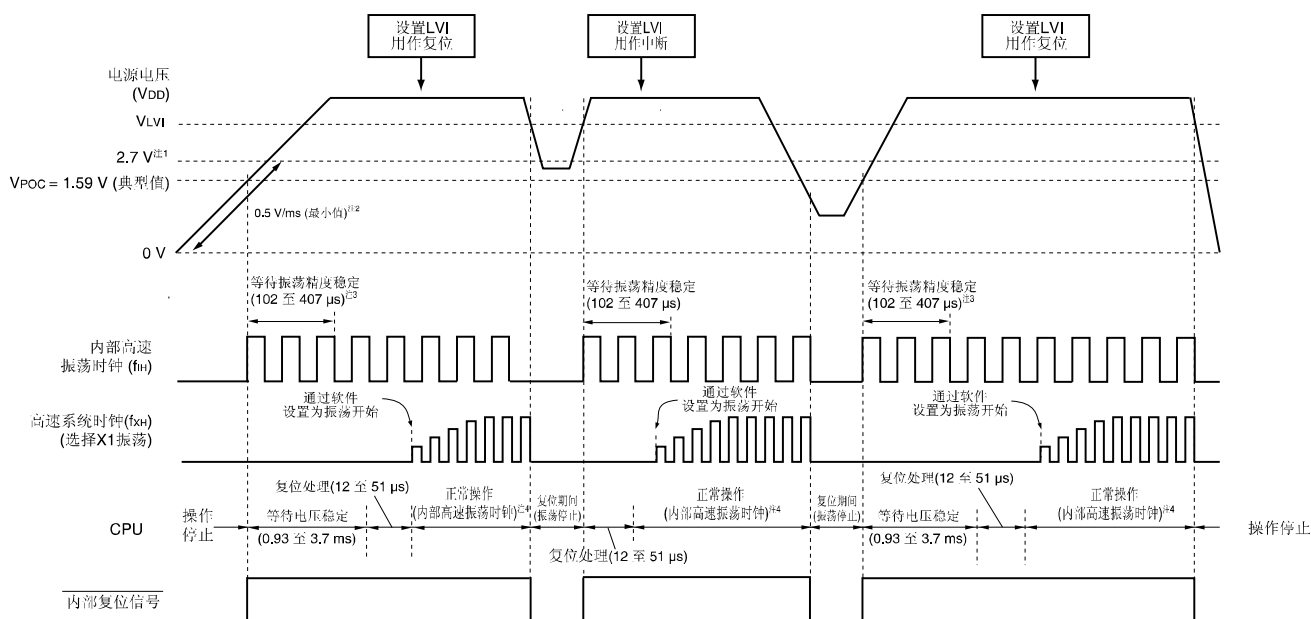
**注意事项** 若通过选项字节设置低电压检测(LVI)电路，则电源电压( $V_{DD}$ )超过  $2.7\text{ V} \pm 0.1\text{ V}$  之前不能解除复位信号。

- 供电电压( $V_{DD}$ )和检测电压( $V_{POC} = 1.59\text{ V} \pm 0.15\text{ V}$ )相匹配， $V_{DD} < V_{PDR}$  时，产生内部复位信号。

上电清除电路和低电压检测电路的内部复位信号产生时序如下所示。

图 13-2 通过上电清除电路和低电压检测电路产生的内部复位信号时序 (1/2)

(1) 1.59 V POC 模式(选项字节: LVISTART = 0)



**注 1.** 操作保证范围为  $2.7\text{ V} \leq V_{DD} \leq 5.5\text{ V}$ 。电压下降时，若要保持低于  $2.7\text{ V}$  的复位状态，则使用低电压检测电路的复位功能，或将低电平输入到 RESET 引脚。

2. 若上电后电压攀升到 2.7V 的速率小于 0.5V/ms(最小值), 则上电后, 电压达到 2.7V 之前将低电平输入到 **RESET** 引脚。

**3. 内部电压稳定等待时间包括内部高速振荡时钟振荡的精确稳定时间。**

4. 可选择内部高速振荡时钟或高速系统时钟用作 CPU 时钟。若使用 X1 时钟，则通过 OSTC 寄存器确认是否已经过振荡稳定时间。

**注意事项** 复位状态解除后,通过软件设置低电压检测电路(请参阅第十四章 低电压检测电路)。

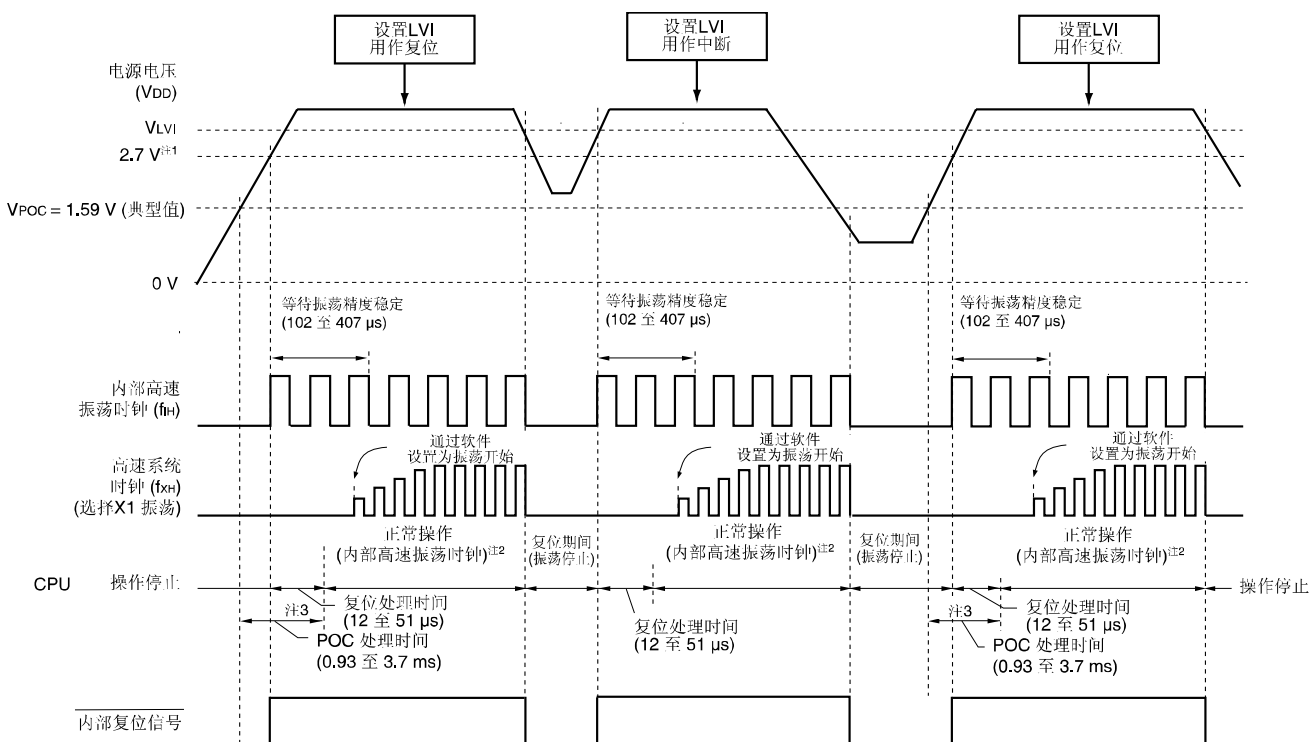
备注  $V_{LVI}$ : LVI 检测电压

$V_{POC}$ : 检测电压



图 13-2 通过上电清除电路和低电压检测电路产生的内部复位信号时序 (2/2)

(2) 2.7 V/1.59 V POC 模式下(选项字节: LVISTART = 1)



- 注 1. 操作保证范围为  $2.7\text{ V} \leq V_{DD} \leq 5.5\text{ V}$ 。电压下降时, 若要保持低于  $2.7\text{ V}$  的复位状态, 则使用低电压检测电路的复位功能, 或将低电平输入到 **RESET** 引脚。
2. 可选择内部高速振荡时钟或高速系统时钟用作 CPU 时钟。若使用 X1 时钟, 则通过 OSTC 寄存器确认是否已经过振荡稳定时间。
3. 从检测电压( $1.59\text{ V}$ (典型值))到开始正常操作所需时间如下所示。
- $1.59\text{ V}$  (典型值)  $\rightarrow 2.7\text{ V}$  (典型值) 到达时间  $< 3.7\text{ ms}$ :  
 $1.59\text{ V}$  (典型值)  $\rightarrow$  正常操作需要大约  $1.0 \sim 3.8\text{ ms}$  的 POC 处理时间。
  - $1.59\text{ V}$  (典型值)  $\rightarrow 2.7\text{ V}$  (典型值) 到达时间  $> 3.7\text{ ms}$ :  
 $2.7\text{ V}$  (典型值)  $\rightarrow$  正常操作需要大约  $12 \sim 51\mu\text{s}$  的 POC 处理时间。

注意事项 复位状态解除后,通过软件设置低电压检测电路(请参阅第十四章 低电压检测电路)。

备注  $V_{LVI}$ : LVI 检测电压  
 $V_{POC}$ : 检测电压

### 13.4 上电清除电路注意事项

在系统中，若电源电压(V<sub>DD</sub>)接近检测电压(V<sub>Poc</sub>)时，产生一定时间的波动，则系统可能会反复复位和解除复位。在这种情况下，可以通过以下方法设置从复位解除到开始微控制器操作的所需时间。

<方法>

复位信号解除后，通过使用定时器等软件计数器等待系统电源电压的波动期，然后对端口进行初始化。

图 13-3 复位解除的软件处理示例(1/2)

- 接近检测电压的电源电压波动为 50ms 以下时

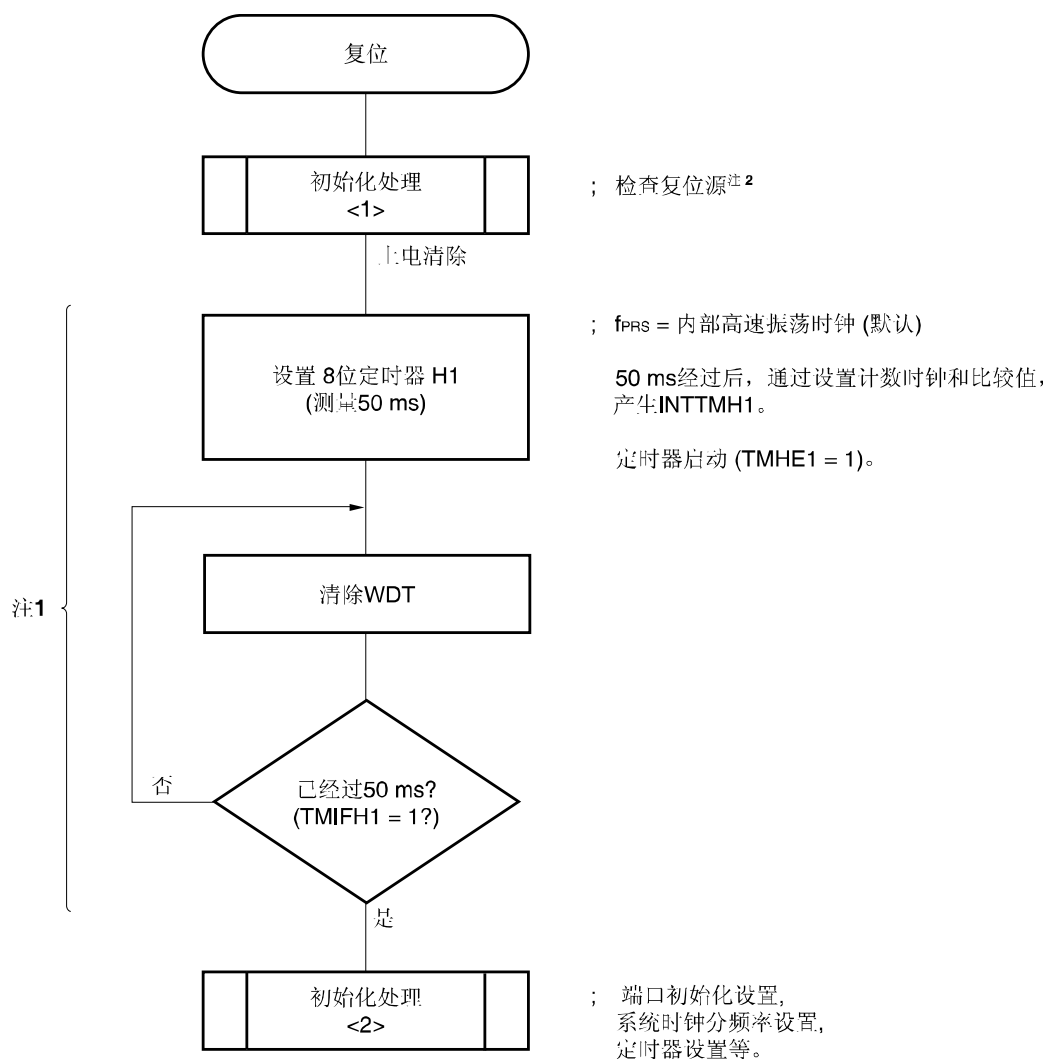
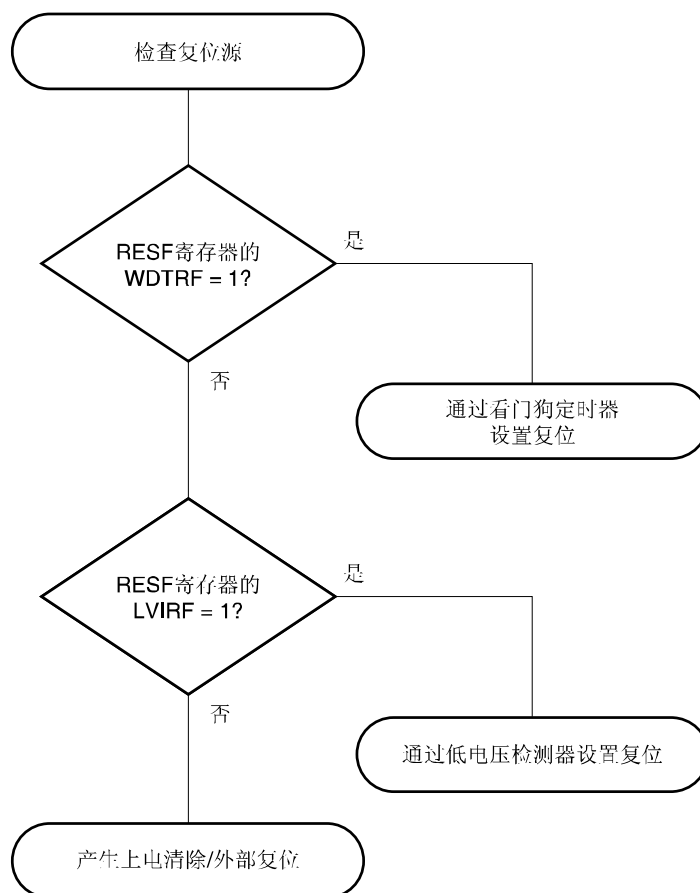


图 13-3 复位解除的软件处理示例(2/2)

## • 检查复位源



## 第十四章 低电压检测电路

## 14.1 低电压检测电路功能

低电压检测电路具有以下功能。

- 电源电压( $V_{DD}$ )与 LVI 检测电压( $V_{LVI}$ )相比较, 产生内部复位或内部中断信号。
- 通过选项字节将低电压检测电路(LVI)设置为 ON 的默认值。置 ON 后, 若在检测电压  $V_{POC} = 1.59\text{ V}$  (典型值)时上电, 则电源电压 ( $V_{DD}$ ) < LVI 检测电压( $V_{LVI} = 2.7\text{ V} \pm 0.1\text{ V}$ )时, 将产生内部复位信号。随后, 每当电源电压 ( $V_{DD}$ ) < LVI 检测电压( $V_{LVI} = 2.7\text{ V} \pm 0.1\text{ V}$ )时, 将产生复位信号。
- 检测后, 可以通过软件选择产生复位或中断信号。
- 电源电压的LVI检测电压( $V_{LVI}$ )可以通过软件从三个级别的检测电平进行选择。
- STOP 模式下也可操作。

可以通过软件选择产生如下复位和中断信号。

选择复位(LVIMD = 1)	选择中断(LVIMD = 0)
$V_{DD} < V_{LVI}$ 时, 产生内部复位信号; $V_{DD} \geq V_{LVI}$ 时, 解除复位信号。	$V_{DD}$ 降至低于 $V_{LVI}$ ( $V_{DD} < V_{LVI}$ ) 或升至高于 ( $V_{DD} \geq V_{LVI}$ ) 时, 产生内部中断信号。

备注 LVIMD: LVIM 第 1 位

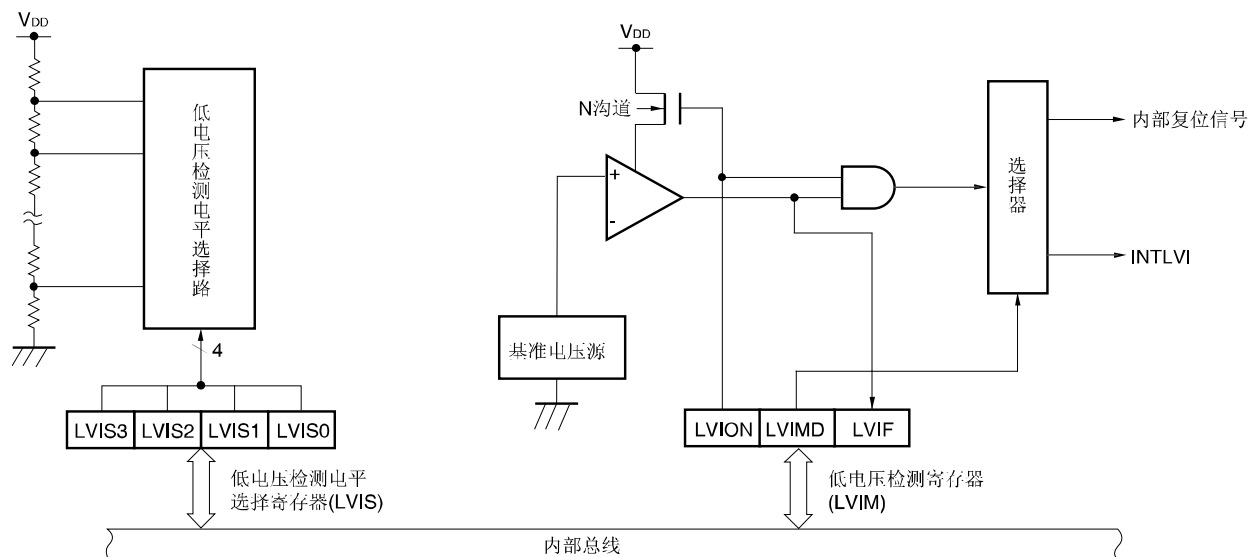
低电压检测电路处于操作时, 通过读取电压检测标志(LVIF: LVIM 的第 0 位), 可以检测出电源电压或外部输入引脚的输入电压是否大于或小于检测等级。

低电压检测电路用作复位时, 若产生复位, 则复位控制标志寄存器(RESF)第 0 位(LVIRF)置“1”。有关详细的 RESF, 请参阅第十二章 复位功能。

## 14.2 低电压检测电路配置

低电压检测电路框图如图 14-1 所示。

图 14-1 低电压检测电路框图



### 14.3 低电压检测电路控制寄存器

通过下列寄存器控制低电压检测电路。

- 低电压检测寄存器(LVIM)
- 低电压检测电平选择寄存器(LVIS)

#### (1) 低电压检测寄存器(LVIM)

该寄存器用来设置低电压检测和操作模式。

可由 1 位或 8 位存储器操作指令设置该寄存器。

LVI 复位除外的复位信号产生时，清零。

图 14-2 低电压检测寄存器(LVIM)格式

地址: FFBEH 复位后: 00H<sup>注1</sup> 读/写<sup>注2</sup>

符号	<7>	6	5	4	3	2	<1>	<0>
LVIM	LVION	0	0	0	0	0	LVIMD	LVIF

LVION <sup>注3,4</sup>	允许低电压检测操作
0	禁止操作
1	允许操作

LVIMD <sup>注3</sup>	低电压检测操作模式（中断/复位）选择
0	电源电压（V <sub>DD</sub> ）降至低于 LVI 电压（V <sub>LVI</sub> ）（V <sub>DD</sub> < V <sub>LVI</sub> ）或升至高于（V <sub>DD</sub> ≥ V <sub>LVI</sub> ）时，产生内部中断信号。
1	电源电压（V <sub>DD</sub> ）< LVI 检测电压（V <sub>LVI</sub> ）时，产生内部复位信号；V <sub>DD</sub> ≥ V <sub>LVI</sub> 时，解除复位信号。

LVIF	低电压检测标志
0	电源电压（V <sub>DD</sub> ）≥ LVI 检测电压（V <sub>LVI</sub> ），或禁止 LVI 操作
1	电源电压（V <sub>DD</sub> ）< LVI 检测电压（V <sub>LVI</sub> ）

注 1. 复位值取决于复位源和选项字节的设置。

LVI 复位(LVI 默认启动功能复位除外)时，该寄存器不清为 00H。

其他复位时，该寄存器清为 00H。

2. 第 0 位只读。

3. LVI 复位以外的复位时，LVION 和 LVIMD 清零。LVI 复位时，不清零。

4. LVION 置“1”时，LVI 电路内的比较器开始操作。从 LVION 置“1”到操作稳定，使用软件等待稳定时间(10 s(最大值))。操作稳定后，电压从低于 LVI 检测电压到 LVIF 置“1”，需要外部输入 200μs 以上(最小脉冲宽度: 200μs)。

注意事项 1. 可通过执行以下任一步骤,停止 LVI。

- 使用 8 位操作指令时: 写入 00H 至 LVIM。
- 使用 1 位操作指令时: LVION 清零。

2. 中断模式（LVIMD = 0）下使用 LVI 时，若电源电压（V<sub>DD</sub>）≤ 检测电压（V<sub>LVI</sub>）时禁止 LVI 操作（LVION 清零），则产生中断请求信号 (INTLVI)，并且 LVIF 可能置“1”。

(2) 低电压检测电平选择寄存器(LVIS)

该电平选择低电压检测电平。  
可由 1 位或 8 位存储器操作指令设置该寄存器。  
复位信号产生时，该寄存器为 00H。

图 14-3 低电压检测点选择寄存器(LVIM)格式

地址: FFBFH    复位后: 00H<sup>注</sup>    读/写

符号	7	6	5	4	3	2	1	0
LVIS	0	0	0	0	0	0	LVIS1	LVIS0

LVIS1	LVIS0	检测电平
0	0	V <sub>LV10</sub> (4.24 ±0.1 V)
0	1	V <sub>LV11</sub> (4.09 ±0.1 V)
1	0	V <sub>LV12</sub> (3.93 ±0.1 V)
其它		禁止设置

**注** 复位值变化取决于复位源。  
若由 LVI 复位（通过 LVI 默认启动功能的复位除外）时，LVIS 寄存器的值不能复位，保持当前值。其他复位时，复位为“00H”。其他复位时，该寄存器清为 00H。

- 注意事项 1.** 必须将第 2 位至第 7 位清零。  
**2.** LVI 操作期间禁止改变 LVIS 值。



## 14.4 低电压检测电路操作

以下两种模式可使用低电压检测电路。

### (1) 用于复位(LVIMD = 1)

- 通过电源电压( $V_{DD}$ )和 LVI 检测电压( $V_{LVI}$ )相比较,  $V_{DD} < V_{LVI}$  时, 产生内部复位信号; 而  $V_{DD} \geq V_{LVI}$  时, 解除内部复位。

**备注** 通过选项字节将低电压检测电路(LVI)设置为 ON 的默认值。置 ON 后, 若在检测电压  $V_{POC} = 1.59\text{ V}$  (典型值) 时上电, 则电源电压 ( $V_{DD}$ )  $<$  检测电压 ( $V_{LVI} = 2.70\text{ V} \pm 0.1\text{ V}$ ) 时, 产生内部复位信号。在  $V_{DD} \leq 2.7\text{ V}$  下开始操作时, 建议将 LVI 默认启动功能设置为 ON。

### (2) 用于中断 (LVIMD = 0)

- 电源电压( $V_{DD}$ )和 LVI 检测电压( $V_{LVI}$ )相比较,  $V_{DD}$  降低至低于  $V_{LVI}$  ( $V_{DD} < V_{LVI}$ ) 或升高至高于 ( $V_{DD} \geq V_{LVI}$ ) 时, 产生中断信号(INTLVI)。

低电压检测电路处于操作时, 通过读取低电压检测标志(LVIF: LVIM 第 0 位), 可以检测出电源电压的输入电压是否大于或小于检测等级。

**备注** LVIMD: 低电压检测寄存器(LVIM)第 1 位

#### 14.4.1 用于复位

##### (1) 1.59 V POC 模式下(LVISTART = 0)

- 开始操作
  - <1>屏蔽 LVI 中断(LVIMK = 1)。
  - <2>使用低电压检测电平选择寄存器(LVIS)第 3 位至第 0 位(LVIS3 至 LVIS0)设置 LVI 检测电压。
  - <3>将 LVIM 第 7 位(LVION)置“1”(允许 LVI 操作)。
  - <4>使用软件等待操作稳定时间(10 μs(最大值))。
  - <5>等到通过 LVIM 的第 0 位确认出“电源电压(V<sub>DD</sub>) ≥ LVI 检测电压 (V<sub>LVI</sub>)”。
  - <6>LVIM 的第 1 位(LVIMD)置“1”(检测出电平时产生复位)。

图 14-4 给出低电压检测电路内部复位信号产生的时序。该时序图中的标号与上面的<1>至<6>相对应。

**注意事项 1.** 必须执行<1>。LVIMK = 0 时，在程序 1<3>之后可能立即会产生中断。

**2.** LVIMD 置“1”时，若电源电压(V<sub>DD</sub>) ≥ LVI 检测电压(V<sub>LVI</sub>)，则不产生复位信号。

- 停止操作时，必须执行以下任一步骤。

- 使用 8 位操作指令：

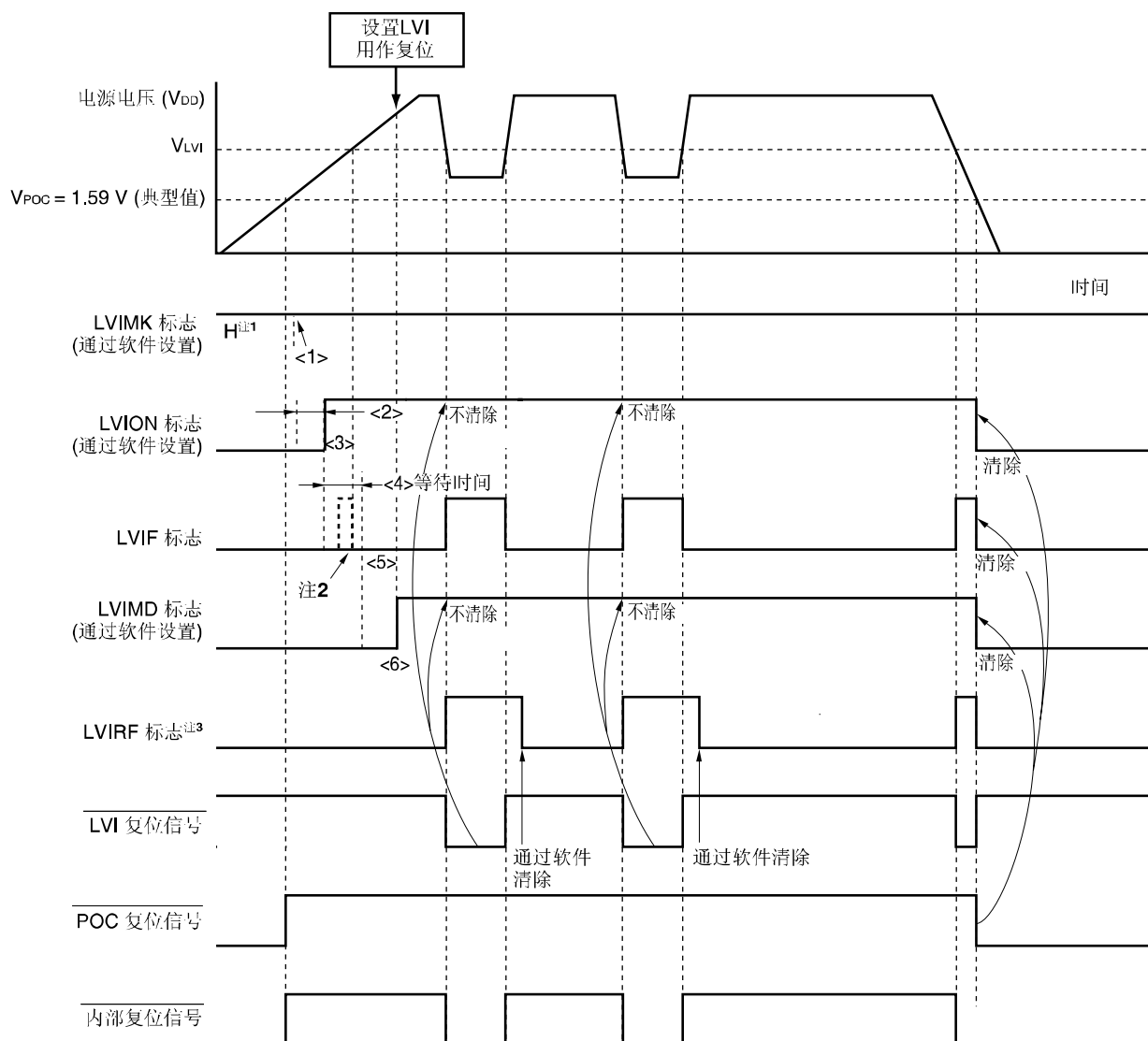
写入 00H 至 LVIM。

- 使用 1 位操作指令：

LVIMD 清零后，LVION 清零。

**备注** 在 V<sub>DD</sub> ≤ 2.7 V 下开始操作时，建议将 LVI 默认启动功能设置为 ON。

图 14-4 低电压检测电路内部复位信号产生的时序(LVISTART = 0)



注 1. 通过复位信号产生, LVIMK 标志置“1”。

2. 中断请求标志寄存器的 LVIF 标志和 LVIF 标志可能会置“1”。

3. LVIRF 是复位控制标志寄存器(RESF)第 0 位。有关详细的 RESF, 请参阅第十二章 复位功能。

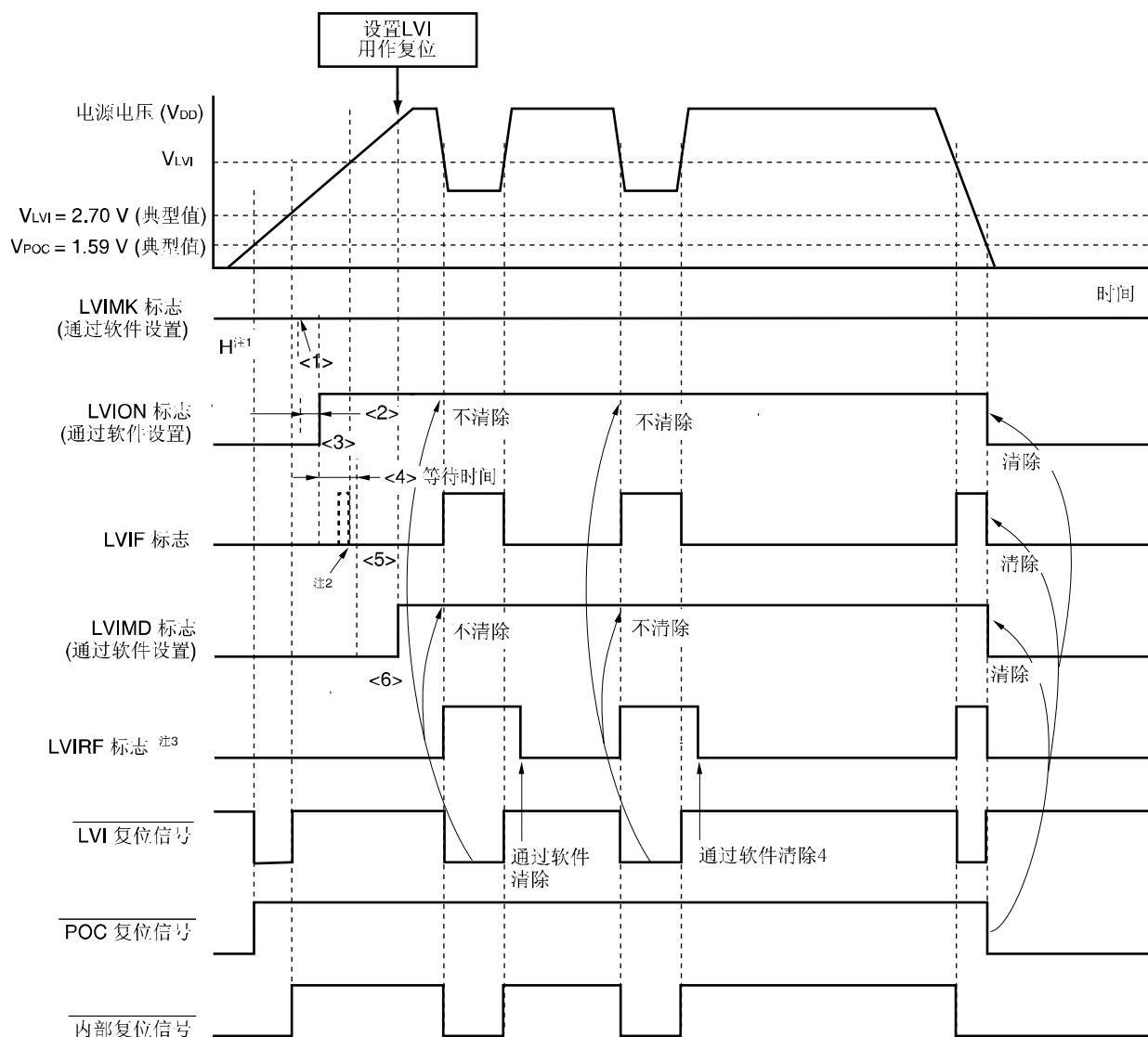
备注 1. 图 14-4 中的<1>至<6>与 14.4.1 (1) 1.59V POC 模式(LVISTART = 0)中“启动操作时”的<1>至<6>描述相对应。

2. V<sub>POC</sub>: 检测电压

## (2) 2.7 V/1.59 V POC 模式下(LVISTART = 1)

启动操作和停止操作时的设置方法相同于 14.4.1(1)设置停止 LVI 默认启动功能中的描述。

图 14-5 低电压检测电路内部复位信号产生的时序(LVISTART = 1)



注 1. 通过复位信号产生, LVIMK 标志置“1”。

注 2. 中断请求标志寄存器的 LVIF 标志和 LVIF 标志可能会置“1”。

注 3. LVIRF 是复位控制标志寄存器(RESF)第 0 位。

有关详细的 RESF, 请参阅第十二章 复位功能。

备注 1. 图 14-5 中的<1>至<6>与 14.4.1 (1) 1.59V POC 模式(LVISTART = 0)中“启动操作时”的<1>至<6>描述相对应。

2. V<sub>POC</sub>: 检测电压

#### 14.4.2 用于中断

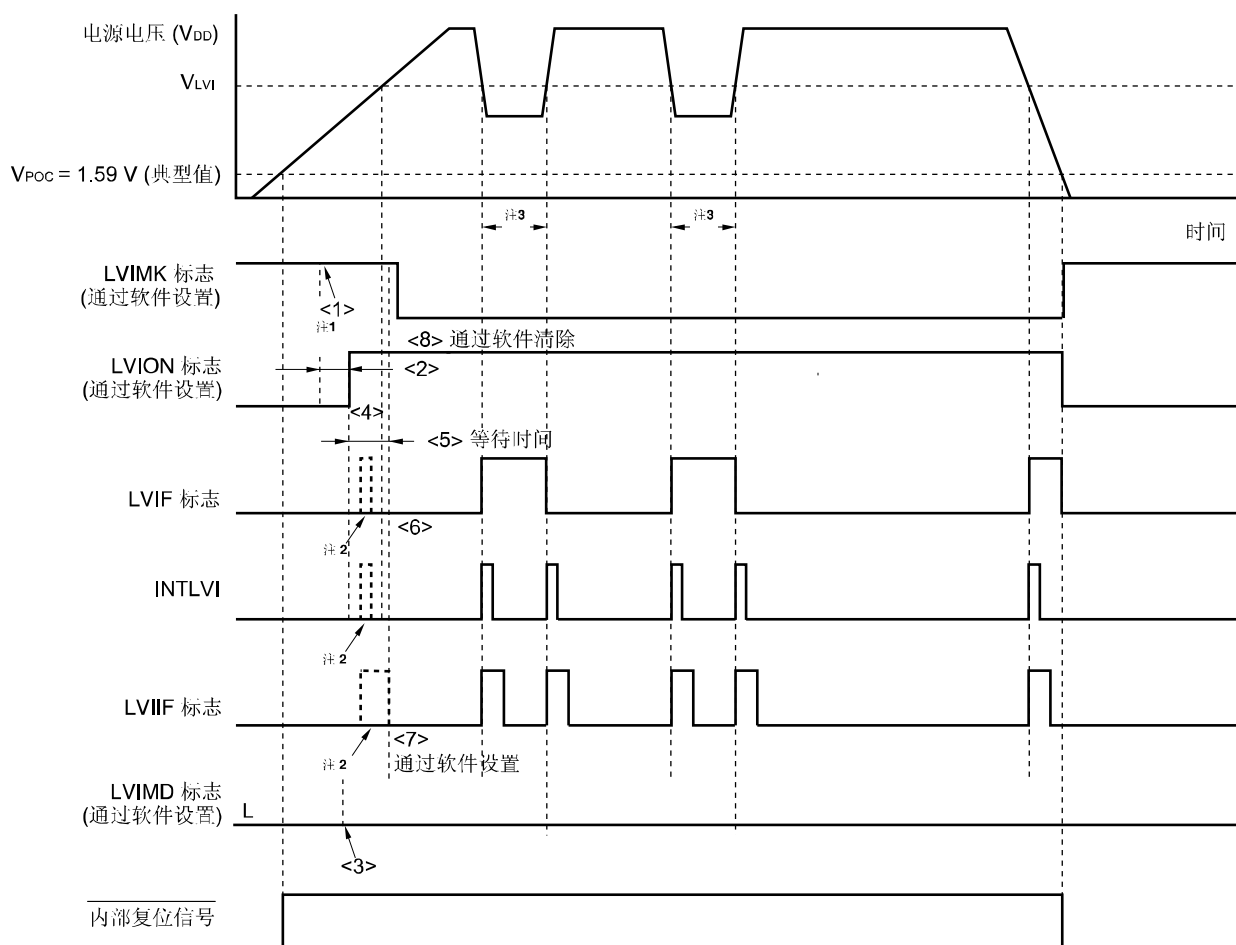
##### (1) 设置停止 LVI 默认功能操作 (LVISTART = 0)

- 开始操作时
  - <1>屏蔽 LVI 中断(LVIMK = 1)。
  - <2>使用低电压检测电平选择寄存器(LVIS)的第 3 位至第 0 位(LVIS3 至 LVIS0)设置 LVI 检测电压。
  - <3>LVIM 的第 1 位(LVIMD)清零(检测出电平时产生复位) (默认值)。
  - <4>LVIM 的第 7 位(LVION)置“1”(允许 LVI 操作)。
  - <5>使用软件等待操作稳定时间(10μs(最大值))。
  - <6>在 LVIM 的第 0 位(LVIF)检测 V<sub>DD</sub> 的下降沿时,确认“电源电压(V<sub>DD</sub>) ≥ LVI 检测电压(V<sub>LVI</sub>)”; 检测 V<sub>DD</sub> 的上升沿时, 确认“电源电压(V<sub>DD</sub>) < LVI 检测电压(V<sub>LVI</sub>)”。
  - <7>LVI(LVIF)中断请求标志清零。
  - <8>LVI(LVIF)中断请求标志清零。
  - <9>执行 EI 指令(使用向量中断)。

图 14-6 给出低电压检测电路中中断信号产生的时序。该时序图中的标号与上面的<1>至<8>相对应。

- 停止操作时, 必须执行以下任一步骤。
  - 使用 8 位操作指令时:  
写入 00H 至 LVIM。
  - 使用 1 位操作指令时:  
LVION 清零。

图 14-6 低电压检测电路中中断信号产生的时序(LVISTART = 0)



注 1. 通过复位信号产生，LVIMK 标志置“1”。

2. 产生中断请求信号(INTLVI)时，LVIF 和 LVIIIF 可能会置“1”。

3. 若电源电压 (V<sub>DD</sub>) ≤ 检测电压 (V<sub>LVI</sub>) 时禁止 LVI 操作 (LVION 清零)，则产生中断请求信号 (INTLVI)，并且 LVIIIF 可能置“1”。

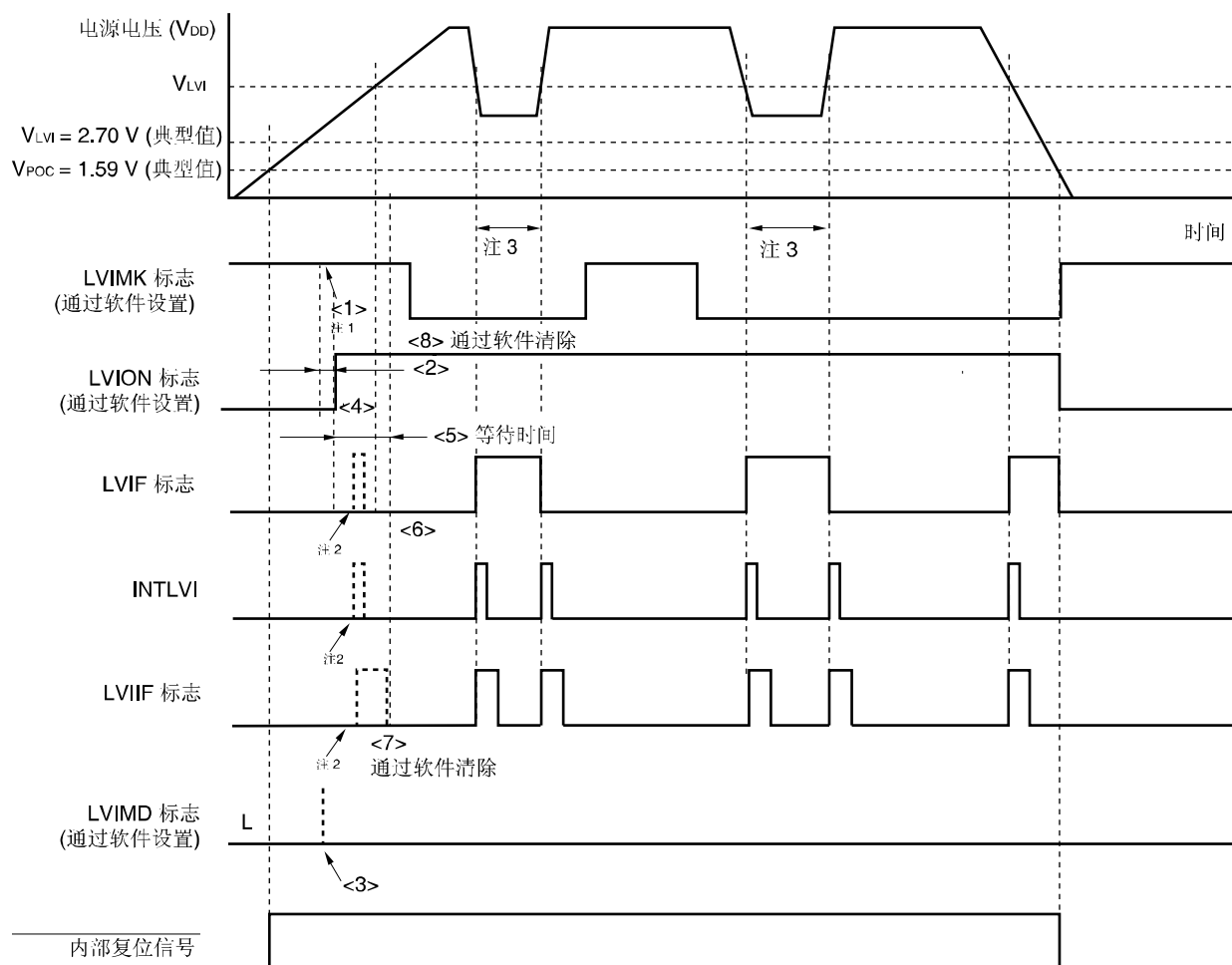
备注 1. 图 14-6 中的<1>至<8>与 14.4.2 (1) 设置停止 LVI 默认启动功能(LVISTART = 0)中“启动操作时”的<1>至<8>描述相对应。

2. V<sub>POC</sub>: 检测电压

## (2) 设置 LVI 默认功能操作(LVISTART = 1)

启动操作和停止操作时的设置方法相同于 **14.4.2(2)设置停止 LVI 默认启动功能** 中的描述。

图 14-7 低电压检测电路中断信号产生的时序(LVISTART = 1)



**注 1.** 通过复位信号产生, LVIMK 标志置“1”。

**2. 中断请求标志寄存器的 LVIIF 标志和 LVIF 标志可能会置“1”。**

3. 若电源电压 (VDD)  $\leq$  检测电压 (VLVI) 时禁止 LVI 操作 (LVION 清零), 则产生中断请求信号 (INTLVI), 并且 LVIIF 可能置“1”。

备注 1. 图 14-7 中的<1>至<8>, 与 14.4.2 (1) 设置 LVI 默认启动功能 (LVISTART = 1) 中“启动操作时”的<1>至<8>描述相对应。

## 2. $V_{POC}$ : 检测电压

### 14.5 低电压检测电路注意事项

电源电压( $V_{DD}$ )接近 LVI 检测电压( $V_{Poc}$ )时, 产生一定时间波动的系统, 根据低电压检测电路的使用方法, 进行如下操作。

**操作示例 1 用于复位时:**

系统可能会重复进行复位/复位解除。

通过以下方法, 可任意设置复位解除到操作开始的时间。

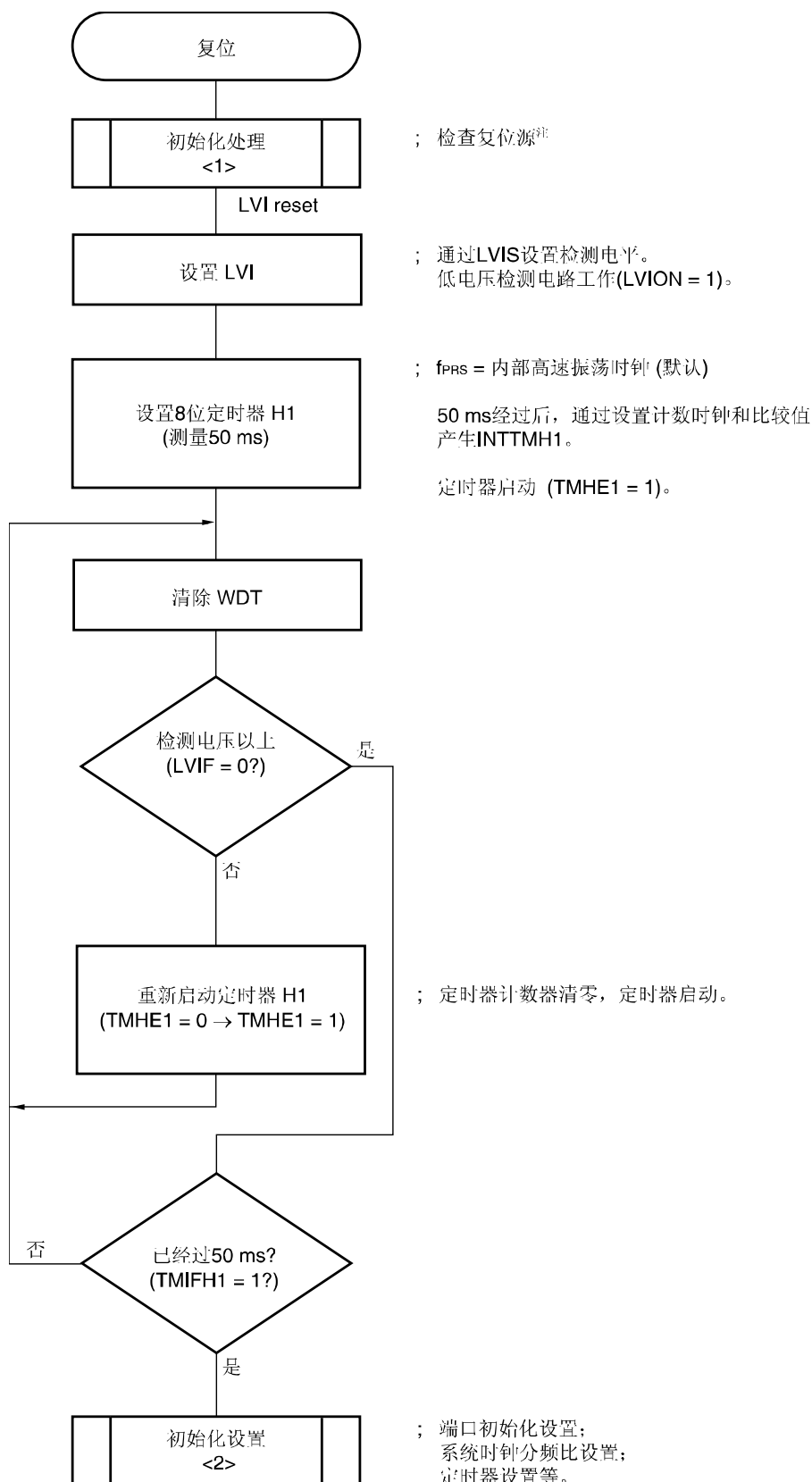
**<方法>**

复位信号解除后, 通过使用定时器等软件计数器等待系统电源电压的波动期, 然后对端口进行初始化 (请参阅图 14-8)。



图 14-8 复位解除的软件处理示例(1/2)

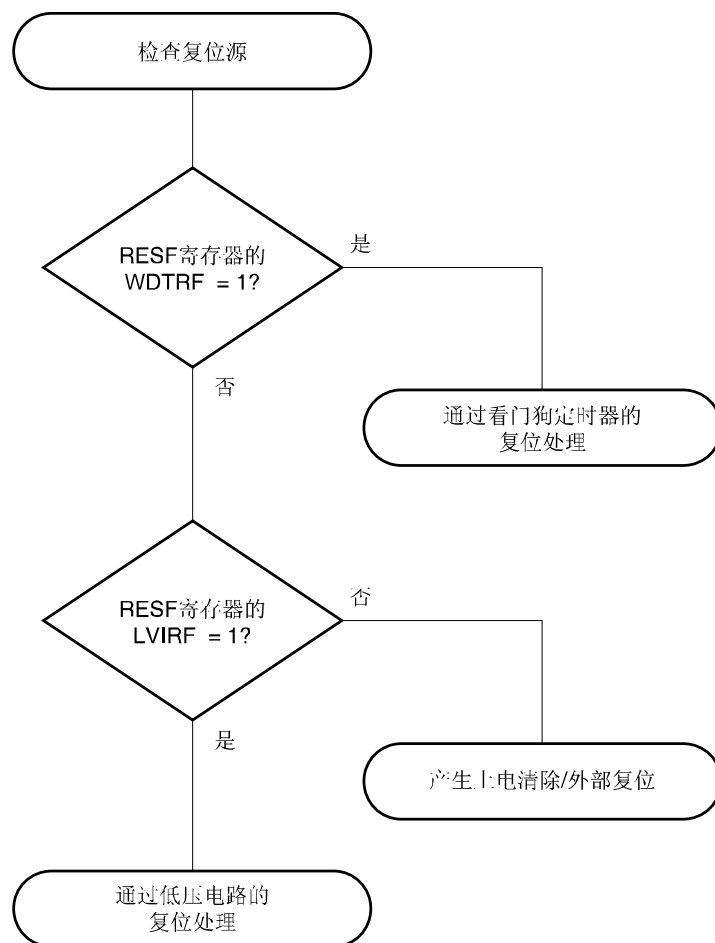
- 接近 LVI 检测电压的电源电压波动为 50ms 以下时：



注 流程图如下一页所示。

图 14-8 复位解除的软件处理示例(2/2)

- 检查复位源

**操作例 2 用于中断时:**

可能会频繁产生中断请求。  
采取以下方法。

**<方法>**

在 LVI 中断服务程序中通过使用低电压检测寄存器(LVIM)的第 0 位(LVIF), 检测  $V_{DD}$  的下降沿时, 确定“电源电压( $V_{DD}$ )  $\geq$  LVI 检测电压( $V_{LVI}$ )”;或检测  $V_{DD}$  的上升沿时, 确定“电源电压( $V_{DD}$ )  $<$  LVI 检测电压( $V_{LVI}$ )”。中断请求标志寄存器 0L(IF0L) 的第 1 位(LVIIF)清零。

若系统在接近 LVI 检测电压时的电源电压波动时间长, 则等待电源电压变化期间后采取上述方法。

## 第十五章 稳压器

### 15.1 稳压器概述

μPD79F7025, 79F7026 微控制器内置用于器件内部恒定电压操作的电路。此时，为了稳定稳压器的输出电压，通过电容器将 REGC 引脚连接到 Vss(0.47 至 1μF)。但在内部高速谐振时钟、外部主系统时钟运行中使用 STOP 模式时，推荐使用 0.47μF。另外，为了使用稳定的内部电压，请使用性能良好的电容器。

稳压器输出电压为 2.5V(典型值)。

## 第十六章 选项字节

### 16.1 选项字节功能

μPD79F7025, 79F7026 闪存的 0080H 至 0084H 为选项字节区域。打开电源或从复位状态重启器件时，器件将自动参考选项字节设置指定功能。使用本产品时，必须使用选项字节设置下列功能。

#### (1) 0080H

- 内部低速振荡器操作
  - 可用软件停止
  - 不可停止
- 看门狗定时器间隔时间设置
- 看门狗定时器计数器操作
  - 允许计数器操作
  - 禁止计数器操作
- 看门狗定时器窗口打开期间设置

#### (2) 0081H

- LVI 默认开始操作控制
  - LVI 默认功能操作期间(LVISTART = 1)  
器件从复位解除或上电开始直至供电电压达到 2.7V（典型值）期间处于复位状态时。电压超过 2.7V（典型值）时，将解除复位状态。  
从复位解除或上电后开始直至供电电压达到 2.7V 期间，速率低于 0.5 V/ms (最小值)时，建议使用 LVI 默认启动操作。
  - LVI 默认功能停止期间(LVISTART = 0)  
器件从复位解除或上电开始直至供电电压达到 1.59 V（典型值）期间处于复位状态时。电压超过 1.59 V（典型值）时，将解除复位状态。

**注意事项** LVISTART 只能通过专用闪存编程器进行写入。

**备注** 在  $V_{DD} \leq 2.7V$  下开始操作时，建议将 LVI 默认启动功能设置为 ON。

#### (3) 0082H

- 必须设置为 01H。

#### (4) 0083H

- On-chip 调试模式
  - 禁止 On-chip 调试模式
  - 强制性设置 On-chip 调试模式
- 执行 STOP 指令时，时钟供应给 OCD。
  - 提供
  - 停止

#### (5) 0084H

- On-chip 调试操作控制
  - 禁止 On-chip 调试操作
  - 允许 On-chip 调试操作，On-chip 调试安全 ID 认证失败时，清除闪存数据。
  - 允许 On-chip 调试操作，On-chip 调试安全 ID 认证失败时，禁止清除闪存数据。

## 16.2 选项字节格式

选项字节格式如下所示:

图 16-1 选项字节格式(1/3)

地址: 0080H

7	6	5	4	3	2	1	0
0	WINDOW1	WINDOW0	WDTON	WDCS2	WDCS1	WDCS0	LSROSC

WINDOW1	WINDOW0	看门狗定时器窗口打开期间
0	0	25%
0	1	50%
1	0	75%
1	1	100%

WDTON	看门狗定时器计数器/非法访问检测的操作控制
0	禁止计数器操作(复位后停止计数),禁止非法访问检测操作
1	允许计数器操作(复位后开始计数),允许非法访问检测操作

WDCS2	WDCS1	WDCS0	看门狗定时器溢出时间
0	0	0	$2^{10}/f_{IL}$ (3.88 ms)
0	0	1	$2^{11}/f_{IL}$ (7.76 ms)
0	1	0	$2^{12}/f_{IL}$ (15.52 ms)
0	1	1	$2^{13}/f_{IL}$ (31.03 ms)
1	0	0	$2^{14}/f_{IL}$ (62.06 ms)
1	0	1	$2^{15}/f_{IL}$ (124.12 ms)
1	1	0	$2^{16}/f_{IL}$ (248.24 ms)
1	1	1	$2^{17}/f_{IL}$ (496.48 ms)

LSROSC	内部低速振荡电路操作
0	可由软件停止(RCM 寄存器的第 1 位(LSRSTOP)写入“1”时, 停止操作)
1	禁止停止(即使 LSRSTOP 位写入“1”, 也不停止操作)

- 注意事项
1. 禁止  $WDCS2 = WDCS1 = WDCS0 = 0$  和  $WINDOW1 = WINDOW0 = 0$  的组合设置。
  2. 若  $LSROSC = 0$ (可由软件停止振荡), 则无论内部振荡模式寄存器(RCM)第 0 位(LSRSTOP)设置为何值, 在 **HALT** 和 **STOP** 模式下, 不提供计数时钟给看门狗定时器。  
若 8 位定时器 H1 用内部低速振荡时钟, 则即使在 **HALT/STOP** 模式下, 也提供计数时钟给 8 位定时器 H1。
  3. 确保第 7 位清零。

- 备注
1.  $f_{IL}$ : 内部低速振荡时钟频率
  2. ( ):  $f_{IL} = 264 \text{ kHz}$  (最大值)

图 16-1 选项字节格式(2/3)

地址: 0081H<sup>注1,2</sup>

7	6	5	4	3	2	1	0
0	0	0	0	0	0	0	LVISTART
LVISTART		LVI 默认开始操作控制					
0		上电时, LVI 默认为 OFF(LVI 默认启动功能停止)					
1		上电时, LVI 默认为 ON(LVI 默认启动功能启动)					

- 注 1. LVISTART 只能通过专用闪存编程器写入。
2. 改变 LVI 默认启动的设置内容时, 批擦除 (片擦除) 闪存后, 重新设置 0081H 的值。存储器指定块擦除后不能更改设置。

注意事项 确保第 7 位至第 1 位清零。

备注 在  $V_{DD} \leq 2.7V$  下开始操作时, 建议将 LVI 默认启动功能设置为 ON。

地址: 0082H

7	6	5	4	3	2	1	0
0	0	0	0	0	0	0	1

注意事项 必须设置为 01H。

地址: 0083H

7	6	5	4	3	2	1	0
0	0	0	OCDCKSTP	1	1	1	OCDONB

OCDCKSTP	On-chip 调试模式下，执行 STOP 指令时，向 OCD 提供时钟。
0	即使执行 STOP 命令，也不能停止内部振荡电路，继续向 OCD 提供时钟。CPU 和外围电路停止。
1	停止内部振荡，从而停止向 OCD 提供时钟。

OCDONB	On-chip 调试模式
0	禁止 On-chip 调试模式
1	强制性设置 On-chip 调试模式

注意事项 确保第 7 位至第 5 位和第 0 位清零, 第 3 位至第 1 位设置为“1”。

图 16-1 选项字节格式(3/3)

地址: 0084H

7	6	5	4	3	2	1	0
0	0	0	0	0	0	OCDEN1	OCDEN0

OCDEN1	OCDEN0	On-chip 调试操作控制
0	0	禁止操作
0	1	禁止设置
1	0	允许操作。On-chip 调试安全 ID 认证失败时，禁止清除闪存数据。
1	1	允许操作。On-chip 调试安全 ID 认证失败时，清除闪存数据。

注意事项 确保第 7 位至第 2 位清零。

备注 有关 On-chip 调试安全 ID，请参阅第十八章 On-chip 调试功能。

以下是通过选择字节设置的软件描述示例。

OPT	CSEG	AT 0080H	
选项:	DB	30H	；允许看门狗定时器操作（非法访问检测操作）， ；看门狗定时器的窗口打开期间：50%， ；看门狗定时器的溢出时间： $2^{10}/f_{IL}$ ， ；禁止使用软件停止内部振荡电路不能通过软件。
	DB	00H	；停止 LVI 默认开始功能
	DB	01H	；内部高速振荡时钟频率 4 MHz(典型值)
	DB	1FH	；复位解除后，在转换为 On-chip 调试模式的 OCD 模式下执行 STOP 指令时， 内置振荡器将停止，并且停止时钟供应给 OCD。
	DB	02H	；允许操作。On-chip 调试安全 ID 认证失败时，禁止清除闪存数据。

**备注** 复位处理期间，参考选项字节。有关复位处理时序，请详阅**第十二章 复位功能**。



## 第十七章 闪存

μPD79F7025, 79F7026 内置闪存，安装在基板状态下可进行程序的写入、擦除和重写。

## 17.1 内存容量切换寄存器

通过内部寄存器容量切换寄存器(IMS)选择存储容量。

可按 8 位存储器操作指令设置 IMS。

复位信号产生时，IMS 设置为 CFH。

**注意事项** 由于复位使 ROM 区域不定，因此，复位解除后，必须按照表 17-1 设置每个产品的对应值。

图 17-1 内存容量切换寄存器(IMS)格式

地址：FFF0H 复位后：CFH R/W

符号	7	6	5	4	3	2	1	0
IMS	0	RAM1	RAM0	0	ROM3	ROM2	ROM1	ROM0

RAM1	RAM0	内部高速 RAM 容量选择
0	0	768 字节
1	0	512 字节
其它		禁止设置

ROM3	ROM2	ROM1	ROM0	内部 ROM 容量选择
0	0	1	0	8 KB
0	1	0	0	16 KB
1	1	1	1	(默认值)
其它				禁止设置

表 17-1 内存容量切换寄存器(IMS)设定值

产品	IMS 设置
μPD79F7025	42H
μPD79F7026	04H

## 17.2 闪存编程器写入方法

可通过专用闪存编程器进行在线写入或离线写入。

### (1) 在线编程

在目标系统上安装μPD79F7025, 79F7026 系列产品后, 可以重写闪存内容。必须将连接专用闪存编程器的连接器安装在目标系统中。

### (2) 离线编程

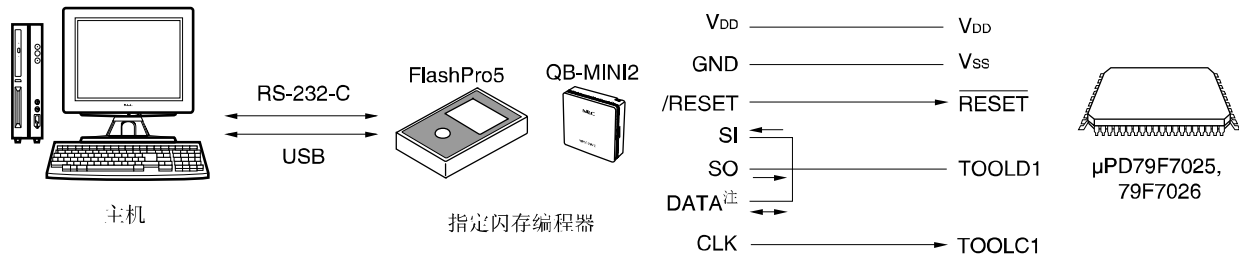
将μPD79F7025, 79F7026 系列产品安装到目标系统之前, 可以使用专用程序适配器(FA 系列)将数据写入闪存。

**备注** FA 系列是株式会社 内藤电诚町田制作所(Naito Densei Machida Mfg. Co., Ltd.)的产品。

## 17.3 编程环境

μPD79F7025, 79F7026 闪存所需的编程环境如下所示。

图 17-2 闪存写入程序环境



注 仅限 QB-MINI2

需要一台控制专用闪存编程器的主机。

专用闪存编程器与 μPD79F7025, 79F7026 的接口使用 TOOLD0 引脚，通过专用单线 UART 进行写入和擦除等操作。闪存离线写入时，必须使用专用程序适配器(FA 系列)。

表 17-2 引脚连接

专用闪存编程器			μPD79F7025, 79F7026 微控制器
信号名称	I/O	引脚功能	引脚名称
CLK	输出	时钟输入至 μPD79F7025, 79F7026 微控制器	TOOLC0/
SI	输入	接收信号	TOOLD0
SO	输出	发送信号	
DATA <sup>注</sup>	I/O	调试期间用于数据通信的输入输出信号	
/RESET	输出	复位信号	RESET
V <sub>DD</sub>	I/O	V <sub>DD</sub> 电压生成/电源监控	V <sub>DD</sub>
GND	—	接地	V <sub>SS</sub>

注 仅限 QB-MINI2

## 17.4 板上引脚连接

目标系统必须安装连接专用闪存编程器的连接器。电路板上必须提供从正常操作模式切换到闪存编程模式的选择功能。

设置闪存编程模式时，不用于闪存编程的引脚状态与复位后的瞬时状态相同。因此，若外部器件不能立即识别复位后的状态，则必须采用以下方式连接引脚。

### 17.4.1 TOOL 引脚

闪存编程模式中使用的通信引脚如下所示。

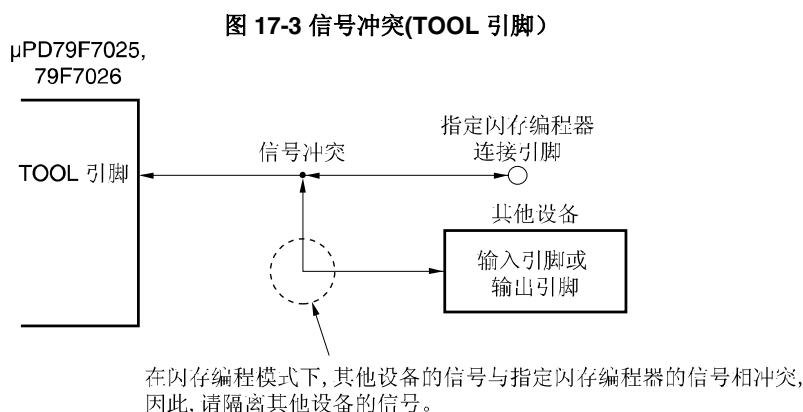
表 17-3 闪存编程模式中使用的通信引脚

引脚名称	引脚连接
TOOLC0	直接连接专用闪存编程器，或者通过阻抗(10 kΩ)连接 Vss。
TOOLD0	直接连接专用闪存编程器，或者通过阻抗 (3 kΩ 至 10 kΩ)连接 VDD。

在线上已连接另一个器件，并将连接专用闪存编程器时，应注意信号的冲突、另一个器件的误操作等。

#### (1) 信号冲突

若把已连接另一个器件的 TOOL 引脚再连接到专用闪存编程器时，会产生信号冲突。为了避免这种情况，应隔离另一个连接器件，或使另一个器件处于高阻抗状态。

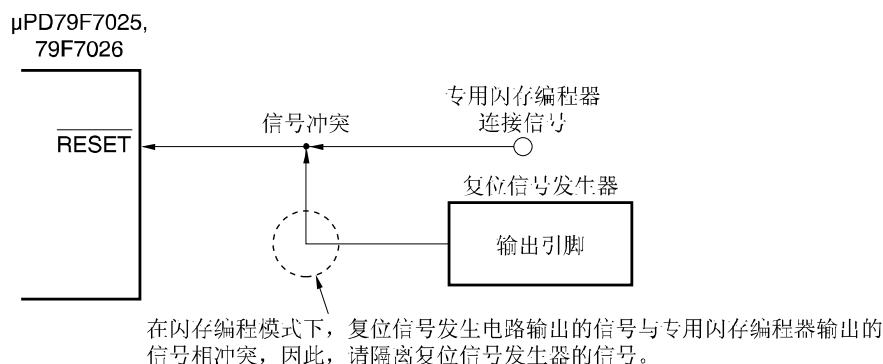


### 17.4.2 RESET 引脚

若将专用闪存编程器的复位信号接到 **RESET** 引脚（已连接到板上的复位信号发生器），则会发生信号冲突。为了避免这种情况，应隔离与复位信号发生器的连接。

闪存编程模式下，若从用户系统输入复位信号，则不能对闪存进行正确编程。因此，除了专用闪存编程器复位信号之外，禁止输入其他信号。

图 17-4 信号冲突(RESET 引脚)



### 17.4.3 端口引脚

闪存编程模式下，不用于闪存编程的引脚状态与复位后的瞬时状态相同。若连接端口的的外部器件不能立即识别复位后的状态，则必须通过阻抗将端口引脚连接到  $V_{DD}$  或  $V_{SS}$ 。

### 17.4.4 REGC 引脚

以正常操作相同的方式通过电容(0.47 至 1  $\mu F$ )将 **REGC** 引脚连接到 **GND**。但是，内部高速谐振时钟、外部主系统时钟运行中使用 **STOP** 模式时，推荐使用 0.47  $\mu F$ 。另外，为了使用稳定的内部电压，请使用性能良好的电容器。

### 17.4.5 其他信号引脚

以正常操作模式下相同的状态连接 **X1**、**X2**。

**备注** 闪存编程模式下，使用内部高速振荡时钟( $f_{IH}$ )。

### 17.4.6 电源

若使用闪存编程器的电源输出，则将 **VDD** 引脚连接到闪存编程器的 **VDD**，**VSS** 引脚连接到闪存编程器的 **GND**。

若使用板上电源，则连接必须符合正常操作模式。

但即使使用板上电源，由于使用闪存编程器的电源监视器功能，必须将 **VDD** 和 **VSS** 连接闪存编程器的 **VDD** 和 **GND**。

其他电源(**Vss**)必须与正常操作模式的电源相同。

17.4.7 连接晶体/陶瓷谐振器时的板上写入

目标系统必须安装连接专用闪存编程器的连接器。电路板上必须提供从正常操作模式切换到闪存编程模式的选择功能。

设置闪存编程模式时，不用于闪存编程的引脚状态与复位后的瞬时状态相同。因此，若外部器件不能立即识别复位后的状态，则必须采用以下方式处理引脚。

X1(TOOLC0)和 X2(TOOLD0)引脚分别用作闪存编程时，若连接外部器件，则产生信号冲突。为防止信号间的冲突，隔离外部器件的连接。

同样，将 X1、X2 连接电容器时，由于通信中波形被改变，根据电容器容量出现不能通信的可能性。flash 编程期间，隔离与电容器的连接。

若系统时钟选择晶体/陶瓷谐振，则很难隔离电容器，在装有谐振器状态的板上执行写入时，必须确定装有谐振器状态下的写入后，进行以下处理。

- 器件和谐振器之间尽量安装小型测试焊盘，通过测试焊盘连接编程器。布线尽量要短（请参阅图 17-5 和表 17-4）。

图 17-5 安装测试焊盘示例

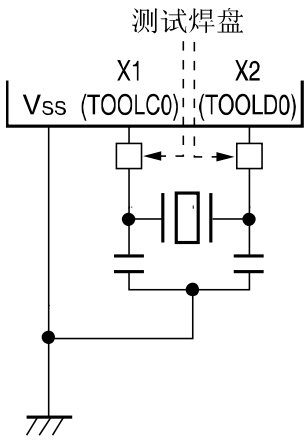


表 17-4 使用时钟和安装焊盘测试

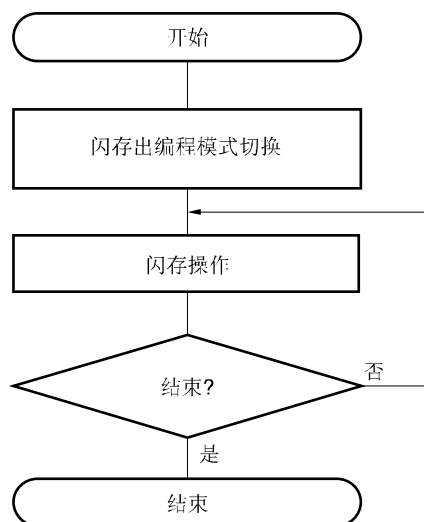
使用时钟		安装焊盘测试
高速内部振荡时钟		不需要
外部时钟		
晶体/陶瓷振荡时钟	安装谐振器之前	
	安装谐振器之后	需要

## 17.5 编程方法

### 17.5.1 闪存控制

下图为闪存操作步骤。

图 17-6 闪存操作步骤



### 17.5.2 闪存编程模式

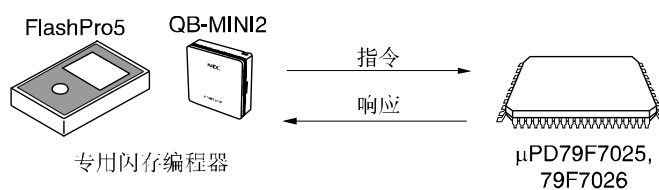
若通过专用闪存编程器重写闪存的内容，则必须将 μPD79F7025, 79F7026 设置为闪存编程模式。连接专用闪存编程器，开始通信时，系统切换到闪存编程模式。

执行线上写入时，使用跳线改变模式。

### 17.5.3 通信命令

μPD79F7025, 79F7026 使用命令与专用闪存编程器进行通信。从闪存编程器发往 μPD79F7025, 79F7026 的信号成为命令，从 μPD79F7025, 79F7026 发往专用闪存编程器的信号成为响应命令。

图 17-7 通信命令



μPD79F7025, 79F7026 闪存控制命令如下表所示。所有这些命令都从编程器发出，μPD79F7025, 79F7026 根据相应的命令进行处理。

表 17-5 闪存控制命令

类别	命令名称	功能
验证	Verify	对闪存指定区域内容与从编程器发送的数据进行比较。
擦除	Chip Erase	擦除整个闪存。
	Block Erase	擦除闪存指定区域。
空白检查	Block Blank Check	验证闪存指定块是否正确擦除。
写入	Programming	将数据写入闪存指定区域。
获取信息	Silicon Signature	获取 μPD79F7025,79F7026 信息(例如部品名称和闪存配置)。
	Version Get	获取 μPD79F7025,79F7026 版本和固件版本。
	Checksum	获取指定区域的校验和数据。
安全	Security Set	设置安全信息。
其他	Reset	用于检测通讯同步状态。
	Baud Rate Set	设置 UART 时的波特率。

μPD79F7025,79F7026 对专用闪存编程器发出的命令进行应答。μPD79F7025,79F7026 发出的应答名称如下所示。

表 17-6 对应名称

对应名称	功能
ACK	应答命令/数据
NAK	非法应答命令/数据



## 第十八章 On-chip 调试功能

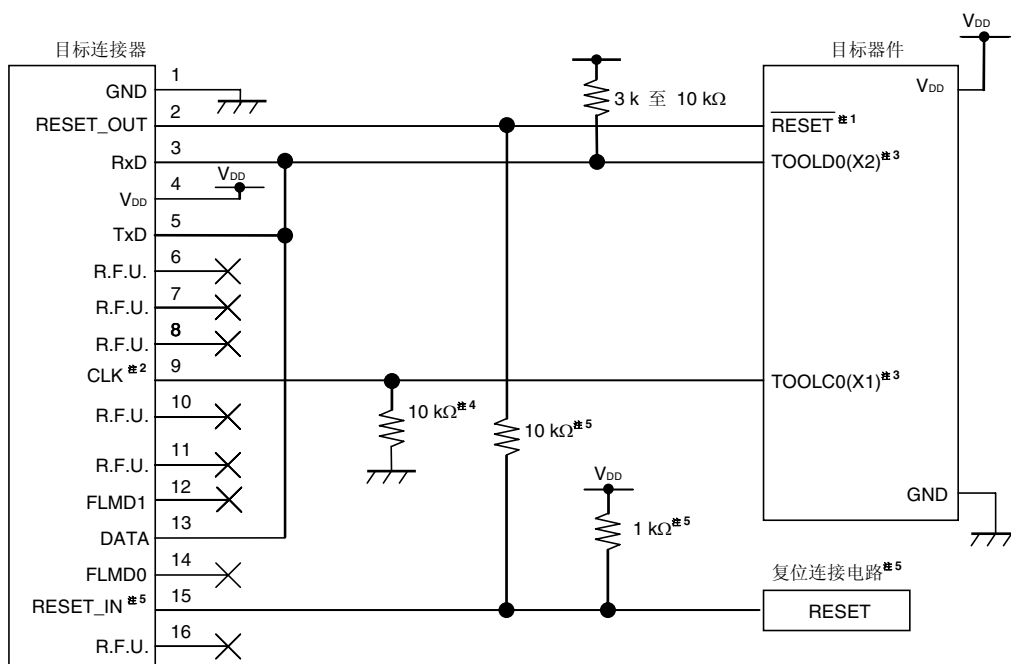
### 18.1 QB-MINI2 与 μPD79F7025, 79F7026 的连接

μPD79F7025, 79F7026 使用  $V_{DD}$ ,  $\overline{RESET}$ , TOOLC0/X1, TOOLD0/X2 和  $V_{SS}$  引脚, 通过 On-chip 调试仿真器(QB-MINI2)与主机通信, 进行 On-chip 调试。

- 注意事项 1. μPD79F7025, 79F7026 具有开发/评估选择的 On-chip 调试功能。使用 On-chip 调试功能时, 有可能超出闪存所定的重写次数, 从而降低产品可靠性, 因此, 不要将本功能用于量产的产品。Renesas Electronics 不接受使用 On-chip 调试功能相关产品的投诉。
2. 在 On-chip 调试中转换到 STOP 模式时, 虽然内部高速振荡电路继续振荡, 但不影响 On-chip 调试操作。

图 18-1 QB-MINI2 和 μPD79F7025,79F7026 连接实例(1/2)

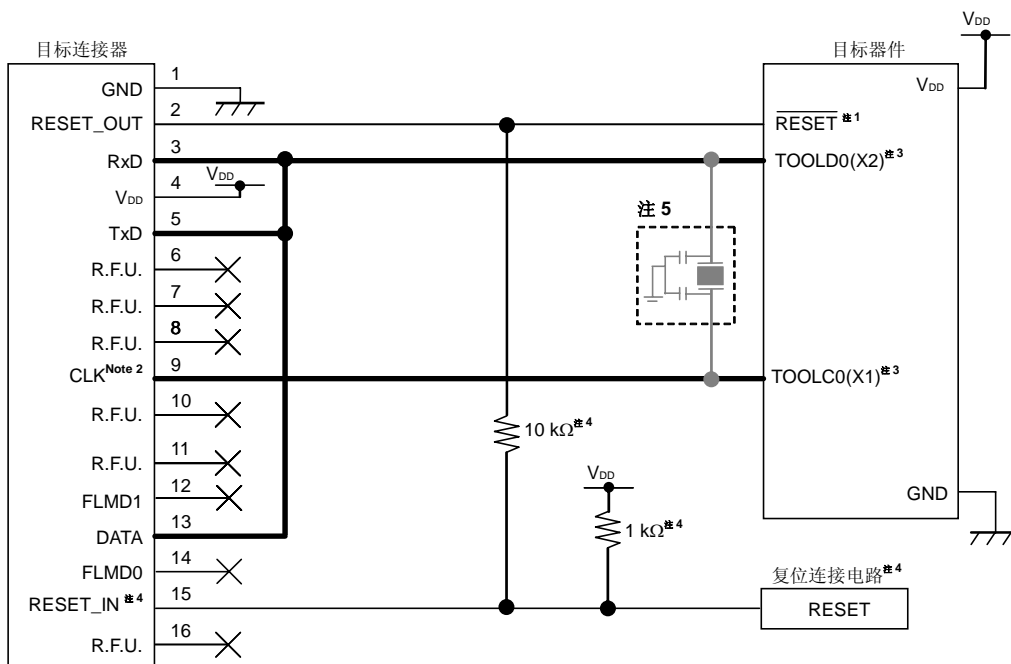
(1) 使用 TOOLC0 和 TOOLD0 引脚（不使用 X1 振荡电路或 EXCLK 输入时钟，均执行调试和编程）



- 注 1. 若含有电容器等电容元件，则 On-chip 调试功能可能出现操作异常。
2. On-chip 调试期间，把器件的内部高速振荡电路用作目标器件的操作时钟，在 78K0-OCD 板上提供时钟信号，在 QB-MINI2 内产生 4/8MHz 时钟。  
flash 编程期间，只能使用器件的内部高速振荡电路。
3. On-chip 调试期间，由于这些引脚用作 On-chip 调试的专用引脚，忽略用户程序设置。但若这些引脚设置为输入引脚，则必须进行引脚处理（因未连接 QB-MINI2 时，这些引脚处于开启状态）。
4. 操作目标器件（没有连接 QB-MINI2）时，未使用引脚（输入开启状态）的处理（使用振荡电路时，不需要）。
5. 该复位电路的输出假设为 N 沟开漏缓冲器（输出电阻：100 字节以下）的电路连接。

图 18-1 QB-MINI2 和 μPD79F7025,79F7026 连接实例(2/2)

(2) 使用 TOOLC0 和 TOOLD0 引脚(使用 X1/X2 振荡电路, 均执行调试和编程)



注 1. 若含有电容器等电容元件, 则 On-chip 调试功能可能出现操作异常。

2. On-chip 调试期间, 把器件的内部高速振荡电路用作目标器件的操作时钟, 在 78K0-OCD 板上提供时钟信号, 在 QB-MINI2 内产生 4/8MHz 时钟。

flash 编程期间, 只能使用器件的内部高速振荡电路。

3. On-chip 调试期间, 由于这些引脚用作 On-chip 调试的专用引脚, 忽略用户程序设置。但若这些引脚设置为输入引脚, 则必须进行引脚处理 (因没有连接 QB-MINI2 时, 这些引脚处于开启状态)。

4. 该复位电路的输出假设为 N 沟开漏缓冲器 (输出电阻: 100 Ω 以下) 的电路连接。请详阅 QB-MINI2 附带编程功能的 On-chip 调试仿真器(18371E)的 4.1.3 复位引脚的连接。

5. On-chip 调试和 flash 编程期间, 严禁连接振荡电路到 78K0-OCD 上。

目标器件操作(没有连接 QB-MINI2 时)时, 为了防止振荡电路因布线容量不能振动, 应采取设置跨接等隔离目标连接器和振荡电路的措施。

在未连接 QB-MINI2 时, 禁止使用调试的下载程序。

**注意事项** 图中用粗线标出的线路(TOOLD0 和 TOOLC0), 从器件引脚连接到 QB-MINI2 连接器的长度不得超过 30mm 以上, 或者进行 GND 屏蔽。

## 18.2 On-chip 调试安全 ID

在 μPD79F7025, 79F7026 中, 为了防止第三方读取存储器的内容, 在闪存的 0084H 留有 On-chip 调试操作控制位(请参阅第十六章 选项字节)、0085H 至 008EH 之间留有 On-chip 调试安全 ID 的设置区域。

有关详细的 On-chip 调试安全 ID, 请参阅附带编程功能的 **QB-MINI2On-chip 调试仿真器用户手册(U18371E)**。

表 18-1 On-chip 调试安全 ID

地址	On-chip 调试安全 ID
0085H 至 008EH	10 位任意 ID 码
1085H 至 108EH	

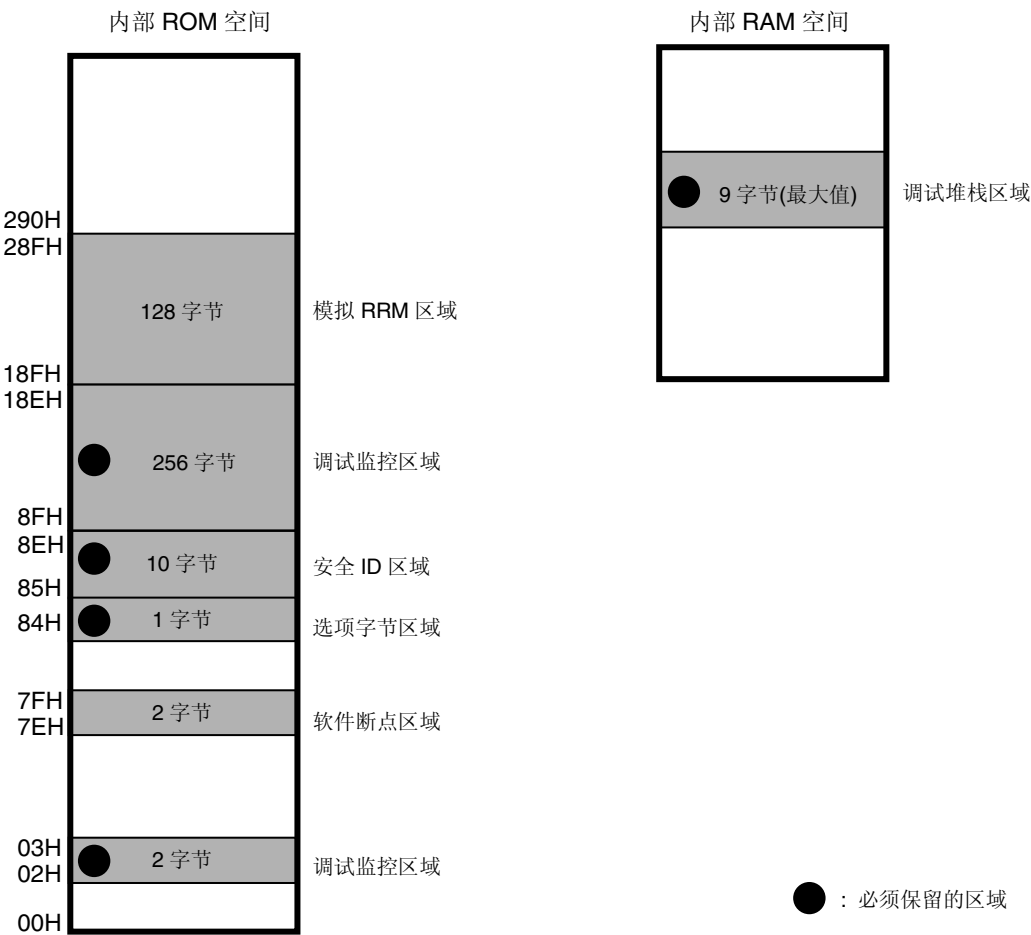
18.3 用户资源保留

为了实现与目标器件的通信或各器件功能，QB-MINI2 使用图 18-2 中表示的灰色部分的用户存储区域。图中(●) 的表示区域在调试时必须使用，其他区域根据调试功能进行使用。

通过用户程序或连接程序选择保留这些区域。

有关详细的保留区域，请参阅附带编程功能的 QB-MINI2 On-chip 调试仿真器用户手册(U18371E)。

图 18-2 QB-MINI2 使用的预置区域



第十九章 指令集

本章以表格形式列出 μPD79F7025, 79F7026 的指令集。有关详细的各操作和操作码，请参阅附件 **78K/0 系列指令用户手册 (U11926E)**。

19.1 应用操作表

19.1.1 操作标识符和指定方法

根据指令操作数的标识方法（请详阅汇编程序编程规范），在各指令的“操作数”栏列出操作数。若有两种或两种以上的描述方法，则可选其中之一。大写字母和符号 #、!、\$、[] 为关键字，必须按其原文写入。各种符号含义如下：

- #: 指定立即数
- !: 指定绝对地址
- \$: 指定相对地址
- []: 指定间接地址

立即数用来描述一个数值型数据或标号。使用标号时，必须写入符号 #、!、\$ 和 []。

操作数寄存器标识符 **r** 和 **rp**，功能名称(**X, A, C**,等)或绝对名称 (下括号内的名称，**R0, R1, R2**, 等)可以用于标识。

表 19-1 操作标识符和指定方法

标识符	指定方法
r	X (R0), A (R1), C (R2), B (R3), E (R4), D (R5), L (R6), H (R7)
rp	AX (RP0), BC (RP1), DE (RP2), HL (RP3)
sfr	特殊功能寄存器符号 <sup>注</sup>
sfrp	特殊功能寄存器符号(仅限 16 位可操作寄存器偶地址) <sup>注</sup>
saddr	FE20H 至 FF1FH 立即数或标号
saddrp	FE20H 至 FF1FH 立即数或标号(仅限地址)
addr16	0000H 至 FFFFH 立即数或标号 (仅限 16 位数据传送指令地址)
addr11	0800H 至 0FFFH 立即数或标号
addr5	0040H 至 007FH 立即数或标号(仅限地址)
word	16 位立即数或标号
byte	8 位立即数或标号
位	3 位立即数或标号
RBn	RB0 至 RB3

注 禁止使用这些操作数访问地址 FFD0H 至 FFDFH。

备注 有关特殊功能寄存器符号，请参阅表 3-6 特殊功能寄存器。

## 19.1.2 操作栏描述

A: A 寄存器; 8 位累加器  
 X: X 寄存器  
 B: B 寄存器  
 C: C 寄存器  
 D: D 寄存器  
 E: E 寄存器  
 H: H 寄存器  
 L: L 寄存器  
 AX: AX 寄存器对; 16 位累加器  
 BC: BC 寄存器对  
 DE: DE 寄存器对  
 HL: HL 寄存器对  
 PC: 程序计数器  
 SP: 堆栈指针  
 PSW: 程序状态字  
 CY: 载波标志  
 AC: 辅助载波标志  
 Z: 零标志  
 RBS: 寄存器储存体选择标志  
 IE: 中断请求允许标志  
 ( ): 括号中的地址或寄存器的内容所指的存储内容  
 X<sub>H</sub>, X<sub>L</sub>: 16 位寄存器的高 8 位和低 8 位  
 ^: 逻辑积 (和)  
 v: 逻辑和 (或)  
 ∨: 排他逻辑和 (异或)  
 —: 取反数据  
 addr16: 16 位立即数或标号  
 jdisp8: 带 8 位数据 (位移值)

## 19.1.3 标志操作栏描述

(Blank): 无影响  
 0: 清零  
 1: 置“1”  
 ×: 根据结果, 设置/清除  
 R: 恢复先前保存的值

## 19.2 操作表

指令组	助记符	操作数	字节	时钟		操作	标志
				注 1	注 2		Z AC CY
8 位数据传送	MOV	r, #字节	2	4	—	$r \leftarrow \text{字节}$	
		saddr, #字节	3	6	7	$(\text{saddr}) \leftarrow \text{字节}$	
		sfr, #字节	3	—	7	$\text{sfr} \leftarrow \text{字节}$	
		A, r <sup>注 3</sup>	1	2	—	$A \leftarrow r$	
		r, A <sup>注 3</sup>	1	2	—	$r \leftarrow A$	
		A, saddr	2	4	5	$A \leftarrow (\text{saddr})$	
		saddr, A	2	4	5	$(\text{saddr}) \leftarrow A$	
		A, sfr	2	—	5	$A \leftarrow \text{sfr}$	
		sfr, A	2	—	5	$\text{sfr} \leftarrow A$	
		A, !addr16	3	8	9	$A \leftarrow (\text{addr16})$	
		!addr16, A	3	8	9	$(\text{addr16}) \leftarrow A$	
		PSW, #字节	3	—	7	$\text{PSW} \leftarrow \text{字节}$	x x x
		A, PSW	2	—	5	$A \leftarrow \text{PSW}$	
		PSW, A	2	—	5	$\text{PSW} \leftarrow A$	x x x
		A, [DE]	1	4	5	$A \leftarrow (\text{DE})$	
		[DE], A	1	4	5	$(\text{DE}) \leftarrow A$	
		A, [HL]	1	4	5	$A \leftarrow (\text{HL})$	
		[HL], A	1	4	5	$(\text{HL}) \leftarrow A$	
		A, [HL + 字节]	2	8	9	$A \leftarrow (\text{HL} + \text{字节})$	
		[HL + 字节], A	2	8	9	$(\text{HL} + \text{字节}) \leftarrow A$	
		A, [HL + B]	1	6	7	$A \leftarrow (\text{HL} + \text{B})$	
		[HL + B], A	1	6	7	$(\text{HL} + \text{B}) \leftarrow A$	
		A, [HL + C]	1	6	7	$A \leftarrow (\text{HL} + \text{C})$	
		[HL + C], A	1	6	7	$(\text{HL} + \text{C}) \leftarrow A$	
	XCH	A, r <sup>注 3</sup>	1	2	—	$A \leftrightarrow r$	
		A, saddr	2	4	6	$A \leftrightarrow (\text{saddr})$	
		A, sfr	2	—	6	$A \leftrightarrow (\text{sfr})$	
		A, !addr16	3	8	10	$A \leftrightarrow (\text{addr16})$	
		A, [DE]	1	4	6	$A \leftrightarrow (\text{DE})$	
		A, [HL]	1	4	6	$A \leftrightarrow (\text{HL})$	
		A, [HL + 字节]	2	8	10	$A \leftrightarrow (\text{HL} + \text{字节})$	
		A, [HL + B]	2	8	10	$A \leftrightarrow (\text{HL} + \text{B})$	
		A, [HL + C]	2	8	10	$A \leftrightarrow (\text{HL} + \text{C})$	

注 1. 访问内部高速 RAM 时或没有无数据访问的指令

2. 访问内部高速 RAM 以外的区域时

3. “r = A”除外

备注 1. 一个指令时钟周期是指由处理器时钟控制寄存器(PCC)选择的 CPU 时钟(f CPU)的一个周期。

2. 该时钟周期用于内部 ROM 程序。



指令组	助记符	操作数	字节	时钟		操作	标志
				注 1	注 2		Z AC CY
16 位数据 传送	MOVW	rp, #字	3	6	—	rp ← 字	
		saddrp, #字	4	8	10	(saddrp) ← 字	
		sfrp, #字	4	—	10	sfrp ← 字	
		AX, saddrp	2	6	8	AX ← (saddrp)	
		saddrp, AX	2	6	8	(saddrp) ← AX	
		AX, sfrp	2	—	8	AX ← sfrp	
		sfrp, AX	2	—	8	sfrp ← AX	
		AX, rp 注 3	1	4	—	AX ← rp	
		rp, AX 注 3	1	4	—	rp ← AX	
		AX, !addr16	3	10	12	AX ← (addr16)	
		!addr16, AX	3	10	12	(addr16) ← AX	
	XCHW	AX, rp 注 3	1	4	—	AX ↔ rp	
8 位操作	ADD	A, #字节	2	4	—	A, CY ← A + 字节	× × ×
		saddr, #字节	3	6	8	(saddr), CY ← (saddr) + 字节	× × ×
		A, r 注 4	2	4	—	A, CY ← A + r	× × ×
		r, A	2	4	—	r, CY ← r + A	× × ×
		A, saddr	2	4	5	A, CY ← A + (saddr)	× × ×
		A, !addr16	3	8	9	A, CY ← A + (addr16)	× × ×
		A, [HL]	1	4	5	A, CY ← A + (HL)	× × ×
		A, [HL + 字节]	2	8	9	A, CY ← A + (HL + 字节)	× × ×
		A, [HL + B]	2	8	9	A, CY ← A + (HL + B)	× × ×
		A, [HL + C]	2	8	9	A, CY ← A + (HL + C)	× × ×
	ADDC	A, #字节	2	4	—	A, CY ← A + 字节 + CY	× × ×
		saddr, #字节	3	6	8	(saddr), CY ← (saddr) + 字节 + CY	× × ×
		A, r 注 4	2	4	—	A, CY ← A + r + CY	× × ×
		r, A	2	4	—	r, CY ← r + A + CY	× × ×
		A, saddr	2	4	5	A, CY ← A + (saddr) + CY	× × ×
		A, !addr16	3	8	9	A, CY ← A + (addr16) + C	× × ×
		A, [HL]	1	4	5	A, CY ← A + (HL) + CY	× × ×
		A, [HL + 字节]	2	8	9	A, CY ← A + (HL + 字节) + CY	× × ×
		A, [HL + B]	2	8	9	A, CY ← A + (HL + B) + CY	× × ×
		A, [HL + C]	2	8	9	A, CY ← A + (HL + C) + CY	× × ×

注 1. 访问内部高速 RAM 时或没有无数据访问的指令

2. 访问内部高速 RAM 以外的区域时

3. 仅在 rp = BC, DE 或 HL 时

4. “r = A”除外

备注 1. 一个指令时钟周期是指由处理器时钟控制寄存器(PCC)选择的 CPU 时钟(f CPU)的一个周期。

2. 该时钟周期用于内部 ROM 程序。

指令组	助记符	操作数	字节	时钟		操作	标志
				注 1	注 2		Z AC CY
8 位操作	SUB	A, #字节	2	4	—	$A, CY \leftarrow A - \text{字节}$	× × ×
		saddr, #字节	3	6	8	$(saddr), CY \leftarrow (saddr) - \text{字节}$	× × ×
		A, r <sup>注3</sup>	2	4	—	$A, CY \leftarrow A - r$	× × ×
		r, A	2	4	—	$r, CY \leftarrow r - A$	× × ×
		A, saddr	2	4	5	$A, CY \leftarrow A - (saddr)$	× × ×
		A, laddr16	3	8	9	$A, CY \leftarrow A - (addr16)$	× × ×
		A, [HL]	1	4	5	$A, CY \leftarrow A - (HL)$	× × ×
		A, [HL + 字节]	2	8	9	$A, CY \leftarrow A - (HL + \text{字节})$	× × ×
		A, [HL + B]	2	8	9	$A, CY \leftarrow A - (HL + B)$	× × ×
		A, [HL + C]	2	8	9	$A, CY \leftarrow A - (HL + C)$	× × ×
	SUBC	A, #字节	2	4	—	$A, CY \leftarrow A - \text{字节} - CY$	× × ×
		saddr, #字节	3	6	8	$(saddr), CY \leftarrow (saddr) - \text{字节} - CY$	× × ×
		A, r <sup>注3</sup>	2	4	—	$A, CY \leftarrow A - r - CY$	× × ×
		r, A	2	4	—	$r, CY \leftarrow r - A - CY$	× × ×
		A, saddr	2	4	5	$A, CY \leftarrow A - (saddr) - CY$	× × ×
		A, laddr16	3	8	9	$A, CY \leftarrow A - (addr16) - CY$	× × ×
		A, [HL]	1	4	5	$A, CY \leftarrow A - (HL) - CY$	× × ×
		A, [HL + 字节]	2	8	9	$A, CY \leftarrow A - (HL + \text{字节}) - CY$	× × ×
		A, [HL + B]	2	8	9	$A, CY \leftarrow A - (HL + B) - CY$	× × ×
		A, [HL + C]	2	8	9	$A, CY \leftarrow A - (HL + C) - CY$	× × ×
	AND	A, #字节	2	4	—	$A \leftarrow A \wedge \text{字节}$	×
		saddr, #字节	3	6	8	$(saddr) \leftarrow (saddr) \wedge \text{字节}$	×
		A, r <sup>注3</sup>	2	4	—	$A \leftarrow A \wedge r$	×
		r, A	2	4	—	$r \leftarrow r \wedge A$	×
		A, saddr	2	4	5	$A \leftarrow A \wedge (saddr)$	×
		A, laddr16	3	8	9	$A \leftarrow A \wedge (addr16)$	×
		A, [HL]	1	4	5	$A \leftarrow A \wedge (HL)$	×
		A, [HL + 字节]	2	8	9	$A \leftarrow A \wedge (HL + \text{字节})$	×
		A, [HL + B]	2	8	9	$A \leftarrow A \wedge (HL + B)$	×
		A, [HL + C]	2	8	9	$A \leftarrow A \wedge (HL + C)$	×

注 1. 访问内部高速 RAM 时或没有无数据访问的指令

2. 访问内部高速 RAM 以外的区域时

3. “r = A”除外

备注 1. 一个指令时钟周期是指由处理器时钟控制寄存器(PCC)选择的 CPU 时钟(f CPU)的一个周期。

2. 该时钟周期用于内部 ROM 程序。

指令组	助记符	操作数	字节	时钟		操作	标志
				注 1	注 2		Z AC CY
8 位操作	OR	A, #字节	2	4	—	$A \leftarrow A \vee \text{字节}$	×
		saddr, #字节	3	6	8	$(saddr) \leftarrow (saddr) \vee \text{字节}$	×
		A, r <sup>注 3</sup>	2	4	—	$A \leftarrow A \vee r$	×
		r, A	2	4	—	$r \leftarrow r \vee A$	×
		A, saddr	2	4	5	$A \leftarrow A \vee (saddr)$	×
		A, laddr16	3	8	9	$A \leftarrow A \vee (addr16)$	×
		A, [HL]	1	4	5	$A \leftarrow A \vee (HL)$	×
		A, [HL + 字节]	2	8	9	$A \leftarrow A \vee (HL + \text{字节})$	×
		A, [HL + B]	2	8	9	$A \leftarrow A \vee (HL + B)$	×
		A, [HL + C]	2	8	9	$A \leftarrow A \vee (HL + C)$	×
	XOR	A, #字节	2	4	—	$A \leftarrow A \oplus \text{字节}$	×
		saddr, #字节	3	6	8	$(saddr) \leftarrow (saddr) \oplus \text{字节}$	×
		A, r <sup>注 3</sup>	2	4	—	$A \leftarrow A \oplus r$	×
		r, A	2	4	—	$r \leftarrow r \oplus A$	×
		A, saddr	2	4	5	$A \leftarrow A \oplus (saddr)$	×
		A, laddr16	3	8	9	$A \leftarrow A \oplus (addr16)$	×
		A, [HL]	1	4	5	$A \leftarrow A \oplus (HL)$	×
		A, [HL + 字节]	2	8	9	$A \leftarrow A \oplus (HL + \text{字节})$	×
		A, [HL + B]	2	8	9	$A \leftarrow A \oplus (HL + B)$	×
		A, [HL + C]	2	8	9	$A \leftarrow A \oplus (HL + C)$	×
	CMP	A, #字节	2	4	—	$A - \text{字节}$	× × ×
		saddr, #字节	3	6	8	$(saddr) - \text{字节}$	× × ×
		A, r <sup>注 3</sup>	2	4	—	$A - r$	× × ×
		r, A	2	4	—	$r - A$	× × ×
		A, saddr	2	4	5	$A - (saddr)$	× × ×
		A, laddr16	3	8	9	$A - (addr16)$	× × ×
		A, [HL]	1	4	5	$A - (HL)$	× × ×
		A, [HL + 字节]	2	8	9	$A - (HL + \text{字节})$	× × ×
		A, [HL + B]	2	8	9	$A - (HL + B)$	× × ×
		A, [HL + C]	2	8	9	$A - (HL + C)$	× × ×

注 1. 访问内部高速 RAM 时或没有无数据访问的指令

2. 访问内部高速 RAM 以外的区域时

3. “r = A”除外

备注 1. 一个指令时钟周期是指由处理器时钟控制寄存器(PCC)选择的 CPU 时钟(f CPU)的一个周期。

2. 该时钟周期用于内部 ROM 程序。

指令组	助记符	操作数	字节	时钟		操作	标志
				注 1	注 2		Z AC CY
16 位操作	<b>ADDW</b>	AX, #字	3	6	—	$AX, CY \leftarrow AX + \text{字}$	× × ×
	<b>SUBW</b>	AX, #字	3	6	—	$AX, CY \leftarrow AX - \text{字}$	× × ×
	<b>CMPW</b>	AX, #字	3	6	—	$AX - \text{字}$	× × ×
乘/除	<b>MULU</b>	X	2	16	—	$AX \leftarrow A \times X$	
	<b>DIVUW</b>	C	2	25	—	$AX \text{ (商)}, C \text{ (余数)} \leftarrow AX \div C$	
递增/递减	<b>INC</b>	r	1	2	—	$r \leftarrow r + 1$	× ×
		saddr	2	4	6	$(saddr) \leftarrow (saddr) + 1$	× ×
	<b>DEC</b>	r	1	2	—	$r \leftarrow r - 1$	× ×
		saddr	2	4	6	$(saddr) \leftarrow (saddr) - 1$	× ×
	<b>INCW</b>	rp	1	4	—	$rp \leftarrow rp + 1$	
	<b>DECW</b>	rp	1	4	—	$rp \leftarrow rp - 1$	
循环	<b>ROR</b>	A, 1	1	2	—	$(CY, A_7 \leftarrow A_0, A_{m-1} \leftarrow A_m) \times 1 \text{ 次}$	×
	<b>ROL</b>	A, 1	1	2	—	$(CY, A_0 \leftarrow A_7, A_{m+1} \leftarrow A_m) \times 1 \text{ 次}$	×
	<b>RORC</b>	A, 1	1	2	—	$(CY \leftarrow A_0, A_7 \leftarrow CY, A_{m-1} \leftarrow A_m) \times 1 \text{ 次}$	×
	<b>ROLC</b>	A, 1	1	2	—	$(CY \leftarrow A_7, A_0 \leftarrow CY, A_{m+1} \leftarrow A_m) \times 1 \text{ 次}$	×
	<b>ROR4</b>	[HL]	2	10	12	$A_3 - 0 \leftarrow (HL)_{3-0}, (HL)_{7-4} \leftarrow A_3 - 0,$ $(HL)_{3-0} \leftarrow (HL)_{7-4}$	
	<b>ROL4</b>	[HL]	2	10	12	$A_3 - 0 \leftarrow (HL)_{7-4}, (HL)_{3-0} \leftarrow A_3 - 0,$ $(HL)_{7-4} \leftarrow (HL)_{3-0}$	
BCD 调整	<b>ADJBA</b>		2	4	—	加法后的十进制调整	× × ×
	<b>ADJBS</b>		2	4	—	减法后的十进制调整	× × ×
位操作	<b>MOV1</b>	CY, saddr.位	3	6	7	$CY \leftarrow (saddr.\text{位})$	×
		CY, sfr.位	3	—	7	$CY \leftarrow \text{sfr.位}$	×
		CY, A.位	2	4	—	$CY \leftarrow A.\text{位}$	×
		CY, PSW.位	3	—	7	$CY \leftarrow \text{PSW.位}$	×
		CY, [HL].位	2	6	7	$CY \leftarrow (HL).\text{位}$	×
		saddr.位, CY	3	6	8	$(saddr.\text{位}) \leftarrow CY$	
		sfr.位, CY	3	—	8	$\text{sfr.位} \leftarrow CY$	
		A.位, CY	2	4	—	$A.\text{位} \leftarrow CY$	
		PSW.位, CY	3	—	8	$\text{PSW.位} \leftarrow CY$	× ×
		[HL].位, CY	2	6	8	$(HL).\text{位} \leftarrow CY$	

注 1. 访问内部高速 RAM 时或没有无数据访问的指令

2. 访问内部高速 RAM 以外的区域时

备注 1. 一个指令时钟周期是指由处理器时钟控制寄存器(PCC)选择的 CPU 时钟(f CPU)的一个周期。

2. 该时钟周期用于内部 ROM 程序。

指令组	助记符	操作数	字节	时钟		操作	标志
				注 1	注 2		Z AC CY
位操作	<b>AND1</b>	CY, saddr.位	3	6	7	$CY \leftarrow CY \wedge (saddr.位)$	×
		CY, sfr.位	3	—	7	$CY \leftarrow CY \wedge sfr.位$	×
		CY, A.位	2	4	—	$CY \leftarrow CY \wedge A.位$	×
		CY, PSW.位	3	—	7	$CY \leftarrow CY \wedge PSW.位$	×
		CY, [HL].位	2	6	7	$CY \leftarrow CY \wedge (HL).位$	×
	<b>OR1</b>	CY, saddr.位	3	6	7	$CY \leftarrow CY \vee (saddr.位)$	×
		CY, sfr.位	3	—	7	$CY \leftarrow CY \vee sfr.位$	×
		CY, A.位	2	4	—	$CY \leftarrow CY \vee A.位$	×
		CY, PSW.位	3	—	7	$CY \leftarrow CY \vee PSW.位$	×
		CY, [HL].位	2	6	7	$CY \leftarrow CY \vee (HL).位$	×
	<b>XOR1</b>	CY, saddr.位	3	6	7	$CY \leftarrow CY \oplus (saddr.位)$	×
		CY, sfr.位	3	—	7	$CY \leftarrow CY \oplus sfr.位$	×
		CY, A.位	2	4	—	$CY \leftarrow CY \oplus A.位$	×
		CY, PSW.位	3	—	7	$CY \leftarrow CY \oplus PSW.位$	×
		CY, [HL].位	2	6	7	$CY \leftarrow CY \oplus (HL).位$	×
	<b>SET1</b>	saddr.位	2	4	6	$(saddr.位) \leftarrow 1$	
		sfr.位	3	—	8	$sfr.位 \leftarrow 1$	
		A.位	2	4	—	$A.位 \leftarrow 1$	
		PSW.位	2	—	6	$PSW.位 \leftarrow 1$	× × ×
		[HL].位	2	6	8	$(HL).位 \leftarrow 1$	
	<b>CLR1</b>	saddr.位	2	4	6	$(saddr.位) \leftarrow 0$	
		sfr.位	3	—	8	$sfr.位 \leftarrow 0$	
		A.位	2	4	—	$A.位 \leftarrow 0$	
		PSW.位	2	—	6	$PSW.位 \leftarrow 0$	× × ×
		[HL].位	2	6	8	$(HL).位 \leftarrow 0$	
	<b>SET1</b>	CY	1	2	—	$CY \leftarrow 1$	1
	<b>CLR1</b>	CY	1	2	—	$CY \leftarrow 0$	0
	<b>NOT1</b>	CY	1	2	—	$CY \leftarrow \overline{CY}$	×

- 注 1. 访问内部高速 RAM 时或没有无数据访问的指令  
 2. 访问内部高速 RAM 以外的区域时

- 备注 1. 一个指令时钟周期是指由处理器时钟控制寄存器(PCC)选择的 CPU 时钟(f CPU)的一个周期。  
 2. 该时钟周期用于内部 ROM 程序。

指令组	助记符	操作数	字节	时钟		操作	标志 Z AC CY
				注 1	注 2		
调用/返回	<b>CALL</b>	!addr16	3	7	—	$(SP - 1) \leftarrow (PC + 3)_H, (SP - 2) \leftarrow (PC + 3)_L,$ $PC \leftarrow \text{addr16}, SP \leftarrow SP - 2$	
	<b>CALLF</b>	!addr11	2	5	—	$(SP - 1) \leftarrow (PC + 2)_H, (SP - 2) \leftarrow (PC + 2)_L,$ $PC_{15-11} \leftarrow 00001, PC_{10-0} \leftarrow \text{addr11},$ $SP \leftarrow SP - 2$	
	<b>CALLT</b>	[addr5]	1	6	—	$(SP - 1) \leftarrow (PC + 1)_H, (SP - 2) \leftarrow (PC + 1)_L,$ $PC_H \leftarrow (\text{addr5} + 1), PC_L \leftarrow (\text{addr5}),$ $SP \leftarrow SP - 2$	
	<b>BRK</b>		1	6	—	$(SP - 1) \leftarrow PSW, (SP - 2) \leftarrow (PC + 1)_H,$ $(SP - 3) \leftarrow (PC + 1)_L, PC_H \leftarrow (003FH),$ $PC_L \leftarrow (003EH), SP \leftarrow SP - 3, IE \leftarrow 0$	
	<b>RET</b>		1	6	—	$PC_H \leftarrow (SP + 1), PC_L \leftarrow (SP),$ $SP \leftarrow SP + 2$	
	<b>RETI</b>		1	6	—	$PC_H \leftarrow (SP + 1), PC_L \leftarrow (SP),$ $PSW \leftarrow (SP + 2), SP \leftarrow SP + 3$	R R R
	<b>RETB</b>		1	6	—	$PC_H \leftarrow (SP + 1), PC_L \leftarrow (SP),$ $PSW \leftarrow (SP + 2), SP \leftarrow SP + 3$	R R R
堆栈操作	<b>PUSH</b>	PSW	1	2	—	$(SP - 1) \leftarrow PSW, SP \leftarrow SP - 1$	
		rp	1	4	—	$(SP - 1) \leftarrow rp_H, (SP - 2) \leftarrow rp_L,$ $SP \leftarrow SP - 2$	
	<b>POP</b>	PSW	1	2	—	$PSW \leftarrow (SP), SP \leftarrow SP + 1$	R R R
		rp	1	4	—	$rp_H \leftarrow (SP + 1), rp_L \leftarrow (SP),$ $SP \leftarrow SP + 2$	
	<b>MOVW</b>	SP, #字	4	—	10	$SP \leftarrow \text{字}$	
		SP, AX	2	—	8	$SP \leftarrow AX$	
		AX, SP	2	—	8	$AX \leftarrow SP$	
无条件转移	<b>BR</b>	!addr16	3	6	—	$PC \leftarrow \text{addr16}$	
		\$addr16	2	6	—	$PC \leftarrow PC + 2 + \text{jdisp8}$	
		AX	2	8	—	$PC_H \leftarrow A, PC_L \leftarrow X$	
条件转移	<b>BC</b>	\$addr16	2	6	—	若 $CY = 1$ , 则 $PC \leftarrow PC + 2 + \text{jdisp8}$ 。	
	<b>BNC</b>	\$addr16	2	6	—	若 $CY = 0$ , 则 $PC \leftarrow PC + 2 + \text{jdisp8}$ 。	
	<b>BZ</b>	\$addr16	2	6	—	若 $Z = 1$ , 则 $PC \leftarrow PC + 2 + \text{jdisp8}$ 。	
	<b>BNZ</b>	\$addr16	2	6	—	若 $Z = 0$ , 则 $PC \leftarrow PC + 2 + \text{jdisp8}$ 。	

注 1. 访问内部高速 RAM 时或没有无数据访问的指令

2. 访问内部高速 RAM 以外的区域时

备注 1. 一个指令时钟周期是指由处理器时钟控制寄存器(PCC)选择的 CPU 时钟(f CPU)的一个周期。

2. 该时钟周期用于内部 ROM 程序。

指令组	助记符	操作数	字节	时钟		操作	标志
				注 1	注 2		Z AC CY
条件转移	<b>BT</b>	saddr.位, \$addr16	3	8	9	若(saddr.位)= 1, 则 $PC \leftarrow PC + 3 + jdisp8$ 。	
		sfr.位, \$addr16	4	—	11	若 sfr.位 = 1, 则 $PC \leftarrow PC + 4 + jdisp8$ 。	
		A.位, \$addr16	3	8	—	若 A.位 = 1, 则 $PC \leftarrow PC + 3 + jdisp8$ 。	
		PSW.位, \$addr16	3	—	9	若 PSW.位 = 1, 则 $PC \leftarrow PC + 3 + jdisp8$ 。	
		[HL].位, \$addr16	3	10	11	若(HL).位 = 1, 则 $PC \leftarrow PC + 3 + jdisp8$ 。	
	<b>BF</b>	saddr.位, \$addr16	4	10	11	若(saddr.位) = 0, 则 $PC \leftarrow PC + 4 + jdisp8$ 。	
		sfr.位, \$addr16	4	—	11	若 sfr.位 = 0, 则 $PC \leftarrow PC + 4 + jdisp8$ 。	
		A.位, \$addr16	3	8	—	若 A.位 = 0, 则 $PC \leftarrow PC + 3 + jdisp8$ 。	
		PSW.位, \$addr16	4	—	11	若 PSW.位 = 0, 则 $PC \leftarrow PC + 4 + jdisp8$ 。	
		[HL].位, \$addr16	3	10	11	若(HL).位 = 0, 则 $PC \leftarrow PC + 3 + jdisp8$ 。	
	<b>BTCLR</b>	saddr.位, \$addr16	4	10	12	若(saddr.位) = 1, 则 $PC \leftarrow PC + 4 + jdisp8$ , 然后复位(saddr.位)。	
		sfr.位, \$addr16	4	—	12	若 sfr.位 = 1, 则 $PC \leftarrow PC + 4 + jdisp8$ , 然后复位 sfr.位。	
		A.位, \$addr16	3	8	—	若 A.位 = 1, 则 $PC \leftarrow PC + 3 + jdisp8$ , 然后复位 A.位。	
		PSW.位, \$addr16	4	—	12	若 PSW.位 = 1, 则 $PC \leftarrow PC + 4 + jdisp8$ , 然后复位 PSW.位。	× × ×
		[HL].位, \$addr16	3	10	12	若(HL).位 = 1, 则 $PC \leftarrow PC + 3 + jdisp8$ , 然后复位(HL).位。	
	<b>DBNZ</b>	B, \$addr16	2	6	—	$B \leftarrow B - 1$ , 而且若 $B \neq 0$ , 则 $PC \leftarrow PC + 2 + jdisp8$ 。	
		C, \$addr16	2	6	—	$C \leftarrow C - 1$ , 而且若 $C \neq 0$ , 则 $PC \leftarrow PC + 2 + jdisp8$ 。	
		saddr, \$addr16	3	8	10	$(saddr) \leftarrow (saddr) - 1$ , 而且若 $(saddr) \neq 0$ , 则 $PC \leftarrow PC + 3 + jdisp8$ 。	
CPU 控制	<b>SEL</b>	RBn	2	4	—	$RBS1, 0 \leftarrow n$	
	<b>NOP</b>		1	2	—	无操作	
	<b>EI</b>		2	—	6	$IE \leftarrow 1$ (允许中断)	
	<b>DI</b>		2	—	6	$IE \leftarrow 0$ (禁止中断)	
	<b>HALT</b>		2	6	—	设置 HALT 模式	
	<b>STOP</b>		2	6	—	设置 STOP 模式	

注 1. 访问内部高速 RAM 时或没有无数据访问的指令

2. 访问内部高速 RAM 以外的区域时

备注 1. 一个指令时钟周期是指由处理器时钟控制寄存器(PCC)选择的 CPU 时钟(f CPU)的一个周期。

2. 该时钟周期用于内部 ROM 程序。

### 19.3 按寻址分类指令

#### (1) 8 位指令

MOV, XCH, ADD, ADDC, SUB, SUBC, AND, OR, XOR, CMP, MULU, DIVUW, INC, DEC, ROR, ROL, RORC, ROLC, ROR4, ROL4, PUSH, POP, DBNZ

第二操作数 第一操作数	#字节	A	r*	sfr	saddr	!addr16	PSW	[DE]	[HL]	[HL + 字节] [HL + B] [HL + C]	\$addr16	1	无
A	ADD ADDC SUB SUBC AND OR XOR CMP		MOV XCH ADD ADDC SUB SUBC AND OR XOR CMP	MOV XCH	MOV XCH ADD ADDC SUB SUBC AND OR XOR CMP	MOV XCH ADD ADDC SUB SUBC AND OR XOR CMP	MOV	MOV XCH	MOV XCH ADD ADDC SUB SUBC AND OR XOR CMP	MOV XCH ADD ADDC SUB SUBC AND OR XOR CMP		ROR ROL RORC ROLC	
r	MOV	MOV ADD ADDC SUB SUBC AND OR XOR CMP											INC DEC
B, C											DBNZ		
sfr	MOV	MOV											
saddr	MOV ADD ADDC SUB SUBC AND OR XOR CMP	MOV									DBNZ		INC DEC
!addr16		MOV											
PSW	MOV	MOV											PUSH POP
[DE]		MOV											
[HL]		MOV											ROR4 ROL4
[HL + 字节] [HL + B] [HL + C]		MOV											
X													MULU
C													DIVUW

注 “r = A”除外



(2) 16 位指令

MOVW, XCHW, ADDW, SUBW, CMPW, PUSH, POP, INCW, DECW

第二操作数 第一操作数	#字	AX	Rp <sup>※</sup>	sfrp	saddrp	!addr16	SP	无
AX	ADDW SUBW CMPW		MOVW XCHW	MOVW	MOVW	MOVW	MOVW	
rp	MOVW	MOVW <sup>※</sup>						INCW DECW PUSH POP
sfrp	MOVW	MOVW						
saddrp	MOVW	MOVW						
!addr16		MOVW						
SP	MOVW	MOVW						

注 仅在 rp = BC, DE, HL 时

(3) 位操作指令

MOV1, AND1, OR1, XOR1, SET1, CLR1, NOT1, BT, BF, BTCLR

第二操作数 第一操作数	A.位	sfr.位	saddr.位	PSW.位	[HL].位	CY	\$addr16	无
A.位						MOV1	BT BF BTCLR	SET1 CLR1
sfr.位						MOV1	BT BF BTCLR	SET1 CLR1
saddr.位						MOV1	BT BF BTCLR	SET1 CLR1
PSW.位						MOV1	BT BF BTCLR	SET1 CLR1
[HL].位						MOV1	BT BF BTCLR	SET1 CLR1
CY	MOV1 AND1 OR1 XOR1	MOV1 AND1 OR1 XOR1	MOV1 AND1 OR1 XOR1	MOV1 AND1 OR1 XOR1	MOV1 AND1 OR1 XOR1			SET1 CLR1 NOT1

(4) 调用指令/转移指令

CALL, CALLF, CALLT, BR, BC, BNC, BZ, BNZ, BT, BF, BTCLR, DBNZ

第二操作数 第一操作数	AX	!addr16	!addr11	[addr5]	\$addr16
基本指令	BR	CALL BR	CALLF	CALLT	BR BC BNC BZ BNZ
复合指令					BT BF BTCLR DBNZ

(5) 其他指令

ADJBA, ADJBS, BRK, RET, RETI, RETB, SEL, NOP, EI, DI, HALT, STOP

## 第二十章 电特性

**注意事项** μPD79F7025,79F7026 微控制器具有开发/评估的 On-chip 调试功能。使用 On-chip 调试功能时，有可能超出闪存所定的重写次数，从而不能保证产品的可靠性，因此，不要将本功能用于量产的产品。Renesas Electronics 不接受使用 On-chip 调试功能相关产品的投诉。

### 最大绝对额定值(T<sub>A</sub> = 25°C) (1/2)

参数	符号	条件	额定值	单位
电源电压	V <sub>DD</sub>		-0.5 至 + 6.5	V
	V <sub>SS</sub>		-0.5 至 + 0.3	V
	EV <sub>SS</sub>		-0.5 至 + 0.3	V
REGC引脚输入电压 <sup>註2</sup>	V <sub>I</sub> REGC		-0.5 至 + 3.6 和 -0.5 至 V <sub>DD</sub> + 0.3	V
输入电压	V <sub>I1</sub>	P00 至 P05, P30 至 P34, P60 至 P67, P70 至 P75, P121, P122, P125, X1, X2, $\overline{\text{RESET}}$	-0.3 至 V <sub>DD</sub> + 0.3 <sup>註1</sup>	V
输出电压	V <sub>O1</sub>	P00 至 P05, P30 至 P34, P60 至 P67, P70 至 P75, P121, P122	-0.3 至 V <sub>DD</sub> + 0.3 <sup>註1</sup>	V

注 1. 必须等于或低于 6.5V。

- 通过电容器，连接 REGC 引脚至 V<sub>SS</sub>(0.47 至 1μF)。该值规定 REGC 引脚的最大绝对额定值。禁止使用外加电压。

**注意事项** 即使任何一项参数在瞬间超过最大绝对额定值，都会影响产品质量。也就是说，最大绝对额定值是产品濒临物理损坏边缘时的临界点，因此，必须确保在不超过最大绝对额定值的条件下使用本产品。

**备注** 在没有特别指定的情况下，复用功能引脚的特性与端口引脚的特性相同。

最大绝对额定值(T<sub>A</sub> = 25°C) (2/2)

参数	符号	条件			额定值	单位
高电平输出电流	I <sub>OH1</sub>	1 条引脚	P00 至 P05	POM0n = 0	-10	mA
				POM0n = 1	-250	mA
		总引脚数			-300	mA
	I <sub>OH2</sub>	1 条引脚	P30 至 P34, P60 至 P67, P70 至 P75		-10	mA
		总引脚数			-55	mA
	I <sub>OH3</sub>	1 条引脚	P121, P122		-1	mA
		总引脚数			-4	mA
低电平输出电流	I <sub>OL1</sub>	1 条引脚	P00 至 P05, P30 至 P34		30	mA
		总引脚数 120 mA	P00 至 P05		60	mA
			P30 至 P34		60	mA
	I <sub>OL2</sub>	1 条引脚	P60 至 P67, P70 至 P75		30	mA
		总引脚数			300	mA
	I <sub>OH3</sub>	1 条引脚	P121	4	mA	
			P122	9	mA	
		总引脚数	P121, P122		10	mA
	工作环境温度	T <sub>A</sub>	正常操作			-40 至 +85
闪存编程			10 至 40	°C		
储存温度	T <sub>stg</sub>				-65 至 +150	°C

**注意事项 1.** 即使任何一项参数在瞬间超过最大绝对额定值，都会影响产品质量。也就是说，最大绝对额定值是产品濒临物理损坏边缘时的临界点，因此，必须确保在不超过最大绝对额定值的条件下使用本产品。

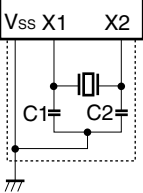
**2.** 流经每条引脚的电流值必须符合每条引脚的电流值和所有引脚的电流总值。

**备注 1.** 在没有特别指定的情况下，复用功能引脚的特性与端口引脚的特性相同。

**2.** n = 0 至 5。

X1 振荡电路特性

( $T_A = -40$  至  $+85^{\circ}\text{C}$ ,  $4.5\text{ V} \leq V_{DD} \leq 5.5\text{ V}$ ,  $V_{SS} = EV_{SS} = 0\text{ V}$ )

谐振器	推荐电路	参数	条件	最小值	典型值	最大值	单位
陶瓷谐振器/ 晶体谐振器		X1 时钟振荡频率 ( $f_x$ ) <sup>※</sup>	$4.5\text{ V} \leq V_{DD} \leq 5.5\text{ V}$	1.0		10.0	MHz

注 仅可显示振荡电路特性。有关指令执行时间，请参阅 **AC 特性**。

注意事项 1. 使用 X1 振荡电路时，按照下面的要求在上图中虚线框起来的区域进行布线，从而避免布线电容的副作用。

- 布线要尽量短。
  - 振荡电路接线不与其它信号线交叉。
  - 禁止将振荡电路的布线靠近大波动电流经由的信号线。
  - 始终保持振荡电路电容的接地点与 VSS 相同。
- 请勿将电容的接地点连接在大电流经由的接地模式。
- 禁止从振荡电路获取信号。

2. 复位解除后，使用高速振荡时钟启动 CPU,因此，用户应通过振荡稳定时间时钟状态寄存器(OSTC)确认 X1 时钟的振荡稳定时间。或者使用谐振器充分评估振荡稳定时间后，确定 OSTC 寄存器、振荡稳定时间选择寄存器(OSTS)的振荡稳定时间。

备注 有关谐振器的选择和振荡电路常数，需要用户自行评估振荡特性或者委托谐振器生产商提供评估。

## 内部高速振荡电路特性

(T<sub>A</sub> = -40 至 +85°C, 4.5 V ≤ V<sub>DD</sub> ≤ 5.5 V, V<sub>SS</sub> = EV<sub>SS</sub> = 0 V)

谐振器	参数	条件		最小值	典型值	最大值	单位
内部高速振荡电路	振荡频率 (f <sub>1H</sub> = 4 MHz) <sup>※</sup>	RSTS = 1	T <sub>A</sub> = -40 至 +85°C (± 3 %)	3.88	4	4.12	MHz

注 仅可显示振荡电路特性。有关指令执行时间，请参阅 **AC 特性**。

## 内部低速振荡电路特性

(T<sub>A</sub> = -40 至 +85°C, 4.5 V ≤ V<sub>DD</sub> ≤ 5.5 V, V<sub>SS</sub> = EV<sub>SS</sub> = 0 V)

谐振器	参数	条件	最小值	典型值	最大值	单位
内部低速振荡电路	振荡频率(f <sub>1L</sub> )		216	240	264	kHz

## DC 特性(1/4)

(T<sub>A</sub> = 25°C, 4.5 V ≤ V<sub>DD</sub> ≤ 5.5 V, V<sub>SS</sub> = EV<sub>SS</sub> = 0 V)

参数	符号	条件		最小值	典型值	最大值	单位
高电平输出电流 <sup>注1</sup>	I <sub>OH1</sub>	P00 至 P05 的 1 条引脚	POM0n = 0			-3.0	mA
			POM0n = 1			-200.0 <sup>注3</sup>	mA
		P00 至 P05 的总引脚数 <sup>注4</sup>				-206.0	mA
	I <sub>OH2</sub>	P30 至 P34, P60 至 P67, P70 至 P75 的 1 条引脚				-3.0	mA
		P30 至 P34, P60 至 P67, P70 至 P75 的总引脚数				-33.0	mA
	I <sub>OH3</sub>	P121 和 P122 的 1 条引脚				-100	μA
低电平输出电流 <sup>注2</sup>	I <sub>OL1</sub>	P00 至 P05, P30 至 P34 的 1 条引脚				8.5	mA
		P00 至 P05 的总引脚数 <sup>注4</sup>				25.0	mA
		P30 至 P34 的总引脚数 <sup>注4</sup>				40.0	mA
		P00 至 P05, P30 至 P34 <sup>注4</sup>				65.0	mA
	I <sub>OL2</sub>	P60 至 P67, P70 至 P75 的 1 条引脚				15.0	mA
		P60 至 P67, P70 至 P75 的总引脚数				210.0	mA
	I <sub>OL3</sub>	P121 单引脚				400	μA
		P122 单引脚				8.5	mA

注 1. 即使电流从 V<sub>DD</sub> 流向输出引脚，也能保证器件操作时的电流值。

2. 即使电流从输出引脚流向 GND，也能保证器件操作时的电流值。

3. 占空比 = 25% 为条件的规格。

4. 占空比为 70% 条件 (指定时间为 t，输出电流时间为 0.7 × t，不输出电流时间为 0.3 × t) 下的规格。通过以下公式可以计算占空比不等于 70% 时的引脚总和的输出电流。

- I<sub>OH</sub> 占空比为 n%: 引脚的总输出电流 = (I<sub>OH</sub> × 0.7)/(n × 0.01)

<示例> 假设占空比为 50%、I<sub>OH</sub> = -20.0 mA,

则 引脚的总输出电流 = (-20.0 × 0.7)/(50 × 0.01) = -28.0 mA

但是，允许流入每条引脚的电流不随占空比的变化而变化。高于最大绝对额定值的电流不流入引脚。

备注 1. 在没有特别指定的情况下，复用功能引脚的特性与端口引脚的特性相同。

2. n = 0 至 5。

# DC 特性(2/4)

( $T_A = -40$  至  $+85^{\circ}\text{C}$ ,  $4.5\text{ V} \leq V_{DD} \leq 5.5\text{ V}$ ,  $V_{SS} = EV_{SS} = 0\text{ V}$ )

参数	符号	条件	最小值	典型值	最大值	单位
高电平输入电压	$V_{IH1}$	P00 至 P05, P33, P34, P60 至 P67, P70 至 P75, P122 <sup>注1</sup>	$0.7V_{DD}$		$V_{DD}$	V
	$V_{IH2}$	P121, P125 <sup>注2</sup>	$0.7V_{DD}$		$V_{DD}$	V
	$V_{IH3}$	P30 至 P32, RESET, EXCLK	$0.8V_{DD}$		$V_{DD}$	V
	$V_{IH4}$	X1, X2	$V_{DD} - 0.1$		$V_{DD}$	V
低电平输入电压	$V_{IL1}$	P00 至 P05, P33, P34, P60 至 P67, P70 至 P75, P122 <sup>注1</sup>	0		$0.3V_{DD}$	V
	$V_{IL2}$	P121, P125 <sup>注2</sup>	0		$0.3V_{DD}$	V
	$V_{IL3}$	P30 至 P32, RESET, EXCLK	0		$0.2V_{DD}$	V
	$V_{IL4}$	X1, X2	0		0.1	V
高电平输出电压	$V_{OH1}$	P00 至 P05 <sup>注3</sup> , P30 至 P34, P60 至 P67, P70 至 P75	$I_{OH1} = -3.0\text{ mA}$ , $T_A = 25^{\circ}\text{C}$	$V_{DD} - 0.7$		V
	$V_{OH2}$	P00 至 P05 <sup>注4</sup>	$I_{OH2} = -200\text{ mA}$ , $V_{DD} = 5\text{ V}$ , $T_A = 25^{\circ}\text{C}$	$V_{DD} - 1.5$		V
	$V_{OH3}$	P121, P122	$I_{OH3} = -100\text{ }\mu\text{A}$ , $T_A = 25^{\circ}\text{C}$	$V_{DD} - 0.5$		V
低电平输出电压	$V_{OL1}$	P00 至 P05, P30 至 P34, P122	$I_{OL1} = 8.5\text{ mA}$ , $T_A = 25^{\circ}\text{C}$		0.7	V
	$V_{OL2}$	P60 至 P67, P70 至 P75	$I_{OL2} = 15.0\text{ mA}$ , $T_A = 25^{\circ}\text{C}$		0.6	V
	$V_{OL3}$	P121	$I_{OL3} = 400\text{ }\mu\text{A}$ , $T_A = 25^{\circ}\text{C}$		0.4	V

注 1. 输入端口模式和外部时钟模式下, P122/EXCLK 的  $V_{IH}/V_{IL}$  不同。

2. 输入端口模式和外部 RESET 模式下, P125/RESET 的  $V_{IH}/V_{IL}$  不同。

3.  $POMn = 0$

4.  $POMn = 1$

备注 1. 在没有特别指定的情况下, 复用功能引脚的特性与端口引脚的特性相同。

2.  $n = 0$  至 5。



**DC 特性(3/4)**

( $T_A = -40$  至  $+85^{\circ}\text{C}$ ,  $4.5\text{ V} \leq V_{DD} \leq 5.5\text{ V}$ ,  $V_{SS} = E_{VSS} = 0\text{ V}$ )

参数	符号	条件		最小值	典型值	最大值	单位	
高电平输入漏电流	I <sub>LH1</sub>	P00 至 P05, P30 至 P34, P60 至 P67, P70 至 P75, P125/RESET	V <sub>I</sub> = V <sub>DD</sub>				3 μA	
	I <sub>LH2</sub>	P121, P122	V <sub>I</sub> = V <sub>DD</sub>	I/O 端口模式			3 μA	
		X1, X2		OSC 模式			20 μA	
低电平输入漏电流	I <sub>LIL1</sub>	P00 至 P05, P30 至 P34, P60 至 P67, P70 至 P75, P125/RESET	V <sub>I</sub> = V <sub>DD</sub>				-3 μA	
	I <sub>LIL3</sub>	P121, P122	V <sub>I</sub> = V <sub>DD</sub>	I/O 端口模式			-3 μA	
		X1, X2		OSC 模式			-20 μA	
上拉电阻	R <sub>PLU1</sub>	P00 至 P05, P30 至 P34, P60 至 P67, P70 至 P75	V <sub>I</sub> = V <sub>DD</sub>		10	20	100	kΩ
	R <sub>PLU2</sub>	P125/RESET			75	150	300	kΩ
下拉电阻	R <sub>PLU1</sub>	P60 至 P67, P70 至 P75	V <sub>I</sub> = V <sub>DD</sub>		100	200		kΩ

**备注** 在没有特别指定的情况下，复用功能引脚的特性与端口引脚的特性相同。

## DC 特性(4/4)

(T<sub>A</sub> = -40 至 +85°C, 4.5 V ≤ V<sub>DD</sub> ≤ 5.5 V, V<sub>SS</sub> = EV<sub>SS</sub> = 0 V)

参数	符号	条件			最小值	典型值	最大值	单位	
供应电流 <sup>註1</sup>	IDD1	操作模式	fXH = 10 MHz, VDD = 5.0 V	方波输入		1.6	3.7	mA	
				谐振器连接		2.3	5.1	mA	
			fXH = 5 MHz, VDD = 5.0 V	方波输入		0.9	2.1	mA	
				谐振器连接		1.3	2.6	mA	
			fIH = 4 MHz, VDD = 5.0 V			0.85	2.4	mA	
	IDD2	HALT 模式	fXH = 10 MHz, VDD = 5.0 V	方波输入		0.4	1.7	mA	
				谐振器连接		1.0	3.2	mA	
			fXH = 5 MHz, VDD = 5.0 V	方波输入		0.2	0.85	mA	
				谐振器连接		0.6	1.5	mA	
			fIH = 4 MHz, VDD = 5.0 V			0.25	0.83	mA	
	IDD3	STOP 模式	VDD = 5.0 V, 仅限 CREG + POC				1.0	20	μA
看门狗定时器工作电流 <sup>註2</sup>	IWDT	VDD = 5.0 V	240kHz 内部低速振荡时钟操作时				5	10	μA
LVI工作电流 <sup>註3</sup>	ILVI					9	18	μA	

注 1. 流经内部电源(V<sub>DD</sub>)的总电流, 包括输入引脚恒为 V<sub>DD</sub> 或 V<sub>SS</sub> 状态下的输入泄漏电流。但不包括端口的上拉电阻、下拉电阻和输出电流。典型值是指 V<sub>DD</sub> = 3.0 V 并且 CPU 运行时的电流。最大值包括外围操作电流。但不包括流入看门狗定时器和 LVI 的电流。

2. 仅限流经看门狗定时器的电流 (包括 240kHz 内部振荡电路的操作电流)。看门狗定时器运行时, μPD79F7025, 79F7026 微控制器的电流值等于 I<sub>DD1</sub>、I<sub>DD2</sub> 或 I<sub>DD3</sub> 加上 I<sub>WDT</sub> 的值。
3. 仅限流经 LVI 电路的电流。LVI 电路擦操作时, μPD79F7025, 79F7026 微控制器的电流值等于 I<sub>DD1</sub>、I<sub>DD2</sub> 或 I<sub>DD3</sub> 和 I<sub>LVI</sub> 加上 LVI 的值。

备注 在没有特别指定的情况下, 复用功能引脚的特性与端口引脚的特性相同。

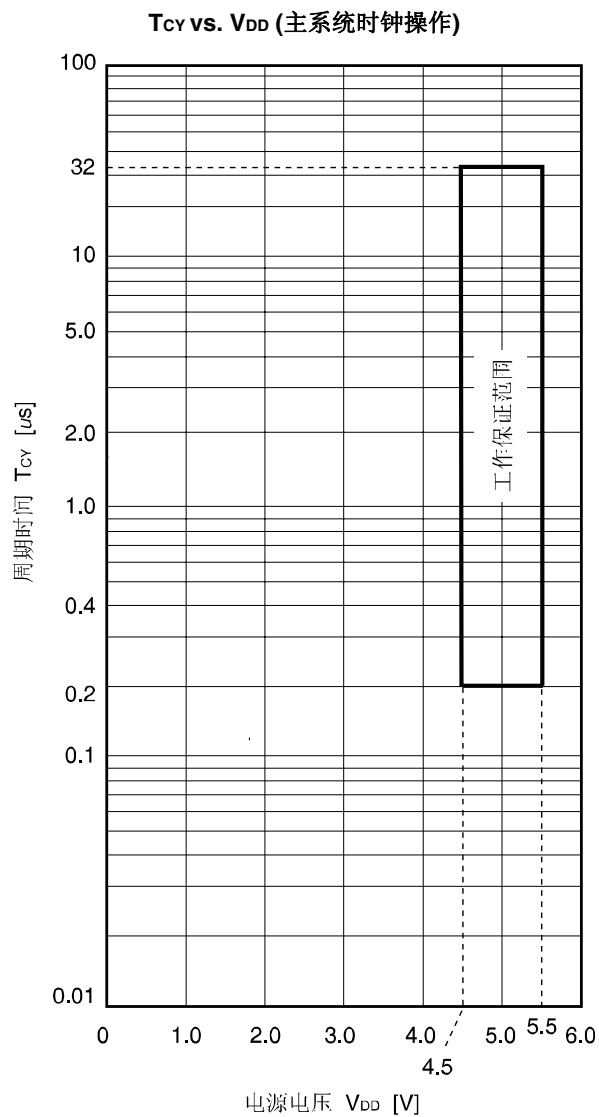
## AC 特性

### (1) 基本操作

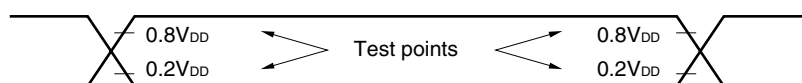
( $T_A = -40$  至  $+85^{\circ}\text{C}$ ,  $4.5\text{ V} \leq V_{DD} \leq 5.5\text{ V}$ ,  $V_{SS} = EV_{SS} = 0\text{ V}$ )

项目	符号	条件	最小值	典型值	最大值	单位
指令周期（最小指令执行时间）	$T_{CY}$	主系统时钟( $f_{XP}$ )操作	0.2		32	$\mu\text{s}$
外围硬件时钟频率	$f_{PRS}$	$f_{PRS} = f_{XP}$			10	MHz
		$f_{PRS} = f_{IH}$	3.88		4.12	MHz
外部主系统时钟频率	$f_{EXCLK}$		1.0		10.0	MHz
外部主系统时钟输入高电平宽度， 低电平宽度	$t_{EXCLKH}$ , $t_{EXCLKL}$		$(1/f_{EXCLK} \times 1/2)$ -1			ns
TI000, TI010 输入高电平宽度，低 电平宽度	$t_{TIH0}$ , $t_{TIL0}$		$2/f_{sam} + 0.2^{\#}$			$\mu\text{s}$
TI51 输入频率	$f_{TI5}$				10.0	MHz
TI51 输入高电平宽度，低电平宽 度	$t_{TIH5}$		50			ns
中断输入高电平宽度，低电平宽度	$t_{INTH}$ , $t_{INTL}$		1			$\mu\text{s}$
RESET 低电平宽度	$t_{RSL}$		10			$\mu\text{s}$

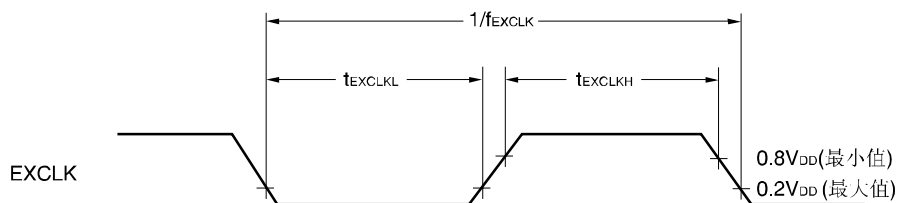
注 通过预分频器模式寄存器 00(PRM00)的第 0 位和第 1 位(PRM000, PRM001)，可以选择  $f_{sam} = f_{PRS}$ 、 $f_{PRS}/4$ 、 $f_{PRS}/256$ 。应注意，若选择 TI000 有效沿用作计数时钟时，则  $f_{sam} = f_{PRS}$ 。



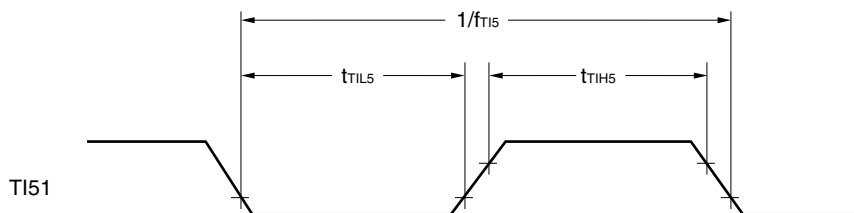
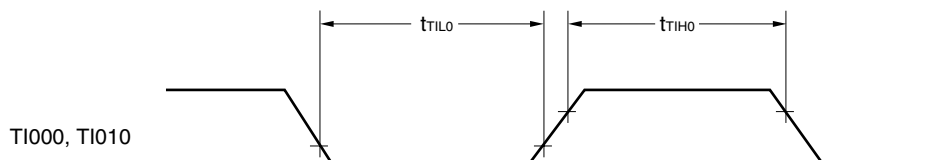
#### AC 调整测试点



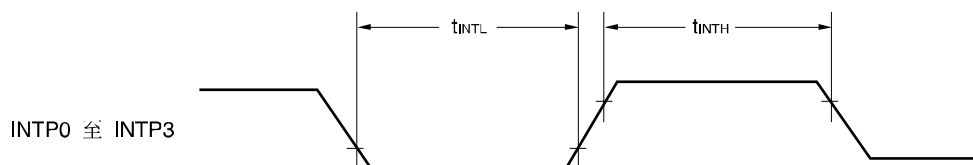
### 外部主系统时钟调整



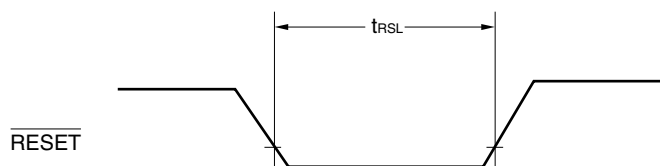
### TI 调整



### 中断请求输入时序



### $\overline{RESET}$ 输入调整



(2) On-chip 调试

( $T_A = -40$  至  $+85^{\circ}\text{C}$ ,  $4.5\text{ V} \leq V_{DD} \leq 5.5\text{ V}$ ,  $V_{SS} = EV_{SS} = 0\text{ V}$ )

参数	符号	条件	最小值	典型值	最大值	单位
传送速率:			$f_{CLK}/32$		$f_{CLK}/8$	bps
		OCD 模式 ( $f_{CLK} = 4\text{ MHz}$ , $V_{DD} \geq 4.5\text{ V}$ , $C_b = 50\text{ pF}$ )	125/250/500			kbps
		写入模式 ( $f_{CLK} = 4\text{ MHz}$ , $V_{DD} \geq 4.5\text{ V}$ , $C_b = 50\text{ pF}$ )	125/250/500			kbps
X2/输出频率	$f_{OCDB}$	$V_{DD} \geq 4.5\text{ V}$			10	MHz

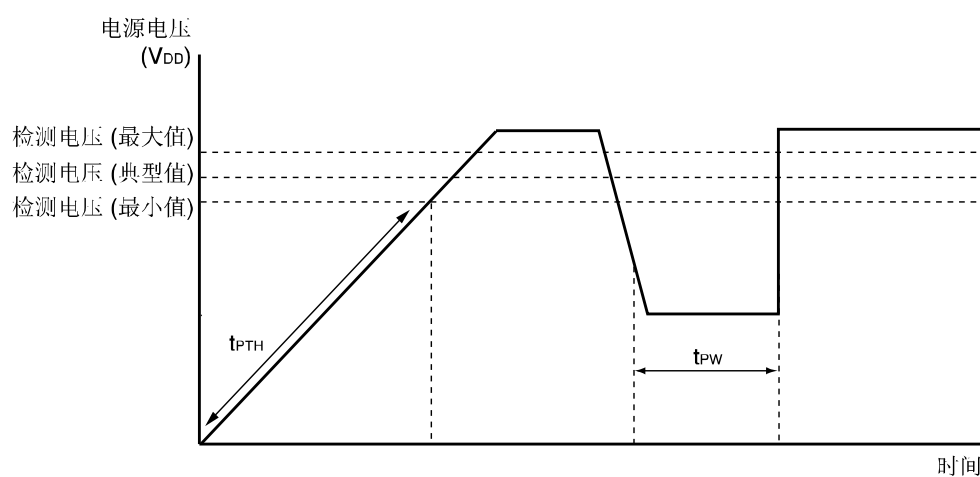
## 模拟特性

### (1) POC

( $T_A = -40$  至  $+85^{\circ}\text{C}$ ,  $V_{SS} = 0\text{ V}$ )

参数	符号	条件	最小值	典型值	最大值	单位
检测电压	$V_{POC0}$		1.44	1.59	1.74	V
电源电压攀升速率	$t_{PTH}$	$V_{DD}$ 变化高度: $0\text{ V} \rightarrow V_{POC0}$	0.5			V/ms
最小脉冲宽度	$t_{PW}$	电压降落	200			$\mu\text{s}$

### POC 电路调整



## (2) 电源电压攀升时间

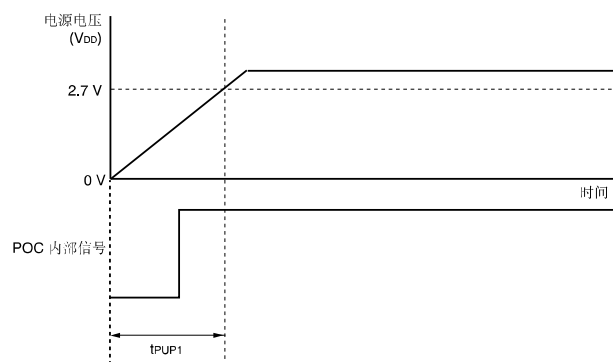
( $T_A = -40$  至  $+85^{\circ}\text{C}$ ,  $V_{SS} = 0\text{ V}$ )

参数	符号	条件	最小值	典型值	最大值	单位
攀升至 4.5 V( $V_{DD}$ (最小值))所需最长时间 <sup>※</sup> ( $V_{DD}:0\text{ V} \rightarrow 4.5\text{ V}$ )	$t_{PUP1}$	不使用 $\overline{\text{RESET}}$ 输入时, LVI 默认启动功能无效(LVISTART (选项字节) = 0)。			9.0	ms
攀升至 4.5 V( $V_{DD}$ (最小值))所需最长时间 <sup>※</sup> (解除 $\overline{\text{RESET}}$ 输入 $\rightarrow V_{DD}:4.5\text{ V}$ )	$t_{PUP2}$	使用 $\overline{\text{RESET}}$ 输入时, LVI 默认启动功能无效(LVISTART (选项字节) = 0)。			1.9	ms

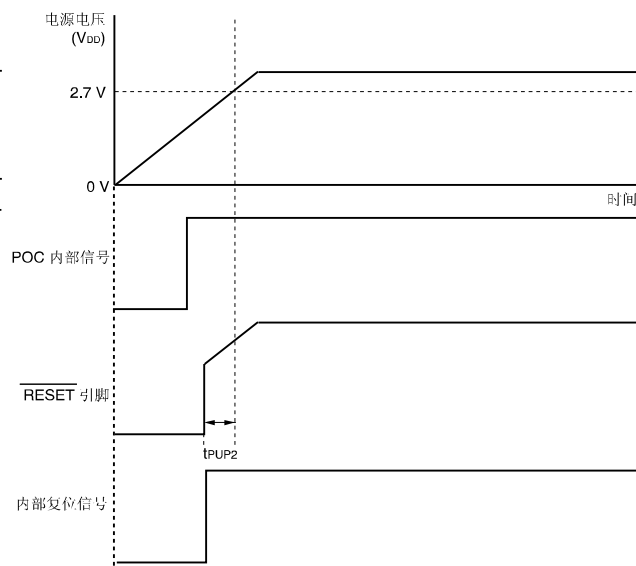
注 上电时间必须小于该时间。

### 电源电压攀升时间时序

- 不使用  $\overline{\text{RESET}}$  引脚输入



- 使用  $\overline{\text{RESET}}$  引脚输入(POC 接触后, 由  $\overline{\text{RESET}}$  引脚解除外部复位)





### (3) LVI

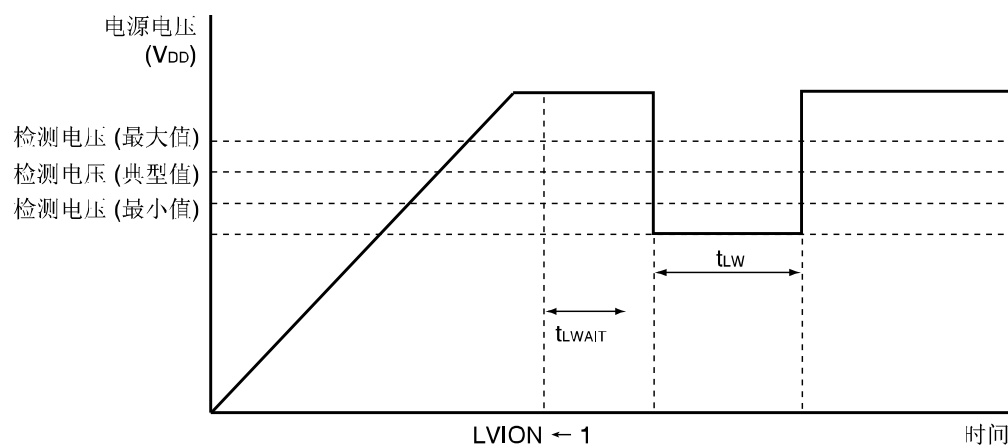
( $T_A = -40$  至  $+85^{\circ}\text{C}$ ,  $V_{PDR} \leq V_{DD} \leq 5.5\text{ V}$ ,  $V_{SS} = 0\text{ V}$ )

参数		符号	条件	最小值	典型值	最大值	单位
检测电压	电源电压电平	$V_{LVI0}$		4.24±0.1			V
		$V_{LVI1}$		4.09±0.1			V
		$V_{LVI2}$		3.93±0.1			V
	上电时的电源电压	$V_{DDLVI}$	LVI 默认功能操作(LVISTART = 1)	2.5	2.7	2.9	V
最小脉冲宽度		$t_{LW}$		200			μs
操作稳定等待时间 <sup>‡</sup>		$t_{LWAIT}$				10	μs

注 低电压检测寄存器(LVIM)的第7位(LVION)置“1”后，至操作稳定为止所需时间。

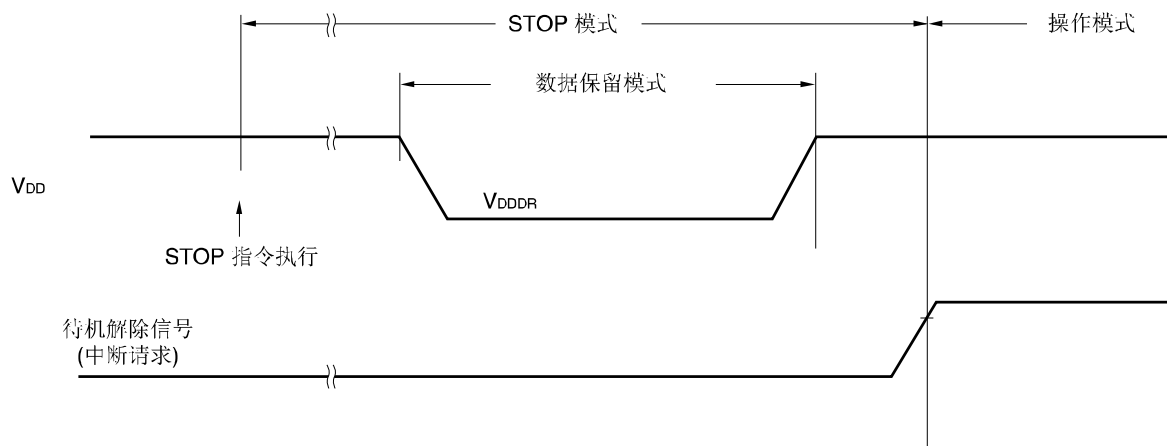
备注  $V_{LVI(n-1)} > V_{LVIin}$ :  $n = 1, 2$

#### LVI 电路时序



数据存储器 STOP 模式下，低电源电压时的数据保持特性 ( $T_A = -40$  至  $+85^{\circ}\text{C}$ )

参数	符号	条件	最小值	典型值	最大值	单位
数据保持电源电压	$V_{DDDR}$		3.8		5.5	V



闪存编程特性

( $T_A = -40$  至  $+85^{\circ}\text{C}$ ,  $4.5\text{ V} \leq V_{DD} \leq 5.5\text{ V}$ ,  $V_{SS} = 0\text{ V}$ )

• 基本特性

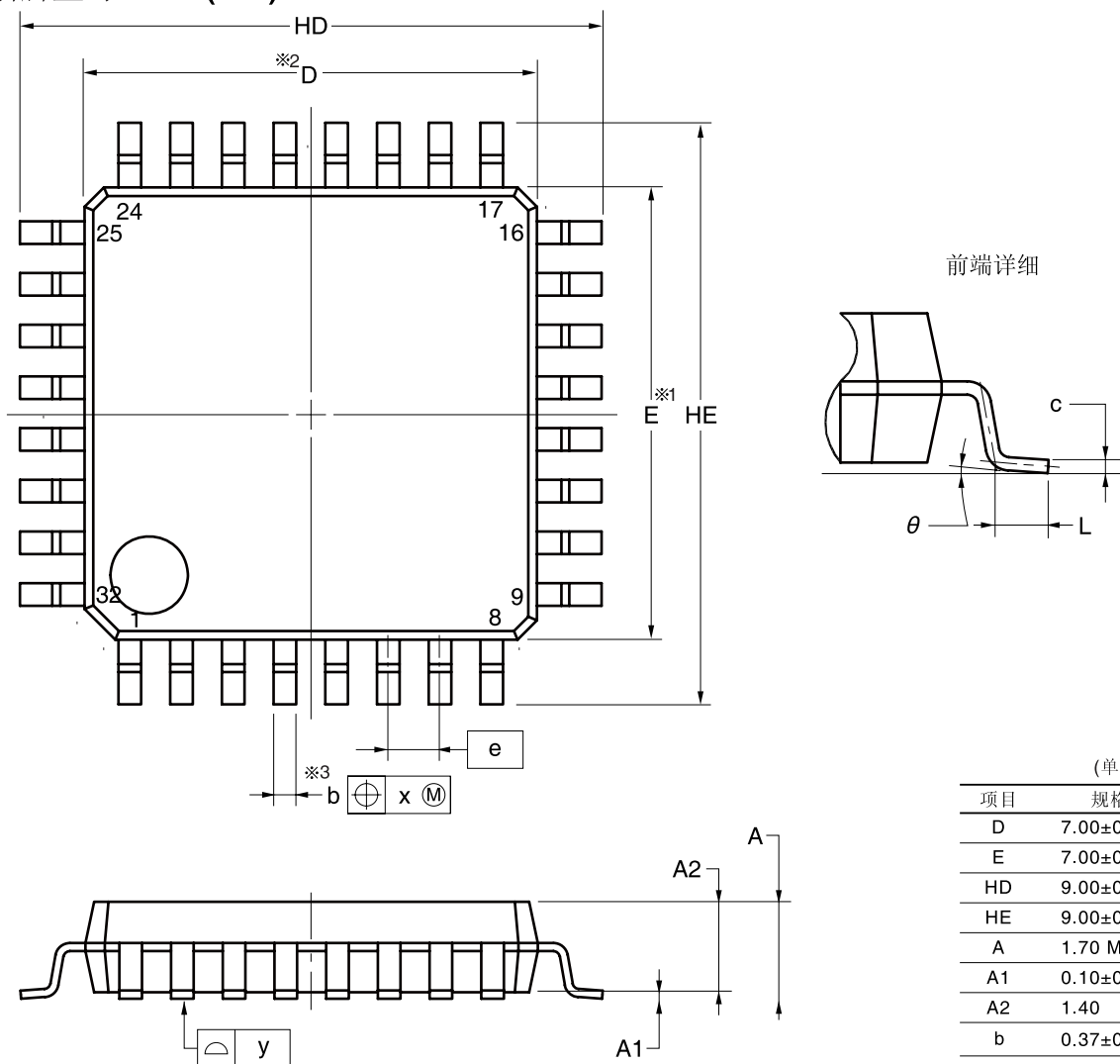
参数	符号	条件			最小值	典型值	最大值	单位
$V_{DD}$ 供电电流	$I_{DD}$					4.5	11.0	mA
写入时间 (以 8 位为单元)	$t_{wrwa}$					10	100	$\mu\text{s}$
每片重写次数 <sup>注</sup>	$C_{erwr}$	擦写 1 次 + 擦除后写 1 次 = 重写 1 次	使用闪存编程器时	保存 15 年	10			次
工作温度		使用闪存编程器时: 10 至 40 $^{\circ}\text{C}$						

注 对售出后的产品进行第一次写入时，“擦除 → 写入”和“只写”均当作一次重写。

# 第二十一章 封装图

## • μPD79F7025GA-GBT, 79F7026GA-GBT

### 32引脚塑封 LQFP(7x7)



注:

- 1.规格“※1”和“※2”不包括溢料。
- 2.规格“※3”不包括剪切位移。

修订记录	μPD79F7025, 79F7026 用户手册 硬件篇
------	------------------------------

版本	日期	说明	
1.00	2012.06.26	—	初次制作
1.01	2012.11.14	276, 278	在第十六章 选项字节中新增了地址0082H的信息
1.10	2013.11.29	—	更改了封面的注意文本

---

μPD79F7025, 79F7026 用户手册 硬件篇

Publication Date: Rev.1.10 Nov 29, 2013

Published by: Renesas Electronics Corporation

---



## SALES OFFICES

## Renesas Electronics Corporation

<http://www.renesas.com>

Refer to "<http://www.renesas.com/>" for the latest and detailed information.

### **Renesas Electronics America Inc.**

2880 Scott Boulevard Santa Clara, CA 95050-2554, U.S.A.  
Tel: +1-408-588-6000, Fax: +1-408-588-6130

### **Renesas Electronics Canada Limited**

1101 Nicholson Road, Newmarket, Ontario L3Y 9C3, Canada  
Tel: +1-905-898-5441, Fax: +1-905-898-3220

### **Renesas Electronics Europe Limited**

Dukes Meadow, Millboard Road, Bourne End, Buckinghamshire, SL8 5FH, U.K.  
Tel: +44-1628-651-700, Fax: +44-1628-651-804

### **Renesas Electronics Europe GmbH**

Arcadiastrasse 10, 40472 Düsseldorf, Germany  
Tel: +49-211-65030, Fax: +49-211-6503-1327

### **Renesas Electronics (China) Co., Ltd.**

7th Floor, Quantum Plaza, No.27 ZhiChunLu Haidian District, Beijing 100083, P.R.China  
Tel: +86-10-8235-1155, Fax: +86-10-8235-7679

### **Renesas Electronics (Shanghai) Co., Ltd.**

Unit 204, 205, AZIA Center, No.1233 Lujiazui Ring Rd., Pudong District, Shanghai 200120, China  
Tel: +86-21-5877-1818, Fax: +86-21-6887-7858 / -7898

### **Renesas Electronics Hong Kong Limited**

Unit 1601-1613, 16/F., Tower 2, Grand Century Place, 193 Prince Edward Road West, Mongkok, Kowloon, Hong Kong  
Tel: +852-2886-9318, Fax: +852 2886-9022/9044

### **Renesas Electronics Taiwan Co., Ltd.**

13F, No. 363, Fu Shing North Road, Taipei, Taiwan  
Tel: +886-2-8175-9600, Fax: +886 2-8175-9670

### **Renesas Electronics Singapore Pte. Ltd.**

80 Bendemeer Road, Unit #06-02 Hyflux Innovation Centre Singapore 339949  
Tel: +65-6213-0200, Fax: +65-6213-0300

### **Renesas Electronics Malaysia Sdn.Bhd.**

Unit 906, Block B, Menara Amcorp, Amcorp Trade Centre, No. 18, Jln Persiaran Barat, 46050 Petaling Jaya, Selangor Darul Ehsan, Malaysia  
Tel: +60-3-7955-9390, Fax: +60-3-7955-9510

### **Renesas Electronics Korea Co., Ltd.**

11F., Samik Lavied' or Bldg., 720-2 Yeoksam-Dong, Kangnam-Ku, Seoul 135-080, Korea  
Tel: +82-2-558-3737, Fax: +82-2-558-5141

μPD79F7025, 79F7026



瑞萨电子株式会社

R01UH0328CJ0110