発行日：2023年 8月 28日

RENESAS TECHNICAL UPDATE

〒135-0061 東京都江東区豊洲 3-2-24
豊洲フォレシア
ルネサス エレクトロニクス株式会社
問合せ窓口 http://japan.renesas.com/contact/

製品分類	MPU & MCU	発行番号	TN-RL*-A0126A/J	Rev.	第1版
題名	誤記訂正通知 RL78/G16 ユーザーズマニュアル Rev.1.00 の記載変更	情報分類	技術情報		
適用製品	RL78/G16 グループ	対象ロット等 全ロット	関連資料	RL78/G16 ユーザーズマニュアル ハードウェア編 Rev.1.00 R01UH0980JJ0100 (Mar.2023)	

RL78/G16 ユーザーズマニュアル ハードウェア編 Rev.1.00（R01UH0980JJ0100）において、下記訂正がございます。

今回通知する訂正内容

訂正箇所	該当ページ	内容
1.1 特長	p.23~P.24	誤記訂正
1.3.2 16 ピン製品	p.30	誤記訂正
1.3.3 20 ピン製品	p.31	誤記訂正
1.3.4 24 ピン製品	p.35	誤記訂正
1.3.5 32 ピン製品	p.38	誤記訂正
4.5.3 使用するポート機能および兼用機能のレジスタ設定例	p.155~p.165	誤記訂正
7.3 リアルタイム・クロック2 を制御するレジスタ	p.360	誤記訂正
15.3.2 CTSU 制御レジスタ0（CTSUCR0）	p.704~p.705	誤記訂正
15.3.8 CTSU チャネル有効制御レジスタ0（CTSUCHAC0）	p.711	誤記訂正
15.3.9 CTSU チャネル有効制御レジスタ1（CTSUCHAC1）	p.713	誤記訂正
15.3.10 CTSU チャネル送受信制御レジスタ0（CTSUCHTRC0）	p.715	誤記訂正
15.3.11 CTSU チャネル送受信制御レジスタ1（CTSUCHTRC1）	p.717	誤記訂正
15.3.12 CTSU 高域ノイズ低減制御レジスタ（CTSUDCLKC）	p.719	誤記訂正
15.3.13 CTSU ステータスレジスタ（CTSUST）	p.720	誤記訂正
15.3.21 TSCAP 端子の設定レジスタ（VTSEL）	p.733	誤記訂正
20.3.4 SFR ガード機能	p.820	誤記訂正
20.3.4.1 不正メモリ・アクセス検出制御レジスタ（IAWCTL）	p.820	誤記訂正
20.3.5 不正メモリ・アクセス検出機能	p.822	誤記訂正
20.3.7 A/D テスト機能	p.826	誤記訂正
第26章電気的特性（T_A＝−40°C～+85°C）	p.893	誤記訂正
26.3.2 電源電流特性	p.899	誤記訂正
第27章電気的特性（T_A＝−40°C～+105°C, T_A＝−40°C～+125°C）	p.917	誤記訂正
27.3.2 電源電流特性	p.922~p.923	誤記訂正

ドキュメント改善計画

本訂正内容については、次回ユーザーズマニュアル改版時に修正を行います。

ユーザーズマニュアルの訂正一覧

No	訂正内容と該当箇所				本通知での該当ページ
		ドキュメントNo.	和文	R01UH0980JJ0100	
1	1.1 特長			p.23~p.24	p.3
2	1.3.2 16 ピン製品			p.30	p.3
3	1.3.3 20 ピン製品			p.31	p.4
4	1.3.4 24 ピン製品			p.35	p.4
5	1.3.5 32 ピン製品			p.38	p.4
6	4.5.3 使用するポート機能および兼用機能のレジスタ設定例			p.155~p.165	p.5~p.12
7	7.3 リアルタイム・クロック2 を制御するレジスタ			p.360	p.12
8	15.3.2 CTSU 制御レジスタ0（CTSUCR0）			p.704~p.705	p.13~p.14
9	15.3.8 CTSU チャネル有効制御レジスタ0（CTSUCHAC0）			p.711	p.15
10	15.3.9 CTSU チャネル有効制御レジスタ1（CTSUCHAC1）			p.713	p.15
11	15.3.10 CTSU チャネル送受信制御レジスタ0（CTSUCHTRC0）			p.715	p.15
12	15.3.11 CTSU チャネル送受信制御レジスタ1（CTSUCHTRC1）			p.717	p.15
13	15.3.12 CTSU 高域ノイズ低減制御レジスタ（CTSUDCLKC）			p.719	p.16
14	15.3.13 CTSU ステータスレジスタ（CTSUST）			p.720	p.16
15	15.3.21 TSCAP 端子の設定レジスタ（VTSEL）			p.733	p.16
16	20.3.4 SFR ガード機能			p.820	p.17
17	20.3.4.1 不正メモリ・アクセス検出制御レジスタ（IAWCTL）			p.820	p.17
18	20.3.5 不正メモリ・アクセス検出機能			p.822	p.18
19	20.3.7 A/D テスト機能			p.826	p.19
20	第26章電気的特性（T_A＝−40°C～+85°C）			p.893	p.20
21	26.3.2 電源電流特性			p.899	p.21
22	第27章電気的特性（T_A＝−40°C～+105°C, T_A＝−40°C～+125°C）			p.917	p.22
23	27.3.2 電源電流特性			p.922~p.923	p.23~p.24

誤記訂正の該当箇所は、**誤）太字下線**、正）グレー・ハッチングで記載します。

発行文書履歴

RL78/G16 ユーザーズマニュアル Rev.1.00 誤記訂正通知　発行文書履歴

文書番号	発行日	記事
TN-RL*-A0126A/J	2023年 8月 28日	初版発行 訂正一覧の No.1～No.23 誤記訂正（本通知です。）

1. 1.1 特長 (p.23~p.24)

誤）

高速オンチップ・オシレータ
- 16MHz／8MHz／4MHz／2MHz／1MHz から選択
- 周波数精度±1.0%（VDD＝2.4～5.5V、T_A＝−20～+85°C）（G：産業用途、M：産業用途）
- 周波数精度±1.5%（VDD＝2.4～5.5V、T_A＝−40～−20°C）（G：産業用途、M：産業用途）
- **周波数精度±2.0%（VDD＝2.4～5.5V、T_A＝+85～+125°C）（G：産業用途、M：産業用途**）
- 周波数精度±2.0%（VDD＝2.4～5.5V、T_A＝−40～+85°C）（A：民生用途）

（略）

静電容量式タッチセンサ（CTSUb）
- 15 チャネル
- 自己容量方式：1 端子 1 キー構成で最大 15 キーに対応
- 相互容量方式：**15 本の端子のマトリクス構成により最大 56 キーに対応**

正）

高速オンチップ・オシレータ
- 16MHz／8MHz／4MHz／2MHz／1MHz から選択
- 周波数精度±1.0%（VDD＝2.4～5.5V、T_A＝−20～+85°C）（G：産業用途、M：産業用途）
- 周波数精度±1.5%（VDD＝2.4～5.5V、T_A＝−40～−20°C）（G：産業用途、M：産業用途）
- 周波数精度±1.5%（VDD＝2.4～5.5V、T_A＝+85～+105°C）（G：産業用途）
- 周波数精度±1.5%（VDD＝2.4～5.5V、T_A＝+85～+125°C）（M：産業用途）
- 周波数精度±2.0%（VDD＝2.4～5.5V、T_A＝−40～+85°C）（A：民生用途）

（略）

静電容量式タッチセンサ（CTSUb）
- 15 チャネル
- 自己容量方式：1 端子 1 キー構成で最大 15 キーに対応
- 相互容量方式：15 本の端子から送信/受信端子を選択して、マトリクス構成でキーを作成可能

2. 1.3.2 16 ピン製品 (p.30)

誤）

・16 ピン・プラスチックHWQFN（3×3mm, 0.5mm ピッチ）

（略）

備考 1. 端子名称は、「1.4 端子名称」を参照してください。

備考 2. （ ）内の機能は、周辺 I/O リダイレクション・レジスタ（PIOR）の設定により、割り当て可能です。「図 4－6 周辺 I/O リダイレクション・レジスタ 0-6（PIOR0-6）のフォーマット」を参照してください。

正）

・16 ピン・プラスチックHWQFN（3×3mm, 0.5mm ピッチ）

（略）

備考 1. 端子名称は、「1.4 端子名称」を参照してください。

備考 2. （ ）内の機能は、周辺 I/O リダイレクション・レジスタ（PIOR）の設定により、割り当て可能です。「図 4－6 周辺 I/O リダイレクション・レジスタ 0-6（PIOR0-6）のフォーマット」を参照してください。

備考 3. QFN パッケージ製品は、exposed die pad を電気的にオープンとし、プリント基板に半田実装してください。

3. 1.3.3 20 ピン製品（p.31）

誤）

・20 ピン・プラスチック SSOP（4.4×5.0mm, 0.65mm ピッチ）

正）

・20 ピン・プラスチック LSSOP（4.4×6.5mm, 0.65mm ピッチ）

4. 1.3.4 24 ピン製品（p.35）

誤）

・24 ピン・プラスチックHWQFN（4×4mm, 0.5mm ピッチ）

（略）

備考 1. 端子名称は、「1.4 端子名称」を参照してください。

備考 2. （ ）内の機能は、周辺 I/O リダイレクション・レジスタ（PIOR）の設定により、割り当て可能です。「図 4－6 周辺 I/O リダイレクション・レジスタ 0-6（PIOR0-6）のフォーマット」を参照してください。

正）

・24 ピン・プラスチックHWQFN（4×4mm, 0.5mm ピッチ）

（略）

備考 1. 端子名称は、「1.4 端子名称」を参照してください。

備考 2. （ ）内の機能は、周辺 I/O リダイレクション・レジスタ（PIOR）の設定により、割り当て可能です。「図 4－6 周辺 I/O リダイレクション・レジスタ 0-6（PIOR0-6）のフォーマット」を参照してください。

備考 3. QFN パッケージ製品は、exposed die pad を電気的にオープンとし、プリント基板に半田実装してください。

5. 1.3.5 32 ピン製品（p.38）

誤）

・32 ピン・プラスチックHWQFN（5×5mm, 0.5mm ピッチ）
・32 ピン・プラスチック LQFP（7×7mm, 0.8mm ピッチ）

（略）

備考 1. 端子名称は、「1.4 端子名称」を参照してください。

備考 2. （ ）内の機能は、周辺 I/O リダイレクション・レジスタ（PIOR）の設定により、割り当て可能です。「図 4－6 周辺 I/O リダイレクション・レジスタ 0-6（PIOR0-6）のフォーマット」を参照してください。

正）

・32 ピン・プラスチックHWQFN（5×5mm, 0.5mm ピッチ）
・32 ピン・プラスチック LQFP（7×7mm, 0.8mm ピッチ）

（略）

備考 1. 端子名称は、「1.4 端子名称」を参照してください。

備考 2. （ ）内の機能は、周辺 I/O リダイレクション・レジスタ（PIOR）の設定により、割り当て可能です。「図 4－6 周辺 I/O リダイレクション・レジスタ 0-6（PIOR0-6）のフォーマット」を参照してください。

備考 3. QFN パッケージ製品は、exposed die pad を電気的にオープンとし、プリント基板に半田実装してください。

6.　4.5.3 使用するポート機能および兼用機能のレジスタ設定例 (p.155～p.165)

誤）

表 4－8 端子機能使用時のレジスタ、出力ラッチの設定例（1/14）

端子名称	使用機能		PIORr	POMp	PMCq	PMn	Pm	TSSELt	兼用機能出力		32ピン	24ピン	20ピン	16ピン	10ピン
	機能名称	入出力							SAU の出力機能	SAU 以外					
P00	P00	入力	—	×	—	1	×	—	×	×	○	○	○	○	○
		出力	—	0	—	0	0/1	—	TxD0/SO00=1 (SCK11/SCL11)=1 [注1] SDA11=1 [注3]	(TO02)=0 (SCLA0)=0 (RTC1HZ)=0 [注1]					
		N-chOD 出力	—	1	—	0	0/1	—							
	SO00	出力	PIOR21=0 PIOR20=0	0	—	0	1	—	(SCK11/SCL11)=1 [注1] SDA11=1 [注3]	(TO02)=0 (SCLA0)=0 (RTC1HZ)=0 [注1]	○	○	○	○	○
	TxD0	出力		0/1	—	0	1	—			○	○	○	○	○
	(SCK11)	入力	PIOR24=0 PIOR23=0 PIOR22=1	×	—	1	×	—	×	×	○	○	○	○	—
		出力		0	—	0	1	—	TxD0/SO00=1 SDA11=1 [注3]	(TO02)=0 (SCLA0)=0 (RTC1HZ)=0 [注1]					
	(SCL11)	出力		0	—	0	1	—			○	○	○	○	—
	(SCLA0)	入出力	PIOR33=1 PIOR32=0	1	—	0	0	—	TxD0/SO00=1 (SCK11/SCL11)=1 [注1] SDA11=1 [注3]	(TO02)=0 (RTC1HZ)=0 [注1]	○	○	○	○	○
	(RTC1HZ)	出力	PIOR67=0 PIOR66=1	0	—	0	0	—	×	(TO02)=0 (SCLA0)=0	○	○	○	○	—

正）

表 4－8 端子機能使用時のレジスタ、出力ラッチの設定例（1/14）

端子名称	使用機能		PIORr	POMp	PMCq	PMn	Pm	TSSELt	兼用機能出力		32ピン	24ピン	20ピン	16ピン	10ピン
	機能名称	入出力							SAU の出力機能	SAU 以外					
P00	P00	入力	—	×	—	1	×	—	×	×	○	○	○	○	○
		出力	—	0	—	0	0/1	—	TxD0/SO00=1 (SCK11/SCL11)=1 [注1] SDA11=1 [注3]	(TO02)=0 (SCLA0)=0 (RTC1HZ)=0 [注1]					
		N-chOD 出力	—	1	—	0	0/1	—							
	SO00	出力	PIOR21=0 PIOR20=0	0/1	—	0	1	—	(SCK11/SCL11)=1 [注1] SDA11=1 [注3]	(TO02)=0 (SCLA0)=0 (RTC1HZ)=0 [注1]	○	○	○	○	○
	TxD0	出力		0/1	—	0	1	—			○	○	○	○	○
	(SCK11)	入力	PIOR24=0 PIOR23=0 PIOR22=1	×	—	1	×	—	×	×	○	○	○	○	—
		出力		0/1	—	0	1	—	TxD0/SO00=1 SDA11=1 [注3]	(TO02)=0 (SCLA0)=0 (RTC1HZ)=0 [注1]					
	(SCL11)	出力		0/1	—	0	1	—			○	○	○	○	—
	(SCLA0)	入出力	PIOR33=1 PIOR32=0	1	—	0	0	—	TxD0/SO00=1 (SCK11/SCL11)=1 [注1] SDA11=1 [注3]	(TO02)=0 (RTC1HZ)=0 [注1]	○	○	○	○	○
	(RTC1HZ)	出力	PIOR67=0 PIOR66=1	0	—	0	0	—	×	(TO02)=0 (SCLA0)=0	○	○	○	○	—

誤）

表 4－8 端子機能使用時のレジスタ、出力ラッチの設定例（2/14）

端子名称	使用機能		PIORr	POMp	PMCq	PMn	Pm	TSSELt	兼用機能出力		32ピン	24ピン	20ピン	16ピン	10ピン
	機能名称	入出力							SAU の出力機能	SAU 以外					
P01	P01	入力	—	×	0	1	×	0	×	×	○	○	○	○	○
		出力	—	0	0	0	0/1	0	SDA00=1 (SO11)=1 [注3] (SDA11)=1 [注1]	TO02=0 (TO01)=0 (SDAA0)=0					
		N-chOD 出力	—	1	0	0	0/1	0							
	ANI0	アナログ入力	—	×	1	1	×	0	×	×	○	○	○	○	○
	TS00	入出力	×	0	×	1	0	1	×	×	○	○	○	○	○
	INTP5	入力	PIOR51=0 PIOR50=0	×	—	1	×	0	×	×	○	○	○	○	○
	(SO11)	入出力	PIOR24=1 PIOR23=0 PIOR22=1	0	0	0	1	0	SDA00=1 (SDA11)=1 [注]	TO02=0 (TO01)=0 (SDAA0)=0	○	○	—	—	—

正）

表 4－8 端子機能使用時のレジスタ、出力ラッチの設定例（2/14）

端子名称	使用機能		PIORr	POMp	PMCq	PMn	Pm	TSSELt	兼用機能出力		32ピン	24ピン	20ピン	16ピン	10ピン
	機能名称	入出力							SAU の出力機能	SAU 以外					
P01	P01	入力	—	×	0	1	×	0	×	×	○	○	○	○	○
		出力	—	0	0	0	0/1	0	SDA00=1 (SO11)=1 [注3] (SDA11)=1 [注1]	TO02=0 (TO01)=0 (SDAA0)=0					
		N-chOD 出力	—	1	0	0	0/1	0							
	ANI0	アナログ入力	—	×	1	1	×	0	×	×	○	○	○	○	○
	TS00	入出力	×	×	×	1	0	1	×	×	○	○	○	○	○
	INTP5	入力	PIOR51=0 PIOR50=0	×	0	1	×	0	×	×	○	○	○	○	○
	(SO11)	入出力	PIOR24=1 PIOR23=0 PIOR22=1	0/1	0	0	1	0	SDA00=1 (SDA11)=1 [注]	TO02=0 (TO01)=0 (SDAA0)=0	○	○	—	—	—

誤）

表 4−8 端子機能使用時のレジスタ、出力ラッチの設定例（3/14）

端子名称	使用機能 機能名称	使用機能 入出力	PIORr	POMp	PMCq	PMn	Pm	TSSELt	兼用機能出力 SAU の出力機能	兼用機能出力 SAU 以外	32ピン	24ピン	20ピン	16ピン	10ピン
P02	P02	入力	—	—	0	1	×	—	×	×	○	○	○	○	○
		出力	—	—	0	0	0/1	—	SCK00/SCL00=1 (SCK20/SCL20)=1 [注4] (SO11)=1 [注1]	PCLBUZ0=0 VCOUT0=0 TO01=0 (TO02)=0 [注1]					
	INTP7	入力	PIOR55=0 PIOR54=0	—	—	1	×	—	×	×	○	○	○	○	○
P03	P03	入力	—	×	0	1	×	0	×	×	○	○	○	○	○
		出力	—	×	0	0	0/1	0	(SO00/TxD0)=1 [注1]	TO00=0 (TO05)=0 [注1] SCLA0=0 [注5]					
		N-chOD 出力	—	1	—	0	0/1	0							
	ANI2	アナログ入力	—	×	1	1	×	0	×	×	○	○	○	○	○
	TS03	入出力	×	0	×	1	0	1	×	×	○	○	○	○	○
	(SO00)	出力	PIOR21=1 PIOR20=0	×	0	0	1	0	×	TO00=0 TO05=0 [注1] SCLA0=0 [注5]	○	○	○	○	—
	(TxD0)	出力		×	0	0	1	0	×		○	○	○	○	—
	RxD1	入力	PIOR31=0 PIOR30=0	×	0	1	1	0	×	×	○	○	○	○	—
	SCLA0	入出力	PIOR32=0	1	0	0	0	0	×	TO00=0 (TO05)=0 [注1]	—	—	—	—	○

正）

表 4−8 端子機能使用時のレジスタ、出力ラッチの設定例（3/14）

端子名称	使用機能 機能名称	使用機能 入出力	PIORr	POMp	PMCq	PMn	Pm	TSSELt	兼用機能出力 SAU の出力機能	兼用機能出力 SAU 以外	32ピン	24ピン	20ピン	16ピン	10ピン
P02	P02	入力	—	—	0	1	×	—	×	×	○	○	○	○	○
		出力	—	—	0	0	0/1	—	SCK00/SCL00=1 (SCK20/SCL20)=1 [注4] (SO11)=1 [注1]	PCLBUZ0=0 VCOUT0=0 TO01=0 (TO02)=0 [注1]					
	INTP7	入力	PIOR55=0 PIOR54=0	—	0	1	×	—	×	×	○	○	○	○	○
P03	P03	入力	—	×	0	1	×	0	×	×	○	○	○	○	○
		出力	—	×	0	0	0/1	0	(SO00/TxD0)=1 [注1]	TO00=0 (TO05)=0 [注1] SCLA0=0 [注5]					
		N-chOD 出力	—	1	0	0	0/1	0							
	ANI2	アナログ入力	—	×	1	1	×	0	×	×	○	○	○	○	○
	TS03	入出力	×	×	×	1	0	1	×	×	○	○	○	○	○
	(SO00)	出力	PIOR21=1 PIOR20=0	0/1	0	0	1	0	×	TO00=0 TO05=0 [注1] SCLA0=0 [注5]	○	○	○	○	—
	(TxD0)	出力		0/1	0	0	1	0	×		○	○	○	○	—
	RxD1	入力	PIOR31=0 PIOR30=0	×	0	1	1	0	×	×	○	○	○	○	—
	SCLA0	入出力	PIOR32=0	1	0	0	0	0	×	TO00=0 (TO05)=0 [注1]	—	—	—	—	○

誤）

表 4−8 端子機能使用時のレジスタ、出力ラッチの設定例（4/14）

端子名称	使用機能		PIORr	POMp	PMCq	PMn	Pm	TSSELt	兼用機能出力		32ピン	24ピン	20ピン	16ピン	10ピン
	機能名称	入出力							SAU の出力機能	SAU 以外					
P04	P04	入力	—	×	0	1	×	0	×	×	○	○	○	○	○
		出力	—	×	0	0	0/1	0	(SO00/TxD0)=1 [注1] TxD1=1 [注1] (SDA00)=1 [注1]	TO06=0 [注1] (TO01)=0 SDAA0=0 [注5]					
		N-chOD 出力	—	1	—	0	0/1	0							
	ANI3	アナログ入力	—	×	1	1	×	0	×	×	○	○	○	○	○
	TS04	入出力	×	0	×	1	0	1	×	×	○	○	○	○	○
	(SO00)	出力	PIOR21=0 PIOR20=1	0	0	0	1	0	(SO00/TxD0)=1 [注1] TxD1=1 [注1] (SDA00)=1 [注1]	TO06=0 [注1] (TO01)=0 SDAA0=0 [注5]	○	○	○	○	—
	(TxD0)	出力		×	0	0	1	0			○	○	○	○	—
	TxD1	出力	PIOR31=0 PIOR30=0	0	0	0	1	0	(SO00/TxD0)=1 [注1] (SDA00)=1 [注1]	TO06=0 [注1] (TO01)=0 SDAA0=0 [注5]	○	○	○	○	—
	SDAA0	入出力	PIOR32=0	1	0	0	0	0	×	TO06=0 [注1] (TO01)=0	—	—	—	—	○
P05	P05	入力	—	×	0	1	×	0	×	×	○	○	○	○	—
		出力	—	0	0	0	0/1	0	SO11=1 (SCK00/SCL00)=1 (SDA00)=1	(TO02)=0 (TO07)=0					
		N-chOD 出力	—	1	—	0	0/1	0							
	ANI4	アナログ入力	—	×	1	1	×	0	×	×	○	○	○	○	—
	TS05	入出力	×	0	×	1	0	1	×	×	○	○	○	○	—
	SO11	出力	PIOR24=0 PIOR23=0 PIOR22=0	0	0	0	1	0	(SCK00/SCL00)=1 (SDA00)=1	(TO02)=0 (TO07)=0	○	○	○	○	—
	(INTP6)	入力	PIOR53=0 PIOR52=1	×	0	1	×	0	×	×	○	○	○	○	—
	(SCK00)	入力	PIOR21=1 PIOR20=0	×	0	1	×	0	×	×	○	○	○	○	—
		出力		0	0	0	1	0	SO11=1 (SDA00)=1	(TO02)=0 (TO07)=0					
	(SCL00)	出力		0	0	0	1	0			○	○	○	○	—
	(SI00)	入力	PIOR21=0 PIOR20=1	×	0	1	×	0	×	×	○	○	○	○	—
	(RxD0)	入力		×	0	1	×	0	×	×	○	○	○	○	—
	(SDA00)	入出力		1	0	0	1	0	×	×	○	○	○	○	—

正）

表 4−8 端子機能使用時のレジスタ、出力ラッチの設定例（4/14）

端子名称	使用機能		PIORr	POMp	PMCq	PMn	Pm	TSSELt	兼用機能出力		32ピン	24ピン	20ピン	16ピン	10ピン
	機能名称	入出力							SAU の出力機能	SAU 以外					
P04	P04	入力	—	×	0	1	×	0	×	×	○	○	○	○	○
		出力	—	×	0	0	0/1	0	(SO00/TxD0)=1 [注1] TxD1=1 [注1] (SDA00)=1 [注1]	TO06=0 [注1] (TO01)=0 SDAA0=0 [注5]					
		N-chOD 出力	—	1	0	0	0/1	0							
	ANI3	アナログ入力	—	×	1	1	×	0	×	×	○	○	○	○	○
	TS04	入出力	×	×	×	1	0	1	×	×	○	○	○	○	○
	(SO00)	出力	PIOR21=0 PIOR20=1	0/1	0	0	1	0	(SO00/TxD0)=1 [注1] TxD1=1 [注1] (SDA00)=1 [注1]	TO06=0 [注1] (TO01)=0 SDAA0=0 [注5]	○	○	○	○	—
	(TxD0)	出力		0/1	0	0	1	0			○	○	○	○	—
	TxD1	出力	PIOR31=0 PIOR30=0	0/1	0	0	1	0	(SO00/TxD0)=1 [注1] (SDA00)=1 [注1]	TO06=0 [注1] (TO01)=0 SDAA0=0 [注5]	○	○	○	○	—
	SDAA0	入出力	PIOR32=0	1	0	0	0	0	×	TO06=0 [注1] (TO01)=0	—	—	—	—	○
P05	P05	入力	—	×	0	1	×	0	×	×	○	○	○	○	—
		出力	—	0	0	0	0/1	0	SO11=1 (SCK00/SCL00)=1 (SDA00)=1	(TO02)=0 (TO07)=0					
		N-chOD 出力	—	1	0	0	0/1	0							
	ANI4	アナログ入力	—	×	1	1	×	0	×	×	○	○	○	○	—
	TS05	入出力	×	×	×	1	0	1	×	×	○	○	○	○	—
	SO11	出力	PIOR24=0 PIOR23=0 PIOR22=0	0/1	0	0	1	0	(SCK00/SCL00)=1 (SDA00)=1	(TO02)=0 (TO07)=0	○	○	○	○	—
	(INTP6)	入力	PIOR53=0 PIOR52=1	×	0	1	×	0	×	×	○	○	○	○	—
	(SCK00)	入力	PIOR21=1 PIOR20=0	×	0	1	×	0	×	×	○	○	○	○	—
		出力		0/1	0	0	1	0	SO11=1 (SDA00)=1	(TO02)=0 (TO07)=0					
	(SCL00)	出力		0/1	0	0	1	0			○	○	○	○	—
	(SI00)	入力	PIOR21=0 PIOR20=1	×	0	1	×	0	×	×	○	○	○	○	—
	(RxD0)	入力		×	0	1	×	0	×	×	○	○	○	○	—
	(SDA00)	入出力		1	0	0	1	0	×	×	○	○	○	○	—

誤）

表 4−8 端子機能使用時のレジスタ、出力ラッチの設定例（5/14）

端子名称	使用機能 機能名称	使用機能 入出力	PIORr	POMp	PMCq	PMn	Pm	TSSELt	兼用機能出力 SAU の出力機能	兼用機能出力 SAU 以外	32ピン	24ピン	20ピン	16ピン	10ピン
P06	P06	入力	—	×	0	1	×	0	×	×	○	○	○	○	—
		出力	—	0	0	0	0/1	0	SDA11=1 (SCK00/SCL00)=1	SCLA0=0 [注 6] (SCLA0)=0 [注 3] (TO03)=0 (PCLBUZ)=0					
		N-chOD 出力	—	1	0	0	0/1	0							
	ANI5	アナログ入力	—	×	1	1	×	0	×	×	○	○	○	○	—
	TS06	入出力	×	0	×	1	0	1	×	×	○	○	○	○	—
	(SCK00)	入力	PIOR21=0 PIOR20=1	×	0	1	×	0	×	×	○	○	○	○	—
		出力		0	0	0	1	0	SDA11=1	SCLA0=0 [注 6] (SCLA0)=0 [注 3] (TO03)=0 (PCLBUZ)=0	○	○	○	○	—
	(SCL00)	出力		0	0	0	1	0			○	○	○	○	—

正）

表 4−8 端子機能使用時のレジスタ、出力ラッチの設定例（5/14）

端子名称	使用機能 機能名称	使用機能 入出力	PIORr	POMp	PMCq	PMn	Pm	TSSELt	兼用機能出力 SAU の出力機能	兼用機能出力 SAU 以外	32ピン	24ピン	20ピン	16ピン	10ピン
P06	P06	入力	—	×	0	1	×	0	×	×	○	○	○	○	—
		出力	—	0	0	0	0/1	0	SDA11=1 (SCK00/SCL00)=1	SCLA0=0 [注 6] (SCLA0)=0 [注 3] (TO03)=0 (PCLBUZ)=0					
		N-chOD 出力	—	1	0	0	0/1	0							
	ANI5	アナログ入力	—	×	1	1	×	0	×	×	○	○	○	○	—
	TS06	入出力	×	×	×	1	0	1	×	×	○	○	○	○	—
	(SCK00)	入力	PIOR21=0 PIOR20=1	×	0	1	×	0	×	×	○	○	○	○	—
		出力		0/1	0	0	1	0	SDA11=1	SCLA0=0 [注 6] (SCLA0)=0 [注 3] (TO03)=0 (PCLBUZ)=0	○	○	○	○	—
	(SCL00)	出力		0/1	0	0	1	0			○	○	○	○	—

誤）

表 4－8 端子機能使用時のレジスタ、出力ラッチの設定例（6/14）

端子名称	使用機能		PIORr	POMp	PMCq	PMn	Pm	TSSELt	兼用機能出力		32ピン	24ピン	20ピン	16ピン	10ピン
	機能名称	入出力							SAU の出力機能	SAU 以外					
P07	P07	入力	—	×	0	1	×	0	×	×	○	○	○	○	—
		出力	—	0	0	0	0/1	0	SCK11/SCL11=1	VCOUT1=0 (TO03)=0 TO04=0 SDAA0=0 注6 (SDAA0)=0 注3					
		N-chOD 出力	—	1	0	0	0/1	0							
	ANI6	アナログ入力	—	×	1	1	×	0	×	×	○	○	○	○	—
	TS07	入出力	×	0	×	1	0	1	×	×	○	○	○	○	—
	TI04	入力	PIOR14=0 PIOR13=0	×	0	1	×	0	×	×	○	○	○	○	—
	TO04	出力		×	0	0	0	0	×	VCOUT1=0 (TO03)=0 SDAA0=0 注6 (SDAA0)=0 注3	○	○	○	○	—
	(TO03)	出力	PIOR12=0 PIOR11=0 PIOR10=1	0	0	0	0	0	×	VCOUT1=0 TO04=0 SDAA0=0 注6 (SDAA0)=0 注3	○	○	○	○	—
	SCK11	入力	PIOR24=0 PIOR23=0 PIOR22=0	×	0	1	×	0	×	×	○	○	○	○	—
		出力		0	0	0	1	0	×	VCOUT1=0 (TO03)=0 TO04=0 SDAA0=0 注6 (SDAA0)=0 注3					
	SCL11	出力	PIOR24=0 PIOR23=0 PIOR22=0	0	0	0	1	0			○	○	○	○	—
	SDAA0	入出力	PIOR32=0	1	0	0	0	0	×	VCOUT1=0 (TO03)=0 TO04=0	—	—	○	○	—
	(SDAA0)	入出力	PIOR33=0 PIOR32=1	1	0	0	0	0	×	VCOUT1=0 (TO03)=0 TO04=0	○	○	—	—	—
	VCOUT1	出力	PIOR65=0 PIOR64=0 PIOR63=0	×	0	0	0	0	×	(TO03)=0 TO04=0 SDAA0=0 注6 (SDAA0)=0 注3	○	○	○	○	—

正）

表 4－8 端子機能使用時のレジスタ、出力ラッチの設定例（6/14）

端子名称	使用機能		PIORr	POMp	PMCq	PMn	Pm	TSSELt	兼用機能出力		32ピン	24ピン	20ピン	16ピン	10ピン
	機能名称	入出力							SAU の出力機能	SAU 以外					
P07	P07	入力	—	×	0	1	×	0	×	×	○	○	○	○	—
		出力	—	0	0	0	0/1	0	SCK11/SCL11=1	VCOUT1=0 (TO03)=0 TO04=0 SDAA0=0 注6 (SDAA0)=0 注3					
		N-chOD 出力	—	1	0	0	0/1	0							
	ANI6	アナログ入力	—	×	1	1	×	0	×	×	○	○	○	○	—
	TS07	入出力	×	×	×	1	0	1	×	×	○	○	○	○	—
	TI04	入力	PIOR14=0 PIOR13=0	×	0	1	×	0	×	×	○	○	○	○	—
	TO04	出力		0	0	0	0	0	×	VCOUT1=0 (TO03)=0 SDAA0=0 注6 (SDAA0)=0 注3	○	○	○	○	—
	(TO03)	出力	PIOR12=0 PIOR11=0 PIOR10=1	0	0	0	0	0	×	VCOUT1=0 TO04=0 SDAA0=0 注6 (SDAA0)=0 注3	○	○	○	○	—
	SCK11	入力	PIOR24=0 PIOR23=0 PIOR22=0	×	0	1	×	0	×	×	○	○	○	○	—
		出力		0/1	0	0	1	0	×	VCOUT1=0 (TO03)=0 TO04=0 SDAA0=0 注6 (SDAA0)=0 注3					
	SCL11	出力	PIOR24=0 PIOR23=0 PIOR22=0	0/1	0	0	1	0			○	○	○	○	—
	SDAA0	入出力	PIOR32=0	1	0	0	0	0	×	VCOUT1=0 (TO03)=0 TO04=0	—	—	○	○	—
	(SDAA0)	入出力	PIOR33=0 PIOR32=1	1	0	0	0	0	×	VCOUT1=0 (TO03)=0 TO04=0	○	○	—	—	—
	VCOUT1	出力	PIOR65=0 PIOR64=0 PIOR63=0	0	0	0	0	0	×	(TO03)=0 TO04=0 SDAA0=0 注6 (SDAA0)=0 注3	○	○	○	○	—

誤）

表 4−8 端子機能使用時のレジスタ、出力ラッチの設定例（8/14）

端子名称	使用機能 機能名称	使用機能 入出力	PIORr	POMp	PMCq	PMn	Pm	TSSELt	兼用機能出力 SAU の出力機能	兼用機能出力 SAU 以外	32ピン	24ピン	20ピン	16ピン	10ピン
P15	P15	入力	—	—	—	1	×	—	×	×	○	—	—	—	—
		出力	—	—	—	0	0/1	—	(SO11)=1 (SO20/TxD2)=1	×					
P16	P16	入力	—	×	—	1	×	×	×	×	○	—	—	—	—
		出力	—	0	—	0	0/1	0	(SDA20)=1	(TO03)=0					
		N-chOD 出力	—	1	—	0	0/1	0		(SCLA0)=0					
	TS01	入出力	×	0	—	1	0	1	×	×	○	—	—	—	—
P17	P17	入力	—	×	—	1	×	×	×	×	○	—	—	—	—
		出力	—	0	—	0	0/1	0	(SO20/TxD2)=1	(TO04)=0					
		N-chOD 出力	—	1	—	0	0/1	0		(SDAA0)=0					
	TS02	入出力	×	0	—	1	0	1	×	×	○	—	—	—	—
	(TI04)	入力	PIOR14=1 PIOR13=0	×	—	1	×	0	×	×	○	—	—	—	—
	(TO04)	出力		0	—	0	0	0	×	(SDAA0)=0	○	—	—	—	—
	(TxD2)	出力	PIOR26=0 PIOR25=1	0	—	0	1	0	×	(TO04)=0	○	—	—	—	—
	(SO20)	出力		×	—	0	1	0		(SDAA0)=0	○	—	—	—	—
	(SDAA0)	入出力	PIOR33=1 PIOR32=1	1	—	0	0	0	×	(TO04)=0	○	—	—	—	—

正）

表 4−8 端子機能使用時のレジスタ、出力ラッチの設定例（8/14）

端子名称	使用機能 機能名称	使用機能 入出力	PIORr	POMp	PMCq	PMn	Pm	TSSELt	兼用機能出力 SAU の出力機能	兼用機能出力 SAU 以外	32ピン	24ピン	20ピン	16ピン	10ピン
P15	P15	入力	—	—	—	1	×	—	×	×	○	—	—	—	—
		出力	—	—	—	0	0/1	—	(SO11)=1 (SO20/TxD2)=1	×					
P16	P16	入力	—	×	—	1	×	×	×	×	○	—	—	—	—
		出力	—	0	—	0	0/1	0	(SDA20)=1	(TO03)=0					
		N-chOD 出力	—	1	—	0	0/1	0		(SCLA0)=0					
	TS01	入出力	×	×	—	1	0	1	×	×	○	—	—	—	—
P17	P17	入力	—	×	—	1	×	×	×	×	○	—	—	—	—
		出力	—	0	—	0	0/1	0	(SO20/TxD2)=1	(TO04)=0					
		N-chOD 出力	—	1	—	0	0/1	0		(SDAA0)=0					
	TS02	入出力	×	×	—	1	0	1	×	×	○	—	—	—	—
	(TI04)	入力	PIOR14=1 PIOR13=0	×	—	1	×	0	×	×	○	—	—	—	—
	(TO04)	出力		0	—	0	0	0	×	(SDAA0)=0	○	—	—	—	—
	(TxD2)	出力	PIOR26=0 PIOR25=1	0/1	—	0	1	0	×	(TO04)=0	○	—	—	—	—
	(SO20)	出力		0/1	—	0	1	0		(SDAA0)=0	○	—	—	—	—
	(SDAA0)	入出力	PIOR33=1 PIOR32=1	1	—	0	0	0	×	(TO04)=0	○	—	—	—	—

誤）

表 4−8 端子機能使用時のレジスタ、出力ラッチの設定例（9/14）

端子名称	使用機能		PIORr	POMp	PMCq	PMn	Pm	TSSELt	兼用機能出力		32ピン	24ピン	20ピン	16ピン	10ピン
	機能名称	入出力							SAU の出力機能	SAU 以外					
P20	P20	入力	—	×	0	1	×	0	×	×	○	○	○	—	—
		出力	—	0	0	0	0/1	0	(SCK11/SCL11)=1 (TxD1)=1 SDA20=1	(TO00)=0 (TO03)=0	○	○	○	—	—
		N-chOD 出力	—	1	0	0	0/1	0			○	○	○	—	—
	(SCK11)	入力	PIOR24=0 PIOR23=1 PIOR22=0	×	0	1	×	0	×	×	○	○	○	—	—
		出力		0	0	0	1	0	×	(TO00)=0 (TO03)=0	○	○	○	—	—
	(SCL11)	出力		0	0	0	1	0			○	○	○	—	—
	(RxD1)	入力	PIOR31=1 PIOR30=1	×	0	1	×	0	×	×	○	—	—	—	—
	(TxD1)	出力	PIOR31=0 PIOR30=1	0	0	0	1	0	(SCK11/SCL11)=1 SDA20=1	(TO00)=0 (TO03)=0	○	○	○	—	—
	TS11	入出力	×	0	×	1	0	1	×	×	○	○	○	—	—
P21	P21	入力	—	—	0	1	×	0	×	×	○	○	○	—	—
		出力	—	—	0	0	0/1	0	SO20/TxD2=1	(TO00)=0	○	○	○	—	—
	ANI9	アナログ入力	—	—	1	1	×	0	×	×	○	○	○	—	—
	(INTP7)	入力	PIOR55=1 PIOR54=0	—	—	1	×	0	×	×	○	○	○	—	—
	(TO00)	出力	PIOR01=1 PIOR00=0	—	—	0	0	0	×	×	○	○	○	—	—
	(RxD1)	入力	PIOR31=0 PIOR30=1	—	0	1	×	0	×	×	○	○	○	—	—
	SO20	出力	PIOR26=0 PIOR25=0	—	0	0	1	0	×	(TO00)=0	○	○	○	—	—
	TxD2	出力	PIOR26=0 PIOR25=0	—	—	0	1	0	×	(TO00)=0	○	○	○	—	—
	TS10	入出力	×	—	×	1	0	1	×	×	○	○	○	—	—

正）

表 4−8 端子機能使用時のレジスタ、出力ラッチの設定例（9/14）

端子名称	使用機能		PIORr	POMp	PMCq	PMn	Pm	TSSELt	兼用機能出力		32ピン	24ピン	20ピン	16ピン	10ピン
	機能名称	入出力							SAU の出力機能	SAU 以外					
P20	P20	入力	—	×	0	1	×	0	×	×	○	○	○	—	—
		出力	—	0	0	0	0/1	0	(SCK11/SCL11)=1 (TxD1)=1 SDA20=1	(TO00)=0 (TO03)=0	○	○	○	—	—
		N-chOD 出力	—	1	0	0	0/1	0			○	○	○	—	—
	(SCK11)	入力	PIOR24=0 PIOR23=1 PIOR22=0	×	0	1	×	0	×	×	○	○	○	—	—
		出力		0/1	0	0	1	0	×	(TO00)=0 (TO03)=0	○	○	○	—	—
	(SCL11)	出力		0/1	0	0	1	0			○	○	○	—	—
	(RxD1)	入力	PIOR31=1 PIOR30=1	×	0	1	×	0	×	×	○	—	—	—	—
	(TxD1)	出力	PIOR31=0 PIOR30=1	0/1	0	0	1	0	(SCK11/SCL11)=1 SDA20=1	(TO00)=0 (TO03)=0	○	○	○	—	—
	TS11	入出力	×	×	×	1	0	1	×	×	○	○	○	—	—
P21	P21	入力	—	—	0	1	×	0	×	×	○	○	○	—	—
		出力	—	—	0	0	0/1	0	SO20/TxD2=1	(TO00)=0	○	○	○	—	—
	ANI9	アナログ入力	—	—	1	1	×	0	×	×	○	○	○	—	—
	(INTP7)	入力	PIOR55=1 PIOR54=0	—	0	1	×	0	×	×	○	○	○	—	—
	(TO00)	出力	PIOR01=1 PIOR00=0	—	0	0	0	0	×	×	○	○	○	—	—
	(RxD1)	入力	PIOR31=0 PIOR30=1	—	0	1	×	0	×	×	○	○	○	—	—
	SO20	出力	PIOR26=0 PIOR25=0	—	0	0	1	0	×	(TO00)=0	○	○	○	—	—
	TxD2	出力	PIOR26=0 PIOR25=0	—	0	0	1	0	×	(TO00)=0	○	○	○	—	—
	TS10	入出力	×	—	×	1	0	1	×	×	○	○	○	—	—

誤）

表 4−8 端子機能使用時のレジスタ、出力ラッチの設定例（10/14）

端子名称	使用機能		PIORr	POMp	PMCq	PMn	Pm	TSSELt	兼用機能出力		32ピン	24ピン	20ピン	16ピン	10ピン
	機能名称	入出力							SAU の出力機能	SAU 以外					
P23	P23	入力	—	×	0	1	×	0	×	×	○	○	○	—	—
		出力	—	—	0	0	0/1	0	(SCL11)=1	(TO04)=1	○	○	○	—	—

正）

表 4−8 端子機能使用時のレジスタ、出力ラッチの設定例（10/14）

端子名称	使用機能		PIORr	POMp	PMCq	PMn	Pm	TSSELt	兼用機能出力		32ピン	24ピン	20ピン	16ピン	10ピン
	機能名称	入出力							SAU の出力機能	SAU 以外					
P23	P23	入力	—	—	0	1	×	0	×	×	○	○	○	—	—
		出力	—	—	0	0	0/1	0	(SCL11)=1	(TO04)=1	○	○	○	—	—

誤）

表 4−8 端子機能使用時のレジスタ、出力ラッチの設定例（11/14）

端子名称	使用機能		PIORr	POMp	PMCq	PMn	Pm	TSSELt	兼用機能出力		32ピン	24ピン	20ピン	16ピン	10ピン
	機能名称	入出力							SAU の出力機能	SAU 以外					
P41	P41	入力	—	×	—	1	×	0	×	×	○	○	○	○	—
		出力	—	0	—	0	0/1	0	SCK20/SCL20=1 [注2] (SO11)=1 [注2] (SDA11)=1 [注2]	TO03=0 (TO02)=0 RTC1HZ=0 (VCOUT0)=0 (VCOUT1)=0	○	○	○	○	—
		N-chOD 出力	—	1	—	0	0/1	0			○	○	○	○	—
	(SO11)	出力	PIOR24=0 PIOR23=1 PIOR22=0	×	—	0	1	0	SCK20/SCL20=1 [注2]	TO03=0 (TO02)=0 RTC1HZ=0 (VCOUT0)=0 (VCOUT1)=0	○	○	○	—	—
	(SDA11)	入出力		1	—	0	1	0	SCK20/SCL20=1 [注2]	TO03=0 (TO02)=0 RTC1HZ=0 (VCOUT0)=0 (VCOUT1)=0	○	○	○	—	—
	SCK20	入力	PIOR26=0 PIOR25=0	×	—	1	×	—	×	×	○	○	○	—	—
		出力		0	—	0	1	—	(SO11)=1 [注2] (SDA11)=1 [注2]	TO03=0 (TO02)=0 RTC1HZ=0 (VCOUT0)=0 (VCOUT1)=0	○	○	○	—	—
	SCL20	出力		0	—	0	1	—			○	○	○	—	—

正）

表 4−8 端子機能使用時のレジスタ、出力ラッチの設定例（11/14）

端子名称	使用機能		PIORr	POMp	PMCq	PMn	Pm	TSSELt	兼用機能出力		32ピン	24ピン	20ピン	16ピン	10ピン
	機能名称	入出力							SAU の出力機能	SAU 以外					
P41	P41	入力	—	×	—	1	×	0	×	×	○	○	○	○	—
		出力	—	0	—	0	0/1	0	SCK20/SCL20=1 [注2] (SO11)=1 [注2] (SDA11)=1 [注2]	TO03=0 (TO02)=0 RTC1HZ=0 (VCOUT0)=0 (VCOUT1)=0	○	○	○	○	—
		N-chOD 出力	—	1	—	0	0/1	0			○	○	○	○	—
	(SO11)	出力	PIOR24=0 PIOR23=1 PIOR22=0	0/1	—	0	1	0	SCK20/SCL20=1 [注2]	TO03=0 (TO02)=0 RTC1HZ=0 (VCOUT0)=0 (VCOUT1)=0	○	○	○	—	—
	(SDA11)	入出力		1	—	0	1	0	SCK20/SCL20=1 [注2]	TO03=0 (TO02)=0 RTC1HZ=0 (VCOUT0)=0 (VCOUT1)=0	○	○	○	—	—
	SCK20	入力	PIOR26=0 PIOR25=0	×	—	1	×	—	×	×	○	○	○	—	—
		出力		0/1	—	0	1	—	(SO11)=1 [注2] (SDA11)=1 [注2]	TO03=0 (TO02)=0 RTC1HZ=0 (VCOUT0)=0 (VCOUT1)=0	○	○	○	—	—
	SCL20	出力		0/1	—	0	1	—			○	○	○	—	—

7. <u>7.3 リアルタイム・クロック2 を制御するレジスタ (p.360)</u>

誤）

各リセット要因によるレジスタの状態を以下に示します。

リセット要因	システム系レジスタ[注1]	カレンダー系レジスタ[注2]
データ保持電源電圧による内部リセット	リセット	リセットしない
外部リセット	保持	保持
WDT	保持	保持
TRAP	保持	保持
LVD	保持	保持
その他内部リセット	保持	保持

（略）

正）

各リセット要因によるレジスタの状態を以下に示します。

リセット要因	システム系レジスタ[注1]	カレンダー系レジスタ[注2]
データ保持電源電圧による内部リセット	リセット	リセットしない
外部リセット	保持	保持
WDT	保持	保持
TRAP	保持	保持
SPOR	保持	保持
その他内部リセット	保持	保持

（略）

8. 15.3.2 CTSU 制御レジスタ0（CTSUCR0）(p.704~p.705)

誤）

図 15－5 CTSU 制御レジスタ 0（CTSUCR0）のフォーマット（2/3）

（略）

CTSUSNZ	CTSU サスペンド機能有効ビット注3
0	サスペンド機能無効
1	サスペンド機能有効

外部トリガ（12 ビット・インターバル・タイマのインターバル割り込み信号）を選択した場合（CTSUCAP ビット＝1）のサスペンド機能の有効／無効を選択します。また本ビットにより、CTSU はサスペンド状態となり、待機状態の低電力化が可能になります。
CTSU の状態について、以下示すようにレジスタの設定値により変化します。

CTSUCR1 レジスタの CTSUPON ビット	CTSUSNZ ビット	CTSUCAP ビット	CTSUSTRT ビット	外部トリガ	CTSU の状態
0	0	0	0	—	停止
1	**0**	**—**	**—**	**—**	**動作状態**
1	1	1	0	—	**サスペンド状態**
1	1	1	1	検出なし	**サスペンド状態**
1	1	1	1	立ち上がり検出	**動作状態**
1	1	0	0	—	SW サスペンド状態
上記以外					設定禁止

サスペンド状態は、TSCAP 端子の外付けの LPF 容量への充電が行われない状態です。
SW サスペンド状態は、CTSUCAP ビットに“0”を設定（ソフトウェアトリガを選択）した場合のサスペンド状態です。SW サスペンド状態から計測を開始する場合は、CTSUSNZ ビットに“0”を設定した後 16μs 待ってから、CTSUSTRT ビットに“1”を設定してください。計測終了後、再びSW サスペンド状態にするときは、CTSUSNZ ビットに“1”を設定してください。

（略）

正）

図 15－5 CTSU 制御レジスタ 0（CTSUCR0）のフォーマット（2/3）

（略）

CTSUSNZ	CTSU サスペンド機能有効ビット注3
0	サスペンド機能無効
1	サスペンド機能有効

外部トリガ（12 ビット・インターバル・タイマのインタ―ル割り込み信号）を選択（CTSUCAP ビット＝1）した場合のサスペンド機能の有効／無効を選択します。
また、本ビットを設定することにより、CTSUハードマクロがサスペンド状態となり、待機状態の低電力化が可能になります。サスペンド状態は、TSCAP端子の外付けのLPF容量への充電が行われない状態です。
CTSUの状態は、以下示すようにレジスタの設定値により変化します。

＜CTSUハードマクロの状態制御＞　VDC: CTSU計測電源

CTSUCR1 レジスタの CTSUPON ビット	CTSUSNZ ビット	CTSUCAP ビット	CTSUSTRT ビット	外部トリガ	CTSU の状態
0	0	0	0	—	停止
1	0	0	0		計測開始待ち（VDC = ON）
1	0	0	1		通常動作モード計測中（VDC = ON）
1	1	1	0	—	外部トリガ計測設定準備（VDC = OFF）
1	1	1	1	検出なし（待ち）	サスペンド状態（外部トリガ待ち）（VDC = OFF）
1	1	1	1	立ち上がり検出あり（動作）	通常動作モード計測中（VDC = ON）注4
1	1	0	0	—	SW サスペンド状態（VDC = OFF）
上記以外					設定禁止

(1) サスペンド状態
外部トリガを選択(CTSUCAPビット=1)およびサスペンド機能を有効(CTSUSNZビット=1)にしCTSUSTRTビットを1とすることで外部トリガ待機中となった状態では、CPUをSTOPモードへ遷移させることができます。STOPモード中に外部トリガの立ち上がりを検出すると、CTSUはクロック発生ブロックに対してクロックリクエストを発行し、通常動作モードへ遷移して計測を開始します。

(2) SWサスペンド状態
ソフトウェアトリガを選択(CTSUCAPビット=0)およびサスペンド機能を有効(CTSUSNZビット=1)にした場合のサスペンド状態です。ソフトウェアにてCTSUハードマクロをサスペンド状態にして低電力化するときに使用します(このSWサスペンド状態で、CPUをSTOPモードへ遷移させることもできます。STOPモードからの復帰には割り込みを使用します)。

SWサスペンド状態から計測を開始する場合は、CTSUSNZビットに“0”を設定した後にベースクロックの64サイクル以上(例: ベースクロックが0.5MHzの場合、128us以上)待ってから、CTSUSTRTビットに“1”を設定することで計測を開始してください。
計測終了後、再びSWサスペンド状態にするときは、CTSUSNZビットに“1”を設定してください。

（略）

図 15－5 CTSU 制御レジスタ 0（CTSUCR0）のフォーマット（3/3）

（略）

CTSUSTRT	CTSU 計測動作開始注1
0	計測動作停止
1	計測動作開始

CTSUCAP ビットが“0”（ソフトウェアトリガ）のとき、CTSUSTRT ビットを“1”にすると計測が開始され、計測終了時には自動的に“0”になります。
CTSUCAP ビットが“1”（外部トリガ）のとき、CTSUSTRT ビットを“1”にすると、外部トリガの待機状態とな り、外部トリガの立ち上がりで計測を開始します。計測が終了したら、次の外部トリガの待機状態となり動作が継続されます。
CTSUSTRT ビットが“1”のとき、CTSUSTRT ビットに“1”を上書きした場合は、書き込みは無視され動作は継続されます。
CTSUSTRT ビットが“1”のとき、計測動作を強制的に終了させたい場合（強制終了）は、CTSUSTRT ビットを“0”にするのと同時に CTSUINIT　ビットを“1”にしてください。
設定値による CTSU の状態を下記に示します。

CTSUSTRT ビット	CTSUCAP ビット	CTSU の状態
0	0	停止
0	1	停止
1	0	計測中
1	1	計測中／外部トリガ待ち注4

（略）

注 4. CTSUST レジスタの CTSUSTC[2:0]フラグで状態を判断できます。
計測中　：CTSUST レジスタの CTSUSTC[2:0]フラグ≠000B
外部トリガ待ち：CTSUST レジスタの CTSUSTC[2:0]フラグ＝000B

図 15－5 CTSU 制御レジスタ 0（CTSUCR0）のフォーマット（3/3）

（略）

CTSUSTRT	CTSU 計測動作開始注1
0	計測動作停止
1	計測動作開始

CTSUCAP ビットが“0”（ソフトウェアトリガ）のとき、CTSUSTRT ビットを“1”にすると計測が開始され、計測終了時には自動的に“0”になります。
CTSUCAP ビットが“1”（外部トリガ）のとき、CTSUSTRT ビットを“1”にすると、外部トリガの待機状態とな り、外部トリガの立ち上がりで計測を開始します。計測が終了したら、次の外部トリガの待機状態となり動作が継続されます。
CTSUSTRT ビットが“1”のとき、CTSUSTRT ビットに“1”を上書きした場合は、書き込みは無視され動作は継続されます。
CTSUSTRT ビットが“1”のとき、計測動作を強制的に終了させたい場合（強制終了）は、CTSUSTRT ビットを“0”にするのと同時に CTSUINIT　ビットを“1”にしてください。
設定値による CTSU の状態を下記に示します。

CTSUSTRT ビット	CTSUCAP ビット	CTSU の状態
0	0	停止
0	1	停止
1	0	計測中
1	1	計測中／外部トリガ待ち注5

（略）

注 4　STOP モード中にトリガが発生した場合、通常計測モードで計測をします。

注 5. CTSUST レジスタの CTSUSTC[2:0]フラグで状態を判断できます。
計測中　：CTSUST レジスタの CTSUSTC[2:0]フラグ≠000B
外部トリガ待ち：CTSUST レジスタの CTSUSTC[2:0]フラグ＝000B

9. 15.3.8 CTSU チャネル有効制御レジスタ 0（CTSUCHAC0）(p.711)

誤）

CTSU の TS 端子（TS00-TS07）の有効／無効を設定するレジスタです。
CTSUCHAC0 レジスタは、**8 ビット・メモリ操作命令**で設定します。
リセット信号の発生により、00H になります。

正）

CTSU の TS 端子（TS00-TS07）の有効／無効を設定するレジスタです。
CTSUCHAC0 レジスタは、1 ビット・メモリ操作命令または 8 ビット・メモリ操作命令で設定します。リセット信号の発生により、00H になります。

10. 15.3.9 CTSU チャネル有効制御レジスタ 1（CTSUCHAC1）(p.713)

誤）

CTSU の TS 端子（TS08-TS14）の有効／無効を設定するレジスタです。
CTSUCHAC1 レジスタは、**8 ビット・メモリ操作命令**で設定します。
リセット信号の発生により、00H になります

正）

CTSU の TS 端子（TS08-TS14）の有効／無効を設定するレジスタです。
CTSUCHAC1 レジスタは、1 ビット・メモリ操作命令または 8 ビット・メモリ操作命令で設定します。リセット信号の発生により、00H になります

11. 15.3.10 CTSU チャネル送受信制御レジスタ 0（CTSUCHTRC0）(p.715)

誤）

相互容量フルスキャンモードでの TS 端子（TS00-TS07）の送信／受信を設定するレジスタです。CTSUCHTRC0 レジスタは、**8 ビット・メモリ操作命令**で設定します。
リセット信号の発生により、00H になります。

正）

相互容量フルスキャンモードでの TS 端子（TS00-TS07）の送信／受信を設定するレジスタです。CTSUCHTRC0 レジスタは、1 ビット・メモリ操作命令または 8 ビット・メモリ操作命令で設定します。リセット信号の発生により、00H になります。

12. 15.3.11 CTSU チャネル送受信制御レジスタ 1（CTSUCHTRC1）(p.717)

誤）

相互容量フルスキャンモードでの TS 端子（TS08-TS15）の送信／受信を設定するレジスタです。CTSUCHTRC1 レジスタは、**8 ビット・メモリ操作命令**で設定します。
リセット信号の発生により、00H になります。

正）

相互容量フルスキャンモードでの TS 端子（TS08-TS15）の送信／受信を設定するレジスタです。CTSUCHTRC1 レジスタは、1 ビット・メモリ操作命令または 8 ビット・メモリ操作命令で設定します。リセット信号の発生により、00H になります。

13. 15.3.12 CTSU 高域ノイズ低減制御レジスタ（CTSUDCLKC）(p.719)

誤）

高域ノイズ低減に関わるスペクトラム拡散クロックのモード、拡散量の調整を設定するレジスタです。CTSUDCLKC レジスタは、**8 ビット・メモリ操作命令**で設定します。
リセット信号の発生により、00H になります。

正）

高域ノイズ低減に関わるスペクトラム拡散クロックのモード、拡散量の調整を設定するレジスタです。CTSUDCLKC レジスタは、1 ビット・メモリ操作命令または 8 ビット・メモリ操作命令で設定します。リセット信号の発生により、00H になります。

14. 15.3.13 CTSU ステータスレジスタ（CTSUST）(p.720)

誤）

現在の計測ステータス、カウンタの計測結果の読み出し状態、カウンタのオーバフロー及び相互容量計測状態を示すレジスタです。
CTSUST レジスタは、**8 ビット・メモリ操作命令**で設定します。
CTSUCR0 レジスタの CTSUINIT ビットに 1 を書くと初期化されます。
リセット信号の発生により、00H になります。

正）

現在の計測ステータス、カウンタの計測結果の読み出し状態、カウンタのオーバフロー及び相互容量計測状態を示すレジスタです。
CTSUST レジスタは、1 ビット・メモリ操作命令または 8 ビット・メモリ操作命令で設定します。CTSUCR0 レジスタの CTSUINIT ビットに 1 を書くと初期化されます。
リセット信号の発生により、00H になります

15. 15.3.21 TSCAP 端子の設定レジスタ（VTSEL）(p.733)

誤）

タッチ端子機能を使用する場合（任意の TSSELxx ビット＝1 を設定したとき）、VTSEL レジスタの設定は有効になります。P02 ポートの入力禁止／P02 ポートの入力許可を選択するレジスタです。
VTSEL レジスタは、**8 ビット・メモリ操作命令**で設定します。
リセット信号の発生により、00H になりますます。

正）

タッチ端子機能を使用する場合（任意の TSSELxx ビット＝1 を設定したとき）、VTSEL レジスタの設定は有効になります。P02 ポートの入力禁止／P02 ポートの入力許可を選択するレジスタです。
VTSEL レジスタは、1 ビット・メモリ操作命令または 8 ビット・メモリ操作命令で設定します。リセット信号の発生により、00H になりますます。

16. 20.3.4 SFR ガード機能 (p.820)

誤）

IEC61508 では動作中の安全を保証しなければならないため、CPU が暴走しても重要なSFR が書き換わってしまわないように保護する必要があります。
SFR ガード機能は、ポート機能、割り込み機能、クロック制御機能、**電圧検出回路**、RAM パリティ･エラー検出機能の制御レジスタのデータを保護するための機能です。

(略)

正）

IEC61508 では動作中の安全を保証しなければならないため、CPU が暴走しても重要なSFR が書き換わってしまわないように保護する必要があります。
SFR ガード機能は、ポート機能、割り込み機能、クロック制御機能、RAM パリティ･エラー検出機能の制御レジスタのデータを保護するための機能です。

(略)

17. 20.3.4.1 不正メモリ・アクセス検出制御レジスタ（IAWCTL）(p.820)

誤）

図 20－7 不正メモリ・アクセス検出制御レジスタ（IAWCTL）のフォーマット

(略)

GCSC	クロック制御機能、**電圧検出回路**、RAM パリティ･エラー検出機能の制御レジスタのガード
0	無効。クロック制御機能、**電圧検出回路**、RAM パリティ･エラー検出機能の制御レジスタのリード／ライト可能。
1	有効。クロック制御機能、**電圧検出回路**、RAM パリティ･エラー検出機能の制御レジスタのライト無効。リード可能。 ［ガードされる SFR］CMC, CSC, OSTS, CKC, PERx, OSMC, RPECTL

正）

図 20－7 不正メモリ・アクセス検出制御レジスタ（IAWCTL）のフォーマット

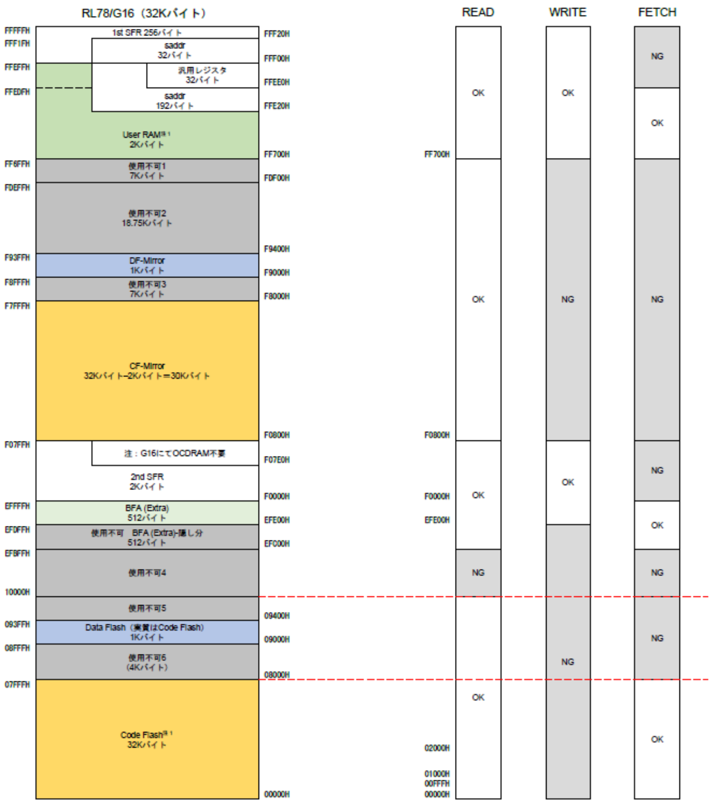
(略)

GCSC	クロック制御機能、RAM パリティ･エラー検出機能の制御レジスタのガード
0	無効。クロック制御機能、RAM パリティ･エラー検出機能の制御レジスタのリード／ライト可能。
1	有効。クロック制御機能、RAM パリティ･エラー検出機能の制御レジスタのライト無効。リード可能 。［ガードされる SFR］CMC, CSC, OSTS, CKC, PERx, OSMC, RPECTL

18. 20.3.5 不正メモリ・アクセス検出機能 (p.822)

誤）

図 20－8 不正アクセス検出空間　**図の全面変更**

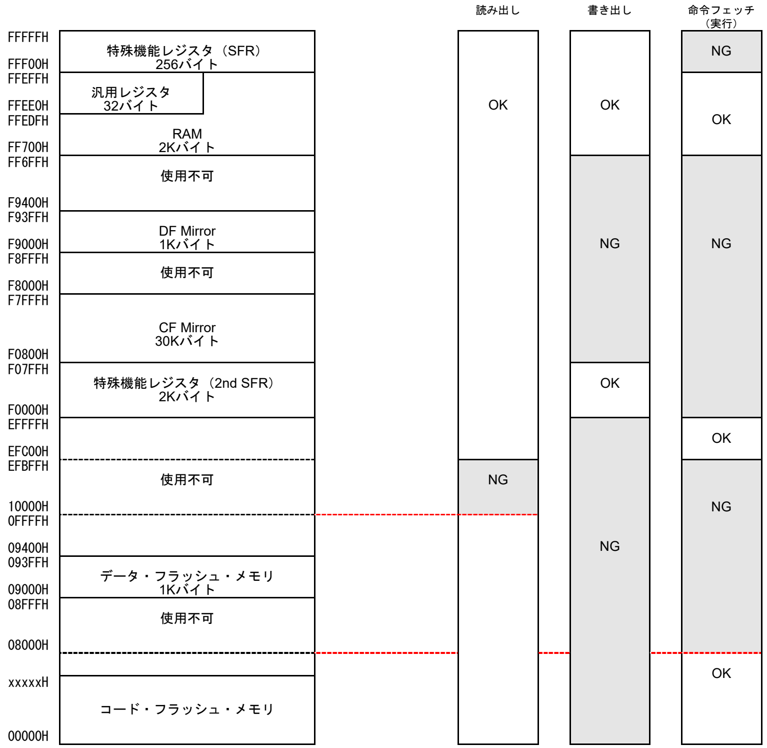


注 1. 各製品のコード・フラッシュ・メモリ、**RAM**、検出最下位アドレスを次に示します。

製品	コード・フラッシュ・メモリ（00000H-xxxxxH）	RAM（zzzzzH-FFEFFH）	読み出し／命令フェッチ（実行）時の検出最下位アドレス（yyyyyH）
R5F121xA（x＝1, 4, 6, 7, B）	16384×8 ビット（00000H-03FFFH）	**2048×8 ビット（FF700H-FFEFFH）**	**10000H**
R5F121xC（x＝1, 4, 6, 7, B）	32768×8 ビット（00000H-07FFFH）	**2048×8 ビット（FF700H-FFEFFH）**	**10000H**

正）

図 20－8 不正アクセス検出空間



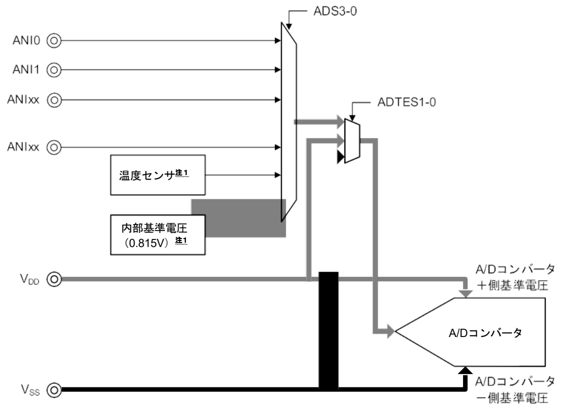
注 1. 各製品のコード・フラッシュ・メモリ、検出最下位アドレスを次に示します。

製品	コード・フラッシュ・メモリ（00000H-xxxxxH）	読み出し時の検出最下位アドレス	命令フェッチ（実行）時の検出最下位アドレス
R5F121xA（x＝1, 4, 6, 7, B）	16384×8 ビット（00000H-03FFFH）	10000H	08000H
R5F121xC（x＝1, 4, 6, 7, B）	32768×8 ビット（00000H-07FFFH）	10000H	08000H

19. 20.3.7 A/D テスト機能 (p.826)

誤）

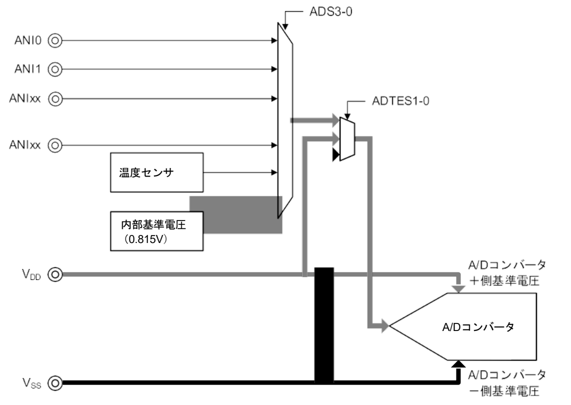
図 20－11 A/D テスト機能の構成



注 1. HS（高速メイン）モードでのみ選択可能です。

正）

図 20－11 A/D テスト機能の構成



注 1 削除

20. 第 26 章電気的特性（T_A＝−40°C～+85° C）(p.893)

誤）

この章では、A：民生用途（T_A＝−40～+85°C）の電気的特性を示します。

正）

この章では、A 品：民生用途（T_A＝−40～+85°C）、G 品：産業用途（T_A＝−40～+105°C）、M 品：産業用途（T_A＝−40～+125°C）を、T_A＝−40～+85°C の範囲で使用する場合の電気的特性を示します。

(略)

備考　G 品：産業用途およびM 品：産業用途は、A 品：民生用途と高速オンチップ・オシレータ・クロック精度が異なります。

用途区分	A：民生用途	G：産業用途	M：産業用途
高速オンチップ・オシレータ・クロック精度	±2.0% @ T_A =　−40～+85°C	±1.5 %@ T_A =　+85～+105°C ±1.0% @ T_A =　−20～+85°C ±1.5% @ T_A =　−40～−20°C	±1.5 %@ T_A =　+85～+125°C ±1.0% @ T_A =　−20～+85°C ±1.5% @ T_A =　−40～−20°C

21. 26.3.2 電源電流特性 (p.899)

誤）

[T_A=−40～+85°C, 2.4V≦VDD≦5.5V, VSS=0V]

項目	略号	条件				MIN.	TYP.	MAX.	単位
電源電流注 1	I_{DD1}	動作モード	基本動作	f_{IH}=16MHz 注 4	V_{DD}=3.0V, 5.0V		0.97		mA
			通常動作	f_{SUB}=32.768kHz 注 7 T_A=−40°C	方形波入力		3.65	5.80	mA
					発振子接続		3.70	6.00	mA
				f_{SUB}=32.768kHz 注 7 T_A=+25°C	方形波入力		3.90	5.80	mA
					発振子接続		4.18	6.00	mA
				f_{SUB}=32.768kHz 注 7 T_A=+50°C	方形波入力		4.04	6.20	mA
					発振子接続		4.37	6.40	mA
				f_{SUB}=32.768kHz 注 7 T_A=+70°C	方形波入力		4.20	6.50	mA
					発振子接続		4.56	6.70	mA
				f_{SUB}=32.768kHz 注 7 T_A=+85°C	方形波入力		4.40	7.80	mA
					発振子接続		4.80	8.00	mA
	I_{DD2} 注 2	HALT モード		f_{IH}=16MHz 注 4	V_{DD}=3.0V, 5.0V		385	800	μA
				f_{SUB}=32.768kHz 注 8 T_A=−40°C	方形波入力		0.69	1.45	mA
					発振子接続		0.75	1.65	mA
				f_{SUB}=32.768kHz 注 8 T_A=+25°C	方形波入力		0.75	1.45	mA
					発振子接続		1.04	1.65	mA
				f_{SUB}=32.768kHz 注 8 T_A=+50°C	方形波入力		0.84	1.74	mA
					発振子接続		1.20	1.94	mA
				f_{SUB}=32.768kHz 注 8 T_A=+70°C	方形波入力		0.97	2.20	mA
					発振子接続		1.33	2.40	mA
				f_{SUB}=32.768kHz 注 8 T_A=+85°C	方形波入力		1.13	3.10	mA
					発振子接続		1.51	3.30	mA
	I_{DD3} 注 3	STOP モード注 9		V_{DD}=3.0V			0.62	2.80	μA

正）

[T_A=−40～+85°C, 2.4V≦VDD≦5.5V, VSS=0V]

項目	略号	条件				MIN.	TYP.	MAX.	単位
電源電流注 1	I_{DD1}	動作モード	基本動作	f_{IH}=16MHz 注 4	V_{DD}=3.0V, 5.0V		0.97		mA
			通常動作	f_{SUB}=32.768kHz 注 7 T_A=−40°C	方形波入力		3.65	5.80	μA
					発振子接続		3.70	6.00	μA
				f_{SUB}=32.768kHz 注 7 T_A=+25°C	方形波入力		3.90	5.80	μA
					発振子接続		4.18	6.00	μA
				f_{SUB}=32.768kHz 注 7 T_A=+50°C	方形波入力		4.04	6.20	μA
					発振子接続		4.37	6.40	μA
				f_{SUB}=32.768kHz 注 7 T_A=+70°C	方形波入力		4.20	6.50	μA
					発振子接続		4.56	6.70	μA
				f_{SUB}=32.768kHz 注 7 T_A=+85°C	方形波入力		4.40	7.80	μA
					発振子接続		4.80	8.00	μA
	I_{DD2} 注 2	HALT モード		f_{IH}=16MHz 注 4	V_{DD}=3.0V, 5.0V		385	800	μA
				f_{SUB}=32.768kHz 注 8 T_A=−40°C	方形波入力		0.69	1.45	μA
					発振子接続		0.75	1.65	μA
				f_{SUB}=32.768kHz 注 8 T_A=+25°C	方形波入力		0.75	1.45	μA
					発振子接続		1.04	1.65	μA
				f_{SUB}=32.768kHz 注 8 T_A=+50°C	方形波入力		0.84	1.74	μA
					発振子接続		1.20	1.94	μA
				f_{SUB}=32.768kHz 注 8 T_A=+70°C	方形波入力		0.97	2.20	μA
					発振子接続		1.33	2.40	μA
				f_{SUB}=32.768kHz 注 8 T_A=+85°C	方形波入力		1.13	3.10	μA
					発振子接続		1.51	3.30	μA
	I_{DD3} 注 3	STOP モード注 9		V_{DD}=3.0V			0.62	2.80	μA

22. 第 27 章電気的特性（T_A=−40°C～+105°C, T_A=−40°C～+125゜C）(p.917)

誤）

第 27 章電気的特性（T_A=−40°C～+105°C, T_A=−40°C～+125゜C）

（略）

正）

第 27 章電気的特性（T_A=−40°C～+105°C, T_A=−40°C～+125゜C）

（略）

備考　T_A = −40～+85°C の範囲で使用する場合は 26 章電気的特性（T_A = −40～+85°C）を参照してください。ただし、G 品：産業用途および M 品：産業用途は、A 品：民生用途と高速オンチップ・オシレータ・クロック精度が異なります。

用途区分	A：民生用途	G：産業用途	M：産業用途
高速オンチップ・オシレータ・クロック精度	±2.0% @ T_A = −40～+85°C	±1.5 %@ T_A = +85～+105°C ±1.0% @ T_A = −20～+85°C ±1.5% @ T_A = −40～−20°C	±1.5 %@ T_A = +85～+125°C ±1.0% @ T_A = −20～+85°C ±1.5% @ T_A = −40～−20°C

23. 27.3.2 電源電流特性 (p.922～p.923)

誤）

[TA=−40～+105°C：G 品、TA=−40～+125°C：M 品、2.4V≦VDD≦5.5V, VSS=0V]

項目	略号	条件				MIN.	TYP.	MAX.	単位
電源電流注 1	I_{DD1}	動作モード	基本動作	f_{IH}=16MHz 注 4	V_{DD}=3.0V, 5.0V		0.97		mA
			通常動作	f_{SUB}=32.768kHz 注 7 T_A=−40°C	方形波入力		3.65	5.80	mA
					発振子接続		3.70	6.00	mA
				f_{SUB}=32.768kHz 注 7 T_A=+25°C	方形波入力		3.90	5.80	mA
					発振子接続		4.18	6.00	mA
				f_{SUB}=32.768kHz 注 7 T_A=+50°C	方形波入力		4.04	6.20	mA
					発振子接続		4.37	6.40	mA
				f_{SUB}=32.768kHz 注 7 T_A=+70°C	方形波入力		4.20	6.50	mA
					発振子接続		4.56	6.70	mA
				f_{SUB}=32.768kHz 注 7 T_A=+85°C	方形波入力		4.40	7.80	mA
					発振子接続		4.80	8.00	mA
				f_{SUB}=32.768kHz 注 7 T_A=+105°C	方形波入力		4.92	9.12	mA
					発振子接続		5.36	9.32	mA
				f_{SUB}=32.768kHz 注 7 T_A=+125°C	方形波入力		6.14	15.37	mA
					発振子接続		6.60	15.57	mA

正）

[TA=−40～+105°C：G 品、TA=−40～+125°C：M 品、2.4V≦VDD≦5.5V, VSS=0V]

項目	略号	条件				MIN.	TYP.	MAX.	単位
電源電流注 1	I_{DD1}	動作モード	基本動作	f_{IH}=16MHz 注 4	V_{DD}=3.0V, 5.0V		0.97		mA
			通常動作	f_{SUB}=32.768kHz 注 7 T_A=−40°C	方形波入力		3.65	5.80	μA
					発振子接続		3.70	6.00	μA
				f_{SUB}=32.768kHz 注 7 T_A=+25°C	方形波入力		3.90	5.80	μA
					発振子接続		4.18	6.00	μA
				f_{SUB}=32.768kHz 注 7 T_A=+50°C	方形波入力		4.04	6.20	μA
					発振子接続		4.37	6.40	μA
				f_{SUB}=32.768kHz 注 7 T_A=+70°C	方形波入力		4.20	6.50	μA
					発振子接続		4.56	6.70	μA
				f_{SUB}=32.768kHz 注 7 T_A=+85°C	方形波入力		4.40	7.80	μA
					発振子接続		4.80	8.00	μA
				f_{SUB}=32.768kHz 注 7 T_A=+105°C	方形波入力		4.92	9.12	μA
					発振子接続		5.36	9.32	μA
				f_{SUB}=32.768kHz 注 7 T_A=+125°C	方形波入力		6.14	15.37	μA
					発振子接続		6.60	15.57	μA

誤）

項目	略号	条件			MIN.	TYP.	MAX.	単位
電源電流[注1]	I_{DD2} [注2]	HALT モード	f_{IH}=16MHz [注4]	V_{DD}=3.0V, 5.0V		385	824	μA
			f_{SUB}=32.768kHz [注8] T_A=−40°C	方形波入力		0.69	1.45	mA
				発振子接続		0.75	1.65	mA
			f_{SUB}=32.768kHz [注8] T_A=+25°C	方形波入力		0.75	1.45	mA
				発振子接続		1.04	1.65	mA
			f_{SUB}=32.768kHz [注8] T_A=+50°C	方形波入力		0.84	1.74	mA
				発振子接続		1.20	1.94	mA
			f_{SUB}=32.768kHz [注8] T_A=+70°C	方形波入力		0.97	2.20	mA
				発振子接続		1.33	2.40	mA
			f_{SUB}=32.768kHz [注8] T_A=+85°C	方形波入力		1.13	3.10	mA
				発振子接続		1.51	3.30	mA
	I_{DD2} [注2]	HALT モード	f_{SUB}=32.768kHz [注8] T_A=+105°C	方形波入力		1.58	8.92	mA
				発振子接続		1.99	9.12	mA
			f_{SUB}=32.768kHz [注8] T_A=+125°C	方形波入力		2.68	10.67	mA
				発振子接続		3.12	10.87	mA
	I_{DD3} [注3]	STOP モード[注9]	V_{DD}=3.0V	T_A=+105°C		0.62	4.12	μA
				T_A=+125°C		0.62	10.37	μA

正）

項目	略号	条件			MIN.	TYP.	MAX.	単位
電源電流[注1]	I_{DD2} [注2]	HALT モード	f_{IH}=16MHz [注4]	V_{DD}=3.0V, 5.0V		385	824	μA
			f_{SUB}=32.768kHz [注8] T_A=−40°C	方形波入力		0.69	1.45	μA
				発振子接続		0.75	1.65	μA
			f_{SUB}=32.768kHz [注8] T_A=+25°C	方形波入力		0.75	1.45	μA
				発振子接続		1.04	1.65	μA
			f_{SUB}=32.768kHz [注8] T_A=+50°C	方形波入力		0.84	1.74	μA
				発振子接続		1.20	1.94	μA
			f_{SUB}=32.768kHz [注8] T_A=+70°C	方形波入力		0.97	2.20	μA
				発振子接続		1.33	2.40	μA
			f_{SUB}=32.768kHz [注8] T_A=+85°C	方形波入力		1.13	3.10	μA
				発振子接続		1.51	3.30	μA
	I_{DD2} [注2]	HALT モード	f_{SUB}=32.768kHz [注8] T_A=+105°C	方形波入力		1.58	8.92	μA
				発振子接続		1.99	9.12	μA
			f_{SUB}=32.768kHz [注8] T_A=+125°C	方形波入力		2.68	10.67	μA
				発振子接続		3.12	10.87	μA
	I_{DD3} [注3]	STOP モード[注9]	V_{DD}=3.0V	T_A=+105°C		0.62	4.12	μA
				T_A=+125°C		0.62	10.37	μA

以上