

RAファミリ

R01AN7824JJ0100

RA MCUのためのIEC60730/60335セルフテスト・ライブラリ (CM85)

Rev.1.00

Jun.30.25

要旨

今日、自動電子制御システムが多くの特様なアプリケーションに拡大し続けているため、信頼性と安全性の要件は、システム設計においてますます増大する要素になりつつあります。

たとえば、家電製品向けの IEC60730 安全規格を導入するには、製造業者が製品の安全で信頼性の高い動作を保証する自動電子制御を設計する必要があります。

IEC60730 規格は製品設計のすべての側面をカバーしていますが、Annex H はマイクロコントローラベースの制御システムの設計にとって非常に重要です。これにより、自動電子制御用の 3 つのソフトウェア分類が提供されます。

- クラス A：装置の安全性に寄与することを意図したものではない制御機能
例：部屋のサーモスタット、湿度制御、照明制御、タイマ、スイッチ
- クラス B：装置の安全でない操作を防止するための制御機能
例：洗濯機のサーマルカットオフおよびドアロック
- クラス C：特別な危険を防止するための制御機能
例：自動バーナー制御と閉動作のためのサーマルカットアウト

洗濯機、食器洗い機、乾燥機、冷蔵庫、冷凍庫、クッカー/ストーブなどの器具は、クラス B の分類に分類される傾向があります。

このアプリケーションノートでは、柔軟なサンプルソフトウェアルーチンを使用して、IEC60730 クラス B 安全規格への準拠を支援する方法のガイドラインを示します。これらのルーチンは VDE Test and Certification Institute GmbH によって認定されており、テスト証明書のコピーは、このアプリケーションノートのダウンロードパッケージで入手できます

提供されるソフトウェアルーチンは、リセット後およびプログラムの実行中に使用されます。このドキュメントとそれに付随するサンプルコードは、これを行う方法の例を提供します。

動作確認デバイス

- デバイス：
ルネサス RA ファミリ MCU (Arm® Cortex®-M85) ※シリーズとグループは次ページ参照
- 開発環境（下記のいずれか）：
GCC(GNU) Arm Embedded 13.2.1.arm-13-7 / e2 studio 2024-07 (24.7.0)

本書において「RA MCU」と表記している場合は、以下の製品のことを指します。

表 1. RA ファミリ MCU セルフテスト機能リスト

CPU コア		Arm® Cortex®-M85
シリーズ		RA8
グループ		RA8M1
セルフ テスト 機能	CPU	○
	ROM	○
	RAM	○
	クロック	○
	独立ウォッチドッグタイマ (IWDT)	○
	ADC12	○
	GPIO	○

Arm® TrustZone® への対応について

本セルフテストライブラリは、Arm® TrustZone® におけるセキュア領域で実行されることを前提としており、RA Project Generator (※) の "Flat Project" で作成したサンプルプログラムを用いて、動作を確認しています。

※RA Project Generator の詳細は、RA FSP (Flexible Software Package) のドキュメントを参照ください。

目次

1. テスト	4
1.1 CPU	4
1.1.1 CPU テスト ソフトウェア API	6
1.2 ROM	15
1.2.1 CRC32 アルゴリズム	15
1.2.2 ROM テスト ソフトウェア API	15
1.3 RAM	19
1.3.1 RAM テストアルゴリズム	19
1.3.2 RAM テスト ソフトウェア API	21
1.4 クロック	28
1.4.1 CAC によるメインクロック周波数の監視	28
1.4.2 メインクロックの発振停止検出	28
1.4.3 クロックテスト ソフトウェア API	29
1.5 独立ウォッチドッグタイマ (IWDT)	31
1.5.1 IWDT ソフトウェア API	31
1.6 ADC	33
1.6.1 ADC テスト ソフトウェア API	33
1.7 GPIO	38
1.7.1 GPIO テスト ソフトウェア API	38
2. 使用例	39
2.1 CPU	39
2.1.1 電源投入時	39
2.1.2 定期的	39
2.2 ROM	39
2.2.1 事前の参照用 CRC 計算	40
2.2.2 電源投入時	44
2.2.3 定期的	44
2.3 RAM	44
2.3.1 電源投入時	44
2.3.2 定期的	44
2.4 クロック	45
2.5 独立ウォッチドッグタイマ (IWDT)	47
2.6 ADC	49
2.6.1 電源投入時	49
2.6.2 定期的	49
2.7 GPIO	49
ウェブサイトとサポート	50
改訂履歴	51

1. テスト

1.1 CPU

この章では、CPU テストルーチンについて説明します。(参照：IEC 60730-1:2013+A1:2015+A2:2020 Annex H - Table H.11.12.7 1.CPU)

このソフトウェアは、次の CPU レジスタをテストします。

表 1-1 テストされるレジスタ一覧表

CPU コア		Arm® Cortex®-M85
グループ		RA8M1
テスト対象レジスタ	汎用レジスタ	R0-R12
	制御レジスタ (注)	MSP_S, MSP_NS, PSP_S, PSP_NS, LR, xPSR (APSR, IPSR, EPSR), BASEPRI_S, BASEPRI_NS, CONTROL_S, CONTROL_NS, PSPLIM_S, PSPLIM_NS, MSPLIM_S, MSPLIM_NS,
	プログラムカウンタ	PC
	FPU 拡張レジスタ(S0~S31)	S0-S31
	FPU 制御レジスタ (注)	CPACR, FPCCR, FPCAR, FPSR, FPDSCR

【注】 レジスタ名が同じでも、デバイスによってビットフィールドの構成が異なる場合があります。

ソースファイル cpu_test.c は、C 言語を使用した CPU テストの実装を提供し、アセンブリ言語関数 (CPU_Test_Control) に依存してレジスタにアクセスします。汎用レジスタのカップリングテストを使用するには、ファイル cpu_test_coupling.c も必要です。結合テストはアセンブリ言語関数に依存します。

- TestGPRsCouplingStart_A
- TestGPRsCouplingR0_A
- TestGPRsCouplingR1_R3_A
- TestGPRsCouplingR4_R6_A
- TestGPRsCouplingR7_R9_A
- TestGPRsCouplingR10_R12_A
- TestGPRsCouplingStart_B
- TestGPRsCouplingR0_B
- TestGPRsCouplingR1_R3_B
- TestGPRsCouplingR4_R6_B
- TestGPRsCouplingR7_R9_B
- TestGPRsCouplingR10_R12_B
- TestGPRsCouplingEnd

あるいは、CPU_Test_General_Low、CPU_Test_General_High アセンブリ言語関数を使用して、汎用レジスタをテストします。

ソースファイル `cpu_test.c` は、`FPU_Control` アセンブリ言語関数にも依存して FPU 制御レジスタをアクセスします。FPU 拡張レジスタのカップリングテストを使用する場合は `fpu_test_coupling.c` ファイルも必要です。

- `TestFPUCouplingStart_A`
- `TestFPUCouplingS0_S3_A`
- `TestFPUCouplingS4_S7_A`
- `TestFPUCouplingS8_S11_A`
- `TestFPUCouplingS12_S15_A`
- `TestFPUCouplingS16_S19_A`
- `TestFPUCouplingS20_S23_A`
- `TestFPUCouplingS24_S27_A`
- `TestFPUCouplingS28_S31_A`
- `TestFPUCouplingStart_B`
- `TestFPUCouplingS0_S3_B`
- `TestFPUCouplingS4_S7_B`
- `TestFPUCouplingS8_S11_B`
- `TestFPUCouplingS12_S15_B`
- `TestFPUCouplingS16_S19_B`
- `TestFPUCouplingS20_S23_B`
- `TestFPUCouplingS24_S27_B`
- `TestFPUCouplingS28_S31_B`
- `TestFPUCouplingEnd`

あるいは、`FPU_Exten` アセンブリ言語関数を使用して FPU 拡張レジスタをテストします。

`cpu_test.h` ヘッドファイルは、CPU テストへのインタフェースを提供します。

本テストは各レジスタの基本的な読み書きをテストしています。API 関数には、テストの結果を示す戻り値はありません。代わりにこれらのテストのユーザは、次の宣言でエラー処理関数を作成する必要があります。

```
extern void CPU_Test_ErrorHandler(void);
```

エラーが検出された場合、CPU テストはこの関数にジャンプします。この関数は `return` してはいけません。

すべてのテスト関数は、C 関数呼び出し後のレジスタ保存の規則に従います。したがって、ユーザはこれらの関数を通常の C 関数のように呼び出すことができ、事前にレジスタ値を保存するいかなる責任もありません。

1.1.1 CPU テスト ソフトウェア API

表 1-2 CPU テスト ソフトウェア API ソースファイル

ファイル名
cpu_test.h
fpu_test.h
cpu_test.c
cpu_test_coupling.c
fpu_test_coupling.c
TestGPRsCouplingStart_A.asm
TestGPRsCouplingR0_A.asm
TestGPRsCouplingR1_R3_A.asm
TestGPRsCouplingR4_R6_A.asm
TestGPRsCouplingR7_R9_A.asm
TestGPRsCouplingR10_R12_A.asm
TestGPRsCouplingStart_B.asm
TestGPRsCouplingR0_B.asm
TestGPRsCouplingR1_R3_B.asm
TestGPRsCouplingR4_R6_B.asm
TestGPRsCouplingR7_R9_B.asm
TestGPRsCouplingR10_R12_B.asm
TestGPRsCouplingEnd.asm
CPU_Test_Control.asm
CPU_Test_General_Low.asm
CPU_Test_General_High.asm
fpu_control.asm
fpu_exten.asm
TestFPUCouplingStart_A.asm
TestFPUCouplingS0_S3_A.asm
TestFPUCouplingS4_S7_A.asm
TestFPUCouplingS8_S11_A.asm
TestFPUCouplingS12_S15_A.asm
TestFPUCouplingS16_S19_A.asm
TestFPUCouplingS20_S23_A.asm
TestFPUCouplingS24_S27_A.asm
TestFPUCouplingS28_S31_A.asm
TestFPUCouplingStart_B.asm
TestFPUCouplingS0_S3_B.asm
TestFPUCouplingS4_S7_B.asm
TestFPUCouplingS8_S11_B.asm
TestFPUCouplingS12_S15_B.asm
TestFPUCouplingS16_S19_B.asm
TestFPUCouplingS20_S23_B.asm
TestFPUCouplingS24_S27_B.asm
TestFPUCouplingS28_S31_B.asm
TestFPUCouplingEnd.asm

■ cpu_test.c ファイル

Syntax	
void CPU_Test_All(void)	
Description	
以下に詳述するすべてのテストを次の順序で実行します。 1. カップリング汎用レジスタテストを使用する場合（下記、注 1 を参照）： CPU_Test_GPRsCouplingPartA CPU_Test_GPRsCouplingPartB 2. カップリング汎用レジスタテストを使用しない場合： CPU_Test_General_Low CPU_Test_General_High 3. CPU_Test_Control 4. CPU_Test_PC 5. カップリング FPU 拡張レジスタテストを使用する場合（下記、注 2 を参照）： FPU_Test_FPUCouplingPartA FPU_Test_FPUCouplingPartB 6. カップリング FPU 拡張レジスタテストを使用しない場合 FPU_Exten 7. FPU_Control プロセッサが特権モードであることを確認するのは、呼び出し元の関数の責任です。この関数が非特権モードで呼び出された場合、一部のレジスタビットは非特権モードでアクセスできないため、テストは失敗します。 CPU_Test_Control 関数は、スタックポインタレジスタ（MSP と PSP）をテストするため、テストの間、MSPLIM、PSPLIM レジスタによるスタックポインタの監視は一時的に無効になります。 このテストの間、割り込みが発生しないようにするのは呼び出し元関数の責任です。 エラーが検出された場合、外部関数 CPU_Test_ErrorHandler が呼び出されます。 詳細については、個々のテストを参照してください。 【注】 1. コード内の #define USE_TEST_GPRS_COUPLING は、汎用レジスタのテストに使用される関数を選択するために使用されます。 2. コード内の #define USE_TEST_FPU_COUPLING は、FPU 拡張レジスタのテストに使用される関数を選択するために使用されます。	
Input Parameters	
NONE	N/A
Output Parameters	
NONE	N/A
Return Values	
NONE	N/A

Syntax	
void CPU_Test_PC(void)	
Description	
この関数は、プログラムカウンタ（PC）レジスタをテストします。 これにより、PC が確実に動作していることを確認します。 別関数を呼び出すことで PC が動作していることをテストします。 指定されたパラメータの反転値を返す別関数(TestPC_TestFunction)を呼び出して、戻り値をチェックします。 これにより、PC が確実に動作していることを確認します。 エラーが検出された場合、外部関数 CPU_Test_ErrorHandler が呼び出されます。	
Input Parameters	
NONE	N/A
Output Parameters	
NONE	N/A
Return Values	
NONE	N/A

■ CPU_Test_General_Low.asm ファイル

Syntax	
void CPU_Test_General_Low(void)	
Description	
汎用レジスタ R0、R1、R2、R3、R4、R5、R6 および R7 をテストします。レジスタはペアでテストされます。 レジスタの各ペアについて、 1. 両方のレジスタに h'55555555 を書き込みます。 2. 両方のレジスタを読み、一致していることを確認します。 3. 両方のレジスタに h'AAAAAAAA を書き込みます。 4. 両方のレジスタを読み、一致していることを確認します。 このテストの間、例外を無効にするのは呼び出し元関数の責任です。 エラーが検出された場合、外部関数 CPU_Test_ErrorHandler が呼び出されます。	
Input Parameters	
NONE	N/A
Output Parameters	
NONE	N/A
Return Values	
NONE	N/A

■ CPU_Test_General_High.asm ファイル

Syntax	
void CPU_Test_General_High(void)	
Description	
汎用レジスタ R8、R9、R10、R11 および R12 をテストします。レジスタはペアでテストされます。レジスタの各ペアについて、 1. 両方のレジスタに h'55555555 を書き込みます。 2. 両方のレジスタを読み、一致していることを確認します。 3. 両方のレジスタに h'AAAAAAAA を書き込みます。 4. 両方のレジスタを読み、一致していることを確認します。 このテストの間、例外を無効にするのは呼び出し元関数の責任です。 エラーが検出された場合、外部関数 CPU_Test_ErrorHandler が呼び出されます。	
Input Parameters	
NONE	N/A
Output Parameters	
NONE	N/A
Return Values	
NONE	N/A

■ CPU_Test_Control.asm ファイル

Syntax	
void CPU_Test_Control(void)	
Description	
この関数は、制御レジスタ（デバイスにより異なるため「表 1-1 テストされるレジスタ」を参照）をテストします。 このテストでは、レジスタ R1～R4 が機能していることを前提としています。 通常、各レジスタのテスト手順は次のとおりです。 各レジスタについて、 1. h'55555555 を書き込みます。 2. 読み返して、値が h'55555555 であることを確認します。 3. h'AAAAAAAA を書き込みます。 4. 読み返して、値が h'AAAAAAAA であることを確認します。 ただし、レジスタ内の特定のビットの制限により、この手順が許可されない場合があることに注意してください。これらのケースでは他のテスト値が選択されています。 プロセッサが特権モードであることを確認するのは、呼び出し元の関数の責任です。非特権モードでこの関数が呼び出されると、非特権モードでは一部のレジスタビットにアクセスできないため、テストは失敗します。 このテストの間、例外を無効にするのは呼び出し元関数の責任です。 【注】 このテストでは例外を無効にする必要があるため、FAULTMASK および PRIMASK はテストされません。したがって、これらは FAULTMASK および PRIMASK を変更するテスト中にアクティブ化されません。 エラーが検出された場合、外部関数 CPU_Test_ErrorHandler が呼び出されます。	
Input Parameters	
NONE	N/A
Output Parameters	
NONE	N/A
Return Values	
NONE	N/A

■ cpu_test_coupling.c ファイル

Syntax	
void CPU_Test_GPRsCouplingPartA(void)	
Description	
汎用レジスタ R0 から R12 をテストします。レジスタ間の結合障害が検出されます。 汎用レジスタテストはパート A とパート B で構成され、この関数はパート A です。 このテストの間、割り込みが発生しないようにするのは呼び出し元関数の責任です。 エラーが検出された場合、外部関数 CPU_Test_ErrorHandler が呼び出されます。	
Input Parameters	
NONE	N/A
Output Parameters	
NONE	N/A
Return Values	
NONE	N/A

Syntax	
void CPU_Test_GPRsCouplingPartB(void)	
Description	
汎用レジスタ R0 から R12 をテストします。レジスタ間の結合障害が検出されます。 汎用レジスタテストはパート A とパート B で構成され、この関数はパート B です。 このテストの間、割り込みが発生しないようにするのは呼び出し元関数の責任です。 エラーが検出された場合、外部関数 CPU_Test_ErrorHandler が呼び出されます。	
Input Parameters	
NONE	N/A
Output Parameters	
NONE	N/A
Return Values	
NONE	N/A

■ fpu_test_coupling.c ファイル

Syntax	
void FPU_Test_FPUCouplingPartA(void)	
Description	
FPU 拡張レジスタ S0～S31 をテストします。レジスタ間の結合障害が検出されます。 FPU 拡張レジスタテストはパート A とパート B で構成され、この関数はパート A です。 このテストの間、割り込みが発生しないようにするのは呼び出し元関数の責任です。 エラーが検出された場合、外部関数 CPU_Test_ErrorHandler が呼び出されます。	
Input Parameters	
NONE	N/A
Output Parameters	
NONE	N/A
Return Values	
NONE	N/A

Syntax	
void FPU_Test_FPUCouplingPartB(void)	
Description	
FPU 拡張レジスタ S0～S31 をテストします。レジスタ間の結合障害が検出されます。 FPU 拡張レジスタテストはパート A とパート B で構成され、この関数はパート B です。 このテストの間、割り込みが発生しないようにするのは呼び出し元関数の責任です。 エラーが検出された場合、外部関数 CPU_Test_ErrorHandler が呼び出されます。	
Input Parameters	
NONE	N/A
Output Parameters	
NONE	N/A
Return Values	
NONE	N/A

■ fpu_exten.asm ファイル

Syntax	
void FPU_Exten(void)	
Description	
FPU 拡張レジスタ S0～S31 をテストします。 R0 レジスタに h'55555555 を、R1 レジスタに h'AAAAAAAA を書き込み、各 FPU 拡張レジスタをテストします。 1. R0 レジスタの値を FPU 拡張レジスタ Sn に書き込みます。 2. FPU 拡張レジスタ Sn の値を R2 レジスタに書き込みます。 3. R0 レジスタと R2 レジスタの値が一致することを確認します。 4. R1 レジスタの値を FPU 拡張レジスタ Sn に書き込みます。 5. FPU 拡張レジスタ Sn の値を R2 レジスタに書き込みます。 6. R1 レジスタと R2 レジスタの値が一致することを確認します。 ※n = 0 ～ 31 このテストでは、レジスタ R0～R2 が機能していることを前提としています。 このテストの間、例外を無効にするのは呼び出し元関数の責任です。 エラーが検出された場合、外部関数 CPU_Test_ErrorHandler が呼び出されます。	
Input Parameters	
NONE	N/A
Output Parameters	
NONE	N/A
Return Values	
NONE	N/A

■ fpu_control.asm ファイル

Syntax	
void FPU_Control(void)	
Description	
FPU 制御レジスタ（デバイスにより異なるため「表 1-1 テストされるレジスタ」を参照）をテストします。このテストは、レジスタ R1～R10 が機能していることを前提としています。 通常、各レジスタのテスト手順は次のとおりです。 各レジスタについて、 7. h'55555555 を書き込みます。 8. 読み取り、値が h'55555555 であることを確認します。 9. h'AAAAAAAA を書き込みます。 10. 読み返して、値が h'AAAAAAAA であることを確認します。 ただし、レジスタ内の特定のビットの制限により、この手順が許可されない場合があることに注意してください。これらのケースでは、他のテスト値が選択されています。 プロセッサが特権モードであることを確認するのは、呼び出し元の関数の責任です。非特権モードでこの関数が呼び出されると、非特権モードでは一部のレジスタビットにアクセスできないため、テストは失敗します。 このテストの間、例外を無効にするのは呼び出し元関数の責任です。 エラーが検出された場合、外部関数 CPU_Test_ErrorHandler が呼び出されます。	
Input Parameters	
NONE	N/A
Output Parameters	
NONE	N/A
Return Values	
NONE	N/A

1.2 ROM

この章では、CRC ルーチンを使用した ROM /フラッシュメモリテストについて説明します。(参照：IEC 60730-1:2013+A1:2015+A2:2020 Annex H— H2.19.4.2 CRC – Double Word)

CRC は、メモリの内容に基づいて単一ワードまたはチェックサムを生成する不具合/エラー制御方法です。

CRC チェックサムは、メッセージビットストリームのビット繰り上がりなし（減算ではなく XOR を使用） n 次の多項式の係数を表す、長さ $n+1$ の定義済み（short）ビットストリームによるバイナリ除算の剰余です。除算の前に、 n 個のゼロがメッセージストリームに追加されます。CRC は、バイナリハードウェアへの実装が簡単で数学的にも分析しやすいため、よく使用されます。

ROM テストは、ROM 内容の CRC 値を予め生成して保存することで実現できます。ROM セルフテストでは、同じ CRC アルゴリズムを用いて新たに CRC 値を生成し、保存しておいた CRC 値と比較します。この手法は、すべての 1 ビットエラーと高い割合のマルチビットエラーを認識します。

他の CRC ジェネレータによって事前に生成された CRC 値と比較する場合、基本的な CRC アルゴリズムが同じであっても、計算結果が同一にならない要因がいくつかあるため注意が必要です。たとえば、データをアルゴリズムに供給する順序、使用されるルックアップテーブルで想定されるビット順序、あるいは実際の CRC 値のビットに必要な順序の組み合わせ等です。システムがビッグエンディアンとリトルエンディアンの両方に対応する場合も問題になります。また、一部のデバグは ROM 上でのソフトウェアブレイクを実現するものがあり、その場合はデバグ中に ROM の内容が書き換えられてしまう可能性があります。

参照用 CRC 値の計算方法は、使用するツールチェーンで異なります。詳しい手順は、2. 使用例の 2.2 ROM を参照ください。

1.2.1 CRC32 アルゴリズム

RA MCU には、CRC32 アルゴリズムのサポートが可能な CRC（巡回冗長検査）演算器が内蔵されています。テストソフトウェアは、32 ビット CRC32 を生成するように CRC 演算器を設定します。

- 多項式 = $0x04C11DB7 (x^{32} + x^{26} + x^{23} + x^{22} + x^{16} + x^{12} + x^{11} + x^{10} + x^8 + x^7 + x^5 + x^4 + x^2 + x + 1)$
- 幅 = 32 bit
- 初期値 = $0xFFFFFFFF$
- $0xFFFFFFFF$ との XOR 演算結果が CRC に出力される

1.2.2 ROM テスト ソフトウェア API

このセクションの関数は、CRC 値を計算し、ROM に格納されている値と比較してその正確性を検証するために使用されます。

すべてのソースは ANSI C で記述されます。renesas.h ヘッダファイルには、RA MCU のレジスタ定義が含まれます。

表 1-3 ROM テスト ソフトウェア API ソースファイル

ファイル名
crc.h
crc_verify.h
crc.c
CRC_Verify.c

■ CRC_Verify.c ファイル

Syntax	
bool_t CRC_Verify(const uint32_t ui32_NewCRCValue, const uint32_t ui32_AddrRefCRC)	
Description	
この関数は、参照 CRC が格納されているアドレスを提供することにより、新しい CRC 値を参照 CRC と比較します。	
Input Parameters	
const uint32_t ui32_NewCRCValue	計算された新しい CRC 値
const uint32_t ui32_AddrRefCRC	32 ビット参照 CRC 値が格納されるアドレス
Output Parameters	
NONE	N/A
Return Values	
bool_t	True = テストパス、False = テスト失敗

■ crc.c ファイル

Syntax	
void CRC_Init(void)	
Description	
CRC モジュールを初期化します。この関数は、他の CRC 関数を呼び出す前に呼び出す必要があります。	
Input Parameters	
NONE	N/A
Output Parameters	
NONE	N/A
Return Values	
NONE	N/A

Syntax	
uint32_t CRC_Calculate(const uint32_t* pui32_Data, uint32_t ui32_Length)	
Description	
この関数は、単一の指定されたメモリ領域の CRC を計算します。	
Input Parameters	
const uint32_t* pui32_Data	テストするメモリの開始を指すポインタ
uint32_t ui32_Length	ロングワード単位のデータの長さ
Output Parameters	
NONE	N/A
Return Values	
Uin32_t	計算された CRC32 値

以下の関数は、メモリ領域を単純に開始アドレスと長さで指定できない場合に使用されます。それらは範囲/セクションにメモリ領域を追加する方法を提供します。これは、関数 CRC_Calculate が 1 回の関数呼び出しで時間がかかり過ぎる場合にも使用できます。

■ crc.c ファイル

Syntax	
void CRC_Start(void)	
Description	
CRC モジュールを開始条件にリセットします。 関数 CRC_AddRange を使用する前にこれを 1 回呼び出します。	
Input Parameters	
NONE	N/A
Output Parameters	
NONE	N/A
Return Values	
NONE	N/A

Syntax	
void CRC_AddRange(const uint32_t* pui32_Data, uint32_t ui32_Length)	
Description	
複数のアドレス範囲で構成されるデータの CRC を計算する場合は、CRC_Calculate ではなくこの関数を使用します。 最初に CRC_Start を呼び出し、次に必要なアドレス範囲ごとに CRC_AddRange を呼び出し、その後 CRC_Result を呼び出して CRC 値を取得します。	
Input Parameters	
const uint32_t* pui32_Data	テストするメモリ範囲の先頭を指すポインタ
uint32_t ui32_Length	ロングワード単位のデータの長さ
Output Parameters	
NONE	N/A
Return Values	
NONE	N/A

Syntax	
uint32_t CRC_Result(void)	
Description	
CRC データ出力レジスタ(CRCDOR)からの読み出し値をビット反転した値を戻り値として返します。	
Input Parameters	
NONE	N/A
Output Parameters	
NONE	N/A
Return Values	
uint32_t	計算された CRC32 の値

1.3 RAM

March テストは、RAM をテストする効果的な方法としてよく知られている一連のテストです。

March テストは、March エレメントの有限シーケンスで構成されます。March エレメントは、次のセルに進む前に、メモリアレイ内のすべてのセルに適用される有限の操作シーケンスです。

一般に、アルゴリズムを構成する March エレメントが多いほど、その障害カバー率は向上しますが、実行時間が長くなります。

アルゴリズム自体は破壊的ですが (現在の RAM 値は保持されない)、提供されているテスト関数は非破壊的なオプションを提供するため、メモリの内容を保持できます。これは、実際のアルゴリズムを実行する前にメモリを提供されたバッファにコピーし、テストの最後にバッファからメモリを復元することによって実現されます。API には RAM テスト領域だけでなく、バッファも自動的にテストするオプションが含まれています。

テスト中の RAM 領域は、テスト中は他の用途に使用できません。そのためスタックに使用される RAM のテストが特に困難になります。この問題を解決するために、API にはスタックのテストに使用できる関数が含まれています。

次のセクションでは、特定の March テストについて説明します。続いて、ソフトウェア API の仕様を示します。

1.3.1 RAM テストアルゴリズム

1.3.1.1 March C-

March C- アルゴリズム (van de Goor 1991) は、合計で 10 の演算がある 6 つのマーチエレメントで構成され、次の故障を検出します:

1. 縮退故障 (SAF : Stuck-At Faults)
 - セルまたはラインの論理値は常に 0 または 1 です
2. 遷移故障 (TF : Transition Faults)
 - 0→1 または 1→0 の遷移ができないセルまたはライン
3. カップリング故障 (CF : Coupling Faults)
 - 1 つのセルへの書き込み操作により、2 番目のセルの内容が変更される
4. アドレスデコーダ故障 (AF : Address decoder Faults)
 - アドレスデコーダに影響を与える障害
 - 特定のアドレスで、セルにアクセスできない
 - 特定のセルにアクセスできない
 - 特定のアドレスで、複数のセルに同時にアクセスされる
 - 特定のセルに、複数のアドレスからアクセスできる

6 つの March エレメントがあります。

1. アレイにすべて 0 を書き込む
2. 最下位アドレスから開始して、0 をリード、1 をライト、アレイをビットごとにインクリメント
3. 最下位アドレスから開始して、1 をリード、0 をライト、アレイをビットごとにインクリメント
4. 最上位アドレスから始めて、0 をリード、1 をライト、アレイをビットごとにデクリメント
5. 最上位アドレスから始めて、1 をリード、0 をライト、アレイをビットごとにデクリメント
6. アレイからすべての 0 をリード

1.3.1.2 March X

注：このアルゴリズムは RA MCU 用には実装されていないため、下記の March X WOM アルゴリズムの参考情報として提示します。

March X アルゴリズムは、合計で 6 つの演算がある 4 つの March エレメントで構成されます。次の故障を検出します。

1. 縮退故障 (SAF)
2. 遷移故障 (TF)
3. 反転カップリング故障 (CFin : inversion Coupling Fault)
4. アドレスデコーダ故障 (AF)

4 つの March エレメントがあります。

1. アレイにすべて 0 をライト
2. 最下位アドレスから開始して、0 をリード、1 をライト、アレイをビットごとにインクリメント
3. 最上位アドレスから開始して、1 をリード、0 をライト、アレイをビットごとにデクリメント
4. アレイからすべて 0 をリード

1.3.1.3 March X WOM (Word-Oriented Memory version)

March X Word-Oriented Memory (WOM) アルゴリズムは、2 段階で標準 March X アルゴリズムから作成されました。まず、標準の March X は、シングルビットデータパターンの使用から、メモリアクセス幅に等しいデータパターンの使用に変換されます。この段階でのテストは、主にアドレスデコーダ障害を含むワード間障害を検出しています。2 番目の段階は、2 つの March エレメントを追加することです。1 つ目は H/L ビットが交互になるデータパターンを使用し、2 つ目はその逆を使用します。これらのエレメントの追加は、ワード内カップリングフォールトを検出することです。

6 つの March エレメントがあります。

1. アレイにすべて 0 をライト
2. 最下位アドレスから開始して、0 をリード、1 をライト、アレイをワード単位でインクリメント
3. 最上位アドレスから開始して、1 をリード、0 をライト、ワードごとにデクリメント
4. 最下位アドレスから開始して、0 をリード、h'AA をライト、アレイをワード単位でインクリメント
5. 最上位のアドレスから始めて、h'AA をリード、h'55 をライト、ワードごとにデクリメント
6. アレイからすべての h'55 をリード

1.3.2 RAM テスト ソフトウェア API

RAM テストでは 2 つテストアルゴリズムの用いた API を準備しています。

各 API について説明します。

1.3.2.1 March C-アルゴリズム ソフトウェア API

このテストは、8、16、または 32 ビットの RAM アクセスを使用するように構成できます。

これは、ヘッダファイルの `#defining RAMTEST_MARCH_C_ACCESS_SIZE` を次のいずれかにすることで実現されます。

1. `RAMTEST_MARCH_C_ACCESS_SIZE_8BIT`
2. `RAMTEST_MARCH_C_ACCESS_SIZE_16BIT`
3. `RAMTEST_MARCH_C_ACCESS_SIZE_32BIT`

単一の関数呼び出しでテストできる RAM の最大サイズを制限するとテストが高速化し、スタックとコードのサイズが小さくなる場合があります。これは、テスト領域に含まれる「word」の数を保持するために使用される変数のサイズを制限することによって行われます。「word」サイズは選択したアクセス幅です。

これは、ヘッダファイルの `#defining RAMTEST_MARCH_C_MAX_WORDS` を次のいずれかにすることで実現されます：

1. `RAMTEST_MARCH_C_MAX_WORDS_8BIT` (Max words in test area is 0xFF)
2. `RAMTEST_MARCH_C_MAX_WORDS_16BIT` (Max words in test area is 0xFFFF)
3. `RAMTEST_MARCH_C_MAX_WORDS_32BIT` (Max words in test area is 0xFFFFFFFF)

表 1-4 March C- アルゴリズム ソフトウェア API ソースファイル

ファイル名
<code>ramtest_march_c.h</code>
<code>ramtest_march_c.c</code>

ソースは ANSI C で記述され、`renesas.h` ファイルを使用してペリフェラルレジスタにアクセスします。

【注】 API は関数呼び出しで 1 つのワードだけをテストします。しかし、ワード間でテストする結合故障は、関数を使用して 1 ワードより大きいデータ範囲をテストすることが重要です。

■ ramtest_march_c.c ファイル

Syntax	
<pre>bool_t RamTest_March_C(const uint32_t ui32_StartAddr, const uint32_t ui32_EndAddr, void* const p_RAMSafe)</pre>	
Description	
March C- (Goor 1991) アルゴリズムを用いた RAM メモリテスト	
Input Parameters	
const uint32_t ui32_StartAddr	テストする RAM の最初の word アドレス。これは、選択したメモリアクセス幅に合わせる必要があります。
const uint32_t ui32_EndAddr	テストする RAM の最後の word アドレス。これは、選択したメモリアクセス幅に合わせて、ui32_StartAddr 以上の値にする必要があります。
void* const p_RAMSafe	破壊的なメモリテストの場合は、NULL に設定します。 非破壊メモリテストの場合は、テスト領域の内容をコピーするのに十分な大きさで、選択したメモリアクセス幅に合わせたバッファの先頭を設定します。
Output Parameters	
NONE	N/A
Return Values	
bool_t	True = テストパス、False = テストまたはパラメータチェックのフェイル

Syntax	
<pre>bool_t RamTest_March_C_Extra(const uint32_t ui32_StartAddr, const uint32_t ui32_EndAddr, void* const p_RAMSafe)</pre>	
Description	
March C- (Goor 1991) アルゴリズムを用いた非破壊 RAM メモリテスト。 この関数は、RamTest_March_C 関数とは異なり、使用前に「RAMSafe」バッファをテストします。「RAMSafe」バッファのテストが失敗すると、テストは中止され、関数は False を返します。	
Input Parameters	
const uint32_t ui32_StartAddr	テストする RAM の最初の word アドレス。これは、選択したメモリアクセス幅に合わせる必要があります。
const uint32_t ui32_EndAddr	テストする RAM の最後の word アドレス。これは、選択したメモリアクセス幅に合わせて、ui32_StartAddr 以上の値にする必要があります。
void* const p_RAMSafe	テスト領域の内容をコピーするのに十分な大きさで、選択したメモリアクセス幅に揃えられたバッファの先頭に設定します。
Output Parameters	
NONE	N/A
Return Values	
bool_t	True = テストパス、False = テストまたはパラメータチェックのフェイル

1.3.2.2 March X WOM アルゴリズム ソフトウェア API

このテストは、8、16、または 32 ビットの RAM アクセス用に構成できます。

これは、ヘッダファイル内の #defining RAMTEST_MARCH_X_WOM_ACCESS_SIZE に次のいずれかを選ぶことで実現されます:

1. RAMTEST_MARCH_X_WOM_ACCESS_SIZE_8BIT
2. RAMTEST_MARCH_X_WOM_ACCESS_SIZE_16BIT
3. RAMTEST_MARCH_X_WOM_ACCESS_SIZE_32BIT

テストの実行時間を短縮するために、1 回の関数呼び出しでテストできる RAM の最大サイズを制限することを選択できます。これは、テスト領域に含まれる「word」の数を保持するために使用される変数のサイズを制限することによって行われます。「word」サイズは、選択したアクセス幅と同じです。

これは、ヘッダファイルの #defining RAMTEST_MARCH_X_WOM_MAX_WORDS を次のいずれかにすることによって実現されます:

1. RAMTEST_MARCH_X_WOM_MAX_WORDS_8BIT (Max words in test area is 0xFF)
2. RAMTEST_MARCH_X_WOM_MAX_WORDS_16BIT (Max words in test area is 0xFFFF)
3. RAMTEST_MARCH_X_WOM_MAX_WORDS_32BIT (Max words in test area is 0xFFFFFFFF)

表 1-5 March X WOM アルゴリズム ソフトウェア API ソースファイル

ファイル名
ramtest_march_x_wom.h
ramtest_march_x_wom.c

ソースは ANSI C で記述され、renesas.h ファイルを使用してペリフェラルレジスタにアクセスします。

【注】 API は関数呼び出しで 1 つのワードだけをテストします。しかし、ワード間でテストする結合故障は、関数を使用して 1 ワードより大きいデータ範囲をテストすることが重要です。

■ ramtest_march_x_wom.c ファイル

Syntax	
<pre>bool_t RamTest_March_X_WOM(const uint32_t ui32_StartAddr, const uint32_t ui32_EndAddr, void* const p_RAMSafe)</pre>	
Description	
WOM 用に変換された March X アルゴリズムに基づく RAM メモリテスト	
Input Parameters	
const uint32_t ui32_StartAddr	テストする RAM の最初の word アドレス。これは、選択したメモリアクセス幅に合わせる必要があります。
const uint32_t ui32_EndAddr	テストする RAM の最後の word アドレス。これは、選択したメモリアクセス幅に合わせ、ui32_StartAddr 以上の値にする必要があります。
void* const p_RAMSafe	破壊的なメモリテストの場合は、NULL に設定します。 非破壊メモリテストの場合は、テスト領域の内容をコピーするのに十分な大きさで、選択したメモリアクセス幅に合わせたバッファの先頭を設定します。
Output Parameters	
NONE	N/A
Return Values	
bool_t	True = テストパス、False = テストまたはパラメータチェックのフェイル

Syntax	
<pre>bool_t RamTest_March_X_WOM_Extra(const uint32_t ui32_StartAddr, const uint32_t ui32_EndAddr, void* const p_RAMSafe)</pre>	
Description	
WOM 用に変換された March X アルゴリズムに基づく非破壊 RAM メモリテスト。 この関数は、RamTest_March_X_WOM 関数とは異なり、使用前に「RAMSafe」バッファをテストします。「RAMSafe」バッファのテストが失敗すると、テストは中止され、関数は False を返します。	
Input Parameters	
const uint32_t ui32_StartAddr	テストする RAM の最初の word アドレス。これは、選択したメモリアクセス幅に合わせる必要があります。
const uint32_t ui32_EndAddr	テストする RAM の最後の word アドレス。これは、選択したメモリアクセス幅に合わせ、ui32_StartAddr 以上の値にする必要があります。
void* const p_RAMSafe	テスト領域の内容をコピーするのに十分な大きさで、選択したメモリアクセス幅に揃えられたバッファの先頭に設定します。
Output Parameters	
NONE	N/A
Return Values	
bool_t	True = テストパス、False = テストまたはパラメータチェックのフェイル

1.3.2.3 RAM テスト(スタック) ソフトウェア API

この API を使用すると、スタックを含む RAM 領域で RAM テストを実行できます。RAM テストを実行する関数にはスタックが必要なので、これらの関数はスタックを提供された新しい RAM 領域に再配置して、元のスタック領域をテストできるようにします。テスト領域にあるスタック（メインまたはプロセス）に応じて、または両方のスタックに応じて、呼び出すことができる 3 つの関数が提供されます。

プロセッサが特権モードであることを確認するのは、呼び出し元関数の責任です。この関数が非特権モードで呼び出されると、一部のレジスタビットが非特権モードでアクセスできないため、テストは失敗します。

【注】 スタックテスト関数は、関数ポインタ渡しで前述の March RAM テストの 1 つを利用します。使用前に初期化を必要とするテストの場合、これらの関数のいずれかを呼び出してテストする前に、初期化が完了していることを確認するのは、ユーザの責任です。

表 1-6 RAM テスト(スタック) ソフトウェア API ソースファイル

ファイル名
ramtest_stack.h
ramtest_stack.c
StartBothTestAssembly.asm
StartMainTestAssembly.asm
StartProcTestAssembly.asm

■ ramtest_stack.c ファイル

Syntax	
bool_t RamTest_Stack_Main(	const uint32_t ui32_StartAddr, const uint32_t ui32_EndAddr, void* const p_RAMSafe, const uint32_t ui32_NewMSP, const TEST_FUNC fpTest_Func)
Description	
メインスタックを含む（プロセススタックは含まない）領域の RAM テスト	
Input Parameters	
const uint32_t ui32_StartAddr	テストする RAM の最初の word のアドレス。これは fpTest_Func の要件に適用しなければなりません。
const uint32_t ui32_EndAddr	テストする RAM の最後の word のアドレス。これは fpTest_Func の要件に適用しなければなりません。
void* const p_RAMSafe	テスト RAM 領域と同じサイズのバッファの先頭に設定します。これは、fpTest_Func の要件に適用しなければなりません。
const uint32_t ui32_NewMSP	再配置先のメインスタックの新しいスタックポインタ値
const TEST_FUNC fpTest_Func	使用する実際のメモリテストへの TEST_FUNC タイプの関数ポインタ。 Typedef bool_t(*TEST_FUNC)(uint32_t, uint32_t, void*); 例 : RamTest_March_X_WOM
Output Parameters	
NONE	N/A
Return Values	
bool_t	True = テストパス、False = テストまたはパラメータチェックのフェイル

Syntax	
<pre>bool_t RamTest_Stack_Proc(const uint32_t ui32_StartAddr, const uint32_t ui32_EndAddr, void* const p_RAMSafe, const uint32_t ui32_NewPSP, const TEST_FUNC fpTest_Func)</pre>	
Description	
プロセススタックを含む（メインスタックは含まない）領域の RAM テスト	
Input Parameters	
const uint32_t ui32_StartAddr	テストする RAM の最初の word のアドレス。これは fpTest_Func の要件に適合しなければなりません。
const uint32_t ui32_EndAddr	テストする RAM の最後の word のアドレス。これは fpTest_Func の要件に適合しなければなりません。
void* const p_RAMSafe	テスト RAM 領域と同じサイズのバッファの先頭に設定します。これは、fpTest_Func の要件に適合しなければなりません。
const uint32_t ui32_NewPSP	再配置先のプロセススタックの新しいスタックポインタ値
const fpTest_Func	使用する実際のメモリテストへの TEST_FUNC タイプの関数ポインタ。 Typedef bool_t(*TEST_FUNC)(uint32_t, uint32_t, void*); 例 : RamTest_March_X_WOM
Output Parameters	
NONE	N/A
Return Values	
bool_t	True = テストパス、False = テストまたはパラメータチェックのフェイル

Syntax	
<pre>bool_t RamTest_Stacks(const uint32_t ui32_StartAddr, const uint32_t ui32_EndAddr, void* const p_RAMSafe, const uint32_t ui32_NewPSP, const uint32_t ui32_NewMSP, const TEST_FUNC fpTest_Func)</pre>	
Description	
メインスタックとプロセススタックの両方のスタックを含む領域の RAM テスト	
Input Parameters	
const uint32_t ui32_StartAddr	テストする RAM の最初の word のアドレス。これは fpTest_Func の要件に適合しなければなりません。
const uint32_t ui32_EndAddr	テストする RAM の最後の word のアドレス。これは fpTest_Func の要件に適合しなければなりません。
void* const p_RAMSafe	テスト RAM 領域と同じサイズのバッファの先頭に設定します。これは、fpTest_Func の要件に適合しなければなりません。
const uint32_t ui32_NewPSP	再配置先のプロセススタックの新しいスタックポインタ値
const uint32_t ui32_NewMSP	再配置先のメインスタックの新しいスタックポインタ値
const TEST_FUNC fpTest_Func	使用する実際のメモリテストへの TEST_FUNC タイプの関数ポインタ。 Typedef bool_t(*TEST_FUNC)(const uint32_t, const uint32_t, void* const); 例 : RamTest_March_X_WOM
Output Parameters	
NONE	N/A
Return Values	
bool_t	True = テストパス、False = テストまたはパラメータチェックのフェイル

1.4 クロック

RA MCUは、クロック周波数精度測定回路（CAC）を備えています。CACは基準クロックで生成した時間内のターゲットクロックのパルスを数え、そのパルス数が許容範囲外の場合、割り込み要求を発生します。

また、メインクロック発振器には、発振停止検出回路を備えています。

1.4.1 CAC によるメインクロック周波数の監視

メイン、サブクロック、HOCO、MOCO、LOCO、PCLKB のいずれかを基準クロックソースとして使用できます。

1. 参照クロックを必ず選択してください（ref_clock 入力パラメータを使用）。
2. ターゲットおよび基準クロックの周波数を Hz で提供してください。

メインクロックの周波数が実行時に構成された範囲から外れると、周波数エラー割り込みとオーバーフロー割り込みの 2 種類の割り込みが生成されます。このモジュールのユーザは、これらの 2 種類の割り込みを有効にして処理する必要があります。割り込みのアクティブ化の例については、2.4 章を参照してください。許容周波数範囲は、以下を使用して調整できます。

```
/*Percentage tolerance of main clock allowed before an error is reported.*/  
#define CLOCK_TOLERANCE_PERCENT 10
```

本クロックテストでは、内部のクロックを参照クロックに使用する場合、CAC 回路の参照クロック分周比（CACR2 レジスタの RCDS[1:0]）は、テスト関数内で 1/128 に固定されています。ご注意ください。

ターゲットクロックの分周比（CACR1 レジスタの TCSS[1:0]）は、入力パラメータに基づき、テスト関数内で計算により 1/1, 1/4, 1/8, 1/32 から選択されます。ただし、どの分周比を選んでも、計算結果が 16 ビット幅の「CAC 上限/下限設定レジスタ」で設定可能な範囲内に収まらない場合はエラーとなります。

1.4.2 メインクロックの発振停止検出

RA MCU のメインクロック発振器には発振停止検出回路があります。メインクロックが停止すると、ノンマスカブル割り込み（NMI）が生成され、自動的に中速オンチップオシレータ（MOCO）に切り替わります。

ClockMonitor_Init 関数では、メインクロック発振器コントロールレジスタ（MOSCCR）のメインクロック発振器停止ビット（MOSTP）が 0（メインクロック発振器動作）の場合、以下のように発振停止検出を有効にし、NMI を許可します。

- 発振停止検出コントロールレジスタ（OSTDCR）
 - 発振停止検出機能有効ビット（OSTDE）：有効
 - 発振停止検出割り込み許可ビット（OSTDIE）：許可
- ICU ノンマスカブル割り込みイネーブルレジスタ（NMIER）
 - 発振停止検出割り込み許可ビット（OSTEN）：許可

発振停止で NMI が発生した場合、ユーザは NMI 割り込みを処理し、NMISR.OSTST ビット（発振停止検出割り込みステータスフラグ）をチェックする必要があります。

1.4.3 クロックテスト ソフトウェア API

表 1-7 Clock テスト ソフトウェア API ソースファイル

ファイル名
clock_monitor.h
clock_monitor.c

テストモジュールは、renesas.h ヘッダファイルを使用してペリフェラルレジスタにアクセスします。

■ clock_monitor.c ファイル

Syntax	
<pre>void ClockMonitor_Init(clock_source_t target_clock, clock_source_t ref_clock, uint32_t target_clock_frequency, uint32_t ref_clock_frequency, CLOCK_MONITOR_ERROR_CALL_BACK Callback)</pre>	
Description	
1. CAC モジュールを使用して、ref_clock 入力パラメータで選択した内部クロックを基準クロックとして、target_clock 入力パラメータで選択したターゲットクロックの監視を開始します。 2. 上記クロック情報より上限値、下限値を許容範囲(±10% : CLOCK_TOLERANCE_PERCENT=10)含めて算出し、CALLVR、CAULVR レジスタを設定 3. 発振停止検出を有効にし、検出された場合に生成される NMI を構成します。	
Input Parameters	
clock_source_t target_clock	・ CAC が監視するターゲットクロック。 ・ クロックは、メインクロック、サブクロック、HOCO クロック、MOCO クロック、LOCO クロック及び PCLKB クロックのいずれかです。
clock_source_t ref_clock	・ ターゲットクロック監視のために使用する基準クロック。 ・ クロックはメインクロック、サブクロック、HOCO クロック、MOCO クロック、LOCO クロック及び PCLKB クロックのいずれかです。
uint32_t target_clock_frequency	ターゲットクロック周波数 (単位 : Hz)
uint32_t ref_clock_frequency	基準クロック周波数 (単位 : Hz)
CLOCK_MONITOR_ERROR_CALL_BACK Callback	ターゲットクロックが許容範囲外の場合、またはこの関数で入力パラメータから正しく CAC 回路を構成できなかった場合に呼び出される関数
Output Parameters	
NONE	N/A
Return Values	
NONE	N/A

Syntax	
extern void cac_ferrf_isr(void)	
Description	
CAC 周波数エラー割り込みハンドラ。 ClockMonitor_Init 関数で登録されたコールバック関数を呼び出します。	
Input Parameters	
NONE	N/A
Output Parameters	
NONE	N/A
Return Values	
NONE	N/A

Syntax	
extern void cac_ovff_isr(void)	
Description	
CAC オーバーフローエラー割り込みハンドラ。 ClockMonitor_Init 関数で登録されたコールバック関数を呼び出します。	
Input Parameters	
NONE	N/A
Output Parameters	
NONE	N/A
Return Values	
NONE	N/A

1.5 独立ウォッチドッグタイマ (IWDT)

ウォッチドッグタイマは、異常なプログラムの実行を検出するために使用されます。プログラムが期待どおりに実行されていない場合、ソフトウェアによるウォッチドッグタイマ更新が必要なタイミングで行われないため、エラーを検出します。

これには、RA MCU の独立ウォッチドッグタイマ (IWDT) モジュールが使用されます。ウィンドウ機能が含まれているため、指定した時間の直前ではなく、指定したウィンドウ内で更新を行う必要があります。エラーが検出された場合、内部リセットまたはノンマスカブル割り込み (NMI) を生成するように構成できます。

IWDT のすべての構成は、「オプション設定メモリ」内のオプション機能選択レジスタ 0 (OFS0) で行います (構成の例については、2.5 章を参照)。オプション設定メモリとは、リセット後のマイコンの状態を選択するために利用可能な一連のレジスタのことで、コードフラッシュの領域に配置されます。

テストモジュールは、renesas.h ヘッダファイルを使用してペリフェラルレジスタにアクセスします。

1.5.1 IWDT ソフトウェア API

表 1-8 独立ウォッチドッグタイマソースファイル

ファイル名
iwdt.h
iwdt.c

Syntax	
void IWDT_Init (void)	
Description	
IWDT を初期化します。この関数を呼び出した後は、IWDT 関連のエラーを防ぐために、IWDT_kick 関数を正しい時間に呼び出す必要があります。 【注】 割り込みを生成するように構成されている場合、これはノンマスカブル割り込み (NMI) になります。これは NMISR.IWDTST フラグをチェックするユーザコードで処理する必要があります。	
Input Parameters	
NONE	N/A
Output Parameters	
NONE	N/A
Return Values	
NONE	N/A

Syntax	
void IWDT_Kick(void)	
Description	
IWDT のカウントをリフレッシュします。	
Input Parameters	
NONE	N/A
Output Parameters	
NONE	N/A
Return Values	
NONE	N/A

Syntax	
bool_t IWDT_DidReset(void)	
Description	
IWDT がタイムアウトしたか、正しく更新されなかった場合は True を返します。 また、アンダーフローフラグ及びリフレッシュエラーフラグはクリアします。 ※Class-B ではデフォルト設定は「ウィンドウ制御なし(100%)」です。	
Input Parameters	
NONE	N/A
Output Parameters	
NONE	N/A
Return Values	
bool_t	独立ウォッチドックタイマ(IWDT)がタイムアウトした場合又は、正しく更新されなかった場合は True、それ以外の場合は False

1.6 ADC

ADC にはテストに使用できる診断モードがあります。診断モードは、ADC が変換に通常使用されるたびにテストが実行されるように構成できます。診断基準電圧（期待される結果）は、ゼロ、ハーフスケール、フルスケールの間で自動的にローテーションします。

なお、P-ON テスト時は、固定モードで自己診断変換電圧を選択してテストを実施します。

表 1-9 各 RA MCU 内蔵の ADC

グループ	RA8M1
内蔵 ADC	ADC12
ユニット数	2
診断基準電圧	ゼロ／ハーフスケール／フルスケール

診断 SW は、診断基準電圧に対する AD 変換を提供します。

なお、ADC は 2 ユニット（ユニット 0 とユニット 1）あるため、ユニット 1 のテストを行う場合は「_u1」の付いた関数を使用してください。

テストモジュールは、renesas.h ヘッダファイルを使用してペリフェラルレジスタにアクセスします。

1.6.1 ADC テスト ソフトウェア API

表 1-10 ADC ソースファイル

ファイル名
test_adc.h
test_adc.c

Syntax	
void Test_ADC_Init(void)	
Description	
ADC モジュールユニット 0 を初期化します。これは他の ADC 関数を使用する前に呼び出す必要があります。ADC のモジュールストップを解除します。	
Input Parameters	
NONE	N/A
Output Parameters	
NONE	N/A
Return Values	
NONE	N/A

Syntax	
void Test_ADC_Init_u1(void)	
Description	
ADC モジュールユニット 1 を初期化します。これは他の ADC 関数を使用する前に呼び出す必要があります。ADC のモジュールストップを解除します。	
Input Parameters	
NONE	N/A
Output Parameters	
NONE	N/A
Return Values	
NONE	N/A

Syntax	
bool_t Test_ADC_Wait(void)	
Description	
この関数は、ADC モジュールユニット 0 によって AD 変換が行われている間待機します。 このテストは ADC 構成を保存しないため、実行時の定期的なテストとしてではなくパワーオンテストとして適しています。	
Input Parameters	
NONE	N/A
Output Parameters	
NONE	N/A
Return Values	
bool_t	True = テストパス、False = テストフェイル

Syntax	
bool_t Test_ADC_Wait_u1(void)	
Description	
この関数は、ADC モジュールユニット 1 によって AD 変換が行われている間待機します。 このテストは ADC 構成を保存しないため、実行時の定期的なテストとしてではなくパワーオンテストとして適しています。	
Input Parameters	
NONE	N/A
Output Parameters	
NONE	N/A
Return Values	
bool_t	True = テストパス、False = テストフェイル

Syntax	
void Test_ADC_Start(const ADC_ERROR_CALL_BACK Callback)	
Description	
ADC が使用されるたびに診断テストが実行されるように、ADC モジュール（ユニット0）をセットアップします。診断基準電圧（「表 1-9 各RA MCU内蔵のADC」を参照）は、それぞれのデバイスに応じて自動的にローテーションします。 ※本関数内で自己診断電圧ローテーションモードを選択します。 AD 変換完了後に Test_ADC_CheckResult 関数を呼び出してエラーが検出された場合に実行する関数を登録します。	
Input Parameters	
const ADC_ERROR_CALL_BACK Callback	エラーが検出された場合に呼び出す関数。 【注】 この関数はパラメータ bCallErrorHandler が True に設定されて Test_ADC_CheckResult が呼び出された場合にのみ呼び出されます。
Output Parameters	
NONE	N/A
Return Values	
NONE	N/A

Syntax	
void Test_ADC_Start_u1(const ADC_ERROR_CALL_BACK Callback)	
Description	
ADC が使用されるたびに診断テストが実行されるように、ADC モジュール（ユニット1）をセットアップします。診断基準電圧（「表 1-9 各RA MCU内蔵のADC」を参照）は、それぞれのデバイスに応じて自動的にローテーションします。 ※本関数内で自己診断電圧ローテーションモードを選択します。 AD 変換完了後に Test_ADC_CheckResult 関数を呼び出してエラーが検出された場合に実行する関数を登録します。	
Input Parameters	
const ADC_ERROR_CALL_BACK Callback	エラーが検出された場合に呼び出す関数。 【注】 この関数はパラメータ bCallErrorHandler が True に設定されて Test_ADC_CheckResult_u1 が呼び出された場合にのみ呼び出されます。
Output Parameters	
NONE	N/A
Return Values	
NONE	N/A

Syntax	
bool_t Test_ADC_CheckResult(const bool_t bCallErrorHandler)	
Description	
ADC モジュールユニット 0 の診断結果が期待どおりであることを確認します。 これは、Test_ADC_Start の後に呼び出し、次に定期的に、または ADC 変換が完了するたびに呼び出す必要があります。 【注】 実際の結果は、期待される結果の特定の許容範囲内であることが許されています。詳細については、test_adc.c の ADC_TOLERANCE を参照してください。	
Input Parameters	
const bool_t bCallErrorHandler	Test_ADC_Start 関数に提供されるエラーコールバック関数を呼び出すには True を設定し、そうでない場合は False を設定します。
Output Parameters	
NONE	N/A
Return Values	
bool_t	True = テストパス、False = テストフェイル

Syntax	
bool_t Test_ADC_CheckResult_u1(const bool_t bCallErrorHandler)	
Description	
ADC モジュールユニット 1 の ADC 診断結果が期待どおりであることを確認します。 これは、Test_ADC_Start_u1 の後に呼び出し、次に定期的に、または ADC 変換が完了するたびに呼び出す必要があります。 【注】 実際の結果は、期待される結果の特定の許容範囲内であることが許されています。詳細については、test_adc.c の ADC_TOLERANCE を参照してください。	
Input Parameters	
const bool_t bCallErrorHandler	Test_ADC_Start_u1 関数に提供されるエラーコールバック関数を呼び出すには True を設定し、そうでない場合は False を設定します。
Output Parameters	
NONE	N/A
Return Values	
bool_t	True = テストパス、False = テストフェイル

1.7 GPIO

GPIO リードバックレベル検出機能は、ポートが出力モード時に、端子のデジタル出力レベルを読み出す機能です。端子部の不良診断を行うことができます。

GPIO リードバックレベル検出機能では、以下のような手順で端子をチェックします。

1. ポートコントロールレジスタ 1 (PCNTR1) の PDRn ビットを 1 にして出力ポートに設定
2. ポートコントロールレジスタ 3 (PCNTR3) の POSRn ビットに 1 をセットし、High を出力
3. ポートコントロールレジスタ 2 (PCNTR2) の PIDR ビットで端子の状態を読み出し、High を確認
4. ポートコントロールレジスタ 3 (PCNTR3) の POSRn ビットに 0 をセット(クリアビット)
5. ポートコントロールレジスタ 3 (PCNTR3) の PORRn ビットに 1 をセットし、Low を出力
6. ポートコントロールレジスタ 2 (PCNTR2) の PIDR ビットで端子の状態を読み出し、Low を確認

テスト対象のポートは、gpio_config.h ヘッダファイルで指定します。

1.7.1 GPIO テスト ソフトウェア API

表 1-11 GPIO テスト ソフトウェア API ソースファイル

ファイル名
gpio.h
gpio_config.h
gpio.c

Syntax	
void GPIO_Start(const GPIO_ERROR_CALL_BACK Callback)	
Description	
この関数は GPIO リードバックレベル検出機能を利用して、ポートが出力モード時に端子のデジタル出力レベルを切り替えて読み出し、端子部の不良診断を行います。 テスト対象のポートは、gpio_config.h ヘッダファイルで指定します。	
Input Parameters	
const GPIO_ERROR_CALL_BACK Callback	端子部の不良を検出した（ポートの読み出し値が期待値と異なる）場合に呼び出される関数
Output Parameters	
NONE	N/A
Return Values	
NONE	N/A

2. 使用例

このセクションでは、アプリケーションソフトウェアにセルフテストライブラリを適用する方法に関する、いくつかの有用な提案をユーザに提供します。

セルフテストは次の 2 つのパターンに分けられます。

(a) 電源投入時のテスト

リセット後に一度実行されるテストです。これらはできるだけ早く実行する必要がありますが、特に起動時間が重要な場合は、すべてのテストを実行する前に初期化コードを実行して、たとえばより高速なメインクロックを選択できるようにすることもできます。

(b) 定期的なテスト

通常のプログラム操作を通じて定期的に行われるテストです。このドキュメントでは、特定のテストを実行する頻度を判断することはできません。定期的なテストのスケジューリング方法は、アプリケーションの構造に応じてユーザが決定します。

以下のセクションでは、各テストタイプの使用例を示します。

2.1 CPU

いずれかの CPU テストで障害が検出されると、CPU_Test_ErrorHandler と呼ばれるユーザ指定の関数が呼び出されます。CPU のエラーは非常に深刻なので、この機能の目的は、ソフトウェアの実行に依存しない安全な状態にできるだけ早く到達することです。

2.1.1 電源投入時

すべての CPU テストは、リセット後できるだけ早く実行する必要があります。

【注】 この関数は、デバイスを非特権モードにする前に呼び出す必要があります。

関数 CPU_Test_All を使用して、すべての CPU テストを自動的に実行できます。

2.1.2 定期的

CPU を定期的にテストするには、電源投入テストと同様に、CPU_Test_All 関数を使用して、すべての CPU テストを自動的に実行できます。または 1 回の関数呼び出しで実行されるテストの量を減らすため、ユーザは CPU 定期テストがスケジュールされるたびに、個々の CPU テスト関数を順番に呼び出すことも選択できます。

2.2 ROM

ROM は、その内容の CRC 値を計算し (CRC32)、予め保存しておいた参照 CRC 値 (CRC 計算に含まれていない ROM 内の特定の場所に追加する必要がある) と比較することでテストします。参照 CRC 値の計算方法は、使用する開発環境によって異なります。

RA MCU 内蔵の CRC モジュールは、CRC_Init 関数を呼び出して、使用する前に初期化する必要があります。また、結果が一致するためには、テスト対象となる ROM セクションが、事前の CRC 値計算と ROM テストの両方に同じように含まれていることを確認します。

2.2.1 事前の参照用 CRC 計算

GNU ツールには CRC の計算機能が付属しないため、以下に紹介する SRecord ツール（注）を使用して、参照 CRC 値を計算します。ユーザは、このツールを利用して、予め参照用の CRC 値を ROM に書き込んでおき、セルフテストではこの値とテストで計算した値を比較します。

注：SRecord は、SourceForge のオープンソースプロジェクトです。詳細は下記を参照ください。

- SRecord Web Site (SRecord v1.65)
<http://srecord.sourceforge.net/>
- CRC Checksum Generation with “SRecord” Tools for GNU and Eclips
https://llvm-gcc-renesas.com/wiki/index.php?title=CRC_Checksum_Generation_with_%E2%80%98SRecord%E2%80%99_Tools_for_GNU_and_Eclipse

ダウンロードしたファイル(srecord-1.65.0-win64.zip)を解凍すると、\srecord-1.65.0-win64\bin フォルダに以下のプログラムが展開されます。

※リファレンスマニュアルは、\srecord-1.65.0-win64\share\doc\srecord フォルダ内に同梱されております。

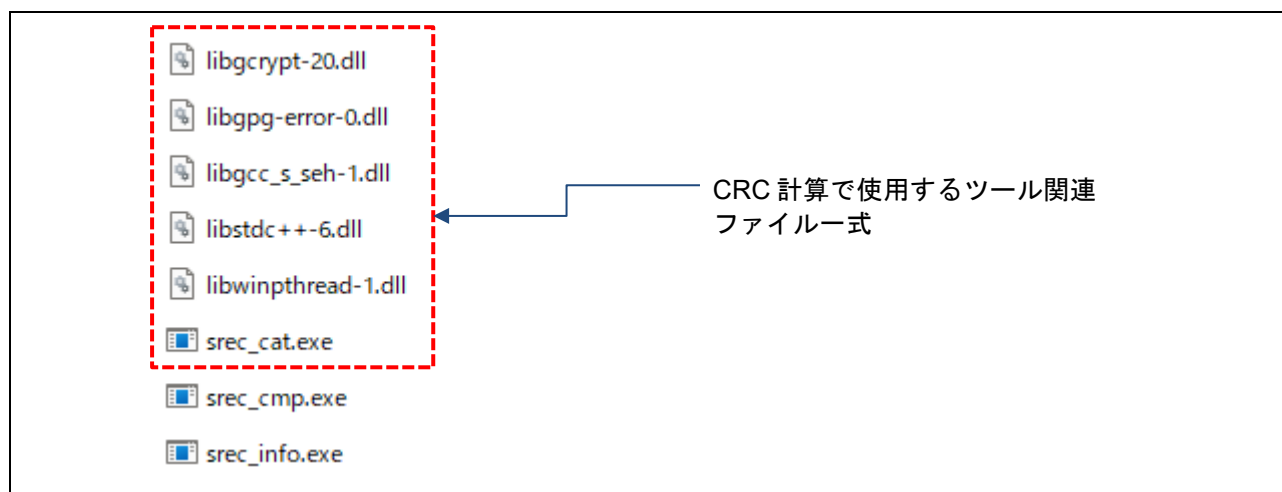


図 2-1 SRecord ツールの内容

プロジェクト及び SRecord ツールのフォルダ構成例を以下に示します。

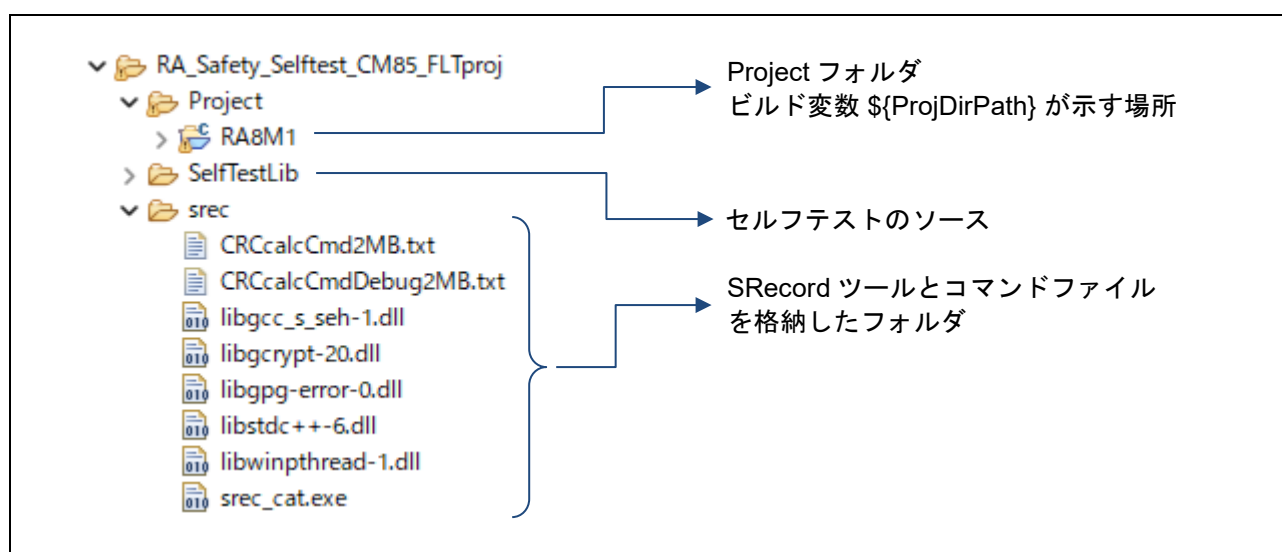


図 2-2 フォルダ構成例

e² studio の「プロジェクト(Project)」⇒「プロパティ(Properties)」を開き、ビルド後のステップで、objcopy コマンドを使って、.elf ファイルから S レコードファイルを生成します。ここでは、変換後のファイル名を Original.srec とします。このファイルが、SRecord ツールの入力になります。



図 2-3 S レコードファイルの出力と SRecord ツールの起動

上図における「設定(Settings)」 「ビルド・ステップ(Build Steps)」 タブの「ビルド後のステップ(Post-build steps)」で、以下のように記述します。

■ Command(s):欄の記入例（改行せず 1 行に書きます）

```
arm-none-eabi-objcopy -O srec "${ProjName}.elf" "Original.srec" & ${ProjDirPath}/../srec/srec_cat
@${ProjDirPath}/../srec/CRCcalcCmd2MB.txt
```

1 行目の"&"の前までが S レコードファイルの生成、2 行目の書式「srec_cat @コマンドファイル」が、srec_cat ツールの起動になります。コマンドファイルとして「CRCcalcCmd2MB.txt」の記述例を以下に示します。

■ CRCcalcCmd2MB.txt ファイルの内容（例）

```
# CRC calculate
Original.srec          # Read srec file
-fill 0xFF 0x2000000 0x21F8000 # 2MB ROM fill by 0xFF
-crop 0x2000000 0x21F7FFC    # CRC calculate area
-STM32-le 0x21F7FFC        # Calculate and output CRC value
-crop 0x21F7FFC 0x21F8000    # Keep CRC area
Original.srec          # Read srec file again
-fill 0xFF 0x2000000 0x21F7FFC # -fill 0xFF 0x2000000 0x21F7FFC
-Output_Block_Size 16      # Data bytes to appear in each output record is "16".
# Motorola S-Record format and the number of bytes which form each address is "4".
-Output addcrc.srec -Motorola -address-length=4
```

デバイスにより ROM の容量が異なる場合は、アドレスの設定はデバイスに合わせて変更してください。また、デバッグを行う場合、デバッガによってはソフトウェアブレイクのために ROM の内容を書き換えるものがあるので、その場合は演算の対象領域をデバッグ領域以外に設定する必要があります。

以上の操作で、プロジェクトフォルダ下のビルド構成フォルダ内に **addcrc.srec**（プログラムコードの後ろに CRC 演算結果を付加した S レコードファイル）ができるので、これをターゲットボードにダウンロードします。

e²studio の「実行(Run)」⇒「デバッグの構成(Debug Configurations)」でデバッグ構成ダイアログを開き、

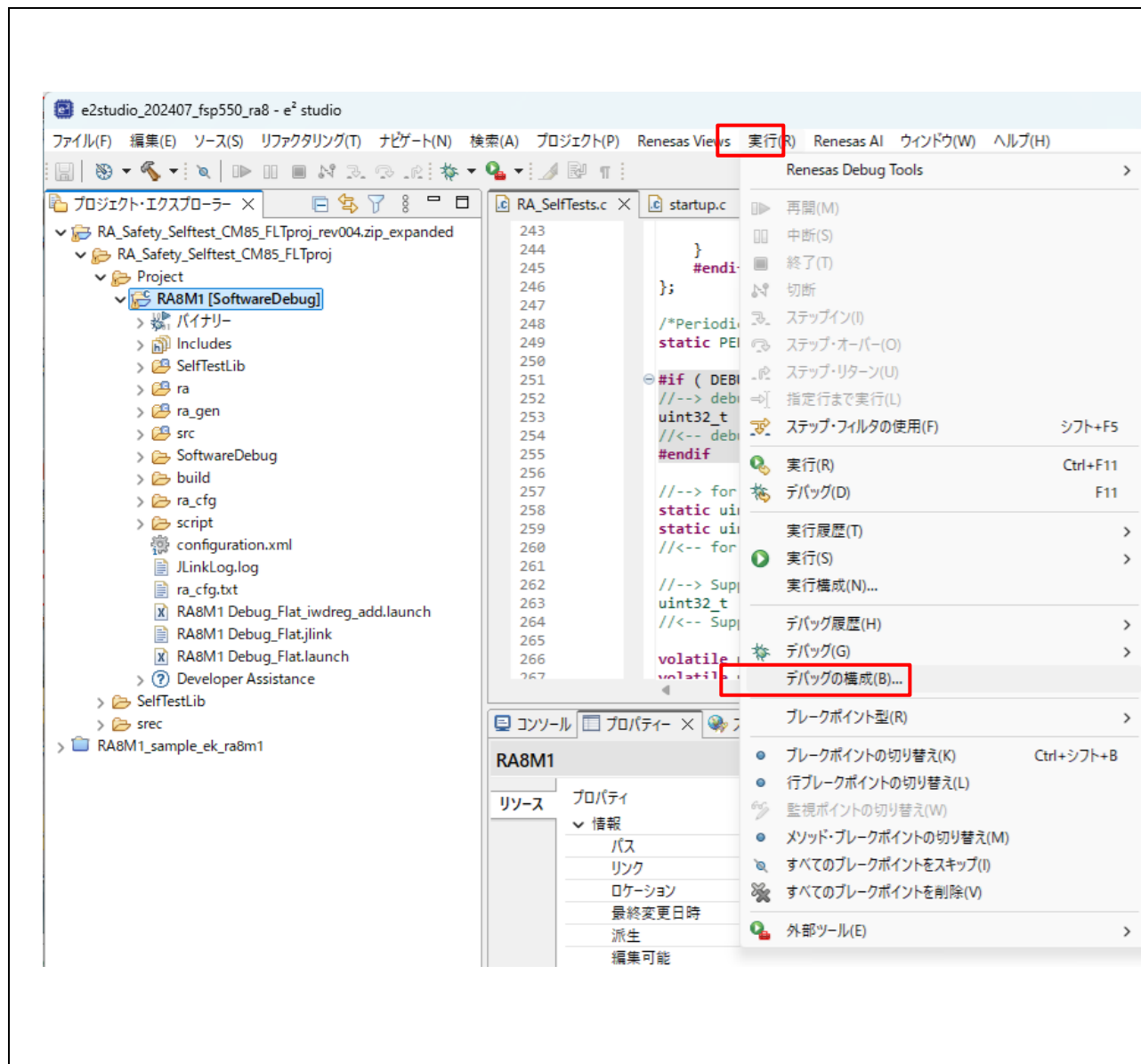


図 2-4 プロジェクトのデバッグ構成の選択

デバッグ構成のダイアログが表示されたら、Startup のタブを選び、使用するビルド構成を選択します。ELF ファイルからはシンボル情報だけを読み出し、addcrc.srec からは CRC 計算値を含むプログラムイメージを読み込むように設定します。

「デバッグ(Debug)」ボタンを押下すると CRC 演算値がターゲットにダウンロードされます。

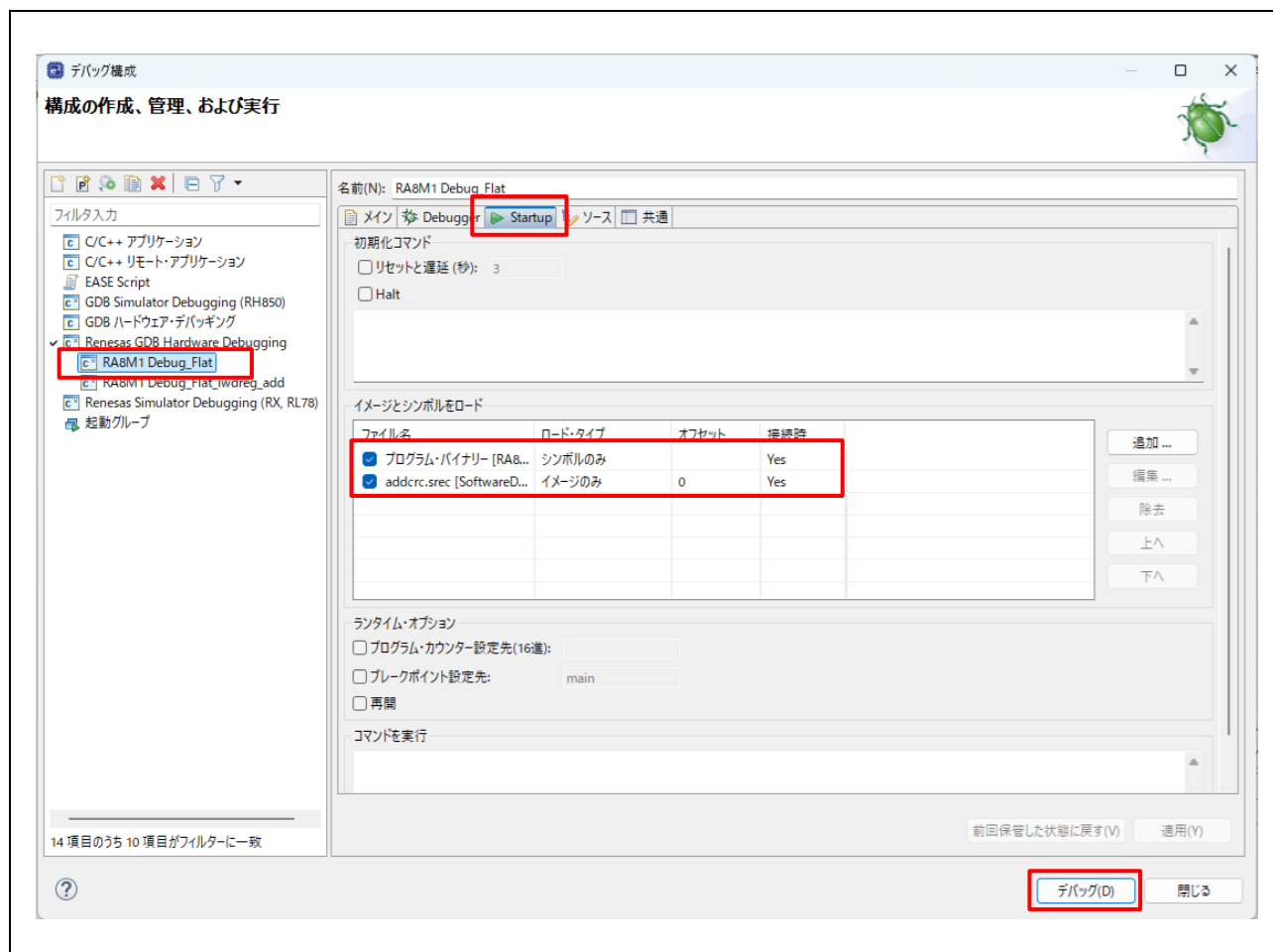


図 2-5 ロードイメージとシンボルの設定例

2.2.2 電源投入時

使用するすべての ROM メモリは、電源投入時にテストする必要があります。

この領域が 1 つの連続したブロックである場合、関数 CRC_Calculate を使用して、計算された CRC 値を計算して返すことができます。

使用する ROM が 1 つの連続したブロックにない場合は、次の手順を使用する必要があります。

1. CRC_Start を呼び出します。
2. CRC 計算に含めるメモリの各領域に対して CRC_AddRange を呼び出します。
3. CRC_Result を呼び出して、計算された CRC 値を取得します。

計算された CRC 値は、関数 CRC_Verify を使用して、ROM に格納されている参照 CRC 値と比較できます。

プロジェクトで使用されるすべての ROM 領域が CRC 計算に含まれるようにするのはユーザの責任です。

2.2.3 定期的

ROM が連続していても、CRC_AddRange を使用して ROM の定期的なテストを行うことをお勧めします。これにより、CRC 値をセクション単位で計算できるため、単一の関数呼び出しに時間がかかりすぎることはありません。電源投入テストで指定された手順に従い、各アドレス範囲が十分に小さいことを確認して、CRC_AddRange の呼び出しに時間がかかりすぎないようにします。

2.3 RAM

テストが必要な RAM の領域は、プロジェクトのメモリマップに応じて大きく変わる可能性があることを認識することが非常に重要です。

RAM をテストするときは、次の点に注意してください。

1. テスト中の RAM は、現在のスタックを含め、他の処理には使用しないでください。
2. 非破壊テストでは、テスト対象のメモリ領域を完全にコピーおよび復元できる RAM バッファが必要です。
3. スタックにはメインとプロセスの 2 つがあります。スタックテストでは、2 つのスタックのうちのいずれか、または両方をテストできます。スタックのテストには、対象のスタック領域を再配置できる RAM バッファが必要です。

※サンプルプロジェクトではプロセススタック領域はテスト未実施のため、非サポートです。

2.3.1 電源投入時

電源投入時に、スタック以外の RAM で完全な破壊テストを実行できます。スタックは非破壊テストでテストする必要があります。ただし、起動時間が非常に重要な場合は、これを微調整して、電源投入 RAM テストの前に使用されたスタックの領域のみが低速の非破壊テストを使用して実行され、残りのスタックが破壊テストされます。

2.3.2 定期的

すべての定期的なテストは非破壊的でなければなりません。定期的なテストは割り込みハンドラから呼び出されるため、デバイスは特権モードであること前提としてテストします。

2.4 クロック

メインクロックの監視は、ClockMonitor_Init 関数の呼び出しで設定されます。

本サンプルプロジェクトでは、ClockMonitor_Init関数の引数となる一部のシンボル定義をシステムに合わせてhwsetup.h内で行っています。

◆シンボル定義と関数呼び出しの参考例：

[シンボル定義(本サンプルソフト：hwsetup.h 内)]

```
#define CLOCK_FREQ_HOCO 48.0e6
#define CLOCK_FREQ_PCLKB 60.0e6
#define CLOCK_FREQ_LOCO 32768 // LOCO's frequency is 32.768KHz on RA8M1.
#define CLOCK_FREQ_MAIN CLOCK_FREQ_PCLKB
```

[ClockMonitor_Init 関数の呼び出し例(本サンプルソフト：RA_SelfTest.c 内)]

```
ClockMonitor_Init(PCLKB, LOCO, CLOCK_FREQ_MAIN, CLOCK_FREQ_LOCO,
Clock_Test_Failure); // PCLKB(60MHz), LOCO(32.768KHz) *See
"hwsetup.h"
```

ClockMonitor_Init 関数は、メインクロックが構成され、LOCO が有効な場合にすぐに呼び出すことができます。

その後、クロック監視はハードウェア（CAC モジュール）によって実行されるため、定期的なテスト中にソフトウェアで行うべきことは特にありません。

CAC による割り込み生成を有効にするには、割り込みコントローラユニット（ICU）とネスト化ベクタ割り込みコントローラ（NVIC）の両方を構成する必要があります。

割り込みコントローラユニット（ICU）では、ICU イベントリンク設定レジスタ（IELSRn）に、CAC 周波数エラー割り込み、および CAC オーバーフローに対応するイベント番号を設定します。

なお、e²studio で FSP（Flexible Software Package）を利用する場合、ICU の構成は、RA コンフィグレーションエディタの「Interrupts」タブで設定できます。

表 2-1 CAC 関連の IELSRn レジスタの設定

MCU	イベント名	IELSRn.IELS
RA8M1	CAC_FERRI	0x08C
	CAC_OVFI	0x08E

※サンプルプロジェクトでは n=1,2 (IELSR1, 2)に割当て

ネスト化ベクタ割り込みコントローラ（NVIC）の設定は、RA_SelfTests.c ファイル内の test_main()関数で行っています。ここで、NVIC_SetPriority()と NVIC_EnableIRQ()は FSP が提供する CMSIS 関数、CAC_FREQUENCY_ERROR_IRQn および CAC_OVERFLOW_IRQn は、FSP が生成した IRQ 番号です。

// CAC関連割り込みのNVIC側設定

```
/* CAC frequency error ISR priority */
NVIC_SetPriority(CAC_FREQUENCY_ERROR_IRQn,0);
/* CAC frequency error ISR enable */
NVIC_EnableIRQ(CAC_FREQUENCY_ERROR_IRQn);
```

周波数エラー割り込み関連 NVIC 設定

```
/* CAC overflow ISR priority */
NVIC_SetPriority(CAC_OVERFLOW_IRQn,0);
/* CAC overflow ISR enable */
NVIC_EnableIRQ(CAC_OVERFLOW_IRQn);
```

オーバーフローエラー割り込み関連 NVIC 設定

また、発振停止検出機能が有効な場合、メインクロック発振器の発振停止を検出すると、NMI 割り込みが発生します。

本サンプルソフトでは次の例に示すように NMI 割り込みコールバック関数(NMI_Handler_callback)内で予め準備したエラー処理関数("Clock_Stop_Detection()")を実行します。

```
static void NMI_Handler_callback(bsp_grp_irq_t irq)
{
    switch(irq){
        case BSP_GRP_IRQ_IWDT_ERROR      :
            . . .
            break;
        case BSP_GRP_IRQ_LVD1            :
        case BSP_GRP_IRQ_LVD2            :
            break;
        case BSP_GRP_IRQ_OSC_STOP_DETECT :
            Clock_Stop_Detection();
            break;
        case BSP_GRP_IRQ_TRUSTZONE        :
            . . .
            break;
        default:
            break;
    }
}
```

2.5 独立ウォッチドッグタイマ (IWDT)

独立ウォッチドッグタイマを構成するには、オプション設定メモリの OFS0 レジスタを設定する必要があります。例えば、オプション設定メモリを以下のように設定するとします。

表 2-2 OFS0 レジスタの設定例 (IWDT 関連)

項目	OFS0 レジスタの設定値 (例)
IWDT スタートモード (IWDTSTRT)	0: リセット後、IWDT は自動的に起動 (オートスタートモード)
IWDT タイムアウト期間選択 (IWDTTOS[1:0])	11b : 2048 サイクル
IWDT 専用クロック分周比 (IWDTCKS[3:0])	1111b : 128 分周
IWDT ウィンドウ終了位置 (IWDTRPES[1:0])	11b : 0% (ウィンドウの終了位置設定なし)
IWDT ウィンドウ開始位置 (IWDTRPSS[1:0])	11b : 100% (ウィンドウの開始位置設定なし)
IWDT リセット割り込み要求 (IWDRSTIRQS)	0 : ノンマスカブル割り込み要求、または割り込み要求を許可
IWDT 停止制御 (IWDTSTPCTL)	1 : スリープモード、スヌーズモード、またはソフトウェアスタンバイモードの状態にあるとき、カウント停止

e² studio で FSP (Flexible Software Package) を利用する場合、FSP の「BSP」タブのプロパティで、オプション設定メモリの設定ができます。

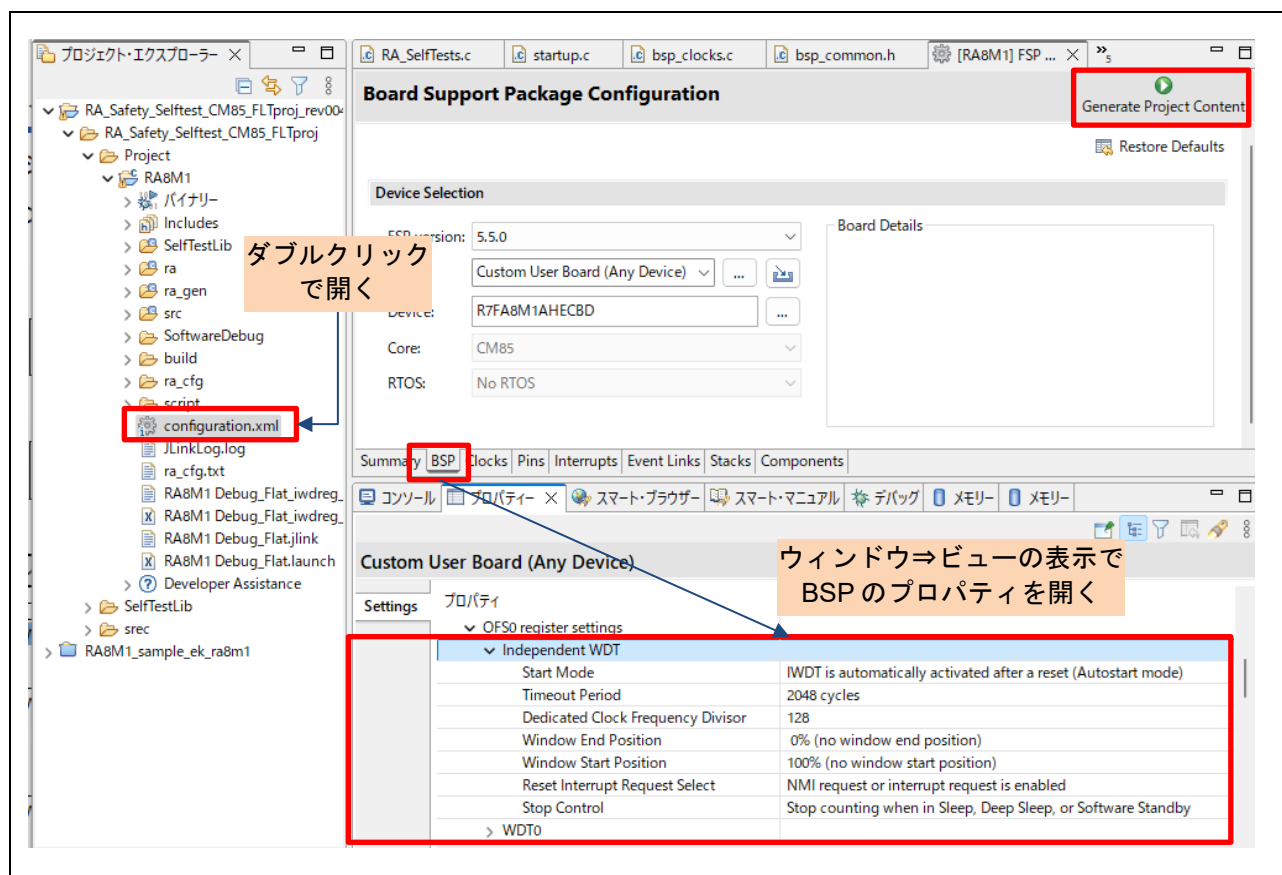


図 2-6. e² studio の FSP による OFS0 レジスタ設定例

「Generate Project Content」ボタンを押すと、プロパティでの設定内容が、下記ファイルの該当シンボルの定義に反映されます。

- 該当ファイル

```
..\project-name\ra_cfg\fsp_cfg\bsp\bsp_mcu_family_cfg.h
```

- 該当シンボル部分 (抜粋)

```
#define OFS_SEQ1 0xA001A001 | (0 << 1) | (3 << 2)
#define OFS_SEQ2 (15 << 4) | (3 << 8) | (3 << 10)
#define OFS_SEQ3 (0 << 12) | (1 << 14) | (1 << 17)
:
:
```

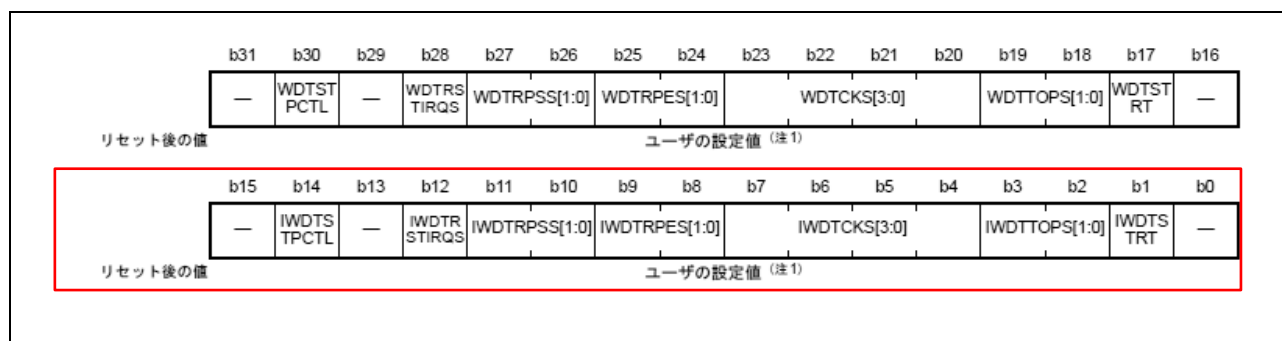


図 2-7. オプション機能選択レジスタ 0 (OFS0)

IWDT の詳細につきましては、RA MCU のハードウェアユーザズマニュアル「**26. 独立ウォッチドッグタイマ (IWDT)**」を参照ください。

独立ウォッチドッグタイマは、IWDT_Init を呼び出して、リセット後できるだけ早く初期化する必要があります。

```
/* Setup the Independent WDT. */
IWDT_Init();
```

この後、ウォッチドッグタイマは、ウォッチドッグタイマがタイムアウトしてリセットが実行されるのを防ぐために、定期的なリフレッシュする必要があります。ウィンドウ処理を使用する場合、リフレッシュは単に定期的であるだけでなく、指定されたウィンドウに一致するように時間を調整する必要があります。ウォッチドッグタイマの更新は以下で行います。

```
/* Regularly kick the watchdog to prevent it performing a reset. */
IWDT_Kick();
```

ウォッチドッグタイマがエラー検出時に NMI を生成するように設定されている場合、ユーザはその結果の割り込みを処理する必要があります。

2.6 ADC

ADC モジュールには、さまざまな基準電圧をテストできる診断モードが組み込まれています。許容される不正確さを説明するために、期待される結果は、以下を使用して定義された許容範囲内に収まることが許されています:

```
#define ADC_TOLERANCE 8
```

この値は ADC の定格である最大絶対精度として設定されます。校正済みのシステムでは、この許容誤差を厳しくすることができます。

ADC テストモジュールは、Test_ADC_Init を呼び出して初期化する必要があります。

ADC は 2 ユニット (ユニット 0 とユニット 1) あるため、ユニット 1 のテストを行う場合は「_u1」の付いた関数を使用します。

2.6.1 電源投入時

電源投入時に、Test_ADC_Wait 関数を使用して ADC モジュールをテストできます。この関数は AD 変換が実行されるまで待機します。この関数の戻り値で結果を確認する必要があります。

2.6.2 定期的

定期的なテストは、Potentiometer_Read() の 1 回の呼び出しで開始する必要があります。その後、ADC モジュールは、使用されるたびにリファレンス変換を実行します。

基準電圧は 0 V、VREF/2、VREF を自動的にローテーションします。

これらの参照変換の結果は、Test_ADC_CheckResult 呼び出しを使用して定期的にチェックする必要があります。

2.7 GPIO

各デバイスでテスト対象とするポートの指定は、gpio_config.h ヘッダファイル内の g_GPIO_Test_Port 構造体で (ポート m, ビット n のように) 定義します。

ポートの指定例:

```
static const struct {
    uint16_t m;
    uint16_t n;
} g_GPIO_Test_Port[GPIO_TEST_NUM] =
{
    {0 , 1 } , // PORT001
    {2 , 2 } , // PORT202
    {5 , 3 }   // PORT503
};
```

ウェブサイトとサポート

RA MCU に関する情報や、ツール、ドキュメントのダウンロード、技術サポートなどは、下記の各ウェブサイトを通じて利用できます。

- RA 製品情報 : www.renesas.com/ra
- RA FSP (Flexible Software Package) : www.renesas.com/FSP
- RA サポートフォーラム : www.renesas.com/ra/forum
- Renesas サポート : www.renesas.com/support

すべての商標および登録商標はそれぞれの所有者に帰属します。

改訂履歴

Rev.	発行日	説明	
		ページ	ポイント
1.00	2025.06.30	－	初版

製品ご使用上の注意事項

ここでは、マイコン製品全体に適用する「使用上の注意事項」について説明します。個別の使用上の注意事項については、本ドキュメントおよびテクニカルアップデートを参照してください。

1. 静電気対策

CMOS 製品の取り扱いの際は静電気防止を心がけてください。CMOS 製品は強い静電気によってゲート絶縁破壊を生じることがあります。運搬や保存の際には、当社が出荷梱包に使用している導電性のトレーやマガジンケース、導電性の緩衝材、金属ケースなどを利用し、組み立て工程にはアースを施してください。プラスチック板上に放置したり、端子を触ったりしないでください。また、CMOS 製品を実装したボードについても同様の扱いをしてください。

2. 電源投入時の処置

電源投入時は、製品の状態は不定です。電源投入時には、LSI の内部回路の状態は不確定であり、レジスタの設定や各端子の状態は不定です。外部リセット端子でリセットする製品の場合、電源投入からリセットが有効になるまでの期間、端子の状態は保証できません。同様に、内蔵パワーオンリセット機能を使用してリセットする製品の場合、電源投入からリセットのかかる一定電圧に達するまでの期間、端子の状態は保証できません。

3. 電源オフ時における入力信号

当該製品の電源がオフ状態のときに、入力信号や入出力ブルアップ電源を入れないでください。入力信号や入出力ブルアップ電源からの電流注入により、誤動作を引き起こしたり、異常電流が流れ内部素子を劣化させたりする場合があります。資料中に「電源オフ時における入力信号」についての記載のある製品は、その内容を守ってください。

4. 未使用端子の処理

未使用端子は、「未使用端子の処理」に従って処理してください。CMOS 製品の入力端子のインピーダンスは、一般に、ハイインピーダンスとなっています。未使用端子を開放状態で動作させると、誘導現象により、LSI 周辺のノイズが印加され、LSI 内部で貫通電流が流れたり、入力信号と認識されて誤動作を起こす恐れがあります。

5. クロックについて

リセット時は、クロックが安定した後、リセットを解除してください。プログラム実行中のクロック切り替え時は、切り替え先クロックが安定した後に切り替えてください。リセット時、外部発振子（または外部発振回路）を用いたクロックで動作を開始するシステムでは、クロックが十分安定した後、リセットを解除してください。また、プログラムの途中で外部発振子（または外部発振回路）を用いたクロックに切り替える場合は、切り替え先のクロックが十分安定してから切り替えてください。

6. 入力端子の印加波形

入力ノイズや反射波による波形歪みは誤動作の原因になりますので注意してください。CMOS 製品の入力がノイズなどに起因して、 V_{IL} (Max.) から V_{IH} (Min.) までの領域にとどまるような場合は、誤動作を引き起こす恐れがあります。入力レベルが固定の場合はもちろん、 V_{IL} (Max.) から V_{IH} (Min.) までの領域を通過する遷移期間中にチャタリングノイズなどが入らないように使用してください。

7. リザーブアドレス（予約領域）のアクセス禁止

リザーブアドレス（予約領域）のアクセスを禁止します。アドレス領域には、将来の拡張機能用に割り付けられている リザーブアドレス（予約領域）があります。これらのアドレスをアクセスしたときの動作については、保証できませんので、アクセスしないようにしてください。

8. 製品間の相違について

型名の異なる製品に変更する場合は、製品型名ごとにシステム評価試験を実施してください。同じグループのマイコンでも型名が違うと、フラッシュメモリ、レイアウトパターンの相違などにより、電気的特性の範囲で、特性値、動作マージン、ノイズ耐量、ノイズ輻射量などが異なる場合があります。型名が違う製品に変更する場合は、個々の製品ごとにシステム評価試験を実施してください。

ご注意書き

1. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。お客様の機器・システムの設計において、回路、ソフトウェアおよびこれらに関連する情報を使用する場合には、お客様の責任において行ってください。これらの使用に起因して生じた損害（お客様または第三者いずれに生じた損害も含みます。以下同じです。）に関し、当社は、一切その責任を負いません。
2. 当社製品、本資料に記載された製品データ、図、表、プログラム、アルゴリズム、応用回路例等の情報の使用に起因して発生した第三者の特許権、著作権その他の知的財産権に対する侵害またはこれらに関する紛争について、当社は、何らの保証を行うものではなく、また責任を負うものではありません。
3. 当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
4. 当社製品を、全部または一部を問わず、改造、改変、複製、リバースエンジニアリング、その他、不適切に使用しないでください。かかる改造、改変、複製、リバースエンジニアリング等により生じた損害に関し、当社は、一切その責任を負いません。
5. 当社は、当社製品の品質水準を「標準水準」および「高品質水準」に分類しており、各品質水準は、以下に示す用途に製品が使用されることを意図しております。

標準水準： コンピュータ、OA 機器、通信機器、計測機器、AV 機器、家電、工作機械、パーソナル機器、産業用ロボット等
高品質水準： 輸送機器（自動車、電車、船舶等）、交通管制（信号）、大規模通信機器、金融端末基幹システム、各種安全制御装置等

当社製品は、データシート等により高信頼性、Harsh environment 向け製品と定義しているものを除き、直接生命・身体に危害を及ぼす可能性のある機器・システム（生命維持装置、人体に埋め込み使用するもの等）、もしくは多大な物的損害を発生させるおそれのある機器・システム（宇宙機器と、海底中継器、原子力制御システム、航空機制御システム、プラント基幹システム、軍事機器等）に使用されることを意図しておらず、これらの用途に使用することは想定していません。たとえ、当社が想定していない用途に当社製品を使用したことにより損害が生じて、当社は一切その責任を負いません。

6. 当社製品をご使用の際は、最新の製品情報（データシート、ユーザーズマニュアル、アプリケーションノート、信頼性ハンドブックに記載の「半導体デバイスの使用上の一般的な注意事項」等）をご確認の上、当社が指定する最大定格、動作電源電圧範囲、放熱特性、実装条件その他指定条件の範囲内でご使用ください。指定条件の範囲を超えて当社製品をご使用された場合の故障、誤動作の不具合および事故につきましては、当社は、一切その責任を負いません。
7. 当社は、当社製品の品質および信頼性の向上に努めていますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は、データシート等において高信頼性、Harsh environment 向け製品と定義しているものを除き、耐放射線設計を行っておりません。仮に当社製品の故障または誤動作が生じた場合であっても、人身事故、火災事故その他社会的損害等を生じさせないよう、お客様の責任において、冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、お客様の機器・システムとしての出荷保証を行ってください。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様の機器・システムとしての安全検証をお客様の責任で行ってください。
8. 当社製品の環境適合性等の詳細につきましては、製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制する RoHS 指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。かかる法令を遵守しないことにより生じた損害に関し、当社は、一切その責任を負いません。
9. 当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器・システムに使用することはできません。当社製品および技術を輸出、販売または移転等する場合は、「外国為替及び外国貿易法」その他日本国および適用される外国の輸出管理関連法規を遵守し、それらの定めるところに従い必要な手続きを行ってください。
10. お客様が当社製品を第三者に転売等される場合には、事前に当該第三者に対して、本ご注意書き記載の諸条件を通知する責任を負うものいたします。
11. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを禁じます。
12. 本資料に記載されている内容または当社製品についてご不明点がございましたら、当社の営業担当者までお問合せください。

注 1. 本資料において使用されている「当社」とは、ルネサス エレクトロニクス株式会社およびルネサス エレクトロニクス株式会社が直接的、間接的に支配する会社をいいます。

注 2. 本資料において使用されている「当社製品」とは、注 1 において定義された当社の開発、製造製品をいいます。

(Rev.4.0-1 2017.11)

本社所在地

〒135-0061 東京都江東区豊洲 3-2-24（豊洲フォレシア）

www.renesas.com

お問合せ窓口

弊社の製品や技術、ドキュメントの最新情報、最寄の営業お問合せ窓口に関する情報などは、弊社ウェブサイトをご覧ください。

www.renesas.com/contact/

商標について

ルネサスおよびルネサスロゴはルネサス エレクトロニクス株式会社の商標です。すべての商標および登録商標は、それぞれの所有者に帰属します。