

致尊敬的顾客

关于产品目录等资料中的旧公司名称

NEC电子公司与株式会社瑞萨科技于2010年4月1日进行业务整合（合并），整合后的新公司暨“瑞萨电子公司”继承两家公司的所有业务。因此，本资料中虽还保留有旧公司名称等标识，但是并不妨碍本资料的有效性，敬请谅解。

瑞萨电子公司网址：<http://www.renesas.com>

2010年4月1日
瑞萨电子公司

【发行】瑞萨电子公司（<http://www.renesas.com>）

【业务咨询】<http://www.renesas.com/inquiry>

Notice

1. All information included in this document is current as of the date this document is issued. Such information, however, is subject to change without any prior notice. Before purchasing or using any Renesas Electronics products listed herein, please confirm the latest product information with a Renesas Electronics sales office. Also, please pay regular and careful attention to additional and different information to be disclosed by Renesas Electronics such as that disclosed through our website.
2. Renesas Electronics does not assume any liability for infringement of patents, copyrights, or other intellectual property rights of third parties by or arising from the use of Renesas Electronics products or technical information described in this document. No license, express, implied or otherwise, is granted hereby under any patents, copyrights or other intellectual property rights of Renesas Electronics or others.
3. You should not alter, modify, copy, or otherwise misappropriate any Renesas Electronics product, whether in whole or in part.
4. Descriptions of circuits, software and other related information in this document are provided only to illustrate the operation of semiconductor products and application examples. You are fully responsible for the incorporation of these circuits, software, and information in the design of your equipment. Renesas Electronics assumes no responsibility for any losses incurred by you or third parties arising from the use of these circuits, software, or information.
5. When exporting the products or technology described in this document, you should comply with the applicable export control laws and regulations and follow the procedures required by such laws and regulations. You should not use Renesas Electronics products or the technology described in this document for any purpose relating to military applications or use by the military, including but not limited to the development of weapons of mass destruction. Renesas Electronics products and technology may not be used for or incorporated into any products or systems whose manufacture, use, or sale is prohibited under any applicable domestic or foreign laws or regulations.
6. Renesas Electronics has used reasonable care in preparing the information included in this document, but Renesas Electronics does not warrant that such information is error free. Renesas Electronics assumes no liability whatsoever for any damages incurred by you resulting from errors in or omissions from the information included herein.
7. Renesas Electronics products are classified according to the following three quality grades: “Standard”, “High Quality”, and “Specific”. The recommended applications for each Renesas Electronics product depends on the product’s quality grade, as indicated below. You must check the quality grade of each Renesas Electronics product before using it in a particular application. You may not use any Renesas Electronics product for any application categorized as “Specific” without the prior written consent of Renesas Electronics. Further, you may not use any Renesas Electronics product for any application for which it is not intended without the prior written consent of Renesas Electronics. Renesas Electronics shall not be in any way liable for any damages or losses incurred by you or third parties arising from the use of any Renesas Electronics product for an application categorized as “Specific” or for which the product is not intended where you have failed to obtain the prior written consent of Renesas Electronics. The quality grade of each Renesas Electronics product is “Standard” unless otherwise expressly specified in a Renesas Electronics data sheets or data books, etc.
 - “Standard”: Computers; office equipment; communications equipment; test and measurement equipment; audio and visual equipment; home electronic appliances; machine tools; personal electronic equipment; and industrial robots.
 - “High Quality”: Transportation equipment (automobiles, trains, ships, etc.); traffic control systems; anti-disaster systems; anti-crime systems; safety equipment; and medical equipment not specifically designed for life support.
 - “Specific”: Aircraft; aerospace equipment; submersible repeaters; nuclear reactor control systems; medical equipment or systems for life support (e.g. artificial life support devices or systems), surgical implantations, or healthcare intervention (e.g. excision, etc.), and any other applications or purposes that pose a direct threat to human life.
8. You should use the Renesas Electronics products described in this document within the range specified by Renesas Electronics, especially with respect to the maximum rating, operating supply voltage range, movement power voltage range, heat radiation characteristics, installation and other product characteristics. Renesas Electronics shall have no liability for malfunctions or damages arising out of the use of Renesas Electronics products beyond such specified ranges.
9. Although Renesas Electronics endeavors to improve the quality and reliability of its products, semiconductor products have specific characteristics such as the occurrence of failure at a certain rate and malfunctions under certain use conditions. Further, Renesas Electronics products are not subject to radiation resistance design. Please be sure to implement safety measures to guard them against the possibility of physical injury, and injury or damage caused by fire in the event of the failure of a Renesas Electronics product, such as safety design for hardware and software including but not limited to redundancy, fire control and malfunction prevention, appropriate treatment for aging degradation or any other appropriate measures. Because the evaluation of microcomputer software alone is very difficult, please evaluate the safety of the final products or system manufactured by you.
10. Please contact a Renesas Electronics sales office for details as to environmental matters such as the environmental compatibility of each Renesas Electronics product. Please use Renesas Electronics products in compliance with all applicable laws and regulations that regulate the inclusion or use of controlled substances, including without limitation, the EU RoHS Directive. Renesas Electronics assumes no liability for damages or losses occurring as a result of your noncompliance with applicable laws and regulations.
11. This document may not be reproduced or duplicated, in any form, in whole or in part, without prior written consent of Renesas Electronics.
12. Please contact a Renesas Electronics sales office if you have any questions regarding the information contained in this document or Renesas Electronics products, or if you have any other inquiries.

(Note 1) “Renesas Electronics” as used in this document means Renesas Electronics Corporation and also includes its majority-owned subsidiaries.

(Note 2) “Renesas Electronics product(s)” means any product developed or manufactured by or for Renesas Electronics.

H8/300L SLP 系列

通过定时器 F 进行钟表运行

要点

使用 32.768kHz 的子时钟 (ϕ_w)，由定时器 F 进行钟表运行。每 1sec 发生一次定时器 F 中断，让设定在 RAM 中的钟表计数器进行累加计数。如果计数到 59 分 59 秒，就在下一次计数时初期化。

动作确认器件

H8/38024

目录

1. 规格	2
2. 使用功能说明	2
3. 运行说明	10
4. 软件说明	12
5. 流程图	17
6. 程序清单	19

1. 规格

- (1) 使用 32.768kHz 的子时钟 (ϕ_w)，由定时器 F 进行钟表运行。
- (2) 每 1sec 发生一次定时器 F 中断，将设定在 RAM 中的钟表计数器进行累加计数。
- (3) 设定在 RAM 中的钟表计数器以 8 位的秒计数和 8 位的分计数从 00 分 00 秒开始累加计数，如果累加计数到 59 分 59 秒，就在下一次计数时初期化成 00 分 00 秒，重新继续进行累加计数。
- (4) 在初始设定结束后从激活（高速）模式转移到时钟模式、通过定时器 F 中断请求转移到子激活模式、将设定在 RAM 中的计数器进行递增，然后再转移到时钟模式。
- (5) 本例子的模式转移图如图 1 所示。

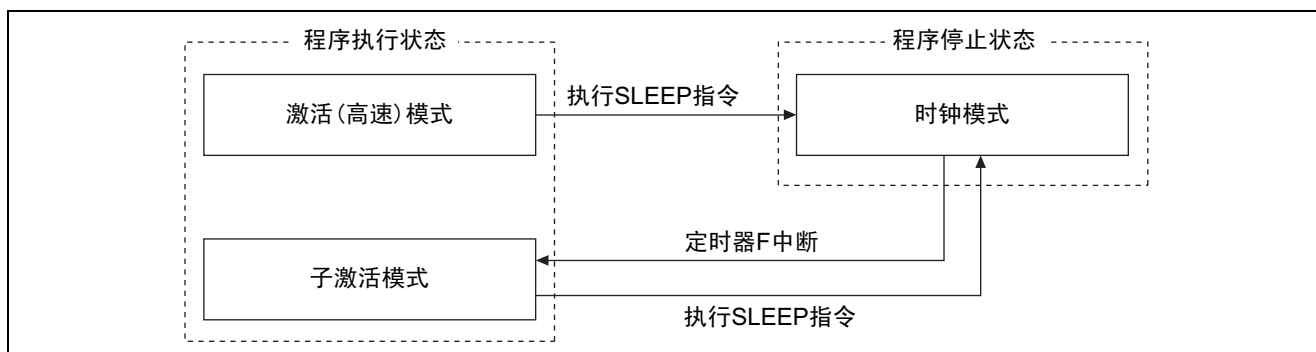


图 1 本例子的模式转移图

2. 使用功能说明

- (1) 在本例子中，使用定时器 F，进行每 1sec 将设定在 RAM 中的计数器递增一次的钟表运行。定时器 F 的特点如下所示。
 - 系统时钟(ϕ)为 5MHz 的时钟，是 CPU 和外围功能运行的基准时钟。
 - 预定标器 S (PSS) 以 ϕ 为输入的 13 位计数器，按每 1 个周期进行累加计数。
 - ϕ_w 是子时钟振荡器的输出时钟 (32.768kHz)。
 - 预定标器 W (PSW) 是将 ϕ_w 的 4 分频后的时钟 ($\phi_w/4$) 作为输入的 5 位计数器。
 - 可从 4 种内部时钟 ($\phi/32$ 、 $\phi/16$ 、 $\phi/4$ 、 $\phi_w/4$) 和外部时钟选择 (可进行外部事件的计数)。
 - 通过 1 个比较匹配信号，对 TMOFH 管脚进行交替输出 (可设定交替输出的初始值)。
 - 可通过比较匹配信号进行计数器的复位。
 - 中断源为 1 个比较匹配中断源和 1 个溢出中断源共 2 个。
 - 也可作为 2 个独立的 8 位定时器 (定时器 FH、定时器 FL) 运行 (8 位模式时)。
 - 将 $\phi_w/4$ 选择为内部时钟时，可在时钟模式、子激活模式、睡眠模式运行。
 - 通过模块待机模式，在未使用时可将单个模块设定成待机模式。

(2) 本例子使用的定时器 F 的 16 位输出比较功能框图如图 2 所示。

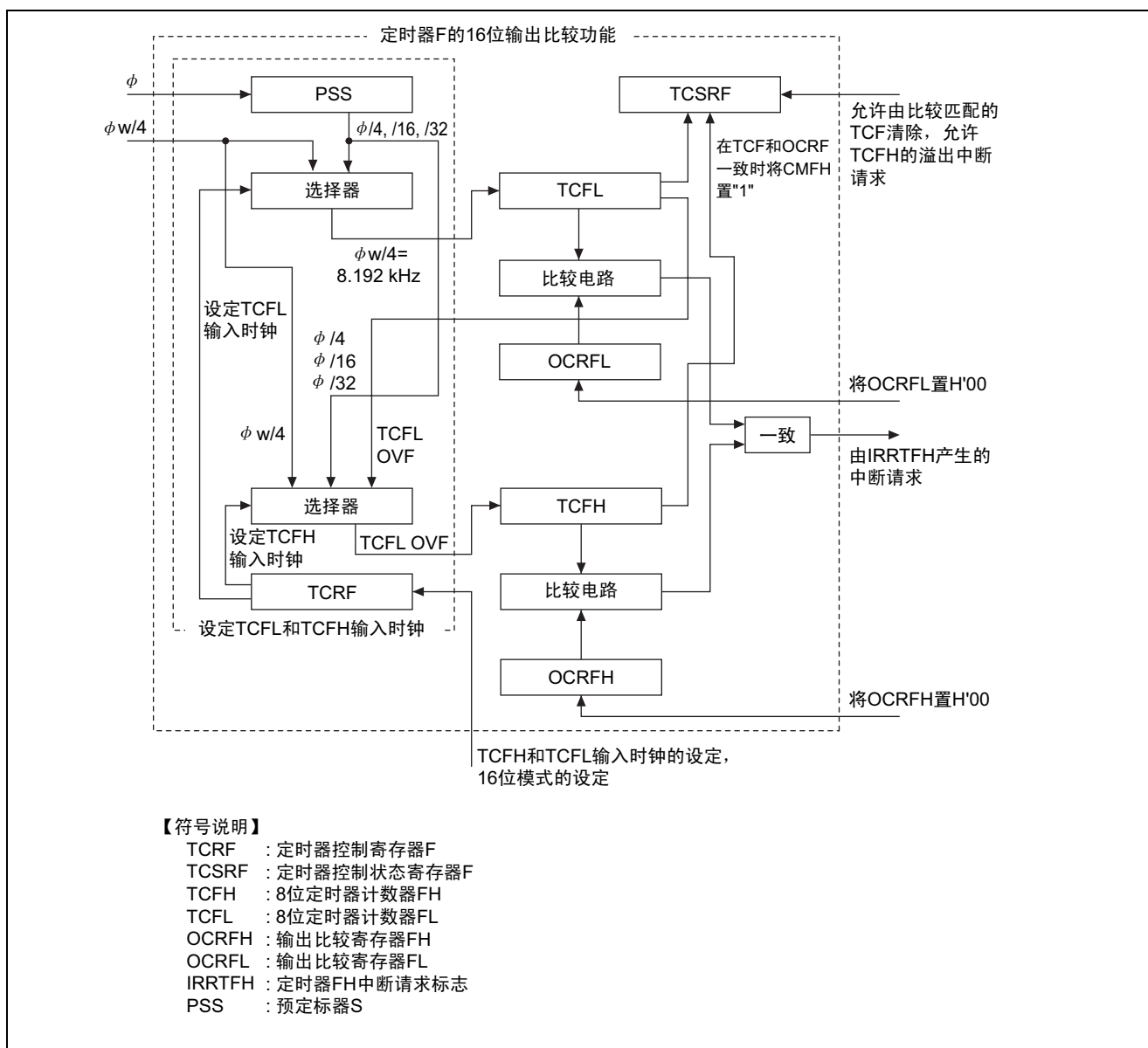


图 2 定时器 F 的 16 位输出比较功能框图

(3) 在表 1 中说明了有关定时器 F 的各功能。

表 1 定时器 F 功能

定时器控制寄存器 F (TCRF)	
功能	TCRF 是 8 位写专用的寄存器。进行 16 位模式和 8 位模式的转换、4 种内部时钟和外部事件的选择、TMOFH 和 TMOFL 管脚的输出电平的设定。复位时，TCRF 被初始化成 H'00。
定时器控制状态寄存器 F (TCSRf)	
功能	TCSRf 是 8 位可读写的寄存器。进行计数器清除的选择、溢出标志的置位、比较匹配标志的置位、溢出中断请求允许的控制。
16 位定时器计数器 F (TCF)	
功能	TCF 是 16 位可读写的递增计数器，由 8 位的定时器计数器 (TCFH、TCFL) 的级联构成。除了能作为高 8 位为 TCFH 和低 8 位为 TCFL 的 16 位计数器使用以外，还可将 TCFH 和 TCFL 作为独立的 8 位计数器使用。TCFH 和 TCFL 能从 CPU 读写，但是在 16 位模式使用时，和 CPU 的数据传送经由暂寄存器 (TEMP) 进行。复位时，TCFH 和 TCFL 分别被初始化成 H'00。 如果将 TCRF 的 CKSH2 置"0"，TCF 就作为 16 位计数器运行。TCF 输入时钟通过 TCRF 的 CKSL2~CKSL0 选择。能在比较匹配时用 TCSRf 的 CCLRf 清除 TCF。如果 TCF 溢出，TCSRf 的 OVfH 就被置"1"，此时如果 IENR2 的 IENTfH 为"1"就向 CPU 请求中断。
8 位定时器计数器 FH (TCFH)	
功能	TCFH 在将 TCRF 的 CKSH2 置"1"时作为独立的 8 位计数器运行。TCFH 输入时钟通过 TCRF 的 CKSH2~CKSH0 选择。能在比较匹配时用 TCSRf 的 CCLRf 清除 TCFH。如果 TCFH 溢出，TCSRf 的 OVfH 就被置"1"。此时，如果 TCSRf 的 OVIEH 为"1"，IRR2 的 IRRTFH 就被置"1"，并且如果 IENR2 的 IENTfH 为"1"就向 CPU 请求中断。
8 位定时器计数器 FL (TCFL)	
功能	TCFL 在将 TCRF 的 CKSH2 置"1"时作为独立的 8 位计数器运行。TCFL 输入时钟通过 TCRF 的 CKSL2~CKSL0 选择。能在比较匹配时用 TCSRf 的 CCLRf 清除 TCFL。如果 TCFL 溢出，TCSRf 的 OVfL 就被置"1"。此时，如果 TCSRf 的 OVIEL 为"1"，IRR2 的 IRRTFL 就被置"1"，并且如果 IENR2 的 IENTfL 为"1"就向 CPU 请求中断。
16 位输出比较寄存器 F (OCRf)	
功能	OCRf 由 8 位可读写寄存器 OCRFH 和 OCRFL 构成。除了能作为高 8 位为 OCRFH 和低 8 位为 OCRFL 的 16 位寄存器使用以外，还可将 OCRFH 和 OCRFL 作为独立的 8 位寄存器使用。OCRFH 和 OCRFL 能从 CPU 读写，但是在 16 位模式使用时，和 CPU 的数据传送经由 TEMP 进行。复位时，OCRFH 和 OCRFL 分别被初始化成 H'FF。 如果将 TCRF 的 CKSH2 置"0"，OCRf 就作为 16 位寄存器运行。OCRf 的内容总是和 TCF 比较，如果两者的值一致，TCSRf 的 CMfH 就被置"1"，同时 IRR2 的 IRRTFH 也被置"1"。此时，如果 IENR2 的 IENTfH 为"1"就向 CPU 请求中断。能通过比较匹配从 TMOFH 管脚进行交替输出。另外，能通过 TCRF 的 TOLH 设定输出电平 ("High"/"Low")。

表 1 定时器 F 功能（续）

8 位输出比较寄存器 FH (OCR FH)	
功能	如果将 TCRF 的 CKSH2 置"1", OCRF 就作为 2 个 8 位寄存器运行。OCR FH 的内容和 TCFH 比较、OCR FL 的内容和 TCFL 比较, 如果 OCR FH 和 TCFH 的值一致, TCSR F 的 CMFH 就被置"1", 同时 IRR2 的 IRRTFH 也被置"1"。此时, 如果 IENR2 的 IENTFH 为"1"就向 CPU 请求中断。能通过比较匹配从 TMOFH 管脚进行交替输出。另外, 能通过 TCRF 的 TOLH 设定输出电平 ("High"/"Low")。
8 位输出比较寄存器 FL (OCR FL)	
功能	如果将 TCRF 的 CKSH2 置"1", OCRF 就作为 2 个 8 位寄存器运行。OCR FH 的内容和 TCFH 比较、OCR FL 的内容和 TCFL 比较, 如果 OCR FL 和 TCFL 的值一致, TCSR F 的 CMFL 就被置"1", 同时 IRR2 的 IRRTFL 也被置"1"。此时, 如果 IENR2 的 IENTFL 为"1"就向 CPU 请求中断。能通过比较匹配从 TMOFL 管脚进行交替输出。另外, 能通过 TCRF 的 TOLL 设定输出电平 ("High"/"Low")。
定时器 FH 中断请求标志 (IRRTFH)	
功能	在 16 位模式 TCF 和 OCRF 一致时、在 8 位模式 TCFH 和 OCRFH 一致时或者在 IENTFH 为"1"的状态下 TCF 和 TCFH 溢出时, IRRTFH 被置"1"。在 IRRTFH 为"1"的状态下给 IRRTFH 写"1"时, IRRTFH 被清"0"。
定时器 FL 中断请求标志 (IRRTFL)	
功能	在 8 位模式 TCFL 和 OCRFL 一致时或者在 IENTFL 为"1"的状态下 TCFL 溢出时, IRRTFL 被置"1"。在 IRRTFL 为"1"的状态下给 IRRTFL 写"1"时, IRRTFL 被清"0"。
定时器 FH 中断允许 (IENTFH)	
功能	控制定时器 FH 的比较匹配或者溢出中断请求的允许/禁止。
定时器 FL 中断允许 (IENTFL)	
功能	控制定时器 FL 的比较匹配或者溢出中断请求的允许/禁止。
定时器 F 事件输入 (TMIF)	
功能	给 TCFL 输入的事件输入管脚。
定时器 FH 输出 (TMOFH)	
功能	定时器 FH 的交替输出管脚。
定时器 FL 输出 (TMOFL)	
功能	定时器 FL 的交替输出管脚。

(4) 说明有关定时器 FH 中断周期的设定方法。

在本例子中， ϕ_w 使用 32.768kHz，作为定时器 F 运行的时钟时基。

通过将 TCRF 的 CKSL2、CKSL1、CKSL0 分别置"1"，将 TCF 输入时钟设定为 $\phi_w/4$ 。 $\phi_w/4$ 为：

$$\phi_w/4 = 32.768\text{kHz} / 4 = 8.192\text{kHz}$$

因此，TCF 的输入时钟周期为：

$$1 / 8.192\text{kHz} \approx 122.07\mu\text{s}$$

在此，如果将 OCRF 设定为 H'2000，TCF 和 OCRF 的值一致为止的时间为：

$$\text{H}'2000 \times (1 / 8.192\text{kHz}) = 8192 \times 122.07\mu\text{s} = 1\text{sec}$$

因此，为了设定定时器 FH 的中断周期 TFH 的 OCRF 设定值能用以下的公式计算：

$$\text{OCRF 设定值} = \text{TFH} / (1 / 8.192\text{kHz}) = \text{TFH} \times 8.192\text{kHz}$$

定时器 FH 中断周期 TFH 和 OCRF 设定值例子如表 2 所示。

表 2 定时器 FH 中断周期和 OCRF 设定值例子

T_{FH} (sec)	计算方法	OCRF 设定值
0.125	$0.125\text{sec} \times 8.192\text{kHz} = 1024$	H'0400
0.250	$0.250\text{sec} \times 8.192\text{kHz} = 2048$	H'0800
0.500	$0.500\text{sec} \times 8.192\text{kHz} = 4096$	H'1000
1.000	$1.000\text{sec} \times 8.192\text{kHz} = 8192$	H'2000
2.000	$2.000\text{sec} \times 8.192\text{kHz} = 16384$	H'4000

(5) 说明有关和 CPU 的接口。

TCF 和 OCRF 由 16 位可读写的寄存器构成。CPU 和内部外围模块间的数据总线为 8 位宽，所以 CPU 在访问 TCF 和 OCRF 时经由 8 位暂寄存器 (TEMP) 进行。

在 16 位模式读写 TCF 和写 OCRF 时，必须以 16 位单位 (2 次连续执行字节长的 MOV 指令) 且按高位字节、低位字节的顺序进行。只高位字节或只低位字节的访问无法正确传送数据。

另外，在 8 位模式访问顺序没有特别限制。

(a) 写运行

通过写高位字节，高位字节的数据被传送到 TEMP。

然后，在写低位字节时，TEMP 中的数据被写到高位字节的寄存器、低位字节的数据被直接写到低位字节的寄存器。

给 TCF 写 H'AA55 时的 TCF 写运行如图 3 所示。

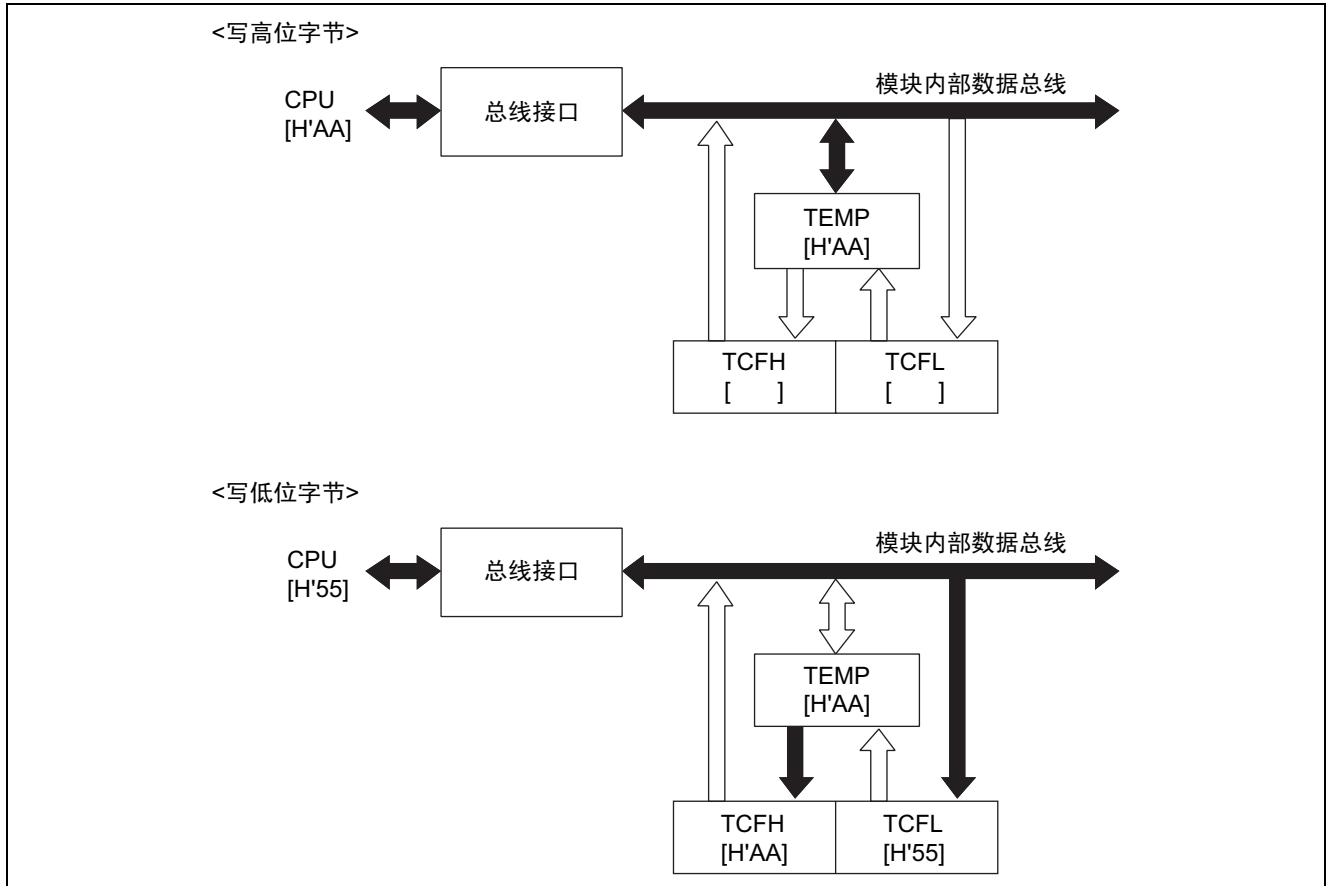


图 3 TCF 的写运行

(b) 读运行

在 TCF 的情况下，读高位字节时，高位字节的数据被直接传送到 CPU，低位字节的数据被传送到 TEMP。然后，读低位字节时，TEMP 中的低位字节的数据被传送到 CPU。

在 OCRF 的情况下，读高位字节时，高位字节的数据被直接传送到 CPU。读低位字节时，低位字节的数据被直接传送到 CPU。

在读取为 H'AAFF 的 TCF 时的 TCF 读运行如图 4 所示。

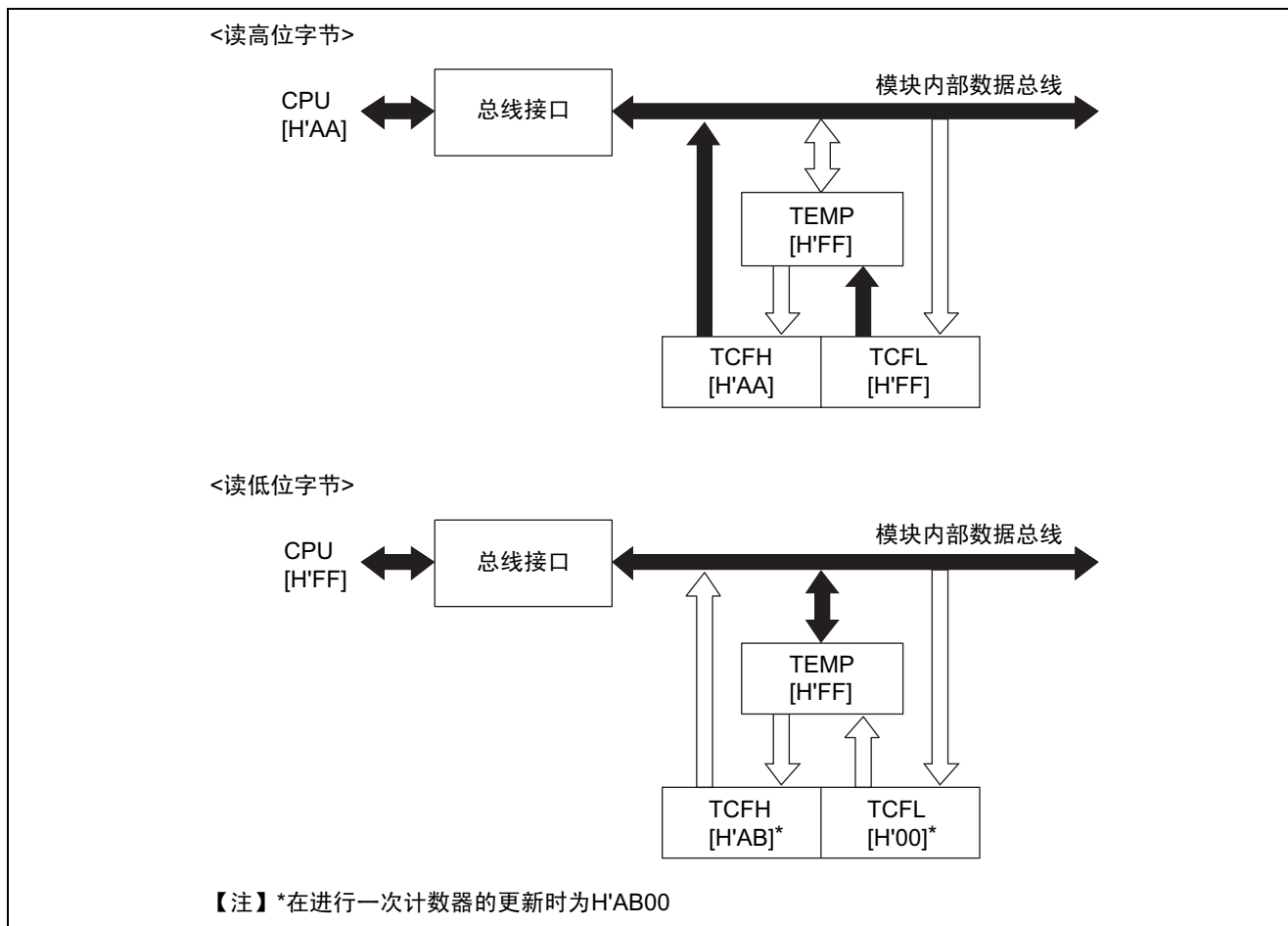


图 4 TCF 的读运行

(6) 定时器 F 使用时的注意事项

在定时器 F 以 16 位定时器模式运行时，会发生以下的竞争和运行，请注意。

- (a) 交替输出在 16 位全部一致且发生比较匹配信号时从 TMOFH 管脚输出。在用 MOV 指令写 TCRF 和比较匹配信号同时发生时，通过 TCRF 的写，TOLH 数据被输出到 TMOFH 管脚。因为 TMOFL 管脚在 16 位模式时输出不定，请不要使用。请作为端口使用。
- (b) 在写 OCRFL 和比较匹配信号同时发生时，比较匹配信号无效。但是，在写的数据和计数器值比较匹配时，此时发生比较匹配信号。由于比较匹配信号与 TCFL 时钟同步输出，所以在时钟停止时，即使比较匹配也不发生比较匹配信号。
- (c) 比较匹配标志 CMFH 在 16 位全部一致且发生比较匹配信号时被置位，但是只要在满足低位 8 位的置位条件 CMFL 就被置位。
- (d) 如果 TCF 溢出 OVFL 就被置位，但是在低位 8 位溢出时，只要满足置位条件 OVFL 就被置位。在写 TCFL 和输出溢出信号同时发生时，溢出信号不输出。
- (e) 在激活模式、睡眠模式时，如果作为 TCF 内部时钟选择 $\phi_w/4$ 运行，由于系统时钟和内部时钟不同步，用同步电路取得同步。因此，计数周期会发生最大 $1/\phi(s)$ 的误差。为了不发生误差，必须在子激活模式、子睡眠模式、时钟模式运行。

(7) 本例子的功能分配如表 3 所示。

表 3 功能分配

功能	功能分配
TCRF	进行 16 位模式的设定、TCFL 输入时钟的选择。
TCSRf	进行计数器清除的选择、溢出标志的置位、比较匹配标志的置位、溢出中断请求允许/禁止的控制。
TCF	作为由 TCFH 和 TCFL 构成的 16 位递增计数器运行。以内部时钟 ($\phi_w/4$) 计数，如果比较匹配就将 IRTFH 和 CMFH 置"1"。
OCRf	作为由 OCRFH 和 OCRFL 构成的 16 位寄存器，如果 OCRF 设定的值和 TCF 的值一致就产生比较匹配信号。
SYSCR1	进行低功耗模式的控制
SYSCR2	进行低功耗模式的控制
IRRTFH	反映定时器 FH 中断请求的有无。
IENfFH	控制定时器 FH 中断请求的允许/禁止。
ϕ_w	子时钟频率，使用 32.768kHz。
TMA3	设定时钟模式的转移。

3. 运行说明

(1) 说明有关定时器 F 的 16 位定时器模式的运行。

定时器 F 是在输入时钟被输入时进行累加计数的 16 位计数器，输出比较寄存器 F 设定的值和定时器计数器 F 的值总是比较，能在一致时进行计数器的清除、中断请求以及端口的交替输出。另外，也能作为 2 个独立的 8 位定时器运行。

如果将定时器控制寄存器 F (TCRF) 的 CKSH2 位置"0"，定时器 F 就作为 16 位定时器运行。

复位后，定时器计数器 F (TCF) 立即被初期化成 H'0000，并且输出比较寄存器 F (OCR) 被初期化成 H'FFFF、定时器控制寄存器 (TCRF) 和定时器控制状态寄存器 F (TCSR) 被初期化成 H'00。计数器能通过外部事件 (TMIF) 的输入开始累加计数。通过 IRQ 边沿选择寄存器 (IEGR) 的 IEG3 设定，选择外部事件的边沿。

定时器 F 的运行时钟能通过 TCRF 的 CKSL2~CKSL0 位选择 PSS 输出的 3 种内部时钟、 $\phi_w/4$ 的内部时钟或者外部时钟。

TCF 和 OCR 的内容总是比较，如果两者的值一致就将 TCSR 的 CMFH 置"1"。此时，如果 IENR2 的 IENTFH 为"1"就向 CPU 请求中断，同时交替 TMOFH 管脚的输出。如果 TCSR 的 CCLR 为"1"就清除 TCF。另外，能通过 TCRF 的 TOLH 设定 TMOFH 管脚的输出。

如果 TCF 溢出 (H'FFFF→H'0000)，就将 TCSR 的 OVFH 置"1"。此时，如果 TCSR 的 OVIEH 和 IENR2 的 IENTFH 都为"1"就向 CPU 请求中断。

(2) 定时器 F 的运行模式如表 4 所示。

表 4 定时器 F 的运行模式

运行模式	Reset	Active	Sleep	Watch	Subactive	Subsleep	Standby	Module Standby
TCF	复位	运行	运行	运行/停止*	运行/停止*	运行/停止*	停止	停止
OCR	复位	运行	保持	保持	运行	保持	保持	保持
TCR	复位	运行	保持	保持	运行	保持	保持	保持
TCSR	复位	运行	保持	保持	运行	保持	保持	保持

【注】* 在激活模式、睡眠模式时，如果作为 TCF 的内部时钟选择 $\phi_w/4$ ，由于系统时钟和内部时钟不同步，用同步电路取得同步。因此，计数周期会发生最大 $1/\phi$ (s) 的误差。

计数器在子激活模式、时钟模式、子睡眠模式运行时，请对外部时钟和内部时钟选择 $\phi_w/4$ 。如果用其它内部时钟，计数器不运行。

(3) 本例子的运行说明如图 5 所示。

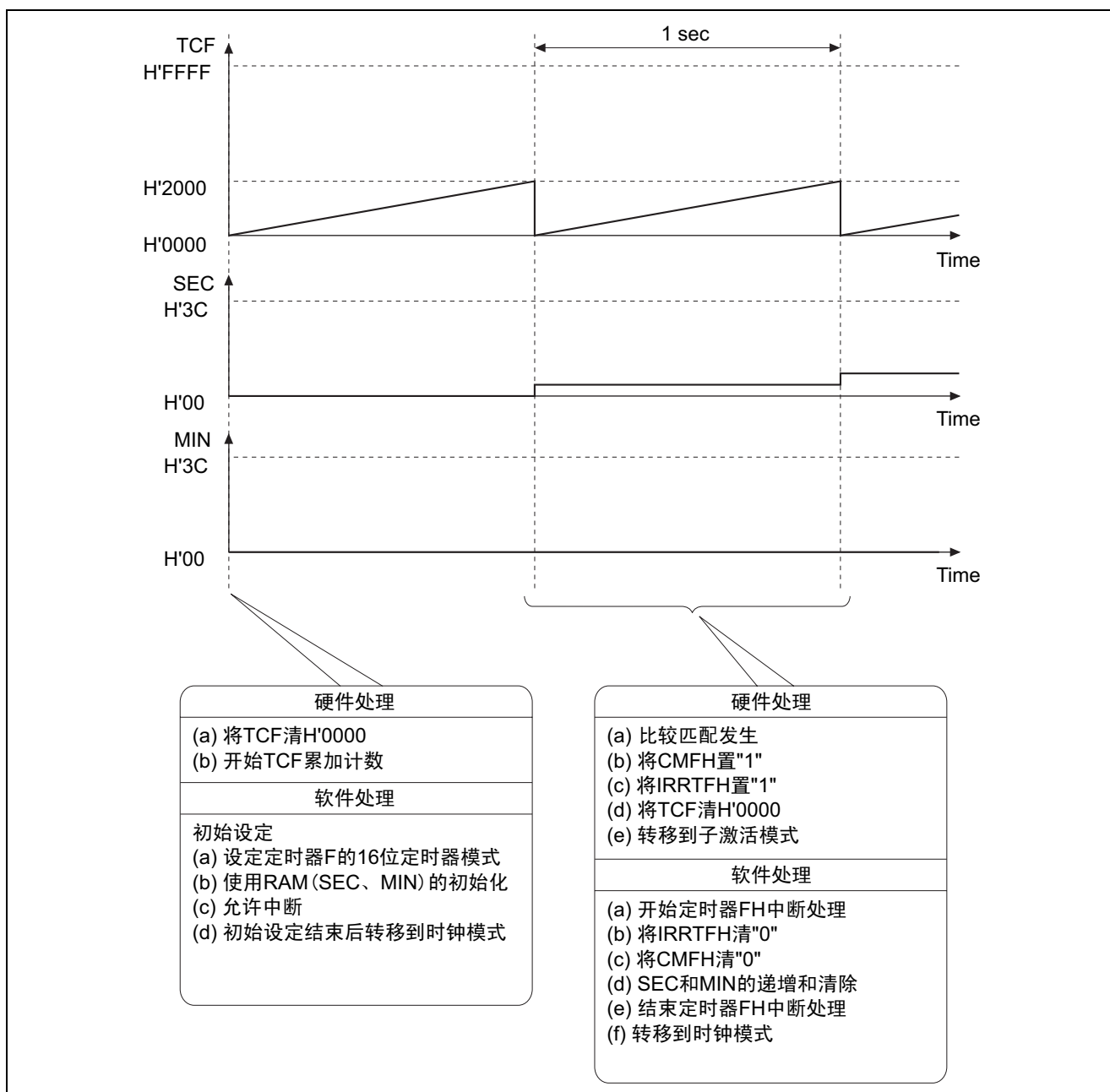


图 5 通过定时器 F 进行钟表运行的运行说明

4. 软件说明

(1) 模块说明

本例子的模块如表 5 所示。

表 5 模块说明

模块名	标号名	功能
主程序	main	进行使用 RAM 和定时器 F 的初始设定及中断的允许、时钟模式的转移。
定时器 F 中断处理程序	tfint	将 IRRTFH 和 CMFH 清"0", 进行寄存器的保存、设定在 RAM 中的 SEC 和 MIN 的递增或清除、寄存器的恢复。

(2) 参数说明

本例子的参数如表 6 所示。

表 6 参数说明

参数名	功能	使用模块名	数据长	输入/输出
SEC	用钟表计数器进行秒计数。	main,tfint	1 字节	输出
MIN	用钟表计数器进行分计数。	main,tfint	1 字节	输出

(3) 使用内部寄存器的说明

本例子使用的内部寄存器如表 7 所示。

表 7 使用内部寄存器的说明

寄存器名	功能	地址	设定值
TCRF	定时器控制寄存器 F (时钟选择 H2~0) ~从内部 4 种时钟或者 TCFL 的溢出选择 TCFH 的输入时钟。 : CKSH2=0、CKSH1=0、CKSH0=0 时, 选择 TCFL 的溢出 : CKSH2=0、CKSH1=0、CKSH0=1 时, 选择 TCFL 的溢出 : CKSH2=0、CKSH1=1、CKSH0=0 时, 选择 TCFL 的溢出 : CKSH2=0、CKSH1=1、CKSH0=1 时, 禁止使用 : CKSH2=1、CKSH1=0、CKSH0=0 时, 选择内部时钟 $\phi/32$: CKSH2=1、CKSH1=0、CKSH0=1 时, 选择内部时钟 $\phi/16$: CKSH2=1、CKSH1=1、CKSH0=0 时, 选择内部时钟 $\phi/4$: CKSH2=1、CKSH1=1、CKSH0=1 时, 选择内部时钟 $\phi_W/4$	H'FFB6 位 6 位 5 位 4	CKSH2=0 CKSH1=0 CKSH0=0

表 7 使用内部寄存器的说明 (续)

寄存器名		功能	地址	设定值
TCRF	CKSL2 CKSL1 CKSL0	定时器控制寄存器 F (时钟选择 L2~0) ~从内部 4 种时钟或者外部事件选择 TCFL 的输入时钟。 : CKSL2=0、CKSL1=0、CKSL0=0 时, 选择外部事件 : CKSL2=0、CKSL1=0、CKSL0=1 时, 选择外部事件 : CKSL2=0、CKSL1=1、CKSL0=0 时, 选择外部事件 : CKSL2=0、CKSL1=1、CKSL0=1 时, 禁止使用 : CKSL2=1、CKSL1=0、CKSL0=0 时, 选择内部时钟 $\phi/32$: CKSL2=1、CKSL1=0、CKSL0=1 时, 选择内部时钟 $\phi/16$: CKSL2=1、CKSL1=1、CKSL0=0 时, 选择内部时钟 $\phi/4$: CKSL2=1、CKSL1=1、CKSL0=1 时, 选择内部时钟 $\phi_w/4$	H'FFB6 位 2 位 1 位 0	CKSL2=1 CKSL1=1 CKSL0=1
	OVFH	定时器控制状态寄存器 F (定时器溢出标志 H) ~是表示 TCF 是否溢出的状态标志。 : OVFH=0 时, 表示 TCF 没溢出 : OVFH=1 时, 表示 TCF 溢出	H'FFB7 位 7	0
TCSRf	CMFH	定时器控制状态寄存器 F (比较匹配标志 H) ~是表示 TCF 和 OCRF 是否比较匹配的状态标志。 : CMFH=0 时, 表示 TCF 和 OCRF 没比较匹配 : CMFH=1 时, 表示 TCF 和 OCRF 比较匹配	H'FFB7 位 6	0
	OVIEH	定时器控制状态寄存器 F (定时器溢出中断允许 H) ~在 TCF 发生溢出时, 选择允许或者禁止中断。 : OVIEH=0 时, 禁止 TCF 溢出中断请求 : OVIEH=1 时, 允许 TCF 溢出中断请求	H'FFB7 位 5	1
TCSRf	CCLRfH	定时器控制状态寄存器 F (计数器清除 H) ~在 TCF 和 OCRF 比较匹配时, 选择是否清除 TCF。 : CCLRfH="0"时, 禁止由比较匹配清除 TCF : CCLRfH="1"时, 允许由比较匹配清除 TCF	H'FFB7 位 4	1

表 7 使用内部寄存器的说明（续）

寄存器名		功能	地址	设定值
TCFH		定时器计数器 FH ～是 16 位定时器计数器 F（TCF）的高 8 位，是将 TCFL 的溢出信号作为输入时钟的 8 位递增计数器。	H'FFB8	H'00
TCFL		定时器计数器 FL ～是 16 位定时器计数器 F（TCF）的低 8 位，是将内部时钟 $\phi_w/4$ 作为输入时钟的 8 位递增计数器。	H'FFB9	H'00
OCR FH		输出比较寄存器 FH ～是 16 位输出比较寄存器（OCRF）的高 8 位，如果 OCRF 和 TCF 的值一致就发生比较匹配信号。	H'FFBA	H'20
OCR FL		输出比较寄存器 FL ～是 16 位输出比较寄存器（OCRF）的低 8 位，如果 OCRF 和 TCF 的值一致就发生比较匹配信号。	H'FFBB	H'00
IENR2	IENTFH	中断允许寄存器 2（定时器 FH 中断允许） ～控制定时器 FH 中断请求的允许/禁止。 ： IENTFH=0 时，禁止定时器 FH 中断请求 ： IENTFH=1 时，允许定时器 FH 中断请求	H'FFF4 位 3	1
IRR2	IRRTFH	中断请求寄存器 2（定时器 FH 中断请求标志） ～反映定时器 FH 中断请求的有无。 ： IRRTFH=0 时，表示没发生定时器 FH 中断请求 ： IRRTFH=1 时，表示发生了定时器 FH 中断请求	H'FFF7 位 3	0
SYSCR1	SSBY	系统控制寄存器 1（软件待机） ～指定向待机模式、时钟模式的转移。 ： SSBY=0 时，在激活模式执行 SLEEP 指令后转移到睡眠模式。 在子激活模式执行 SLEEP 指令后转移到子睡眠模式。 ： SSBY=1 时，在激活模式执行 SLEEP 指令后转移到待机模式或者时钟模式。在子激活模式执行 SLEEP 指令后转移到时钟模式。	H'FFF0 位 7	1

表 7 使用内部寄存器的说明（续）

寄存器名		功能	地址	设定值
SYSCR1	STS2 STS1 STS0	系统控制寄存器 1 （待机定时器选择 2~0） ~在通过特定的中断解除待机模式或时钟模式后转移到激活模式时，指定时钟稳定为止的 CPU 和外围功能的待机时间。请按照运行频率将待机时间设定在振荡稳定时间以上。 : STS2=0、STS1=0、STS0=0 时，待机时间为 8,192 个状态 : STS2=0、STS1=0、STS0=1 时，待机时间为 16,384 个状态 : STS2=0、STS1=1、STS0=0 时，待机时间为 1,024 个状态 : STS2=0、STS1=1、STS0=1 时，待机时间为 2,048 个状态 : STS2=1、STS1=0、STS0=0 时，待机时间为 4,096 个状态 : STS2=1、STS1=0、STS0=1 时，待机时间为 2 个状态 : STS2=1、STS1=1、STS0=0 时，待机时间为 8 个状态 : STS2=1、STS1=1、STS0=1 时，待机时间为 16 个状态	H'FFF0 位 6 位 5 位 4	STS2=0 STS1=0 STS0=0
	LSON	系统控制寄存器 1 （低速 ON 标志） ~在时钟模式解除时，选择将 CPU 的运行时钟设定为系统时钟还是子时钟。 : LSON=0 时，CPU 的运行时钟为系统时钟 : LSON=1 时，CPU 的运行时钟为子时钟	H'FFF0 位 3	1
SYSCR2	DTON	系统控制寄存器 2 （直接转移 ON 标志） ~指定在激活（高速）模式、激活（中速）模式、子激活模式的各模式之间是否通过执行 SLEEP 指令进行直接转移。 : DTON=0 时，在激活模式执行 SLEEP 指令后转移到待机模式、时钟模式或者睡眠模式 : DTON=1 时，在激活（高速）模式执行 SLEEP 指令后，直接转移到激活（中速）模式（SSBY=0、MSON=1、LSON=0 时）或者子激活模式（SSBY=1、TMA3=1、LSON=1 时）	H'FFF1 位 3	0

表 7 使用内部寄存器的说明（续）

寄存器名		功能	地址	设定值
SYSCR2	MSON	系统控制寄存器 2 （中速 ON 标志） ～选择在解除待机模式、时钟模式、睡眠模式后以激活（高速）模式运行还是以激活（中速）模式运行。 ： MSON=0 时，以激活（高速）模式运行 ： MSON=1 时，以激活（中速）模式运行	H'FFF1 位 2	0
TMA	TMA3	定时器模式寄存器 A（定时器模式寄存器 A3） ～选择输入到定时器计数器 A 的时钟源。 ： TMA3=0 时，可转移到待机模式 ： TMA3=1 时，可转移到激活（高速）模式、激活（中速）模式、子激活模式、时钟模式、子睡眠模式	H'FFB0 位 3	1

(4) 使用 RAM 的说明

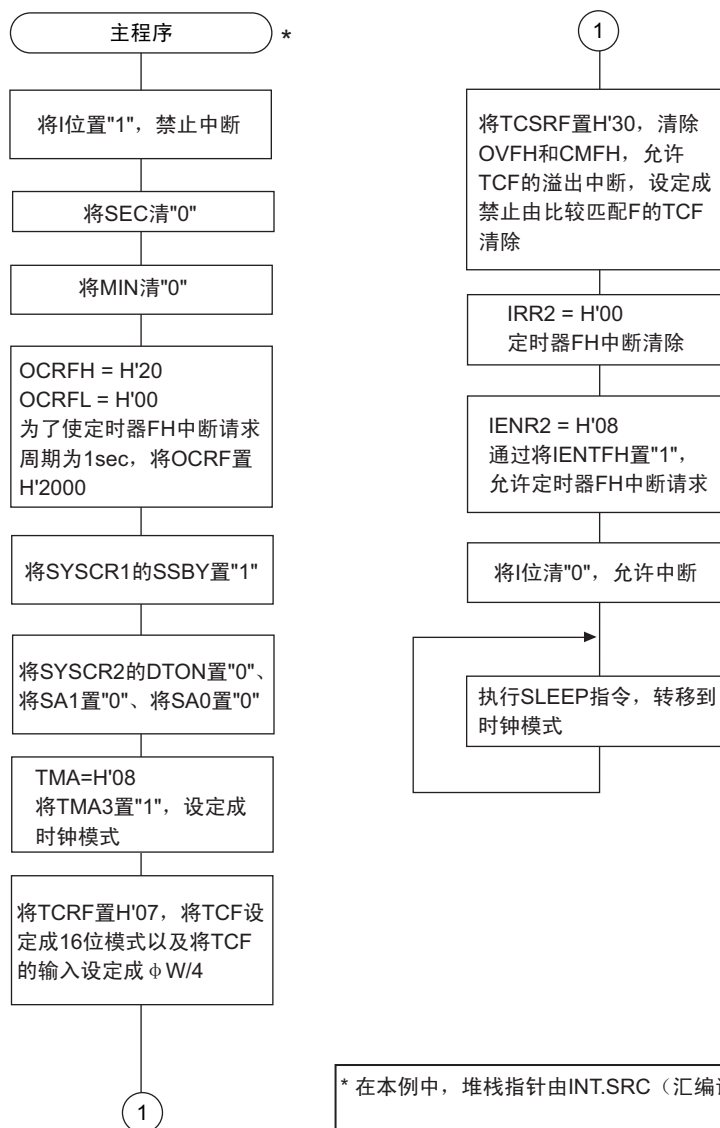
本例子使用的 RAM 如表 8 所示。

表 8 使用 RAM 的说明

标号名	功能	地址	使用模块名
SEC	用钟表计数器进行秒计数。	H'FB80	主程序 定时器 F 中断处理程序
MIN	用钟表计数器进行分计数。	H'FB81	主程序 定时器 F 中断处理程序

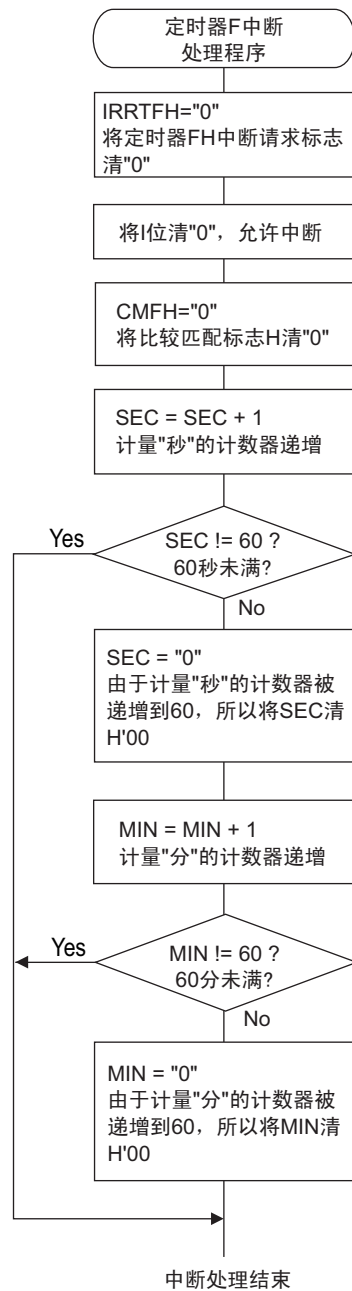
5. 流程图

(1) 主程序



* 在本例中, 堆栈指针由INT.SRC (汇编语言) 设定。

(2) 定时器F中断处理程序



6. 程序清单

6.1 INIT.SRC (程序清单)

```

        .EXPORT  _INIT
        .IMPORT  _main
;
        .SECTION P, CODE
_INIT:
        MOV.W    #H'FF80, R7
        LDC.B    #B'10000000, CCR
        JMP      @_main
;
        .END

/*****/
/*                                          */
/* H8/300L Super Low Power Series          */
/* -H8/38024 Series-                      */
/* Application Note                        */
/*                                          */
/* 'Timer F -Clock Time Base-'            */
/*                                          */
/* Function                                */
/* : Timer F                              */
/*                                          */
/* External Clock : 10MHz                  */
/* Internal Clock : 5MHz                   */
/* Sub Clock      : 32.768kHz              */
/*                                          */
/*****/

#include <machine.h>

/*****/
/* Symbol Definition                      */
/*****/
struct BIT {
    unsigned char  b7:1;    /* bit7 */
    unsigned char  b6:1;    /* bit6 */
    unsigned char  b5:1;    /* bit5 */
    unsigned char  b4:1;    /* bit4 */
    unsigned char  b3:1;    /* bit3 */
    unsigned char  b2:1;    /* bit2 */
    unsigned char  b1:1;    /* bit1 */
    unsigned char  b0:1;    /* bit0 */
};

#define TMA      *(volatile unsigned char *)0xFFB0 /* Timer Mode Register A */
#define TCA      *(volatile unsigned char *)0xFFB1 /* Timer Counter A */
#define TCRF     *(volatile unsigned char *)0xFFB6 /* Timer Control Register F */
#define TCRF_BIT (*(struct BIT *)0xFFB6)          /* Timer Control Register F */
#define TOLH     TCRF_BIT.b7                      /* Toggle Output Level F */
#define CKSH2    TCRF_BIT.b6                      /* Clock Select H2 */
#define CKSH1    TCRF_BIT.b5                      /* Clock Select H1 */
#define CKSH0    TCRF_BIT.b4                      /* Clock Select H0 */
#define TCSRFB   *(volatile unsigned char *)0xFFB7 /* Timer Control Status Register F */
#define TCSRFB_BIT (*(struct BIT *)0xFFB7)         /* Timer Control Status Register F */

```

```

#define OVFH      TCSR_F_BIT.b7      /* Timer Overflow Flag H      */
#define CMFH      TCSR_F_BIT.b6      /* Compare Match Flag H      */
#define OVIEH     TCSR_F_BIT.b5      /* Timer Overflow Interrupt Enable */
#define CCLR_H    TCSR_F_BIT.b4      /* Output Select 3          */
#define OCRFH     *(volatile unsigned char *)0xFFBA /* Output Compare Register FH */
#define OCRFL     *(volatile unsigned char *)0xFFBB /* Output Compare Register FH */
#define TMG       *(volatile unsigned char *)0xFFBC /* Output Compare Register FH */
#define SYSCR1     *(volatile unsigned char *)0xFFF0 /* System Control Register 1 */
#define SYSCR1_BIT (*(struct BIT *)0xFFF0) /* System Control Register 1 */
#define SSBY      SYSCR1_BIT.b7      /* Software Standby          */
#define STS2      SYSCR1_BIT.b6      /* Standby Timer Select 2    */
#define STS1      SYSCR1_BIT.b5      /* Standby Timer Select 1    */
#define STS0      SYSCR1_BIT.b4      /* Standby Timer Select 0    */
#define LSON      SYSCR1_BIT.b3      /* Low Speed On Flag         */
#define MA1       SYSCR1_BIT.b1      /* Active Mode Clock Select 1 */
#define MA0       SYSCR1_BIT.b0      /* Active Mode Clock Select 0 */
#define SYSCR2     *(volatile unsigned char *)0xFFF1 /* System Control Register 2 */
#define SYSCR2_BIT (*(struct BIT *)0xFFF1) /* System Control Register 2 */
#define NESEL     SYSCR2_BIT.b4      /* Noise Elimination Sampling Frequency Select */
#define DTON      SYSCR2_BIT.b3      /* Direct Transfer On Flag    */
#define MSON      SYSCR2_BIT.b2      /* Middle Speed On Flag       */
#define SA1       SYSCR2_BIT.b1      /* Subactive Mode Clock Select 1 */
#define SA0       SYSCR2_BIT.b0      /* Subactive Mode Clock Select 0 */
#define IENR1_BIT (*(struct BIT *)0xFFF3) /* Interrupt Enable Register 1 */
#define IENTA     IENR1_BIT.b7      /* Timer A Interrupt Enable    */
#define IENR2     *(volatile unsigned char *)0xFFF4 /* Interrupt Enable Register 2 */
#define IENR2_BIT (*(struct BIT *)0xFFF4) /* Interrupt Enable Register 2 */
#define IENDT     IENR2_BIT.b7      /* Direct Transfer Interrupt Enable */
#define IENTFH     IENR2_BIT.b3      /* Timer FH Interrupt Enable    */
#define IENTG     IENR2_BIT.b4      /* Timer FH Interrupt Enable    */
#define IRR1_BIT  (*(struct BIT *)0xFFF6) /* Interrupt Request Register 1 */
#define IRRTA     IRR1_BIT.b7      /* Timer A Interrupt Request Flag */
#define IRR2      *(volatile unsigned char *)0xFFF7 /* Interrupt Request Register 2 */
#define IRR2_BIT  (*(struct BIT *)0xFFF7) /* Interrupt Request Register 2 */
#define IRRDT     IRR2_BIT.b7      /* Direct Transfer Interrupt Request Flag */
#define IRRTFH     IRR2_BIT.b3      /* Timer FH Interrupt Request Flag */
#define IRRTG     IRR2_BIT.b4      /* Timer FH Interrupt Request Flag */
#define CKSTPR1   *(volatile unsigned char *)0xFFFA /*
#define CKSTPR2   *(volatile unsigned char *)0xFFFB /*

#pragma interrupt (tfint)
/*****
/* Function define
/*****
extern void INIT ( void ); /* SP Set
void      main ( void );
void      tfint ( void );

/*****
/* RAM define
/*****
unsigned char SEC;
unsigned char MIN;

/*****
/* Vector Address
/*****

```

```

#pragma section      V1                                /* VECTOR SECT0IN SET      */
void (*const VEC_TBL1[])(void) = {
    INIT                                /* 00 Reset                  */
};
#pragma section      V2                                /* VECTOR SECT0IN SET      */
void (*const VEC_TBL2[])(void) = {
    tfint                               /* 1E Timer F Interrupt     */
};

#pragma section                                          /* P                          */
/*****
/* Main Program                                          */
*****/
void main ( void )
{
    set_imask_ccr(1);                                /* Interrupt Disable        */

    SEC = 0;
    MIN = 0;

    OCRFH = 0x20;                                    /* Initialize Compare MatchFH Value */
    OCRFL = 0x00;                                    /* Initialize Compare MatchFL Value */

    SYSCR1 = 0x8F;                                    /* Set SYSCR 1              */
    SYSCR2 = 0xE0;                                    /* Set SYSCR 2              */

    TMA = 0x08;                                       /* Initialize TCA Overflow Period */

    TCRF = 0x07;                                       /* TMOFH Highlevel Output    */
    TCSR = 0x30;                                       /* Initialize Overflow Interrupt */

    IRR2 = 0x00;
    IENR2 = 0x08;                                    /* Timer A Interrupt Enable   */
    set_imask_ccr(0);                                /* Interrupt Enable          */

    while(1){
        sleep();                                     /* Transition to Sleep Mode */
    }
}

/*****
/* Timer F Interrupt                                    */
*****/
void tfint ( void )
{
    IRRTFH = 0;                                       /* Clear Timer F Interrupt Request */
    set_imask_ccr(0);                                /* Interrupt Enable          */

    CMFH = 0;                                         /* Clear Compare Match Flag H */
    SEC++;                                           /* Increment Second Counter    */

    if ( SEC == 60 ){
        SEC = 0;                                     /* Initialize Second Counter */
        MIN++;                                       /* Increment Minute Counter   */
        if ( MIN == 60 ){
            MIN = 0;                                /* Initialize Minute Counter */
        }
    }
}

```

```

    }
}

```

连接地址指定

段名	地址
CV1	H'0000
CV2	H'001E
P	H'0100
B	H'FB80

Rev.	发行日	修订内容	
		页	修订要点
1.00	2005.09.14	—	初版发行

Cautions

Keep safety first in your circuit designs!

1. Renesas Technology Corp. puts the maximum effort into making semiconductor products better and more reliable, but there is always the possibility that trouble may occur with them. Trouble with semiconductors may lead to personal injury, fire or property damage.
Remember to give due consideration to safety when making your circuit designs, with appropriate measures such as (i) placement of substitutive, auxiliary circuits, (ii) use of nonflammable material or (iii) prevention against any malfunction or mishap.

Notes regarding these materials

1. These materials are intended as a reference to assist our customers in the selection of the Renesas Technology Corp. product best suited to the customer's application; they do not convey any license under any intellectual property rights, or any other rights, belonging to Renesas Technology Corp. or a third party.
2. Renesas Technology Corp. assumes no responsibility for any damage, or infringement of any third-party's rights, originating in the use of any product data, diagrams, charts, programs, algorithms, or circuit application examples contained in these materials.
3. All information contained in these materials, including product data, diagrams, charts, programs and algorithms represents information on products at the time of publication of these materials, and are subject to change by Renesas Technology Corp. without notice due to product improvements or other reasons. It is therefore recommended that customers contact Renesas Technology Corp. or an authorized Renesas Technology Corp. product distributor for the latest product information before purchasing a product listed herein.
The information described here may contain technical inaccuracies or typographical errors.
Renesas Technology Corp. assumes no responsibility for any damage, liability, or other loss rising from these inaccuracies or errors.
Please also pay attention to information published by Renesas Technology Corp. by various means, including the Renesas Technology Corp. Semiconductor home page (<http://www.renesas.com>).
4. When using any or all of the information contained in these materials, including product data, diagrams, charts, programs, and algorithms, please be sure to evaluate all information as a total system before making a final decision on the applicability of the information and products. Renesas Technology Corp. assumes no responsibility for any damage, liability or other loss resulting from the information contained herein.
5. Renesas Technology Corp. semiconductors are not designed or manufactured for use in a device or system that is used under circumstances in which human life is potentially at stake. Please contact Renesas Technology Corp. or an authorized Renesas Technology Corp. product distributor when considering the use of a product contained herein for any specific purposes, such as apparatus or systems for transportation, vehicular, medical, aerospace, nuclear, or undersea repeater use.
6. The prior written approval of Renesas Technology Corp. is necessary to reprint or reproduce in whole or in part these materials.
7. If these products or technologies are subject to the Japanese export control restrictions, they must be exported under a license from the Japanese government and cannot be imported into a country other than the approved destination.
Any diversion or reexport contrary to the export control laws and regulations of Japan and/or the country of destination is prohibited.
8. Please contact Renesas Technology Corp. for further details on these materials or the products contained therein.

注意

本文只是参考译文，前页所载英文版“Cautions”具有正式效力。

请遵循安全第一进行电路设计

1. 虽然瑞萨科技尽力提高半导体产品的质量和可靠性，但是半导体产品也可能发生故障。半导体的故障可能导致人身伤害、火灾事故以及财产损害。在电路设计时，请充分考虑安全性，采用合适的如冗余设计、利用非易燃材料以及故障或者事故防止等的安全设计方法。

关于利用本资料时的注意事项

1. 本资料是为了让用户根据用途选择合适的瑞萨科技产品的参考资料，不转让属于瑞萨科技或者第三者所有的知识产权和其它权利的许可。
2. 对于因使用本资料所记载的产品数据、图、表、程序、算法以及其它应用电路的例子而引起的损害或者对第三者的权力的侵犯，瑞萨科技不承担责任。
3. 本资料所记载的产品数据、图、表、程序、算法以及其它所有信息均为本资料发行时的信息，由于改进产品或者其它原因，本资料记载的信息可能变动，恕不另行通知。在购买本资料所记载的产品时，请预先向瑞萨科技或者经授权的瑞萨科技产品经销商确认最新信息。
本资料所记载的信息可能存在技术不准确或者印刷错误。因这些错误而引起的损害、责任问题或者其它损失，瑞萨科技不承担责任。
同时也请通过各种方式注意瑞萨科技公布的信息，包括瑞萨科技半导体网站。
(<http://www.renesas.com>)
4. 在使用本资料所记载部分或者全部数据、图、表、程序以及算法等信息时，在最终做出有关信息和产品是否适用的判断前，务必对作为整个系统的所有信息进行评价。由于本资料所记载的信息而引起的损害、责任问题或者其它损失，瑞萨科技不承担责任。
5. 瑞萨科技的半导体产品不是为在可能和人命相关的环境下使用的设备或者系统而设计和制造的产品。在研讨将本资料所记载的产品用于运输、交通车辆、医疗、航空宇宙用、原子能控制、海底中继器的设备或者系统等特殊用途时，请与瑞萨科技或者经授权的瑞萨产品经销商联系。
6. 未经瑞萨科技的书面许可，不得翻印或者复制全部或者部分资料的内容。
7. 如果本资料所记载的某产品或者技术内容受日本出口管理限制，必须在得到日本政府的有关部门许可后才能出口，并且不准进口到批准目的地国家以外的国家。
禁止违反日本和（或者）目的地国家的出口管理法和法规的任何转卖、挪用或者再出口。
8. 如果需要了解本资料所记载的信息或者产品的详细，请与瑞萨科技联系。