

RL78ファミリ

静電容量センサユニット（CTSU2L）動作説明

要旨

本アプリケーションノートは、静電容量センサユニット（CTSU2L）の動作について説明します。

静電容量センサユニットの出力チャネル数は、製品によって異なります。

ROM サイズ	64～128 KB									
ピン数	30 ピン	32 ピン	36 ピン	40、44 ピン	48 ピン	52 ピン	64 ピン	80 ピン	100 ピン	
CTSU2L 出力 チャネル	2ch TS00-TS01	3ch TS00-TS02	5ch TS00-TS04	6ch TS00-TS05	8ch TS00-TS07	10ch TS00-TS09	12ch TS00-TS11	30ch TS00-TS15 TS20-TS33	32ch TS00-TS15 TS20-TS35	

ROM サイズ	192～768 KB									
ピン数	30 ピン	32 ピン	36 ピン	40 ピン	44 ピン	48 ピン	52 ピン	64 ピン	80 ピン	100 ピン、 128 ピン
CTSU2L 出力 チャネル	6ch TS00-TS01 TS20-TS21 TS26-TS27	7ch TS00-TS02 TS20-TS21 TS26-TS27	11ch TS00-TS04 TS20-TS23 TS26-TS27	13ch TS00-TS05 TS20-TS24 TS26-TS27	14ch TS00-TS05 TS20-TS27	16ch TS00-TS07 TS20-TS27	20ch TS00-TS09 TS20-TS29	22ch TS00-TS11 TS20-TS29	30ch TS00-TS15 TS20-TS33	32ch TS00-TS15 TS20-TS35

静電容量センサユニット（CTSU2L）は、静電容量センサの容量を計測します。CTSU2L は、ソフトウェアで静電容量の変化を判定することによって、指などが静電容量センサに接触したことを検出できます。通常、静電容量センサの電極表面は誘電体で覆われており、指が電極に接触することはありません。

図 1に示すように、電極と周囲の導電体との間には静電容量（寄生容量）が存在します。人体も導電体ですので、電極に指が近づくと静電容量の値が増加します。

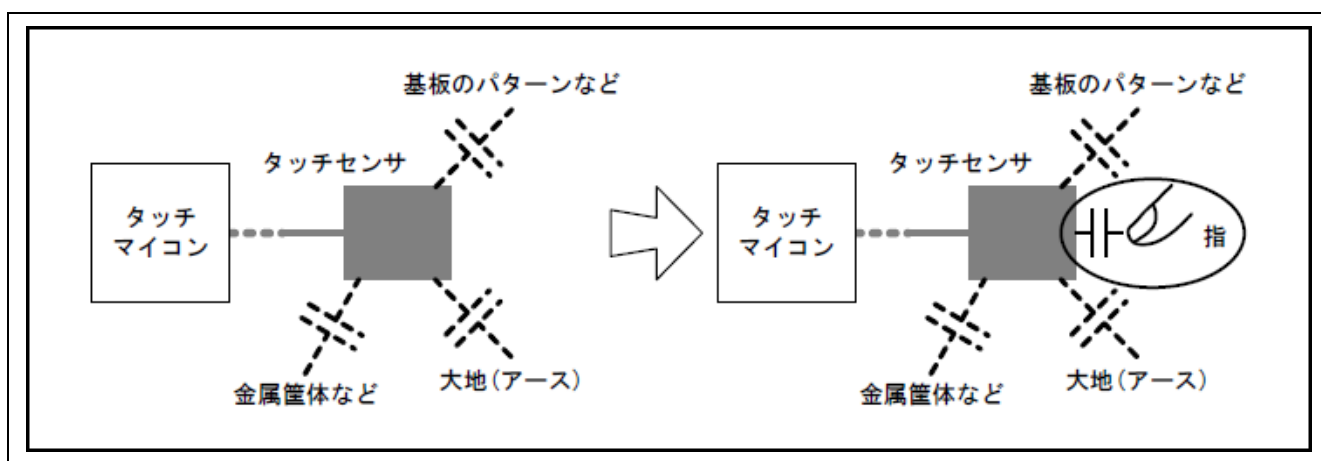


図 1 指による静電容量の増加

静電容量の検出方式には自己容量方式と相互容量方式があります。

自己容量方式では、指とひとつの電極との間に生じる静電容量を検出します。一方、相互容量方式は、二つの電極を送信電極と受信電極として使用し、指が接近することによって両者の間に生じる静電容量の変化を検出する方式です。

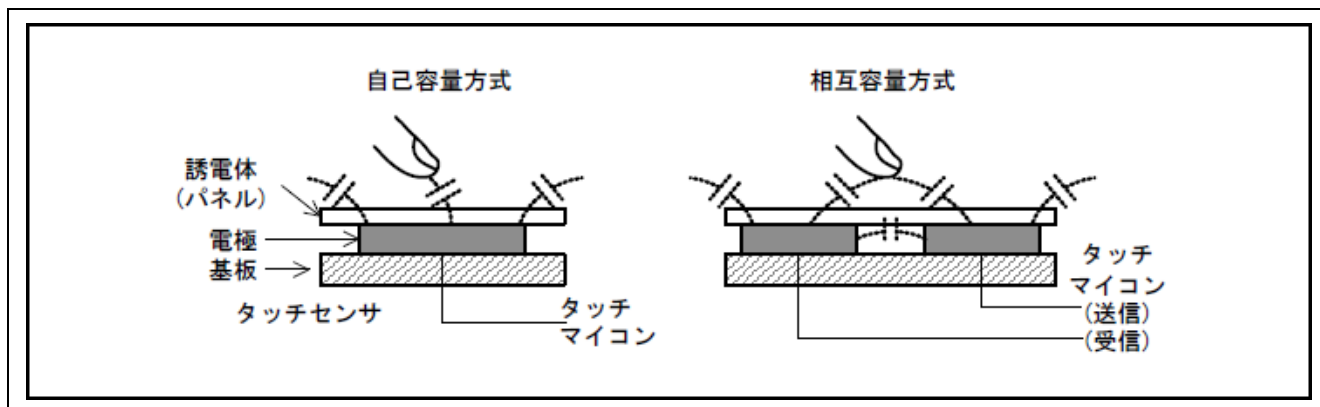


図 2 自己容量方式と相互容量方式

静電容量の計測は、充放電電流の量に応じて周波数が変化するクロック信号を一定の時間カウントすることにより行います。

CTSU2L の電流周波数変換方式の計測動作原理については、2.1 計測動作原理を参照してください。

動作確認デバイス

-RL78/G23

目次

1. 概要	4
2. 動作説明	6
2.1 計測動作原理	6
2.2 初期設定フロー	8
2.3 ステータスカウンタ	9
2.4 計測方式	10
2.4.1 自己容量方式動作	11
2.4.2 相互容量方式動作	14
2.5 スキャンモード	18
2.5.1 シングルスキャンモード（CTSUCRAL.MD0 = “0”）	18
2.5.2 マルチスキャンモード（CTSUCRAL.MD0 = “1”）	18
2.6 センサドライバパルス	19
2.6.1 ランダムパルスモード（CTSUCRAH.SDPSEL = “0”）	19
2.6.2 高分解パルスモード（CTSUCRAH.SDPSEL = “1”）	21
2.7 送信端子の電源切り替え	22
2.8 マルチクロック計測	25

2.9	複数モードに関わる共通事項.....	26
2.9.1	センサ安定待ち時間と計測時間.....	26
2.9.2	計測開始条件とSNOOZE機能.....	28
2.9.3	割り込み.....	31
3.	使用上の注意.....	33
3.1	計測結果データ(CTSUSCレジスタ).....	33
3.2	ソフトウェアトリガ.....	33
3.3	外部トリガ.....	33
3.4	強制停止の注意事項.....	34
3.5	TSCAP端子.....	34
3.6	ジッタ印加時のサンプリング周期設定.....	34
3.7	計測動作中（CTSUCRAL.STRTビット = “1”）の注意事項.....	34
3.8	初期設定以外での送信電源切り替えの禁止（TXVSELビット、TXVSEL2ビット）.....	35
3.9	自己容量方式の送信端子.....	35
	改訂記録.....	36

1. 概要

表 1-1に CTSU の機能概要を、図 1-1に CTSU のブロック図を、センサドライバパルス出力のクロック構成を図 1-2に示します。

表 1-1 CTSU の機能概要

項目		構成
CTSU2L 動作電圧条件		VDD = 1.8~5.5 V
動作クロック		fCLK、fCLK/2、fCLK/4、fCLK/8
端子	静電容量計測	TSm (m = 00-15, 20-35) MAX 32 チャンネル
	計測用 2 次電源コンデンサ接続端子	TSCAP (10nF) 10 nF のコンデンサを接続することを推奨
計測モード	自己容量計測モード	自己容量方式の電極に対する充放電電流から計測
	相互容量計測モード	相互容量方式の送信・受信電極間の容量に対する充放電電流から計測
	DC 電流計測モード	測定端子から流れる電流を計測
キャリブレーションモード		計測用電流制御発振器の特性補正機能
ノイズ対策		同期系ノイズ対策、高域ノイズ対策複数周波数計測による多数決判定
端子毎の調整		オフセット電流調整機能 センサドライバパルス周波数指定 計測時間指定
計測開始条件		ソフトウェアトリガ 外部トリガ (ELCL)
低電力機能		SNOOZE 機能対応
各種要求	データ転送要求	チャンネル計測設定書き込み要求 計測結果読み出し要求
	割り込み要求	計測終了割り込み要求
相互容量方式送信電源切り替え		相互容量方式送信時の電源を VDD (REGC)、VDD (GPIO)、VDD (専用) に切り替え可能

CTSU は図 1-1に示すようにステータス制御部、トリガ制御部、クロック制御部、チャンネル制御部、ポート制御部、センサドライバパルス生成部、計測部、割り込み部、I/O レジスタ部、SNOOZE 制御部、SFR で構成されます。

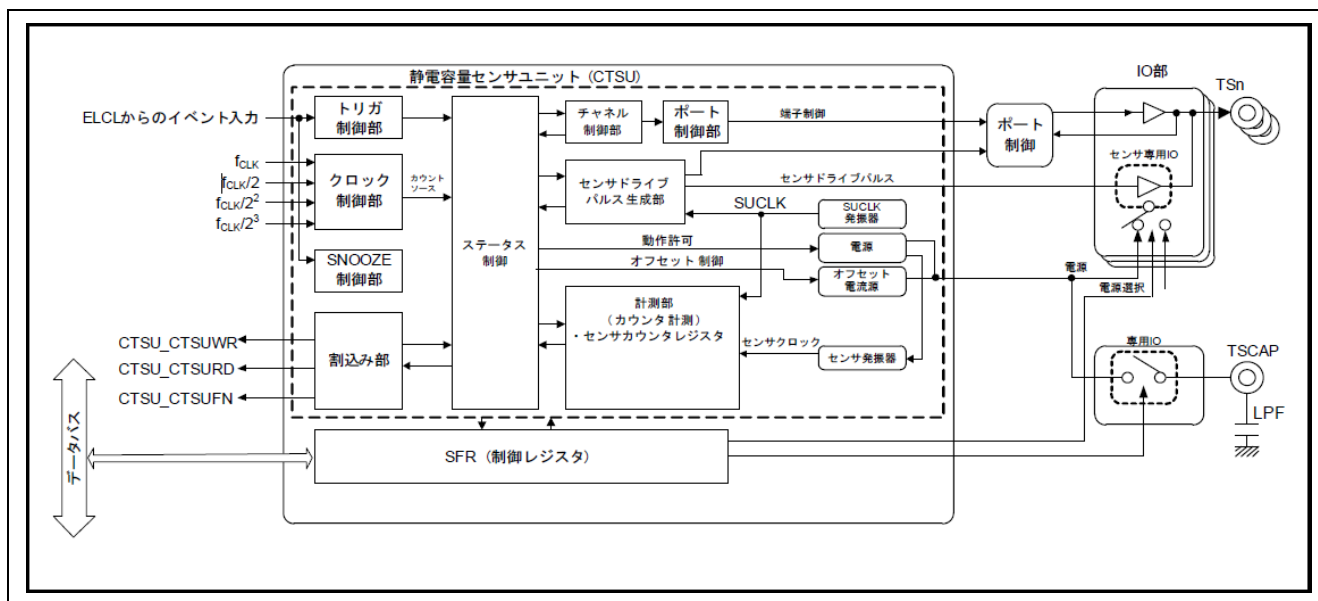


図 1-1 CTSU のブロック図

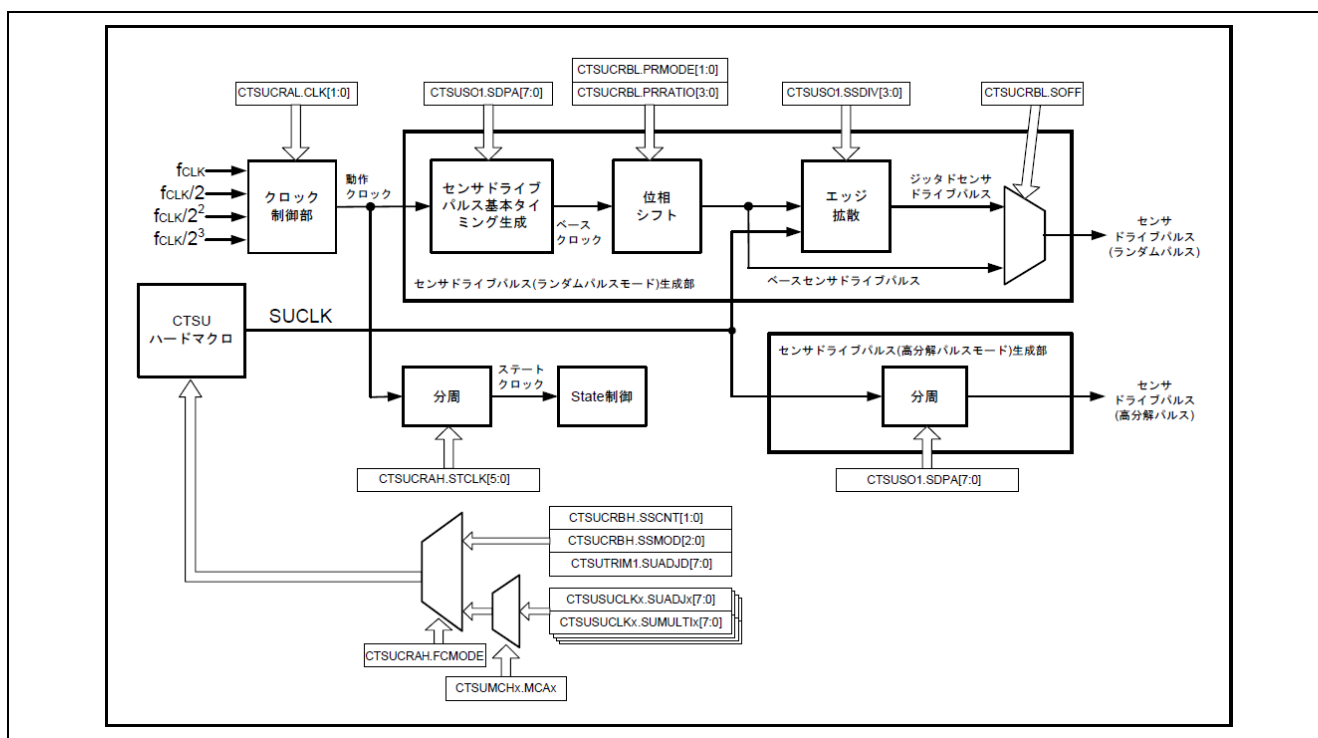


図 1-2 センサドライブパルス出力のクロック構成

表 1-2 CTSU で使用する外部端子

端子名	入出力	機能
TSm (m = 00-15, 20-35)	出力	静電容量計測端子、相互容量方式送信端子、アクティシールド制御端子、電流計測端子
TSCAP	—	計測用 2 次電源コンデンサ接続端子

2. 動作説明

2.1 計測動作原理

図 2-1に計測部回路を示します。

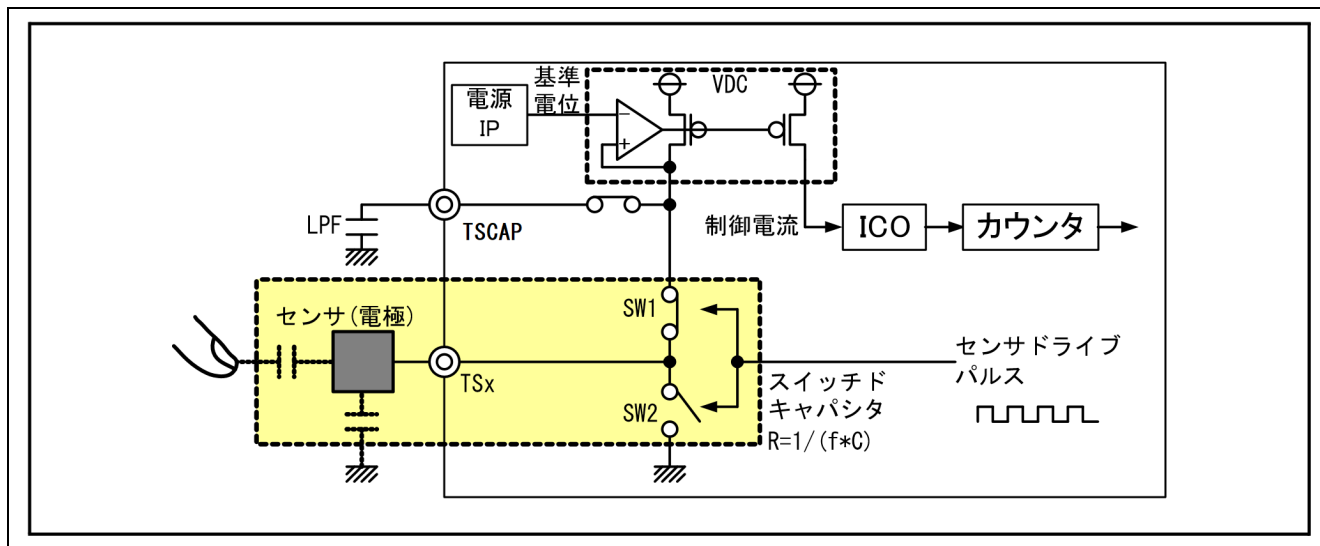


図 2-1 計測部回路

CTSU の電流周波数変換方式の静電容量計測動作原理を、図 2-2～図 2-4を用いて説明します。

(1) SW1 : ON、SW2 : OFF にすることで、電極の静電容量に充電されます (図 2-2)。

(2) SW1 : OFF、SW2 : ON にすることで、充電された容量は放電されます (図 2-3)。

(1)と(2)の充放電を早いタイミングで切り替えることによりスイッチドキャパシタフィルタに電流が流れます。このとき人体の接近により、静電容量値が変わるため、流れる電流が変化します。TSCAP 電源を生成する VDC(voltage・down・converter)回路から、スイッチドキャパシタフィルタに流れる電流に比例した制御電流を ICO に供給することでクロックを生成します。人体の接近によって変わるクロック周波数をカウンタで計測し、読み出したカウンタ値を用いて、ソフトウェアで人体の接近を判定します (図 2-3)

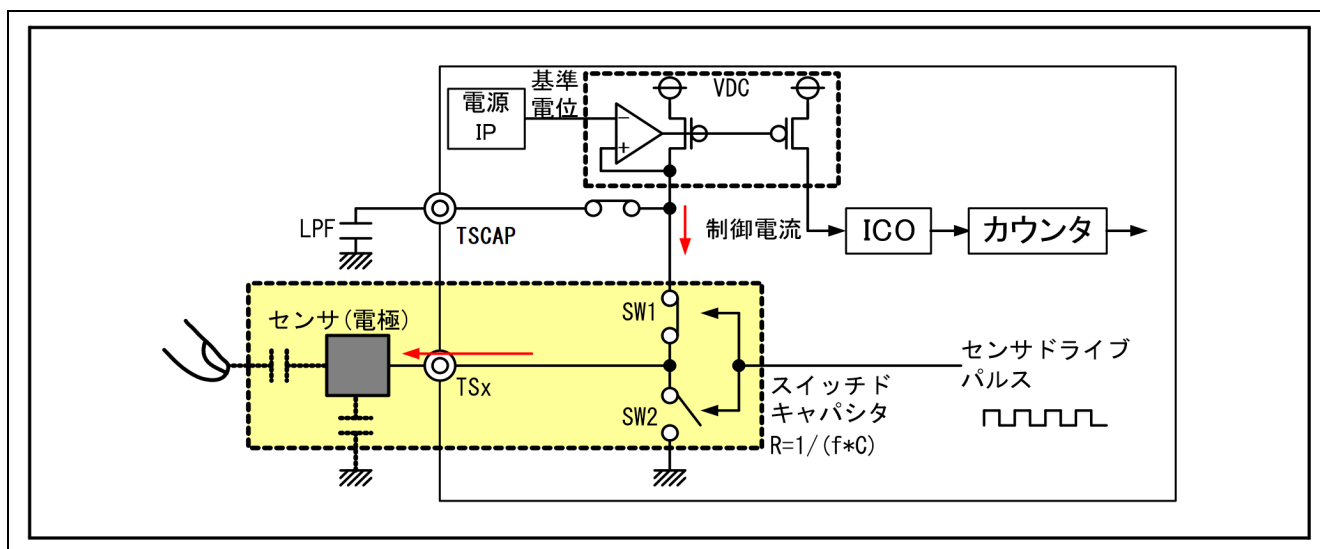


図 2-2 充電動作

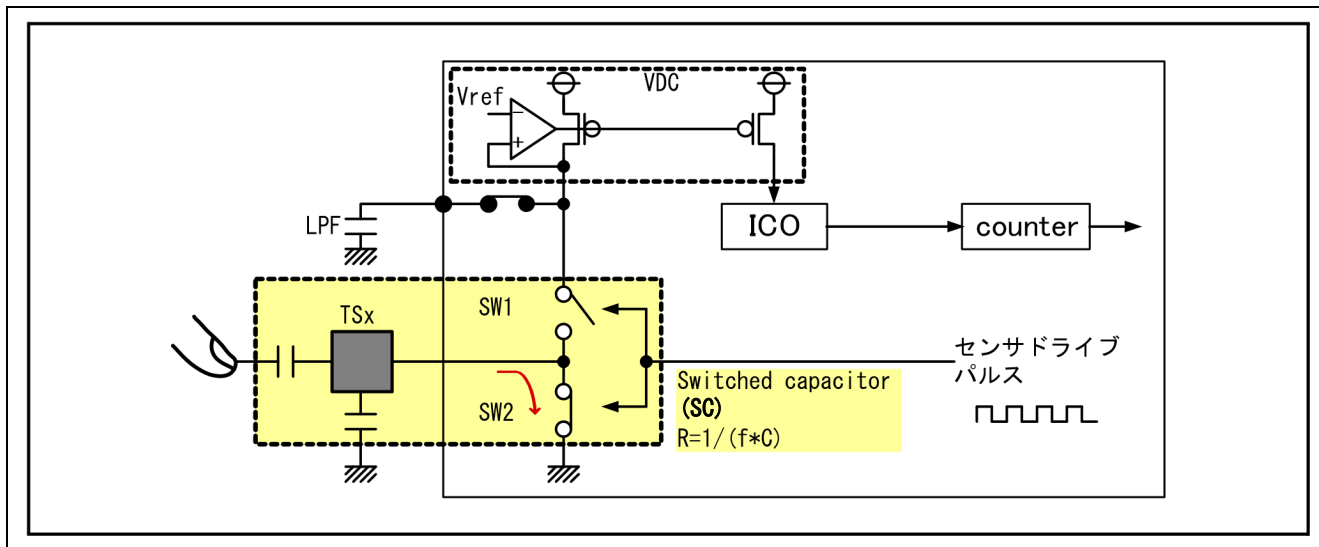


図 2-3 放電動作

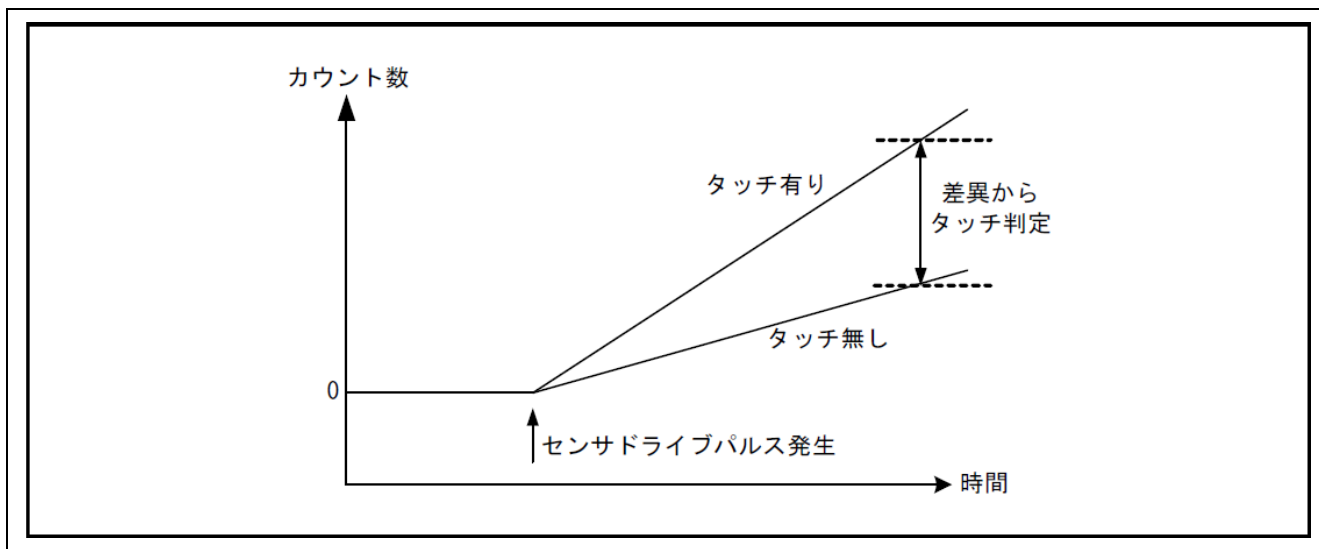


図 2-4 接触／非接触による計測値の変化

2.2 初期設定フロー

図 2-5に CTSU 初期設定フローを示します。

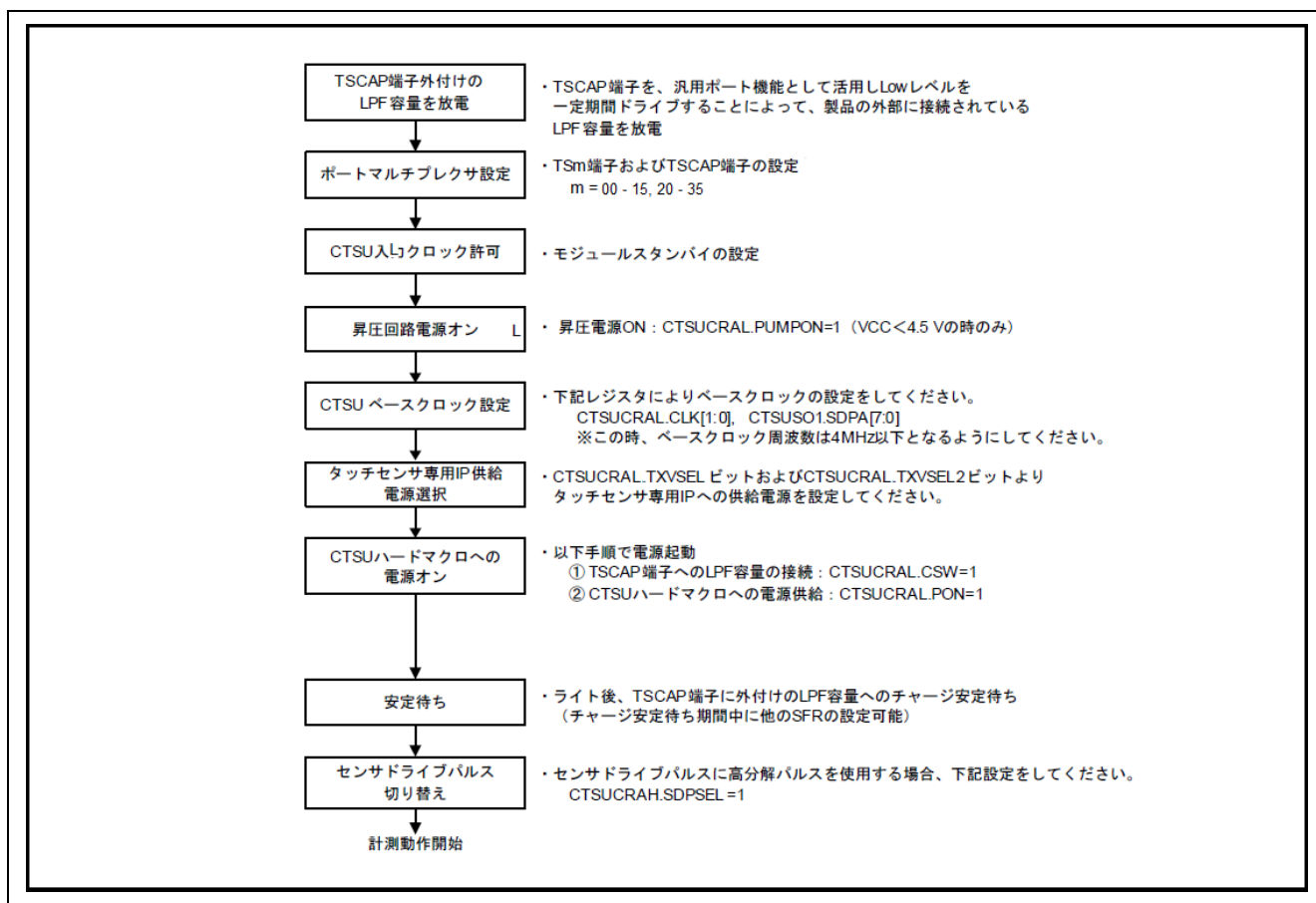


図 2-5 CTSU 初期設定フロー

図 2-6に、CTSU の動作を停止し、スタンバイ状態にするフローを示します。



図 2-6 CTSU 停止フロー

停止から再開する場合には、図 2-5の初期設定フローに従ってください。

2.3 ステータスカウンタ

ステータスカウンタは、現在の計測ステータスを示します。計測ステータスは、全計測方式で共通です。図 2-7にステータスカウンタのステータス動作遷移図を示します。

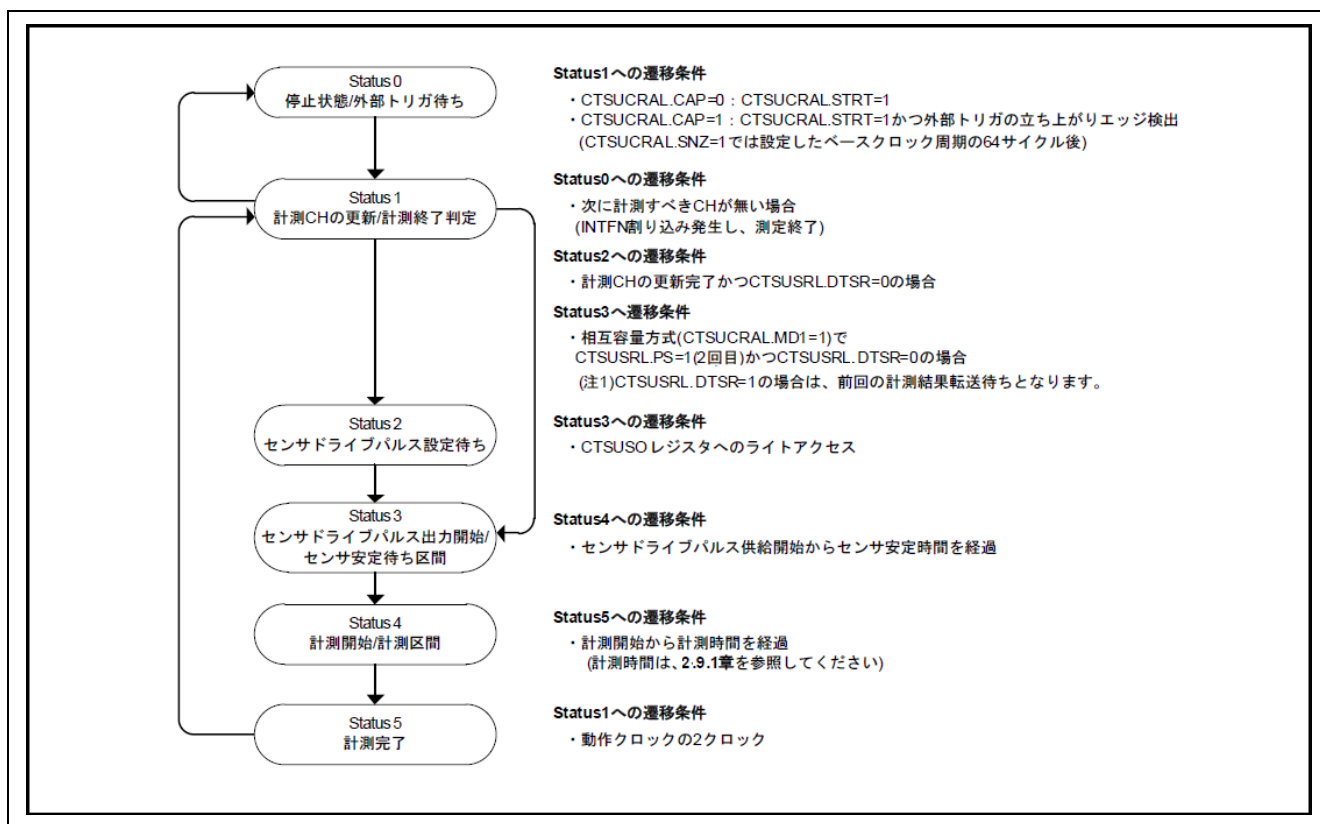


図 2-7 ステータス動作遷移図

ステータスカウンタは、指定したすべての計測チャネルの計測が終了すると Status0 に遷移します。CTSUCRAL.STRT ビットは、ソフトウェアトリガではハードウェアにて"0"クリアされます。また外部トリガでは"1"が保持され次のトリガの待ち状態になります。

計測中またはトリガの待ち状態時に強制終了 (CTSUCRAL.STRT ビットの"0"と CTSUCRAL.INIT ビットの同時書き込み) により、強制的に Status0 に遷移し停止します。

また、CTSUMCHL レジスタ、CTSUCHACn レジスタ (< 64, 36 チャンネルの場合 > n = AL, AH, BL, BH、< 12, 24 チャンネルの場合 > n = AL, AH) と CTSUCHTRCn レジスタ (< 64, 36 チャンネルの場合 > n = AL, AH, BL, BH、< 12, 24 チャンネルの場合 > n = AL, AH) により計測するチャネルがない場合は、Status1 へ遷移後すぐに INTFN_N 割り込みを発生し Status0 に遷移します。計測するチャネルがないケースは以下のとおりです。

- ・ CTSUCHACn レジスタで計測対象チャネルを指定しない場合
- ・ シングルスキャンモードで CTSUMCHL レジスタへ指定したチャネルが CTSUCHACn レジスタで計測対象外となっていた場合。
- ・ 自己容量方式時、CTSUCHACn レジスタと CTSUCHTRCn レジスタの組み合わせで、計測する受信チャネルがひとつも存在しない場合。
- ・ 相互容量方式時、CTSUCHACn レジスタと CTSUCHTRCn レジスタの組み合わせで、計測する送信チャネルまたは受信チャネルがひとつも存在しない場合。

2.4 計測方式

CTSU は、自己容量方式と相互容量方式に対応しています。自己容量方式と相互容量方式のイメージ図を図 2-8に示します。

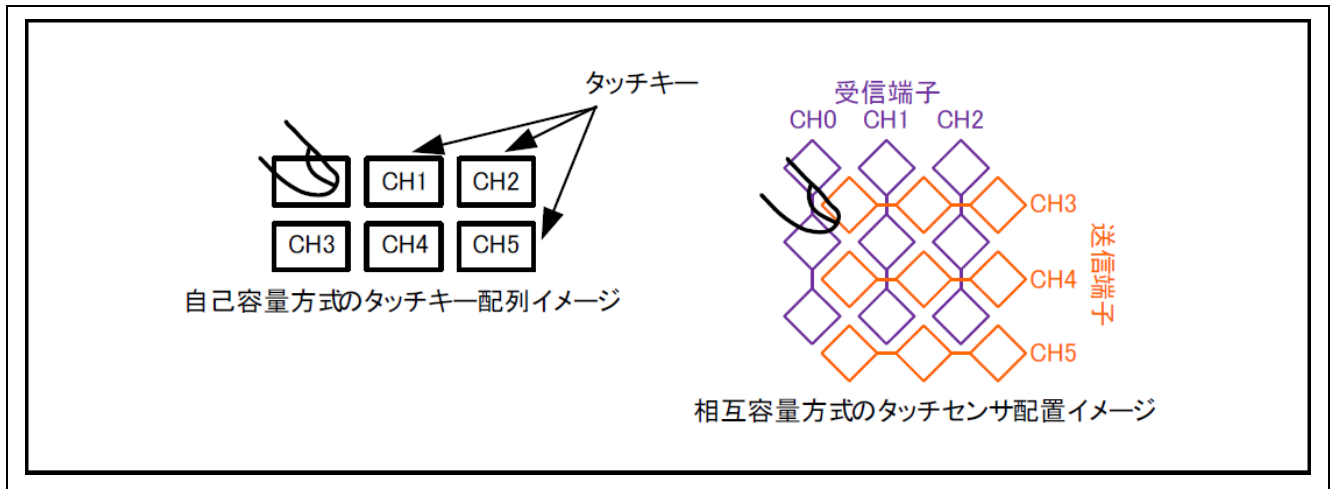


図 2-8 自己容量方式と相互容量方式の概要

自己容量方式では、1つのタッチキーに1つのタッチ端子を割り当て、それぞれの人体の接近による静電容量を計測します。

相互容量方式では、対向する2つの電極（送信端子、受信端子）間の容量を計測します。

2.4.1 自己容量方式動作

自己容量方式では、1つのセンサに1つの計測端子を割り当て、それぞれの静電容量を計測します。スキャンモード (2.5章) とセンサドライブパルス (2.6章) を選択できます。

動作例を図 2-9、タイミングチャートを図 2-10に示します。

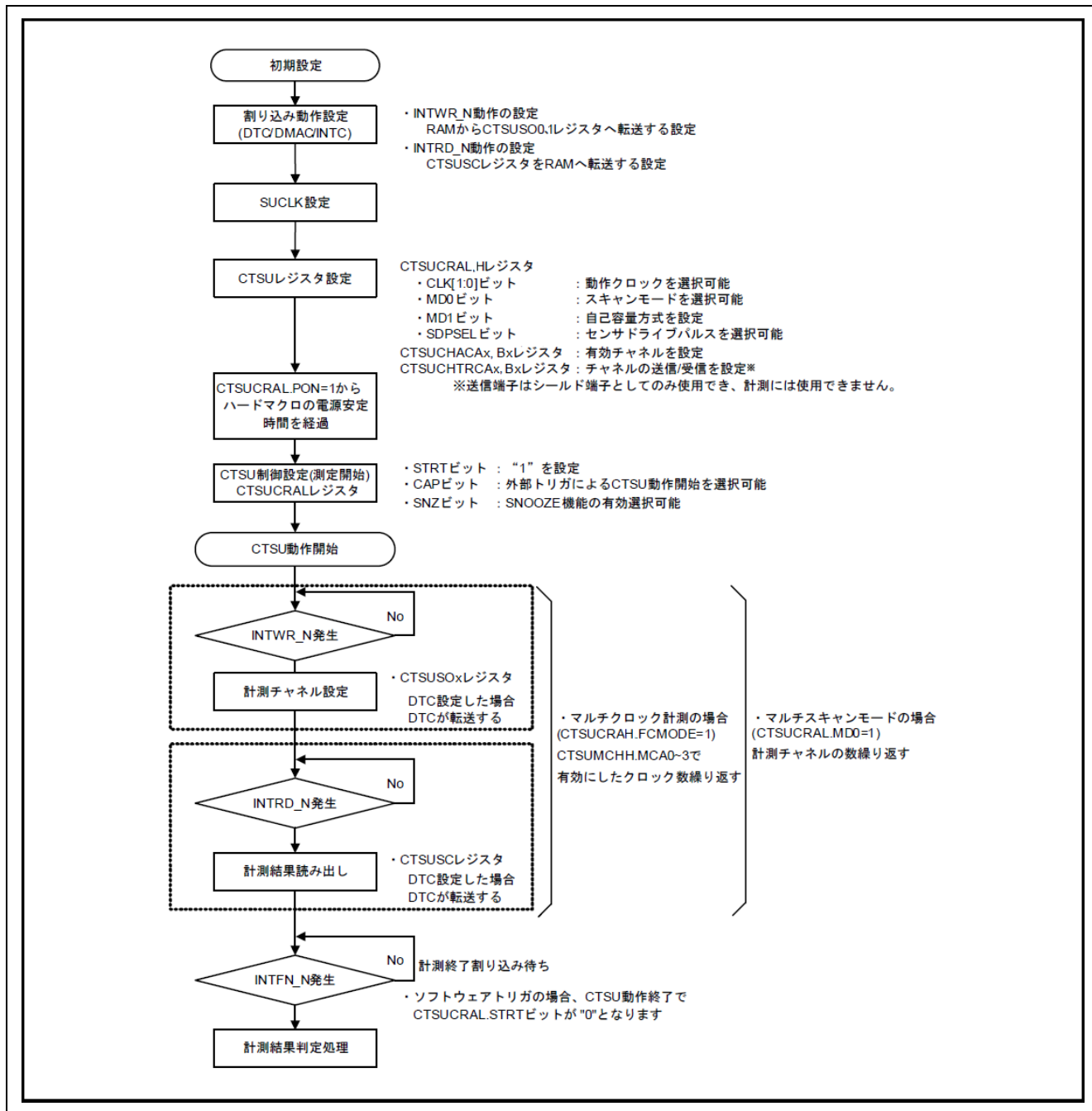


図 2-9 自己容量方式のソフトウェアフローと動作例

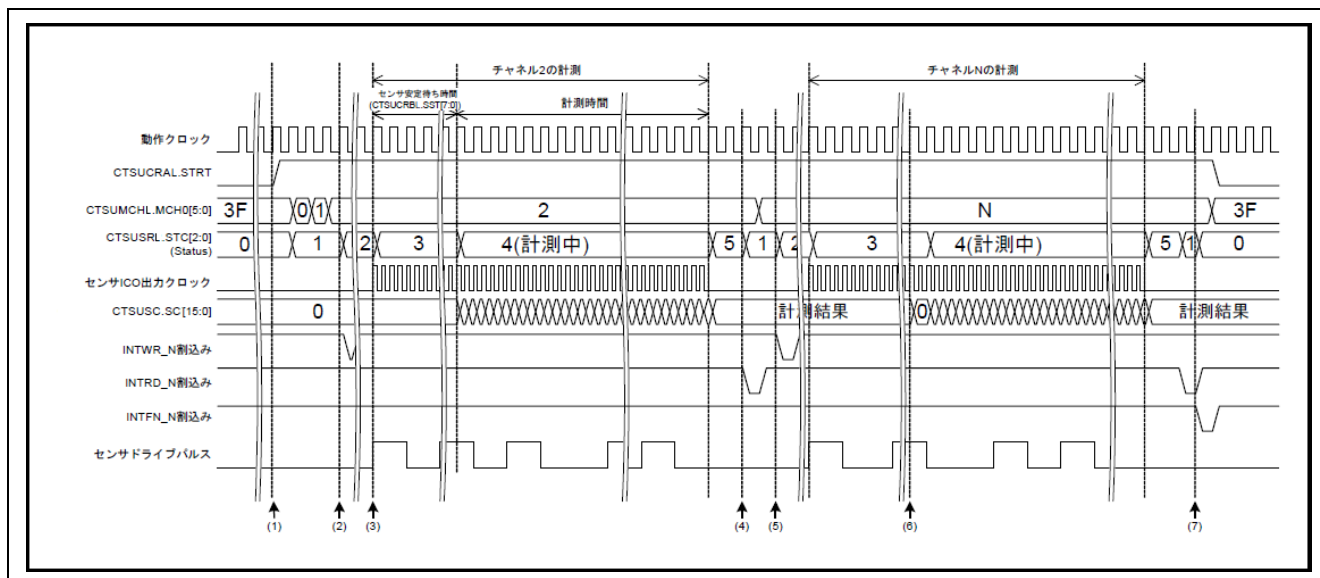


図 2-10 自己容量方式のタイミングチャート（計測開始条件が SW トリガの場合）

図 2-10のタイミングチャートに示した動作説明は以下のとおりです。

- ① 各種設定を実施後、CTSUCRAL.STRT ビットに"1"を書き込むと計測開始します。
- ② あらかじめ設定された条件に従い計測チャンネルを決定し、当該チャンネルの設定要求（INTWR_N 割込み）を出力します。
- ③ 計測チャンネルの設定書き込み（CTSUSO0, CTSUSO1 レジスタ）が完了するとセンサドライブパルスが出力され、センサ ICO クロックが動作します。
- ④ センサ安定待ち時間、計測期間を経過して計測終了後、計測結果リード要求（INTRD_N 割込み）を出力します
⇒シングルスキャンモードは⑦へ。
- ⑤ 次に計測するチャンネルが決定後、計測チャンネルの設定要求（INTWR_N 割込み）を出力します。
- ⑥ 安定待ち時間経過、かつ前回の計測結果の読出しで、前回の計測結果をクリアし、計測を開始します。
- ⑦ すべてのチャンネル計測が完了したら計測終了割り込み（INTFN_N 割込み）を出力して、計測終了（Status0 へ遷移）します。

表 2-1に、自己容量方式時の各計測端子状態を示します。

表 2-1 自己容量方式の計測端子状態

Status	受信 CH の計測端子		送信 CH の計測端子	ICO 動作許可	静電容量センサ専用 IO 動作
	計測 CH	非計測 CH	計測 CH		
0	L	L/Hiz	L	不許可	● 全 CH : [静電容量センサ I/O]Hiz [通常 I/O]ドライブ
1	L	L/Hiz	L	不許可	● 全 CH : [静電容量センサ I/O]Hiz [通常 I/O]ドライブ
2	L	L/Hiz	L	不許可	● 全 CH : [静電容量センサ I/O]Hiz [通常 I/O]ドライブ ■ CTSUSO0, CTSUSO1 レジスタへ書き込み後に Status3 の端子状態(計測 CH 静電容量センサ I/O がドライブ開始)となり、1 ペースクロック後に Status3 へ遷移。
3	パルス	L/Hiz /パルス	パルス ^注	許可	● 受信計測 CH : [静電容量センサ I/O]ドライブ[通常 I/O]Hiz ● 受信非計測 CH : [静電容量センサ I/O]Hiz [通常 I/O]ドライブ TXVSEL = 1 の時 ● 送信 CH : [静電容量センサ I/O]ドライブ[通常 I/O]Hiz TXVSEL = 0 の時 ● 送信 CH : [静電容量センサ I/O]Hiz [通常 I/O]ドライブ
4	パルス	L/Hiz /パルス	パルス ^注	許可	同上
5	L	L/Hiz	L	不許可	● 全 CH : [静電容量センサ I/O]Hiz [通常 I/O]ドライブ ■ Status4 の端子状態から 1 動作クロック後にこの状態(すべて通常 I/O の Low ドライブ)へ遷移。

注 自己容量方式の送信端子は、計測には使用できません。基板上のシールドとして使用してください。

2.4.2 相互容量方式動作

相互容量方式は、受信チャンネルのセンサドライブパルスの"H"期間に対して、計測対象の送信チャンネルにエッジを印加して計測を行います。1 計測対象に対して立ち上がりエッジと立ち下がりエッジの2回の計測を実施します。この2回の計測データの差分から判定を行い、より高い感度を実現します。スキャンモード (2.5章) とセンサドライブパルス (2.6章) を選択できます。

計測対象に設定したチャンネルに対して送信と受信を割り当て総当たりで計測します。ソフトウェアフローと動作例を図 2-11、タイミングチャートを図 2-12に示します。

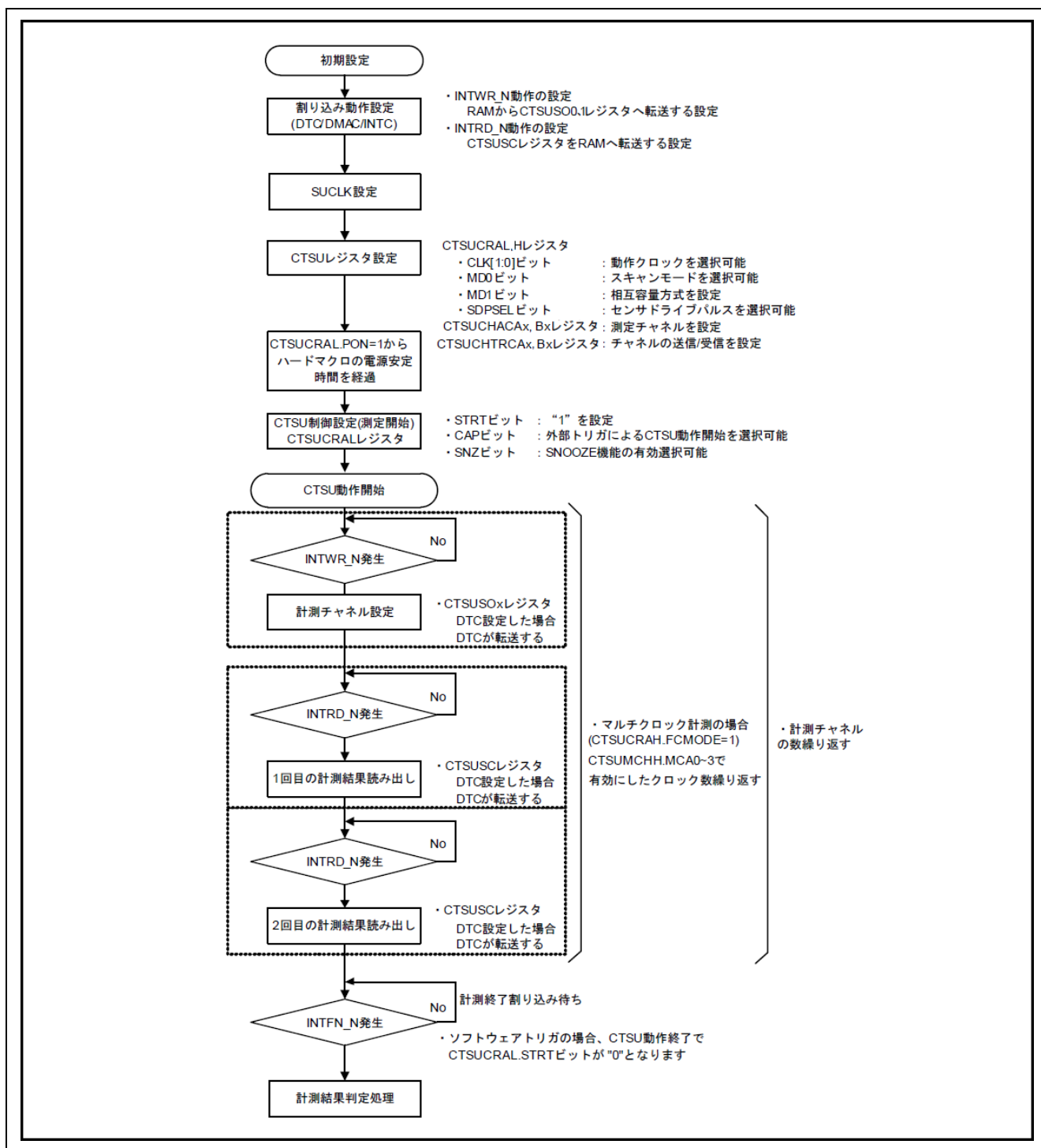


図 2-11 相互容量方式のソフトウェアフローと動作例

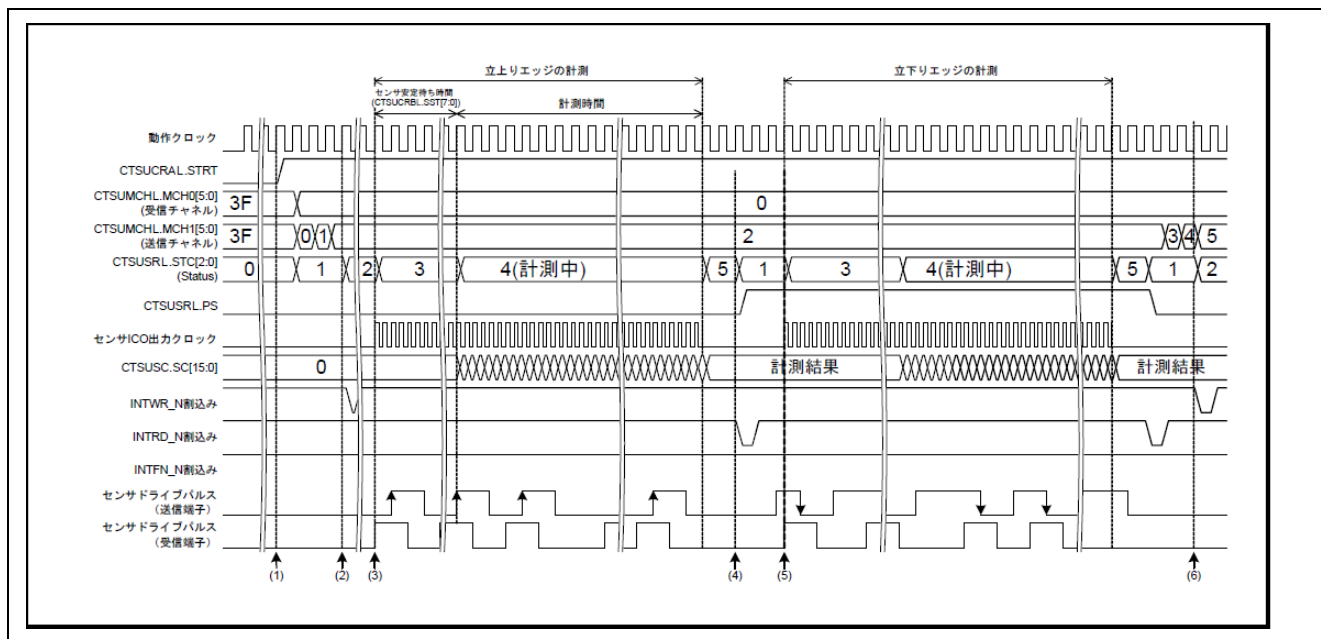


図 2-12 相互容量方式のタイミングチャート (計測開始条件が SW トリガの場合)

図 2-12のタイミングチャートに示した動作説明は以下のとおりです。

- ① 各種設定を実施後、CTSUCRAL.STRT ビットに“1”を書き込むと計測開始します。
- ② あらかじめ設定された条件に従い計測チャネルを決定し、当該チャネルの設定要求 (INTWR_N 割込み) を出力します。
- ③ 計測チャネルの設定書き込み (CTSUSO0, CTSUSO1 レジスタ) が完了するとセンサドライブパルスが出力され、センサ I/O クロックが動作します。同時に計測チャネルの送信端子にセンサドライブパルス (受信端子) H 期間に立ち上がりエッジとなるパルスを出力します。
- ④ センサ安定待ち時間、計測期間を経過して計測終了後、計測結果リード要求 (INTRD_N 割込み) を出力します。
- ⑤ 同一チャネルに対して、センサドライブパルス (受信端子) H 期間に立ち下がりエッジとなるパルスを出し計測を行います。
- ⑥ 同一チャネルに対して 2 回の計測完了後、次に計測するチャネルが決定し同様の計測を行います。
- ⑦ すべてのチャネル計測が完了したら計測終了割込み (INTFN_N 割込み) を出力して計測終了 (Status0 へ遷移) します。

なお、相互容量計測状態フラグ (PS ビット) は、Status5 から Status1 へ遷移するタイミングで変化します。

表 2-2に、相互容量方式時の各計測端子状態を示します。

表 2-2 相互容量方式のタッチ端子状態

Status	受信 CH の計測端子		送信 CH の計測端子		ICO 動作許可	静電容量センサ専用 IO 動作
	計測 CH	非計測 CH	計測 CH	非計測 CH		
0	L	L/Hiz	L	L/Hiz	不許可	● 全 CH : [静電容量センサ I/O]Hiz [通常 I/O]ドライブ
1	L	L/Hiz	L/H	L/Hiz	不許可	● 全 CH : [静電容量センサ I/O]Hiz [通常 I/O]ドライブ ただし、2 回目の計測には、2 ベースクロック後に端子状態が Status3 の端子状態（計測受信 CH 静電容量センサ I/O がドライブ開始、計測送信 CH が High ドライブ）へ遷移し、1 ベースクロック後に Status が Status3 へ遷移。
2	L	L/Hiz	L	L/Hiz	不許可	● 全 CH : [静電容量センサ I/O]Hiz [通常 I/O]ドライブ ■ CTSUS00, CTSUS01 レジスタへ書き込み後に端子状態が Status3 の端子状態（計測受信 CH 静電容量センサ I/O がドライブ開始）となり、1 ベースクロック後に Status が Status3 へ遷移。
3	パルス	L/Hiz	パルス	L/Hiz	許可	● 受信計測 CH : [静電容量センサ I/O]ドライブ[通常 I/O]Hiz ● 受信非計測 CH : [静電容量センサ I/O]Hiz [通常 I/O]ドライブ TXVSEL = 1 の時 ● 送信計測 CH : [静電容量センサ I/O]ドライブ[通常 I/O]Hiz ● 送信非計測 CH : [静電容量センサ I/O]Hiz [通常 I/O]ドライブ TXVSEL = 0 の時 ● 送信計測 CH : [静電容量センサ I/O]Hiz [通常 I/O]ドライブ ● 送信非計測 CH : [静電容量センサ I/O]Hiz [通常 I/O]ドライブ
4	パルス	L/Hiz	パルス	L/Hiz	許可	同上
5	L	L/Hiz	L	L/Hiz	不許可	● 全 CH : [静電容量センサ I/O]Hiz [通常 I/O]ドライブ ■ Status4 の端子状態から 1 動作クロック後にこの状態（すべて通常 I/O の Low ドライブ）へ遷移。

計測チャネルの送信パルス出力のタイミングチャートを図 2-13に示します。

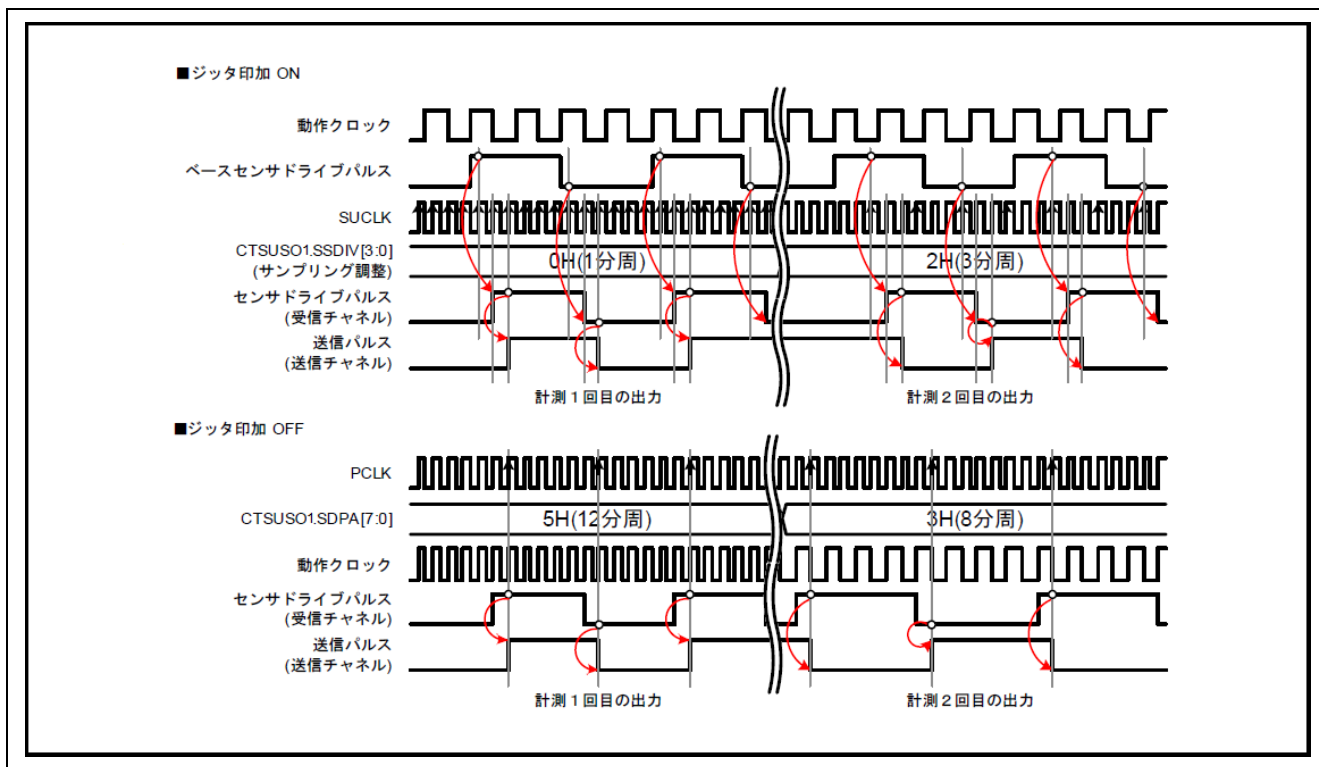


図 2-13 相互容量方式の送信パルスタイミングチャート

ジッタ印加 ON (SOFF = 0) の時には、センサドライブパルスに対して SUCLK の 1 サイクル遅延で、送信パルスが出力されます。

ジッタ印加 OFF (SOFF = 1) の時には、センサドライブパルスに対して PCLK の 1 サイクル遅延で送信パルスが出力されます。

2.5 スキャンモード

CTSUCRAL.MD0 ビットの設定により以下のスキャンモードを選択できます。

2.5.1 シングルスキャンモード（CTSUCRAL.MD0 = “0”）

シングルスキャンモードは、任意の 1 チャンネルの静電容量を計測します。

2.5.2 マルチスキャンモード（CTSUCRAL.MD0 = “1”）

マルチスキャンモードは、計測対象に設定した全てのチャンネルを昇順で静電容量を順次計測します。

図 2-14にマルチスキャンモード時の計測順序を示します。

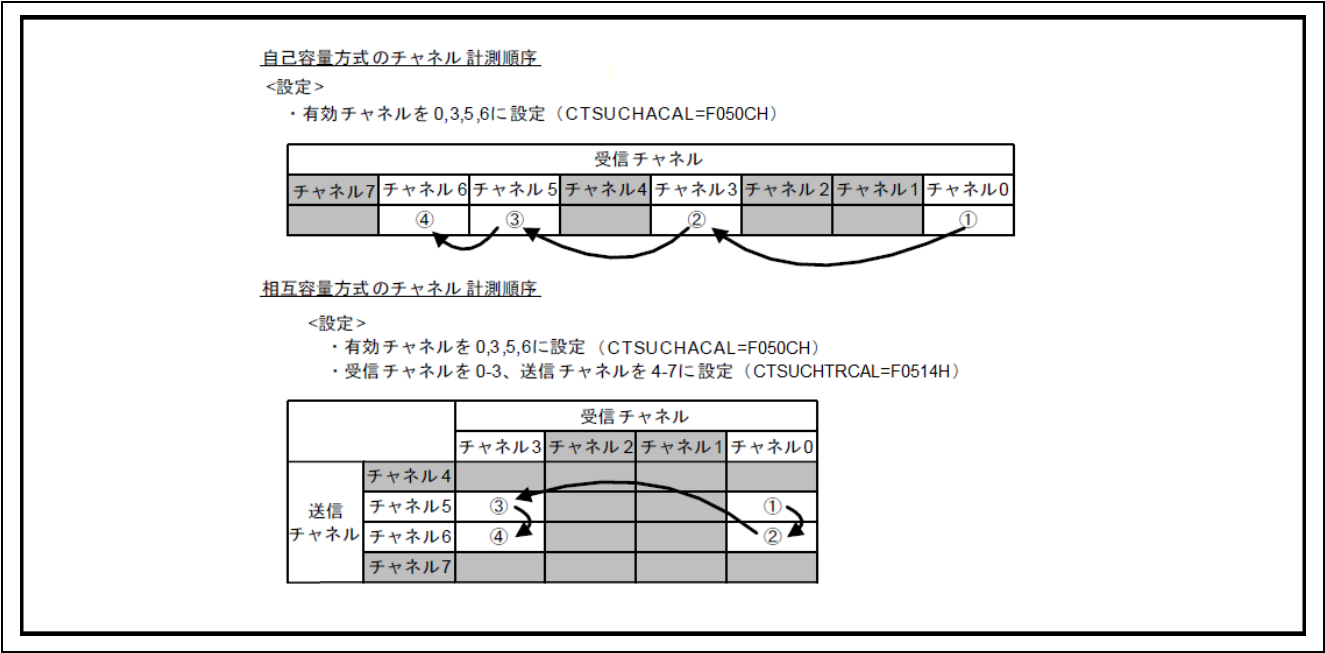


図 2-14 マルチスキャンモード時の計測順序

2.6 センサドライブレバース

センサドライブレバースは、CTSUCRAH.SDPSEL ビットの設定により以下のパルスが生成されます。

2.6.1 ランダムパルスモード（CTSUCRAH.SDPSEL = “0”）

以下 2 つの機能によりノイズ対策を施したセンサドライブレバースを生成します。

(1) センサドライブレバースのランダム位相シフト機能（180° 位相シフト）

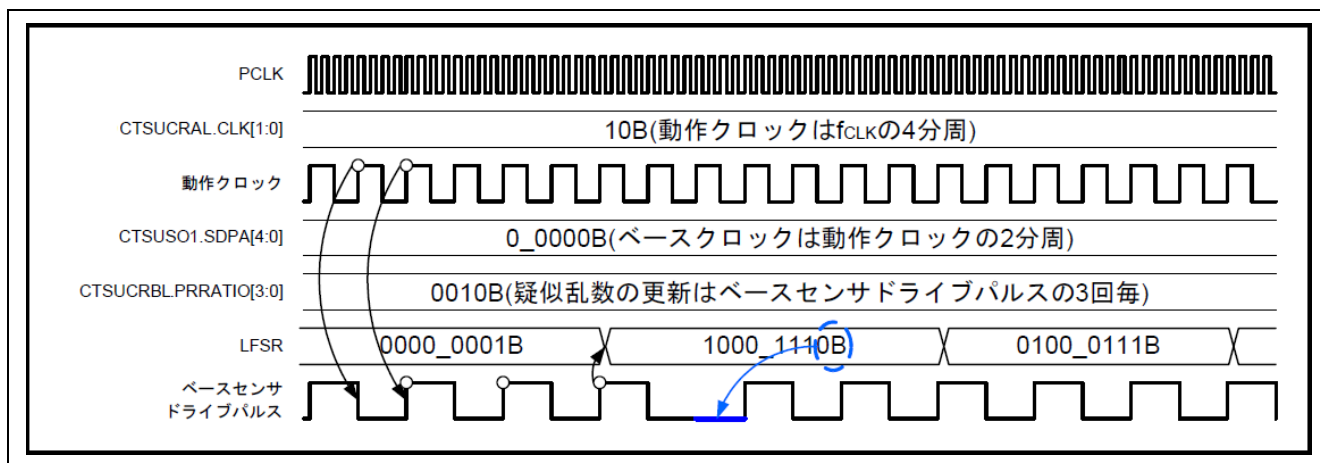


図 2-15 ランダム位相シフト

ランダム位相シフト機能は、LFSR のビット 0 の値が 0B のときにベースセンサドライブレバースの L 期間を 1 回だけ延長する機能です（図 2-15）。疑似乱数の生成周期内に位相シフトする回数は、（最大カウント数 - 1）／ 2 となります（表 2-3）。

表 2-3 位相シフト回数

CTSUCRBL.PRMODE[1:0]	00B（255 カウント）	01B（63 カウント）	10B（31 カウント）	11B（3 カウント）
1 周期の位相シフト回数	127	31	15	1

注 上記は位相シフト回数であり、1 回はベースセンサドライブレバースの半周期です。また CTSUCRBL.PRRATIO[3:0]によって回数は左右されません（図 2-15）。

位相シフト機能との関係から、計測期間の考え方を説明します。

計測期間は、ベースクロックに同期したノイズの影響を打ち消し合うように、LSFR が 2 巡（1 巡目で +180°、2 巡目でさらに +180° 位相シフト）する期間を基本単位として計測期間を設定します。

計測期間 = （LSFR が 2 巡する期間） × （CTSUSO0.SNUM[5:0] + 1）

LSFR を実現する原始多項式は表 2-4のとおりです。

CTSUCRBL.PRMODE[1:0]によって選択された疑似乱数の生成周期に応じて原始多項式の種類が決まります。255 周期なら 16 種、63 周期なら 6 種、31 周期なら 6 種、3 周期なら 1 種の原始多項式を使用して疑似乱数を生成します。多項式（No.）は、ハードウェアの内部状態に応じて自動的に選択されます。

表 2-4 原始多項式

No.	疑似乱数生成周期（CTSUCRBL.PRMOD[1:0]）			
	00B	01B	10B	11B
	255 周期（8 ビット）	63 周期（6 ビット）	31 周期（5 ビット）	3 周期（2 ビット） ランダムなし
0	$X^8 + X^4 + X^3 + X^2 + 1$	$X^6 + X + 1$	$X^5 + X^2 + 1$	$X^2 + X + 1$
1	$X^8 + X^5 + X^3 + X + 1$	$X^6 + X^4 + X^3 + X + 1$	$X^5 + X^3 + 1$	
2	$X^8 + X^5 + X^3 + X^2 + 1$	$X^6 + X^5 + 1$	$X^5 + X^3 + X^2 + X + 1$	
3	$X^8 + X^6 + X^3 + X^2 + 1$	$X^6 + X^5 + X^2 + X + 1$	$X^5 + X^4 + X^2 + X + 1$	
4	$X^8 + X^6 + X^4 + X^3 + X^2 + X + 1$	$X^6 + X^5 + X^3 + X^2 + 1$	$X^5 + X^4 + X^3 + X + 1$	
5	$X^8 + X^6 + X^5 + X + 1$	$X^6 + X^5 + X^4 + X + 1$	$X^5 + X^4 + X^3 + X^2 + 1$	
6	$X^8 + X^6 + X^5 + X^2 + 1$	$X^6 + X + 1$	$X^5 + X^2 + 1$	
7	$X^8 + X^6 + X^5 + X^3 + 1$	$X^6 + X^4 + X^3 + X + 1$	$X^5 + X^3 + 1$	
8	$X^8 + X^6 + X^5 + X^4 + 1$	$X^6 + X^5 + 1$	$X^5 + X^3 + X^2 + X + 1$	
9	$X^8 + X^7 + X^2 + X + 1$	$X^6 + X^5 + X^2 + X + 1$	$X^5 + X^4 + X^2 + X + 1$	
10	$X^8 + X^7 + X^3 + X^2 + 1$	$X^6 + X^5 + X^3 + X^2 + 1$	$X^5 + X^4 + X^3 + X + 1$	
11	$X^8 + X^7 + X^5 + X^3 + 1$	$X^6 + X^5 + X^4 + X + 1$	$X^5 + X^4 + X^3 + X^2 + 1$	
12	$X^8 + X^7 + X^6 + X + 1$	$X^6 + X + 1$	$X^5 + X^2 + 1$	
13	$X^8 + X^7 + X^6 + X^3 + X^2 + X + 1$	$X + X^4 + X^3 + X + 1$	$X^5 + X^3 + 1$	
14	$X^8 + X^7 + X^6 + X^5 + X^2 + X + 1$	$X^6 + X^5 + 1$	$X^5 + X^3 + X^2 + X + 1$	
15	$X^8 + X^7 + X^6 + X^5 + X^4 + X^2 + 1$	$X^6 + X^5 + X^2 + X + 1$	$X^5 + X^4 + X^2 + X + 1$	

注 CTSUCRBL.PRMODE[1:0]で設定した各疑似乱数の生成周期内では、“0”にはなりません。
CTSUCRBL.PRMODE[1:0]ビットの設定変更時には演算結果が“0”となる事があり、“0”の場合には演算結果を“01H”に初期化し演算を継続します。

(2) ジッタ印加機能

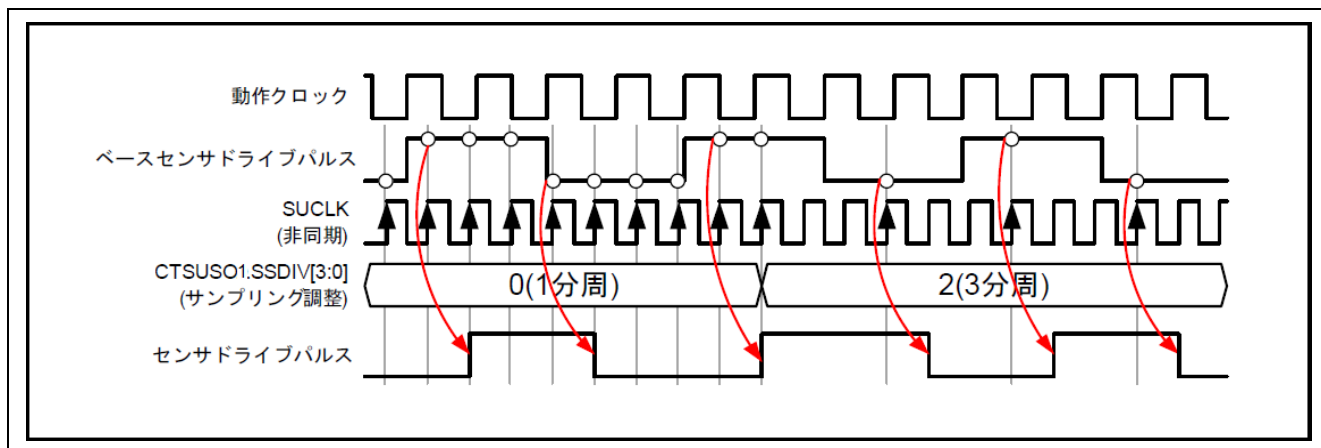


図 2-16 ジッタ印加機能

ジッタ印加機能は、動作クロックに同期してトグルしているベースセンサドライブパルス、非同期で十分に高速な SUCLK でサンプリングすることでセンサドライブパルスのエッジにジッタを加える機能であり、計測端子の同期系ノイズを軽減します。この機能は、CTSUCRBL.SOFF ビットにて ON/OFF を切り替えることができます。また、ノイズ耐性を向上させるため、CTSUSO1.SSDIV[3:0] ビットにてサンプリング周期を調整することができます。

2.6.2 高分解パルスモード（CTSUCRAH.SDPSEL = “1”）

CTSUCRAH.SDPSEL ビットが“1”の時、センサドライブパルスは SUCLK を分周し生成されます。CTSUSO1.SDPA[7:0] ビットで分周比を設定してください。ソフトウェアで SUCLK 周期を調整することで、ノイズ耐性の向上が可能です。

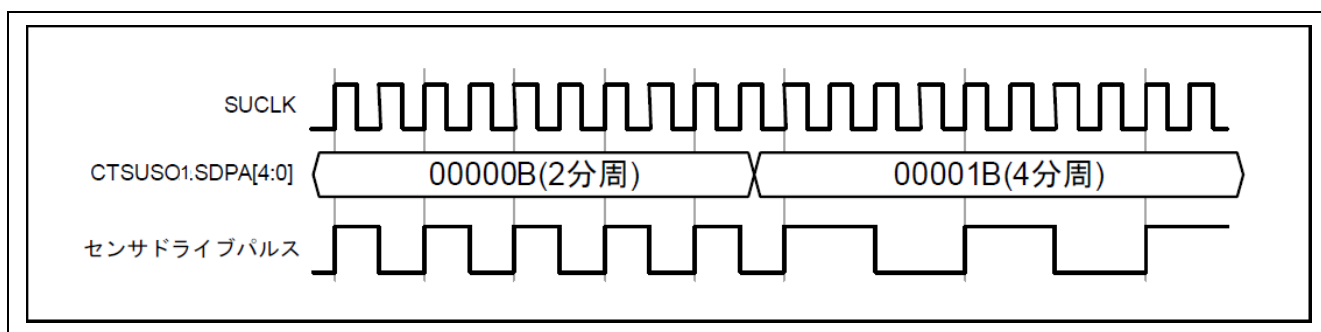


図 2-17 センサドライブパルス（CTSUCRAH.SDPSEL = “1”）

2.7 送信端子の電源切り替え

TXVSEL ビット、TXVSEL2 ビット（送信端子の電源切り替えビット）

CTSUCRAL.TXVSEL ビットおよび CTSUCRAL.TXVSEL2 ビットにより、CTSUCHTRCn (n = AL, AH, BL, BH) レジスタで送信に設定した TS_m 端子に対して、静電容量センサ IO の電源切り替えを行います。TS_m 端子の電源状態を、表 2-5に示します。図 2-18に計測時のステート変化に付いて示しています。

CTSU として使用する端子は、MPC（マルチファンクションピンコントローラ）で設定します。また計測に使用する端子は、CTSUCHACn (n = AL, AH, BL, BH) レジスタの設定によって、有効 / 無効が選択されます。

CTSUCRAH.POSEL[1]ビットで同相パルス（シールド）出力制御される非計測端子は、MPC で CTSU に割当られ、チャンネル設定が無効に設定された端子は含みません。（CTSUCRAH.POSEL[0]ビットによる、Hiz 出力制御はチャンネル無効の端子も含みます。）

非計測端子が受信計測端子か送信計測端子はステート 1 で決定します。ステート 1 の結果にしたがい、ステート 2 からステート 3 への移行時に TXVSEL で選択された電源のドライバに切り替えられ、ステート 4 からステート 5 への移行時に GPIO に戻ります。

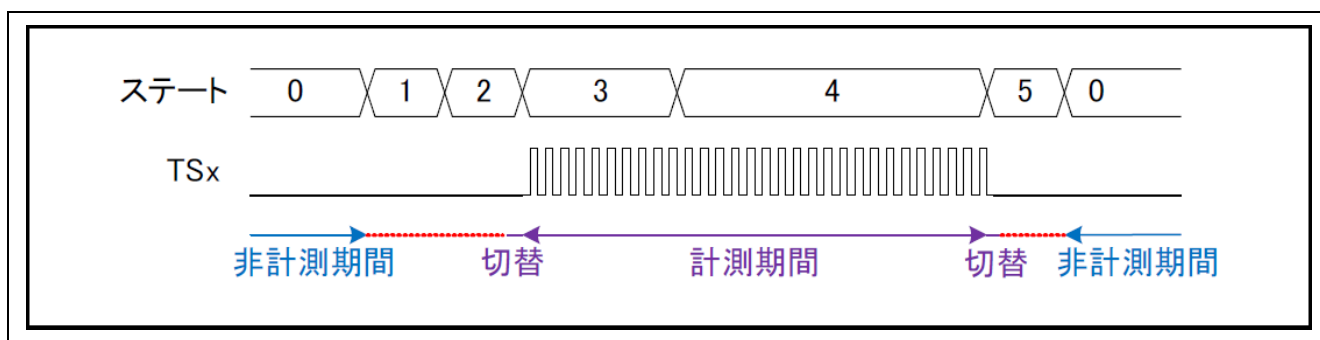


図 2-18 計測時のステート変化

表 2-5 TS_m 端子の電源状態

TXVSEL	TXVSEL2	MPC で CTSU に割り当てられた端子					
		ステート 3, 4 以外	チャンネル無効	チャンネル有効			
		CTSU 設定 TSx 端子	無効 TSx 端子 POSEL[1]は無効	非計測端子 POSEL[1] = 0	非計測端子 POSEL[1] = 1	送信端子	受信端子
0	0	V _{DD} (GPIO) L 出力	V _{DD} (GPIO) POSEL[0]従う	V _{DD} (GPIO) POSEL[0]従う	V _{DD} (GPIO) POSEL[0]従う	V _{DD} (GPIO) 送信パルス	TSCAP 計測パルス
1	0	V _{DD} (GPIO) L 出力	V _{DD} (GPIO) POSEL[0]従う	V _{DD} (GPIO) POSEL[0]従う	V _{DD} (REGC) POSEL[0]従う	V _{DD} (REGC) 送信パルス	TSCAP 計測パルス
x	1	V _{DD} (GPIO) L 出力	V _{DD} (GPIO) POSEL[0]従う	V _{DD} (GPIO) POSEL[0]従う	V _{DD} (専用) POSEL[0]従う	V _{DD} (専用) 送信 パルス	TSCAP 計測パルス

図 2-19に I/O 周辺の構成を示します。

TSn 端子には、従来の GPIO に対して静電容量センサ用の IO 機能が追加されます。

静電容量センサ用の IO (以下 SensorIO) は、計測電源 (VDDSENS(TSCAP)) とコア電源 (VDD(REGC)) の 2 種類の電源を切り替える機能を持ったドライバと、GPIO の電源と共通インピーダンスを持たないようにチップ内で配線した、VDD (専用) のドライバ及び、電流計測用の SW を持っています。

スイッチドキャパシタとして動作させ、静電容量を計測する端子は、計測電源を選択すると (SEL = 0)、ENO2 がアサートされ TOUT にドライブパルスを入力します。

相互容量方式の送信パルスを出力する端子は、3 種類のドライバから選択可能です。

(1) GPIO ドライバ TXVSEL = 0/TXVSEL2 = 0

GPIO の ENO がアサートされ、DOUT に送信用ドライブパルスが入力されます。

メリット：電源電圧 (5V) が利用出来感度がよい。ドライブ能力が高い。

デメリット：GPIO の電流消費の変動 (LED 点灯など) に弱い。

(2) VDD (REGC) ドライバ TXVSEL = 1/TXVSEL2 = 0

SensorIO の SEL = 1 (VDD 選択)、ENO2 がアサートされ、TOUT に送信用ドライブパルスが入力されます。

メリット：GPIO の電流消費の変動に強い

デメリット：振幅が小さくなるため、感度が下がる。ドライブ能力が弱い。

(3) VDD 専用ドライバ TXVSEL = 0/TXVSEL2 = 1

SensorIO の ENO3 がアサートされ、TOUT に送信用ドライブパルスが入力されます。

メリット：GPIO の電流消費の変動に強い。電源電圧 (5V) が利用でき感度がよい。

デメリット：ドライブ能力が弱い。IFCU には無い機能です。

シールドパルスを出力する場合は、次の設定で利用してください。

(4) VDD (REGC) ドライバ TXVSEL = 1/TXVSEL2 = 0

SensorIO の SEL = 1 (VDD 選択)、ENO2 がアサートされ、TOUT に送信用ドライブパルスが入力されます。

他の設定で出力した場合、シールドパルスの振幅が違うためシールドの効果を得られません。

電流計測モード (DCMODE = 1) で、スイッチドキャパシタ動作させず電流計測する端子は、計測電源を選択すると (SEL = 0)、ENO2 がアサートされます。TOUT = 1 として、"H"出力させてください。また、DCBACK = 1 を設定している時は、SensorIO の DCEN をアサートして TSn 端子の電圧をフィードバックに接続して、TSCAP 用の IO の DCEN をネゲートとして、TSCAP 電圧のフィードバックから切断します。TSn 端子の電圧をフィードバック補正するので、正確な電流を計測することが可能です。

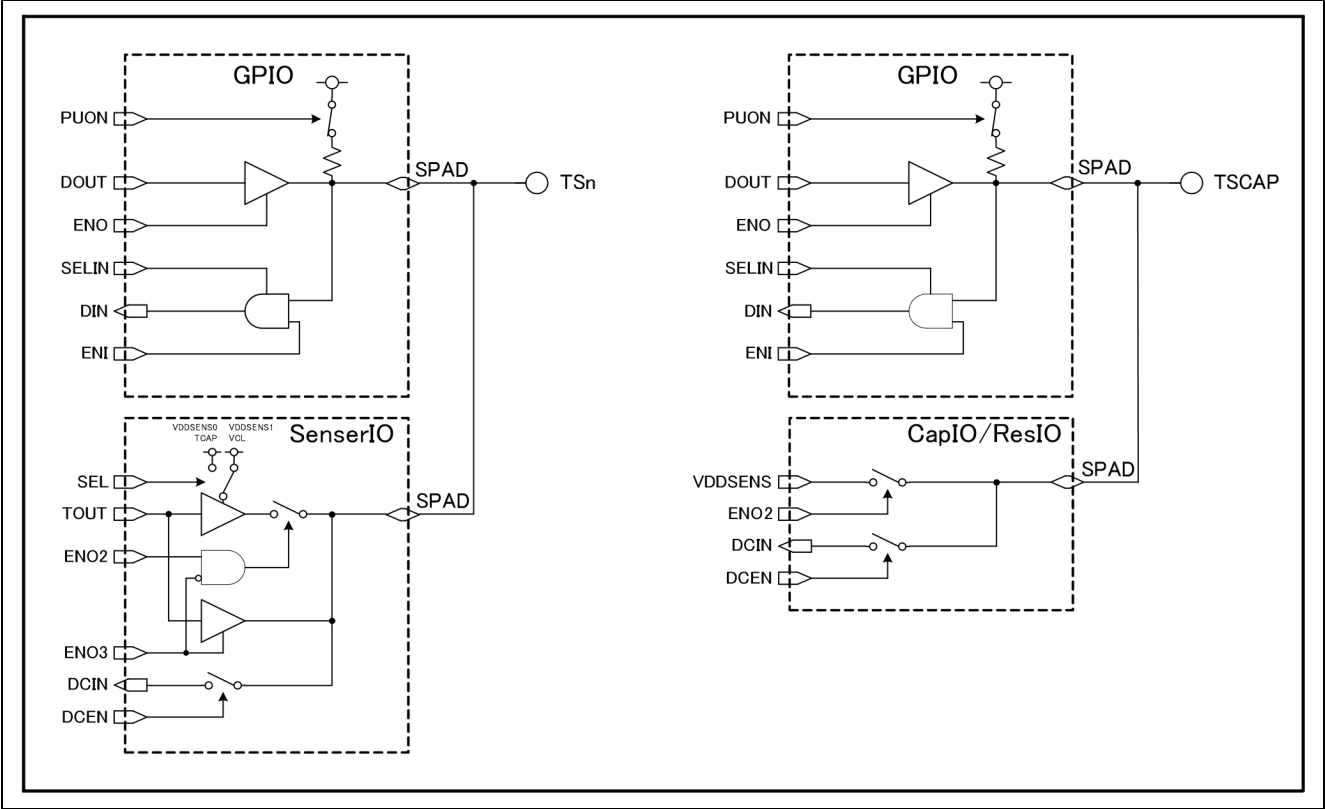


図 2-19 IO 構成

2.8 マルチクロック計測

周波数の異なる複数のクロックで計測を行います。計測結果をソフトウェアで比較し、ノイズの影響を受けた可能性のある結果を除外することで、ノイズ対策を行います。高分解パルスモード選択時（CTSUCRAH.SDPSEL = 1）のみ有効です。

マルチクロック計測を行う場合は、CTSUCRAH.FCMODE = 1 に設定し、CTSUMCHH.MCA0 ~ MCA3 ビットで計測に使用するクロックを選択してください。また、選択したクロックに該当する CTSUSUCLK0/1/2/3 レジスタで周波数の設定を実施してください。

表 2-6にマルチクロック設定レジスタを示します。

周波数調整ビットは、レジスタ設定値を初期値として、クロックリカバリ制御により調整され、レジスタ値は更新されます。

表 2-6 マルチクロック設定レジスタ

	有効ビット	周波数調整ビット	通倍率設定ビット
マルチクロック 0	CTSUMCHH.MCA0	CTSUSUCLK0.SUADJ0[7:0]	CTSUSUCLK0.SUMULTI0[7:0]
マルチクロック 1	CTSUMCHH.MCA1	CTSUSUCLK1.SUADJ1[7:0]	CTSUSUCLK1.SUMULTI1[7:0]
マルチクロック 2	CTSUMCHH.MCA2	CTSUSUCLK2.SUADJ2[7:0]	CTSUSUCLK2.SUMULTI2[7:0]
マルチクロック 3	CTSUMCHH.MCA3	CTSUSUCLK3.SUADJ3[7:0]	CTSUSUCLK3.SUMULTI3[7:0]

計測チャンネルごとに、CTSUMCHH.MCA0~MCA3 ビットで有効にしたクロックで MCA0 から昇順で計測を行います。

マルチスキャンモードの場合は、残りの有効クロックがなくなると次のチャンネルの計測を行います。図 2-20に計測順序を示します。

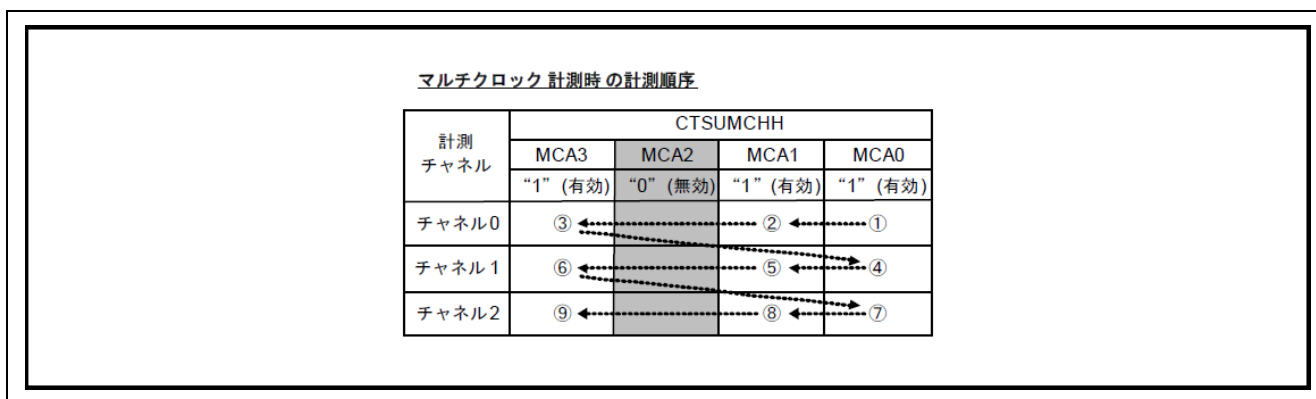


図 2-20 マルチクロック計測時の計測順序

2.9 複数モードに関わる共通事項

2.9.1 センサ安定待ち時間と計測時間

図 2-21に示すようにセンサ安定待ち時間と計測時間の全体のタイミングチャートを示します。

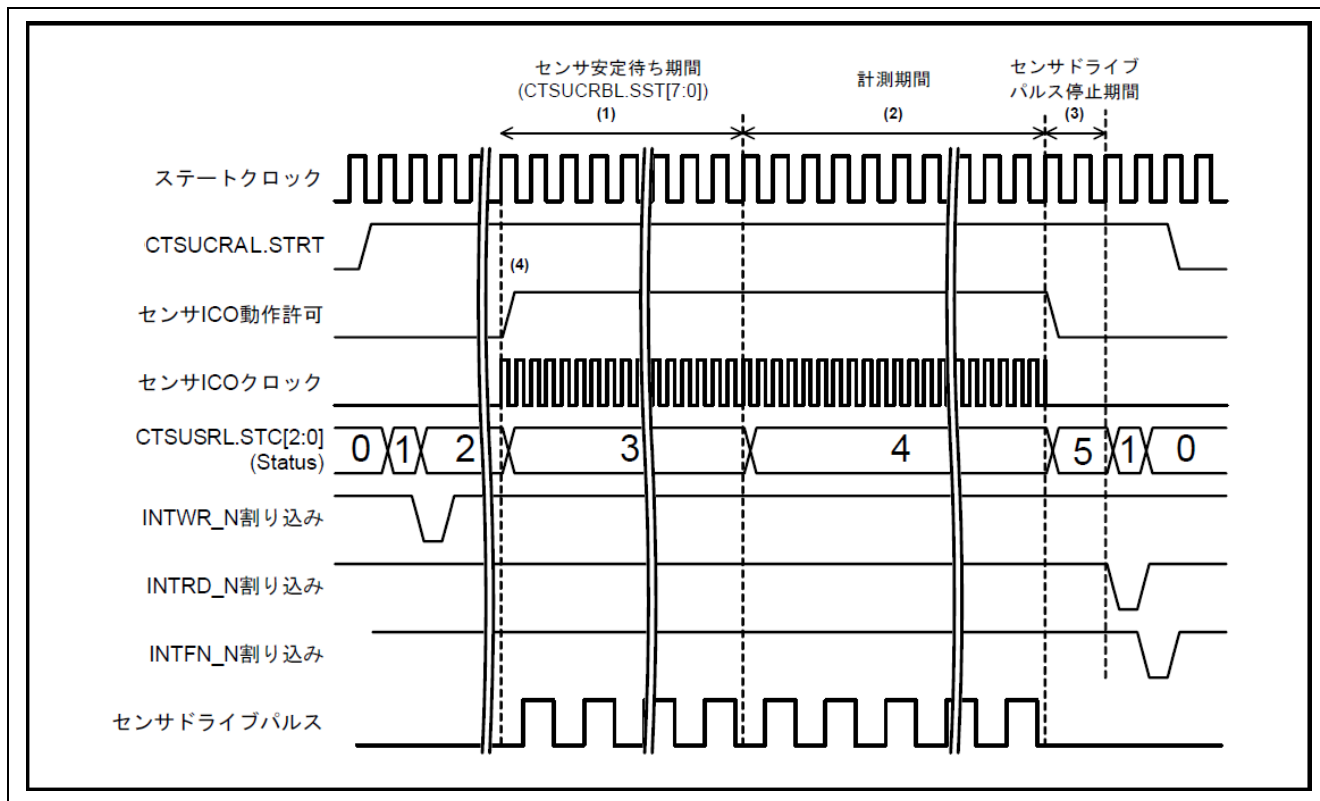


図 2-21 センサ安定待ち時間と計測時間

(1) センサ安定待ち期間

INTWR_N 割り込み要求に対して、CTSUSO0, CTSUSO1 レジスタへライトアクセスすることでセンサドライブパルスの出力を開始し、CTSUCRBL.SST[7:0]ビットで設定した安定時間を待ちます。

(2) 計測期間

センサ安定待ち時間を経過後、計測を開始します。計測期間は、センサドライブパルスにより以下となります。

- CTSUCRAH.SDPSEL = “0”の場合

ベースクロックの周期と CTSUCRBL.PRMODE[1:0]ビット、CTSUCRBL.PRRATIO[3:0]ビット、CTSUSO0.SNUM[5:0]ビットで決まります。

- CTSUCRAH.SDPSEL = “1”の場合

STCLK の周期と CTSUSO0.SNUM[7:0]ビットで決まります。

計測期間が経過すると当該チャネルの計測を終了します。

(3) センサドライブパルス停止期間

計測時間経過後、動作クロック 2 サイクルで Status1 へ遷移し、INTRD_N 割り込みを発生しますので CTSUSC レジスタの内容を読み出してください。このときセンサドライブパルスは、L 出力となります。設定した全チャネルの計測が完了した場合は、CTSUCRAL.STRT = “0”となります。

(4) センサ ICO クロック発振期間

センサ ICO クロックは、CTSUSRL.STC[2:0] = 011B と 100B の期間に発振します。

< CTSUCRAH.SDPSEL = “0”の時の計測時間>

計測期間は、以下の 5 つのレジスタビットによって決定されます。

- CTSUCRAL.CLK[1:0]と CTSUSO1.SDPA[7:0]により、ベースクロックの周期が決まります。
- CTSUCRBL.PRRATIO[3:0]により、ベースクロックの何サイクルごとに LFSR（リニアフィードバックシフトレジスタ）を更新するか決まります。
- CTSUCRBL.PRMODE[1:0]により、疑似乱数の生成周期が決まります。
- 疑似乱数の 2 周期の期間を基本単位とします。（2.6.1で理由を説明しています。）
- CTSUSO0.SNUM[5:0]により、基本単位を何回繰り返すかを設定します。

計測期間は、基本単位 × (CTSUSO0.SNUM[5:0] + 1) となります。

基本単位の計算式：(CTSUCRBL.PRRATIO[3:0] + 1) × 2 × CTSUCRBL.PRMODE[1:0]の状態数 + (CTSUCRBL.PRMODE[1:0]の状態数 - 1)/2

表 2-7に計測周期の基本単位を示します。

表 2-7 測周期の基本単位

PRRATIO[3:0]	CTSUCRBL.PRMODE[1:0]			
	00B (255 状態)	01B (63 状態)	10B (31 状態)	11B (3 状態)
0	637	157	77	7
1	1147	283	139	13
3	2167	535	263	25
7	4207	1039	511	49
15	8287	2047	1007	97

注 ベースクロックの周期で数えたサイクル数を記載しています。

2.9.2 計測開始条件と SNOOZE 機能

CTS2L は、2 種類の計測開始条件があります。

(1) ソフトウェアトリガ

CTSUCRAL.CAP ビットが"0" (ソフトウェアトリガによる計測動作開始) のとき、ソフトウェアトリガが選択されます。CTSUCRAL.STRT ビットを"1" (計測動作開始) にすると、計測を開始します。

(2) 外部トリガ

CTSUCRAL.CAP ビットが"1" (外部トリガによる計測動作開始) のとき、外部トリガモードとしてイベントリンクコントローラ (ELCL) からのイベント入力を選択されます。外部トリガモード時は ELCL の設定を行ってから CTS2L の計測を開始してください。CTSUCRAL.STRT ビットを"1" (計測動作開始) に設定後、外部トリガの立ち下がリエッジで計測を開始します。

計測期間中に外部トリガが入力された場合、計測は開始されません。次の外部イベントは、INTFN_N が発生した動作クロックの 1 サイクル後から有効になります。

イベントリンクコントローラを使用する場合は、以下の設定手順にて実施してください。

1. CTS2L の初期設定フローをする。
2. CTS2L の CTSUCRAL.STRT = 0 (停止状態) にてイベントリンクコントローラのイベント要因を CTS2L へ設定する。
3. CTS2L の CTSUCRAL.CAP = 1 後、CTSUCRAL.STRT = 1 を設定する。
4. イベント出力側のマクロ動作を開始する。

(a) SNOOZE 機能

外部トリガ選択時は、CTSUCRAL.SNZ ビットを"1"に設定することで SNOOZE 機能を使用可能です。SNOOZE 機能のタイミングチャートを図 2-22に示します。

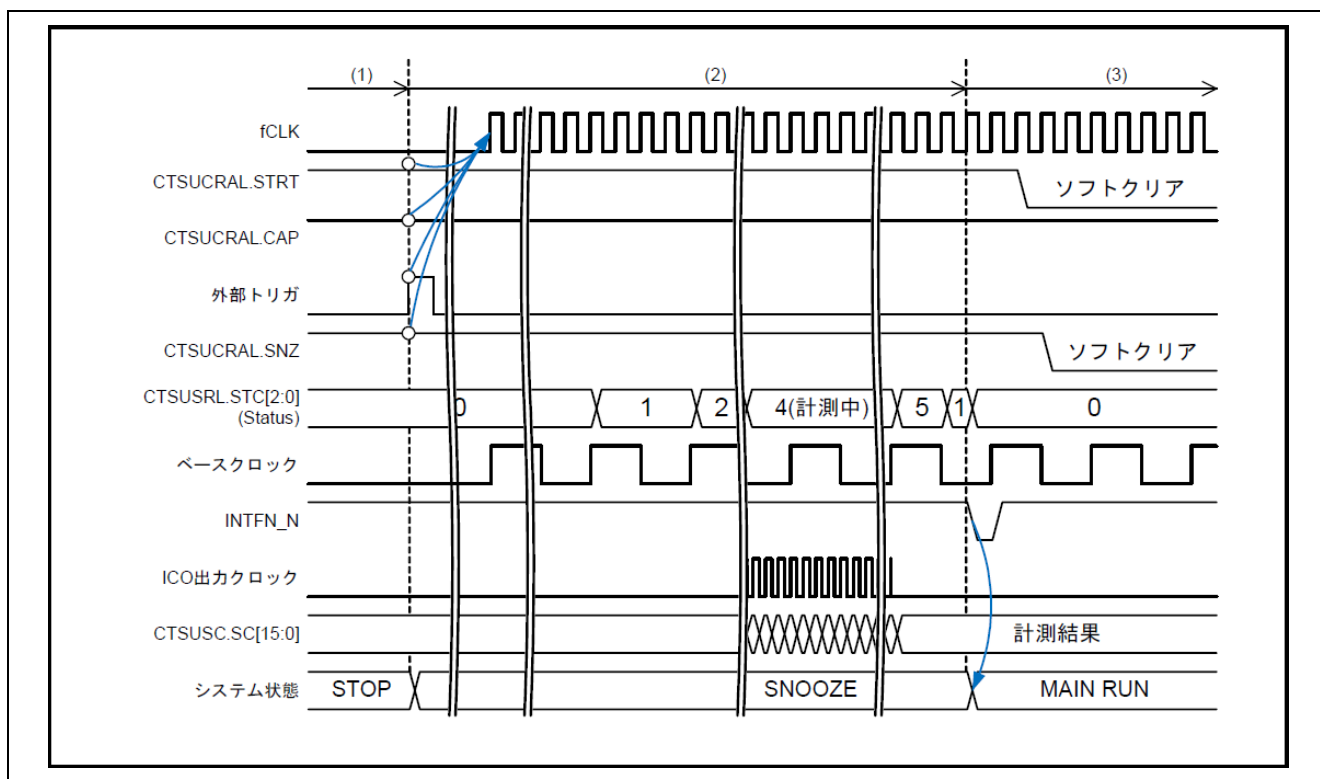


図 2-22 SNOOZE 機能のタイミングチャート

(1) STOP 状態からのトリガ入力によるクロック供給

CPUはCTSUCRAL.CAP ビットを"1"、CTSUCRAL.SNZ ビットを"1"に設定後、CTSUCRAL.STRT ビットに"1"を書き込んでから STOP 状態へ遷移させます。CTSUCRAL.SNZ ビットを"1"に設定した時点で CTSU ハードマクロはサスペンド状態へ移行します。

STOP 状態で ELCL からの外部トリガの立ち上がりエッジが発生すると、CTSU はクロックリクエストを発行しシステムは SNOOZE 状態へ遷移し、PCLK が供給されます。

(2) 通常計測

PCLK の供給後、CTSU ハードマクロのサスペンド状態を解除し、ベースクロックの 64 サイクル分経過してから、ステートカウンタが Status1 へ遷移し、計測を開始します。

(3) CPU 処理

計測終了した後に INTFN_N 割り込みにより CPU を RUN 状態に復帰させ、CPU 処理を実施します。

再度計測をする場合には、以下の手順にて初期化してから、STOP 状態へ移行してください。

- CTSUCRAL.STRT ビットの"0"と CTSUCRAL.INIT ビットの"1"の同時書き込み（強制停止）
- CTSUCRAL.SNZ ビットを"0"

強制停止する前に、計測結果の読出しは完了させてください。

(b) SNOOZE 機能を用いない間欠動作

ELCL がスタンバイ状態では使用できないシステムや SNOOZE 機能を持たないシステムでは、通常の外部トリガによる計測を行いますが、この場合には外部トリガの計測待ちでも CTSU ハードマクロをスタンバイ状態に遷移させることはできません。計測間隔が長く、低電力化を行う場合には以下の手順で計測を開始してください。

■ 構成

外部トリガは、システムのスタンバイ復帰要因として接続してください。

■ スタンバイ前の CTSU の設定

CTSUCRAL.CAP ビットを"0"、CTSUCRAL.SNZ ビットを"1"、CTSUCRAL.STRT ビットに"0"の状態ですystemをスタンバイ状態へ遷移させてください。この状態で CTSU ハードマクロはスタンバイ状態へ遷移します。

■ スタンバイ復帰からの計測開始

スタンバイ復帰後以下の手順で計測を開始してください。

- ① CTSUCRAL.SNZ ビットを"0"に設定し、CTSU ハードマクロのスタンバイ状態を解除
- ② ベースクロックの 64 サイクル以上のウェイト
- ③ ソフトウェアトリガにより、計測を開始

2.9.3 割り込み

CTSU には、以下の 3 種類の割り込みがあります。

- チャンネル毎の設定レジスタ書き込み要求割り込み（INTWR_N）
- 計測データ転送要求割り込み（INTRD_N）
- 計測終了割り込み（INTFN_N）

(1) チャンネル毎の設定レジスタ書き込み要求割り込み（INTWR_N）

計測チャンネルごとの設定データは RAM 上に用意しておき、あらかじめ INTWR_N 割り込みに対応した DTC/INTC の転送設定をしておきます。INTWR_N 割り込みは Status1 から Status2 へ遷移したタイミングで出力します。対応するチャンネルの設定データを RAM から CTSUSO0, CTSUSO1 レジスタにライトしてください（図 2-23）。CTSUSO0, CTSUSO1 レジスタへのライトアクセスで次の Status へ遷移する制御があるため、必ず word（32bit）アクセスしてください。

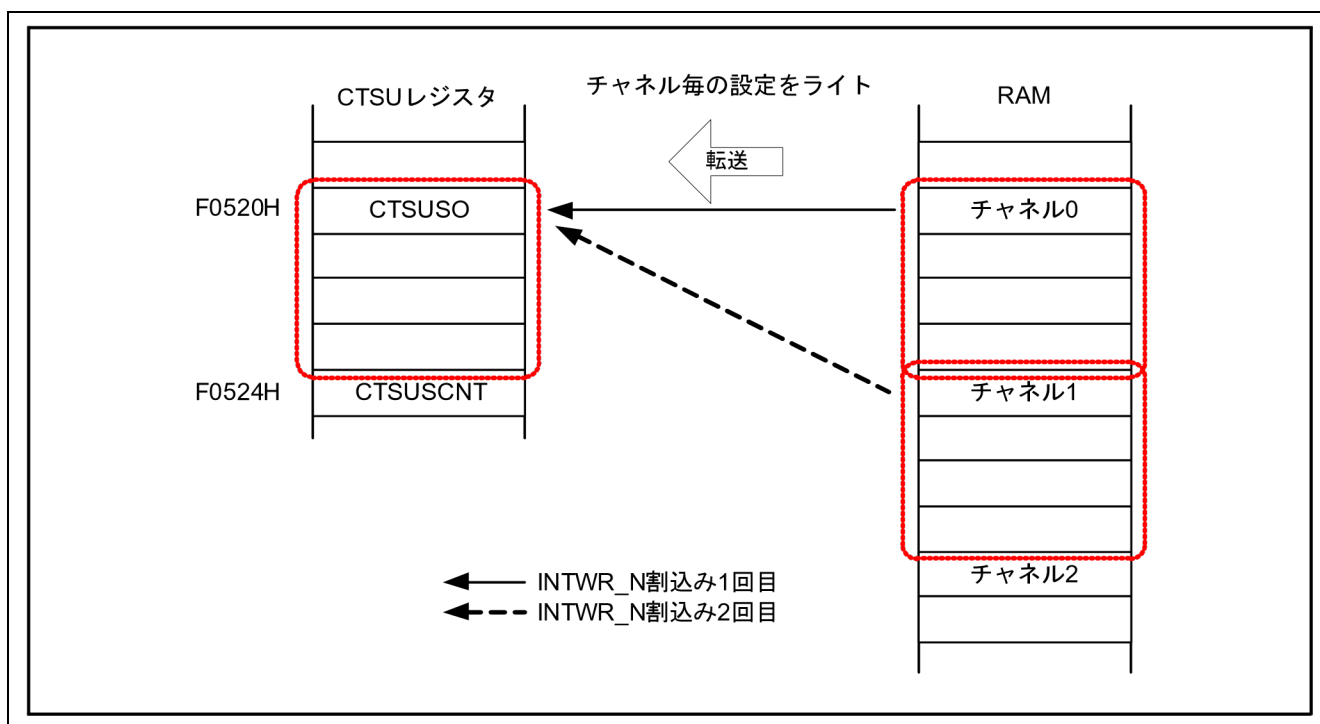


図 2-23 INTWR_N 割り込みを用いた DTC 転送動作例

割り込みが発生したときの動作として以下のとおり設定してください。

- 転送先アドレス : CTSUSO0 レジスタのアドレス
- 転送先アドレスの処理 : 1 回の割り込みで 4 バイトのデータを 1 回転送。（アドレスは固定）
- 転送元アドレス : RAM 上に用意した設定データの最小チャンネルの CTSUSO0 データ格納アドレス
- 転送元アドレスの処理 : 1 回の割り込みで 4 バイトのデータを 1 回転送。
（先頭バイトのアドレスは前回の割り込み処理から継続）
- 割り込みでの転送回数 : 計測する回数を指定。

(2) 計測データ転送要求割り込み（INTRD_N）

あらかじめ INTRD_N 割り込みに対応した DTC/INTC の転送設定をしておきます。1 チャンネル計測終了後の Status5 から Status1 に遷移するタイミングで INTRD_N 割り込みを出力します。計測結果を CTSUSC レジスタからリードしてください（図 2-24）。

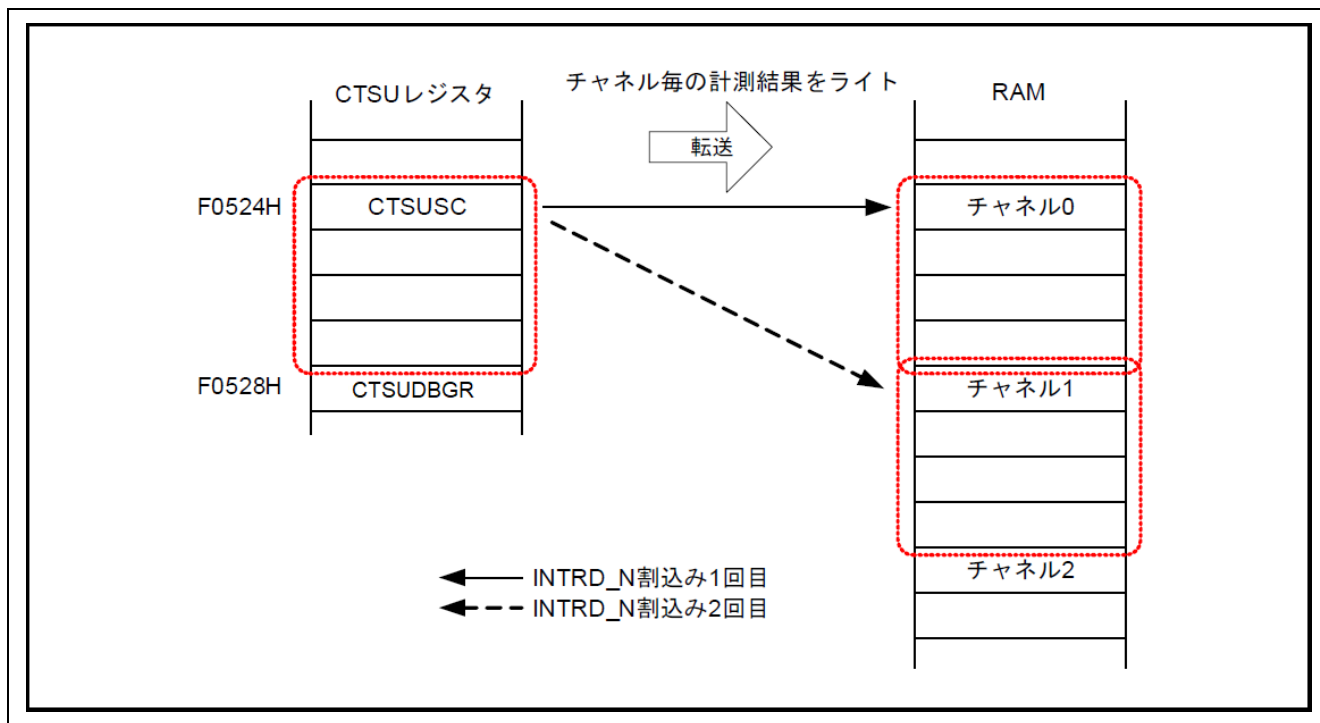


図 2-24 INTRD_N 割り込みを用いた DTC 転送動作例

割り込みが発生したときの動作として以下のとおり設定してください。

- 転送元アドレス : CTSUSC レジスタのアドレス
- 転送元アドレスの処理 : 1 回の割り込みで 4 バイトのデータを 1 回転送。（先頭アドレスは固定）
- 転送先アドレス : RAM 上に用意した設定データの最少チャンネルの計測結果データ格納アドレス
- 転送先アドレスの処理 : 1 回の割り込みで 4 バイトのデータを 1 回転送。
（先頭アドレスは前回の割り込み処理から継続）
- 割り込みでの転送回数 : 計測する回数を指定。

(3) 計測終了割り込み（INTFN_N）

全てのチャンネル計測が終了した Status1 から Status0 に遷移するタイミングで割り込みを発生します。ソフトウェアにてオーバフローフラグ（SOVR ビット）の確認および読み出された計測結果により判定します。

割り込み要求の受付、禁止は割り込み制御部で行います。

3. 使用上の注意

3.1 計測結果データ(CTSUSC レジスタ)

計測中のリードアクセスは禁止です。アクセスした場合は、非同期のため正しくない値をリードする場合があります。

3.2 ソフトウェアトリガ

CTSUCRAL.CLK[1:0]を 10B (PCLK/4) または 11B (PCLK/8) を選択時、計測が完了して、再度 CTSUCRAL.STRT に"1"を書き込み再開させたい場合には、割り込み発生から下記サイクル数以上待ってから書き込むようにしてください。

CTSUCRAL.CLK[1:0] = 10B の時 : 3 サイクル以上

CTSUCRAL.CLK[1:0] = 11B の時 : 7 サイクル以上

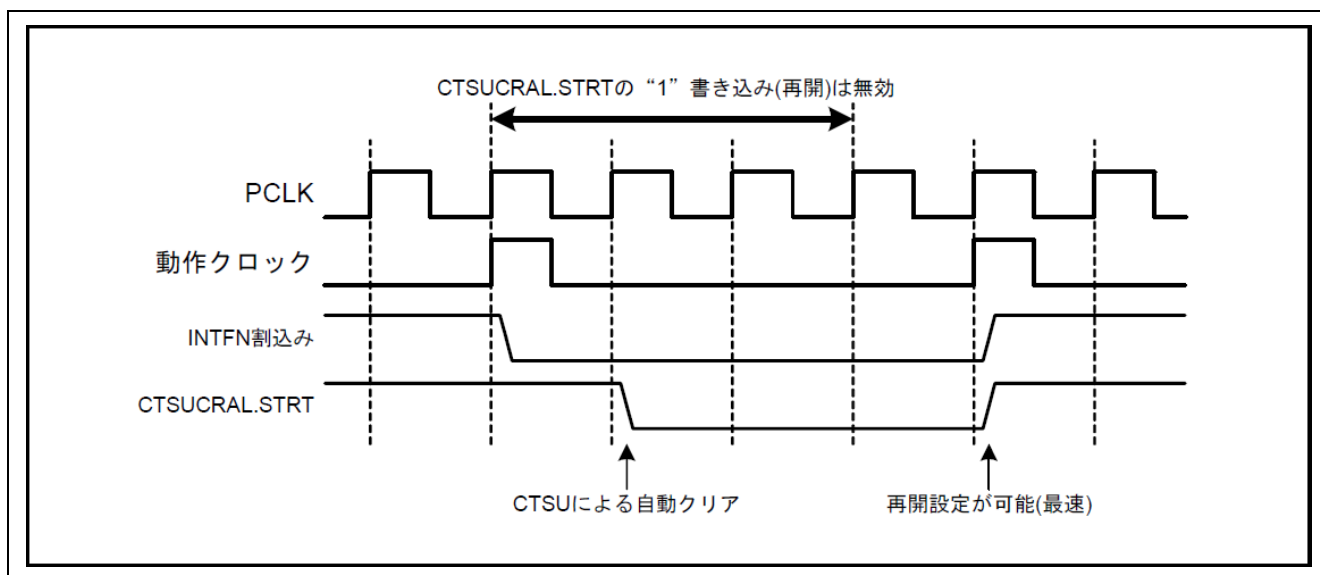


図 3-1 再開時の注意事項

3.3 外部トリガ

- 計測期間中に外部トリガが入力された場合、計測は開始されません。次の外部イベントは、INTFN_N が発生した動作クロックの 1 サイクル後から有効になります。
- 外部トリガモードを終了する場合には、CTSUCRAL.STRT ビットの"0"と CTSUCRAL.INIT ビットの"1"の同時書き込み（強制停止）にて停止します。

3.4 強制停止の注意事項

動作中に強制停止させる場合には、必ず CTSUCRAL.STRT ビットの"0"と CTSUCRAL.INIT ビットの"1"を同時に書き込んでください。この場合には動作が停止し、内部制御レジスタが初期化されます。

CTSUCRAL.INIT による初期化では内部計測状態の初期化に加え、以下のレジスタが初期化されます。

- CTSUMCHL, CTSUMCHH レジスタ
- CTSUSRL レジスタ
- CTSUSC レジスタ

また強制停止した場合、内部状態によっては割り込み要求が発生することがあります。強制停止後、DTC や INTC の停止・無効処理を行ってください。

搭載するシステムが何らかの要因で DTC 転送が停止する場合には、CTSU に対しても強制終了および初期化処理を行ってください。

3.5 TSCAP 端子

TSCAP 端子に接続されたコンデンサは、スイッチを ON（CTSUCRAL.CSW = 1）にして接続する前に、I/O ポート制御により Low を出力させ、十分に放電させてください。

3.6 ジッタ印加時のサンプリング周期設定

ジッタ印加機能 ON（CTSUCRBL.SOFF = "0"）の時のセンサドライブパルスのサンプリング周期は、センサドライブパルス周期の 1/4 未満の周期となるように CTSUCRAL.CLK[1:0]と CTSUSO1.SDPA[7:0]で設定してください。

3.7 計測動作中（CTSUCRAL.STRT ビット = "1"）の注意事項

計測動作中（CTSUCRAL.STRT ビットが"1"の状態）に、上位システムから「周辺クロックを停止」や「計測端子（TSm 端子、TSCAP 端子）に関わるポート設定を変更」することはしないでください。

本制約を違反する制御をした場合には、強制停止（CTSUCRAL.STRT = "0"、CTSUCRAL.INIT = "1"）後、CTSUCRAL.PON = "0"と CTSUCRAL.CSW = "0"の同時書き込みおよび CTSUCRAL.SNZ ビットの"0"を設定し、図 2-5の初期設定フローから再開するようにしてください。

3.8 初期設定以外での送信電源切り替えの禁止（TXVSEL ビット、TXVSEL2 ビット）

CTSUCRAL.TXVSEL ビットまたは CTSUCRAL.TXVSEL2 ビットを初期設定以外で変更しないでください。

本制約を違反する制御をした場合には、強制停止（CTSUCRAL.STRT = “0”、CTSUCRAL.INIT = “1”）後、CTSUCRAL.PON = “0”と CTSUCRAL.CSW = “0”の同時書き込みおよび CTSUCRAL.SNZ ビットの”0”を設定し、図 2-5の初期設定フローから再開するようにしてください。

3.9 自己容量方式の送信端子

自己容量方式の送信端子は、計測には使用できません。送信端子からは計測パルスと同相のパルスが出力されています。基板上のシールドとして使用してください。また、自己容量方式では送信端子を複数選択しないでください。

改訂記録

Rev.	発行日	改訂内容	
		ページ	ポイント
1.00	2021.04.08	-	初版発行

製品ご使用上の注意事項

ここでは、マイコン製品全体に適用する「使用上の注意事項」について説明します。個別の使用上の注意事項については、本ドキュメントおよびテクニカルアップデートを参照してください。

1. 静電気対策

CMOS 製品の取り扱いの際は静電気防止を心がけてください。CMOS 製品は強い静電気によってゲート絶縁破壊を生じることがあります。運搬や保存の際には、当社が出荷梱包に使用している導電性のトレーやマガジンケース、導電性の緩衝材、金属ケースなどを利用し、組み立て工程にはアースを施してください。プラスチック板上に放置したり、端子を触ったりしないでください。また、CMOS 製品を実装したボードについても同様の扱いをしてください。

2. 電源投入時の処置

電源投入時は、製品の状態は不定です。電源投入時には、LSI の内部回路の状態は不確定であり、レジスタの設定や各端子の状態は不定です。外部リセット端子でリセットする製品の場合、電源投入からリセットが有効になるまでの期間、端子の状態は保証できません。同様に、内蔵パワーオンリセット機能を使用してリセットする製品の場合、電源投入からリセットのかかる一定電圧に達するまでの期間、端子の状態は保証できません。

3. 電源オフ時における入力信号

当該製品の電源がオフ状態のときに、入力信号や入出力ブルアップ電源を入れないでください。入力信号や入出力ブルアップ電源からの電流注入により、誤動作を引き起こしたり、異常電流が流れ内部素子を劣化させたりする場合があります。資料中に「電源オフ時における入力信号」についての記載のある製品は、その内容を守ってください。

4. 未使用端子の処理

未使用端子は、「未使用端子の処理」に従って処理してください。CMOS 製品の入力端子のインピーダンスは、一般に、ハイインピーダンスとなっています。未使用端子を開放状態で動作させると、誘導現象により、LSI 周辺のノイズが印加され、LSI 内部で貫通電流が流れたり、入力信号と認識されて誤動作を起こす恐れがあります。

5. クロックについて

リセット時は、クロックが安定した後、リセットを解除してください。プログラム実行中のクロック切り替え時は、切り替え先クロックが安定した後、に切り替えてください。リセット時、外部発振子（または外部発振回路）を用いたクロックで動作を開始するシステムでは、クロックが十分安定した後、リセットを解除してください。また、プログラムの途中で外部発振子（または外部発振回路）を用いたクロックに切り替える場合は、切り替え先のクロックが十分安定してから切り替えてください。

6. 入力端子の印加波形

入力ノイズや反射波による波形歪みは誤動作の原因になりますので注意してください。CMOS 製品の入力がノイズなどに起因して、 V_{IL} (Max.) から V_{IH} (Min.) までの領域にとどまるような場合は、誤動作を引き起こす恐れがあります。入力レベルが固定の場合はもちろん、 V_{IL} (Max.) から V_{IH} (Min.) までの領域を通過する遷移期間中にチャタリングノイズなどが入らないように使用してください。

7. リザーブアドレス（予約領域）のアクセス禁止

リザーブアドレス（予約領域）のアクセスを禁止します。アドレス領域には、将来の拡張機能用に割り付けられている リザーブアドレス（予約領域）があります。これらのアドレスをアクセスしたときの動作については、保証できませんので、アクセスしないようにしてください。

8. 製品間の相違について

型名の異なる製品に変更する場合は、製品型名ごとにシステム評価試験を実施してください。同じグループのマイコンでも型名が違うと、フラッシュメモリ、レイアウトパターンの相違などにより、電気的特性の範囲で、特性値、動作マージン、ノイズ耐量、ノイズ幅射量などが異なる場合があります。型名が違う製品に変更する場合は、個々の製品ごとにシステム評価試験を実施してください。

ご注意書き

1. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。お客様の機器・システムの設計において、回路、ソフトウェアおよびこれらに関連する情報を使用する場合には、お客様の責任において行ってください。これらの使用に起因して生じた損害（お客様または第三者いずれに生じた損害も含まれます。以下同じです。）に関し、当社は、一切その責任を負いません。
 2. 当社製品、本資料に記載された製品データ、図、表、プログラム、アルゴリズム、応用回路例等の情報の使用に起因して発生した第三者の特許権、著作権その他の知的財産権に対する侵害またはこれらに関する紛争について、当社は、何らの保証を行うものではなく、また責任を負うものではありません。
 3. 当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
 4. 当社製品を、全部または一部を問わず、改造、改変、複製、リバースエンジニアリング、その他、不適切に使用しないでください。かかる改造、改変、複製、リバースエンジニアリング等により生じた損害に関し、当社は、一切その責任を負いません。
 5. 当社は、当社製品の品質水準を「標準水準」および「高品質水準」に分類しており、各品質水準は、以下に示す用途に製品が使用されることを意図しております。
標準水準： コンピュータ、OA 機器、通信機器、計測機器、AV 機器、家電、工作機械、パーソナル機器、産業用ロボット等
高品質水準： 輸送機器（自動車、電車、船舶等）、交通管制（信号）、大規模通信機器、金融端末基幹システム、各種安全制御装置等
当社製品は、データシート等により高信頼性、Harsh environment 向け製品と定義しているものを除き、直接生命・身体に危害を及ぼす可能性のある機器・システム（生命維持装置、人体に埋め込み使用するもの等）、もしくは多大な物的損害を発生させるおそれのある機器・システム（宇宙機器と、海底中継器、原子力制御システム、航空機制御システム、プラント基幹システム、軍事機器等）に使用されることを意図しておらず、これらの用途に使用することは想定していません。たとえ、当社が想定していない用途に当社製品を使用したことにより損害が生じても、当社は一切その責任を負いません。
 6. 当社製品をご使用の際は、最新の製品情報（データシート、ユーザーズマニュアル、アプリケーションノート、信頼性ハンドブックに記載の「半導体デバイスの使用上の一般的な注意事項」等）をご確認の上、当社が指定する最大定格、動作電源電圧範囲、放熱特性、実装条件その他指定条件の範囲内でご使用ください。指定条件の範囲を超えて当社製品をご使用された場合の故障、誤動作の不具合および事故につきましては、当社は、一切その責任を負いません。
 7. 当社は、当社製品の品質および信頼性の向上に努めていますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は、データシート等において高信頼性、Harsh environment 向け製品と定義しているものを除き、耐放射線設計を行っておりません。仮に当社製品の故障または誤動作が生じた場合であっても、人身事故、火災事故その他社会的損害等を生じさせないよう、お客様の責任において、冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、お客様の機器・システムとしての出荷保証を行ってください。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様の機器・システムとしての安全検証をお客様の責任で行ってください。
 8. 当社製品の環境適合性等の詳細につきましては、製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制する RoHS 指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。かかる法令を遵守しないことにより生じた損害に関し、当社は、一切その責任を負いません。
 9. 当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器・システムに使用することはできません。当社製品および技術を輸出、販売または移転等する場合は、「外国為替及び外国貿易法」その他日本国および適用される外国の輸出管理関連法規を遵守し、それらの定めるところに従い必要な手続きを行ってください。
 10. お客様が当社製品を第三者に転売等される場合には、事前に当該第三者に対して、本ご注意書き記載の諸条件を通知する責任を負うものといたします。
 11. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを禁じます。
 12. 本資料に記載されている内容または当社製品についてご不明な点がございましたら、当社の営業担当者までお問合せください。
- 注 1. 本資料において使用されている「当社」とは、ルネサス エレクトロニクス株式会社およびルネサス エレクトロニクス株式会社が直接的、間接的に支配する会社をいいます。
- 注 2. 本資料において使用されている「当社製品」とは、注 1 において定義された当社の開発、製造製品をいいます。

(Rev.4.0-1 2017.11)

本社所在地

〒135-0061 東京都江東区豊洲 3-2-24（豊洲フォレシア）

www.renesas.com

お問合せ窓口

弊社の製品や技術、ドキュメントの最新情報、最寄の営業お問合せ窓口に関する情報などは、弊社ウェブサイトをご覧ください。

www.renesas.com/contact/

商標について

ルネサスおよびルネサスロゴはルネサス エレクトロニクス株式会社の商標です。すべての商標および登録商標は、それぞれの所有者に帰属します。