

VDE Prüf- und Zertifizierungsinstitut GmbH • Merianstr. 28 • 63069 Offenbach

Renesas Electronics Corporation
5-20-1 Josuihon-cho
KODAIRA-SHI, TOKYO 187-8588
Japan

Offenbach, 2025-12-16

Your ref.

Your letter
2025-12-16

Our ref. - please indicate
5027124-4970-0001/336814-
TL2-1

Contact
Mr. Schwab
Tel +49 69 8306 607
Fax +49 69 8306 606
ralf.schwab@vde.com

Micro controller

Translation: In any case the German version shall prevail

PRÜFBERICHT zur Information des Auftraggebers

Test Report for the Information of the applicant

Produkt / Product: Microcontroller self-diagnostic library (Class C / R2)

Typ / Type: RL78/L2x (Class C/R2)

Dear Sirs,

dieser Prüfbericht enthält das Ergebnis einer einmaligen Untersuchung an dem zur Prüfung vorgelegten Erzeugnis. Ein Muster dieses Erzeugnisses wurde geprüft, um die Übereinstimmung mit den nachfolgend aufgeführten Normen bzw. Abschnitten von Normen festzustellen. Die Prüfung wurde durchgeführt vom 2025-12-09 bis 2025-12-16.

This test report contains the result of a singular investigation carried out on the product submitted. A sample of this product was tested to found the accordance with the thereafter listed standards or clauses of standards resp. The testing was carried out from 2025-12-09 to 2025-12-16.

Der Prüfbericht berechtigt Sie nicht zur Benutzung eines Zertifizierungszeichens des VDE und berücksichtigt ausschließlich die Anforderungen der unten genannten Regelwerke.

The test report does not entitle for the use of a VDE Certification Mark and considers solely the requirements of the specifications mentioned below.

Wenn gegenüber Dritten auf diesen Prüfbericht Bezug genommen wird, muss dieser Prüfbericht in voller Länge an gleicher Stelle verfügbar gemacht werden.

Whenever reference is made to this test report towards third party, this test report shall be made available on the very spot in full length.

I – ANGEWENDETE STANDARDS / STANDARDS APPLIED

IEC 60335-1:2010 + COR1:2010 + COR2:2011 + A1:2013
A1:2013/COR1:2014 + A2:2016 + A2:2016/COR1:2016
IEC 60335-1:2020
DIN EN 60335-1 (VDE 0700-1):2024-07
EN 60335-1:2012+AC+A11+A13+A1+A2+A14-A16:2023
ANHANG R; KLASSE R2
ANNEX R; CLASS R2

IEC 60730-1:2013 + COR1:2014 + A1:2015 + A2:2020
DIN EN 60730-1 (VDE 0631-1): 2025-05
ANHANG H; KLASSE C
ANNEX H; CLASS C

WEITERHIN/FURTHERMORE

IEC 60730-1:2013
IEC 60730-1:2013/AMD1:2015
IEC 60730-1:2013/AMD2:2020
ANHANG H; KLASSE C
ANNEX H; CLASS C

ANMERKUNG: Die Anforderungen der Normenreihe 60730-1 Anhang H Ausgabedaten 2022 und 2020 sind vergleichbar.

REMARK: The requirements of 60730-1 annex H for class C are comparable between the 60730-1 versions of 2020 and 2022.

ANMERKUNG: Die Anforderungen der Normenreihe 60730-1 Tabelle H für Klasse C und der 60335-1 Tabelle R2 für Klasse R2 sind vergleichbar.

REMARK: The requirements of 60730-1 table H for class C are comparable to table R2 of 60335-1 for class R2.

REMARK: VDE TESTREPORT REFERENCE: VDE 336814-TL2-1

II – SELBSTDIAGNOSE ROUTINEN / SELF-DIAGNOSTIC ROUTINES
ENGLISH DESCRIPTION ONLY

TABLE H.2 – MEASURES TO ADDRESS FAULT/ERRORS (Software Class C)			
Component	Fault/error	Declared measures	Verdict
1. CPU	-	-	-
1.1 Registers	DC fault	CPU register [CPU test] Test CPU related registers using test patterns and ABRAHAM algorithm.	P
1.2 Instruction decoding and execution	Wrong decoding and execution	Instruction [CPU test] Test the normal operation according to the specification of RL78-S3 CPU core instruction set	P
1.3 Program counter	DC fault	Program counter [CPU test] PC is tested by calling a function whose return value is the inverted result of the argument runs on a clock independent of CPU	P

1.4 Addressing	DC fault	Instruction [CPU test] Test the normal operation according to the specification of RL78-S3 CPU core instruction set	P
1.5 Data paths instruction decoding	DC fault	Instruction [CPU test] Test the normal operation according to the specification of RL78-S3 CPU core instruction set	P
	execution	Instruction [CPU test] Test the normal operation according to the specification of RL78-S3 CPU core instruction set	P
2. Interrupt handling and execution	No interrupt		P
	Too frequent interrupt related to different sources		
3. Clock	Wrong frequency (for quartz synchronized clock: harmonics/ sub-harmonics only)	System clock [CLOCK test] 1. Test use TAU's input capture function against the system clock. Channel 5. 2. Test use TAU's input capture function against the system clock. Channel 1, using ELCL	P

4. Memory	-	-	-
4.1 Invariable memory	99,6 % coverage of all information errors	Invariable memory [ROM test] Test MCU internal FLASH memory using built-in CRC function	P
4.2 Variable memory	DC fault	Variable memory [RAM test] Test use ABRAHAM test algorithm on internal SRAM	P
	Dynamic cross links	Variable memory [RAM test] Test use ABRAHAM test algorithm on internal SRAM	P
4.3 Addressing (relevant to variable and invariable memory)	DC fault	Variable memory [RAM test] Test use ABRAHAM test algorithm on internal SRAM	P
5. Internal data path	-	-	-
5.1 Data	DC fault	With Measures of chapter 4	P
5.2 Addressing	Wrong address	With Measures of chapter 4	P
	Multiple addressing	With Measures of chapter 4	P
6 External communication	-	-	-
6.1 Data	Hamming distance 4		N/A
6.2 Addressing	Wrong address		N/A
	Multiple addressing		N/A
6.3 Timing	Wrong point in time		N/A

	Wrong sequence		N/A
7. Input/output periphery	-	-	-
7.1 Digital I/O	Fault conditions specified in Cl.H.13		N/A
7.2 Analog I/O	-	-	-
7.2.1 A/D and D/A-convertor	Fault conditions specified in Cl. H.13		N/A
7.2.2 Analog multiplexer	Wrong addressing		N/A
8. Monitoring devices and comparators	Any output outside the static and dynamic functional specification		N/A
9 Custom chips e.g. ASIC, GAL, gate array	Any output outside the static and dynamic functional specification		N/A

III – TESTMETHODIK / TEST METHODOLOGY

Die vorliegenden Dokumente wurden geprüft.

Die vorgelegten Funktionen wurden unter Zuhilfenahme einer Testumgebung aus IN-CIRCUIT EMULATOR / DEBUGGER und einem Evaluation Board geprüft, die Prüfungen fanden vom 2025-12-15 bis zum 2025-12-16 statt. Teilnehmende waren die maßgeblichen Entwickler der Fa. Renesas und ein Experte des VDE Institutes.

The provided documents have been checked.

The provided functions have been tested using the IN-CIRCUIT EMULATOR / DEBUGGER and an evaluation board during a witness test session dated 2025-12-15 to 2025-12-16 participating development staff of RENESAS and an expert of VDE.

IV – ERGEBNIS / RESULT

Die unter II benannten Selbst-Diagnose-Routinen erfüllen die Anforderungen der unter I benannten Normen. Die unter II benannten Selbst-Diagnose-Routinen können zum Aufbau einer Selbst-Test-Bibliothek gemäß der unter I benannten Normen verwendet werden

The self-diagnostic routines mentioned under II fulfill the requirements of the standards mentioned under I. The self-diagnostic routines mentioned under II are suitable to be used to create a self-test library according the standards mentioned under I.

Best regards

VDE Testing- and Certification Institute

Ralf Schwab



Korkut Tas

