

致尊敬的顾客

关于产品目录等资料中的旧公司名称

NEC电子公司与株式会社瑞萨科技于2010年4月1日进行业务整合（合并），整合后的新公司暨“瑞萨电子公司”继承两家公司的所有业务。因此，本资料中虽还保留有旧公司名称等标识，但是并不妨碍本资料的有效性，敬请谅解。

瑞萨电子公司网址：<http://www.renesas.com>

2010年4月1日
瑞萨电子公司

【发行】瑞萨电子公司（<http://www.renesas.com>）

【业务咨询】<http://www.renesas.com/inquiry>

Notice

1. All information included in this document is current as of the date this document is issued. Such information, however, is subject to change without any prior notice. Before purchasing or using any Renesas Electronics products listed herein, please confirm the latest product information with a Renesas Electronics sales office. Also, please pay regular and careful attention to additional and different information to be disclosed by Renesas Electronics such as that disclosed through our website.
2. Renesas Electronics does not assume any liability for infringement of patents, copyrights, or other intellectual property rights of third parties by or arising from the use of Renesas Electronics products or technical information described in this document. No license, express, implied or otherwise, is granted hereby under any patents, copyrights or other intellectual property rights of Renesas Electronics or others.
3. You should not alter, modify, copy, or otherwise misappropriate any Renesas Electronics product, whether in whole or in part.
4. Descriptions of circuits, software and other related information in this document are provided only to illustrate the operation of semiconductor products and application examples. You are fully responsible for the incorporation of these circuits, software, and information in the design of your equipment. Renesas Electronics assumes no responsibility for any losses incurred by you or third parties arising from the use of these circuits, software, or information.
5. When exporting the products or technology described in this document, you should comply with the applicable export control laws and regulations and follow the procedures required by such laws and regulations. You should not use Renesas Electronics products or the technology described in this document for any purpose relating to military applications or use by the military, including but not limited to the development of weapons of mass destruction. Renesas Electronics products and technology may not be used for or incorporated into any products or systems whose manufacture, use, or sale is prohibited under any applicable domestic or foreign laws or regulations.
6. Renesas Electronics has used reasonable care in preparing the information included in this document, but Renesas Electronics does not warrant that such information is error free. Renesas Electronics assumes no liability whatsoever for any damages incurred by you resulting from errors in or omissions from the information included herein.
7. Renesas Electronics products are classified according to the following three quality grades: “Standard”, “High Quality”, and “Specific”. The recommended applications for each Renesas Electronics product depends on the product’s quality grade, as indicated below. You must check the quality grade of each Renesas Electronics product before using it in a particular application. You may not use any Renesas Electronics product for any application categorized as “Specific” without the prior written consent of Renesas Electronics. Further, you may not use any Renesas Electronics product for any application for which it is not intended without the prior written consent of Renesas Electronics. Renesas Electronics shall not be in any way liable for any damages or losses incurred by you or third parties arising from the use of any Renesas Electronics product for an application categorized as “Specific” or for which the product is not intended where you have failed to obtain the prior written consent of Renesas Electronics. The quality grade of each Renesas Electronics product is “Standard” unless otherwise expressly specified in a Renesas Electronics data sheets or data books, etc.
 - “Standard”: Computers; office equipment; communications equipment; test and measurement equipment; audio and visual equipment; home electronic appliances; machine tools; personal electronic equipment; and industrial robots.
 - “High Quality”: Transportation equipment (automobiles, trains, ships, etc.); traffic control systems; anti-disaster systems; anti-crime systems; safety equipment; and medical equipment not specifically designed for life support.
 - “Specific”: Aircraft; aerospace equipment; submersible repeaters; nuclear reactor control systems; medical equipment or systems for life support (e.g. artificial life support devices or systems), surgical implantations, or healthcare intervention (e.g. excision, etc.), and any other applications or purposes that pose a direct threat to human life.
8. You should use the Renesas Electronics products described in this document within the range specified by Renesas Electronics, especially with respect to the maximum rating, operating supply voltage range, movement power voltage range, heat radiation characteristics, installation and other product characteristics. Renesas Electronics shall have no liability for malfunctions or damages arising out of the use of Renesas Electronics products beyond such specified ranges.
9. Although Renesas Electronics endeavors to improve the quality and reliability of its products, semiconductor products have specific characteristics such as the occurrence of failure at a certain rate and malfunctions under certain use conditions. Further, Renesas Electronics products are not subject to radiation resistance design. Please be sure to implement safety measures to guard them against the possibility of physical injury, and injury or damage caused by fire in the event of the failure of a Renesas Electronics product, such as safety design for hardware and software including but not limited to redundancy, fire control and malfunction prevention, appropriate treatment for aging degradation or any other appropriate measures. Because the evaluation of microcomputer software alone is very difficult, please evaluate the safety of the final products or system manufactured by you.
10. Please contact a Renesas Electronics sales office for details as to environmental matters such as the environmental compatibility of each Renesas Electronics product. Please use Renesas Electronics products in compliance with all applicable laws and regulations that regulate the inclusion or use of controlled substances, including without limitation, the EU RoHS Directive. Renesas Electronics assumes no liability for damages or losses occurring as a result of your noncompliance with applicable laws and regulations.
11. This document may not be reproduced or duplicated, in any form, in whole or in part, without prior written consent of Renesas Electronics.
12. Please contact a Renesas Electronics sales office if you have any questions regarding the information contained in this document or Renesas Electronics products, or if you have any other inquiries.

(Note 1) “Renesas Electronics” as used in this document means Renesas Electronics Corporation and also includes its majority-owned subsidiaries.

(Note 2) “Renesas Electronics product(s)” means any product developed or manufactured by or for Renesas Electronics.

概要

3850 群 (A 规格 QzROM 版) 是采用了 740 族内核技术的 8 位单片机。

内置串行接口、8 位定时器和 A/D 转换器, 最适于家电和 OA 设备。

特点

- 基本机器指令 71
- 指令执行时间 0.32 μ s
(在最小指令、振荡频率为 12.5MHz 时)
- 存储器容量 ROM 16K 字节
RAM 512 字节
- 可编程输入/输出端口 34 个
- 软件上拉电阻 内置
- 中断 15 个源 14 个向量
- 定时器 8 位 $\times$ 4
- 串行接口
串行 I/O1 8 位 $\times$ 1
(UART 或者时钟同步)
串行 I/O2 8 位 $\times$ 1
(时钟同步)
- PWM 8 位 $\times$ 1
- A/D 转换器 10 位分辨率 $\times$ 9 个通道
- 时钟发生电路 内置 2 个电路
(外接陶瓷谐振器或者晶体谐振器)
- 监视定时器 16 位 $\times$ 1
- 电源电压
[在高速模式时]
f(XIN) $\leq$ 12.5MHz 4.0~5.5V
f(XIN) $\leq$ 6.0MHz 2.7~5.5V
f(XIN) $\leq$ 4.2MHz 2.2~5.5V
f(XIN) $\leq$ 2.1MHz 2.0~5.5V
[在中速模式时]
f(XIN) $\leq$ 12.5MHz 2.7~5.5V
f(XIN) $\leq$ 8.4MHz 2.2~5.5V
f(XIN) $\leq$ 4.2MHz 1.8~5.5V
[在低速模式时]
f(XCIN) $\leq$ 50MHz 1.8~5.5V
- 功耗
在高速模式时 30mW (标准)
(在振荡频率为 12.5MHz、电源电压为 5V 时)
在低速模式时 45 μ W (标准)
(在振荡频率为 32kHz、电源电压为 3V 时)
- 工作环境温度 -20~85 $^{\circ}$ C

应用

家电和民用设备等

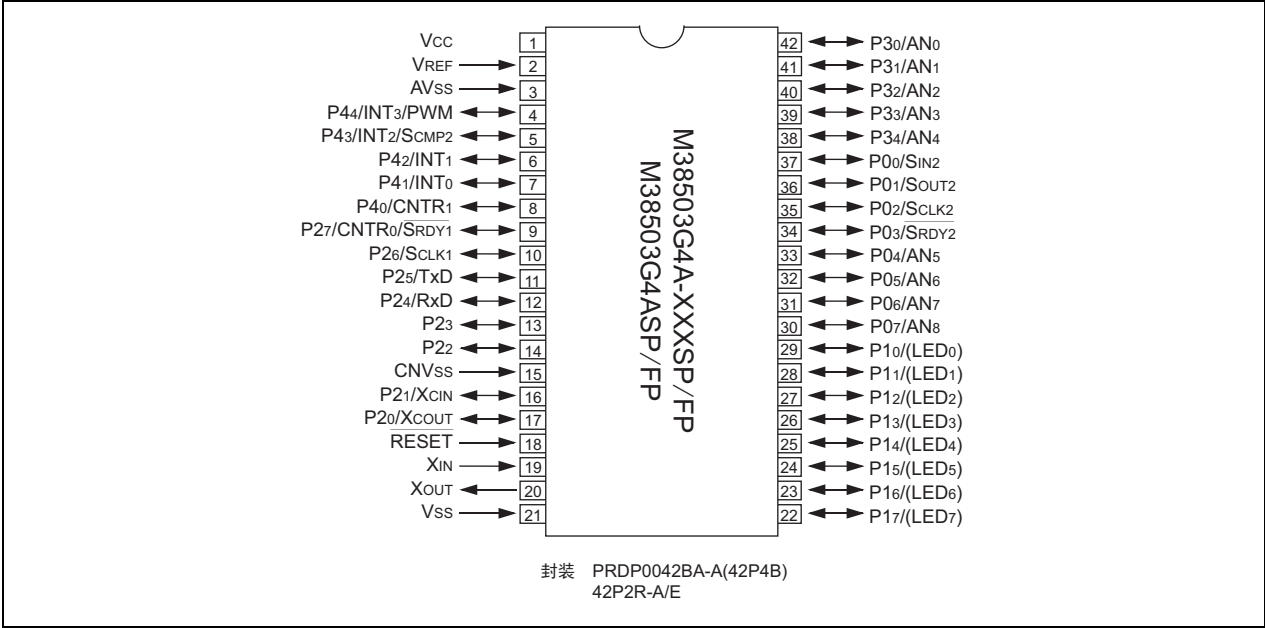


图 1 管脚的连接图

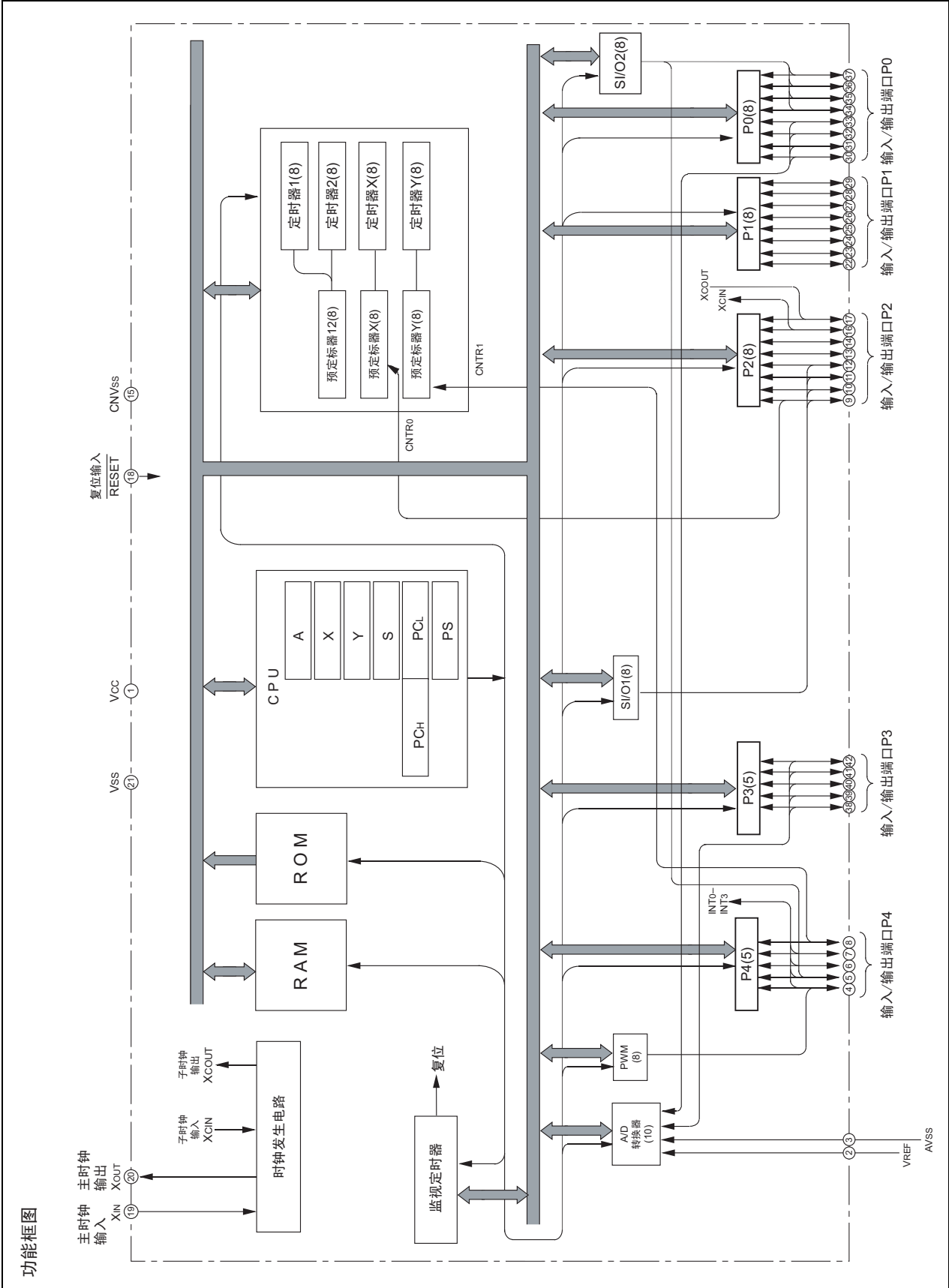


图 2 功能框图

管脚功能的说明

表 1 管脚功能的说明

管脚名	名 称	功 能	端口除外的功能
VCC、VSS	电源输入	给Vcc外加1.8~5.5V，给Vss外加0V。	
CNVss	CNVss	是控制芯片运行模式的管脚，并且是与QzROM编程电源Vpp兼用的管脚。通常连接到Vss。	
VREF	基准电压输入	是A/D转换器的基准电压输入管脚。	
AVSS	模拟电源输入	是 A/D 转换器的模拟电源输入管脚。此管脚必须连接到 Vss。	
RESET	复位输入	是“L”电平有效的复位输入管脚。	
XIN	主时钟输入	是时钟发生电路的输入/输出管脚，在 XIN 和 XOUT 之间连接陶瓷谐振器或者晶体谐振器。在使用外部时钟时，将时钟振荡源连接到 XIN 管脚，XOUT 管脚开路。	
XOUT	主时钟输出		
P00/SIN2 P01/SOUT2 P02/ SCLK2 P03/ SRDY2	输入/输出端口P0	是8位输入/输出端口。可通过程序以位单位指定输入/输出。输入为CMOS输入电平，输出为CMOS三态。能以字节单位进行上拉控制。P10~P17的8位可进行用于LED驱动输出的大电流输出。	串行I/O2功能管脚
P04/AN5~ P07/AN8			A/D转换器的输入管脚
P10~P17			
P20/XCOUT P21/XCIN	输入/输出端口P2	是8位输入/输出端口。可通过程序以位单位指定输入/输出。输入为CMOS输入电平，P20、P21、P24~P27输出为CMOS三态。 P22和P23为N沟道漏极开路。 除了P22和P23以外，能以字节单位进行上拉控制。	子时钟发生输入/输出管脚 （连接谐振器）
P22 P23			
P24/RxD P25/TxD			串行I/O1功能管脚
P26/SCLK1 P27/CNTR0/ SRDY1			串行I/O1功能管脚/ 定时器X功能管脚
P30/AN0~ P34/AN4	输入/输出端口P3	是功能几乎和P0相同的5位输入/输出端口。输入为CMOS输入电平，输出为CMOS三态。能以位单位进行上拉控制。	A/D转换器的输入管脚
P40/CNTR1 P41/INT0 P42/INT1	输入/输出端口P4	是功能几乎和P0相同的5位输入/输出端口。输入为CMOS输入电平，输出为CMOS三态。能以位单位进行上拉控制。	定时器Y功能管脚
P43/INT2/ SCMP2			中断输入管脚 SCMP2输出管脚
P44/INT3/PWM			中断输入管脚 PWM输出管脚

型号、存储器容量和封装

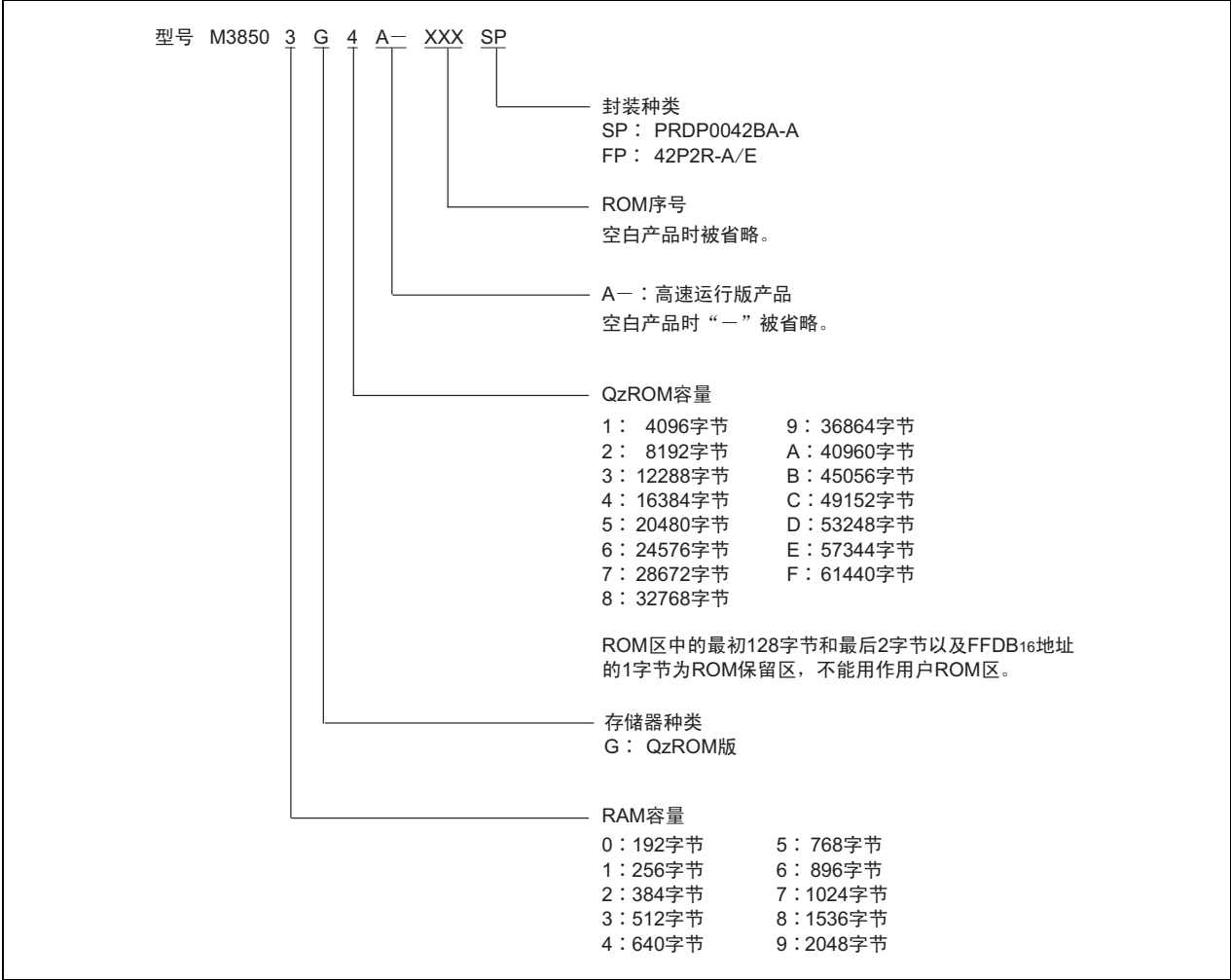


图 3 型号、存储器容量和封装

群的展开

正在计划对 3850 群（A 规格 QzROM 版）进行如下的展开。

存储器的种类

支持 QzROM 版。

存储器容量

ROM 容量 16K 字节
RAM 容量 512 字节

封装

PRDP0042BA-A.....42 管脚塑模 SDIP
42P2R-A/E.....42 管脚塑模 SSOP

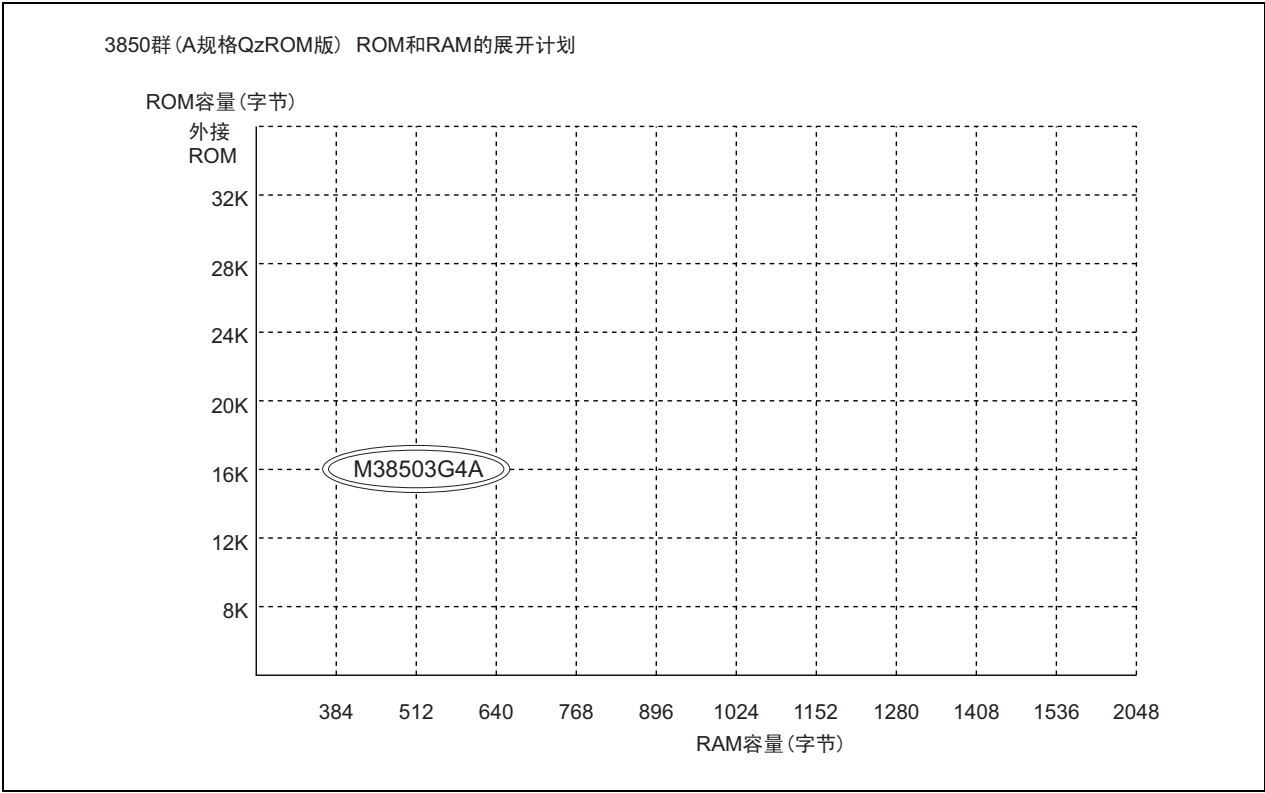


图 4 ROM 和 RAM 的展开计划

表 2 3850 群（A 规格 QzROM 版）支持产品一览表

产品型名	ROM 容量（字节） () 内为用户 ROM 容量	RAM （字节）	封装	备 注
M38503G4A-XXXSP	16384	512	PRDP0042BA-A	QzROM版（已编程发货产品）（注）
M38503G4A-XXXFP	（16253）		42P2R-A/E	
M38503G4ASP	16384	512	PRDP0042BA-A	QzROM版（空白产品）（注）
M38503G4AFP	（16253）		42P2R-A/E	

注．用户 ROM 编程后出货。空白产品的用户 ROM 区为空白。

群的说明

在 3850 群（A 规格）中，除了 QzROM 版以外，掩模 ROM 版和闪存版也在批量生产中。
目前支持的掩模 ROM 版和闪存版的产品如下：

表 3 3850 群（A 规格）掩模 ROM 版和闪存版的支持产品一览表

产品型名	ROM 容量（字节） （）内为用户 ROM 容量	RAM （字节）	封装	备 注
M38503M2A-XXXSP	8192	512	PRDP0042BA-A	掩模ROM版
M38503M2A-XXXFP	（8062）		42P2R-A/E	
M38503M4A-XXXSP	16384	512	PRDP0042BA-A	
M38503M4A-XXXFP	（16254）		42P2R-A/E	
M38504M6A-XXXSP	24576	640	PRDP0042BA-A	
M38504M6A-XXXFP	（24446）		42P2R-A/E	
M38507M8A-XXXSP	32768	1024	PRDP0042BA-A	
M38507M8A-XXXFP	（32635）		42P2R-A/E	
M38507F8ASP	32768	1024	PRDP0042BA-A	闪存版
M38507F8AFP			42P2R-A/E	

表 4 3850 群（标准）、3850 群（H 规格）和 3850 群（A 规格）的不同点

		3850 群（标准）（注 1）	3850 群（H 规格）（注 1）	3850 群（A 规格）	
				掩模 ROM 闪存版	QzROM 版
串行接口		1个 串行I/O （UART1或者时钟同步）	2个 串行I/O1 （UART1或者时钟同步） 串行I/O2 （时钟同步）	2个 串行I/O1 （UART1或者时钟同步） 串行I/O2 （时钟同步）	
A/D转换器		不能在低速模式时使用 模拟通道：5个	能在低速模式时使用 模拟通道：5个	能在低速模式时使用 模拟通道：9个	
LED端口		5个：P13~P17	8个：P10~P17	8个：P10~P17	
软件上拉电阻		无	无	内置 （端口P0~P4）	
绝对最大额 定值（注2）	电源电压	-0.3~7.0V	-0.3~6.5V	-0.3~6.5V	
	输入电压 CNVss	-0.3~13.0V	-0.3~Vss+0.3V	-0.3~Vss+0.3V	-0.3~8.0V
最大工作频率（注2）		8.0MHz	8.0MHz	12.5MHz	
最低工作电源电压（注2）		2.7V	2.7V	2.7V	1.8V

注 1. 现在不接受 3850 群（标准）和 3850 群（H 规格）的新订货。只接受 3850 群（A 规格）的订货。

注 2. 有关绝对最大额定值、电特性和推荐运行条件的详细内容，请确认各自的数据表。

根据 3850 群（标准）和 3850 群（A 规格）不同的注意点

- （1）3850 群（A 规格）的绝对最大额定值为：
电源电压 $V_{CC} = -0.3 \sim 6.5V$ 、CNVss 输入电压 $V_I = -0.3 \sim V_{CC} + 0.3V$ （QzROM 为 8.0V）。
- （2）XIN-XOUT、XCIN-XCOUT 的振荡电路常数可能不同。
- （3）不能对保留区和保留位写任何数据（不能改变复位后的状态）。
- （4）CPU 模式寄存器的位 3 必须固定为“1”。
- （5）必须正确处理未使用的管脚。

功能块的运行说明

中央处理器（CPU）

3850 群（A 规格 QzROM 版）具有和 740 族共同的 CPU。关于各指令的运行，请参照 740 族寻址方式和机器指令一览表、或者 740 族软件手册。

关于依存产品种类的指令如下：

- 1. 没有 FST、SLW 指令。
- 2. 能使用 MUL、DIV 指令。
- 3. 能使用 WIT 指令。
- 4. 能使用 STP 指令。

中央运算处理器（CPU）有 6 个寄存器。CPU 的寄存器结构如图 5 所示。

【累加器】（A）

累加器是 8 位寄存器。以此寄存器为核心执行运算、传送等数据处理。

【变址寄存器 X】（X）

变址寄存器 X 是 8 位寄存器。在变址寻址方式中，使用此寄存器进行寻址。

【变址寄存器 Y】（Y）

变址寄存器 Y 是 8 位寄存器。在变址寻址方式中，使用此寄存器进行寻址。

【栈指针】（S）

栈指针是 8 位寄存器。在调用子程序或者中断时，此寄存器指向保存寄存器的存储位置（堆栈）的起始地址。

用此寄存器指定堆栈的低 8 位地址。高 8 位地址由栈页选择位的内容决定，此位是“0”时，高 8 位为“00₁₆”，此位是“1”时，高 8 位为“01₁₆”。

堆栈的保存和恢复运行如图 6 所示。对这里所示以外的必要的寄存器必须用程序保存（参照表 5）。

【程序计数器】（PC）

程序计数器是由 PCH 和 PCL 构成的 16 位计数器。PCH 和 PCL 都是 8 位结构。程序计数器指定下一个要执行的程序存储地址。

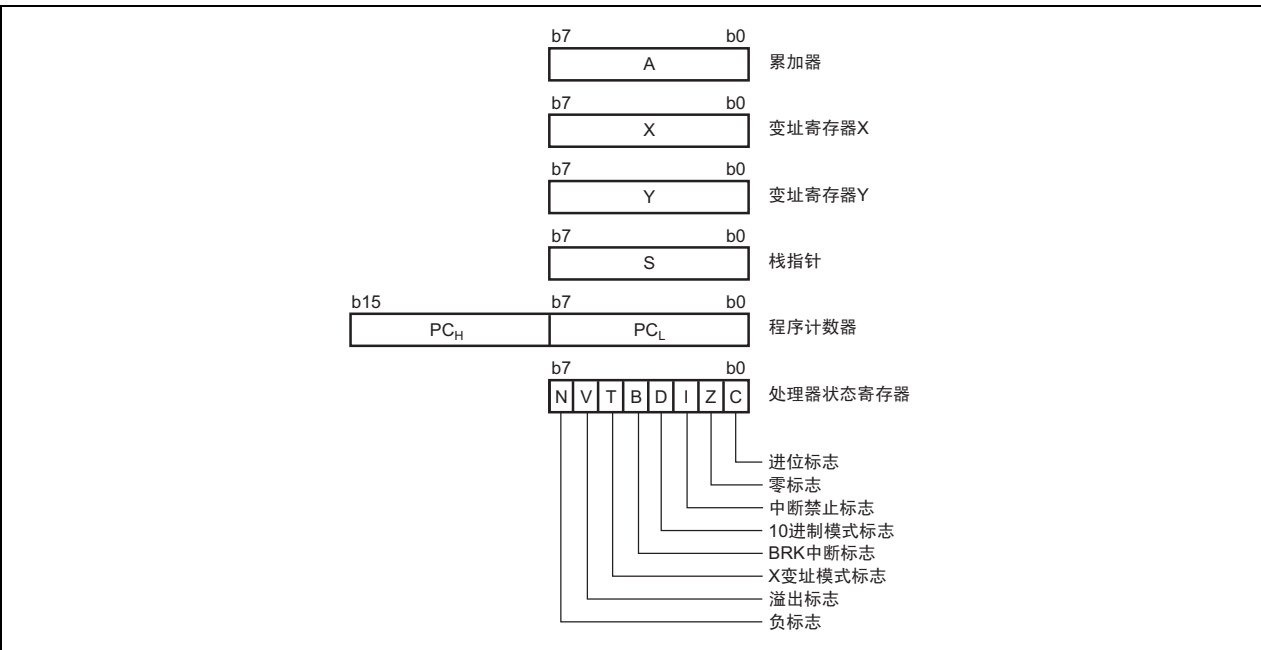


图 5 740 族 CPU 的结构

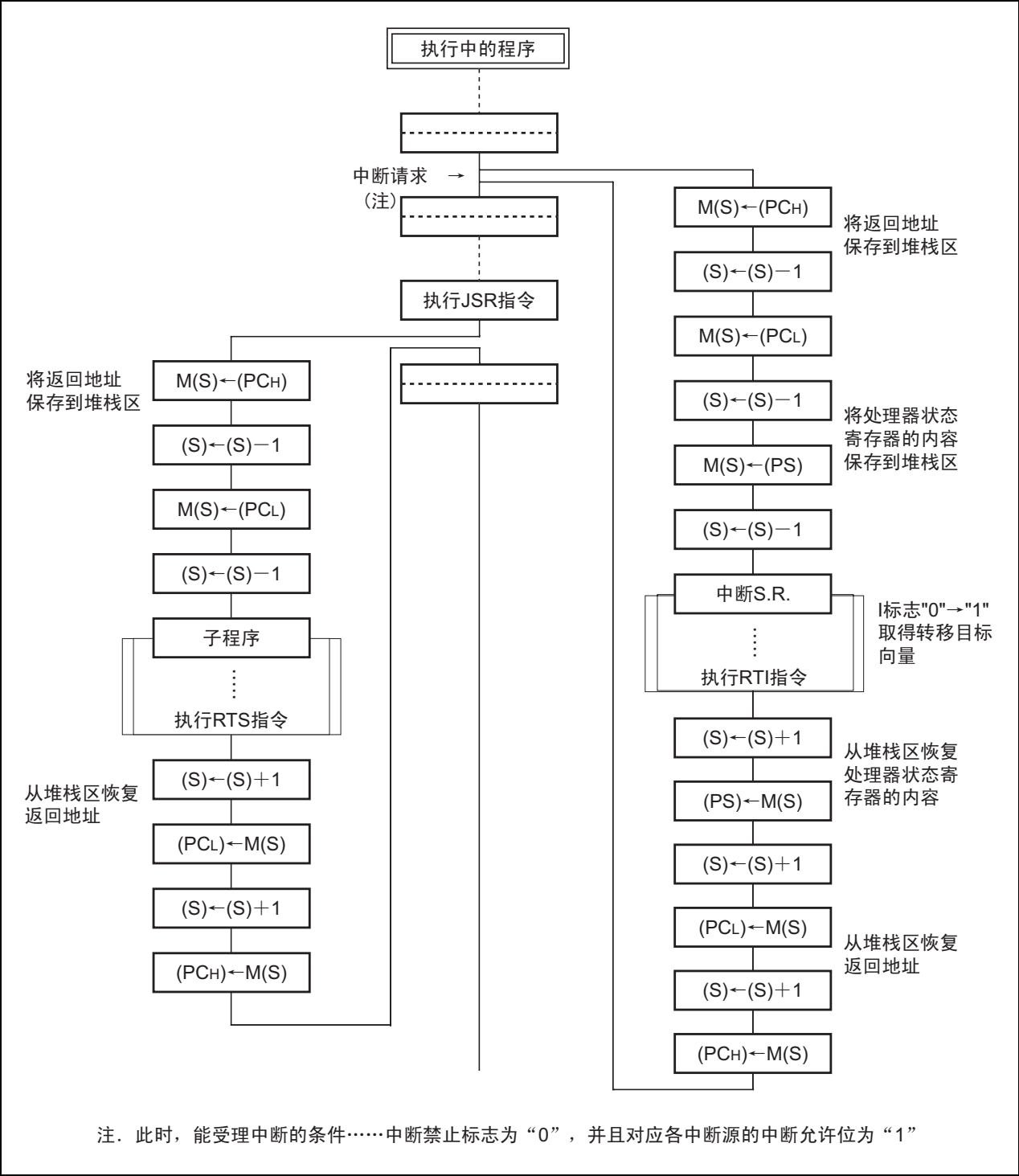


图 6 堆栈的保存和恢复的操作

表 5 累加器和处理器状态寄存器的保存指令和恢复指令

	保存到堆栈的指令	从堆栈恢复的指令
累加器	PHA	PLA
处理器状态寄存器	PHP	PLP

【处理器状态寄存器】（PS）

处理器状态寄存器是 8 位寄存器，由保持刚进行运算后的状态的 5 个标志和决定 MCU 运行的 3 个标志构成。C、Z、V 以及 N 标志能用于转移指令的检测，在 10 进制模式时，Z、V 以及 N 标志无效。

• 位 0: 进位标志（C）

保持来自运算处理后的算术逻辑运算器的进位或者借位。移位指令或者循环指令也会改变此标志。

• 位 1: 零标志（Z）

在运算处理或者数据传送的结果为“0”时，此标志被置位；结果不为“0”时，此标志被清除。

• 位 2: 中断禁止标志（I）

用于禁止除了 BRK 指令以外的所有中断的标志。此标志为“1”时，为中断禁止状态。

• 位 3: 10 进制模式标志（D）

决定用 2 进制还是用 10 进制进行加减运算的标志。此标志为“1”时，把 1 字节作为 2 位的 10 进制数进行运算。自动进行 10 进制调整，但是，只有 ADC 指令和 SBC 指令能进行 10 进制运算。

• 位 4: 中断标志（B）

用于识别是否用 BRK 指令中断的标志。用 BRK 指令中断时，标志内容自动置“1”，除此以外的中断将此位置“0”，然后保存到堆栈。

• 位 5: X 变址模式标志（T）

此标志为“0”时，在累加器和存储器之间进行运算；此标志为“1”时，能不通过累加器，直接在存储器与存储器之间进行运算。

• 位 6: 溢出标志（V）

在把 1 字节作为带符号的 2 进制数进行加减运算时，使用此标志。在加减运算结果超过+127 或者小于-128 时，此标志被置位。另外，在执行 BIT 指令的情况下，BIT 指令执行对象的存储器的位 6 存入此标志。

• 位 7: 负标志（N）

在运算处理或者数据传送的结果为负时，此标志被置位。另外，在执行了 BIT 指令的情况下，BIT 指令执行对象的存储器的位 7 存入此标志。

表 6 置位或者清除处理器状态寄存器各标志的指令

	C 标志	Z 标志	I 标志	D 标志	B 标志	T 标志	V 标志	N 标志
置位指令	SEC	—	SEI	SED	—	SET	—	—
清除指令	CLC	—	CLI	CLD	—	CLT	CLV	—

【CPU 模式寄存器】CPUM

在 CPU 模式寄存器中分配了栈页选择位和内部系统时钟控制位等，此寄存器分配在地址 003B₁₆。

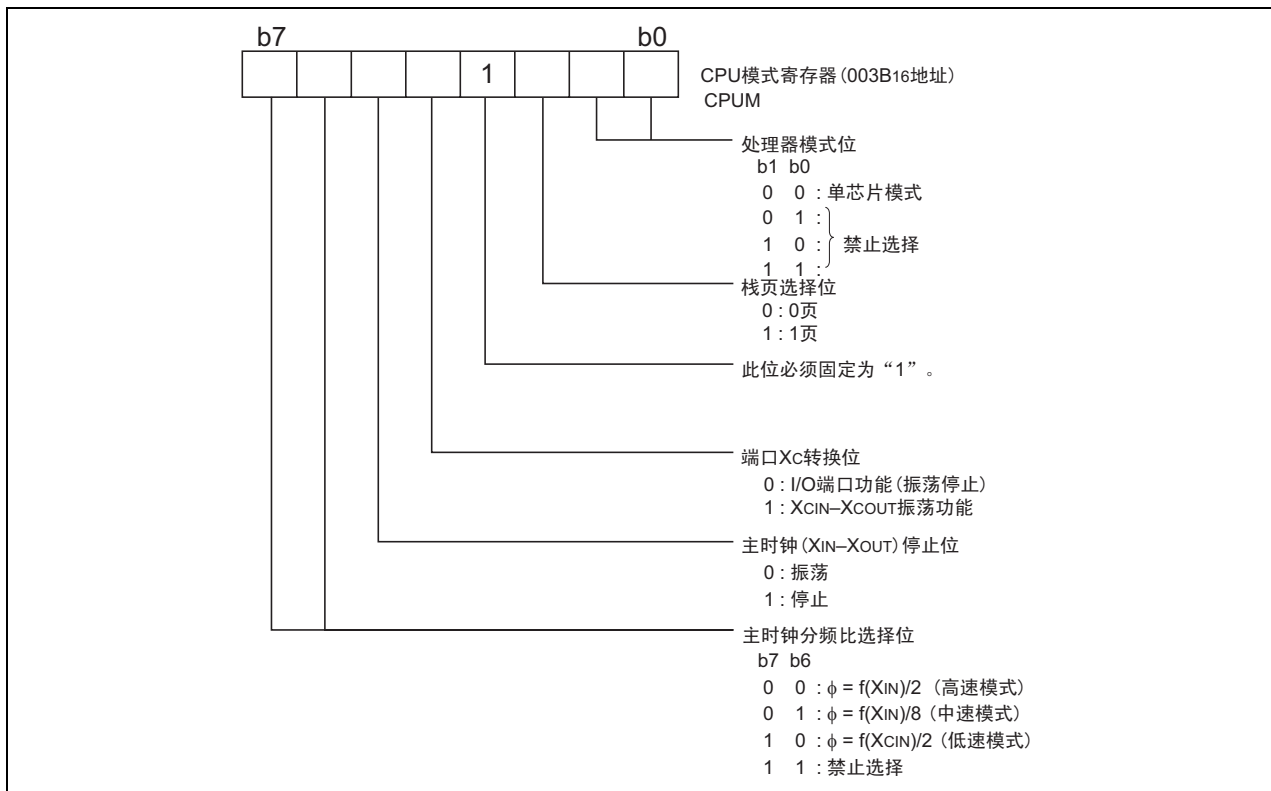


图 7 CPU 模式寄存器的结构

存储器

●SFR 区

此区域在零页内，配置了输入/输出端口、定时器等控制寄存器。

●RAM

它用于数据保存、子程序调用以及中断时的堆栈等。

●ROM

最初 128 字节和最后 2 字节是用于检查产品的保留区，除此以外是用户区。

另外，对于 QzROM 版，地址 FFDB₁₆ 的 1 个字节也为保留区。

●中断向量区

它是复位和中断的向量地址保存区。

●零页

它是能通过使用零页寻址方式以 2 字节存取的区域。

●专用页

它是能通过使用专用页寻址方式以 2 字节存取的区域。

●ROM 代码保护地址（地址 FFDB₁₆）

QzROM 版的保留区的地址 FFDB₁₆ 为 ROM 代码保护地址。如果选择了“串行编程器的保护位写”或者在已编程产品出货（本公司）时选择了“有保护”，“00₁₆”就被写入该地址。如果将“00₁₆”写到 ROM 代码保护地址，保护功能就有效，此后串行编程器不能对其读写。

在由串行编程器对 QzROM 空白产品进行 ROM 写操作时，通过选择“保护位写”来保护 ROM 代码。

对于 QzROM 已编程出货产品，在本公司进行编程时将“00₁₆”（有保护）或者“FF₁₆”（无保护）写入 ROM 代码保护地址。订货时可用 ROM 选项（在掩模转换实用程序中记为“掩模选项”）选择。

■注意事项

因为 RAM 的内容在复位时不定，所以必须在使用前设定初始值。

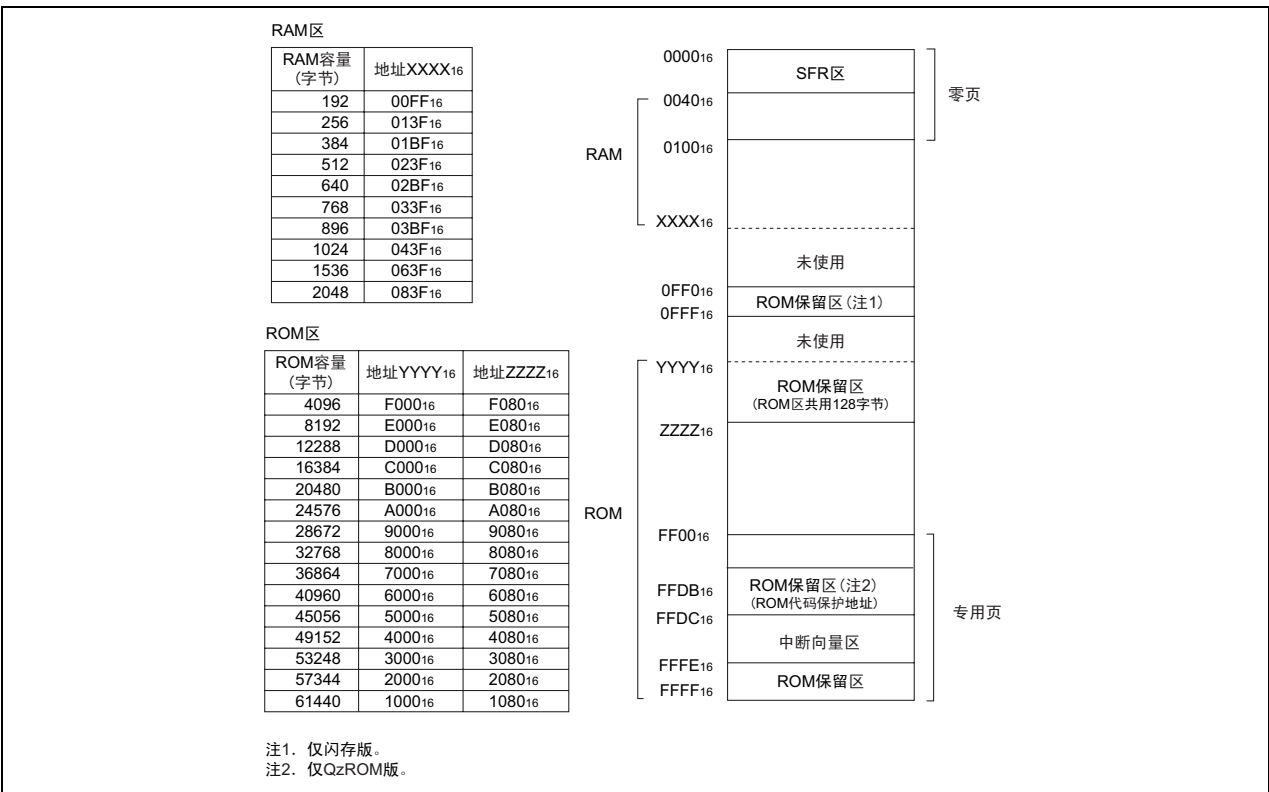


图 8 存储器配置图

0000 ₁₆	端口P0(P0)	0020 ₁₆	预定标器12(PRE12)
0001 ₁₆	端口P0方向寄存器(P0D)	0021 ₁₆	定时器1(T1)
0002 ₁₆	端口P1(P1)	0022 ₁₆	定时器2(T2)
0003 ₁₆	端口P1方向寄存器(P1D)	0023 ₁₆	定时器XY模式寄存器(TM)
0004 ₁₆	端口P2(P2)	0024 ₁₆	预定标器X(PREX)
0005 ₁₆	端口P2方向寄存器(P2D)	0025 ₁₆	定时器X(TX)
0006 ₁₆	端口P3(P3)	0026 ₁₆	预定标器Y(PREY)
0007 ₁₆	端口P3方向寄存器(P3D)	0027 ₁₆	定时器Y(TY)
0008 ₁₆	端口P4(P4)	0028 ₁₆	定时器计数源设定寄存器(TCSS)
0009 ₁₆	端口P4方向寄存器(P4D)	0029 ₁₆	
000A ₁₆		002A ₁₆	
000B ₁₆		002B ₁₆	保留(注)
000C ₁₆		002C ₁₆	保留(注)
000D ₁₆		002D ₁₆	保留(注)
000E ₁₆		002E ₁₆	保留(注)
000F ₁₆		002F ₁₆	保留(注)
0010 ₁₆		0030 ₁₆	保留(注)
0011 ₁₆		0031 ₁₆	保留(注)
0012 ₁₆	端口P0、P1、P2上拉控制寄存器(PULL012)	0032 ₁₆	
0013 ₁₆	端口P3上拉控制寄存器(PULL3)	0033 ₁₆	
0014 ₁₆	端口P4上拉控制寄存器(PULL4)	0034 ₁₆	AD控制寄存器(ADCON)
0015 ₁₆	串行I/O2控制寄存器1(SIO2CON1)	0035 ₁₆	AD转换低位寄存器(ADL)
0016 ₁₆	串行I/O2控制寄存器2(SIO2CON2)	0036 ₁₆	AD转换高位寄存器(ADH)
0017 ₁₆	串行I/O2寄存器(SIO2)	0037 ₁₆	AD输入选择寄存器(ADSEL)
0018 ₁₆	发送/接收缓冲寄存器(TB/RB)	0038 ₁₆	MISRG
0019 ₁₆	串行I/O1状态寄存器(SIOSTS)	0039 ₁₆	监视定时器控制寄存器(WDTCON)
001A ₁₆	串行I/O1控制寄存器(SIOCON)	003A ₁₆	中断边沿选择寄存器(INTEDGE)
001B ₁₆	UART控制寄存器(UARTCON)	003B ₁₆	CPU模式寄存器(CPUM)
001C ₁₆	波特率发生器(BRG)	003C ₁₆	中断请求寄存器1(IREQ1)
001D ₁₆	PWM控制寄存器(PWMCON)	003D ₁₆	中断请求寄存器2(IREQ2)
001E ₁₆	PWM预定标器(PREPWM)	003E ₁₆	中断控制寄存器1(ICON1)
001F ₁₆	PWM寄存器(PWM)	003F ₁₆	中断控制寄存器2(ICON2)
(注) 是保留区, 不能写任何数据。		0FFE ₁₆	保留(注)

图9 SFR (专用功能寄存器) 存储器映像

输入/输出端口

输入/输出端口持有方向寄存器，可按位单位设定是用作输入端口还是用作输出端口。如果将方向寄存器置“1”，该管脚就为输出端口；清“0”，为输入端口。

如果读被设定为输出端口的管脚，就读取端口锁存器的内容而不是管脚的值。设定为输入端口的管脚处于浮动状态，能读取管脚的值，如果对其进行写操作，虽然能写到端口锁存器，但是管脚仍然处于浮动状态。

可以通过设定端口 P0、P1、P2 上拉控制寄存器（地址 001216）、端口 P3 上拉控制寄存器（地址 001316）和端口 P4 上拉控制寄存器（地址 001416），在程序中进行上拉控制。但是，被设定为输出端口的管脚不进行上拉。

表 7 输入/输出端口的功能一览表

管脚名	名称	输入/输出	输入/输出形式	端口除外的功能	相关的SFR	图号
P00/SIN2 P01/SOUT2 P02/SCLK2 P03/SRDY2	端口P0	输入/输出 位单位	CMOS输入电平 CMOS三态输出	串行I/O2功能输入/输出	串行I/O2控制寄存器	(1)
P04/AN5～ P07/AN8				A/D转换输入	AD控制寄存器 AD输入选择寄存器	(2) (3) (4) (13)
P10～P17						(5)
P20/XCOUT P21/XCIN	子时钟振荡电路			CPU模式寄存器	(6) (7)	
P22 P23	端口P2		CMOS输入电平 N沟道漏极开路输出			(8)
P24/RxD P25/TxD P26/SCLK1			CMOS输入电平 CMOS三态输出	串行I/O1功能输入/输出	串行I/O1控制寄存器	(9) (10) (11)
P27/CNTR0/ SRDY1				串行I/O1功能输入/输出 定时器X功能输入/输出	串行I/O1控制寄存器 定时器XY模式寄存器	(12)
P30/AN0～ P34/AN4				A/D转换输入	AD控制寄存器 AD输入选择寄存器	(13)
P40/CNTR1			端口P4 (注1)	定时器Y功能输入/输出	定时器XY模式寄存器	(14)
P41/INT0 P42/INT1				外部中断输入	中断边沿选择寄存器	(15)
P43/INT2/ SCMP2				外部中断输入 SCMP2输出	中断边沿选择寄存器 串行I/O2控制寄存器	(16)
P44/INT3/ PWM	外部中断输入 PWM输出			中断边沿选择寄存器 PWM控制寄存器	(17)	

注 1. 在读端口 P3 和 P4 的位 5~7 时其内容不定。

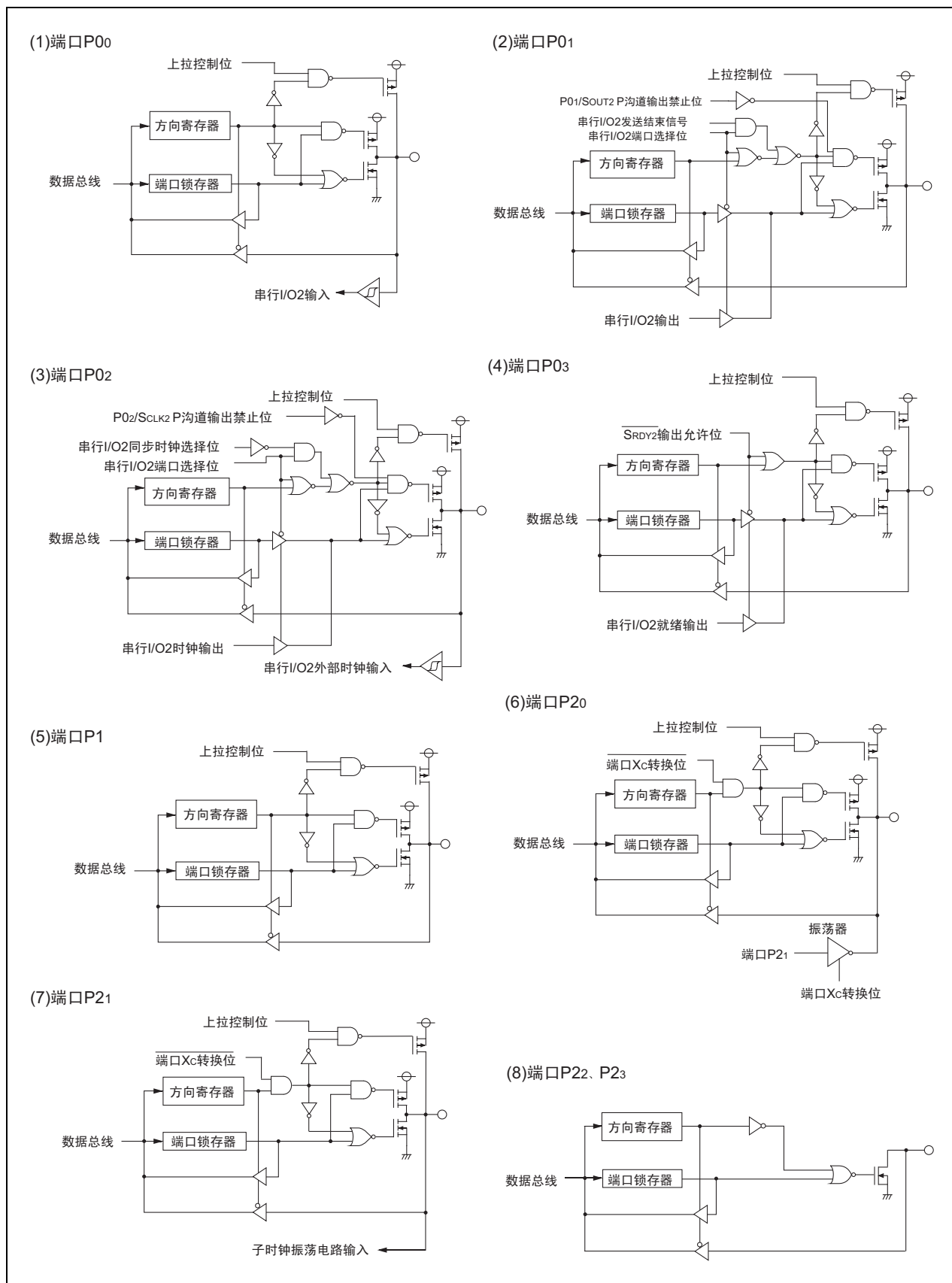
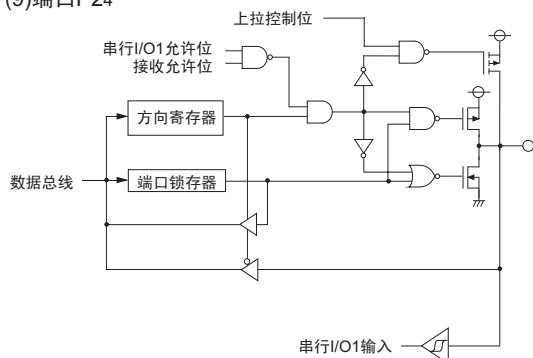
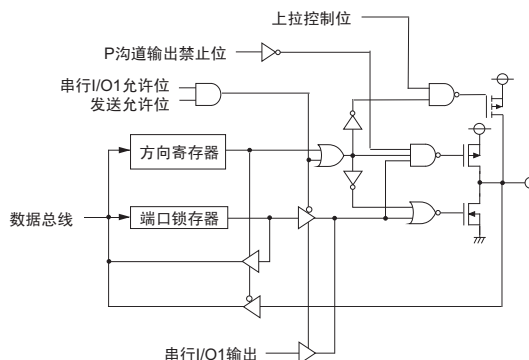


图 10 端口的框图 (1)

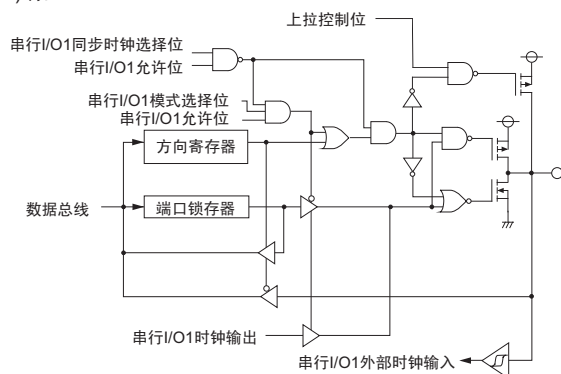
(9)端口P24



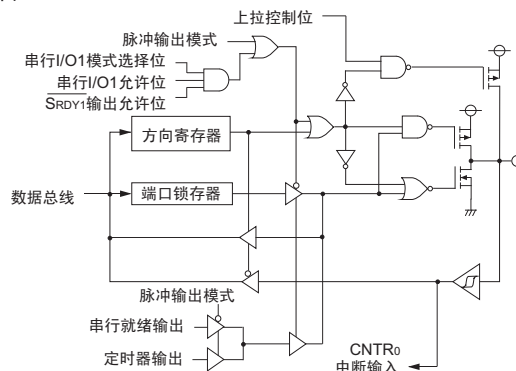
(10)端口P25



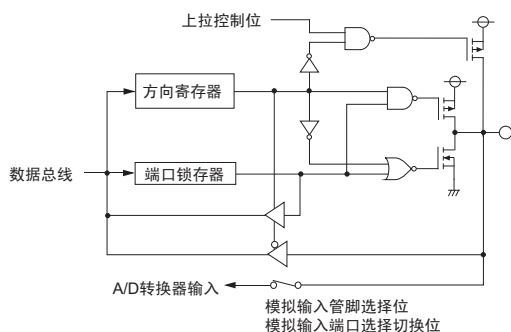
(11)端口P26



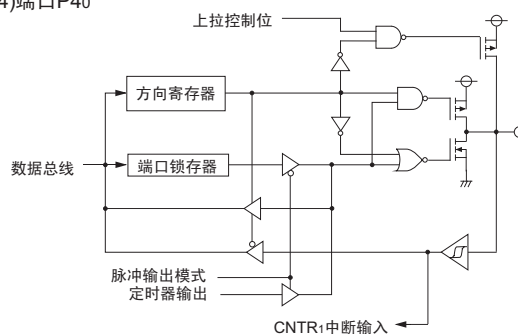
(12)端口P27



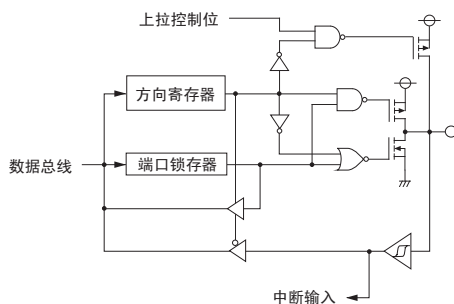
(13)端口P04~P07、P30~P34



(14)端口P40



(15)端口P41、P42



(16)端口P43

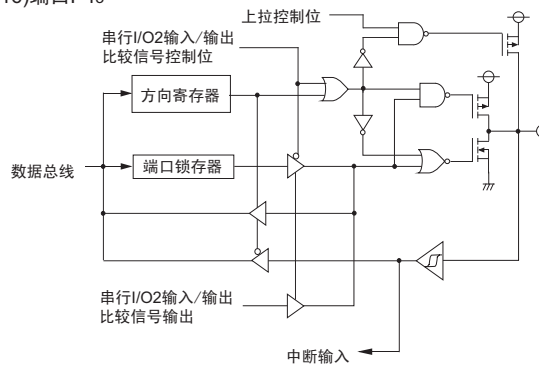


图 11 端口的框图 (2)

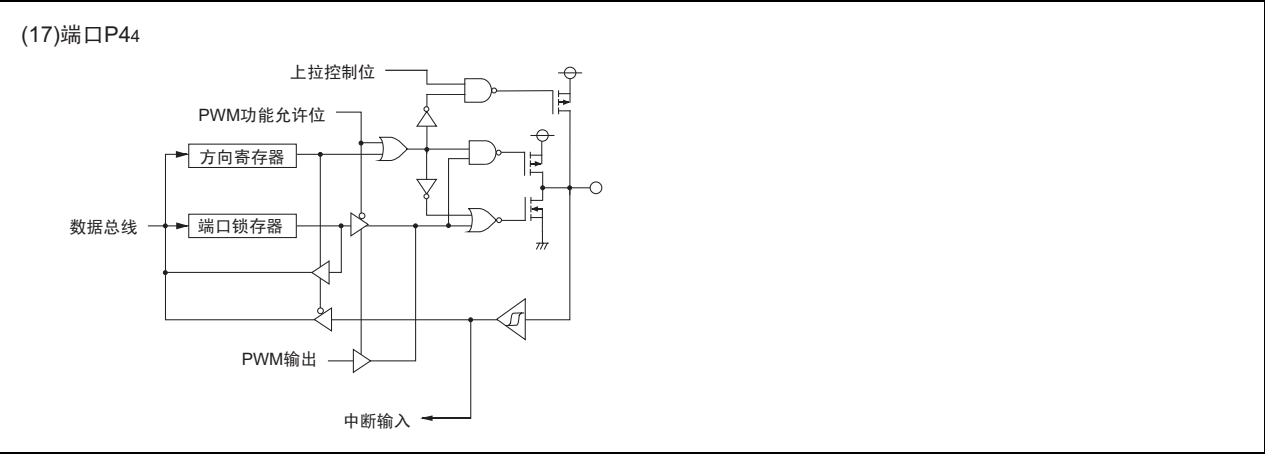


图 12 端口的框图（3）

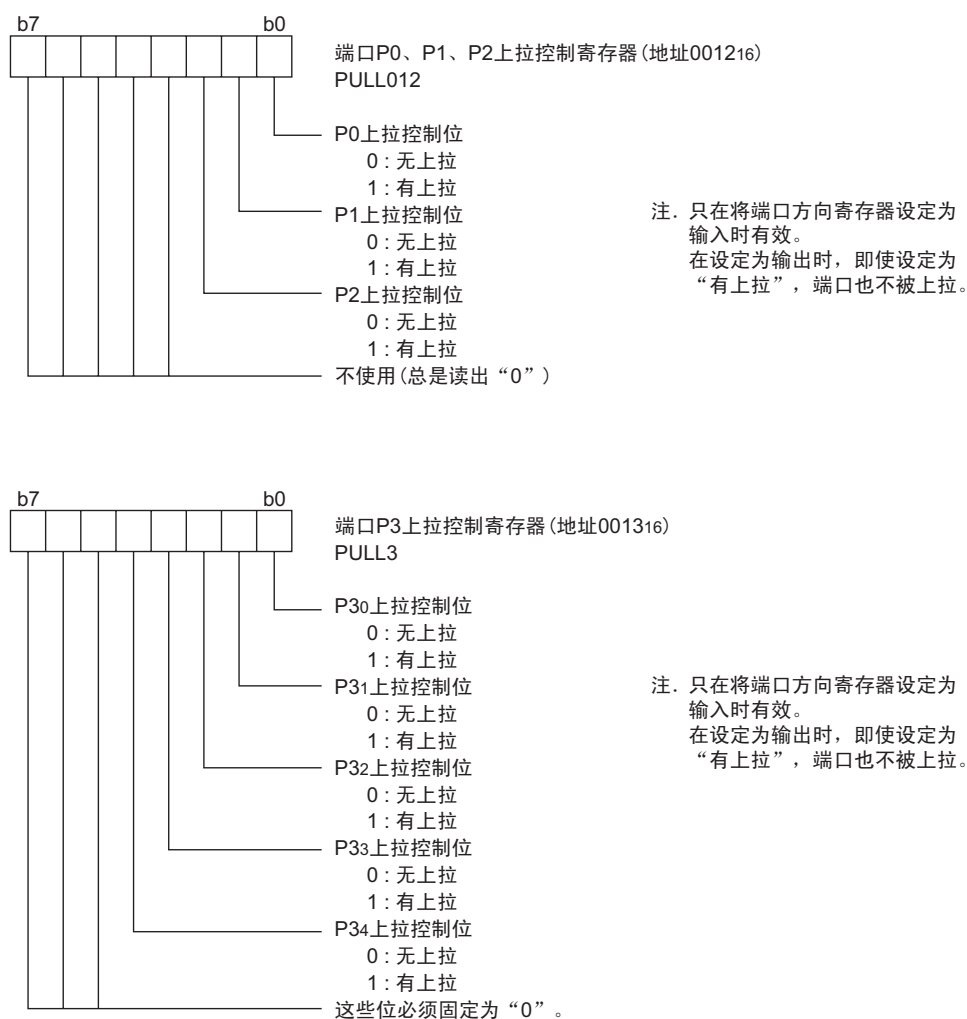


图 13 端口寄存器的结构图 (1)

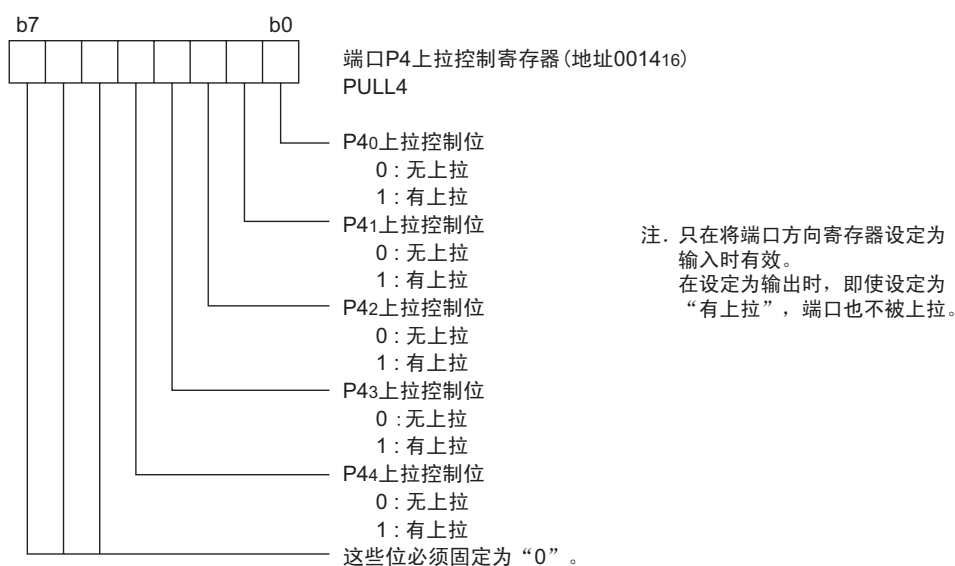


图 14 端口寄存器的结构图 (2)

中断

它是向量中断，能从 6 个外部中断源、8 个内部中断源、1 个软件中断源的 15 个中断源发生。

• 中断控制

BRK 指令中断除外的各中断都有中断请求位和中断允许位，并且受中断禁止标志的影响。在中断允许位和中断请求位为“1”，并且中断禁止标志为“0”时，接受中断。

中断请求位能通过程序清除，但是不能置位。中断允许位能通过程序置位和清除。

没有禁止复位中断和 BRK 指令中断的标志或者位。对于除此以外的中断，如果将中断禁止标志置位，就不接受中断。在同时发生多个中断请求的情况下，接受优先级高的中断。

• 中断运行

如果接受中断，就进行以下的运行：

1. 自动将程序计数器和处理器状态寄存器压栈。
2. 将中断禁止标志置位，清除中断请求位。
3. 将中断转移地址存入程序计数器。

表 8. 中断向量地址和优先级

中断源	优先级	向量地址（注1）		中断请求的发生条件	备 注
		高位	低位		
复位（注2）	1	FFFD16	FFFC16	在复位时	非屏蔽
INT0	2	FFFB16	FFFA16	在检测到INT0输入的上升沿或者下降沿时	外部中断（极性可编程）
保留	3	FFF916	FFF816	保留	
INT1	4	FFF716	FFF616	在检测到INT1输入的上升沿或者下降沿时	外部中断（极性可编程）
INT2	5	FFF516	FFF416	在检测到INT2输入的上升沿或者下降沿时	外部中断（极性可编程）
INT3/串行I/O2	6	FFF316	FFF216	在检测到INT3输入的上升沿或者下降沿时/在串行I/O2发送或者接收结束时	外部中断（极性可编程） 通过串行I/O2/INT3中断源位转换
保留	7	FFF116	FFF016	保留	
定时器X	8	FFEF16	FFEE16	在定时器X下溢时	
定时器Y	9	FFED16	FFEC16	在定时器Y下溢时	
定时器1	10	FFEB16	FFEA16	在定时器1下溢时	STP解除定时器下溢
定时器2	11	FFE916	FFE816	在定时器2下溢时	
串行I/O1接收	12	FFE716	FFE616	在串行I/O1数据接收结束时	只在选择串行I/O1时有效
串行I/O1发送	13	FFE516	FFE416	在串行I/O1发送移位结束时，或者在发送缓冲器空时	只在选择串行I/O1时有效
CNTR0	14	FFE316	FFE216	在检测到CNTR0输入的上升沿或者下降沿时	外部中断（极性可编程）
CNTR1	15	FFE116	FFE016	在检测到CNTR1输入的上升沿或者下降沿时	外部中断（极性可编程）
A/D转换	16	FFDF16	FFDE16	在A/D转换结束时	
BRK指令	17	FFDD16	FFDC16	在执行BRK指令时	非屏蔽软件中断

注1. 向量地址指向中断转移地址的保存地址。

注2. 复位作为具有最高优先级的中断被处理。

■ 注意事项

在以下情况，中断请求位可能被置“1”。

- 在设定外部中断的有效边沿时
对象寄存器：中断边沿选择寄存器（地址 003A16）
定时器 XY 模式寄存器（地址 002316）
- 当转换在同一中断向量中分配了多个中断源的向量中断源时
对象寄存器：中断源选择寄存器 1（地址 003A16）

当不需要发生与这些设定同步的中断时，必须按以下步骤设定：

- 将该中断允许位置“0”（禁止）。
- 设定中断边沿选择位（极性转换位）或者中断源位。
- 在执行一条以上的指令后，将该中断请求位置“0”。
- 将该中断允许位置“1”（允许）。

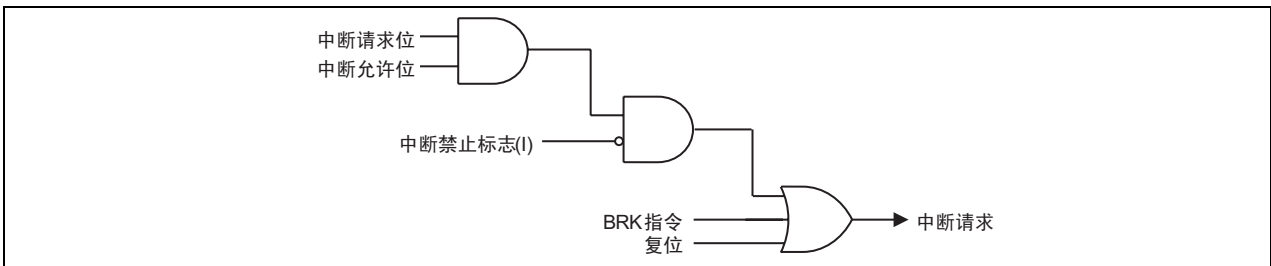


图 15 中断控制图

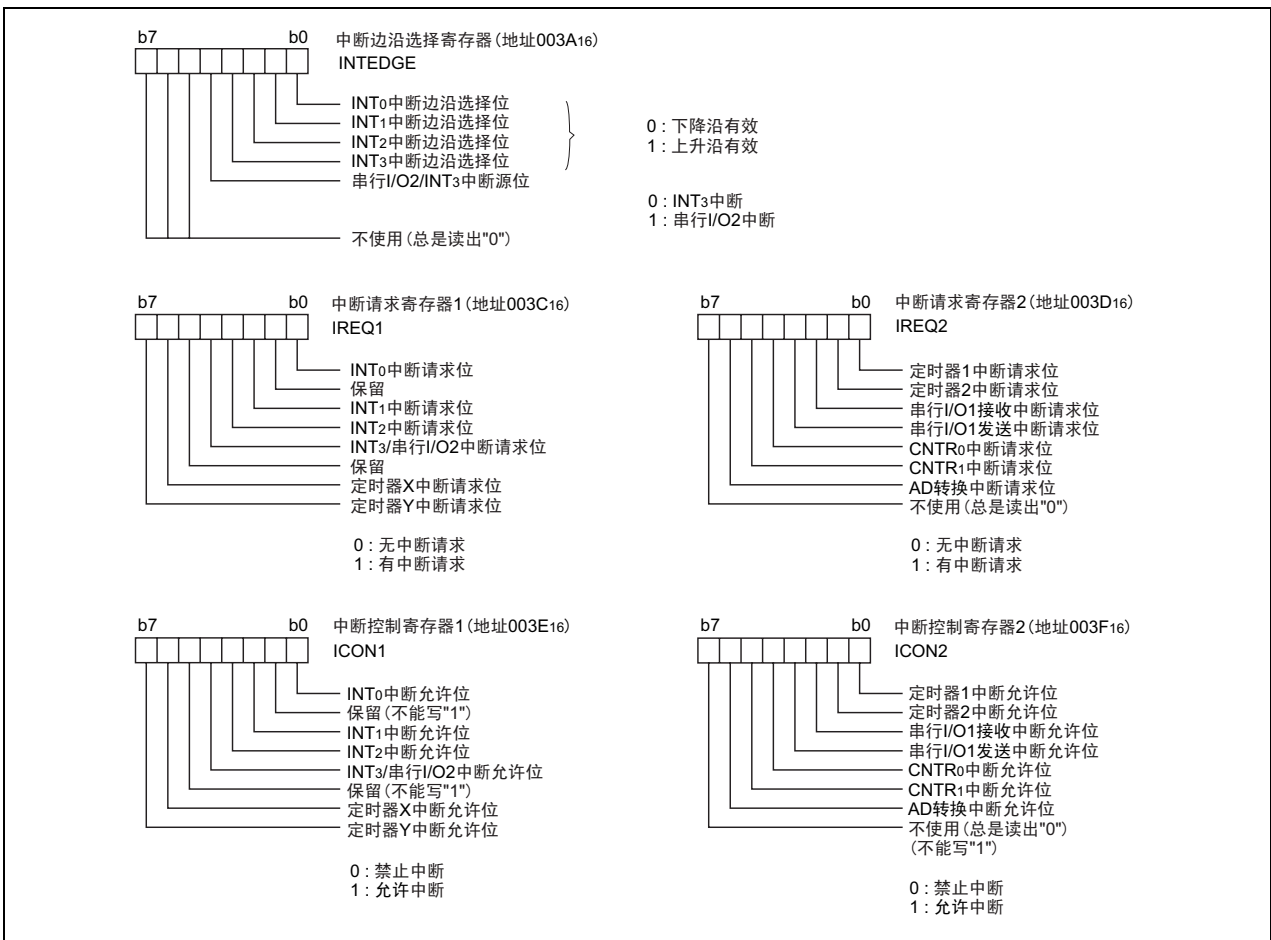


图 16 中断相关的寄存器结构

定时器

定时器有 4 个：定时器 X、定时器 Y、定时器 1 以及定时器 2。

如果定时器锁存器或者预定标器锁存器的内容为 n ，所有定时器和预定标器的分频比就为 $1/(n+1)$ 。

定时器采用递减计数方式，在计数器的内容变为“0”后的下一个计数脉冲发生下溢，把定时器锁定器的内容再次装入定时器。另外，如果定时器下溢，对应各定时器的中断请求位就被置“1”。

●定时器 1、定时器 2

预定标器 12 对由定时器计数源选择位选择的信号进行计数。定时器 1 和定时器 2 总是对预定标器的输出进行计数，并且周期性地中断请求位置位。

●定时器 X、定时器 Y

定时器 X 和定时器 Y 能通过设定定时器 XY 模式寄存器，分别选择 4 个运行模式。

(1) 定时器模式

对由定时器计数源选择位选择的信号进行计数。

(2) 脉冲输出模式

对由定时器计数源选择位选择的信号进行计数，每当定时器的内容为“0”时，就从 CNTR0/CNTR1 管脚输出极性反转的波形。在 CNTR0/CNTR1 极性转换位为“0”时，CNTR0/CNTR1 管脚从“H”开始输出；在 CNTR0/CNTR1 极性转换位为“1”时，CNTR0/CNTR1 管脚从“L”开始输出。在使用此模式的情况下，必须将端口 P27/端口 P40 的方向寄存器设定为输出模式。

(3) 事件计数器模式

除了对 CNTR0/CNTR1 管脚输入的信号进行计数以外，和定时器模式的运行相同。

在 CNTR0/CNTR1 极性转换位为“0”时，对 CNTR0/CNTR1 管脚的上升沿进行计数；在 CNTR0/CNTR1 极性转换位为“1”时，对 CNTR0/CNTR1 管脚的下降沿进行计数。

(4) 脉宽测量模式

当 CNTR0/CNTR1 极性转换位为“0”时，对 CNTR0/CNTR1 管脚为“H”期间的由定时器计数源选择位选择的信号进行计数；当 CNTR0/CNTR1 极性转换位为“1”时，对 CNTR0/CNTR1 管脚为“L”期间的由定时器计数源选择位选择的信号进行计数。

无论在哪种运行模式，都能通过将定时器 X/定时器 Y 计数停止位置“1”来停止计数。另外，每当定时器发生下溢时，就将中断请求位置位。

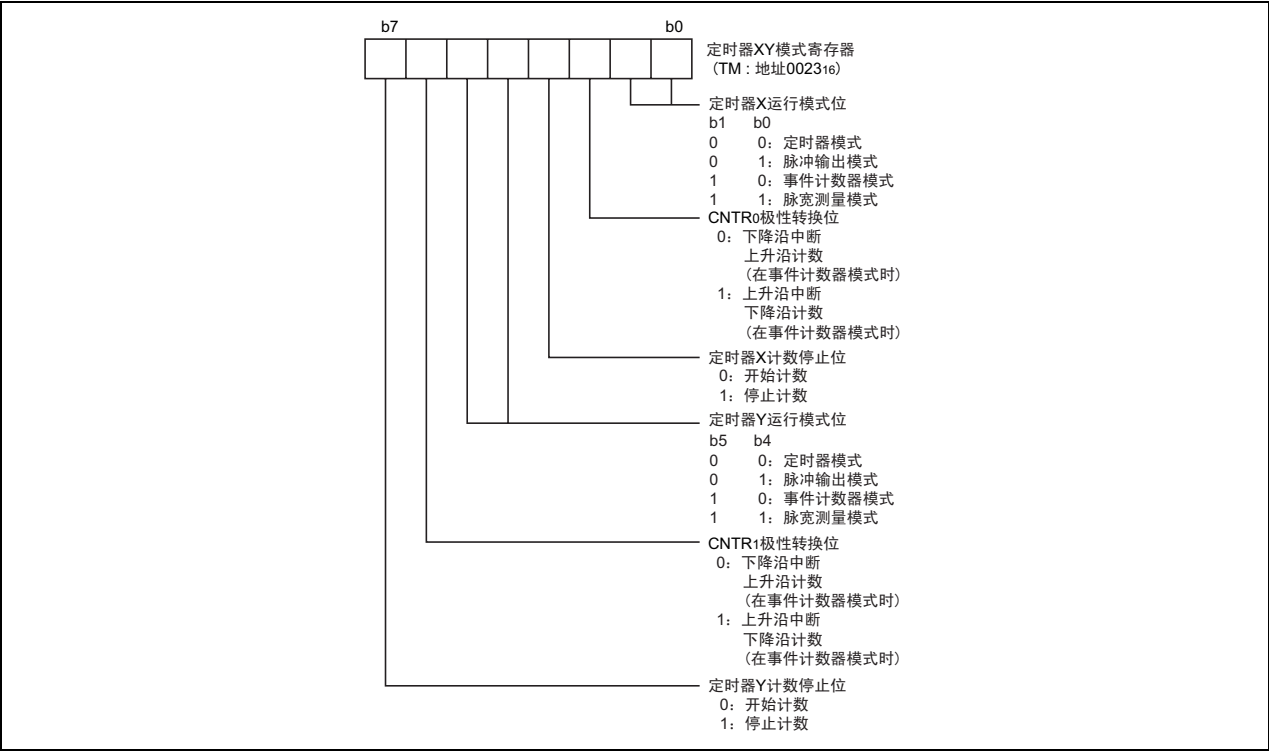


图 17 定时器 XY 模式寄存器的结构

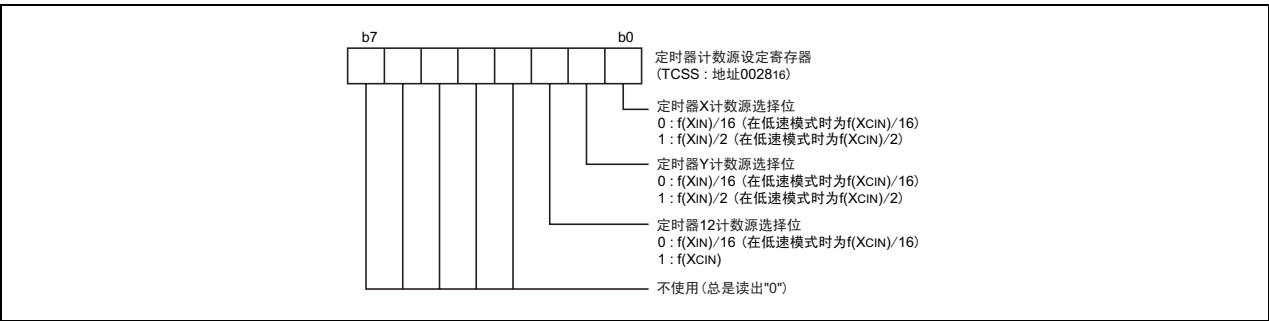


图 18 定时器计数源设定寄存器

■ 注意事项

在通过定时器 12 计数源选择位、定时器 X 计数源选择位以及定时器 Y 计数源选择位转换定时器的计数源时，计数输入信号可能会产生微小的脉冲，导致定时器的计数值发生变化。因此，必须在设定定时器的计数源后，对预定标器和定时器设定值。

在执行将定时器 X/定时器 Y 计数停止位置“1”的指令过程中，如果定时器 X/定时器 Y 下溢，定时器 X/定时器 Y 中断请求位就为“1”。此时，如果允许定时器 X/定时器 Y 中断，就接受中断。根据定时器下溢的时序，接受中断的时序可能发生在将计数停止位置“1”的指令后或者其下一条指令后。在不需要此中断时，必须在中断允许位置“0”（禁止）后将计数停止位置“1”。

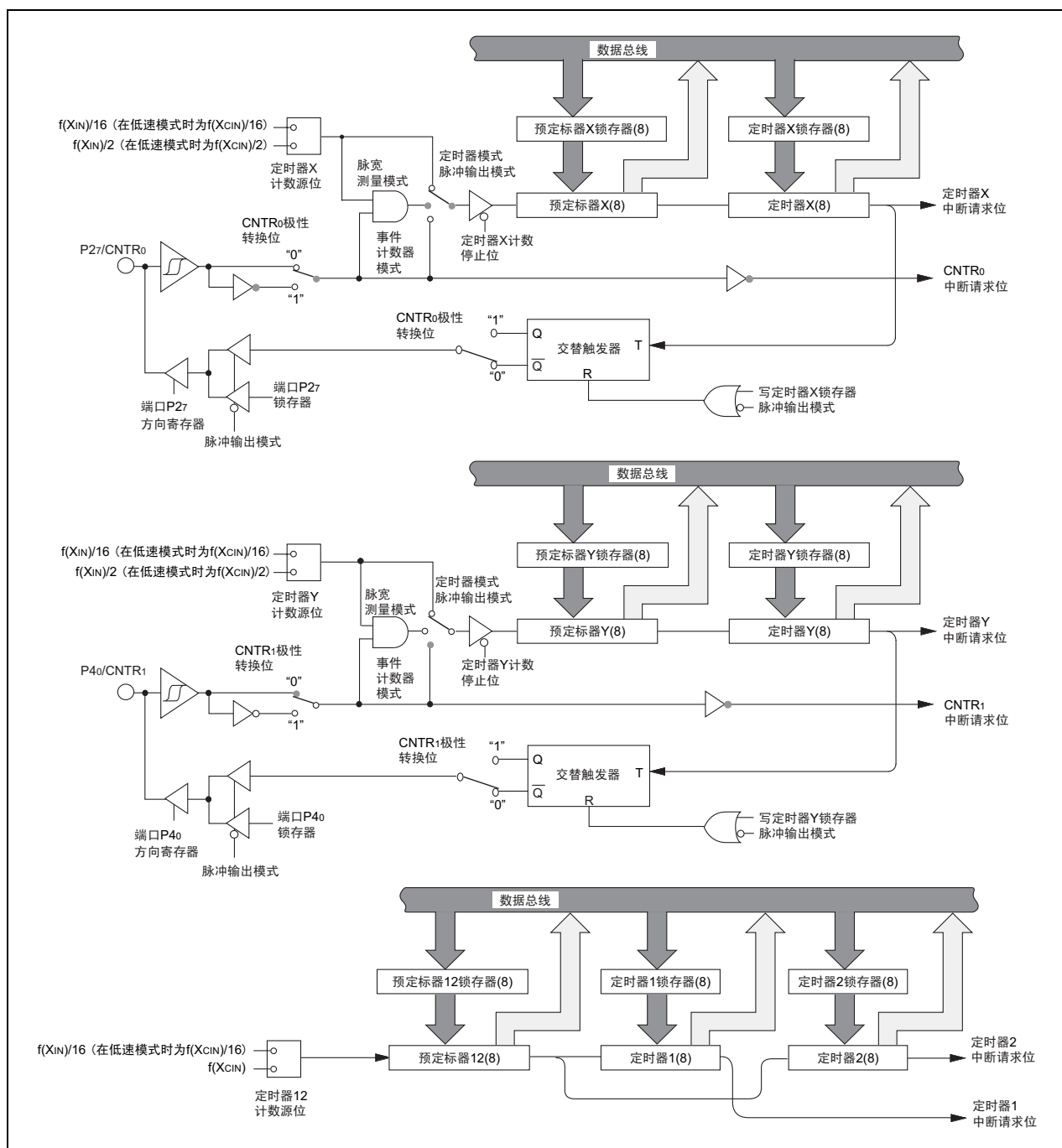


图 19 定时器 X、定时器 Y、定时器 1 和定时器 2 的框图

串行接口

● 串行 I/O1

串行 I/O1 无论在时钟同步模式还是在异步模式（UART）都能运行。同时，备有串行 I/O1 运行时的波特率发生专用定时器（波特率发生器）。

（1）时钟同步串行 I/O 模式

通过将串行 I/O1 控制寄存器的模式选择位置“1”，选择时钟同步串行 I/O。

在时钟同步串行 I/O 中，对于串行 I/O 运行时钟，发送侧单片机和接收侧单片机都使用相同的时钟。如果将内部时钟用作运行时，就通过给发送/接收缓冲寄存器的写信号开始发送和接收。

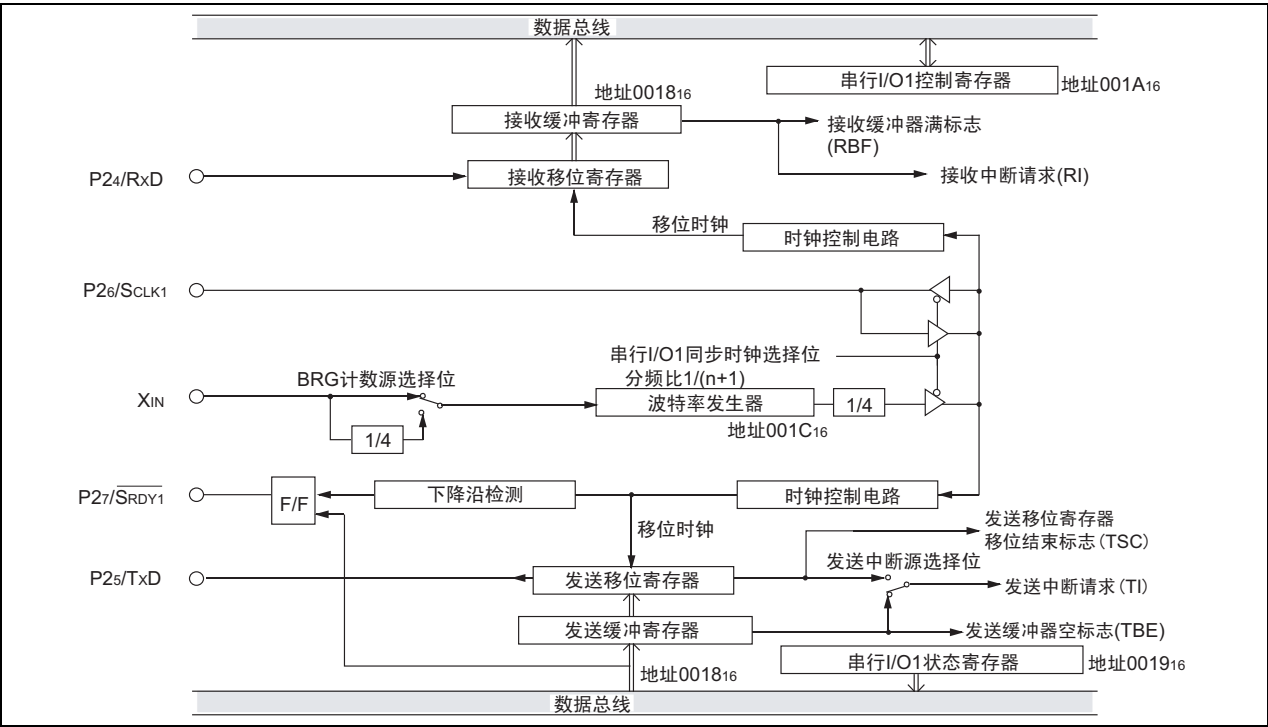


图 20 时钟同步串行 I/O1 的框图

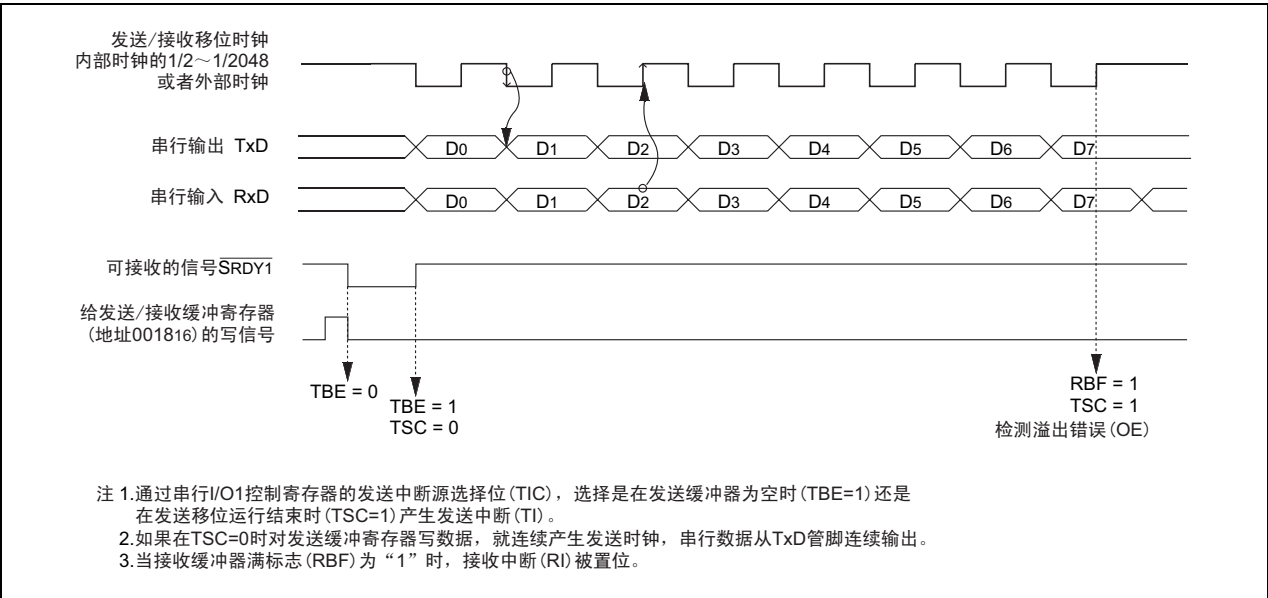


图 21 时钟同步串行 I/O1 的运行图

(2) 异步串行 I/O (UART) 模式

通过将串行 I/O1 控制寄存器的串行 I/O 模式选择位 (b6) 置 “0”，选择 UART。

能选择 8 种串行数据传送格式。在发送侧和接收侧必须统一该传送格式。

进行串行数据发送和接收的发送移位寄存器和接收移位寄存器持有各自的缓冲寄存器 (存储器内的地址相同)。由于不能直接读写移位寄存器, 因此对各自的缓冲寄存器写发送数据或者读接收数据。另外, 能通过这些缓冲寄存器, 预写下一个要发送的数据, 或者连续接收 2 字节的接收数据。

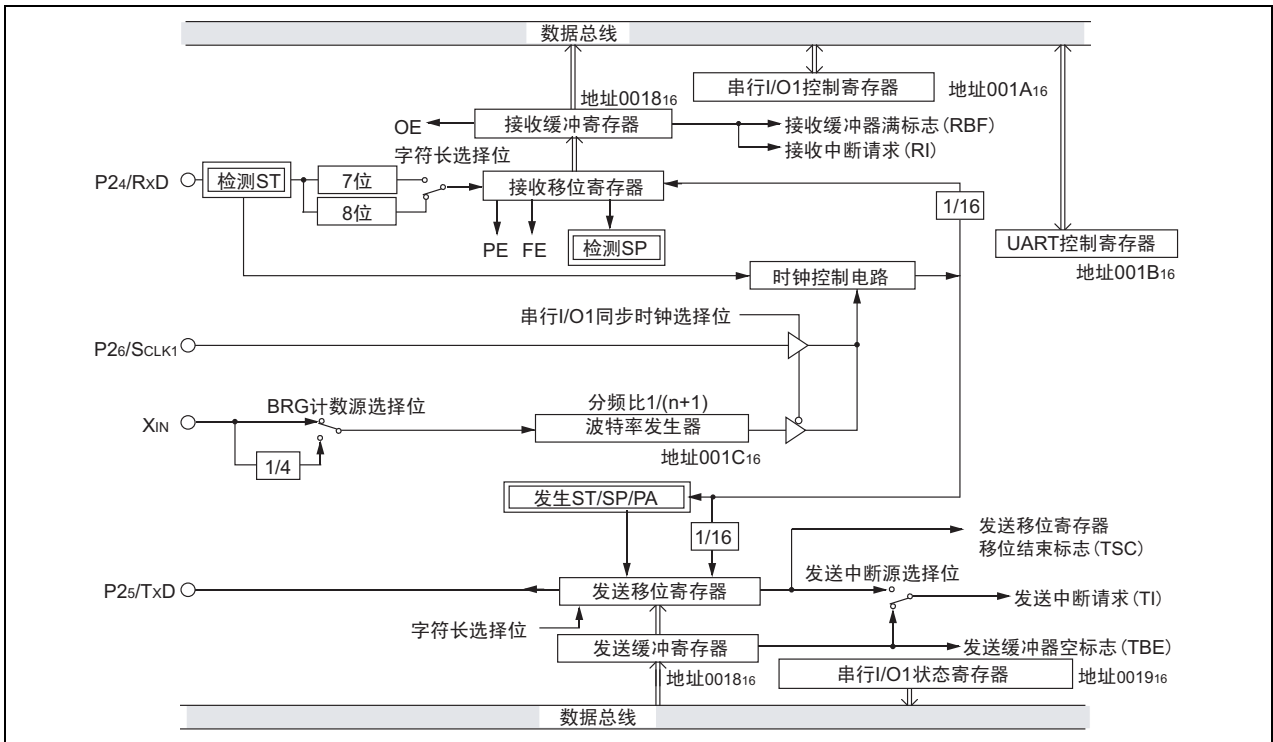


图 22 UART 串行 I/O1 的框图

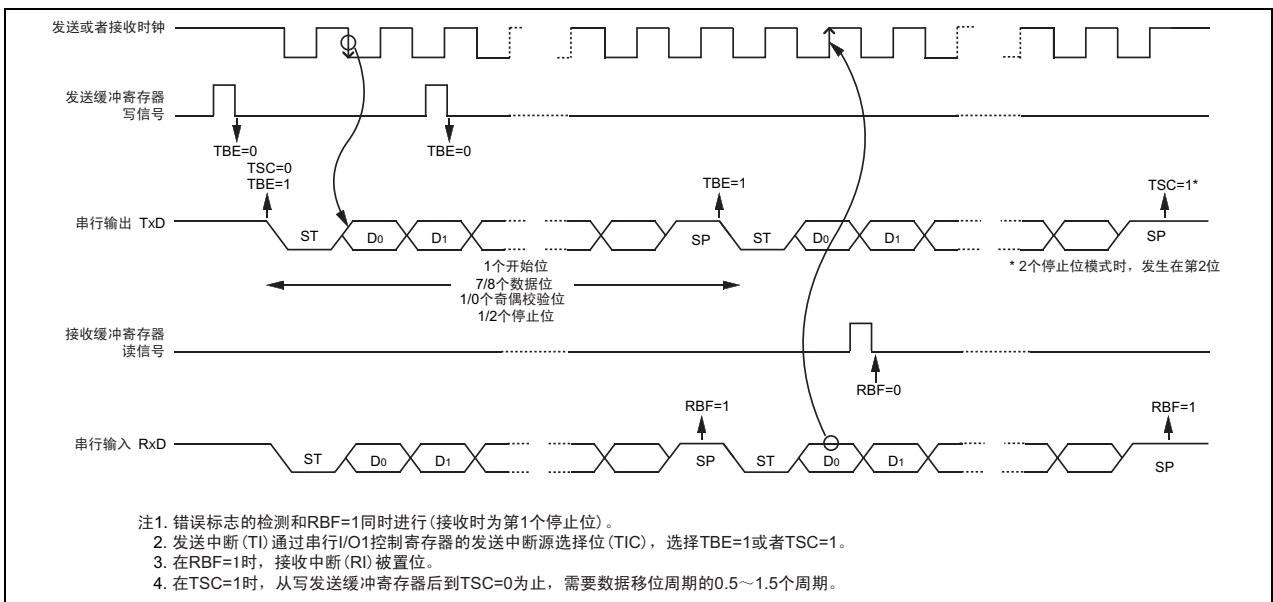


图 23 UART 串行 I/O1 的运行图

【发送缓冲寄存器/接收缓冲寄存器】TB/RB

发送缓冲寄存器和接收缓冲寄存器被分配了相同的地址，发送缓冲寄存器为只写寄存器，接收缓冲寄存器为只读寄存器。另外，在字符位长为 7 位时，保存在接收缓冲寄存器的接收数据的 MSB 为“0”。

【串行 I/O1 状态寄存器】SIOSTS

它是由表示串行 I/O1 运行状态的标志和各种错误标志构成的 7 位只读寄存器。位 4~位 6 的 3 位只在 UART 模式时有效。

如果读取接收缓冲寄存器，接收缓冲器满标志就清“0”。

在数据从接收移位寄存器传送到接收缓冲寄存器或者接收缓冲器满标志置位的同时，进行错误检测。通过写串行 I/O1 状态寄存器，清除所有错误标志（OE、PE、FE、SE）。另外，如果给串行 I/O1 允许位（b7）写“0”，包括错误标志的所有状态标志就被清“0”。

虽然此寄存器的位 0~位 6 在复位时被初始化为“0”，但是，在将串行 I/O1 控制寄存器的发送允许位（b4）置“1”时，位 2 和位 0 变为“1”。

【串行 I/O1 控制寄存器】SIOCON

串行 I/O1 控制寄存器由进行串行 I/O1 各种控制的 8 位选择位构成。

【UART 控制寄存器】UARTCON

它是由在选择 UART 时有效的 4 位控制位和总是有效的 1 位控制位构成的 5 位寄存器。根据此寄存器的内容，设定发送和接收串行数据时的数据格式、P25/TxD 管脚的输出形式等。

【波特率发生器】BRG

它决定串行传送的位速率。

它是持有再装入寄存器的 8 位计数器，通过设定值 n ，以 $1/(n+1)$ 的分频比分频计数源。

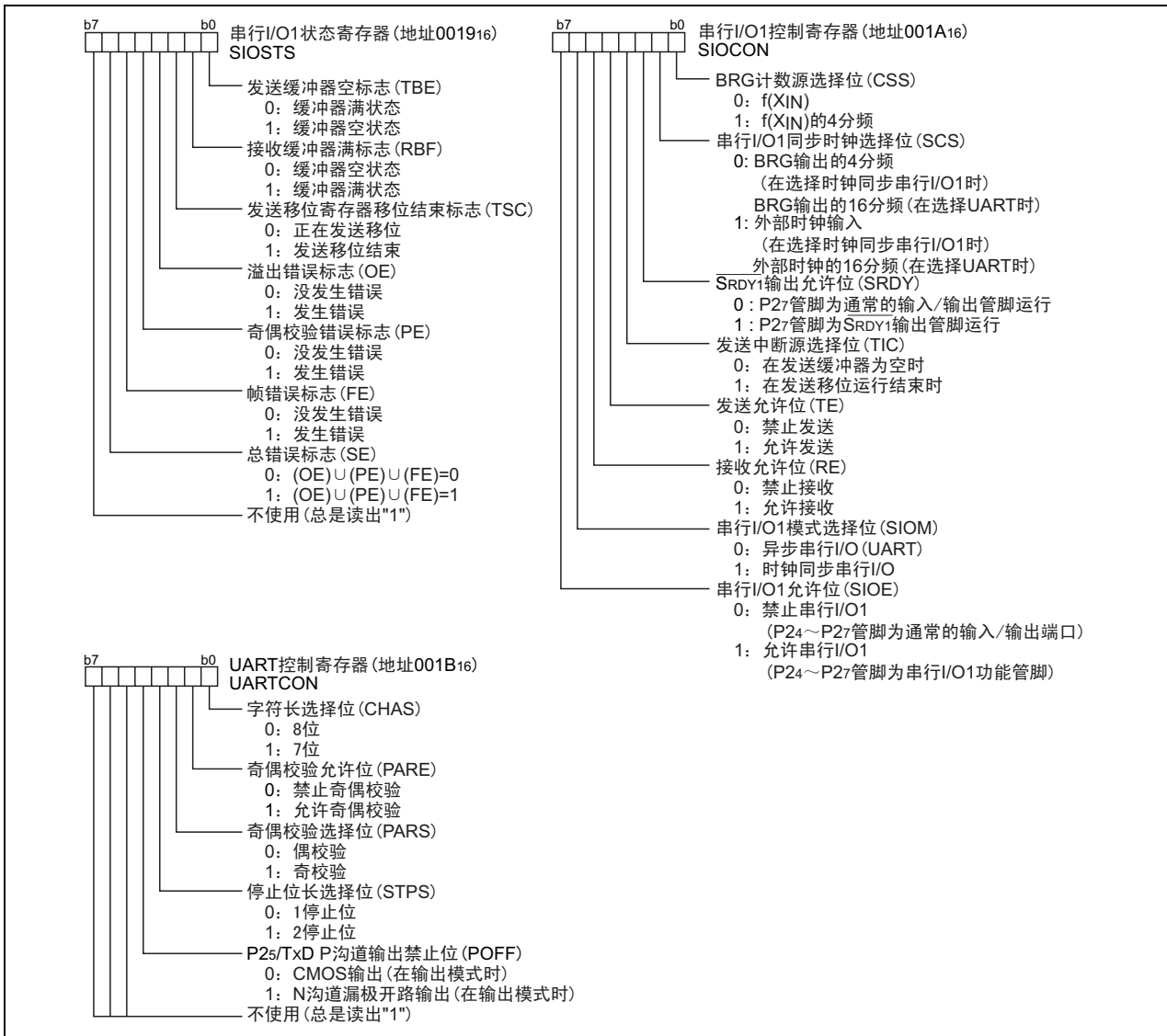


图 24 串行 I/O1 相关的寄存器结构

■ 注意事项

在将串行 I/O1 发送允许位置“1”时，串行 I/O1 发送中断请求位变为“1”。当不需要发生与发送允许同步的中断时，必须按以下步骤设定：

- (1) 将串行 I/O1 发送中断允许位置“0”（禁止）。
- (2) 将发送允许位置“1”。
- (3) 在执行一条以上的指令后，将串行 I/O1 发送中断请求位置“0”。
- (4) 将串行 I/O1 发送中断允许位置“1”（允许）。

● 串行 I/O2

串行 I/O2 只能作为时钟同步运行。

用于串行传送的同步时钟能通过串行 I/O2 控制寄存器 1 的串行 I/O2 同步时钟选择位 (b6)，选择内部时钟或者外部时钟。

内部时钟内置了专用的分频器，能通过串行 I/O2 控制寄存器 1 的内部同步时钟选择位 (b2、b1、b0)，选择 6 种时钟。

关于输出管脚的 SOUT2 和 SCLK2，能通过串行 I/O2 控制寄存器 1 的 P01/SOUT2、P02/SCLK2 P 沟道输出禁止位 (b7)，选择 CMOS 输出或者 N 沟道漏极开路输出。

当选择了内部时钟时，根据串行 I/O2 寄存器 (地址 001716) 的写信号开始传送。在数据传送结束后，尽管 SOUT2 管脚的电平自动变为高阻抗状态，但是串行 I/O2 控制寄存器 2 的位 7 不会自动变为“1”。

当选择了外部时钟时，由于在输入传送时钟期间，串行 I/O2 寄存器的内容被连续移位，因此必须在外部控制时钟。必须注意：在数据传送结束后，SOUT2 管脚的电平不会变为高阻抗状态。

当选择了外部时钟时，为了将 SOUT2 管脚置成高阻抗状态，必须在数据传送结束后，在 SCLK2 为“H”的状态下，将串行 I/O2 控制寄存器 2 的位 7 设定为“1”。如果开始传送下一个数据 (传送时钟下降)，串行 I/O2 控制寄存器 2 的位 7 就为“0”，SOUT2 管脚变为激活状态。

无论是内部时钟，还是外部时钟，在传送由任意传送位选择的位数 (1~8 位) 后，中断请求位被置位。

当最终数据为不满 8 位的尾数时，如果串行 I/O2 控制寄存器 1 的传送方向选择位为 LSB 先，保存在串行 I/O2 寄存器中的接收数据就为靠近 MSB 的尾数；如果串行 I/O2 控制寄存器 1 的传送方向选择位为 MSB 先，保存在串行 I/O2 寄存器中的接收数据就为靠近 LSB 的尾数。剩余位为前一个被移位的接收数据。

在用时钟同步串行 I/O 进行发送运行时，能与传送时钟的上升沿同步，将接收管脚 SIN2 的状态和发送管脚 SOUT2 比较，输出 SCMP2 信号。如果 SOUT2 管脚的输出电平和 SIN2 管脚的输入电平相同，就从 SCMP2 管脚输出“L”信号，否则就输出“H”信号。另外，此时也能产生 INT2 中断请求。必须通过中断边沿选择寄存器 (地址 003A16) 的位 2 选择有效边沿。

【串行 I/O2 控制寄存器 1、2】SIO2CON1、SIO2CON2

串行 I/O2 控制寄存器 1、2 由进行各种串行 I/O2 控制的选择位构成。

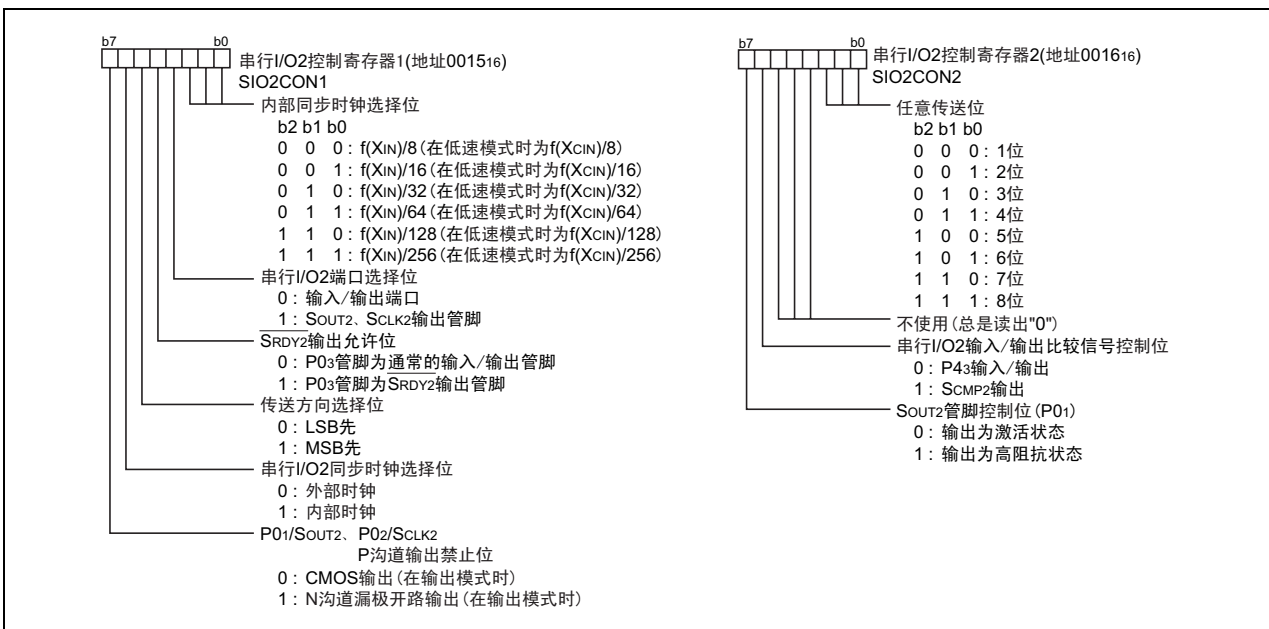


图 25 串行 I/O2 控制寄存器 1、2 的结构

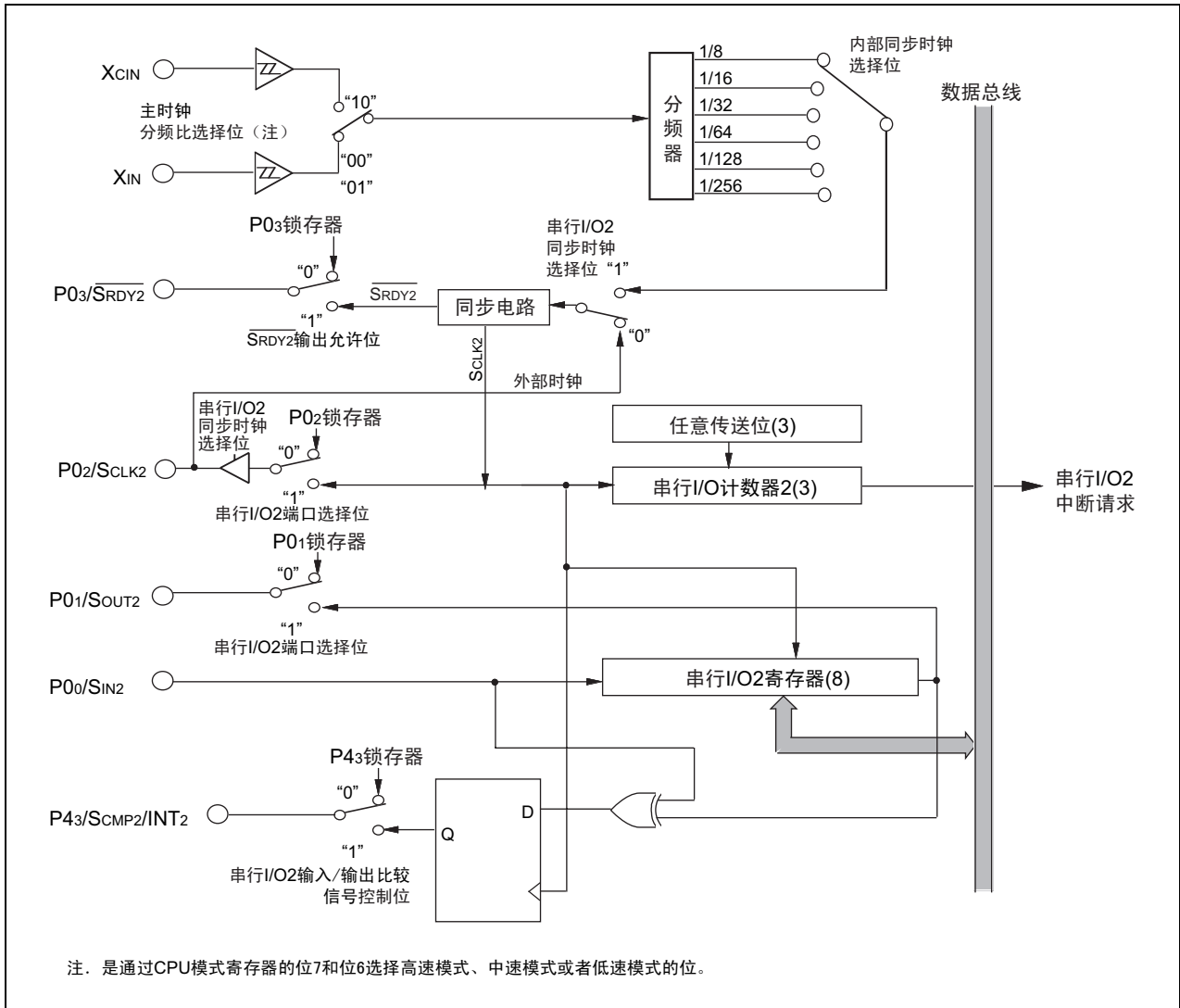


图 26 串行 I/O2 的框图

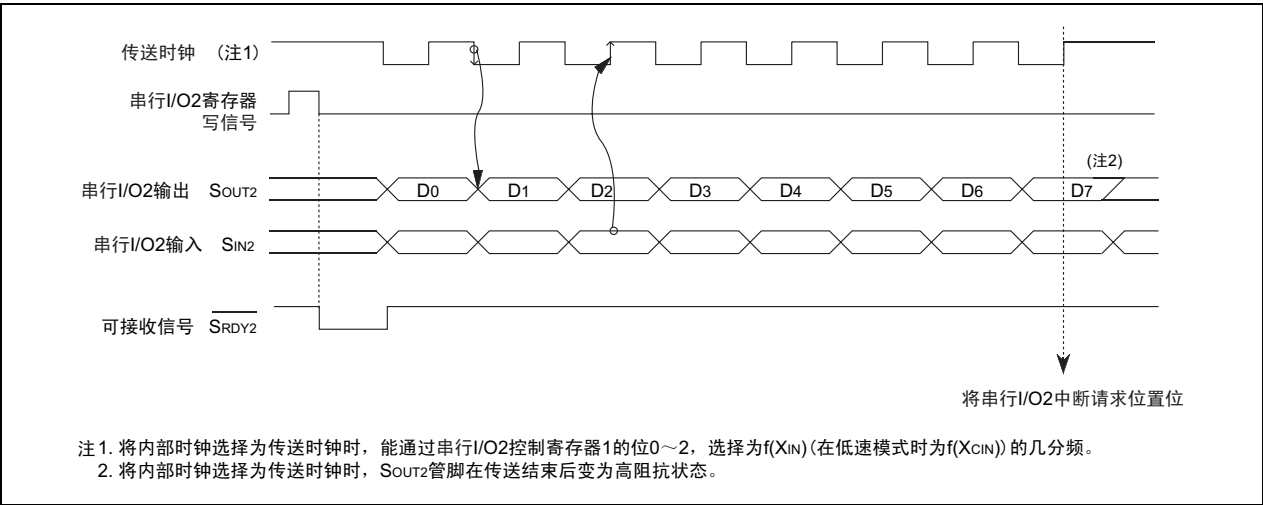


图 27 串行 I/O2 的时序图

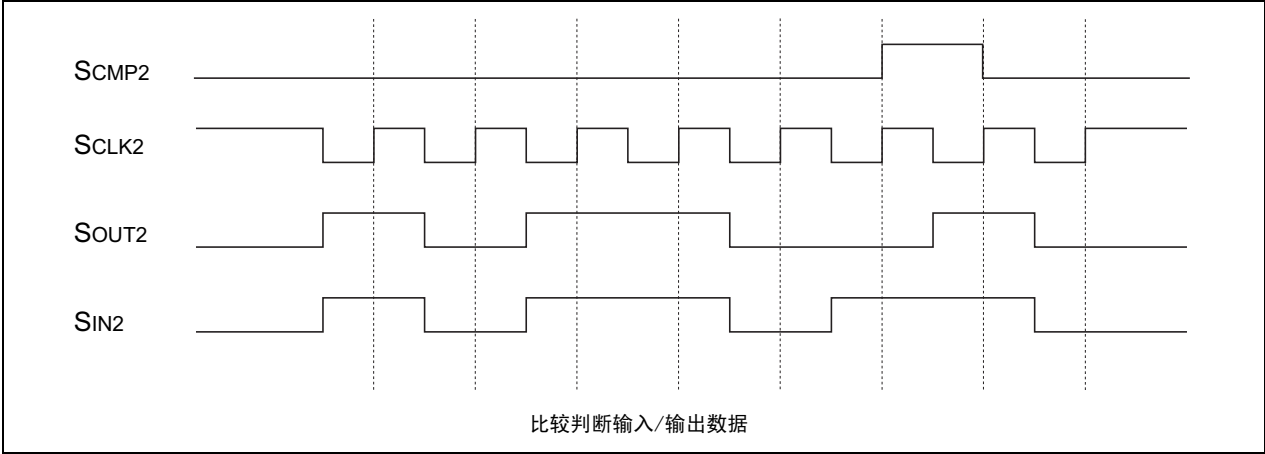


图 28 SCMP2 的输出运行

PWM (PWM: Pulse Width Modulation)

PWM 具有 8 位分辨率, 以时钟输入 X_{IN} 或者 $X_{IN} 2$ 分频后的信号为基础。

• 数据设定

PWM 的输出管脚和端口 P44 共用。通过 PWM 预定标器, 设定 PWM 周期; 通过 PWM 寄存器, 设定输出脉冲的“H”期间。

如果 PWM 预定标器的值为 n 、PWM 寄存器的值为 m ($n=0\sim255$ 、 $m=0\sim255$), 就有:

$$\begin{aligned} \text{PWM 周期} &= 255 \times (n+1) / f(X_{IN}) \\ &= 31.875 \times (n+1) \mu s \end{aligned}$$

(在 $f(X_{IN})=8\text{MHz}$ 、计数源选择位 = “0” 时)

$$\begin{aligned} \text{输出脉冲“H”期间} &= \text{PWM 周期} \times m / 255 \\ &= 0.125 \times (n+1) \times m \mu s \end{aligned}$$

(在 $f(X_{IN})=8\text{MHz}$ 、计数源选择位 = “0” 时)

• PWM 运行

如果 PWM 控制寄存器的位 0 (PWM 允许位) 置为 “1”, PWM 输出电路就从初始状态开始运行, 输出从 “H” 开始的脉冲。

如果在 PWM 输出过程中改变 PWM 寄存器和 PWM 预定标器, 就在改变后的下一个周期输出对应改变内容的脉冲。

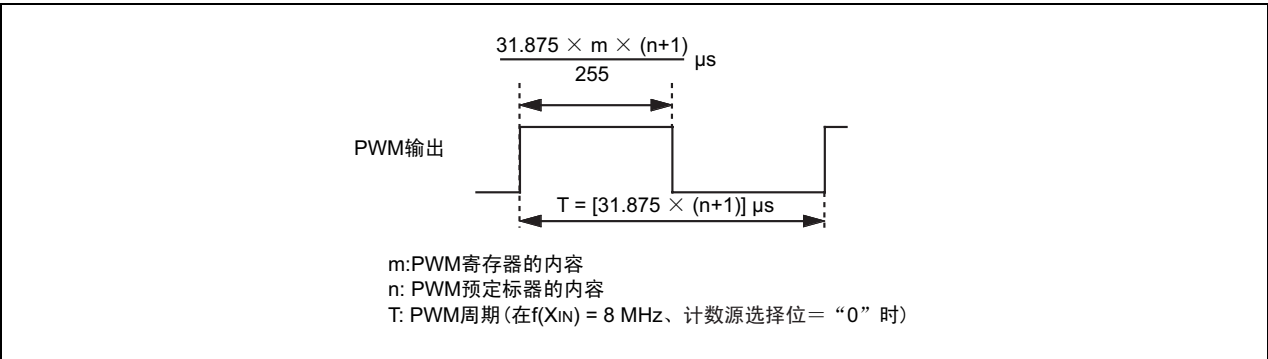


图 29 PWM 周期的时序图

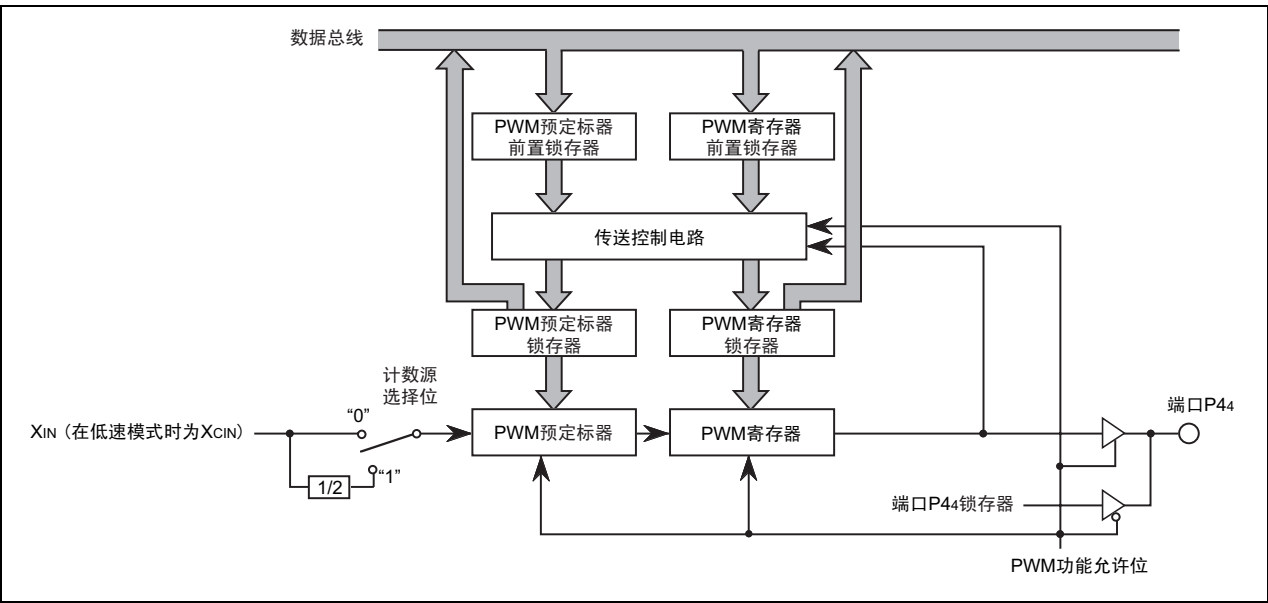


图 30 PWM 框图

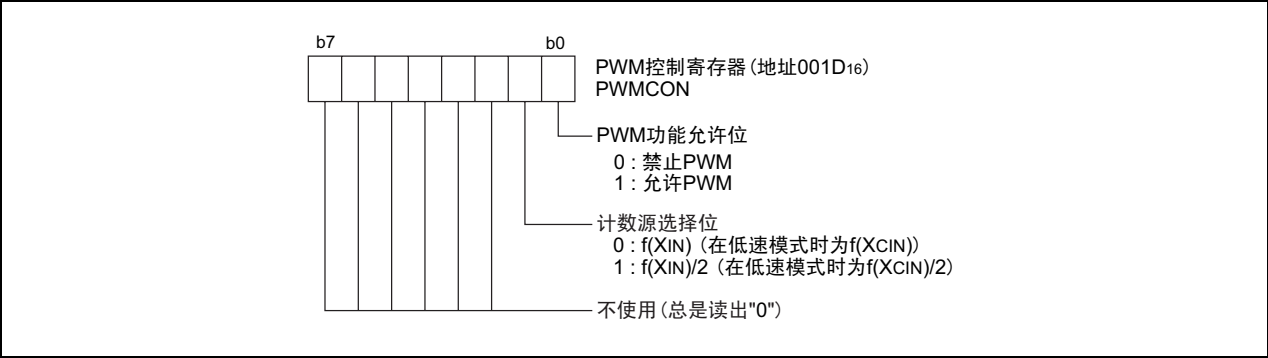


图 31 PWM 控制寄存器的结构

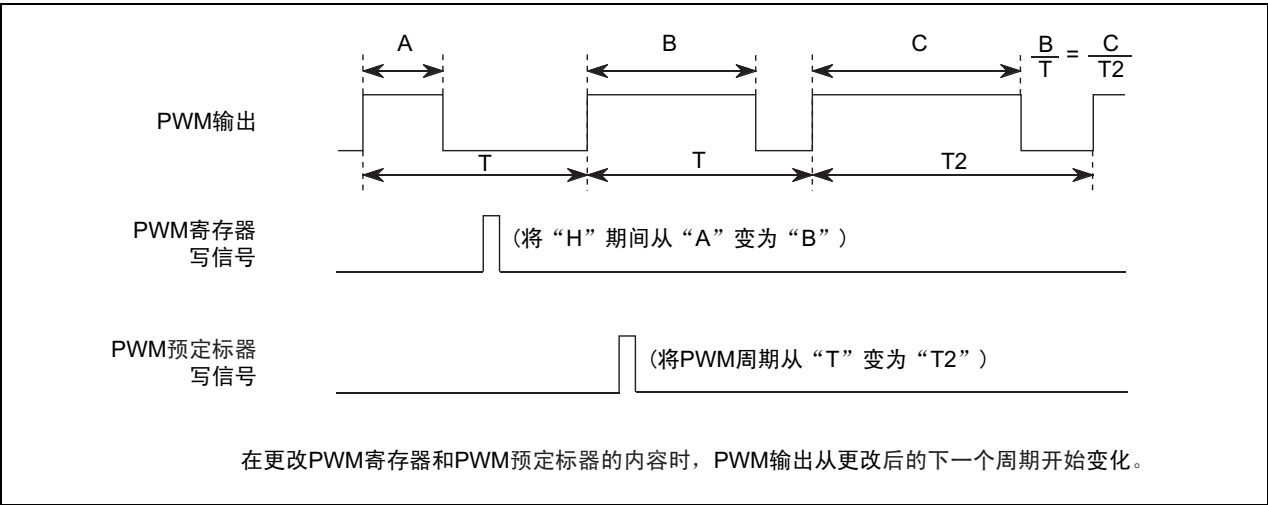


图 32 更改 PWM 寄存器和 PWM 预定标器时的 PWM 输出时序图

■ 注意事项

在将 PWM 功能允许位设定成允许并从 PWM 管脚输出“L”电平后，开始 PWM 运行。此“L”电平输出时间如下：

- 计数源选择位 = “0”、n = 预定标器设定值

$$\frac{n+1}{2 \times f(X_{IN})} \quad (\text{秒})$$

- 计数源选择位 = “1”、n = 预定标器设定值

$$\frac{n+1}{f(X_{IN})} \quad (\text{秒})$$

A/D 转换器（逐次逼近型）

【AD 转换寄存器】ADL、ADH

AD 转换寄存器是保存 A/D 转换结果的只读寄存器。在 A/D 转换期间不能读此寄存器。

【AD 控制寄存器】ADCON

它是用于控制 A/D 转换器的寄存器，位 2～位 0 为模拟输入管脚的选择位。根据这些位的设定值，如果 AD 输入选择寄存器（地址 003716）的位 0 为“0”，就能选择 P30/AN0～P34/AN4；如果 AD 输入选择寄存器（地址 003716）的位 0 为“1”，就能选择 P04/AN5～P07/AN8。位 4 为 AD 转换结束位，在 A/D 转换期间为“0”，如果 A/D 转换结束，就变为“1”。通过给此位写“0”，开始 A/D 转换。

【AD 输入选择寄存器】ADSEL

A/D 转换器的模拟输入端口选择转换位分配于 AD 输入选择寄存器的位 0。

如果将此模拟输入端口转换位设定为“0”，就能通过 AD 控制寄存器（地址 003416）的模拟输入管脚选择位（b2、b1、b0），选择 P30/AN0～P34/AN4。

如果将此模拟输入端口切换位设定为“1”，就能通过 AD 控制寄存器（地址 003416）的模拟输入管脚选择位（b2、b1、b0），选择 P04/AN5～P07/AN8。

【比较电压发生器】

将 AVSS 和 VREF 之间的电压进行 1024 分压。

【通道选择器】

从端口 P34/AN4～P30/AN0、P07/AN8～P00/AN5 中选择 1 个通道输入到比较器。

【比较器和控制电路】

将模拟输入电压和比较电压进行比较，其结果保存到 A/D 转换寄存器。另外，在 A/D 转换结束时，将 AD 转换结束位和 AD 中断请求位置“1”。由于比较器由电容耦合构成，所以在 A/D 转换时必须将 f(XIN)设定在 500kHz 以上。

如果在低速模式进行 A/D 转换，由于使用内部的自振荡电路进行 A/D 转换，因此没有 f(XIN)和 f(XCIN)下限频率的限制。

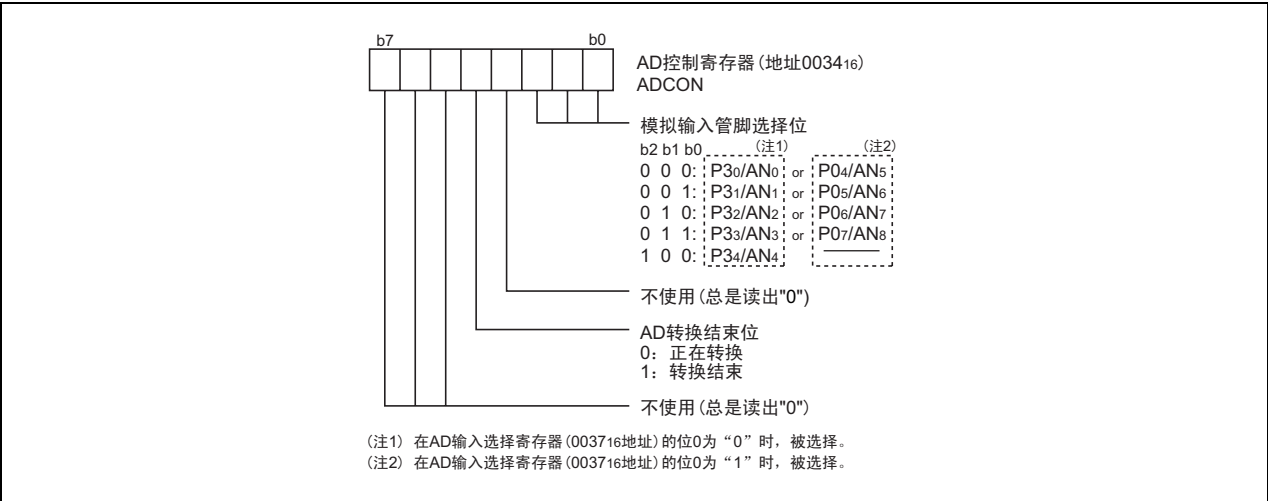


图 33 AD 控制寄存器的结构

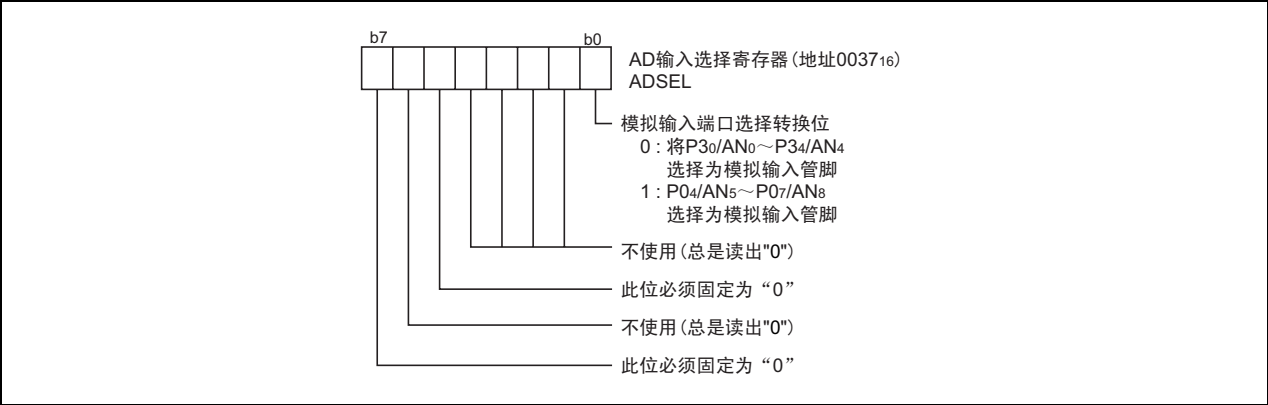


图 34 AD 输入选择寄存器的结构

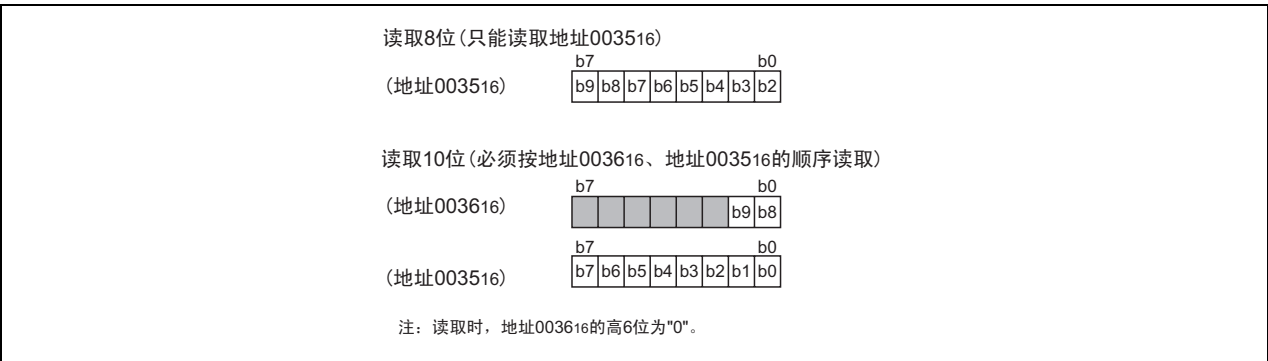


图 35 AD 转换寄存器的结构

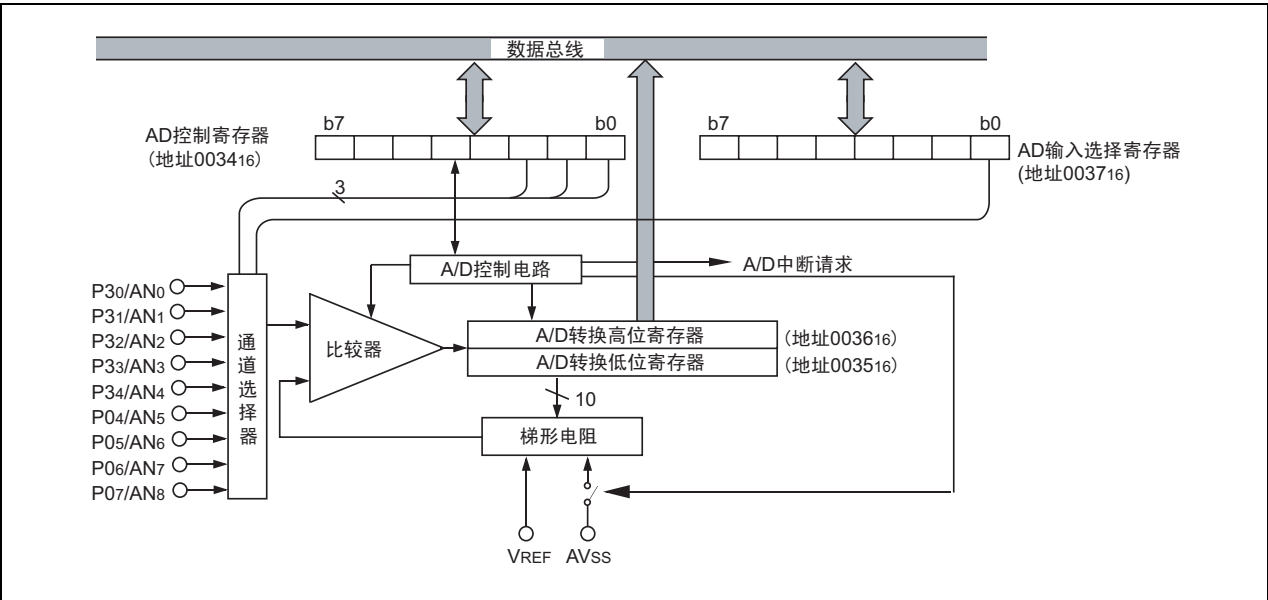


图 36 A/D 转换器的框图

监视定时器

在因失控等原因而导致程序不能正常循环的情况下，监视定时器提供返回到复位状态的手段。

监视定时器是由 8 位监视定时器 H 和 8 位监视定时器 L 构成的 16 位计数器。

(1) 监视定时器的初始值

在复位时或者通过写监视定时器控制寄存器（地址 0039₁₆），监视定时器 H 被置位为“FF₁₆”，监视定时器 L 被置位为“FF₁₆”。如果写操作的指令是 STA、LDM 和 CLB 等产生写信号的指令，就都能使用。监视定时器控制寄存器的写数据只有位 6、7 有效，与写到位 0~5 的值无关，将上述的值设定到各定时器。

(2) 监视定时器的运行

在复位时，监视定时器停止运行，通过写监视定时器控制寄存器（地址 0039₁₆）开始递减计数。如果监视定时器 H 发生下溢，就产生内部复位，在等待复位解除时间后解除复位，从复位向量地址开始重新执行程序。通常，需要编入在监视定时器 H 发生下溢前对监视定时器控制寄存器进行写操作的程序。如果一次也没有写监视定时器控制寄存器，监视定时器就不起作用。

(3) 监视定时器控制寄存器的位 6

- 如果在此位为“0”时执行 STP 指令，就转移到停止模式。监视定时器在解除停止模式的同时重新开始计数。（注）在执行 WIT 指令时监视定时器不停止。
- 如果在此位为“1”时执行 STP 指令，就在内部产生复位。一旦将此位改写为“1”，就不能通过程序改写为“0”。复位后的值为“0”。

在写监视定时器控制寄存器后到监视定时器 H 发生下溢前的时间如下所示：

监视定时器控制寄存器的位 7 为“0”的情况：

当 $X_{CIN}=32.768\text{kHz}$ 时为 32s；当 $X_{IN}=16\text{MHz}$ 时为 65.536ms

监视定时器控制寄存器的位 7 为“1”的情况：

当 $X_{CIN}=32.768\text{kHz}$ 时为 125ms；当 $X_{IN}=16\text{MHz}$ 时为 256 μs

注. 因为在等待停止解除期间监视定时器也进行计数，所以必须注意：监视定时器 H 不能在此期间发生下溢。

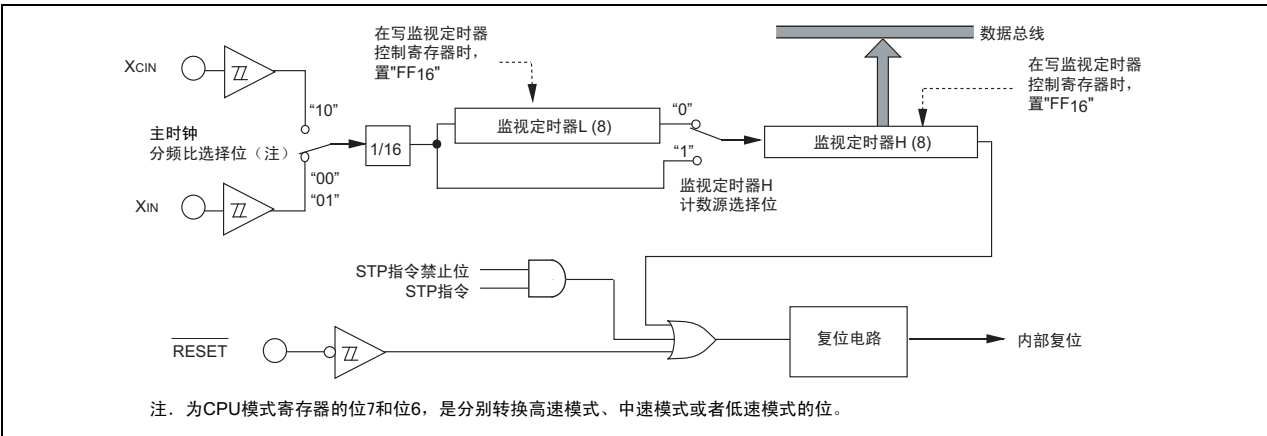


图 37 监视定时器的框图

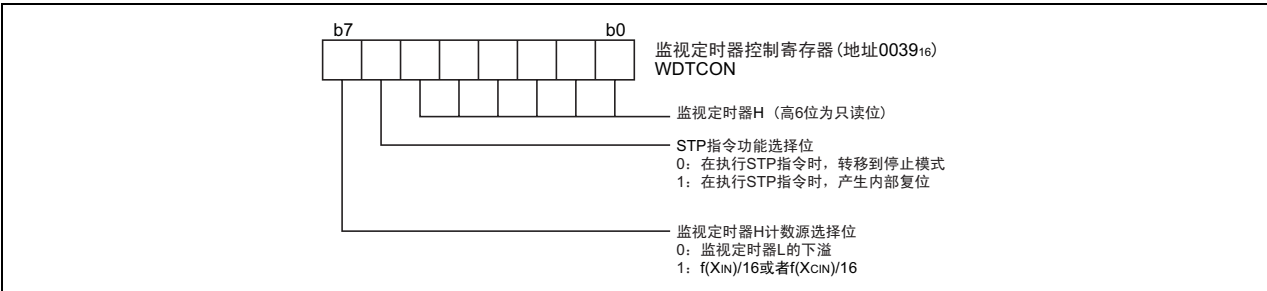


图 38 监视定时器控制寄存器的结构

复位电路

电源电压在 1.8~5.5V 内、XIN 稳定振荡时，如果将 $\overline{\text{RESET}}$ 管脚保持 XIN 的 20 个周期以上的“L”电平，就变为复位状态，此后，如果将 $\overline{\text{RESET}}$ 管脚恢复到“H”电平，就解除复位，从地址 FFFD₁₆ 的内容作为高位地址、地址 FFFC₁₆ 的内容作为低位地址的地址开始启动程序。

必须在电源电压超过 1.8V 时，使复位输入电压保持在 0.28V 以下。

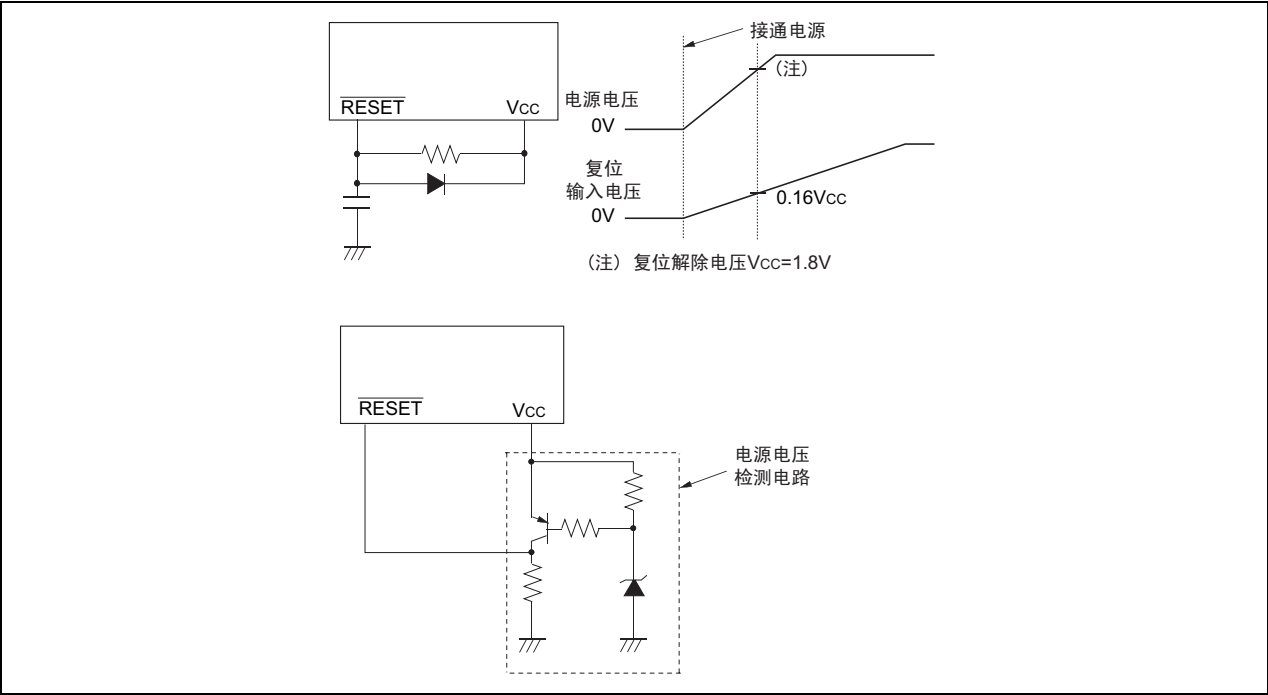


图 39 复位电路的例子

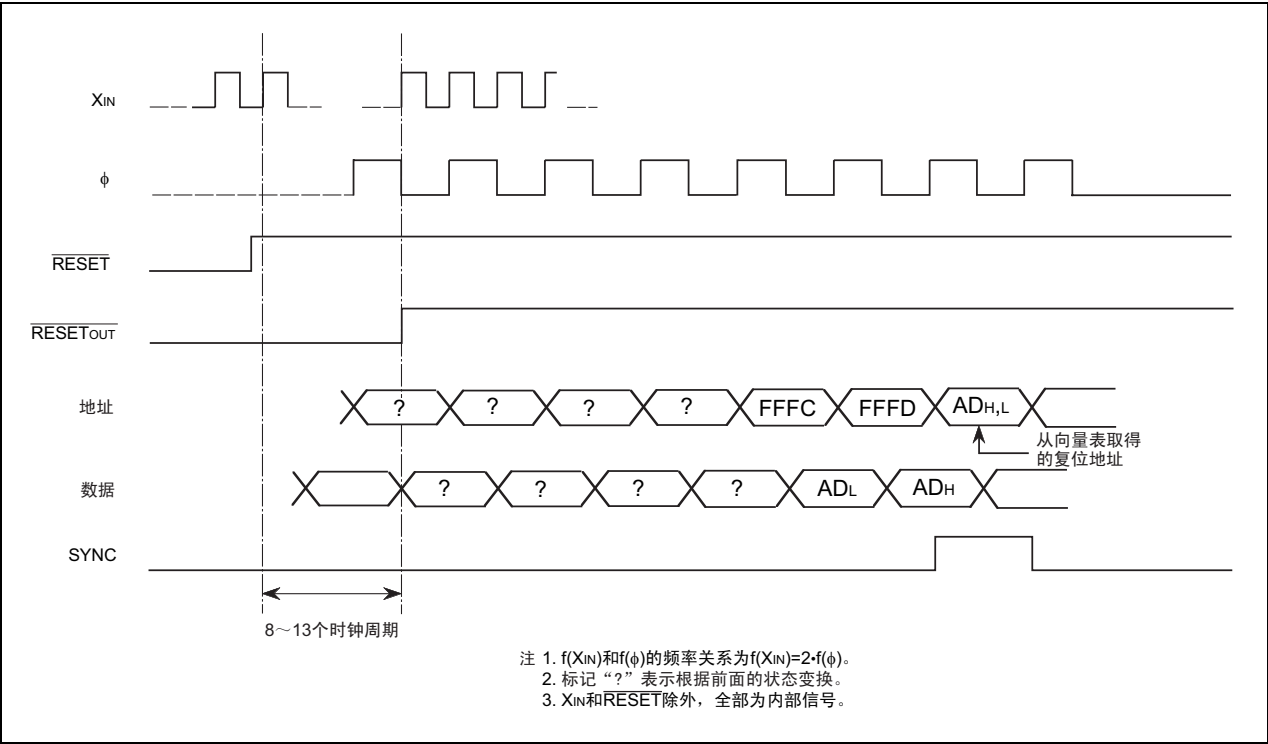


图 40 复位顺序

	地址	寄存器内容		地址	寄存器内容
(1) 端口P0	0000 ₁₆	00 ₁₆	(34) AD控制寄存器	0034 ₁₆	00010000
(2) 端口P0方向寄存器	0001 ₁₆	00 ₁₆	(35) AD转换低位寄存器	0035 ₁₆	XXXXXXXX
(3) 端口P1	0002 ₁₆	00 ₁₆	(36) AD转换高位寄存器	0036 ₁₆	0000000X
(4) 端口P1方向寄存器	0003 ₁₆	00 ₁₆	(37) AD输入选择寄存器	0037 ₁₆	00 ₁₆
(5) 端口P2	0004 ₁₆	00 ₁₆	(38) MISRG	0038 ₁₆	00 ₁₆
(6) 端口P2方向寄存器	0005 ₁₆	00 ₁₆	(39) 监视定时器控制寄存器	0039 ₁₆	00111111
(7) 端口P3	0006 ₁₆	00 ₁₆	(40) 中断边沿选择寄存器	003A ₁₆	00 ₁₆
(8) 端口P3方向寄存器	0007 ₁₆	00 ₁₆	(41) CPU模式寄存器	003B ₁₆	01001000
(9) 端口P4	0008 ₁₆	00 ₁₆	(42) 中断请求寄存器1	003C ₁₆	00 ₁₆
(10) 端口P4方向寄存器	0009 ₁₆	00 ₁₆	(43) 中断请求寄存器2	003D ₁₆	00 ₁₆
(11) 端口P0、P1、P2上拉控制寄存器	0012 ₁₆	00 ₁₆	(44) 中断控制寄存器1	003E ₁₆	00 ₁₆
(12) 端口P3上拉控制寄存器	0013 ₁₆	00 ₁₆	(45) 中断控制寄存器2	003F ₁₆	00 ₁₆
(13) 端口P4上拉控制寄存器	0014 ₁₆	00 ₁₆	(46) 处理器状态寄存器	(PS)	XXXXXXXX1X
(14) 串行I/O2控制寄存器1	0015 ₁₆	00 ₁₆	(47) 程序计数器	(PC _H)	地址FFFD ₁₆ 的内容
(15) 串行I/O2控制寄存器2	0016 ₁₆	00000111		(PC _L)	地址FFFC ₁₆ 的内容
(16) 串行I/O2寄存器	0017 ₁₆	XXXXXXXX			
(17) 发送/接收缓冲寄存器	0018 ₁₆	XXXXXXXX			
(18) 串行I/O1状态寄存器	0019 ₁₆	10000000			
(19) 串行I/O1控制寄存器	001A ₁₆	00 ₁₆			
(20) UART控制寄存器	001B ₁₆	11100000			
(21) 波特率发生器	001C ₁₆	XXXXXXXX			
(22) PWM控制寄存器	001D ₁₆	00 ₁₆			
(23) PWM预定标器	001E ₁₆	XXXXXXXX			
(24) PWM寄存器	001F ₁₆	XXXXXXXX			
(25) 预定标器12	0020 ₁₆	FF ₁₆			
(26) 定时器1	0021 ₁₆	01 ₁₆			
(27) 定时器2	0022 ₁₆	00 ₁₆			
(28) 定时器XY模式寄存器	0023 ₁₆	00 ₁₆			
(29) 预定标器X	0024 ₁₆	FF ₁₆			
(30) 定时器X	0025 ₁₆	FF ₁₆			
(31) 预定标器Y	0026 ₁₆	FF ₁₆			
(32) 定时器Y	0027 ₁₆	FF ₁₆			
(33) 定时器计数源设定寄存器	0028 ₁₆	00 ₁₆			

注. X为不定。
复位时上述以外的寄存器和RAM的内容不定，必须置初始值。

图 41 复位时的内部状态

时钟发生电路

3850 群 (A 规格 QzROM 版) 内置了 2 个振荡电路。能通过在 XIN 和 XOUT 的管脚之间或者 XCIN 和 XCOUT 的管脚之间连接谐振器, 形成振荡电路。电容等常数因谐振器而不同, 请使用谐振器厂家的推荐值。在 XIN-XOUT 的管脚之间内置了反馈电阻 (根据条件, 有时需要外接反馈电阻)。因为在 XCIN-XCOUT 之间没有内置电阻, 所以必须外接反馈电阻。

在刚接通电源后, 只有 XIN 的振荡电路开始振荡, XCIN 和 XCOUT 管脚为输入/输出端口。

●频率的控制

(1) 中速模式

加到 XIN 管脚的频率的 8 分频为内部时钟 ϕ , 解除复位后为此模式。

(2) 高速模式

加到 XIN 管脚的频率的 2 分频为内部时钟 ϕ 。

(3) 低速模式

加到 XCIN 管脚的频率的 2 分频为内部时钟 ϕ 。

(4) 低功耗模式

在低速模式中, 能通过将 CPU 模式寄存器的主时钟停止位 (b5) 设定为 “1”, 停止主时钟 XIN, 实现低功耗运行。此时, 在重新开始主时钟 XIN 振荡时, 必须在将主时钟停止位设定为 “0” 后, 通过程序生成振荡稳定前的等待时间。

由于 XCIN-XCOUT 振荡电路的振荡不能通过输入外部时钟进行, 因此, 必须通过外接谐振器, 使 XCIN-XCOUT 振荡电路振荡。

●振荡控制

(1) 停止模式

如果执行 STP 指令, 内部时钟 ϕ 就在 “H” 状态下停止, 并且停止 XIN 和 XCIN 的振荡。此时, 在解除 STP 指令后的振荡稳定时间设定位 (地址 0038₁₆ 的位 0) 为 “0” 时, 定时器 1 被设定成 “01₁₆”, 而预定标器 12 被设定成 “FF₁₆”。另一方面, 在解除 STP 指令后的振荡稳定时间设定位为 “1” 时, 由于没有给定定时器 1 和预定标器 12 设定任何值, 所以必须设定符合使用谐振器的振荡稳定时间的等待时间。执行 STP 指令时设定的计数源连接到 STP 指令解除后的预定标器 12 的输入, 预定标器 12 的输出连接到定时器 1。如果接受外部中断, 就重新开始振荡, 但是, 在定时器 1 下溢前内部时钟 ϕ 保持 “H” 状态, 在定时器 1 下溢后开始供给内部时钟 ϕ 。这是由于在使用陶瓷振荡等时, 需要启动振荡的时间。在通过复位重新开始振荡时, 由于不产生等待时间, 因此在振荡稳定之前, 必须给 RESET 管脚外加 “L” 电平。

(2) 等待模式

如果执行 WIT 指令, 内部时钟 ϕ 就在 “H” 状态下停止, 但是振荡器不停止振荡。如果接受复位或者中断, 就解除内部时钟 ϕ 的停止。由于振荡器没有停止振荡, 因此能立即执行指令。

在解除 STP 或者 WIT 状态时, 为了能接受中断, 必须在执行 STP 或者 WIT 指令前, 先将所对应的中断允许位置 “1”。另外, 在解除 STP 状态时, 由于预定标器 12 和定时器 1 对 XIN 16 分频后的时钟进行计数, 因此必须在执行 STP 指令前将定时器 1 中断允许位置 “0”。

■注意事项

- 在进行中/高速模式和低速模式之间的转移时, 需要 XIN 和 XCIN 的振荡都处于稳定状态。尤其是 XCIN 的振荡上升需要时间, 所以在刚接通电源后或者从停止模式返回时必须注意。另外, 在转移时需要 $f(XIN) > 3 \cdot f(XCIN)$ 。
- 在通过将解除 STP 指令后的振荡稳定时间设定位设定为 “1” 使用时, 必须在充分评价所使用的谐振器的振荡稳定时间后, 对定时器 1 和预定标器 12 设定值。

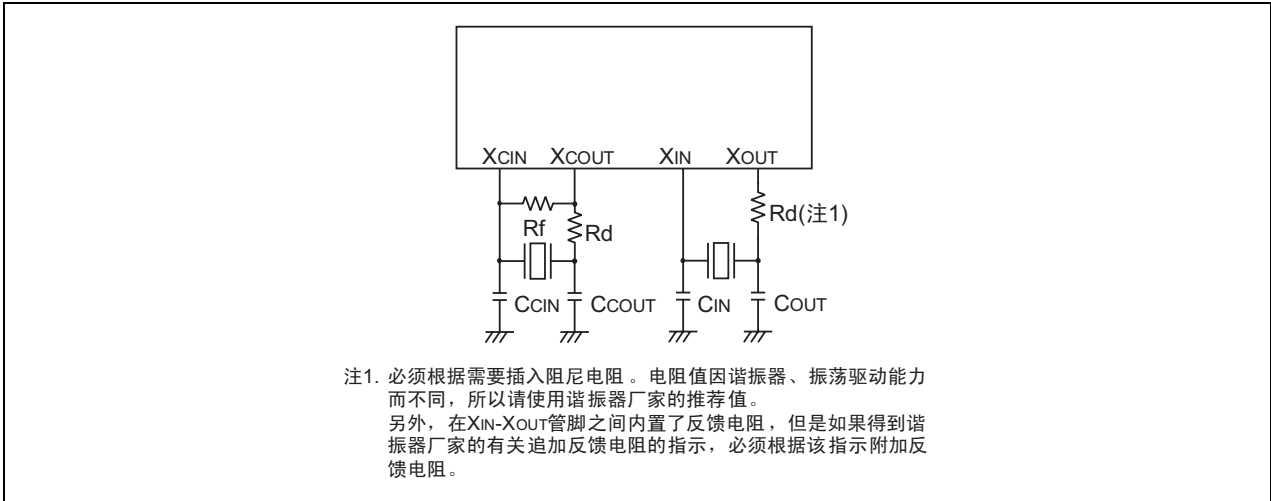


图 42 外接陶瓷谐振器的电路

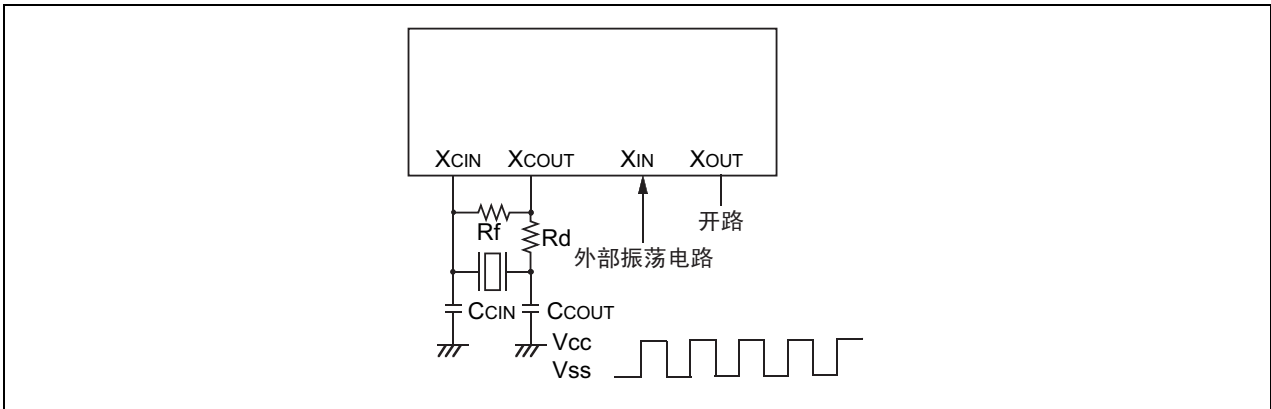


图 43 外部时钟输入电路

【MISRG】

MISRG 由进行有关中速模式自动转换的各种控制位和 STP 指令解除后振荡稳定时间设定的控制位构成。

当中速模式自动转换设定为“1”并且运行在低速模式时，能通过将中速模式自动转换开始位置“1”，自动开始 XIN 振荡，转移到中速模式。

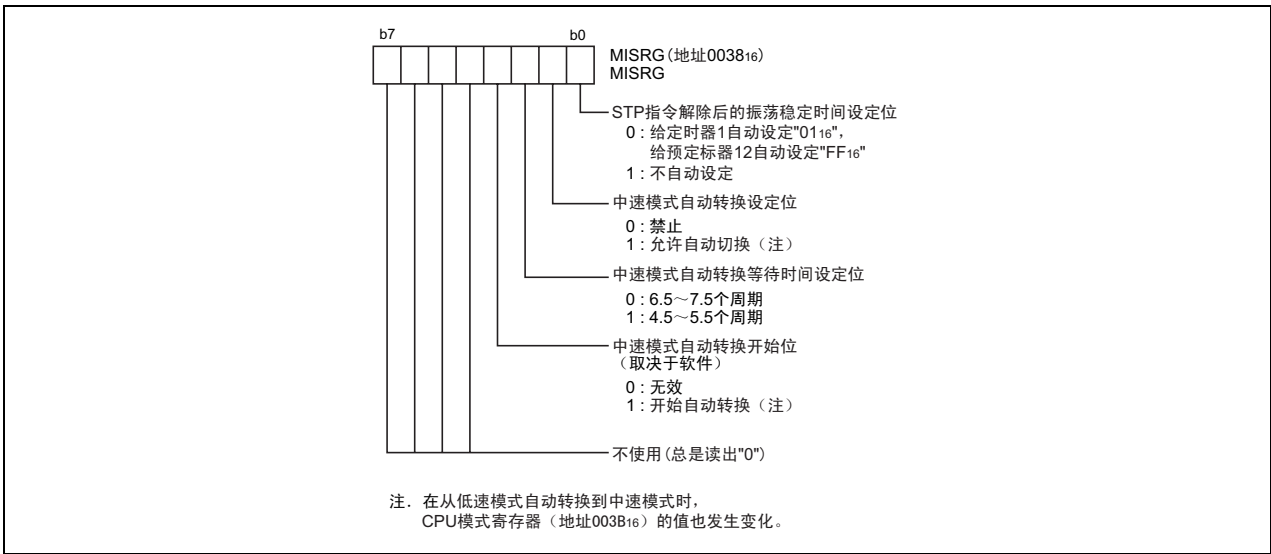


图 44 MISRG 的结构

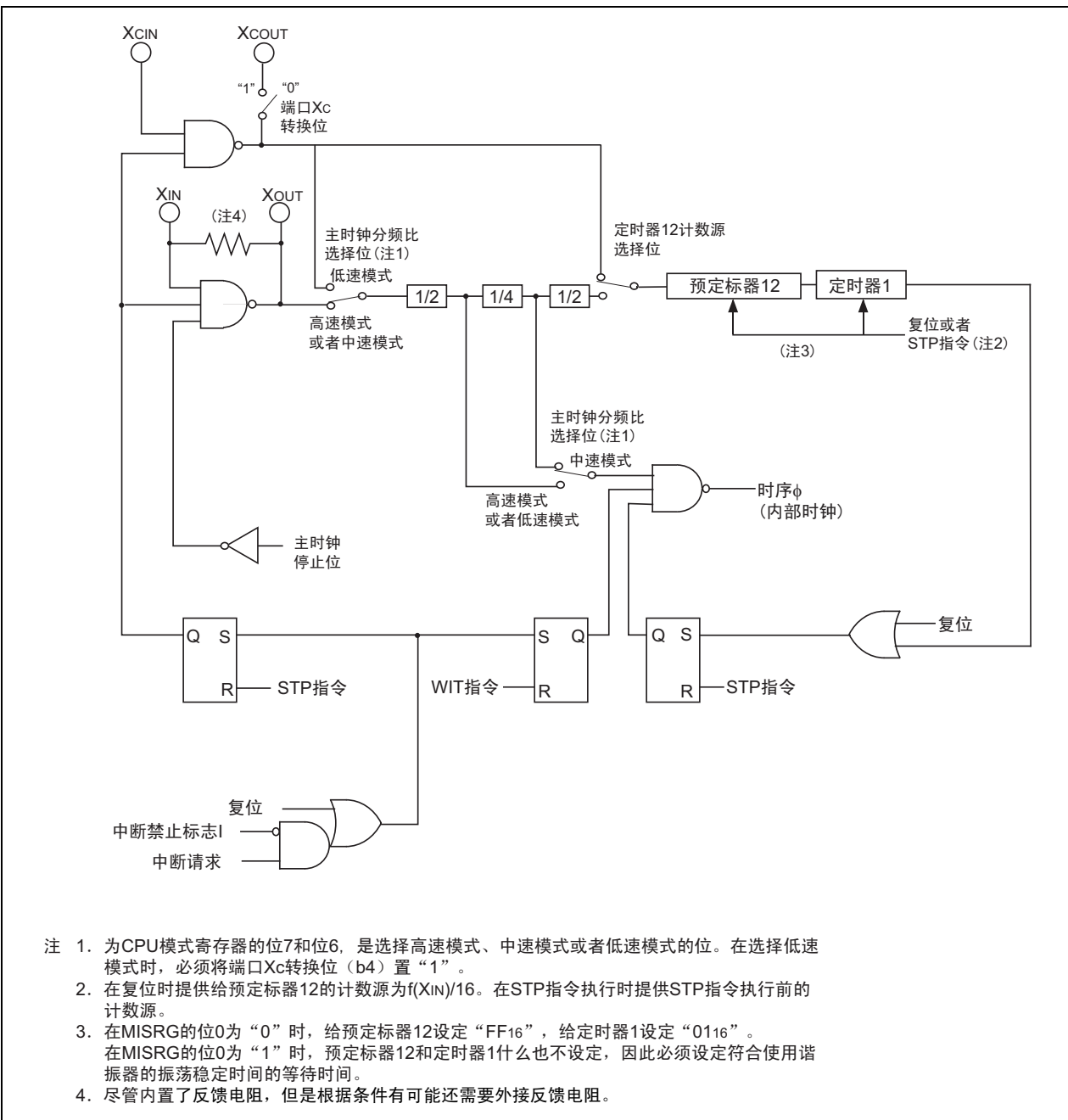


图 45 系统时钟发生电路的框图（单芯片模式）

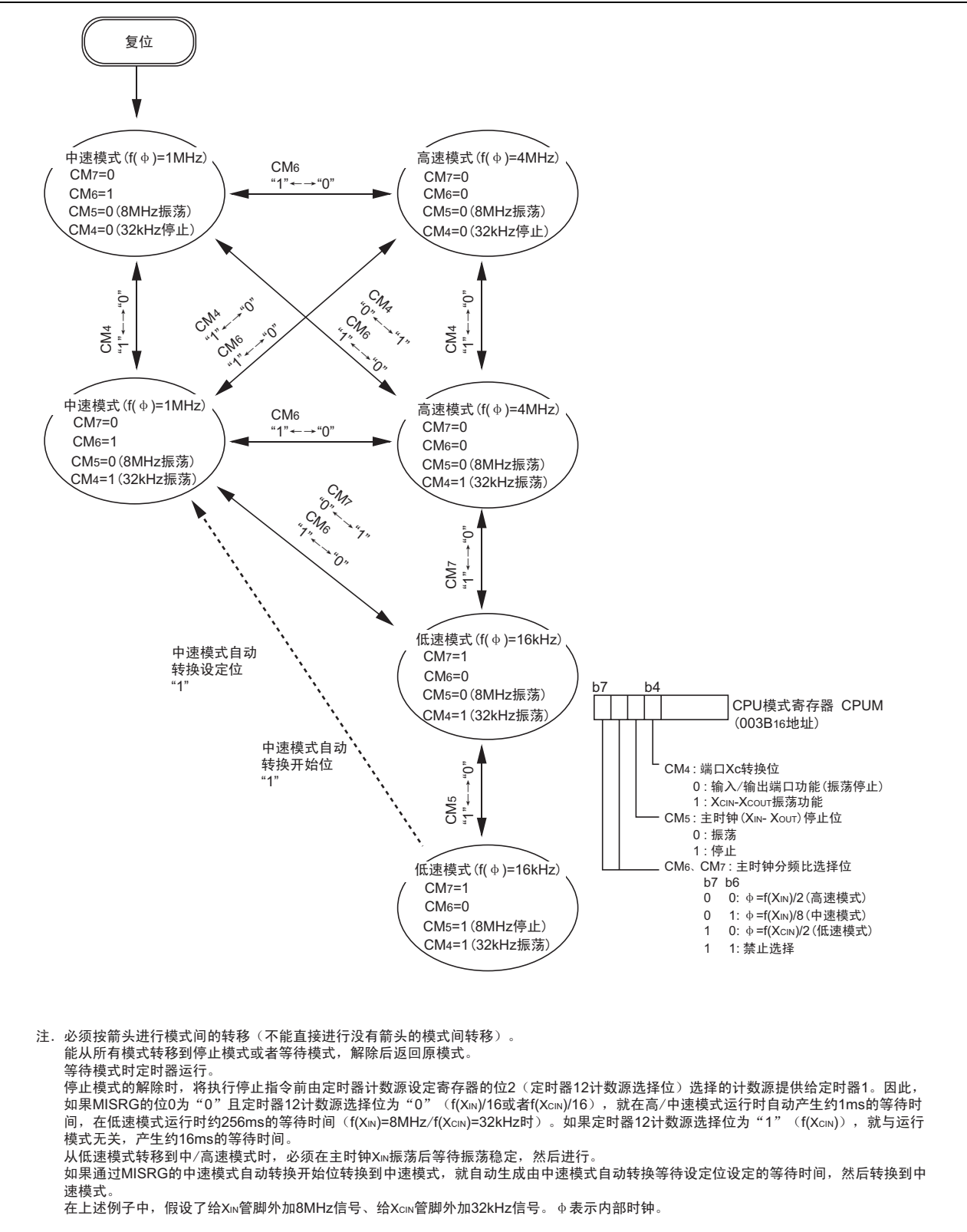


图 46 系统时钟的状态转移图

编程时的注意事项

有关处理器状态寄存器的注意事项

处理器状态寄存器 (PS) 除了中断禁止标志 I 为“1”以外, 刚复位后的值不定。因此, 必须对影响程序执行的标志初始化。

尤其对影响运算本身的 T 标志和 D 标志, 必须初始化。

有关中断的注意事项

在刚通过程序改变中断请求位的内容后, 即使执行 BBC、BBS 指令, 也执行改变前的内容。为了执行改变后的内容, 必须在执行一条以上的指令后进行。

有关 10 进制运算的注意事项

- 进行 10 进制运算时, 必须在将 10 进制模式标志 D 设定为“1”后, 执行 ADC 指令或者 SBC 指令, 此时, 必须在 ADC 指令或者 SBC 指令后执行一条以上的指令之后, 执行 SEC 指令、CLC 指令或者 CLD 指令。
- 在 10 进制模式, N (负)、V (溢出) 以及 Z (零) 标志无效。

有关定时器的注意事项

对定时器锁存器写值 n (0~255) 时的分频比为 $1/(n+1)$ 。

有关乘除指令的注意事项

- MUL、DIV 指令不受 T 标志和 D 标志的影响。
- 在执行乘除指令时, 不改变处理器状态寄存器的内容。

有关端口的注意事项

无法读取端口方向寄存器的值。也就是说, 不能使用 LDA 指令、T 标志为“1”时的存储器运算指令、以及将方向寄存器的值作为变址值的寻址方式、BBC 和 BBS 等位测试指令。另外, 也不能使用 CLB、SEB 等位操作指令和 ROR 运算等方向寄存器的读-修改-写指令。必须使用 LDM、STA 等指令设定方向寄存器。

有关串行接口的注意事项

对于串行 I/O1 (时钟同步模式), 当接收侧采用外部时钟输出 $\overline{\text{SRDY1}}$ 时, 必须将接收允许位、 $\overline{\text{SRDY1}}$ 输出允许位和发送允许位同时设定为“1”。

另外, 串行 I/O1 在发送结束后, 锁存最后位, 并从 TxD 管脚输出最后位。

串行 I/O2 在发送结束时, SOUT2 管脚为高阻抗状态。

对于串行 I/O1 (时钟同步模式) 和串行 I/O2, 在选择外部时钟作为同步时钟情况下, 当传送时钟的输入电平为“H”时, 必须将发送数据分别写入发送缓冲寄存器和串行 I/O2 寄存器。

有关 A/D 转换的注意事项

比较器的输入由电容耦合构成。如果时钟频率低, 就可能失去电荷, 所以在中速/高速模式进行 A/D 转换时, 必须将 $f(\text{XIN})$ 设定在 500kHz 以上。

另外, 不能在 A/D 转换中执行 STP 指令。

有关指令执行时间的注意事项

指令执行时间能通过机器指令一览表所记载的周期数乘以内部时钟 ϕ 的周期得到。通常, 内部时钟 ϕ 的周期在高速模式时为 XIN 周期的 2 倍。

有关保留区和保留位的注意事项

不能对 SFR 区和专用页的保留区写任何数据 (不能改变复位后的状态)。

有关 AD 输入选择寄存器的注意事项

必须将 AD 输入选择寄存器 (地址 0037₁₆) 的位 5 和位 7 必须固定为“0”。

有关 CPU 模式寄存器的注意事项

必须将 CPU 模式寄存器 (地址 003B₁₆) 的位 3 必须固定为“1”。

有关中断请求寄存器 1 的注意事项

必须将中断请求寄存器 1 (地址 003C₁₆) 的位 1 和位 5 必须固定为“0”。

使用时的注意事项

有关处理未使用管脚的注意事项

必须对未使用管脚进行处理。

有关电源管脚的处理注意事项

在使用时,为了防止闩锁现象,必须将高频特性良好的电容作为旁路电容外接到元件的电源管脚(V_{CC}管脚)和 GND 管脚(V_{SS}管脚)之间以及电源管脚(V_{CC}管脚)和模拟电源输入管脚(AV_{SS}管脚)之间。旁路电容推荐 0.01μF~0.1μF 的陶瓷电容。

另外,必须以最短距离将旁路电容外接在电源管脚和 GND 管脚之间以及电源管脚和模拟电源输入管脚之间。

有关电源电压的注意事项

在单片机的电源电压低于推荐运行条件值时,单片机可能无法正常运行,处于不稳定的运行状态。

对于在电源电压下降和切断电源时电源电压缓慢下降的系统,系统设计时必须考虑即使在电源电压低于推荐运行条件时的不稳定运行状态下也能保证系统正常的单片机复位等对策。

有关闪存版、掩模 ROM 版和 QzROM 版不同点的注意事项

由于闪存版、掩模 ROM 版和 QzROM 版中 ROM 类型的差异,各自的制造工艺不同,掩模图形也不同。另外,即使 ROM 类型相同,存储器容量也有可能不同。根据这些差异,电特性范围内的特性值、运行安全系数、抗噪声能力、噪声辐射量等特性以及振荡电路常数有可能不同。在开发应用产品时,必须对各自的产品实施充分的系统评价试验。尤其是当产品转换(例:从掩模 ROM 版转换到 QzROM 版等)时,必须在应用产品批量生产之前的阶段对转换产品实施充分的系统评价试验。

有关空白出货产品的注意事项

虽然在装配工程前对空白出货产品进行了充分的 QzROM 写测试,但是在装配工程后对用户 ROM 区没有进行写测试。因此,有可能发生 0.1%左右的写故障。另外,写的环境也会造成写故障,所以必须在使用时充分注意电缆的接触和插座上的异物等。

有关 QzROM 版的注意事项

必须将 CNV_{SS}/V_{PP} 管脚尽量从提供给单片机 V_{SS} 管脚的 GND 以最短距离连接到最近的 GND 图形。

另外,有时通过串联插入 5kΩ 左右的电阻连接到 GND,有可能改善抗噪声能力。此时也尽量从提供给单片机 V_{SS} 管脚的 GND 以最短距离连接到最近的 GND 图形。

• 理由

CNV_{SS}/V_{PP} 管脚是内部 QzROM 的电源输入管脚。在给 QzROM 写程序时,为了产生写电流,降低了 V_{PP} 管脚的阻抗,所以噪声容易侵入。如果噪声从 V_{PP} 管脚侵入,QzROM 的指令码和数据的读操作就不能正常进行而导致失控。

订购 QzROM 编程后的产品时的注意事项

在订购 QzROM 编程后的出货产品时,必须提交使用掩模文件转换实用程序(MM)建立的掩模文件(扩展名为.msk)。

另外,在执行掩模文件转换实用程序(MM)建立掩模文件时,必须设定掩模选项的数据。

有关 ROM 代码保护的注意事项

(QzROM 编程后的出货产品)

QzROM 编程后的出货产品的 ROM 代码保护,由订货时提出的在建立掩模文件时的 ROM 选项数据决定。

在本公司进行 QzROM 编程时,将 ROM 选项数据写入 ROM 代码保护地址(地址 FFDB16)。因此,ROM 代码保护地址的内容会有订货时的值与实际写入的值不同的情况。

建立掩模文件时的 ROM 选项数据为“有保护”时,设定“0016”;为“无保护”时,设定“FF16”。因此,QzROM 编程后的出货产品的 ROM 代码保护地址的内容为“0016”或者“FF16”。

另外,必须注意:在没有设定 ROM 选项数据或者设定了“0016”和“FF16”以外的数据时,不能接受该掩模文件。

订购 QzROM 编程后的产品时的提交资料

必须在订购 QzROM 编程后的出货产品时提交以下的资料:

- QzROM 编程确认书*
- 标志指定书*
- ROM 的数据 . . . 掩模文件

* 有关 QzROM 编程确认书和标记指定书, 请参照瑞萨科技公司主页 (<http://www.renesas.com/>)。另外, QzROM 单片机不对应特殊字体标记 (贵公司商标等)。

电特性

绝对最大规格

表 9 绝对最大额定值

符号	项目	条件	额定值	单位
VCC	电源电压	以 Vss 管脚为基准进行测量。 测量输入电压时，输出晶体管处于截止状态。	-0.3~6.5	V
Vi	输入电压 P00~P07、P10~P17、P20、P21、P24~P27、 P30~P34、P40~P44、VREF		-0.3~VCC+0.3	V
Vi	输入电压 P22、P23		-0.3~5.8	V
Vi	输入电压 RESET、XIN		-0.3~VCC+0.3	V
Vi	输入电压 CNVSS		-0.3~8.0	V
Vo	输出电压 P00~P07、P10~P17、P20、P21、P24~P27、 P30~P34、P40~P44、XOUT		-0.3~VCC+0.3	V
Vo	输出电压 P22、P23		-0.3~5.8	V
Pd	功耗	Ta=25℃	1000 (注)	mW
Topr	工作环境温度		-20~85	℃
Tstg	保存温度		-40~125	℃

注. 42P2R-A/E 封装产品为 300mW。

推荐运行条件

表 10 推荐运行条件 (1) (在没有指定的情况下, $V_{CC}=1.8\sim 5.5V$ 、 $T_a=-20\sim 85^{\circ}C$)

符号	项目	条件		规格值			单位
				最小	标准	最大	
Vcc	电源电压（注 1）	振荡开始时（注 2）		2.0	5.0	5.5	V
		高速模式时 f(φ)=f(XIN)/2	f(XIN)≤12.5MHz	4.0	5.0	5.5	V
			f(XIN)≤6.0MHz	2.7	5.0	5.5	V
			f(XIN)≤4.2MHz	2.2	5.0	5.5	V
			f(XIN)≤2.1MHz	2.0	5.0	5.5	V
		中速模式时 f(φ)=f(XIN)/8	f(XIN)≤12.5MHz	2.7	5.0	5.5	V
			f(XIN)≤8.4MHz	2.2	5.0	5.5	V
			f(XIN)≤4.2MHz	1.8	5.0	5.5	V
		低速模式时 f(φ)=f(XCIN)/2	f(XCIN)≤50kHz	1.8	5.0	5.5	V
VSS	电源电压				0		V
VIH	“H” 输入电压 P00~P07、P10~P17、 P20、P21、P24~P27、 P30~P34、P40~P44	1.8≤Vcc<2.7V		0.85 Vcc		Vcc	V
		2.7≤Vcc≤5.5V		0.8 Vcc		Vcc	
VIH	“H” 输入电压 P22、P23	1.8≤Vcc<2.7V		0.85 Vcc		5.8	V
		2.7≤Vcc≤5.5V		0.8 Vcc		5.8	
VIH	“H” 输入电压 RESET、XIN	1.8≤Vcc<2.7V		0.85 Vcc		Vcc	V
		2.7≤Vcc≤5.5V		0.8 Vcc		Vcc	
VIH	“H” 输入电压 CNVss	1.8≤Vcc<2.7V		0.85 Vcc		8.0	V
		2.7≤Vcc ≤ 5.5V		0.8 Vcc		8.0	
VIL	“L” 输入电压 P00~P07、P10~P17、 P20、P21、P24~P27、 P30~P34、P40~P44	1.8≤Vcc<2.7V		0		0.16 Vcc	V
		2.7≤Vcc≤5.5V		0		0.2 Vcc	
VIH	“H” 输入电压 P22、P23	1.8≤Vcc<2.7V		0		0.16 Vcc	V
		2.7≤Vcc≤5.5V		0		0.2 Vcc	
VIL	“L” 输入电压 RESET	1.8≤Vcc<2.7V		0		0.16 Vcc	V
		2.7≤Vcc≤5.5V		0		0.2 Vcc	
VIL	“L” 输入电压 XIN	1.8≤Vcc<2.7V		0		0.16 Vcc	V
VIL	“L” 输入电压 CNVss	1.8≤Vcc<2.7V		0		0.16 Vcc	V
		2.7≤Vcc≤5.5V		0		0.2 Vcc	
f(XIN)	主时钟输入振荡频率（注 3）	高速模式时 f(φ)=f(XIN)/2	4.0≤Vcc≤5.5V			12.5	MHz
			2.7≤Vcc≤5.5V			6.0	MHz
			2.2≤Vcc≤5.5V			4.2	MHz
			2.0≤Vcc≤5.5V			2.1	MHz
		中速模式时 f(φ)=f(XIN)/8	2.7≤Vcc≤5.5V			12.5	MHz
			2.2≤Vcc≤5.5V			8.4	MHz
			1.8≤Vcc≤5.5V			4.2	MHz
f(XCIN)	子时钟输入振荡频率（注 3）、（注 4）				32.768	50	kHz

注 1. 在使用 A/D 转换器时, 请参照 A/D 转换器的推荐运行条件。

注 2. 振荡开始电压和振荡开始时间因振荡器、电路常数和工作环境温度等而不同。尤其是高频率的振荡器, 有可能在低电压时很难开始振荡, 所以必须注意。

注 3. 振荡频率为占空 50% 的情况。

注 4. 使用低速模式时的子时钟输入振荡频率必须为 $f(X_{CIN})<f(X_{IN})/3$ 。

表 11 推荐运行条件 (2) (在没有指定的情况下, $V_{CC}=1.8\sim 5.5V$ 、 $T_a=-20\sim 85^{\circ}C$)

符号	项目	规格值			单位
		最小	标准	最大	
$I_{OH(peak)}$	峰值“H”输出电流 (注 1) P00~P07、P10~P17、P20、P21、P24~P27、P30~P34、P40~P44			-10	mA
$I_{OL(peak)}$	峰值“L”输出电流 (注 1) P00~P07、P20~P27、P30~P34、P40~P44			10	mA
$I_{OL(peak)}$	峰值“L”输出电流 (注 1) P10~P17			20	mA
$I_{OH(avg)}$	平均“H”输出电流 (注 2) P00~P07、P10~P17、P20、P21、P24~P27、P30~P34、P40~P44			-5	mA
$I_{OL(avg)}$	平均“L”输出电流 (注 2) P00~P04、P20~P27、P30~P34、P40~P44			5	mA
$I_{OL(avg)}$	平均“L”输出电流 (注 2) P10~P17			15	mA
$\Sigma I_{OH(peak)}$	总峰值“H”输出电流 (注 3) P00~P07、P10~P17、P30~P34			-80	mA
$\Sigma I_{OH(peak)}$	总峰值“H”输出电流 (注 3) P20、P21、P24~P27、P40~P44			-80	mA
$\Sigma I_{OL(peak)}$	总峰值“L”输出电流 (注 3) P00~P0、P30~P34			80	mA
$\Sigma I_{OL(peak)}$	总峰值“L”输出电流 (注 3) P10~P17			120	mA
$\Sigma I_{OL(peak)}$	总峰值“L”输出电流 (注 3) P20~P27、P40~P44			80	mA
$\Sigma I_{OH(avg)}$	总平均“H”输出电流 (注 3) P00~P07、P10~P17、P30~P34			-40	mA
$\Sigma I_{OH(avg)}$	总平均“H”输出电流 (注 3) P20、P21、P24~P27、P40~P44			-40	mA
$\Sigma I_{OL(avg)}$	总平均“L”输出电流 (注 3) P00~P07、P30~P34			40	mA
$\Sigma I_{OL(avg)}$	总平均“L”输出电流 (注 3) P10~P17			60	mA
$\Sigma I_{OL(avg)}$	总平均“L”输出电流 (注 3) P20~P27、P40~P44			40	mA

注 1. 输出峰值电流是每 1 个端口流通的电流的峰值。

注 2. 输出平均电流是 100ms 期间的平均值。

注 3. 输出总电流是流到相应端口的全部电流的总和, 总平均电流是 100ms 期间的平均值, 总峰值电流是峰值的总和。

电特性

表 12 电特性 (1) (在没有指定的情况下, $V_{CC}=1.8\sim 5.5V$ 、 $V_{SS}=0V$ 、 $T_a=-20\sim 85^{\circ}C$)

符号	项目	测量条件	规格值			单位
			最小	标准	最大	
VOH	“H” 输出电压 (注) P00~P07、P10~P17、P20、P21、 P24~P27、P30~P34、P40~P44	$I_{OH}=-10mA$ $4.0\leq V_{CC}\leq 5.5V$	$V_{CC}-2.0$			V
		$I_{OH}=-1.0mA$ $1.8\leq V_{CC}\leq 5.5V$	$V_{CC}-1.0$			
VOL	“L” 输出电压 P00~P07、P20~P27、 P30~P34、P40~P44	$I_{OL}=10mA$ $4.0\leq V_{CC}\leq 5.5V$			2.0	V
		$I_{OL}=1.0mA$ $1.8\leq V_{CC}\leq 5.5V$			1.0	
VOL	“L” 输出电压 P10~P17	$I_{OL}=20mA$ $4.0\leq V_{CC}\leq 5.5V$			2.0	V
		$I_{OL}=10mA$ $2.7\leq V_{CC}\leq 5.5V$			1.0	
		$I_{OL}=1.6mA$ $1.8\leq V_{CC}\leq 5.5V$			1.0	
VT+—VT—	滞后特性 CNTR0、CNTR1、INT0~INT3			0.4		V
VT+—VT—	滞后特性 RxD、SCLK1、SCLK2、SIN2			0.5		V
VT+—VT—	滞后特性 RESET			0.5		V
IiH	“H” 输入电流 P00~P07、P10~P17、P20、P21、 P24~P27、P30~P34、P40~P44	$V_I=V_{CC}$ (管脚为浮动, 上拉晶体管 为切断状态)			5.0	μA
IiH	“H” 输入电流 RESET、CNVSS	$V_I=V_{CC}$			5.0	μA
IiH	“H” 输入电流 XIN	$V_I=V_{CC}$		4.0		μA
IiL	“L” 输入电流 P00~P07、P10~P17、P20~P27 P30~P34、P40~P44	$V_I=V_{SS}$ (管脚为浮动, 上拉晶体管 为切断状态)			-5.0	μA
IiL	“L” 输入电流 RESET、CNVSS	$V_I=V_{SS}$			-5.0	μA
IiL	“L” 输入电流 XIN	$V_I=V_{SS}$		-4.0		μA
IiL	“L” 输入电流 (上拉有效时) P00~P07、P10~P17、P20、P21、 P24~P27、P30~P34、P40~P44	$V_I=V_{SS}$ $V_{CC}=5.0V$	-25	-60	-120	μA
		$V_I=V_{SS}$ $V_{CC}=3.0V$	-8	-22	-40	μA
VRAM	RAM 保持电压	时钟停止时	1.8			V

注 1. P25: 在 UART 控制寄存器的 P25/TxD P 沟道输出禁止位 (地址 001B16 的位 4) 为 “0” 时。

表 13 电特性 (2) (在没有指定的情况下, $V_{CC}=1.8\sim 5.5V$ 、 $V_{SS}=0V$ 、 $T_a=-20\sim 85^{\circ}C$)

符号	项目	测量条件		规格值			单位
				最小	标准	最大	
I _{CC}	电源电流	高速模式时 (注)	f(XIN)=12.5MHz f(XCIN)=32.768kHz		6.0	13.0	mA
			f(XIN)=8.0MHz f(XCIN)=32.768kHz		4.3	10.0	mA
			f(XIN)=12.5MHz (执行 WIT 指令时) f(XCIN)=32.768kHz		1.8	4.5	mA
			f(XIN)=8.0MHz (执行 WIT 指令时) f(XCIN)=32.768kHz		1.4	4.2	mA
		中速模式时 (注)	f(XIN)=12.5MHz f(XCIN)=停止		2.8	7.0	mA
			f(XIN)=8.0MHz f(XCIN)=停止		2.0	6.5	mA
			f(XIN)=12.5MHz (执行 WIT 指令时) f(XCIN)=停止		1.8	4.2	mA
			f(XIN)=8.0MHz (执行 WIT 指令时) f(XCIN)=停止		1.3	4.0	mA
		低速模式时 (V _{CC} =5.0V) (注)	f(XIN)=停止 f(XCIN)=32.768kHz		75	200	μA
			f(XIN)=停止 f(XCIN)=32.768kHz (执行 WIT 指令时)		65	100	μA
		低速模式时 (V _{CC} =3.0V) (注)	f(XIN)=停止 f(XCIN)=32.768kHz		15	55	μA
			f(XIN)=停止 f(XCIN)=32.768kHz (执行 WIT 指令时)		10	20	μA
		A/D 转换器运行时的增量			300		μA
		振荡全部停止 (执行 STP 指令时) (注)	T _a =25℃		0.1	1.0	μA
			T _a =85℃			10	μA

注. 输出晶体管为截止状态。

A/D 转换器的推荐运行条件

表 14 A/D 转换器的推荐运行条件 (在没有指定的情况下, $V_{CC}=2.2\sim 5.5V$ 、 $V_{SS}=AV_{SS}=0V$ 、 $T_a=-20\sim 85^{\circ}C$)

符号	项目	条件	规格值			单位
			最小	标准	最大	
V_{CC}	电源电压 (使用 A/D 转换器时)		2.2	5.0	5.5	V
V_{REF}	A/D 转换器基准电压		2.0		V_{CC}	V
AV_{SS}	模拟电源电压			0		V
V_{IA}	模拟输入电压 $AN_0\sim AN_8$		AV_{SS}		V_{CC}	V
$f(X_{IN})$	主时钟输入振荡频率 (使用 A/D 转换器时)	高速模式 $f(\phi)=f(X_{IN})/2$	$4.0\leq V_{CC}\leq 5.5V$	0.5	12.5	MHz
			$2.7\leq V_{CC}\leq 5.5V$	0.5	6.0	MHz
			$2.2\leq V_{CC}\leq 5.5V$	0.5	4.2	MHz
		中速模式 $f(\phi)=f(X_{IN})/8$	$2.7\leq V_{CC}\leq 5.5V$	0.5	12.5	MHz
			$2.2\leq V_{CC}\leq 5.5V$	0.5	8.4	MHz

A/D 转换器的特性

表 15 A/D 转换器的特性 (在没有指定时: $V_{CC}=2.2\sim 5.5V$ 、 $V_{SS}=AV_{SS}=0V$ 、 $T_a=-20\sim 85^{\circ}C$)

符号	项目	测量条件	规格值			单位
			最小	标准	最大	
—	分辨率				10	bit
—	绝对精度	$2.2\leq V_{CC}<2.7V$			± 5	LSB
		$2.7\leq V_{CC}<5.5V$			± 4	LSB
t_{CONV}	转换时间	高速模式和中速模式			61	$2t_c(X_{IN})$
		低速模式		40		μs
RL_{LADDER}	梯形电阻			35		$k\Omega$
I_{VREF}	基准电源输入电流	V_{REF} 连接时, $V_{REF}=5.0V$	50	150	200	μA
		V_{REF} 断开时, $V_{REF}=5.0V$			5	
$I_{I(AD)}$	A/D 端口输入电流			0.5	5.0	μA

时序的必要条件

表 16 时序的必要条件 (1) (在没有指定的情况下, $V_{CC}=4.0\sim 5.5V$ 、 $V_{SS}=0V$ 、 $T_a=-20\sim 85^{\circ}C$)

符号	项目	规格值			单位
		最小	标准	最大	
$t_w(\overline{RESET})$	复位输入“L”脉宽	20			XIN 周期
$t_c(XIN)$	外部时钟输入周期时间	80			ns
$t_{WH}(XIN)$	外部时钟输入“H”脉宽	32			ns
$t_{WL}(XIN)$	外部时钟输入“L”脉宽	32			ns
$t_c(CNTR)$	CNTR0、CNTR1输入周期时间	200			ns
$t_{WH}(CNTR)$	CNTR0、CNTR1输入“H”脉宽	80			ns
$t_{WL}(CNTR)$	CNTR0、CNTR1输入“L”脉宽	80			ns
$t_{WH}(INT)$	INT0~INT3输入“H”脉宽	80			ns
$t_{WL}(INT)$	INT0~INT3输入“L”脉宽	80			ns
$t_c(SCLK1)$	串行I/O1时钟输入周期时间 (注)	800			ns
$t_{WH}(SCLK1)$	串行I/O1时钟输入“H”脉宽 (注)	370			ns
$t_{WL}(SCLK1)$	串行I/O1时钟输入“L”脉宽 (注)	370			ns
$t_{su}(RXD-SCLK1)$	串行I/O1输入准备时间	220			ns
$t_h(SCLK1-RXD)$	串行I/O1输入保持时间	100			ns
$t_c(SCLK2)$	串行I/O2时钟输入周期时间	1000			ns
$t_{WH}(SCLK2)$	串行I/O2时钟输入“H”脉宽	400			ns
$t_{WL}(SCLK2)$	串行I/O2时钟输入“L”脉宽	400			ns
$t_{su}(SIN2-SCLK2)$	串行I/O2时钟输入准备时间	200			ns
$t_h(SCLK2-SIN2)$	串行I/O2时钟输入保持时间	200			ns

注. 是在 $f(XIN)=8MHz$ 、地址 001A16 的位 6 为“1”(时钟同步模式)的情况。

在 $f(XIN)=8MHz$ 、地址 001A16 的位 6 为“0”(异步模式)的情况下, 值为 1/4。

表 17 时序的必要条件 (2) (在不指定时: $V_{CC}=2.7\sim 5.5V$ 、 $V_{SS}=0V$ 、 $T_a=-20\sim 85^{\circ}C$)

符号	项目	规格值			单位
		最小	标准	最大	
$t_w(\overline{RESET})$	复位输入“L”脉宽	20			XIN 周期
$t_c(XIN)$	外部时钟输入周期时间	166			ns
$t_{WH}(XIN)$	外部时钟输入“H”脉宽	66			ns
$t_{WL}(XIN)$	外部时钟输入“L”脉宽	66			ns
$t_c(CNTR)$	CNTR0、CNTR1输入周期时间	500			ns
$t_{WH}(CNTR)$	CNTR0、CNTR1输入“H”脉宽	230			ns
$t_{WL}(CNTR)$	CNTR0、CNTR1输入“L”脉宽	230			ns
$t_{WH}(INT)$	INT0~INT3输入“H”脉宽	230			ns
$t_{WL}(INT)$	INT0~INT3输入“L”脉宽	230			ns
$t_c(SCLK1)$	串行I/O1时钟输入周期时间 (注)	2000			ns
$t_{WH}(SCLK1)$	串行I/O1时钟输入“H”脉宽 (注)	950			ns
$t_{WL}(SCLK1)$	串行I/O1时钟输入“L”脉宽 (注)	950			ns
$t_{su}(RXD-SCLK1)$	串行I/O1输入准备时间	400			ns
$t_h(SCLK1-RXD)$	串行I/O1输入保持时间	200			ns
$t_c(SCLK2)$	串行I/O2时钟输入周期时间	2000			ns
$t_{WH}(SCLK2)$	串行I/O2时钟输入“H”脉宽	950			ns
$t_{WL}(SCLK2)$	串行I/O2时钟输入“L”脉宽	950			ns
$t_{su}(SIN2-SCLK2)$	串行I/O2时钟输入准备时间	400			ns
$t_h(SCLK2-SIN2)$	串行I/O2时钟输入保持时间	300			ns

注 1. 是在 $f(XIN)=4MHz$ 、地址 001A16 的位 6 为“1”(时钟同步模式)的情况。

在 $f(XIN)=4MHz$ 、地址 001A16 的位 6 为“0”(异步模式)的情况下, 值为 1/4。

开关特性

表 18 开关特性（1）（在不指定时， $V_{CC}=4.0\sim 5.5V$ 、 $V_{SS}=0V$ 、 $T_a=-20\sim 85^{\circ}C$ ）

符号	项目	测量条件	规格值			单位
			最小	标准	最大	
t _{WH} (SCLK1)	串行I/O1时钟输出“H”脉宽	图47	t _c (SCLK1)/2-30			ns
t _{WL} (SCLK1)	串行I/O1时钟输出“L”脉宽		t _c (SCLK1)/2-30			ns
t _d (SCLK1-TxD)	串行I/O1输出延迟时间（注1）				140	ns
t _v (SCLK1-TxD)	串行I/O1输出有效时间（注1）		-30			ns
t _r (SCLK1)	串行I/O1时钟输出上升时间				30	ns
t _f (SCLK1)	串行I/O1时钟输出下降时间				30	ns
t _{WH} (SCLK2)	串行I/O2时钟输出“H”脉宽		t _c (SCLK2)/2-160			ns
t _{WL} (SCLK2)	串行I/O2时钟输出“L”脉宽		t _c (SCLK2)/2-160			ns
t _d (SCLK2-SOUT2)	串行I/O2输出延迟时间（注2）				200	ns
t _v (SCLK2-SOUT2)	串行I/O2输出有效时间（注2）		0			ns
t _f (SCLK2)	串行I/O2时钟输出下降时间				30	ns
t _r (CMOS)	CMOS输出上升时间（注3）			10	30	ns
t _f (CMOS)	CMOS输出下降时间（注3）			10	30	ns

注 1. 是在 UART 控制寄存器的 P25/TxD P 沟道输出禁止位（地址 001B16 的位 4）为“0”的情况。

2. 是在串行 I/O2 控制寄存器 1 的 P01/SOUT2、P02/SCLK2 P 沟道输出禁止位（地址 001516 的位 7）为“0”的情况。

3. XOUT 管脚除外。

表 19 开关特性（2）（在不指定时： $V_{CC}=2.7\sim 5.5V$ 、 $V_{SS}=0V$ 、 $T_a=-20\sim 85^{\circ}C$ ）

符号	项目	测量条件	规格值			单位
			最小	标准	最大	
t _{WH} (SCLK1)	串行I/O1时钟输出“H”脉宽	图47	t _c (SCLK1)/2-50			ns
t _{WL} (SCLK1)	串行I/O1时钟输出“L”脉宽		t _c (SCLK1)/2-50			ns
t _d (SCLK1-TxD)	串行I/O1输出延迟时间（注1）				350	ns
t _v (SCLK1-TxD)	串行I/O1输出有效时间（注1）		-30			ns
t _r (SCLK1)	串行I/O1时钟输出上升时间				50	ns
t _f (SCLK1)	串行I/O1时钟输出下降时间				50	ns
t _{WH} (SCLK2)	串行I/O2时钟输出“H”脉宽		t _c (SCLK2)/2-240			ns
t _{WL} (SCLK2)	串行I/O2时钟输出“L”脉宽		t _c (SCLK2)/2-240			ns
t _d (SCLK2-SOUT2)	串行I/O2输出延迟时间（注2）				400	ns
t _v (SCLK2-SOUT2)	串行I/O2输出有效时间（注2）		0			ns
t _f (SCLK2)	串行I/O2时钟输出下降时间				50	ns
t _r (CMOS)	CMOS输出上升时间（注3）			20	50	ns
t _f (CMOS)	CMOS输出下降时间（注3）			20	50	ns

注 1. 是在 UART 控制寄存器的 P25/TxD P 沟道输出禁止位（地址 001B16 的位 4）为“0”的情况。

2. 是在串行 I/O2 控制寄存器 1 的 P01/SOUT2、P02/SCLK2 P 沟道输出禁止位（地址 001516 的位 7）为“0”的情况。

3. XOUT 管脚除外。

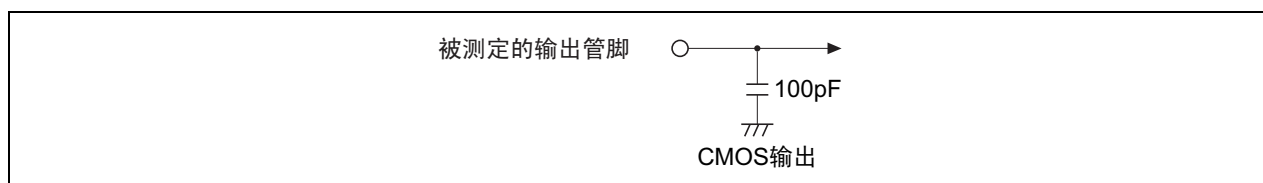


图 47 输出开关特性的测量电路图

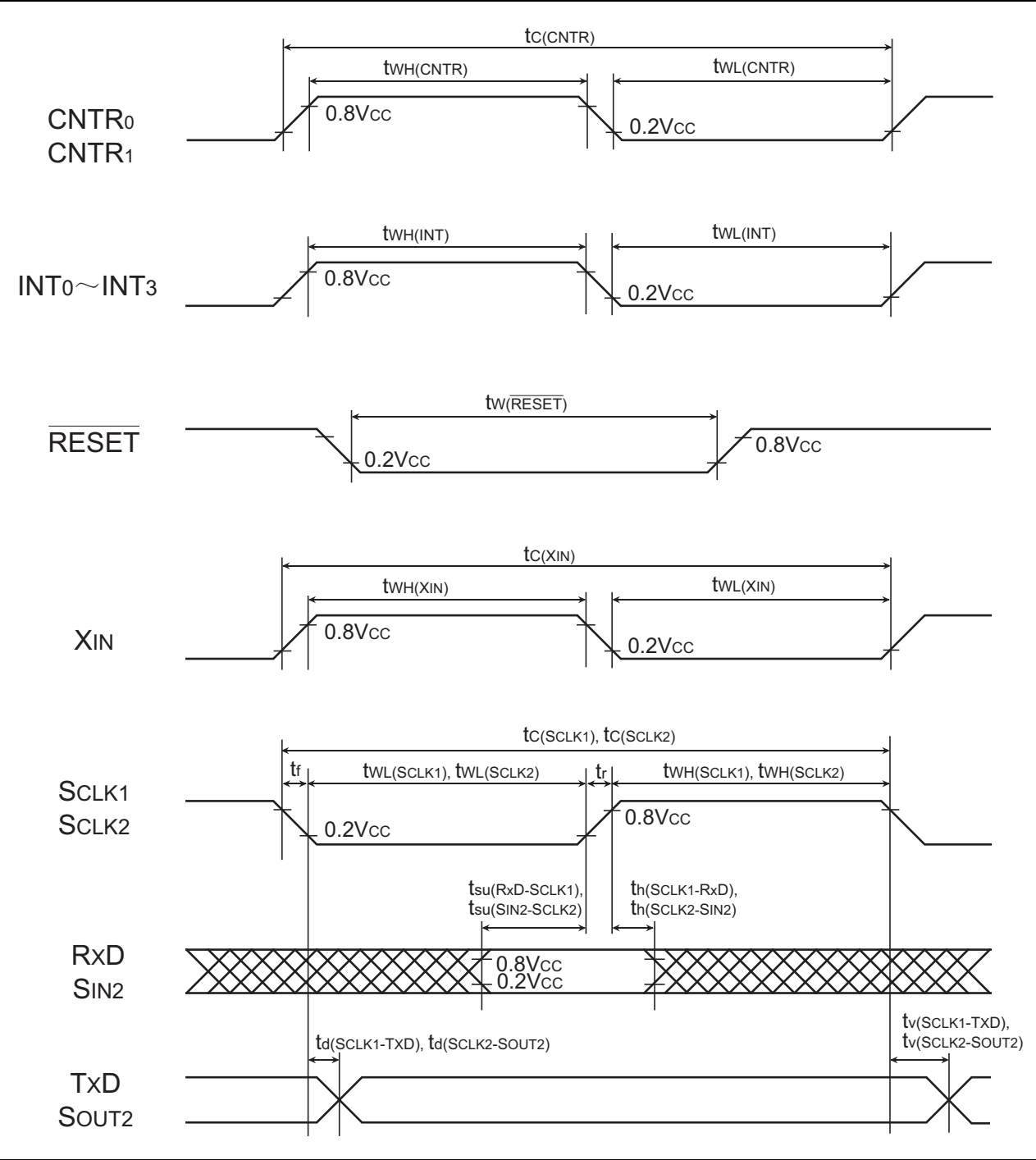
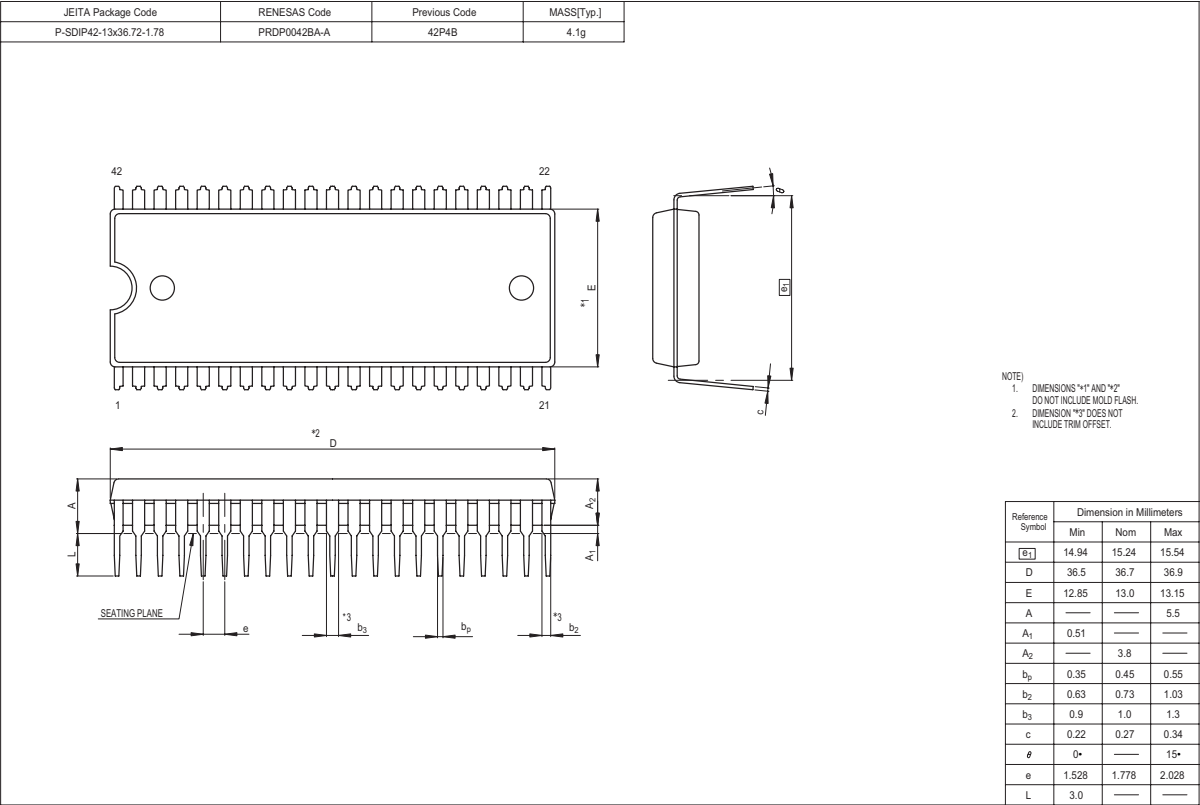


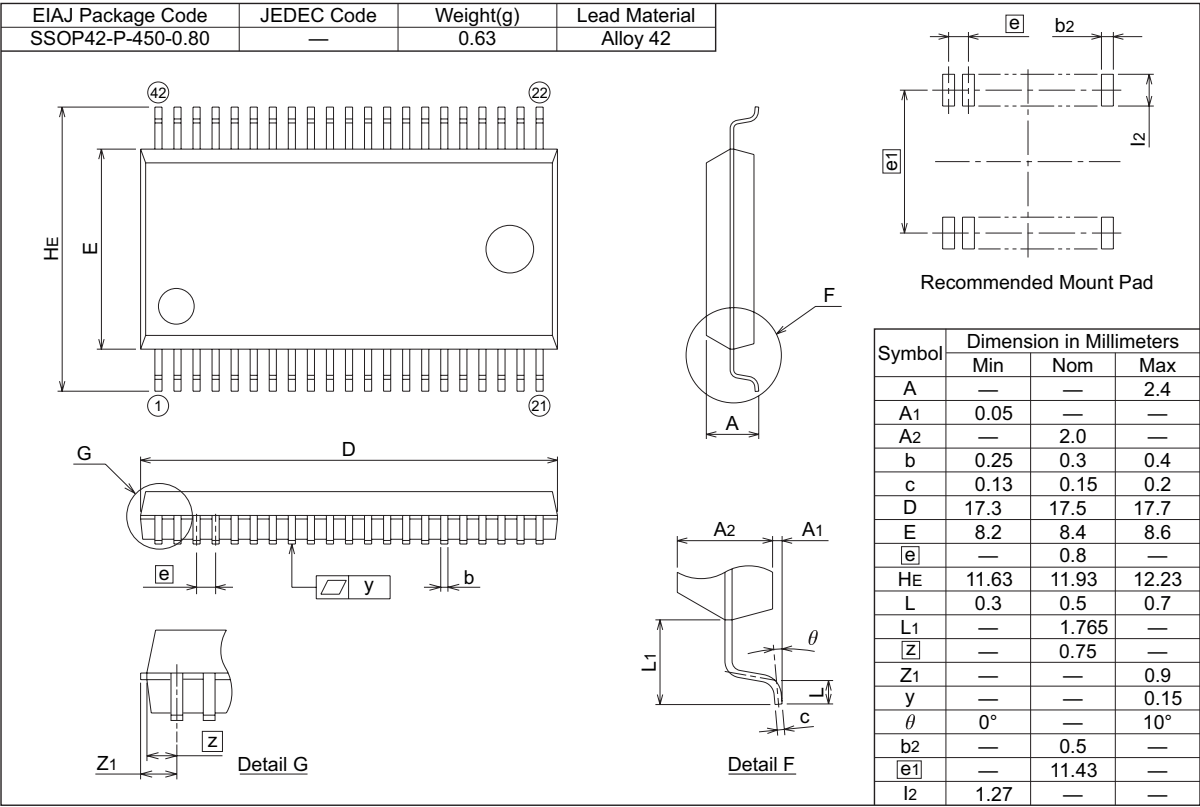
图 48 时序图

外部尺寸图



42P2R-A/E

Plastic 42pin 450mil SSOP



Keep safety first in your circuit designs!

1. Renesas Technology Corp. puts the maximum effort into making semiconductor products better and more reliable, but there is always the possibility that trouble may occur with them. Trouble with semiconductors may lead to personal injury, fire or property damage. Remember to give due consideration to safety when making your circuit designs, with appropriate measures such as (i) placement of substitutive, auxiliary circuits, (ii) use of nonflammable material or (iii) prevention against any malfunction or mishap.

Notes regarding these materials

1. These materials are intended as a reference to assist our customers in the selection of the Renesas Technology Corp. product best suited to the customer's application; they do not convey any license under any intellectual property rights, or any other rights, belonging to Renesas Technology Corp. or a third party.
2. Renesas Technology Corp. assumes no responsibility for any damage, or infringement of any third-party's rights, originating in the use of any product data, diagrams, charts, programs, algorithms, or circuit application examples contained in these materials.
3. All information contained in these materials, including product data, diagrams, charts, programs and algorithms represents information on products at the time of publication of these materials, and are subject to change by Renesas Technology Corp. without notice due to product improvements or other reasons. It is therefore recommended that customers contact Renesas Technology Corp. or an authorized Renesas Technology Corp. product distributor for the latest product information before purchasing a product listed herein.
The information described here may contain technical inaccuracies or typographical errors.
Renesas Technology Corp. assumes no responsibility for any damage, liability, or other loss rising from these inaccuracies or errors.
Please also pay attention to information published by Renesas Technology Corp. by various means, including the Renesas Technology Corp. Semiconductor home page (<http://www.renesas.com>).
4. When using any or all of the information contained in these materials, including product data, diagrams, charts, programs, and algorithms, please be sure to evaluate all information as a total system before making a final decision on the applicability of the information and products. Renesas Technology Corp. assumes no responsibility for any damage, liability or other loss resulting from the information contained herein.
5. Renesas Technology Corp. semiconductors are not designed or manufactured for use in a device or system that is used under circumstances in which human life is potentially at stake. Please contact Renesas Technology Corp. or an authorized Renesas Technology Corp. product distributor when considering the use of a product contained herein for any specific purposes, such as apparatus or systems for transportation, vehicular, medical, aerospace, nuclear, or undersea repeater use.
6. The prior written approval of Renesas Technology Corp. is necessary to reprint or reproduce in whole or in part these materials.
7. If these products or technologies are subject to the Japanese export control restrictions, they must be exported under a license from the Japanese government and cannot be imported into a country other than the approved destination.
Any diversion or reexport contrary to the export control laws and regulations of Japan and/or the country of destination is prohibited.
8. Please contact Renesas Technology Corp. for further details on these materials or the products contained therein.

株式会社 瑞萨科技

下面所记中文只作为参考译文，英文具有正式效力。

请遵循安全第一进行电路设计：

1. 虽然瑞萨科技尽力提高半导体产品的质量和可靠性，但是半导体产品也可能发生故障。半导体的故障可能导致人身伤害、火灾事故以及财产损失。在电路设计时，请充分考虑安全性，采用合适的如冗余设计、利用非易燃材料以及故障或者事故防止等的安全设计方法。

关于利用本资料时的注意事项：

1. 本资料是为了让用户根据用途选择合适的瑞萨科技产品的参考资料，不转让属于瑞萨科技或者第三者所有的知识产权和其它权利的许可。
2. 对于因使用本资料所记载的产品数据、图、表、程序、算法以及其它应用电路的例子而引起的损害或者对第三者的权力的侵犯，瑞萨科技不承担责任。
3. 本资料所记载的产品数据、图、表、程序、算法以及其它所有信息均为本资料发行时的信息，由于改进产品或者其它原因，本资料记载的信息可能变动，恕不另行通知。在购买本资料所记载的产品时，请预先向瑞萨科技或者经授权的瑞萨科技产品经销商确认最新信息。
本资料所记载的信息可能存在技术不准确或者印刷错误。因这些错误而引起的损害、责任问题或者其它损失，瑞萨科技不承担责任。
同时也请通过各种方式注意瑞萨科技公布的信息，包括瑞萨科技半导体网站（<http://www.renesas.com>）。
4. 在使用本资料所记载部分或者全部数据、图、表、程序以及算法等信息时，在最终做出有关信息和产品是否适用的判断前，务必对作为整个系统的所有信息进行评价。由于本资料所记载的信息而引起的损害、责任问题或者其它损失，瑞萨科技不承担责任。
5. 瑞萨科技的半导体产品不是为在可能和人命相关的环境下使用的设备或者系统而设计和制造的产品。在研讨将本资料所记载的产品用于运输、机动车辆、医疗、航空宇宙用、原子能控制、海底中继器的设备或者系统等特殊用途时，请与瑞萨科技或者经授权的瑞萨产品经销商联系。
6. 未经瑞萨科技的书面许可，不得翻印或者复制全部或者部分资料的内容。
7. 如果本资料所记载的某产品或者技术内容受日本出口管理限制，必须在得到日本政府的有关部门许可后才能出口，并且不准进口到批准目的地国家以外的国家。禁止违反日本和（或者）目的地国家的出口管理法和法规的任何转卖、挪用或者再出口。
8. 如果需要了解本资料所记载的信息或者产品的详细，请与瑞萨科技联系。

RENESAS SALES OFFICES



<http://www.renesas.com>

Refer to "<http://www.renesas.com/en/network>" for the latest and detailed information.

Renesas Technology America, Inc.

450 Holger Way, San Jose, CA 95134-1368, U.S.A
Tel: <1> (408) 382-7500, Fax: <1> (408) 382-7501

Renesas Technology Europe Limited

Dukes Meadow, Millboard Road, Bourne End, Buckinghamshire, SL8 5FH, U.K.
Tel: <44> (1628) 585-100, Fax: <44> (1628) 585-900

Renesas Technology (Shanghai) Co., Ltd.

Unit 204, 205, AZIACenter, No.1233 Lujiazui Ring Rd, Pudong District, Shanghai, China 200120
Tel: <86> (21) 5877-1818, Fax: <86> (21) 6887-7898

Renesas Technology Hong Kong Ltd.

7th Floor, North Tower, World Finance Centre, Harbour City, 1 Canton Road, Tsimshatsui, Kowloon, Hong Kong
Tel: <852> 2265-6688, Fax: <852> 2730-6071

Renesas Technology Taiwan Co., Ltd.

10th Floor, No.99, Fushing North Road, Taipei, Taiwan
Tel: <886> (2) 2715-2888, Fax: <886> (2) 2713-2999

Renesas Technology Singapore Pte. Ltd.

1 Harbour Front Avenue, #06-10, Keppel Bay Tower, Singapore 098632
Tel: <65> 6213-0200, Fax: <65> 6278-8001

Renesas Technology Korea Co., Ltd.

Kukje Center Bldg. 18th Fl., 191, 2-ka, Hangang-ro, Yongsan-ku, Seoul 140-702, Korea
Tel: <82> (2) 796-3115, Fax: <82> (2) 796-2145

Renesas Technology Malaysia Sdn. Bhd.

Unit 906, Block B, Menara Amcorp, Amcorp Trade Centre, No.18, Jalan Persiaran Barat, 46050 Petaling Jaya, Selangor Darul Ehsan, Malaysia
Tel: <603> 7955-9390, Fax: <603> 7955-9510