

致尊敬的顾客

关于产品目录等资料中的旧公司名称

NEC电子公司与株式会社瑞萨科技于2010年4月1日进行业务整合（合并），整合后的新公司暨“瑞萨电子公司”继承两家公司的所有业务。因此，本资料中虽还保留有旧公司名称等标识，但是并不妨碍本资料的有效性，敬请谅解。

瑞萨电子公司网址：<http://www.renesas.com>

2010年4月1日
瑞萨电子公司

【发行】瑞萨电子公司（<http://www.renesas.com>）

【业务咨询】<http://www.renesas.com/inquiry>

Notice

1. All information included in this document is current as of the date this document is issued. Such information, however, is subject to change without any prior notice. Before purchasing or using any Renesas Electronics products listed herein, please confirm the latest product information with a Renesas Electronics sales office. Also, please pay regular and careful attention to additional and different information to be disclosed by Renesas Electronics such as that disclosed through our website.
2. Renesas Electronics does not assume any liability for infringement of patents, copyrights, or other intellectual property rights of third parties by or arising from the use of Renesas Electronics products or technical information described in this document. No license, express, implied or otherwise, is granted hereby under any patents, copyrights or other intellectual property rights of Renesas Electronics or others.
3. You should not alter, modify, copy, or otherwise misappropriate any Renesas Electronics product, whether in whole or in part.
4. Descriptions of circuits, software and other related information in this document are provided only to illustrate the operation of semiconductor products and application examples. You are fully responsible for the incorporation of these circuits, software, and information in the design of your equipment. Renesas Electronics assumes no responsibility for any losses incurred by you or third parties arising from the use of these circuits, software, or information.
5. When exporting the products or technology described in this document, you should comply with the applicable export control laws and regulations and follow the procedures required by such laws and regulations. You should not use Renesas Electronics products or the technology described in this document for any purpose relating to military applications or use by the military, including but not limited to the development of weapons of mass destruction. Renesas Electronics products and technology may not be used for or incorporated into any products or systems whose manufacture, use, or sale is prohibited under any applicable domestic or foreign laws or regulations.
6. Renesas Electronics has used reasonable care in preparing the information included in this document, but Renesas Electronics does not warrant that such information is error free. Renesas Electronics assumes no liability whatsoever for any damages incurred by you resulting from errors in or omissions from the information included herein.
7. Renesas Electronics products are classified according to the following three quality grades: “Standard”, “High Quality”, and “Specific”. The recommended applications for each Renesas Electronics product depends on the product’s quality grade, as indicated below. You must check the quality grade of each Renesas Electronics product before using it in a particular application. You may not use any Renesas Electronics product for any application categorized as “Specific” without the prior written consent of Renesas Electronics. Further, you may not use any Renesas Electronics product for any application for which it is not intended without the prior written consent of Renesas Electronics. Renesas Electronics shall not be in any way liable for any damages or losses incurred by you or third parties arising from the use of any Renesas Electronics product for an application categorized as “Specific” or for which the product is not intended where you have failed to obtain the prior written consent of Renesas Electronics. The quality grade of each Renesas Electronics product is “Standard” unless otherwise expressly specified in a Renesas Electronics data sheets or data books, etc.
 - “Standard”: Computers; office equipment; communications equipment; test and measurement equipment; audio and visual equipment; home electronic appliances; machine tools; personal electronic equipment; and industrial robots.
 - “High Quality”: Transportation equipment (automobiles, trains, ships, etc.); traffic control systems; anti-disaster systems; anti-crime systems; safety equipment; and medical equipment not specifically designed for life support.
 - “Specific”: Aircraft; aerospace equipment; submersible repeaters; nuclear reactor control systems; medical equipment or systems for life support (e.g. artificial life support devices or systems), surgical implantations, or healthcare intervention (e.g. excision, etc.), and any other applications or purposes that pose a direct threat to human life.
8. You should use the Renesas Electronics products described in this document within the range specified by Renesas Electronics, especially with respect to the maximum rating, operating supply voltage range, movement power voltage range, heat radiation characteristics, installation and other product characteristics. Renesas Electronics shall have no liability for malfunctions or damages arising out of the use of Renesas Electronics products beyond such specified ranges.
9. Although Renesas Electronics endeavors to improve the quality and reliability of its products, semiconductor products have specific characteristics such as the occurrence of failure at a certain rate and malfunctions under certain use conditions. Further, Renesas Electronics products are not subject to radiation resistance design. Please be sure to implement safety measures to guard them against the possibility of physical injury, and injury or damage caused by fire in the event of the failure of a Renesas Electronics product, such as safety design for hardware and software including but not limited to redundancy, fire control and malfunction prevention, appropriate treatment for aging degradation or any other appropriate measures. Because the evaluation of microcomputer software alone is very difficult, please evaluate the safety of the final products or system manufactured by you.
10. Please contact a Renesas Electronics sales office for details as to environmental matters such as the environmental compatibility of each Renesas Electronics product. Please use Renesas Electronics products in compliance with all applicable laws and regulations that regulate the inclusion or use of controlled substances, including without limitation, the EU RoHS Directive. Renesas Electronics assumes no liability for damages or losses occurring as a result of your noncompliance with applicable laws and regulations.
11. This document may not be reproduced or duplicated, in any form, in whole or in part, without prior written consent of Renesas Electronics.
12. Please contact a Renesas Electronics sales office if you have any questions regarding the information contained in this document or Renesas Electronics products, or if you have any other inquiries.

(Note 1) “Renesas Electronics” as used in this document means Renesas Electronics Corporation and also includes its majority-owned subsidiaries.

(Note 2) “Renesas Electronics product(s)” means any product developed or manufactured by or for Renesas Electronics.

4509 群

SINGLE-CHIP 4-BIT CMOS MICROCOMPUTER

RCJ03B0013-0101

Rev.1.01

2008.03.18

概要

4509 群是采用 CMOS 工艺开发的独创的 4 位单片机，以具有简单、高速指令体系的 4500 系列 CPU 为核心，内置 2 个 8 位定时器（带重加载寄存器）、中断功能、10 位 A/D 转换器、串行接口以及振荡电路转换功能。

4509 群有多种不同的机种。

详细内容请参照下表。

特点

- 最小指令执行时间.....0.5μs
(在振荡频率为 6MHz、直接模式时)
- 电源电压.....1.8~5.5V
(根据运行源时钟、运行模式和振荡频率而不同)
- 定时器
 - 定时器 1.....8 位（带 2 个重加载寄存器）
 - 定时器 2.....8 位（带 2 个重加载寄存器）
- 中断功能.....5 个源
- 键唤醒功能.....12 个引脚
- 输入/输出端口.....18 个
- A/D 转换器
 - 10 位逐次逼近方式.....6ch
- 串行接口.....8 位×1
- 低电压检测电路（只限 H 版本）
 - 复位发生.....典型 2.6V（在 Ta=25°C 时）
 - 复位解除.....典型 2.7V（在 Ta=25°C 时）
- 上电复位电路
(只限 H 版)
- 看门狗定时器
- 时钟发生电路
(内部振荡器/陶瓷谐振/RC 振荡)
- 可直接驱动 LED（端口 D）

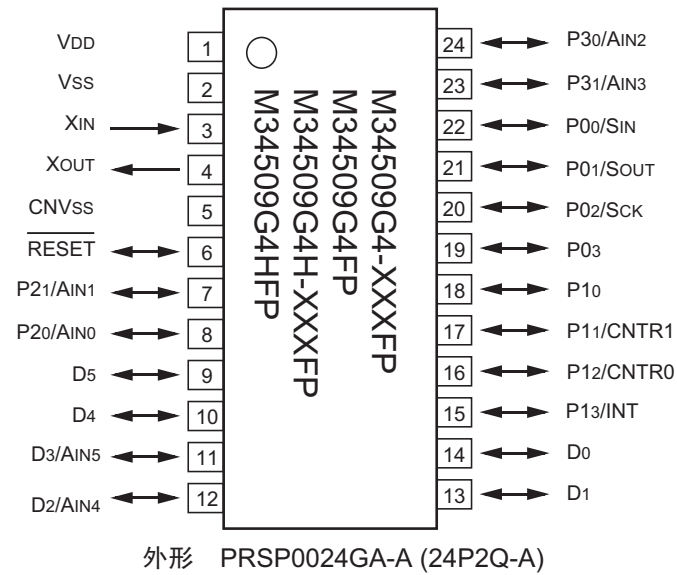
应用

家电、民用设备和 OA 设备等

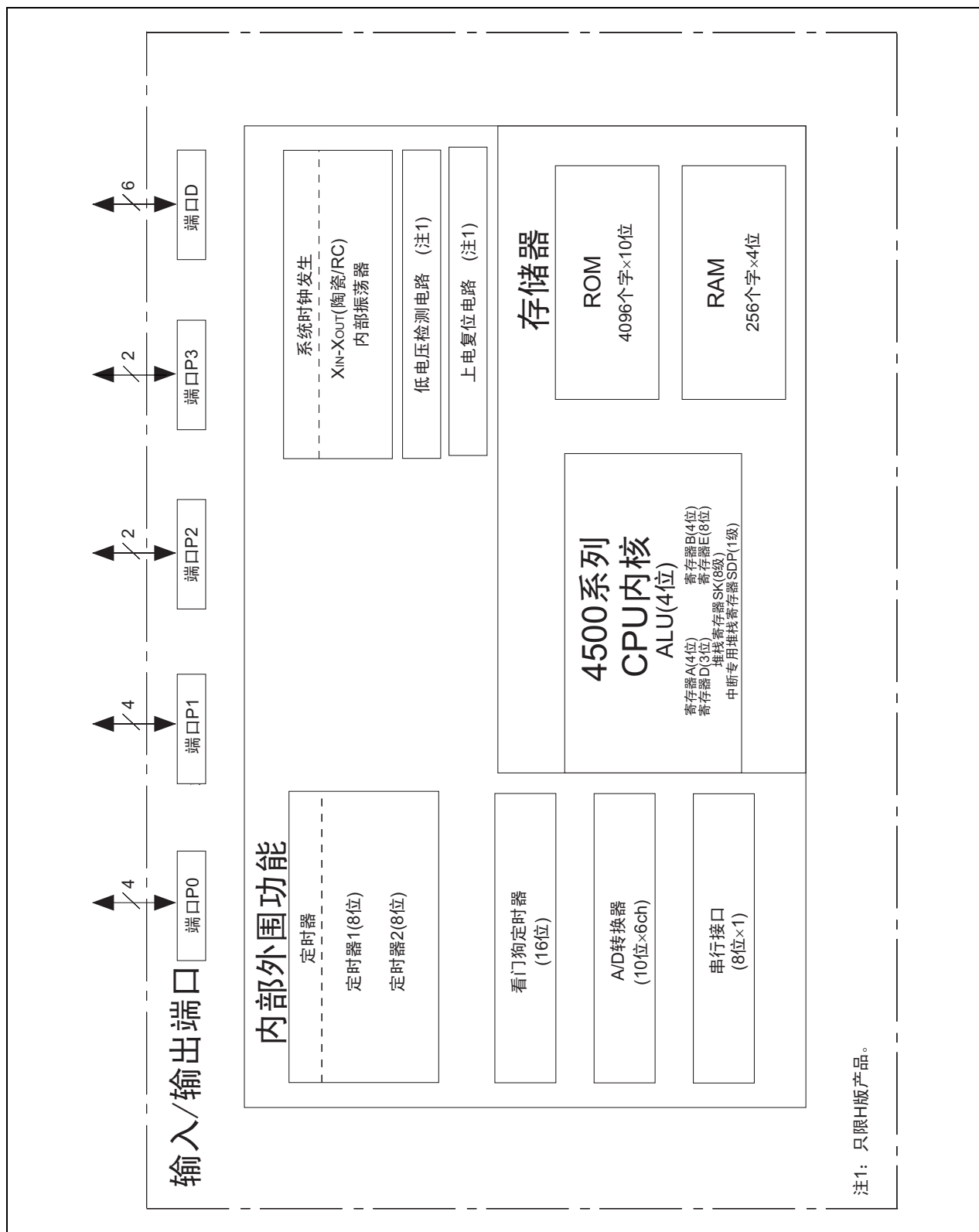
产品型号	ROM 容量 (×10 位)	RAM 容量 (×4 位)	封装	ROM 种类
M34509G4FP (注)	4096 个字	256 个字	PRSP0024GA-A	QzROM
M34509G4-XXXXFP	4096 个字	256 个字	PRSP0024GA-A	QzROM
M34509G4HFPP (注)	4096 个字	256 个字	PRSP0024GA-A	QzROM
M34509G4H-XXXXFP	4096 个字	256 个字	PRSP0024GA-A	QzROM

注. 空白发货产品

4509群引脚连接图(俯视图)



4509 群引脚连接图（俯视图）



4509 群功能框图

性能概要

项 目		性 能	
基本指令数	M34509G4	134	
	M34509G4H	135	
最小指令执行时间		0.5μs（振荡频率 6MHz：直接模式时）	
存储器容量	ROM	4096 个字×10 位	
	RAM	256 个字×4 位	
输入/输出端口	D0~D5	输入/输出 （输入为跳越判别）	1 位×6 可通过软件转换输出形式 可通过软件转换端口 D2、D3 的上拉功能和键唤醒功能 端口 D2、D3 分别和 AIN4、AIN5 引脚兼用
	P00~P03	输入/输出	4 位×1 可通过软件转换上拉功能、键唤醒功能和输出形式 端口 P00、P01、P02 分别和 SIN、SOUT、SCK 引脚兼用
	P10~P13	输入/输出	4 位×1 可通过软件转换上拉功能、键唤醒功能和输出形式 端口 P11、P12、P13 分别和 CNTR1、CNTR0、INT 引脚兼用
	P20、P21	输入/输出	2 位×1 可通过软件转换上拉功能、键唤醒功能和输出形式 端口 P20、P21 分别和 AIN0、AIN1 引脚兼用
	P30、P31	输入/输出	2 位×1 可通过软件转换输出形式 端口 P30、P31 分别和 AIN2、AIN3 引脚兼用
	CNTR0、 CNTR1	定时器输入/输出	1 位×2 CNTR1、CNTR0 引脚分别和端口 P11、P12 兼用
	INT	中断输入	1 位×1，和端口 P13 兼用
	SIN、SOUT、 SCK	串行接口输入/输出	1 位×3 SIN、SOUT、SCK 引脚分别和端口 P00、P01、P02 兼用
	AIN0~AIN5	模拟输入	1 位×6 AIN0~AIN5 引脚分别和端口 P20、P21、P30、P31、D2、D3 兼用
定时器	定时器 1	8 位定时器/事件计数器、带 2 个重加载寄存器、带 PWM 输出功能	
	定时器 2	8 位定时器/事件计数器、带 2 个重加载寄存器、带 PWM 输出功能	
	看门狗定时器	16 位定时器、固定分频（用于看门狗定时器）	
A/D 转换器		10 位×6ch（AIN0~AIN5 引脚）、带 8 位比较器功能	
串行接口		8 位×1	
低电压检测电路 （注）	复位发生	典型 2.6V（当 Ta=25°C 时）	
	复位解除	典型 2.7V（当 Ta=25°C 时）	
上电复位电路（注）		内置	
中断	源	5 个源（外部×1、定时器×2、A/D、串行接口）	
	嵌套	1 级	
子程序嵌套		8 级	
元件结构		CMOS 硅栅	
封装		24 引脚塑模 SSOP（PLSP0024GA-A）	
工作环境温度		-20~85°C	
电源电压		1.8~5.5V（根据运行源时钟、运行模式和振荡频率而不同）	
功耗	在 CPU 运行时	2.2mA（Ta=25°C、VDD=5.0V、f(XIN)=6MHz、f(STCK)=f(XIN)/1）	
	在 RAM 备份时	0.1μA（Ta=25°C、VDD=5.0V、输出晶体管为截止状态）	

注：只限 H 版产品。

引脚的功能说明

引脚名	名称	输入/输出	功 能
VDD	电源	—	是供给正电源电压的引脚。
VSS	接地	—	是 GND 引脚。
CNVSS	CNVSS	—	必须将此引脚连接到 VSS，并外加“L”电平（0V）。
XIN	主时钟输入	输入	是主时钟发生电路的输入/输出引脚。使用陶瓷谐振时，在 XIN 引脚和 XOUT 引脚之间连接陶瓷谐振器，在 XIN 引脚和 XOUT 引脚之内置了反馈电阻。使用 RC 振荡时，将电阻和电容连接到 XIN 引脚，并将 XOUT 引脚置为开路。
XOUT	主时钟输出	输出	
RESET	复位输入/输出	输入/输出	是复位脉冲的输入/输出引脚。在通过 SRST 指令的执行、看门狗定时器、上电复位（只限 H 版）或者低电压检测电路（只限 H 版）进行系统复位时，输出“L”电平。输出形式为 N 沟道漏极开路。
D0~D5	输入/输出端口 D （输入为跳越判别）	输入/输出	每个引脚具有 1 位输入/输出功能。输出形式可通过软件转换 N 沟道漏极开路或者 CMOS。如果选择 N 沟道漏极开路的输出格式并将输出锁存器置“1”，就处于可输入状态。 端口 D2、D3 内置了可通过软件转换的键唤醒功能和上拉功能。 端口 D2、D3 分别和 AIN4、AIN5 引脚兼用。
P00~P03	输入/输出端口 P0	输入/输出	具有作为端口的 4 位输入/输出功能。输出形式可通过软件转换 N 沟道漏极开路或者 CMOS。如果选择 N 沟道漏极开路的输出格式并将输出锁存器置“1”，就处于可输入状态。内置了可通过软件转换的键唤醒功能和上拉功能。 端口 P00、P01、P02 分别和 SIN、SOUT、SCK 引脚兼用。
P10~P13	输入/输出端口 P1	输入/输出	具有作为端口的 4 位输入/输出功能。输出形式可通过软件转换 N 沟道漏极开路或者 CMOS。如果选择 N 沟道漏极开路的输出格式并将输出锁存器置“1”，就处于可输入状态。内置了可通过软件转换的键唤醒功能和上拉功能。 端口 P11、P12、P13 分别和 CNTR1、CNTR0、INT 引脚兼用。
P20、P21	输入/输出端口 P2	输入/输出	具有作为端口的 2 位输入/输出功能。输出形式可通过软件转换 N 沟道漏极开路或者 CMOS。如果选择 N 沟道漏极开路的输出格式并将输出锁存器置“1”，就处于可输入状态。内置了可通过软件转换的键唤醒功能和上拉功能。 端口 P20、P21 分别和 AIN0、AIN1 引脚兼用。
P30、P31	输入/输出端口 P3	输入/输出	具有作为端口的 2 位输入/输出功能。输出形式可通过软件转换 N 沟道漏极开路或者 CMOS。如果选择 N 沟道漏极开路的输出格式并将输出锁存器置“1”，就处于可输入状态。 端口 P30、P31 分别和 AIN2、AIN3 引脚兼用。
CNTR0	定时器输入/输出	输入/输出	具有用于定时器 2 事件计数时钟的输入功能和定时器 1 生成的 PWM 信号的输出功能。 CNTR0 引脚和端口 P12 兼用。
CNTR1	定时器输入/输出	输入/输出	具有用于定时器 1 事件计数时钟的输入功能和定时器 2 生成的 PWM 信号的输出功能。 CNTR1 引脚和端口 P11 兼用。
INT	中断输入	输入	具有接受外部中断的功能以及可通过软件转换的键唤醒功能。 INT 引脚和端口 P13 兼用。
AIN0~5	模拟输入	输入	是 A/D 转换器的模拟输入引脚。 AIN0~AIN5 引脚分别和端口 P20、P21、P30、P31、D2、D3 兼用。
SCK	串行接口的时钟 输入/输出	输入/输出	是串行接口的数据传送同步时钟的输入/输出引脚。 SCK 引脚和端口 P02 兼用。
SOUT	串行接口的数据输出	输出	是串行接口的数据输出引脚。 SOUT 引脚和端口 P01 兼用。
SIN	串行接口的数据输入	输入	是串行接口的数据输入引脚。 SIN 引脚和端口 P00 兼用。

多功能一览表

引脚名	多功能	引脚名	多功能	引脚名	多功能	引脚名	多功能
P00	SIN	SIN	P00	P20	AIN0	AIN0	P20
P01	SOUT	SOUT	P01	P21	AIN1	AIN1	P21
P02	SCK	SCK	P02	P30	AIN2	AIN2	P30
P11	CNTR1	CNTR1	P11	P31	AIN3	AIN3	P31
P12	CNTR0	CNTR0	P12	D2	AIN4	AIN4	D2
P13	INT	INT	P13	D3	AIN5	AIN5	D3

注 1. 上述以外的引脚为单功能。

- 即使在使用 SIN 引脚的情况下，端口 P00 的输入/输出功能也有效。因为 SIN 引脚和端口 P00 的输入阈值不同，所以在使用两者的输入时必须注意。
- 即使在使用 SOUT 引脚的情况下，端口 P01 的输入功能也有效。
- 即使在使用 SCK 引脚的情况下，端口 P02 的输入功能也有效。因为 SCK 引脚和端口 P02 的输入阈值不同，所以在使用两者的输入时必须注意。
- 即使在使用 CNTR1 引脚的输出功能的情况下，端口 P11 的输入功能也有效；即使在使用 CNTR1 引脚的输入功能的情况下，端口 P11 的输入/输出功能也有效。因为 CNTR1 引脚和端口 P11 的输入阈值不同，所以在使用两者的输入时必须注意。
- 即使在使用 CNTR0 引脚的输出功能的情况下，端口 P12 的输入功能也有效；即使在使用 CNTR0 引脚的输入功能的情况下，端口 P12 的输入/输出功能也有效。因为 CNTR0 引脚和端口 P12 的输入阈值不同，所以在使用两者的输入时必须注意。
- 即使在使用 INT 引脚的情况下，端口 P13 的输入/输出功能也有效。因为 INT 引脚和端口 P13 的输入阈值不同，所以在使用两者的输入时必须注意。
- 即使在使用模拟输入（AIN0～AIN5）的情况下，各端口（P20、P21、P30、P31、D2、D3）的输入/输出功能也有效。

端口功能一览表

端口名	引脚名	输入/输出	输出形式	输入/输出单位	控制指令	控制寄存器	特记事项
端口 D	D0、D1、D4、D5	输入/输出 (6 个)	N 沟道漏极开路 /CMOS	1 位	SD、RD SZD CLD	FR3、C1	带输出格形选择功能 (可通过软件转换)
	D2/AIN4、D3/AIN5					FR3、PU2 K2 Q1	带上拉、键唤醒和输出形式选择功能 (可通过软件转换)
端口 P0	P00/SIN、P01/SOUT P02/SCK、P03	输入/输出 (4 个)	N 沟道漏极开路 /CMOS	4 位	OP0A IAP0	FR0、PU0 K0 J1	带上拉、键唤醒和输出形式选择功能 (可通过软件转换)
端口 P1	P10、P11/CNTR1 P12/CNTR0 P13/INT	输入/输出 (4 个)	N 沟道漏极开路 /CMOS	4 位	OP1A IAP1	FR1、PU1 K1、L1、I1 W1、W2 W5、W6	带上拉、键唤醒和输出形式选择功能 (可通过软件转换)
端口 P2	P20/AIN0、P21/AIN1	输入/输出 (2 个)	N 沟道漏极开路 /CMOS	2 位	OP2A IAP2	FR2、PU2 K2 Q1	带上拉、键唤醒和输出形式选择功能 (可通过软件转换)
端口 P3	P30/AIN2、P31/AIN3	输入/输出 (2 个)	N 沟道漏极开路 /CMOS	2 位	OP3A IAP3	C1 Q1	带输出形式选择功能 (可通过软件转换)

时钟和周期的定义

● 运行源时钟

它是运行源的时钟，在本产品中能使用以下的时钟：

- 内部振荡器的时钟（f(RING)）
- 外接陶瓷谐振器的时钟（f(XIN)）
- 外接 RC 振荡的时钟（f(XIN)）
- 外部输入的时钟（f(XIN)）

● 系统时钟（STCK）

系统时钟是控制本产品的基本时钟。

能通过时钟控制寄存器 MR、RG 的设定，选择如表 UA-1 所示的系统时钟（STCK）。

● 机器周期

机器周期是执行指令所需的基准周期。

● 指令时钟（INSTCK）

指令时钟是控制 CPU 的基准时钟。

指令时钟（INSTCK）是对系统时钟（STCK）进行 3 分频后的信号，1 个周期生成 1 个机器周期。

表 UA-1 系统时钟的选择

时钟控制寄存器 MR、RG					系统时钟	运行模式名
MR3	MR2	MR1	MR0	RG0		
1	1	—	1	0	$f(STCK)=f(RING)/8$	内部 8 分频模式
1	0	—	1	0	$f(STCK)=f(RING)/4$	内部 4 分频模式
0	1	—	1	0	$f(STCK)=f(RING)/2$	内部 2 分频模式
0	0	—	1	0	$f(STCK)=f(RING)$	内部直接模式
1	1	0	0	—	$f(STCK)=f(XIN)/8$	高速 8 分频模式
1	0	0	0	—	$f(STCK)=f(XIN)/4$	高速 4 分频模式
0	1	0	0	—	$f(STCK)=f(XIN)/2$	高速 2 分频模式
0	0	0	0	—	$f(STCK)=f(XIN)$	高速直接模式

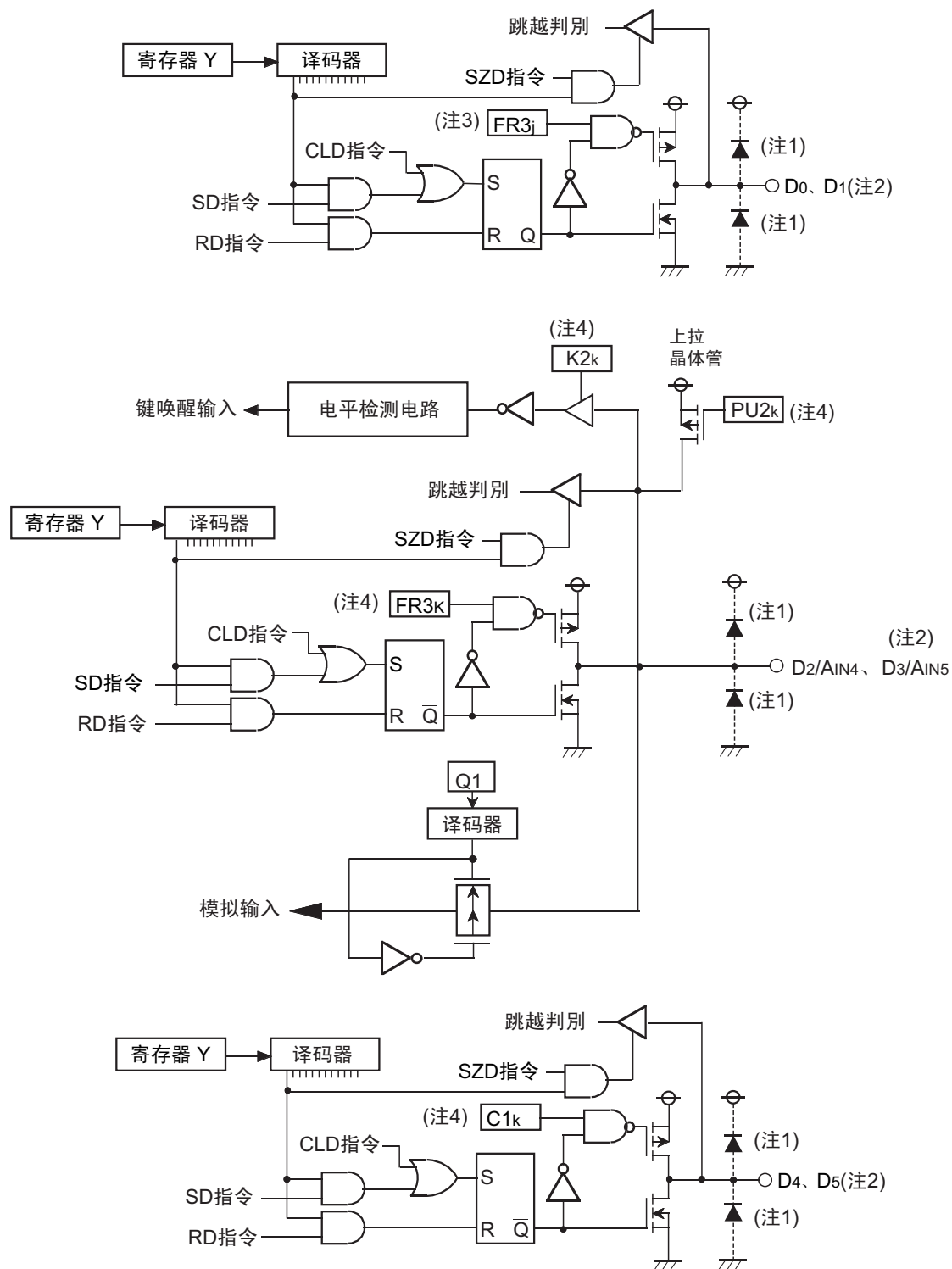
注. 在复位解除后，选择“内部 8 分频模式”。

不使用的引脚处理

引脚名	处理方法	使用条件
XIN	连接到 VSS	不选择 RC 振荡电路（不执行 CRCK 指令）
XOUT	开路	—
D0、D1、D4、D5	开路	—
	连接到 VSS	输出形式选择 N 沟道漏极开路（FR30、FR31、C12、C13=“0”）
D2/AIN4、D3/AIN5	开路	键唤醒无效（K22、K23=“0”）
	连接到 VSS	输出形式选择 N 沟道漏极开路（FR32、FR33=“0”） 上拉晶体管 OFF（PU22、PU23=“0”） 键唤醒无效（K22、K23=“0”）
P00/SIN	开路	不选择 SIN 引脚（J11=“0”） 键唤醒无效（K00=“0”）
	连接到 VSS	输出形式选择 N 沟道漏极开路（FR00=“0”） 上拉晶体管 OFF（PU00=“0”） 键唤醒无效（K00=“0”）
P01/SOUT	开路	键唤醒无效（K01=“0”）
	连接到 VSS	输出形式选择 N 沟道漏极开路（FR01=“0”） 上拉晶体管 OFF（PU01=“0”） 键唤醒无效（K01=“0”）
P02/SCK	开路	非选择 SCK 引脚（J11 J10=“00”） 键唤醒无效（K02=“0”）
	连接到 VSS	输出形式选择 N 沟道漏极开路（FR02=“0”） 上拉晶体管 OFF（PU02=“0”） 键唤醒无效（K02=“0”）
P03	开路	键唤醒无效（K03=“0”）
	连接到 VSS	输出形式选择 N 沟道漏极开路（FR03=“0”） 上拉晶体管 OFF（PU03=“0”） 键唤醒无效（K03=“0”）
P10	开路	键唤醒无效（K10=“0”）
	连接到 VSS	输出形式选择 N 沟道漏极开路（FR10=“0”） 上拉晶体管 OFF（PU10=“0”） 键唤醒无效（K10=“0”）
P11/CNTR1	开路	定时器 1 计数源不选择 CNTR1 输入（W11 W10≠“10”） 键唤醒无效（K11=“0”）
	连接到 VSS	选择 N 沟道漏极开路的输出形式（FR11=“0”） 上拉晶体管 OFF（PU11=“0”） 键唤醒无效（K11=“0”）
P12/CNTR0	开路	定时器 2 计数源不选择 CNTR0 输入（W21 W20≠“10”） 键唤醒无效（K12=“0”）
	连接到 VSS	输出形式选择 N 沟道漏极开路（FR12=“0”） 上拉晶体管 OFF（PU12=“0”） 键唤醒无效（K12=“0”）
P13/INT	开路	禁止 INT 引脚输入（I13=“0”） 键唤醒无效（K13=“0”）
	连接到 VSS	输出形式选择 N 沟道漏极开路（FR13=“0”） 上拉晶体管 OFF（PU13=“0”） 键唤醒无效（K13=“0”）
P20/AIN0、P21/AIN1	开路	键唤醒无效（K20、K21=“0”）
	连接到 VSS	输出形式选择 N 沟道漏极开路（FR20、FR21=“0”） 上拉晶体管 OFF（PU20、PU21=“0”） 键唤醒无效（K20、K21=“0”）
P30/AIN2、P31/AIN3	开路	—
	连接到 VSS	输出形式选择 N 沟道漏极开路（C10、C11=“0”）

（连接到 VDD 引脚和 VSS 引脚时的注意事项）

- 为了避免噪声的传播，请尽量以短距离粗线处理未使用的引脚。



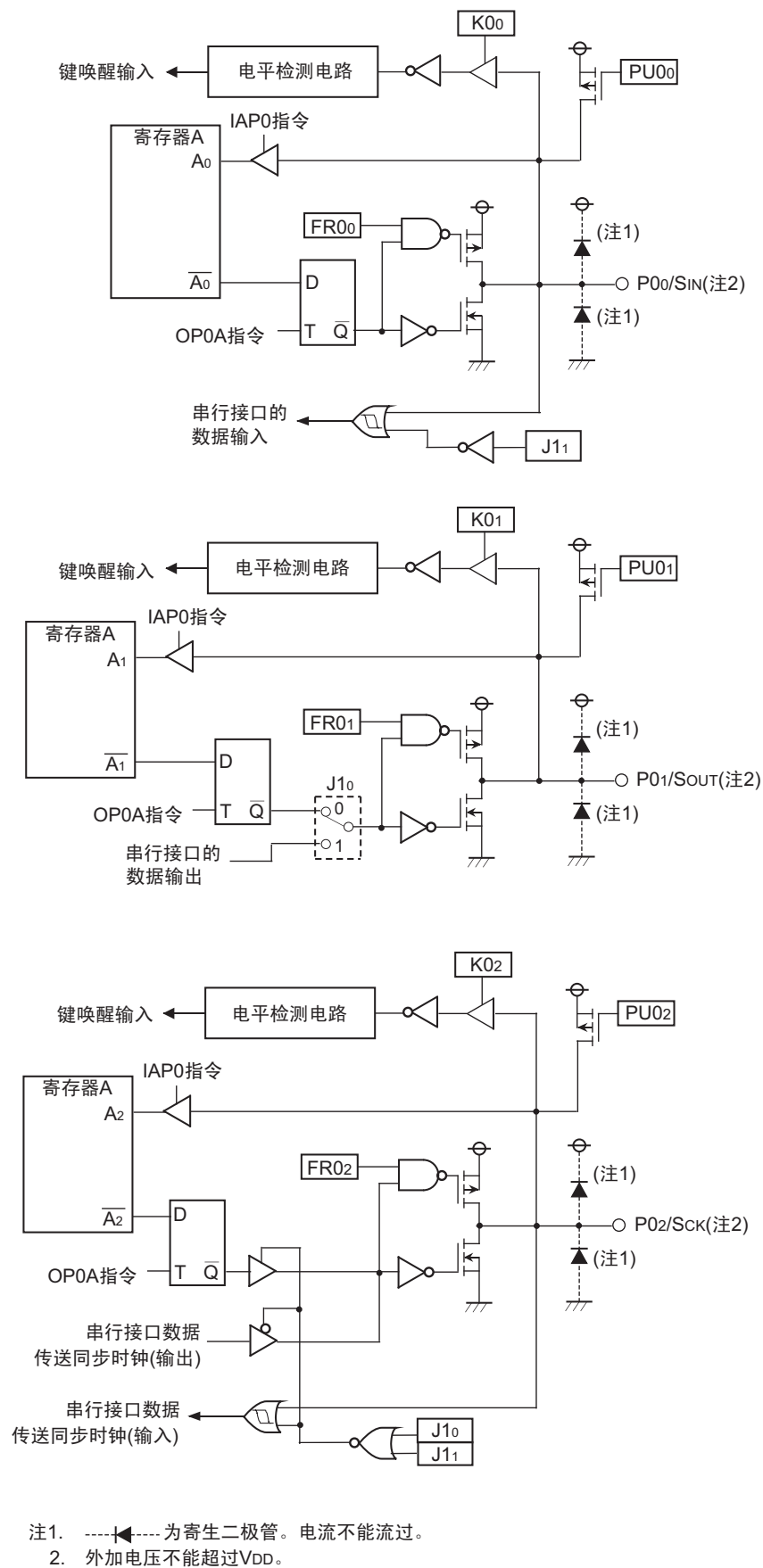
注1. ----<---- 为寄生二极管。电流不能流过。

2. 外加电压不能超过V_{DD}。

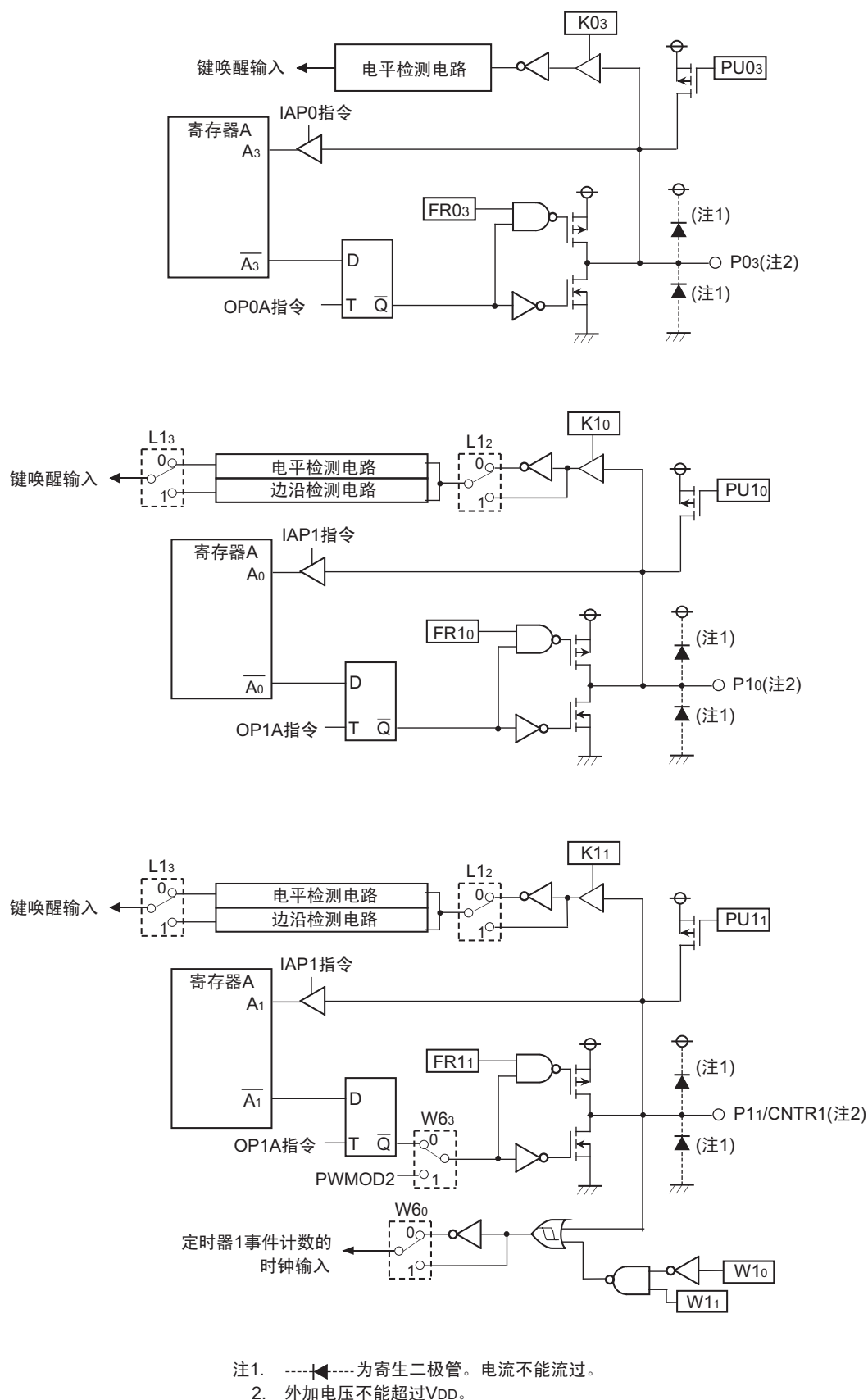
3. j表示寄存器的bit0、1。

4. k表示寄存器的bit2、3。

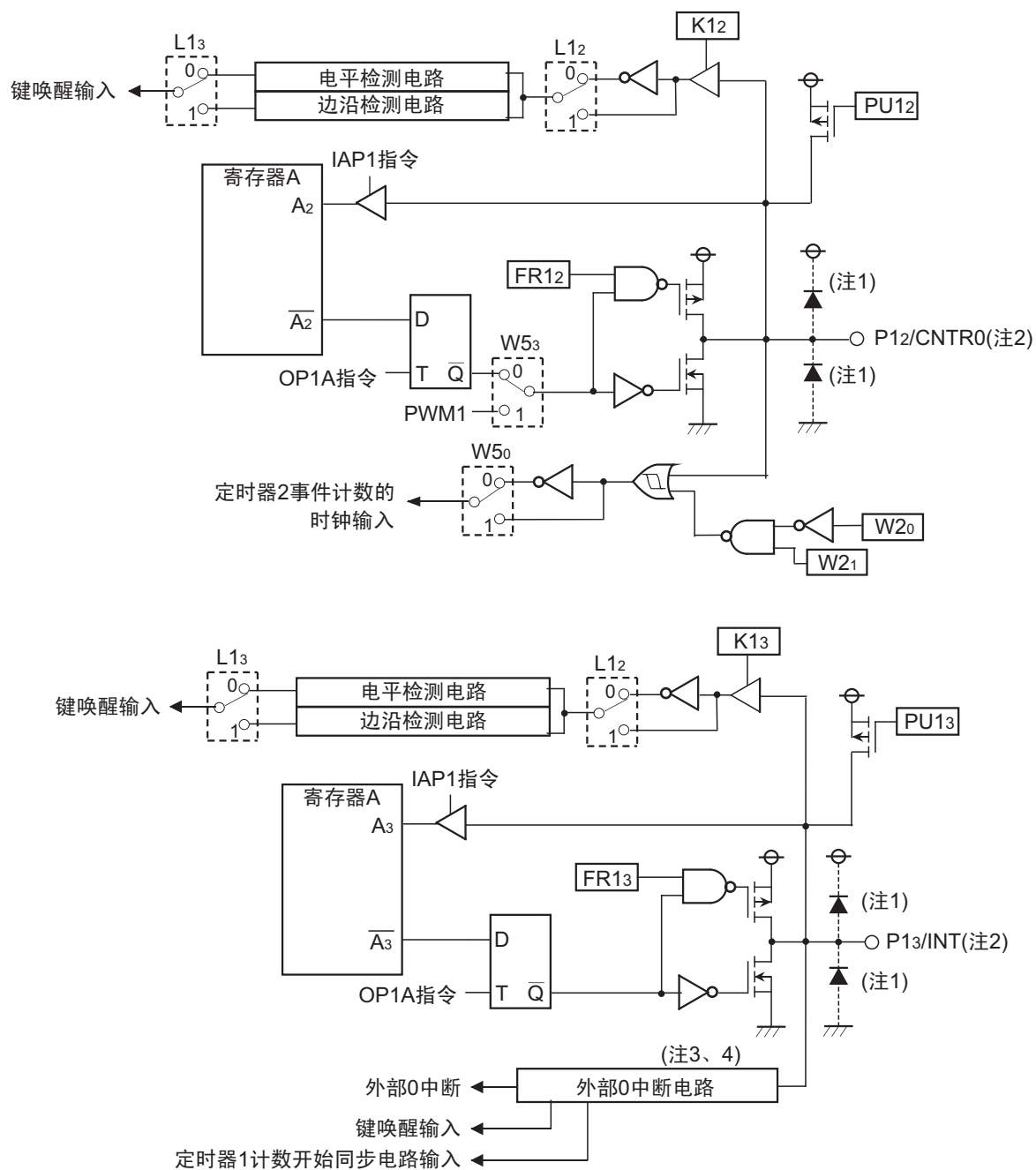
端口框图 (1)



端口框图 (2)

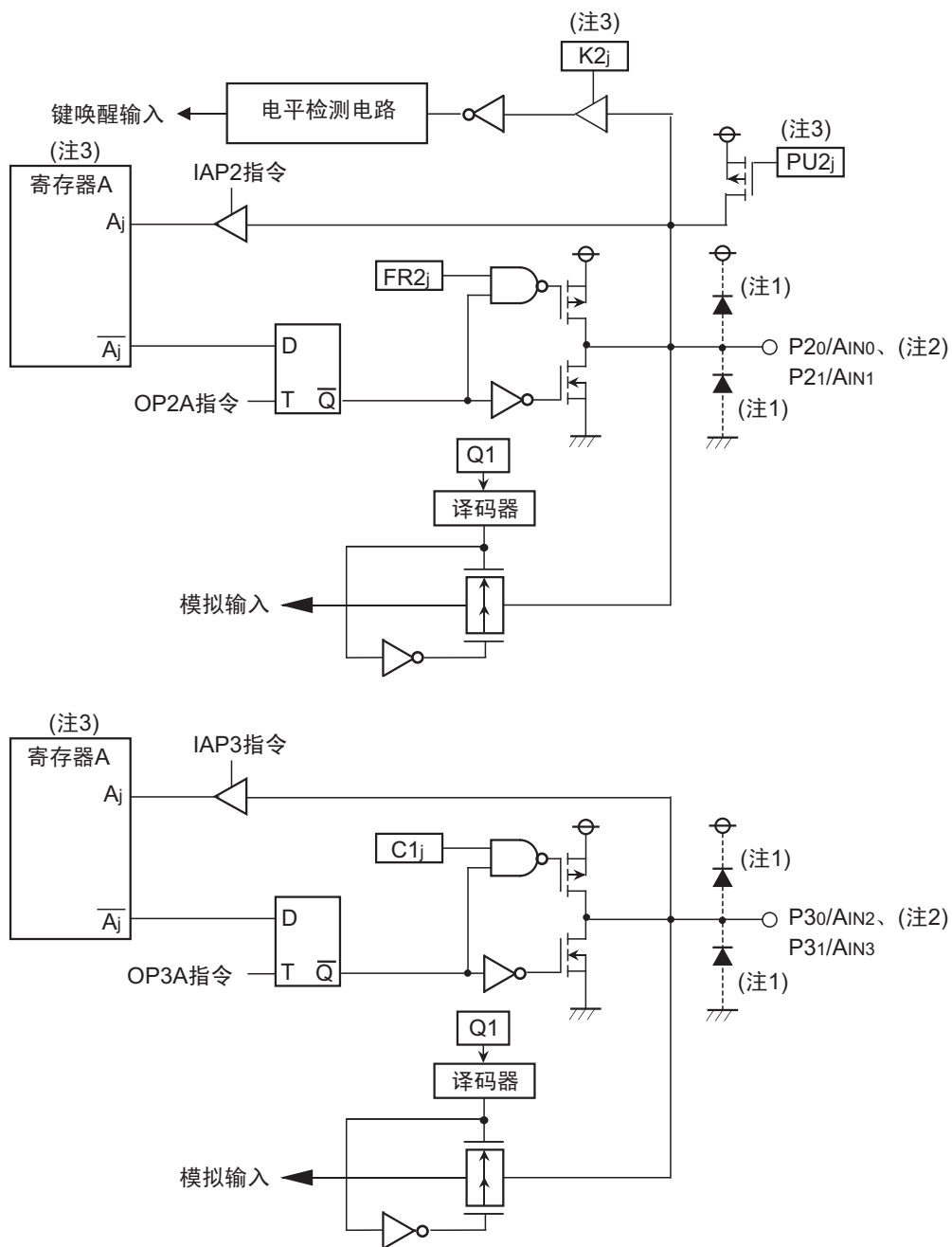


端口框图 (3)



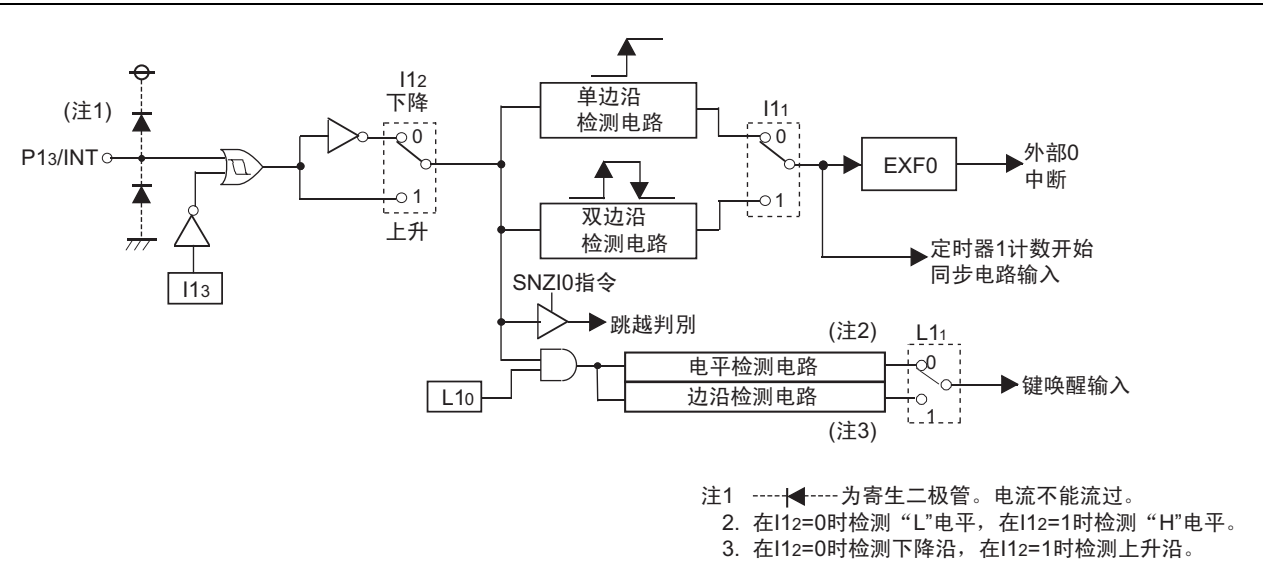
- 注1. ----|<---- 为寄生二极管。电流不能流过。
2. 外加电压不能超过V_{DD}。
3. 详细内容请参照外部中断电路的结构。
4. 端口输入的阈值和外部中断输入的阈值不同。

端口框图 (4)



- 注1. ---- ∇ ----为寄生二极管。电流不能流过。
 2. 外加电压不能超过VDD。
 3. j表示寄存器的bit0、1。

端口框图 (5)



外部中断电路的结构

功能块的运行说明

CPU

(1) 4 位逻辑运算单元 (ALU)

ALU 是进行 4 位加法、比较、逻辑与、逻辑或和位处理等运算的单元。

(2) 寄存器 A 和进位标志 (CY)

寄存器 A 是以运算、传送、交换和输入/输出等数据处理为核心的 4 位寄存器。

如果在执行 AMC 指令时发生进位, 就将标志 CY 置“1”(图 BA-1)。

即使执行 A n 指令和 AM 指令, 标志 CY 的内容也不变。另外, 通过执行 RAR 指令, A0 的值被保存到标志 CY (图 BA-2)。

标志 CY 通过 SC 指令置“1”, 通过 RC 指令清“0”。

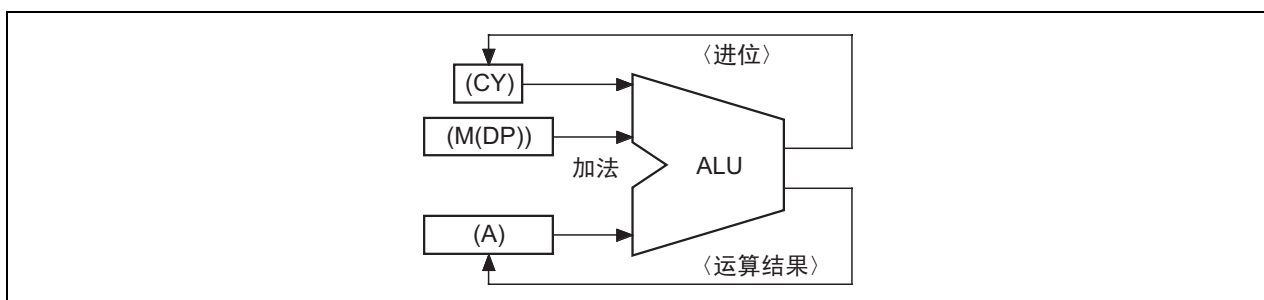


图 BA-1 执行 AMC 指令的例子

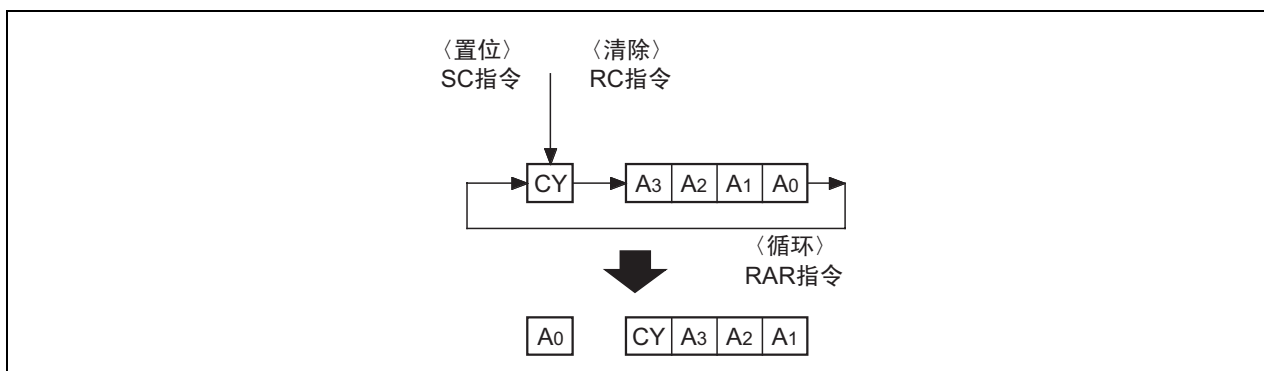


图 BA-2 执行 RAR 指令的例子

(3) 寄存器 B 和 E

寄存器 B 由 4 位构成, 用于暂时保存 4 位数据或者和寄存器 A 组合后进行 8 位数据的传送。

寄存器 E 由 8 位构成, 用于将寄存器 B 作为高 4 位、寄存器 A 作为低 4 位的 8 位数据的传送 (图 BA-3)。

因为寄存器 E 在复位解除后或者从 RAM 备份返回后值不定, 所以必须进行初始设定。

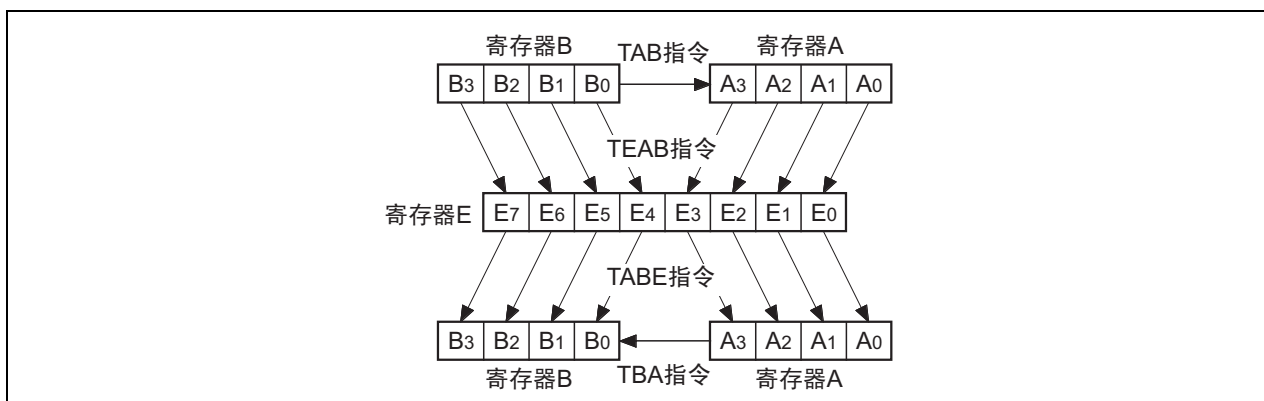


图 BA-3 寄存器 A、B 和寄存器 E

(4) 寄存器 D

寄存器 D 由 3 位构成，和寄存器 A 组合后保存 7 位地址，在执行 TABP p 指令、BLA p 指令和 BMLA p 指令时作为指定页内的指针使用（图 BA-4）。

另外，如果在标志 UPTF 为“1”时执行 TABP p 指令，就将 ROM 内参照数据的高 2 位保存到寄存器 D 的低 2 位，寄存器 D 的高 1 位为“0”。在标志 UPTF 为“0”时，即使执行 TABP p 指令，寄存器 D 的内容也不变。

标志 UPTF 通过 SUPT 指令置“1”，通过 RUPT 指令清“0”。标志 UPTF 的初始值为“0”。

因为寄存器 D 在复位解除后或者从 RAM 备份返回后值不定，所以必须进行初始设定。

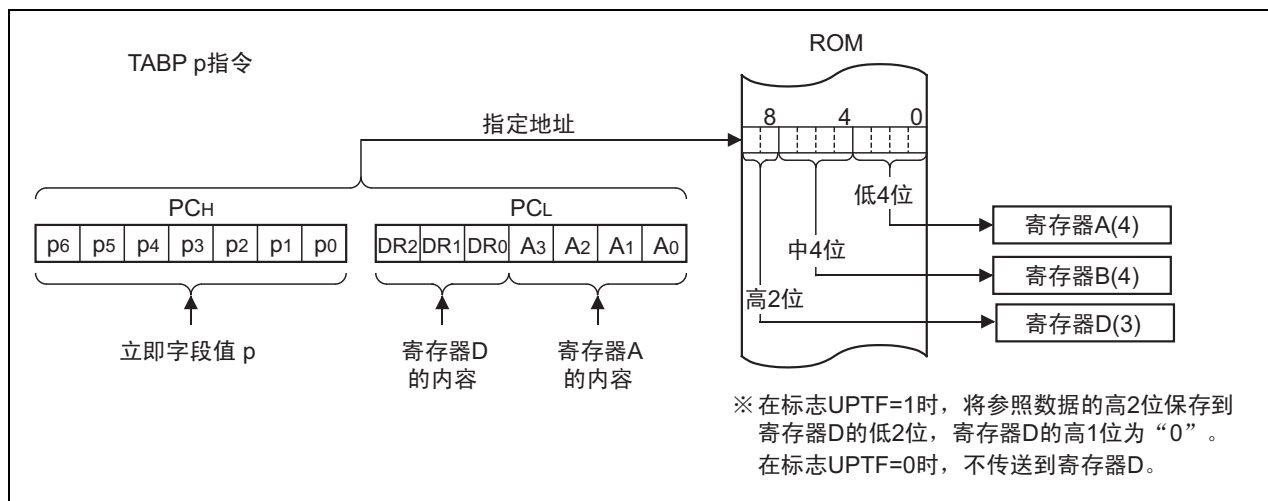


图 BA-4 执行 TABP p 指令的例子

(5) 堆栈寄存器 SK 和堆栈指针 (SP)

寄存器 SK 是在执行中断处理程序的转移、子程序调用或者表参照指令（TABP p）时使用的 8 段 14 位寄存器。在返回原程序前，暂时保存转移前程序计数器的内容。

因为寄存器 SK 由 8 段构成，所以最多能使用 8 级子程序。但是，在使用中断处理程序以及执行表参照指令时，因为分别使用 1 段寄存器 SK，所以必须注意：在同时使用这些处理时，其总计不能超过 8 级。如果超过 8 级，将破坏寄存器 SK 的内容。

另外，由 3 位构成的堆栈指针 (SP) 自动指定寄存器 SK 的嵌套，堆栈指针的内容能通过 TASP 指令传送到寄存器 A。寄存器 SK 的结构如图 BA-5、子程序调用时的运行例子如图 BA-6 所示。

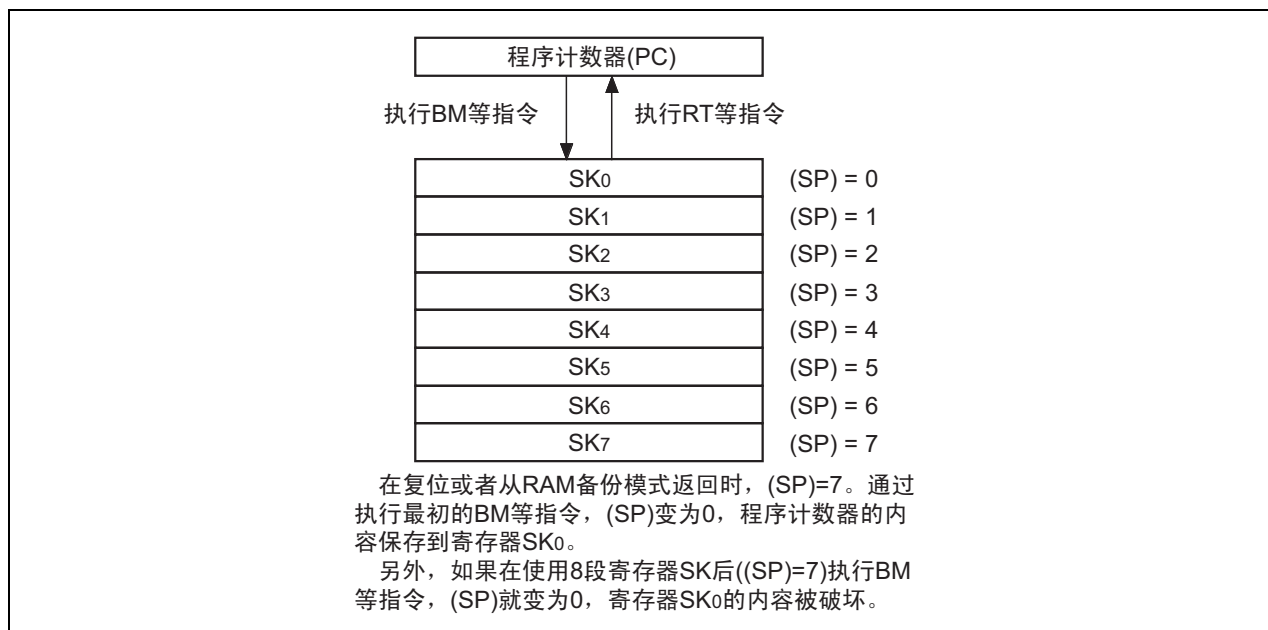


图 BA-5 堆栈寄存器 SK 的结构

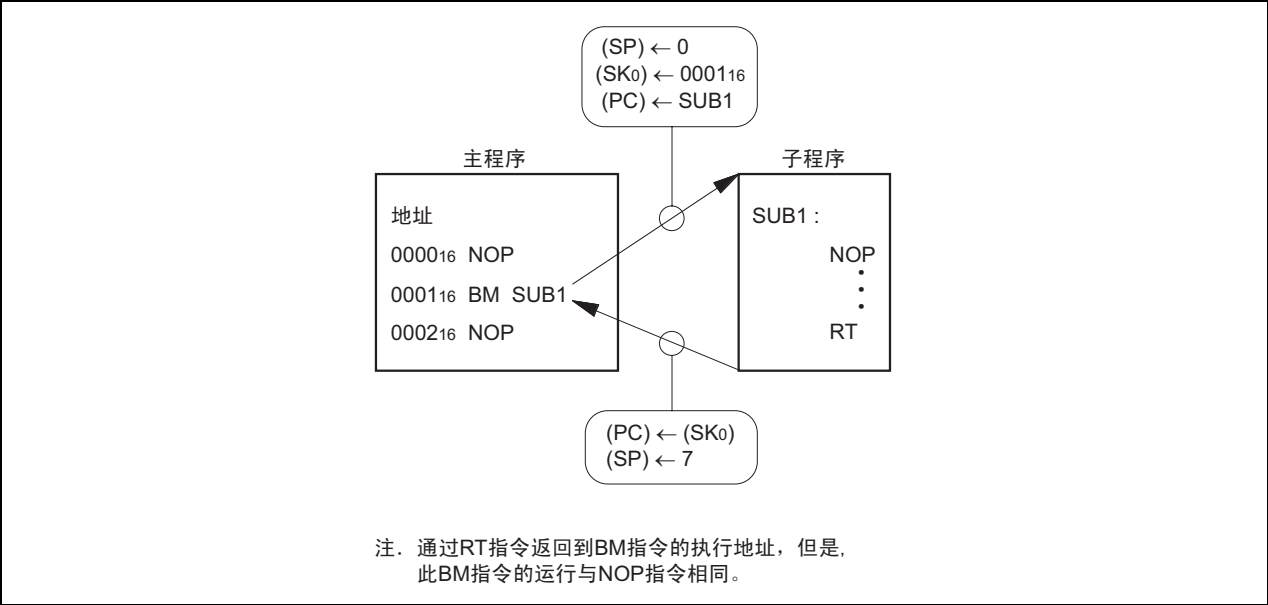


图 BA-6 子程序调用时的运行例子

(6) 中断专用堆栈寄存器 SDP

寄存器 SDP 是在发生中断时将发生中断前的数据指针、进位标志 (CY)、跳越标志和寄存器 A、B 内容暂时保存返回原程序为止的寄存器。寄存器 SDP 由 1 段构成。

寄存器 SDP 和上述的寄存器 SK 不同，不能在执行子程序调用指令和表参照指令时使用。

(7) 跳越标志

跳越标志是对条件跳越指令以及连续记述跳越指令的跳越判断进行控制的标志。如果发生中断，跳越标志的内容就自动保存到寄存器 SDP，并保持跳越条件。

(8) 程序计数器 (PC)

程序计数器是指定 ROM 地址 (页和地址) 的计数器，决定被保存在 ROM 中的指令的读顺序。

程序计数器是 2 进制计数器，每执行一条指令就将指令字节数+1。

但是，在执行转移指令、子程序调用指令、返回指令以及表参照指令 (TABP p) 时，为被指定的地址值。

程序计数器分为指定 ROM 页的 PCH (最高位~bit7) 和指定页内地址的 PCL (bit6~bit0)，当到达各页的最后地址 (地址 127) 时，就指定下一页的地址 0 (图 BA-7)。

另外，必须注意：PCH 不能指定的页不能超过内部 ROM 的最后页。

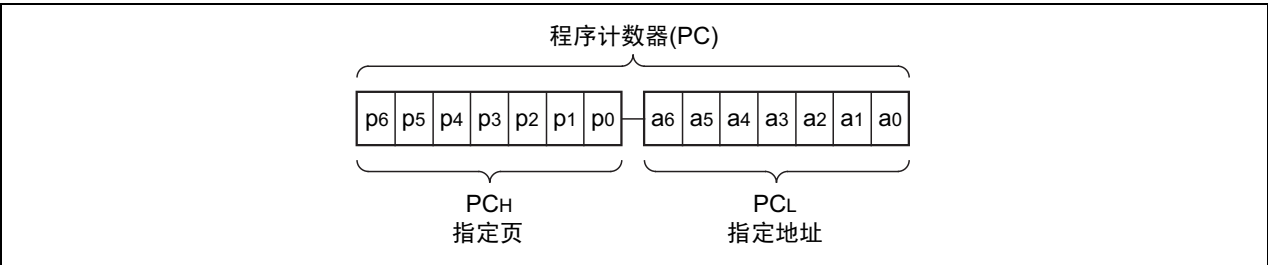


图 BA-7 程序计数器 (PC) 的结构

(9) 数据指针 (DP)

数据指针是指定 RAM 地址的指针，由寄存器 Z、X、Y 构成（图 BA-8）。其中，寄存器 Z 指定 RAM 的文件组、寄存器 X 指定 RAM 的文件、寄存器 Y 指定 RAM 的位。

另外，寄存器 Y 也用于指定端口 D 的位的位置。在使用端口 D 时，必须给寄存器 Y 设定端口 D 的位（引脚位置），并执行 SD、RD 和 SZD 指令。

执行 SD 指令的例子如图 BA-9 所示。

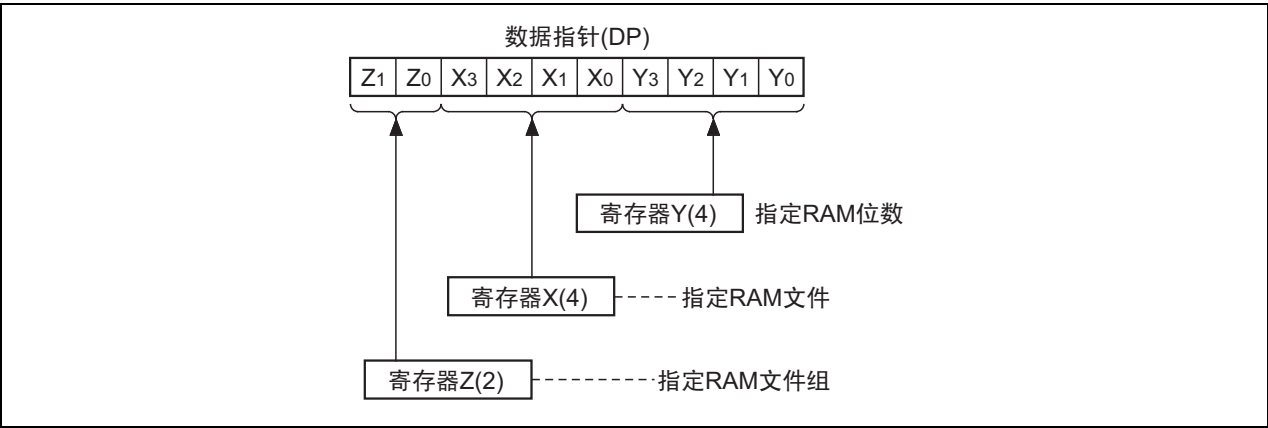


图 BA-8 数据指针 (DP) 的结构

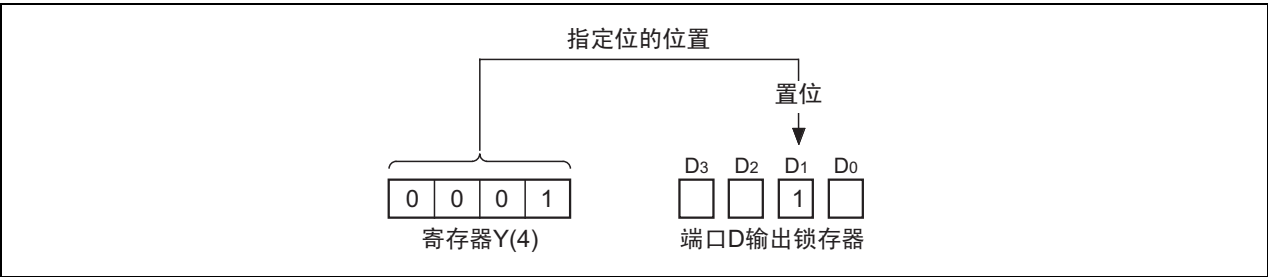


图 BA-9 执行 SD 指令的例子

● 注意事项

因为数据指针的寄存器 Z 在复位解除后其值不定，所以必须进行初始设定。

另外，寄存器 Z、X、Y 在 RAM 备份时处于不定，必须在从 RAM 备份返回后重新设定这些寄存器。

程序存储器（ROM）

程序存储器的 1 个字由 10 位构成，以每 128 个字（地址 0~127）为页单位进行划分。

在页 1（0080₁₆~00FF₁₆）的前头分配了中断地址（图 BC-2）。

如果发生中断，就将对应各中断的地址（中断地址）设定到程序计数器（PC），执行中断地址的指令。在使用中断处理程序时，必须将转移到该程序的指令写入中断地址。

页 2（0100₁₆~017F₁₆）是用于子程序调用的特殊页（图 BC-1）。能通过字指令（BM 指令）从任意页中调用被写在此页中的子程序。另外，即使是从页 2 跨越到其他页的子程序，只要其起始部分在页 2 中，也能通过 BM 指令调用。

另外，能通过 TABP p 指令将全部地址的 ROM 模式区（bit7~0）用作数据区。

表 BC-1 ROM 容量和页数

型号	ROM（PROM）容量 （×10 位）	页数
M34509G4	4096 个字	32（0~31）
M34509G4H	4096 个字	32（0~31）

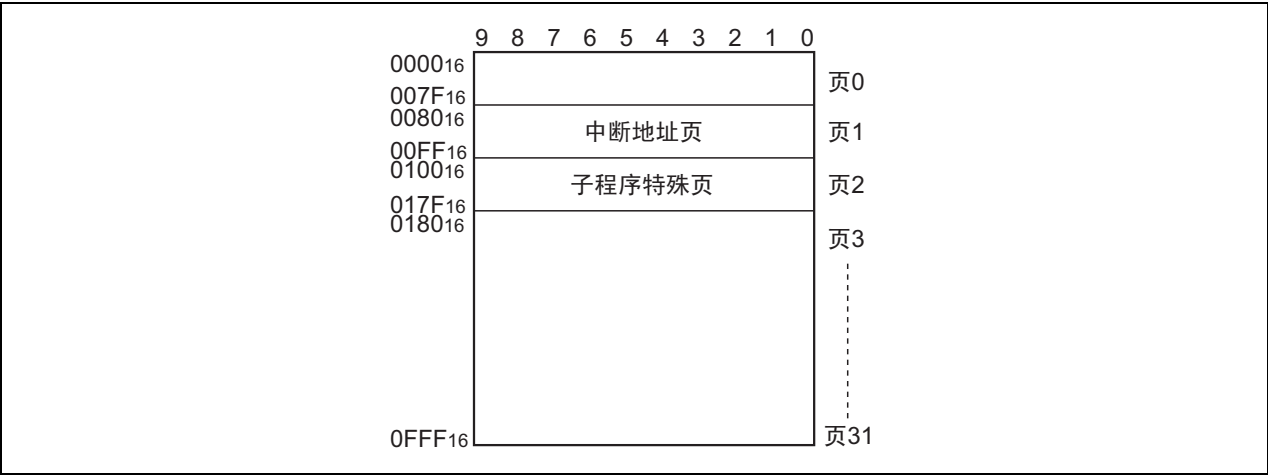


图 BC-1 M34509G4 的 ROM 映像

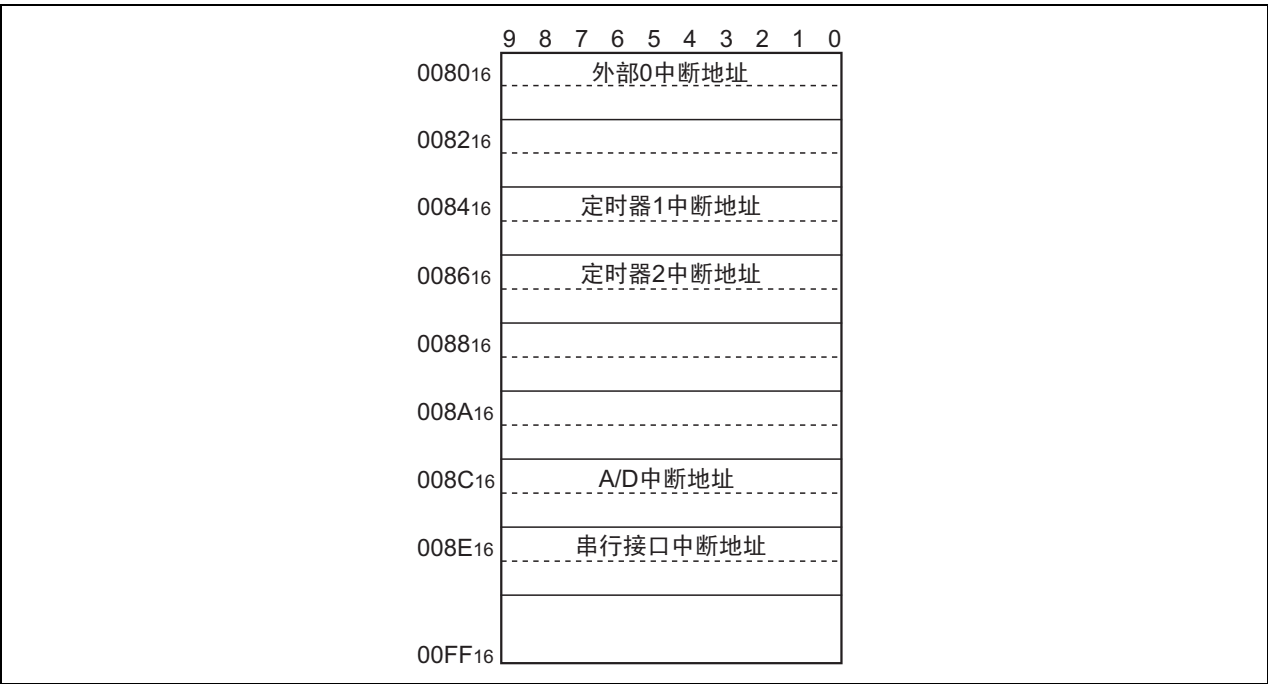


图 BC-2 中断地址页（0080₁₆~00FF₁₆）的结构

●ROM 代码保护功能

如果选择了“串行编程器的保护位写”或者在产品编程后发货（本公司）时选择了“有保护”，就不能由串行编程器读写 ROM。

在由串行编程器对 QzROM 空白产品进行 ROM 写操作时，通过选择“保护位写”保护 ROM 代码。

可在订货时用 ROM 选项（在掩模文件转换实用程序中记为“掩模选项”）选择 QzROM 编程后发货产品是否有 ROM 代码保护。详细内容请确认 QzROM 编程确认书。

数据存储区（RAM）

RAM 的 1 个字由 4 位构成，但是，能通过 SB j、RB j、SZB j 指令以 1 位为单位对全部的存储区进行处理。

通过由寄存器 Z、X、Y 构成的数据指针指定 RAM 的地址。在执行存取 RAM 的指令时，必须给数据指针设定值（从 RAM 备份返回后也必须设定）。

RAM 容量如表 BD-1、RAM 映像如图 BD-1 所示。

表 BD-1 RAM 容量

型 号	RAM 容量
M34509G4	256 个字×4 位（1024 位）
M34509G4H	256 个字×4 位（1024 位）

RAM 256个字×4位 (1024位)										
	寄存器Z	0								
	寄存器X	0	1	2	3	...	6	7		15
寄存器Y	0									
	1									
	2									
	3									
	4									
	5									
	6									
	7									
	8									
	9									
	10									
	11									
	12									
	13									
	14									
	15									

图 BD-1 RAM 映像

●注意事项

因为数据指针的寄存器 Z 在复位解除后值不定，所以必须进行初始设定。

另外，寄存器 Z、X、Y 在 RAM 备份时处于不定，必须在从 RAM 备份返回后重新设定这些寄存器。

中断功能

中断类型是转移到各中断源不同地址（中断地址）的向量中断。在满足以下 3 个条件时发生中断：

- 中断允许标志处于允许状态（INTE=“1”）
- 中断允许位处于允许状态（“1”）
- 中断启动条件成立（请求标志=“1”）

各中断源的启动条件、中断地址与中断优先级的对应如表 DD-1 所示。

有关启动条件的详细内容请参照各中断请求标志的项。

表 DD-1 中断源、中断地址和优先级

优先级	中断源		中断地址
	中断名	启动条件	
1	外部 0 中断	INT 引脚的电平变化	页 1 的地址 0
2	定时器 1 中断	定时器 1 下溢	页 1 的地址 4
3	定时器 2 中断	定时器 2 下溢	页 1 的地址 6
4	A/D 中断	A/D 转换结束	页 1 的地址 C
5	串行接口中断	串行接口的发送和接受结束	页 1 的地址 E

(1) 中断允许标志（INTE）

标志 INTE 是控制全部中断的允许、禁止的标志。通过执行 EI 指令，将标志 INTE 置“1”，允许中断。另外，通过执行 DI 指令，将标志 INTE 清“0”，禁止中断。如果发生某个中断，标志 INTE 就自动清“0”。然后，在执行 EI 指令前，单片机内部保持为中断禁止状态。

(2) 中断允许位（V10、V12、V13、V22、V23）

对于各个中断源，控制中断请求是否有效或者跳越指令是否有效。各中断源的请求标志、跳越指令和中断控制寄存器的中断允许位的关系如表 DD-2、中断允许位的功能如表 DD-3 所示。

表 DD-2 中断请求标志、跳越指令和中断控制寄存器位

中断源	中断请求标志	中断跳越指令	中断允许位
外部 0 中断	EXF0	SNZ0	V10
定时器 1 中断	T1F	SNZT1	V12
定时器 2 中断	T2F	SNZT2	V13
A/D 中断	ADF	SNZAD	V22
串行接口中断	SIOF	SNZSI	V23

表 DD-3 中断允许位的功能

中断允许位的状态	中断的发生	跳越指令
1	允许	无效
0	禁止	有效

(3) 中断请求标志

如果各中断的启动条件成立，就将对应该中断的中断请求标志置“1”。

当发生中断或者执行跳越指令时，就将与其对应的中断请求标志清“0”。即使通过标志 INTE 或者中断允许位将各中断请求标志设定为中断禁止状态，如果启动条件成立，各中断请求标志也被置位。一旦被置位的中断请求标志被保持到清除条件成立为止。

因此，如果在保持中断请求的状态下解除中断禁止状态，就在此时产生中断。在解除中断禁止状态时，如果有 2 个或者 2 个以上的中断请求标志被置位，就按照表 DD-1 所示的优先级产生中断。

(4) 发生中断时的内部状态

在发生中断时，单片机的内部状态如下（参照图 DD-2）：

- 程序计数器（PC）
设定中断地址。返回主程序时的执行地址自动保存到堆栈寄存器 SK。
- 中断允许标志（INTE）
标志 INTE 被清“0”，处于中断禁止状态。
- 中断请求标志
只有对应中断源的请求标志被清“0”。
- 数据指针、进位标志（CY）、跳越标志以及寄存器 A、B
这些寄存器和标志的内容被自动保存到中断专用的堆栈寄存器 SDP。

(5) 中断的处理方法

如果发生中断，就在处理寄存器 SK 的数据压栈顺序后从中断地址开始执行程序。必须将中断处理程序的转移指令写到中断地址，另外，必须使用 RTI 指令返回主程序。

另外，在经过 1 条指令后（在下一条指令的执行刚结束后）进行 EI 指令执行的中断允许。因此，如果在 RTI 指令前执行 EI 指令，就能在返回主程序后立即发生中断（参照图 DD-1）。

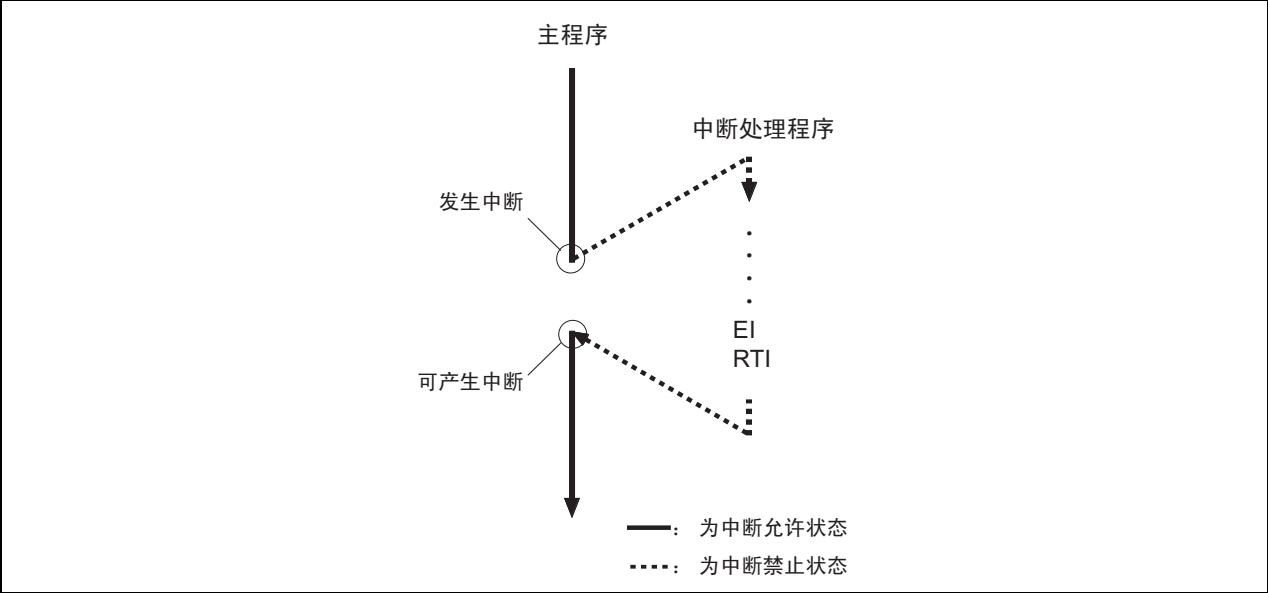


图 DD-1 中断处理程序的例子

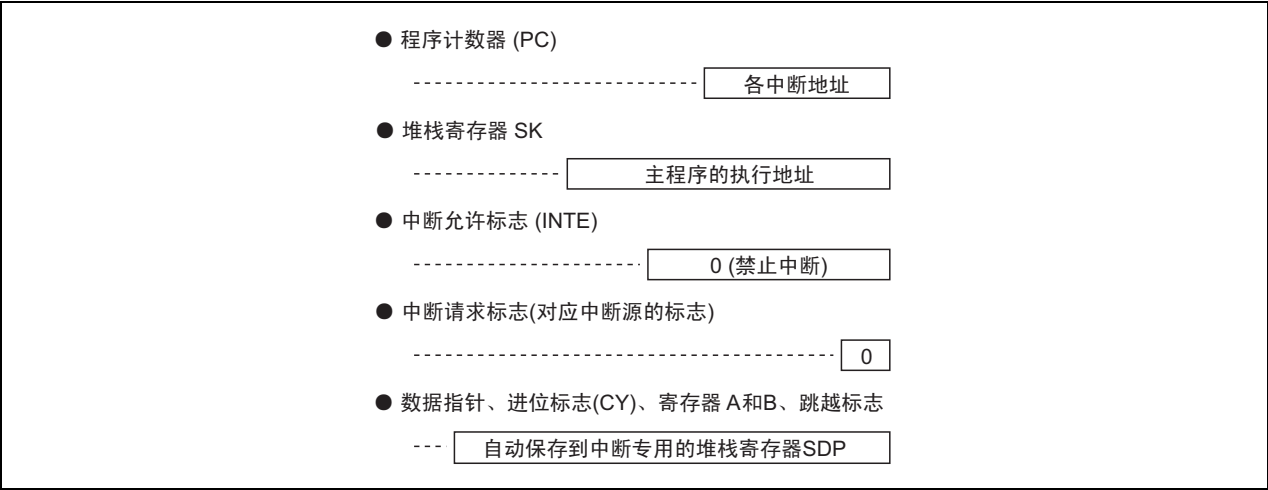


图 DD-2 发生中断时的内部状态

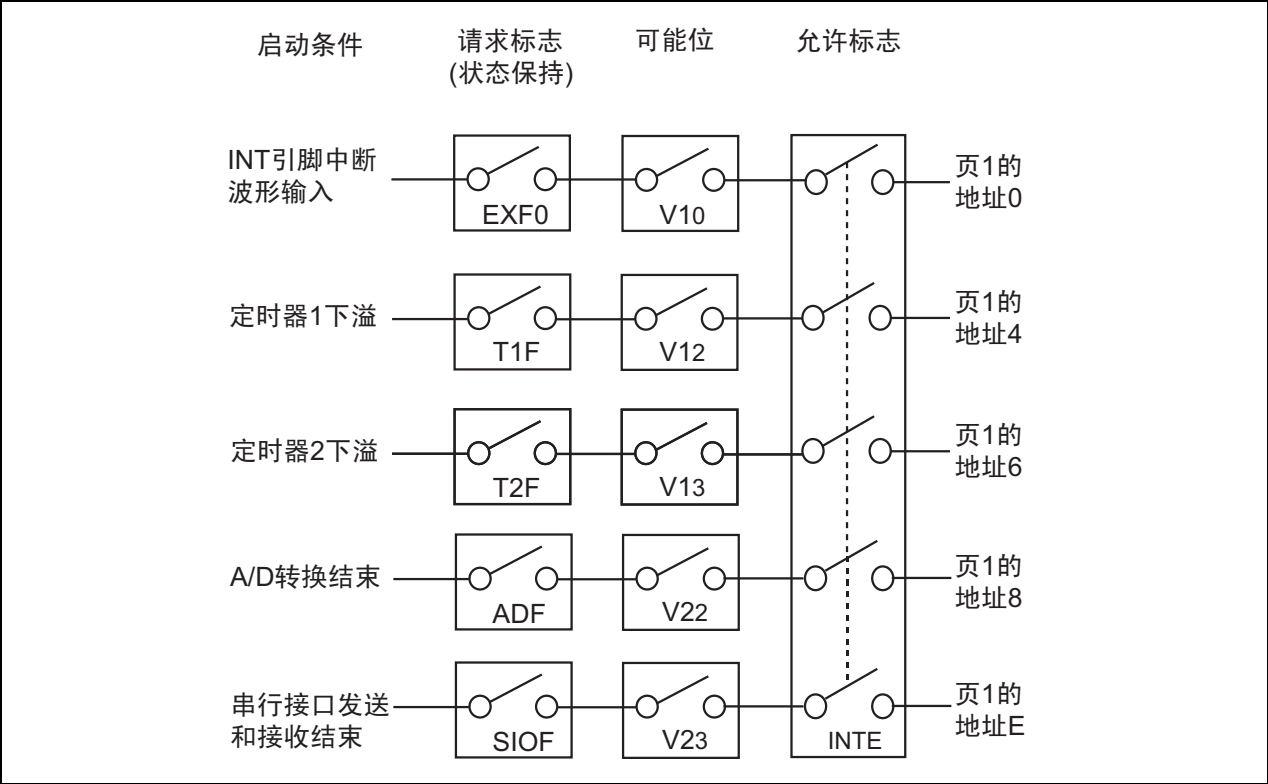


图 DD-3 中断系统图

(6) 中断控制寄存器

●中断控制寄存器 V1

在寄存器 V1 中分配了外部 0、定时器 1 和定时器 2 的中断允许位。必须由 TV1A 指令通过寄存器 A 设定寄存器 V1 的内容。

另外，能通过 TAV1 指令将寄存器 V1 的内容传送到寄存器 A。

●中断控制寄存器 V2

在寄存器 V2 中分配了 A/D 和串行接口的中断允许位。必须由 TV2A 指令通过寄存器 A 设定寄存器 V2 的内容。另外，能通过 TAV2 指令将寄存器 V2 的内容传送到寄存器 A。

表 DD-4 中断控制寄存器

中断控制寄存器 V1		复位时: 0000 ₂		RAM 备份时: 0000 ₂	R/W TAV1/TV1A
V13	定时器 2 中断允许位	0	禁止发生 (SNZT2 指令有效)		
		1	允许发生 (SNZT2 指令无效)		
V12	定时器 1 中断允许位	0	禁止发生 (SNZT1 指令有效)		
		1	允许发生 (SNZT1 指令无效)		
V11	不使用	0	此位无功能, 可 R/W。		
		1			
V10	外部 0 中断允许位	0	禁止发生 (SNZ0 指令有效)		
		1	允许发生 (SNZ0 指令无效)		

中断控制寄存器 V2		复位时: 0000 ₂		RAM 备份时: 0000 ₂	R/W TAV2/TV2A
V23	串行接口中断允许位	0	禁止发生 (SNZSI 指令有效)		
		1	允许发生 (SNZSI 指令无效)		
V22	A/D 中断允许位	0	禁止发生 (SNZAD 指令有效)		
		1	允许发生 (SNZAD 指令无效)		
V21	不使用	0	此位无功能, 可 R/W。		
		1			
V20	不使用	0	此位无功能, 可 R/W。		
		1			

注. “R”表示可读、“W”表示可写。

(7) 中断响应顺序

当标志 INTE、中断允许位 (V10、V12、V13、V22、V23) 和各中断请求标志为“1”时，启动各中断。中断发生的时序是在上述 3 个条件全部成立的周期为起点的 2~3 个机器周期后。

中断发生在 3 个机器周期后的原因是中断条件成立时的指令不是 1 个周期的指令时 (参照图 DD-4)。

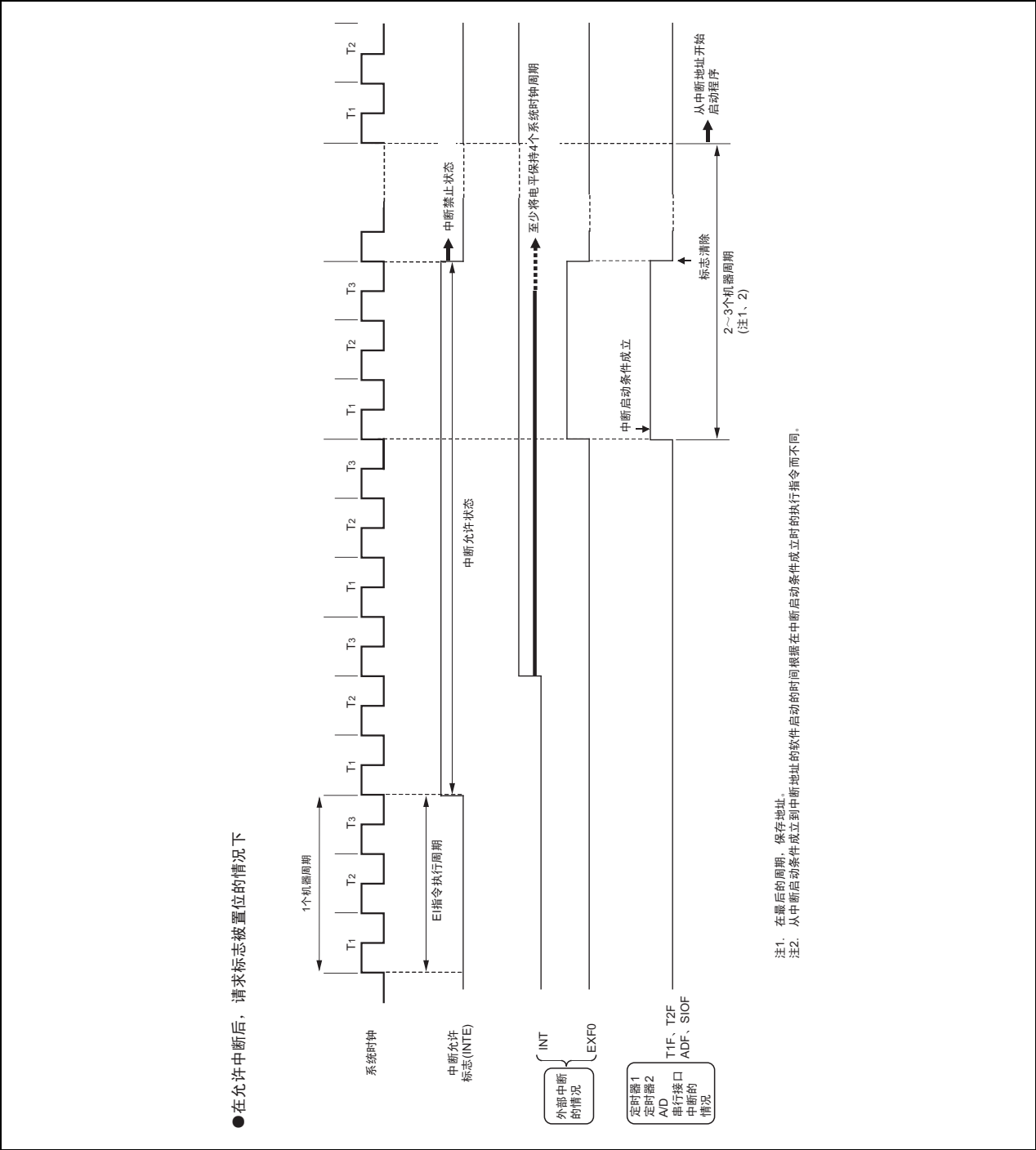


图 DD-4 中断响应顺序

外部中断

如果将有效波形输入到中断输入引脚，外部中断就发生中断请求（边沿检测）。
本产品具有 1 个外部中断功能。
此中断能由中断控制寄存器 I1 控制。

表 DD-5 外部中断的启动条件

中断名	输入引脚	有效波形	有效波形的选择位
外部 0 中断	P13/INT	在下一个波形输入到 P13/INT 引脚时 • 下降波形（“H”电平→“L”电平） • 上升波形（“L”电平→“H”电平） • 下降波形和上升波形	I11、I12

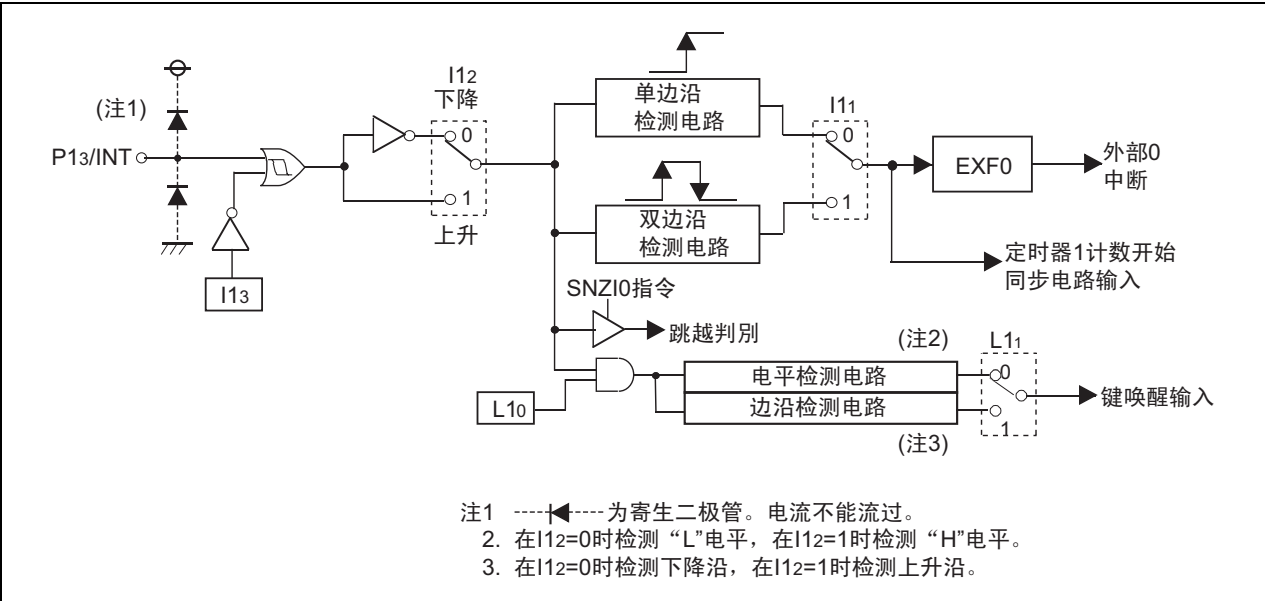


图 DD-5 外部中断电路的结构

(1) 外部 0 中断的请求标志（EXF0）

在有效波形输入到 P13/INT 引脚时，将标志 EXF0 置“1”。
作为外部 0 中断启动条件的有效波形，需要将变化前后的电平至少保持 4 个系统时钟周期（参照图 DD-4）。
能通过执行跳越指令（SNZ0 指令）确认标志 EXF0 的状态。
必须通过中断控制寄存器 V1 选择是使用中断还是使用跳越指令。
在发生中断或者执行跳越指令时，将标志 EXF0 清“0”。

●外部 0 中断的启动条件

在有效波形输入到 P13/INT 引脚时外部 0 中断的启动条件成立。有效波形能从下降波形、上升波形、或者上升和下降两波形的 3 种中选择。外部 0 中断的使用方法的一个例子如下所示：

- ①将中断控制寄存器 I1 的 bit3（I13）置“1”，设定为 INT 引脚可输入状态
- ②通过中断控制寄存器 I1 的 bit1（I11）、bit2（I12）选择有效波形
- ③使用 SNZ0 指令，将标志 EXF0 清“0”
- ④考虑到因 SNZ0 指令发生跳越的情况，插入 NOP 指令
- ⑤将外部 0 中断允许位（V10）和中断允许标志（INTE）都置“1”

通过以上的操作，变为外部 0 中断发生允许状态。如果在此状态下将有效波形输入到 P13/INT 引脚，就将标志 EXF0 置“1”，产生外部 0 中断。

(2) 外部中断控制寄存器

● 中断控制寄存器 I1

寄存器 I1 控制外部 0 中断的有效波形，必须由 TI1A 指令通过寄存器 A 设定此寄存器的内容。另外，能通过 TAI1 指令将寄存器 I1 的内容传送到寄存器 A。

表 DD-6 外部中断控制寄存器

中断控制寄存器 I1		复位时: 0000 ₂	RAM 备份时: 保持状态	R/W TAI1/TI1A
I13	INT 引脚输入控制位 (注 2)	0	禁止输入	
		1	允许输入	
I12	INT 引脚中断有效波形/ 返回电平选择位 (注 2)	0	下降波形/“L”电平 (SNZIO 指令识别 INT 引脚的“L”电平)	
		1	上升波形/“H”电平 (SNZIO 指令识别 INT 引脚的“H”电平)	
I11	INT 引脚边沿检测电路控制位	0	检测单边沿	
		1	检测双边沿	
I10	INT 引脚定时器 1 控制允许位	0	禁止定时器 1 控制	
		1	允许定时器 1 控制	

注 1. “R”表示可读，“W”表示可写。

2. 在更改这些位 (I12、I13) 的内容时，有可能将外部中断请求标志 (EXF0) 置位。

(3) 注意事项

① 有关寄存器 I1 的 bit3 的注意事项 1

在软件中通过中断控制寄存器 I1 的 bit3 控制 INT 引脚的输入时，必须注意：

- 在更改寄存器 I1 的 bit3 的内容时，有时需要根据 P13/INT 引脚的输入状态将外部 0 的中断请求标志 (EXF0) 置“1”。为了防止发生意外的中断，必须在将中断控制寄存器 V1 的 bit0 清“0” (图 DD-6①) 后更改寄存器 I1 的 bit3 的内容。而且，必须在至少执行一条指令后执行 (图 DD-6②) SNZ0 指令，将标志 EXF0 清“0”。另外，考虑到因 SNZ0 指令发生跳越的情况，必须在 SNZ0 指令后插入 NOP 指令 (图 DD-6③)。

⋮	
LA 4	; (×××0 ₂)
TV1A	; SNZ0 指令有效 . . . ①
LA 8	; (1××× ₂)
TI1A	; 改变 INT 引脚输入控制
NOP	; ②
SNZ0	; 执行 SNZ0 指令
	; (清除标志 EXF0)
NOP	; ③
⋮	
×: 此位与 INT 引脚的输入控制无关。	

图 DD-6 外部 0 的中断程序例 1

② 有关寄存器 I1 的 bit3 的注意事项 2

在将中断控制寄存器 I1 的 bit3 清“0”并且在禁止 INT 引脚输入的状态下使用 RAM 备份时，必须注意：

- 在禁止 INT 引脚输入时 (寄存器 I13=“0”)，必须在转移到 RAM 备份模式前将 INT 引脚的键唤醒设定为无效 (寄存器 L10=“0”) (图 DD-7①)。

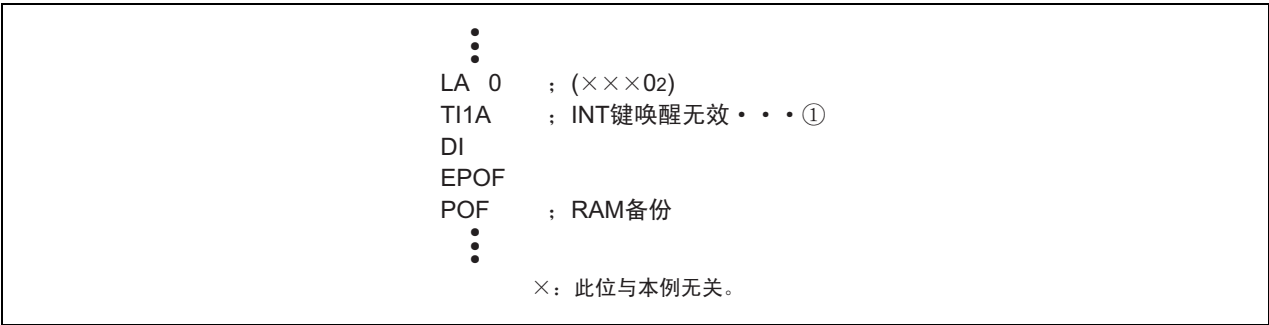


图 DD-7 外部 0 的中断程序例 2

③有关寄存器 I1 的 bit2 的注意事项

在软件中通过中断控制寄存器 I1 的 bit2 更改 P13/INT 引脚的中断有效波形时，必须注意：

- 在更改寄存器 I1 的 bit2 的内容时，有时需要根据 P13/INT 引脚的输入状态将外部 0 的中断请求标志（EXF0）置“1”。为了防止发生意外的中断，必须在将中断控制寄存器 V1 的 bit0 清“0”（图 DD-8①）后更改寄存器 I1 的 bit2 的内容。而且，必须在至少执行一条指令后执行（图 DD-8②）SNZ0 指令，将标志 EXF0 清“0”。另外，考虑到因 SNZ0 指令发生跳越的情况，必须在 SNZ0 指令后插入 NOP 指令（图 DD-8③）。

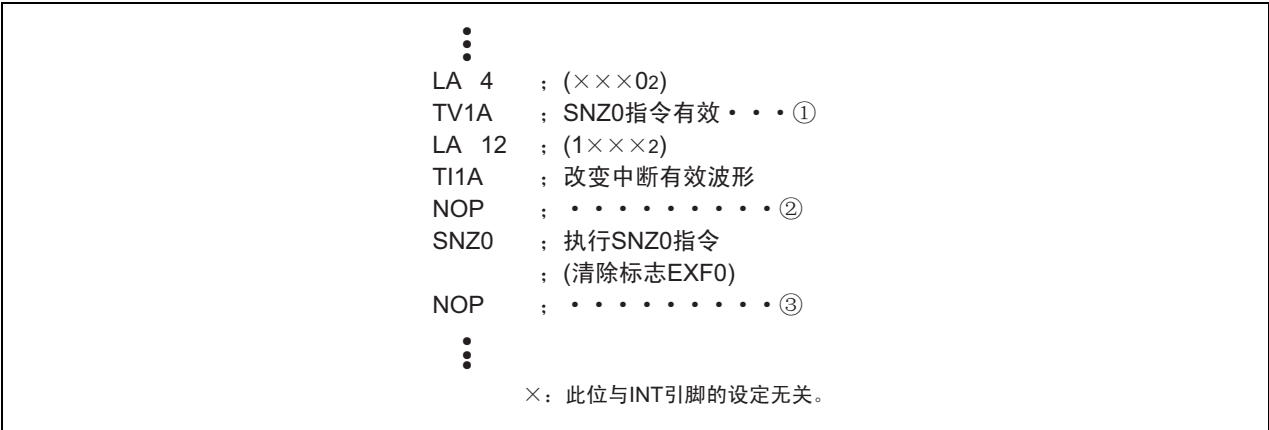


图 DD-8 外部 0 的中断程序例 3

定时器

本产品内置的定时器有以下几种：

●可编程定时器

可编程定时器是能设定分频比的定时器，有重加载寄存器。如果从设定值 n 开始递减计数，并且发生下溢（进行 $n+1$ 计数），就从重加载寄存器重新装入数据，继续计数（自动重新装入功能）。

●固定分频定时器

固定分频定时器是固定分频比（ n ）的定时器，对计数脉冲进行每 n 次计数后，将中断请求标志置“1”。

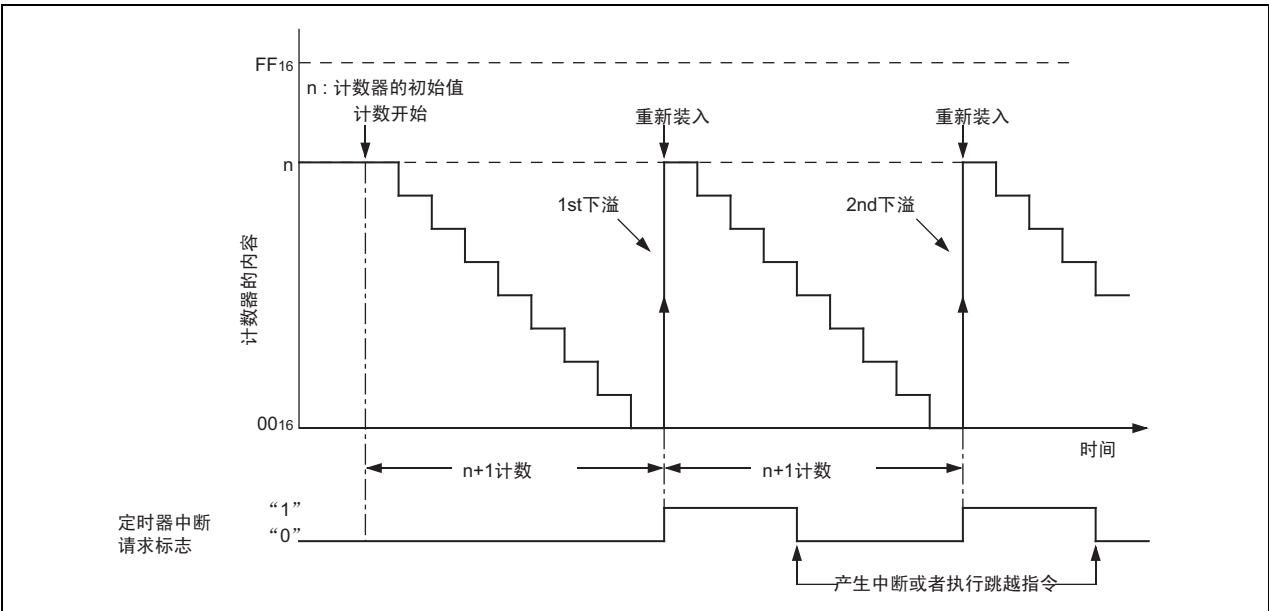


图 FB-1 自动重新装入功能

本产品的定时器由以下电路构成：

- 预分频器：8 位可编程定时器
- 定时器 1：8 位可编程定时器
- 定时器 2：8 位可编程定时器
- 看门狗定时器：16 位固定分频定时器
（定时器 1、2 有中断功能）

预分频器、定时器 1、2 能由定时器控制寄存器 PA、W1、W2、W5、W6 控制。

16 位定时器是没有控制寄存器的自由计数器。

以下说明各功能：

表 FB-1 定时器的功能一览表

电路名	结构	计数源	分频比	输出信号的用途	控制寄存器
预分频器	8 位可编程 二进制递减计数器	• 指令时钟 (INSTCK)	1~256	• 定时器 1、2 计数源	PA
定时器 1	8 位可编程 二进制递减计数器 (有 INT 输入连动功能) (有 PWM 输出功能)	• PWM2 信号 (PWMOD2) • 预分频器输出 (ORCLK) • CNTR1 输入 • 内部振荡器时钟 (f(RING))	1~256	• 定时器 2 计数源 • CNTR0 输出 • 定时器 1 中断	W1 W5 W6
定时器 2	8 位可编程 二进制递减计数器 有 INT 输入周期计数功能) (有 PWM 输出功能)	• 定时器 1 下溢 (T1UDF) • 预分频器输出 (ORCLK) • CNTR0 输入 • 系统时钟 (STCK)	1~256	• 定时器 1 计数源 • CNTR1 输出 • 定时器 2 中断	W2 W5 W6
看门狗定时器	16 位固定分频	• 指令时钟 (INSTCK)	65536	• 系统复位 (2 次计数) • WDF1 标志判断	—

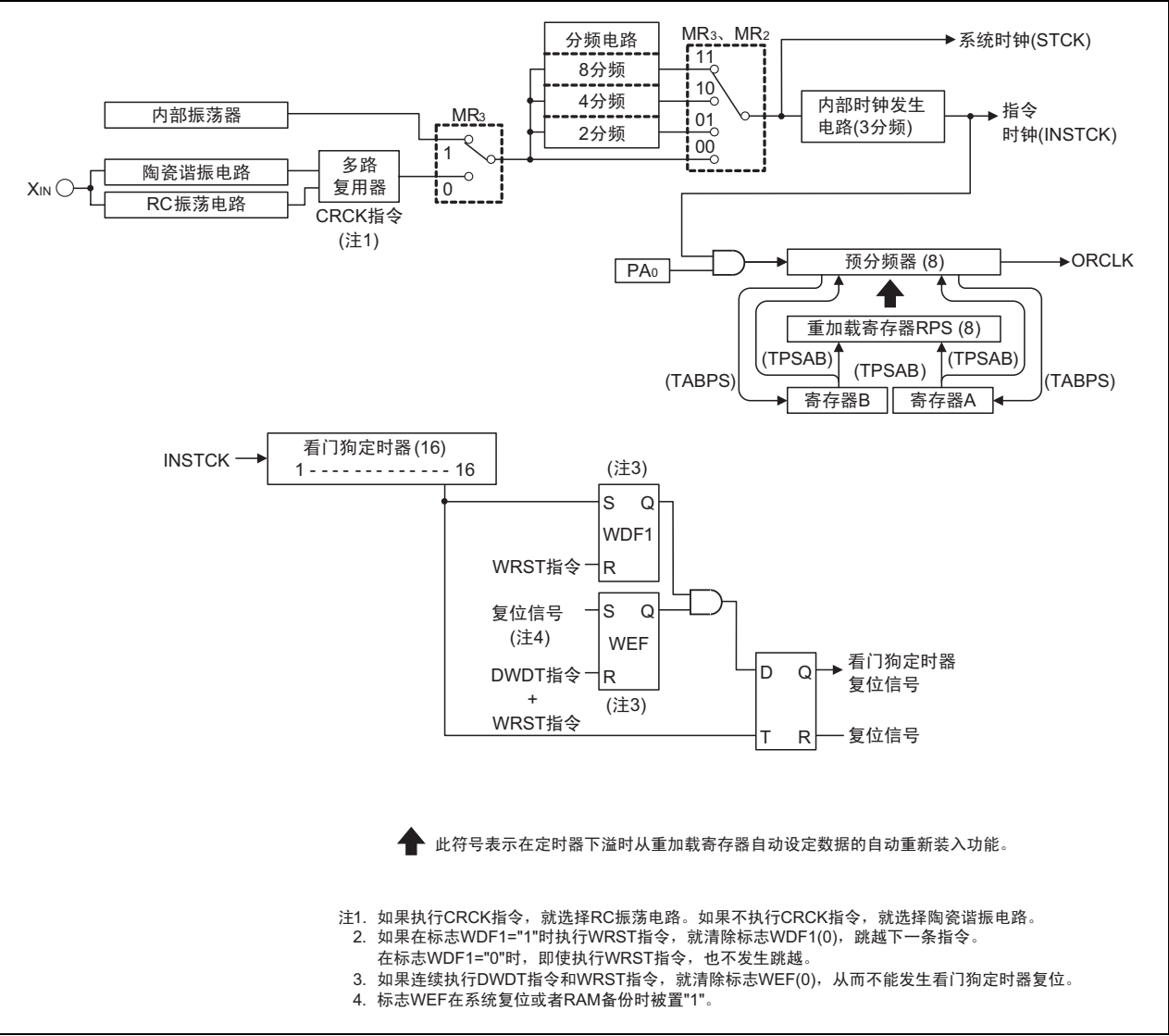


图 FB-2 定时器的结构 (1)

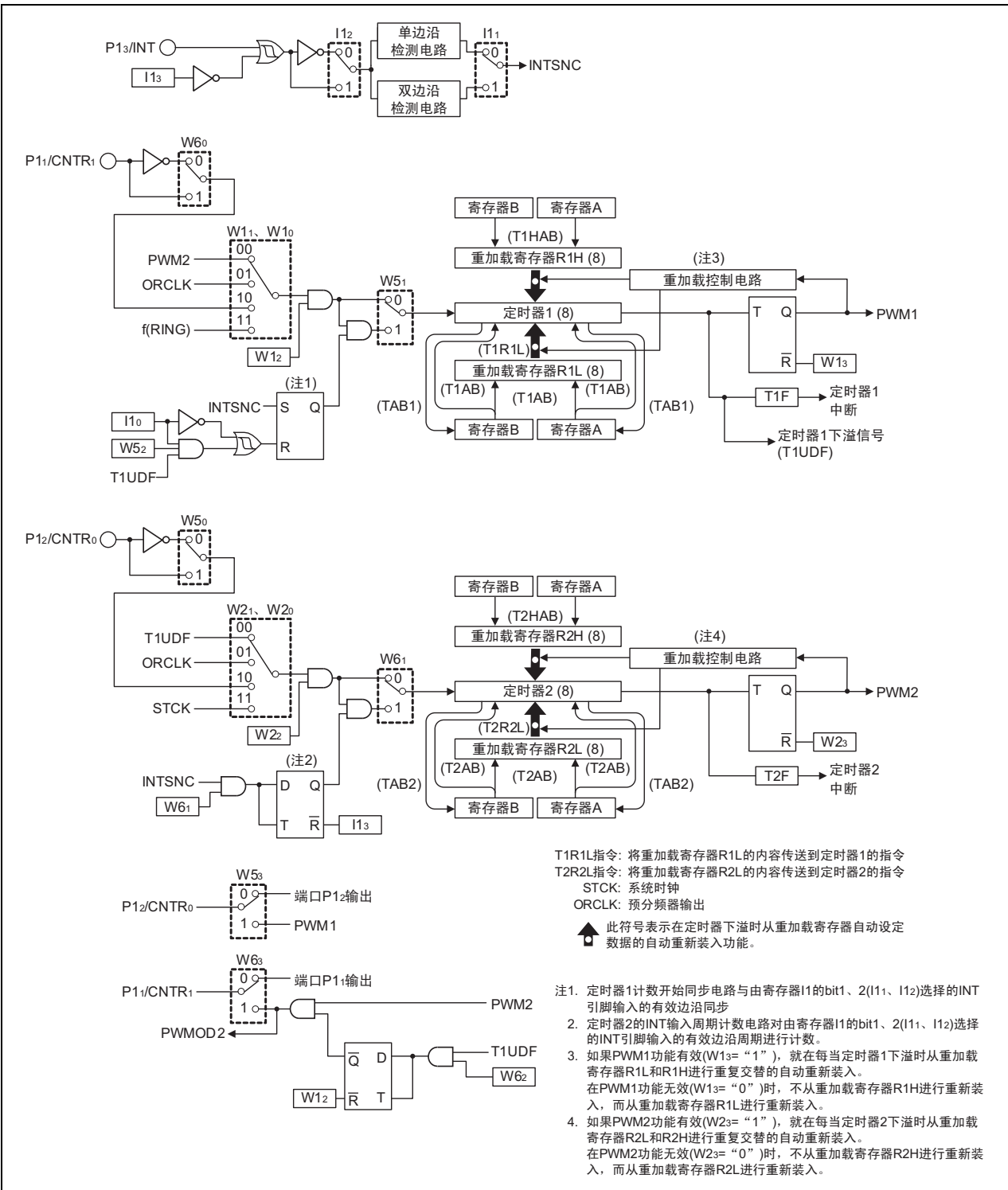


图 FB-3 定时器的结构 (2)

表 FB-2 定时器控制寄存器

定时器控制寄存器 PA		复位时: 02		RAM 备份时: 02	W TPAA
PA0	预分频器控制位	0	停止 (保持状态)		
		1	运行		

定时器控制寄存器 W1		复位时: 00002		RAM 备份时: 00002	R/W TAW1/TW1A
W13	PWM1 功能控制位	0	PWM1 功能无效		
		1	PWM1 功能有效		
W12	定时器 1 控制位	0	停止 (保持状态)		
		1	运行		
W11	定时器 1 计数源选择位	W11	W10	计数源	
		0	0	PWM2 信号	
		0	1	预分频器输出 (ORCLK)	
		1	0	CNTR1 输入	
W10		1	1	内部振荡器时钟 (f(RING))	

定时器控制寄存器 W2		复位时: 00002		RAM 备份时: 00002	R/W TAW2/TW2A
W23	PWM2 功能控制位	0	PWM2 功能无效		
		1	PWM2 功能有效		
W22	定时器 2 控制位	0	停止 (保持状态)		
		1	运行		
W21	定时器 2 计数源选择位	W21	W20	计数源	
		0	0	定时器 1 的下溢信号 (T1UDF)	
		0	1	预分频器输出 (ORCLK)	
		1	0	CNTR0 输入	
W20		1	1	系统时钟 (STCK)	

定时器控制寄存器 W5		复位时: 00002		RAM 备份时: 保持状态	R/W TAW5/TW5A
W53	P12/CNTR0 引脚功能选择位	0	P12 输入/输出或者 CNTR0 输入		
		1	P12 输入或者 CNTR0 输入/输出		
W52	定时器 1 计数自动停止电路选择位 (注 2)	0	不选择计数自动停止电路		
		1	选择计数自动停止电路		
W51	定时器 1 计数开始同步电路选择位 (注 3)	0	不选择计数开始同步电路		
		1	选择计数开始同步电路		
W50	CNTR0 引脚 输入计数边沿选择位	0	下降沿		
		1	上升沿		

定时器控制寄存器 W6		复位时: 00002		RAM 备份时: 保持状态	R/W TAW6/TW6A
W63	P11/CNTR1 引脚功能选择位	0	P11 输入/输出或者 CNTR1 输入		
		1	P11 输入或者 CNTR1 输入/输出		
W62	CNTR1 引脚 输出自动控制电路选择位 (注 2)	0	不选择输出自动控制电路		
		1	选择输出自动控制电路		
W61	定时器 2 计数开始同步电路选择位 (注 3)	0	不选择计数开始同步电路		
		1	选择计数开始同步电路		
W60	CNTR1 引脚 输入计数边沿选择位	0	下降沿		
		1	上升沿		

注 1. “R”表示可读, “W”表示可写。

- 此功能只在 INT 引脚定时器 1 控制允许 (I10=“1”) 以及选择定时器 1 的计数开始同步 (W51=“1”) 时有效。
- 此功能只在 INT 引脚定时器 1 控制允许 (I10=“1”) 时有效。

(1) 定时器相关的控制寄存器**●定时器控制寄存器 PA**

寄存器 PA 控制预分频器的计数运行。必须由 TPAA 指令通过寄存器 A 设定此寄存器。

●定时器控制寄存器 W1

寄存器 W1 控制定时器 1 的计数源选择、计数运行和 PWM1 功能。必须由 TW1A 指令通过寄存器 A 设定此寄存器的内容。另外，能通过 TAW1 指令将寄存器 W1 的内容传送到寄存器 A。

●定时器控制寄存器 W2

寄存器 W2 控制定时器 2 的计数源选择、计数运行和 PWM2 功能。必须由 TW2A 指令通过寄存器 A 设定此寄存器的内容。另外，能通过 TAW2 指令将寄存器 W2 的内容传送到寄存器 A。

●定时器控制寄存器 W5

寄存器 W5 控制 CNTR0 引脚输入计数边沿、定时器 1 计数开始同步电路、定时器 1 自动停止电路以及 P12/CNTR0 引脚功能。必须由 TW5A 指令通过寄存器 A 设定此寄存器的内容。另外，能通过 TAW5 指令将寄存器 W5 的内容传送到寄存器 A。

●定时器控制寄存器 W6

寄存器 W6 控制 CNTR1 引脚输入计数边沿、INT 引脚输入周期计数电路、CNTR1 引脚输出自动控制电路以及 P11/CNTR1 引脚功能。必须由 TW6A 指令通过寄存器 A 设定此寄存器的内容。另外，能通过 TAW6 指令将寄存器 W6 的内容传送到寄存器 A。

(2) 预分频器

预分频器是 8 位二进制计数器，有预分频器重加载寄存器 RPS。能通过 TPSAB 指令同时给预分频器和重加载寄存器 RPS 设定数据，也能通过 TABPS 指令从预分频器读数据。

在设定或者读预分频器的数据时，必须在停止计数后执行 TPSAB 指令或者 TABPS 指令。

如果在给预分频器设定数据后将寄存器 PA 的 bit0 置“1”，预分频器就开始计数。

如果重加载寄存器 RPS 的设定值为 n，预分频器就对计数源的信号进行 n+1 分频（n=0~255）。预分频器的计数源为指令时钟（INSTCK）。

如果在开始计数后预分频器发生下溢（在预分频器的内容变为“0”后，输入下一个计数脉冲），就从重加载寄存器 RPS 重新装入数据，继续计数（自动重新装入功能）。预分频器的输出信号（ORCLK）能用于定时器 1、2 的计数源。

(3) 定时器 1（有中断功能）

定时器 1 是 8 位二进制计数器，有 2 个重加载寄存器 R1L 和 R1H。能通过 T1AB 指令同时给定时器 1 和重加载寄存器 R1L 设定数据，通过 T1HAB 指令给重加载寄存器 R1H 设定数据。能通过 T1R1 指令将由 T1AB 指令设定的重加载寄存器 R1L 的内容重新设定到定时器 1，通过 TAB1 指令从定时器 1 读数据。

在设定或者读定时器 1 的数据时，必须在停止计数后执行 T1AB 指令或者 TAB1 指令。

在定时器 1 运行中给重加载寄存器 R1H 设定数据时，必须在不与下溢重叠的时序执行 T1HAB 指令。

在给定时器 1 设定数据后，如果通过寄存器 W1 的 bit0、1 设定计数源，并将寄存器 W1 的 bit2 置“1”，定时器 1 就开始计数。

如果重加载寄存器 R1L 的设定值为 n、R1H 的设定值为 m，定时器 1 就对计数源的信号进行 n+1 或者 m+1 分频（n=0~255、m=0~255）。

在寄存器 W1 的 bit3 为“0”（PWM1 功能无效）时，如果在开始计数后定时器 1 下溢（在定时器 1 的内容变为“0”后，输入下一个计数脉冲），就将定时器 1 的中断请求标志（T1F）置“1”，从重加载寄存器 R1L 重新装入数据，继续计数（自动重新装入功能）。

在寄存器 W1 的 bit3 为“1”（PWM1 功能有效）时，定时器 1 生成重加载寄存器 R1L 设定的“L”期间电平和重加载寄存器 R1H 设定的“H”电平期间的 PWM1 信号。

如果将寄存器 W5 的 bit3 置“1”，就能从 CNTR0 引脚输出定时器 1 生成的 PWM1 信号。

如果给寄存器 I1 的 bit0 置“1”，将 INT 引脚的定时器 1 控制设定为允许状态，并将寄存器 W5 的 bit1 置“1”，INT 引脚的输入就能用于定时器 1 计数运行的开始触发。另外，此时如果将寄存器 W5 的 bit2 置“1”，就能通过定时器 1 的下溢自动停止。

(4) 定时器 2（有中断功能）

定时器 2 是 8 位二进制计数器，有 2 个重加载寄存器 R2L 和 R2H。能通过 T2AB 指令同时给定时器 2 和重加载寄存器 R2L 设定数据，通过 T2HAB 指令给重加载寄存器 R2H 设定数据。能通过 T2R2L 指令将由 T2AB 指令设定的重加载寄存器 R2L 的内容重新设定到定时器 2，通过 TAB2 指令从定时器 2 读数据。

在设定或者读定时器 2 的数据时，必须在停止计数后执行 T2AB 指令或者 TAB2 指令。

在定时器 2 运行中给重加载寄存器 R2H 设定数据时，必须在不与下溢重叠的时序执行 T2HAB 指令。

在给定时器 2 设定数据后，如果通过寄存器 W2 的 bit0、1 设定计数源，并将寄存器 W2 的 bit2 置“1”，定时器 2 就开始计数。

如果重加载寄存器 R2L 的设定值为 n、R2H 的设定值为 m，定时器 2 就对计数源的信号进行 n+1 或者 m+1 分频（n=0~255、m=0~255）。

在寄存器 W2 的 bit3 为“0”（PWM2 功能无效）时，如果在计数开始后定时器 2 下溢（在定时器 2 的内容变为“0”后，输入下一个计数脉冲），将定时器 2 的中断请求标志（T2F）置“1”，从重加载寄存器 R2L 重新装入数据，继续计数（自动重新装入功能）。

在寄存器 W2 的 bit3 为“1”（PWM2 功能有效）时，定时器 2 生成重加载寄存器 R2L 设定的“L”电平期间和重加载寄存器 R2H 设定的“H”电平期间的 PWM2 信号。

如果将寄存器 W6 的 bit3 置“1”，就能从 CNTR1 引脚输出定时器 2 生成的 PWM2 信号。

如果将寄存器 W6 的 bit2 置“1”，就能和定时器 1 组合控制 CNTR1 引脚的 PWM2 输出。

如果将寄存器 W6 的 bit1 置“1”，就能进行定时器 2 的 INT 引脚的输入周期计数。

(5) 计数开始同步电路（定时器 1）

定时器 1 具有能与 INT 引脚的输入同步开始定时器计数的计数同步电路。

如果给寄存器 I1 的 bit0 置“1”，将 INT 引脚的定时器控制设定为允许状态，并将寄存器 W5 的 bit1 置“1”，就选择定时器 1 的计数开始同步电路的功能，可通过 INT 引脚的输入进行控制。

在使用定时器 1 的计数开始同步电路的情况下，当有效波形输入到 INT 引脚时，将计数开始同步电路置位，输入计数源。

将用于计数开始同步电路置位的 INT 引脚输入的有效波形和外部中断的启动条件相同。

另外，一旦被置位的计数开始同步电路通过将寄存器 I1 的 bit0 清“0”或者通过系统复位来清除。

但是，在选择计数自动停止电路时（寄存器 W2=“1”），如果定时器 1 下溢，就清除计数开始同步电路（自动停止）。

(6) 计数自动停止电路（定时器 1）

在使用计数开始同步电路时，定时器 1 具有通过定时器 1 的下溢自动停止计数的计数自动停止电路。

如果将寄存器 W5 的 bit2 置“1”，定时器 1 的计数自动停止电路就有效；如果定时器 1 下溢，就清除计数开始同步电路，停止定时器 1 的计数源输入。

此功能只在选择定时器 1 计数开始同步电路时有效。

(7) INT 引脚的输入周期计数电路（定时器 2）

定时器 2 具有对 INT 引脚的有效波形输入间隔进行计数的 INT 引脚输入周期计数电路。

如果将寄存器 W6 的 bit1 置“1”，定时器 2 的 INT 引脚输入周期计数电路就有效；如果将有效波形输入到 INT 引脚，就输入计数源。在下一个有效波形输入到 INT 引脚时，停止计数源输入。然后，每当有效波形输入到 INT 引脚时，重复交替进行计数源的输入开始/停止。

INT 引脚输入的有效波形和外部中断的启动条件相同。

另外，通过给寄存器 I1 的 bit3 清“0”，将 INT 引脚输入设定为禁止状态，来清除一旦被置位的 INT 引脚输入周期计数电路。

(8) 定时器输入/输出引脚（P12/CNTR0、P11/CNTR1）

CNTR0 引脚具有定时器 2 的计数源输入功能和由定时器 1 生成的 PWM1 信号输出功能。

CNTR1 引脚具有定时器 1 的计数源输入功能和由定时器 2 生成的 PWM2 信号输出功能。

能由寄存器 W5 的 bit3 控制 P12/CNTR0 引脚功能的选择，由寄存器 W6 的 bit3 控制 P11/CNTR1 引脚功能的选择。

如果选择 CNTR0 输入作为定时器 2 的计数源，定时器 2 就对 CNTR0 输入的下降波形或者上升波形进行计数。通过寄存器 W5 的 bit0 选择计数边沿。

如果选择 CNTR1 输入作为定时器 1 的计数源，定时器 1 就对 CNTR1 输入的下降波形或者上升波形进行计数。通过寄存器 W6 的 bit0 选择计数边沿。

(9) PWM1 输出功能 (P12/CNTR0、定时器 1)

如果将寄存器 W1 的 bit3 置“1”，定时器 1 就在每发生下溢时交替从重加载寄存器 R1H 和 R1L 重新装入数据，生成重加载寄存器 R1L 设定的“L”电平期间和重加载寄存器 R1H 设定的“H”电平期间的 PWM1 信号。

此时，如果将寄存器 W5 的 bit3 置“1”，就将定时器 1 生成的 PWM1 信号输出到 CNTR0 引脚。

如果在 PWM1 信号为“H”电平期间执行 TW1A 指令，就在 PWM1 信号的“H”电平期间结束后更改寄存器 W1 的内容。

(10) PWM2 输出功能 (P11/CNTR1、定时器 1、定时器 2)

如果将寄存器 W2 的 bit3 置“1”，定时器 2 就在每发生下溢时交替从重加载寄存器 R2H 和 R2L 重新装入数据，生成重加载寄存器 R2L 的“L”电平期间和重加载寄存器 R2H 设定的“H”电平期间的 PWM2 信号。

此时，如果将寄存器 W6 的 bit3 置“1”，就将定时器 2 生成的 PWM2 信号输出到 CNTR1 引脚。

如果将寄存器 W6 的 bit2 置“1”，就在每当定时器 1 发生下溢时，重复交替进行 CNTR1 引脚的 PWM2 信号输出的有效/无效。但是，如果停止定时器 1 的运行（将寄存器 W1 的 bit2 清“0”），就解除此功能。

如果在 PWM2 信号为“H”电平期间执行 TW2A 指令，就在 PWM2 信号的“H”电平期间结束后更改寄存器 W2 的内容。

(11) 定时器中断请求标志 (T1F、T2F)

定时器中断请求标志在各定时器发生下溢时被置“1”。能通过执行跳越指令 (SNZT1、SNZT2 指令) 确认这些标志的状态。

必须通过寄存器 V1 选择是使用中断还是使用跳越指令。

中断请求标志在发生中断时或者在执行了跳越指令时被清“0”。

(12) 注意事项

在使用定时器时，必须注意以下几点：

●有关预分频器的注意事项

在从预分频器读数据时，必须首先停止预分频器的计数，然后执行数据的读指令 (TABPS)。

在将数据写到预分频器时，必须首先停止预分频器的计数，然后执行数据的写指令 (TPSAB)。

●有关计数源的注意事项

在转换定时器 1、定时器 2 的计数源时，必须首先停止各定时器的计数，然后转换计数源。

●有关读计数值的注意事项

在从定时器 1、定时器 2 读数据时，必须首先停止各定时器的计数，然后执行数据的读指令 (TAB1、TAB2)。

●有关给定时器写数据的注意事项

在给定时器 1、定时器 2 写数据时，必须首先停止各定时器的计数，然后执行数据的写指令 (T1AB、T1R1L、T2AB、T2R2L)。

●有关给重加载寄存器写数据的注意事项

在定时器 1 运行中给重加载寄存器 R1H 写数据时，必须在不与定时器 1 下溢重叠的时序执行数据的写指令 (T1HAB)。

在定时器 2 运行中给重加载寄存器 R2H 写数据时，必须在不与定时器 2 下溢重叠的时序执行数据的写指令 (T2HAB)。

●有关 PWM 信号 (PWM1、PWM2) 的注意事项

如果在输出 PWM1 信号时定时器 1 的计数停止时序和定时器 1 的下溢时序重叠，PWM1 输出波形就有可能发生障碍。

如果在输出 PWM2 信号时定时器 2 的计数停止时序和定时器 2 的下溢时序重叠，PWM2 输出波形就有可能发生障碍。

●有关预分频器、定时器 1、定时器 2 的计数开始时序和运行时的计数时间的注意事项

预分频器、定时器在开始运行 (①) 后, 从计数源的最初的上升沿 (②) 开始计数。

根据定时器和计数源的运行开始时序, 开始计数后到最初下溢的时间 (③) 短于以后的下溢时间 (④) (最大为计数源的一个周期)。

另外, 如果选择 CNTR 输入为定时器的计数源, 定时器就与通过软件选择的 CNTR 输入计数边沿 (下降沿或者上升沿) 同步运行。

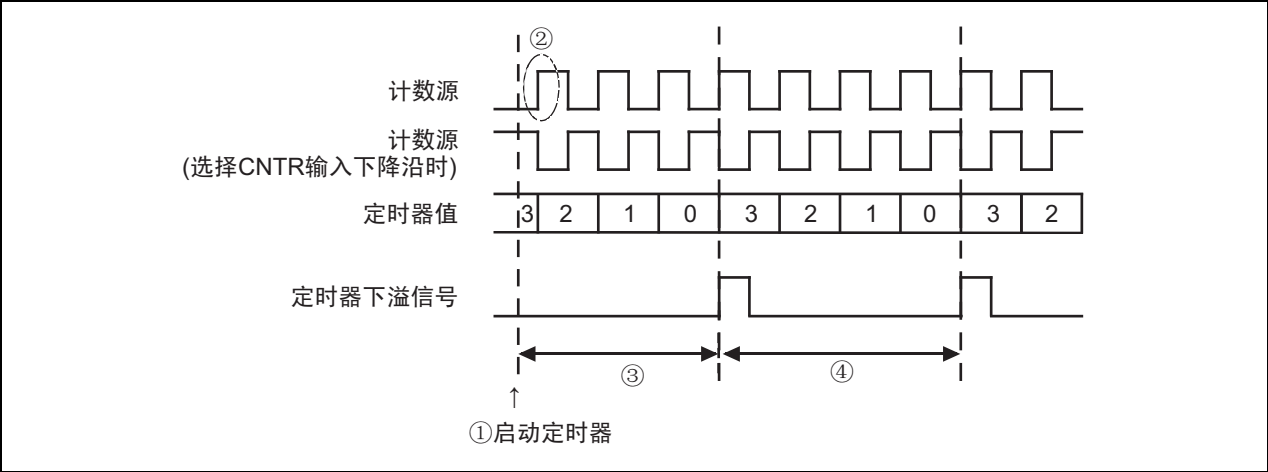
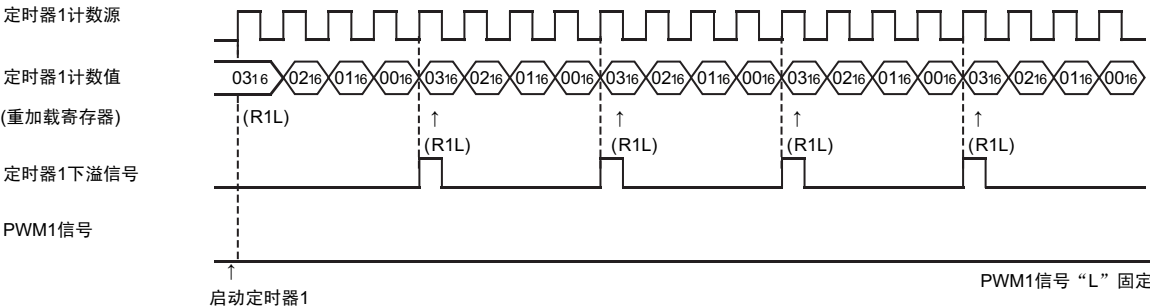
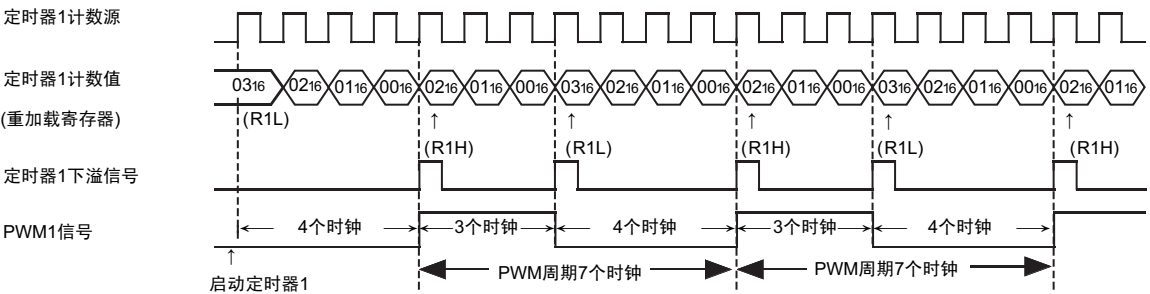


图 FB-4 定时器的计数开始时序和开始运行时的计数时间

● PWM1功能无效(W13=0)时



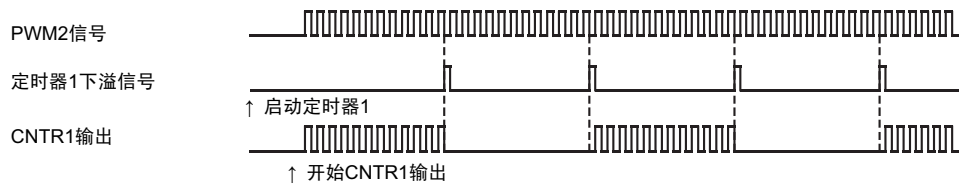
● PWM1功能有效(W13=1)时



※在给重加载寄存器R1L设定0316、给重加载寄存器R1H设定0216时。

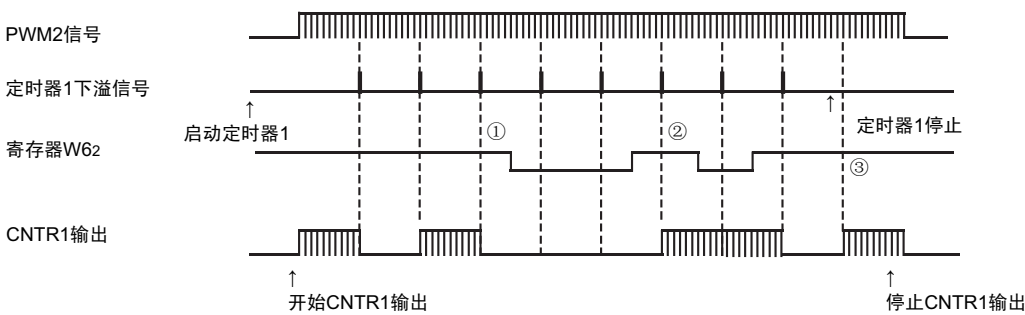
图 FB-5 定时器 1 的运行例子

● CNTR1输出自动控制电路运行例1(W23="1"、W63="1"、W62="1")



※如果选择CNTR1输出自动控制电路, 就在每当定时器1下溢时重复进行CNTR1输出的有效/无效。

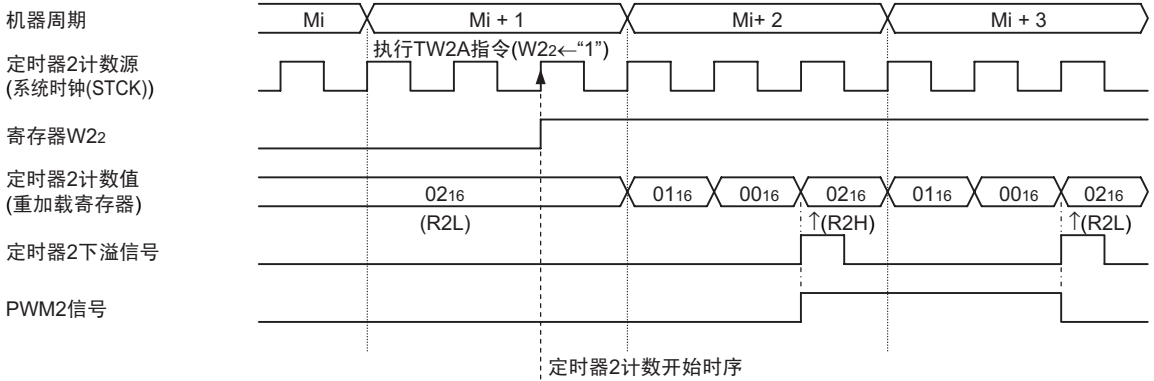
● CNTR1输出自动控制电路运行例2(W23="1"、W63="1")



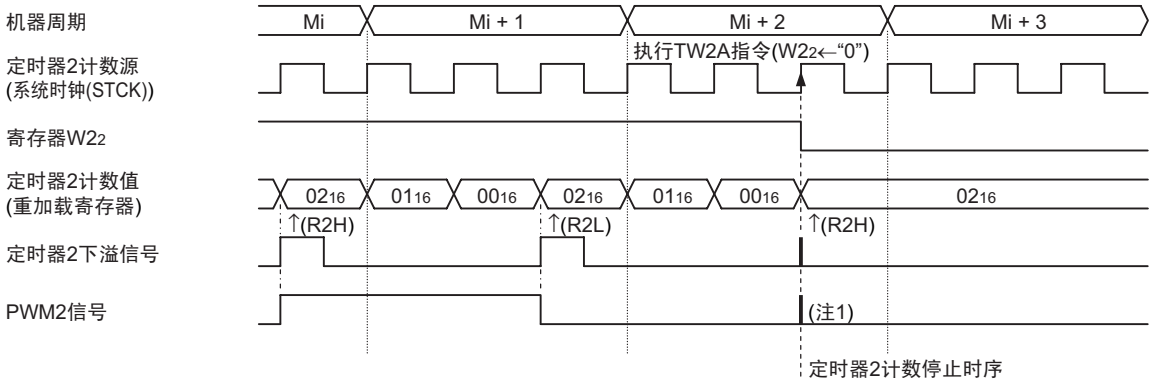
- ①如果在CNTR1输出无效时不选择CNTR1输出自动控制功能, 就保持CNTR1输出无效状态。
- ②如果在CNTR1输出有效时不选择CNTR1输出自动控制功能, 就保持CNTR1输出有效状。
- ③如果停止定时器1的运行, CNTR1 输出自动控制功能就无效。

图 FB-6 定时器 1 的 CNTR1 输出自动控制功能

● 定时器2计数开始时序(R2L = "0216"、R2H = "0216"、W23 = "1")



● 定时器2计数停止时序(R2L = "0216"、R2H = "0216"、W23 = "1")



注1. 如果在PWM功能有效(W13 = "1"或者W23 = "1")时定时器计数停止时序和定时器下溢时序重叠, PWM信号波形就有可能发生障碍。
2. 如果在PWM信号的"H"期间停止定时器计数, 就在"H"输出期间结束后定时器停止。

图 FB-7 定时器计数的开始/停止时序

看门狗定时器

看门狗定时器是在因失控等而无法正常执行程序的情况下将单片机设定为复位状态并使单片机重新启动的定时器。看门狗定时器由定时器 WDT（16 位二进制计数器）、看门狗定时器允许标志（WEF）和看门狗定时器标志（WDF1、WDF2）构成。

定时器 WDT 在复位解除后立即将指令时钟作为计数源，从“FFFF₁₆”的值开始递减计数。

在开始计数后，如果定时器 WDT 下溢（在定时器 WDT 的内容为“0000₁₆”后，输入下一个计数脉冲），首先将标志 WDF1 置“1”，然后在下一次定时器 WDT 发生下溢（定时器 WDT 计数到 65534）前，如果不执行 WRST 指令，就将标志 WDF2 置“1”，从 $\overline{\text{RESET}}$ 引脚输出“L”电平，将单片机设定为复位状态。

为了保持单片机正常运行，必须通过使用看门狗定时器的软件在少于 65534 个的机器周期内执行 WRST 指令进行处理。

在复位解除后，将标志 WEF 置“1”，看门狗定时器的功能有效。如果连续执行 DWDT 指令和 WRST 指令，就将标志 WEF 清“0”，看门狗定时器的功能无效。在单片机复位或者 RAM 备份时，将标志 WEF 置“1”。

WRST 指令有跳越功能，如果在标志 WDF1 的内容为“1”时执行 WRST 指令，就将标志 WDF1 清“0”，跳越下一条指令。在标志 WDF1 为“0”时，即使执行 WRST 指令也不发生跳越。即使在将看门狗定时器的功能为无效的情况下，也能使用 WRST 指令的跳越功能。

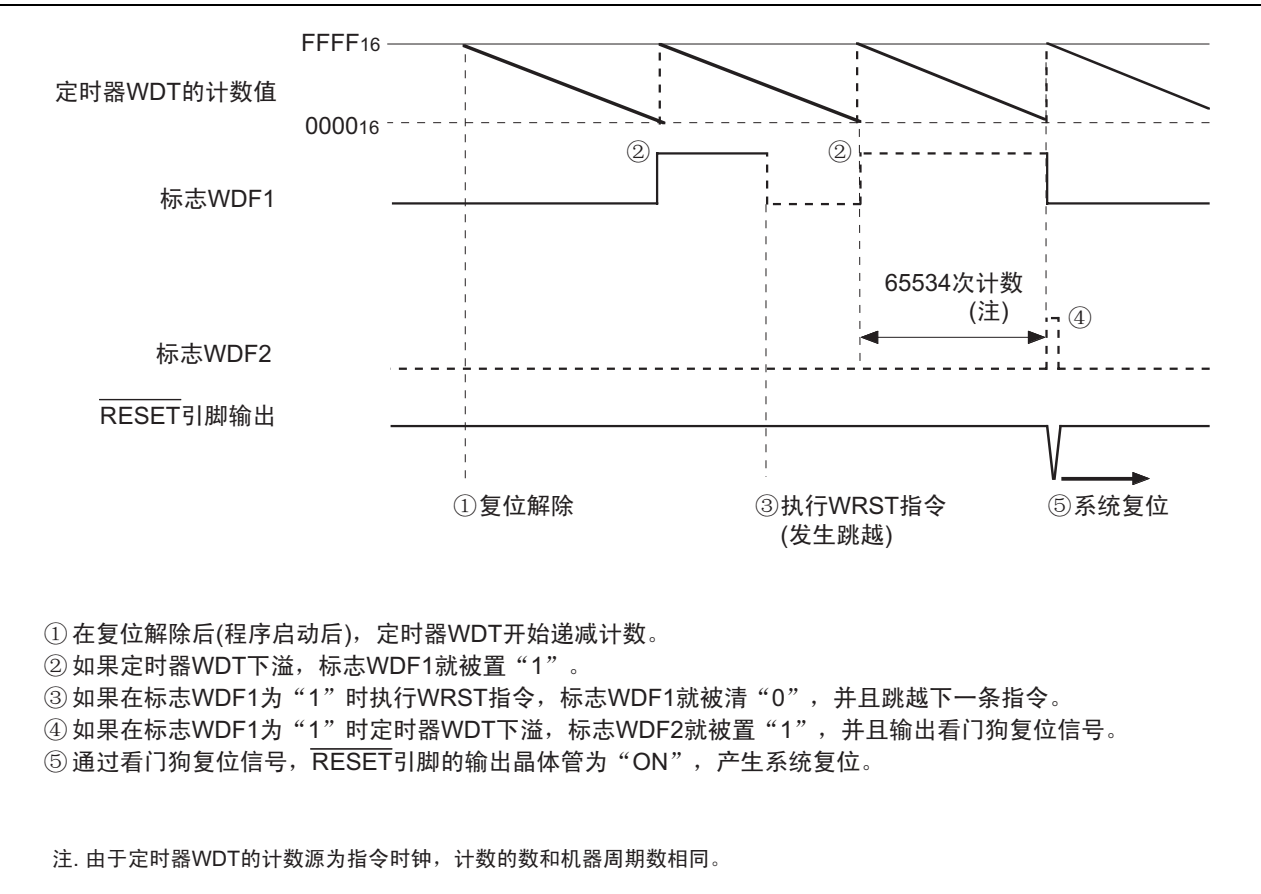


图 FB-8 看门狗定时器功能的运行

在使用看门狗定时器功能时，必须通过 WRST 指令在少于 65534 个的机器周期内清除标志 WDF1。在不使用看门狗定时器功能时，必须连续执行 DWDT 指令和 WRST 指令（参照图 FB-9）。如果只使用 DWDT 指令，就不能停止看门狗定时器功能。

在 RAM 备份时，标志 WDF1 和定时器 WDT 的值被初始化。另外，在同时使用看门狗定时器功能和 RAM 备份时，必须在转移到 RAM 备份模式前执行 WRST 指令，初始化标志 WDF1。

另外，考虑到因 WRST 指令发生跳越的情况，必须在 WRST 指令后插入 NOP 指令（参照图 FB-10）。

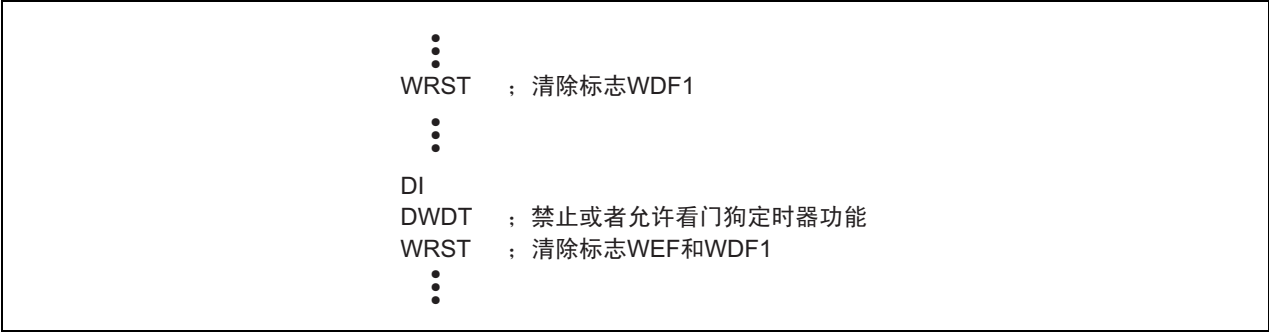


图 FB-9 使用以及停止看门狗定时器时的程序例子



图 FB-10 使用看门狗定时器时的程序例子

A/D 转换器（比较器）

本产品内置 10 位逐次逼近方式的 A/D 转换器，A/D 转换器的性能如表 JA-1 所示。
另外，此 A/D 转换器也能用作 8 位比较器，将从模拟输入引脚输入的模拟电压和预先设定的值进行比较。

表 JA-1 A/D 转换器的性能

项目	特性
转换方式	逐次逼近方式
分辨率	10 位
相对精度	直线性误差： $\pm 2\text{LSB}$ ($V_{\text{DD}}=2.7\sim 5.5\text{V}$) 微分非线性误差： $\pm 0.9\text{LSB}$ ($V_{\text{DD}}=2.7\sim 5.5\text{V}$)
转换速度	$31\mu\text{s}$ ($f(\text{XIN})=6\text{MHz}$ 、 $f(\text{STCK})=f(\text{XIN})$ 时)
模拟输入引脚	6 个

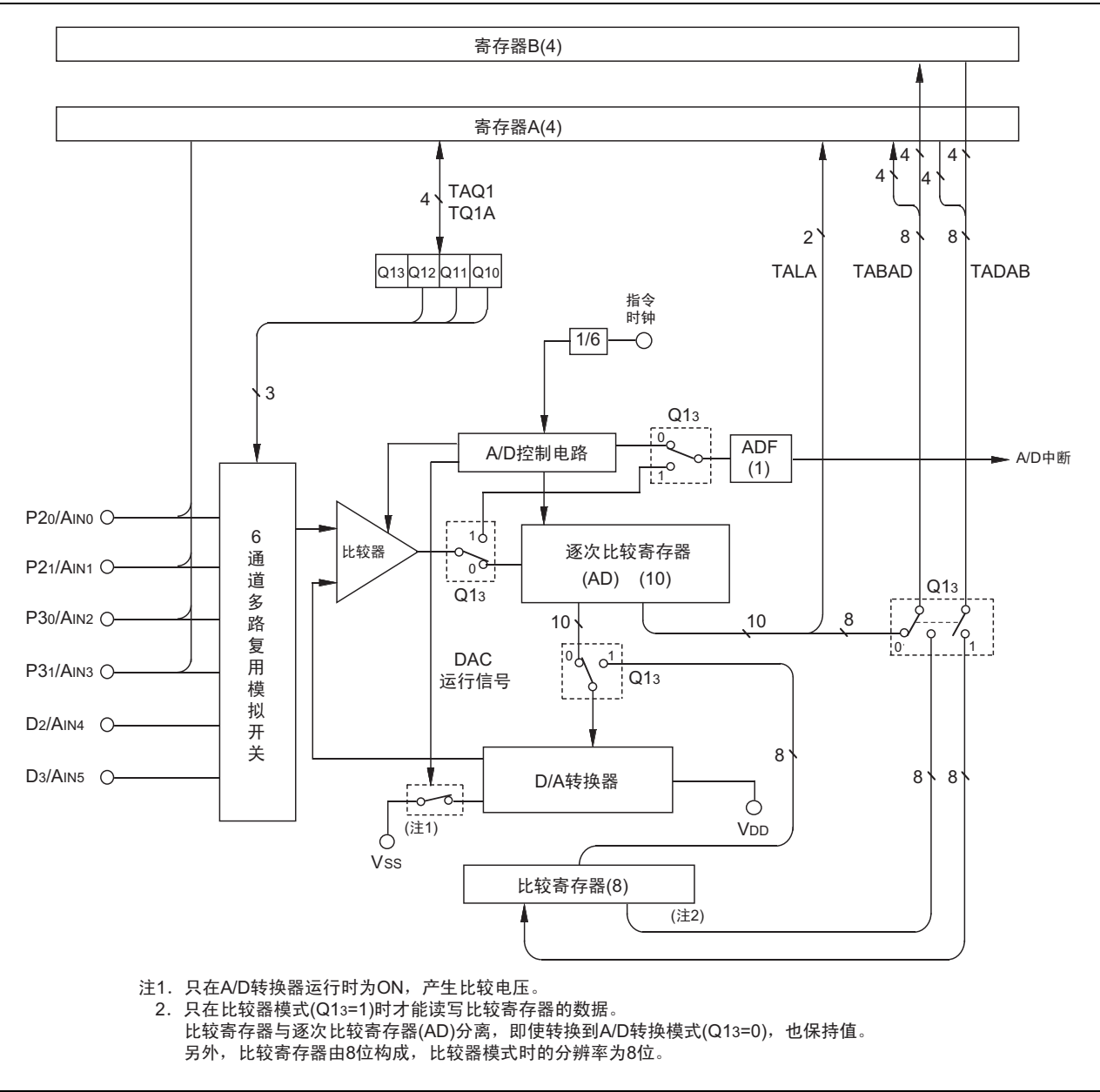


图 JA-1 A/D 转换器的结构

表 JA-2 A/D 控制寄存器

A/D 控制寄存器 Q1		复位时: 0000 ₂		RAM 备份时: 保持状态	R/W TAQ1/TQ1A
Q13	A/D 运行模式控制位	0	A/D 转换模式		
		1	比较器模式		
Q12	模拟输入引脚选择位	Q12	Q11	Q10	模拟输入引脚
		0	0	0	AIN0
		0	0	1	AIN1
Q11		0	1	0	AIN2
		0	1	1	AIN3
		1	0	0	AIN4
Q10		1	0	1	AIN5
		1	1	0	禁止使用
		1	1	1	禁止使用

注: “R”表示可读, “W”表示可写。

(1) A/D 控制寄存器 Q1

寄存器 Q1 控制 A/D 运行模式的选择和模拟输入引脚的选择, 必须由 TQ1A 指令通过寄存器 A 设定此寄存器的内容。另外, 能通过 TAQ1 指令将寄存器 Q1 的内容传送到寄存器 A。

(2) A/D 转换模式时的运行

通过将寄存器 Q1 的 bit3 置“0”, 将此 A/D 转换器设定为 A/D 转换模式。

(3) 逐次比较寄存器 AD

寄存器 AD 保存模拟输入引脚的 A/D 转换结果的 10 位数字数据。寄存器 AD 的高 8 位通过 TABAD 指令保存到寄存器 B 和寄存器 A; 低 2 位通过 TALA 指令保存到寄存器 A 的高 2 位。但是, 不能在 A/D 转换中执行这些指令。

在寄存器 AD 的内容为 n 时, 能由下式从基准电压 V_{DD} 求出内部 DA 转换器发生的比较电压 V_{ref} 的逻辑值。

比较电压 V_{ref} 的逻辑值

$$V_{ref} = \frac{V_{DD}}{1024} \times n$$

n: 寄存器 AD 的值 (n=0~1023)

(4) A/D 转换结束标志 (ADF)

标志 ADF 在 A/D 转换结束时被置“1”, 能通过执行跳越指令 (SNZAD 指令) 确认标志 ADF 的状态。必须通过中断控制寄存器 V2 选择是使用中断还是使用跳越指令。

标志 ADF 在发生中断或者因执行跳越指令而跳越下一条指令时被清“0”。

(5) A/D 转换开始指令 (ADST 指令)

如果执行 ADST 指令, 就开始 A/D 转换。转换结果自动保存到寄存器 AD。

(6) A/D 转换的运行说明

根据 A/D 转换开始指令 (ADST 指令) 开始 A/D 转换, A/D 转换时的内部运行如下所示:

- ①在开始 A/D 转换时, 首先将逐次比较寄存器 AD 清为“000₁₆”。
- ②其次, 将寄存器 AD 的最高位置“1”, 比较电压 V_{ref} 和模拟输入电压 V_{IN} 进行比较。
- ③如果比较结果为 V_{ref} < V_{IN}, 仍保持寄存器 AD 的最高位的值“1”; 如果 V_{ref} > V_{IN}, 清“0”。

本产品将以上的运行进行到寄存器 AD 的最低位, 将模拟值转换为数字值。A/D 转换在开始后经过 62 个机器周期 (f(XIN)=6.0MHz、高速直接模式时为 31μs) 后结束, 转换结果保存到寄存器 AD。在 A/D 转换结束的同时 A/D 中断启动条件成立, A/D 中断请求标志 (ADF) 被置“1” (参照图 JA-2)。

表 JA-3 A/D 转换中逐次比较寄存器（AD）的变化

	寄存器 AD 的变化	比较电压（Vref）值														
第 1 次 比较	<table><tr><td>1</td><td>0</td><td>0</td><td>-----</td><td>0</td><td>0</td><td>0</td></tr></table>	1	0	0	-----	0	0	0	$\frac{V_{DD}}{2}$							
1	0	0	-----	0	0	0										
第 2 次 比较	<table><tr><td>*1</td><td></td><td>0</td><td>-----</td><td>0</td><td>0</td><td>0</td></tr></table>	*1		0	-----	0	0	0	$\frac{V_{DD}}{2} \pm \frac{V_{DD}}{4}$							
*1		0	-----	0	0	0										
第 3 次 比较	<table><tr><td>*1</td><td>2</td><td>1</td><td>-----</td><td>0</td><td>0</td><td>0</td></tr></table>	*1	2	1	-----	0	0	0	$\frac{V_{DD}}{2} \pm \frac{V_{DD}}{4} \pm \frac{V_{DD}}{8}$							
*1	2	1	-----	0	0	0										
第 10 次 比较结束后	<table><tr><td colspan="7">A/D转换结果</td></tr><tr><td>*1</td><td>2</td><td>*3</td><td>-----</td><td>*8</td><td>*9</td><td>*A</td></tr></table>	A/D转换结果							*1	2	*3	-----	*8	*9	*A	$\frac{V_{DD}}{2} \pm \text{-----} \pm \frac{V_{DD}}{1024}$
A/D转换结果																
*1	2	*3	-----	*8	*9	*A										

*1: 第 1 次的比较结果 *2: 第 2 次的比较结果
*3: 第 3 次的比较结果 *8: 第 8 次的比较结果
*9: 第 9 次的比较结果 *A: 第 10 次的比较结果

(7) A/D 转换时序图

A/D 转换的时序图如图 JA-2 所示。

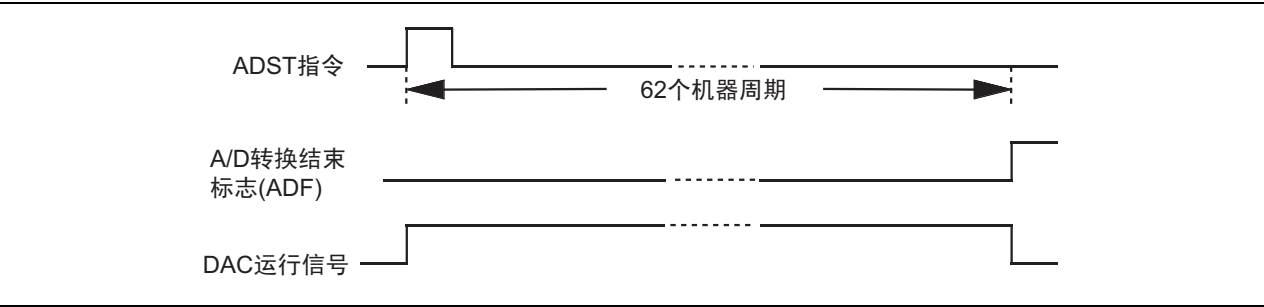


图 JA-2 A/D 转换的时序图

(8) A/D 转换器的使用方法

将 P20 / AIN0 引脚的模拟输入信号进行 A/D 转换，转换数据的高 4 位保存到 RAM 的 M(Z、X、Y)=(0、0、0)地址、中间 4 位保存到 M(Z、X、Y)=(0、0、1)地址以及低 2 位保存到 M(Z、X、Y)=(0、0、2)地址，以此方法为例说明 A/D 转换器的使用方法。在此例中不使用 A/D 中断。

- ①通过 A/D 控制寄存器 Q1 选择 AIN0 引脚并选择 A/D 转换模式（参照图 JA-3）。
- ②执行 ADST 指令，开始 A/D 转换。
- ③通过 SNZAD 指令检查 A/D 转换结束标志（ADF）的状态，识别 A/D 转换的结束。
- ④将转换数据的低 2 位传送到寄存器 A 的高 2 位（TALA 指令）。
- ⑤将寄存器 A 的内容传送到 M(Z、X、Y)=(0、0、2)。
- ⑥将转换数据的高 8 位传送到寄存器 A、B（TABAD 指令）。
- ⑦将寄存器 A 的内容传送到 M(Z、X、Y)=(0、0、1)。
- ⑧将寄存器 B 的内容传送到寄存器 A 后，保存到 M(Z、X、Y)=(0、0、0)。

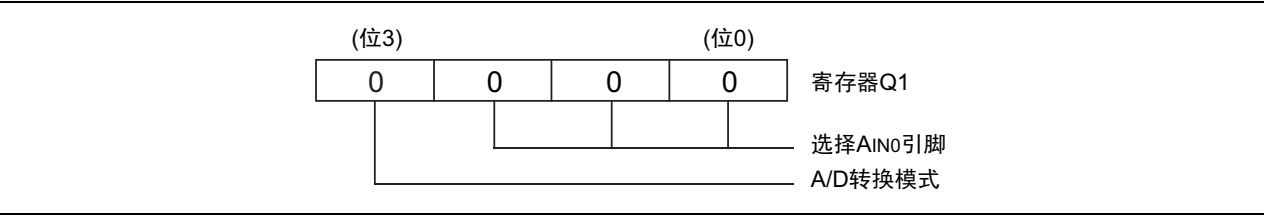


图 JA-3 寄存器的设定例子

(9) 比较器模式时的运行

通过将 A/D 控制寄存器 Q1 的 bit3 置“1”，将此 A/D 转换器设定为比较器模式。

以下说明比较器模式时的运行：

(10) 比较寄存器

在比较器模式中，作为设定比较电压的寄存器，将比较寄存器连接到内部 DA 转换器。此比较寄存器由 8 位构成，通过 TADAB 指令将寄存器 B 的值保存 to 比较寄存器的高 4 位，寄存器 A 的值保存 to 比较寄存器的低 4 位。

如果将运行模式从 A/D 转换模式更改为比较器模式，A/D 转换结果（逐次比较寄存器 AD）就不定。

另一方面，因为比较寄存器和寄存器 AD 分离，所以即使将运行模式从比较电路模式更改为 A/D 转换模式，值也被保持。另外，只有在比较模式中才能读写比较寄存器。

在比较寄存器的内容为 n 时，能由下式求出内部 DA 转换器发生的比较电压 Vref 的逻辑值。

比较电压 Vref 的逻辑值 $V_{\text{ref}} = \frac{V_{\text{DD}}}{256} \times n$ n: 寄存器 AD 的值 (n=0~255)

(11) 比较结果的保存标志 (ADF)

在比较器模式中，A/D 转换的结束标志 (ADF) 为保存模拟输入电压和比较电压的比较结果的标志。在模拟输入电压低于比较电压的情况下，将标志 ADF 置“1”。能通过执行跳越指令 (SNZAD 指令) 确认此标志的状态。必须通过中断控制寄存器 V2 选择是使用中断还是使用跳越指令。

标志 ADF 在发生中断或者执行跳越指令时被清“0”。

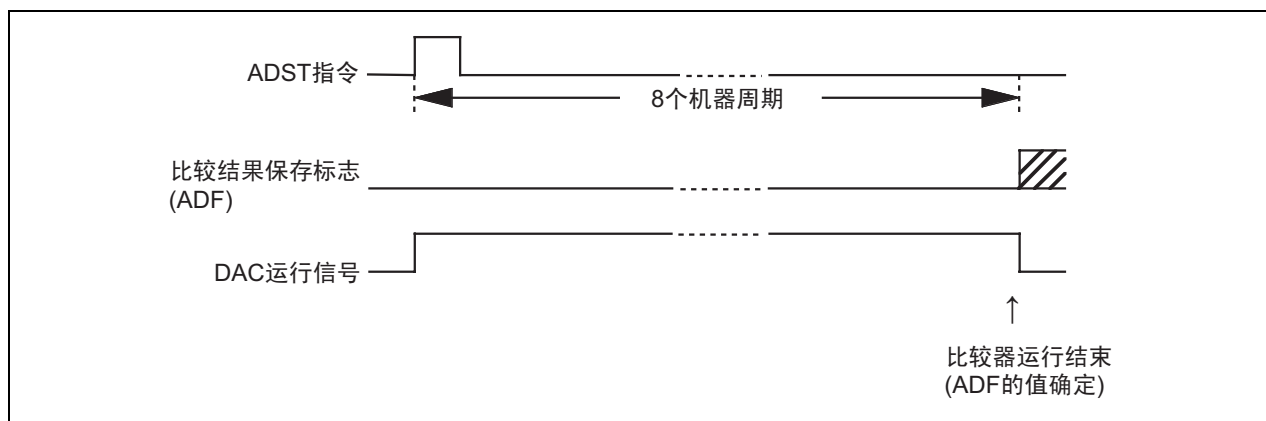


图 JC-1 比较器的运行时序图

(12) 比较器的运行开始指令 (ADST 指令)

在比较器模式中，如果执行 ADST 指令，就开始比较器的运行。

比较器在开始运行后的 8 个机器周期 ($f(X_{IN})=4.0\text{MHz}$ 、高速直接模式时为 $6\mu\text{s}$) 结束运行，在模拟输入电压低于比较电压的情况下，标志 ADF 被置“1”。

(13) 注意事项 1

●有关 TALA 指令的注意事项

当执行 TALA 指令时，就将逐次比较寄存器 AD 的低 2 位传送到寄存器 A 的高 2 位，同时将寄存器 A 的低 2 位置“0”。

●有关 A/D 转换器的运行模式的注意事项

不能在 A/D 转换器的运行中 (A/D 转换模式和比较器模式) 通过寄存器 Q1 的 bit3 更改 A/D 转换器的运行模式。

为了从比较器模式改为 A/D 转换模式，中断控制寄存器 V2 的 bit2 必需为“0”。

如果从比较器模式改为 A/D 转换模式，就有可能将 A/D 转换的结束标志 (ADF) 置位。必须在给寄存器 Q1 的 bit3 设定值后执行 SNZAD 指令，清除标志 ADF。

(14) A/D 转换精度的定义

以下说明 A/D 转换精度的定义（参照图 JA-4）：

● 相对精度

① 零转换电压（V_{0T}）

实际的 A/D 转换输出数据从“0”变为“1”时的模拟输入电压

② 满刻度转换电压（V_{FST}）

实际的 A/D 转换输出数据从“1023”变为“1022”时的模拟输入电压

③ 线性误差

连结 V_{0T} 和 V_{FST} 的直线与 V_{0T} 到 V_{FST} 之间任意转换值的偏差

④ 微分非线性误差

为了将 V_{0T} 和 V_{FST} 之间的任意转换值进行 1LSB 变化所需的输入电位差和相对精度 1LSB 的偏差

● 绝对精度

0~V_{DD} 之间的理想特性和实际的 A/D 转换特性的偏差

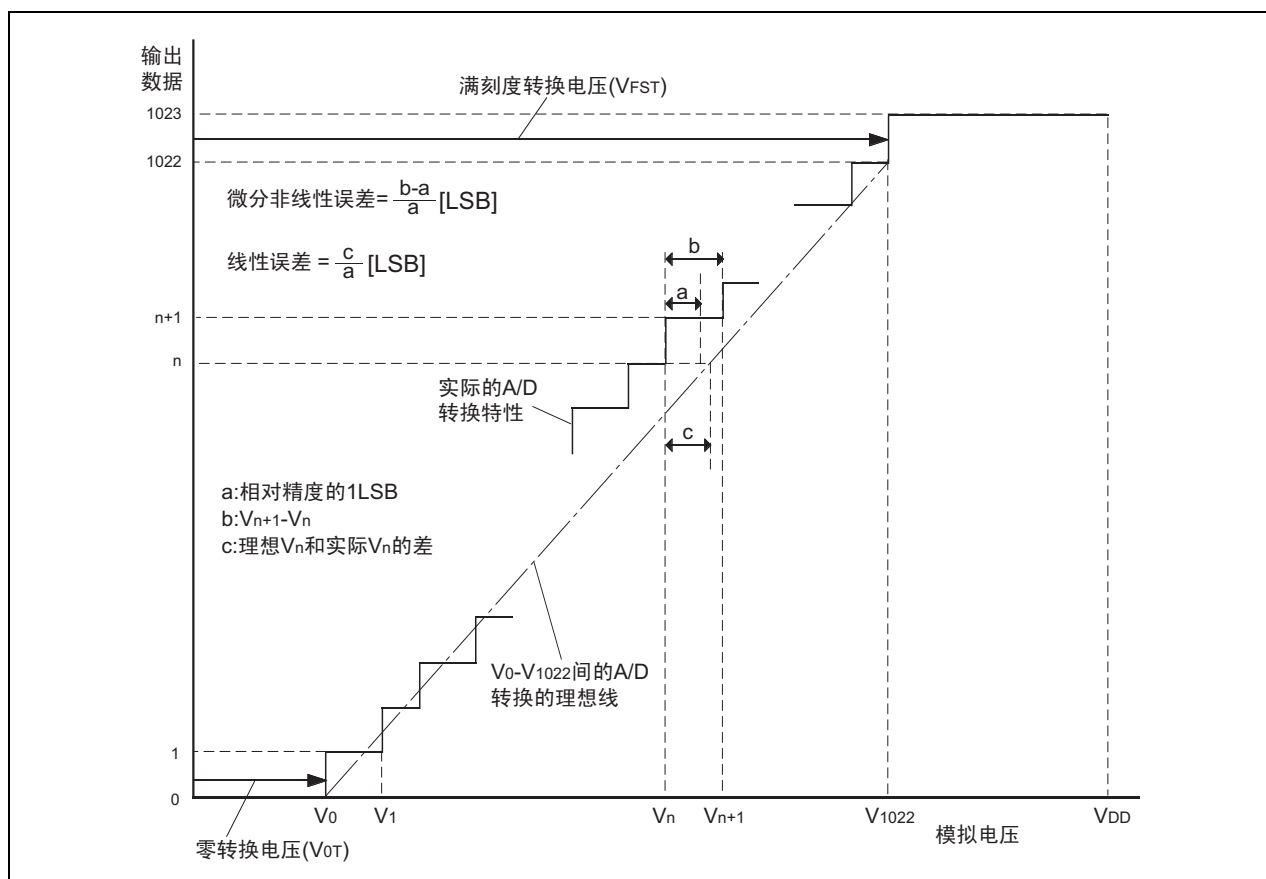


图 JA-4 A/D 转换精度的定义

V_n: 输出数据从“n”变为“n+1”时的模拟输入电压
(n=0~1022)

● 相对精度的 1LSB → $\frac{V_{FST}-V_{0T}}{1022}$ (V)

● 相对精度的 1LSB → $\frac{V_{DD}}{1024}$ (V)

串行接口

本产品内置了以时钟同步串行发送和接收 8 位数据的串行接口。

串行接口由以下寄存器构成，通过寄存器 A、寄存器 B 与内部 CPU 进行数据传送。

- 串行接口寄存器 SI
- 串行接口控制寄存器 J1
- 串行接口发送/接收结束标志 SIOF
- 串行接口计数器

能通过寄存器 J1 设定串行接口输入/输出的引脚功能。

表 GA-1 串行接口的输入/输出引脚

引脚名	选择串行接口时的引脚功能
P02/SCK	时钟输入/输出引脚（SCK）
P01/SOUT	串行数据输出引脚（SOUT）
P00/SIN	串行数据输入引脚（SIN）

注. 在使用 SIN 引脚时，端口 P00 的输入/输出功能也有效。

在使用 SOUT 引脚时，端口 P01 的输入功能也有效。

在使用 SCK 引脚时，端口 P02 的输入功能也有效。因为 SCK 引脚和端口 P02 的输入阈值不同，所以在将他们用作输入时必须注意。

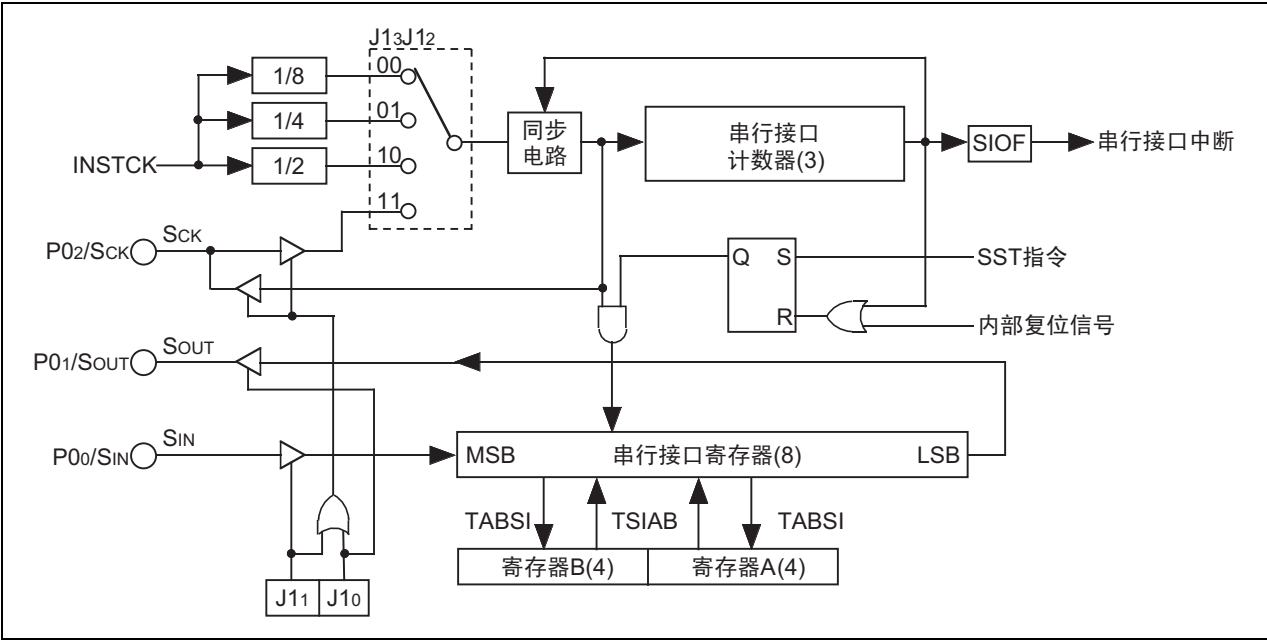


图 GA-1 串行接口的结构

表 GA-2 串行接口控制寄存器

串行接口控制寄存器 J1		复位时: 0000 ₂		RAM 备份时: 保持状态	R/W TAJ1/TJ1A
J13 J12	串行接口同步时钟选择位	J13	J12	同步时钟	
		0	0	指令时钟 (INSTCK) 的 8 分频信号	
		0	1	指令时钟 (INSTCK) 的 4 分频信号	
		1	0	指令时钟 (INSTCK) 的 2 分频信号	
		1	1	外部时钟 (SCK 输入)	
J11 J10	串行接口端口功能选择位	J11	J10	端口功能	
		0	0	选择 P00、P01、P02/不选择 SIN、SOUT、SCK	
		0	1	选择 P00、SOUT、SCK/不选择 SIN、P01、P02	
		1	0	选择 SIN、P01、SCK/不选择 P00、SOUT、P02	
		1	1	选择 SIN、SOUT、SCK/不选择 P00、P01、P02	

注. “R”表示可读, “W”表示可写。

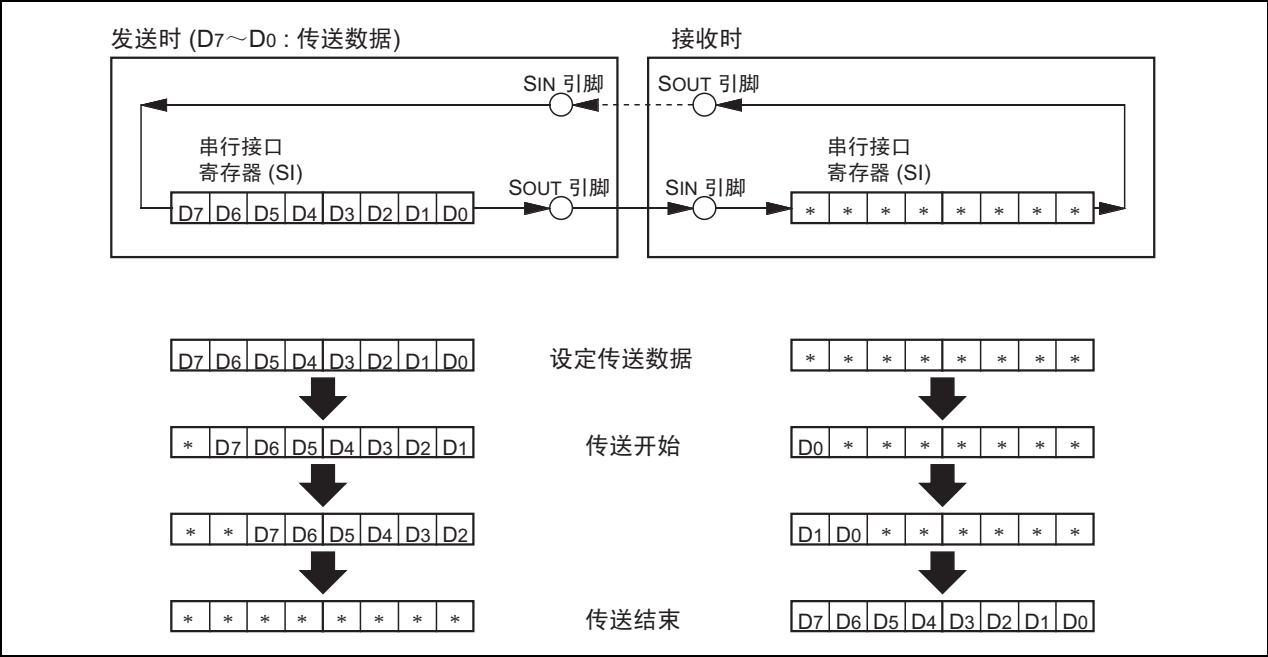


图 GA-2 发送和接收时串行接口寄存器的状态

(1) 串行接口寄存器 SI

寄存器 SI 是用于 8 位数据传送的串并转换寄存器。

能由 TSIAB 指令通过寄存器 A、寄存器 B 设定数据。另外，将寄存器 A 的内容传送到寄存器 SI 的低 4 位，寄存器 B 的内容传送到寄存器 SI 的高 4 位。在发送时，从寄存器 SI 的最低位 (bit0) 开始以 LSB 先逐位发送数据；在接受时，从寄存器 SI 的最高位 (bit7) 开始以 LSB 先逐位接收数据。在不使用串行接口而将寄存器 SI 用作工作寄存器的情况下，不能选择 SCK 引脚功能。

(2) 串行接口的发送和接收结束标志 (SIOF)

当串行数据发送或者接收结束时，就将标志 SIOF 置“1”。能通过执行跳越指令 (SNZSI 指令) 确认标志 SIOF 的状态。必须通过中断控制寄存器 V2 选择是使用中断还是使用跳越指令。
标志 SIOF 在发生中断或者执行跳越指令时被清“0”。

(3) 串行接口的开始指令 (SST 指令)

如果执行 SST 指令，就在将标志 SIOF 清“0”后开始串行接口的发送和接收。

(4) 串行接口控制寄存器 J1

寄存器 J1 控制同步时钟、P02/SCK 引脚、P01/SOUT 引脚以及 P00/SIN 引脚的功能。必须通过 TJ1A 指令设定此寄存器的内容。另外，能通过 TAJ1 指令将寄存器 J1 的内容传送到寄存器 A。

(5) 串行接口的使用方法

数据传送的时序和数据传送的处理顺序如图 GA-3 所示。
在此例中不使用串行接口中断。另外，必须在实际布线时通过电阻上拉各引脚之间的布线。

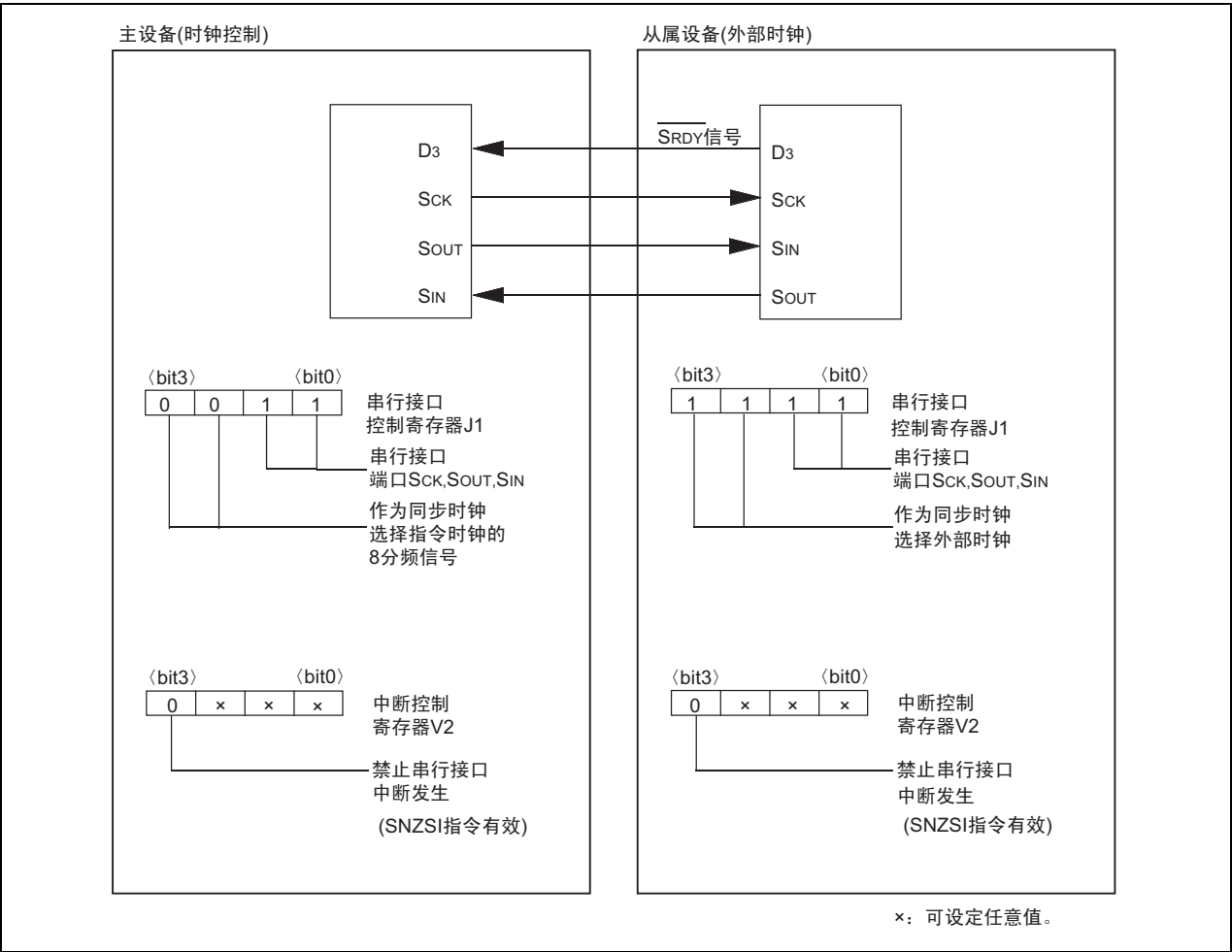


图 GA-3 串行接口的连接例图

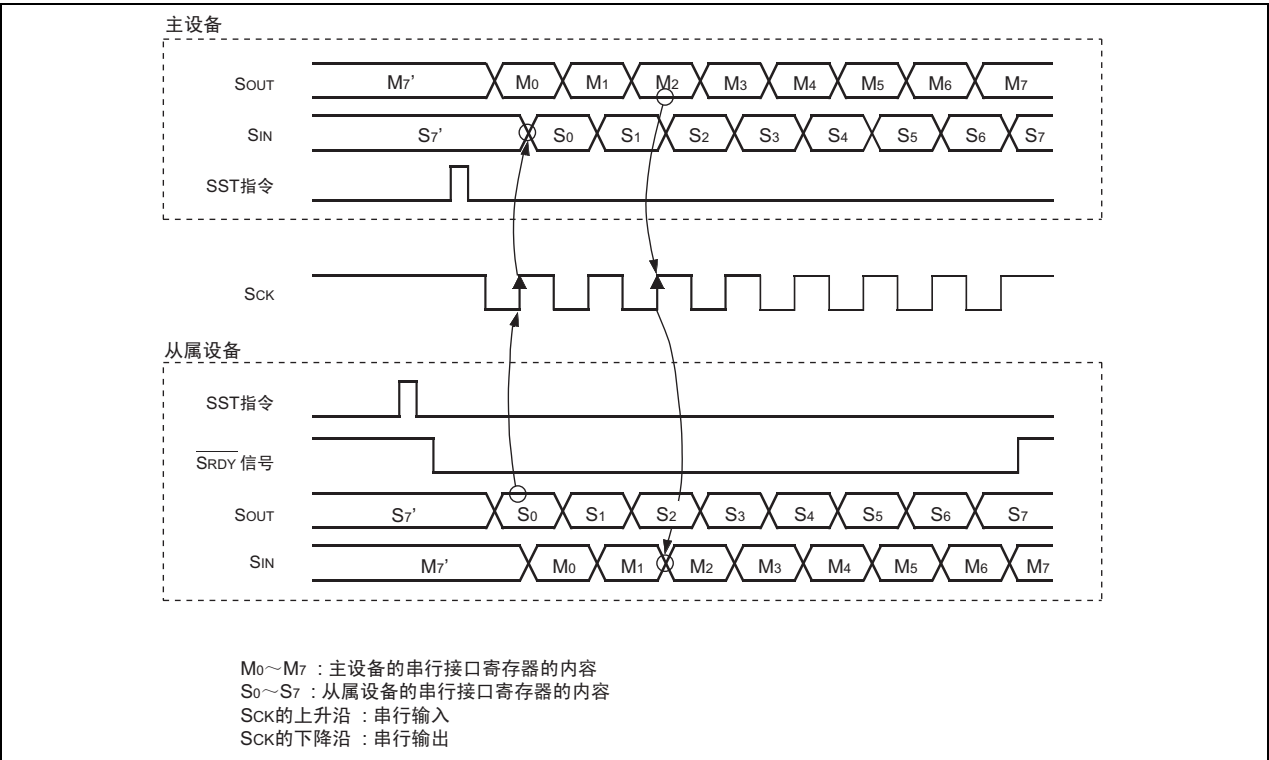


图 GA-4 串行接口的传送时序

表 GA-3 从主设备传送到从属设备的数据处理顺序

主设备（发送时）	从属设备（接收时）
【初始设定】 • 如图 GA-3 所示，设定串行接口控制寄存器 J1 和中断控制寄存器 V2	【初始设定】 • 如图 GA-3 所示，设定串行接口控制寄存器 J1 和中断控制寄存器 V2
TJ1A、TV2A 指令	TJ1A、TV2A 指令
• 将接受接收可能信号（SRDY）的端口设定为输入（在此例中使用端口 D₃）。	• 给输出接收可能信号（SRDY）的端口输出“H”电平（在此例中使用端口 D₃）。
SD 指令	SD 指令
*【可发送状态】 • 将发送数据保存到串行接口寄存器 SI	*【可接收状态】 • 将串行接口的发送和接收结束标志（SIOF）清“0”
TSIAB 指令	SST 指令
	• 从端口 D₃ 输出“L”电平（可接收）
	RD 指令
【发送】 • 确认端口 D₃ 为“L”电平	【接收】
SZD 指令	
• 开始串行传送	
SST 指令	
• 确认发送结束	• 确认接收结束
SNZSI 指令	SNZSI 指令
• 等待（连续传送时的时序）	• 从端口 D₃ 输出“H”电平
	SD 指令
	【数据处理】

以上处理将 1 字节数据进行串行传送。然后，能通过重复*以后的处理，连续传送多个数据。

如果选择外部时钟作为同步时钟，只要从外部输入时钟就进行串行传送，所以必须在外部控制时钟（和使用内部时钟不一样，在传送结束时时钟不停止）。

但是，在执行 SST 指令后，对时钟进行 8 次计数后将串行接口的发送和接收结束标志（SIOF）置“1”。另外，必须将外部时钟的初始电平设定为“H”电平。

复位功能

本产品通过以下的操作或者功能进行系统复位：

- 从外部给 $\overline{\text{RESET}}$ 引脚外加 “L” 电平
- 执行系统复位指令（SRST 指令）
- 通过看门狗定时器产生复位
- 通过内部上电复位电路产生复位（只限 H 版本）
- 通过低电压检测电路产生复位（只限 H 版本）

在系统复位解除后，从页 0 的地址 0 开始执行软件。

(1) $\overline{\text{RESET}}$ 引脚输入

当给本产品的 $\overline{\text{RESET}}$ 引脚外加 “L” 电平时，无论单片机处于任何状态，都进行系统复位。

给 $\overline{\text{RESET}}$ 引脚外加的 “L” 电平需要电源电压不低于推荐运行条件的最小规格值，并且至少需要 1 个机器周期。

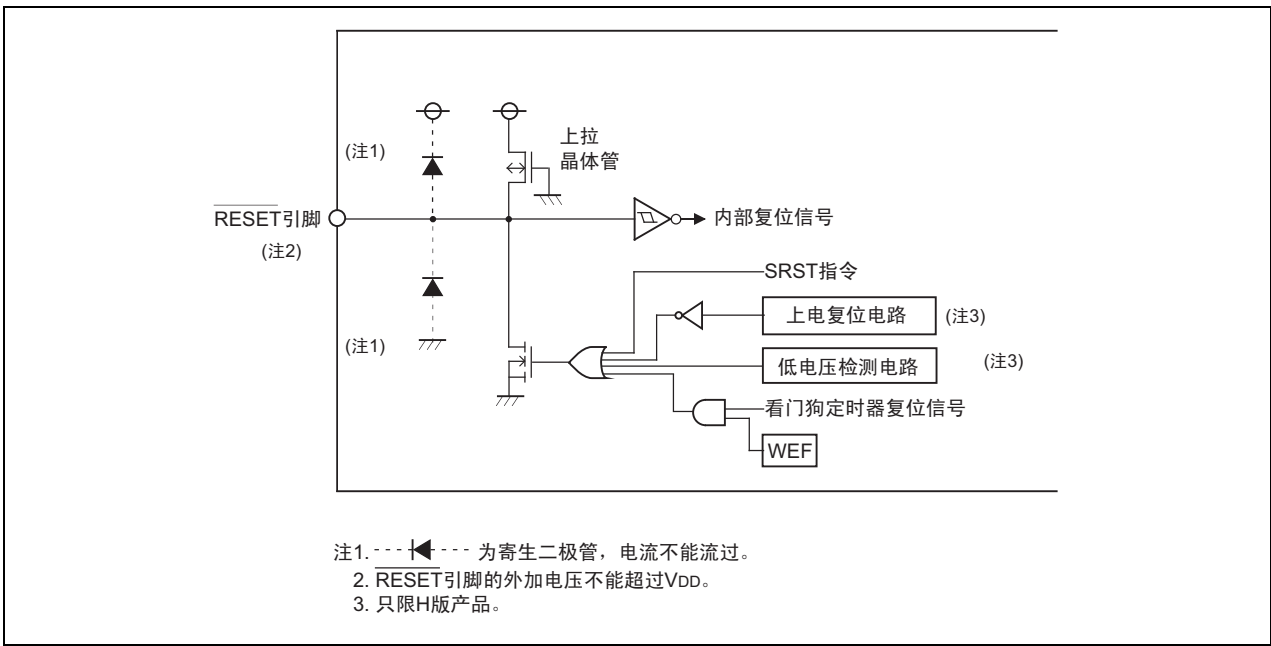


图 VB-1 $\overline{\text{RESET}}$ 引脚外围的结构

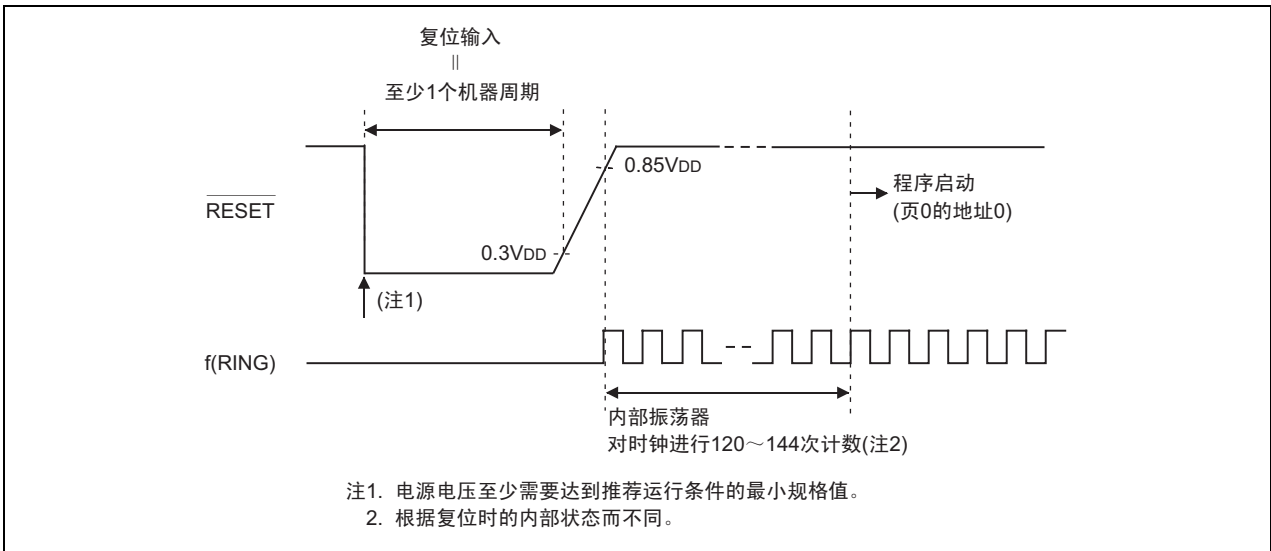


图 VB-2 $\overline{\text{RESET}}$ 引脚的输入波形和复位解除的时序

(2) 上电复位（只限 H 版本）

本产品的 H 版产品内置上电复位电路（在接通电源时自动复位（上电复位））。

在使用内部上电复位电路时，电源电压从 0V 上升到超过推荐运行条件的最小规格值为止的时间不能超过 100μs。

在上升时间超过 100μs 的情况下，必须在 $\overline{\text{RESET}}$ 引脚和 Vss 之间以最短的距离连接电容，并在电源电压超过推荐运行条件的最小规格值之前将“L”电平输入到 $\overline{\text{RESET}}$ 引脚。

(3) 系统复位指令（SRST 指令）

如果执行 SRST 指令，就将“L”电平输出到 $\overline{\text{RESET}}$ 引脚，进行系统复位。

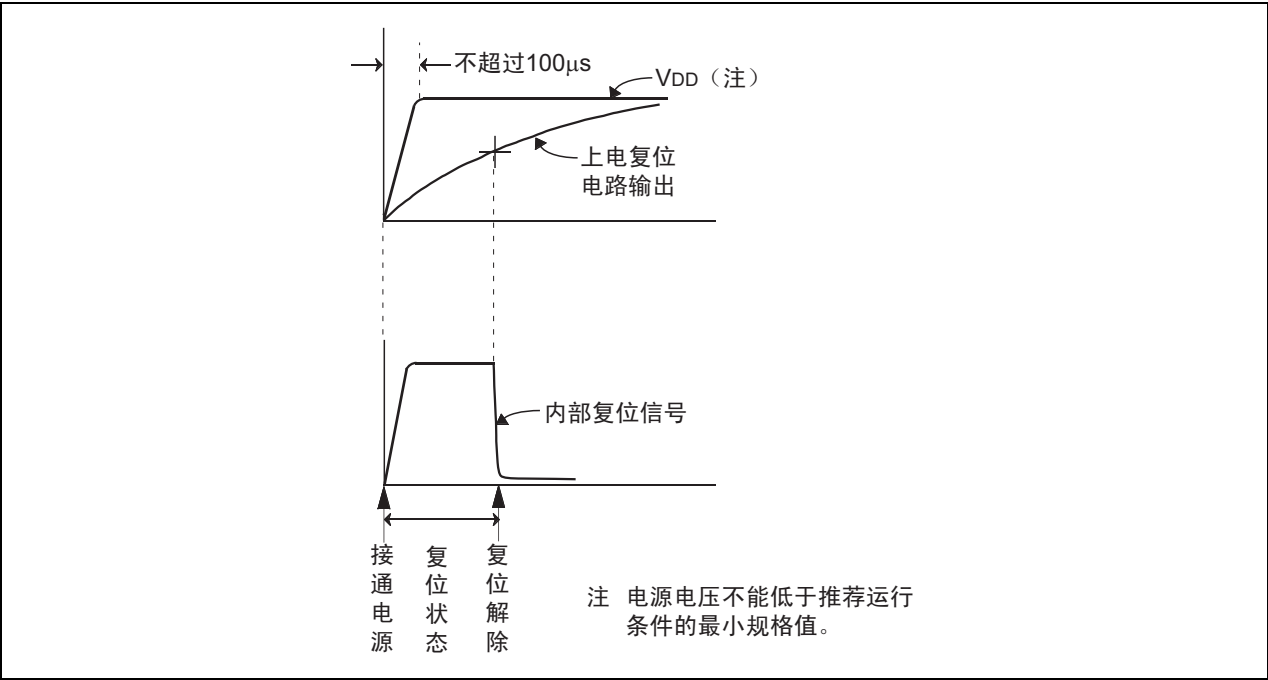


图 VB-3 上电复位运行

表 VB-1 复位时的端口状态

端口名	复位时的功能	复位时的状态
D0、D1	D0、D1	高阻抗状态（注 1、注 2）
D2/AIN4、D3/AIN5	D2、D3	高阻抗状态（注 1、注 2、注 3）
D4、D5	D4、D5	高阻抗状态（注 1、注 2）
P00/SIN、P01/SOUT、P02/SCK	P00、P01、P02	高阻抗状态（注 1、注 2、注 3）
P03	P03	高阻抗状态（注 1、注 2、注 3）
P10	P10	高阻抗状态（注 1、注 2、注 3）
P11/CNTR1	P11	高阻抗状态（注 1、注 2、注 3）
P12/CNTR0	P12	高阻抗状态（注 1、注 2、注 3）
P13/INT	P13	高阻抗状态（注 1、注 2、注 3）
P20/AIN0、P21/AIN1	P20、P21	高阻抗状态（注 1、注 2、注 3）
P30/AIN2、P31/AIN3	P30、P31	高阻抗状态（注 1、注 2）

注 1. 输出锁存器被置“1”。

2. 输出形式为 N 沟道漏极开路。

3. 上拉晶体管 OFF。

(4) 复位时的内部状态

复位时的内部状态如下所示（复位刚解除后也处于相同状态）。因为图 VB-4 以外的定时器、寄存器、标志、RAM 等的內容不定，所以需要进行初始设定。

● 程序计数器 (PC)	0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0
页0的地址0被设定。	
● 中断允许标志 (INTE)	0 (禁止中断)
● 掉电标志 (P)	0
● 外部0中断请求标志 (EXF0)	0
● 中断控制寄存器 V1	0 0 0 0 (禁止中断)
● 中断控制寄存器 V2	0 0 0 0 (禁止中断)
● 中断控制寄存器 I1	0 0 0 0
● 定时器1 中断请求标志 (T1F)	0
● 定时器2 中断请求标志 (T2F)	0
● 看门狗定时器标志 (WDF1,WDF2)	0
● 看门狗定时器允许标志 (WEF)	1
● 定时器控制寄存器 PA	0 (预分频器停止)
● 定时器控制寄存器 W1	0 0 0 0 (定时器1停止)
● 定时器控制寄存器 W2	0 0 0 0 (定时器2停止)
● 定时器控制寄存器 W5	0 0 0 0
● 定时器控制寄存器 W6	0 0 0 0
● 时钟控制寄存器 MR	1 1 0 1
● 时钟控制寄存器 RG	0 (内部振荡器运行)
● 串行接口发送和接收结束标志 (SIOF)	0
● 串行接口控制寄存器 J1	0 0 0 0 (不选择串行接口端口)
● 串行接口寄存器 SI	x x x x x x x x
● A/D转换结束标志 (ADF)	0
● A/D控制寄存器 Q1	0 0 0 0
● 逐次比较寄存器 AD	x x x x x x x x x x
● 比较寄存器	x x x x x x x x

“x”表示不定。

图 VB-4 复位时的内部状态 (1)

● 键唤醒控制寄存器 K0	0	0	0	0
● 键唤醒控制寄存器 K1	0	0	0	0
● 键唤醒控制寄存器 K2	0	0	0	0
● 键唤醒控制寄存器 L1	0	0	0	0
● 上拉控制寄存器 PU0	0	0	0	0
● 上拉控制寄存器 PU1	0	0	0	0
● 上拉控制寄存器 PU2	0	0	0	0
● 端口输出形式控制寄存器 FR0	0	0	0	0
● 端口输出形式控制寄存器 FR1	0	0	0	0
● 端口输出形式控制寄存器 FR2	0	0	0	0
● 端口输出形式控制寄存器 FR3	0	0	0	0
● 端口输出形式控制寄存器 C1	0	0	0	0
● 进位标志 (CY)	0			
● 寄存器 A	0	0	0	0
● 寄存器 B	0	0	0	0
● 寄存器 D	x	x	x	
● 寄存器 E	x	x	x	x
● 寄存器 X	0	0	0	0
● 寄存器 Y	0	0	0	0
● 寄存器 Z	x	x		
● 堆栈指针 (SP)	1	1	1	
● 运行源时钟	内部振荡器 (运行状态)			
● 陶瓷振荡电路	运行状态			
● RC振荡电路	停止状态			

“x” 表示不定。

图 VB-5 复位时的内部状态 (5)

低电压检测电路（只限 H 版本）

本产品内置低电压检测电路，如果检测到电源电压下降并且低于规定值，就将“L”电平输出到 $\overline{\text{RESET}}$ 引脚，进行系统复位。

(1) SVDE 指令

在未执行 SVDE 指令（初始状态）时，在 RAM 备份模式中低电压检测电路处于无效状态。

如果执行了 SVDE 指令,即使在转移到 RAM 备份模式后低电压检测电路也有效。

SVDE 指令的执行只一次有效。

要解除执行 SVDE 指令时，需要对单片机进行系统复位。

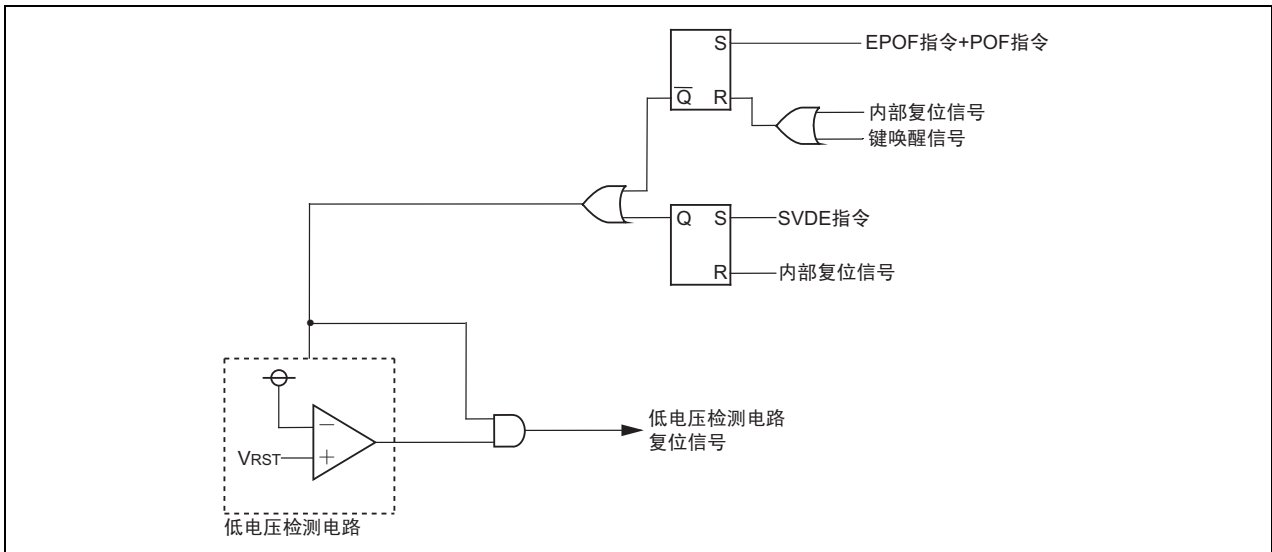


图 VC-1 低电压检测电路

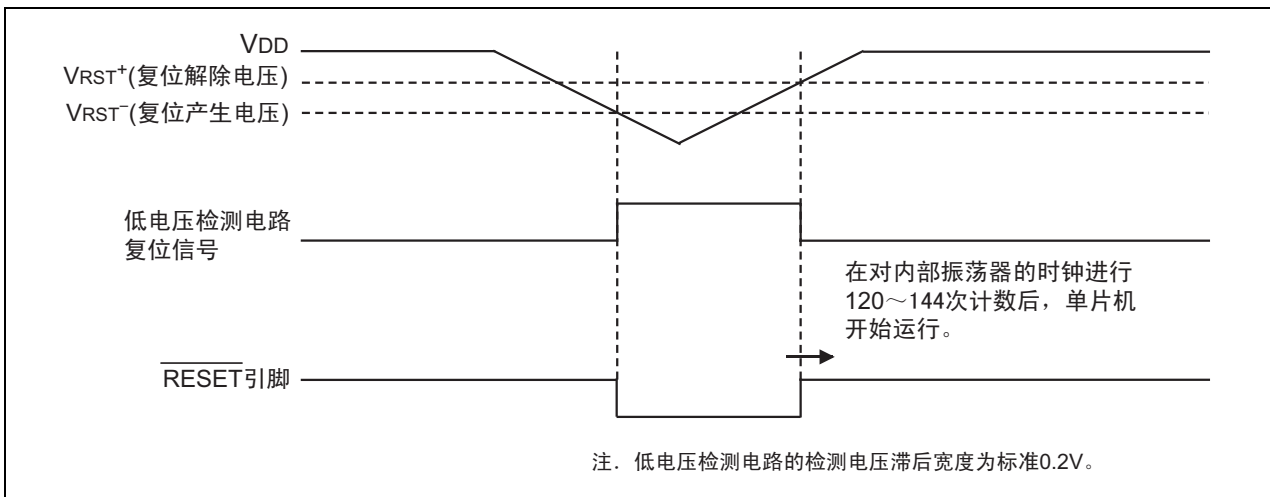


图 VC-2 低电压检测电路的运行波形

表 VC-1 低电压检测电路的运行状态

	在 CPU 运行时	在 RAM 备份模式中
未执行 SVDE 指令	有效	无效
执行 SVDE 指令	有效	有效

RAM 备份模式

本产品具有 RAM 备份模式，通过连续执行 EPOF 指令和 POF 指令进入 RAM 备份状态。

如果在执行 POF 指令前不执行 EPOF 指令，POF 指令就和 NOP 指令相同。

在 RAM 备份时，因为在保持 RAM、复位电路的功能和状态下停止振荡，所以 RAM 的数据不会丢失并能降低消费电流。

RAM 备份时的内部状态如表 WD-1、状态转移图如图 WD-1 所示。

(1) 冷启动和热启动的识别

能通过 SNZP 指令检查掉电标志（P）的状态，识别热启动（从 RAM 备份状态的返回）和冷启动（从通常复位状态的返回）的启动条件。

表 WD-1 RAM 备份时保持的功能和状态

功 能	RAM 备份
程序计数器（PC）	×
堆栈指针（SP）（注 2）	
进位标志（CY）	
寄存器 A、B	
RAM 的内容	○
中断控制寄存器 V1、V2	×
中断控制寄存器 I1	○
振荡电路的选择（CRCK 指令的执行）	○
时钟控制寄存器 MR	×
时钟控制寄存器 RG	×
定时器 1、2 功能	（注 3）
看门狗定时器功能	×（注 4）
定时器控制寄存器 PA	×
定时器控制寄存器 W1、W2	×
定时器控制寄存器 W5、W6	○
串行接口功能	×
串行接口控制寄存器 J1	○
A/D 转换器功能	×
A/D 控制寄存器 Q1	○
低电压检测电路	（注 5）
端口的电平	○
键唤醒控制寄存器 K0~K2、L1	○
上拉控制寄存器 PU0~PU2	○
端口输出形式控制寄存器 FR0~FR3、C1	○
外部中断请求标志（EXF0）	×
定时器中断请求标志（T1F、T2F）	（注 3）
A/D 转换结束标志（ADF）	×
串行接口的发送和接收结束标志（SIOF）	×
中断允许标志（INTE）	×
看门狗定时器标志（WDF1、WDF2）	×（注 4）
看门狗定时器允许标志（WEF）	×（注 4）

注 1. 表中的“○”表示可保持，“×”表示初始化。上述以外的寄存器和标志的内容在 RAM 备份时不定，必须在返回后设定初始值。

2. 因为堆栈指针指向堆栈寄存器的位置，所以在 RAM 备份时被初始化为“7”。

3. 定时器的状态不定。

4. 必须通过 WRST 指令在初始化看门狗定时器标志 WDF1 后，设定为 RAM 备份状态。

5. 低电压检测电路只限 H 版本。在 RAM 备份时，当未执行 SVDE 指令时为无效状态；当执行了 SVDE 指令后为有效状态。

(2) 热启动条件

如果在连续执行 EPOF 指令和 POF 指令进入 RAM 备份状态后输入外部唤醒信号, CPU 就从页 0 的地址 0 开始执行程序。此时, 掉电标志 (P) 为 “1”。

(3) 冷启动条件

- 从外部给 $\overline{\text{RESET}}$ 引脚外加 “L” 电平
- 执行系统复位指令 (SRST 指令)
- 通过看门狗定时器产生复位
- 通过内部上电复位电路产生复位 (只限 H 版本)
- 通过低电压检测产生复位 (只限 H 版本)

以上的任意条件, CPU 从页 0 的地址 0 开始执行程序。此时, 掉电标志 (P) 为 “0”。

(4) 返回信号

因为振荡停止, 所以通过外部唤醒信号进行从 RAM 备份模式的返回。各返回源的返回条件如表 WD-2 所示。

(5) 键唤醒相关的寄存器

● 键唤醒控制寄存器 K0

寄存器 K0 控制端口 P0 的键唤醒功能。

必须由 TK0A 指令通过寄存器 A 设定此寄存器的内容。另外, 能通过 TAK0 指令将寄存器 K0 的内容传送到寄存器 A。

● 键唤醒控制寄存器 K1

寄存器 K1 控制端口 P1 的键唤醒功能。

必须由 TK1A 指令通过寄存器 A 设定此寄存器的内容。另外, 能通过 TAK1 指令将寄存器 K1 的内容传送到寄存器 A。

● 键唤醒控制寄存器 K2

寄存器 K2 控制端口 P2、D2、D3 的键唤醒功能。

必须由 TK2A 指令通过寄存器 A 设定此寄存器的内容。另外, 能通过 TAK2 指令将寄存器 K2 的内容传送到寄存器 A。

● 键唤醒控制寄存器 L1

寄存器 L1 控制端口 P1 的返回条件、有效波形/电平的选择、INT 引脚的键唤醒功能以及返回条件的选择。

必须由 TL1A 指令通过寄存器 A 设定此寄存器的内容。另外, 能通过 TAL1 指令将寄存器 L1 的内容传送到寄存器 A。

● 上拉控制寄存器 PU0

寄存器 PU0 控制端口 P0 的上拉晶体管的 ON/OFF。

必须由 TPU0A 指令通过寄存器 A 设定此寄存器的内容。另外, 能通过 TAPU0 指令将寄存器 PU0 的内容传送到寄存器 A。

● 上拉控制寄存器 PU1

寄存器 PU1 控制端口 P1 的上拉晶体管的 ON/OFF。

必须由 TPU1A 指令通过寄存器 A 设定此寄存器的内容。另外, 能通过 TAPU1 指令将寄存器 PU1 的内容传送到寄存器 A。

● 上拉控制寄存器 PU2

寄存器 PU2 控制端口 P2、D2、D3 的上拉晶体管的 ON/OFF。

必须由 TPU2A 指令通过寄存器 A 设定此寄存器的内容。另外, 能通过 TAPU2 指令将寄存器 PU2 的内容传送到寄存器 A。

● 中断控制寄存器 I1

寄存器 I1 控制 INT 引脚的输入、有效波形/电平的选择。

必须由 TI1A 指令通过寄存器 A 设定此寄存器的内容。另外, 能通过 TAI1 指令将寄存器 I1 的内容传送到寄存器 A。

表 WD-2 返回源和返回条件

返回源		返回条件	备注
外部唤醒信号	端口 P0 ₀ ~P0 ₃ 端口 P2 ₀ 、P2 ₁ 端口 D2、D3	通过外部输入的“L”电平返回。	能以 1 个端口为单位选择键唤醒功能。 必须在转移到 RAM 备份状态前，将使用键唤醒的端口设定为“H”电平。
	端口 P1 ₀ ~P1 ₃	通过外部输入的“L”电平或者“H”电平、或者下降沿（“H”→“L”电平）或者上升沿（“L”→“H”电平）返回。	能以 1 个端口为单位选择键唤醒功能。 必须在转移到 RAM 备份状态前，根据外部的状态通过键唤醒控制寄存器 L1 选择返回电平（“L”电平或者“H”电平）和返回条件（电平返回或者边沿返回）。 必须在转移到 RAM 备份状态前，将使用键唤醒的端口设定为所选的返回电平（边沿）和相反的电平。
	INT 引脚	通过外部输入的“L”电平或者“H”电平、或者下降沿（“H”→“L”电平）或者上升沿（“L”→“H”电平）返回。 在返回输入时，中断请求标志（EXF0）不被置位。	能以 1 个端口为单位选择键唤醒功能。 必须在转移到 RAM 备份状态前，根据外部的状态通过中断控制寄存器 I1 选择返回电平（“L”电平或者“H”电平），通过键唤醒控制寄存器 L1 选择返回条件（电平返回或者边沿返回）。

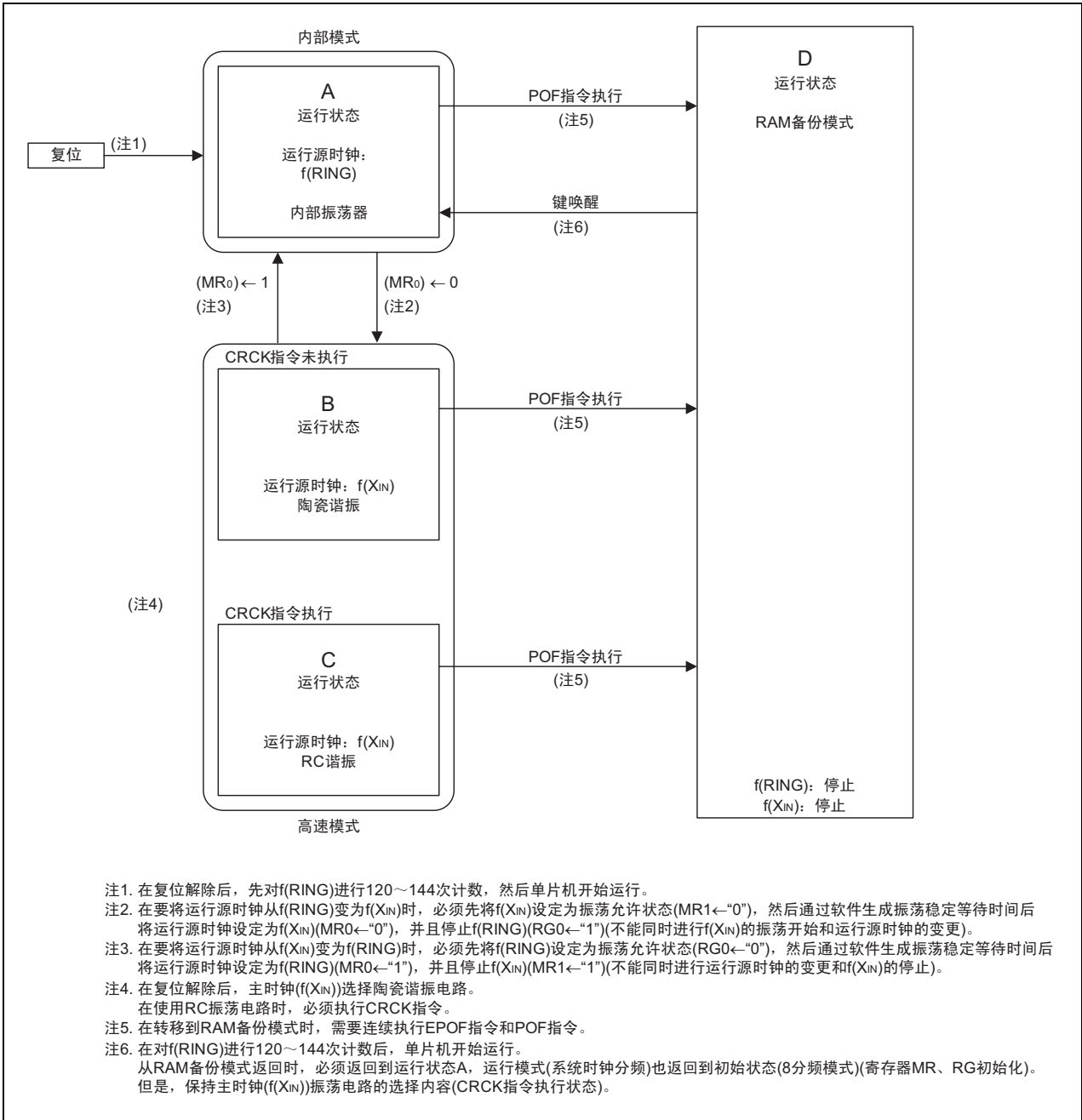


图 WD-1 状态转移图

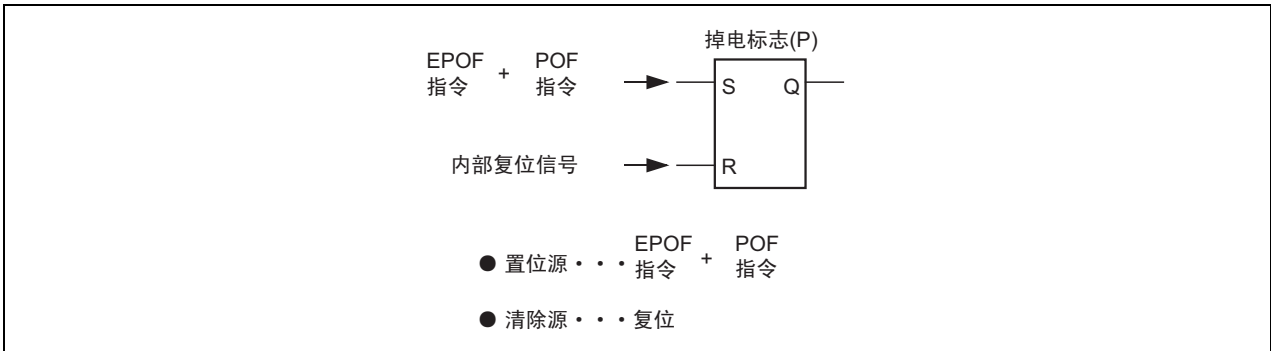


图 WD-2 掉电标志 (P) 的置位源和清除源

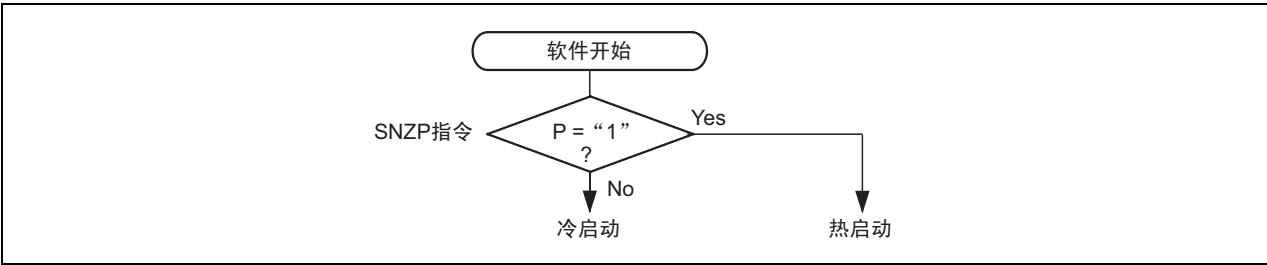


图 WD-3 SNZP 指令的启动识别例子

表 WD-3 键唤醒控制寄存器和上拉控制寄存器

键唤醒控制寄存器 K0		复位时: 0000 ₂		RAM 备份时: 保持状态	R/W TAK0/TK0A
K0 ₃	端口 P0 ₃ 键唤醒控制位	0	键唤醒无效		
		1	键唤醒有效		
K0 ₂	端口 P0 ₂ 键唤醒控制位	0	键唤醒无效		
		1	键唤醒有效		
K0 ₁	端口 P0 ₁ 键唤醒控制位	0	键唤醒无效		
		1	键唤醒有效		
K0 ₀	端口 P0 ₀ 键唤醒控制位	0	键唤醒无效		
		1	键唤醒有效		

键唤醒控制寄存器 K1		复位时: 0000 ₂		RAM 备份时: 保持状态	R/W TAK1/TK1A
K1 ₃	端口 P1 ₃ 键唤醒控制位	0	键唤醒无效		
		1	键唤醒有效		
K1 ₂	端口 P1 ₂ 键唤醒控制位	0	键唤醒无效		
		1	键唤醒有效		
K1 ₁	端口 P1 ₁ 键唤醒控制位	0	键唤醒无效		
		1	键唤醒有效		
K1 ₀	端口 P1 ₀ 键唤醒控制位	0	键唤醒无效		
		1	键唤醒有效		

键唤醒控制寄存器 K2		复位时: 0000 ₂		RAM 备份时: 保持状态	R/W TAK2/TK2A
K2 ₃	端口 D ₃ 键唤醒控制位	0	键唤醒无效		
		1	键唤醒有效		
K2 ₂	端口 D ₂ 键唤醒控制位	0	键唤醒无效		
		1	键唤醒有效		
K2 ₁	端口 P2 ₁ 键唤醒控制位	0	键唤醒无效		
		1	键唤醒有效		
K2 ₀	端口 P2 ₀ 键唤醒控制位	0	键唤醒无效		
		1	键唤醒有效		

键唤醒控制寄存器 L1		复位时: 0000 ₂		RAM 备份时: 保持状态	R/W TAL1/TL1A
L1 ₃	端口 P1 ₀ ~P1 ₃ 返回条件选择位	0	电平返回		
		1	边沿返回		
L1 ₂	端口 P1 ₀ ~P1 ₃ 有效波形/电平选择位	0	下降波形/“L”电平		
		1	上升波形/“H”电平		
L1 ₁	INT 引脚返回条件选择位	0	电平返回		
		1	边沿返回		
L1 ₀	INT 引脚键唤醒控制位	0	键唤醒无效		
		1	键唤醒有效		

注. “R”表示可读, “W”表示可写。

上拉控制寄存器 PU0		复位时: 0000 ₂		RAM 备份时: 保持状态	R/W TAPU0/TPU0A
PU0 ₃	端口 P0 ₃ 上拉晶体管控制位	0	上拉晶体管 OFF		
		1	上拉晶体管 ON		
PU0 ₂	端口 P0 ₂ 上拉晶体管控制位	0	上拉晶体管 OFF		
		1	上拉晶体管 ON		
PU0 ₁	端口 P0 ₁ 上拉晶体管控制位	0	上拉晶体管 OFF		
		1	上拉晶体管 ON		
PU0 ₀	端口 P0 ₀ 上拉晶体管控制位	0	上拉晶体管 OFF		
		1	上拉晶体管 ON		

上拉控制寄存器 PU1		复位时: 0000 ₂		RAM 备份时: 保持状态	R/W TAPU1/TPU1A
PU1 ₃	端口 P1 ₃ 上拉晶体管控制位	0	上拉晶体管 OFF		
		1	上拉晶体管 ON		
PU1 ₂	端口 P1 ₂ 上拉晶体管控制位	0	上拉晶体管 OFF		
		1	上拉晶体管 ON		
PU1 ₁	端口 P1 ₁ 上拉晶体管控制位	0	上拉晶体管 OFF		
		1	上拉晶体管 ON		
PU1 ₀	端口 P1 ₀ 上拉晶体管控制位	0	上拉晶体管 OFF		
		1	上拉晶体管 ON		

上拉控制寄存器 PU2		复位时: 0000 ₂		RAM 备份时: 保持状态	R/W TAPU2/TPU2A
PU2 ₃	端口 D ₃ 上拉晶体管控制位	0	上拉晶体管 OFF		
		1	上拉晶体管 ON		
PU2 ₂	端口 D ₂ 上拉晶体管控制位	0	上拉晶体管 OFF		
		1	上拉晶体管 ON		
PU2 ₁	端口 P2 ₁ 上拉晶体管控制位	0	上拉晶体管 OFF		
		1	上拉晶体管 ON		
PU2 ₀	端口 P2 ₀ 上拉晶体管控制位	0	上拉晶体管 OFF		
		1	上拉晶体管 ON		

注. “R”表示可读, “W”表示可写。

时钟控制

本产品的时钟控制电路由以下电路构成：

- 内部振荡器
- 陶瓷振荡电路
- RC 振荡电路
- 多路复用器（时钟选择电路）
- 分频电路
- 内部时钟发生电路

由这些电路生成本产品的运行源的系统时钟和指令时钟。

时钟控制电路的结构如图 WA-1 所示。

本产品在复位解除后，通过内部振荡器的内部振荡器时钟（ $f(\text{RING})$ ）运行。

另外，本产品的源振荡（ $f(\text{XIN})$ ）能使用陶瓷谐振器或者 RC 振荡。

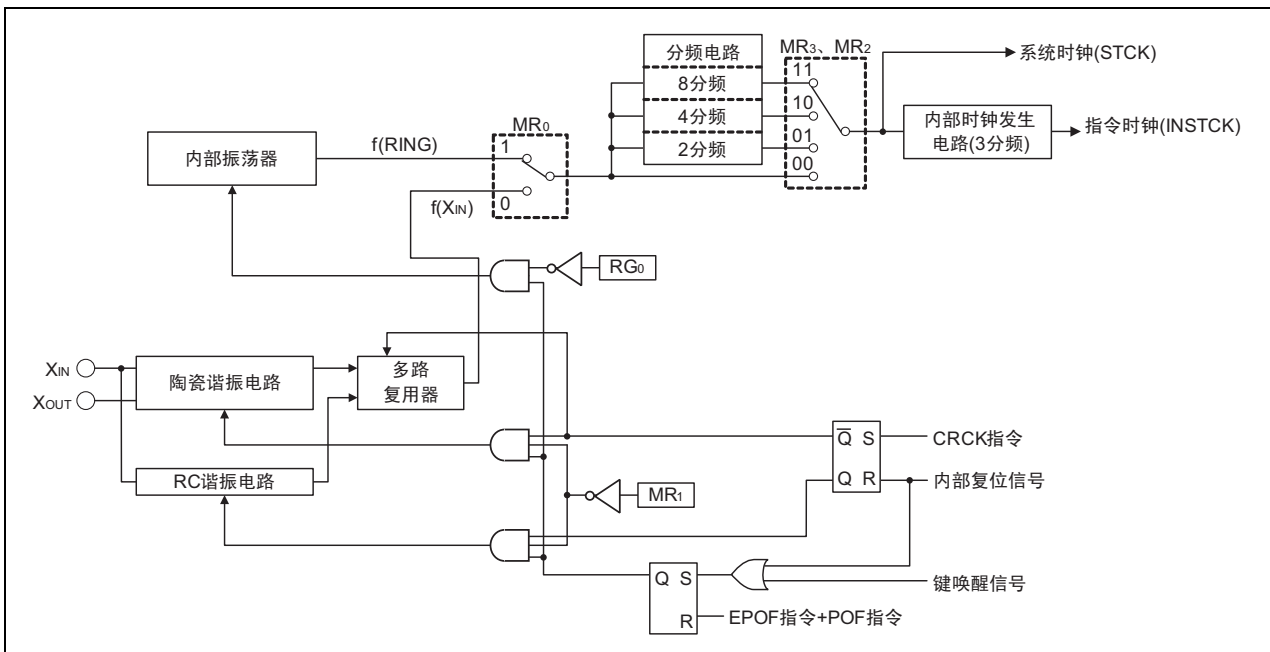


图 WA-1 时钟控制电路的结构

(1) 内部振荡器的运行

本产品在复位解除后，通过内部振荡器输出的时钟开始运行。

另外，内部振荡器的时钟频率因电源电压和工作环境温度而发生较大的变化。所以必须注意：在设计应用产品时，必须对此频率变化留有足够的裕量。

(2) 主时钟发生电路（ $f(\text{XIN})$ ）

本产品的主时钟（ $f(\text{XIN})$ ）能使用陶瓷谐振或者 RC 振荡。

在复位解除后，主时钟的陶瓷谐振处于有效状态。

通过执行 CRCK 指令，主时钟的陶瓷谐振电路无效，RC 振荡电路有效。必须在程序的初始化程序执行 CRCK 指令（推荐从页 0 的地址 0 执行）。CRCK 指令的执行只一次有效。

由寄存器 MR 控制主时钟（ $f(\text{XIN})$ ）的振荡/停止以及运行源时钟的选择。

在不使用主时钟（ $f(\text{XIN})$ ）而只通过内部振荡器运行时，必须将 XIN 引脚连接到 Vss，XOUT 引脚置为开路，不能执行 CRCK 指令（图 WA-3）。

(3) 陶瓷谐振器的使用

在主时钟 ($f(X_{IN})$) 使用陶瓷谐振器时, 必须以最短的距离将陶瓷谐振器和外部电路连接到 X_{IN} 引脚和 X_{OUT} 引脚。在 X_{IN} 引脚和 X_{OUT} 引脚之间内置了反馈电阻 (图 WA-4)。

另外, 不能执行 CRCK 指令。

在将陶瓷谐振电路生成的时钟选择为运行源时钟时, 必须在通过软件生成振荡稳定等待时间后将寄存器 MR 的 bit0 置 “0”。

(4) RC 振荡的使用

在主时钟 ($f(X_{IN})$) 使用 RC 振荡时, 必须以最短的距离将电阻 R、电容 C 的外部电路连接到 X_{IN} 引脚, X_{OUT} 引脚置为开路, 执行 CRCK 指令 (图 WA-5)。

另外, 必须注意: 对于 RC 振荡的电阻 R 和电容 C 的常数, 由单片机以及电阻和电容本身的特性偏差而引起的频率波动不能超过输入频率的推荐运行条件范围。

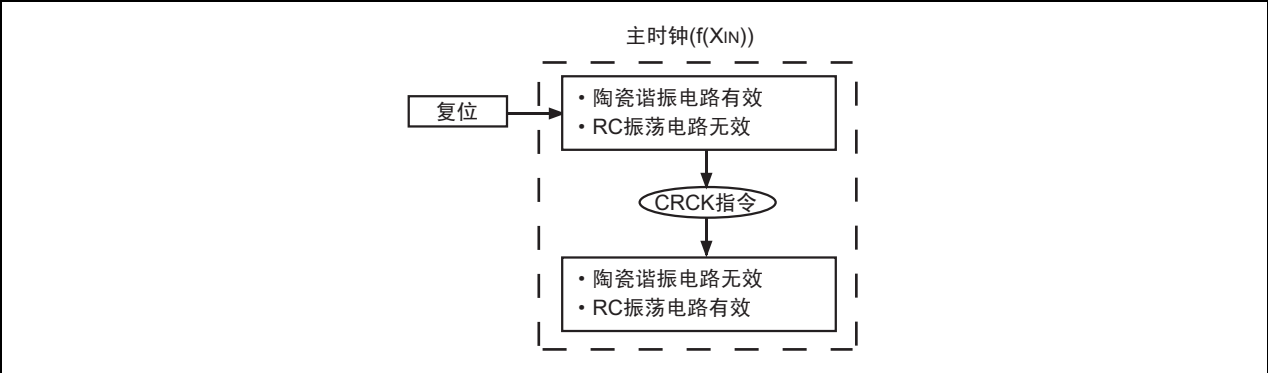


图 WA-2 从陶瓷谐振转换到 RC 振荡

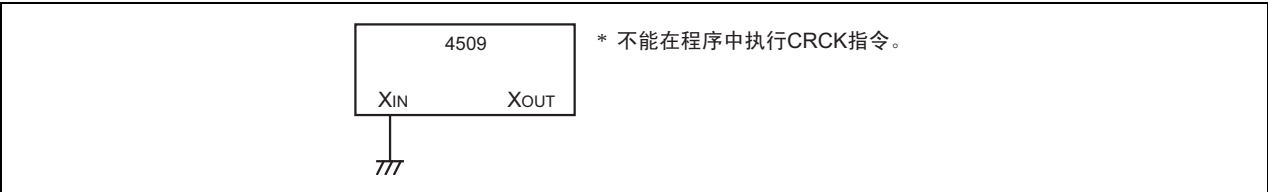


图 WA-3 未使用主时钟 ($f(X_{IN})$) 时的 X_{IN} 、 X_{OUT} 引脚处理

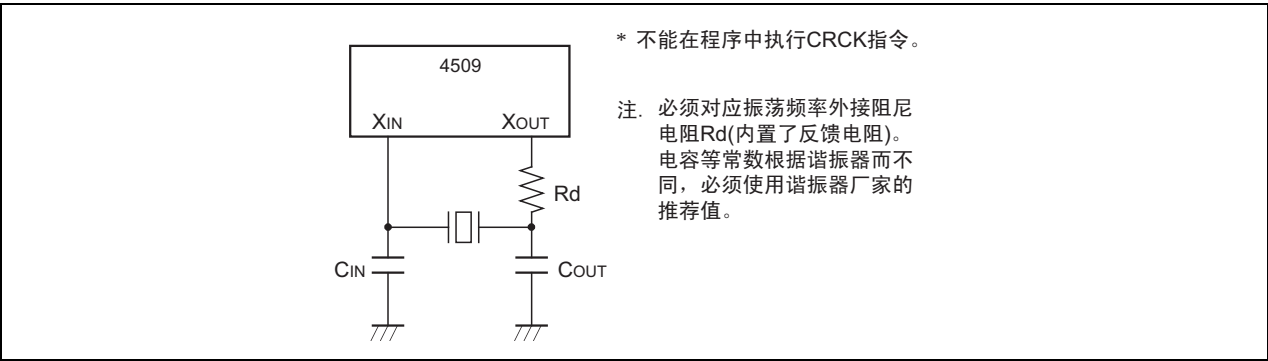


图 WA-4 陶瓷谐振器的外接电路

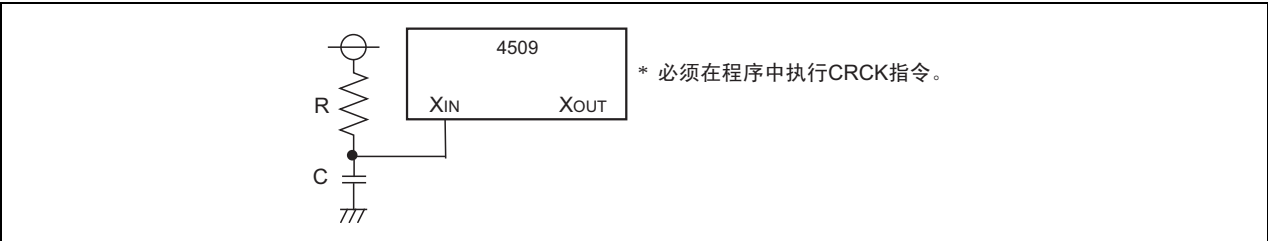


图 WA-5 RC 振荡的外接电路

(5) 外部时钟的使用

在主时钟 ($f(XIN)$) 使用外部时钟时, 必须将时钟发生源连接到 XIN 引脚, $XOUT$ 引脚置为开路。另外, 不能执行 CRCK 指令 (图 WA-6)。

使用外部时钟时的振荡频率最大值和使用陶瓷谐振时不同, 必须注意 (参照推荐运行条件)。

另外, 在使用外部时钟时, 不能使用 RAM 备份模式 (POF 指令)。

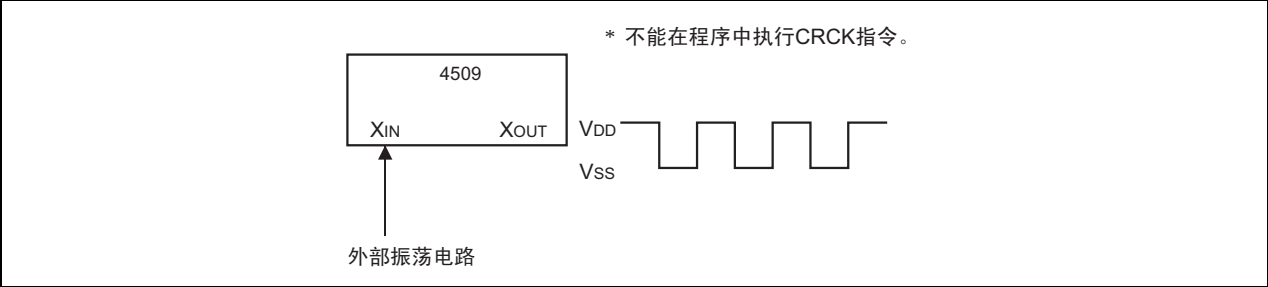


图 WA-6 外部时钟的输入电路

(6) 时钟控制寄存器 MR

寄存器 MR 控制运行源时钟的选择、主时钟 ($f(XIN)$) 振荡电路和运行模式的选择。

必须由 TMRA 指令通过寄存器 A 设定此寄存器的内容。另外, 能通过 TAMR 指令将寄存器 MR 的内容传送到寄存器 A。

(7) 时钟控制寄存器 RG

寄存器 RG 控制内部振荡器。

必须由 TRGA 指令通过寄存器 A 设定此寄存器的内容。

表 WA-1 时钟控制寄存器

时钟控制寄存器 MR		复位时: 1101 ₂		RAM 备份时: 1101 ₂	R/W TAMR/TMRA
MR ₃	运行模式选择位	MR ₃	MR ₂	运行模式	
		0	0	直接模式（无分频）	
MR ₂		0	1	2 分频模式	
		1	0	4 分频模式	
		1	1	8 分频模式	
MR ₁	主时钟（f(XIN)）控制位 （注 2、注 5）	0	允许主时钟（f(XIN)）振荡		
		1	停止主时钟（f(XIN)）振荡		
MR ₀	运行源时钟选择位 （注 3、注 5）	0	选择主时钟（f(XIN)）		
		1	选择内部振荡器（f(RING)）		

时钟控制寄存器 RG		复位时: 0 ₂		RAM 备份时: 0 ₂	W TRGA
RG ₀	内部振荡器 ($f(RING)$) 控制位 (注 4)	0	允许内部振荡器 ($f(RING)$) 振荡		
		1	停止内部振荡器 ($f(RING)$) 振荡		

注 1. “R” 表示可读, “W” 表示可写。

- 在选择主时钟 ($f(XIN)$) 为运行源时钟时, 不能停止主时钟 ($f(XIN)$)。
- 不能选择停止中的时钟为运行源时钟。要更改运行源时钟的选择时, 必须在使更改的对象时钟运行并且通过软件生成振荡稳定等待时间后进行。
- 在选择内部振荡器 ($f(RING)$) 为运行源时钟时, 不能停止内部振荡器 ($f(RING)$)。
- 在要进行 MR₁、MR₀=“00” → “11” 的变更时, 必须按 “00” → “01” → “11” 的顺序进行设定。
在要进行 MR₁、MR₀=“11” → “00” 的变更时, 必须按 “11” → “01” → “00” 的顺序进行设定。

QzROM 编程模式

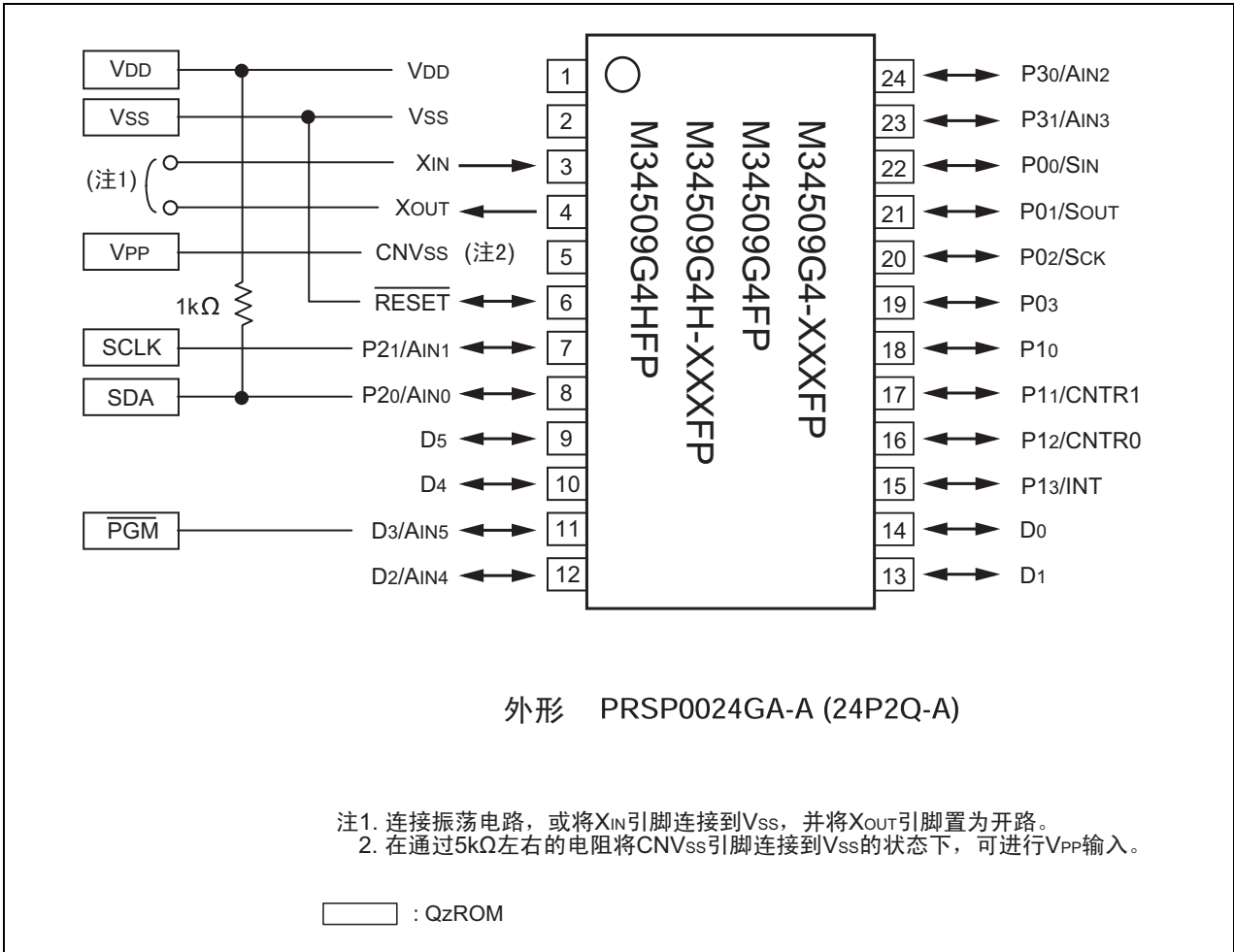
在 QzROM 编程模式中，能使用与本单片机对应的串行编程器，在单片机安装在电路板的状态下对用户 ROM 区进行编程。

引脚的功能说明（QzROM 编程模式）如表 QZ-1、引脚连接图如图 QZ-1 所示。

与串行编程器连接的例子请参照电路板上引脚处理的例子（图 QZ-2）。有关串行编程器请向各厂家询问，有关串行编程器的操作方法请参照串行编程器的用户手册。

表 QZ-1 引脚的功能说明（QzROM 编程模式）

引脚名	名称	输入/输出	功 能
VDD	电源	—	供给电源电压的引脚。
VSS	GND	—	GND 引脚。
CNVSS	VPP 输入	—	QzROM 的电源输入引脚。 在通过 5kΩ左右的电阻连接到 VSS 的状态下，VPP 为可输入状态。
P20/AIN0	SDA 输入/输出	输入/输出	QzROM 的串行数据的输入/输出引脚。
P21/AIN1	SCLK 输入	输入	QzROM 的串行时钟的输入引脚。
D3/AIN5	PGM 输入	输入	QzROM 的读/编程脉冲信号的输入引脚。
RESET	复位输入	输入	是复位输入引脚，必须输入“L”电平。
XIN	时钟输入	—	必须连接振荡电路，或者将 XIN 引脚连接 VSS 并且将 XOUT 引脚置为开路。
XOUT	时钟输出	—	
D0、D1、D2/AIN4、D4、D5 P00/SIN、P01/SOUT、 P02/SCK、 P03、P10、P11/CNTR1、 P12/CNTR0、P13/INT、 P30/AIN2、P31/AIN3	输入/输出端口	—	必须输入“H”电平或者“L”电平，或者置为开路。



外形 PRSP0024GA-A (24P2Q-A)

注1. 连接振荡电路，或将X_{IN}引脚连接到V_{SS}，并将X_{OUT}引脚置为开路。
注2. 在通过5kΩ左右的电阻将CNV_{SS}引脚连接到V_{SS}的状态下，可进行V_{PP}输入。

图 QZ-1 引脚连接图

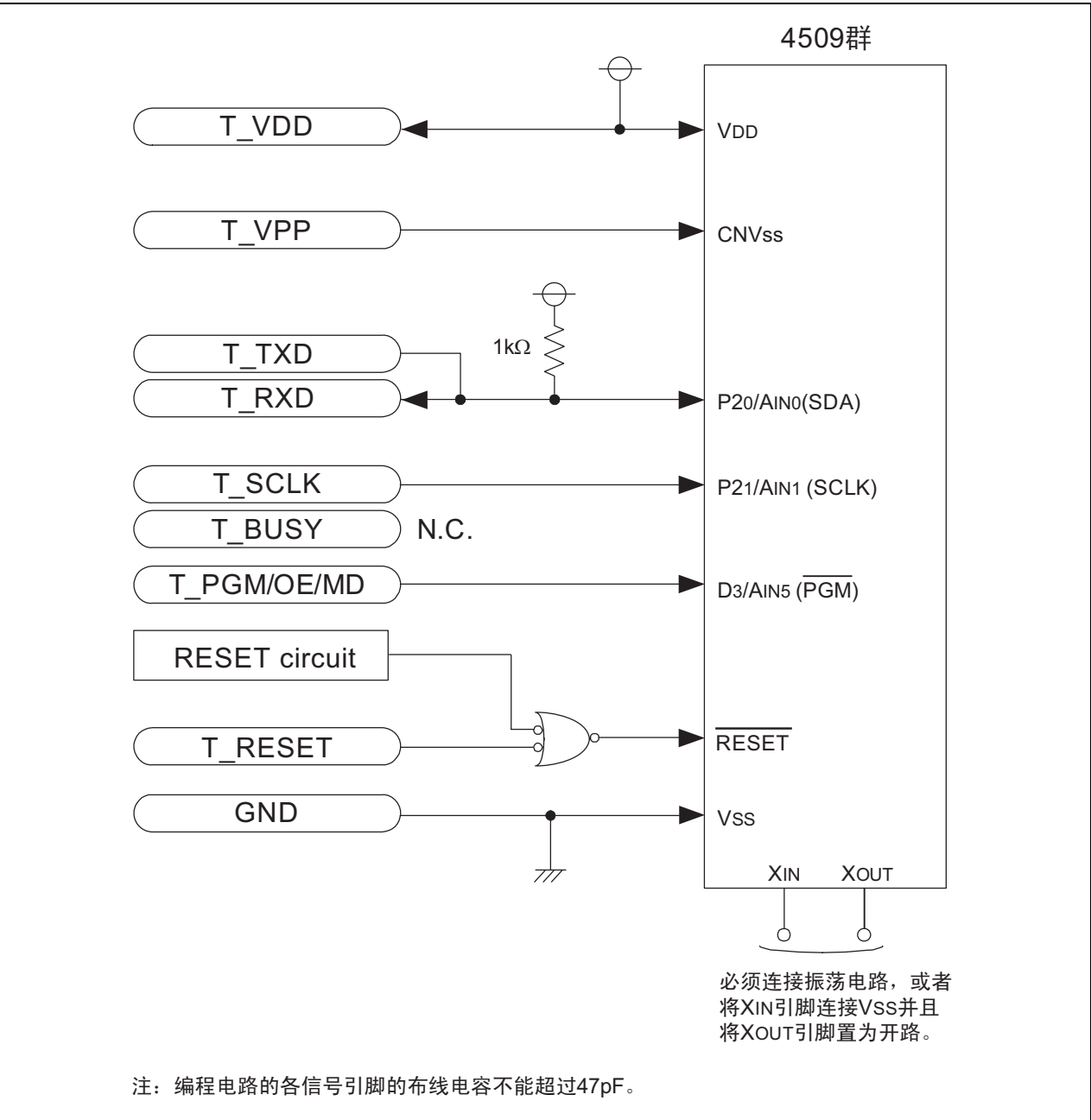


图 QZ-2 使用彗星电子系统公司产的编程器时的电路板上引脚处理的例子

订购 QzROM 编程后的产品时的提交资料

必须在订购 QzROM 编程后的发货产品时提交以下的资料：

- QzROM 编程确认书*
- 标志指定书*
- ROM 的数据 . . . 掩模文件

* 有关 QzROM 编程确认书和标记指定书，请参照瑞萨科技公司主页（<http://www.renesas.com/>）。另外，QzROM 单片机不对应特殊字体标记（贵公司商标等）。

使用时的注意事项（总结）

(1) 噪声和门锁对策

作为噪声和门锁对策，必须在 VDD 引脚和 VSS 引脚之间以最短距离、等宽度、等布线长度并且尽可能使用粗的布线连接电容（ $\approx 0.1\mu\text{F}$ ）。

CNVSS 引脚和 VPP 引脚兼用。必须尽可能在 CNVSS/VPP 引脚附近将约 $5\text{k}\Omega$ 的电阻连接到 VSS 引脚。

(2) 电源电压

在单片机的电源电压低于推荐运行条件值时，单片机可能无法正常运行，处于不稳定的运行状态。

对于在电源电压下降和切断电源时电源电压缓慢下降的系统，系统设计时必须考虑即使在电源电压低于推荐运行条件的最小规格值时的不稳定运行状态下也能保证系统正常的单片机复位等对策。

(3) 寄存器的初始值 1

以下寄存器在复位解除后初始值不定，必须在复位解除后进行初始设定：

- 寄存器 Z（2 位）
- 寄存器 D（3 位）
- 寄存器 E（8 位）

(4) 寄存器的初始值 2

以下寄存器在 RAM 备份时值不定，必须在从 RAM 备份返回后重新设定：

- 寄存器 Z（2 位）
- 寄存器 X（4 位）
- 寄存器 Y（4 位）
- 寄存器 D（3 位）
- 寄存器 E（8 位）

(5) 程序计数器

必须注意：程序计数器指定的页不能超过内部 ROM 的最后页。

(6) 堆栈寄存器（SK）

因为堆栈寄存器（SK）由 8 段构成，所以最多能使用 8 级子程序。但是，在使用中断处理程序以及执行表参照指令（TABP p）时，因为分别使用 1 段寄存器 SK，所以必须注意：在同时使用这些处理时，总计不能超过 8 级。

(7) 多功能

- 即使在使用 SIN 引脚的情况下，端口 P00 的输入/输出功能也有效。因为 SIN 引脚和端口 P00 的输入阈值不同，所以在同时使用两者的输入时必须注意。
- 即使在使用 SOUT 引脚的情况下，端口 P01 的输入功能也有效。
- 即使在使用 SCK 引脚的情况下，端口 P02 的输入功能也有效。
因为 SCK 引脚和端口 P02 的输入阈值不同，所以在同时使用两者的输入时必须注意。
- 即使在使用 CNTR1 引脚的输出功能的情况下，端口 P11 的输入功能也有效；即使在使用 CNTR1 引脚的输出功能的情况下，端口 P11 的输入/输出功能也有效。因为 CNTR1 引脚和端口 P11 的输入阈值不同，所以在同时使用两者的输入时必须注意。
- 即使在使用 CNTR0 引脚的输出功能的情况下，端口 P12 的输入功能也有效；即使在使用 CNTR0 引脚的输入功能的情况下，端口 P12 的输入/输出功能也有效。CNTR0 引脚和端口 P12 的输入阈值不同，所以在同时使用两者的输入时必须注意。
- 即使在使用 INT 引脚的情况下，端口 P13 的输入/输出功能也有效。因为 INT 引脚和端口 P13 的输入阈值不同，所以在同时使用两者的输入时必须注意。
- 即使在使用模拟输入（AIN0、AIN1、AIN2、AIN3、AIN4、AIN5）的情况下，各端口（P20、P21、P30、P31、D2、D3）的输入/输出功能也有效。

(8) 上电复位（只限 H 版本）

在使用内部上电复位电路时，电源电压从 0V 上升到超过推荐运行条件的最小规格值为止的时间不能超过 100μs。

在上升时间超过 100μs 的情况下，必须在 RESET 引脚和 Vss 之间以最短的距离连接电容，并在电源电压超过推荐运行条件的最小规格值之前将“L”电平输入到 RESET 引脚。

(9) POF 指令

如果在执行 EPOF 指令后立即执行 POF 指令，就进入 RAM 备份状态。

必须注意：只用 POF 指令不能进入 RAM 备份状态。

另外，在连续执行 EPOF 指令和 POF 指令前，必须设定为中断禁止状态（执行 DI 指令）。

(10) P13/INT 引脚

①有关寄存器 I1 的 bit3 的注意事项 1

在软件中通过中断控制寄存器 I1 的 bit3 控制 INT 引脚的输入时，必须注意：

- 在更改寄存器 I1 的 bit3 的内容时，有时需要根据 P13/INT 引脚的输入状态将外部 0 的中断请求标志（EXF0）置“1”。为了防止发生意外的中断，必须在将中断控制寄存器 V1 的 bit0 清“0”（图 XB-1①）后更改寄存器 I1 的 bit3 的内容。而且，必须至少执行一条指令后执行（图 XB-1②）SNZ0 指令，将标志 EXF0 清“0”。另外，考虑到因 SNZ0 指令发生跳越的情况，必须在 SNZ0 指令后插入 NOP 指令（图 XB-1③）。



图 XB-1 外部 0 的中断程序例 1

②有关寄存器 I1 的 bit3 的注意事项 2

在将中断控制寄存器 I1 的 bit3 清“0”并且在禁止 INT 引脚输入的状态下使用 RAM 备份时，必须注意：

- 在禁止INT引脚输入时（寄存器I13=“0”），必须在转移到RAM备份模式前将INT引脚的键唤醒设定为无效（寄存器I10=“0”）（图XB-2①）。

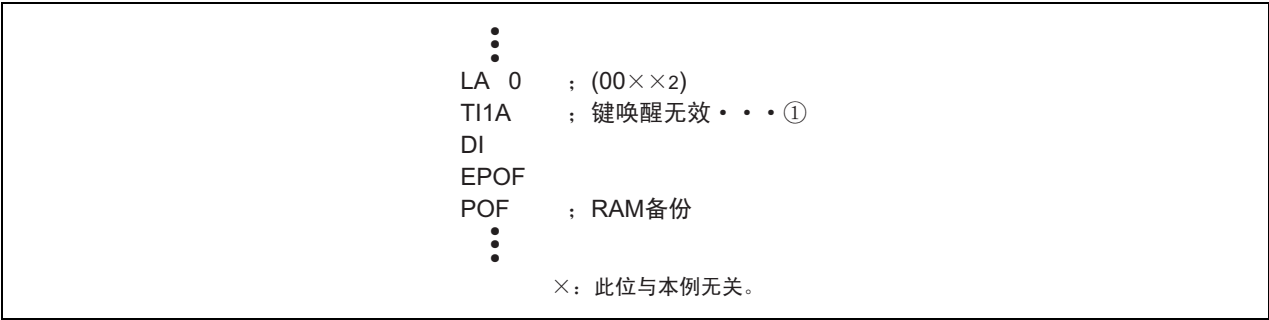


图 XB-2 外部 0 的中断程序例 2

③有关寄存器 I1 的 bit2 的注意事项

在软件中通过中断控制寄存器 I1 的 bit2 更改 P13/INT 引脚的中断有效波形时，必须注意：

- 在更改寄存器 I1 的 bit2 的内容时，有时需要根据 P13/INT 引脚的输入状态将外部 0 的中断请求标志（EXF0）置“1”。为了防止发生意外的中断，必须在将中断控制寄存器 V1 的 bit0 清“0”（图 XB-3①）后更改寄存器 I1 的 bit2 的内容。而且，必须至少执行一条指令后执行（图 XB-3②）SNZ0 指令，将标志 EXF0 清“0”。另外，考虑到因 SNZ0 指令发生跳越的情况，必须在 SNZ0 指令后插入 NOP 指令（图 XB-3③）。



图 XB-3 外部 0 的中断程序例 3

(11) 预分频器

在从预分频器读数据时，必须首先停止预分频器的计数，然后执行数据的读指令（TABPS）。在将数据写到预分频器时，必须首先停止预分频器的计数，然后执行数据的写指令（TPSAB）。

(12) 计数源

在转换定时器 1、定时器 2 的计数源时，必须首先停止各定时器的计数，然后转换计数源。

(13) 读计数值

在从定时器 1、定时器 2 读数据时，必须首先停止各定时器的计数，然后执行数据的读指令（TAB1、TAB2）。

(14) 给定时器写数据

在给定时器 1、定时器 2 写数据时，必须首先停止各定时器的计数，然后执行数据的写指令（T1AB、T1R1L、T2AB、T2R2L）。

(15) 给重加载寄存器写数据

在定时器 1 运行中给重加载寄存器 R1H 写数据时，必须在不与定时器 1 下溢重叠的时序执行数据的写指令（T1HAB）。在定时器 2 运行中给重加载寄存器 R2H 写数据时，必须在不与定时器 2 下溢重叠的时序执行数据的写指令（T2HAB）。

(16) 预分频器、定时器 1、2 的计数开始时序和开始运行时的计数时间

预分频器、定时器在开始运行（①）后，从计数源的最初的上升沿（②）开始计数。

根据定时器和计数源的运行开始时序，开始计数后到最初下溢的时间（③）短于以后的下溢时间（④）（最大为计数源的一个周期）。

另外，如果选择 CNTR 输入为定时器的计数源，定时器就与通过软件选择的 CNTR 输入计数边沿（下降沿或者上升沿）同步运行。

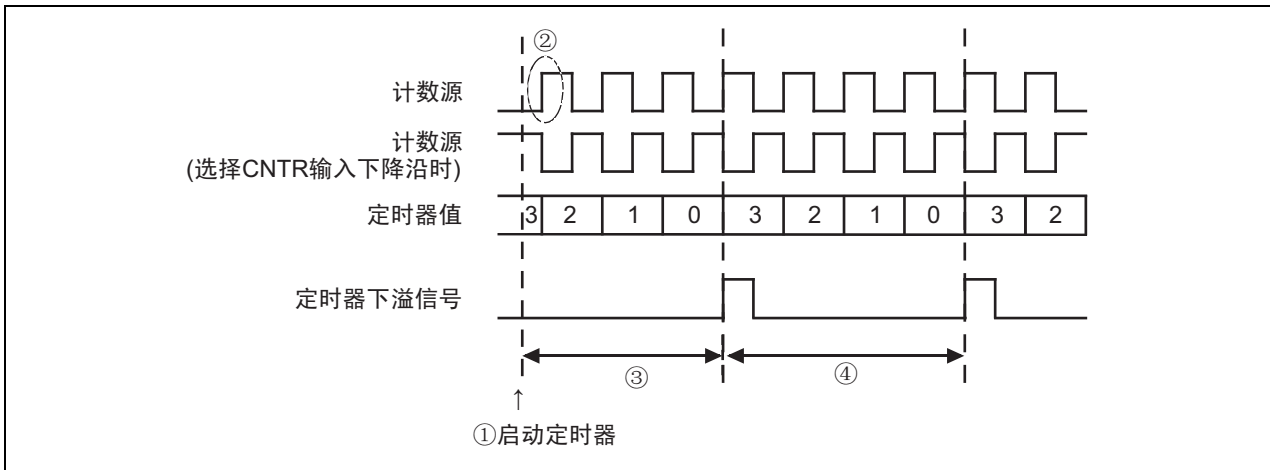


图 FB-4 定时器的计数开始时序和开始运行时的计数时间

(17) PWM 信号 (PWM1、PWM2)

如果在输出 PWM1 信号时定时器 1 的计数停止时序和定时器 1 的下溢时序重叠, PWM1 输出波形就有可能发生障碍。

如果在输出 PWM2 信号时定时器 2 的计数停止时序和定时器 2 的下溢时序重叠, PWM2 输出波形就有可能发生障碍。

(18) 看门狗定时器

- 看门狗定时器功能在复位解除后有效。如果不使用看门狗定时器功能,就必须连续执行 DWDT 指令和 WRST 指令,将标志 WEF 清“0”,停止看门狗定时器功能。
- 在 RAM 备份时,标志 WDF1 和定时器 WDT 的值被初始化。
- 在同时使用看门狗定时器功能和 RAM 备份功能时,必须在转移到 RAM 备份模式前执行 WRST 指令,初始化标志 WDF1。另外,考虑到因 WRST 指令发生跳越的情况,必须在 WRST 指令后插入 NOP 指令。

(19) 时钟控制

在主时钟 $f(XIN)$ 使用 RC 振荡时,必须通过程序的初始程序执行 CRCK 指令(推荐从页 0 的地址 0 执行)。CRCK 指令的执行只一次有效。

当不执行 CRCK 指令时,为主时钟 $f(XIN)$ 选择陶瓷谐振的状态。

在不使用主时钟 ($f(XIN)$) 而只通过内部振荡器运行时,必须将 XIN 引脚连接到 VSS , $XOUT$ 引脚置为开路。不能执行 CRCK 指令。

必须将转换对象的时钟设定为可振荡状态,并在通过软件生成振荡稳定等待时间后进行运行源时钟 ($f(RING)$ 或者 $f(XIN)$) 的转换。

在从 RAM 备份模式返回时,初始化寄存器 MR、RG。但是,保持主时钟 ($f(XIN)$) 振荡电路的选择内容(执行 CRCK 指令的状态)。

(20) 内部振荡器

内部振荡器的时钟频率因电源电压和工作环境温度而发生较大的变化,所以必须注意:在设计应用产品时,对于此频率变化留有足够的容限。

在探讨时钟转换时的振荡稳定等待时间时,也必须注意内部振荡器时钟的频率变化。

(21) 外部时钟

在主时钟 ($f(XIN)$) 使用外部时钟时,必须将时钟发生源连接到 XIN 引脚, $XOUT$ 引脚置为开路。不能执行 CRCK 指令。

使用外部时钟时的振荡频率最大值和使用陶瓷谐振时不同,必须注意(参照推荐运行条件)。

另外,在使用外部时钟时,不能使用 RAM 备份模式 (POF 指令)。

(22) A/D 转换器 1

- 当执行 TALA 指令时, 就将逐次比较寄存器 AD 的低 2 位传送到寄存器 A 的高 2 位, 同时将寄存器 A 的低 2 位设定为“0”。
- 不能在 A/D 转换器的运行中 (A/D 转换模式和比较器模式) 通过寄存器 Q1 的 bit3 更改 A/D 转换器的运行模式。
- 为了从比较器模式改为 A/D 转换模式, 中断控制寄存器 V2 的 bit2 必需为“0” (图 XB-4①)。
- 如果从比较器模式改为 A/D 转换模式, 就有可能将 A/D 转换结束标志 (ADF) 置位。必须在给寄存器 Q1 的 bit3 设定值后执行 SNZAD 指令, 清除标志 ADF。

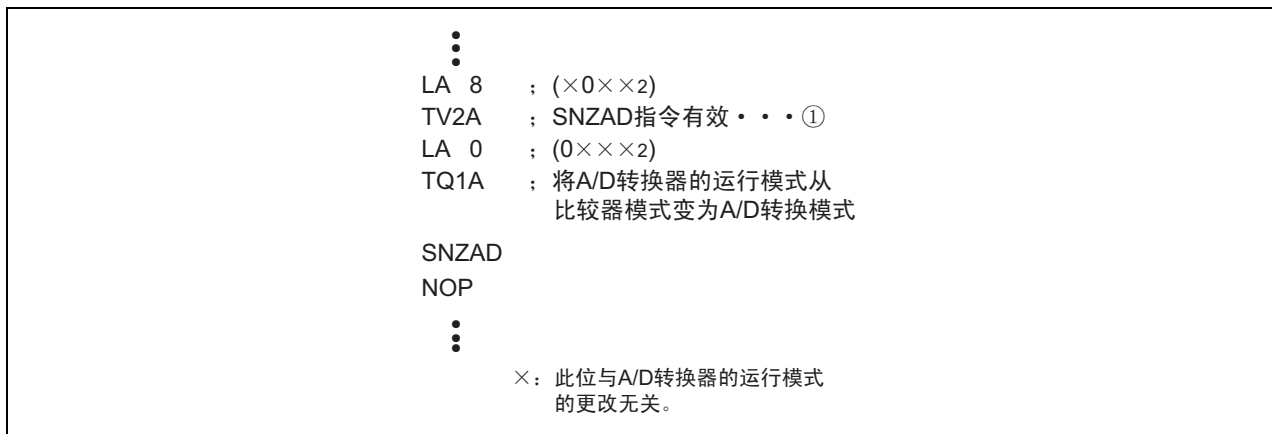


图 XB-4 A/D 转换器的运行模式的程序例子

(23) A/D 转换器 2

模拟输入引脚内置了用于模拟电压比较的电容。因此, 如果使用信号源阻抗高的电路输入模拟电压, 就有可能发生充放电噪声, 无法得到充分的 A/D 精度。为了取得充分的 A/D 精度, 必须降低模拟输入的信号源阻抗或者给模拟输入引脚附加 0.01~1μF 的电容 (参照图 XB-5)。

另外, 在模拟输入电压超过额定值的不得已情况下, 必须外接如图 XB-6 所示的电路, 使其变为额定值内的电压, 还充分需确认应用产品的运行。

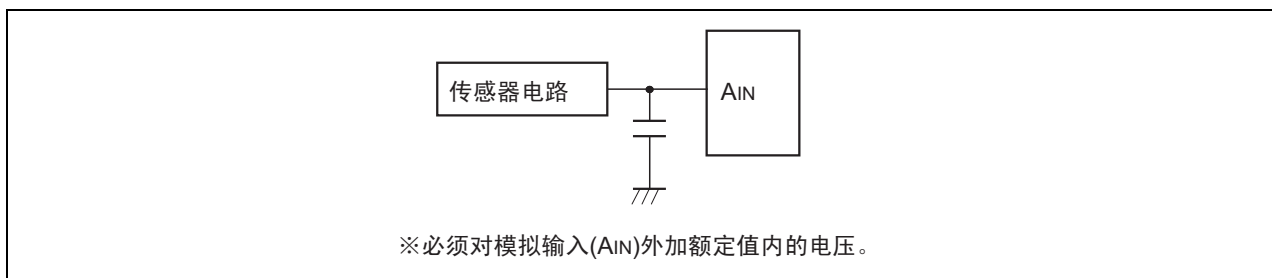


图 XB-5 模拟输入的外接电路例 1

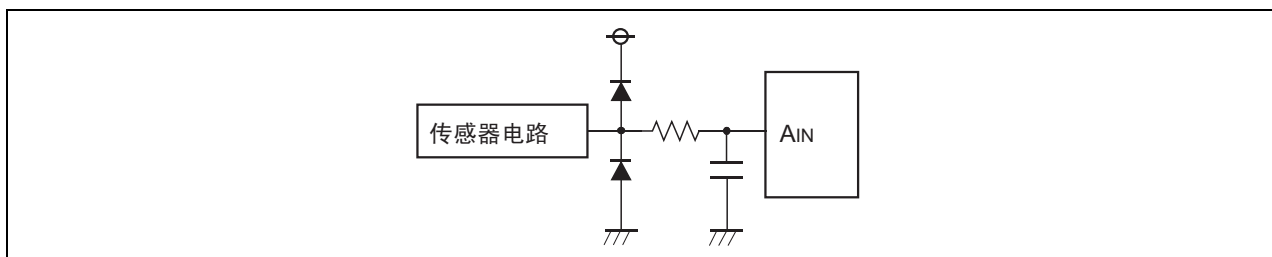


图 XB-6 模拟输入的外接电路例 2

(24) QzROM

- ① 必须注意不要过电压。过电压可能会改写 QzROM 的内容。尤其是在接通电源时必须注意。
- ② 虽然在装配工程前对空白发货产品进行了充分的 QzROM 写测试,但是在装配工程后没有对用户 ROM 区进行写测试。因此,有可能发生 0.1%左右的编程失败。另外,编程的环境也会造成编程失败,所以必须在使用时充分注意电缆的接触和插座上的异物等。

注. 空白发货产品: 在工厂发货时, 不写 QzROM 的内容

(25) 有关 ROM 代码保护的注意事项 (编程后发货产品)

QzROM 编程后的发货产品的 ROM 代码保护, 由订货时提出的建立掩模文件时的 ROM 选项数据决定。

建立掩模文件时的 ROM 选项数据为“有保护”时设定“0016”, 为“无保护”时设定“FF16”。

必须注意: 在没有设定 ROM 选项数据或者设定了“0016”、“FF16”以外的数据时, 不能接受该掩模文件。

使用注意

有关噪声的注意事项

有关噪声的注意事项和对策例子如下所示。本对策例子在理论上对噪声是有效的，即使在实际使用时实施了本对策也需要进行充分的系统评价。

1. 缩短布线的长度

(1) 复位引脚的布线

必须缩短连接复位引脚的布线，尤其是连接在复位引脚和 Vss 引脚之间的电容，必须用尽量短的布线连接。

●理由

为了对单片机进行正常的复位，输入到复位引脚的脉宽至少需要 1 个机器周期。如果小于 1 个机器周期的脉冲噪声输入到复位引脚，就在单片机内部完全进入初始化状态前解除复位，导致程序失控。

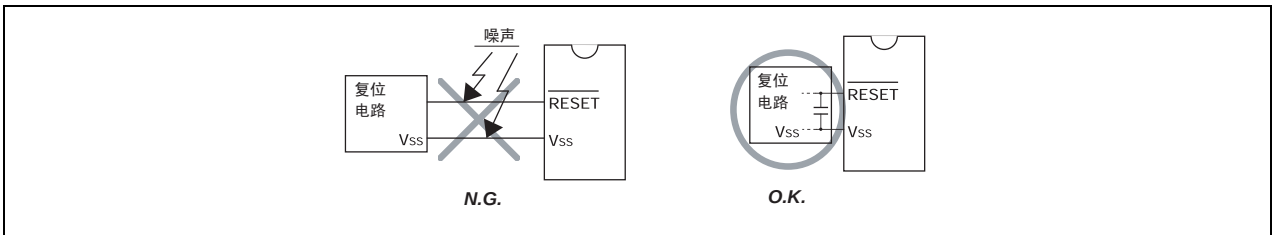


图 NS-1 复位输入引脚的布线

(2) 时钟输入/输出引脚的布线

- 必须缩短连接时钟输入/输出引脚的布线。
- 必须用最短的布线连接谐振器的电容接地端引线和单片机的 Vss 引脚。
- 必须将用于振荡的 Vss 布线作为振荡电路专用布线，并和其他 Vss 布线分离。

●理由

如果有噪声侵入时钟输入/输出引脚，时钟的波形就会发生紊乱，导致误动作和失控。另外，如果因噪声而引起单片机 Vss 电平和谐振器 Vss 电平之间的电位差，就不能将正确的时钟输入到单片机。

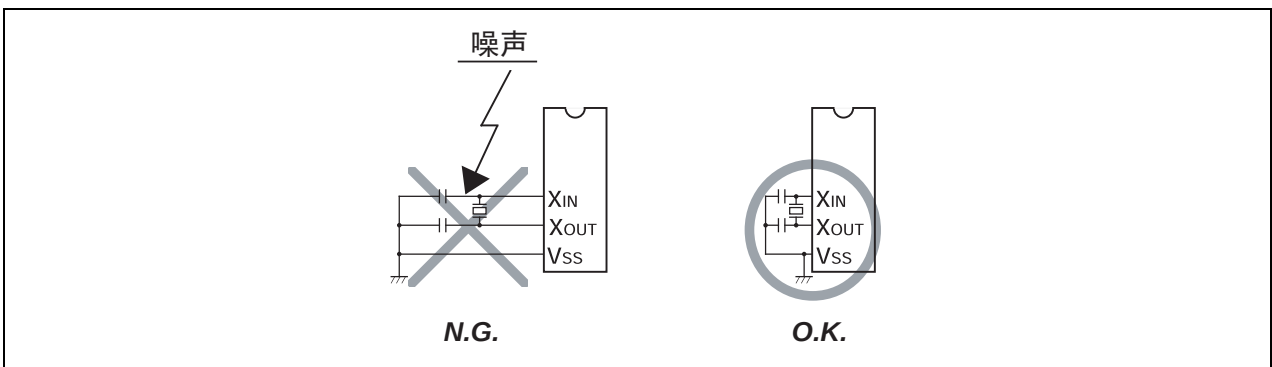


图 NS-2 时钟输入/输出引脚的布线

(3) CNVss 引脚的布线

必须尽量以最短的布线将 CNVss 引脚连接到离供给单片机 Vss 引脚的 GND 最近的 GND 图形。另外，如果通过串联的方式插入 5kΩ 左右的电阻并连接到 GND，就可能改善噪声耐量。此时也要和上述同样，必须尽量以最短的布线连接到离供给单片机 Vss 引脚的 GND 最近的 GND 图形。

●理由

CNVss 引脚是内部 QzROM 的电源输入引脚。

在给 QzROM 编程时，为了产生编程电流，降低了 CNVss 引脚的阻抗，所以噪声容易侵入。如果噪声从 CNVss 引脚侵入，来自 QzROM 的指令码和数据的读操作就不能正常进行而导致失控。

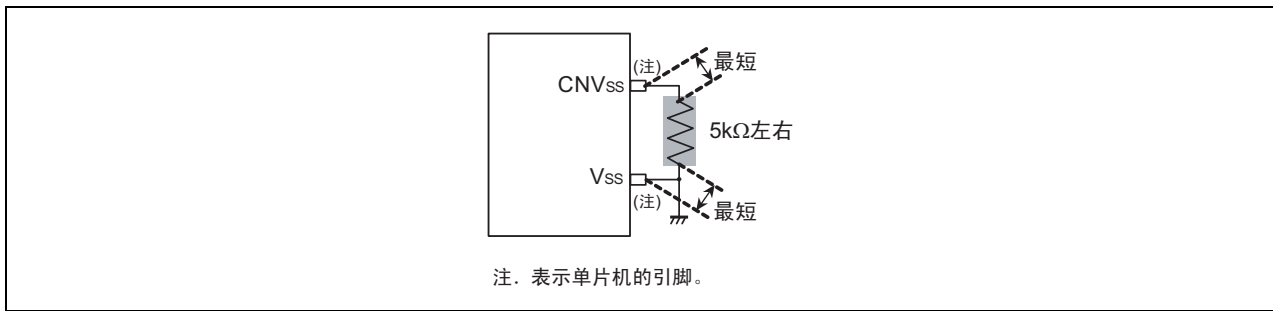


图 NS-3 QzROM 的 CNVss 引脚的布线

2. 在 Vss-VDD 的布线之间插入旁路电容

必须用以下的方法在 Vss-VDD 的布线之间插入 0.1μF 左右的旁路电容。

- Vss 引脚—旁路电容间的布线长度和 VDD 引脚—旁路电容间的布线长度相等
- 尽量缩短 Vss 引脚—旁路电容之间的布线长度和 VDD 引脚—旁路电容之间的布线长度
- Vss 布线和 VDD 布线使用比其他信号线粗的布线
- 电源布线经由旁路电容连接到 Vss 引脚和 VDD 引脚

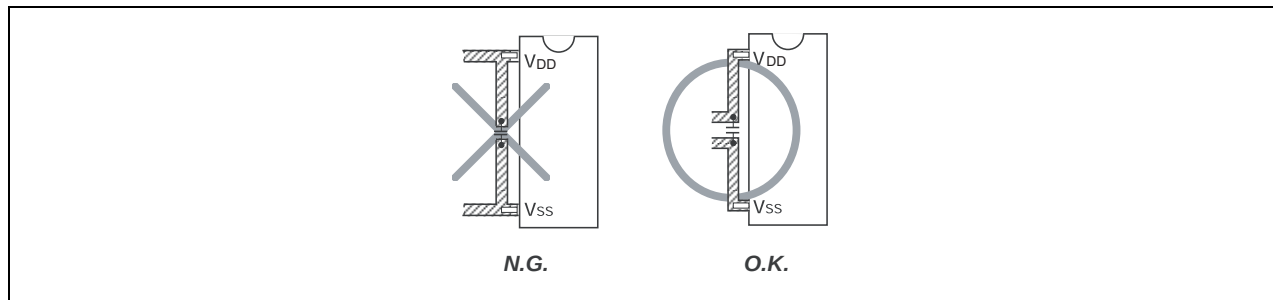


图 NS-4 Vss-VDD 布线间的旁路电容

3. 模拟输入引脚的布线处理

- 必须在模拟输入引脚和模拟信号线之间（尽可能靠近单片机的位置）串联 100~1kΩ 左右的电阻。
- 必须在模拟输入引脚和 Vss 引脚之间（尽可能靠近 Vss 引脚的位置）插入 1000pF 左右的电容，并且模拟输入引脚—电容间的布线长度和 Vss 引脚—电容间的布线长度必须相等。

●理由

通常，传感器的输出信号输入到模拟输入引脚（A/D 转换器/比较器输入引脚等）。在很多情况下，传感器被配置在远离单片机电路板的位置，连接模拟输入引脚的接线必然很长。此接线成为噪声进入单片机内部的天线，所以噪声容易侵入模拟输入引脚。

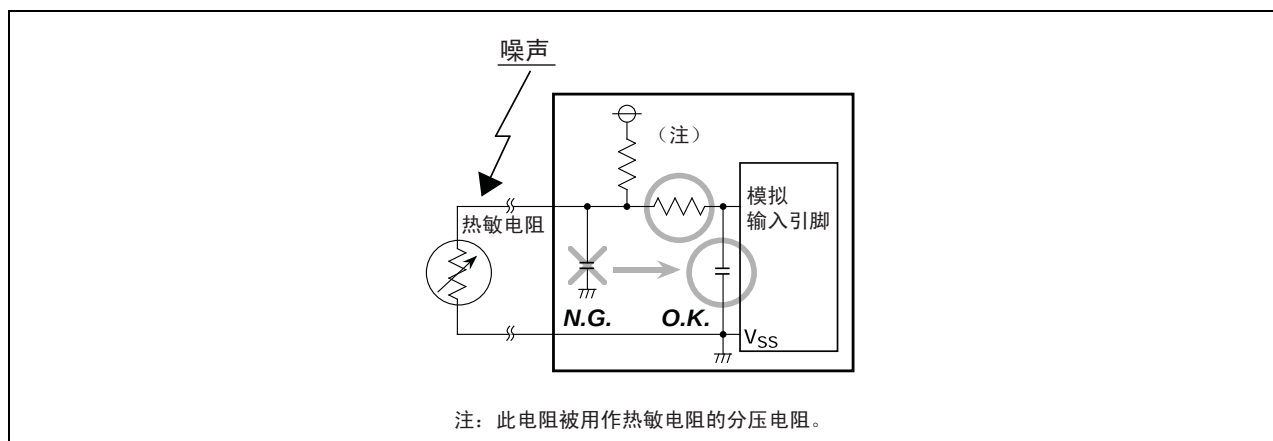


图 NS-5 模拟信号线与电阻和电容

4. 对谐振器的考虑

必须考虑不能让其他信号影响产生单片机运行基本时钟的谐振器。

(1) 大电流信号线的回避

请尽量使超过单片机处理的电流值范围的大电流信号线远离单片机（特别是谐振器）。

●理由

在使用单片机的系统中有控制马达、LED 和热敏头等的信号线。在这些信号线有大电流流动时，由于互感而产生噪声。

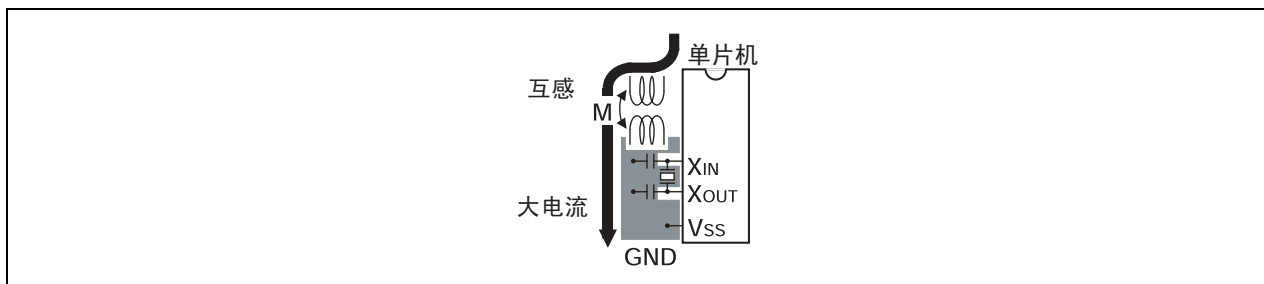


图 NS-6 大电流信号线的布线

(2) 高速电平变化信号线的回避

请尽量使高速电平变化的信号线远离谐振器和谐振器的布线。

另外，高速电平变化的信号线不能和时钟相关的信号线及其他易受噪声影响的信号线交叉。

●理由

高速电平变化的 CNTR 引脚等信号因上升或者下降时的电平变化而容易影响其他信号线。尤其是在和时钟相关的信号线交叉时，时钟的波形会发生紊乱，导致误动作和失控。

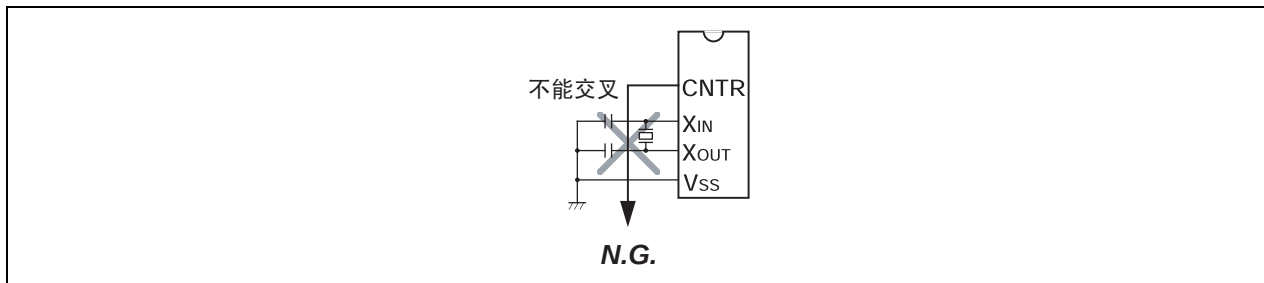


图 NS-7 高速电平变化信号线的布线

(3) 用 Vss 布线保护

在双面电路板的情况下，必须将谐振器安装面的背面（焊接面）且与谐振器相同位置设计成 Vss 布线。

此 Vss 布线必须用最短的布线与单片机的 Vss 引脚连接，并且独立于其它 Vss 布线。

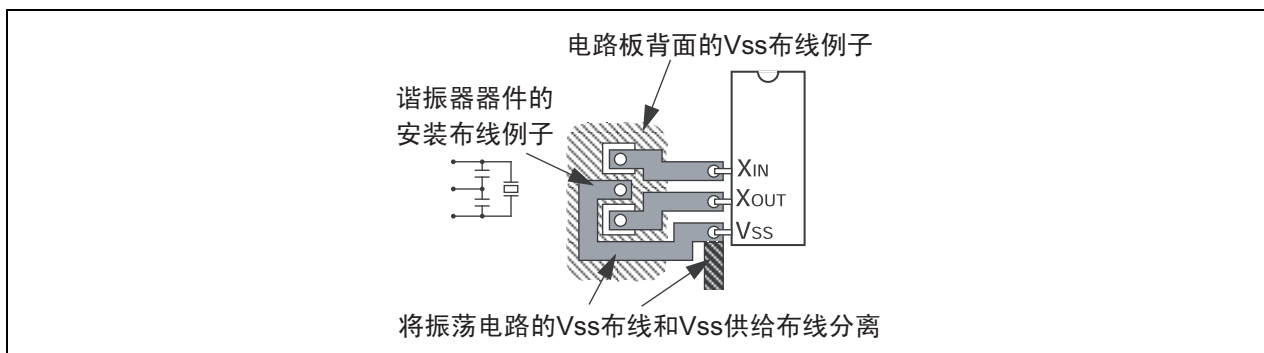


图 NS-8 谐振器背面的 Vss 布线

5. 输入/输出端口的处理

输入/输出端口必须按下列要领用硬件和软件对应：

<硬件方面>

- 必须在输入/输出端口串联 1 个最小为 100Ω 的电阻。

<软件方面>

- 对于输入端口，必须用程序多次读取，确认电平的一致。
- 对于输出端口和输入/输出端口，可能因噪声而引起输出数据反转，所以必须以固定周期重写端口锁存器。
- 必须以固定周期重写上拉控制寄存器。

6. 通过软件实现看门狗定时器功能

在由噪声等引起单片机失控时，能用软件看门狗定时器检测失控，并且让其返回到正常运行。此方法与用硬件看门狗定时器检测失控的方法具有同等效果或更好的效果。软件看门狗定时器的例子如下所示。

在此例中，主程序监视中断处理程序的运行，中断处理程序监视主程序的运行，在检测到异常时让单片机恢复到正常运行状态。但是，此例的前提是在主程序的 1 个周期中进行多次中断处理。

<主程序>

- 将 1 个字的 RAM 分配给软件看门狗定时器（SWDT），在主程序的每 1 个周期给 SWDT 写一次初始值 N。初始值 N 满足以下条件：

$$N+1 \geq \text{在主程序的 1 个周期中进行的中断处理次数}$$

注：由于主程序的周期根据中断处理等发生变化，因此必须给初始值 N 设定充裕的值。

- 通过将 SWDT 的内容和设定初始值 N 后的中断处理次数进行比较，监视中断处理程序的运行。
- 如果在中断处理中 SWDT 的内容不发生变化，就将中断处理程序判断为异常运行，进行向程序初始化转移等的恢复处理。

<中断处理程序>

- 每 1 次中断处理，SWDT 的内容减 1。
- 以几乎固定的周期（固定的中断处理次数）将 SWDT 的内容返回到初始值 N，来确认主程序的正常动作。
- SWDT 的内容不被设定成初始值 N 而继续减 1，如果 SWDT 的内容不大于 0，就将主程序判断为异常运行，进行转移到程序初始化等的恢复处理。

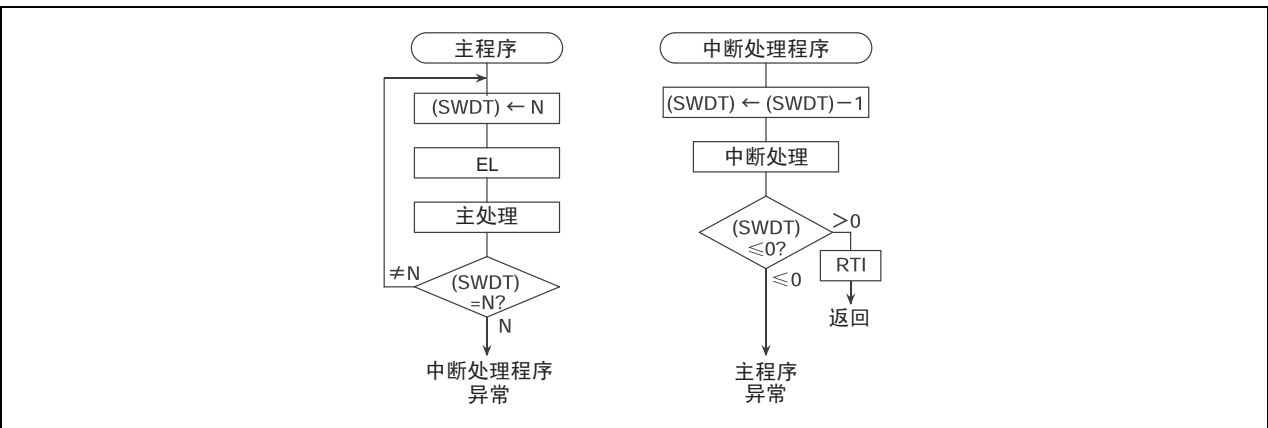


图 NS-9 软件看门狗定时器

控制寄存器一览表

中断控制寄存器 V1		复位时: 0000 ₂		RAM 备份时: 0000 ₂	R/W TAV1/TV1A
V13	定时器 2 中断允许位	0	禁止发生 (SNZT2 指令有效)		
		1	允许发生 (SNZT2 指令无效)		
V12	定时器 1 中断允许位	0	禁止发生 (SNZT1 指令有效)		
		1	允许发生 (SNZT1 指令无效)		
V11	不使用	0	此位无功能, 可 R/W。		
		1			
V10	外部 0 中断允许位	0	禁止发生 (SNZ0 指令有效)		
		1	允许发生 (SNZ0 指令无效)		

中断控制寄存器 V2		复位时: 0000 ₂		RAM 备份时: 0000 ₂	R/W TAV2/TV2A
V23	串行接口中断允许位	0	禁止发生 (SNZSI 指令有效)		
		1	允许发生 (SNZSI 指令无效)		
V22	A/D 中断允许位	0	禁止发生 (SNZAD 指令有效)		
		1	允许发生 (SNZAD 指令无效)		
V21	不使用	0	此位无功能, 可 R/W。		
		1			
V20	不使用	0	此位无功能, 可 R/W。		
		1			

中断控制寄存器 I1		复位时: 0000 ₂		RAM 备份时: 保持状态	R/W TAI1/TI1A
I13	INT 引脚输入控制位 (注 2)	0	禁止输入		
		1	允许输入		
I12	INT 引脚中断有效波形/ 返回电平选择位 (注 2)	0	下降波形/“L”电平 (SNZIO 指令识别 INT 引脚的“L”电平)		
		1	上升波形/“H”电平 (SNZIO 指令识别 INT 引脚的“H”电平)		
I11	INT 引脚边沿检测电路控制位	0	检测单边沿		
		1	检测双边沿		
I10	INT 引脚定时器 1 控制允许位	0	禁止定时器 1 控制		
		1	允许定时器 1 控制		

时钟控制寄存器 MR		复位时: 1101 ₂		RAM 备份时: 1101 ₂	R/W TAMR/TMRA
MR ₃	运行模式选择位	MR ₃	MR ₂	运行模式	
		0	0	直接模式（无分频）	
MR ₂		0	1	2 分频模式	
		1	0	4 分频模式	
		1	1	8 分频模式	
MR ₁	主时钟（f(XIN)）控制位 （注 3、注 6）	0	允许主时钟（f(XIN)）振荡		
		1	停止主时钟（f(XIN)）振荡		
MR ₀	运行源时钟选择位 （注 4、注 6）	0	选择主时钟（f(XIN)）		
		1	选择内部振荡器（f(RING)）		

时钟控制寄存器 RG		复位时: 0 ₂		RAM 备份时: 0 ₂	W TRGA
RG0	内部振荡器 (f(RING)) 控制位 (注 5)	0	允许内部振荡器 (f(RING)) 振荡		
		1	停止内部振荡器 (f(RING)) 振荡		

注 1. “R”表示可读, “W”表示可写。

- 在更改这些位 (I12、I13) 的内容时, 有可能将外部中断请求标志 (EXF0) 置位。
- 在选择主时钟 (f(XIN)) 为运行源时钟时, 不能停止主时钟 (f(XIN))。
- 不能选择停止中的时钟为运行源时钟。要更改运行源时钟的选择时, 必须在使更改的对象时钟运行并且通过软件生成振荡稳定等待时间后进行。
- 在选择内部振荡器 (f(RING)) 为运行源时钟时, 不能停止内部振荡器 (f(RING))。
- 在更改 MR1 和 MR0 时, 必须按 “00” → “01” → “11” 的顺序进行设定。

定时器控制寄存器 PA		复位时: 02		RAM 备份时: 02	W TPAA
PA0	预分频器控制位	0	停止 (保持状态)		
		1	运行		

定时器控制寄存器 W1		复位时: 0000 ₂		RAM 备份时: 0000 ₂	R/W TAW1/TW1A
W13	PWM1 功能控制位	0	PWM1 功能无效		
		1	PWM1 功能有效		
W12	定时器 1 控制位	0	停止（保持状态）		
		1	运行		
W11	定时器 1 计数源选择位	W11	W10	计数源	
0		0	PWM2 信号		
W10		0	1	预分频器输出（ORCLK）	
		1	0	CNTR1 输入	
		1	1	内部振荡器时钟（f(RING)）	

定时器控制寄存器 W2		复位时: 0000₂		RAM 备份时: 0000₂	R/W TAW2/TW2A
W23	PWM2 功能控制位	0	PWM2 功能无效		
		1	PWM2 功能有效		
W22	定时器 2 控制位	0	停止（保持状态）		
		1	运行		
W21	定时器 2 计数源选择位	W21	W20	计数源	
0		0	定时器 1 的下溢信号（T1UDF）		
W20		0	1	预分频器输出（ORCLK）	
		1	0	CNTR0 输入	
		1	1	系统时钟（STCK）	

定时器控制寄存器 W5		复位时: 00002		RAM 备份时: 保持状态	R/W TAW5/TW5A
W53	P12/CNTR0 引脚功能选择位	0	P12 输入/输出或者 CNTR0 输入		
		1	P12 输入或者 CNTR0 输入/输出		
W52	定时器 1 计数自动停止电路选择位 (注 2)	0	不选择计数自动停止电路		
		1	选择计数自动停止电路		
W51	定时器 1 计数开始同步电路选择位 (注 3)	0	不选择计数开始同步电路		
		1	选择计数开始同步电路		
W50	CNTR0 引脚 输入计数边沿选择位	0	下降沿		
		1	上升沿		

定时器控制寄存器 W6		复位时: 00002		RAM 备份时: 保持状态	R/W TAW6/TW6A
W63	P11/CNTR1 引脚功能选择位	0	P11 输入/输出或者 CNTR1 输入		
		1	P11 输入或者 CNTR1 输入/输出		
W62	CNTR1 引脚 输出自动控制电路选择位	0	不选择输出自动控制电路		
		1	选择输出自动控制电路		
W61	定时器 2 计数开始同步电路选择位	0	不选择计数开始同步电路		
		1	选择计数开始同步电路		
W60	CNTR1 引脚 输入计数边沿选择位	0	下降沿		
		1	上升沿		

注 1. “R”表示可读, “W”表示可写。

- 此功能只在 INT 引脚定时器 1 控制允许 (I10=“1”) 以及选择定时器 1 的计数开始同步 (W51=“1”) 时有效。
- 此功能只在 INT 引脚定时器 1 控制允许 (I10=“1”) 时有效。

A/D 控制寄存器 Q1		复位时: 00002		RAM 备份时: 保持状态	R/W TAQ1/TQ1A
Q13	A/D 运行模式控制位	0	A/D 转换模式		
		1	比较器模式		
Q12	模拟输入引脚选择位	Q12	Q11	Q10	模拟输入引脚
		0	0	0	AIN0
		0	0	1	AIN1
Q11		0	1	0	AIN2
		0	1	1	AIN3
		1	0	0	AIN4
Q10		1	0	1	AIN5
		1	1	0	禁止使用
		1	1	1	禁止使用

串行接口控制寄存器 J1		复位时: 0000 ₂		RAM 备份时: 保持状态	R/W TAJ1/TJ1A
J13	串行接口同步时钟选择位	J13	J12	同步时钟	
J12		0	0	指令时钟（INSTCK）的 8 分频信号	
		0	1	指令时钟（INSTCK）的 4 分频信号	
		1	0	指令时钟（INSTCK）的 2 分频信号	
		1	1	外部时钟（SCK 输入）	
J11	串行接口端口功能选择位	J11	J10	端口功能	
J10		0	0	选择 P0 ₀ 、P0 ₁ 、P0 ₂ /不选择 S _{IN} 、S _{OUT} 、SCK	
		0	1	选择 P0 ₀ 、S _{OUT} 、SCK/不选择 S _{IN} 、P0 ₁ 、P0 ₂	
		1	0	选择 S _{IN} 、P0 ₁ 、SCK/不选择 P0 ₀ 、S _{OUT} 、P0 ₂	
		1	1	选择 S _{IN} 、S _{OUT} 、SCK/不选择 P0 ₀ 、P0 ₁ 、P0 ₂	

键唤醒控制寄存器 K0		复位时: 00002		RAM 备份时: 保持状态	R/W TAK0/TK0A
K03	端口 P03 键唤醒控制位	0	键唤醒无效		
		1	键唤醒有效		
K02	端口 P02 键唤醒控制位	0	键唤醒无效		
		1	键唤醒有效		
K01	端口 P01 键唤醒控制位	0	键唤醒无效		
		1	键唤醒有效		
K00	端口 P00 键唤醒控制位	0	键唤醒无效		
		1	键唤醒有效		

键唤醒控制寄存器 K1		复位时: 00002		RAM 备份时: 保持状态	R/W TAK1/TK1A
K13	端口 P13 键唤醒控制位	0	键唤醒无效		
		1	键唤醒有效		
K12	端口 P12 键唤醒控制位	0	键唤醒无效		
		1	键唤醒有效		
K11	端口 P11 键唤醒控制位	0	键唤醒无效		
		1	键唤醒有效		
K10	端口 P10 键唤醒控制位	0	键唤醒无效		
		1	键唤醒有效		

注. “R”表示可读, “W”表示可写。

键唤醒控制寄存器 K2		复位时: 0000 ₂		RAM 备份时: 保持状态	R/W TAK2/TK2A
K23	端口 D3 键唤醒控制位	0	键唤醒无效		
		1	键唤醒有效		
K22	端口 D2 键唤醒控制位	0	键唤醒无效		
		1	键唤醒有效		
K21	端口 P21 键唤醒控制位	0	键唤醒无效		
		1	键唤醒有效		
K20	端口 P20 键唤醒控制位	0	键唤醒无效		
		1	键唤醒有效		

键唤醒控制寄存器 L1		复位时: 0000 ₂		RAM 备份时: 保持状态	R/W TAL1/TL1A
L13	端口 P10~P13 返回条件选择位	0	电平返回		
		1	边沿返回		
L12	端口 P10~P13 有效波形/电平选择位	0	下降波形/“L”电平		
		1	上升波形/“H”电平		
L11	INT 引脚返回条件选择位	0	电平返回		
		1	边沿返回		
L10	INT 引脚键唤醒控制位	0	电平返回		
		1	边沿返回		

上拉控制寄存器 PU0		复位时: 0000 ₂		RAM 备份时: 保持状态	R/W TAPU0/TPU0A
PU03	端口 P03 上拉晶体管控制位	0	上拉晶体管 OFF		
		1	上拉晶体管 ON		
PU02	端口 P02 上拉晶体管控制位	0	上拉晶体管 OFF		
		1	上拉晶体管 ON		
PU01	端口 P01 上拉晶体管控制位	0	上拉晶体管 OFF		
		1	上拉晶体管 ON		
PU00	端口 P00 上拉晶体管控制位	0	上拉晶体管 OFF		
		1	上拉晶体管 ON		

上拉控制寄存器 PU1		复位时: 0000 ₂		RAM 备份时: 保持状态	R/W TAPU1/TPU1A
PU13	端口 P13 上拉晶体管控制位	0	上拉晶体管 OFF		
		1	上拉晶体管 ON		
PU12	端口 P12 上拉晶体管控制位	0	上拉晶体管 OFF		
		1	上拉晶体管 ON		
PU11	端口 P11 上拉晶体管控制位	0	上拉晶体管 OFF		
		1	上拉晶体管 ON		
PU10	端口 P10 上拉晶体管控制位	0	上拉晶体管 OFF		
		1	上拉晶体管 ON		

上拉控制寄存器 PU2		复位时: 0000 ₂		RAM 备份时: 保持状态	R/W TAPU02/TPU2A
PU23	端口 D3 上拉晶体管控制位	0	上拉晶体管 OFF		
		1	上拉晶体管 ON		
PU22	端口 D2 上拉晶体管控制位	0	上拉晶体管 OFF		
		1	上拉晶体管 ON		
PU21	端口 P21 上拉晶体管控制位	0	上拉晶体管 OFF		
		1	上拉晶体管 ON		
PU20	端口 P20 上拉晶体管控制位	0	上拉晶体管 OFF		
		1	上拉晶体管 ON		

注. “R”表示可读, “W”表示可写。

端口输出形式控制寄存器 FR0		复位时: 0000 ₂		RAM 备份时: 保持状态	W TFR0A
FR03	端口 P03 输出形式选择位	0	N 沟道漏极开路输出		
		1	CMOS 输出		
FR02	端口 P02 输出形式选择位	0	N 沟道漏极开路输出		
		1	CMOS 输出		
FR01	端口 P01 输出形式选择位	0	N 沟道漏极开路输出		
		1	CMOS 输出		
FR00	端口 P00 输出形式选择位	0	N 沟道漏极开路输出		
		1	CMOS 输出		

端口输出形式控制寄存器 FR1		复位时: 0000 ₂		RAM 备份时: 保持状态	W TFR1A
FR13	端口 P13 输出形式选择位	0	N 沟道漏极开路输出		
		1	CMOS 输出		
FR12	端口 P12 输出形式选择位	0	N 沟道漏极开路输出		
		1	CMOS 输出		
FR11	端口 P11 输出形式选择位	0	N 沟道漏极开路输出		
		1	CMOS 输出		
FR10	端口 P10 输出形式选择位	0	N 沟道漏极开路输出		
		1	CMOS 输出		

端口输出形式控制寄存器 FR2		复位时: 0000 ₂		RAM 备份时: 保持状态	W TFR2A
FR23	不使用	0	此位无功能, 可 R/W。		
		1			
FR22	不使用	0	此位无功能, 可 R/W。		
		1			
FR21	端口 P21 输出形式选择位	0	N 沟道漏极开路输出		
		1	CMOS 输出		
FR20	端口 P20 输出形式选择位	0	N 沟道漏极开路输出		
		1	CMOS 输出		

端口输出形式控制寄存器 FR3		复位时: 0000 ₂		RAM 备份时: 保持状态	W TFR3A
FR33	端口 D3 输出形式选择位	0	N 沟道漏极开路输出		
		1	CMOS 输出		
FR32	端口 D2 输出形式选择位	0	N 沟道漏极开路输出		
		1	CMOS 输出		
FR31	端口 D1 输出形式选择位	0	N 沟道漏极开路输出		
		1	CMOS 输出		
FR30	端口 D0 输出形式选择位	0	N 沟道漏极开路输出		
		1	CMOS 输出		

端口输出形式控制寄存器 C1		复位时: 0000 ₂		RAM 备份时: 保持状态	W TC1A
C13	端口 D5 输出形式选择位	0	N 沟道漏极开路输出		
		1	CMOS 输出		
C12	端口 D4 输出形式选择位	0	N 沟道漏极开路输出		
		1	CMOS 输出		
C11	端口 P31 输出形式选择位	0	N 沟道漏极开路输出		
		1	CMOS 输出		
C10	端口 P30 输出形式选择位	0	N 沟道漏极开路输出		
		1	CMOS 输出		

注. “W”表示可写。

指令

通过以下的结构说明各指令：

- (1) 按指令功能索引
- (2) 英文字母顺序的机器指令一览表
- (3) 按功能分类的机器指令一览表（用 2 页左右记载）
- (4) 指令码对应表

按指令功能索引、机器指令一览表使用以下符号：

指令符号一览表

符号	内 容	符号	内 容
A	寄存器 A（4 位）	PS	预分频器
B	寄存器 B（4 位）	T1	定时器 1
DR	寄存器 D（3 位）	T2	定时器 2
E	寄存器 E（8 位）	T1F	定时器 1 中断要求标志
Q1	A/D 控制寄存器 Q1（4 位）	T2F	定时器 2 中断要求标志
V1	中断控制寄存器 V1（4 位）	ADF	A/D 转换结束标志
V2	中断控制寄存器 V2（4 位）	SIOF	串行接口发送和接收结束标志
I1	中断控制寄存器 I1（4 位）	WDF1	看门狗定时器标志
PA	定时器控制寄存器 PA（1 位）	WEF	看门狗定时器允许标志
W1	定时器控制寄存器 W1（4 位）	INTE	中断允许标志
W2	定时器控制寄存器 W2（4 位）	EXF0	外部 0 中断请求标志
W5	定时器控制寄存器 W5（4 位）	P	掉电标志
W6	定时器控制寄存器 W6（4 位）		
J1	串行接口控制寄存器 J1（4 位）	D	端口 D（6 位）
MR	时钟控制寄存器 MR（4 位）	P0	端口 P0（4 位）
RG	时钟控制寄存器 RG（1 位）	P1	端口 P1（4 位）
K0	键唤醒控制寄存器 K0（4 位）	P2	端口 P2（2 位）
K1	键唤醒控制寄存器 K1（4 位）	x	16 进制变量
K2	键唤醒控制寄存器 K2（4 位）	y	16 进制变量
L1	键唤醒控制寄存器 L1（4 位）	z	16 进制变量
PU0	上拉控制寄存器 PU0（4 位）	p	16 进制变量
PU1	上拉控制寄存器 PU1（4 位）	n	16 进制常量
PU2	上拉控制寄存器 PU2（4 位）	i	16 进制常量
FR0	端口输出形式控制寄存器 FR0（4 位）	j	16 进制常量
FR1	端口输出形式控制寄存器 FR1（4 位）	A3 A2 A1 A0	16 进制变量 A 的 2 进制表示（其它也同样）
FR2	端口输出形式控制寄存器 FR2（4 位）		
FR3	端口输出形式控制寄存器 FR3（4 位）	←	数据的移动方向
C1	端口输出形式控制寄存器 C1（4 位）	()	寄存器、存储器等的内容
X	寄存器 X（4 位）	—	否定，即使在执行指令后标志也不变
Y	寄存器 Y（4 位）	M(DP)	用数据指针指定的 RAM 地址
Z	寄存器 Z（2 位）	a	表示地址 a6 a5 a4 a3 a2 a1 a0 的标号
DP	数据指针（10 位） （由寄存器 X、Y、Z 构成）	p, a	表示 p6 p5 p4 p3 p2 p1 p0 页内地址 a6 a5 a4 a3 a2 a1 a0 的标号
PC	程序计数器（14 位）		
PC _H	程序计数器的高 7 位	C	16 进制数 C+16 进制数 x（其它也同样）
PC _L	程序计数器的低 7 位	+	
SK	堆栈寄存器（14 位×8）	×	
SP	堆栈指针（3 位）	?	被表示在“?”前的状态的判定
CY	进位标志	↔	寄存器和存储器之间的数据交换
RPS	预分频器重加载寄存器（8 位）		
R1L	定时器 1 重加载寄存器（8 位）		
R1H	定时器 1 重加载寄存器（8 位）		
R2L	定时器 2 重加载寄存器（8 位）		
R2H	定时器 2 重加载寄存器（8 位）		

[指令跳越的方法] 在发生跳越时，只是下一条指令无效，并不执行程序计数器的内容+2。因此，即使不发生跳越，周期数也不变。但是，如果跳越TABP p、RT、RTS指令，周期数就为“1”。

按指令功能索引

分类	指令符号	功能	分类	指令符号	功能
寄存器间的传送指令	TAB	$(A) \leftarrow (B)$	运算指令	LA n	$(A) \leftarrow n, n=0 \sim 15$
	TBA	$(B) \leftarrow (A)$		TABP p	$(SP) \leftarrow (SP)+1$ $(SK(SP)) \leftarrow (PC)$ $(PCH) \leftarrow p, p=0 \sim 31$ $(PCL) \leftarrow (DR2 \sim DR0, A3 \sim A0)$ $(B) \leftarrow (ROM(PC))_{7 \sim 4}$ $(A) \leftarrow (ROM(PC))_{3 \sim 0}$ 在(UPTF)=1 时, $(DR1, DR0) \leftarrow (ROM(PC))_{9, 8}$ $(DR2) \leftarrow 0$ $(PC) \leftarrow (SK(SP))$ $(SP) \leftarrow (SP)-1$
	TAY	$(A) \leftarrow (Y)$		AM	$(A) \leftarrow (A)+(M(DP))$
	TYA	$(Y) \leftarrow (A)$		AMC	$(A) \leftarrow (A)+(M(DP))+(CY)$ $(CY) \leftarrow$ 进位
	TEAB	$(E7 \sim E4) \leftarrow (B)$ $(E3 \sim E0) \leftarrow (A)$		A n	$(A) \leftarrow (A)+n, n=0 \sim 15$
	TABE	$(B) \leftarrow (E7 \sim E4)$ $(A) \leftarrow (E3 \sim E0)$		AND	$(A) \leftarrow (A) \text{ AND } (M(DP))$
	TDA	$(DR2 \sim DR0) \leftarrow (A2 \sim A0)$		OR	$(A) \leftarrow (A) \text{ OR } (M(DP))$
	TAD	$(A2 \sim A0) \leftarrow (DR2 \sim DR0)$ $(A3) \leftarrow 0$		SC	$(CY) \leftarrow 1$
	TAZ	$(A1, A0) \leftarrow (Z1, Z0)$ $(A3, A2) \leftarrow 0$		RC	$(CY) \leftarrow 0$
	TAX	$(A) \leftarrow (X)$		SZC	$(CY)=0?$
	TASP	$(A2 \sim A0) \leftarrow (SP2 \sim SP0)$ $(A3) \leftarrow 0$		CMA	$(A) \leftarrow (\bar{A})$
RAM地址指令	LXY x, y	$(X) \leftarrow x, x=0 \sim 15$ $(Y) \leftarrow y, y=0 \sim 15$		RAR	
	LZ z	$(Z) \leftarrow z, z=0 \sim 3$			
	INY	$(Y) \leftarrow (Y)+1$			
	DEY	$(Y) \leftarrow (Y)-1$			
RAM和寄存器间的传送指令	TAM j	$(A) \leftarrow (M(DP))$ $(X) \leftarrow (X) \text{ EXOR } (j), j=0 \sim 15$	位操作指令	SB j	$(Mj(DP)) \leftarrow 1, j=0 \sim 3$
	XAM j	$(A) \leftrightarrow (M(DP))$ $(X) \leftarrow (X) \text{ EXOR } (j), j=0 \sim 15$		RB j	$(Mj(DP)) \leftarrow 0, j=0 \sim 3$
	XAMD j	$(A) \leftrightarrow (M(DP))$ $(X) \leftarrow (X) \text{ EXOR } (j), j=0 \sim 15$ $(Y) \leftarrow (Y)-1$		SZB j	$(Mj(DP))=0?, j=0 \sim 3$
	XAMI j	$(A) \leftrightarrow (M(DP))$ $(X) \leftarrow (X) \text{ EXOR } (j), j=0 \sim 15$ $(Y) \leftarrow (Y)+1$	比较指令	SEAM	$(A)=(M(DP))?$
				SEA n	$(A)=n, n=0 \sim 15$
	TMA j	$(M(DP)) \leftarrow (A)$ $(X) \leftarrow (X) \text{ EXOR } (j), j=0 \sim 15$	转移指令	B a	$(PCL) \leftarrow a6 \sim a0$
				BL p, a	$(PCH) \leftarrow p, p=0 \sim 31$ $(PCL) \leftarrow a6 \sim a0$
				BLA p	$(PCH) \leftarrow p, p=0 \sim 31$ $(PCL) \leftarrow (DR2 \sim DR0, A3 \sim A0)$

分类	指令符号	功能	分类	指令符号	功能
子程序调用指令	BM a	(SP) ← (SP)+1 (SK(SP)) ← (PC) (PCH) ← 2 (PCL) ← a6~a0	定时器操作指令	TPAA	(PA) ← (A)
	BML p, a	(SP) ← (SP)+1 (SK(SP)) ← (PC) (PCH) ← p, p=0~31 (PCL) ← a6~a0		TAW1	(A) ← (W1)
	BMLA p	(SP) ← (SP)+1 (SK(SP)) ← (PC) (PCH) ← p, p=0~31 (PCL) ← (DR2~DR0, A3~A0)		TW1A	(W1) ← (A)
返回指令	RTI	(PC) ← (SK(SP)) (SP) ← (SP)-1		TAW2	(A) ← (W2)
	RT	(PC) ← (SK(SP)) (SP) ← (SP)-1		TW2A	(W2) ← (A)
	RTS	(PC) ← (SK(SP)) (SP) ← (SP)-1		TAW5	(A) ← (W5)
中断控制指令	DI	(INTE) ← 0		TW5A	(W5) ← (A)
	EI	(INTE) ← 1		TAW6	(A) ← (W6)
	SNZ0	(V10)=0: (EXF0)=1? (EXF0) ← 0 (V10)=1: SNZ0=NOP		TW6A	(W6) ← (A)
	SNZI0	I12=1: (INT)=“H” ? I12=0: (INT)=“L” ?		TABPS	(B) ← (TPS7~TPS4) (A) ← (TPS3~TPS0)
	TAV1	(A) ← (V1)		TPSAB	(RPS7~RPS4) ← (B) (TPS7~TPS4) ← (B) (RPS3~RPS0) ← (A) (TPS3~TPS0) ← (A)
	TV1A	(V1) ← (A)		TAB1	(B) ← (T17~T14) (A) ← (T13~T10)
	TAV2	(A) ← (V2)		T1AB	(R1L7~R1L4) ← (B) (T17~T14) ← (B) (R1L3~R1L0) ← (A) (T13~T10) ← (A)
	TV2A	(V2) ← (A)		T1HAB	(R1H7~R1H4) ← (B) (R1H3~R1H0) ← (A)
	TAI1	(A) ← (I1)		TAB2	(B) ← (T27~T24) (A) ← (T23~T20)
	TI1A	(I1) ← (A)		T2AB	(R2L7~R2L4) ← (B) (T27~T24) ← (B) (R2L3~R2L0) ← (A) (T23~T20) ← (A)
				T2HAB	(R2H7~R2H4) ← (B) (R2H3~R2H0) ← (A)
				T1R1L	(T17~T10) ← (R1L7~R1L0)
				T2R2L	(T27~T20) ← (R2L7~R2L0)
				SNZT1	(V12)=0: (T1F)=1? (T1F) ← 0 (V12)=1: SNZT1=NOP
				SNZT2	(V13)=0: (T2F)=1? (T2F) ← 0 (V13)=1: SNZT2=NOP

分类	指令符号	功能	分类	指令符号	功能
输入 / 输出指令	IAP0	$(A) \leftarrow (P0)$	串行接口指令	TABSI	$(B) \leftarrow (SI7 \sim SI4)$ $(A) \leftarrow (SI3 \sim SI0)$
	OP0A	$(P0) \leftarrow (A)$		TSIAB	$(SI7 \sim SI4) \leftarrow (B)$ $(SI3 \sim SI0) \leftarrow (A)$
	IAP1	$(A) \leftarrow (P1)$		TAJ1	$(A) \leftarrow (J1)$
	OP1A	$(P1) \leftarrow (A)$		TJ1A	$(J1) \leftarrow (A)$
	IAP2	$(A1, A0) \leftarrow (P21, P20)$ $(A3, A2) \leftarrow 0$		SST	$(SIOF) \leftarrow 0$, 开始串行接口的发送和接收
	OP2A	$(P21, P20) \leftarrow (A1, A0)$		SNZSI	$(V23)=0$: $(SIOF) = 1?$ $(SIOF) \leftarrow 0$ $(V23)=1$: SNZSI = NOP
	IAP3	$(A1, A0) \leftarrow (P31, P30)$ $(A3, A2) \leftarrow 0$	A / D 转换指令	TABAD	$Q13 = 0$: $(B) \leftarrow (AD9 \sim AD6)$ $(A) \leftarrow (AD5 \sim AD2)$ $Q13 = 1$: $(B) \leftarrow (AD7 \sim AD4)$ $(A) \leftarrow (AD3 \sim AD0)$
	OP3A	$(P31, P30) \leftarrow (A1, A0)$		TALA	$(A3, A2) \leftarrow (AD1, AD0)$ $(A1, A0) \leftarrow 0$
	CLD	$(D) \leftarrow 1$		TADAB	$Q13 = 1$: $(AD7 \sim AD4) \leftarrow (B)$ $(AD3 \sim AD0) \leftarrow (A)$ $Q13 = 0$: TADAB = NOP
	RD	$(D(Y)) \leftarrow 0, (Y) = 0 \sim 3$		TAQ1	$(A) \leftarrow (Q1)$
	SD	$(D(Y)) \leftarrow 1, (Y) = 0 \sim 3$		TQ1A	$(Q1) \leftarrow (A)$
	SZD	$(D(Y)) = 0?, (Y) = 0 \sim 3$		ADST	$(ADF) \leftarrow 0$, $Q13 = 0$: 开始A/D转换 $Q13 = 1$: 比较器开始运行
	TFR0A	$(FR0) \leftarrow (A)$		SNZAD	$(V22) = 0$: $(ADF) = 1?$ $(ADF) \leftarrow 0$ $(V22) = 1$: SNZAD = NOP
	TFR1A	$(FR1) \leftarrow (A)$	时钟控制指令	CRCK	选择RC振荡电路
	TFR2A	$(FR2) \leftarrow (A)$		TAMR	$(A) \leftarrow (MR)$
	TFR3A	$(FR3) \leftarrow (A)$		TMRA	$(MR) \leftarrow (A)$
	TC1A	$(C1) \leftarrow (A)$		TRGA	$(RG0) \leftarrow (A0)$
	TAPU0	$(A) \leftarrow (PU0)$	其它	NOP	$(PC) \leftarrow (PC)+1$
	TPU0A	$(PU0) \leftarrow (A)$		POF	转移到RAM备份模式
	TAPU1	$(A) \leftarrow (PU1)$		EPOF	POF指令有效
	TPU1A	$(PU1) \leftarrow (A)$		SNZP	$(P)=1?$
	TAPU2	$(A) \leftarrow (PU2)$		WRST	$(WDF1)=1?$ $(WDF1) \leftarrow 0$
	TPU2A	$(PU2) \leftarrow (A)$		DWDT	允许看门狗定时器功能停止
	TAK0	$(A) \leftarrow (K0)$		SRST	系统复位
	TK0A	$(K0) \leftarrow (A)$		RUPT	$(UPTF) \leftarrow 0$
	TAK1	$(A) \leftarrow (K1)$		SUPT	$(UPTF) \leftarrow 1$
	TK1A	$(K1) \leftarrow (A)$		SVDE*	RAM备份时, 低电压检测电路有效
	TAK2	$(A) \leftarrow (K2)$			
	TK2A	$(K2) \leftarrow (A)$			
	TAL1	$(A) \leftarrow (L1)$			
	TL1A	$(L1) \leftarrow (A)$			

注. * 只限H版。

[英文字母顺序] 机器指令一览表

An (Add n and accumulator)																			
机器码:	D9	D0	字数	周期数	标志CY	跳越条件													
	0	0	0	1	1	0	n	n	n	n	2	0	6	n	16	1	1	—	上溢 = 0
功能: (A) ← (A) + n n = 0~15												分类: 运算指令							
												详细说明: 给寄存器A的内容加上立即字段的值n。其结果保存到寄存器A。进位标志 (CY) 的内容不变。 如果加法运算的结果上溢, 就继续执行下一条指令。否则就跳越下一条指令。							

ADST (A/D conversion SStart)																			
机器码:	D9	D0	字数	周期数	标志CY	跳越条件													
	1	0	1	0	0	1	1	1	1	1	2	2	9	F	16	1	1	—	—
功能: (ADF) ← 0、 Q13= 0: 开始A/D转换 Q13= 1: 比较器开始运行												分类: A/D转换指令							
												详细说明: 清除A/D转换结束标志 (ADF), 在A/D转换模式时 (A/D控制寄存器Q1的bit3 (Q13) 内容为“0”时) 开始A/D转换, 在比较器模式时 (A/D控制寄存器Q1的bit3 (Q13) 内容为“1”时) 开始比较器的运行。							
AM (Add accumulator and Memory)																			
机器码:	D9	D0	字数	周期数	标志CY	跳越条件													
	0	0	0	0	0	0	1	0	1	0	2	0	0	A	16	1	1	—	—
功能: (A) ← (A) + (M(DP))												分类: 运算指令							
												详细说明: 给寄存器A的内容加上M(DP)的内容。其结果保存到寄存器A。进位标志 (CY) 的内容不变。							
AMC (Add accumulator, Memory and Carry)																			
机器码:	D9	D0	字数	周期数	标志CY	跳越条件													
	0	0	0	0	0	0	1	0	1	1	2	0	0	B	16	1	1	0/1	—
功能: (A) ← (A) + (M(DP)) + (CY) (CY) ← 进位												分类: 运算指令							
												详细说明: 给寄存器A的内容加上M(DP)的内容和进位标志 (CY) 的内容。其结果保存到寄存器A和标志CY。							

AND (logical AND between accumulator and memory)			
机器码: D ₉ 0 0 0 0 0 1 1 0 0 0 ₂ D ₀ 0 1 8 ₁₆	字数	周期数	标志CY
	1	1	—
功能: (A) ← (A) AND (M(DP))	分类: 运算指令 详细说明: 将寄存器A的内容和M(DP)的内容进行逻辑与。其结果保存到寄存器A。		

B a (Branch to address a)			
机器码: D ₉ 0 1 1 a₆ a₅ a₄ a₃ a₂ a₁ a₀ ₂ D ₀ 1 ⁸_{+a} a ₁₆	字数	周期数	标志CY
	1	1	—
功能: (PC _L) ← a ₆ ~a ₀	分类: 转移指令 详细说明: 页内转移, 转移到同一页的地址a。 注意点: 必须在该指令的所在页内指定转移目标。		

BL p,a (Branch Long to address a in page p)			
机器码: D ₉ 0 0 1 1 1 p₄ p₃ p₂ p₁ p₀ ₂ D ₀ 0 ^E_{+p} p ₁₆ 1 0 0 a₆ a₅ a₄ a₃ a₂ a₁ a₀ ₂ 2 a a ₁₆	字数	周期数	标志CY
	2	2	—
功能: (PC _H) ← p (PC _L) ← a ₆ ~a ₀	分类: 转移指令 详细说明: 页外转移, 转移到页p的地址a。 注意点: p = 0~31。		

BLA p (Branch Long to address (D)+(A) in page p)			
机器码: D ₉ 0 0 0 0 0 1 0 0 0 0 ₂ D ₀ 0 1 0 ₁₆ 1 0 0 p₄ 0 0 p₃ p₂ p₁ p₀ ₂ 2 p p ₁₆	字数	周期数	标志CY
	2	2	—
功能: (PC _H) ← p (PC _L) ← (DR ₂ ~DR ₀ , A ₃ ~A ₀)	分类: 转移指令 详细说明: 页外转移, 转移到由页p的寄存器D和寄存器A的内容表示的地址(DR ₂ DR ₁ DR ₀ A ₃ A ₂ A ₁ A ₀) ₂ 。 注意点: p = 0~31。		

BM a (Branch and Mark to address a in page 2)			
机器码: D ₉ D₀ 0 1 0 a₆ a₅ a₄ a₃ a₂ a₁ a₀ 2 1 a a 16	字数	周期数	标志CY
	1	1	—
功能: (SP) ← (SP) + 1 (SK(SP)) ← (PC) (PCH) ← 2 (PCL) ← a ₆ ~a ₀	分类: 子程序调用指令 详细说明: 页2的子程序调用, 调用页2的地址a的子程序。 注意点: 即使是从页2跨页写的子程序, 只要其起始部分在页2内, 也能调用。子程序嵌套最大8层, 必须注意不能超出堆栈。		

BML p,a (Branch and Mark Long to address a in page p)			
机器码: D ₉ D₀ 0 0 1 1 0 p₄ p₃ p₂ p₁ p₀ 2 0 C_{tp} p 16	字数	周期数	标志CY
	2	2	—
1 0 0 a ₆ a ₅ a ₄ a ₃ a ₂ a ₁ a ₀ 2 2 a a 16	分类: 子程序调用指令 详细说明: 子程序调用, 调用页p地址的a的子程序。 注意点: p = 0~31。 子程序嵌套最大8层, 必须注意不能超出堆栈。		
功能: (SP) ← (SP) + 1 (SK(SP)) ← (PC) (PCH) ← p (PCL) ← a ₆ ~a ₀			

BMLA p (Branch and Mark Long to address (D)+(A) in page p)			
机器码: D ₉ D₀ 0 0 0 0 1 1 0 0 0 0 2 0 3 0 16	字数	周期数	标志CY
	2	2	—
1 0 0 p ₄ 0 0 p ₃ p ₂ p ₁ p ₀ 2 2 p p 16	分类: 子程序调用指令 详细说明: 子程序调用, 调用由页p的寄存器D和寄存器A的内容指定地址(DR ₂ DR ₁ DR ₀ A ₃ A ₂ A ₁ A ₀) ₂ 的子程序。 注意点: p = 0~31。 子程序嵌套最大8层, 必须注意不能超出堆栈。		
功能: (SP) ← (SP) + 1 (SK(SP)) ← (PC) (PCH) ← p (PCL) ← (DR ₂ ~DR ₀ , A ₃ ~A ₀)			

CLD (CLear port D)			
机器码: D ₉ D₀ 0 0 0 0 0 1 0 0 0 1 2 0 1 1 16	字数	周期数	标志CY
	1	1	—
功能: (D) ← 1	分类: 输入/输出指令 详细说明: 将端口D全部置位(1)。		

CMA (CoMplement of Accumulator)			
机器码: D ₉ D₀ 0000011100₂ 01C₁₆	字数	周期数	标志CY
	1	1	—
功能: (A) ← (Ā)	分类: 运算指令 详细说明: 将寄存器A的内容的1的补码保存到寄存器A。		

CRCK (Clock select : Rc oscillation Clock)			
机器码: D ₉ D₀ 1010011011₂ 29B₁₆	字数	周期数	标志CY
	1	1	—
功能: 选择RC振荡电路	分类: 时钟控制指令 详细说明: 对主时钟 (f(XIN)) 选择RC振荡电路。		

DEY (DEcrement register Y)			
机器码: D ₉ D₀ 0000010111₂ 017₁₆	字数	周期数	标志CY
	1	1	—
功能: (Y) ← (Y) − 1	分类: RAM地址指令 详细说明: 将寄存器Y的内容减1。作为其结果, 如果寄存器Y的内容为“15”, 就跳越下一条指令。否则就继续执行下一条指令。		

DI (Disable Interrupt)			
机器码: D ₉ D₀ 0000000100₂ 004₁₆	字数	周期数	标志CY
	1	1	—
功能: (INTE) ← 0	分类: 中断控制指令 详细说明: 将中断允许标志 (INTE) 清零, 并且设定成中断发生禁止状态。 注意点: 通过DI指令设定的中断禁止在从DI指令执行开始经过1个机器周期后有效。		

DWDT (Disable WatchDog Timer)				
机器码: D9D0	字数	周期数	标志CY	跳越条件
1010011100229C16	1	1	—	—
功能: 看门狗定时器功能停止允许	分类: 其它			
	详细说明: 在执行DWDT指令后, 能立即通过WRST指令停止看门狗定时器功能。			
EI (Enable Interrupt)				
机器码: D9D0	字数	周期数	标志CY	跳越条件
0000000101200516	1	1	—	—
功能: (INTE) ← 1	分类: 中断控制指令			
	详细说明: 将中断允许标志 (INTE) 置位 (1), 并且设定成中断发生可能状态。 注意点: 通过EI指令设定的中断允许在从EI指令执行开始经过1个机器周期后有效。			
EPOF (Enable POF instruction)				
机器码: D9D0	字数	周期数	标志CY	跳越条件
0001011011205B16	1	1	—	—
功能: POF指令有效	分类: 其它			
	详细说明: 在执行EPOF指令后, 紧接的POF指令变为有效。			
IAP0 (Input Accumulator from port P0)				
机器码: D9D0	字数	周期数	标志CY	跳越条件
1001100000226016	1	1	—	—
功能: (A) ← (P0)	分类: 输入/输出指令			
	详细说明: 将端口P0的输入传送到寄存器A。			

IAP1 (Input Accumulator from port P1)			
机器码: D ₉ D₀ 1 0 0 1 1 0 0 0 0 1 2 2 6 1 16	字数	周期数	标志CY
	1	1	—
功能: (A) ← (P1)	分类: 输入/输出指令		
	详细说明: 将端口P1的输入传送到寄存器A。		

IAP2 (Input Accumulator from port P2)			
机器码: D ₉ D₀ 1 0 0 1 1 0 0 0 1 0 2 2 6 2 16	字数	周期数	标志CY
	1	1	—
功能: (A ₁ 、A ₀) ← (P2 ₁ 、P2 ₀) (A ₃ 、A ₂) ← 0	分类: 输入/输出指令		
	详细说明: 将端口P2的输入传送到寄存器A的低2位 (A ₁ 、A ₀)。寄存器A的高2位 (A ₃ 、A ₂) 的内容为“0”。		

IAP3 (Input Accumulator from port P3)			
机器码: D ₉ D₀ 1 0 0 1 1 0 0 0 1 1 2 2 6 3 16	字数	周期数	标志CY
	1	1	—
功能: (A ₁ 、A ₀) ← (P3 ₁ 、P3 ₀) (A ₃ 、A ₂) ← 0	分类: 输入/输出指令		
	详细说明: 将端口P3的输入传送到寄存器A的低2位 (A ₁ 、A ₀)。寄存器A的高2位 (A ₃ 、A ₂) 的内容为“0”。		

INY (INcrement register Y)			
机器码: D ₉ D₀ 0 0 0 0 0 1 0 0 1 1 2 0 1 3 16	字数	周期数	标志CY
	1	1	—
功能: (Y) ← (Y) + 1	分类: RAM地址指令		
	详细说明: 将寄存器Y的内容加1。作为其结果, 如果寄存器Y的内容为“0”, 就跳越下一条指令。否则就继续执行下一条指令。		

LA n (Load n in Accumulator)			
机器码: D ₉ 0 0 0 1 1 1 n n n n ₂ D ₀ 0 7 n ₁₆	字数	周期数	标志CY
	1	1	—
			跳越条件
			连续描述
功能: (A) ← n n = 0~15	分类: 运算指令 详细说明: 将立即字段的值n装入寄存器A。在连续描述和执行LA指令时, 除了最初执行的LA指令外, 跳越连续描述在后面的LA指令。		

LXY x,y (Load register X and Y with x and y)			
机器码: D ₉ 1 1 x₃ x₂ x₁ x₀ y₃ y₂ y₁ y₀ ₂ D ₀ 3 x y ₁₆	字数	周期数	标志CY
	1	1	—
			跳越条件
			连续描述
功能: (X) ← x x = 0~15 (Y) ← y y = 0~15	分类: RAM地址指令 详细说明: 将立即字段的值x装入寄存器X、立即字段的值y装入寄存器Y。在连续描述和执行LXY指令时, 除了最初执行的LXY指令外, 跳越连续描述在后面的LXY指令。		

LZ z (Load register Z with z)			
机器码: D ₉ 0 0 0 1 0 0 1 0 z₁ z₀ ₂ D ₀ 0 4 ⁸_{+z} ₁₆	字数	周期数	标志CY
	1	1	—
			跳越条件
			—
功能: (Z) ← z z = 0~3	分类: RAM地址指令 详细说明: 将立即字段的值z装入寄存器Z。		

NOP (No OPeration)			
机器码: D ₉ 0 0 0 0 0 0 0 0 0 0 0 0 ₂ D ₀ 0 0 0 ₁₆	字数	周期数	标志CY
	1	1	—
			跳越条件
			—
功能: (PC) ← (PC) + 1	分类: 其它 详细说明: 空操作, 程序计数器的值加1, 其它不变化。		

OP0A (Output port P0 from Accumulator)																	
机器码: D9		D0															
<table><tr><td>1</td><td>0</td><td>0</td><td>0</td><td>1</td><td>0</td><td>0</td><td>0</td><td>0</td><td>0</td></tr></table> ₂		1	0	0	0	1	0	0	0	0	0	<table><tr><td>2</td><td>2</td><td>0</td></tr></table> ₁₆		2	2	0	
1	0	0	0	1	0	0	0	0	0								
2	2	0															
功能: (P0) ← (A)		分类: 输入/输出指令															
		详细说明: 将寄存器A的内容输出到端口P0。															

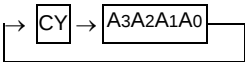
OP1A (Output port P1 from Accumulator)																	
机器码: D9		D0															
<table><tr><td>1</td><td>0</td><td>0</td><td>0</td><td>1</td><td>0</td><td>0</td><td>0</td><td>0</td><td>1</td></tr></table> ₂		1	0	0	0	1	0	0	0	0	1	<table><tr><td>2</td><td>2</td><td>1</td></tr></table> ₁₆		2	2	1	
1	0	0	0	1	0	0	0	0	1								
2	2	1															
功能: (P1) ← (A)		分类: 输入/输出指令															
		详细说明: 将寄存器A的内容输出到端口P1。															

OP2A (Output port P2 from Accumulator)																	
机器码: D9		D0															
<table><tr><td>1</td><td>0</td><td>0</td><td>0</td><td>1</td><td>0</td><td>0</td><td>0</td><td>1</td><td>0</td></tr></table> ₂		1	0	0	0	1	0	0	0	1	0	<table><tr><td>2</td><td>2</td><td>2</td></tr></table> ₁₆		2	2	2	
1	0	0	0	1	0	0	0	1	0								
2	2	2															
功能: (P2 ₁ 、P2 ₀) ← (A ₁ 、A ₀)		分类: 输入/输出指令															
		详细说明: 将寄存器A低2位（A ₁ 、A ₀ ）的内容输出到端口P2。															

OP3A (Output port P3 from Accumulator)																	
机器码: D9		D0															
<table><tr><td>1</td><td>0</td><td>0</td><td>0</td><td>1</td><td>0</td><td>0</td><td>0</td><td>1</td><td>1</td></tr></table> ₂		1	0	0	0	1	0	0	0	1	1	<table><tr><td>2</td><td>2</td><td>3</td></tr></table> ₁₆		2	2	3	
1	0	0	0	1	0	0	0	1	1								
2	2	3															
功能: (P3 ₁ 、P3 ₀) ← (A ₁ 、A ₀)		分类: 输入/输出指令															
		详细说明: 将寄存器A低2位（A ₁ 、A ₀ ）的内容输出到端口P3。															

OR (logical OR between accumulator and memory)			
机器码: D ₉ D₀ 0 0 0 0 0 1 1 0 0 1 2 0 1 9 16	字数	周期数	标志CY
	1	1	—
功能: (A) ← (A) OR (M(DP))	分类: 运算指令 详细说明: 将寄存器A的内容和M(DP)的内容进行逻辑或。其结果保存到寄存器A。		

POF (Power OFF)			
机器码: D ₉ D₀ 0 0 0 0 0 0 0 0 1 0 2 0 0 2 16	字数	周期数	标志CY
	1	1	—
功能: 转移到RAM备份模式	分类: 其它 详细说明: 如果通过和EPOF指令的连续执行, 就进入RAM备份模式。 注意点: 如果在执行此指令前没有执行EPOF指令, 此指令就等价于NOP指令。		

RAR (Rotate Accumulator Right)			
机器码: D ₉ D₀ 0 0 0 0 0 1 1 1 0 1 2 0 1 D 16	字数	周期数	标志CY
	1	1	0/1
功能: 	分类: 运算指令 详细说明: 包含进位标志 (CY), 将寄存器A的内容向右循环1位。		

RB j (Reset Bit)			
机器码: D ₉ D₀ 0 0 0 1 0 0 1 1 j j 2 0 4 C_j 16	字数	周期数	标志CY
	1	1	—
功能: (Mj(DP)) ← 0 j = 0~3	分类: 位操作指令 详细说明: 将M(DP)的第j位 (由立即字段的值j指定的位) 的内容清零。		

RC (Reset Carry flag)			
机器码: D ₉ D₀ 0000000110₂ 006₁₆	字数	周期数	标志CY
	1	1	0
跳越条件			
—			
功能: (CY) ← 0		分类: 运算指令	
		详细说明: 将进位标志 (CY) 清零。	

RD (Reset port D specified by register Y)			
机器码: D ₉ D₀ 0000010100₂ 014₁₆	字数	周期数	标志CY
	1	1	—
跳越条件			
—			
功能: (D(Y)) ← 0 (Y) = 0~5		分类: 输入/输出指令	
		详细说明: 将由端口D的寄存器Y的内容指定的端口清零。	
		注意点: (Y) = 0~5 寄存器Y在指定范围外时, 不执行此指令。	

RT (ReTurn from subroutine)			
机器码: D ₉ D₀ 0001000100₂ 044₁₆	字数	周期数	标志CY
	1	2	—
跳越条件			
—			
功能: (PC) ← (SK(SP)) (SP) ← (SP) - 1		分类: 返回指令	
		详细说明: 从子程序返回到调用此子程序的程序。	

RTI (ReTurn from Interrupt)			
机器码: D ₉ D₀ 0001000110₂ 046₁₆	字数	周期数	标志CY
	1	1	—
跳越条件			
—			
功能: (PC) ← (SK(SP)) (SP) ← (SP) - 1		分类: 返回指令	
		详细说明: 从中断处理程序返回到主程序。将数据指针 (寄存器Z、X、Y)、进位标志 (CY)、跳越状态、由LA/LXY连续描述的NOP状态、寄存器A、寄存器B的各值返回到中断前的状态。	

RTS (ReTurn from subroutine and Skip)						
机器码: D9	D0		字数	周期数	标志CY	跳越条件
0 0 0 1 0 0 0 1 0 1 2 0 4 5 16			1	2	—	无条件跳越
功能: (PC) ← (SK(SP)) (SP) ← (SP) -1			分类: 返回指令			
			详细说明: 从子程序返回到调用此子程序的程序, 无条件跳越下一条指令。			

RUPT (Reset UPT flag)						
机器码: D9	D0		字数	周期数	标志CY	跳越条件
0 0 0 1 0 1 1 0 0 0 2 0 5 8 16			1	1	—	—
功能: (UPTF) ← 0			分类: 其它			
			详细说明: 将高位参考允许标志UPTF清零。			

SB j (Set Bit)						
机器码: D9	D0		字数	周期数	标志CY	跳越条件
0 0 0 1 0 1 1 1 j j 2 0 5 C j 16			1	1	—	—
功能: (Mj(DP)) ← 1 j = 0~3			分类: 位操作指令			
			详细说明: 将M(DP)的第j位 (由立即字段的值j指定的位) 的内容置位 (1)。			

SC (Set Carry flag)						
机器码: D9	D0		字数	周期数	标志CY	跳越条件
0 0 0 0 0 0 0 1 1 1 2 0 0 7 16			1	1	1	—
功能: (CY) ← 1			分类: 运算指令			
			详细说明: 将进位标志 (CY) 置位 (1)。			

SD (Set port D specified by register Y)				
机器码: D9D0		字数	周期数	标志CY
0000010101201516		1	1	—
功能: (D(Y)) ← 1 (Y) = 0~5		分类: 输入/输出指令 详细说明: 将由端口D的寄存器Y的内容指定的端口置位（1）。 注意点: (Y) = 0~5 寄存器Y在指定范围外时, 不执行此指令。		

SEA n (Skip Equal, Accumulator with immediate data n)				
机器码: D9D0		字数	周期数	标志CY
0000100101202516		2	2	—
000111nnn207n16		(A) = n n = 0~15		
功能: (A) = n ? n = 0 ~ 15		分类: 比较指令 详细说明: 如果寄存器A的内容和立即字段的值n相等, 就跳越下一条指令。否则就继续执行下一条指令。		

SEAM (Skip Equal, Accumulator with Memory)				
机器码: D9D0		字数	周期数	标志CY
0000100110202616		1	1	—
功能: (A) = (M(DP)) ?		分类: 比较指令 详细说明: 如果寄存器A的内容和M(DP)的内容相等, 就跳越下一条指令。否则就继续执行下一条指令。		

SNZO (Skip if Non Zero condition of external interrupt 0 request flag)				
机器码: D9D0		字数	周期数	标志CY
0000111000203816		1	1	—
功能: (V10) = 0 : (EXF0) = 1 ? (EXF0) ← 0 (V10) = 1 : SNZO = NOP		分类: 中断控制指令 详细说明: 在中断控制寄存器V1的bit0（V10）的内容为“0”时, 如果外部0中断请求标志（EXF0）为“1”, 就将标志EXF0清零, 然后跳越下一条指令; 如果标志EXF0为“0”, 就继续执行下一条指令。 在中断控制寄存器V1的bit0（V10）的内容为“1”时, 此指令等价于NOP指令。		

SNZAD (Skip if Non Zero condition of A/D conversion completion flag)					
机器码: D ₉ 1010000111₂ D ₀ 287₁₆		字数	周期数	标志CY	跳越条件
		1	1	—	V2 ₂ = 0: (ADF) = 1
功能: (V2 ₂) = 0: (ADF) = 1? (ADF) ← 0 (V2 ₂) = 1: SNZAD = NOP		分类: A/D转换指令			详细说明: 在中断控制寄存器V2的bit2 (V2 ₂) 的内容为“0”时, 如果A/D转换结束标志 (ADF) 为“1”, 就将标志ADF清零, 然后跳越下一条指令; 如果标志ADF为“0”, 就继续执行下一条指令。 在中断控制寄存器V2的bit0 (V2 ₂) 的内容为“1”时, 此指令等价于NOP指令。

SNZIO (Skip if Non Zero condition of external Interrupt 0 input pin)					
机器码: D ₉ 0000111010₂ D ₀ 03A₁₆		字数	周期数	标志CY	跳越条件
		1	1	—	I1 ₂ = 1: (INT) = “H” I1 ₂ = 0: (INT) = “L”
功能: I1 ₂ = 1: (INT) = “H” ? I1 ₂ = 0: (INT) = “L” ?		分类: 中断控制指令			详细说明: 在中断控制寄存器I1的bit2 (I1 ₂) 的内容为“1”时, 如果INT引脚的电平为“H”, 就跳越下一条指令; 如果INT引脚的电平为“L”, 就继续执行下一条指令。 在中断控制寄存器I1的bit2 (I1 ₂) 的内容为“0”时, 如果INT引脚的电平为“L”, 就跳越下一条指令; 如果INT引脚的电平为“H”, 就继续执行下一条指令。

SNZP (Skip if Non Zero condition of Power down flag)					
机器码: D ₉ 0000000011₂ D ₀ 003₁₆		字数	周期数	标志CY	跳越条件
		1	1	—	(P) = 1
功能: (P) = 1 ?		分类: 其它			详细说明: 如果掉电标志 (P) 的内容为“1”, 就跳越下一条指令, 否则就继续执行下一条指令。即使在跳越后, 标志P也不变。

SNZSI (Skip if Non Zero condition of Serial Interface request flag)					
机器码: D ₉ 10100001000₂ D ₀ 288₁₆		字数	周期数	标志CY	跳越条件
		1	1	—	V2 ₃ = 0: (SIOF) = 1
功能: (V2 ₃) = 0: (SIOF) = 1 ? (SIOF) ← 0 (V2 ₃) = 1: SNZSI = NOP		分类: 串行接口指令			详细说明: 在中断控制寄存器V2的bit3 (V2 ₃) 的内容为“0”时, 如果串行接口发送和接收结束标志SIOF 为“1”, 就将标志SIOF清零, 然后跳越下一条指令; 如果标志SIOF为“0”, 就继续执行下一条指令。 在中断控制寄存器V2的bit3 (V2 ₃) 的内容为“1”时, 此指令等价于NOP指令。

SNZT1 (Skip if Non Zero condition of Timer 1 interrupt request flag)					
机器码: D9D0		字数	周期数	标志CY	跳越条件
10100000001228016		1	1	—	V12 = 0: (T1F) = 1
功能: (V12) = 0: (T1F) = 1 ? (T1F) ← 0 (V12) = 1: SNZT1 = NOP		分类: 定时器操作指令			详细说明: 在中断控制寄存器V1的bit2 (V12) 的内容为“0”时, 如果定时器1中断请求标志 (T1F) 为“1”, 就将标志T1F清零, 然后跳越下一条指令; 如果定时器1中断请求标志 (T1F) 为“0”, 就继续执行下一条指令。 在中断控制寄存器V1的bit2 (V12) 的内容为“1”时, 此指令等价于NOP指令。

SNZT2 (Skip if Non Zero condition of Timer 2 interrupt request flag)					
机器码: D9D0		字数	周期数	标志CY	跳越条件
10100000001228116		1	1	—	V13 = 0: (T2F) = 1
功能: (V13) = 0: (T2F) = 1 ? (T2F) ← 0 (V13) = 1: SNZT2 = NOP		分类: 定时器操作指令			详细说明: 在中断控制寄存器V1的bit3 (V13) 的内容为“0”时, 如果定时器2中断请求标志 (T2F) 为“1”, 就将标志T2F清零, 然后跳越下一条指令; 如果定时器2中断请求标志 (T2F) 为“0”, 就继续执行下一条指令。 在中断控制寄存器V1的bit3 (V13) 的内容为“1”时, 此指令等价于NOP指令。

SRST (System ReSeT)					
机器码: D9D0		字数	周期数	标志CY	跳越条件
0000000001200116		1	1	—	—
功能: 系统复位		分类: 其它			详细说明: 产生系统复位。

SST (Serial interface transmission/reception SStart)					
机器码: D9D0		字数	周期数	标志CY	跳越条件
1010011110229E16		1	1	—	—
功能: (SIOF) ← 0, 开始串行接口的发送和接收		分类: 串行接口指令			详细说明: 将串行接口发送和接收结束标志SIOF清零, 开始串行接口的发送和接收。

SUPT (Set UPT flag)			
机器码: D9 D0 0001011001₂ 059₁₆	字数	周期数	标志CY
	1	1	—
功能: (UPTF) ← 1	分类: 其它 详细说明: 将高位参考允许标志UPTF置位(1)。 注意点: 如果执行表参照指令(TABP p指令), 就将ROM内参照数据的高2位传送到寄存器D的低2位。		

SVDE (Set Voltage Detector Enable flag)			
机器码: D9 D0 1010010011₂ 293₁₆	字数	周期数	标志CY
	1	1	—
功能: 在RAM备份模式时, 低电压检测电路有效	分类: 其它 详细说明: 在RAM备份模式时, 将低电压检测电路置成有效。 注意点: 此指令只能用于H版。		

SZB j (Skip if Zero, Bit)			
机器码: D9 D0 00001000j j₂ 02j₁₆	字数	周期数	标志CY
	1	1	—
功能: (Mj(DP)) = 0 ? j = 0~3	分类: 位操作指令 详细说明: 如果M(DP)的第j位(由立即字段的值j指定的位)的内容为“0”, 就跳越下一条指令, 否则就继续执行下一条指令。		

SZC (Skip if Zero, Carry flag)			
机器码: D9 D0 0000101111₂ 02F₁₆	字数	周期数	标志CY
	1	1	—
功能: (CY) = 0 ?	分类: 运算指令 详细说明: 在进位标志(CY)的内容为“0”时, 就跳越下一条指令, 否则就继续执行下一条指令。即使在跳越后, 标志CY也不变。		

SZD (Skip if Zero, port D specified by register Y)																	
机器码: D9		D0															
<table><tr><td>0</td><td>0</td><td>0</td><td>0</td><td>1</td><td>0</td><td>0</td><td>1</td><td>0</td><td>0</td></tr></table> ₂		0	0	0	0	1	0	0	1	0	0	<table><tr><td>0</td><td>2</td><td>4</td></tr></table> ₁₆		0	2	4	
0	0	0	0	1	0	0	1	0	0								
0	2	4															
<table><tr><td>0</td><td>0</td><td>0</td><td>0</td><td>1</td><td>0</td><td>1</td><td>0</td><td>1</td><td>1</td></tr></table> ₂		0	0	0	0	1	0	1	0	1	1	<table><tr><td>0</td><td>2</td><td>B</td></tr></table> ₁₆		0	2	B	
0	0	0	0	1	0	1	0	1	1								
0	2	B															
功能: (D(Y)) = 0 ? (Y) = 0~5		字数: 2 周期数: 2 标志CY: — 跳越条件: (D(Y)) = 0 (Y) = 0~5															
		分类: 输入/输出指令 详细说明: 如果由端口D的寄存器Y的内容指定的端口的内容为“0”，就跳越下一条指令，否则就继续执行下一条指令。 注意点: (Y) = 0~5 寄存器Y在指定范围外时，不执行此指令。															

T1AB (Transfer data to timer 1 and register R1L from Accumulator and register B)																	
机器码: D9		D0															
<table><tr><td>1</td><td>0</td><td>0</td><td>0</td><td>1</td><td>1</td><td>0</td><td>0</td><td>0</td><td>0</td></tr></table> ₂		1	0	0	0	1	1	0	0	0	0	<table><tr><td>2</td><td>3</td><td>0</td></tr></table> ₁₆		2	3	0	
1	0	0	0	1	1	0	0	0	0								
2	3	0															
功能: (T17~T14) ← (B) (R1L7~R1L4) ← (B) (T13~T10) ← (A) (R1L3~R1L0) ← (A)		字数: 1 周期数: 1 标志CY: — 跳越条件: —															
		分类: 定时器操作指令 详细说明: 将寄存器B的内容传送到定时器1和重加载寄存器R1的高4位、寄存器A的内容传送到定时器1和重加载寄存器R1的低4位。															

T1HAB (Transfer data to register R1H from Accumulator and register B)																	
机器码: D9		D0															
<table><tr><td>1</td><td>0</td><td>1</td><td>0</td><td>0</td><td>1</td><td>0</td><td>0</td><td>1</td><td>0</td></tr></table> ₂		1	0	1	0	0	1	0	0	1	0	<table><tr><td>2</td><td>9</td><td>2</td></tr></table> ₁₆		2	9	2	
1	0	1	0	0	1	0	0	1	0								
2	9	2															
功能: (R1H7~R1H4) ← (B) (R1H3~R1H0) ← (A)		字数: 1 周期数: 1 标志CY: — 跳越条件: —															
		分类: 定时器操作指令 详细说明: 将寄存器B的内容传送到定时器1的重加载寄存器R1H的高4位 (R1H7~R1H4)、寄存器A的内容传送到定时器1的重加载寄存器R1H的低4位 (R1H3~R1H0)。															

T1R1L (Transfer data to timer 1 register R1L)																	
机器码: D9		D0															
<table><tr><td>1</td><td>0</td><td>1</td><td>0</td><td>1</td><td>0</td><td>0</td><td>1</td><td>1</td><td>1</td></tr></table> ₂		1	0	1	0	1	0	0	1	1	1	<table><tr><td>2</td><td>A</td><td>7</td></tr></table> ₁₆		2	A	7	
1	0	1	0	1	0	0	1	1	1								
2	A	7															
功能: (T17~T10) ← (R1L7~R1L0)		字数: 1 周期数: 1 标志CY: — 跳越条件: —															
		分类: 定时器操作指令 详细说明: 将定时器1的重加载寄存器R1L的内容传送到定时器1。															

T2AB (Transfer data to timer 2 and register R2L from Accumulator and register B)							
机器码: D9	D0	字数	周期数	标志CY	跳越条件		
1000110001	2	231	16	1	1	—	—
功能: (T27~T24) ← (B) (R2L7~R2L4) ← (B) (T23~T20) ← (A) (R2L3~R2L0) ← (A)		分类: 定时器操作指令 详细说明: 将寄存器B的内容传送到定时器2的高4位 (T27~T24) 和定时器2的重加载寄存器R2L的高4位 (R2L7~R2L4), 并且将寄存器A的内容传送到定时器2的低4位 (T23~T20) 和定时器2的重加载寄存器R2L的低4位 (R2L3~R2L0)。					

T2HAB (Transfer data to register R2H from Accumulator and register B)							
机器码: D9	D0	字数	周期数	标志CY	跳越条件		
1010010100	2	294	16	1	1	—	—
功能: (R2H7~R2H4) ← (B) (R2H3~R2H0) ← (A)		分类: 定时器操作指令 详细说明: 将寄存器B的内容传送到定时器2的重加载寄存器R2H的高4位 (R2H7~R2H4)、寄存器A的内容传送到定时器2的重加载寄存器R2H的低4位 (R2H3~R2H0)。					

T2R2L (Transfer data to timer 2 from register R2L)							
机器码: D9	D0	字数	周期数	标志CY	跳越条件		
1010010101	2	295	16	1	1	—	—
功能: (T27~T20) ← (R2L7~R2L0)		分类: 定时器操作指令 详细说明: 将定时器2的重加载寄存器R2L的内容传送到定时器2。					

TAB (Transfer data to Accumulator from register B)							
机器码: D9	D0	字数	周期数	标志CY	跳越条件		
0000011110	2	01E	16	1	1	—	—
功能: (A) ← (B)		分类: 寄存器间传送指令 详细说明: 将寄存器B的内容传送到寄存器A。					

TAB1 (Transfer data to Accumulator and register B from timer 1)							
机器码: D9		D0		字数	周期数	标志CY	跳越条件
1 0 0 1 1 1 0 0 0 0		2 2 7 0		1	1	—	—
功能: (B) ← (T17~T14) (A) ← (T13~T10)				分类: 定时器操作指令 详细说明: 将定时器1的高4位 (T17~T14) 的内容传送到寄存器B、定时器1的低4位 (T13~T10) 的内容传送到寄存器A。			

TAB2 (Transfer data to Accumulator and register B from timer 2)							
机器码: D9		D0		字数	周期数	标志CY	跳越条件
1 0 0 1 1 1 0 0 0 1		2 2 7 1		1	1	—	—
功能: (B) ← (T27~T24) (A) ← (T23~T20)				分类: 定时器操作指令 详细说明: 将定时器2的高4位 (T27~T24) 的内容传送到寄存器B、定时器2的低4位 (T23~T20) 的内容传送到寄存器A。			

TABAD (Transfer data to Accumulator and register B from register AD)							
机器码: D9		D0		字数	周期数	标志CY	跳越条件
1 0 0 1 1 1 1 0 0 0		2 2 7 9		1	1	—	—
功能: Q13 = 0: (B)← (AD9~AD6) (A)← (AD5~AD2) Q13 = 1: (B)← (AD7~AD4) (A)← (AD3~AD0)				分类: A/D转换指令 详细说明: 在A/D转换模式时 (A/D控制寄存器Q1的bit3 (Q13) 的内容为“0”时), 将寄存器AD的高4位 (AD9~AD6) 传送到寄存器B、寄存器AD的中4位 (AD5~AD2) 传送到寄存器A。 在比较器模式时 (A/D控制寄存器Q1的bit3 (Q13) 的内容为“1”时), 将比较寄存器的高4位 (AD7~AD4) 传送到寄存器B、比较寄存器的低4位 (AD3~AD0) 传送到寄存器A。			

TABE (Transfer data to Accumulator and register B from register E)							
机器码: D9		D0		字数	周期数	标志CY	跳越条件
0 0 0 0 1 0 1 0 1 0		2 0 2 A		1	1	—	—
功能: (B) ← (E7~E4) (A) ← (E3~E0)				分类: 寄存器间传送指令 详细说明: 将寄存器E的高4位 (E7~E4) 的内容传送到寄存器B、寄存器E的低4位 (E3~E0) 的内容传送到寄存器A。			

TABP p (Transfer data to Accumulator and register B from Program memory in page p)			
机器码: D ₉ D₀ 0 0 1 0 0 p₄ p₃ p₂ p₁ p₀ 2 0 8 p 16	字数	周期数	标志CY
	1	3	—
功能: (SP) ← (SP) + 1 (SK(SP)) ← (PC) (PCH) ← p, P = 0~31 (PCL) ← (DR ₂ ~DR ₀ , A ₃ ~A ₀) (B) ← (ROM(PC)) _{7~4} (A) ← (ROM(PC)) _{3~0} 在(UPTF) = 1时, (DR ₁ , DR ₀) ← (ROM(PC)) _{9, 8} (DR ₂) ← 0 (PC) ← (SK(SP)) (SP) ← (SP) - 1	分类: 运算指令 详细说明: 将由页p的寄存器D和寄存器A的内容指定的地址 (DR ₂ DR ₁ DR ₀ A ₃ A ₂ A ₁ A ₀) ₂ 的ROM模式区的bit _{7~4} 、bit _{3~0} 分别传送到寄存器B、寄存器A。在高位参照允许标志UPTF的内容为“1”时, 将ROM模式区的bit _{9~8} 传送到寄存器D的低2位 (DR ₁ , DR ₀), 寄存器D的最高位 (DR ₂) 为“0”。在执行此指令时, 使用1段堆栈寄存器 (SK)。 注意点: p=0~31。 在执行TABP p指令时, 由于使用1段堆栈寄存器 (SK), 所以必须注意不要超出堆栈。	跳越条件	—
TABPS (Transfer data to Accumulator and register B from Pre-Scaler)			
机器码: D ₉ D₀ 1 0 0 1 1 1 0 1 0 1 2 2 7 5 16	字数	周期数	标志CY
	1	1	—
功能: (B) ← (TPS ₇ ~TPS ₄) (A) ← (TPS ₃ ~TPS ₀)	分类: 定时器操作指令 详细说明: 将预分频器的高4位的内容传送到寄存器B、预分频器的低4位的内容传送到寄存器A。	跳越条件	—
TABSI (Transfer data to Accumulator and register B from register SI)			
机器码: D ₉ D₀ 1 0 0 1 1 1 1 0 0 0 2 2 7 8 16	字数	周期数	标志CY
	1	1	—
功能: (B) ← (SI ₇ ~SI ₄) (A) ← (SI ₃ ~SI ₀)	分类: 串行接口指令 详细说明: 将寄存器SI的高4位的内容传送到寄存器B、寄存器SI的低4位的内容传送到寄存器A。	跳越条件	—
TAD (Transfer data to Accumulator from register D)			
机器码: D ₉ D₀ 0 0 0 1 0 1 0 0 0 1 2 0 5 1 16	字数	周期数	标志CY
	1	1	—
功能: (A ₂ ~A ₀) ← (DR ₂ ~DR ₀) (A ₃) ← 0	分类: 寄存器间传送指令 详细说明: 将寄存器D的内容传送到寄存器A的低3位 (A ₂ ~A ₀), 寄存器A的最高位 (A ₃) 为“0”。	跳越条件	—

TADAB (Transfer data to register AD from Accumulator from register B)				
机器码: D ₉ D₀ 1 0 0 0 1 1 1 0 0 1 2 2 3 9 16	字数	周期数	标志CY	跳越条件
	1	1	—	—
功能: Q ₁₃ = 1: (AD ₇ ~AD ₄)← (B) (AD ₃ ~AD ₀)← (A) Q ₁₃ = 0: TADAB = NOP	分类: A/D转换指令 详细说明: 在比较器模式时 (A/D控制寄存器Q1的bit3 (Q ₁₃) 的内容为“1”时), 将寄存器B的内容传送到比较寄存器的高4位 (AD ₇ ~AD ₄)、寄存器A的内容传送到比较寄存器的低4位 (AD ₃ ~AD ₀)。 在A/D转换模式时 (A/D控制寄存器Q1的bit3 (Q ₁₃) 的内容为“0”时), 此指令等价于NOP指令。			

TAI1 (Transfer data to Accumulator from register I1)				
机器码: D ₉ D₀ 1 0 0 1 0 1 0 0 1 1 2 2 5 3 16	字数	周期数	标志CY	跳越条件
	1	1	—	—
功能: (A) ← (I1)	分类: 中断控制指令 详细说明: 将中断控制寄存器I1的内容传送到寄存器A。			

TAJ1 (Transfer data to Accumulator from register J1)				
机器码: D ₉ D₀ 1 0 0 1 0 0 0 0 1 0 2 2 4 2 16	字数	周期数	标志CY	跳越条件
	1	1	—	—
功能: (A) ← (J1)	分类: 串行接口指令 详细说明: 将串行接口控制寄存器J1的内容传送到寄存器A。			

TAK0 (Transfer data to Accumulator from register K0)				
机器码: D ₉ D₀ 1 0 0 1 0 1 0 1 1 0 2 2 5 6 16	字数	周期数	标志CY	跳越条件
	1	1	—	—
功能: (A) ← (K0)	分类: 输入/输出指令 详细说明: 将键唤醒控制寄存器K0的内容传送到寄存器A。			

TAK1 (Transfer data to Accumulator from register K1)			
机器码: D ₉ 1 0 0 1 0 1 1 0 0 1 D ₀ 2 5 9	字数	周期数	标志CY
	1	1	—
功能: (A) ← (K1)	分类: 输入/输出指令 详细说明: 将键唤醒控制寄存器K1的内容传送到寄存器A。		

TAK2 (Transfer data to Accumulator from register K2)			
机器码: D ₉ 1 0 0 1 0 1 1 0 1 0 D ₀ 2 5 A	字数	周期数	标志CY
	1	1	—
功能: (A) ← (K2)	分类: 输入/输出指令 详细说明: 将键唤醒控制寄存器K2的内容传送到寄存器A。		

TAL1 (Transfer data to Accumulator from register L1)			
机器码: D ₉ 1 0 0 1 0 0 1 0 1 0 D ₀ 2 4 A	字数	周期数	标志CY
	1	1	—
功能: (A) ← (L1)	分类: 输入/输出指令 详细说明: 将键唤醒控制寄存器L1的内容传送到寄存器A。		

TALA (Transfer data to Accumulator from register LA)			
机器码: D ₉ 1 0 0 1 0 0 1 0 0 1 D ₀ 2 4 9	字数	周期数	标志CY
	1	1	—
功能: (A ₃ 、A ₂) ← (AD ₁ 、AD ₀) (A ₁ 、A ₀) ← 0	分类: A/D转换指令 详细说明: 将寄存器AD的低2位 (AD ₁ 、AD ₀) 的内容传送到寄存器A的高2位 (A ₃ 、A ₂)，寄存器A的低2位 (A ₁ 、A ₀) 为“0”。		

TAM j (Transfer data to Accumulator from Memory)				
机器码: D ₉ D₀ 1 0 1 1 0 0 j j j j 2 2 C j 16	字数	周期数	标志CY	跳越条件
	1	1	—	—
功能: (A) ← (M(DP)) (X) ← (X)EXOR(j) j = 0~15	分类: RAM・寄存器间传送指令 详细说明: 在将M(DP)的内容传送到寄存器A后, 将寄存器X的内容和立即字段的值j进行逻辑异或, 其结果保存到寄存器X。			

TAMR (Transfer data to Accumulator from register MR)				
机器码: D ₉ D₀ 1 0 0 1 0 1 0 0 1 0 2 2 5 2 16	字数	周期数	标志CY	跳越条件
	1	1	—	—
功能: (A) ← (MR)	分类: 时钟控制指令 详细说明: 将时钟控制寄存器MR的内容传送到寄存器A。			

TAPU0 (Transfer data to Accumulator from register PU0)				
机器码: D ₉ D₀ 1 0 0 1 0 1 0 1 1 1 2 2 5 7 16	字数	周期数	标志CY	跳越条件
	1	1	—	—
功能: (A) ← (PU0)	分类: 输入/输出指令 详细说明: 将上拉控制寄存器PU0的内容传送到寄存器A。			

TAPU1 (Transfer data to Accumulator from register PU1)				
机器码: D ₉ D₀ 1 0 0 1 0 1 1 1 1 1 0 2 2 5 E 16	字数	周期数	标志CY	跳越条件
	1	1	—	—
功能: (A) ← (PU1)	分类: 输入/输出指令 详细说明: 将上拉控制寄存器PU1的内容传送到寄存器A。			

TAPU2 (Transfer data to Accumulator from register PU2)			
机器码: D ₉ D₀ 1 0 0 1 0 1 1 1 1 1 2 2 5 F 16	字数	周期数	标志CY
	1	1	—
功能: (A) ← (PU2)	分类: 输入/输出指令 详细说明: 将上拉控制寄存器PU2的内容传送到寄存器A。		

TAQ1 (Transfer data to Accumulator from register Q1)			
机器码: D ₉ D₀ 1 0 0 1 0 0 0 1 0 0 2 2 4 4 16	字数	周期数	标志CY
	1	1	—
功能: (A) ← (Q1)	分类: A/D转换指令 详细说明: 将A/D控制寄存器Q1的内容传送到寄存器A。		

TASP (Transfer data to Accumulator from Stack Pointer)			
机器码: D ₉ D₀ 0 0 0 1 0 1 0 0 0 0 2 0 5 0 16	字数	周期数	标志CY
	1	1	—
功能: (A ₂ ~ A ₀) ← (SP ₂ ~ SP ₀) (A ₃) ← 0	分类: 寄存器间传送指令 详细说明: 将堆栈指针(SP)的内容传送到寄存器A的低3位(A ₂ ~A ₀), 寄存器A的最高位(A ₃)为“0”。		

TAV1 (Transfer data to Accumulator from register V1)			
机器码: D ₉ D₀ 0 0 0 1 0 1 0 1 0 0 2 0 5 4 16	字数	周期数	标志CY
	1	1	—
功能: (A) ← (V1)	分类: 中断控制指令 详细说明: 将中断控制寄存器V1的内容传送到寄存器A。		

TAV2 (Transfer data to Accumulator from register V2)			
机器码: D ₉ D₀ 0001010101 2 055 16	字数	周期数	标志CY
	1	1	—
功能: (A) ← (V2)	分类: 中断控制指令		
	详细说明: 将中断控制寄存器V2的内容传送到寄存器A。		

TAW1 (Transfer data to Accumulator from register W1)			
机器码: D ₉ D₀ 1001001011 2 24B 16	字数	周期数	标志CY
	1	1	—
功能: (A) ← (W1)	分类: 定时器操作指令		
	详细说明: 将定时器控制寄存器W1的内容传送到寄存器A。		

TAW2 (Transfer data to Accumulator from register W2)			
机器码: D ₉ D₀ 1001001100 2 24C 16	字数	周期数	标志CY
	1	1	—
功能: (A) ← (W2)	分类: 定时器操作指令		
	详细说明: 将定时器控制寄存器W2的内容传送到寄存器A。		

TAW5 (Transfer data to Accumulator from register W5)			
机器码: D ₉ D₀ 1001001111 2 24F 16	字数	周期数	标志CY
	1	1	—
功能: (A) ← (W5)	分类: 定时器操作指令		
	详细说明: 将定时器控制寄存器W5的内容传送到寄存器A。		

TAW6 (Transfer data to Accumulator from register W6)			
机器码: D ₉ D₀ 1 0 0 1 0 1 0 0 0 0 2 2 5 0 1₆	字数	周期数	标志CY
	1	1	—
功能: (A) ← (W6)	分类: 定时器操作指令		
	详细说明: 将定时器控制寄存器W6的内容传送到寄存器A。		

TAX (Transfer data to Accumulator from register X)			
机器码: D ₉ D₀ 0 0 0 1 0 1 0 0 1 0 2 0 5 2 1₆	字数	周期数	标志CY
	1	1	—
功能: (A) ← (X)	分类: 寄存器间传送指令		
	详细说明: 将寄存器X的内容传送到寄存器A。		

TAY (Transfer data to Accumulator from register Y)			
机器码: D ₉ D₀ 0 0 0 0 0 1 1 1 1 1 2 0 1 F 1₆	字数	周期数	标志CY
	1	1	—
功能: (A) ← (Y)	分类: 寄存器间传送指令		
	详细说明: 将寄存器Y的内容传送到寄存器A。		

TAZ (Transfer data to Accumulator from register Z)			
机器码: D ₉ D₀ 0 0 0 1 0 1 0 0 1 1 2 0 5 3 1₆	字数	周期数	标志CY
	1	1	—
功能: (A ₁ 、A ₀) ← (Z ₁ 、Z ₀) (A ₃ 、A ₂) ← 0	分类: 寄存器间传送指令		
	详细说明: 将寄存器Z的内容传送到寄存器A的低2位 (A ₁ 、A ₀)，寄存器A的高2位 (A ₃ 、A ₂) 为“0”。		

TBA (Transfer data to register B from Accumulator)				
机器码: D9D0	字数	周期数	标志CY	跳越条件
0000001110200E16	1	1	—	—
功能: (B) ← (A)	分类: 寄存器间传送指令			
	详细说明: 将寄存器A的内容传送到寄存器B。			

TC1A (Transfer data to register C1 from Accumulator)				
机器码: D9D0	字数	周期数	标志CY	跳越条件
101010100022A816	1	1	—	—
功能: (C1) ← (A)	分类: 输入/输出指令			
	详细说明: 将寄存器A的内容传送到端口输出形式控制寄存器C1。			

TDA (Transfer data to register D from Accumulator)				
机器码: D9D0	字数	周期数	标志CY	跳越条件
0000101001202916	1	1	—	—
功能: (DR2~DR0) ← (A2~A0)	分类: 寄存器间传送指令			
	详细说明: 将寄存器A的低3位（A2~A0）的内容传送到寄存器D。			

TEAB (Transfer data to register E from Accumulator and register B)				
机器码: D9D0	字数	周期数	标志CY	跳越条件
0000011010201A16	1	1	—	—
功能: (E7~E4) ← (B) (E3~E0) ← (A)	分类: 寄存器间传送指令			
	详细说明: 将寄存器B的内容传送到寄存器E的高4位（E7~E4）、寄存器A的内容传送到寄存器E的低4位（E3~E0）。			

TFR0A (Transfer data to register FR0 from Accumulator)			
机器码: D ₉ 1000101000 2 D ₀ 228 16	字数	周期数	标志CY
	1	1	—
功能: (FR0) ← (A)	分类: 输入/输出指令 详细说明: 将寄存器A的内容传送到端口输出形式控制寄存器FR0。		

TFR1A (Transfer data to register FR1 from Accumulator)			
机器码: D ₉ 1000101001 2 D ₀ 229 16	字数	周期数	标志CY
	1	1	—
功能: (FR1) ← (A)	分类: 输入/输出指令 详细说明: 将寄存器A的内容传送到端口输出形式控制寄存器FR1。		

TFR2A (Transfer data to register FR2 from Accumulator)			
机器码: D ₉ 1000101010 2 D ₀ 22A 16	字数	周期数	标志CY
	1	1	—
功能: (FR2) ← (A)	分类: 输入/输出指令 详细说明: 将寄存器A的内容传送到端口输出形式控制寄存器FR2。		

TFR3A (Transfer data to register FR3 from Accumulator)			
机器码: D ₉ 1000101011 2 D ₀ 22B 16	字数	周期数	标志CY
	1	1	—
功能: (FR3) ← (A)	分类: 输入/输出指令 详细说明: 将寄存器A的内容传送到端口输出形式控制寄存器FR3。		

TI1A (Transfer data to register I1 from Accumulator)			
机器码: D ₉ D₀ 1 0 0 0 0 1 0 1 1 1 2 2 1 7 16	字数	周期数	标志CY
	1	1	—
功能: (I1) ← (A)	分类: 中断控制指令 详细说明: 将寄存器A的内容传送到中断控制寄存器I1。		

TJ1A (Transfer data to register J1 from Accumulator)			
机器码: D ₉ D₀ 1 0 0 0 0 0 0 0 1 0 2 2 0 2 16	字数	周期数	标志CY
	1	1	—
功能: (J1) ← (A)	分类: 串行接口指令 详细说明: 将寄存器A的内容传送到串行接口控制寄存器J1。		

TK0A (Transfer data to register K0 from Accumulator)			
机器码: D ₉ D₀ 1 0 0 0 0 1 1 0 1 1 2 2 1 B 16	字数	周期数	标志CY
	1	1	—
功能: (K0) ← (A)	分类: 输入/输出指令 详细说明: 将寄存器A的内容传送到键唤醒控制寄存器K0。		

TK1A (Transfer data to register K1 from Accumulator)			
机器码: D ₉ D₀ 1 0 0 0 0 1 0 1 0 0 2 2 1 4 16	字数	周期数	标志CY
	1	1	—
功能: (K1) ← (A)	分类: 输入/输出指令 详细说明: 将寄存器A的内容传送到键唤醒控制寄存器K1。		

TK2A (Transfer data to register K2 from Accumulator)			
机器码: D ₉ D₀ 1 0 0 0 0 1 0 1 0 1 2 1 5	字数	周期数	标志CY
	1	1	—
功能: (K2) ← (A)	分类: 输入/输出指令 详细说明: 将寄存器A的内容传送到键唤醒控制寄存器K2。		

TL1A (Transfer data to register L1 from Accumulator)			
机器码: D ₉ D₀ 1 0 0 0 0 0 1 0 1 0 2 0 A	字数	周期数	标志CY
	1	1	—
功能: (L1) ← (A)	分类: 输入/输出指令 详细说明: 将寄存器A的内容传送到键唤醒控制寄存器L1。		

TMA j (Transfer data to Memory from Accumulator)			
机器码: D ₉ D₀ 1 0 1 0 1 1 j j j j 2 B j	字数	周期数	标志CY
	1	1	—
功能: (M(DP)) ← (A) (X) ← (X)EXOR(j) j = 0~15	分类: RAM • 寄存器间传送指令 详细说明: 在将寄存器A的内容传送到M(DP)后, 将寄存器X的内容和立即字段的值j进行逻辑异或, 其结果保存到寄存器X。		

TMRA (Transfer data to register MR from Accumulator)			
机器码: D ₉ D₀ 1 0 0 0 0 1 0 1 1 0 2 1 6	字数	周期数	标志CY
	1	1	—
功能: (MR) ← (A)	分类: 时钟控制指令 详细说明: 将寄存器A的内容传送到时钟控制寄存器MR。		

TPAA (Transfer data to register PA from Accumulator)			
机器码: D ₉ D₀ 1 0 1 0 1 0 1 0 1 0 2 2 A A 16	字数	周期数	标志CY
	1	1	—
功能: (PA0) ← (A0)	分类: 定时器操作指令 详细说明: 将寄存器A的最低位 (A0) 内容传送到定时器控制寄存器 PA。		

TPSAB (Transfer data to Pre-Scaler from Accumulator and register B)			
机器码: D ₉ D₀ 1 0 0 0 1 1 0 1 0 1 2 2 3 5 16	字数	周期数	标志CY
	1	1	—
功能: (RPS7~RPS4) ← (B) (TPS7~TPS4) ← (B) (RPS3~RPS0) ← (A) (TPS3~TPS0) ← (A)	分类: 定时器操作指令 详细说明: 将寄存器B的内容传送到预分频器和预分频器重加载寄存器 RPS的高4位、寄存器A的内容传送到预分频器和预分频器重加载寄存器RPS的低4位。		

TPU0A (Transfer data to register PU0 from Accumulator)			
机器码: D ₉ D₀ 1 0 0 0 1 0 1 1 0 1 2 2 2 D 16	字数	周期数	标志CY
	1	1	—
功能: (PU0) ← (A)	分类: 输入/输出指令 详细说明: 将寄存器A的内容传送到上拉控制寄存器PU0。		

TPU1A (Transfer data to register PU1 from Accumulator)			
机器码: D ₉ D₀ 1 0 0 0 1 0 1 1 1 0 2 2 2 E 16	字数	周期数	标志CY
	1	1	—
功能: (PU1) ← (A)	分类: 输入/输出指令 详细说明: 将寄存器A的内容传送到上拉控制寄存器PU1。		

TPU2A (Transfer data to register PU2 from Accumulator)			
机器码: D ₉ 1 0 0 0 1 0 1 1 1 1 ₂ D ₀ 2 2 F ₁₆	字数	周期数	标志CY
	1	1	—
功能: (PU2) ← (A)	分类: 输入/输出指令 详细说明: 将寄存器A的内容传送到上拉控制寄存器PU2。		

TQ1A (Transfer data to register Q1 from Accumulator)			
机器码: D ₉ 1 0 0 0 0 0 0 1 0 0 ₂ D ₀ 2 0 4 ₁₆	字数	周期数	标志CY
	1	1	—
功能: (Q1) ← (A)	分类: A/D转换指令 详细说明: 将寄存器A的内容传送到A/D控制寄存器Q1。		

TRGA (Transfer data to register RG from Accumulator)			
机器码: D ₉ 1 0 0 0 0 0 1 0 0 1 ₂ D ₀ 2 0 9 ₁₆	字数	周期数	标志CY
	1	1	—
功能: (RG0) ← (A ₀)	分类: 时钟控制指令 详细说明: 将寄存器A的最低位 (A ₀) 内容传送到时钟控制寄存器RG。		

TSIAB (Transfer data to register SI from Accumulator)			
机器码: D ₉ 1 0 0 0 1 1 1 0 0 0 ₂ D ₀ 2 3 8 ₁₆	字数	周期数	标志CY
	1	1	—
功能: (SI ₇ ~SI ₄) ← (B) (SI ₃ ~SI ₀) ← (A)	分类: 串行接口指令 详细说明: 将寄存器B的内容传送到寄存器SI的高4位 (SI ₇ ~SI ₄)、寄存器A的内容传送到寄存器SI的低4位 (SI ₃ ~SI ₀)。		

TV1A (Transfer data to register V1 from Accumulator)			
机器码: D ₉ D₀ 0 0 0 0 1 1 1 1 1 1 2 0 3 F 16	字数	周期数	标志CY
	1	1	—
功能: (V1) ← (A)	分类: 中断控制指令 详细说明: 将寄存器A的内容传送到中断控制寄存器V1。		

TV2A (Transfer data to register V2 from Accumulator)			
机器码: D ₉ D₀ 0 0 0 0 1 1 1 1 1 0 2 0 3 E 16	字数	周期数	标志CY
	1	1	—
功能: (V2) ← (A)	分类: 中断控制指令 详细说明: 将寄存器A的内容传送到中断控制寄存器V2。		

TW1A (Transfer data to register W1 from Accumulator)			
机器码: D ₉ D₀ 1 0 0 0 0 0 1 1 1 0 2 2 0 E 16	字数	周期数	标志CY
	1	1	—
功能: (W1) ← (A)	分类: 定时器操作指令 详细说明: 将寄存器A的内容传送到定时器控制寄存器W1。		

TW2A (Transfer data to register W2 from Accumulator)			
机器码: D ₉ D₀ 1 0 0 0 0 0 1 1 1 1 2 2 0 F 16	字数	周期数	标志CY
	1	1	—
功能: (W2) ← (A)	分类: 定时器操作指令 详细说明: 将寄存器A的内容传送到定时器控制寄存器W2。		

TW5A (Transfer data to register W5 from Accumulator)			
机器码: D ₉ D₀ 1000010010 ₂ 212 ₁₆	字数	周期数	标志CY
	1	1	—
功能: (W5) ← (A)	分类: 定时器操作指令		
	详细说明: 将寄存器A的内容传送到定时器控制寄存器W5。		

TW6A (Transfer data to register W6 from Accumulator)			
机器码: D ₉ D₀ 1000010011 ₂ 213 ₁₆	字数	周期数	标志CY
	1	1	—
功能: (W6) ← (A)	分类: 定时器控制指令		
	详细说明: 将寄存器A的内容传送到定时器控制寄存器W6。		

TYA (Transfer data to register Y from Accumulator)			
机器码: D ₉ D₀ 0000001100 ₂ 00C ₁₆	字数	周期数	标志CY
	1	1	—
功能: (Y) ← (A)	分类: 寄存器间传送指令		
	详细说明: 将寄存器A的内容传送到寄存器Y。		

WRST (Watchdog timer ReSeT)			
机器码: D ₉ D₀ 1010100000 ₂ 2A0 ₁₆	字数	周期数	标志CY
	1	1	—
功能: (WDF1) = 1 ? (WDF1) ← 0	分类: 其它		
	详细说明: 如果看门狗定时器标志 (WDF1) 为 “1”, 就将标志WDF1清零, 然后跳越下一条指令, 否则就继续执行下一条指令。 另外, 如果在执行DWDT指令后立即执行WRST指令, 就停止看门狗定时器功能。		

XAM j (eXchange Accumulator and Memory data)			
机器码: D ₉ D₀ 1 0 1 1 0 1 j j j j 2 2 D j 16	字数	周期数	标志CY
	1	1	—
跳越条件 —			
功能: (A) ← → (M(DP)) (X) ← (X)EXOR(j) j = 0~15		分类: RAM和寄存器间传送指令 详细说明: 在将M(DP)的内容和寄存器A的内容交换后, 将寄存器X的内容和立即字段的值j进行逻辑异或, 其结果保存到寄存器X。	

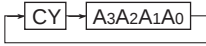
XAMD j (eXchange Accumulator and Memory data and Decrement register Y and skip)			
机器码: D ₉ D₀ 1 0 1 1 1 1 j j j j 2 2 F j 16	字数	周期数	标志CY
	1	1	—
跳越条件 (Y) = 15			
功能: (A) ← → (M(DP)) (X) ← (X)EXOR(j) j = 0~15 (Y) ← (Y) - 1		分类: RAM和寄存器间传送指令 详细说明: 在将M(DP)的内容和寄存器A的内容交换后, 将寄存器X的内容和立即字段的值j进行逻辑异或, 其结果保存到寄存器X。 另外, 将寄存器Y的内容减1, 如果其结果为“15”, 就跳越下一条指令, 否则就继续执行下一条指令。	

XAMI j (eXchange Accumulator and Memory data and Increment register Y and skip)			
机器码: D ₉ D₀ 1 0 1 1 1 0 j j j j 2 2 E j 16	字数	周期数	标志CY
	1	1	—
跳越条件 (Y) = 0			
功能: (A) ← → (M(DP)) (X) ← (X)EXOR(j) j = 0~15 (Y) ← (Y) + 1		分类: RAM和寄存器间传送指令 详细说明: 在将M(DP)的内容和寄存器A的内容交换后, 将寄存器X的内容和立即字段的值j进行逻辑异或, 其结果保存到寄存器X。 另外, 将寄存器Y的内容加1, 如果其结果为“0”, 就跳越下一条指令, 否则就继续执行下一条指令。	

〔按功能分类〕 机器指令一览表

分类	指令符号	指令码		字 数	周 期 数	功能
		D9 D8 D7 D6 D5 D4 D3 D2 D1 D0	16进制码			
寄存器间 传送指令	TAB	0 0 0 0 0 1 1 1 1 0	0 1 E	1	1	(A) ← (B)
	TBA	0 0 0 0 0 0 1 1 1 0	0 0 E	1	1	(B) ← (A)
	TAY	0 0 0 0 0 1 1 1 1 1	0 1 F	1	1	(A) ← (Y)
	TYA	0 0 0 0 0 0 1 1 0 0	0 0 C	1	1	(Y) ← (A)
	TEAB	0 0 0 0 0 1 1 0 1 0	0 1 A	1	1	(E7~E4) ← (B) (E3~E0) ← (A)
	TABE	0 0 0 0 1 0 1 0 1 0	0 2 A	1	1	(B) ← (E7~E4) (A) ← (E3~E0)
	TDA	0 0 0 0 1 0 1 0 0 1	0 2 9	1	1	(DR2~DR0) ← (A2~A0)
	TAD	0 0 0 1 0 1 0 0 0 1	0 5 1	1	1	(A2~A0) ← (DR2~DR0) (A3) ← 0
	TAZ	0 0 0 1 0 1 0 0 1 1	0 5 3	1	1	(A1、A0) ← (Z1、Z0) (A3、A2) ← 0
	TAX	0 0 0 1 0 1 0 0 1 0	0 5 2	1	1	(A) ← (X)
	TASP	0 0 0 1 0 1 0 0 0 0	0 5 0	1	1	(A2~A0) ← (SP2~SP0) (A3) ← 0
R A M 地 址 指 令	LXY x, y	1 1 x3 x2 x1 x0 y3 y2 y1 y0	3 x y	1	1	(X) ← x、x = 0~15 (Y) ← y、y = 0~15
	LZ z	0 0 0 1 0 0 1 0 z1 z0	0 4 8 +z	1	1	(Z) ← z、z = 0~3
	INY	0 0 0 0 0 1 0 0 1 1	0 1 3	1	1	(Y) ← (Y) + 1
	DEY	0 0 0 0 0 1 0 1 1 1	0 1 7	1	1	(Y) ← (Y) - 1
R A M 和 寄 存 器 间 传 送 指 令	TAM j	1 0 1 1 0 0 j j j j	2 C j	1	1	(A) ← (M(DP)) (X) ← (X) EXOR (j)、j=0~15
	XAM j	1 0 1 1 0 1 j j j j	2 D j	1	1	(A) ↔ (M(DP)) (X) ← (X) EXOR (j)、j=0~15
	XAMD j	1 0 1 1 1 1 j j j j	2 F j	1	1	(A) ↔ (M(DP)) (X) ← (X) EXOR (j)、j=0~15 (Y) ← (Y) - 1
	XAMI j	1 0 1 1 1 0 j j j j	2 E j	1	1	(A) ↔ (M(DP)) (X) ← (X) EXOR (j)、j=0~15 (Y) ← (Y) + 1
	TMA j	1 0 1 0 1 1 j j j j	2 B j	1	1	(M(DP)) ← (A) (X) ← (X) EXOR (j)、j=0~15

跳越条件	标志 CY	详细说明
—	—	将寄存器B的内容传送到寄存器A。
—	—	将寄存器A的内容传送到寄存器B。
—	—	将寄存器Y的内容传送到寄存器A。
—	—	将寄存器A的内容传送到寄存器Y。
—	—	将寄存器B的内容传送到寄存器E的高4位（E7~E4）、寄存器A的内容传送到寄存器E的低4位（E3~E0）。
—	—	将寄存器E的高4位（E7~E4）内容传送到寄存器B、寄存器E的低4位（E3~E0）内容传送到寄存器A。
—	—	将寄存器A的低3位（A2~A0）内容传送到寄存器D。
—	—	将寄存器D的内容传送到寄存器A的低3位（A2~A0）、寄存器A的最高位（A3）为“0”。
—	—	将寄存器Z的内容传送到寄存器A的低2位（A1、A0）、寄存器A的高2位（A3、A2）为“0”。
—	—	将寄存器X的内容传送到寄存器A。
—	—	将堆栈指针（SP）的内容传送到寄存器A的低3位（A2~A0）。寄存器A的最高位（A3）变为“0”。
连续描述	—	将立即字段的值x装入寄存器X、立即字段的值y装入寄存器Y。 在连续描述并执行LXY指令时，除了最初执行的LXY指令外，跳越连续描述在后面的LXY指令。
—	—	将立即字段的值z装入寄存器Z。
(Y) = 0	—	将寄存器Y的内容加1。作为其结果，如果寄存器Y的内容为“0”，就跳越下一条指令；如果不为“0”，就继续执行下一条指令。
(Y) = 15	v	将寄存器Y的内容减1。作为其结果，如果寄存器Y的内容为“15”，就跳越下一条指令；如果不为“15”，就继续执行下一条指令。
—	—	在将M(DP)的内容传送到寄存器A后，将寄存器X的内容和立即字段的值j进行逻辑异或，其结果保存到寄存器X。
—	—	在将M(DP)和寄存器A的内容交换后，将寄存器X和立即字段的值j进行逻辑异或，其结果保存到寄存器X。
(Y) = 15	—	在将M(DP)和寄存器A的内容交换后，将寄存器X的内容和立即字段的值j进行逻辑异或，其结果保存到寄存器X。另外，将寄存器Y的内容减1，如果其结果为“15”，就跳越下一条指令；如果不为“15”，就继续执行下一条指令。
(Y) = 0	—	在将M(DP)和寄存器A的内容交换后，将寄存器X和立即字段的值j进行逻辑异或，其结果保存到寄存器X。另外，将寄存器Y的内容加1，如果其结果为“0”，就跳越下一条指令。如果其结果不为“0”，就继续执行下一条指令。
—	—	在将寄存器A的内容传送到M(DP)后，将寄存器X的内容和立即字段的值j进行逻辑异或，其结果保存到寄存器X。

分类	指令符号	指令码		字 数	周 期 数	功能
		D9 D8 D7 D6 D5 D4 D3 D2 D1 D0	16进制码			
运算指令	LA n	0 0 0 1 1 1 n n n n	0 7 n	1	1	(A) ← n、n=0~15
	TABP p	0 0 1 0 0 p4 p3 p2 p1 p0	0 8 p +p	1	3	(SP) ← (SP)+1 (SK(SP)) ← (PC) (PCH) ← p、p = 0~31 (B) ← (ROM(PC)) _{7~4} (A) ← (ROM(PC)) _{3~0} 在(UPTF) = 1时, (DR1、DR0) ← (ROM(PC)) _{9、8} (DR2) ← 0 (PC) ← (SK(SP)) (SP) ← (SP)-1
	AM	0 0 0 0 0 0 1 0 1 0	0 0 A	1	1	(A) ← (A)+(M(DP))
	AMC	0 0 0 0 0 0 1 0 1 1	0 0 B	1	1	(A) ← (A)+(M(DP))+(CY) (CY) ← 进位
	A n	0 0 0 1 1 0 n n n n	0 6 n	1	1	(A) ← (A)+n、n=0~15
	AND	0 0 0 0 0 1 1 0 0 0	0 1 8	1	1	(A) ← (A) AND (M(DP))
	OR	0 0 0 0 0 1 1 0 0 1	0 1 9	1	1	(A) ← (A) OR (M(DP))
	SC	0 0 0 0 0 0 0 1 1 1	0 0 7	1	1	(CY) ← 1
	RC	0 0 0 0 0 0 0 1 1 0	0 0 6	1	1	(CY) ← 0
	SZC	0 0 0 0 1 0 1 1 1 1	0 2 F	1	1	(CY)=0?
	CMA	0 0 0 0 0 1 1 1 0 0	0 1 C	1	1	(A) ← ($\bar{A}$)
	RAR	0 0 0 0 0 1 1 1 0 1	0 1 D	1	1	
位操作指令	SB j	0 0 0 1 0 1 1 1 j j	0 5 C +j	1	1	(Mj(DP)) ← 1、j=0~3
	RB j	0 0 0 1 0 0 1 1 j j	0 4 C +j	1	1	(Mj(DP)) ← 0、j=0~3
	SZB j	0 0 0 0 1 0 0 0 j j	0 2 j	1	1	(Mj(DP))=0?、j=0~3
比较指令	SEAM	0 0 0 0 1 0 0 1 1 0	0 2 6	1	1	(A)=(M(DP))?
	SEA n	0 0 0 0 1 0 0 1 0 1	0 2 5	2	2	(A)=n、n=0~15
		0 0 0 1 1 1 n n n n	0 7 n			

跳越条件	标志 CY	详细说明
连续描述	—	将立即字段的值n装入寄存器A。 在连续描述并执行LA指令时，除了最初执行的LA指令外，跳越连续描述在后面的LA指令。
—	—	将由页p的寄存器D和寄存器A的内容指定的地址(DR2 DR1 DR0 A3 A2 A1A0) ₂ 的ROM模式区的bit7~4、bit3~0分别传送到寄存器B、寄存器A。 在高位参考允许标志UPTF的内容为“1”时，将ROM模式区的bit9~8传送到寄存器D的低2位(DR1、DR0)，寄存器D的最高位(DR2)为“0”。 在执行此指令时，使用1段堆栈(SK)。
—	—	寄存器A加上M(DP)的内容，结果保存到寄存器A。 进位的内容不变。
—	0/1	寄存器A加上M(DP)的内容和进位标志CY的内容，结果保存到寄存器A和标志CY。
上溢=0	—	寄存器A的内容加上立即字段的值n，结果保存到寄存器A。 进位标志(CY)的内容不变。如果运算结果上溢，就继续执行下一条指令。 如果不上溢，就跳越下一条指令。
—	—	将寄存器A的内容和M(DP)的内容进行逻辑与，结果保存到寄存器A。
—	—	将寄存器A的内容和M(DP)的内容进行逻辑或，结果保存到寄存器A。
—	1	将进位标志(CY)置位(1)。
—	0	将进位标志(CY)清零。
(CY)=0	—	在进位标志(CY)的内容为“0”时，跳越下一条指令。如果为“1”，就继续执行下一条指令。 跳越后标志(CY)也不变化。
—	—	将寄存器A的内容的1的补码保存到寄存器A。
—	0/1	包含进位标志(CY)，将寄存器A的内容向右循环1位。
—	—	将M(DP)的第j位(由立即字段的值j指定的位)的内容置位(1)。
—	—	将M(DP)的第j位(由立即字段的值j指定的位)的内容清零。
(Mj(DP))=0 其中, j=0~3	—	如果M(DP)的第j位(由立即字段的值j指定的位)的内容为“0”，就跳越下一条指令。 如果为“1”，就继续执行下一条指令。
(A)=(M(DP))	—	如果寄存器A的内容和M(DP)的内容相等，就跳越下一条指令。如果不相等，就继续执行下一条指令。
(A)=n 其中, n=0~15	—	如果寄存器A的内容和立即字段的值n相等，就跳越下一条指令。如果不相等，就继续执行下一条指令。

分类	指令符号	指令码		字 数	周 期 数	功能
		D9 D8 D7 D6 D5 D4 D3 D2 D1 D0	16进制码			
转移指令	B a	0 1 1 a6 a5 a4 a3 a2 a1 a0	1 8 a +a	1	1	(PCL) ← a6~a0
	BL p, a	0 0 1 1 1 p4 p3 p2 p1 p0 1 0 0 a6 a5 a4 a3 a2 a1 a0	0 E p +p 2 a a	2	2	(PCH) ← p, p = 0~31 (PCL) ← a6~a0
	BLA p	0 0 0 0 0 1 0 0 0 0 1 0 0 p4 0 0 p3 p2 p1 p0	0 1 0 2 p p	2	2	(PCH) ← p, p = 0~31 (PCL) ← (DR2~DR0, A3~A0)
子程序调用指令	BM a	0 1 0 a6 a5 a4 a3 a2 a1 a0	1 a a	1	1	(SP) ← (SP)+1 (SK(SP)) ← (PC) (PCH) ← 2 (PCL) ← a6~a0
	BML p, a	0 0 1 1 0 p4 p3 p2 p1 p0 1 0 0 a6 a5 a4 a3 a2 a1 a0	0 C p +p 2 a a	2	2	(SP) ← (SP)+1 (SK(SP)) ← (PC) (PCH) ← p, p = 0~31 (PCL) ← a6~a0
	BMLA p	0 0 0 0 1 1 0 0 0 0 1 0 0 p4 0 0 p3 p2 p1 p0	0 3 0 2 p p	2	2	(SP) ← (SP)+1 (SK(SP)) ← (PC) (PCH) ← p, p = 0~31 (PCL) ← (DR2~DR0, A3~A0)
返回指令	RTI	0 0 0 1 0 0 0 1 1 0	0 4 6	1	1	(PC) ← (SK(SP)) (SP) ← (SP)-1
	RT	0 0 0 1 0 0 0 1 0 0	0 4 4	1	2	(PC) ← (SK(SP)) (SP) ← (SP)-1
	RTS	0 0 0 1 0 0 0 1 0 1	0 4 5	1	2	(PC) ← (SK(SP)) (SP) ← (SP)-1
中断控制指令	DI	0 0 0 0 0 0 0 1 0 0	0 0 4	1	1	(INTE) 0
	EI	0 0 0 0 0 0 0 1 0 1	0 0 5	1	1	(INTE) ← 1
	SNZ0	0 0 0 0 1 1 1 0 0 0	0 3 8	1	1	(V10)=0: (EXF0)=1? (EXF0) ← 0 (V10)=1: SNZ0=NOP
	SZNI0	0 0 0 0 1 1 1 0 1 0	0 3 A	1	1	I12=0: (INT)= “L” ? I12=1: (INT)= “H” ?

跳越条件	标志 CY	详细说明
—	—	页内转移：转移到同一页的地址a。
—	—	页外转移：转移到页p的地址a。
—	—	页外转移：转移到由页p的寄存器D和寄存器A的内容指定的地址(DR2DR1DR0A3A2A1A0)2。
—	—	页2的子程序调用：调用页2的地址a的子程序。
—	—	子程序调用：调用页p的地址a的子程序。
—	—	子程序调用：调用由页p的寄存器D和寄存器A的内容指定的地址(DR2DR1DR0A3A2A1A0)2的子程序。
—	—	从中断处理程序返回到主程序。 将数据指针（X、Y、Z）、进位标志CY、跳越状态、由LA/LXY连续描述的NOP状态、寄存器A、寄存器B的各值恢复到中断前的状态。
—	—	从子程序返回到调用此子程序的程序。
无条件跳越	—	从子程序返回到调用此子程序的程序，无条件跳越下一条指令。
—	—	将中断允许标志（INTE）清零，设定成中断发生禁止状态。
—	—	将中断允许标志（INTE）置位（1），设定成中断发生可能状态。
V10=0:(EXF0)=1	—	在中断控制寄存器V1的bit0（V10）的内容为“0”时，如果外部0中断请求标志（EXF0）为“1”，就将外部0中断请求标志EXF0清零，然后跳越下一条指令。 如果标志EXF0为“0”，就继续执行下一条指令。 在中断控制寄存器V1的bit0（V10）的内容为“1”时，此指令与NOP指令等价。
I12=0:(INT)=“L”	—	在中断控制寄存器I1的bit2（I12）的内容为“0”时，如果INT引脚的电平为“L”，就跳越下一条指令； 如果为“H”，就继续执行下一条指令。
I12=1:(INT)=“H”	—	在中断控制寄存器I1的bit2（I12）的内容为“1”时，如果INT引脚的电平为“H”，就跳越下一条指令； 如果为“L”，就继续执行下一条指令。

分类	指令符号	指令码		字 数	周 期 数	功能
		D9 D8 D7 D6 D5 D4 D3 D2 D1 D0	16进制码			
中断控制指令	TAV1	0 0 0 1 0 1 0 1 0 0	0 5 4	1	1	(A) ← (V1)
	TV1A	0 0 0 0 1 1 1 1 1 1	0 3 F	1	1	(V1) ← (A)
	TAV2	0 0 0 1 0 1 0 1 0 1	0 5 5	1	1	(A) ← (V2)
	TV2A	0 0 0 0 1 1 1 1 1 0	0 3 E	1	1	(V2) ← (A)
	TAI1	1 0 0 1 0 1 0 0 1 1	2 5 3	1	1	(A) ← (I1)
	TI1A	1 0 0 0 0 1 0 1 1 1	2 1 7	1	1	(I1) ← (A)
定时器操作指令	TPAA	1 0 1 0 1 0 1 0 1 0	2 A A	1	1	(PA0) ← (A0)
	TAW1	1 0 0 1 0 0 1 0 1 1	2 4 B	1	1	(A) ← (W1)
	TW1A	1 0 0 0 0 0 1 1 1 0	2 0 E	1	1	(W1) ← (A)
	TAW2	1 0 0 1 0 0 1 1 0 0	2 4 C	1	1	(A) ← (W2)
	TW2A	1 0 0 0 0 0 1 1 1 1	2 0 F	1	1	(W2) ← (A)
	TAW5	1 0 0 1 0 0 1 1 1 1	2 4 F	1	1	(A) ← (W5)
	TW5A	1 0 0 0 0 1 0 0 1 0	2 1 2	1	1	(W5) ← (A)
	TAW6	1 0 0 1 0 1 0 0 0 0	2 5 0	1	1	(A) ← (W6)
	TW6A	1 0 0 0 0 1 0 0 1 1	2 1 3	1	1	(W6) ← (A)
	TABPS	1 0 0 1 1 1 0 1 0 1	2 7 5	1	1	(B) ← (TPS7~TPS4) (A) ← (TPS3~TPS0)
	TPSAB	1 0 0 0 1 1 0 1 0 1	2 3 5	1	1	(RPS7~RPS4) ← (B) (TPS7~TPS4) ← (B) (RPS3~RPS0) ← (A) (TPS3~TPS0) ← (A)
	TAB1	1 0 0 1 1 1 0 0 0 0	2 7 0	1	1	(B) ← (T17~T14) (A) ← (T13~T10)
	T1AB	1 0 0 0 1 1 0 0 0 0	2 3 0	1	1	(R1L7~R1L4) ← (B) (T17~T14) ← (B) (R1L3~R1L0) ← (A) (T13~T10) ← (A)
	T1HAB	1 0 1 0 0 1 0 0 1 0	2 9 2	1	1	(R1H7~R1H4) ← (B) (R1H7~R1H4) ← (A)
	TAB2	1 0 0 1 1 1 0 0 0 1	2 7 1	1	1	(B) ← (T27~T24) (A) ← (T23~T20)
	T2AB	1 0 0 0 1 1 0 0 0 1	2 3 1	1	1	(R2L7~R2L4) ← (B) (T27~T24) ← (B) (R2L3~R2L0) ← (A) (T23~T20) ← (A)

跳越条件	标志 CY	详细说明
—	—	将中断控制寄存器V1的内容传送到寄存器A。
—	—	将寄存器A的内容传送到中断控制寄存器V1。
—	—	将中断控制寄存器V2的内容传送到寄存器A。
—	—	将寄存器A的内容传送到中断控制寄存器V2。
—	—	将中断控制寄存器I1的内容传送到寄存器A。
—	—	将寄存器A的内容传送到中断控制寄存器I1。
—	—	将寄存器A的最低位（A0）的内容传送到定时器控制寄存器PA。
—	—	将定时器控制寄存器W1的内容传送到寄存器A。
—	—	将寄存器A的内容传送到定时器控制寄存器W1。
—	—	将定时器控制寄存器W2的内容传送到寄存器A。
—	—	将寄存器A的内容传送到定时器控制寄存器W2。
—	—	将定时器控制寄存器W5的内容传送到寄存器A。
—	—	将寄存器A的内容传送到定时器控制寄存器W5。
—	—	将定时器控制寄存器W6的内容传送到寄存器A。
—	v	将寄存器A的内容传送到定时器控制寄存器W6。
—	—	将预分频器的高4位（TPS7~TPS4）的内容传送到寄存器B。 将预分频器的低4位（TPS3~TPS0）的内容传送到寄存器A。
—	—	将寄存器B的内容传送到预分频器的高4位（TPS7~TPS4）和预分频器的重加载寄存器RPS的高4位（RPS7~RPS4），并且将寄存器A的内容传送到预分频器的低4位（TPS3~TPS0）和预分频器的重加载寄存器RPS的低4位（RPS3~RPS0）。
—	—	将定时器1的高4位（T17~T14）的内容传送到寄存器B。 将定时器1的低4位（T13~T10）的内容传送到寄存器A。
—	—	将寄存器B的内容传送到定时器1的高4位（T17~T14）和定时器1的重加载寄存器R1L的高4位（R1L7~R1L4），并且将寄存器A的内容传送到定时器1的低4位（T13~T10）和定时器1的重加载寄存器R1L的低4位（R1L3~R1L0）。
—	—	将寄存器B的内容传送到定时器1的重加载寄存器R1H的高4位（R1H7~R1H4）。 将寄存器A的内容传送到定时器1的重加载寄存器R1H的低4位（R1H3~R1H0）。
—	v	将定时器2的高4位（T27~T24）的内容传送到寄存器B。 将定时器2的低4位（T23~T20）的内容传送到寄存器A。
—	—	将寄存器B的内容传送到定时器2的高4位（T27~T24）和定时器2的重加载寄存器R2L的高4位（R2L7~R2L4），并且将寄存器A的内容传送到定时器2的低4位（T23~T20）和定时器2的重加载寄存器R2L的低4位（R2L3~R2L0）。

分类	指令符号	指令码		字 数	周 期 数	功能
		D9 D8 D7 D6 D5 D4 D3 D2 D1 D0	16进制码			
定时器操作指令	T2HAB	1 0 1 0 0 1 0 1 0 0	2 9 4	1	1	(R2H7~R2H4) ← (B) (R2H3~R2H0) ← (A)
	T1R1L	1 0 1 0 1 0 0 1 1 1	2 A 7	1	1	(T1) ← (R1L)
	T2R2L	1 0 1 0 0 1 0 1 0 1	2 9 5	1	1	(T2) ← (R2L)
	SZNT1	1 0 1 0 0 0 0 0 0 0	2 8 0	1	1	(V12)=0: (T1F)=1? (T1F) ← 0 (V12)=1: SZNT1=NOP
	SNZT2	1 0 1 0 0 0 0 0 0 1	2 8 1	1	1	(V13)=0: (T2F)=1? (T2F) ← 0 (V13)=1: SNZT2=NOP
输入/输出指令	IAP0	1 0 0 1 1 0 0 0 0 0	2 6 0	1	1	(A) ← (P0)
	OP0A	1 0 0 0 1 0 0 0 0 0	2 2 0	1	1	(P0) ← (A)
	IAP1	1 0 0 1 1 0 0 0 0 1	2 6 1	1	1	(A) ← (P1)
	OP1A	1 0 0 0 1 0 0 0 0 1	2 2 1	1	1	(P1) ← (A)
	IAP2	1 0 0 1 1 0 0 0 1 0	2 6 2	1	1	(A1、A0) ← (P21、P20) (A3、A2) ← 0
	OP2A	1 0 0 0 1 0 0 0 1 0	2 2 2	1	1	(P21、P20) ← (A1、A0)
	IAP3	1 0 0 1 1 0 0 0 1 1	2 6 3	1	1	(A1、A0) ← (P31、P30) (A3、A2) ← 0
	OP3A	1 0 0 0 1 0 0 0 1 1	2 2 3	1	1	(P31、P30) ← (A1、A0)
	CLD	0 0 0 0 0 1 0 0 0 1	0 1 1	1	1	(D) ← 1
	RD	0 0 0 0 0 1 0 1 0 0	0 1 4	1	1	(D(Y)) ← 0, (Y)=0~5
	SD	0 0 0 0 0 1 0 1 0 1	0 1 5	1	1	(D(Y)) ← 1, (Y)=0~5
	SZD	0 0 0 0 1 0 0 1 0 0	0 2 4	2	2	(D(Y))=0?, (Y)=0~5
		0 0 0 0 1 0 1 0 1 1	0 2 B			

跳越条件	标志 CY	详细说明
—	—	将寄存器B的内容传送到定时器2的重加载寄存器R2H的高4位（R2H7～R2H4）、 将寄存器A的内容传送到定时器2的重加载寄存器R2H的低4位（R2H3～R2H0）。
—	—	定时器1的重加载寄存器R1L的内容传送到定时器1
—	—	定时器2的重加载寄存器R2L的内容传送到定时器2
V12=0:(T1F)=1	—	在中断控制寄存器V1的bit2（V12）的内容为“0”时，如果定时器1中断请求标志T1F为“1”，就将定时器1中断请求标志T1F清零，然后跳越下一条指令。 如果标志T1F为“0”，就继续执行下一条指令。
V13=0:(T2F)=1	—	在中断控制寄存器V1的bit3（V13）的内容为“1”时，此指令与NOP指令等价。 在中断控制寄存器V1的bit3（V13）的内容为“0”时，如果定时器2中断请求标志T2F为“1”，就将定时器2中断请求标志T2F清零，然后跳越下一条指令。 如果标志T2F为“0”，就继续执行下一条指令。 在中断控制寄存器V1的bit3（V13）的内容为“1”时，此指令与NOP指令等价。
—	—	将端口P0的输入传送到寄存器A。
—	—	将寄存器A的内容输出到端口P0。
—	—	将端口P1的输入传送到寄存器A。
—	—	将寄存器A的内容输出到端口P1。
—	—	将端口P2的输入传送到寄存器A的低2位（A1、A0）， 寄存器A的高2位（A3、A2）的内容为“0”。
—	—	将寄存器A的低2位（A1、A0）的内容输出到端口P2。
—	—	将端口P3的输入传送到寄存器A的低2位（A1、A0）， 寄存器A的高2位（A3、A2）的内容为“0”。
—	—	将寄存器A的低2位（A1、A0）的内容输出到端口P3。
—	—	将端口D全部置位（1）。
—	—	将由端口D的寄存器Y的内容指定的端口清零。
—	—	将由端口D的寄存器Y的内容指定的端口置位（1）。
(D(Y))=0	—	如果由端口D的寄存器Y的内容指定的端口的内容为“0”，跳越下一条指令。 如果为“1”，就继续执行下一条指令。

分类	指令符号	指令码		字 数	周 期 数	功能
		D9 D8 D7 D6 D5 D4 D3 D2 D1 D0	16进制码			
输入 / 输出指令	TFR0A	1 0 0 0 1 0 1 0 0 0	2 2 8	1	1	(FR0) ← (A)
	TFR1A	1 0 0 0 1 0 1 0 0 1	2 2 9	1	1	(FR1) ← (A)
	TFR2A	1 0 0 0 1 0 1 0 1 0	2 2 A	1	1	(FR2) ← (A)
	TFR3A	1 0 0 0 1 0 1 0 1 1	2 2 B	1	1	(FR3) ← (A)
	TC1A	1 0 1 0 1 0 1 0 0 0	2 A B	1	1	(C1) ← (A)
	TAPU0	1 0 0 1 0 1 0 1 1 1	2 5 7	1	1	(A) ← (PU0)
	TPU0A	1 0 0 0 1 0 1 1 0 1	2 2 D	1	1	(PU0) ← (A)
	TAPU1	1 0 0 1 0 1 1 1 1 0	2 5 E	1	1	(A) ← (PU1)
	TPU1A	1 0 0 0 1 0 1 1 1 0	2 2 E	1	1	(PU1) ← (A)
	TAPU2	1 0 0 1 0 1 1 1 1 1	2 5 F	1	1	(A) ← (PU2)
	TPU2A	1 0 0 0 1 0 1 1 1 1	2 2 F	1	1	(PU2) ← (A)
	TAK0	1 0 0 1 0 1 0 1 1 0	2 5 6	1	1	(A) ← (K0)
	TK0A	1 0 0 0 0 1 1 0 1 1	2 1 B	1	1	(K0) ← (A)
	TAK1	1 0 0 1 0 1 1 0 0 1	2 5 9	1	1	(A) ← (K1)
	TK1A	1 0 0 0 0 1 0 1 0 0	2 1 4	1	1	(K1) ← (A)
	TAK2	1 0 0 1 0 1 1 0 1 0	2 5 A	1	1	(A) ← (K2)
	TK2A	1 0 0 0 0 1 0 1 0 1	2 1 5	1	1	(K2) ← (A)
	TAL1	1 0 0 1 0 0 1 0 1 0	2 4 A	1	1	(A) ← (L1)
	TL1A	1 0 0 0 0 0 1 0 1 0	2 0 A	1	1	(L1) ← (A)
串行接口指令	TABSI	1 0 0 1 1 1 1 0 0 0	2 7 8	1	1	(B) ← (SI7~SI4) (A) ← (SI3~SI0)
	TSIAB	1 0 0 0 1 1 1 0 0 0	2 3 8	1	1	(SI7~SI4) ← (B) (SI3~SI0) ← (A)
	TAJ1	1 0 0 1 0 0 0 0 1 0	2 4 2	1	1	(A) ← (J1)
	TJ1A	1 0 0 0 0 0 0 0 1 0	2 0 2	1	1	(J1) ← (A)
	SST	1 0 1 0 0 1 1 1 1 0	2 9 E	1	1	(SIOF) ← 0, 开始串行接口的发送和接收
	SNZSI	1 0 1 0 0 0 1 0 0 0	2 8 8	1	1	(V23)=0: (SIOF)=1? (SIOF) ← 0 (V23)=1: SNZSI=NOP

跳越条件	标志 CY	详细说明
—	—	将寄存器A的内容传送到端口输出形式控制寄存器FR0。
—	—	将寄存器A的内容传送到端口输出形式控制寄存器FR1。
—	—	将寄存器A的内容传送到端口输出形式控制寄存器FR2。
—	—	将寄存器A的内容传送到端口输出形式控制寄存器FR3。
—	—	将寄存器A的内容传送到端口输出形式控制寄存器C1。
—	—	将上拉控制寄存器PU0的内容传送到寄存器A。
—	—	将寄存器A的内容传送到上拉控制寄存器PU0。
—	—	将上拉控制寄存器PU1的内容传送到寄存器A。
—	—	将寄存器A的内容传送到上拉控制寄存器PU1。
—	—	将上拉控制寄存器PU2的内容传送到寄存器A。
—	—	将寄存器A的内容传送到上拉控制寄存器PU2。
—	—	将键唤醒控制寄存器K0的内容传送到寄存器A。
—	—	将寄存器A的内容传送到键唤醒控制寄存器K0。
—	—	将键唤醒控制寄存器K1的内容传送到寄存器A。
—	—	将寄存器A的内容传送到键唤醒控制寄存器K1。
—	—	将键唤醒控制寄存器K2的内容传送到寄存器A。
—	—	将寄存器A的内容传送到键唤醒控制寄存器K2。
—	—	将键唤醒控制寄存器L1的内容传送到寄存器A。
—	—	将寄存器A的内容传送到键唤醒控制寄存器L1。
—	—	将寄存器SI的高4位（SI7～SI4）的内容传送到寄存器B、寄存器SI的低4位（SI3～SI0）的内容传送到寄存器A。
—	—	将寄存器B的内容传送到寄存器SI的高4位（SI7～SI4）、寄存器A的内容传送到寄存器SI的低4位（SI3～SI0）。
—	—	将串行接口控制寄存器J1的内容传送到寄存器A。
—	—	将寄存器A的内容传送到串行接口控制寄存器J1。
—	—	将串行接口发送和接收结束标志SIOF清零，开始串行接口的发送和接收运行。
V23=0:(SIOF)=1	—	在中断控制寄存器V2的bit3（V23）的内容为“0”时，如果串行接口发送和接收结束标志（SIOF）为“1”，就将标志SIOF清零，然后跳越下一条指令。 如果标志SIOF为“0”，就继续执行下一条指令。 在中断控制寄存器V2的bit3（V23）的内容为“1”时，此指令与NOP指令等价。

分类	指令符号	指令码		字 数	周 期 数	功能
		D9 D8 D7 D6 D5 D4 D3 D2 D1 D0	16进制码			
A / D 转 换 指 令	TABAD	1 0 0 1 1 1 1 0 0 1	2 7 9	1	1	Q13 = 0: (B) $\leftarrow$ (AD9~AD6) (A) $\leftarrow$ (AD5~AD2) Q13 = 1: (B) $\leftarrow$ (AD7~AD4) (A) $\leftarrow$ (AD3~AD0)
	TALA	1 0 0 1 0 0 1 0 0 1	2 4 9	1	1	(A3、A2) $\leftarrow$ (AD1、AD0) (A1、A0) $\leftarrow$ 0
	TADAB	1 0 0 0 1 1 1 0 0 1	2 3 9	1	1	Q13 = 1: (AD7~AD4) $\leftarrow$ (B) (AD3~AD0) $\leftarrow$ (A) Q13 = 0: TADAB = NOP
	TAQ1	1 0 0 1 0 0 0 1 0 0	2 4 4	1	1	(A) $\leftarrow$ (Q1)
	TQ1A	1 0 0 0 0 0 0 1 0 0	2 0 4	1	1	(Q1) $\leftarrow$ (A)
	ADST	1 0 1 0 0 1 1 1 1 1	2 9 F	1	1	(ADF) $\leftarrow$ 0 、 Q13 = 0: 开始A/D转换 Q13 = 1: 比较器开始运行
	SNZAD	1 0 1 0 0 0 0 1 1 1	2 8 7	1	1	(V22) = 0: (ADF) = 1 ? (ADF) $\leftarrow$ 0 (V22) = 1: SNZAD = NOP
时 钟 控 制 指 令	CRCK	1 0 1 0 0 1 1 0 1 1	2 9 B	1	1	选择RC振荡电路
	TAMR	1 0 0 1 0 1 0 0 1 0	2 5 2	1	1	(A) $\leftarrow$ (MR)
	TMRA	1 0 0 0 0 1 0 1 1 0	2 1 6	1	1	(MR) $\leftarrow$ (A)
	TRGA	1 0 0 0 0 0 1 0 0 1	2 0 9	1	1	(RG0) $\leftarrow$ (A0)
其 它	NOP	0 0 0 0 0 0 0 0 0 0	0 0 0	1	1	(PC) $\leftarrow$ (PC)+1
	POF	0 0 0 0 0 0 0 0 1 0	0 0 2	1	1	转移到RAM备份模式
	EPOF	0 0 0 1 0 1 1 0 1 1	0 5 B	1	1	POF指令有效
	SNZP	0 0 0 0 0 0 0 0 1 1	0 0 3	1	1	(P)=1?
	WRST	1 0 1 0 1 0 0 0 0 0	2 A 0	1	1	(WDF1)=1? (WDF1) $\leftarrow$ 0
	DWDT	1 0 1 0 0 1 1 1 0 0	2 9 C	1	1	允许看门狗定时器功能停止
	SRST	0 0 0 0 0 0 0 0 0 1	0 0 1	1	1	系统复位
	RUPT	0 0 0 1 0 1 1 0 0 0	0 5 8	1	1	(UPTF) $\leftarrow$ 0
	SUPT	0 0 0 1 0 1 1 0 0 1	0 5 9	1	1	(UPTF) $\leftarrow$ 1
	SVDE*	1 0 1 0 0 1 0 0 1 1	2 9 3	1	1	RAM备份时, 低电压检测电路有效

注. * 只限H版。

跳越条件	标志 CY	详细说明
—	—	在A/D转换模式（A/D控制寄存器Q1的bit3（Q13）的内容为“0”）时，将寄存器AD的高4位（AD9～AD6）、中4位（AD5～AD2）传送到寄存器B、寄存器A。 在比较器模式（A/D控制寄存器Q1的bit3（Q13）的内容为“1”）时，将比较寄存器的高4位（AD7～AD4）、低4位（AD3～AD0）传送到寄存器B、寄存器A。
—	—	将寄存器AD的低2位（AD1、AD0）的内容传送到寄存器A的高2位（A3、A2），寄存器A的低2位（A1、A0）为“0”。
—	—	在比较器模式时（A/D控制寄存器Q1的bit3（Q13）的内容为“1”）时，将寄存器B的内容传送到比较寄存器的高4位（AD7～AD4）、寄存器A的内容传送到比较寄存器的低4位（AD3～AD0）。 在A/D转换模式时（A/D控制寄存器Q1的bit3（Q13）的内容为“0”）时，此指令与NOP指令等价。
—	—	将A/D控制寄存器Q1的内容传送到寄存器A。
—	—	将寄存器A的内容传送到A/D控制寄存器Q1。
—	—	将A/D转换结束标志（ADF）清零，在A/D转换模式时（A/D控制寄存器Q1的bit3（Q13）的内容为“0”）开始A/D转换，在比较器模式时（A/D控制寄存器Q1的bit3（Q13）的内容为“1”）开始比较器的运行。
V2z=0:(ADF)=1	—	在中断控制寄存器V2的bit2（V22）的内容为“0”时，如果A/D转换结束标志（ADF）为“1”，就将标志ADF清零，然后跳越下一条指令。 如果标志ADF为“0”，就继续执行下一条指令。 在中断控制寄存器V2的bit2（V22）的内容为“1”时，此指令与NOP指令等价。
—	—	主时钟f(XIN)选择RC振荡电路。
—	—	将时钟控制寄存器MR的内容传送到寄存器A。
—	—	将寄存器A的内容传送到时钟控制寄存器MR。
—	—	将寄存器A的最低位（A0）的内容传送到时钟控制寄存器RG。
—	—	空操作：程序计数器的值加“1”，其它不变。
—	—	如果在执行EPOF指令后执行POF指令，本产品将变为RAM备份模式。
—	—	如果执行EPOF指令，紧接的POF指令就有效。
(P)=1	—	如果掉电标志（P）的内容为“1”，就跳越下一条指令；如果为“0”就继续执行下一条指令。 即使在跳越后，掉电标志P的内容也不变。
(WDF1)=1	—	如果看门狗定时器标志（WDF1）为“1”，就将标志WDF1清零，然后跳越下一条指令。 如果为“0”，就继续执行下一条指令。另外，如果在执行DWDT指令后紧接着执行WRST指令，看门狗定时器的复位产生功能就无效。
—	—	如果执行DWDT指令，就能通过紧接的WRST指令停止看门狗定时器功能。
—	—	产生系统复位。
—	—	将高位参考允许标志UPTF清零。
—	—	将高位参考允许标志UPTF置位（1）。
—	—	在RAM备份模式时，将低电压检测电路置成有效。

指令码对应表

D3~D0	16进制码	D9~D4																010000	011000
		000000	000001	000010	000011	000100	000101	000110	000111	001000	001001	001010	001011	001100	001101	001110	001111	010111	011111
0000	0	NOP	BLA	SZB 0	BMLA	—	TASP	A 0	LA 0	TABP 0	TABP 16	—	—	BML	BML	BL	BL	BM	B
0001	1	SRST	CLD	SZB 1	—	—	TAD	A 1	LA 1	TABP 1	TABP 17	—	—	BML	BML	BL	BL	BM	B
0010	2	POF	—	SZB 2	—	—	TAX	A 2	LA 2	TABP 2	TABP 18	—	—	BML	BML	BL	BL	BM	B
0011	3	SNZP	INY	SZB 3	—	—	TAZ	A 3	LA 3	TABP 3	TABP 19	—	—	BML	BML	BL	BL	BM	B
0100	4	DI	RD	SZD	—	RT	TAV1	A 4	LA 4	TABP 4	TABP 20	—	—	BML	BML	BL	BL	BM	B
0101	5	EI	SD	SEAn	—	RTS	TAV2	A 5	LA 5	TABP 5	TABP 21	—	—	BML	BML	BL	BL	BM	B
0110	6	RC	—	SEAM	—	RTI	—	A 6	LA 6	TABP 6	TABP 22	—	—	BML	BML	BL	BL	BM	B
0111	7	SC	DEY	—	—	—	—	A 7	LA 7	TABP 7	TABP 23	—	—	BML	BML	BL	BL	BM	B
1000	8	—	AND	—	SNZ0	LZ 0	RUPT	A 8	LA 8	TABP 8	TABP 24	—	—	BML	BML	BL	BL	BM	B
1001	9	—	OR	TDA	—	LZ 1	SUPT	A 9	LA 9	TABP 9	TABP 25	—	—	BML	BML	BL	BL	BM	B
1010	A	AM	TEAB	TABE	SNZI0	LZ 2	—	A 10	LA 10	TABP 10	TABP 26	—	—	BML	BML	BL	BL	BM	B
1011	B	AMC	—	—	—	LZ 3	EPOF	A 11	LA 11	TABP 11	TABP 27	—	—	BML	BML	BL	BL	BM	B
1100	C	TYA	CMA	—	—	RB 0	SB 0	A 12	LA 12	TABP 12	TABP 28	—	—	BML	BML	BL	BL	BM	B
1101	D	—	RAR	—	—	RB 1	SB 1	A 13	LA 13	TABP 13	TABP 29	—	—	BML	BML	BL	BL	BM	B
1110	E	TBA	TAB	—	TV2A	RB 2	SB 2	A 14	LA 14	TABP 14	TABP 30	—	—	BML	BML	BL	BL	BM	B
1111	F	—	TAY	SZC	TV1A	RB 3	SB 3	A 15	LA 15	TABP 15	TABP 31	—	—	BML	BML	BL	BL	BM	B

上表为机器码和机器指令的对应表。D3~D0表示机器码的低4位，D9~D4表示机器码的高6位。同时，还表示了这些码的16进制码。有1字指令和2字指令2种，各种指令的第1字码如上表、2字指令的第2字码如下表所示。

注. 用“—”表示的码不能使用。

第2字	
BL	10 0aaa aaaa
BML	10 0aaa aaaa
BLA	10 0p00 pppp
BMLA	10 0p00 pppp
SEA	00 0111 nnnn
SZD	00 0010 1011

指令码对应表

D3~D0	16进制码	D9~D4																110000 111111
		20	21	22	23	24	25	26	27	28	29	2A	2B	2C	2D	2E	2F	30~3F
0000	0	—	—	OP0A	T1AB	—	TAW6	IAP0	TAB1	SNZT1	—	WRST	TMA0	TAM0	XAM0	XAMI0	XAMD0	LXY
0001	1	—	—	OP1A	T2AB	—	—	IAP1	TAB2	SNZT2	—	—	TMA1	TAM1	XAM1	XAMI1	XAMD1	LXY
0010	2	TJ1A	TW5A	OP2A	—	TAJ1	TAMR	IAP2	—	—	T1HAB	—	TMA2	TAM2	XAM2	XAMI2	XAMD2	LXY
0011	3	—	TW6A	OP3A	—	—	TAI1	IAP3	—	—	SVDE*	—	TMA3	TAM3	XAM3	XAMI3	XAMD3	LXY
0100	4	TQ1A	TK1A	—	—	TAQ1	—	—	—	—	T2HAB	—	TMA4	TAM4	XAM4	XAMI4	XAMD4	LXY
0101	5	—	TK2A	—	TPSAB	—	—	—	TABPS	—	T2R2L	—	TMA5	TAM5	XAM5	XAMI5	XAMD5	LXY
0110	6	—	TMRA	—	—	—	TAK0	—	—	—	—	—	TMA6	TAM6	XAM6	XAMI6	XAMD6	LXY
0111	7	—	TI1A	—	—	—	TAPU0	—	—	SNZAD	—	T1R1L	TMA7	TAM7	XAM7	XAMI7	XAMD7	LXY
1000	8	—	—	TFR0A	TSIAB	—	—	—	TABSI	SNZSI	—	TC1A	TMA8	TAM8	XAM8	XAMI8	XAMD8	LXY
1001	9	TRGA	—	TFR1A	TADAB	TALA	TAK1	—	TABAD	—	—	—	TMA9	TAM9	XAM9	XAMI9	XAMD9	LXY
1010	A	TL1A	—	TFR2A	—	TAL1	TAK2	—	—	—	—	TPAA	TMA10	TAM10	XAM10	XAMI10	XAMD10	LXY
1011	B	—	TK0A	TFR3A	—	TAW1	—	—	—	—	CRCK	—	TMA11	TAM11	XAM11	XAMI11	XAMD11	LXY
1100	C	—	—	—	—	TAW2	—	—	—	—	DWDT	—	TMA12	TAM12	XAM12	XAMI12	XAMD12	LXY
1101	D	—	—	TPU0A	—	—	—	—	—	—	—	—	TMA13	TAM13	XAM13	XAMI13	XAMD13	LXY
1110	E	TW1A	—	TPU1A	—	—	TAPU1	—	—	—	SST	—	TMA14	TAM14	XAM14	XAMI14	XAMD14	LXY
1111	F	TW2A	—	TPU2A	—	TAW5	TAPU2	—	—	—	ADST	—	TMA15	TAM15	XAM15	XAMI15	XAMD15	LXY

上表为机器码和机器指令的对应表。D3~D0表示机器码的低4位，D9~D4表示机器码的高6位。同时，还表示了这些码的16进制码。有1字指令和2字指令2种，各种指令的第1字码如上表、2字指令的第2字码如下表所示。

注. 用“—”表示的码不能使用。

	第2字
BL	10 0aaa aaaa
BML	10 0aaa aaaa
BLA	10 0p00 pppp
BMLA	10 0p00 pppp
SEA	00 0111 nnnn
SZD	00 0010 1011

• *只能用于H版。

电特性

绝对最大额定值

符号	项 目	条 件	额定值	单位
V _{DD}	电源电压	—	−0.3~6.5	V
V _I	输入电压 P0、P1、P2、P3、D0~D5、 RESET、X _{IN}	—	−0.3~V _{DD} +0.3	V
V _I	输入电压 INT、CNTR0、CNTR1、SIN、SCK	—	−0.3~V _{DD} +0.3	V
V _I	输入电压 AIN0~AIN5	—	−0.3~V _{DD} +0.3	V
V _O	输出电压 P0、P1、P2、P3、D0~D5 RESET	输出晶体管为截止状态	−0.3~V _{DD} +0.3	V
V _O	输出电压 CNTR0、CNTR1、SOUT、SCK	输出晶体管为截止状态	−0.3~V _{DD} +0.3	V
V _O	输出电压 XOUT	—	−0.3~V _{DD} +0.3	V
P _d	功耗	T _a =25°C	300	mW
T _{opr}	工作环境温度	—	−20~85	°C
T _{stg}	保存温度	—	−40~125	°C

推荐运行条件 1（在没有指定时，Ta=-20~85°C、VDD=1.8~5.5V）

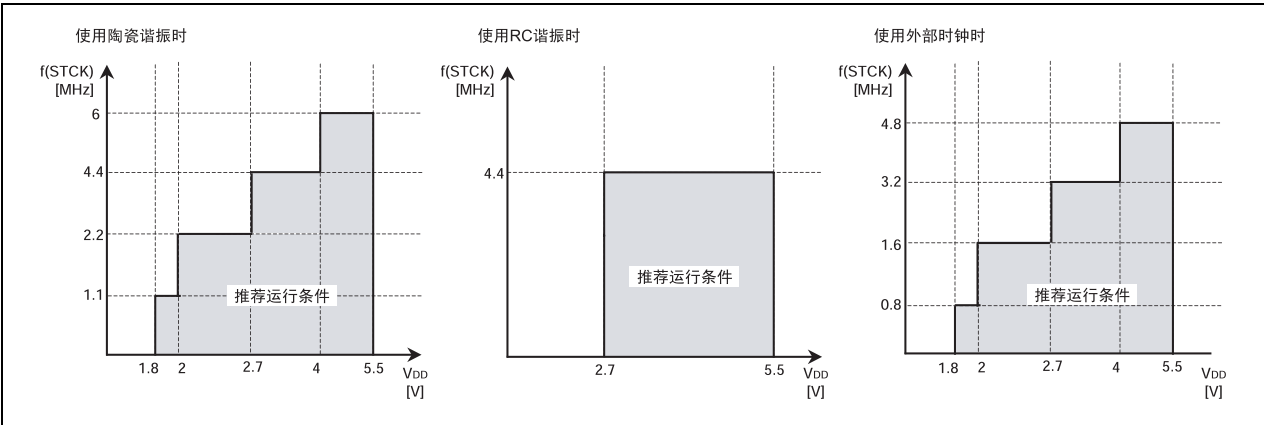
符号	项 目	条 件	规格值			单位
			最小	典型	最大	
VDD	电源电压 (在使用陶瓷谐振器时)	f(STCK)≤6MHz	4		5.5	V
		f(STCK)≤4.4MHz	2.7		5.5	
		f(STCK)≤2.2MHz	2		5.5	
		f(STCK)≤1.1MHz	1.8		5.5	
VDD	电源电压 (在使用RC振荡时)	f(STCK)≤4.4MHz	2.7		5.5	V
VDD	电源电压 (在使用内部振荡器时)		1.8		5.5	V
VRAM	RAM保持电压	RAM备份模式	1.6		5.5	V
VSS	电源电压			0		V
VIH	“H” 电平输入电压	P0、P1、P2、P3、D0~D5	0.8VDD		VDD	V
		XIN	0.7VDD		VDD	
		RESET	0.85VDD		VDD	
		INT、CNTR0、CNTR1、SIN、SCK	0.85VDD		VDD	
VIL	“L” 电平输入电压	P0、P1、P2、P3、D0~D5	0		0.2VDD	V
		XIN	0		0.3VDD	
		RESET	0		0.3VDD	
		INT、CNTR0、CNTR1、SIN、SCK	0		0.15VDD	
IOH(peak)	“H” 电平输出峰值电流	P0、P1、P2、P3、D0~D5	VDD=5V		-20	mA
		CNTR0、CNTR1、SOUT、SCK	VDD=3V		-10	
IOH(avg)	“H” 电平输出平均电流 (注)	P0、P1、P2、P3、D0~D5	VDD=5V		-10	mA
		CNTR0、CNTR1、SOUT、SCK	VDD=3V		-5	
IOL(peak)	“L” 电平输出峰值电流	P0、P1、 CNTR0、CNTR1、SOUT、SCK	VDD=5V		24	mA
			VDD=3V		12	
		P2、P3、RESET	VDD=5V		10	
			VDD=3V		4	
		D0、D1、D4、D5	VDD=5V		40	
			VDD=3V		30	
		D2、D3	VDD=5V		24	
			VDD=3V		12	
IOL(avg)	“L” 电平输出平均电流 (注)	P0、P1 CNTR0、CNTR1、SOUT、SCK	VDD=5V		12	mA
			VDD=3V		6	
		P2、P3、RESET	VDD=5V		5	
			VDD=3V		2	
		D0、D1、D4、D5	VDD=5V		30	
			VDD=3V		15	
		D2、D3	VDD=5V		15	
			VDD=3V		7	
ΣIOH(avg)	“H” 电平总电流	P0、P1、P3、CNTR0、CNTR1、SOUT、SCK			-40	mA
		P2、D0~D5、			-40	
ΣIOL(avg)	“L” 电平总电流	P0、P1、P3、CNTR0、CNTR1、SOUT、SCK			60	mA
		P2、D0~D5、RESET			60	

注. 输出平均电流为100ms期间的平均值。

推荐运行条件 2（在没有指定时，Ta=-20~85℃、VDD=1.8~5.5V）

符号	项 目	条 件	规格值			单位
			最小	典型	最大	
f(XIN)	振荡频率 (在使用陶瓷谐振器时)	直接模式	VDD=4~5.5V		6	MHz
			VDD=2.7~5.5V		4.4	
			VDD=2~5.5V		2.2	
			VDD=1.8~5.5V		1.1	
		2分频模式	VDD=2.7~5.5V		6	
			VDD=2~5.5V		4.4	
			VDD=1.8~5.5V		2.2	
		4、8分频模式	VDD=2~5.5V		6	
			VDD=1.8~5.5V		4.4	
f(XIN)	振荡频率 (注1) (在使用RC振荡时)	VDD=2.7~5.5V			4.4	MHz
f(XIN)	振荡频率 (在选择陶瓷振荡电路，使用外部时钟时)	直接模式	VDD=4~5.5V		4.8	MHz
			VDD=2.7~5.5V		3.2	
			VDD=2~5.5V		1.6	
			VDD=1.8~5.5V		0.8	
		2分频模式	VDD=2.7~5.5V		4.8	
			VDD=2~5.5V		3.2	
			VDD=1.8~5.5V		1.6	
		4、8分频模式	VDD=2~5.5V		4.8	
			VDD=1.8~5.5V		3.2	
f(CNTR)	定时器外部输入频率	CNTR0、CNTR1			f(STCK)/6	Hz
tw(CNTR)	定时器外部输入周期 (“H”和“L”脉冲宽度)	CNTR0、CNTR1			3/f(STCK)	s
f(SCK)	串行接口外部输入频率	SCK			f(STCK)/6	Hz
tw(SCK)	串行接口外部输入周期 (“H”和“L”脉冲宽度)	SCK			3/f(STCK)	s
TPON	上电复位电路 (注1) 有效电源上升时间	VDD=0→1.8V			100	μs

- 注1. 由于RC振荡时的振荡频率受外接电阻、电容和单片机的电特性偏差的影响，所以必须设定外接常数（电阻值和电容值），即使对于最大的电特性偏差也不超过频率规格。
2. 只有M34509G4H内置上电复位电路。
- 当电源上升时间超过最大规格值时，必须在RESET引脚和Vss引脚之间以最短距离连接电容，并且在电源电压达到推荐运行电压的最小规格值之前对RESET引脚输入“L”电平。



系统时钟（STCK）运行条件图

电特性 1 (在没有指定时, Ta=-20~85°C、VDD=1.8~5.5V)

符号	项 目	测定条件		规格值			单位
				最小	典型	最大	
VOH	“H” 输出电压 P0、P1、P2、P3、D0~D5 CNTR0、CNTR1、SOUT、SCK	VDD=5V	IOH=-10mA	3			V
			IOH=-3mA	4.1			
		VDD=3V	IOH=-5mA	2.1			
			IOH=-1mA	2.4			
VOL	“L” 输出电压 P0、P1、 CNTR0、CNTR1、SOUT、SCK	VDD=5V	IOL=12mA			2	V
			IOL=4mA			0.9	
		VDD=3V	IOL=6mA			0.9	
			IOL=2mA			0.6	
VOL	“L” 输出电压 P2、P3、 $\overline{\text{RESET}}$	VDD=5V	IOL=5mA			2	V
			IOL=1mA			0.6	
		VDD=3V	IOL=2mA			0.9	
VOL	“L” 输出电压 D0、D1、D4、D5	VDD=5V	IOL=30mA			2	V
			IOL=10mA			0.9	
		VDD=3V	IOL=15mA			2	
			IOL=5mA			0.9	
VOL	“L” 输出电压 D2、D3	VDD=5V	IOL=15mA			2	V
			IOL=5mA			0.9	
		VDD=3V	IOL=9mA			1.4	
			IOL=3mA			0.9	
IiH	“H” 输入电流 P0、P1、P2、P3、D0~D5 $\overline{\text{RESET}}$ 、INT CNTR0、CNTR1、SIN、SCK	Vi=VDD				2	μA
IiL	“L” 输入电流 P0、P1、P2、P3、D0~D5 $\overline{\text{RESET}}$ 、INT CNTR0、CNTR1、SIN、SCK	Vi=0V 不选择P0、P1、P2、D2、D3 上拉				-2	μA
RPU	上拉电阻 P0、P1、P2、D2、D3 $\overline{\text{RESET}}$	Vi=0V	VDD=5V	30	60	125	k Ω
			VDD=3V	50	120	250	
VT+ - VT-	滞后 $\overline{\text{RESET}}$	VDD=5V			1		V
		VDD=3V			0.4		
VT+ - VT-	滞后 INT、CNTR0、CNTR1 SIN、SCK	VDD=5V			0.2		V
		VDD=3V			0.2		
f(RING)	内部振荡器时钟频率	VDD=5V		200	500	700	kHz
		VDD=3V		100	250	400	
		VDD=1.8V		30	120	200	
$\Delta f(\text{XIN})$	频率误差 (注) (在使用RC振荡时, 不包含外接R和C的误差)	VDD=5V $\pm 10\%$, Ta=25°C 中心				± 17	%
		VDD=3V $\pm 10\%$, Ta=25°C 中心				± 17	

注. 在使用 RC 振荡时, 必须使用 33pF 的外接电容。

电特性 2 (在没有指定时, $T_a = -20 \sim 85^\circ\text{C}$ 、 $V_{DD} = 1.8 \sim 5.5\text{V}$)

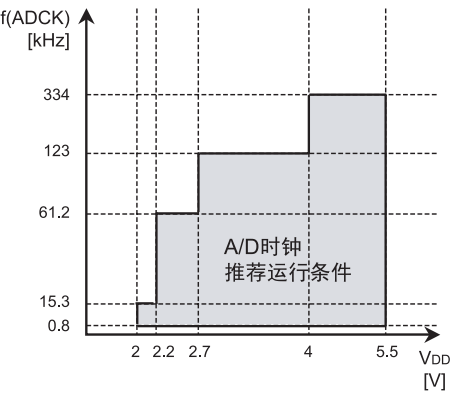
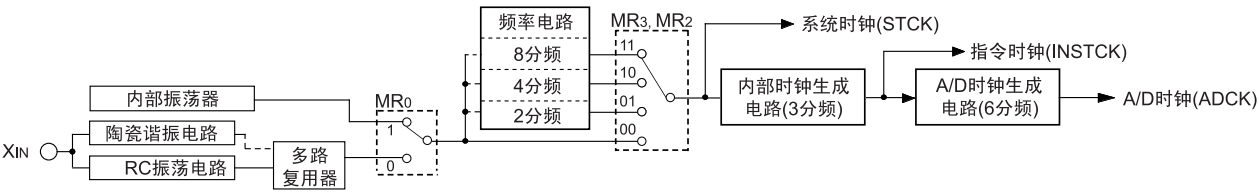
符号	项 目		测定条件		规格值			单位
					最小	典型	最大	
IDD	电源电流	CPU运行时 (在使用陶瓷谐振时) (注1、注2)	VDD=5V f(XIN)=6MHz f(RING)=停止	f(STCK)=f(XIN)/8		1.2	2.4	mA
				f(STCK)=f(XIN)/4		1.3	2.6	
				f(STCK)=f(XIN)/2		1.6	3.2	
				f(STCK)=f(XIN)		2.2	4.4	
			VDD=5V f(XIN)=4MHz f(RING)=停止	f(STCK)=f(XIN)/8		0.9	1.8	mA
				f(STCK)=f(XIN)/4		1	2	
				f(STCK)=f(XIN)/2		1.2	2.4	
				f(STCK)=f(XIN)		1.6	3.2	
			VDD=3V f(XIN)=2MHz f(RING)=停止	f(STCK)=f(XIN)/8		0.2	0.4	mA
				f(STCK)=f(XIN)/4		0.25	0.5	
				f(STCK)=f(XIN)/2		0.3	0.6	
				f(STCK)=f(XIN)		0.4	0.8	
		CPU运行时 (在使用内部振荡器时) (注1、注2)	VDD=5V f(XIN)=停止 f(RING)=运行	f(STCK)=f(RING)/8		50	100	μA
				f(STCK)=f(RING)/4		60	120	
				f(STCK)=f(RING)/2		80	160	
				f(STCK)=f(RING)		120	240	
			VDD=3V f(XIN)=停止 f(RING)=运行	f(STCK)=f(RING)/8		10	20	μA
				f(STCK)=f(RING)/4		13	26	
				f(STCK)=f(RING)/2		19	38	
				f(STCK)=f(RING)		31	62	
		RAM备份模式时 (在执行POF指令时) (注3)	Ta=25℃			0.1	3	μA
			VDD=5V				10	
			VDD=3V				6	

注1. 在使用A/D转换器时, 加上A/D工作电流 (I_{ADD})。2. 在 M34509G4H 时, 加上低电压检测电路工作电流 (I_{RST})。3. 在使用 M34509G4H 且执行 SVDE 指令时, 加上低电压检测电路工作电流 (I_{RST})。

A/D 转换器的推荐运行条件（包含比较器模式。在没有指定时，Ta=-20~85℃）

符号	项目	测定条件	规格值			单位
			最小	典型	最大	
VDD	电源电压	Ta=0~50℃	2		5.5	V
		Ta=-20~85℃	2.7		5.5	
VIA	模拟输入电压		0		VDD	V
f(ADCK)	A/D时钟频率（注）	VDD=4~5.5V	0.8		334	KHz
		VDD=2.7~5.5V	0.8		123	
		VDD=2.2~5.5V	0.8		61.2	
		VDD=2~5.5V	0.8		15.3	

注 A/D 时钟的定义



A/D 时钟（ADCK）运行条件图

A/D 转换器的特性（在没有指定时，Ta=-20~85°C）

符号	项 目	测定条件	规格值			单位
			最小	典型	最大	
—	分辨率				10	bits
—	线性误差	Ta=0~50°C、2.2V≤VDD<2.7V			±4	LSB
		Ta=-20~85°C、2.7V≤VDD≤5.5V			±2	
—	微分非线性误差	Ta=0~50°C、2.2V≤VDD<2.7V			±0.9	LSB
		Ta=-20~85°C、2.7V≤VDD≤5.5V			±0.9	
VOT	零转换电压	VDD=2.56V	0	7.5	15	mV
		VDD=3.075V	0	7.5	15	
		VDD=5.12V	0	10	20	
VFST	满刻度转换电压	VDD=2.56V	2552.5	2560	2567.5	mV
		VDD=3.075V	3064.5	3072	3079.5	
		VDD=5.12V	5100	5110	5120	
—	绝对精度（量化误差除外）	Ta=0~50°C、2.0V≤VDD<2.2V			±8	LSB
IADD	A/D工作电流（注1）	VDD=5V		300	900	μA
		VDD=3V		100	300	
TCONV	A/D转换时间	f(ADCK)=344KHz			31	μs
		f(ADCK)=123 KHz			85	
		f(ADCK)=61.2 KHz			169	
		f(ADCK)=15.3 KHz			676	
—	比较器分辨率				8	bits
—	比较器误差（注2）	VDD=2.56V			±15	mV
		VDD=3.072V			±15	
		VDD=5.12V			±20	
—	比较器比较时间	f(ADCK)=344KHz			4	μs
		f(ADCK)=123 KHz			11	
		f(ADCK)=61.2 KHz			22	
		f(ADCK)=15.3 KHz			88	

注1. 在使用A/D转换器时，将IADD加到IDD（电源电流）。

2. 对于比较器模式时的逻辑值的误差，在比较寄存器的内容为n时，内部DA转换器产生的比较电压Vref的逻辑值可通过以下计算式计算：

比较电压 Vref 的逻辑值

$$V_{ref} = \frac{V_{DD}}{256} \times n$$

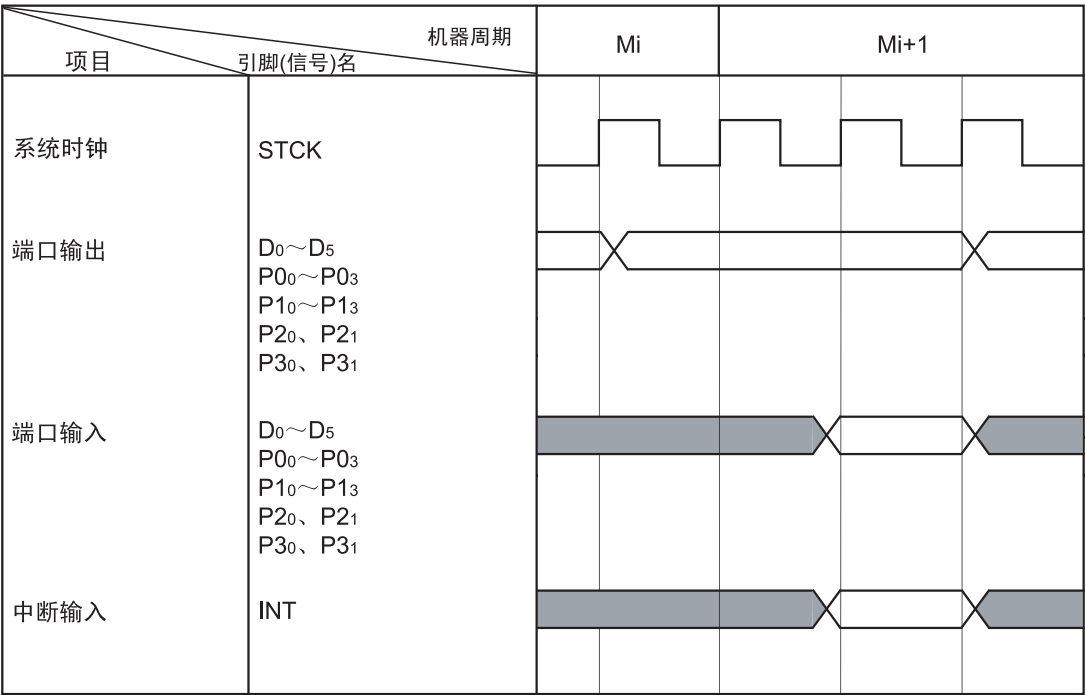
n: 寄存器 AD 的值 (n=0~255)

低电压检测电路特性（在没有指定时，Ta=-20~85℃）

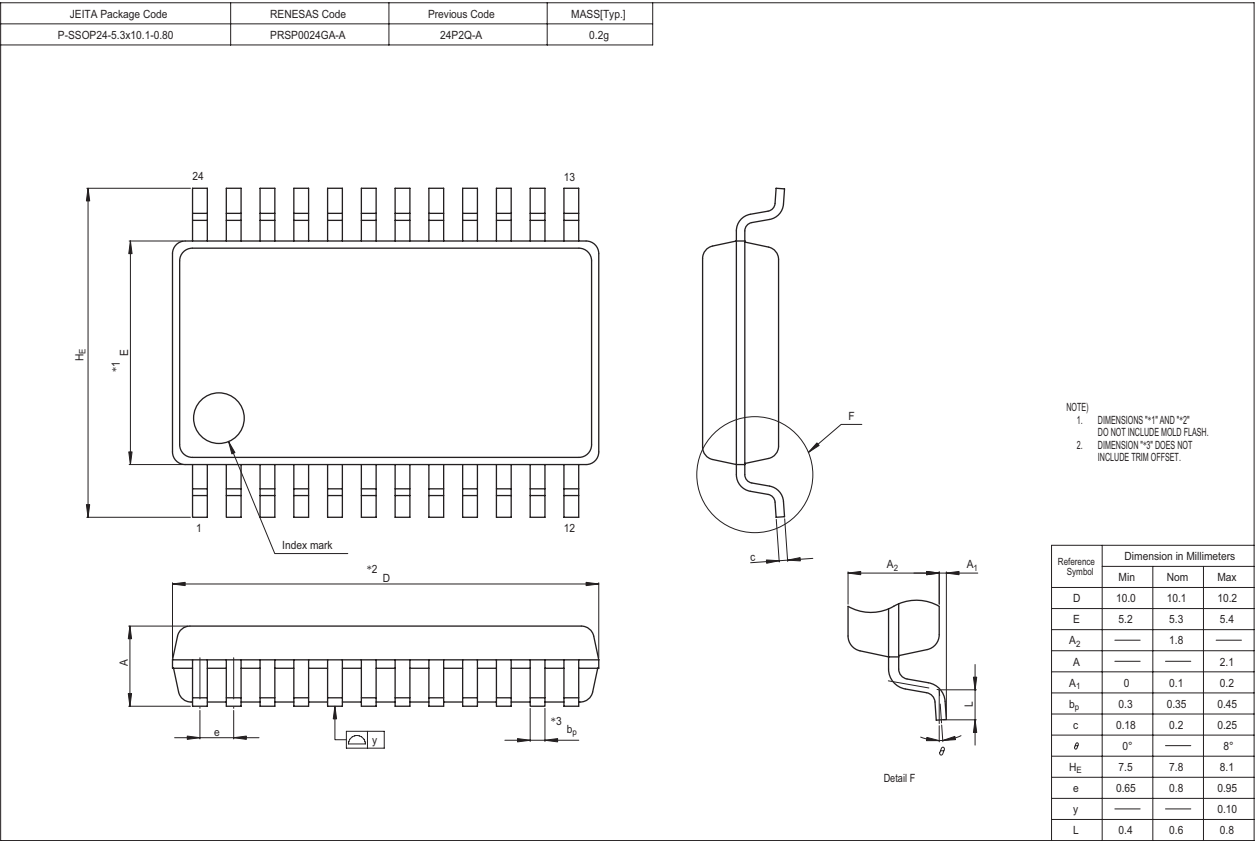
符号	项 目	测定条件	规格值			单位
			最小	典型	最大	
VRST ⁻	检测电压（产生复位）（注2）	Ta=25℃		2.6		V
		-20℃ ≤Ta<0℃	2.5		3.1	
		0℃ ≤Ta<50℃	2.2		3	
		50℃ ≤Ta≤85℃	2		2.7	
VRST ⁺	检测电压（解除复位）（注3）	Ta=25℃		2.7		V
		-20℃ ≤Ta<0℃	2.6		3.2	
		0℃ ≤Ta<50℃	2.3		3.1	
		50℃ ≤Ta≤85℃	2.1		2.8	
VRST ⁺ -VRST ⁻	检测电压滞后			0.1		V
IRST	工作电流（注4）	VDD=5V		50	100	μA
		VDD=3V		30	60	
TRST	判定时间（注5）	VDD→(VRST ⁻ -0.1V)		0.2	1.2	ms

- 注1. 只有M34509G4H内置低电压检测电路。
2. 检测电压（VRST⁻）是在低电压检测电路有效时并且在电源电压（VDD）从高侧下降时产生复位的电压。
3. 检测电压（VRST⁺）是在低电压检测电路有效时并且在电源电压（VDD）从低侧上升时解除复位的电压。
4. 在M34509G4H，低电压检测电路工作电流（IRST）被加到电源电流（IDD）。
5. 判定时间（TRST）是在电源电压（VDD）在从高侧下降到“VRST⁻-0.1V”时产生复位为止的时间。

基本时序图



封装外形尺寸图



修订记录	4509 群数据表
------	-----------

Rev.	发行日	修订内容	
		页	修订处
1.00	2006.03.22	—	初版发行
1.10	2008.03.18	6	修改了注 4：有关 SCK 引脚的记述。
		45	修改了表 GA-1 的注：有关有关 SCK 引脚的记述。
		57	修改了图 WD-1 的注。
		62	在表 WA-1 中追加了注 5。
		63～65	追加了“QzROM 编程模式”。
		66	修改了(7)：有关有关 SCK 引脚的记述。
		72～75	追加了“有关噪声的注意事项”。
		→	83、84、96～98、117、123、127、129、131 页： 修改了有关 SNZ0、SNZT1、SNZT2、SNZSI、SNZAD、WRST 指令的记述。
		137	修改了 Tw(SCK)：串行接口外部输入 <u>频率</u> →串行接口外部输入 <u>周期</u> 。
		140	修改了 A/D 转换器的推荐运行条件：系统时钟（ADCK）运行条件图。 [MHz] → [kHz]
			删除了图标：“使用陶瓷谐振时”。

Notes:

1. This document is provided for reference purposes only so that Renesas customers may select the appropriate Renesas products for their use. Renesas neither makes warranties or representations with respect to the accuracy or completeness of the information contained in this document nor grants any license to any intellectual property rights or any other rights of Renesas or any third party with respect to the information in this document.
2. Renesas shall have no liability for damages or infringement of any intellectual property or other rights arising out of the use of any information in this document, including, but not limited to, product data, diagrams, charts, programs, algorithms, and application circuit examples.
3. You should not use the products or the technology described in this document for the purpose of military applications such as the development of weapons of mass destruction or for the purpose of any other military use. When exporting the products or technology described herein, you should follow the applicable export control laws and regulations, and procedures required by such laws and regulations.
4. All information included in this document such as product data, diagrams, charts, programs, algorithms, and application circuit examples, is current as of the date this document is issued. Such information, however, is subject to change without any prior notice. Before purchasing or using any Renesas products listed in this document, please confirm the latest product information with a Renesas sales office. Also, please pay regular and careful attention to additional and different information to be disclosed by Renesas such as that disclosed through our website. (<http://www.renesas.com>)
5. Renesas has used reasonable care in compiling the information included in this document, but Renesas assumes no liability whatsoever for any damages incurred as a result of errors or omissions in the information included in this document.
6. When using or otherwise relying on the information in this document, you should evaluate the information in light of the total system before deciding about the applicability of such information to the intended application. Renesas makes no representations, warranties or guaranties regarding the suitability of its products for any particular application and specifically disclaims any liability arising out of the application and use of the information in this document or Renesas products.
7. With the exception of products specified by Renesas as suitable for automobile applications, Renesas products are not designed, manufactured or tested for applications or otherwise in systems the failure or malfunction of which may cause a direct threat to human life or create a risk of human injury or which require especially high quality and reliability such as safety systems, or equipment or systems for transportation and traffic, healthcare, combustion control, aerospace and aeronautics, nuclear power, or undersea communication transmission. If you are considering the use of our products for such purposes, please contact a Renesas sales office beforehand. Renesas shall have no liability for damages arising out of the uses set forth above.
8. Notwithstanding the preceding paragraph, you should not use Renesas products for the purposes listed below:
 - (1) artificial life support devices or systems
 - (2) surgical implantations
 - (3) healthcare intervention (e.g., excision, administration of medication, etc.)
 - (4) any other purposes that pose a direct threat to human lifeRenesas shall have no liability for damages arising out of the uses set forth in the above and purchasers who elect to use Renesas products in any of the foregoing applications shall indemnify and hold harmless Renesas Technology Corp., its affiliated companies and their officers, directors, and employees against any and all damages arising out of such applications.
9. You should use the products described herein within the range specified by Renesas, especially with respect to the maximum rating, operating supply voltage range, movement power voltage range, heat radiation characteristics, installation and other product characteristics. Renesas shall have no liability for malfunctions or damages arising out of the use of Renesas products beyond such specified ranges.
10. Although Renesas endeavors to improve the quality and reliability of its products, IC products have specific characteristics such as the occurrence of failure at a certain rate and malfunctions under certain use conditions. Please be sure to implement safety measures to guard against the possibility of physical injury, and injury or damage caused by fire in the event of the failure of a Renesas product, such as safety design for hardware and software including but not limited to redundancy, fire control and malfunction prevention, appropriate treatment for aging degradation or any other applicable measures. Among others, since the evaluation of microcomputer software alone is very difficult, please evaluate the safety of the final products or system manufactured by you.
11. In case Renesas products listed in this document are detached from the products to which the Renesas products are attached or affixed, the risk of accident such as swallowing by infants and small children is very high. You should implement safety measures so that Renesas products may not be easily detached from your products. Renesas shall have no liability for damages arising out of such detachment.
12. This document may not be reproduced or duplicated, in any form, in whole or in part, without prior written approval from Renesas.
13. Please contact a Renesas sales office if you have any questions regarding the information contained in this document, Renesas semiconductor products, or if you have any other inquiries.

株式会社 瑞萨科技

下面所记中文只作为参考译文，英文具有正式效力。

请遵循安全第一进行电路设计：

1. 本资料是为了让用户根据用途选择合适的本公司产品的参考资料，对于本资料中所记载的技术信息，并非意味着对本公司或者第三者的知识产权及其他权利做出保证或对实施权力进行的承诺。
2. 对于因使用本资料所记载的产品数据、图、表、程序、算法及其他应用电路例而引起的损害或者对第三者的知识产权及其他权利造成侵犯，本公司不承担任何责任。
3. 不能将本资料所记载的产品和技术用于大规模破坏性武器的开发等目的、军事目的或其他的军需用途方面。另外，在出口时必须遵守日本的《外汇及外国贸易法》及其他出口的相关法令并履行这些法令中规定的必要手续。
4. 本资料所记载的产品数据、图、表、程序、算法以及其他应用电路例等所有信息均为本资料发行时的内容，本公司有可能在未做事先通知的情况下，对本资料所记载的产品或者产品规格进行更改。所以在购买和使用本公司的半导体产品之前，请事先向本公司的营业窗口确认最新的信息并经常留意本公司通过公司主页 (<http://www.renesas.com>) 等公开的最新信息。
5. 对于本资料中所记载的信息，制作时我们尽力保证出版时的精确性，但不承担因本资料的叙述不当而致使顾客遭受损失等的任何相关责任。
6. 在使用本资料所记载的产品数据、图、表等所示的技术内容、程序、算法及其他应用电路例时，不仅要对所使用的技术信息进行单独评价，还要对整个系统进行充分的评价。请顾客自行负责，进行是否适用的判断。本公司对于是否适用不负任何责任。
7. 本资料中所记载的产品并非针对万一出现故障或是错误运行就会威胁到人的生命或给人体带来危害的机器、系统(如各种安全装置或者运输交通用的、医疗、燃烧控制、航天器械、核能、海底中继用的机器和系统等)而设计和制造的,特别是对于品质和可靠性要求极高的机器和系统等（将本公司指定用于汽车方面的产品用于汽车时除外）。如果要用于上述的目的，请务必事先向本公司的营业窗口咨询。另外，对于用于上述目的而造成的损失等，本公司概不负责。
8. 除上述第7项内容外，不能将本资料中记载的产品用于以下用途。如果用于以下用途而造成的损失，本公司概不负责。
 - 1）生命维持装置。
 - 2）生命维持装置。
 - 3）用于治疗（切除患部、给药等）的装置。
 - 4）其他直接影响到人的生命的装置。
9. 在使用本资料所记载的产品时，对于最大额定值、工作电源电压的范围、散热特性、安装条件及其他条件请在本公司规定的保证范围内使用。如果超出了本公司规定的保证范围使用时，对于由此而造成的故障和出现的事故，本公司将不承担任何责任。
10. 本公司一直致力于提高产品的质量和可靠性，但一般来说，半导体产品总会以一定的概率发生故障、或者由于使用条件不同而出现错误运行等。为了避免因本公司的产品发生故障或者错误运行而导致人身事故和火灾或造成社会性的损失，希望客户能自行负责进行冗余设计、采取延烧对策及进行防止错误运行等的安全设计（包括硬件和软件两方面的设计）以及老化处理等，这是作为机器和系统的出厂保证。特别是单片机的软件，由于单独进行验证很困难，所以要求在顾客制造的最终的机器及系统上进行安全检验工作。
11. 如果把本资料所记载的产品从其载体设备上卸下，有可能造成婴儿误吞的危险。顾客在将本公司产品安装到顾客的设备上时，请顾客自行负责将本公司产品设置为不容易剥落的安全设计。如果从顾客的设备上剥落而造成事故时，本公司将不承担任何责任。
12. 在未得到本公司的事先书面认可时，不可将本资料的一部分或者全部转载或者复制。
13. 如果需要了解关于本资料的详细内容，或者有其他关心的问题，请向本公司的营业窗口咨询。



RENESAS SALES OFFICES

<http://www.renesas.com>

Refer to "<http://www.renesas.com/en/network>" for the latest and detailed information.

Renesas Technology America, Inc.

450 Holger Way, San Jose, CA 95134-1368, U.S.A
Tel: <1> (408) 382-7500, Fax: <1> (408) 382-7501

Renesas Technology Europe Limited

Dukes Meadow, Millboard Road, Bourne End, Buckinghamshire, SL8 5FH, U.K.
Tel: <44> (1628) 585-100, Fax: <44> (1628) 585-900

Renesas Technology (Shanghai) Co., Ltd.

Unit 204, 205, AZIA Center, No.1233 Lujiazui Ring Rd, Pudong District, Shanghai, China 200120
Tel: <86> (21) 5877-1818, Fax: <86> (21) 6887-7858/7898

Renesas Technology Hong Kong Ltd.

7th Floor, North Tower, World Finance Centre, Harbour City, Canton Road, Tsimshatsui, Kowloon, Hong Kong
Tel: <852> 2265-6688, Fax: <852> 2377-3473

Renesas Technology Taiwan Co., Ltd.

10th Floor, No.99, Fushing North Road, Taipei, Taiwan
Tel: <886> (2) 2715-2888, Fax: <886> (2) 3518-3399

Renesas Technology Singapore Pte. Ltd.

1 Harbour Front Avenue, #06-10, Keppel Bay Tower, Singapore 098632
Tel: <65> 6213-0200, Fax: <65> 6278-8001

Renesas Technology Korea Co., Ltd.

Kukje Center Bldg. 18th Fl., 191, 2-ka, Hangang-ro, Yongsan-ku, Seoul 140-702, Korea
Tel: <82> (2) 796-3115, Fax: <82> (2) 796-2145

Renesas Technology Malaysia Sdn. Bhd

Unit 906, Block B, Menara Amcorp, Amcorp Trade Centre, No.18, Jln Persiaran Barat, 46050 Petaling Jaya, Selangor Darul Ehsan, Malaysia
Tel: <603> 7955-9390, Fax: <603> 7955-9510