

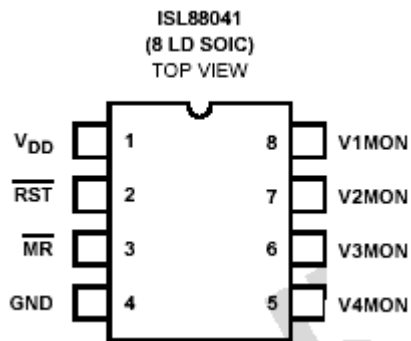
四电压监控电路

ISL88041 是四电压监控电路，用来监控 $\geq 0.7V$ 的电压。低电压检测电路防止用户系统工作在低电压条件下，当被监视的电源电压 V1MON-V4MON 中任意一个降低到对应的最低电压阈值以下，就会使系统复位。复位信号会一直保持，直到所有的电压都回到正常工作范围并恢复稳定为止。

每个通道的 VMON 值都可通过一个外部电阻分压器进行独立的调整。VMON 输入会忽略被监视电源小于 $30\mu s$ 的瞬变， $\overline{RST}$ 输出保证在 V_{DD} 降至 1V 时有效。 $\overline{RST}$ 输出是漏极开路，允许多路或（Oring）信号和接口有较宽的逻辑电平范围。

$\overline{MR}$ 输入也使用户可在输入下拉为低电平时进行手动复位。

引脚图



特点

- 四电压监控
- 电压输入可调，监控 $\geq 0.7V$ 的电压
- 低电平有效的 $\overline{RST}$ 输出
- 手动复位功能
- 复位信号在 V_{DD} 降至 1V 时有效
- $\overline{RST}$ 集成了 $20k\Omega$ 的上拉电阻
- 电压监视输出抗瞬变干扰
- 8引脚SOIC无铅和退火封装（符合RoHS）

应用

- 显卡
- 多路电压DSP和处理器
- μP 电压监控
- 嵌入式控制系统
- 智能仪器
- 医疗设备
- 网络路由器
- 便携式电池供电设备
- 机顶盒
- 电信系统

订购信息表

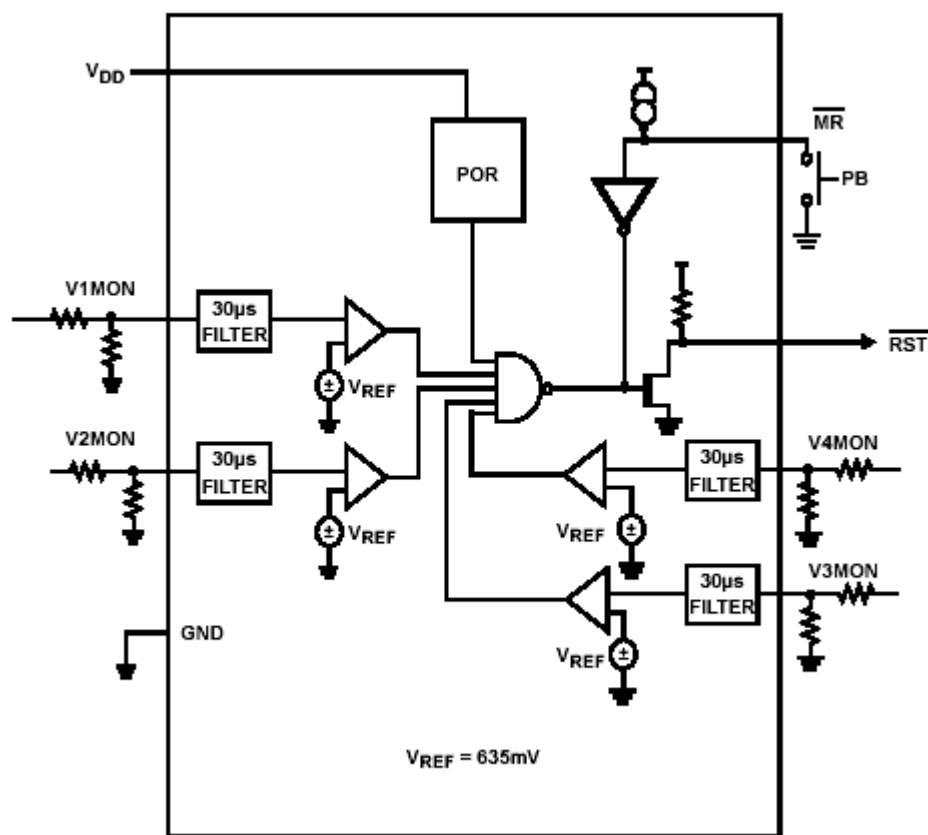
元件号码	元件商标	温度范围 ($^{\circ}C$)	封装	PKG DWG. #
ISL88041IBZ (注)	88041IB Z	-40 到 +85	8 引脚 SOIC (无铅)	M8.15
ISL88041IBZ-T (盘状和卷状) (注)	88041IB Z	-40 到 +85	8 引脚 SOIC (无铅)	M8.15

注：Intersil 公司的无铅产品采用了特殊的无铅材料：模塑料/冲模附着材料与 100% 的无光泽镀锡板终端涂复层，可进行锡铅与无铅焊接操作。Intersil 公司的无铅产品在无铅峰值回流温度下经过 MSL 分类，可达到或超过 IPC/JEDEC J STD-020 标准的要求。

引脚描述

ISL88041	引脚名称	功能描述
1	V_{DD}	在额定值 2.7V 到 4V 之间的偏压 IC
2	$\overline{RST}$	低电平有效的漏极开路复位输出。内部 20k Ω 的上拉电阻接 V_{DD}
3	$\overline{MR}$	低电平有效的漏极开路 $\overline{MR}$ 输入与 V_{DD} 之间有 10 μ A 的上拉电流
4	GND	接地
5	V1MON	可调的第一个欠压监视输入
6	V2MON	可调的第二个欠压监视输入
7	V3MON	可调的第三个欠压监视输入
8	V4MON	可调的第四个欠压监视输入

功能模块图



极限参数 (T_A=25°C)

V _{DD}	+5.5V
V _{MON} , $\overline{RST}$, $\overline{MR}$	-0.3V到V _{DD} +0.3V
ESD级别	4kV (HBM)

工作条件

V _{DD} 电源电压范围	+2.7V到+4V
温度范围 (T _A)	-40°C到85°C

热信息

热阻 (典型值, 注1)	θ _{JA} (°C/W)
8Ld SOIC	108
最大结温	150°C
最大储存温度范围	-65°C到150°C
最大引线温度 (焊接10s)	300°C

注意: 强度超出所列的极限参数可能导致器件的永久性损坏。这些仅仅是极限参数, 并不意味着在极限条件下或在任何其它超出推荐工作条件所示参数的情况下器件能有效工作。

重要提示: 所有具有最小/最大值的参数都是有保证的。典型值仅作为信息提供。除非另有说明, 所有的测试都在规定的温度下进行, 且为脉冲测试, 因此: T_J=T_C=T_A。

注:

1. θ_{JA}是在空气条件下, 元件直接安装在高效导热性系数的测试板上测量得到的。详细内容参考技术摘要TB379。

2. 所有电压都是相对于GND的值, 除非另有说明。

电气指标

V_{DD}=3.3V, T_A=T_J= -40°C到 85°C, 除非另有说明。

符号	参数	测试条件	最小值	典型值	最大值	单位
偏压						
V _{DD}	电源电压范围		2.7		4.0	V
I _{DD}	V _{DD} 电源电流	V _{MON} >V _{REF}		165	1000	μA
V _{DD_LO}	V _{DD} 锁定	V _{DD} 由低到高		2.6		V
V _{DD_LOR}	V _{DD} 锁定复位	V _{DD} 由高到低		2.4		V
V_{MON}						
V _{REF}	可调的复位阈值电压		619	635	651	mV
V _{REFHYST}	V _{REF} 的迟滞			10		mV
V _{REF_RNG}	范围	V _{REF(max)} - V _{REF(min)}		1.8		mV
t _{FIL}	瞬态干扰滤波时间	对 $\overline{RST}$ 低通滤波器的 V _{MON} 瞬态干扰		30		μs
$\overline{RESET}$						
I _{PD}	反偏电流	$\overline{RST}$ =0.5V		2		mA
R _{PIJ}	内部上拉电阻			20		kΩ
V _{OL}	输出低电平	V _{DD} =1V		0.05	0.1	V
t _{RPD}	V _{TH} 到复位启动的延迟	持续有效输入=V _{TH} 直到 $\overline{RST}$ 释放		1.5		μs
手动复位						
V _{MIR}	$\overline{MR}$ 输入电压	$\overline{MR}$ 低到高阈值	0.4V _{DD}	0.5V _{DD}	0.6V _{DD}	V
V _{MRHYST}	V _{MIR} 的迟滞			0.065		V
I _{PU}	上拉电流	$\overline{MR}$ =0.5V		10		μA
t _{MD}	$\overline{MR}$ 到停止复位输出的延迟	$\overline{MR}$ 为高电平直到 $\overline{RST}$ 释放		50		ns
t _{MR}	$\overline{MR}$ 到启动复位输出的延迟	$\overline{MR}$ 为低电平直到 $\overline{RST}$ 下拉为低电平		15		ns

ISL88041 的描述和工作特点

ISL88041 是四电压监控 IC，用来监控 $\geq 0.7V$ 的多路电压。IC 适用于具有复位和手动复位功能的微处理器或工业系统的应用。

V_{DD} 锁定

给 ISL88041 V_{DD} 加电会触发一个封锁电路，使报告功能失效，直到 V_{DD} 升高到 $\sim 2.6V$ 。当施加了 V_{DD} 偏压，在 $V_{DD}=1V$ 前， $\overline{RST}$ 输出保持低电平。如果 V_{DD} 降至 $\sim 2.4V$ ，监视和报告功能的锁定启动。

低电压监控

一旦偏压为 $2.7V$ ，IC 会通过外部电阻分压器持续监视和报告四个电压，将每个 VMON 脚的电压与额定的内部 $0.635V$ 的基准做比较。一旦所有的 VMON 输入电压升高超过这一阈值， $\overline{RST}$ 输出立即停止复位，通过与 V_{DD} 相连的内部 $20k\Omega$ （或可选的外部）上拉电阻使 $\overline{RST}$ 变为高电平，指示所有

的最小电压条件都满足（见图 4）。 $\overline{RST}$ 输出是漏极开路，允许多路或（Oring）信号和接口较宽的逻辑电平范围。一旦任一 VMON 输入降至对应的用户设置阈值以下，在大约 $30\mu s$ 的瞬态干扰滤波延迟（ t_{FIL} ）后， $\overline{RST}$ 输出下拉为低电平（见图 5）。用户可通过将各 VMON 脚接一个外部电阻分压器，按照下面的公式来自定义单独的轨欠压阈值（ V_{TRIP} ）：

$$V_{TRIP} = 0.635V(R1+R2)/R2$$

典型应用配置见图 8。

手动复位

手动复位输入（ $\overline{MR}$ ）使用户可以通过按钮开关或输入低电平信号来触发复位。通过在 $\overline{MR}$ 上转换 $\overline{MR}_{VTH}$ ，复位立即启动或停止，见图 6 和 7。

图 1 是工作时序图。

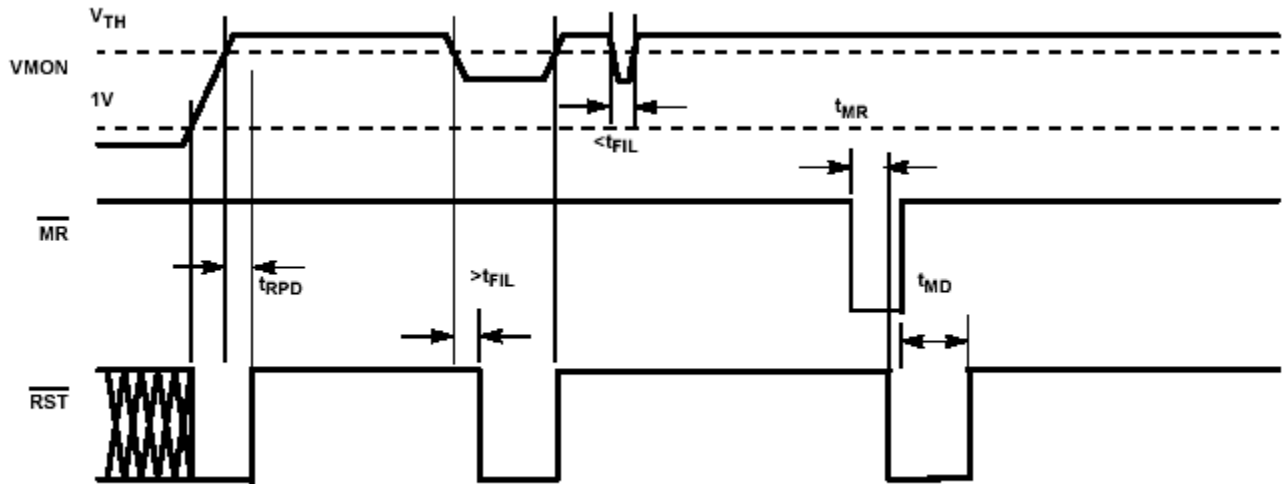


FIGURE 1. ISL88041 OPERATIONAL TIMING DIAGRAM

典型性能曲线

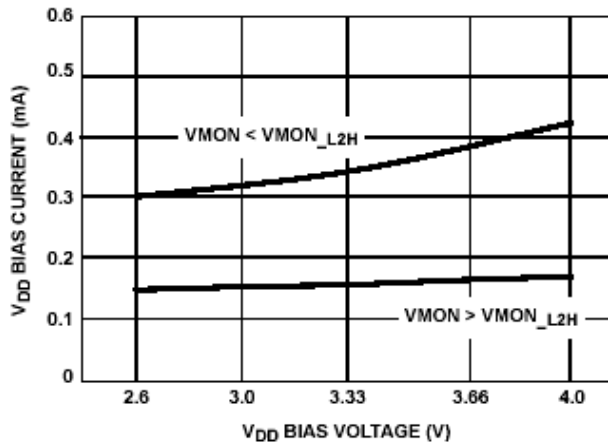


Figure 2 illustrates the idle and active bias currents levels.

FIGURE 2. VDD CURRENT vs VDD VOLTAGE

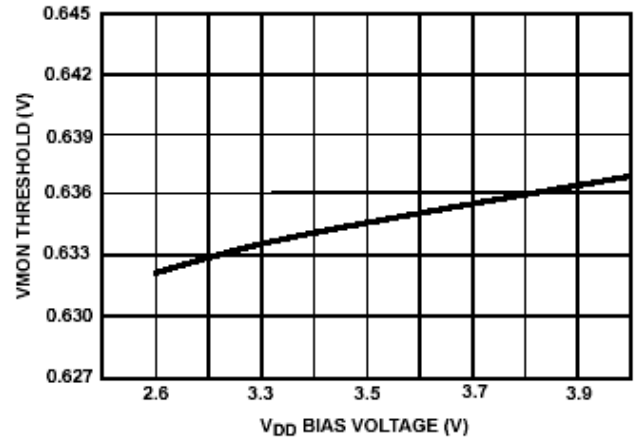
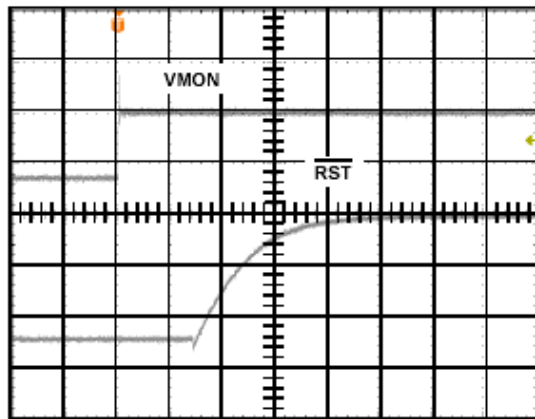
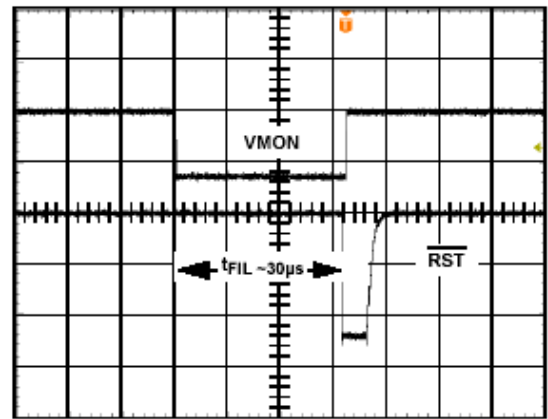
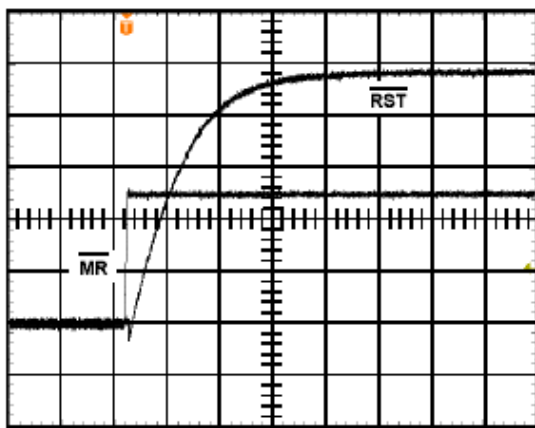
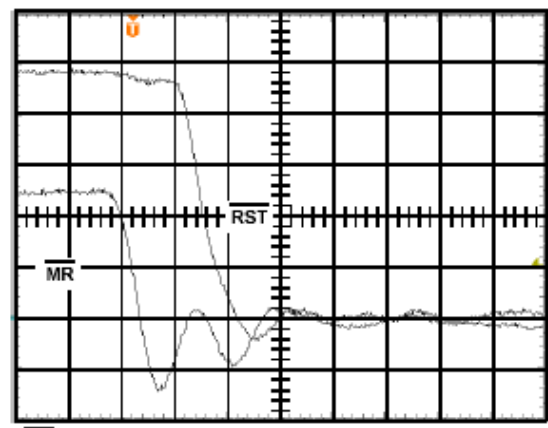


Figure 3 shows the VMON threshold shift over the bias range, demonstrating a PSRR of 105dB.

FIGURE 3. VMON THRESHOLD vs VDD VOLTAGE

RST = 2V/DIV
VMON = 1V/DIV
FIGURE 4. VMON HIGH to RST HIGHRST = 2V/DIV
VMON = 1V/DIV
FIGURE 5. VMON LOW to RST LOWRST = 1V/DIV
MR = 1V/DIV
FIGURE 6. MR HIGH to RST HIGHMR = 1V/DIV
RST = 1V/DIV
FIGURE 7. MR LOW to RST LOW

典型性能曲线 (续)

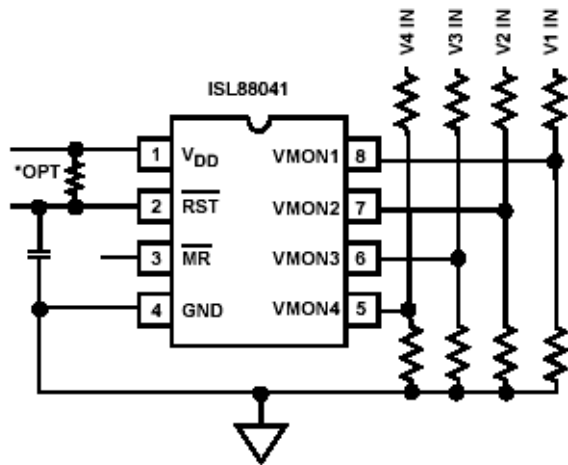


FIGURE 8. ISL88041EVAL1 TYPICAL APPLICATION DIAGRAM

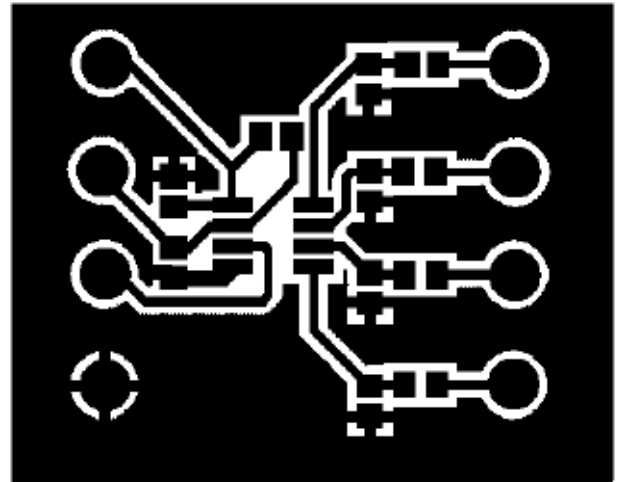
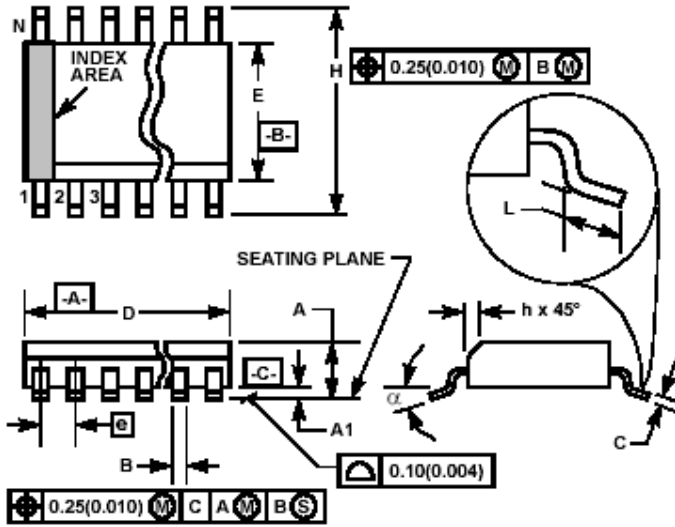


FIGURE 9. ISL88041EVAL1 PHOTO

小外形塑料封装 (SOIC)



NOTES:

1. Symbols are defined in the "MO Series Symbol List" in Section 2.2 of Publication Number 95.
2. Dimensioning and tolerancing per ANSI Y14.5M-1982.
3. Dimension "D" does not include mold flash, protrusions or gate burrs. Mold flash, protrusion and gate burrs shall not exceed 0.15mm (0.006 inch) per side.
4. Dimension "E" does not include interlead flash or protrusions. Interlead flash and protrusions shall not exceed 0.25mm (0.010 inch) per side.
5. The chamfer on the body is optional. If it is not present, a visual index feature must be located within the crosshatched area.
6. "L" is the length of terminal for soldering to a substrate.
7. "N" is the number of terminal positions.
8. Terminal numbers are shown for reference only.
9. The lead width "B", as measured 0.36mm (0.014 inch) or greater above the seating plane, shall not exceed a maximum value of 0.61mm (0.024 inch).
10. Controlling dimension: MILLIMETER. Converted inch dimensions are not necessarily exact.

M8.15 (JEDEC MS-012-AA ISSUE C)

8 LEAD NARROW BODY SMALL OUTLINE PLASTIC PACKAGE

SYMBOL	INCHES		MILLIMETERS		NOTES
	MIN	MAX	MIN	MAX	
A	0.0532	0.0688	1.35	1.75	-
A1	0.0040	0.0098	0.10	0.25	-
B	0.013	0.020	0.33	0.51	9
C	0.0075	0.0098	0.19	0.25	-
D	0.1890	0.1968	4.80	5.00	3
E	0.1497	0.1574	3.80	4.00	4
e	0.050 BSC		1.27 BSC		-
H	0.2284	0.2440	5.80	6.20	-
h	0.0099	0.0196	0.25	0.50	5
L	0.016	0.050	0.40	1.27	6
N	8		8		7
α	0°	8°	0°	8°	-

Rev. 1 6/05

Intersil公司所有产品的制造，组装和测试都采用ISO9000质量体系标准。

查阅Intersil公司的质量证明书，请登陆www.intersil.com/design/quality.

Intersil的产品仅跟说明书一致。Intersil公司保留在任何时候，不事先通知的情况下修改电路设计，软件和/或说明书的权利。因此，提醒读者在订货前注意检查数据手册的时效性。Intersil提供的信息是准确可靠的。但是，Intersil或其子公司不对它的使用承担任何责任；也不对使用它可能产生的任何侵犯专利权或第三方其他权利的行为承担任何责任。除非有Intersil或其子公司的专利证书或专利权，Intersil不会隐含授予任何许可证。

关于Intersil公司和产品的更多信息，请浏览：www.intersil.com