致尊敬的顾客

# 关于产品目录等资料中的旧公司名称

NEC电子公司与株式会社瑞萨科技于2010年4月1日进行业务整合（合并），整合后的新公司暨“瑞萨电子公司”继承两家公司的所有业务。因此，本资料中虽还保留有旧公司名称等标识，但是并不妨碍本资料的有效性，敬请谅解。

瑞萨电子公司网址：http://www.renesas.com

2010年4月1日
瑞萨电子公司

【发行】瑞萨电子公司（http://www.renesas.com）

【业务咨询】http://www.renesas.com/inquiry

# Notice

1. All information included in this document is current as of the date this document is issued. Such information, however, is subject to change without any prior notice. Before purchasing or using any Renesas Electronics products listed herein, please confirm the latest product information with a Renesas Electronics sales office. Also, please pay regular and careful attention to additional and different information to be disclosed by Renesas Electronics such as that disclosed through our website.
2. Renesas Electronics does not assume any liability for infringement of patents, copyrights, or other intellectual property rights of third parties by or arising from the use of Renesas Electronics products or technical information described in this document. No license, express, implied or otherwise, is granted hereby under any patents, copyrights or other intellectual property rights of Renesas Electronics or others.
3. You should not alter, modify, copy, or otherwise misappropriate any Renesas Electronics product, whether in whole or in part.
4. Descriptions of circuits, software and other related information in this document are provided only to illustrate the operation of semiconductor products and application examples. You are fully responsible for the incorporation of these circuits, software, and information in the design of your equipment. Renesas Electronics assumes no responsibility for any losses incurred by you or third parties arising from the use of these circuits, software, or information.
5. When exporting the products or technology described in this document, you should comply with the applicable export control laws and regulations and follow the procedures required by such laws and regulations. You should not use Renesas Electronics products or the technology described in this document for any purpose relating to military applications or use by the military, including but not limited to the development of weapons of mass destruction. Renesas Electronics products and technology may not be used for or incorporated into any products or systems whose manufacture, use, or sale is prohibited under any applicable domestic or foreign laws or regulations.
6. Renesas Electronics has used reasonable care in preparing the information included in this document, but Renesas Electronics does not warrant that such information is error free. Renesas Electronics assumes no liability whatsoever for any damages incurred by you resulting from errors in or omissions from the information included herein.
7. Renesas Electronics products are classified according to the following three quality grades: "Standard", "High Quality", and "Specific". The recommended applications for each Renesas Electronics product depends on the product's quality grade, as indicated below. You must check the quality grade of each Renesas Electronics product before using it in a particular application. You may not use any Renesas Electronics product for any application categorized as "Specific" without the prior written consent of Renesas Electronics. Further, you may not use any Renesas Electronics product for any application for which it is not intended without the prior written consent of Renesas Electronics. Renesas Electronics shall not be in any way liable for any damages or losses incurred by you or third parties arising from the use of any Renesas Electronics product for an application categorized as "Specific" or for which the product is not intended where you have failed to obtain the prior written consent of Renesas Electronics. The quality grade of each Renesas Electronics product is "Standard" unless otherwise expressly specified in a Renesas Electronics data sheets or data books, etc.

   "Standard": Computers; office equipment; communications equipment; test and measurement equipment; audio and visual equipment; home electronic appliances; machine tools; personal electronic equipment; and industrial robots.

   "High Quality": Transportation equipment (automobiles, trains, ships, etc.); traffic control systems; anti-disaster systems; anti-crime systems; safety equipment; and medical equipment not specifically designed for life support.

   "Specific": Aircraft; aerospace equipment; submersible repeaters; nuclear reactor control systems; medical equipment or systems for life support (e.g. artificial life support devices or systems), surgical implantations, or healthcare intervention (e.g. excision, etc.), and any other applications or purposes that pose a direct threat to human life.
8. You should use the Renesas Electronics products described in this document within the range specified by Renesas Electronics, especially with respect to the maximum rating, operating supply voltage range, movement power voltage range, heat radiation characteristics, installation and other product characteristics. Renesas Electronics shall have no liability for malfunctions or damages arising out of the use of Renesas Electronics products beyond such specified ranges.
9. Although Renesas Electronics endeavors to improve the quality and reliability of its products, semiconductor products have specific characteristics such as the occurrence of failure at a certain rate and malfunctions under certain use conditions. Further, Renesas Electronics products are not subject to radiation resistance design. Please be sure to implement safety measures to guard them against the possibility of physical injury, and injury or damage caused by fire in the event of the failure of a Renesas Electronics product, such as safety design for hardware and software including but not limited to redundancy, fire control and malfunction prevention, appropriate treatment for aging degradation or any other appropriate measures. Because the evaluation of microcomputer software alone is very difficult, please evaluate the safety of the final products or system manufactured by you.
10. Please contact a Renesas Electronics sales office for details as to environmental matters such as the environmental compatibility of each Renesas Electronics product. Please use Renesas Electronics products in compliance with all applicable laws and regulations that regulate the inclusion or use of controlled substances, including without limitation, the EU RoHS Directive. Renesas Electronics assumes no liability for damages or losses occurring as a result of your noncompliance with applicable laws and regulations.
11. This document may not be reproduced or duplicated, in any form, in whole or in part, without prior written consent of Renesas Electronics.
12. Please contact a Renesas Electronics sales office if you have any questions regarding the information contained in this document or Renesas Electronics products, or if you have any other inquiries.

(Note 1) "Renesas Electronics" as used in this document means Renesas Electronics Corporation and also includes its majority-owned subsidiaries.

(Note 2) "Renesas Electronics product(s)" means any product developed or manufactured by or for Renesas Electronics.

Hardware Manual

16

# M16C/29群

瑞萨16位单片机

M16C族 / R8C/Tiny系列

瑞萨电子

www.renesas.com

Rev.1.00 2007.03

## Notes regarding these materials

1. This document is provided for reference purposes only so that Renesas customers may select the appropriate Renesas products for their use. Renesas neither makes warranties or representations with respect to the accuracy or completeness of the information contained in this document nor grants any license to any intellectual property rights or any other rights of Renesas or any third party with respect to the information in this document.
2. Renesas shall have no liability for damages or infringement of any intellectual property or other rights arising out of the use of any information in this document, including, but not limited to, product data, diagrams, charts, programs, algorithms, and application circuit examples.
3. You should not use the products or the technology described in this document for the purpose of military applications such as the development of weapons of mass destruction or for the purpose of any other military use. When exporting the products or technology described herein, you should follow the applicable export control laws and regulations, and procedures required by such laws and regulations.
4. All information included in this document such as product data, diagrams, charts, programs, algorithms, and application circuit examples, is current as of the date this document is issued. Such information, however, is subject to change without any prior notice. Before purchasing or using any Renesas products listed in this document, please confirm the latest product information with a Renesas sales office. Also, please pay regular and careful attention to additional and different information to be disclosed by Renesas such as that disclosed through our website. (http://www.renesas.com )
5. Renesas has used reasonable care in compiling the information included in this document, but Renesas assumes no liability whatsoever for any damages incurred as a result of errors or omissions in the information included in this document.
6. When using or otherwise relying on the information in this document, you should evaluate the information in light of the total system before deciding about the applicability of such information to the intended application. Renesas makes no representations, warranties or guaranties regarding the suitability of its products for any particular application and specifically disclaims any liability arising out of the application and use of the information in this document or Renesas products.
7. With the exception of products specified by Renesas as suitable for automobile applications, Renesas products are not designed, manufactured or tested for applications or otherwise in systems the failure or malfunction of which may cause a direct threat to human life or create a risk of human injury or which require especially high quality and reliability such as safety systems, or equipment or systems for transportation and traffic, healthcare, combustion control, aerospace and aeronautics, nuclear power, or undersea communication transmission. If you are considering the use of our products for such purposes, please contact a Renesas sales office beforehand. Renesas shall have no liability for damages arising out of the uses set forth above.
8. Notwithstanding the preceding paragraph, you should not use Renesas products for the purposes listed below:
   (1) artificial life support devices or systems
   (2) surgical implantations
   (3) healthcare intervention (e.g., excision, administration of medication, etc.)
   (4) any other purposes that pose a direct threat to human life

   Renesas shall have no liability for damages arising out of the uses set forth in the above and purchasers who elect to use Renesas products in any of the foregoing applications shall indemnify and hold harmless Renesas Technology Corp., its affiliated companies and their officers, directors, and employees against any and all damages arising out of such applications.
9. You should use the products described herein within the range specified by Renesas, especially with respect to the maximum rating, operating supply voltage range, movement power voltage range, heat radiation characteristics, installation and other product characteristics. Renesas shall have no liability for malfunctions or damages arising out of the use of Renesas products beyond such specified ranges.
10. Although Renesas endeavors to improve the quality and reliability of its products, IC products have specific characteristics such as the occurrence of failure at a certain rate and malfunctions under certain use conditions. Please be sure to implement safety measures to guard against the possibility of physical injury, and injury or damage caused by fire in the event of the failure of a Renesas product, such as safety design for hardware and software including but not limited to redundancy, fire control and malfunction prevention, appropriate treatment for aging degradation or any other applicable measures. Among others, since the evaluation of microcomputer software alone is very difficult, please evaluate the safety of the final products or system manufactured by you.
11. In case Renesas products listed in this document are detached from the products to which the Renesas products are attached or affixed, the risk of accident such as swallowing by infants and small children is very high. You should implement safety measures so that Renesas products may not be easily detached from your products. Renesas shall have no liability for damages arising out of such detachment.
12. This document may not be reproduced or duplicated, in any form, in whole or in part, without prior written approval from Renesas.
13. Please contact a Renesas sales office if you have any questions regarding the information contained in this document, Renesas semiconductor products, or if you have any other inquiries.

# 注意

本文只是参考译文，前页所载英文版“Cautions”具有正式效力。

## 关于利用本资料时的注意事项

1. 本资料是为了让用户根据用途选择合适的本公司产品的参考资料，对于本资料中所记载的技术信息，并非意味着对本公司或者第三者的知识产权及其他权利做出保证或对实施权力进行的承诺。
2. 对于因使用本资料所记载的产品数据、图、表、程序、算法及其他应用电路例而引起的损害或者对第三者的知识产权及其他权利造成侵犯，本公司不承担任何责任。
3. 不能将本资料所记载的产品和技术用于大规模破坏性武器的开发等目的、军事目的或其他的军需用途方面。另外，在出口时必须遵守日本的《外汇及外国贸易法》及其他出口的相关法令并履行这些法令中规定的必要手续。
4. 本资料所记载的产品数据、图、表、程序、算法以及其他应用电路例等所有信息均为本资料发行时的内容，本公司有可能在未做事先通知的情况下，对本资料所记载的产品或者产品规格进行更改。所以在购买和使用本公司的半导体产品之前，请事先向本公司的营业窗口确认最新的信息并经常留意本公司通过公司主页（http://www.renesas.com）等公开的最新信息。
5. 对于本资料中所记载的信息，制作时我们尽力保证出版时的精确性，但不承担因本资料的叙述不当而致使顾客遭受损失等的任何相关责任。
6. 在使用本资料所记载的产品数据、图、表等所示的技术内容、程序、算法及其他应用电路例时，不仅要对所使用的技术信息进行单独评价，还要对整个系统进行充分的评价。请顾客自行负责，进行是否适用的判断。本公司对于是否适用不负任何责任。
7. 本资料中所记载的产品并非针对万一出现故障或是错误运行就会威胁到人的生命或给人体带来危害的机器、系统（如各种安全装置或者运输交通用的、医疗、燃烧控制、航天器械、核能、海底中继用的机器和系统等）而设计和制造的，特别是对于品质和可靠性要求极高的机器和系统等（将本公司指定用于汽车方面的产品用于汽车时除外）。如果要用于上述的目的，请务必事先向本公司的营业窗口咨询。另外，对于用于上述目的而造成的损失等，本公司概不负责。
8. 除上述第7项内容外，不能将本资料中记载的产品用于以下用途。如果用于以下用途而造成的损失，本公司概不负责。
   1）生命维持装置。
   2）植埋于人体使用的装置。
   3）用于治疗（切除患部、给药等）的装置。
   4）其他直接影响到人的生命的装置。
9. 在使用本资料所记载的产品时，对于最大额定值、工作电源电压的范围、放热特性、安装条件及其他条件请在本公司规定的保证范围内使用。如果超出了本公司规定的保证范围使用时，对于由此而造成的故障和出现的事故，本公司将不承担任何责任。
10. 本公司一直致力于提高产品的质量和可靠性，但一般来说，半导体产品总会以一定的概率发生故障、或者由于使用条件不同而出现错误运行等。为了避免因本公司的产品发生故障或者错误运行而导致人身事故和火灾或造成社会性的损失，希望客户能自行负责进行冗余设计、采取延烧对策及进行防止错误运行等的安全设计（包括硬件和软件两方面的设计）以及老化处理等，这是作为机器和系统的出厂保证。特别是单片机的软件，由于单独进行验证很困难，所以要求在顾客制造的最终的机器及系统上进行安全检验工作。
11. 如果把本资料所记载的产品从其载体设备上卸下，有可能造成婴儿误吞的危险。顾客在将本公司产品安装到顾客的设备上时，请顾客自行负责将本公司产品设置为不容易剥落的安全设计。如果从顾客的设备上剥落而造成事故时，本公司将不承担任何责任。
12. 在未得到本公司的事先书面认可时，不可将本资料的一部分或者全部转载或者复制。
13. 如果需要了解关于本资料的详细内容，或者有其他关心的问题，请向本公司的营业窗口咨询。

# 产品使用时的注意事项

本文对适用于所有单片机产品的 “使用注意事项”进行了说明。个别注意事项请参照手册正文。当本文与手册正文中的记载不同时，请优先参照正文中的内容。

1. 未使用引脚的处理方法

   【注意】对于未使用的引脚，请按照手册正文中所记载的 “未使用引脚的处理”进行处理。

   CMOS 产品的输入引脚的阻抗一般为高阻抗。若在开路状态运行未使用引脚时，由于电感现象，会产生 LSI 外围噪音，而在 LSI 内部产生的直通电流等会被认为是输入信号，从而引起误动作。对于未使用的引脚，请按照手册正文中 “未使用引脚的处理”中的说明进行处理。

2. 接通电源时的处理方法

   【注意】接通电源时，产品状态不稳定。

   接通电源时， LSI 的内部电路为不确定状态，寄存器的设定和各引脚为不稳定状态。

   通过外部复位引脚进行复位的产品，从接通电源到复位有效为止，不能保证引脚的状态。

   同样，通过内部加电复位功能进行复位的产品，从接通电源到达到复位所需电压为止，不能保证引脚的状态。

3. 禁止对保留地址进行存取

   【注意】禁止对保留地址进行存取。

   在地址区中存在用于将来扩展功能而分配的保留地址。对这些地址进行存取时，不能保证运行的正常进行，因此不能存取保留地址。

4. 关于时钟的注意事项

   【注意】复位时，必须在时钟稳定后再解除复位。

   在程序执行过程中切换时钟时，必须等需要切换的时钟稳定后再对其进行切换。

   复位时，在通过带有外部振荡器 （或者外部振荡电路）的时钟开始运行的系统中，必须等时钟完全稳定后，再解除复位。另外，在程序执行过程中切换为带有外部振荡器 （或者外部振荡电路）的时钟时，必须等需要切换的时钟完全稳定后再对其进行切换。

5. 关于产品间差异的注意事项

   【注意】当产品型号发生变化时，请事先确认是否存在问题。

   即使是同一群内的单片机，产品型号如果不同，也有可能由于内部存储器和布线图的不同产生特性的差异。当产品型号发生变化时，必须对每个型号的产品进行系统评价测试。

# 本手册的使用方法

## 1. 目的和使用对象

本手册旨在便于用户理解此单片机的硬件功能和电气特性。使用此单片机进行应用系统设计的用户为本手册的使用对象。在使用本手册时，需要具备电路、逻辑电路以及单片机的基础知识。

本手册由产品概要、 CPU、系统控制功能、外围功能、电气特性和使用注意事项等几大分类构成。

必须在充分确认注意事项后再使用此单片机。注意事项记载于各章的正文、末尾，以及注意事项的章节处。

修订记录归纳了对旧版进行修正或者追加的主要内容，但并不保证对所有更改过的内容都有记载。详细情况请确认本手册的正文。

M16C/29 群拥有以下文档资料。请使用瑞萨科技公司的主页中所登载的最新版本。

| 文档种类 | 记载内容 | 资料名称 | 资料号码 |
|---|---|---|---|
| 硬件手册 | 硬件规格 （引脚配置、存储器映射、外围功能的说明、电气特性、时序）和运行说明 | M16C/29 群<br>硬件手册 | 本硬件手册 |
| 软件手册 | CPU 指令组的说明 | M16C/60 M16C/20 M16C/TINY 系列软件手册 | REJ09B0137 |
| 应用说明 | 外围功能的使用方法和应用例子<br>参考程序<br>汇编语言和 C 语言的编程方法 | 登载于瑞萨科技公司的主页 | |
| RENESAS TECHNICAL UPDATE | 关于产品规格和文档等的速报 | | |

# 2. 数字和符号的记载方式

以下说明本手册中所使用的寄存器和位的名称、数字以及符号的记载范例。

（1）寄存器名称、位名称、引脚名称

在手册正文中通过符号后接 “寄存器”、“位”或 “引脚”的方式进行记载。

（例） PM0 寄存器的 PM03 位

$P3_5$ 引脚、 VCC 引脚

（2）数字的记载方式

二进制时，在数字后面加上 “b”，不过，当值为 “1 位”时，后面什么都不加。十六进制时，在数字后面加上 “h”。十进制时，数字后面什么都不加。

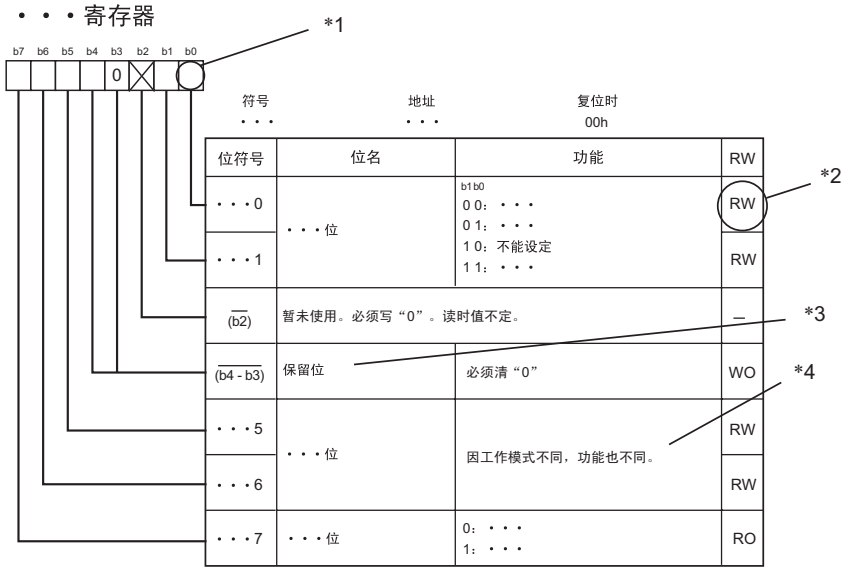
（例）二进制：$11_b$

十六进制：$EFA0_b$

十进制：1234

## 3. 寄存器图表的阅读方法

说明在寄存器图表中使用的符号和用语：




*1

空白：按用途，清“0”或置“1”。

0　：清“0”。

1　：置“1”。

×　：暂未使用。

*2

RW ：可读，可写。

RO ：可读，写数据无效。

WO ：可写，不能读取位的状态。

—　：暂未使用。

*3

・保留位

保留位，必须写指定值。

*4

・暂未使用

该位暂未使用。根据将来外围功能的发展，可能出现新的功能。写数据时必须写“0”。

・不能设定

不保证设定后的运行。

・因工作模式不同，功能也不同。

位功能根据外围功能的模式发生变化，请参照各模式的寄存器图表。

# 4. 关于缩写和简称的说明

| 缩写 / 简称 | 全称 | 备注 |
|---|---|---|
| ACIA | Asynchronous Communication Interface Adapter | 异步通信界面适配器 |
| bps | bits per second | 传送速度单位 |
| CRC | Cyclic Redundancy Check | 循环冗余检测 |
| DMA | Direct Memory Access | |
| DMAC | Direct Memory Access Controller | |
| GSM | Global System for Mobile Communications | |
| Hi–Z | High Impedance | |
| IEBus | Inter Equipment bus | NEC 电子公司提倡的通信方式 |
| I/O | Input/Output | 输入 / 输出 |
| IrDA | Infrared Data Association | 红外线数据协会 |
| LSB | Least Significant Bit | 最低有效位 |
| MSB | Most Significant Bit | 最高有效位 |
| NC | Non-Connection | 未连接引脚 |
| PLL | Phase Locked Loop | 锁相环 |
| PWM | Pulse Width Modulation | 脉宽调制 |
| SFR | Special Function Registers | 用于外围电路控制的寄存器群 |
| SIM | Subscriber Identity Module | ISO–7816 规范的 IC 卡 |
| UART | Universal Asynchronous Recerver/Transmitter | 异步串行接口 |
| VCO | Voltage Controlled Oscillator | 电压控制振荡器 |

# 目　录


地址 - 页速查表 ..... 速查表 -1

1. 概要 ..... 1
1.1 特点 ..... 1
1.1.1 应用 ..... 1
1.1.2 性能概要 ..... 2
1.2 结构框图 ..... 4
1.3 产品一览表 ..... 6
1.4 引脚定义图 ..... 11
1.5 引脚功能的说明 ..... 17

2. 使用时的注意事项 ..... 19
2.1 特殊功能寄存器 ..... 19
2.1.1 80 引脚版的注意事项 ..... 19
2.1.2 64 引脚版的注意事项 ..... 19
2.1.3 设定寄存器时的注意事项 ..... 19
2.2 时钟产生电路 ..... 19
2.2.1 在使用 PLL 频率合成器时 ..... 19
2.2.2 功耗控制 ..... 20
2.3 保护 ..... 21
2.4 中断 ..... 21
2.4.1 读取 $0000_{16}$ 地址 ..... 21
2.4.2 SP 的设定 ..... 21
2.4.3 NMI 中断 ..... 21
2.4.4 中断源的变更 ..... 22
2.4.5 INT 中断 ..... 22
2.4.6 中断控制寄存器的变更 ..... 23
2.4.7 看门狗定时器中断 ..... 23
2.5 DMAC 的注意事项 ..... 24
2.5.1 对 DMAiCON 寄存器的 DMAE 位写数据 (i=0 ～ 1） ..... 24
2.6 定时器的注意事项 ..... 24
2.6.1 定时器 A ..... 24
2.6.2 定时器 B ..... 26
2.6.3 三相马达控制用定时器功能 ..... 27
2.7 定时器 S ..... 28
2.7.1 G1IR 寄存器的变更 ..... 28
2.7.2 ICOCiIC 寄存器的更改 ..... 29
2.7.3 波形生成功能 ..... 29
2.7.4 IC/OC 基定时器中断 ..... 29
2.8 串行 I/O ..... 30
2.8.1 时钟同步串行 I/O 模式 ..... 30
2.8.2 串行 I/O （UART 模式） ..... 31
2.8.3 SI/O3、 SI/O4 ..... 31
2.9 A/D 转换器 ..... 32
2.10 多主控 $I^2C$ bus ..... 33
2.10.1 S00 寄存器的写操作 ..... 33
2.10.2 AL 标志 ..... 33
2.11 有关 CAN 模块的注意事项 ..... 33
2.11.1 读 C0STR 寄存器时的注意事项 ..... 33

2.11.2 使用标准引导程序时的 CAN 收发器控制的注意事项 ..... 35
2.12 可编程 I/O 端口 ..... 36
2.13 闪存版和掩模型 ROM 版的不同点 ..... 36
2.14 掩模型 ROM 版 ..... 36
2.14.1 内部 ROM 区 ..... 36
2.14.2 保留位 ..... 36
2.15 闪存版 ..... 37
2.15.1 禁止闪存改写功能 ..... 37
2.15.2 停止模式 ..... 37
2.15.3 等待模式 ..... 37
2.15.4 低功耗模式、内部振荡器低功耗模式 ..... 37
2.15.5 命令、数据的写 ..... 37
2.15.6 编程命令 ..... 37
2.15.7 运行速度 ..... 37
2.15.8 禁止使用的指令 ..... 37
2.15.9 中断 ..... 38
2.15.10 存取方法 ..... 38
2.15.11 用户 ROM 区的改写 ..... 38
2.15.12 DMA 传送 ..... 38
2.15.13 有关编程、擦除次数和执行时间 ..... 38
2.15.14 编程、擦除次数的定义 ..... 38
2.15.15 关于进行多次改写的系统 ( 产品代码：U7、 U9(Normal-ver.)、 U7(T-ver./V-ver.)) ..... 39
2.15.16 引导模式的注意事项 ..... 39
2.16 噪声 ..... 40
2.17 有关器件的使用注意事项 ..... 40

3. 中央处理器 ..... 41
3.1 数据寄存器 (R0、 R1、 R2、 R3） ..... 42
3.2 地址寄存器 (A0、 A1） ..... 42
3.3 帧基址寄存器 (FB） ..... 42
3.4 中断表寄存器 (INTB） ..... 42
3.5 程序计数器 (PC） ..... 42
3.6 用户堆栈指针 (USP）、中断堆栈指针 (ISP） ..... 42
3.7 静态基址寄存器 (SB） ..... 42
3.8 标志寄存器 (FLG） ..... 42
3.8.1 进位标志 （C 标志） ..... 42
3.8.2 调试标志 （D 标志） ..... 42
3.8.3 零标志 （Z 标志） ..... 42
3.8.4 符号标志 （S 标志） ..... 42
3.8.5 寄存器组选择标志 （B 标志） ..... 42
3.8.6 上溢标志 （O 标志） ..... 43
3.8.7 中断允许标志 （I 标志） ..... 43
3.8.8 堆栈指针选择标志 （U 标志） ..... 43
3.8.9 处理器中断优先级 (IPL） ..... 43
3.8.10 保留位 ..... 43

4. 存储器 ..... 44

5. SFR ..... 45

6. 复位 ..... 67
6.1 硬件复位 ..... 67

6.1.1 硬件复位 1 ..... 67
6.1.2 硬件复位 2 ..... 67
6.2 软件复位 ..... 68
6.3 看门狗定时器复位 ..... 68
6.4 振荡停止检测复位 ..... 68
6.5 电压检测电路 ..... 70
6.5.1 低电压检测中断 ..... 73
6.5.2 停止模式的限制 ..... 75
6.5.3 等待模式的限制 ..... 75

7. 处理器模式 ..... 76

8. 时钟产生电路 ..... 79
8.1 主时钟 ..... 86
8.2 副时钟 ..... 87
8.3 内部振荡器时钟 ..... 87
8.4 PLL 时钟 ..... 87
8.5 CPU 时钟和外围功能时钟 ..... 89
8.5.1 CPU 时钟 ..... 89
8.5.2 外围功能时钟 (f1、 f2、 f8、 f32、 f1SIO、 f2SIO、 f8SIO、 f32SIO、 fAD、 fC32、 fCAN0） ..... 89
8.5.3 时钟输出功能 ..... 89
8.6 功耗控制 ..... 90
8.6.1 正常运行模式 ..... 90
8.6.2 等待模式 ..... 91
8.6.3 停止模式 ..... 93
8.7 系统时钟的保护功能 ..... 97
8.8 振荡停止、重新振荡检测功能 ..... 97
8.8.1 CM27 位为 “0”（复位）时的运行 ..... 98
8.8.2 CM27 位为 “1”（振荡停止、重新振荡检测中断）时的运行 ..... 98
8.8.3 振荡停止、重新振荡检测功能的使用方法 ..... 99

9. 保护 ..... 100

10. 中断 ..... 101
10.1 中断的分类 ..... 101
10.1.1 软件中断 ..... 102
10.1.2 硬件中断 ..... 103
10.2 中断和中断向量 ..... 104
10.2.1 固定向量表 ..... 104
10.2.2 可变向量表 ..... 105
10.3 中断控制 ..... 106
10.3.1 I 标志 ..... 109
10.3.2 IR 位 ..... 109
10.3.3 ILVL2 ～ ILVL0 位、 IPL ..... 109
10.4 中断响应顺序 ..... 110
10.4.1 中断响应时间 ..... 111
10.4.2 接受中断请求时的 IPL 变化 ..... 111
10.4.3 寄存器压栈 ..... 112
10.4.4 从中断程序的返回 ..... 114
10.5 中断优先级 ..... 114
10.5.1 中断优先级判断电路 ..... 115
10.6 INT 中断 ..... 116

10.7 $\overline{\text{NMI}}$ 中断 ..... 117
10.8 键输入中断 ..... 117
10.9 CAN0 唤醒中断 ..... 118
10.10 地址匹配中断 ..... 118

11. 看门狗定时器 ..... 120
11.1 计数源保护模式 ..... 121

12. DMAC ..... 122
12.1 传送周期 ..... 127
12.1.1 传送源地址、传送目标地址的影响 ..... 127
12.1.2 软件等待的影响 ..... 127
12.2 DMA 传送周期数 ..... 129
12.3 DMA 允许 ..... 129
12.4 DMA 请求 ..... 129
12.5 通道的优先顺序和 DMA 传送时序 ..... 130

13. 定时器 ..... 131
13.1 定时器 A ..... 133
13.1.1 定时器模式 ..... 136
13.1.2 事件计数器模式 ..... 137
13.1.3 单次触发定时器模式 ..... 142
13.1.4 脉宽调制模式 （PWM 模式） ..... 144
13.2 定时器 B ..... 147
13.2.1 定时器模式 ..... 149
13.2.2 事件计数器模式 ..... 150
13.2.3 脉冲周期测定模式、脉宽测定模式 ..... 151
13.2.4 A/D 触发模式 ..... 154
13.3 用于三相马达控制的定时器功能 ..... 157
13.3.1 位置数据保持功能 ..... 168
13.3.2 三相 / 端口输出切换功能 ..... 170

14. 定时器 S ..... 172
14.1 基定时器 ..... 183
14.1.1 基定时器的复位寄存器 ..... 187
14.2 中断运行 ..... 188
14.3 DMA 支持 ..... 188
14.4 时间测量功能 ..... 189
14.5 波形生成功能 ..... 193
14.5.1 单相波形输出模式 ..... 194
14.5.2 反相波形输出模式 ..... 196
14.5.3 置位 / 复位波形输出 （SR 波形输出）模式 ..... 198
14.6 输入 / 输出端口功能的选择 ..... 200
14.6.1 INPC17 代替输入引脚的选择 ..... 201
14.6.2 P17/$\overline{\text{INT5}}$/INPC17 数字消抖动电路 ..... 201

15. 串行 I/O ..... 202
15.1 UARTi(i=0 ～ 2) ..... 202
15.1.1 时钟同步串行 I/O 模式 ..... 212
15.1.2 时钟异步串行 I/O(UART) 模式 ..... 220
15.1.3 特殊模式 1 （$I^2C$ bus 模式） (UART2) ..... 228
15.1.4 特殊模式 2(UART2） ..... 238

15.1.5 特殊模式 3 （IEBus 模式） (UART2) ..... 242
15.1.6 特殊模式 4 （SIM 模式） (UART2) ..... 244
15.2 SI/O3 和 SI/O4 ..... 249
15.2.1 SI/Oi 运行时序 ..... 252
15.2.2 CLK 极性选择 ..... 252
15.2.3 SOUTi 初始值的设定功能 ..... 253

16. A/D 转换器 ..... 254
16.1 运行模式 ..... 260
16.1.1 单次模式 ..... 260
16.1.2 重复模式 ..... 262
16.1.3 单次扫描模式 ..... 264
16.1.4 重复扫描模式 0 ..... 266
16.1.5 重复扫描模式 1 ..... 268
16.1.6 同时采样扫描模式 ..... 270
16.1.7 延迟触发模式 0 ..... 273
16.1.8 延迟触发模式 1 ..... 279
16.2 分辨率选择功能 ..... 285
16.3 采样 & 保持 ..... 285
16.4 降低功耗功能 ..... 285
16.5 A/D 转换时的传感器输出阻抗 ..... 286

17. 多主控 I2C bus 接口 ..... 287
17.1 I2C0 数据移位寄存器 （S00 寄存器） ..... 296
17.2 I2C0 地址寄存器 （S0D0 寄存器） ..... 297
17.3 I2C0 时钟控制寄存器 （S20 寄存器） ..... 297
17.3.1 bit0 ～ 4：SCL 频率控制位 (CCR0 ～ CCR4） ..... 297
17.3.2 bit5：SCL 模式指定位 (FAST MODE） ..... 297
17.3.3 bit6：ACK 位 (ACKBIT） ..... 297
17.3.4 bit7：ACK 时钟位 (ACK-CLK） ..... 297
17.4 I2C0 控制寄存器 0 （S1D0 寄存器） ..... 298
17.4.1 bit0 ～ bit2：位计数器 (BC0 ～ BC2） ..... 298
17.4.2 bit3：I2C bus 接口允许位 (ES0） ..... 298
17.4.3 bit4：数据格式选择位 (ALS） ..... 299
17.4.4 bit6：I2C bus 接口复位位 (IHR） ..... 299
17.4.5 bit7：I2C bus 接口引脚输入电平选择位 (TISS） ..... 299
17.5 I2C0 状态寄存器 （S10 寄存器） ..... 299
17.5.1 bit0：最终接收位 (LRB） ..... 299
17.5.2 bit1：全呼检测标志 (ADR0） ..... 300
17.5.3 bit2：从属地址比较标志 (AAS） ..... 300
17.5.4 bit3：仲裁失败检测标志 (AL）（注 1） ..... 300
17.5.5 bit4：I2C bus 接口中断请求位 (PIN） ..... 300
17.5.6 bit5：总线忙标志 (BB） ..... 301
17.5.7 bit6：通信模式指定位 0 （传送方向指定位：TRX） ..... 301
17.5.8 bit7：通信模式指定位 1 （主控 / 从属指定位：MST） ..... 302
17.6 I2C0 控制寄存器 1 （S3D0 寄存器） ..... 303
17.6.1 bit0：停止条件检测中断允许位 (SIM） ..... 303
17.6.2 bit1：数据接收结束中断允许位 (WIT） ..... 303
17.6.3 bit2,3：端口功能切换位 PED、 PEC ..... 304
17.6.4 bit4,5：SDA/SCL 输出逻辑值的监视位 SDAM/SCLM ..... 305
17.6.5 bit6,7：I2C bus 系统时钟选择位 ICK0， ICK1 ..... 305
17.6.6 在等待模式 / 停止模式下的地址数据的接收 ..... 305

17.7 $I^2C0$ 控制寄存器 2 （S4D0 寄存器） ..... 306
17.7.1 bit0：超时检测功能允许位 (TOE） ..... 306
17.7.2 bit1：超时检测标志 (TOF） ..... 306
17.7.3 bit2：超时检测时间选择位 (TOSEL） ..... 306
17.7.4 bit3,4,5：$I^2C$ bus 系统时钟选择位 (ICK2 ～ ICK4） ..... 307
17.7.5 bit7：停止条件的检测中断请求位 (SCPIN） ..... 307
17.8 $I^2C0$ 开始 / 停止条件控制寄存器 （S2D0 寄存器） ..... 307
17.8.1 bit0 ～ bit4：开始 / 停止条件设定位 (SSC0-SSC4） ..... 307
17.8.2 bit5：SCL/SDA 中断引脚极性选择位 (SIP） ..... 307
17.8.3 bit6：SCL/SDA 中断引脚选择位 (SIS） ..... 307
17.8.4 bit7：开始 / 停止条件产生选择位 (STSPSEL） ..... 307
17.9 开始条件的产生方法 ..... 308
17.10 开始条件重复防止功能 ..... 309
17.11 停止条件的产生方法 ..... 309
17.12 开始 / 停止条件的检测运行 ..... 311
17.13 数据传送例 ..... 312
17.13.1 主控发送例 ..... 312
17.13.2 从属接收例 ..... 313
17.14 使用时的注意事项 ..... 314

18. CAN 模块 ..... 316
18.1 CAN 模块相关寄存器 ..... 317
18.1.1 CAN0 信息箱 ..... 318
18.1.2 接收屏蔽寄存器 ..... 320
18.1.3 CAN 特殊功能寄存器 ..... 321
18.2 运行模式 ..... 329
18.2.1 CAN 复位 / 初始化模式 ..... 329
18.2.2 CAN 运行模式 ..... 330
18.2.3 CAN 睡眠模式 ..... 330
18.2.4 CAN 接口睡眠模式 ..... 331
18.2.5 总线关闭状态 ..... 331
18.3 CAN 模块系统时钟的设定 ..... 332
18.3.1 位时序的设定 ..... 332
18.3.2 传送速度 ..... 333
18.4 接收滤波功能和屏蔽功能 ..... 334
18.5 接收滤波支持部件 (ASU） ..... 335
18.6 Basic CAN 模式 ..... 336
18.7 从总线关闭的返回功能 ..... 336
18.8 时戳计数器和时戳功能 ..... 336
18.9 只监听模式 ..... 337
18.10 CAN 接收和 CAN 发送 ..... 337
18.10.1 接收 ..... 338
18.10.2 发送 ..... 339
18.11 CAN 中断 ..... 340

19. CRC 运算电路 ..... 341
19.1 SFR 存取监视功能 ..... 341

20. 可编程 I/O 端口 ..... 344
20.1 端口 Pi 方向寄存器 （PDi 寄存器 i=0 ～ 3、 6 ～ 10） ..... 344
20.2 端口 Pi 寄存器 （Pi 寄存器 i=0 ～ 3、 6 ～ 10） ..... 344
20.3 上拉控制寄存器 0 ～ 2 （PUR0 ～ PUR2 寄存器） ..... 344

20.4 端口控制寄存器 （PCR 寄存器） ..... 344
20.5 引脚配置控制寄存器 （PACR 寄存器） ..... 345
20.6 数字消抖动功能 ..... 345

21. 闪存版 ..... 357
21.1 闪存的性能 ..... 357
21.1.1 引导模式 ..... 358
21.2 存储器配置 ..... 358
21.3 闪存改写禁止功能 ..... 361
21.3.1 ROM 代码保护功能 ..... 361
21.3.2 ID 代码检查功能 ..... 361
21.4 CPU 改写模式 ..... 362
21.4.1 EW0 模式 ..... 363
21.4.2 EW1 模式 ..... 364
21.5 寄存器的说明 ..... 364
21.5.1 闪存控制寄存器 0(FMR0） ..... 364
21.5.2 闪存控制寄存器 1(FMR1） ..... 365
21.5.3 闪存控制寄存器 4(FMR4） ..... 365
21.6 CPU 改写模式的注意事项 ..... 369
21.6.1 运行速度 ..... 369
21.6.2 禁止使用的指令 ..... 369
21.6.3 中断 ..... 369
21.6.4 存取方法 ..... 369
21.6.5 用户 ROM 区的改写 ..... 369
21.6.6 DMA 传送 ..... 370
21.6.7 命令、数据的写 ..... 370
21.6.8 等待模式 ..... 370
21.6.9 停止模式 ..... 370
21.6.10 低功耗模式、内部振荡器低功耗模式 ..... 370
21.7 软件命令 ..... 371
21.7.1 读阵列命令 ($FF_{16}$） ..... 371
21.7.2 读状态寄存器命令 ($70_{16}$） ..... 371
21.7.3 清除状态寄存器命令 ($50_{16}$） ..... 371
21.7.4 编程命令 ($40_{16}$） ..... 372
21.7.5 块擦除 ..... 373
21.8 状态寄存器 ..... 375
21.8.1 定序器状态 （SR7、 FMR00 位） ..... 375
21.8.2 擦除状态 （SR5、 FMR07 位） ..... 375
21.8.3 编程状态 （SR4、 FMR06 位） ..... 375
21.8.4 全状态检查 ..... 376
21.9 标准串行输入 / 输出模式 ..... 377
21.9.1 ID 代码检查功能 ..... 377
21.9.2 标准串行输入 / 输出模式时的引脚处理例 ..... 381
21.10 并行输入 / 输出模式 ..... 382
21.10.1 ROM 代码保护功能 ..... 382
21.11 CAN 输入 / 输出模式 ..... 383
21.11.1 ID 代码检查功能 ..... 383
21.11.2 CAN 输入 / 输出模式时的引脚处理例子 ..... 387

22. 电气特性 ..... 388
22.1 Normal-ver. ..... 388
22.2 T-ver. ..... 411

22.3 V-ver. ..... 434

附 录 ..... 448
附录 1. 封装尺寸图 ..... 448
附录 2. 功能的不同点 ..... 449
附录 2.1 M16C/28 群和 M16C/29 群的功能不同点 (Normal-ver.) （注 1） ..... 449
附录 2.2 M16C/28 群和 M16C/29 群的功能不同点 (T-ver./V-ver.) （注 1） ..... 450

索引 ..... 451

# 地址 - 页速查表

| 地址 | 寄存器 | 符号 | 记载页 |
|---|---|---|---|
| 0000₁₆ | | | |
| 0001₁₆ | | | |
| 0002₁₆ | | | |
| 0003₁₆ | | | |
| 0004₁₆ | 处理器模式寄存器 0 | PM0 | 76 |
| 0005₁₆ | 处理器模式寄存器 1 | PM1 | 76 |
| 0006₁₆ | 系统时钟控制寄存器 0 | CM0 | 81 |
| 0007₁₆ | 系统时钟控制寄存器 1 | CM1 | 82 |
| 0008₁₆ | | | |
| 0009₁₆ | 地址匹配中断允许寄存器 | AIER | 119 |
| 000A₁₆ | 保护寄存器 | PRCR | 100 |
| 000B₁₆ | | | |
| 000C₁₆ | 振荡停止检测寄存器 | CM2 | 83 |
| 000D₁₆ | | | |
| 000E₁₆ | 看门狗定时器启动寄存器 | WDTS | 121 |
| 000F₁₆ | 看门狗定时器控制寄存器 | WDC | 121 |
| 0010₁₆<br>0011₁₆<br>0012₁₆ | 地址匹配中断寄存器 0 | RMAD0 | 119 |
| 0013₁₆ | | | |
| 0014₁₆<br>0015₁₆<br>0016₁₆ | 地址匹配中断寄存器 1 | RMAD1 | 119 |
| 0017₁₆ | | | |
| 0018₁₆ | | | |
| 0019₁₆ | 电压检测寄存器 1 | VCR1 | 71 |
| 001A₁₆ | 电压检测寄存器 2 | VCR2 | 71 |
| 001B₁₆ | | | |
| 001C₁₆ | PLL 控制寄存器 0 | PLC0 | 85 |
| 001D₁₆ | | | |
| 001E₁₆ | 处理器模式寄存器 2 | PM2 | 77、84 |
| 001F₁₆ | 低电压检测中断寄存器 | D4INT | 72 |
| 0020₁₆<br>0021₁₆<br>0022₁₆ | DMA0 源指针 | SAR0 | 126 |
| 0023₁₆ | | | |
| 0024₁₆<br>0025₁₆<br>0026₁₆ | DMA0 目标指针 | DAR0 | 126 |
| 0027₁₆ | | | |
| 0028₁₆<br>0029₁₆ | DMA0 传送计数器 | TCR0 | 126 |
| 002A₁₆ | | | |
| 002B₁₆ | | | |
| 002C₁₆ | DMA0 控制寄存器 | DM0CON | 125 |
| 002D₁₆ | | | |
| 002E₁₆ | | | |
| 002F₁₆ | | | |
| 0030₁₆<br>0031₁₆<br>0032₁₆ | DMA1 源指针 | SAR1 | 126 |
| 0033₁₆ | | | |
| 0034₁₆<br>0035₁₆<br>0036₁₆ | DMA1 目标指针 | DAR1 | 126 |
| 0037₁₆ | | | |
| 0038₁₆<br>0039₁₆ | DMA1 传送计数器 | TCR1 | 126 |
| 003A₁₆ | | | |
| 003B₁₆ | | | |
| 003C₁₆ | DMA1 控制寄存器 | DM1CON | 125 |
| 003D₁₆ | | | |
| 003E₁₆ | | | |
| 003F₁₆ | | | |

注．空白部分为保留区，不能存取。

| 地址 | 寄存器 | 符号 | 记述页 |
|---|---|---|---|
| 0040₁₆ | | | |
| 0041₁₆ | CAN0 唤醒中断控制寄存器 | C01WKIC | 107 |
| 0042₁₆ | CAN0 接收结束中断控制寄存器 | C0RECIC | 107 |
| 0043₁₆ | CAN0 发送结束中断控制寄存器 | C0TRMIC | 107 |
| 0044₁₆ | INT3 中断控制寄存器 | INT3IC | 107 |
| 0045₁₆ | IC/OC0 中断控制寄存器 | ICOC0IC | 107 |
| 0046₁₆ | IC/OC1 中断控制寄存器、<br>$I^2C$ BUS 接口中断控制寄存器 | ICOC1IC、<br>IICIC | 107 |
| 0047₁₆ | IC/OC 基定时器中断控制寄存器<br>SCL SDA 中断控制寄存器 | BTIC、<br>SCLDAIC | 107 |
| 0048₁₆ | SI/O4 中断控制寄存器、<br>INT5 中断控制寄存器 | S4IC、<br>INT5IC | 107 |
| 0049₁₆ | SI/O3 中断控制寄存器、<br>INT4 中断控制寄存器 | S3IC、<br>INT4IC | 107 |
| 004A₁₆ | UART2 总线冲突检测中断控制寄存器 | BCNIC | 107 |
| 004B₁₆ | DMA0 中断控制寄存器 | DM0IC | 107 |
| 004C₁₆ | DMA1 中断控制寄存器 | DM1IC | 107 |
| 004D₁₆ | CAN0 状态、错误中断控制寄存器 | C01ERRIC | 107 |
| 004E₁₆ | 键输入中断控制寄存器<br>A/D 转换中断控制寄存器 | KUPIC、<br>ADIC | 107 |
| 004F₁₆ | UART2 发送中断控制寄存器 | S2TIC | 107 |
| 0050₁₆ | UART2 接收中断控制寄存器 | S2RIC | 107 |
| 0051₁₆ | UART0 发送中断控制寄存器 | S0TIC | 107 |
| 0052₁₆ | UART0 接收中断控制寄存器 | S0RIC | 107 |
| 0053₁₆ | UART1 发送中断控制寄存器 | S1TIC | 107 |
| 0054₁₆ | UART1 接收中断控制寄存器 | S1RIC | 107 |
| 0055₁₆ | 定时器 A0 中断控制寄存器 | TA0IC | 107 |
| 0056₁₆ | 定时器 A1 中断控制寄存器 | TA1IC | 107 |
| 0057₁₆ | 定时器 A2 中断控制寄存器 | TA2IC | 107 |
| 0058₁₆ | 定时器 A3 中断控制寄存器 | TA3IC | 107 |
| 0059₁₆ | 定时器 A4 中断控制寄存器 | TA4IC | 107 |
| 005A₁₆ | 定时器 B0 中断控制寄存器 | TB0IC | 107 |
| 005B₁₆ | 定时器 B1 中断控制寄存器 | TB1IC | 107 |
| 005C₁₆ | 定时器 B2 中断控制寄存器 | TB2IC | 107 |
| 005D₁₆ | INT0 中断控制寄存器 | INT0IC | 107 |
| 005E₁₆ | INT1 中断控制寄存器 | INT1IC | 107 |
| 005F₁₆ | INT2 中断控制寄存器 | INT2IC | 107 |
| 0060₁₆<br>0061₁₆<br>0062₁₆<br>0063₁₆<br>0064₁₆<br>0065₁₆ | CAN0 槽 0: 标识符 /DLC | | 318 |
| 0066₁₆<br>0067₁₆<br>0068₁₆<br>0069₁₆<br>006A₁₆<br>006B₁₆<br>006C₁₆<br>006D₁₆ | CAN0 槽 0: 数据区 | | 318 |
| 006E₁₆<br>006F₁₆ | CAN0 槽 0: 时戳 | | 318 |
| 0070₁₆<br>0071₁₆<br>0072₁₆<br>0073₁₆<br>0074₁₆<br>0075₁₆ | CAN0 槽 1: 标识符 /DLC | | 318 |
| 0076₁₆<br>0077₁₆<br>0078₁₆<br>0079₁₆<br>007A₁₆<br>007B₁₆<br>007C₁₆<br>007D₁₆ | CAN0 槽 1: 数据区 | | 318 |
| 007E₁₆<br>007F₁₆ | CAN0 槽 1: 时戳 | | 318 |

## 地址 - 页速查表

| 地址 | 寄存器 | 符号 | 记载页 |
|---|---|---|---|
| $0080_{16}$<br>$0081_{16}$<br>$0082_{16}$<br>$0083_{16}$<br>$0084_{16}$<br>$0085_{16}$ | CAN0 槽 2: 标识符 /DLC | | 318 |
| $0086_{16}$<br>$0087_{16}$<br>$0088_{16}$<br>$0089_{16}$<br>$008A_{16}$<br>$008B_{16}$<br>$008C_{16}$<br>$008D_{16}$ | CAN0 槽 2: 数据区 | | 318 |
| $008E_{16}$<br>$008F_{16}$ | CAN0 槽 2: 时戳 | | 318 |
| $0090_{16}$<br>$0091_{16}$<br>$0092_{16}$<br>$0093_{16}$<br>$0094_{16}$<br>$0095_{16}$ | CAN0 槽 3: 标识符 /DLC | | 318 |
| $0096_{16}$<br>$0097_{16}$<br>$0098_{16}$<br>$0099_{16}$<br>$009A_{16}$<br>$009B_{16}$<br>$009C_{16}$<br>$009D_{16}$ | CAN0 槽 3: 数据区 | | 318 |
| $009E_{16}$<br>$009F_{16}$ | CAN0 槽 3: 时戳 | | 318 |
| $00A0_{16}$<br>$00A1_{16}$<br>$00A2_{16}$<br>$00A3_{16}$<br>$00A4_{16}$<br>$00A5_{16}$ | CAN0 槽 4: 标识符 /DLC | | 318 |
| $00A6_{16}$<br>$00A7_{16}$<br>$00A8_{16}$<br>$00A9_{16}$<br>$00AA_{16}$<br>$00AB_{16}$<br>$00AC_{16}$<br>$00AD_{16}$ | CAN0 槽 4: 数据区 | | 318 |
| $00AE_{16}$<br>$00AF_{16}$ | CAN0 槽 4: 时戳 | | 318 |
| $00B0_{16}$<br>$00B1_{16}$<br>$00B2_{16}$<br>$00B3_{16}$<br>$00B4_{16}$<br>$00B5_{16}$ | CAN0 槽 5: 标识符 /DLC | | 318 |
| $00B6_{16}$<br>$00B7_{16}$<br>$00B8_{16}$<br>$00B9_{16}$<br>$00BA_{16}$<br>$00BB_{16}$<br>$00BC_{16}$<br>$00BD_{16}$ | CAN0 槽 5: 数据区 | | 318 |
| $00BE_{16}$<br>$00BF_{16}$ | CAN0 槽 5: 时戳 | | 318 |

| 地址 | 寄存器 | 符号 | 记载页 |
|---|---|---|---|
| $00C0_{16}$<br>$00C1_{16}$<br>$00C2_{16}$<br>$00C3_{16}$<br>$00C4_{16}$<br>$00C5_{16}$ | CAN0 槽 6: 标识符 /DLC | | 318 |
| $00C6_{16}$<br>$00C7_{16}$<br>$00C8_{16}$<br>$00C9_{16}$<br>$00CA_{16}$<br>$00CB_{16}$<br>$00CC_{16}$<br>$00CD_{16}$ | CAN0 槽 6: 数据区 | | 318 |
| $00CE_{16}$<br>$00CF_{16}$ | CAN0 槽 6: 时戳 | | 318 |
| $00D0_{16}$<br>$00D1_{16}$<br>$00D2_{16}$<br>$00D3_{16}$<br>$00D4_{16}$<br>$00D5_{16}$ | CAN0 槽 7: 标识符 /DLC | | 318 |
| $00D6_{16}$<br>$00D7_{16}$<br>$00D8_{16}$<br>$00D9_{16}$<br>$00DA_{16}$<br>$00DB_{16}$<br>$00DC_{16}$<br>$00DD_{16}$ | CAN0 槽 7: 数据区 | | 318 |
| $00DE_{16}$<br>$00DF_{16}$ | CAN0 槽 7: 时戳 | | 318 |
| $00E0_{16}$<br>$00E1_{16}$<br>$00E2_{16}$<br>$00E3_{16}$<br>$00E4_{16}$<br>$00E5_{16}$ | CAN0 槽 8: 标识符 /DLC | | 318 |
| $00E6_{16}$<br>$00E7_{16}$<br>$00E8_{16}$<br>$00E9_{16}$<br>$00EA_{16}$<br>$00EB_{16}$<br>$00EC_{16}$<br>$00ED_{16}$ | CAN0 槽 8: 数据区 | | 318 |
| $00EE_{16}$<br>$00EF_{16}$ | CAN0 槽 8: 时戳 | | 318 |
| $00F0_{16}$<br>$00F1_{16}$<br>$00F2_{16}$<br>$00F3_{16}$<br>$00F4_{16}$<br>$00F5_{16}$ | CAN0 槽 9: 标识符 /DLC | | 318 |
| $00F6_{16}$<br>$00F7_{16}$<br>$00F8_{16}$<br>$00F9_{16}$<br>$00FA_{16}$<br>$00FB_{16}$<br>$00FC_{16}$<br>$00FD_{16}$ | CAN0 槽 9: 数据区 | | 318 |
| $00FE_{16}$<br>$00FF_{16}$ | CAN0 槽 9: 时戳 | | 318 |

## 地址 - 页速查表

| 地址 | 寄存器 | 符号 | 记载页 |
|---|---|---|---|
| $0100_{16}$<br>$0101_{16}$<br>$0102_{16}$<br>$0103_{16}$<br>$0104_{16}$<br>$0105_{16}$ | CAN0 槽 10: 标识符 /DLC | | 318 |
| $0106_{16}$<br>$0107_{16}$<br>$0108_{16}$<br>$0109_{16}$<br>$010A_{16}$<br>$010B_{16}$<br>$010C_{16}$<br>$010D_{16}$ | CAN0 槽 10: 数据区 | | 318 |
| $010E_{16}$<br>$010F_{16}$ | CAN0 槽 10: 时戳 | | 318 |
| $0110_{16}$<br>$0111_{16}$<br>$0112_{16}$<br>$0113_{16}$<br>$0114_{16}$<br>$0115_{16}$ | CAN0 槽 11: 标识符 /DLC | | 318 |
| $0116_{16}$<br>$0117_{16}$<br>$0118_{16}$<br>$0119_{16}$<br>$011A_{16}$<br>$011B_{16}$<br>$011C_{16}$<br>$011D_{16}$ | CAN0 槽 11: 数据区 | | 318 |
| $011E_{16}$<br>$011F_{16}$ | CAN0 槽 11: 时戳 | | 318 |
| $0120_{16}$<br>$0121_{16}$<br>$0122_{16}$<br>$0123_{16}$<br>$0124_{16}$<br>$0125_{16}$ | CAN0 槽 12: 标识符 /DLC | | 318 |
| $0126_{16}$<br>$0127_{16}$<br>$0128_{16}$<br>$0129_{16}$<br>$012A_{16}$<br>$012B_{16}$<br>$012C_{16}$<br>$012D_{16}$ | CAN0 槽 12: 数据区 | | 318 |
| $012E_{16}$<br>$012F_{16}$ | CAN0 槽 12: 时戳 | | 318 |
| $0130_{16}$<br>$0131_{16}$<br>$0132_{16}$<br>$0133_{16}$<br>$0134_{16}$<br>$0135_{16}$ | CAN0 槽 13: 标识符 /DLC | | 318 |
| $0136_{16}$<br>$0137_{16}$<br>$0138_{16}$<br>$0139_{16}$<br>$013A_{16}$<br>$013B_{16}$<br>$013C_{16}$<br>$013D_{16}$ | CAN0 槽 13: 数据区 | | 318 |
| $013E_{16}$<br>$013F_{16}$ | CAN0 槽 13: 时戳 | | 318 |

| 地址 | 寄存器 | 符号 | 记载页 |
|---|---|---|---|
| $0140_{16}$<br>$0141_{16}$<br>$0142_{16}$<br>$0143_{16}$<br>$0144_{16}$<br>$0145_{16}$ | CAN0 槽 14: 标识符 /DLC | | 318 |
| $0146_{16}$<br>$0147_{16}$<br>$0148_{16}$<br>$0149_{16}$<br>$014A_{16}$<br>$014B_{16}$<br>$014C_{16}$<br>$014D_{16}$ | CAN0 槽 14: 数据区 | | 318 |
| $014E_{16}$<br>$014F_{16}$ | CAN0 槽 14: 时戳 | | 318 |
| $0150_{16}$<br>$0151_{16}$<br>$0152_{16}$<br>$0153_{16}$<br>$0154_{16}$<br>$0155_{16}$ | CAN0 槽 15: 标识符 /DLC | | 318 |
| $0156_{16}$<br>$0157_{16}$<br>$0158_{16}$<br>$0159_{16}$<br>$015A_{16}$<br>$015B_{16}$<br>$015C_{16}$<br>$015D_{16}$ | CAN0 槽 15: 数据区 | | 318 |
| $015E_{16}$<br>$015F_{16}$ | CAN0 槽 15: 时戳 | | 318 |
| $0160_{16}$<br>$0161_{16}$<br>$0162_{16}$<br>$0163_{16}$<br>$0164_{16}$<br>$0165_{16}$ | CAN0 全局屏蔽寄存器 | C0GMR | 320 |
| $0166_{16}$<br>$0167_{16}$<br>$0168_{16}$<br>$0169_{16}$<br>$016A_{16}$<br>$016B_{16}$ | CAN0 局部屏蔽 A 寄存器 | C0LMAR | 320 |
| $016C_{16}$<br>$016D_{16}$<br>$016E_{16}$<br>$016F_{16}$<br>$0170_{16}$<br>$0171_{16}$ | CAN0 局部屏蔽 B 寄存器 | C0LMBR | 320 |
| $0172_{16}$ | | | |
| $0173_{16}$ | | | |
| $0174_{16}$ | | | |
| $0175_{16}$ | | | |
| $0176_{16}$ | | | |
| $0177_{16}$ | | | |
| $0178_{16}$ | | | |
| $0179_{16}$ | | | |
| $017A_{16}$ | | | |
| $017B_{16}$ | | | |
| $017C_{16}$ | | | |
| $017D_{16}$ | | | |
| $017E_{16}$ | | | |
| $017F_{16}$ | | | |

注．空白部分为保留区，不能存取。

## 地址 - 页速查表

| 地址 | 寄存器 | 符号 | 记载页 |
|---|---|---|---|
| 0180₁₆ | | | |
| 0181₁₆ | | | |
| : : | : : | : : | : : |
| 01B0₁₆ | | | |
| 01B1₁₆ | | | |
| 01B2₁₆ | | | |
| 01B3₁₆ | 闪存控制寄存器 4（注 1） | FMR4 | 367 |
| 01B4₁₆ | | | |
| 01B5₁₆ | 闪存控制寄存器 1（注 1） | FMR1 | 366 |
| 01B6₁₆ | | | |
| 01B7₁₆ | 闪存控制寄存器 0（注 1） | FMR0 | 366 |
| 01B8₁₆ | | | |
| 01B9₁₆ | | | |
| 01BA₁₆ | | | |
| 01BB₁₆ | | | |
| 01BC₁₆ | | | |
| 01BD₁₆ | | | |
| 01BE₁₆ | | | |
| 01BF₁₆ | | | |
| : : | : : | : : | : : |
| 0200₁₆ | CAN0 消息控制寄存器 0 | C0MCTL0 | 321 |
| 0201₁₆ | CAN0 消息控制寄存器 1 | C0MCTL1 | 321 |
| 0202₁₆ | CAN0 消息控制寄存器 2 | C0MCTL2 | 321 |
| 0203₁₆ | CAN0 消息控制寄存器 3 | C0MCTL3 | 321 |
| 0204₁₆ | CAN0 消息控制寄存器 4 | C0MCTL4 | 321 |
| 0205₁₆ | CAN0 消息控制寄存器 5 | C0MCTL5 | 321 |
| 0206₁₆ | CAN0 消息控制寄存器 6 | C0MCTL6 | 321 |
| 0207₁₆ | CAN0 消息控制寄存器 7 | C0MCTL7 | 321 |
| 0208₁₆ | CAN0 消息控制寄存器 8 | C0MCTL8 | 321 |
| 0209₁₆ | CAN0 消息控制寄存器 9 | C0MCTL9 | 321 |
| 020A₁₆ | CAN0 消息控制寄存器 10 | C0MCTL10 | 321 |
| 020B₁₆ | CAN0 消息控制寄存器 11 | C0MCTL11 | 321 |
| 020C₁₆ | CAN0 消息控制寄存器 12 | C0MCTL12 | 321 |
| 020D₁₆ | CAN0 消息控制寄存器 13 | C0MCTL13 | 321 |
| 020E₁₆ | CAN0 消息控制寄存器 14 | C0MCTL14 | 321 |
| 020F₁₆ | CAN0 消息控制寄存器 15 | C0MCTL15 | 321 |
| 0210₁₆ 0211₁₆ | CAN0 控制寄存器 | C0CTLR | 322 |
| 0212₁₆ 0213₁₆ | CAN0 状态寄存器 | C0STR | 323 |
| 0214₁₆ 0215₁₆ | CAN0 槽状态寄存器 | C0SSTR | 324 |
| 0216₁₆ 0217₁₆ | CAN0 中断控制寄存器 | C0ICR | 325 |
| 0218₁₆ 0219₁₆ | CAN0 扩展 ID 寄存器 | C0IDR | 325 |
| 021A₁₆ 021B₁₆ | CAN0 总线时序控制寄存器 | C0CONR | 326 |
| 021C₁₆ | CAN0 接收错误计数寄存器 | C0RECR | 327 |
| 021D₁₆ | CAN0 发送错误计数寄存器 | C0TECR | 327 |
| 021E₁₆ 021F₁₆ | CAN0 时戳寄存器 | C0TSR | 328 |
| : : | : : | : : | : : |
| 023E₁₆ | | | |
| 023F₁₆ | | | |

| 地址 | 寄存器 | 符号 | 记载页 |
|---|---|---|---|
| 0240₁₆ | | | |
| 0241₁₆ | | | |
| 0242₁₆ 0243₁₆ | CAN0 接收滤波支持寄存器 | C0AFS | 328 |
| 0244₁₆ | | | |
| 0245₁₆ | | | |
| 0246₁₆ | | | |
| 0247₁₆ | | | |
| 0248₁₆ | | | |
| 0249₁₆ | | | |
| 024A₁₆ | | | |
| 024B₁₆ | | | |
| 024C₁₆ | | | |
| 024D₁₆ | | | |
| 024E₁₆ | | | |
| 024F₁₆ | | | |
| 0250₁₆ | | | |
| 0251₁₆ | | | |
| 0252₁₆ | | | |
| 0253₁₆ | | | |
| 0254₁₆ | | | |
| 0255₁₆ | | | |
| 0256₁₆ | | | |
| 0257₁₆ | | | |
| 0258₁₆ | | | |
| 0259₁₆ | | | |
| 025A₁₆ | 三相保护寄存器 | TPRC | 171 |
| 025B₁₆ | | | |
| 025C₁₆ | 内部振荡器控制寄存器 | ROCR | 82 |
| 025D₁₆ | 引脚分配控制寄存器 | PACR | 209、353 |
| 025E₁₆ | 外围时钟选择寄存器 | PCLKR | 84 |
| 025F₁₆ | CNA0 时钟选择寄存器 | CCLKR | 85 |
| : : | : : | : : | : : |
| 02E0₁₆ | $I^2C0$ 数据移位寄存器 | S00 | 290 |
| 02E1₁₆ | | | |
| 02E2₁₆ | $I^2C0$ 地址寄存器 | S0D0 | 289 |
| 02E3₁₆ | $I^2C0$ 控制寄存器 0 | S1D0 | 291 |
| 02E4₁₆ | $I^2C0$ 时钟控制寄存器 | S20 | 290 |
| 02E5₁₆ | $I^2C0$ 开始 / 停止选择控制寄存器 | S2D0 | 295 |
| 02E6₁₆ | $I^2C0$ 控制寄存器 1 | S3D0 | 293 |
| 02E7₁₆ | $I^2C0$ 控制寄存器 2 | S4D0 | 294 |
| 02E8₁₆ | $I^2C0$ 状态寄存器 | S10 | 292 |
| 02E9₁₆ | | | |
| 02EA₁₆ | | | |
| : : | : : | : : | : : |
| 02FE₁₆ | | | |
| 02FF₁₆ | | | |

注 1. 闪存版有此寄存器。

注 2. 空白部分为保留区，不能存取。

## 地址 - 页速查表

| 地址 | 寄存器 | 符号 | 记载页 |
|---|---|---|---|
| $0300_{16}$ | 时间测量、波形生成寄存器 0 | G1TM0、G1PO0 | 171、179 |
| $0301_{16}$ | | | |
| $0302_{16}$ | 时间测量、波形生成寄存器 1 | G1TM1、G1PO1 | 171、179 |
| $0303_{16}$ | | | |
| $0304_{16}$ | 时间测量、波形生成寄存器 2 | G1TM2、G1PO2 | 171、179 |
| $0305_{16}$ | | | |
| $0306_{16}$ | 时间测量、波形生成寄存器 3 | G1TM3、G1PO3 | 171、179 |
| $0307_{16}$ | | | |
| $0308_{16}$ | 时间测量、波形生成寄存器 4 | G1TM4、G1PO4 | 171、179 |
| $0309_{16}$ | | | |
| $030A_{16}$ | 时间测量、波形生成寄存器 5 | G1TM5、G1PO5 | 171、179 |
| $030B_{16}$ | | | |
| $030C_{16}$ | 时间测量、波形生成寄存器 6 | G1TM6、G1PO6 | 171、179 |
| $030D_{16}$ | | | |
| $030E_{16}$ | 时间测量、波形生成寄存器 7 | G1TM7、G1PO7 | 171、179 |
| $030F_{16}$ | | | |
| $0310_{16}$ | 波形生成控制寄存器 0 | G1POCR0 | 178 |
| $0311_{16}$ | 波形生成控制寄存器 1 | G1POCR1 | 178 |
| $0312_{16}$ | 波形生成控制寄存器 2 | G1POCR2 | 178 |
| $0313_{16}$ | 波形生成控制寄存器 3 | G1POCR3 | 178 |
| $0314_{16}$ | 波形生成控制寄存器 4 | G1POCR4 | 178 |
| $0315_{16}$ | 波形生成控制寄存器 5 | G1POCR5 | 178 |
| $0316_{16}$ | 波形生成控制寄存器 6 | G1POCR6 | 178 |
| $0317_{16}$ | 波形生成控制寄存器 7 | G1POCR7 | 178 |
| $0318_{16}$ | 时间测量控制寄存器 0 | G1TMCR0 | 177 |
| $0319_{16}$ | 时间测量控制寄存器 1 | G1TMCR1 | 177 |
| $031A_{16}$ | 时间测量控制寄存器 2 | G1TMCR2 | 177 |
| $031B_{16}$ | 时间测量控制寄存器 3 | G1TMCR3 | 177 |
| $031C_{16}$ | 时间测量控制寄存器 4 | G1TMCR4 | 177 |
| $031D_{16}$ | 时间测量控制寄存器 5 | G1TMCR5 | 177 |
| $031E_{16}$ | 时间测量控制寄存器 6 | G1TMCR6 | 177 |
| $031F_{16}$ | 时间测量控制寄存器 7 | G1TMCR7 | 177 |
| $0320_{16}$ | 基定时器寄存器 | G1BT | 174 |
| $0321_{16}$ | | | |
| $0322_{16}$ | 基定时器控制寄存器 0 | G1BCR0 | 174 |
| $0323_{16}$ | 基定时器控制寄存器 1 | G1BCR1 | 175 |
| $0324_{16}$ | 时间测量预分频器寄存器 6 | G1TPR6 | 177 |
| $0325_{16}$ | 时间测量预分频器寄存器 7 | G1TPR7 | 177 |
| $0326_{16}$ | 功能允许寄存器 | G1FE | 180 |
| $0327_{16}$ | 功能选择寄存器 | G1FS | 180 |
| $0328_{16}$ | 基定时器复位寄存器 | G1BTRR | 176 |
| $0329_{16}$ | | | |
| $032A_{16}$ | 计数源分频寄存器 | G1DV | 175 |
| $032B_{16}$ | | | |
| $032C_{16}$ | | | |
| $032D_{16}$ | | | |
| $032E_{16}$ | | | |
| $032F_{16}$ | | | |
| $0330_{16}$ | 中断请求寄存器 | G1IR | 181 |
| $0331_{16}$ | 中断允许寄存器 0 | G1IE0 | 182 |
| $0332_{16}$ | 中断允许寄存器 1 | G1IE1 | 182 |
| $0333_{16}$ | | | |
| $0334_{16}$ | | | |
| $0335_{16}$ | | | |
| $0336_{16}$ | | | |
| $0337_{16}$ | | | |
| $0338_{16}$ | | | |
| $0339_{16}$ | | | |
| $033A_{16}$ | | | |
| $033B_{16}$ | | | |
| $033C_{16}$ | | | |
| $033D_{16}$ | | | |
| $033E_{16}$ | NMI 数字消抖动寄存器 | NDDR | 354 |
| $033F_{16}$ | $P1_7$ 数字消抖动寄存器 | P17DDR | 354 |

| 地址 | 寄存器 | 符号 | 记载页 |
|---|---|---|---|
| $0340_{16}$ | | | |
| $0341_{16}$ | | | |
| $0342_{16}$ | 定时器 A1-1 寄存器 | TA11 | 162 |
| $0343_{16}$ | | | |
| $0344_{16}$ | 定时器 A2-1 寄存器 | TA21 | 162 |
| $0345_{16}$ | | | |
| $0346_{16}$ | 定时器 A4-1 寄存器 | TA41 | 162 |
| $0347_{16}$ | | | |
| $0348_{16}$ | 三相 PWM 控制寄存器 0 | INVC0 | 159 |
| $0349_{16}$ | 三相 PWM 控制寄存器 1 | INVC1 | 160 |
| $034A_{16}$ | 三相缓冲寄存器 0 | IDB0 | 161 |
| $034B_{16}$ | 三相输出缓冲寄存器 1 | IDB1 | 161 |
| $034C_{16}$ | 死区时间定时器 | DTT | 161 |
| $034D_{16}$ | 定时器 B2 中断产生频率设定寄存器 | ICTB2 | 161 |
| $034E_{16}$ | 位置数据保持功能控制寄存器 | PDRF | 169 |
| $034F_{16}$ | | | |
| $0350_{16}$ | | | |
| $0351_{16}$ | | | |
| $0352_{16}$ | | | |
| $0353_{16}$ | | | |
| $0354_{16}$ | | | |
| $0355_{16}$ | | | |
| $0356_{16}$ | | | |
| $0357_{16}$ | | | |
| $0358_{16}$ | 端口功能控制寄存器 | PFCR | 171 |
| $0359_{16}$ | | | |
| $035A_{16}$ | | | |
| $035B_{16}$ | | | |
| $035C_{16}$ | | | |
| $035D_{16}$ | | | |
| $035E_{16}$ | 中断请求源选择寄存器 2 | IFSR2A | 108 |
| $035F_{16}$ | 中断请求源选择寄存器 | IFSR | 108、116 |
| $0360_{16}$ | SI/O3 发送 / 接收寄存器 | S3TRR | 250 |
| $0361_{16}$ | | | |
| $0362_{16}$ | SI/O3 控制寄存器 | S3C | 250 |
| $0363_{16}$ | SI/O3 传送速度寄存器 | S3BRG | 250 |
| $0364_{16}$ | SI/O4 发送 / 接收寄存器 | S4TRR | 250 |
| $0365_{16}$ | | | |
| $0366_{16}$ | SI/O4 控制寄存器 | S4C | 250 |
| $0367_{16}$ | SI/O4 传送速度寄存器 | S4BRG | 250 |
| $0368_{16}$ | | | |
| $0369_{16}$ | | | |
| $036A_{16}$ | | | |
| $036B_{16}$ | | | |
| $036C_{16}$ | | | |
| $036D_{16}$ | | | |
| $036E_{16}$ | | | |
| $036F_{16}$ | | | |
| $0370_{16}$ | | | |
| $0371_{16}$ | | | |
| $0372_{16}$ | | | |
| $0373_{16}$ | | | |
| $0374_{16}$ | UART2 特殊模式寄存器 4 | U2SMR4 | 211 |
| $0375_{16}$ | UART2 特殊模式寄存器 3 | U2SMR3 | 211 |
| $0376_{16}$ | UART2 特殊模式寄存器 2 | U2SMR2 | 210 |
| $0377_{16}$ | UART2 特殊模式寄存器 | U2SMR | 210 |
| $0378_{16}$ | UART2 发送 / 接收模式寄存器 | U2MR | 207 |
| $0379_{16}$ | UART2 传送速度寄存器 | U2BRG | 206 |
| $037A_{16}$ | UART2 传送缓冲寄存器 | U2TB | 206 |
| $037B_{16}$ | | | |
| $037C_{16}$ | UART2 发送 / 接收控制寄存器 0 | U2C0 | 208 |
| $037D_{16}$ | UART2 发送 / 接收控制寄存器 1 | U2C1 | 209 |
| $037E_{16}$ | UART2 接收缓冲寄存器 | U2RB | 206 |
| $037F_{16}$ | | | |

注 1.　空白部分为保留区，不能存取。

# 地址 - 页速查表

| 地址 | 寄存器 | 符号 | 记载页 |
|---|---|---|---|
| 0380₁₆ | 计数开始标志寄存器 | TABSR | 134、148、164 |
| 0381₁₆ | 时钟预分频器复位标志寄存器 | CPSRF | 135 |
| 0382₁₆ | 单次触发启动标志寄存器 | ONSF | 148 |
| 0383₁₆ | 触发选择寄存器 | TRGSR | 135、164 |
| 0384₁₆ | 递增 / 递减标志寄存器 | UDF | 134 |
| 0385₁₆ | | | |
| 0386₁₆<br>0390₁₆ | 定时器 A0 寄存器 | TA0 | 134 |
| 0391₁₆<br>0394₁₆ | 定时器 A1 寄存器 | TA1 | 134 |
| 038A₁₆<br>038B₁₆ | 定时器 A2 寄存器 | TA2 | 134 |
| 038C₁₆<br>038D₁₆ | 定时器 A3 寄存器 | TA3 | 134 |
| 038E₁₆<br>038F₁₆ | 定时器 A4 寄存器 | TA4 | 134 |
| 0390₁₆<br>039121 | 定时器 B0 寄存器 | TB0 | 148 |
| 0390₁₆<br>0391₁₆ | 定时器 B1 寄存器 | TB1 | 148 |
| 0394₁₆<br>0395₁₆ | 定时器 B2 寄存器 | TB2 | 148 |
| 0396₁₆ | 定时器 A0 模式寄存器 | TA0MR | 133 |
| 0397₁₆ | 定时器 A1 模式寄存器 | TA1MR | 133 |
| 0398₁₆ | 定时器 A2 模式寄存器 | TA2MR | 133 |
| 0399₁₆ | 定时器 A3 模式寄存器 | TA3MR | 133 |
| 039A₁₆ | 定时器 A4 模式寄存器 | TA4MR | 133 |
| 039B₁₆ | 定时器 B0 模式寄存器 | TB0MR | 147 |
| 039C₁₆ | 定时器 B1 模式寄存器 | TB1MR | 147 |
| 039D₁₆ | 定时器 B2 模式寄存器 | TB2MR | 147 |
| 039E₁₆ | 定时器 B2 特殊模式寄存器 | TB2SC | 163、259 |
| 039F₁₆ | | | |
| 03A0₁₆ | UART0 发送 / 接收模式寄存器 | U0MR | 207 |
| 03A121 | UART0 传送速度寄存器 | U0BRG | 206 |
| 03A2₁₆<br>03A3₁₆ | UART0 发送缓冲寄存器 | U0TB | 206 |
| 03A4₁₆ | UART0 发送 / 接收控制寄存器 0 | U0C0 | 208 |
| 03A5₁₆ | UART0 发送 / 接收控制寄存器 1 | U0C1 | 209 |
| 03A6₁₆<br>03A7₁₆ | UAR0 接收缓冲寄存器 | U0RB | 206 |
| 03A8₁₆ | UART1 发送 / 接收模式寄存器 | U1MR | 207 |
| 03A9₁₆ | UART1 传送速度寄存器 | U1BRG | 206 |
| 03AA₁₆<br>03AB₁₆ | UART1 发送缓冲寄存器 | U1TB | 206 |
| 03AC₁₆ | UART1 发送 / 接收控制寄存器 0 | U1C0 | 208 |
| 03AD₁₆ | UART1 发送 / 接收控制寄存器 1 | U1C1 | 209 |
| 03AE₁₆<br>03AF₁₆ | UAR1 接收缓冲寄存器 | U1RB | 206 |
| 03B0₁₆ | UART 发送 / 接收控制寄存器 2 | UCON | 208 |
| 03B121 | | | |
| 03B2₁₆ | | | |
| 03B3₁₆ | | | |
| 03B4₁₆<br>03B5₁₆ | SFR 监视地址寄存器 | CRCSAR | 342 |
| 03B6₁₆ | CRC 模式寄存器 | CRCMR | 342 |
| 03B7₁₆ | | | |
| 03B8₁₆ | DMA0 触发源选择寄存器 | DM0SL | 124 |
| 03B9₁₆ | | | |
| 03BA₁₆ | DMA1 触发源选择寄存器 | DM1SL | 125 |
| 03BB₁₆ | | | |
| 03BC₁₆<br>03BD₁₆ | CRC 数据寄存器 | CRCD | 342 |
| 03BE₁₆ | CRC 输入寄存器 | CRCIN | 342 |
| 03BF₁₆ | | | |

| 地址 | 寄存器 | 符号 | 记载页 |
|---|---|---|---|
| 03C0₁₆<br>03C121 | A/D 寄存器 0 | AD0 | 258 |
| 03C2₁₆<br>03C3₁₆ | A/D 寄存器 1 | AD1 | 258 |
| 03C4₁₆<br>03C5₁₆ | A/D 寄存器 2 | AD2 | 258 |
| 03C6₁₆<br>03C7₁₆ | A/D 寄存器 3 | AD3 | 258 |
| 03C8₁₆<br>03C9₁₆ | A/D 寄存器 4 | AD4 | 258 |
| 03CA₁₆<br>03CB₁₆ | A/D 寄存器 5 | AD5 | 258 |
| 03CC₁₆<br>03CD₁₆ | A/D 寄存器 6 | AD6 | 258 |
| 03CE₁₆<br>03CF₁₆ | A/D 寄存器 7 | AD7 | 258 |
| 03D0₁₆ | | | |
| 03D121 | | | |
| 03D2₁₆ | A/D 触发控制寄存器 | ADTRGCON | 257 |
| 03D3₁₆ | A/D 转换状态寄存器 0 | ADSTAT0 | 258 |
| 03D4₁₆ | A/D 控制寄存器 2 | ADCON2 | 256 |
| 03D5₁₆ | | | |
| 03D6₁₆ | A/D 控制寄存器 0 | ADCON0 | 256 |
| 03D7₁₆ | A/D 控制寄存器 1 | ADCON1 | 256 |
| 03D8₁₆ | | | |
| 03D9₁₆ | | | |
| 03DA₁₆ | | | |
| 03DB₁₆ | | | |
| 03DC₁₆ | | | |
| 03DD₁₆ | | | |
| 03DE₁₆ | | | |
| 03DF₁₆ | | | |
| 03E0₁₆ | 端口 P0 寄存器 | P0 | 351 |
| 03E121 | 端口 P1 寄存器 | P1 | 351 |
| 03E2₁₆ | 端口 P0 方向寄存器 | PD0 | 350 |
| 03E3₁₆ | 端口 P1 方向寄存器 | PD1 | 350 |
| 03E4₁₆ | 端口 P2 寄存器 | P2 | 351 |
| 03E5₁₆ | 端口 P3 寄存器 | P3 | 351 |
| 03E6₁₆ | 端口 P2 方向寄存器 | PD2 | 350 |
| 03E7₁₆ | 端口 P3 方向寄存器 | PD3 | 350 |
| 03E8₁₆ | | | |
| 03E9₁₆ | | | |
| 03EA₁₆ | | | |
| 03EB₁₆ | | | |
| 03EC₁₆ | 端口 P6 寄存器 | P6 | 351 |
| 03ED₁₆ | 端口 P7 寄存器 | P7 | 351 |
| 03EE₁₆ | 端口 P6 方向寄存器 | PD6 | 350 |
| 03EF₁₆ | 端口 P7 方向寄存器 | PD7 | 350 |
| 03F0₁₆ | 端口 P8 寄存器 | P8 | 351 |
| 03F121 | 端口 P9 寄存器 | P9 | 351 |
| 03F2₁₆ | 端口 P8 方向寄存器 | PD8 | 350 |
| 03F3₁₆ | 端口 P9 方向寄存器 | PD9 | 350 |
| 03F4₁₆ | 端口 P10 寄存器 | P10 | 351 |
| 03F5₁₆ | | | |
| 03F6₁₆ | 端口 P10 方向寄存器 | PD10 | 350 |
| 03F7₁₆ | | | |
| 03F8₁₆ | | | |
| 03F9₁₆ | | | |
| 03FA₁₆ | | | |
| 03FB₁₆ | | | |
| 03FC₁₆ | 上拉控制寄存器 0 | PUR0 | 352 |
| 03FD₁₆ | 上拉控制寄存器 1 | PUR1 | 352 |
| 03FE₁₆ | 上拉控制寄存器 2 | PUR2 | 352 |
| 03FF₁₆ | 端口控制寄存器 | PCR | 353 |

注 1.　空白部分为保留区，不能存取。

# 1. 概要

## 1.1 特点

M16C/29 群是采用高性能硅栅 CMOS 工艺并且搭载了 M16C/60 系列 CPU 内核的单片机，采用 64 引脚或 80 引脚塑封 LQFP。此单片机既有高性能指令又有高效率指令，并具备 1M 字节的地址空间和快速执行指令的能力。内置有 1 个通道的 CAN 模块，是适用于车载或 FA 的 LAN 系统的单片机。另外， M16C/29 群具有乘法器和 DMA 控制器，适用于需要高速运算处理的 OA、通信设备和工业设备的控制。

### 1.1.1 应用

车载、汽车音响、 FA 的 LAN 系统、其他

## 1.1.2 性能概要

M16C/29 群的 80 引脚版的性能概要如表 1.1 所示、 64 引脚版的性能概要如表 1.2 所示。

表 1.1 性能概要 （80 引脚版）

| 项目 | | 性能 |
|---|---|---|
| CPU | 基本指令数 | 91 条指令 |
| | 最短指令执行时间 | 50ns(f(BCLK)=20MHz、 Vcc=3.0 ～ 5.5V) (Normal-ver./T-ver.)<br>100ns(f(BCLK)=10MHz、 Vcc=2.7 ～ 5.5V) (Normal-ver.)<br>50ns(f(BCLK)=20MHz、 Vcc=4.2 ～ 5.5V −40 ～ 105°C) (V-ver.)<br>62.5ns(f(BCLK)=16MHz、 Vcc=4.2 ～ 5.5V −40 ～ 125°C) (V-ver.) |
| | 运行模式 | 单芯片模式 |
| | 地址空间 | 1M 字节 |
| | 存储器容量 | ROM/RAM：请参照表 1.3 |
| 外围功能 | 端口 | 输入 / 输出：71 个 |
| | 多功能定时器 | 定时器 A：16 位 ×5 个通道、定时器 B:16 位 ×3 个通道<br>三相马达控制电路<br>定时器 S （输入捕捉 / 输出比较）<br>：16 位 ×1 个通道 （基定时器） / 输入 / 输出 8 个通道 |
| | 串行 I/O | 2 个通道 （UART、时钟同步串行 I/O）<br>1 个通道 （UART、时钟同步串行 I/O、 I2C bus （注 1）、 IEBus （注 2）<br>2 个通道 （时钟同步串行 I/O）<br>1 个通道 （多主控 I2C bus （注 1）） |
| | A/D 转换器 | 10 位 A/D 转换器：1 个电路、 27 个通道 |
| | DMAC | 2 个通道 |
| | CRC 运算电路 | 1 个电路：可选择 MSB/LSB、对应 CRC-CCITT 和 CRC-16 |
| | CAN 模块 | 1 个通道、对应 2.0B |
| | 看门狗定时器 | 15 位 ×1 个通道 （带预分频器） |
| | 中断 | 内部：29 个中断源、外部 :8 个中断源、软件：4 个中断源、中断优先级 :7 级 |
| | 时钟产生电路 | 4 个电路 主时钟振荡电路 (*)、副时钟振荡电路 (*)、内部振荡器、 PLL 频率合成器 (*) 振荡电路中有内部反馈电阻 |
| | 振荡停止检测 | 主时钟振荡停止、重新振荡检测功能 |
| | 电压检测电路 | 有 (Normal-ver.) 无 (T-ver./V-ver.) |
| 电气特性 | 电源电压 | Vcc=3.0 ～ 5.5V(f(BCLK)=20MHz) (Normal-ver.)<br>Vcc=2.7 ～ 5.5V(f(BCLK)=10MHz) |
| | | Vcc=3.0 ～ 5.5V (T-ver.) |
| | | Vcc=4.2 ～ 5.5V (V-ver.) |
| | 消耗电流 | 18mA(Vcc=5V、 f(BCLK)=20MHz)<br>25μA(f(XCIN)=32kHz、 RAM)<br>3.0μA(Vcc=5V、 f(XCIN)=32kHz、等待模式时 )<br>0.8μA(Vcc=5V、停止模式时 ) |
| 闪存版 | 编程、擦除电压 | 2.7 ～ 5.5V(Normal-ver.) 3.0 ～ 5.5V(T-ver.) 4.2 ～ 5.5V(V-ver.) |
| | 编程、擦除次数 | 100 次 （全区域）或者 1,000 次 （块 0 ～ 5） /10,000 次 （块 A、块 B）（注 3） |
| 工作环境温度 | | −20 ～ 85°C/−40°C ～ 85°C （注 3） (Normal-ver.) |
| | | −40 ～ 85°C (T-ver.) −40 ～ 125°C (V-ver.) |
| 封装 | | 80 引脚塑封 LQFP |

注 1. I2C bus 是荷兰 PHILIPS 公司的注册商标。

注 2. IEBus 是 NEC 电子株式会社的商标。

注 3. 有关改写次数和工作环境温度，请参照表 1.6 ～表 1.11 产品代码。

表 1.2 性能概要 （64 引脚版）

| 项目 | | 性能 |
|---|---|---|
| CPU | 基本指令数 | 91 条指令 |
| | 最短指令执行时间 | 50ns(f(BCLK)=20MHz、 Vcc=3.0 ～ 5.5V) (Normal-ver./T-ver.)<br>100ns(f(BCLK)=10MHz、 Vcc=2.7 ～ 5.5V) (Normal-ver.)<br>50ns(f(BCLK)=20MHz、 Vcc=4.2 ～ 5.5V −40 ～ 105°C) (V-ver.)<br>62.5ns(f(BCLK)=16MHz、 Vcc=4.2 ～ 5.5V −40 ～ 125°C) (V-ver.) |
| | 运行模式 | 单芯片模式 |
| | 地址空间 | 1M 字节 |
| | 存储器容量 | ROM/RAM: 请参照表 1.3 |
| 外围功能 | 端口 | 输入 / 输出 :55 个 |
| | 多功能定时器 | 定时器 A:16 位 ×5 个通道、定时器 B:16 位 ×3 个通道<br>三相马达控制电路<br>定时器 S （输入捕捉 / 输出比较）<br>：16 位 ×1 个通道 （基定时器） / 输入 / 输出 8 个通道 |
| | 串行 I/O | 2 个通道 （UART、时钟同步串行 I/O）<br>1 个通道 （UART、时钟同步串行 I/O、 I2C bus （注 1）、 IEBus （注 2）<br>1 个通道 （时钟同步串行 I/O）<br>1 个通道 （多主控 I2C bus （注 1）） |
| | A/D 转换器 | 10 位 A/D 转换器：1 个电路、 16 个通道 |
| | DMAC | 2 个通道 |
| | CRC 运算电路 | 1 个电路：可选择 MSB/LSB、对应 CRC-CCITT 和 CRC-16 |
| | CAN 模块 | 1 个通道、对应 2.0B |
| | 看门狗定时器 | 15 位 ×1 个通道 （带预分频器） |
| | 中断 | 内部：28 个中断源、外部 :8 个中断源、软件：4 个中断源、中断优先级 :7 级 |
| | 时钟产生电路 | 4 个电路 主时钟振荡电路 (*)、副时钟振荡电路 (*)、内部振荡器、 PLL 频率合成器<br>(*) 振荡电路中有内部反馈电阻 |
| | 振荡停止检测 | 主时钟振荡停止、重新振荡检测功能 |
| | 电压检测电路 | 有 (Normal-ver.) 无 (T-ver./V-ver.) |
| 电气特性 | 电源电压 | Vcc=3.0 ～ 5.5V(f(BCLK)=20MHz) (Normal-ver.)<br>Vcc=2.7 ～ 5.5V(f(BCLK)=10MHz) |
| | | Vcc=3.0 ～ 5.5V (T-ver.) |
| | | Vcc=4.2 ～ 5.5V (V-ver.) |
| | 消耗电流 | 18mA(Vcc=5V、 f(BCLK)=20MHz)<br>25μA(f(XCIN)=32kHz、 RAM)<br>3.0μA （Vcc=5V、 f(XCIN)=32kHz、等待模式时）<br>0.8μA （Vcc=5V、停止模式时） |
| 闪存版 | 编程、擦除电压 | 2.7 ～ 5.5V(Normal-ver.) 3.0 ～ 5.5V(T-ver.) 4.2 ～ 5.5V (V-ver.) |
| | 编程、擦除次数 | 100 次 （全区域）或者 1,000 次 （块 0 ～ 5） /10,000 次 （块 A、块 B）（注 3） |
| 工作环境温度 | | −20 ～ 85°C/−40°C ～ 85°C （注 3） (Normal-ver.) |
| | | −40 ～ 85°C (T-ver.) −40 ～ 125°C (V-ver.) |
| 封装 | | 64 引脚塑封 LQFP |

注 1. I2C bus 是荷兰 PHILIPS 公司的注册商标。

注 2. IEBus 是 NEC 电子株式会社的商标。

注 3. 有关改写次数和工作环境温度，请参照表 1.6 ～表 1.11 产品代码。

## 1.2 结构框图

M16C/29 群的 80 引脚版的框图如**图 1.1** 所示， 64 引脚版的框图如**图 1.2** 所示。

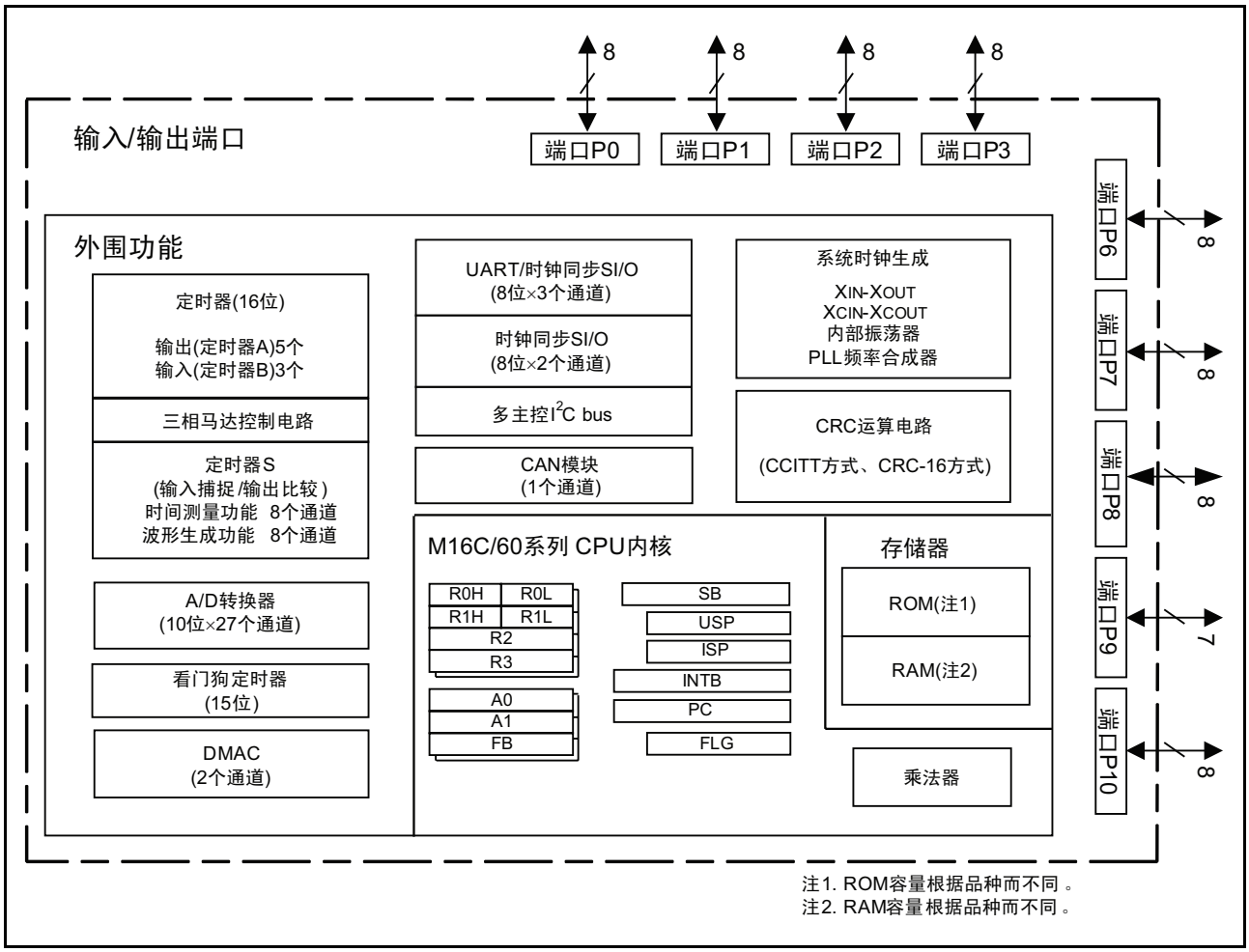



图 1.1 80 引脚版的框图

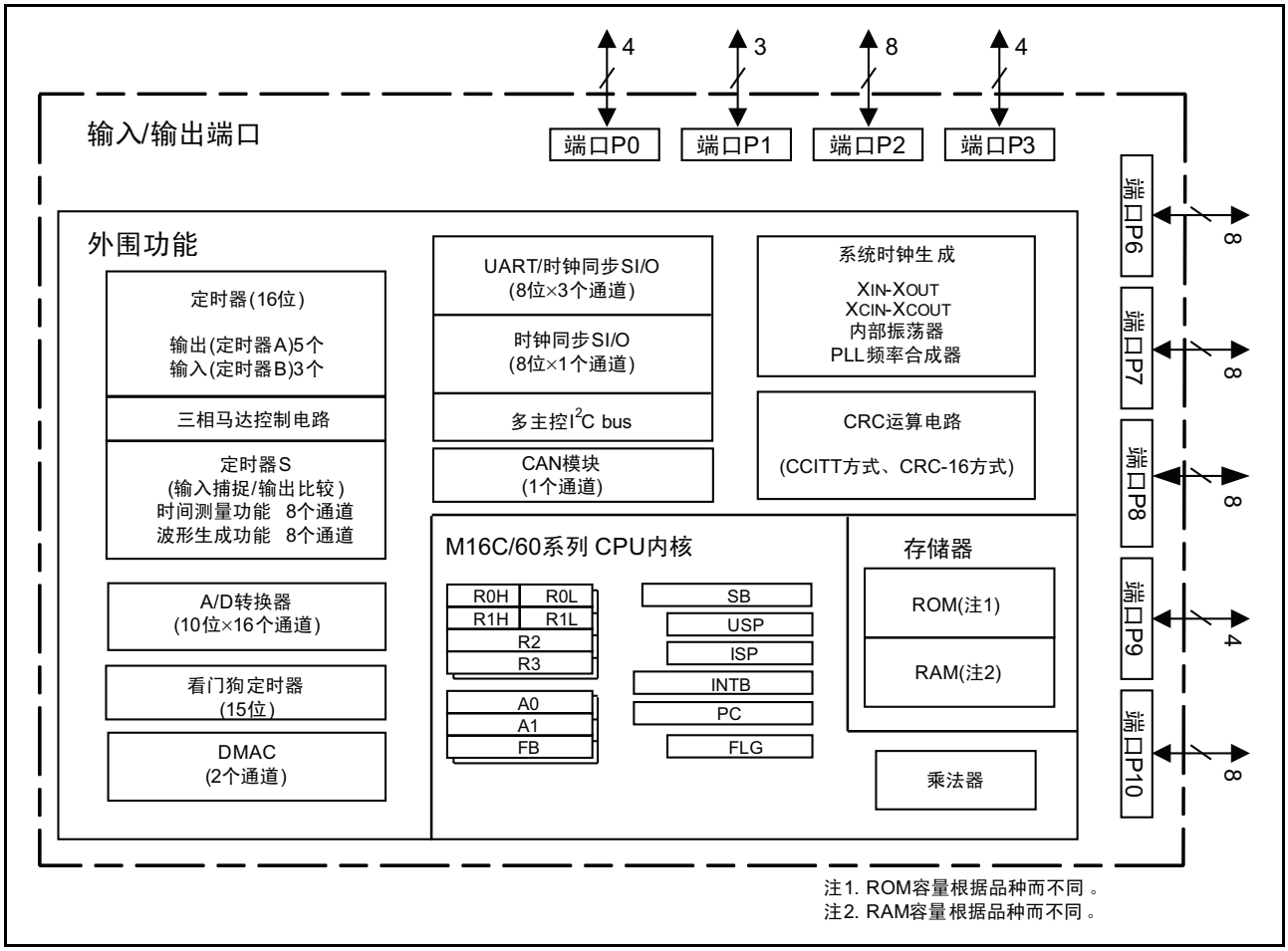



图 1.2 64 引脚版的框图

## 1.3 产品一览表

产品一览表如表 1.3 ～表 1.5 所示，产品型号、存储器容量和封装如图 1.3 所示，闪存版的产品代码如表 1.6 ～表 1.8 所示，闪存版的标记图如图 1.4 ～图 1.7 所示。

表 1.3 产品一览表 （1）−Normal-ver.

截止于 2006 年 12 月

| 型号 | ROM 容量 | RAM 容量 | 封装 | 备注 | 产品代码 |
|---|---|---|---|---|---|
| M30290FAHP | 96K+4K | 8K | PLQP0080KB-A(80P6Q-A) | 闪存版 | U3, U5<br>U7, U9 |
| M30290FCHP | 128K+4K | 12K | | | |
| M30291FAHP | 96K+4K | 8K | PLQP0064KB-A(64P6Q-A) | | |
| M30291FCHP | 128K+4K | 12K | | | |
| M30290M8-XXXHP | 64K | 4K | PLQP0080KB-A(80P6Q-A) | 掩模型 ROM 版 | U3, U5 |
| M30290MA-XXXHP | 96K | 8K | | | |
| M30290MC-XXXHP | 128K | 12K | | | |
| M30291M8-XXXHP | 64K | 4K | PLQP0064KB-A(64P6Q-A) | | |
| M30291MA-XXXHP | 96K | 8K | | | |
| M30291MC-XXXHP | 128K | 12K | | | |

表 1.4 产品一览表 （2）−T-ver.

截止于 2006 年 12 月

| 型号 | ROM 容量 | RAM 容量 | 封装 | 备注 | 产品代码 |
|---|---|---|---|---|---|
| M30290FATHP | 96K+4K | 8K | PLQP0080KB-A(80P6Q-A) | 闪存版 | U3, U5<br>U7, U9 |
| M30290FCTHP | 128K+4K | 12K | | | |
| M30291FATHP | 96K+4K | 8K | PLQP0064KB-A(64P6Q-A) | | |
| M30291FCTHP | 128K+4K | 12K | | | |
| M30290M8T-XXXHP | 64K | 4K | PLQP0080KB-A(80P6Q-A) | 掩模型 ROM 版 | U0 |
| M30290MAT-XXXHP | 96K | 8K | | | |
| M30290MCT-XXXHP | 128K | 12K | | | |
| M30291M8T-XXXHP | 64K | 4K | PLQP0064KB-A(64P6Q-A) | | |
| M30291MAT-XXXHP | 96K | 8K | | | |
| M30291MCT-XXXHP | 128K | 12K | | | |

注： T-ver. 与 Nomal-ver. 有部分规格不同。

表 1.5 产品一览表 （3）−V-ver.

截止于 2006 年 12 月

| 型号 | ROM 容量 | RAM 容量 | 封装 | 备注 | 产品代码 |
|---|---|---|---|---|---|
| M30290FAVHP | 96K+4K | 8K | PLQP0080KB-A(80P6Q-A) | 闪存版 | U3, U5<br>U7, U9 |
| M30290FCVHP | 128K+4K | 12K | | | |
| M30291FAVHP | 96K+4K | 8K | PLQP0064KB-A(64P6Q-A) | | |
| M30291FCVHP | 128K+4K | 12K | | | |
| M30290M8V-XXXHP | 64K | 4K | PLQP0080KB-A(80P6Q-A) | 掩模型 ROM 版 | U0 |
| M30290MAV-XXXHP | 96K | 8K | | | |
| M30290MCV-XXXHP | 128K | 12K | | | |
| M30291M8V-XXXHP | 64K | 4K | PLQP0064KB-A(64P6Q-A) | | |
| M30291MAV-XXXHP | 96K | 8K | | | |
| M30291MCV-XXXHP | 128K | 12K | | | |

注． T-ver. 与 Nomal-ver. 有部分规格不同。

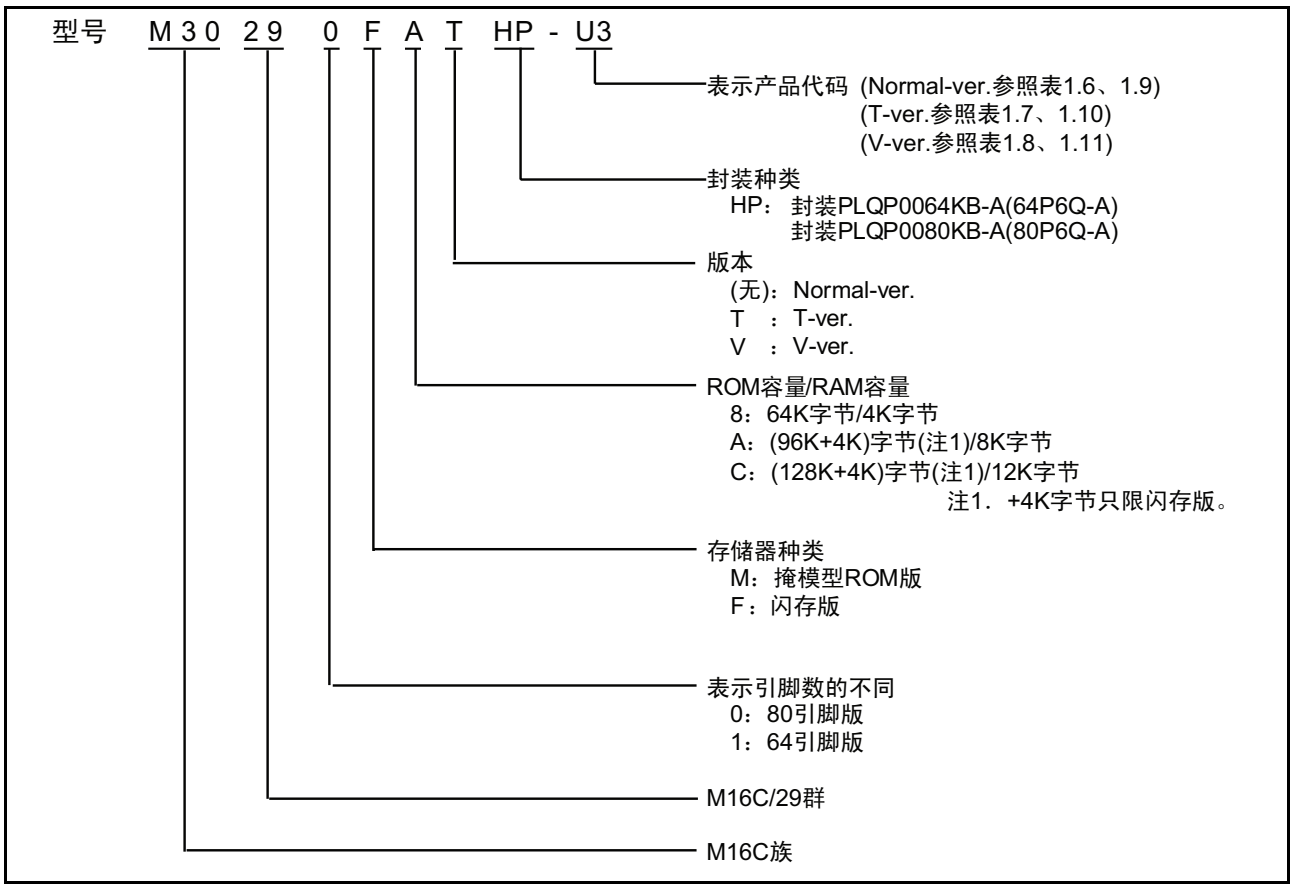



图 1.3 产品型号、存储器容量和封装

表 1.6 产品代码 （闪存版）−M16C/29 群 Normal-ver.

| 产品代码 | 封装 | 内部 ROM （程序区） | | 内部 ROM （数据区） | | MCU 工作环境温度 |
|---|---|---|---|---|---|---|
| | | 改写次数 | 温度范围 | 改写次数 | 温度范围 | |
| U3 | 无铅 | 100 | 0°C ～ 60°C | 100 | 0°C ～ 60°C | −40°C ～ 85°C |
| U5 | | | | | | −20°C ～ 85°C |
| U7 | | 1,000 | | 10,000 | −40°C ～ 85°C | −40°C ～ 85°C |
| U9 | | | | | −20°C ～ 85°C | −20°C ～ 85°C |

表 1.7 产品代码 （闪存版）−M16C/29 群 T-ver.

| 产品代码 | 封装 | 内部 ROM （程序区） | | 内部 ROM （数据区） | | MCU 工作环境温度 |
|---|---|---|---|---|---|---|
| | | 改写次数 | 温度范围 | 改写次数 | 温度范围 | |
| U3 | 无铅 | 100 | 0°C ～ 60°C | 100 | −40°C ～ 85°C | −40°C ～ 85°C |
| U7 | | 1,000 | | 10,000 | | |

表 1.8 产品代码 （闪存版）−M16C/29 群 V-ver.

| 产品代码 | 封装 | 内部 ROM （程序区） | | 内部 ROM （数据区） | | MCU 工作环境温度 |
|---|---|---|---|---|---|---|
| | | 改写次数 | 温度范围 | 改写次数 | 温度范围 | |
| U3 | 无铅 | 100 | 0°C ～ 60°C | 100 | −40°C ～ 125°C | −40°C ～ 125°C |
| U7 | | 1,000 | | 10,000 | | |

表 1.9 产品代码 （掩模型 ROM 版）−M16C/29 群 Normal-ver.

| 产品代码 | 封装 | MCU 工作环境温度 |
|---|---|---|
| U3 | 无铅 | −40°C ～ 85°C |
| U5 | | −20°C ～ 85°C |

表 1.10 产品代码 （掩模型 ROM 版）−M16C/29 群 T-ver.

| 产品代码 | 封装 | MCU 工作环境温度 |
|---|---|---|
| U0 | 无铅 | −40°C ～ 85°C |

表 1.11 产品代码 （掩模型 ROM 版）−M16C/29 群 V-ver.

| 产品代码 | 封装 | MCU 工作环境温度 |
|---|---|---|
| U0 | 无铅 | −40°C ～ 125°C |

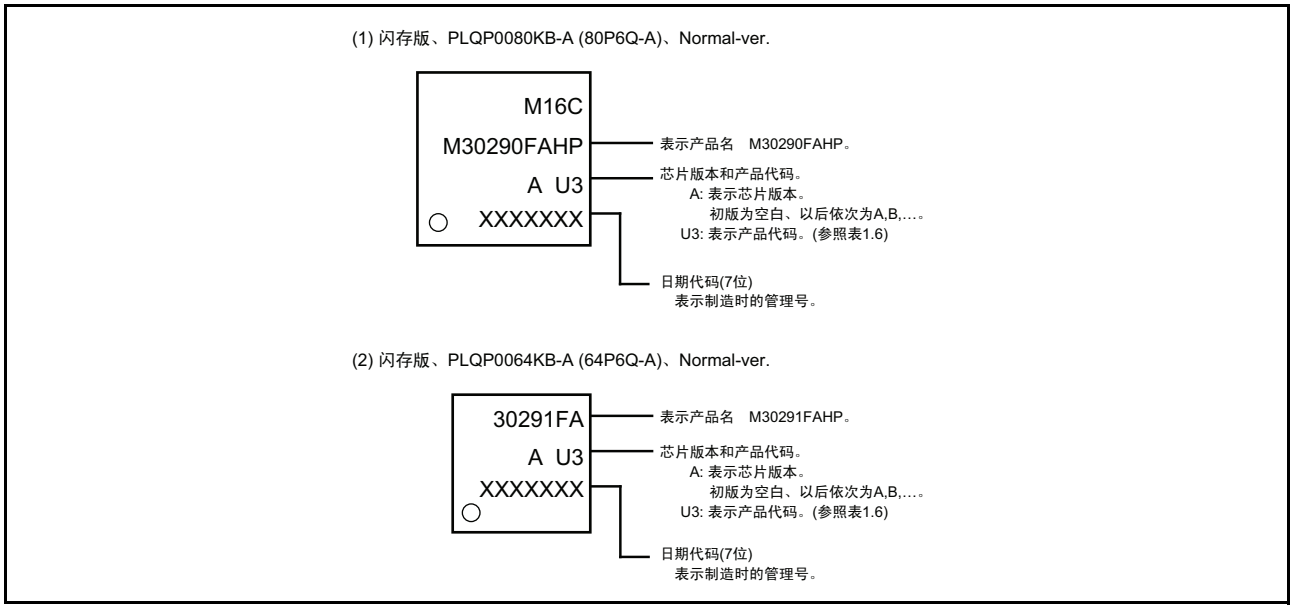



图 1.4 标记图 （俯视图）−M16C/29 群 Normal-ver.

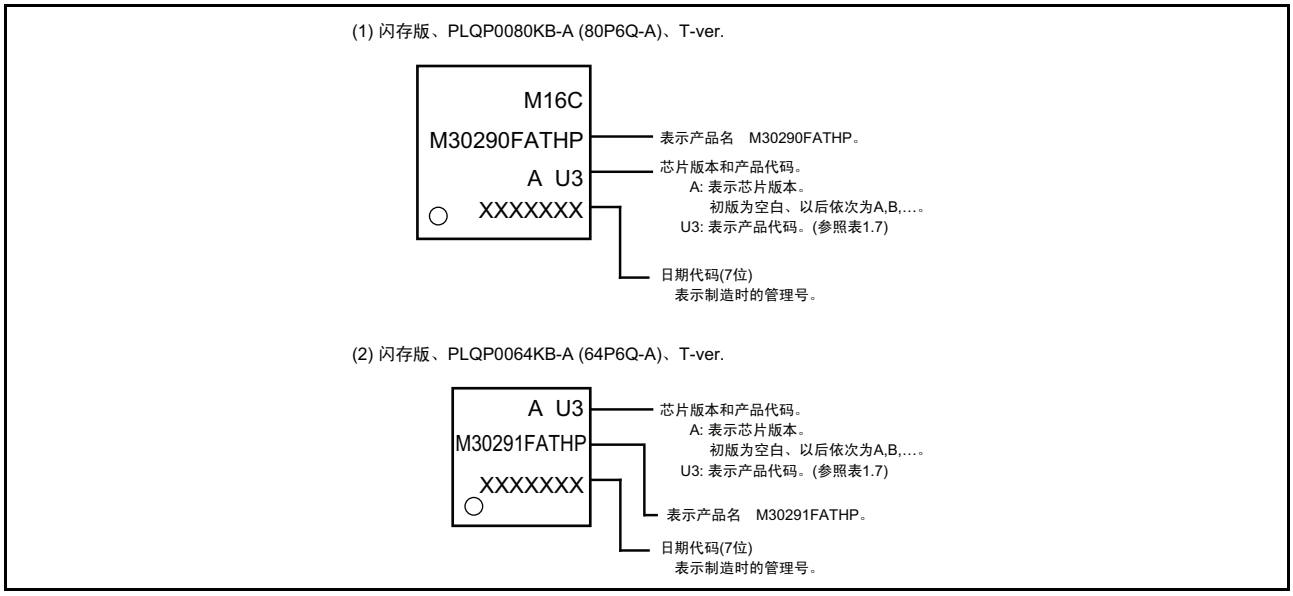



图 1.5 标记图 （俯视图）−M16C/29 群 T-ver.

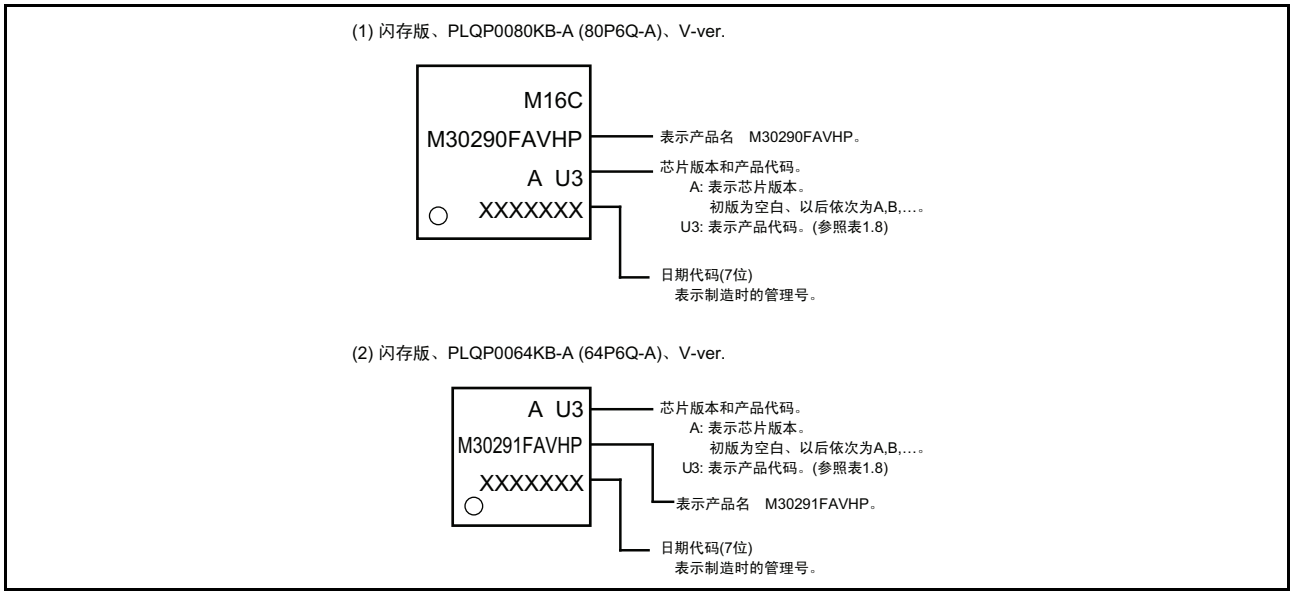



图 1.6 标记图 （俯视图）−M16C/29 群 V-ver.

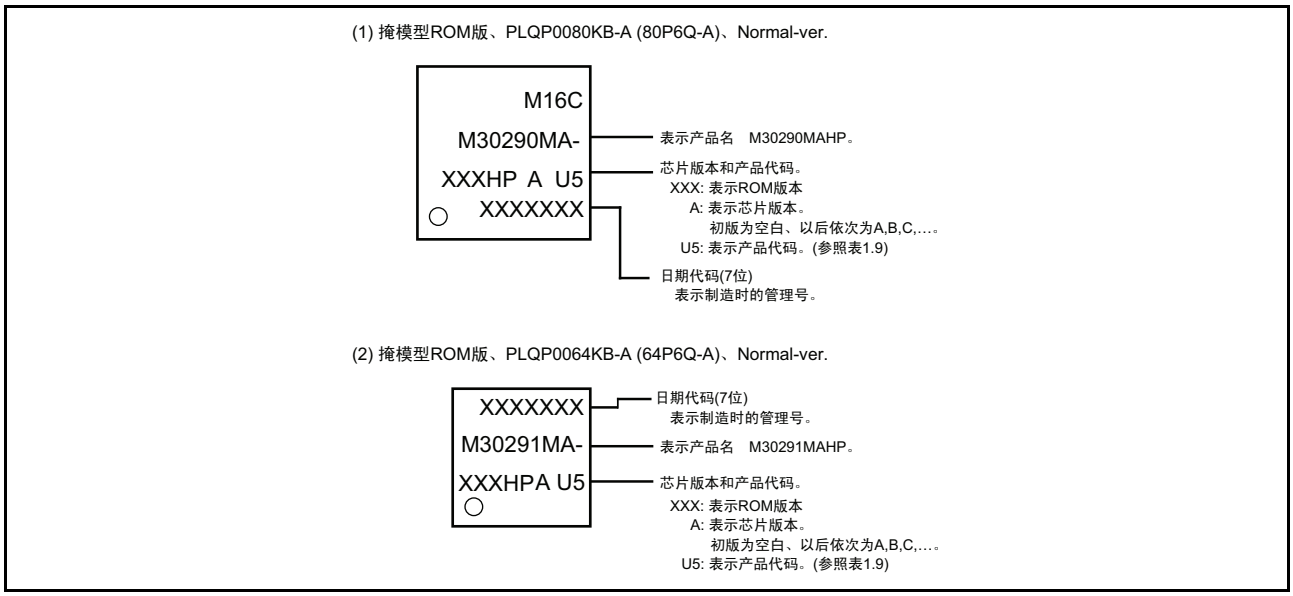
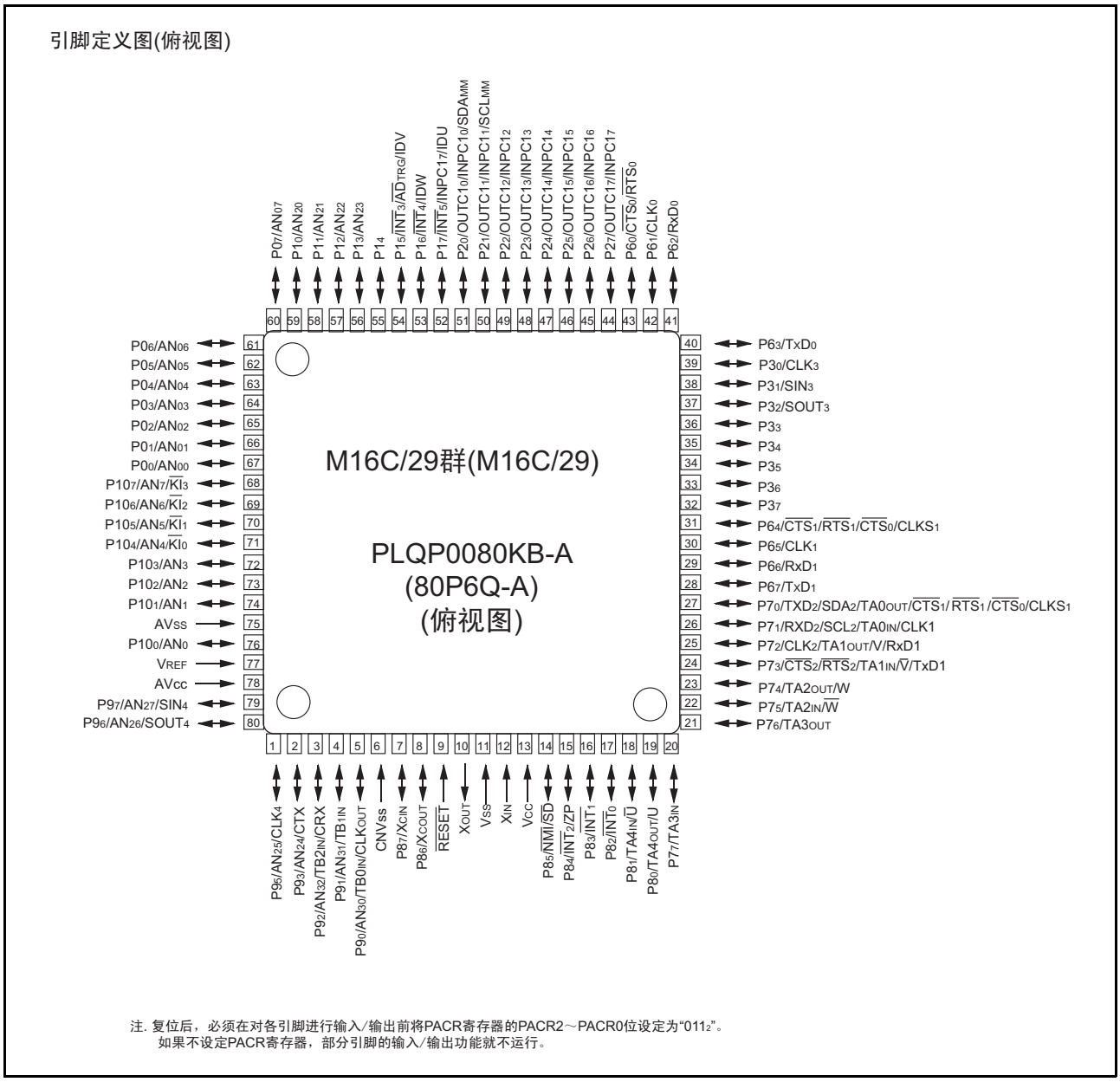



图 1.7 标记图 （俯视图）−M16C/29 群 掩模型 ROM 版 Normal-ver.

## 1.4 引脚定义图

80 引脚版的引脚定义图 （俯视图）如**图** 1.8 所示， 64 引脚版的引脚定义图 （俯视图）如**图** 1.9 所示。




注. 复位后，必须在对各引脚进行输入/输出前将PACR寄存器的PACR2～PACR0位设定为“$011_2$”。
如果不设定PACR寄存器，部分引脚的输入/输出功能就不运行。

图 1.8 80 引脚版的引脚定义图 ( 俯视图 )

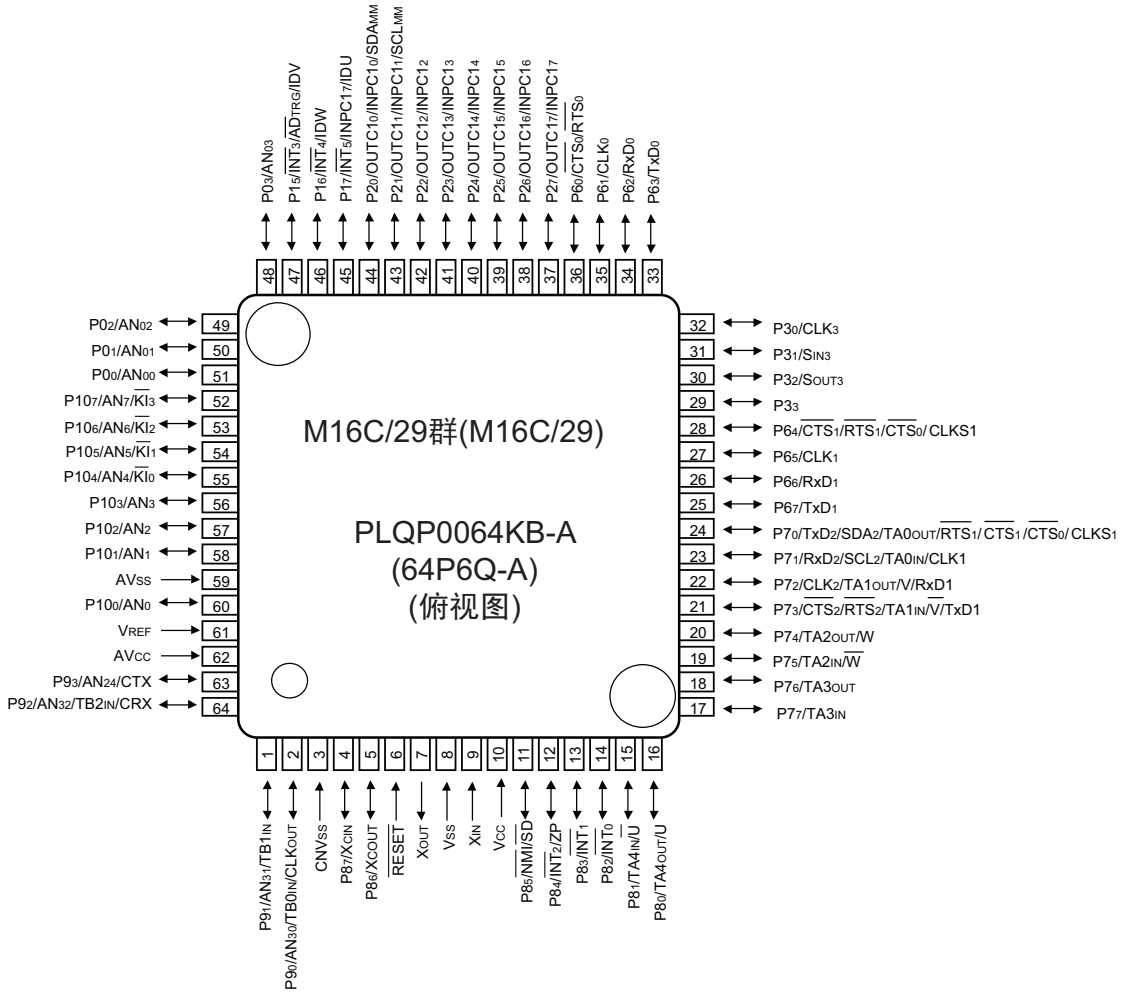
表 1.12 80 引脚版的引脚名一览表 （1/2）

| Pin No. | 控制引脚 | 端口 | 中断引脚 | 定时器引脚 | 定时器 S 引脚 | UART/CAN 引脚 | 多主控 I²C bus 引脚 | 模拟引脚 |
|---|---|---|---|---|---|---|---|---|
| 1 | | P9$_5$ | | | | CLK$_4$ | | AN2$_5$ |
| 2 | | P9$_3$ | | | | CTX | | AN2$_4$ |
| 3 | | P9$_2$ | | TB$_{2IN}$ | | CRX | | AN3$_2$ |
| 4 | | P9$_1$ | | TB$_{1IN}$ | | | | AN3$_1$ |
| 5 | CLK$_{OUT}$ | P9$_0$ | | TB$_{0IN}$ | | | | AN3$_0$ |
| 6 | CNV$_{SS}$ | | | | | | | |
| 7 | X$_{CIN}$ | P8$_7$ | | | | | | |
| 8 | X$_{COUT}$ | P8$_6$ | | | | | | |
| 9 | $\overline{\text{RESET}}$ | | | | | | | |
| 10 | X$_{OUT}$ | | | | | | | |
| 11 | V$_{SS}$ | | | | | | | |
| 12 | X$_{IN}$ | | | | | | | |
| 13 | V$_{CC}$ | | | | | | | |
| 14 | | P8$_5$ | $\overline{\text{NMI}}$ | $\overline{\text{SD}}$ | | | | |
| 15 | | P8$_4$ | $\overline{\text{INT}}_2$ | ZP | | | | |
| 16 | | P8$_3$ | $\overline{\text{INT}}_1$ | | | | | |
| 17 | | P8$_2$ | $\overline{\text{INT}}_0$ | | | | | |
| 18 | | P8$_1$ | | TA$_{4IN}$/$\overline{\text{U}}$ | | | | |
| 19 | | P8$_0$ | | TA$_{4OUT}$/U | | | | |
| 20 | | P7$_7$ | | TA$_{3IN}$ | | | | |
| 21 | | P7$_6$ | | TA$_{3OUT}$ | | | | |
| 22 | | P7$_5$ | | TA$_{2IN}$/$\overline{\text{W}}$ | | | | |
| 23 | | P7$_4$ | | TA$_{2OUT}$/W | | | | |
| 24 | | P7$_3$ | | TA$_{1IN}$/$\overline{\text{V}}$ | | $\overline{\text{CTS}}_2$/$\overline{\text{RTS}}_2$/TxD$_1$ | | |
| 25 | | P7$_2$ | | TA$_{1OUT}$/V | | CLK$_2$/RxD$_1$ | | |
| 26 | | P7$_1$ | | TA$_{0IN}$ | | RxD$_2$/SCL$_2$/CLK$_1$ | | |
| 27 | | P7$_0$ | | TA$_{0OUT}$ | | TxD$_2$/SDA$_2$/$\overline{\text{RTS}}_1$/ $\overline{\text{CTS}}_1$/$\overline{\text{CTS}}_0$/$\overline{\text{CLKS}}_1$ | | |
| 28 | | P6$_7$ | | | | TxD$_1$ | | |
| 29 | | P6$_6$ | | | | RxD$_1$ | | |
| 30 | | P6$_5$ | | | | CLK$_1$ | | |
| 31 | | P6$_4$ | | | | $\overline{\text{RTS}}_1$/$\overline{\text{CTS}}_1$/$\overline{\text{CTS}}_0$/ $\overline{\text{CLKS}}_1$ | | |
| 32 | | P3$_7$ | | | | | | |
| 33 | | P3$_6$ | | | | | | |
| 34 | | P3$_5$ | | | | | | |
| 35 | | P3$_4$ | | | | | | |
| 36 | | P3$_3$ | | | | | | |
| 37 | | P3$_2$ | | | | SOUT$_3$ | | |
| 38 | | P3$_1$ | | | | SIN$_3$ | | |
| 39 | | P3$_0$ | | | | CLK$_3$ | | |
| 40 | | P6$_3$ | | | | TxD$_0$ | | |

表 1.12 80 引脚版的引脚名一览表 （2/2）

| Pin No. | 控制引脚 | 端口 | 中断引脚 | 定时器引脚 | 定时器 S 引脚 | UART/CAN 引脚 | 多主控 I²C bus 引脚 | 模拟引脚 |
|---|---|---|---|---|---|---|---|---|
| 41 | | P6$_2$ | | | | RxD$_0$ | | |
| 42 | | P6$_1$ | | | | CLK$_0$ | | |
| 43 | | P6$_0$ | | | | $\overline{\text{RTS}}_0$/$\overline{\text{CTS}}_0$ | | |
| 44 | | P2$_7$ | | | OUTC1$_7$/INPC1$_7$ | | | |
| 45 | | P2$_6$ | | | OUTC1$_6$/INPC1$_6$ | | | |
| 46 | | P2$_5$ | | | OUTC1$_5$/INPC1$_5$ | | | |
| 47 | | P2$_4$ | | | OUTC1$_4$/INPC1$_4$ | | | |
| 48 | | P2$_3$ | | | OUTC1$_3$/INPC1$_3$ | | | |
| 49 | | P2$_2$ | | | OUTC1$_2$/INPC1$_2$ | | | |
| 50 | | P2$_1$ | | | OUTC1$_1$/INPC1$_1$ | | SCLMM | |
| 51 | | P2$_0$ | | | OUTC1$_0$/INPC1$_0$ | | SDAMM | |
| 52 | | P1$_7$ | $\overline{\text{INT}}_5$ | IDU | INPC1$_7$ | | | |
| 53 | | P1$_6$ | $\overline{\text{INT}}_4$ | IDW | | | | |
| 54 | | P1$_5$ | $\overline{\text{INT}}_3$ | IDV | | | | $\overline{\text{AD}}$TRG |
| 55 | | P1$_4$ | | | | | | |
| 56 | | P1$_3$ | | | | | | AN2$_3$ |
| 57 | | P1$_2$ | | | | | | AN2$_2$ |
| 58 | | P1$_1$ | | | | | | AN2$_1$ |
| 59 | | P1$_0$ | | | | | | AN2$_0$ |
| 60 | | P0$_7$ | | | | | | AN0$_7$ |
| 61 | | P0$_6$ | | | | | | AN0$_6$ |
| 62 | | P0$_5$ | | | | | | AN0$_5$ |
| 63 | | P0$_4$ | | | | | | AN0$_4$ |
| 64 | | P0$_3$ | | | | | | AN0$_3$ |
| 65 | | P0$_2$ | | | | | | AN0$_2$ |
| 66 | | P0$_1$ | | | | | | AN0$_1$ |
| 67 | | P0$_0$ | | | | | | AN0$_0$ |
| 68 | | P10$_7$ | $\overline{\text{KI}}_3$ | | | | | AN$_7$ |
| 69 | | P10$_6$ | $\overline{\text{KI}}_2$ | | | | | AN$_6$ |
| 70 | | P10$_5$ | $\overline{\text{KI}}_1$ | | | | | AN$_5$ |
| 71 | | P10$_4$ | $\overline{\text{KI}}_0$ | | | | | AN$_4$ |
| 72 | | P10$_3$ | | | | | | AN$_3$ |
| 73 | | P10$_2$ | | | | | | AN$_2$ |
| 74 | | P10$_1$ | | | | | | AN$_1$ |
| 75 | AVSS | | | | | | | |
| 76 | | P10$_0$ | | | | | | AN$_0$ |
| 77 | VREF | | | | | | | |
| 78 | AVCC | | | | | | | |
| 79 | | P9$_7$ | | | | SIN$_4$ | | AN2$_7$ |
| 80 | | P9$_6$ | | | | SOUT$_4$ | | AN2$_6$ |

引脚定义图(俯视图)




注. 复位后，必须在对各引脚进行输入/输出前将PACR寄存器的PACR2～PACR0位设定为“010₂”。
如果不设定PACR寄存器，部分引脚的输入/输出功能就不运行。

图 1.9 64 引脚版引脚定义图 （俯视图）

表 1.13 64 引脚版的引脚名一览表 （1/2）

| Pin No. | 控制引脚 | 端口 | 中断引脚 | 定时器引脚 | 定时器 S 引脚 | UART/CAN 引脚 | 多主控 I²C bus 引脚 | 模拟引脚 |
|---|---|---|---|---|---|---|---|---|
| 1 | | P9$_1$ | | TB$_{1IN}$ | | | | AN3$_1$ |
| 2 | CLK$_{OUT}$ | P9$_0$ | | TB$_{0IN}$ | | | | AN3$_0$ |
| 3 | CNV$_{SS}$ | | | | | | | |
| 4 | X$_{CIN}$ | P8$_7$ | | | | | | |
| 5 | X$_{COUT}$ | P8$_6$ | | | | | | |
| 6 | $\overline{\text{RESET}}$ | | | | | | | |
| 7 | X$_{OUT}$ | | | | | | | |
| 8 | V$_{SS}$ | | | | | | | |
| 9 | X$_{IN}$ | | | | | | | |
| 10 | V$_{CC}$ | | | | | | | |
| 11 | | P8$_5$ | $\overline{\text{NMI}}$ | $\overline{\text{SD}}$ | | | | |
| 12 | | P8$_4$ | $\overline{\text{INT}}_2$ | ZP | | | | |
| 13 | | P8$_3$ | $\overline{\text{INT}}_1$ | | | | | |
| 14 | | P8$_2$ | $\overline{\text{INT}}_0$ | | | | | |
| 15 | | P8$_1$ | | TA$_{4IN}$/$\overline{\text{U}}$ | | | | |
| 16 | | P8$_0$ | | TA$_{4OUT}$/U | | | | |
| 17 | | P7$_7$ | | TA$_{3IN}$ | | | | |
| 18 | | P7$_6$ | | TA$_{4OUT}$ | | | | |
| 19 | | P7$_5$ | | TA$_{2IN}$/$\overline{\text{W}}$ | | | | |
| 20 | | P7$_4$ | | TA$_{2OUT}$/W | | | | |
| 21 | | P7$_3$ | | TA$_{1IN}$/$\overline{\text{V}}$ | | $\overline{\text{CTS}}_2$/$\overline{\text{RTS}}_2$/TxD$_1$ | | |
| 22 | | P7$_2$ | | TA$_{1OUT}$/V | | CLK$_2$/RxD$_1$ | | |
| 23 | | P7$_1$ | | TA$_{0IN}$ | | RxD$_2$/SCL$_2$/CLK$_1$ | | |
| 24 | | P7$_0$ | | TA$_{0OUT}$ | | TxD$_2$/SDA$_2$/$\overline{\text{RTS}}_1$/ $\overline{\text{CTS}}_1$/$\overline{\text{CTS}}_0$/CLKS$_1$ | | |
| 25 | | P6$_7$ | | | | TxD$_1$ | | |
| 26 | | P6$_6$ | | | | RxD$_1$ | | |
| 27 | | P6$_5$ | | | | CLK$_1$ | | |
| 28 | | P6$_4$ | | | | $\overline{\text{RTS}}_1$/$\overline{\text{CTS}}_1$/$\overline{\text{CTS}}_0$/ CLKS$_1$ | | |
| 29 | | P3$_3$ | | | | | | |
| 30 | | P3$_2$ | | | | SOUT$_3$ | | |
| 31 | | P3$_1$ | | | | SIN$_3$ | | |
| 32 | | P3$_0$ | | | | CLK$_3$ | | |
| 33 | | P6$_3$ | | | | TxD$_0$ | | |
| 34 | | P6$_2$ | | | | RxD$_0$ | | |
| 35 | | P6$_1$ | | | | CLK$_0$ | | |
| 36 | | P6$_0$ | | | | $\overline{\text{RTS}}_0$/$\overline{\text{CTS}}_0$ | | |
| 37 | | P2$_7$ | | | OUTC1$_7$/INPC1$_7$ | | | |
| 38 | | P2$_6$ | | | OUTC1$_6$/INPC1$_6$ | | | |
| 39 | | P2$_5$ | | | OUTC1$_5$/INPC1$_5$ | | | |
| 40 | | P2$_4$ | | | OUTC1$_4$/INPC1$_4$ | | | |

表 1.13 64 引脚版的引脚名一览表 （2/2）

| Pin No. | 控制引脚 | 端口 | 中断引脚 | 定时器引脚 | 定时器 S 引脚 | UART/CAN 引脚 | 多主控 I²C bus 引脚 | 模拟引脚 |
|---|---|---|---|---|---|---|---|---|
| 41 | | P2$_3$ | | | OUTC1$_3$/INPC1$_3$ | | | |
| 42 | | P2$_2$ | | | OUTC1$_2$/INPC1$_2$ | | | |
| 43 | | P2$_1$ | | | OUTC1$_1$/INPC1$_1$ | | SCL$_{MM}$ | |
| 44 | | P2$_0$ | | | OUTC1$_0$/INPC1$_0$ | | SDA$_{MM}$ | |
| 45 | | P1$_7$ | $\overline{INT}_5$ | IDU | INPC1$_7$ | | | |
| 46 | | P1$_6$ | $\overline{INT}_4$ | IDW | | | | |
| 47 | | P1$_5$ | $\overline{INT}_3$ | IDV | | | | $\overline{AD}_{TRG}$ |
| 48 | | P0$_3$ | | | | | | AN0$_3$ |
| 49 | | P0$_2$ | | | | | | AN0$_2$ |
| 50 | | P0$_1$ | | | | | | AN0$_1$ |
| 51 | | P0$_0$ | | | | | | AN0$_0$ |
| 52 | | P10$_7$ | $\overline{KI}_3$ | | | | | AN$_7$ |
| 53 | | P10$_6$ | $\overline{KI}_2$ | | | | | AN$_6$ |
| 54 | | P10$_5$ | $\overline{KI}_1$ | | | | | AN$_5$ |
| 55 | | P10$_4$ | $\overline{KI}_0$ | | | | | AN$_4$ |
| 56 | | P10$_3$ | | | | | | AN$_3$ |
| 57 | | P10$_2$ | | | | | | AN$_2$ |
| 58 | | P10$_1$ | | | | | | AN$_1$ |
| 59 | AV$_{SS}$ | | | | | | | |
| 60 | | P10$_0$ | | | | | | AN$_0$ |
| 61 | V$_{REF}$ | | | | | | | |
| 62 | AV$_{CC}$ | | | | | | | |
| 63 | | P9$_7$ | | | | CTX | | AN2$_4$ |
| 64 | | P9$_6$ | | TB$_{2IN}$ | | CRX | | AN3$_2$ |

## 1.5 引脚功能的说明

表 1.14 引脚功能的说明 （64 引脚版和 80 引脚版共通）（1/3）

| 分类 | 引脚名 | 输入 / 输出 | 功能 |
|---|---|---|---|
| 电源输入 | VCC、 VSS | 输入 | 必须给 VSS 引脚输入 0V，给 VCC 引脚输入 2.7 ～ 5.5V(Normal-ver.)， 3.0 ～ 5.5V 的电压 (T-ver.)， 4.2 ～ 5.5V(V-ver.)。 |
| 模拟电源输入 | AVCC<br>AVSS | 输入 | A/D 转换器的电源输入。必须将 AVCC 连接到 VCC，并且将 AVSS 连接到 VSS。 |
| 复位输入 | $\overline{\text{RESET}}$ | 输入 | 如果给此引脚输入 “L” 电平，单片机就进入复位状态。 |
| CNVSS | CNVSS | 输入 | 必须将 CNVSS 连接到 VSS。 |
| 主时钟输入 | XIN | 输入 | 主时钟振荡电路的输入 / 输出引脚。必须在 XIN 和 XOUT 之间连接陶瓷谐振器或者晶体振荡器。如果输入外部生成的时钟，就从 XIN 输入时钟，并将 XOUT 置为开路。如果不使用主时钟振荡电路，就必须将 XIN 引脚连接 VCC，并且将 XOUT 置为开路。 |
| 主时钟输出 | XOUT | 输出 | |
| 副时钟输入 | XCIN | 输入 | 是副时钟振荡电路的输入 / 输出引脚。必须在 XCIN 和 XCOUT 之间连接晶体振荡器。 |
| 副时钟输出 | XCOUT | 输出 | |
| 时钟输出 | CLKOUT | 输出 | 输出与 $f_1$、 $f_8$、 $f_{32}$ 或 fC 周期相同的时钟。 |
| $\overline{\text{INT}}$ 中断输入 | $\overline{\text{INT0}}$ ～ $\overline{\text{INT5}}$ | | $\overline{\text{INT}}$ 中断的输入。 $\overline{\text{INT2}}$ 是定时器 A 的 Z 相输入。 |
| $\overline{\text{NMI}}$ 中断输入 | $\overline{\text{NMI}}$ | 输入 | 用作 $\overline{\text{NMI}}$ 中断的输入。在使用三相输出时，不能用作通常的端口，必须将方向寄存器清 “0” 后，给此引脚固定输入 “H” 电平。 |
| 键输入中断 | $\overline{\text{KI}}_0$ ～ $\overline{\text{KI}}_3$ | 输入 | 键输入中断功能的输入。 |
| 定时器 A | TA0OUT ～ TA4OUT | 输入 / 输出 | 定时器 A0 ～ A4 的输入 / 输出。 |
| | TA0IN ～ TA4IN | 输入 | 定时器 A0 ～ A4 的输入。 |
| | ZP | 输入 | Z 相的输入。 |
| 定时器 B | TB0IN ～ TB2IN | 输入 | 定时器 B0 ～ B2 的输入。 |
| 用于三相马达控制的定时器输出 | U、$\overline{\text{U}}$、V、$\overline{\text{V}}$、W、$\overline{\text{W}}$ | 输出 | 用于三相马达控制的定时器输出。 |
| | IDU、IDW、IDV、$\overline{\text{SD}}$ | 输入 / 输出 | 用于三相马达控制的定时器输入 / 输出。 |
| 串行 I/O | $\overline{\text{CTS0}}$ ～ $\overline{\text{CTS2}}$ | 输入 | 传送控制的输入。 |
| | $\overline{\text{RTS0}}$ ～ $\overline{\text{RTS2}}$ | 输出 | 接收控制的输出。 |
| | CLK0 ～ CLK3 | 输入 / 输出 | 传送时钟的输入 / 输出。 |
| | RxD0 ～ RxD2 | 输入 | 串行数据的输入。 |
| | SIN3 | 输入 | 串行数据的输入。 |
| | TxD0 ～ TxD2 | 输出 | 串行数据的输出。 |
| | SOUT3 | 输出 | 串行数据的输出。 |
| | CLKS1 | 输出 | 传送时钟的输出。 |
| I2C 模式 | SDA2 | 输入 / 输出 | 串行数据的输入 / 输出。 |
| | SCL2 | | 传送时钟的输入 / 输出。 |
| 多主控 I2C bus | SDAMM | 输入 / 输出 | 串行数据的输入 / 输出。 |
| | SCLMM | | 传送时钟的输入 / 输出。 |
| 基准电压输入 | VREF | 输入 | A/D 转换器的基准电压输入。 |
| A/D 转换器 | AN0 ～ AN7<br>AN00 ～ AN03<br>AN24<br>AN30 ～ AN32 | 输入 | A/D 转换器的模拟输入 |
| | $\overline{\text{ADTRG}}$ | | A/D 外部触发输入 |

表 1.14 引脚功能的说明 （64 引脚版和 80 引脚版共通） （2/3）

| 分类 | 引脚名 | 输入 / 输出 | 功能 |
|---|---|---|---|
| 定时器 S | $INPC1_0$ ～ $INPC1_7$ | 输入 | 时间测量功能的输入。 |
| | $OUTC1_0$ ～ $OUTC1_7$ | 输出 | 波形生成功能的输出。 |
| CAN | CTX | 输入 | CAN 模块的输入。 |
| | CRX | 输出 | CAN 模块的输出。 |
| 输入 / 输出端口 | $P0_0$ ～ $P0_3$<br>$P1_5$ ～ $P1_7$<br>$P2_0$ ～ $P2_7$<br>$P3_0$ ～ $P3_3$<br>$P6_0$ ～ $P6_7$<br>$P7_0$ ～ $P7_7$<br>$P8_0$ ～ $P8_7$<br>$P9_0$ ～ $P9_3$<br>$P10_0$ ～ $P10_7$ | 输入 / 输出 | CMOS 的输入 / 输出。具有用于选择输入 / 输出的方向寄存器，每个引脚都能设定为输入端口或者输出端口。<br>输入端口能以 4 位为单位选择有无上拉电阻。 |

表 1.14 引脚功能的说明 （只限 80 引脚版） （3/3）

| 分类 | 引脚名 | 输入 / 输出 | 功能 |
|---|---|---|---|
| 串行 I/O | CLK4 | 输入 / 输出 | 传送时钟的输入 / 输出。 |
| | SIN4 | 输入 | 串行数据的输入。 |
| | SOUT4 | 输出 | 串行数据的输出。 |
| A/D 转换器 | $AN0_4$ ～ $AN0_7$<br>$AN2_0$ ～ $AN2_3$<br>$AN2_5$ ～ $AN2_7$ | 输入 | A/D 转换器的模拟输入。 |
| 输入 / 输出端口 | $P0_4$ ～ $P0_7$<br>$P1_0$ ～ $P1_4$<br>$P3_4$ ～ $P3_7$ | 输入 / 输出 | CMOS 的输入 / 输出。具有用于选择输入 / 输出的方向寄存器，每个引脚都能设定为输入端口或者输出端口。<br>输入端口能以 4 位为单位选择有无上拉电阻。 |
| | $P9_5$ ～ $P9_7$ | 输入 / 输出 | 具有和 $P0_0$ 同等功能的输入 / 输出端口。 |

# 2. 使用时的注意事项

## 2.1 特殊功能寄存器

### 2.1.1 80 引脚版的注意事项

在复位后，必须将 IFSR2A 寄存器的 IFSR20 位设定为 “0”，并且将 PACR 寄存器的 PACR2 ～ PACR0 位设定为 “$011_2$”。

### 2.1.2 64 引脚版的注意事项

在复位后，必须将 IFSR2A 寄存器的 IFSR20 位设定为 “0”，并且将 PACR 寄存器的 PACR2 ～ PACR0 位设定为 “$010_2$”。

### 2.1.3 设定寄存器时的注意事项

对包含只能写入的位的寄存器，必须设定立即值。处理前次的值并决定下一个值时，写入寄存器的值同时也写入 RAM 中，下一个值改变 RAM 的内容后，必须传送到寄存器。

注 1. 只能写入的位，在各寄存器图的 RW 栏中，表示为 WO。

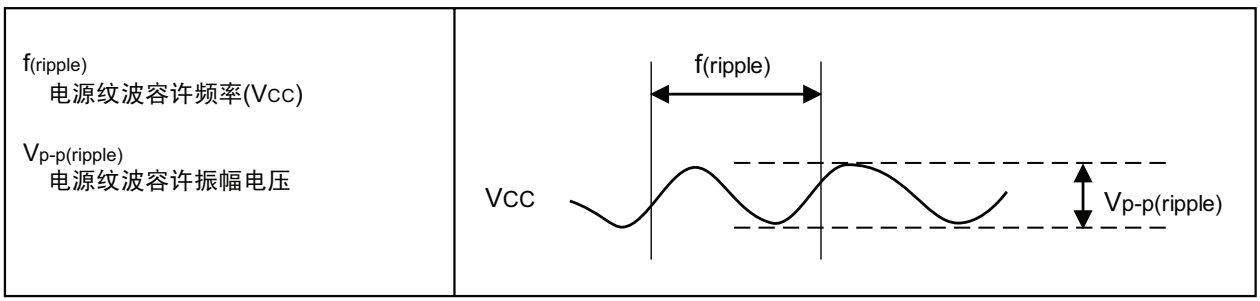
## 2.2 时钟产生电路

### 2.2.1 在使用 PLL 频率合成器时

在使用 PLL 频率合成器时，必须满足电源纹波规格，使电源电压稳定。

| 符号 | 项目 | | 额定值 | | | 单位 |
|---|---|---|---|---|---|---|
| | | | 最小 | 标准 | 最大 | |
| $f_{(ripple)}$ | 电源纹波容许频率 （Vcc） | | | | 10 | kHz |
| $V_{p-p(ripple)}$ | 电源纹波容许振幅电压 | （Vcc=5V 时） | | | 0.5 | V |
| | | （Vcc=3V 时） | | | 0.3 | V |
| $V_{CC}$ （$\lvert\Delta V/\Delta T\rvert$） | 电源纹波上升 / 下降斜率 | （Vcc=5V 时） | | | 0.3 | V/ms |
| | | （Vcc=3V 时） | | | 0.3 | V/ms |

图 2.1 电源纹波的时序图



### 2.2.2 功耗控制

1. 通过复位从停止模式返回时，使用内部振荡器返回。

2. 使用定时器 A 从停止模式返回时，必须将 TAiMR 寄存器（i=0 ～ 4）的 MR0 位清“0”（无脉冲输出）。

3. 在转移到等待模式时，必须在 WAIT 指令前插入 JMP.B 指令。在 JMP.B 指令和 WAIT 指令之间，不能执行对 RAM 进行写操作的指令。在 JMP.B 指令和 WAIT 指令之间有可能发生 DMA 传送时，必须禁止 DMA 传送。
   另外，必须在 WAIT 指令的后面插入至少 4 条 NOP 指令。在进入等待模式时，由于指令队列已经预先读取了 WAIT 指令后面的几个指令运行且程序停止运行，所以根据指令的组合和执行时序，在进入等待模式前有可能执行下一条指令。

转移到等待模式时的程序例子如下所示：

```
例：          JMP.B     L1   ；在 WAIT 指令前插入 JMP.B 指令
        L1：
              FSET      I    ；
              WAIT           ；转移到等待模式
              NOP            ；插入至少 4 条 NOP 指令
              NOP
              NOP
              NOP
```

4. 转移到停止模式时，要在将 CM1 寄存器的 CM10 位置“1”的指令后紧跟一条 JMP.B 指令，然后插入至少 4 条 NOP 指令。在转移到停止模式时，由于指令队列预先读取到将 CM10 位置“1”（停止所有时钟）的指令后面的指令，所以在进入停止模式前有可能执行预先读取的指令，也有可能在从停止模式返回的中断程序之前预先执行。

转移到停止模式时的程序的例子如下所示：

```
例：          FSET      I
              BSET      CM10 ；转移到停止模式
              JMP.B     L2   ；插入 JMP.B 指令
        L2：
              NOP            ；插入至少 4 条 NOP 指令
              NOP
              NOP
              NOP
```

5. 将 CPU 时钟的时钟源切换到主时钟时，必须在等待主时钟振荡稳定后切换。
   将 CPU 时钟的时钟源切换到副时钟时，必须在等待副时钟振荡稳定后切换。

6. 减小功耗的要点

以下为减小功耗的要点。请在设计系统和编制程序时参考。

（a）端口

即使转移到等待模式或者停止模式， I/O 端口也会保持其原来的状态。激活状态的输出端口有电流流过。为高阻抗状态的输入端口有穿透电流流过。所以，必须事先将不需要的端口设定为输入端口，固定成稳定的电位，然后转移到等待模式或者停止模式。

（b）A/D 转换器

不进行 A/D 转换时，必须将 ADCON1 寄存器的 VCUT 位清 “0”（Vref 未连接）。另外，进行 A/D 转换时，必须在将 VCUT 位置 “1”（Vref 连接）后等待 1μs 以后，才能开始 A/D 转换。

（c）停止外围功能

在等待模式时，必须通过 CM0 寄存器的 CM02 位将不需要的外围功能停止。

但是，由于副时钟生成的外围功能时钟（$f_{C32}$）不停止运行，所以不会降低功耗。从低速模式 或者低功耗模式转移到等待模式时，必须在将 CM02 位清 “0”（等待模式时，外围功能时钟不停止运行）后转移到等待模式。

（d）切换振荡驱动能力

必须在振荡处于稳定状态时，将驱动能力置为 “LOW”。

## 2.3 保护

如果在将 PRC2 位置“1”（允许写状态）后对任意地址进行写操作，PRC2 位就变为“0”（禁止写状态）。必须通过将 PRC2 位置 “1”后的下一条指令更改 PRC2 位保护的寄存器。在将 PRC2 位置 “1”的指令和下一条指令之间，不能发生中断或者 DMA 传送。

## 2.4 中断

### 2.4.1 读取 $0000_{16}$ 地址

不要通过程序读 $0000_{16}$ 地址。在接受可屏蔽中断的中断请求时， CPU 从 $0000_{16}$ 地址读取中断响应顺序中的中断信息 （中断号和中断请求级）。此时，接受的中断的 IR 位为 “0”。

如果通过程序读 $0000_{16}$ 地址，在被允许的中断中优先级最高的中断的 IR 位为 “0”。此时，就有可能取消中断或者产生预想外的中断请求。

### 2.4.2 SP 的设定

在接受中断前，必须给 SP （USP、 ISP）设定值。在复位后， SP(USP、 ISP) 为 “$0000_{16}$”。因此，如果在给 SP(USP、 ISP) 设定值前接受中断，将成为程序失控的一个重要原因。

### 2.4.3 $\overline{\text{NMI}}$ 中断

1. 在复位后， $\overline{\text{NMI}}$ 中断无效。通过将 PM2 寄存器的 PM24 位置 “1”， $\overline{\text{NMI}}$ 中断变为有效。一旦有效，除了复位以外，无法置为无效。
2. 通过读 P8 寄存器的 P8_5 位，可读取 $\overline{\text{NMI}}$ 引脚的值。
3. 在 $\overline{\text{NMI}}$ 中断有效时，如果将 “L”电平输入到 $\overline{\text{NMI}}$ 引脚，就不能转移到停止模式。此时， CM1 寄存器的 CM10 位被固定为 “0”。
4. 如果将 “L”电平输入到 $\overline{\text{NMI}}$ 引脚，就不能转移到等待模式。此时，虽然 CPU 停止运行，但是 CPU 时钟不停止，所以消耗电流并没有减少。在这种情况下，能通过此后的中断进行正常返回。
5. $\overline{\text{NMI}}$ 引脚输入的信号的 “L”和 “H”电平宽度都必须在 CPU 时钟的 2 个或 2 个以上周期 +300ns。
6. 在将 $\overline{\text{NMI}}$ 中断用于从停止模式的返回时，必须在转移到停止模式前将 NDDR 寄存器设定为 “$FF_{16}$”（禁止数字消抖动滤波器功能）。

### 2.4.4 中断源的变更

如果更改中断源，中断控制寄存器的 IR 位就可能变为 “1”（有中断请求）。使用中断时，必须在更改中断源后将 IR 位清 “0”（无中断请求）。

另外，在此所说的中断源的变更包括更改分配在各软件中断号中的中断源、极性及时序的所有要素。因此，变更与中断源、极性及时序有关的外围功能的模式时，必须在更改这些内容后将 IR 位清 “0”（无中断请求）。有关外围功能的中断，请参照各外围功能的说明。

中断源的变更步骤的例子如**图 2.2** 所示。

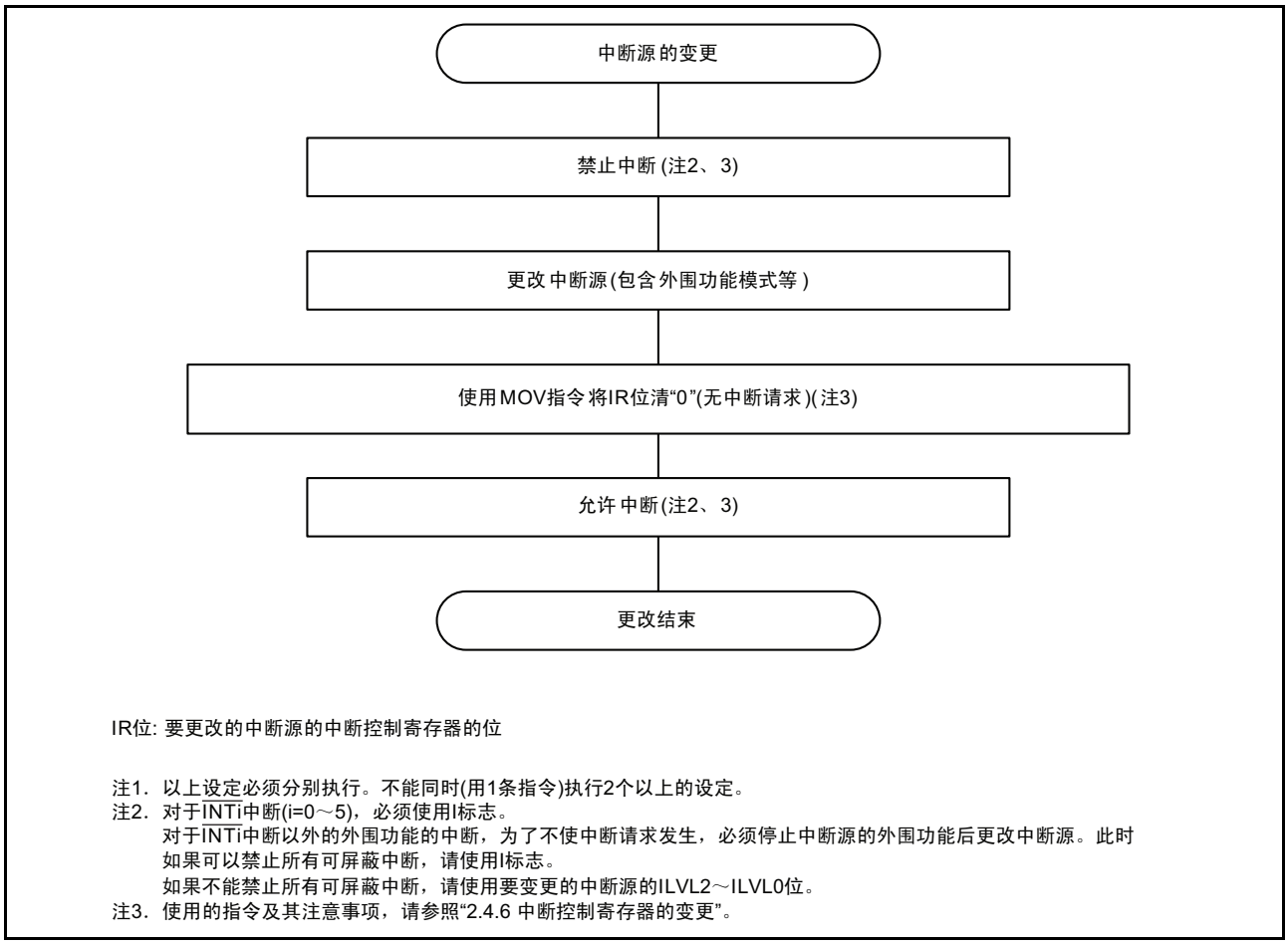



图 2.2 中断源的变更步骤的例子

### 2.4.5 $\overline{\text{INT}}$ 中断

1. $\overline{\text{INT0}}$ ～ $\overline{\text{INT5}}$ 引脚输入的信号与 CPU 时钟无关，需要不低于 tw(INL) 的 “L”电平宽度或者不低于 tw(INH) 的 “H”电平宽度。
2. 如果更改 INT0IC ～ INT5IC 寄存器的 POL 位和 IFSR 寄存器的 IFSR7 ～ IFSR0 位，IR 位就可能为“1”（有中断请求）。所以必须在更改这些位后将 IR 位清 “0”（无中断请求）。
3. 在将 $\overline{\text{INT5}}$ 中断用于从停止模式的返回时，必须在转移到停止模式前将 P17DDR 寄存器设定为“$FF_{16}$”（禁止数字消抖动滤波器功能）。

## 2.4.6 中断控制寄存器的变更

（1）必须在对应该寄存器的中断请求不发生的位置更改中断控制寄存器。在有可能发生中断请求时，必须在禁止中断后更改中断控制寄存器。

（2）在禁止中断后更改中断控制寄存器时，必须注意使用的指令。

**IR 位以外的位的更改**

如果在指令执行过程中发生对应该寄存器的中断请求， IR 位就有可能不变为 “1”（有中断请求），中断将被忽略。在出现这种问题时，必须用以下指令更改寄存器：对象指令 … AND、 OR、 BCLR、 BSET

**IR 位的更改**

在将 IR 位清 “0”（无中断请求）时，根据使用的指令， IR 位有可能不变为 “0”。必须使用 MOV 指令将 IR 位清 “0”。

（3）使用 I 标志禁止中断时，必须按以下的参考程序的例子进行 I 标志的设定 （有关参考程序例子的中断控制寄存器的变更，请参照 （2））。

例 1 ～例 3 是防止因内部总线和指令队列缓冲器的影响而在更改中断控制寄存器前而使 I 标志变为 “1”（允许中断）的方法。

例 1：通过 NOP 指令等待中断控制寄存器被更改的例子

```
INT_SWITCH1：
        FCLR    I               ；禁止中断
        AND.B   #00H， 0055H    ；将 TA0IC 寄存器置 “0016”
        NOP                     ；
        NOP
        FSET    I               ；允许中断
```

NOP 指令如下所示：

PM20 ＝ 1 （1 个等待）时，为 2 个。 PM20 ＝ 0 （2 个等待）时，为 3 个。

例 2：通过虚读使 FSET 指令等待的例子

```
INT_SWITCH2：
        FCLR    I               ；禁止中断
        AND.B   #00H， 0055H    ；将 TA0IC 寄存器置 “0016”
        MOV.W   MEM， R0        ；虚读
        FSET    I               ；允许中断
```

例 3：通过 POPC 指令更改 I 标志的例子

```
INT_SWITCH3：
        PUSHC   FLG
        FCLR    I               ；禁止中断
        AND.B   #00H， 0055H    ；将 TA0IC 寄存器置 “0016”
        POPC    FLG             ；允许中断
```

## 2.4.7 看门狗定时器中断

在发生看门狗定时器中断后，必须将看门狗定时器进行初始化。

## 2.5 DMAC 的注意事项

### 2.5.1 对 DMAiCON 寄存器的 DMAE 位写数据 (i=0 ～ 1)

在 （a）表示的条件下，请按 （b）所示的步骤写。

（a）条件

- DMAE 位为 “1”（DMAi 为激活状态）时，再次给 DMAE 位写 “1”。
- 有可能在对 DMAE 位写数据的同时发生 DMA 请求。

（b）步骤

（1）同时给 DMAiCON 寄存器的 DMAE 位和 DMAS 位写 “1”（注 1）。

（2）通过程序确认 DMAi 是否为初始状态 （注 2）。

DMAi 不为初始状态时，重复 （1）（2）的操作。

注 1. 即使对 DMAS 位写 “1” 也不变。如果写 “0”，就变为 “0”（无 DMA 请求）。因此，为了给 DMAE 位写 “1”，在给 DMAiCON 寄存器写数据时，如果对要给 DMAS 写的值预先置 “1”， DMAS 就能保持即将写前的状态。对于 DMAE 位的写，即使使用读改写指令，只要对要给 DMAS 写的值预先置“1”，就能保持指令执行过程中发生的 DMA 请求。

注 2. 必须通过 TCRi 寄存器的值进行确认。读取 TCRi 寄存器，如果能读取 DMA 传送开始前写给 TCRi 寄存器的值 （对 DMAE 位写数据后发生 DMA 请求时，为 “给 TCRi 寄存器写的值 −1”），就判断为处于初始状态；如果读到的值是正在传送的值，就判断为非初始状态。

## 2.6 定时器的注意事项

### 2.6.1 定时器 A

#### 2.6.1.1 定时器 A （定时器模式）

1. 在复位后，定时器停止运行。通过 TAiMR(i=0 ～ 4) 寄存器和 TAi 寄存器，在设定模式、计数源、计数器的值等后，必须将 TABSR 寄存器的 TAiS 位置 “1”（开始计数）。
   另外，与是否为复位后无关，必须在 TAiS 位为 “0”（停止计数）的状态下更改 TAiMR 寄存器。
2. 通过读取 TAi 寄存器，能在任何时序读取正在计数的计数器值。但是，在进行重加载操作的过程中读取时，能读取 “FFFF16”。另外，在计数停止时，如果在给 TAi 寄存器设定值后并且在计数器开始计数前读取时，就能读取设定值。
3. 在 TB2SC 寄存器的 IVPCR1 位为“1”（允许通过 $\overline{SD}$ 引脚的输入电平强制截止三相输出）时，如果给 $\overline{SD}$ 引脚输入 “L” 电平， TA1OUT、 TA2OUT、 TA4OUT 引脚就为高阻抗。

#### 2.6.1.2 定时器 A （事件计数器模式）

1. 在复位后，定时器停止运行。通过 TAiMR （i=0 ～ 4）寄存器、 TAi 寄存器、 UDF 寄存器、 ONSF 寄存器的 TAZIE、 TA0TGL 和 TA0TGH 位、 TRGSR 寄存器，在设定模式、计数源、计数器的值等后，必须将 TABSR 寄存器的 TAiS 位置 “1”（开始计数）。
   另外，与是否在复位后无关，必须在 TAiS 位为 “0”（停止计数）的状态下更改 TAiMR 寄存器、UDF 寄存器、 ONSF 寄存器的 TAZIE、 TA0TGL 和 TA0TGH 位、 TRGSR 寄存器。
2. 通过读取 TAi 寄存器，能在任何时序读取正在计数的计数器值。但是，在进行重加载操作的过程中读取时，只能读到 “FFFF16”，在上溢时读取 “000016”。在计数停止时，如果在给 TAi 寄存器设定值后并且在计数器开始计数前读取时，就能读取设定值。
3. 在 TB2SC 寄存器的 IVPCR1 位为“1”（允许通过 $\overline{SD}$ 引脚的输入电平强制截止三相输出）时，如果给 $\overline{SD}$ 引脚输入 “L” 电平， TA1OUT、 TA2OUT、 TA4OUT 引脚就为高阻抗。

#### 2.6.1.3 定时器 A （单次触发定时器模式）

1. 在复位后，定时器停止运行。通过 TAiMR(i=0 ～ 4) 寄存器、TAi 寄存器、ONSF 寄存器的 TA0TGL 和 TA0TGH 位、TRGSR 寄存器，在设定模式、计数源、计数器的值之后，必须将 TABSR 寄存器的 TAiS 位置 “1”（开始计数）。
   另外，与是否为复位后的状态无关，必须在 TAiS 位为 “0”（停止计数）的状态下更改 TAiMR 寄存器、 ONSF 寄存器的 TA0TGL 和 TA0TGH 位、 TRGSR 寄存器。
2. 如果在计数过程中将 TAiS 位清 “0”（停止计数），就进行以下的运行。
   - 计数器停止计数，将重加载寄存器的内容进行重新装入。
   - TAiOUT 引脚输出 “L”电平。
   - 在 CPU 时钟的 1 个周期后， TAiIC 寄存器的 IR 位变为 “1”（有中断请求）。
3. 由于单次触发定时器的输出与内部生成的计数源同步，所以在选择外部触发时，从给 TAiIN 引脚触发输入到单次触发定时器输出，最大产生计数源的 1 个周期的延迟。
4. 在通过以下的任何一个方法设定定时器运行模式时， IR 位变为 “1”。
   - 在复位后选择单次触发定时器模式时
   - 将运行模式从定时器模式更改为单次触发定时器模式时
   - 将运行模式从事件计数器模式更改为单次触发定时器模式时

   因此，在使用定时器 Ai 中断 （IR 位）时，必须在进行上述设定后将 IR 位清 “0”。
5. 如果在计数过程中发生触发，计数器就在再次发生触发后进行 1 次递减计数，然后进行重加载寄存器的重新装入，并继续进行计数。如果在计数过程中产生触发，就必须从前次的触发发生开始经过定时器计数源的 1 个周期以后使之再次产生触发。
6. 如果通过定时器 A 的单次触发定时器模式给计数开始条件选择外部触发，就不能在定时器 A 的计数值变为 “0000$_{16}$”前的 300ns 期间再次输入外部触发。否则，单次触发定时器有可能停止，不继续计数。
7. 在 TB2SC 寄存器的 IVPCR1 位为 “1”（允许通过 $\overline{\text{SD}}$ 引脚的输入电平强制截止三相输出）时，如果给 $\overline{\text{SD}}$ 引脚输入 “L”电平， TA1OUT、 TA2OUT、 TA4OUT 引脚就为高阻抗。

#### 2.6.1.4 定时器 A （脉宽调制模式）

1. 在复位后，定时器停止运行。通过 TAiMR(i=0 ～ 4) 寄存器、TAi 寄存器、ONSF 寄存器的 TA0TGL 和 TA0TGH 位、 TRGSR 寄存器等，在设定模式、计数源、计数器的值之后，必须将 TABSR 寄存器的 TAiS 位置 “1”（开始计数）。
   另外，与是否为复位后的状态无关，必须在 TAiS 位为 “0”（停止计数）的状态下更改 TAiMR 寄存器、 ONSF 寄存器的 TA0TGL 和 TA0TGH 位、 TRGSR 寄存器。
2. 在通过以下的任何一个方法设定定时器运行模式时， IR 位变为 “1”。
   - 在复位后选择 PWM 模式时
   - 将运行模式从定时器模式更改为 PWM 模式时
   - 将运行模式从事件计数器模式更改为 PWM 模式时

   因此，在使用定时器 Ai 中断 （IR 位）时，必须在进行上述设定后通过程序将 IR 位清 “0”。
3. 如果在输出 PWM 脉冲的过程中将 TAiS 位清 “0”（停止计数），就进行如下的运行。
   - 计数器停止计数。
   - 在从 TAiOUT 引脚输出 “H”电平时，输出电平变为 “L”，并且 IR 位为 “1”。
   - 在从 TAiOUT 引脚输出 “L”电平时，输出电平和 IR 位都不变。
4. 在 TB2SC 寄存器的 IVPCR1 位为 “1”（允许通过 $\overline{\text{SD}}$ 引脚的输入电平强制截止三相输出）时，如果给 $\overline{\text{SD}}$ 引脚输入 “L”电平， TA1OUT、 TA2OUT、 TA4OUT 引脚就为高阻抗。

## 2.6.2 定时器 B

### 2.6.2.1 定时器 B （定时器模式）

1. 在复位后，定时器停止运行。通过 TBiMR(i=0 ～ 2) 寄存器和 TBi 寄存器，在设定模式、计数源、计数器的值之后，必须将 TABSR 寄存器的 TBiS 位置 “1”（开始计数）。
   另外，与是否为复位后的状态无关，必须在 TBiS 位为“0”（停止计数）的状态下更改 TBiMR 寄存器。
2. 通过读取 TBi 寄存器，能在任何时序读取正在计数的计数器值。但是，在重加载时序读时，只能读“FFFF16”。另外，在计数停止时，如果在给 TBi 寄存器设定值以后并且在计数器开始计数前的期间读取时，就能读取设定值。

### 2.6.2.2 定时器 B （事件计数器模式）

1. 在复位后，定时器停止运行。通过 TBiMR(i=0 ～ 2) 寄存器和 TBi 寄存器，在设定模式、计数源、计数器的值之后，必须将 TABSR 寄存器的 TBiS 位置 “1”（开始计数）。
   另外，与是否在复位后的状态无关，必须在 TBiS 位为“0”（停止计数）的状态下更改 TBiMR 寄存器。
2. 通过读取 TBi 寄存器，能在任何时序读取正在计数的计数器值。但是，在重加载时序时，只能读“FFFF16”。另外，在计数停止时，如果在给 TBi 寄存器设定值后并且在计数器开始计数前的期间读取时，就能读取设定值。

### 2.6.2.3 定时器 B （脉冲周期测定 / 脉宽测定模式）

1. 在复位后，定时器停止运行。通过 TBiMR(i=0 ～ 2) 寄存器，在设定模式、计数源之后，必须将 TABSR 寄存器的 TBiS 位置 “1”（开始计数）。
   另外，与是否为复位后的状态无关，必须在 TBiS 位为 “0”（停止计数）的状态下更改 TBiMR 寄存器。为了将 MR3 位清 “0”，在 TBiS 位为 “1”（开始计数）的状态下写 TBiMR 寄存器时，必须给 TM0D0、TM0D1、MR0、MR1、TCK0、TCK1 位写与前次写的值相同的值，并且给 MR2 写 “0”。
2. 在输入测定脉冲的有效沿时或者在定时器 Bi 上溢时， TBiIC 寄存器 (i=0 ～ 2) 的 IR 位变为 “1”（有中断请求）。在中断程序内用 TBiMR 寄存器的 MR3 位判断中断请求源。
3. 用 MR3 位不能判断测定脉冲输入与定时器的上溢时序等中断源重叠时，必须用其它定时器对上溢次数进行计数。
4. 将 MR3 位清 “0”（无上溢）时，必须在 TBiS 位为 “1”（开始计数）的状态下并且在 MR3 位变为 “1”（有上溢）后的下一个计数源的计数时序以后写 TBiMR 寄存器。
5. 在只检测上溢时，必须使用 TBiIC 寄存器的 IR 位。在中断程序内只判断中断源时使用 MR3 位。
6. 在开始计数后的第 1 次有效沿输入时，不定值被传送到重加载寄存器。另外，此时，不发生定时器 Bi 中断请求。
7. 在开始计数时，计数器值不定。因此，在开始计数后且在有效沿输入前， MR3 位可能为 “1”，并且定时器 Bi 可能发生中断请求。
8. 在脉宽测定模式时连续测定脉冲宽度，必须用程序判断测定结果是 “H”电平还是 “L”电平。

### 2.6.3 三相马达控制用定时器功能

将 TB2SC 寄存器的 IVPCR1 位置“1”（通过 SD 引脚输入允许三相强制截止）并将 INVC0 寄存器的 INV03 位置 “1”（允许三相马达控制用定时器输出），输出三相 PWM 时，如果向 SD 引脚输入 “L”电平，产生强制截止的对象引脚就为高阻抗。同时， INV03 位变为 “0”（禁止三相马达控制用定时器输出）。

从对象引脚重新开始三相 PWM 输出时，在 SD 引脚变为 “H”电平后，必须将 INV03 位置 “1”，并将 IVPCR1 位清 “0”（禁止三相强制截止）。此后通过将 IVPCR1 位置 “1”（允许三相强制截止），由 SD 引脚输入的三相强制截止功能重新有效。

另外，在 SD 引脚为 “L”电平期间，不能将 INV03 位置 “1”。在强制截止后的返回处理中，对 INV03 位写 “1”后读出，必须通过程序确认 INV03 位变为 “1”。此后，必须将 IVPCR1 位清 “0”后再置 “1”。

## 2.7 定时器 S

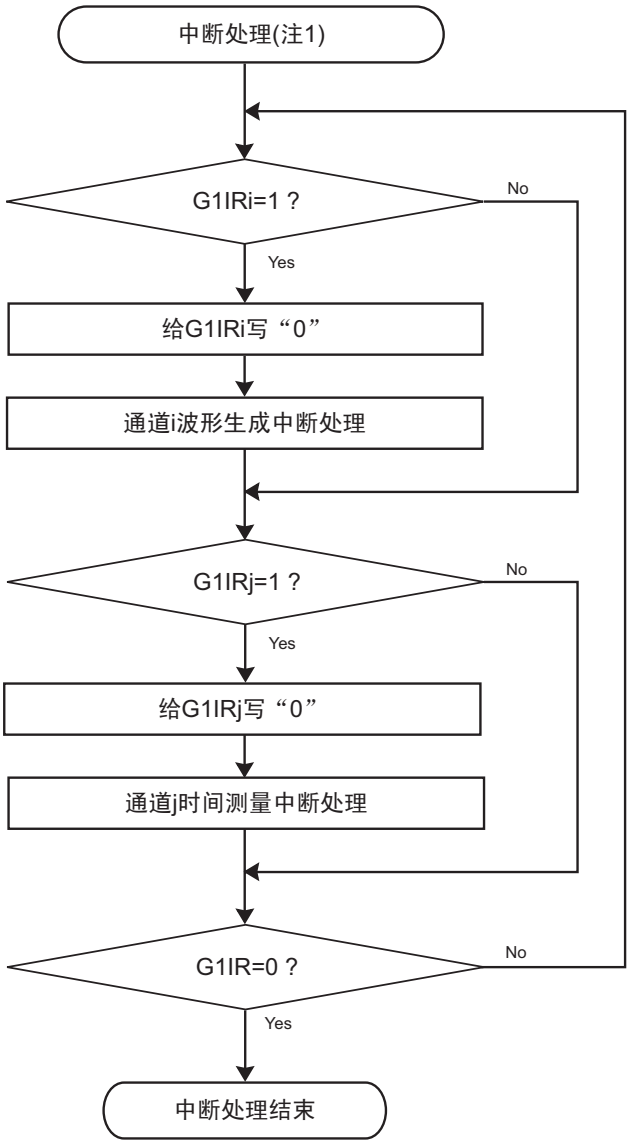
### 2.7.1 G1IR 寄存器的变更

即使接受对应 G1IR 寄存器各位的中断请求， G1IR 寄存器的各位也不自动变为 “0”（无中断请求）。必须在确认中断请求后通过程序清 “0”。从 G1IR 寄存器的值为 “00$_{16}$”的状态开始，在将 G1IR 寄存器的任何一个位设为 “1”（有中断请求）的时序产生 IC/OC 中断。在重新接受 IC/OC 中断请求时，必须将 G1IR 寄存器清除为 “00$_{16}$”。在 G1IR 寄存器的任何一个位保持为 “1”（G1IR 寄存器为 “00$_{16}$”以外的状态）的状态下，不产生此后的 IC/OC 中断请求。

将 G1IR 寄存器的各位清 “0”（无中断请求）时，必须使用以下的指令：

对象指令：AND、 BCLR

IC/OC 中断 i 的中断处理的例子如图 2.3 所示。




注1. 表示使用通道i的波形生成中断和通道j的时间测量中断时的例子。

图 2.3 IC/OC 中断 i 的中断处理的例子

### 2.7.2 ICOCiIC 寄存器的更改

如果在指令执行过程中发生对应 ICOCiIC 寄存器的中断请求， ICOCiIC 寄存器的 IR 位就不变为 “1”（有中断请求），中断可能被忽视。此时，如果 G1IR 寄存器的位保持 “1”（有中断请求），就不产生此后的 IC/OC 中断请求。

要更改 ICOCiIC 寄存器的值时，必须使用以下指令：

对象指令：AND、 OR、 BCLR、 BSET

另外，在对定时器 S 进行初始设定时，必须在给 ICOCiIC 寄存器和 G1IR 寄存器分别设定 “$00_{16}$”后，再次使用对象指令更改 ICOCiIC 寄存器。

### 2.7.3 波形生成功能

1. 如果在波形输出过程中将 G1BCR1 寄存器的 BTS 位清 “0”（基定时器复位），停止基定时器的计数，波形输出引脚的输出电平就保持计数停止时的状态。如果重新开始基定时器的计数，就在下一次基定时器和 G1POj 寄存器的值出现一致时改变输出。
2. 如果在波形输出过程中对 G1POCRj 寄存器进行写操作，波形输出引脚就同时输出 IVL 位的设定值。所以不能在波形输出过程中对 G1POCRj 寄存器进行写操作。
3. 在将 G1BCR1 寄存器的 RST1 位置 “1”（由 G1PO0 寄存器和基定时器的一致进行基定时器的复位）的情况下，如果基定时器和 G1PO0 寄存器的值一致，就在经过 2 个 $f_{BT1}$ 时钟后复位基定时器。在从基定时器一致到复位基定时器的 2 个 $f_{BT1}$ 时钟之间，从 OUTC10 引脚输出 “H”电平。

### 2.7.4 IC/OC 基定时器中断

G1BCR0 寄存器的 RST4 位为 “1”（G1BTRR 寄存器和基定时器匹配时，基定时器复位）时，如果使用**表 2.1** 的组合，就在基定时器复位的时序产生 2 次 IC/OC 基定时器中断请求。

表 2.1 基定时器复位时产生 2 次 IC/OC 基定时器中断请求的组合

| G1BCR0 寄存器的 IT 位的设定 | G1BTRR 寄存器的设定值 |
|---|---|
| “0”（基定时器的 bit15 上溢时，产生基定时器中断请求） | $07FFF_{16}$ ～ $0FFFE_{16}$ |
| “1”（基定时器的 bit14 上溢时，产生基定时器中断请求） | $03FFF_{16}$ ～ $0FFFE_{16}$ 或 $0BFFF_{16}$ ～ $0FFFE_{16}$ |

产生第二次的 IC/OC 基定时器中断请求的原因是在基定时器复位后，产生基定时器上溢请求。从基定时器复位开始经过计数源 （fBT1）的 1 个周期后，产生基计时器上溢请求。

在基定时器复位的时序，只执行一次 IC/OC 基定时器中断处理时，必须执行下述的某个条件。

（1）如果将 RST4 位置 “1”，不能将 G1BTRR 寄存器的设定值设为如**表 2.1** 的组合的设定。

（2）在基定时器复位的源中，不能将 RST4 位置 “1”（G1BTRR 寄存器与基定时器匹配时，基定时器复位），必须将 RST1 位置 “1”（G1PO0 寄存器与基定时器匹配时，基定时器复位）。

## 2.8 串行 I/O

### 2.8.1 时钟同步串行 I/O 模式

#### 2.8.1.1 发送 / 接收

1. 在选择外部时钟和 $\overline{\text{RTS}}$ 功能时，如果进入可接收状态， $\overline{\text{RTSi}}$ 引脚的输出电平就变为 “L”，将已成为可接收的状态通知发送方。如果开始接收， $\overline{\text{RTSi}}$ 引脚的输出电平就变为 “H”。因此，如果将 $\overline{\text{RTSi}}$ 引脚连接到发送方的 $\overline{\text{CTSi}}$ 引脚，就能匹配发送 / 接收的时序。在选择内部时钟时， $\overline{\text{RTS}}$ 功能无效。
2. 在 TB2SC 寄存器的 IVPCR1 位为 “1”（允许通过 $\overline{\text{SD}}$ 引脚的输入电平强制截止三相输出）时，如果给 $\overline{\text{SD}}$ 引脚输入 “L”电平， P7$_3$/$\overline{\text{RTS2}}$/TxD1 引脚 （TxD1 引脚在 PACR 寄存器的 U1MAP 位为 “1”时有效）和 CLK2 引脚就为高阻抗。

#### 2.8.1.2 发送

在选择外部时钟时，如果 UiC0 寄存器的 CKPOL 位为 “0”（在传送时钟的下降沿输出发送数据，在上升沿输入接收数据），外部时钟就为 “H”状态；如果 CKPOL 位为 “1”（在传送时钟的上升沿输出发送数据，在下降沿输入接收数据），外部时钟就为 “L”状态。并且必须满足以下条件：

- UiC1 寄存器的 TE 位为 “1”（允许发送）
- UiC1 寄存器的 TI 位为 “0”（UiTB 寄存器中有数据）
- 在选择 $\overline{\text{CTS}}$ 功能时， $\overline{\text{CTSi}}$ 引脚的输入为 “L”电平

#### 2.8.1.3 接收

1. 在时钟同步串行 I/O 中，通过发送器的运行产生移位时钟。因此，即使只用于接收，也必须进行发送的设定。接收时从 TxDi 引脚将虚设数据输出到外部。
2. 在选择内部时钟时，如果将 UiC1 寄存器 （i=0 ～ 2）的 TE 位置 “1”（允许发送），并且将虚设数据设定到 UiTB 寄存器，就产生移位时钟；在选择外部时钟时，如果将 TE 位置 “1”、将虚设数据设定到 UiTB 寄存器，并且将外部时钟输入到 CLKi 引脚，就产生移位时钟。
3. 在连续接收数据时，如果 UiC1 寄存器 （i=0 ～ 2）的 RE 位为 “1”（UiRB 寄存器中有数据），并且 UARTi 接收寄存器已有下一个接收数据，就发生上溢错误， UiRB 寄存器的 OER 位变为 “1”（发生上溢错误）。此时，由于 UiRB 寄存器的内容不定，所以必须在发送方和接收方的程序中，对上溢错误发生时的前一次数据进行再次发送处理。另外，在发生上溢错误时， SiRIC 寄存器的 IR 位不变。
4. 在连续接收数据时，必须在每次接收时给 UiTB 寄存器的低位字节设定虚设数据。
5. 在选择外部时钟时，如果 CKPOL 位为 “0”，外部时钟就为 “H”状态；如果 CKPOL 位为 “1”，外部时钟就为 “L”状态。并且必须满足以下条件：
   - UiC1 寄存器的 RE 位为 “1”（允许接收）
   - UiC1 寄存器的 TE 位为 “1”（允许发送）
   - UiC1 寄存器的 TI 位为 “0”（UiTB 寄存器中有数据）

## 2.8.2 串行 I/O （UART 模式）

### 2.8.2.1 特殊模式 1 （I²C bus 模式）

生成开始条件、停止条件、重新开始条件时，必须在将 U2SMR4 寄存器的 STSPSEL 位清“0”后等待传送时钟的半个及半个周期以上后，将各条件生成位 （STAREQ、 RTAREQ、 STPREQ）从 “0”置成 “1”。

### 2.8.2.2 特殊模式 2

在 TB2SC 寄存器的 IVPCR1 位为 “1”（允许通过 $\overline{SD}$ 引脚输入的三相输出的强制截止）时，如果给 $\overline{SD}$ 引脚输入 “L”电平， $\overline{RTS2}$ 引脚和 CLK2 引脚就为高阻抗。

### 2.8.2.3 特殊模式 4 （SIM 模式）

在复位解除后，如果将 U2C1 寄存器的 U2IRS 位置 “1”（发送结束）、 U2ERE 位置 “1”（错误信号输出），就产生发送中断请求。因此，在使用 SIM 模式时，必须在设定后将 IR 位清 “0”（无中断请求）。

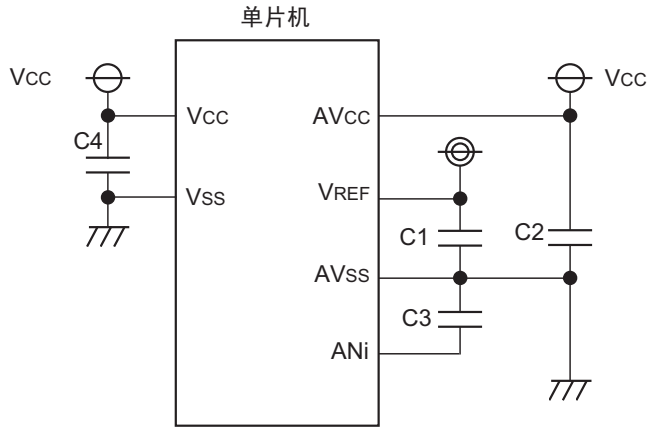
## 2.8.3 SI/O3、 SI/O4

在 SiC(i=3、 4) 寄存器的 SMi2 位为 “0”（SOUTi 输出）并且 SMi6 位为 “1”（内部时钟）的状态下，如果将 SMi3 位从“0”（I/O 端口）变为“1”（SOUTi 输出、CLK 功能），就有可能把通过 SMi7 位设定的 SOUTi 初始值从 SOUTi 引脚输出 10ns 左右，此后 SOUTi 引脚变为高阻抗。

如果在将 SMi3 位从 “0”变为 “1”时 SOUTi 引脚的输出电平出现问题，就必须用 SMi7 位设定 SOUTi 的初始值。

## 2.9 A/D 转换器

1. 必须在 A/D 转换停止时（发生触发前）写 ADCON0 寄存器（bit6 除外）、ADCON1 寄存器、ADCON2 寄存器。
2. 在将 ADCON1 寄存器的 VCUT 位从 “0”（Vref 未连接）置成 “1”（Vref 连接）时，必须等待大于等于 1μs 之后再开始进行 A/D 转换。
3. 为了防止因噪声引起的误动作和闩锁、降低转换误差，必须在 AVCC 引脚、 VREF 引脚、模拟输入引脚 （ANi、 AN0i、 AN2i(i=0 ～ 7)、 AN3i(i=0 ～ 2)）和 AVSS 引脚之间分别插入电容。同样，也必须在 VCC 引脚和 VSS 引脚之间插入电容。各引脚的处理例如图 2.4 所示。
4. 必须将对应用作模拟输入引脚的端口方向位清 “0”（输入模式）。另外，在 ADCON0 寄存器的 TRG 位为 “1”（外部触发）时，必须将对应 $\overline{\text{ADTRG}}$ 引脚的端口方向位清 “0”（输入模式）。
5. 使用键输入中断时， AN4 ～ AN7 都不能用作模拟输入引脚 （如果 A/D 输入电压为 “L” 电平，就产生键输入中断请求）。
6. ϕAD 的频率不能超过 10MHz。在无采样 & 保持功能时， ϕAD 的频率必须大于等于 250kHz ；在有采样 & 保持功能时， ϕAD 的频率必须大于等于 1MHz。
7. 在改变 A/D 运行模式时，必须通过 ADCON0 寄存器的 CH2 ～ CH0 位或者 ADCON1 寄存器的 SCAN1 ～ SCAN0 位重新选择模拟输入引脚。




ANi: ANi, AN0i, AN2i (i=0～7), AN3i (i=0～2)

注1. C1≥0.47μF、C2≥0.47μF、C3≥100pF、C4≥0.1μF(参考值)。
注2. 必须用粗线以最短距离连接电容。

图 2.4 各引脚的处理例

8. 在 A/D 转换结束后将转换结果保存到 A/D 寄存器 i(i=0 ～ 7) 时，如果 CPU 读取 A/D 寄存器 i，错误值就被保存到 A/D 寄存器 i。在对 CPU 时钟选择主时钟的分频时钟或者副时钟时，发生此现象。
   - 在使用单次模式、单次扫描模式、同时采样扫描模式、延迟触发模式 0 或者延迟触发模式 1 时必须在确认了 A/D 转换结束后读对象 A/D 寄存器 i （能用 ADIC 寄存器的 IR 位判断 A/D 转换结束）。
   - 在重复模式、重复扫描模式 0 或者重复扫描模式 1 下使用时 CPU 时钟必须是没有分频的主时钟。
9. 如果在 A/D 转换运行中通过程序将 ADCON0 寄存器的 ADST 位清 “0”（停止 A/D 转换）来强制结束转换， A/D 转换器的转换结果就不定。另外，不进行 A/D 转换的 A/D 寄存器 i 的内容也可能不定。如果在 A/D 转换运行过程中通过程序将 ADST 位清 “0”，就不能使用所有 A/D 寄存器 i 的值。
10. 在单次扫描转换模式、延迟触发模式 0 或者延迟触发模式 1 的 A/D 转换过程中，如果将 ADCON 寄存器的 ADST 位清 “0” 来中止 A/D 转换，就必须在将 ADST 位清 “0” 前禁止中断。

## 2.10 多主控 I2C bus

### 2.10.1 S00 寄存器的写操作

如果在不产生开始条件时写 S00 寄存器，就可能从 SCL 引脚输出短的 “L” 脉冲。因此，在不发送开始条件时，必须在 SCL 引脚输出 “L” 电平时进行写操作。

### 2.10.2 AL 标志

在发生仲裁失败并且 S10 寄存器的 AL 标志变为 “1”（检测到）时，通过写 S00 寄存器能使 AL 标志变为 “0”（未检测到）。必须通过下一次开始主控通信时生成的开始条件发送运行（写 S00 寄存器），清除 AL 标志。

## 2.11 有关 CAN 模块的注意事项

### 2.11.1 读 C0STR 寄存器时的注意事项

M16C/29 群的 CAN 模块以一定的周期对 C0STR 寄存器进行状态更新。 CPU 和 CAN 模块在同一时序对 C0STR 寄存器进行存取时，规定 CPU 的存取优先，并禁止 CAN 模块的存取。因此， CAN 模块的状态更新周期与 CPU 的存取周期经常一致时， CAN 模块的状态不会被更新 （参照**图 2.5**）。

因此，为了避免 CPU 的存取周期与 CAN 模块的更新周期一致，必须注意以下几点。

1. CPU 读 C0STR 寄存器前，需要等待大于等于 3fCAN （参照**表 2.2**）的待机时间 （参照**图 2.6**）。
2. CPU 在查询 C0STR 寄存器时，需要使用大于 3fCAN 的周期 （参照**图 2.7**）。

表 2.2 CAN 模块状态更新周期

| 3fCAN 时间 =3 × XIN （源振荡时间） × CAN 时钟分频值 (CCLK) | |
|---|---|
| （例 1）条件 XIN 16MHz CCLK：1 分频 | 3fCAN 时间 =3 × 62.5ns × 1=187.5ns |
| （例 2）条件 XIN 16MHz CCLK：2 分频 | 3fCAN 时间 =3 × 62.5ns × 2=375ns |
| （例 3）条件 XIN 16MHz CCLK：4 分频 | 3fCAN 时间 =3 × 62.5ns × 4=750ns |
| （例 4）条件 XIN 16MHz CCLK：8 分频 | 3fCAN 时间 =3 × 62.5ns × 8=1.5μs |
| （例 5）条件 XIN 16MHz CCLK：16 分频 | 3fCAN 时间 =3 × 62.5ns × 16=3μs |

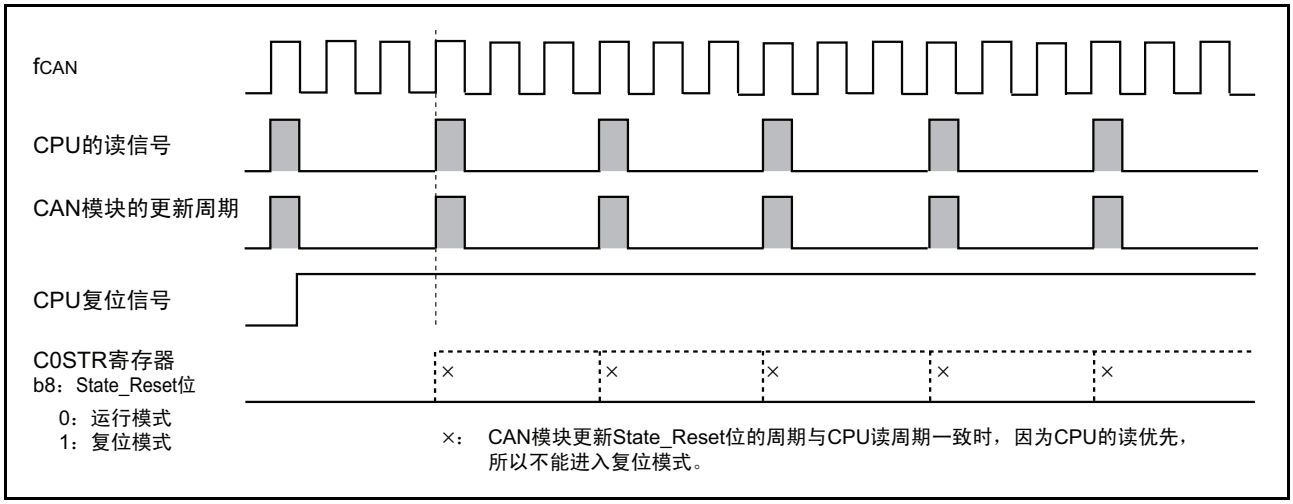



图 2.5 CAN 模块的更新周期与 CPU 的存取周期一致时

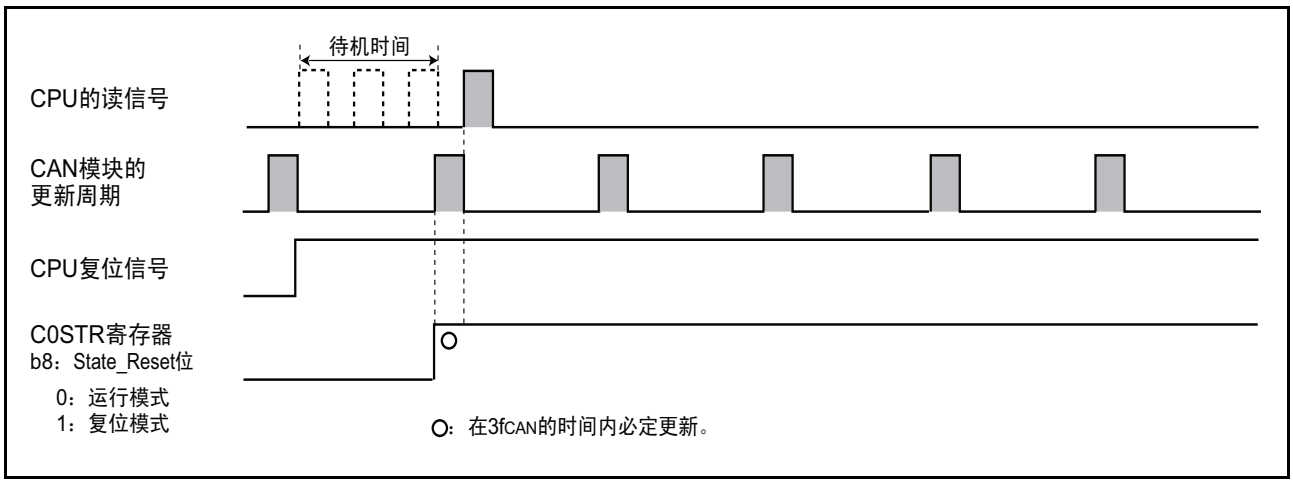



图 2.6 CPU 读取前等待 3fCAN 时

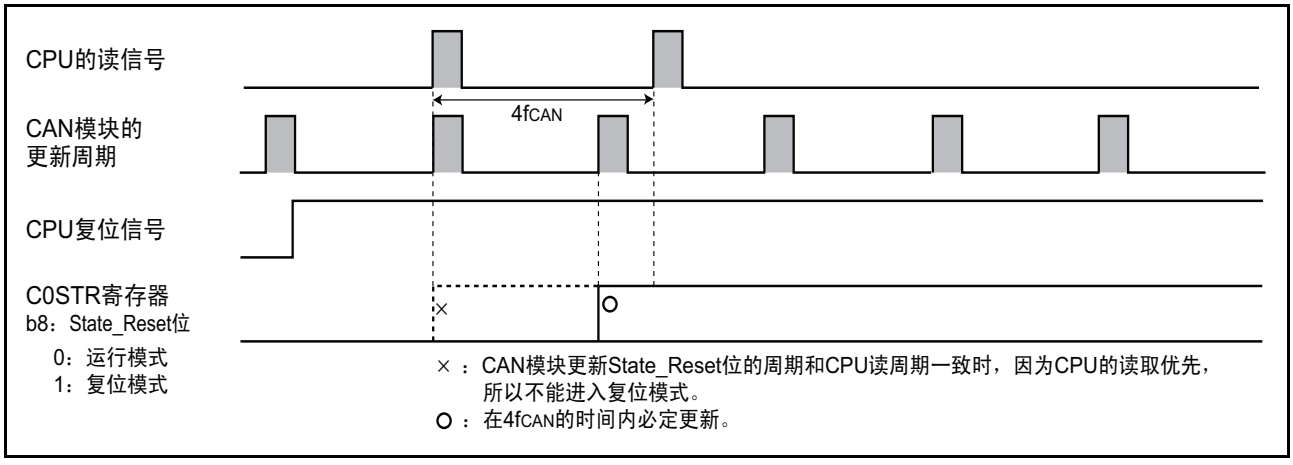


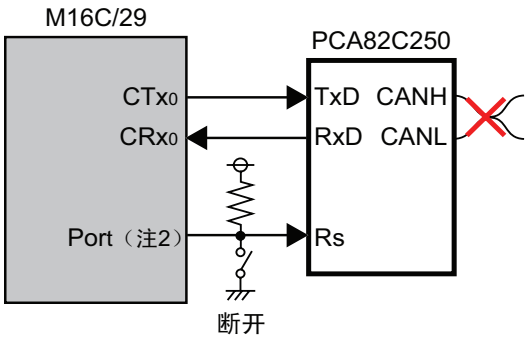
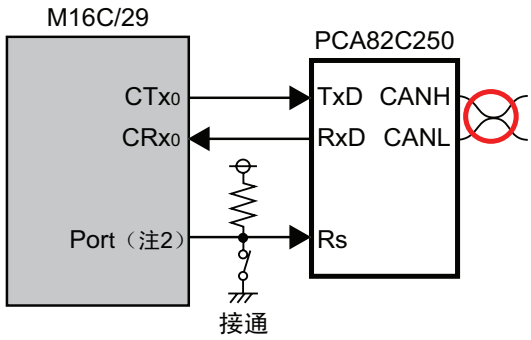

图 2.7 CPU 的查询周期比 3fCAN 长时

### 2.11.2 使用标准引导程序时的 CAN 收发器控制的注意事项

通过 CAN 使用标准引导程序对闪存进行写时，必须将 CAN 收发器的运行模式设定为高速模式或正常运行模式。

通过单片机的闪存控制 CAN 收发器的运行模式时，必须如**表 2.3**、**表 2.4** 所示，通过开关等设定 CAN 收发器的运行模式后，再进行写操作。

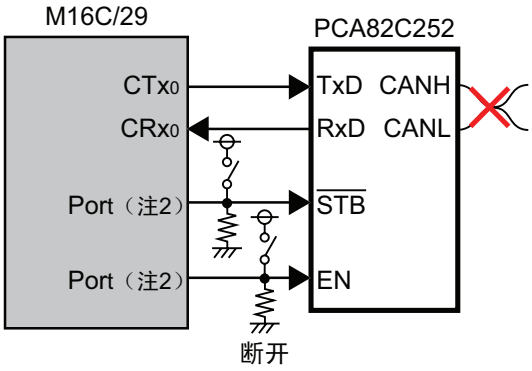
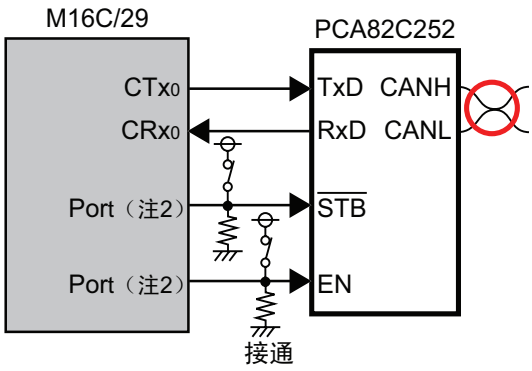
表 2.3 CAN 收发器的连接 （使用 Philips 公司生产的 PCA82C250 时）

| | 待机模式 | 高速模式 |
|---|---|---|
| Rs 引脚（注 1） | “H” | “L” |
| CAN 通信 | 不可能 | 可能 |
| 连接图 |  |  |

注 1. 控制 CAN 收发器的运行状态的引脚。

注 2. 必须连接可用于 CAN 收发器控制的端口。

表 2.4 CAN 收发器的连接 （使用 Philips 公司生产的 PCA82C252 时）

| | 睡眠模式 | 正常运行模式 |
|---|---|---|
| $\overline{\text{STB}}$ 引脚（注1） | “L” | “H” |
| EN 引脚（注 1） | “L” | “H” |
| CAN 通信 | 不可能 | 可能 |
| 连接图 |  |  |

注 1. 控制 CAN 收发器的运行状态的引脚。

注 2. 必须连接可用于 CAN 收发器控制的端口。

## 2.12 可编程 I/O 端口

1. 在 TB2SC 寄存器的 IVPCR1 位为 “1”（允许通过 $\overline{SD}$ 引脚的输入电平强制截止三相输出）时，如果给 $\overline{SD}$ 引脚输入 “L”电平， P72 ～ P75、 P80 ～ P81 引脚就为高阻抗。
2. 对于可编程 I/O 端口和外围功能，其输入阈电压不同。因此，在可编程 I/O 端口和外围功能复用引脚时，如果此引脚的输入电平为推荐运行条件 VIH 和 VIL 的范围以外 （即不为 “H”也不为 “L”电平），在可编程 I/O 端口、外围功能中对电平判断的结果就有可能不同。
3. 如果将 S3C 寄存器的 SM32 位置“1”，P92 引脚就为高阻抗；如果将 S4C 寄存器的 SM42 位置“1”，P96 引脚就为高阻抗。
4. 在 INVC0 寄存器的 INV03 位为“1”（允许用于控制三相马达的定时器输出）时，如果给 $P8_5/\overline{NMI}/\overline{SD}$ 引脚输入 “L”电平，就变为以下状态：
   - 在 TB2SC 寄存器的 IVPCR1 位为“1”（允许通过 $\overline{SD}$ 输入强制截止三相输出）时，$U/\overline{U}/V/\overline{V}/W/\overline{W}$ 相引脚为高阻抗。
   - 在 TB2SC 寄存器的 IVPCR1 位为“0”（禁止通过 $\overline{SD}$ 输入强制截止三相输出）时，$U/\overline{U}/V/\overline{V}/W/\overline{W}$ 相引脚为通常的端口。

因此，在 INV03 位为 “1”时，不能将 $P8_5$ 用作可编程 I/O 端口。
在不使用 $\overline{SD}$ 功能时，必须在将 $PD8_5$ 位清 “0”（输入）后从外部将 $P8_5/\overline{NMI}/\overline{SD}$ 引脚上拉到 “H”电平。

## 2.13 闪存版和掩模型 ROM 版的不同点

闪存版和掩模型 ROM 版根据内部 ROM 和版图模式的不同，其电气特性范围内的特性值、运行容限、噪声耐量、噪声辐射量等有可能不同。在从闪存版换到掩模型 ROM 版时，必须进行和闪存版同等的系统评价试验。

## 2.14 掩模型 ROM 版

### 2.14.1 内部 ROM 区

不能对掩模型 ROM 版的内部 ROM 区进行写操作。写时，有可能增加功耗。

### 2.14.2 保留位

$0FFFFF_{16}$ 地址的 b3 ～ b0 是保留位，必须设定为 “$1111_2$”。

## 2.15 闪存版

### 2.15.1 禁止闪存改写功能

0FFFDF16、0FFFE316、0FFFEB16、0FFFEF16、0FFFF316、0FFFF716、0FFFFB16 地址是保存 ID 代码的地址。如果对这些地址写错误数据，就不能进行由标准串行输入 / 输出模式进行的闪存的读写。

另外， 0FFFFF16 地址为 ROMCP 寄存器。如果对此地址写错误数据，就不能进行由并行输入 / 输出模式进行的闪存的读写。这些地址被分配到固定向量的向量地址 (H)。 0FFFFF16 地址的 b3 ～ b0 是保留位，必须设定“11112”。

### 2.15.2 停止模式

在转移到停止模式时，必须在将 FMR01 位清“0”（CPU 改写模式无效）且禁止 DMA 传送后执行将 CM10 位置 “1”（停止模式）的指令。

### 2.15.3 等待模式

在转移到等待模式时，必须在将 FMR01 位清 “0”（CPU 改写模式无效）后执行 WAIT 指令。

### 2.15.4 低功耗模式、内部振荡器低功耗模式

在 CM05 位为 “1”（主时钟停止）时，不能执行以下的命令：

- 编程、块擦除

### 2.15.5 命令、数据的写

必须给偶数地址写命令码和数据。

### 2.15.6 编程命令

如果在第 1 总线周期写 “xx4016”，并且在第 2 总线周期给写入地址写数据，就开始自动写 （数据的编程和验证）。第 1 总线周期的地址值必须与在第 2 总线周期指定的写地址的偶数地址相同。

### 2.15.7 运行速度

在 CPU 时钟源为主时钟时，必须在进入 CPU 改写模式（EW0、EW1 模式）前，通过 CM0 寄存器的 CM06 位和 CM1 寄存器的 CM17 ～ CM16 位将 CPU 时钟设定为小于等于 10MHz。另外，在 CPU 时钟源为内部振荡器并且选择 f3(ROC) 时，必须在进入 CPU 改写模式 （EW0、 EW1 模式）前，将 ROCR 寄存器的 ROCR3 ～ ROCR2 位设定为 4 分频或者 8 分频。

无论是何种情况，都必须将 PM1 寄存器的 PM17 位置 “1”（有等待）。

### 2.15.8 禁止使用的指令

在 EW0 模式下，由于以下指令参照闪存内的数据，所以不能使用。

UND 指令、 INTO 指令、 JMPS 指令、 JSRS 指令、 BRK 指令

### 2.15.9 中断

EW0 模式

- 具有可变向量表中的向量的中断，可将向量移至 RAM 区。
- 因为在中断发生时强制初始化 FMR0 寄存器和 FMR1，所以能使用 $\overline{\text{NMI}}$ 中断、看门狗定时器中断。必须给固定向量表设定各中断程序的转移地址。因为在发生 $\overline{\text{NMI}}$ 中断、看门狗定时器中断时，中止改写运行，所以必须在中断程序结束后重新执行改写程序。
- 由于地址匹配中断参照闪存内的数据，所以不能使用。

EW1 模式

- 在自动写或者禁止擦除挂起功能的自动擦除期间，不能接受具有可变向量表中的向量的中断或者地址匹配中断。
- 不能使用看门狗定时器中断。
- 因为在中断发生时强制初始化 FMR0 寄存器和 FMR1 寄存器，所以能使用 $\overline{\text{NMI}}$ 中断。必须给固定向量表设定各中断程序的转移地址。因为在发生 $\overline{\text{NMI}}$ 中断时，中止改写运行，所以必须在中断程序结束后重新执行改写程序。

### 2.15.10 存取方法

在将 FMR01 位、 FMR02 位、 FMR11 和 FMR16 位置 “1” 时，必须在将对象位清 “0” 后再写 “1”。在清 “0” 后并且在写 “1” 前，不能发生中断和 DMA 传送。另外，必须在 PM24= “0”（选择 P8$_5$（禁止 $\overline{\text{NMI}}$ 功能））或者 PM24= “1”（选择 $\overline{\text{NMI}}$）的条件下并且给 $\overline{\text{NMI}}$ 引脚输入 “H” 电平的状态下进行。

### 2.15.11 用户 ROM 区的改写

EW0 模式

- 在对保存改写控制程序的块进行改写的过程中，如果电源电压降低，改写控制程序就不能被正常改写，此后有可能发生闪存不能改写的情况。此时，必须使用标准串行输出模式或者并行输出模式。

EW1 模式

- 不能改写保存改写控制程序的块。

### 2.15.12 DMA 传送

在 EW1 模式下并且 FMR0 寄存器的 FMR00 位为 “0”（自动写、自动擦除期间）时不能进行 DMA 传送。

### 2.15.13 有关编程、擦除次数和执行时间

软件命令 （编程命令、块擦除命令）的执行时间随着编程、擦除次数变长。

通过硬件复位 1、硬件复位 2、 $\overline{\text{NMI}}$ 中断、看门狗定时器中断，能暂停软件命令。在暂停软件命令后，必须在擦除该块后再次执行。

### 2.15.14 编程、擦除次数的定义

编程、擦除次数为各块的擦除次数。

编程、擦除次数为 n 次 (n=100、 1,000、 10,000) 时，能按块分别擦除 n 次。

例如，对 2K 字节的块 A 的不同地址进行 1,024 次的 1 个字的写操作后擦除此块，编程 / 擦除次数就被计为 1 次。但是，对于 1 次的擦除，不能对同一地址进行多次写操作 （禁止重写）。

### 2.15.15 关于进行多次改写的系统

（产品代码：U7、 U9(Normal-ver.)、 U7(T-ver./ V-ver.)）

如果可能对块 A 和块 B 进行大于等于 1000 次的改写（U7、U9），就必须在复位后将 FMR1 寄存器的 FMR17 位总是设定为 “1”（有等待）。如果将 FMR17 位设定为 “1”（有等待），就与 PM17 位无关而在存取块 A 和块 B 时插入 1 个等待。在存取其他块和内部 RAM 时，与 FMR17 位无关为 PM17 的设定。

作为有效地减少改写次数的方法，采取错开写地址等手段，在进行尽可能不留有空区的编程 （写）后，执行 1 次擦除。例如，进行 1 组 8 字的编程时，如果在进行最大 128 组的写操作后执行 1 次擦除，就能有效地减少改写次数。

如果块 A 和块 B 的擦除次数相等，就能更有效地减少改写次数。

另外，建议记录对每块实施的擦除次数的信息以及设置限制次数。

### 2.15.16 引导模式的注意事项

如接通电源时等，内部电源还不稳定的状态时，如果给 CNVSS 引脚输入 “H”电平并且给 $\overline{\text{RESET}}$ 引脚输入 “L”电平，就可能在内部电源稳定前从 I/O 端口输出不定值。

在给 CNVSS 引脚输入 “H”电平时，必须按以下的步骤进行：

（1）将 “L”电平分别输入到 $\overline{\text{RESET}}$ 引脚和 CNVSS 引脚

（2）在 VCC 引脚上升到大于等于 2.7V 之后，等待不低于 2ms 的时间 （内部电源稳定等待时间）

（3）将 “H”电平输入到 CNVSS 引脚

（4）将 “H”电平输入到 $\overline{\text{RESET}}$ 引脚 （解除复位）

在 CNVSS 引脚为 “H”电平和 $\overline{\text{RESET}}$ 引脚为 “L”电平期间， P67 连接上拉电阻。

## 2.16 噪声

作为噪声对策，必须在 Vcc 引脚和 Vss 引脚之间使用最短的且较粗的布线连接旁路电容 （0.1mF 左右）。旁路电容的连接例如图 2.8 所示。

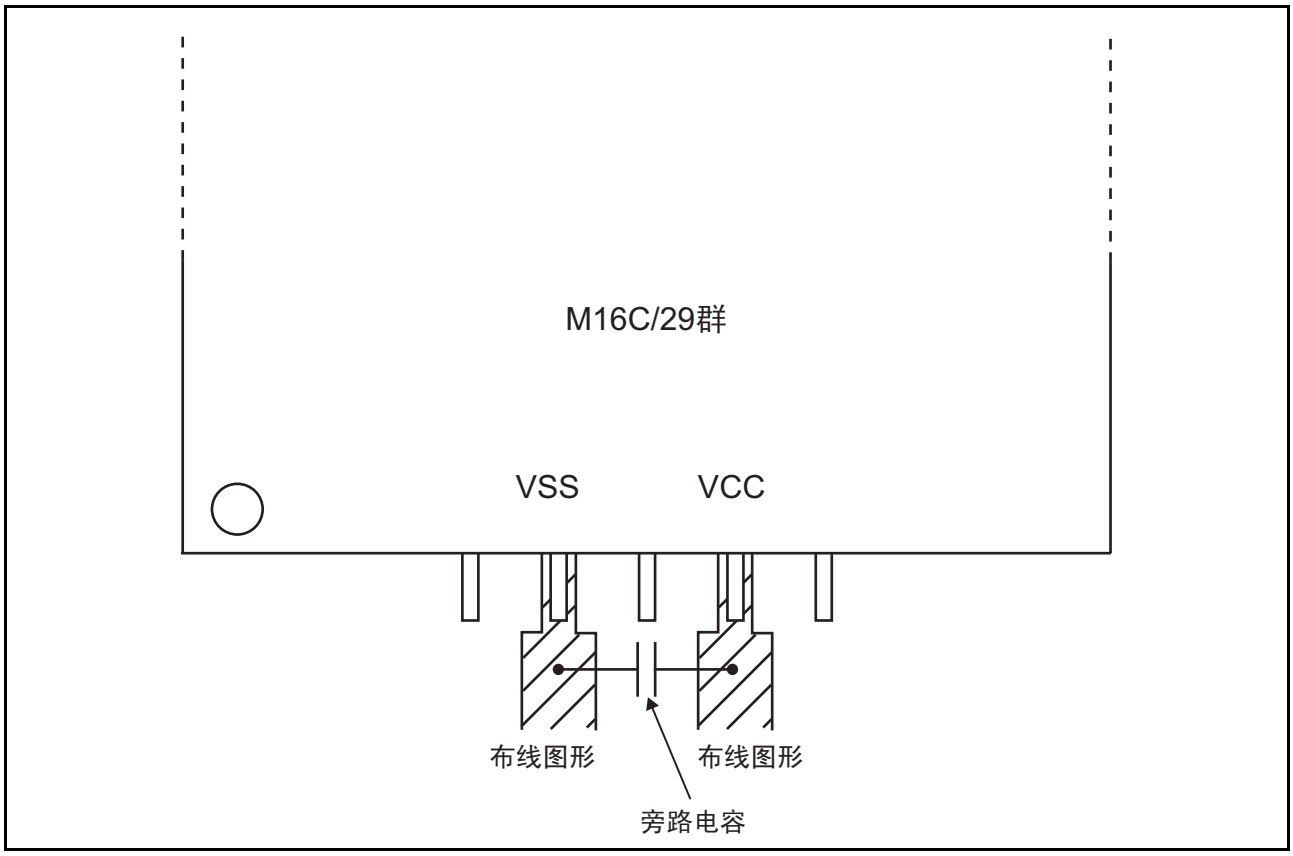



图 2.8 旁路电容的连接例

## 2.17 有关器件的使用注意事项

为了防止静电放电时的器件损坏，需要注意器件的使用。

在可靠性手册中，举例说明了有关防止器件的静电破坏所需注意的事项。

# 3. 中央处理器

CPU 的寄存器如图 3.1 所示。CPU 有 13 个寄存器。其中，R0、R1、R2、R3、A0、A1、FB 构成寄存器组。寄存器组有 2 组。

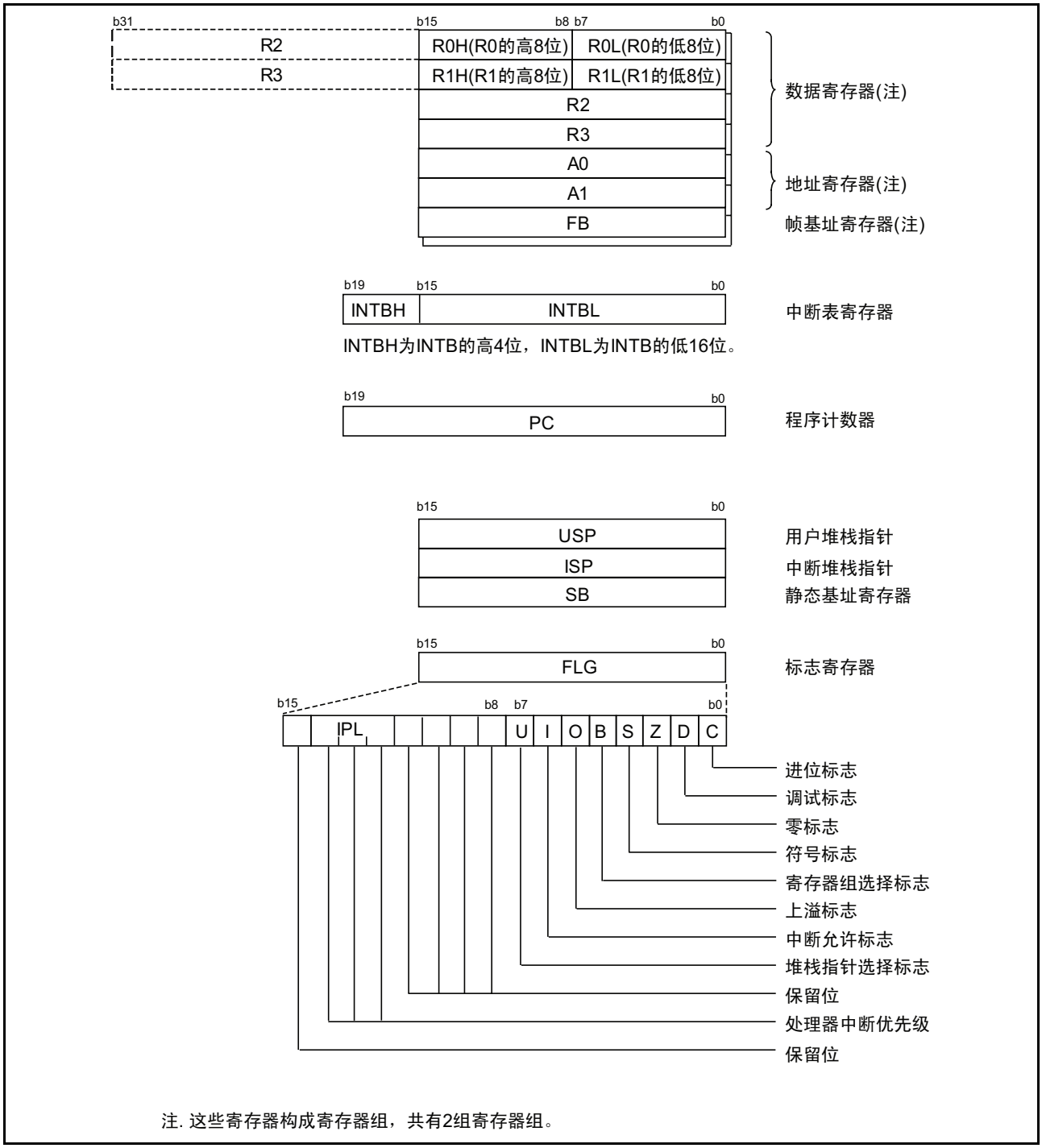



图 3.1 CPU 的寄存器

## 3.1 数据寄存器 (R0、 R1、 R2、 R3)

R0 由 16 位构成，主要用于传送、算术和逻辑运算。 R1 ～ R3 与 R0 一样。

能将 R0 的高位 (R0H) 和低位 (R0L) 分别作为 8 位数据寄存器使用， R1H、 R1L 与 R0H、 R0L 一样。能将 R2 和 R0 组合，作为 32 位数据寄存器 (R2R0) 使用。 R3R1 与 R2R0 一样。

## 3.2 地址寄存器 (A0、 A1)

A0 由 16 位构成，用于地址寄存器间接寻址和地址寄存器相对寻址，也可用于传送、算术和逻辑运算。

A1 与 A0 一样。

能将 A1 和 A0 组合，作为 32 位地址寄存器 (A1A0) 使用。

## 3.3 帧基址寄存器 (FB)

FB 由 16 位构成，用于 FB 相对寻址。

## 3.4 中断表寄存器 (INTB)

INTB 由 20 位构成，表示可变中断向量表的起始地址。

## 3.5 程序计数器 (PC)

PC 由 20 位构成，表示下次将执行的指令地址。

## 3.6 用户堆栈指针 (USP)、中断堆栈指针 (ISP)

堆栈指针 (SP) 有 USP 和 ISP 两种，都由 16 位构成。

能通过 FLG 的 U 标志，选择 USP 或 ISP。

## 3.7 静态基址寄存器 (SB)

SB 由 16 位构成，用于 SB 相对寻址。

## 3.8 标志寄存器 (FLG)

FLG 由 11 位构成，表示 CPU 的状态。

### 3.8.1 进位标志 （C 标志）

C 标志存放由算术逻辑单元产生的进位、借位及移位操作中的移出位。

### 3.8.2 调试标志 （D 标志）

D 标志是调试专用位，必须清 “0”。

### 3.8.3 零标志 （Z 标志）

运算结果为 0 时置 “1”，否则清 “0”。

### 3.8.4 符号标志 （S 标志）

运算结果为负时置 “1”，否则清 “0”。

### 3.8.5 寄存器组选择标志 （B 标志）

B 标志为 “0”时选择寄存器组 0，为 “1”时选择寄存器组 1。

### 3.8.6 上溢标志 （O 标志）

运算结果上溢时为 “1”，否则为 “0”。

### 3.8.7 中断允许标志 （I 标志）

I 标志是可屏蔽中断的允许标志。
I 标志为 “0”时禁止可屏蔽中断，为 “1”时允许可屏蔽中断。
如果接受中断请求， I 标志就变为 “0”。

### 3.8.8 堆栈指针选择标志 （U 标志）

U 标志为 “0”时选择 ISP，为 “1”时选择 USP。
当接受硬件中断请求或者执行软件中断号 0 ～ 31 的 INT 指令时， U 标志变为 “0”。

### 3.8.9 处理器中断优先级 (IPL)

IPL 由 3 位构成，指定 0 ～ 7 级的 8 个处理器中断优先级。
若请求中断的优先级高于当前 IPL 值，允许该中断请求。

### 3.8.10 保留位

保留位只能写 “0”，读时其值不定。

# 4. 存储器

M16C/29 群存储器分配如图 4.1 所示，地址空间为从 00000$_{16}$ 地址到 FFFFF$_{16}$ 地址的 1M 字节。

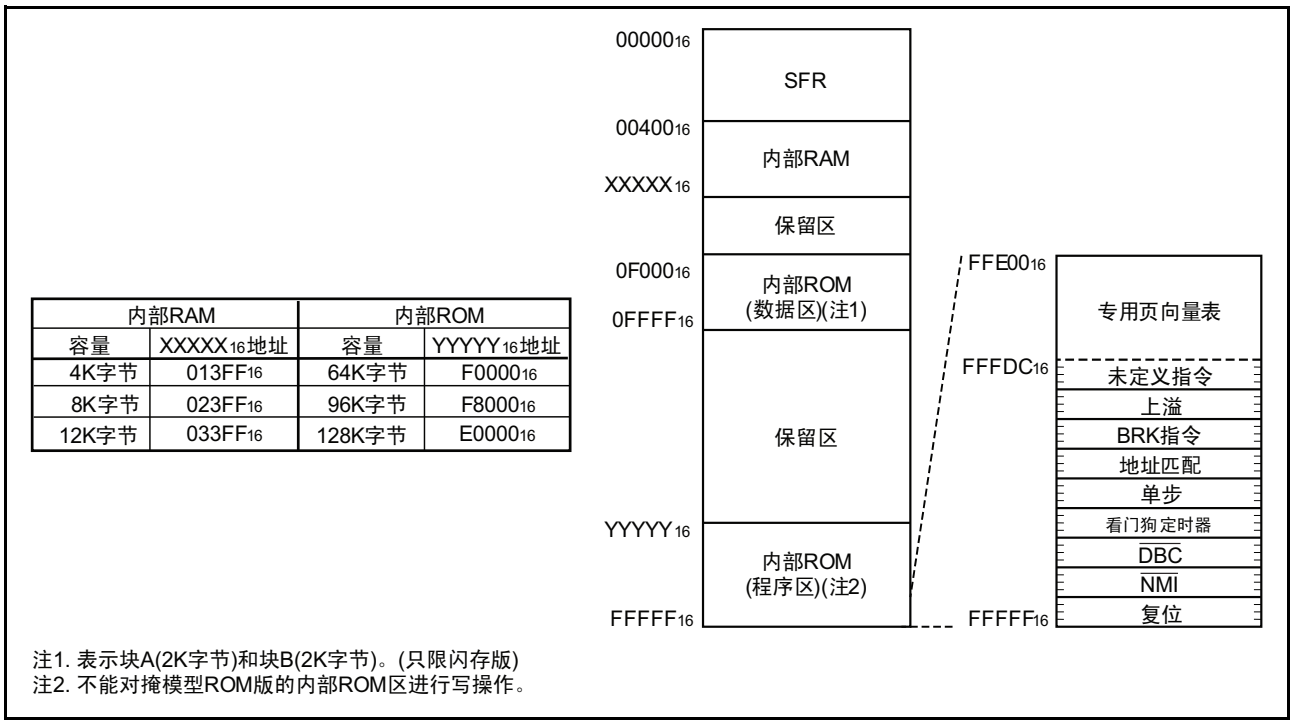
内部 ROM 分配在从 FFFFF$_{16}$ 地址开始向低位方向延伸的区域。例如 64K 字节的内部 ROM 分配在 F0000$_{16}$ 地址到 FFFFF$_{16}$ 地址之间。闪存版还具有作为数据区的块 A （2K 字节）和块 B （2K 字节）的 2 个内部 ROM 区，分配在 F000$_{16}$ 地址到 FFFF$_{16}$ 地址之间。

固定中断向量表分配在 FFFDC$_{16}$ 地址到 FFFFF$_{16}$ 地址之间。在此保存中断程序的起始地址。详细内容请参照 “10. 中断”。

内部 RAM 分配在从 00400$_{16}$ 地址向高位方向延伸的区域。例如 4K 字节的内部 RAM 分配在 00400$_{16}$ 地址到 013FF$_{16}$ 地址。内部 RAM 除了保存数据之外，也可用作子程序调用和中断时的堆栈。

SFR 分配在 00000$_{16}$ 地址到 003FF$_{16}$ 地址之间。在此，分配了外围功能的控制寄存器。 SFR 中未使用的区域全部是保留区，用户不能使用。

专用页向量表分配在 FFE00$_{16}$ 地址到 FFFDB$_{16}$ 地址之间。这些向量地址在 JMPS 指令或 JSRS 指令中使用。详细内容请参照 《M16C/60、 M16C/20 系列软件手册》。




| 内部RAM | | 内部ROM | |
|---|---|---|---|
| 容量 | XXXXX$_{16}$地址 | 容量 | YYYYY$_{16}$地址 |
| 4K字节 | 013FF$_{16}$ | 64K字节 | F0000$_{16}$ |
| 8K字节 | 023FF$_{16}$ | 96K字节 | F8000$_{16}$ |
| 12K字节 | 033FF$_{16}$ | 128K字节 | E0000$_{16}$ |

注1. 表示块A(2K字节)和块B(2K字节)。(只限闪存版)
注2. 不能对掩模型ROM版的内部ROM区进行写操作。

图 4.1 存储器分配

# 5. SFR

SFR(Special Function Register) 是外围功能的控制寄存器。表 5.1 ～表 5.22 为 SFR 一览表。

表 5.1 SFR 一览表 (1) （注 1）

| 地址 | 寄存器 | 符号 | 复位后的值 |
|---|---|---|---|
| 0000₁₆ | | | |
| 0001₁₆ | | | |
| 0002₁₆ | | | |
| 0003₁₆ | | | |
| 0004₁₆ | 处理器模式寄存器 0 | PM0 | 00₁₆ |
| 0005₁₆ | 处理器模式寄存器 1 | PM1 | 00001000₂ |
| 0006₁₆ | 系统时钟控制寄存器 0 | CM0 | 01001000₂ |
| 0007₁₆ | 系统时钟控制寄存器 1 | CM1 | 00100000₂ |
| 0008₁₆ | | | |
| 0009₁₆ | 地址匹配中断允许寄存器 | AIER | XXXXXX00₂ |
| 000A₁₆ | 保护寄存器 | PRCR | XX000000₂ |
| 000B₁₆ | | | |
| 000C₁₆ | 振荡停止检测寄存器 （注 2） | CM2 | 0X000010₂ |
| 000D₁₆ | | | |
| 000E₁₆ | 看门狗定时器启动寄存器 | WDTS | XX₁₆ |
| 000F₁₆ | 看门狗定时器控制寄存器 | WDC | 00XXXXXX₂ |
| 0010₁₆<br>0011₁₆<br>0012₁₆ | 地址匹配中断寄存器 0 | RMAD0 | 00₁₆<br>00₁₆<br>X0₁₆ |
| 0013₁₆ | | | |
| 0014₁₆<br>0015₁₆<br>0016₁₆ | 地址匹配中断寄存器 1 | RMAD1 | 00₁₆<br>00₁₆<br>X0₁₆ |
| 0017₁₆ | | | |
| 0018₁₆ | | | |
| 0019₁₆ | 电压检测寄存器 1 （注 3、注 4） | VCR1 | 00001000₂ |
| 001A₁₆ | 电压检测寄存器 2 （注 3、注 4） | VCR2 | 00₁₆ |
| 001B₁₆ | | | |

注 1. 空栏全部为保留区，不能使用。
注 2. CM20、 CM21、 CM27 位在振荡停止检测复位时不变。
注 3. 在软件复位、看门狗定时器复位、振荡停止检测复位时不变。
注 4. 此寄存器在 T-ver. 及 V-ver. 中不能使用。

X：不定。

表 5.2 SFR 一览表 (2)（注 1）

| 地址 | 寄存器 | 符号 | 复位后的值 |
|---|---|---|---|
| 001C16 | PLL 控制寄存器 0 | PLC0 | 0001X0102 |
| 001D16 | | | |
| 001E16 | 处理器模式寄存器 2 | PM2 | XXX000002 |
| 001F16 | 低电压检测中断寄存器 （注 2） | D4INT | 0016 |
| 002016 | DMA0 源指针 | SAR0 | XX16 |
| 002116 | | | XX16 |
| 002216 | | | XX16 |
| 002316 | | | |
| 002416 | DMA0 目标指针 | DAR0 | XX16 |
| 002516 | | | XX16 |
| 002616 | | | XX16 |
| 002716 | | | |
| 002816 | DMA0 传送计数器 | TCR0 | XX16 |
| 002916 | | | XX16 |
| 002A16 | | | |
| 002B16 | | | |
| 002C16 | DMA0 控制寄存器 | DM0CON | 00000X002 |
| 002D16 | | | |
| 002E16 | | | |
| 002F16 | | | |
| 003016 | DMA1 源指针 | SAR1 | XX16 |
| 003116 | | | XX16 |
| 003216 | | | XX16 |
| 003316 | | | |
| 003416 | DMA1 目标指针 | DAR1 | XX16 |
| 003516 | | | XX16 |
| 003616 | | | XX16 |
| 003716 | | | |
| 003816 | DMA1 传送计数器 | TCR1 | XX16 |
| 003916 | | | XX16 |
| 003A16 | | | |
| 003B16 | | | |
| 003C16 | DMA1 控制寄存器 | DM1CON | 00000X002 |
| 003D16 | | | |
| 003E16 | | | |
| 003F16 | | | |

注 1. 空栏全部为保留区，不能使用。

注 2. 此寄存器在 T-ver. 及 V-ver. 中不能使用。

X：不定。

表 5.3 SFR 一览表 (3)（注 1）

| 地址 | 寄存器 | 符号 | 复位后的值 |
|---|---|---|---|
| 0040₁₆ | | | |
| 0041₁₆ | CAN0 唤醒中断控制寄存器 | C01WKIC | XXXXX000₂ |
| 0042₁₆ | CAN0 接收结束中断控制寄存器 | C0RECIC | XXXXX000₂ |
| 0043₁₆ | CAN0 发送结束中断控制寄存器 | C0TRMIC | XXXXX000₂ |
| 0044₁₆ | INT3 中断控制寄存器 | INT3IC | XX00X000₂ |
| 0045₁₆ | IC/OC0 中断控制寄存器 | ICOC0IC | XXXXX000₂ |
| 0046₁₆ | IC/OC1 中断控制寄存器、 I²C-BUS 接口中断控制寄存器 | ICOC1IC、 IICIC | XXXXX000₂ |
| 0047₁₆ | IC/OC 基定时器中断控制寄存器、 SCLSDA 中断控制寄存器 | BTIC、 SCLDAIC | XXXXX000₂ |
| 0048₁₆ | SI/O4 中断控制寄存器、 INT5 中断控制寄存器 | S4IC、 INT5IC | XX00X000₂ |
| 0049₁₆ | SI/O3 中断控制寄存器、 INT4 中断控制寄存器 | S3IC、 INT4IC | XX00X000₂ |
| 004A₁₆ | UART2 总线冲突检测中断控制寄存器 | BCNIC | XXXXX000₂ |
| 004B₁₆ | DMA0 中断控制寄存器 | DM0IC | XXXXX000₂ |
| 004C₁₆ | DMA1 中断控制寄存器 | DM1IC | XXXXX000₂ |
| 004D₁₆ | CAN0 状态、错误中断控制寄存器 | C01ERRIC | XXXXX000₂ |
| 004E₁₆ | A/D 转换中断控制寄存器、键输入中断控制寄存器 （注 2） | ADIC、 KUPIC | XXXXX000₂ |
| 004F₁₆ | UART2 发送中断控制寄存器 | S2TIC | XXXXX000₂ |
| 0050₁₆ | UART2 接收中断控制寄存器 | S2RIC | XXXXX000₂ |
| 0051₁₆ | UART0 发送中断控制寄存器 | S0TIC | XXXXX000₂ |
| 0052₁₆ | UART0 接收中断控制寄存器 | S0RIC | XXXXX000₂ |
| 0053₁₆ | UART1 发送中断控制寄存器 | S1TIC | XXXXX000₂ |
| 0054₁₆ | UART1 接收中断控制寄存器 | S1RIC | XXXXX000₂ |
| 0055₁₆ | 定时器 A0 中断控制寄存器 | TA0IC | XXXXX000₂ |
| 0056₁₆ | 定时器 A1 中断控制寄存器 | TA1IC | XXXXX000₂ |
| 0057₁₆ | 定时器 A2 中断控制寄存器 | TA2IC | XXXXX000₂ |
| 0058₁₆ | 定时器 A3 中断控制寄存器 | TA3IC | XXXXX000₂ |
| 0059₁₆ | 定时器 A4 中断控制寄存器 | TA4IC | XXXXX000₂ |
| 005A₁₆ | 定时器 B0 中断控制寄存器 | TB0IC | XXXXX000₂ |
| 005B₁₆ | 定时器 B1 中断控制寄存器 | TB1IC | XXXXX000₂ |
| 005C₁₆ | 定时器 B2 中断控制寄存器 | TB2IC | XXXXX000₂ |
| 005D₁₆ | INT0 中断控制寄存器 | INT0IC | XX00X000₂ |
| 005E₁₆ | INT1 中断控制寄存器 | INT1IC | XX00X000₂ |
| 005F₁₆ | INT2 中断控制寄存器 | INT2IC | XX00X000₂ |

注 1. 空栏全部为保留区，不能使用。
注 2. 中断源选择寄存器 2 （035Eh 地址：IFSR2A）的 bit1 为 “0” 时， A/D 转换中断控制寄存器有效。为 “1” 时，键输入中断控制寄存器有效。

X：不定。

表 5.4 SFR 一览表 (4)（注 1）

| 地址 | 寄存器 | 符号 | 复位后的值 |
|---|---|---|---|
| 006016 | CAN0 槽 0：消息标识符 /DLC | | XX16 |
| 006116 | | | XX16 |
| 006216 | | | XX16 |
| 006316 | | | XX16 |
| 006416 | | | XX16 |
| 006516 | | | XX16 |
| 006616 | CAN0 槽 0：数据区 | | XX16 |
| 006716 | | | XX16 |
| 006816 | | | XX16 |
| 006916 | | | XX16 |
| 006A16 | | | XX16 |
| 006B16 | | | XX16 |
| 006C16 | | | XX16 |
| 006D16 | | | XX16 |
| 006E16 | CAN0 槽 0：时戳 | | XX16 |
| 006F16 | | | XX16 |
| 007016 | CAN0 槽 1：消息标识符 /DLC | | XX16 |
| 007116 | | | XX16 |
| 007216 | | | XX16 |
| 007316 | | | XX16 |
| 007416 | | | XX16 |
| 007516 | | | XX16 |
| 007616 | CAN0 槽 1：数据区 | | XX16 |
| 007716 | | | XX16 |
| 007816 | | | XX16 |
| 007916 | | | XX16 |
| 007A16 | | | XX16 |
| 007B16 | | | XX16 |
| 007C16 | | | XX16 |
| 007D16 | | | XX16 |
| 007E16 | CAN0 槽 1：时戳 | | XX16 |
| 007F16 | | | XX16 |

注 1. 空栏全部为保留区，不能使用。

X：不定。

表 5.5 SFR 一览表 (5)（注 1）

| 地址 | 寄存器 | 符号 | 复位后的值 |
|---|---|---|---|
| 008016 | CAN0 槽 2：消息标识符 /DLC | | XX16 |
| 008116 | | | XX16 |
| 008216 | | | XX16 |
| 008316 | | | XX16 |
| 008416 | | | XX16 |
| 008516 | | | XX16 |
| 008616 | CAN0 槽 2：数据区 | | XX16 |
| 008716 | | | XX16 |
| 008816 | | | XX16 |
| 008916 | | | XX16 |
| 008A16 | | | XX16 |
| 008B16 | | | XX16 |
| 008C16 | | | XX16 |
| 008D16 | | | XX16 |
| 008E16 | CAN0 槽 2：时戳 | | XX16 |
| 008F16 | | | XX16 |
| 009016 | CAN0 槽 3：消息标识符 /DLC | | XX16 |
| 009116 | | | XX16 |
| 009216 | | | XX16 |
| 009316 | | | XX16 |
| 009416 | | | XX16 |
| 009516 | | | XX16 |
| 009616 | CAN0 槽 3：数据区 | | XX16 |
| 009716 | | | XX16 |
| 009816 | | | XX16 |
| 009916 | | | XX16 |
| 009A16 | | | XX16 |
| 009B16 | | | XX16 |
| 009C16 | | | XX16 |
| 009D16 | | | XX16 |
| 009E16 | CAN0 槽 3：时戳 | | XX16 |
| 009F16 | | | XX16 |

注 1. 空栏全部为保留区，不能使用。

X：不定。

表 5.6 SFR 一览表 (6)（注 1）

| 地址 | 寄存器 | 符号 | 复位后的值 |
|---|---|---|---|
| 00A0$_{16}$ | CAN0 槽 4：消息标识符 /DLC | | XX$_{16}$ |
| 00A1$_{16}$ | | | XX$_{16}$ |
| 00A2$_{16}$ | | | XX$_{16}$ |
| 00A3$_{16}$ | | | XX$_{16}$ |
| 00A4$_{16}$ | | | XX$_{16}$ |
| 00A5$_{16}$ | | | XX$_{16}$ |
| 00A6$_{16}$ | CAN0 槽 4：数据区 | | XX$_{16}$ |
| 00A7$_{16}$ | | | XX$_{16}$ |
| 00A8$_{16}$ | | | XX$_{16}$ |
| 00A9$_{16}$ | | | XX$_{16}$ |
| 00AA$_{16}$ | | | XX$_{16}$ |
| 00AB$_{16}$ | | | XX$_{16}$ |
| 00AC$_{16}$ | | | XX$_{16}$ |
| 00AD$_{16}$ | | | XX$_{16}$ |
| 00AE$_{16}$ | CAN0 槽 4：时戳 | | XX$_{16}$ |
| 00AF$_{16}$ | | | XX$_{16}$ |
| 00B0$_{16}$ | CAN0 槽 5：消息标识符 /DLC | | XX$_{16}$ |
| 00B1$_{16}$ | | | XX$_{16}$ |
| 00B2$_{16}$ | | | XX$_{16}$ |
| 00B3$_{16}$ | | | XX$_{16}$ |
| 00B4$_{16}$ | | | XX$_{16}$ |
| 00B5$_{16}$ | | | XX$_{16}$ |
| 00B6$_{16}$ | CAN0 槽 5：数据区 | | XX$_{16}$ |
| 00B7$_{16}$ | | | XX$_{16}$ |
| 00B8$_{16}$ | | | XX$_{16}$ |
| 00B9$_{16}$ | | | XX$_{16}$ |
| 00BA$_{16}$ | | | XX$_{16}$ |
| 00BB$_{16}$ | | | XX$_{16}$ |
| 00BC$_{16}$ | | | XX$_{16}$ |
| 00BD$_{16}$ | | | XX$_{16}$ |
| 00BE$_{16}$ | CAN0 槽 5：时戳 | | XX$_{16}$ |
| 00BF$_{16}$ | | | XX$_{16}$ |

注 1. 空栏全部为保留区，不能使用。

X：不定。

表 5.7 SFR 一览表 (7)（注 1）

| 地址 | 寄存器 | 符号 | 复位后的值 |
|---|---|---|---|
| 00C0₁₆ | CAN0 槽 6：消息标识符 /DLC | | XX₁₆ |
| 00C1₁₆ | | | XX₁₆ |
| 00C2₁₆ | | | XX₁₆ |
| 00C3₁₆ | | | XX₁₆ |
| 00C4₁₆ | | | XX₁₆ |
| 00C5₁₆ | | | XX₁₆ |
| 00C6₁₆ | CAN0 槽 6：数据区 | | XX₁₆ |
| 00C7₁₆ | | | XX₁₆ |
| 00C8₁₆ | | | XX₁₆ |
| 00C9₁₆ | | | XX₁₆ |
| 00CA₁₆ | | | XX₁₆ |
| 00CB₁₆ | | | XX₁₆ |
| 00CC₁₆ | | | XX₁₆ |
| 00CD₁₆ | | | XX₁₆ |
| 00CE₁₆ | CAN0 槽 6：时戳 | | XX₁₆ |
| 00CF₁₆ | | | XX₁₆ |
| 00D0₁₆ | CAN0 槽 7：消息标识符 /DLC | | XX₁₆ |
| 00D1₁₆ | | | XX₁₆ |
| 00D2₁₆ | | | XX₁₆ |
| 00D3₁₆ | | | XX₁₆ |
| 00D4₁₆ | | | XX₁₆ |
| 00D5₁₆ | | | XX₁₆ |
| 00D6₁₆ | CAN0 槽 7：数据区 | | XX₁₆ |
| 00D7₁₆ | | | XX₁₆ |
| 00D8₁₆ | | | XX₁₆ |
| 00D9₁₆ | | | XX₁₆ |
| 00DA₁₆ | | | XX₁₆ |
| 00DB₁₆ | | | XX₁₆ |
| 00DC₁₆ | | | XX₁₆ |
| 00DD₁₆ | | | XX₁₆ |
| 00DE₁₆ | CAN0 槽 7：时戳 | | XX₁₆ |
| 00DF₁₆ | | | XX₁₆ |

注 1. 空栏全部为保留区，不能使用。

X：不定。

表 5.8 SFR 一览表 (8)（注 1）

| 地址 | 寄存器 | 符号 | 复位后的值 |
|---|---|---|---|
| 00E016 | CAN0 槽 8：消息标识符 /DLC | | XX16 |
| 00E116 | | | XX16 |
| 00E216 | | | XX16 |
| 00E316 | | | XX16 |
| 00E416 | | | XX16 |
| 00E516 | | | XX16 |
| 00E616 | CAN0 槽 8：数据区 | | XX16 |
| 00E716 | | | XX16 |
| 00E816 | | | XX16 |
| 00E916 | | | XX16 |
| 00EA16 | | | XX16 |
| 00EB16 | | | XX16 |
| 00EC16 | | | XX16 |
| 00ED16 | | | XX16 |
| 00EE16 | CAN0 槽 8：时戳 | | XX16 |
| 00EF16 | | | XX16 |
| 00F016 | CAN0 槽 9：消息标识符 /DLC | | XX16 |
| 00F116 | | | XX16 |
| 00F216 | | | XX16 |
| 00F316 | | | XX16 |
| 00F416 | | | XX16 |
| 00F516 | | | XX16 |
| 00F616 | CAN0 槽 9：数据区 | | XX16 |
| 00F716 | | | XX16 |
| 00F816 | | | XX16 |
| 00F916 | | | XX16 |
| 00FA16 | | | XX16 |
| 00FB16 | | | XX16 |
| 00FC16 | | | XX16 |
| 00FD16 | | | XX16 |
| 00FE16 | CAN0 槽 9：时戳 | | XX16 |
| 00FF16 | | | XX16 |

注 1. 空栏全部为保留区，不能使用。

X：不定。

表 5.9 SFR 一览表 (9)（注 1）

| 地址 | 寄存器 | 符号 | 复位后的值 |
|---|---|---|---|
| 0100₁₆ | CAN0 槽 10：消息标识符 /DLC | | XX₁₆ |
| 0101₁₆ | | | XX₁₆ |
| 0102₁₆ | | | XX₁₆ |
| 0103₁₆ | | | XX₁₆ |
| 0104₁₆ | | | XX₁₆ |
| 0105₁₆ | | | XX₁₆ |
| 0106₁₆ | CAN0 槽 10：数据区 | | XX₁₆ |
| 0107₁₆ | | | XX₁₆ |
| 0108₁₆ | | | XX₁₆ |
| 0109₁₆ | | | XX₁₆ |
| 010A₁₆ | | | XX₁₆ |
| 010B₁₆ | | | XX₁₆ |
| 010C₁₆ | | | XX₁₆ |
| 010D₁₆ | | | XX₁₆ |
| 010E₁₆ | CAN0 槽 10：时戳 | | XX₁₆ |
| 010F₁₆ | | | XX₁₆ |
| 0110₁₆ | CAN0 槽 11：消息标识符 /DLC | | XX₁₆ |
| 0111₁₆ | | | XX₁₆ |
| 0112₁₆ | | | XX₁₆ |
| 0113₁₆ | | | XX₁₆ |
| 0114₁₆ | | | XX₁₆ |
| 0115₁₆ | | | XX₁₆ |
| 0116₁₆ | CAN0 槽 11：数据区 | | XX₁₆ |
| 0117₁₆ | | | XX₁₆ |
| 0118₁₆ | | | XX₁₆ |
| 0119₁₆ | | | XX₁₆ |
| 011A₁₆ | | | XX₁₆ |
| 011B₁₆ | | | XX₁₆ |
| 011C₁₆ | | | XX₁₆ |
| 011D₁₆ | | | XX₁₆ |
| 011E₁₆ | CAN0 槽 11：时戳 | | XX₁₆ |
| 011F₁₆ | | | XX₁₆ |

注 1. 空栏全部为保留区，不能使用。

X：不定。

表 5.10 SFR 一览表 (10)（注 1）

| 地址 | 寄存器 | 符号 | 复位后的值 |
|---|---|---|---|
| 012016 | CAN0 槽 12：消息标识符 /DLC | | XX16 |
| 012116 | | | XX16 |
| 012216 | | | XX16 |
| 012316 | | | XX16 |
| 012416 | | | XX16 |
| 012516 | | | XX16 |
| 012616 | CAN0 槽 12：数据区 | | XX16 |
| 012716 | | | XX16 |
| 012816 | | | XX16 |
| 012916 | | | XX16 |
| 012A16 | | | XX16 |
| 012B16 | | | XX16 |
| 012C16 | | | XX16 |
| 012D16 | | | XX16 |
| 012E16 | CAN0 槽 12：时戳 | | XX16 |
| 012F16 | | | XX16 |
| 013016 | CAN0 槽 13：消息标识符 /DLC | | XX16 |
| 013116 | | | XX16 |
| 013216 | | | XX16 |
| 013316 | | | XX16 |
| 013416 | | | XX16 |
| 013516 | | | XX16 |
| 013616 | CAN0 槽 13：数据区 | | XX16 |
| 013716 | | | XX16 |
| 013816 | | | XX16 |
| 013916 | | | XX16 |
| 013A16 | | | XX16 |
| 013B16 | | | XX16 |
| 013C16 | | | XX16 |
| 013D16 | | | XX16 |
| 013E16 | CAN0 槽 13：时戳 | | XX16 |
| 013F16 | | | XX16 |

注 1. 空栏全部为保留区，不能使用。

X：不定。

表 5.11 SFR 一览表 (11)（注 1）

| 地址 | 寄存器 | 符号 | 复位后的值 |
|---|---|---|---|
| 014016 | CAN0 槽 14：消息标识符 /DLC | | XX16 |
| 014116 | | | XX16 |
| 014216 | | | XX16 |
| 014316 | | | XX16 |
| 014416 | | | XX16 |
| 014516 | | | XX16 |
| 014616 | CAN0 槽 14：数据区 | | XX16 |
| 014716 | | | XX16 |
| 014816 | | | XX16 |
| 014916 | | | XX16 |
| 014A16 | | | XX16 |
| 014B16 | | | XX16 |
| 014C16 | | | XX16 |
| 014D16 | | | XX16 |
| 014E16 | CAN0 槽 14：时戳 | | XX16 |
| 014F16 | | | XX16 |
| 015016 | CAN0 槽 15：消息标识符 /DLC | | XX16 |
| 015116 | | | XX16 |
| 015216 | | | XX16 |
| 015316 | | | XX16 |
| 015416 | | | XX16 |
| 015516 | | | XX16 |
| 015616 | CAN0 槽 15：数据区 | | XX16 |
| 015716 | | | XX16 |
| 015816 | | | XX16 |
| 015916 | | | XX16 |
| 015A16 | | | XX16 |
| 015B16 | | | XX16 |
| 015C16 | | | XX16 |
| 015D16 | | | XX16 |
| 015E16 | CAN0 槽 15：时戳 | | XX16 |
| 015F16 | | | XX16 |

注 1. 空栏全部为保留区，不能使用。

X：不定。

表 5.12 SFR 一览表 (12)（注 1）

| 地址 | 寄存器 | 符号 | 复位后的值 |
|---|---|---|---|
| 0160₁₆ | CAN0 全局屏蔽寄存器 | COGMR | XX₁₆ |
| 0161₁₆ | | | XX₁₆ |
| 0162₁₆ | | | XX₁₆ |
| 0163₁₆ | | | XX₁₆ |
| 0164₁₆ | | | XX₁₆ |
| 0165₁₆ | | | XX₁₆ |
| 0166₁₆ | CAN0 局部屏蔽 A 寄存器 | C0LMAR | XX₁₆ |
| 0167₁₆ | | | XX₁₆ |
| 0168₁₆ | | | XX₁₆ |
| 0169₁₆ | | | XX₁₆ |
| 016A₁₆ | | | XX₁₆ |
| 016B₁₆ | | | XX₁₆ |
| 016C₁₆ | CAN0 局部屏蔽 B 寄存器 | C0LMBR | XX₁₆ |
| 016D₁₆ | | | XX₁₆ |
| 016E₁₆ | | | XX₁₆ |
| 016F₁₆ | | | XX₁₆ |
| 0170₁₆ | | | XX₁₆ |
| 0171₁₆ | | | XX₁₆ |
| : | : | : | : |
| : | : | : | : |
| 01B3₁₆ | 闪存控制寄存器 4（注 2） | FMR4 | 01000000₂ |
| 01B4₁₆ | | | |
| 01B5₁₆ | 闪存控制寄存器 1（注 2） | FMR1 | 000XXX0X₂ |
| 01B6₁₆ | | | |
| 01B7₁₆ | 闪存控制寄存器 0（注 2） | FMR0 | 00000001₂ |
| : | : | : | : |
| : | : | : | : |
| 01FD₁₆ | | | |
| 01FE₁₆ | | | |
| 01FF₁₆ | | | |

注 1. 空栏全部为保留区，不能使用。

注 2. 闪存版中有此寄存器。

X：不定。

表 5.13 SFR 一览表 (13)（注 1）

| 地址 | 寄存器 | 符号 | 复位后的值 |
|---|---|---|---|
| 020016 | CAN0 消息控制寄存器 0 | C0MCTL0 | 0016 |
| 020116 | CAN0 消息控制寄存器 1 | C0MCTL1 | 0016 |
| 020216 | CAN0 消息控制寄存器 2 | C0MCTL2 | 0016 |
| 020316 | CAN0 消息控制寄存器 3 | C0MCTL3 | 0016 |
| 020416 | CAN0 消息控制寄存器 4 | C0MCTL4 | 0016 |
| 020516 | CAN0 消息控制寄存器 5 | C0MCTL5 | 0016 |
| 020616 | CAN0 消息控制寄存器 6 | C0MCTL6 | 0016 |
| 020716 | CAN0 消息控制寄存器 7 | C0MCTL7 | 0016 |
| 020816 | CAN0 消息控制寄存器 8 | C0MCTL8 | 0016 |
| 020916 | CAN0 消息控制寄存器 9 | C0MCTL9 | 0016 |
| 020A16 | CAN0 消息控制寄存器 10 | C0MCTL10 | 0016 |
| 020B16 | CAN0 消息控制寄存器 11 | C0MCTL11 | 0016 |
| 020C16 | CAN0 消息控制寄存器 12 | C0MCTL12 | 0016 |
| 020D16 | CAN0 消息控制寄存器 13 | C0MCTL13 | 0016 |
| 020E16 | CAN0 消息控制寄存器 14 | C0MCTL14 | 0016 |
| 020F16 | CAN0 消息控制寄存器 15 | C0MCTL15 | 0016 |
| 021016<br>021116 | CAN0 控制寄存器 | C0CTLR | X00000012<br>XX0X00002 |
| 021216<br>021316 | CAN0 状态寄存器 | C0STR | 0016<br>X00000012 |
| 021416<br>021516 | CAN0 槽状态寄存器 | C0SSTR | 0016<br>0016 |
| 021616<br>021716 | CAN0 中断控制寄存器 | C0ICR | 0016<br>0016 |
| 021816<br>021916 | CAN0 扩展 ID 寄存器 | C0IDR | 0016<br>0016 |
| 021A16<br>021B16 | CAN0 总线时序控制寄存器 | C0CONR | XX16<br>XX16 |
| 021C16 | CAN0 接收错误计数寄存器 | C0RECR | 0016 |
| 021D16 | CAN0 发送错误计数寄存器 | C0TECR | 0016 |
| 021E16<br>021F16 | CAN0 时戳寄存器 | C0TSR | 0016<br>0016 |

注 1. 空栏全部为保留区，不能使用。

X：不定。

表 5.14 SFR 一览表 (14)（注 1）

| 地址 | 寄存器 | 符号 | 复位后的值 |
|---|---|---|---|
| : : | : : | : : | : : |
| 0242₁₆ 0243₁₆ | CAN0 接收滤波支持寄存器 | C0AFS | XX₁₆ XX₁₆ |
| : : | : : | : : | : : |
| 025A₁₆ | 三相保护控制寄存器 | TPRC | 00₁₆ |
| 025B₁₆ | | | |
| 025C₁₆ | 内部振荡器控制寄存器 | ROCR | 00000101₂ |
| 025D₁₆ | 引脚分配控制寄存器 | PACR | 00₁₆ |
| 025E₁₆ | 外围时钟选择寄存器 | PCLKR | 00000011₂ |
| 025F₁₆ | CAN0 时钟选择寄存器 | CCLKR | 00₁₆ |
| : : | : : | : : | : : |
| 02E0₁₆ | I²C0 数据移位寄存器 | S00 | XX₁₆ |
| 02E1₁₆ | | | |
| 02E2₁₆ | I²C0 地址寄存器 | S0D0 | 00₁₆ |
| 02E3₁₆ | I²C0 控制寄存器 0 | S1D0 | 00₁₆ |
| 02E4₁₆ | I²C0 时钟控制寄存器 | S20 | 00₁₆ |
| 02E5₁₆ | I²C0 开始 / 停止条件控制寄存器 | S2D0 | 00011010₂ |
| 02E6₁₆ | I²C0 控制寄存器 1 | S3D0 | 00110000₂ |
| 02E7₁₆ | I²C0 控制寄存器 2 | S4D0 | 00₁₆ |
| 02E8₁₆ | I²C0 状态寄存器 | S10 | 0001000X₂ |
| : : | : : | : : | : : |
| 02FE₁₆ | | | |
| 02FF₁₆ | | | |

注 1. 空栏全部为保留区，不能使用。

X：不定。

表 5.15 SFR 一览表 (15)（注 1）

| 地址 | 寄存器 | 符号 | 复位后的值 |
|---|---|---|---|
| 0300₁₆ | 时间测量、波形生成寄存器 0 | G1TM0、 G1PO0 | XX₁₆ |
| 0301₁₆ | | | XX₁₆ |
| 0302₁₆ | 时间测量、波形生成寄存器 1 | G1TM1、 G1PO1 | XX₁₆ |
| 0303₁₆ | | | XX₁₆ |
| 0304₁₆ | 时间测量、波形生成寄存器 2 | G1TM2、 G1PO2 | XX₁₆ |
| 0305₁₆ | | | XX₁₆ |
| 0306₁₆ | 时间测量、波形生成寄存器 3 | G1TM3、 G1PO3 | XX₁₆ |
| 0307₁₆ | | | XX₁₆ |
| 0308₁₆ | 时间测量、波形生成寄存器 4 | G1TM4、 G1PO4 | XX₁₆ |
| 0309₁₆ | | | XX₁₆ |
| 030A₁₆ | 时间测量、波形生成寄存器 5 | G1TM5、 G1PO5 | XX₁₆ |
| 030B₁₆ | | | XX₁₆ |
| 030C₁₆ | 时间测量、波形生成寄存器 6 | G1TM6、 G1PO6 | XX₁₆ |
| 030D₁₆ | | | XX₁₆ |
| 030E₁₆ | 时间测量、波形生成寄存器 7 | G1TM7、 G1PO7 | XX₁₆ |
| 030F₁₆ | | | XX₁₆ |
| 0310₁₆ | 波形生成控制寄存器 0 | G1POCR0 | 0X00XX00₂ |
| 0311₁₆ | 波形生成控制寄存器 1 | G1POCR1 | 0X00XX00₂ |
| 0312₁₆ | 波形生成控制寄存器 2 | G1POCR2 | 0X00XX00₂ |
| 0313₁₆ | 波形生成控制寄存器 3 | G1POCR3 | 0X00XX00₂ |
| 0314₁₆ | 波形生成控制寄存器 4 | G1POCR4 | 0X00XX00₂ |
| 0315₁₆ | 波形生成控制寄存器 5 | G1POCR5 | 0X00XX00₂ |
| 0316₁₆ | 波形生成控制寄存器 6 | G1POCR6 | 0X00XX00₂ |
| 0317₁₆ | 波形生成控制寄存器 7 | G1POCR7 | 0X00XX00₂ |
| 0318₁₆ | 时间测量控制寄存器 0 | G1TMCR0 | 00₁₆ |
| 0319₁₆ | 时间测量控制寄存器 1 | G1TMCR1 | 00₁₆ |
| 031A₁₆ | 时间测量控制寄存器 2 | G1TMCR2 | 00₁₆ |
| 031B₁₆ | 时间测量控制寄存器 3 | G1TMCR3 | 00₁₆ |
| 031C₁₆ | 时间测量控制寄存器 4 | G1TMCR4 | 00₁₆ |
| 031D₁₆ | 时间测量控制寄存器 5 | G1TMCR5 | 00₁₆ |
| 031E₁₆ | 时间测量控制寄存器 6 | G1TMCR6 | 00₁₆ |
| 031F₁₆ | 时间测量控制寄存器 7 | G1TMCR7 | 00₁₆ |

注 1. 空栏全部为保留区，不能使用。

X：不定。

表 5.16 SFR 一览表 (16)（注 1）

| 地址 | 寄存器 | 符号 | 复位后的值 |
|---|---|---|---|
| 032016<br>032116 | 基定时器寄存器 | G1BT | XX16<br>XX16 |
| 032216 | 基定时器控制寄存器 0 | G1BCR0 | 0016 |
| 032316 | 基定时器控制寄存器 1 | G1BCR1 | 0016 |
| 032416 | 时间测量预分频寄存器 6 | G1TPR6 | 0016 |
| 032516 | 时间测量预分频寄存器 7 | G1TPR7 | 0016 |
| 032616 | 功能允许寄存器 | G1FE | 0016 |
| 032716 | 功能选择寄存器 | G1FS | 0016 |
| 032816<br>032916 | 基定时器复位寄存器 | G1BTRR | XX16<br>XX16 |
| 032A16 | 计数源分频寄存器 | G1DV | 0016 |
| 032B16 | | | |
| 032C16 | | | |
| 032D16 | | | |
| 032E16 | | | |
| 032F16 | | | |
| 033016 | 中断请求寄存器 | G1IR | XX16 |
| 033116 | 中断允许寄存器 0 | G1IE0 | 0016 |
| 033216 | 中断允许寄存器 1 | G1IE1 | 0016 |
| 033316 | | | |
| 033416 | | | |
| 033516 | | | |
| 033616 | | | |
| 033716 | | | |
| 033816 | | | |
| 033916 | | | |
| 033A16 | | | |
| 033B16 | | | |
| 033C16 | | | |
| 033D16 | | | |
| 033E16 | NMI 数字消抖动寄存器 | NDDR | FF16 |
| 033F16 | 端口 P17 数字消抖动寄存器 | P17DDR | FF16 |

注 1. 空栏全部为保留区，不能使用。

X：不定。

表 5.17 SFR 一览表 (17)（注 1）

| 地址 | 寄存器 | 符号 | 复位后的值 |
|---|---|---|---|
| 034016 | | | |
| 034116 | | | |
| 034216<br>034316 | 定时器 A1-1 寄存器 | TA11 | XX16<br>XX16 |
| 034416<br>034516 | 定时器 A2-1 寄存器 | TA21 | XX16<br>XX16 |
| 034616<br>034716 | 定时器 A4-1 寄存器 | TA41 | XX16<br>XX16 |
| 034816 | 三相 PWM 控制寄存器 0 | INVC0 | 0016 |
| 034916 | 三相 PWM 控制寄存器 1 | INVC1 | 0016 |
| 034A16 | 三相输出缓冲寄存器 0 | IDB0 | 001111112 |
| 034B16 | 三相输出缓冲寄存器 1 | IDB1 | 001111112 |
| 034C16 | 死区时间定时器 | DTT | XX16 |
| 034D16 | 定时器 B2 中断产生频率设置计数器 | ICTB2 | XX16 |
| 034E16 | 位置数据保持功能控制寄存器 | PDRF | XXXX00002 |
| 034F16 | | | |
| 035016 | | | |
| 035116 | | | |
| 035216 | | | |
| 035316 | | | |
| 035416 | | | |
| 035516 | | | |
| 035616 | | | |
| 035716 | | | |
| 035816 | 端口功能控制寄存器 | PFCR | 001111112 |
| 035916 | | | |
| 035A16 | | | |
| 035B16 | | | |
| 035C16 | | | |
| 035D16 | | | |
| 035E16 | 中断源选择寄存器 2（注 2） | IFSR2A | 00XXX0002 |
| 035F16 | 中断源选择寄存器 | IFSR | 0016 |

注 1. 空栏全部为保留区，不能使用。

注 2. 必须在复位后立即给 bit0 写 “1”。

X：不定。

表 5.18 SFR 一览表 (18)（注 1）

| 地址 | 寄存器 | 符号 | 复位后的值 |
|---|---|---|---|
| 036016 | SI/O3 发送 / 接收寄存器 | S3TRR | XX16 |
| 036116 | | | |
| 036216 | SI/O3 控制寄存器 | S3C | 01000002 |
| 036316 | SI/O3 传送速度寄存器 | S3BRG | XX16 |
| 036416 | SI/O4 发送 / 接收寄存器 | S4TRR | XX16 |
| 036516 | | | |
| 036616 | SI/O4 控制寄存器 | S4C | 0100000016 |
| 036716 | SI/O4 传送速度寄存器 | S4BRG | XX16 |
| 036816 | | | |
| 036916 | | | |
| 036A16 | | | |
| 036B16 | | | |
| 036C16 | | | |
| 036D16 | | | |
| 036E16 | | | |
| 036F16 | | | |
| 037016 | | | |
| 037116 | | | |
| 037216 | | | |
| 037316 | | | |
| 037416 | UART2 特殊模式寄存器 4 | U2SMR4 | 0016 |
| 037516 | UART2 特殊模式寄存器 3 | U2SMR3 | 000X0X0X2 |
| 037616 | UART2 特殊模式寄存器 2 | U2SMR2 | X0000000 2 |
| 037716 | UART2 特殊模式寄存器 | U2SMR | X0000000 2 |
| 037816 | UART2 发送 / 接收模式寄存器 | U2MR | 0016 |
| 037916 | UART2 传送速度寄存器 | U2BRG | XX16 |
| 037A16 | UART2 发送缓冲寄存器 | U2TB | XX16 |
| 037B16 | | | XX16 |
| 037C16 | UART2 发送 / 接收控制寄存器 0 | U2C0 | 00001000 2 |
| 037D16 | UART2 发送 / 接收控制寄存器 1 | U2C1 | 00000010 2 |
| 037E16 | UART2 接收缓冲寄存器 | U2RB | XX16 |
| 037F16 | | | XX16 |

注 1. 空栏全部为保留区，不能使用。

X：不定。

表 5.19 SFR 一览表 (19)（注 1）

| 地址 | 寄存器 | 符号 | 复位后的值 |
|---|---|---|---|
| 038016 | 计数开始标志寄存器 | TABSR | 0016 |
| 038116 | 时钟用预分频复位标志寄存器 | CPSRF | 0XXXXXXX2 |
| 038216 | 单次触发启动标志寄存器 | ONSF | 0016 |
| 038316 | 触发选择寄存器 | TRGSR | 0016 |
| 038416 | 递增 / 递减标志寄存器 | UDF | 0016 |
| 038516 | | | |
| 038616<br>038716 | 定时器 A0 寄存器 | TA0 | XX116<br>XX16 |
| 038816<br>038916 | 定时器 A1 寄存器 | TA1 | XX16<br>XX16 |
| 038A16<br>038B16 | 定时器 A2 寄存器 | TA2 | XX16<br>XX16 |
| 038C16<br>038D16 | 定时器 A3 寄存器 | TA3 | XX16<br>XX16 |
| 038E16<br>038F16 | 定时器 A4 寄存器 | TA4 | XX16<br>XX16 |
| 039016<br>039116 | 定时器 B0 寄存器 | TB0 | XX16 |
| 039216<br>039316 | 定时器 B1 寄存器 | TB1 | XX16 |
| 039416<br>039516 | 定时器 B2 寄存器 | TB2 | XX16 |
| 039616 | 定时器 A0 模式寄存器 | TA0MR | 0016 |
| 039716 | 定时器 A1 模式寄存器 | TA1MR | 0016 |
| 039816 | 定时器 A2 模式寄存器 | TA2MR | 0016 |
| 039916 | 定时器 A3 模式寄存器 | TA3MR | 0016 |
| 039A16 | 定时器 A4 模式寄存器 | TA4MR | 0016 |
| 039B16 | 定时器 B0 模式寄存器 | TB0MR | 00XX000016 |
| 039C16 | 定时器 B1 模式寄存器 | TB1MR | 00XX000016 |
| 039D16 | 定时器 B2 模式寄存器 | TB2MR | 00XX000016 |
| 039E16 | 定时器 B2 特殊模式寄存器 | TB2SC | X0000000016 |
| 039F16 | | | |

注 1. 空栏全部为保留区，不能使用。

X：不定。

表 5.20 SFR 一览表 (20)（注 1）

| 地址 | 寄存器 | 符号 | 复位后的值 |
|---|---|---|---|
| 03A016 | UART0 发送 / 接收模式寄存器 | U0MR | 0016 |
| 03A116 | UART0 传送速度寄存器 | U0BRG | XX16 |
| 03A216 | UART0 发送缓冲寄存器 | U0TB | XX16 |
| 03A316 | | | XX16 |
| 03A416 | UART0 发送 / 接收控制寄存器 0 | U0C0 | 000010002 |
| 03A516 | UART0 发送 / 接收控制寄存器 1 | U0C1 | 000000102 |
| 03A616 | UART0 接收缓冲寄存器 | U0RB | XX16 |
| 03A716 | | | XX16 |
| 03A816 | UART1 发送 / 接收模式寄存器 | U1MR | 0016 |
| 03A916 | UART1 传送速度寄存器 | U1BRG | XX16 |
| 03AA16 | UART1 发送缓冲寄存器 | U1TB | XX16 |
| 03AB16 | | | XX16 |
| 03AC16 | UART1 发送 / 接收控制寄存器 0 | U1C0 | 000010002 |
| 03AD16 | UART1 发送 / 接收控制寄存器 1 | U1C1 | 000000102 |
| 03AE16 | UART1 接收缓冲寄存器 | U1RB | XX16 |
| 03AF16 | | | XX16 |
| 03B016 | UART 发送 / 接收控制寄存器 2 | UCON | X00000002 |
| 03B116 | | | |
| 03B216 | | | |
| 03B316 | | | |
| 03B416 | SFR 监视地址寄存器 | CRCSAR | XX16 |
| 03B516 | | | 00XXXXXX16 |
| 03B616 | CRC 模式寄存器 | CRCMR | 0XXXXXX016 |
| 03B716 | | | |
| 03B816 | DMA0 触发源选择寄存器 | DM0SL | 0016 |
| 03B916 | | | |
| 03BA16 | DMA1 触发源选择寄存器 | DM1SL | 0016 |
| 03BB16 | | | |
| 03BC16 | CRC 数据寄存器 | CRCD | XX16 |
| 03BD16 | | | XX16 |
| 03BE16 | CRC 输入寄存器 | CRCIN | XX16 |
| 03BF16 | | | |

注 1. 空栏全部为保留区，不能使用。

X：不定。

表 5.21 SFR 一览表 (21)（注 1）

| 地址 | 寄存器 | 符号 | 复位后的值 |
|---|---|---|---|
| 03C0$_{16}$ | A/D 寄存器 0 | AD0 | XX$_{16}$ |
| 03C1$_{16}$ | | | XX$_{16}$ |
| 03C2$_{16}$ | A/D 寄存器 1 | AD1 | XX$_{16}$ |
| 03C3$_{16}$ | | | XX$_{16}$ |
| 03C4$_{16}$ | A/D 寄存器 2 | AD2 | XX$_{16}$ |
| 03C5$_{16}$ | | | XX$_{16}$ |
| 03C6$_{16}$ | A/D 寄存器 3 | AD3 | XX$_{16}$ |
| 03C7$_{16}$ | | | XX$_{16}$ |
| 03C8$_{16}$ | A/D 寄存器 4 | AD4 | XX$_{16}$ |
| 03C9$_{16}$ | | | XX$_{16}$ |
| 03CA$_{16}$ | A/D 寄存器 5 | AD5 | XX$_{16}$ |
| 03CB$_{16}$ | | | XX$_{16}$ |
| 03CC$_{16}$ | A/D 寄存器 6 | AD6 | XX$_{16}$ |
| 03CD$_{16}$ | | | XX$_{16}$ |
| 03CE$_{16}$ | A/D 寄存器 7 | AD7 | XX$_{16}$ |
| 03CF$_{16}$ | | | XX$_{16}$ |
| 03D0$_{16}$ | | | |
| 03D1$_{16}$ | | | |
| 03D2$_{16}$ | A/D 触发控制寄存器 | ADTRGCON | 00$_{16}$ |
| 03D3$_{16}$ | A/D 状态寄存器 0 | ADSTAT0 | 00000X00$_{2}$ |
| 03D4$_{16}$ | A/D 控制寄存器 2 | ADCON2 | 00$_{16}$ |
| 03D5$_{16}$ | | | |
| 03D6$_{16}$ | A/D 控制寄存器 0 | ADCON0 | 00000XXX$_{2}$ |
| 03D7$_{16}$ | A/D 控制寄存器 1 | ADCON1 | 00$_{16}$ |
| 03D8$_{16}$ | | | |
| 03D9$_{16}$ | | | |
| 03DA$_{16}$ | | | |
| 03DB$_{16}$ | | | |
| 03DC$_{16}$ | | | |
| 03DD$_{16}$ | | | |
| 03DE$_{16}$ | | | |
| 03DF$_{16}$ | | | |

注 1. 空栏全部为保留区，不能使用。

X：不定。

表 5.22 SFR 一览表 (22)（注 1）

| 地址 | 寄存器 | 符号 | 复位后的值 |
|---|---|---|---|
| 03E016 | 端口 P0 寄存器 | P0 | XX16 |
| 03E116 | 端口 P1 寄存器 | P1 | XX16 |
| 03E216 | 端口 P0 方向寄存器 | PD0 | 0016 |
| 03E316 | 端口 P1 方向寄存器 | PD1 | 0016 |
| 03E416 | 端口 P2 寄存器 | P2 | XX16 |
| 03E516 | 端口 P3 寄存器 | P3 | XX16 |
| 03E616 | 端口 P2 方向寄存器 | PD2 | 0016 |
| 03E716 | 端口 P3 方向寄存器 | PD3 | 0016 |
| 03E816 | | | |
| 03E916 | | | |
| 03EA16 | | | |
| 03EB16 | | | |
| 03EC16 | 端口 P6 寄存器 | P6 | XX16 |
| 03ED16 | 端口 P7 寄存器 | P7 | XX16 |
| 03EE16 | 端口 P6 方向寄存器 | PD6 | 0016 |
| 03CF16 | 端口 P7 方向寄存器 | PD7 | 0016 |
| 03F016 | 端口 P8 寄存器 | P8 | XX16 |
| 03F116 | 端口 P9 寄存器 | P9 | XX16 |
| 03F216 | 端口 P8 方向寄存器 | PD8 | 0016 |
| 03F316 | 端口 P9 方向寄存器 | PD9 | 000X00002 |
| 03F416 | 端口 P10 寄存器 | P10 | XX16 |
| 03F516 | | | |
| 03F616 | 端口 P10 方向寄存器 | PD10 | 0016 |
| 03F716 | | | |
| 03F816 | | | |
| 03F916 | | | |
| 03FA16 | | | |
| 03FB16 | | | |
| 03FC16 | 上拉控制寄存器 0 | PUR0 | 0016 |
| 03FD16 | 上拉控制寄存器 1 | PUR1 | 0016 |
| 03FE16 | 上拉控制寄存器 2 | PUR2 | 0016 |
| 03FF16 | 端口控制寄存器 | PCR | 0016 |

注 1. 空栏全部为保留区，不能使用。

X：不定。

# 6. 复位

复位有硬件复位、软件复位、看门狗定时器复位和振荡停止检测复位。

## 6.1 硬件复位

硬件复位有硬件复位 1 和硬件复位 2。

### 6.1.1 硬件复位 1

硬件复位 1 是通过 $\overline{\text{RESET}}$ 引脚产生的复位。在电源电压满足推荐运行条件时，如果 $\overline{\text{RESET}}$ 引脚接 “L” 电平，引脚就被初始化 （请参照 “**表 6.1 $\overline{\text{RESET}}$ 引脚电平为 “L” 期间的引脚状态**”）。同时，初始化振荡电路，并且将内部振荡器用作系统时钟。如果将 $\overline{\text{RESET}}$ 引脚的输入电平从 “L” 变为 “H”，就初始化 CPU 和 SFR，并从由复位向量指向的地址开始执行程序。内部 RAM 不被初始化。另外，如果在对内部 RAM 写数据过程中 $\overline{\text{RESET}}$ 引脚变为 “L” 电平，就会导致内部 RAM 的内容不定。

复位电路例如**图 6.1**、复位顺序如**图 6.2** 所示， $\overline{\text{RESET}}$ 引脚电平为 “L” 期间的引脚状态如**表 6.1**、复位后的 CPU 寄存器状态如**图 6.3** 所示。有关复位后的 SFR 状态，请参照 “5. SFR”。

1. 电源稳定时
   （1）将 $\overline{\text{RESET}}$ 引脚接 “L” 电平
   （2）等待 td(ROC)
   （3）将 $\overline{\text{RESET}}$ 引脚接 “H” 电平

2. 接通电源时
   （1）将 $\overline{\text{RESET}}$ 引脚接 “L” 电平
   （2）使电源电压上升直到满足推荐运行条件的电平为止
   （3）等待 td(P-R) 直到内部电源稳定为止
   （4）等待 td(ROC)
   （5）将 $\overline{\text{RESET}}$ 引脚接 “H” 电平

### 6.1.2 硬件复位 2

**注意**
在 M16C/29 T-ver. 及 V-ver. 中，不能使用此功能。

硬件复位2是通过内置在单片机中的电压检测电路产生的复位。电压检测电路监视输入到Vcc引脚的电压。

VCR2 寄存器的 VC26 位为 “1”（复位区检测电路有效）时，如果输入到 Vcc 引脚的电压小于等于 Vdet3，就产生复位。

如果大于等于 Vdet3r，就初始化引脚、 CPU 和 SFR，并从由复位向量指向的地址开始执行程序。在检测 Vdet3r 并等待 td(S-R) 后执行程序。被初始化的引脚、寄存器及它们的状态与硬件复位 1 相同。

不能通过低电压检测复位 （硬件复位 2）从停止模式返回。

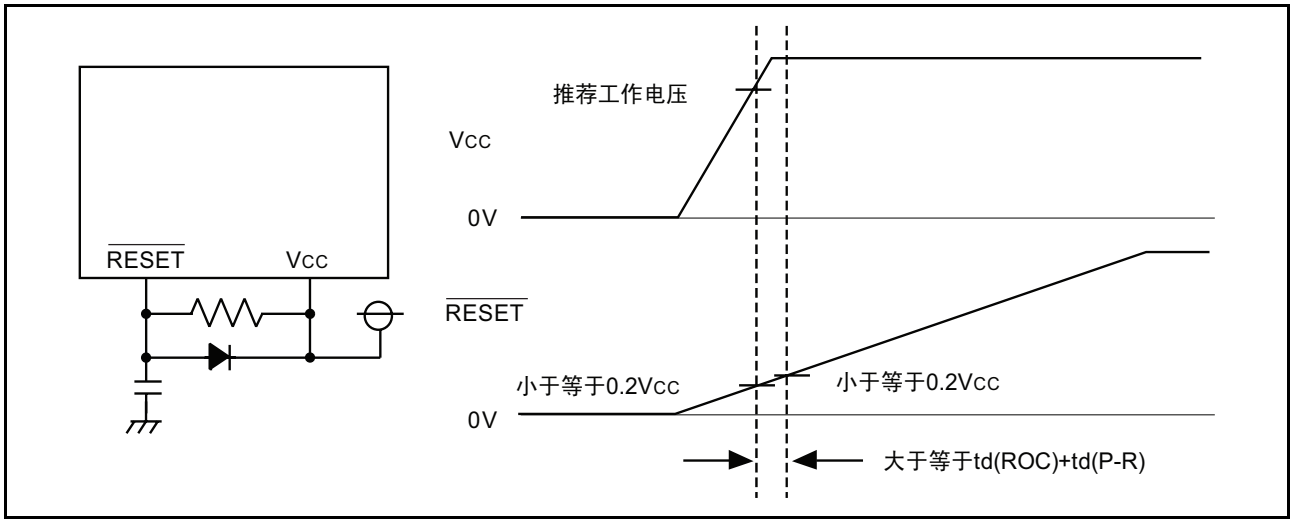



图 6.1 复位电路例

## 6.2 软件复位

如果将 PM0 寄存器的 PM03 位置 “1”（复位单片机），单片机就初始化引脚、 CPU 和 SFR。然后，从由复位向量指向的地址开始执行程序。

将内部振荡器用作 CPU 时钟。

在软件复位中，一部分的 SFR 不被初始化，详细内容请参照 “5. SFR”。

## 6.3 看门狗定时器复位

PM1 寄存器的 PM12 位为 “1”（在看门狗定时器下溢时复位）时，如果看门狗定时器下溢，单片机就初始化引脚、 CPU 和 SFR。然后，从由复位向量指向的地址开始执行程序。

将内部振荡器用作系统时钟。

在看门狗定时器复位中，一部分的 SFR 不被初始化。详细内容请参照 “5. SFR”。

## 6.4 振荡停止检测复位

CM2 寄存器的 CM20 位为 “1”（振荡停止、重新振荡检测功能有效）并且 CM2 寄存器的 CM27 位为 “0”（在检测到振荡停止时复位）时，如果检测到主时钟振荡电路的停止，单片机就初始化引脚、 CPU 和 SFR，并停止运行。详细内容请参照 “**振荡停止、重新振荡检测功能**”。

在振荡停止检测复位中，一部分的 SFR 不被初始化。详细内容请参照 “5. SFR”。

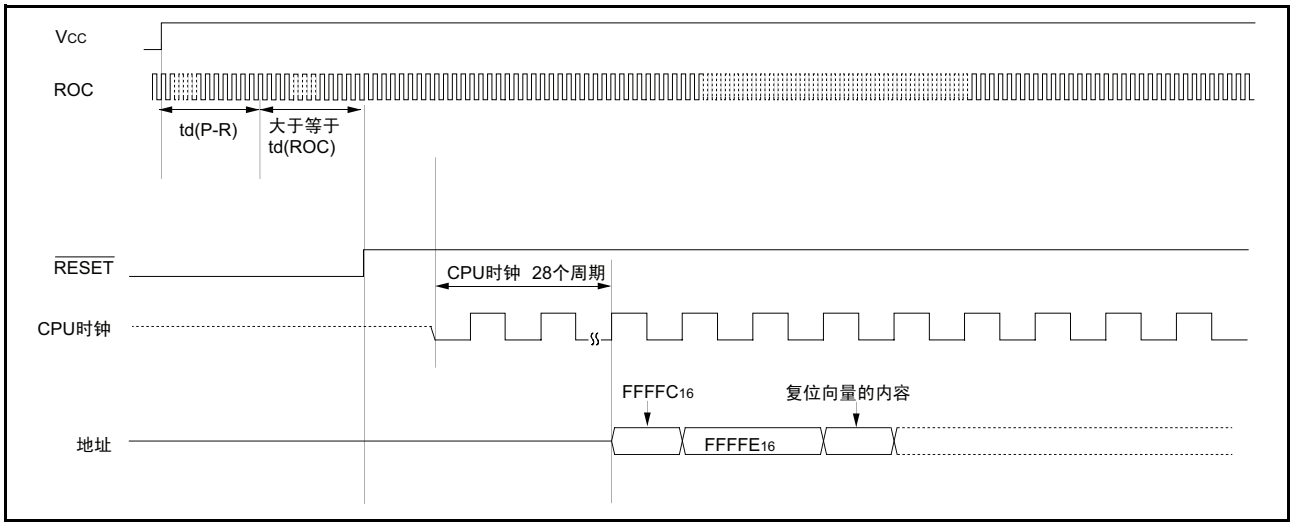



图 6.2 复位顺序

表 6.1 $\overline{\text{RESET}}$ 引脚电平为 “L” 期间的引脚状态

| 引脚名 | 引脚状态 |
|---|---|
| P0 ～ P3、 P6 ～ P10 | 输入端口 （高阻抗） |

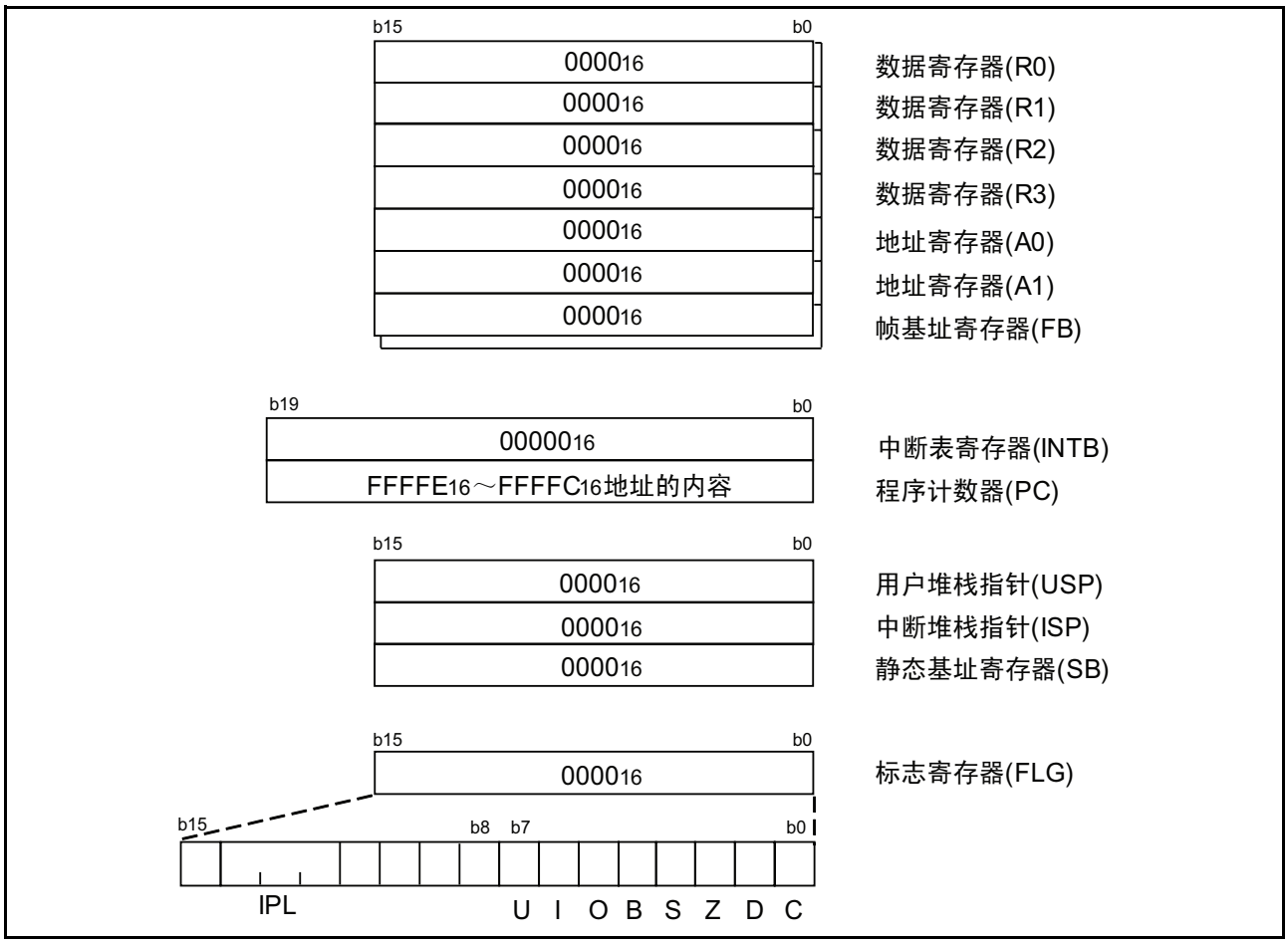



图 6.3 复位后的 CPU 寄存器状态

## 6.5 电压检测电路

**注意**

“6.5 电压检测电路”以在 VCC=5V 条件下使用为前提。
在 M16C/29 T-ver. 及 V-ver. 中，不能使用此功能。

电压检测电路具有通过 Vdet3 和 Vdet4 监视 Vcc 引脚的输入电压的电路，能通过 VCR2 寄存器的 VC26 ～ VC27 位选择将这些电路设定为有效还是无效。

复位区检测电路用于低电压检测复位 （硬件复位 2）。

低电压检测电路 VCR1 寄存器的 VC13 位检测 Vcc 引脚的输入电压是大于等于 Vdet4 还是小于等于 Vdet4。并且能使用低电压检测中断。

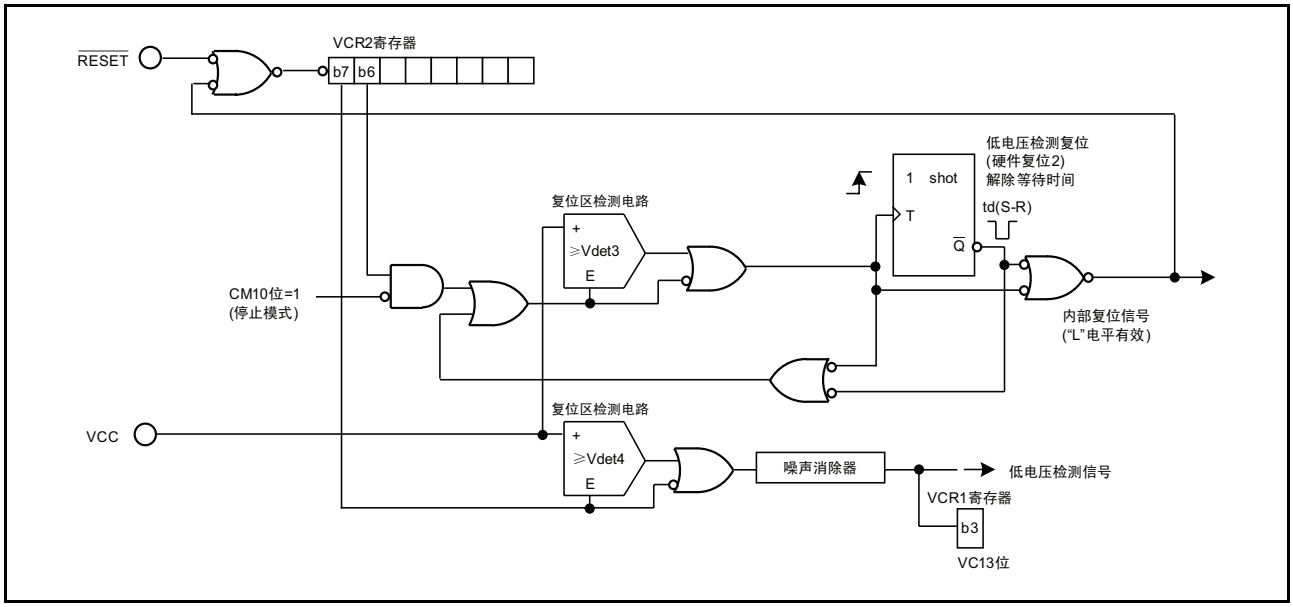
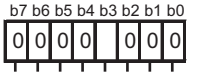



图 6.4 电压检测电路框图

电压检测寄存器1

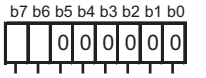



| 符号 | 地址 | 复位后的值(注2) |
|---|---|---|
| VCR1 | 001916地址 | 000010002 |

| 位符号 | 位名 | 功能 | RW |
|---|---|---|---|
| (b2–b0) | 保留位 | 必须清“0” | RW |
| VC13 | 低电压监视标志(注1) | 0 : VCC＜Vdet4<br>1 : VCC≥Vdet4 | RO |
| (b7–b4) | 保留位 | 必须清“0” | RW |

注1．在VCR2寄存器的VC27位为“1”(低电压检测电路有效)时，VC13位有效。
在VCR2寄存器的VC27位为“0”(低电压检测电路无效)时，VC13位为“1”(VCC≥Vdet4)。
注2．在软件复位、看门狗定时器复位和振荡停止检测复位时不变化。

电压检测寄存器2(注1)




| 符号 | 地址 | 复位后的值(注5) |
|---|---|---|
| VCR2 | 001A16地址 | 0016 |

| 位符号 | 位名 | 功能 | RW |
|---|---|---|---|
| (b5–b0) | 保留位 | 必须清“0” | RW |
| VC26 | 复位电平监视位(注2、3、6) | 0 : 复位电平检测电路无效<br>1 : 复位电平检测电路有效 | RW |
| VC27 | 低电压监视位(注4、6) | 0 : 低电压检测电路无效<br>1 : 低电压检测电路有效 | RW |

注1．必须在将PRCR寄存器的PRC3位置“1”(允许写)后改写此寄存器。
注2．在使用低电压检测复位(硬件复位2)时，必须将VC26位置“1”(复位电平检测电路有效)。
注3．在停止模式时VC26位无效(VCC引脚的输入电压即使低于Vdet3，也不进行复位)。
注4．在使用VCR1寄存器的VC13位和D4INT寄存器的D42位时或者在将D40位置“1”(允许低电压检测中断)时，
必须将VC27位置“1”(低电压检测电路有效)。
注5．在软件复位、看门狗定时器复位和振荡停止检测复位时不变化。
注6．在将VC26位或者VC27位置“1”后，经过td(E-A)，检测电路开始工作。

图 6.5 VCR1、 VCR2 寄存器

低电压检测中断寄存器(注1)

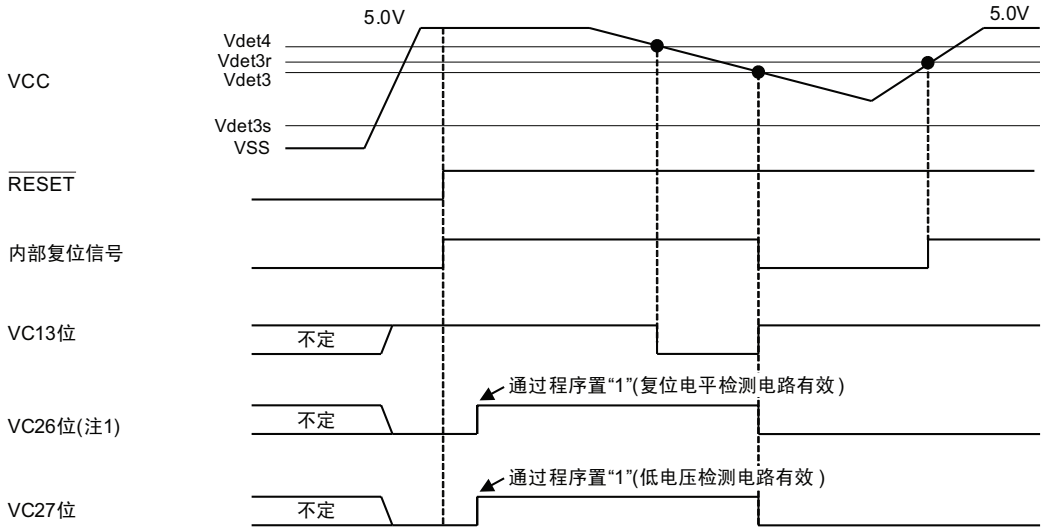
b7 b6 b5 b4 b3 b2 b1 b0

| 符号 | 地址 | 复位后的值 |
|---|---|---|
| D4INT | 001F16地址 | 0016 |

| 位符号 | 位名 | 功能 | RW |
|---|---|---|---|
| D40 | 低电压检测中断允许位(注5) | 0：禁止<br>1：允许 | RW |
| D41 | STOP解除控制位(注4) | 0：无效(低电压检测中断不用于从停止模式的返回)<br>1：有效(低电压检测中断用于从停止模式的返回) | RW |
| D42 | 电压变化检测标志(注2) | 0：未检测到<br>1： 检测Vdet4通过 | RW<br>(注3) |
| D43 | WDT上溢检测标志 | 0：未检测到<br>1：检测到 | RW<br>(注3) |
| DF0 | 采样时钟选择位 | b5 b4<br>0 0：CPU时钟的8分频<br>0 1：CPU时钟的16分频<br>1 0：CPU时钟的32分频<br>1 1：CPU时钟的64分频 | RW |
| DF1 | | | RW |
| (b7–b6) | 暂未使用。必须写“0”。读时值为“0”。 | | — |

注1．必须在将PRCR寄存器的PRC3位置“1”(允许写)后改写此寄存器。
注2．在VCR2寄存器的VC27位为“1”(低电压检测电路有效)时有效。如果将VC27位清“0”(低电压检测电路无效)，D42位就变为“0”(未检测到)。
注3．如果通过程序写“0”，就变为“0”(即使写“1”也不变化)。
注4．如果已经利用低电压检测中断从停止模式返回一次，当其再次用于从停止模式的返回时，必须先对D41位写“0”之后接着写“1”。
注5．D40位在VCR2寄存器的VC27位为“1”时有效。
在将D40位置“1”时，必须按下列步骤设定：
(1) 将VC27位置“1”
(2) 等待td(E-A)直到检测电路开始工作为止
(3) 等待采样时间(参照“表6.3 采样时间”)
(4) 将D40位置“1”

图 6.6 D4INT 寄存器




注1．在停止模式时，VC26位无效（VCC引脚的输入电压即使低于Vdet3，也不进行复位）。

图 6.7 低电压检测复位 （硬件复位 2）的运行例

### 6.5.1 低电压检测中断

在 D4INT 寄存器的 D40 位为 “1”（允许低电压检测中断）时，如果 VCC 引脚的输入电压大于等于 Vdet4 或者小于等于 Vdet4，就发生低电压检测中断请求。低电压检测中断和看门狗定时器中断、振荡停止、重新振荡检测中断等共享中断向量。

将低电压检测中断用于从停止模式的返回时，必须将 D4INT 寄存器的 D41 位置 “1”（有效）。

在检测到 VCC 引脚的输入电压与 Vdet4 的比较结果发生变化时， D4INT 寄存器的 D42 位变为 “1”。如果 D42 位从 “0”变为 “1”，就产生低电压检测中断请求。 D42 位必须通过程序清 “0”。但是， D41 位为 “1”并且在停止模式时，如果检测到 VCC 引脚的输入电压上升通过 Vdet4，就与 D42 位的状态无关，产生低电压检测中断请求，并从停止模式返回。

低电压中断请求的产生条件如**表 6.2** 所示。

检测到 VCC 引脚的输入电压通过 Vdet4 的采样时钟能根据 D4INT 寄存器的 DF1 ～ DF0 位来设定。采样时间如**表 6.3** 所示。

表 6.2 低电压中断请求的产生条件

| 运行模式 | VC27 位 | D40 位 | D41 位 | D42 位 | CM02 位 | VC13 位 |
|---|---|---|---|---|---|---|
| 正常运行模式（注 1） | 1 | 1 | — | 0→1 | — | 0→1 （注 3） |
| | | | | | | 1→0 （注 3） |
| 等待模式（注 2） | | | — | 0→1 | 0 | 0→1 （注 3） |
| | | | | | | 1→0 （注 3） |
| | | | | — | 1 | 0→1 |
| 停止模式（注 2） | | | 1 | — | 0 | 0→1 |

—：“0”或 “1”

注 1. 将等待模式、停止模式以外的状态作为正常运行模式 （请参照 “8. 时钟产生电路”）。

注 2. 请参照 “6.5.2 停止模式的限制”和 “6.5.3 等待模式的限制”。

注 3. 从 VC13 位的值变化开始，经过采样时间后，产生中断请求。
详细内容请参照 “图6.9 低电压检测中断发生电路的运行例”。

表 6.3 采样时间

| CPU 时钟（MHz） | 采样时间 (μs) | | | |
|---|---|---|---|---|
| | DF1 ～ DF0=00（CPU 时钟的 8 分频） | DF1 ～ DF0=01（CPU 时钟的 16 分频） | DF1 ～ DF0=10（CPU 时钟的 32 分频） | DF1 ～ DF0=11（CPU 时钟的 64 分频） |
| 16 | 3.0 | 6.0 | 12.0 | 24.0 |

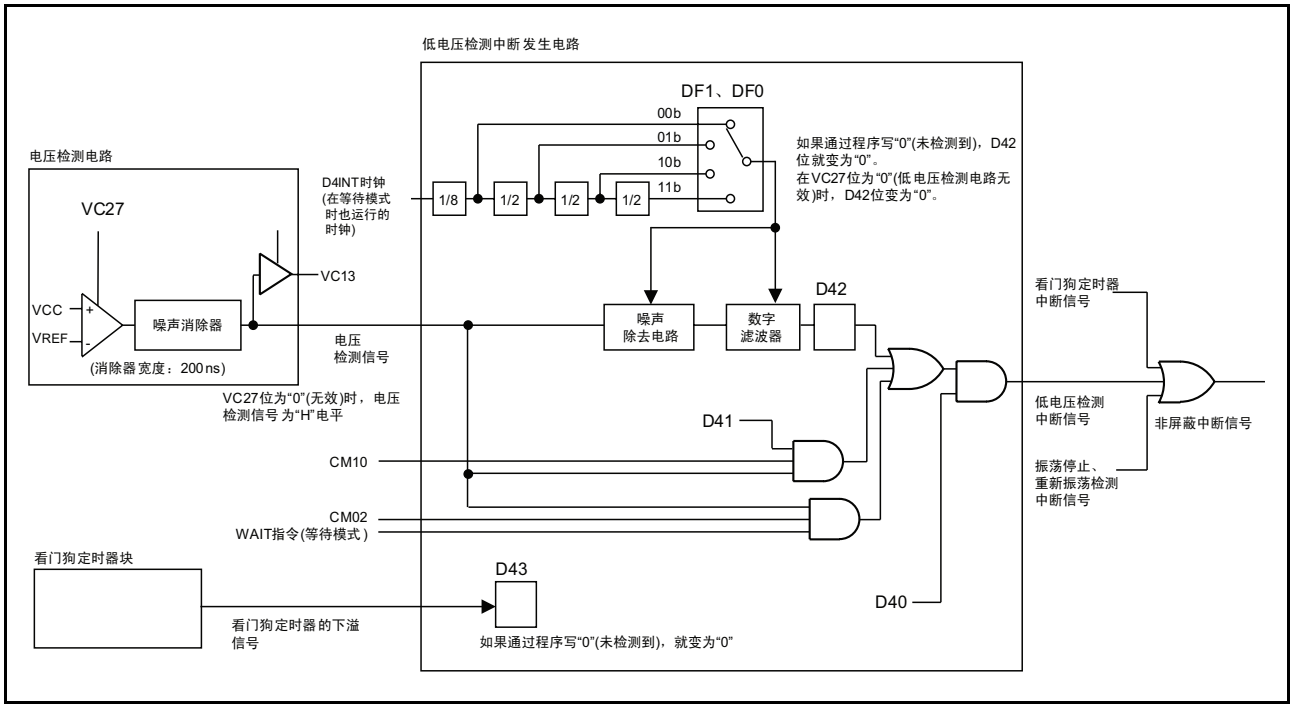
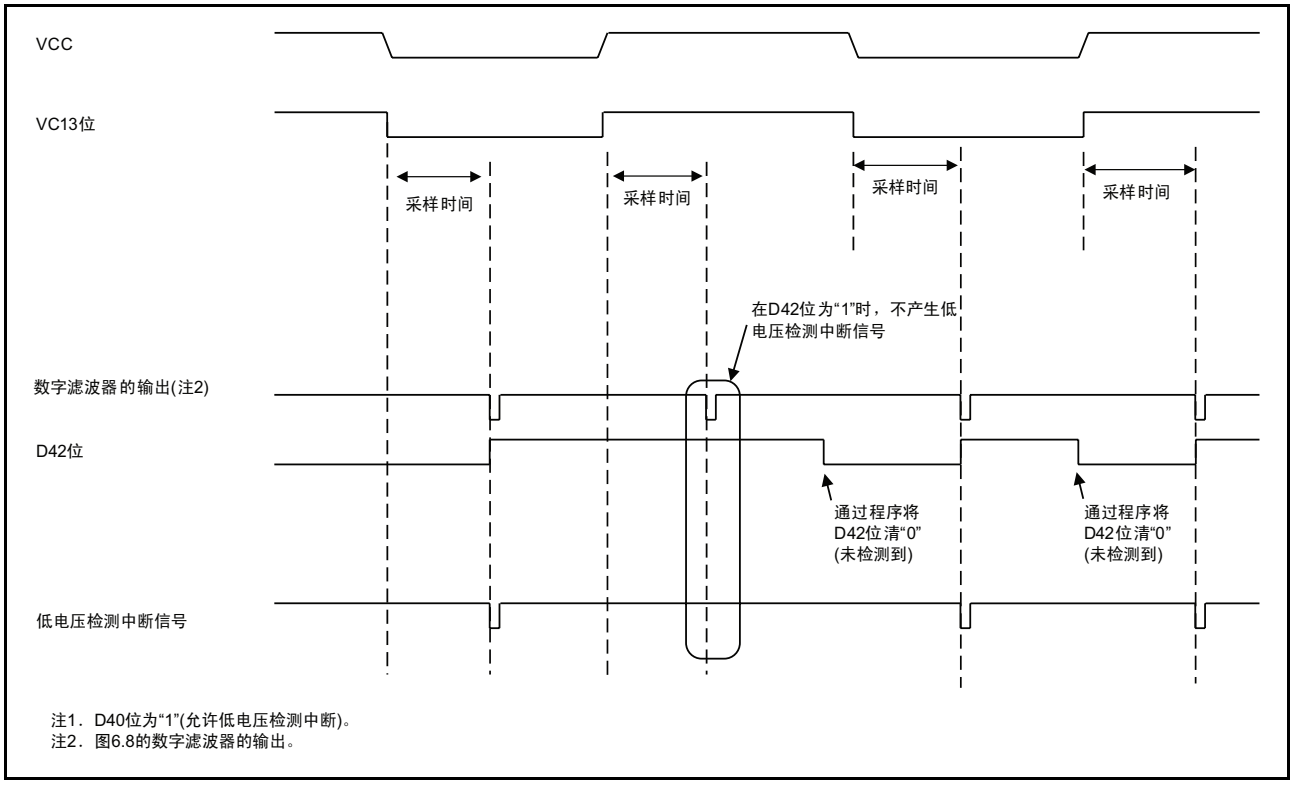



图 6.8 低电压检测中断发生电路的框图




注1．D40位为“1”(允许低电压检测中断)。
注2．图6.8的数字滤波器的输出。

图 6.9 低电压检测中断发生电路的运行例

### 6.5.2 停止模式的限制

在全部满足以下 4 个条件时，如果将 CM1 寄存器的 CM10 位置 “1”（停止模式），就立即产生低电压检测中断，从停止模式返回。

- VCR2 寄存器的 VC27 位为 “1”（低电压检测电路有效）
- D4INT 寄存器的 D40 位为 “1”（允许低电压检测中断）
- D41 位为 “1”（将低电压检测中断用于从停止模式的返回）
- VCC 引脚的输入电压上升到大于等于 Vdet 时 （VCR1 寄存器的 VC13 位为 “1”）

VCC 引脚的输入电压小于等于 Vdet4 时转移到停止模式；大于等于 Vdet4 时从停止模式返回。此时，如果 VC13 位为 “0”（VCC ＜ Vdet4），就必须将 CM10 位置 “1”。

### 6.5.3 等待模式的限制

在全部满足以下 5 个条件时，如果执行 WAIT 指令，就立即产生低电压检测中断，从等待模式返回。

- CM0 寄存器的 CM02 位为 “1”（停止外围功能时钟）
- VCR2 寄存器的 VC27 位为 “1”（低电压检测电路有效）
- D4INT 寄存器的 D40 位为 “1”（允许低电压检测中断）
- D41 位为 “1”（将低电压检测中断用于从等到模式的返回）
- VCC 引脚的输入电压大于等于 Vdet4 时 （VCR1 寄存器的 VC13 位为 “1”）

VCC 引脚的输入电压小于等于 Vdet4 时转移到等待模式；大于等于 Vdet4 时从等待模式返回。此时，如果 VC13 位为 “0”（VCC ＜ Vdet4），就必须执行等待指令。

# 7. 处理器模式

对处理器模式，只能使用单芯片模式。相关寄存器的详细内容如图 7.1 和图 7.2 所示。

处理器模式寄存器0(注1)

| b7 | b6 | b5 | b4 | b3 | b2 | b1 | b0 |
|---|---|---|---|---|---|---|---|
| 0 | 0 | 0 | 0 | | 0 | 0 | 0 |

| 符号 | 地址 | 复位后的值 |
|---|---|---|
| PM0 | 0004$_{16}$地址 | 00$_{16}$ |

| 位符号 | 位名 | 功能 | RW |
|---|---|---|---|
| $\overline{(b2\text{-}b0)}$ | 保留位 | 必须清“0” | RW |
| PM03 | 软件复位位 | 如果将此位置“1”，单片机就被复位。<br>读时值为“0”。 | RW |
| $\overline{(b2\text{-}b0)}$ | 保留位 | 必须清“0” | RW |

注1. 必须在将PRCR寄存器的PRC1位置“1”(允许写)后改写此寄存器。

处理器模式寄存器1 (注1)

| b7 | b6 | b5 | b4 | b3 | b2 | b1 | b0 |
|---|---|---|---|---|---|---|---|
| | 0 | 0 | 0 | 1 | | 0 | |

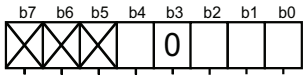
| 符号 | 地址 | 复位后的值 |
|---|---|---|
| PM1 | 0005$_{16}$地址 | 00001000$_2$ |

| 位符号 | 位名 | 功能 | RW |
|---|---|---|---|
| PM10 | 数据区存取允许位(注2) | 0 : 禁止<br>1 : 允许(注3) | RW |
| $\overline{(b1)}$ | 保留位 | 必须清“0”。 | RW |
| PM12 | 看门狗定时器功能选择位 | 0 : 看门狗定时器中断<br>1 : 看门狗定时器复位(注4) | RW |
| $\overline{(b3)}$ | 保留位 | 必须置“1” | RW |
| $\overline{(b6\text{-}b4)}$ | 保留位 | 必须清“0” | RW |
| PM17 | 等待位(注5) | 0：无等待<br>1：有等待(1个等待) | RW |

注1. 必须在将PRCR寄存器的PRC1位置“1”(允许写)后改写此寄存器。
注2. 在存取块A和块B的2个2K字节数据区时，必须将此位置“1”。对于掩模型ROM版，此位无效。
注3. 在CPU改写模式有效（FMR01=“1”）时，此位自动变为1。
注4. 如果通过程序对PM12位写“1”，就变为“1”(即使写“0”也不变化)。
注5. 如果PM17位为“1”(有等待)，就在存取内部RAM和内部ROM时插入1个等待。

图 7.1 PM0 寄存器、 PM1 寄存器

处理器模式寄存器2(注1)




| 符号 | 地址 | 复位后的值 |
|---|---|---|
| PM2 | 001E16地址 | XXX000002 |

| 位符号 | 位名 | 功能 | RW |
|---|---|---|---|
| PM20 | 指定PLL运行时SFR存取的等待(注2) | 0 : 2个等待<br>1 : 1个等待 | RW |
| PM21 | 系统时钟保护位(注3、4) | 0 : 通过PRCR寄存器保护时钟<br>1 : 禁止改变时钟 | RW |
| PM22 | WDT计数源保护位(注3、5) | 0 : 看门狗定时器计数源为CPU时钟<br>1 : 看门狗定时器计数源为内部振荡器时钟 | RW |
| (b3) | 保留位 | 必须清“0” | RW |
| PM24 | P85/NMI 功能切换位(注6、7) | 0 : 选择P85(禁止NMI功能)<br>1 : 选择NMI | RW |
| (b7-b5) | 暂未使用。必须写“0”。<br>读时值不定。 | | — |

注1. 必须将PRCR寄存器的PRC1位置“1”(允许写)后改写此寄存器。
注2. PLC07位为“1”(PLL运行)时，PM20位有效。必须在PLC07位为“0”(PLL停止)时改变。另外，PLL时钟＞16 MHz时，必须清“0”(2个等待)。
注3. 一旦置“1”，就不能通过程序清“0”。
注4. 如果将PM21位置“1”，即使写以下位，也不改变。
CM0寄存器的CM02位
CM0寄存器的CM05位(主时钟不停止)
CM0寄存器的CM07位(CPU时钟的时钟源不变化)
CM1寄存器的CM10位(不转移到停止模式)
CM1寄存器的CM11位(CPU时钟的时钟源不变化)
CM2寄存器的CM20位(振荡停止、重新振荡功能的设定不变化)
PLC0寄存器的所有位(PLL频率合成器的设定不变化)
并且，PM21位为“1”时，不能执行WAIT指令。
注5. 如果将PM22位置“1”，就进入以下状态。
・开始内部振荡器的振荡，内部振荡器时钟变为看门狗定时器的计数源。
・禁止写入CM1寄存器的CM10位(即使写“1”也不变化，不转移到停止模式)
・等待模式时，不停止看门狗定时器。
注6. 使用NMI功能时，必须通过复位后最初的指令将PM24位置“1”(选择NMI)。一旦置“1”不能通过程序清“0”。
如果将PM24位置“1”(选择NMI)，必须将P85的方向寄存器清“0”(输入)。
注7. 与PM24的设定无关SD输入为有效。

图 7.2 PM2 寄存器

内部总线分为 CPU 总线、存储器总线和外围总线。通过总线接口单元 （BIU）切换 CPU 总线、存储器总线或者外围总线。内部总线的框图如图 7.3 所示。

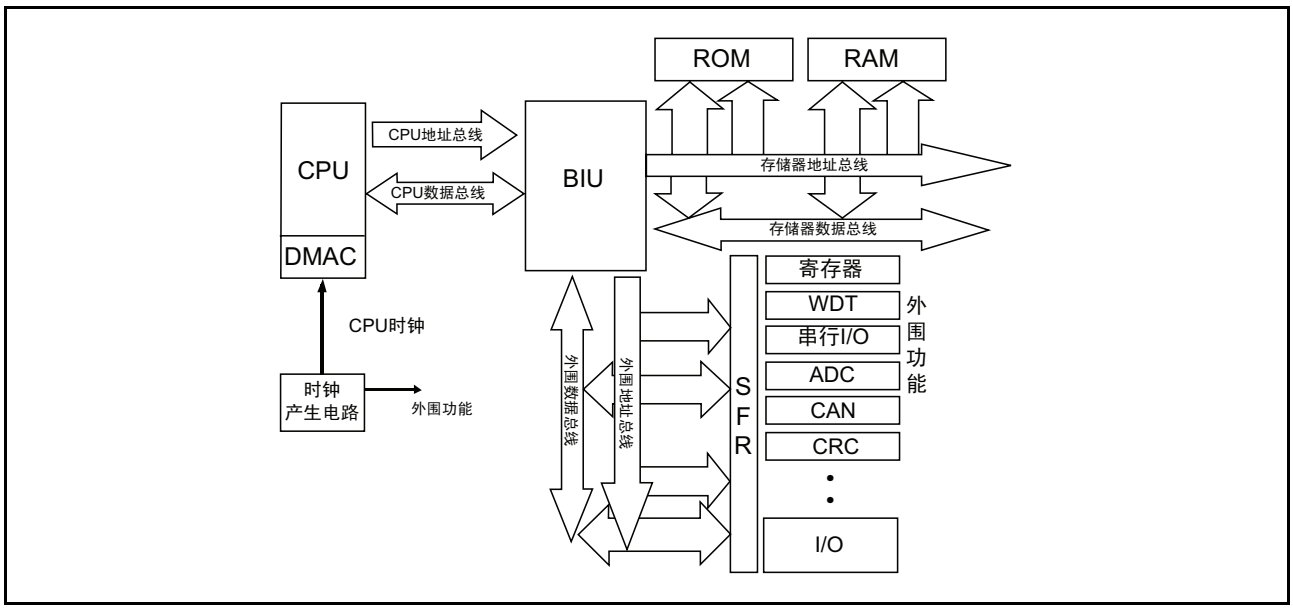



图 7.3 总线框图

ROM/RAM 和 SFR 在存取时的总线周期不同。对应存取区的总线周期如表 7.1 所示。

表 7.1 总线周期

| 存取区 | | 总线周期 |
|---|---|---|
| SFR | PM20 位为 “0”（2 个等待） | CPU 时钟的 3 个周期 |
| | PM20 位为 “1”（1 个等待） | CPU 时钟的 2 个周期 |
| ROM/RAM | PM17 位为 “0”（无等待） | CPU 时钟的 1 个周期 |
| | PM17 位为 “1”（1 个等待） | CPU 时钟的 2 个周期 |

# 8. 时钟产生电路

时钟产生电路内置 4 种电路 :

（1）主时钟振荡电路

（2）副时钟振荡电路

（3）内部振荡器

（4）PLL 频率合成器

时钟产生电路的概略规格如表 8.1 所示，系统时钟产生电路的框图如图 8.1 所示，时钟相关的寄存器如图 8.2 ～图 8.6 所示。

表 8.1 时钟产生电路的概略规格

| 项目 | 主时钟振荡电路 | 副时钟振荡电路 | 内部振荡器 | PLL 频率合成器 |
|---|---|---|---|---|
| 用途 | • CPU 的时钟源<br>• 外围功能的时钟源 | • CPU 的时钟源<br>• 定时器 A、 B 的时钟源 | • CPU 的时钟源<br>• 外围功能的时钟源<br>• 主时钟停止振荡时的 CPU 和外围功能的时钟源 | • CPU 的时钟源<br>• 外围功能的时钟源 |
| 时钟频率 | 0 ～ 20MHz | 32.768kHz | • 频率：f1(ROC)、 f2(ROC) f3(ROC)<br>• 分频：1/2、 1/4、 1/8 | 10 ～ 20MHz |
| 可连接的振荡器 | • 陶瓷谐振器<br>• 晶体振荡器 | • 晶体振荡器 | — | — |
| 振荡器的连接引脚 | XIN、 XOUT | XCIN、 XCOUT | — | — |
| 振荡停止、重新开始功能 | 有 | 有 | 有 | 有 |
| 复位后的状态 | 振荡 | 停止 | 振荡 （CPU 的时钟源） | 停止 |
| 其它 | 能输入外部生成的时钟 | | — | — |

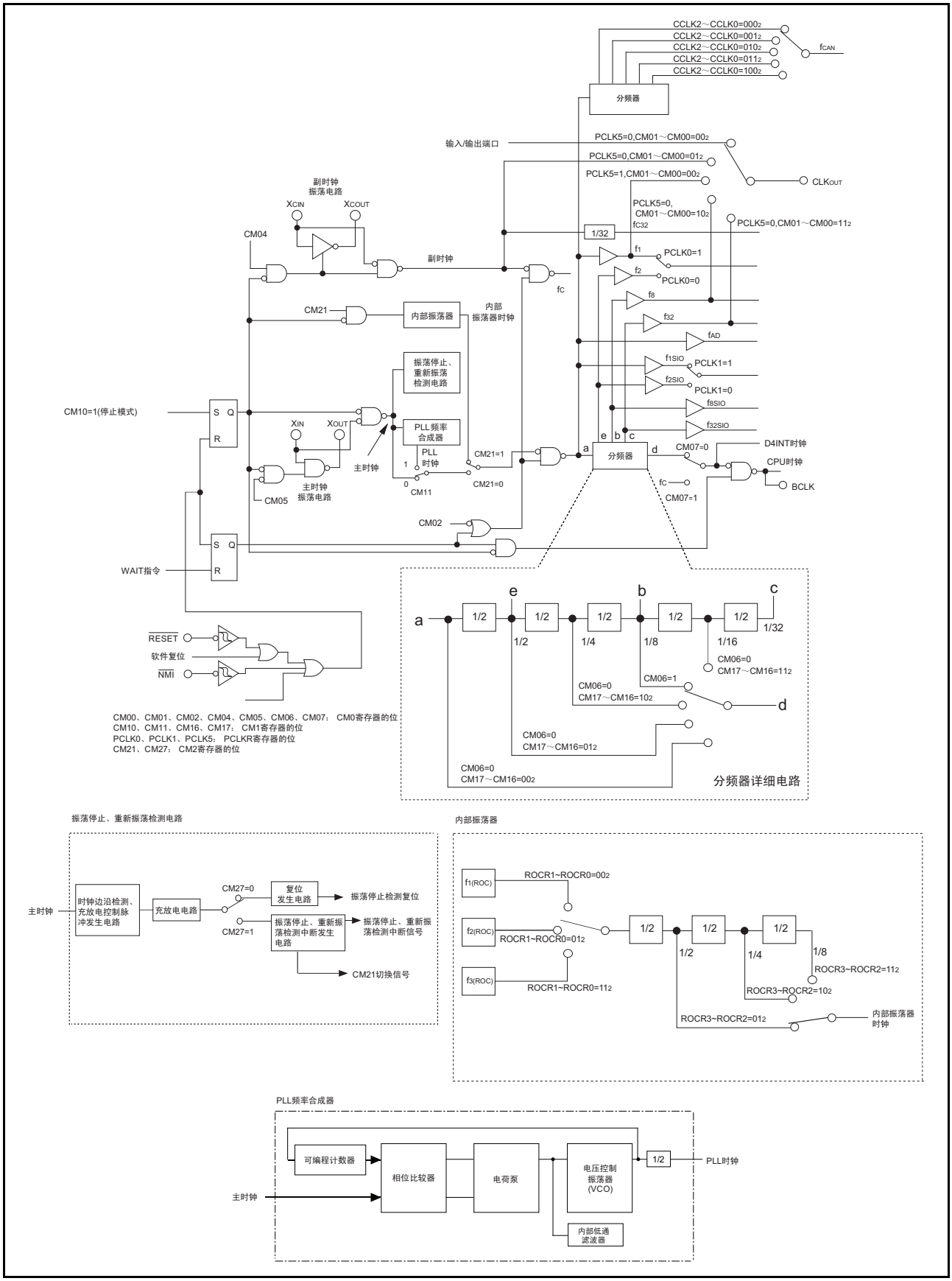
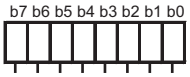

CCLK2～CCLK0=000₂
CCLK2～CCLK0=001₂
CCLK2～CCLK0=010₂
CCLK2～CCLK0=011₂
CCLK2～CCLK0=100₂
fCAN
分频器
输入/输出端口
PCLK5=0,CM01～CM00=00₂
PCLK5=0,CM01～CM00=01₂
PCLK5=1,CM01～CM00=00₂
CLKOUT
副时钟振荡电路
XCIN
XCOUT
CM04
副时钟
PCLK5=0, CM01～CM00=10₂
fC32
1/32
PCLK5=0,CM01～CM00=11₂
f1
PCLK0=1
f2
PCLK0=0
fC
f8
CM21
内部振荡器
内部振荡器时钟
f32
fAD
振荡停止、重新振荡检测电路
f1SIO
PCLK1=1
f2SIO
PCLK1=0
f8SIO
f32SIO
CM10=1(停止模式)
S Q
R
XIN
XOUT
PLL频率合成器
PLL时钟
CM21=1
CM21=0
CM11
主时钟
主时钟振荡电路
CM05
a
b
c
d
e
分频器
CM07=0
CM07=1
D4INT时钟
CPU时钟
BCLK
CM02
WAIT指令
RESET
软件复位
NMI
CM00、CM01、CM02、CM04、CM05、CM06、CM07： CM0寄存器的位
CM10、CM11、CM16、CM17： CM1寄存器的位
PCLK0、PCLK1、PCLK5： PCLKR寄存器的位
CM21、CM27： CM2寄存器的位
1/2
1/4
1/8
1/16
1/32
CM06=0
CM17～CM16=11₂
CM06=1
CM17～CM16=10₂
CM17～CM16=01₂
CM17～CM16=00₂
分频器详细电路
振荡停止、重新振荡检测电路
主时钟
时钟边沿检测、充放电控制脉冲发生电路
充放电电路
CM27=0
CM27=1
复位发生电路
振荡停止检测复位
振荡停止、重新振荡检测中断发生电路
振荡停止、重新振荡检测中断信号
CM21切换信号
内部振荡器
f1(ROC)
f2(ROC)
f3(ROC)
ROCR1~ROCR0=00₂
ROCR1~ROCR0=01₂
ROCR1~ROCR0=11₂
ROCR3~ROCR2=11₂
ROCR3~ROCR2=10₂
ROCR3~ROCR2=01₂
内部振荡器时钟
PLL频率合成器
可编程计数器
相位比较器
电荷泵
电压控制振荡器(VCO)
PLL时钟
内部低通滤波器

图 8.1 时钟产生电路

系统时钟控制寄存器0(注1)



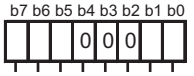

| 符号 | 地址 | 复位后的值 |
|---|---|---|
| CM0 | $0006_{16}$地址 | $01001000_2$ |

| 位符号 | 位名 | 功能 | RW |
|---|---|---|---|
| CM00 | 时钟输出功能选择位 | 请参照“表8.3 CLKOUT引脚的功能” | RW |
| CM01 | | | RW |
| CM02 | 等待模式时外围功能时钟停止位(注10) | 0 : 在等待模式时，不停止外围功能时钟<br>1 : 在等待模式时，停止外围功能时钟(注8) | RW |
| CM03 | XCIN-XCOUT驱动能力选择位(注2) | 0 : Low<br>1 : High | RW |
| CM04 | 端口XC转换位(注2) | 0 : I/O端口P86、P87<br>1 : XCIN-XCOUT振荡功能(注9) | RW |
| CM05 | 主时钟停止位(注3、10、12、13) | 0 : 振荡(注4)<br>1 : 停止(注5) | RW |
| CM06 | 主时钟分频比选择位0(注7、13、14) | 0 : CM16、CM17位有效<br>1 : 8分频模式 | RW |
| CM07 | 系统时钟选择位(注6、10、11、12) | 0 : 主时钟、PLL时钟或者内部振荡器时钟<br>1 : 副时钟 | RW |

注1. 必须在将PRCR寄存器的PRC0位置“1”(允许写)后改写此寄存器。
注2. 在CM04位为“0”(I/O端口)或者转移到停止模式后，CM03位变为“1”(HIGH)。
注3. 此位是用于在设定为低功耗模式或者内部振荡器低功耗模式时停止主时钟的位。不能用于检测主时钟是否停止。
要停止主时钟时，必须进行如下设定：
(1) 在副时钟稳定振荡的状态下，将CM07位置“1”(选择副时钟)，或者将CM2寄存器的CM21位置“1”(选择内部振荡器)
(2) 将CM2寄存器的CM20位清“0”(振荡停止、重新振荡检测功能无效)
(3) 将CM05位置“1”(停止)
注4. 在输入外部时钟时，必须清“0”(振荡)。
注5. 在CM05位为“1”时，XOUT引脚变为“H”电平。另外，由于连接了内置的反馈电阻，因此，XIN引脚经由反馈电阻被上拉到XOUT(“H”电平)的状态。
注6. 在将CM04位置“1”(XCIN-XCOUT振荡功能)并且副时钟振荡稳定后，必须在将CM07位清“0”之后置“1”(副时钟)。
注7. 在从高速模式、中速模式、内部振荡器模式或者内部振荡器低功耗模式转移到停止模式时，CM06位变为“1”(8分频模式)。
注8. fC32不停止。在低速模式或者低功耗模式时，不能置“1”(在等待模式时，停止外围功能时钟)。
注9. 在使用副时钟时，必须将此位置“1”。另外，端口P86、P87为输入端口，不能上拉。
注10. 在PM2寄存器的PM21位为“1”(禁止改变时钟)时，即使对CM02、CM05、CM07位写数据，这些位也不变化。
注11. 在将PM21位置“1”时，必须在将CM07位清“0”(主时钟)后将PM21位置“1”。
注12. 在将CPU时钟的时钟源置为主时钟时，必须进行如下设定：
(1) 将CM05位清“0”(振荡)。
(2) 等待主时钟振荡稳定时间
(3) 将CM11位、CM21位和CM07位清“0”。
注13. 在CM21位为“0”(停止内部振荡器)和CM05位为“1”(停止主时钟)时，CM06位固定为“1”(8分频模式)，CM15位固定为“1”(驱动能力为HIGH)。
注14. 在从内部振荡器模式返回到高速/中速模式时，必须将CM06位和CM15位置“1”。

图 8.2 CM0 寄存器

系统时钟控制寄存器1(注1)



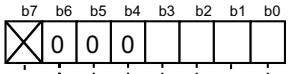

| 符号 | 地址 | 复位后的值 |
|---|---|---|
| CM1 | $0007_{16}$地址 | $00100000_2$ |

| 位符号 | 位名 | 功能 | RW |
|---|---|---|---|
| CM10 | 全部时钟停止控制位(注4、6) | 0：时钟振荡<br>1：全部时钟停止(停止模式) | RW |
| CM11 | 系统时钟选择位1(注6、7) | 0：主时钟<br>1：PLL时钟(注5) | RW |
| $\overline{\text{(b4–b2)}}$ | 保留位 | 必须清“0” | RW |
| CM15 | XIN-XOUT驱动能力选择位(注2) | 0：Low<br>1：High | RW |
| CM16 | 主时钟分频比选择位1(注3) | b7 b6<br>0 0：无分频模式<br>0 1：2分频模式<br>1 0：4分频模式<br>1 1：16分频模式 | RW |
| CM17 | | | RW |

注1. 必须在将PRCR寄存器的PRC0位置“1”(允许写)后改写此寄存器。
注2. 在从高速模式、中速模式转移到停止模式时或者在低速模式中将CM05位置“1”(主时钟停止)时，CM15位变为“1”(驱动能力为HIGH)。
注3. 在CM06位为“0”(CM16、CM17位有效)时有效。
注4. 在CM10位为“1”(停止模式)时，XOUT变为“H”电平，内置的反馈电阻被断开。XCIN引脚、XCOUT引脚变为高阻抗。在CM11位为“1”(PLL时钟)或者CM2寄存器的CM20位为“1”(振荡停止检测功能有效)时，不能将CM10位置“1”。
注5. 在将PLC0寄存器的PLC07位置“1”(PLL运行)后，必须等待tsu(PLL)，然后将CM11位置“1”(PLL时钟)。
注6. 在PM2寄存器的PM21位为“1”(禁止改变时钟)时，即使对CM10、CM11位写数据，这些位也不变化。
在PM2寄存器的PM22位为“1”(看门狗定时器计数源为内部振荡器时钟)时，即使对CM10位写数据，此位也不变化。
注7. 在CM07=“0”和CM21=“0”时有效。

图 8.3 CM1 寄存器

内部振荡器控制寄存器(注1)



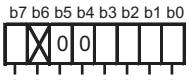

| 符号 | 地址 | 复位后的值 |
|---|---|---|
| ROCR | $025C_{16}$地址 | $X0000101_2$ |

| 位符号 | 位名 | 功能 | RW |
|---|---|---|---|
| ROCR0 | 频率选择位 | b1 b0<br>0 0：f1 (ROC)<br>0 1：f2 (ROC)<br>1 0：不能设定。<br>1 1：f3 (ROC) | RW |
| ROCR1 | | | RW |
| ROCR2 | 分频比选择位 | b3 b2<br>0 0：不能设定。<br>0 1：2分频<br>1 0：4分频<br>1 1：8分频 | RW |
| ROCR3 | | | RW |
| $\overline{\text{(b6-b4)}}$ | 保留位 | 必须清“0”。 | RW |
| $\overline{\text{(b7)}}$ | 暂未使用。必须写“0”。读时值不定。 | | — |

注1. 必须在将PRCR寄存器的PRC0位置“1”(允许写)后改写此寄存器。

图 8.4 ROCR 寄存器

振荡停止检测寄存器(注1)




符号 CM2　　地址 000C16地址　　复位后的值 0X000010₂(注11)

| 位符号 | 位名 | 功能 | RW |
|---|---|---|---|
| CM20 | 振荡停止、重新振荡检测允许位(注7、9、10、11) | 0：振荡停止、重新振荡检测功能无效<br>1：振荡停止、重新振荡检测功能有效 | RW |
| CM21 | 系统时钟选择位2<br>(注2、3、6、8、11、12) | 0：主时钟或者PLL时钟<br>1：内部振荡器时钟<br>(内部振荡器振荡) | RW |
| CM22 | 振荡停止、重新振荡检测标志(注4) | 0：没检测到主时钟停止/重新振荡<br>1：检测到主时钟停止/重新振荡 | RW |
| CM23 | XIN监视标志(注5) | 0：主时钟振荡<br>1：主时钟停止 | RO |
| ——(b5–b4) | 保留位 | 必须清“0” | RW |
| —(b6) | 暂未使用。必须写“0”。读时值不定。 | | — |
| CM27 | 检测到振荡停止、重新振荡时的动作选择位(注11) | 0：振荡停止检测复位<br>1：振荡停止、重新振荡检测中断 | RW |

注1. 必须在将PRCR寄存器的PRC0位置“1”(允许写)后改写此寄存器。
注2. 在CM20位为“1”(振荡停止、重新振荡检测功能有效)、CM27位为“1”(振荡停止、重新振荡检测中断)和CPU时钟源为主时钟时，如果检测到主时钟停止，CM21位就变为“1”(内部振荡时钟)。
注3. 在CM20位为“1”并且CM23位为“1”(主时钟停止)时，不能将CM21位清“0”。
注4. 在检测到主时钟停止和检测到主时钟重新振荡时变为“1”。如果此位从“0”变为“1”，就产生振荡停止、重新振荡检测中断。用于在中断程序中判断振荡停止、重新振荡检测中断和看门狗定时器中断的中断源。如果通过程序写“0”，就变为“0”(即使写“1”也不变化。另外，即使接受了振荡停止、重新振荡检测中断请求，也不变为“0”)。
在CM22位为“1”时，即使检测到振荡停止、重新振荡，也不产生振荡停止、重新振荡检测中断。
注5. 必须通过在振荡停止、重新振荡检测中断程序中多次读取CM23位，判断主时钟的状态。
注6. 在CM0寄存器的CM07位为“0”时有效。
注7. 在PM2寄存器的PM21位为“1”(禁止改变时钟)时，即使对CM20位写数据，此位也不变化。
注8. 在CM20位为“1”(振荡停止、重新振荡检测功能有效)、CM27位为“1”(振荡停止、重新振荡检测中断)和CM11位为“1”(CPU时钟源为PLL时钟)时，即使检测到主时钟停止，CM21位也不变化。此条件下，如果CM22位为“0”，就在检测到主时钟停止时产生振荡停止、重新振荡检测中断请求，因此必须在中断程序中将CM21位置“1”(内部振荡器时钟)。
注9. 在转移到停止模式时，必须将CM20位清“0”(无效)。从停止模式返回后，必须重新将CM20位置“1”(有效)。
注10. 必须在将CM0寄存器的CM05位置“1”(主时钟停止)前将CM2寄存器的CM20位清“0”(无效)。
注11. CM20、CM21和CM27位在振荡停止检测复位时不变化。
注12. 在CM21位为“0”(内部振荡器停止)和CM05位为“1”(主时钟停止)时，CM06位固定为“1”(8分频模式)，CM15位固定为“1”(驱动能力为HIGH)。

图 8.5　CM2 寄存器

外围时钟选择寄存器(注1)

| b7 | b6 | b5 | b4 | b3 | b2 | b1 | b0 |
|---|---|---|---|---|---|---|---|
| 0 | 0 | | 0 | 0 | 0 | | |

| 符号 | 地址 | 复位后的值 |
|---|---|---|
| PCLKR | $025E_{16}$地址 | $00000011_2$ |

| 位符号 | 位名 | 功能 | RW |
|---|---|---|---|
| PCLK0 | 定时器A、B时钟选择位<br>(定时器A、定时器B、定时器S、死区时间寄存器、SI/O3、SI/O4、多主控$I^2C$ bus的时钟源) | 0 : $f_2$<br>1 : $f_1$ | RW |
| PCLK1 | SI/O时钟选择位<br>(UART0～UART2的时钟源) | 0 : $f_{2SIO}$<br>1 : $f_{1SIO}$ | RW |
| (b4-b2) | 保留位 | 必须清“0” | RW |
| PCLK5 | 时钟输出功能扩展选择位 | 请参照表8.3 $CLK_{OUT}$引脚的功能 | RW |
| (b7-b6) | 保留位 | 必须清“0” | RW |

注1．必须在将PRCR寄存器的PRC0位置“1”(允许写)后改写此寄存器。

处理器模式寄存器2(注1)

| b7 | b6 | b5 | b4 | b3 | b2 | b1 | b0 |
|---|---|---|---|---|---|---|---|
| X | X | X | | 0 | | | |

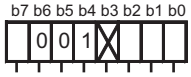
| 符号 | 地址 | 复位后的值 |
|---|---|---|
| PM2 | $001E_{16}$地址 | $XXX00000_2$ |

| 位符号 | 位名 | 功能 | RW |
|---|---|---|---|
| PM20 | PLL运行时SFR存取的<br>等待指令(注2) | 0 : 2个等待<br>1 : 1个等待 | RW |
| PM21 | 系统时钟保护位(注3、4) | 0 : 通过PRCR寄存器保护时钟<br>1 : 禁止时钟的改变 | RW |
| PM22 | WDT计数源保护位(注3、5) | 0 : 看门狗定时器的计数源为CPU时钟<br>1 : 看门狗定时器的计数源为内部振荡器时钟 | RW |
| (b3) | 保留位 | 必须清“0” | RW |
| PM24 | $P8_5$/$\overline{NMI}$功能转换位(注6、7) | 0 : 选择$P8_5$(禁止$\overline{NMI}$功能)<br>1 : 选择$\overline{NMI}$ | RW |
| (b7–b5) | 暂未使用。必须写“0”。读时值不定。 | | — |

注1．必须在将PRCR寄存器的PRC1位置“1”(允许写)后改写此寄存器。
注2．在PLC07位为“1”(PLL运行)时，PM20位变为有效。必须在PLC07为“0”(PLL停止)时改变PM20位。
另外，PLL时钟＞16MHz时，请将PM20设为“0”(2个等待)。
注3．一旦置“1”后，就不能用程序清“0”。
注4．如果将PM21位置“1”，即使对下列位写数据，其内容也不变化：
CM0寄存器的CM02位
CM0寄存器的CM05位(主时钟不停止)
CM0寄存器的CM07位(CPU时钟的时钟源不变化)
CM1寄存器的CM10位(不转移到停止模式)
CM1寄存器的CM11位(CPU时钟的时钟源不变化)
CM2寄存器的CM20位(振荡停止、重新振荡检测功能的设定不变化)
PLC0寄存器的所有位(PLL频率合成器的设定不变化)
另外，在PM21位为“1”时，不能执行WAIT指令。
注5．如果将PM22位置“1”，就变为下列状态：
• 内部振荡器开始振荡，并且内部振荡器时钟为看门狗定时器的计数源
• 禁止写CM1寄存器的CM10位(即使写“1”也不变化，不转移到停止模式)
• 在等待模式时，看门狗定时器不停止
注6．如果使用$\overline{NMI}$功能，必须通过复位后的最初的指令将PM24位置“1”(选择$\overline{NMI}$)。一旦置“1”后，就不能通过程序清“0”。在将PM24位置“1”(选择$\overline{NMI}$)时，必须将$P8_5$的方向寄存器置“0”(输入)。
注7．与PM24的设定无关，$\overline{SD}$输入有效。

图 8.6 PCLKR 寄存器和 PM2 寄存器

PLL控制寄存器0(注1、2)

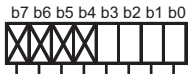



| 符号 | 地址 | 复位后的值 |
|---|---|---|
| PLC0 | 001C16地址 | 0001X0102 |

| 位符号 | 位名 | 功能 | RW |
|---|---|---|---|
| PLC00 | PLL倍频选择位(注3) | b2 b1 b0<br>0 0 0：不能设定<br>0 0 1：2倍频<br>0 1 0：4倍频<br>0 1 1：<br>1 0 0：<br>1 0 1：<br>1 1 0：<br>1 1 1：<br>} 不能设定 | RW |
| PLC01 | | | RW |
| PLC02 | | | RW |
| (b3) | 暂未使用。必须写“0”。读时值不定。 | | — |
| (b4) | 保留位 | 必须置“1” | RW |
| (b6–b5) | 保留位 | 必须清“0” | RW |
| PLC07 | 运行允许位(注4) | 0：PLL停止<br>1：PLL运行 | RW |

注1．必须在将PRCR寄存器的PRC0位置“1”(允许写)后改写此寄存器。
注2．在PM2寄存器的PM21位为“1”(禁止改变时钟)时，即使对此寄存器写数据，此寄存器的所有位也不变化。
注3．必须在PLC07位为“0”(PLL停止)时写。写入的值不能改变。
注4．在将此位置“1”时，必须在将CM07位清“0”(主时钟)、CM17～CM16位置为“002”(主时钟无分频模式)以及将CM06位清“0”(CM16、CM17位有效)后再设定。

CAN0时钟选择寄存器0(注1)




| 符号 | 地址 | 复位后的值 |
|---|---|---|
| CCLKR | 025F16地址 | 0016 |

| 位符号 | 位名 | 功能 | RW |
|---|---|---|---|
| CCLK0 | CAN0时钟选择位(注2) | b2 b1 b0<br>0 0 0：无分频<br>0 0 1：2分频模式<br>0 1 0：4分频模式<br>0 1 1：8分频模式<br>1 0 0：16分频模式<br>1 0 1：<br>1 1 0：<br>1 1 1：<br>} 禁止使用 | RW |
| CCLK1 | | | RW |
| CCLK2 | | | RW |
| CCLK03 | CAN0CPU接口睡眠位(注3) | 0：CAN0CPU接口运行<br>1：CAN0CPU接口睡眠 | RW |
| (b7-b4) | 暂未使用。必须写“0”。读时值不定。 | | — |

注1．必须在将PRCR寄存器的PRC0位置“1”(允许写)后改写此寄存器。
注2．只能在C0CTLR寄存器的Reset位为“1”（复位/初始化模式）时进行 CCLK2～CCLK0位的设定。
注3．如果将此位置“1”（CAN0CPU接口睡眠），必须在将C0CTLR寄存器的Sleep位置“1”后设定。

图 8.7 PLC0 寄存器、 CCLKR 寄存器

以下说明时钟产生电路生成的时钟。

## 8.1 主时钟

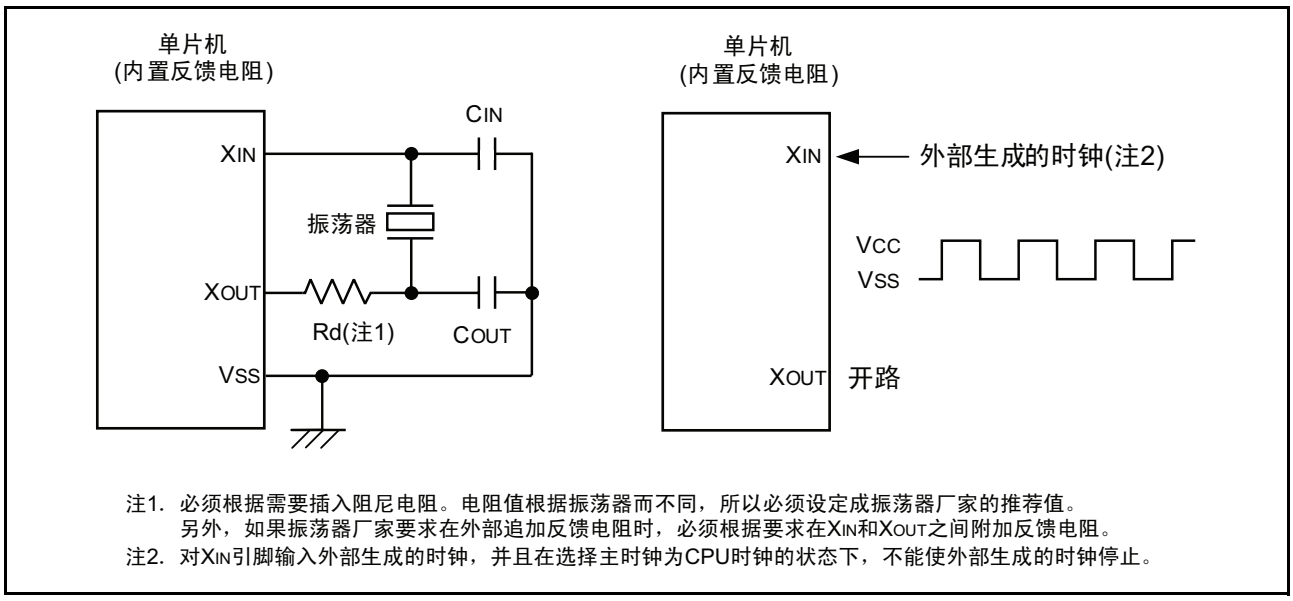
主时钟是由主时钟振荡电路供给的时钟，为 CPU 时钟和外围功能时钟的时钟源。主时钟振荡电路通过在 XIN-XOUT 引脚之间连接振荡器构成振荡电路。主时钟振荡电路内置反馈电阻，为了在停止模式降低功耗，将反馈电阻从振荡电路分开。对于主时钟振荡电路，也可以将外部生成的时钟作为振荡源输入到 XIN 引脚。主时钟连接电路例如图 8.8 所示。

复位后，主时钟振荡。

在将 CPU 时钟的时钟源切换为副时钟或者内部振荡器时钟后，如果将 CM0 寄存器的 CM05 位置 “1”（主时钟振荡电路的振荡停止），就能降低功耗，此时 XOUT 变为 “H” 电平。另外，因为内置的反馈电阻处于 ON 状态，所以 XIN 经过反馈电阻被上拉到 XOUT 的状态。

在停止模式时，包括主时钟在内的所有时钟都停止。详细内容请参照 “8.6 功耗控制”。

在不使用主时钟时，为了降低复位中的功耗，必须将 XIN 引脚连接到 VCC。




注1. 必须根据需要插入阻尼电阻。电阻值根据振荡器而不同，所以必须设定成振荡器厂家的推荐值。
另外，如果振荡器厂家要求在外部追加反馈电阻时，必须根据要求在XIN和XOUT之间附加反馈电阻。
注2. 对XIN引脚输入外部生成的时钟，并且在选择主时钟为CPU时钟的状态下，不能使外部生成的时钟停止。

图 8.8 主时钟连接电路例

## 8.2 副时钟

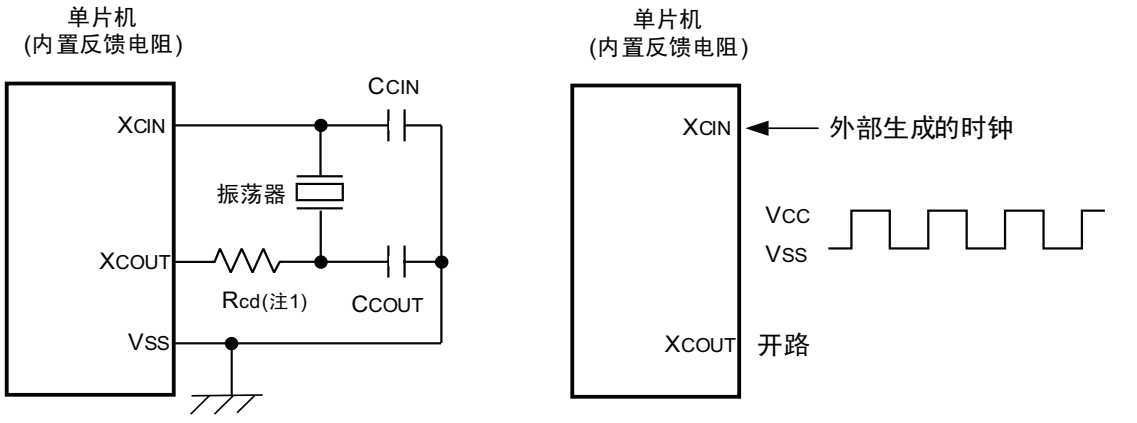
副时钟是由副时钟振荡电路供给的时钟，为 CPU 时钟、定时器 A、定时器 B 计数源的时钟源。

副时钟振荡电路通过在 XCIN-XCOUT 引脚之间连接晶体振荡器构成振荡电路。副时钟振荡电路内置反馈电阻，为了在停止模式降低功耗，将反馈电阻从振荡电路分开。对于副时钟振荡电路，也可以将外部生成的时钟作为振荡源输入到 XCIN 引脚。副时钟连接电路例如图 8.9 所示。

复位后，副时钟停止。此时，反馈电阻从振荡电路分开。

在副时钟的振荡稳定后，如果将 CM0 寄存器的 CM07 位置 “1”（副时钟），副时钟就为 CPU 时钟。

在停止模式时，包括副时钟的所有时钟都停止。详细内容请参照 “8.6 功耗控制”。




注1．必须根据需要插入阻尼电阻。电阻值根据振荡器而不同，所以必须设定成振荡器厂家的推荐值。
另外，如果振荡器厂家要求在外部追加反馈电阻时，必须根据要求在XCIN和XCOUT之间附加反馈电阻。

图 8.9 副时钟连接电路例

## 8.3 内部振荡器时钟

内部振荡器时钟是由内部振荡器提供的时钟，为 CPU 时钟和外围功能时钟的时钟源。另外，在 PM2 寄存器的 PM22 位为 “1”（看门狗定时器的计数源为内部振荡器时钟）时，成为看门狗定时器的计数源 （请参照 “11.1 计数源保护模式”）。

复位后，内部振荡器开始振荡，内部振荡器时钟 f2(ROC) 的 16 分频时钟为 CPU 时钟。如果将 CM2 寄存器的 CM21 位清 “0”（主时钟或者 PLL 时钟），内部振荡器就停止振荡。如果 CM2 寄存器的 CM20 位为 “1”（振荡停止、重新振荡检测功能有效）并且 CM27 位为 “1”（振荡停止、重新振荡检测功能中断），就在主时钟停止时内部振荡器自动开始运行并供给时钟。

## 8.4 PLL 时钟

PLL 时钟是 PLL 频率合成器生成的时钟，为 CPU 时钟和外围功能时钟的时钟源。复位后， PLL 频率合成器停止。如果将 PLC07 位置 “1”（PLL 运行）， PLL 频率合成器就开始运行。将 PLL 时钟置为 CPU 时钟的时钟源时，必须在 PLL 时钟稳定之前，等待 tsu(PLL) 后，将 CM1 寄存器的 CM11 位置 “1”。

向等待模式或者停止模式转移时，必须将 CM11 位清 “0”（CPU 时钟源为主时钟）。而且，必须在将 PLC0 寄存器的 PLC07 位清 “0”（PLL 停止）后转移到停止模式。将 PLL 时钟置为 CPU 时钟源的步骤如图 8.10 所示。

PLL 时钟频率如下所示：

PLL 时钟频率 = f(XIN)×( 由 PLC0 寄存器的 PLC02 ～ PLC00 位设定的倍频率 )

( 但是， 10MHz ≤ PLL 时钟频率≤ 20MHz)

复位后，只能对 PLC02 ～ PLC00 位设定 1 次。 PLL 时钟频率的设定例如表 8.2 所示。

表 8.2 PLL 时钟频率的设定例

| XIN (MHz) | PLC02 | PLC01 | PLC00 | 倍频率 | PLL 时钟 (MHz)（注 1） |
|---|---|---|---|---|---|
| 10 | 0 | 0 | 1 | 2 | 20 |
| 5 | 0 | 1 | 0 | 4 | |

注 1. 10MHz ≤ PLL 时钟的频率≤ 20MHz




图 8.10 将 PLL 时钟置为 CPU 时钟源的步骤

## 8.5 CPU 时钟和外围功能时钟

有两种时钟：使 CPU 运行的 CPU 时钟和使外围功能运行的外围功能时钟。

### 8.5.1 CPU 时钟

CPU 时钟是 CPU 和看门狗定时器的运行时钟。

CPU 时钟的时钟源可选择主时钟、副时钟、内部振荡器时钟或者 PLL 时钟。

作为 CPU 时钟的时钟源，如果选择主时钟或者内部振荡器时钟， CPU 时钟就为所选时钟的 1 分频）无分频或者为 2、 4、 8、 16 分频时钟。能通过 CM0 寄存器的 CM06 位和 CM1 寄存器的 CM17 ～ CM16 位选择分频。

在将 PLL 时钟选择为 CPU 时钟的时钟源时，必须将 CM06 位清 “0”并且将 CM17 ～ CM16 位置 “$00_2$”（无分频）。

复位后，内部振荡器时钟的 16 分频时钟为 CPU 时钟。

另外，在从高速模式、中速模式、内部振荡器模式、内部振荡器低功耗模式转移到停止模式时，或者在低速模式中将 CM0 寄存器的 CM05 位置 “1”（停止）后， CM0 寄存器的 CM06 位为 “1”（8 分频模式）。

### 8.5.2 外围功能时钟 ($f_1$、$f_2$、$f_8$、$f_{32}$、$f_{1SIO}$、$f_{2SIO}$、$f_{8SIO}$、$f_{32SIO}$、$f_{AD}$、$f_{C32}$、$f_{CAN0}$)

外围功能时钟是外围功能的运行时钟。

fi(i=1、2、8、32) 和 $f_{iSIO}$ 是将主时钟、PLL 时钟、或者内部振荡器时钟进行 i 分频后的时钟。fi 用于定时器 A、定时器 B、 SI/O3 和 SI/O4， $f_{iSIO}$ 用于 UART0 ～ UART2。 $f_1$ 和 $f_2$ 也能用于死区时间定时器、定时器 S 和多主控 $I^2C$ bus。

$f_{AD}$ 将主时钟、 PLL 时钟或者内部振荡器时钟作为时钟源，用于 A/D 转换器。

在将 CM0 寄存器的 CM02 位置 “1”（在等待模式时停止外围功能时钟）后执行 WAIT 指令时或者在低功耗模式时， fi、 $f_{iSIO}$、 $f_{AD}$ 停止运行。

$f_{C32}$ 将副时钟作为时钟源，用于定时器 A 和定时器 B。副时钟工作时能使用 $f_{C32}$。

注 1. fCAN0 的时钟在 CAN0 的睡眠模式的 “H”下停止。

### 8.5.3 时钟输出功能

从 CLKOUT 引脚可输出 $f_1$、 $f_8$、 $f_{32}$ 或 $f_C$。必须通过 PCLKR 寄存器的 PCLK5 位及 CM0 寄存器的 CM01 ～ CM00 位选择。 CLKOUT 引脚的功能如**表 8.3** 所示。

表 8.3 CLKOUT 引脚的功能

| PCLK5 | CM01 | CM00 | CLKOUT 引脚的功能 |
|---|---|---|---|
| 0 | 0 | 0 | 输入 / 输出端口 P90 |
| 0 | 0 | 1 | 输出 $f_C$ |
| 0 | 1 | 0 | 输出 $f_8$ |
| 0 | 1 | 1 | 输出 $f_{32}$ |
| 1 | 0 | 0 | 输出 $f_1$ |
| 1 | 0 | 1 | 不能设定 |
| 1 | 1 | 0 | 不能设定 |
| 1 | 1 | 1 | 不能设定 |

## 8.6 功耗控制

功耗控制有 3 种模式。为了方便起见，在此将等待模式和停止模式以外的状态称为正常运行模式。

### 8.6.1 正常运行模式

正常运行模式又分为 7 个模式。

因为在正常运行模式中同时供给 CPU 时钟和外围功能时钟，所以 CPU 和外围功能都运行。通过控制 CPU 时钟频率进行功耗控制。频率越高处理能力就越强，频率越低功耗就越小。另外，如果停止不需要的振荡电路，功耗就会更小。

在切换 CPU 时钟的时钟源时，切换的目标时钟必需处于稳定振荡。切换的目标时钟为主时钟、副时钟、PLL 时钟时，必须在程序中等待足够的时间让振荡稳定。

而且，不能从低功耗模式切换到内部振荡器模式。同样也不能从内部振荡器模式切换到低速模式。

如果将 CPU 时钟的时钟源从内部振荡器时钟切换为主时钟，就必须在内部振荡器模式将主时钟 8 分频（CM0 寄存器的 CM06 位 = “1”）后切换到中速模式 （8 分频）。

#### 8.6.1.1 高速模式

主时钟的 1 分频时钟作为 CPU 时钟。在供给副时钟的情况下， $f_{C32}$ 能用于定时器 A 和定时器 B 的计数源。

#### 8.6.1.2 PLL 运行模式

主时钟的 2 倍频或者 4 倍频时钟为 PLL 时钟， PLL 时钟为 CPU 时钟。在供给副时钟的情况下， $f_{C32}$ 能用于定时器 A 和定时器 B 的计数源。能从高速模式转移到 PLL 运行模式。在转移到等待模式或者停止模式时，必须在转移到高速模式之后进行。

#### 8.6.1.3 中速模式

主时钟的 2 分频、 4 分频、 8 分频或者 16 分频时钟为 CPU 时钟。在供给副时钟的情况下， $f_{C32}$ 能用于定时器 A 和定时器 B 的计数源。

#### 8.6.1.4 低速模式

副时钟为 CPU 时钟。外围功能时钟的时钟源在 CM21 位 = “0”（内部振荡器停止）时为主时钟，在 CM21 位 = “1”（内部振荡器振荡）时为内部振荡器时钟。

$f_{C32}$ 能用于定时器 A 和定时器 B 的计数源。

#### 8.6.1.5 低功耗模式

在低速模式下，使主时钟处于停止状态。副时钟为 CPU 时钟， $f_{C32}$ 能用于定时器 A 和定时器 B 的计数源。外围功能时钟只限 $f_{C32}$。

在转移到此模式的同时， CM0 寄存器的 CM06 位变为 “1”（8 分频模式）。在低功耗模式下，不能更改 CM06 位，因此在下次主时钟运行时变为中速模式 （8 分频）。

#### 8.6.1.6 内部振荡器模式

内部振荡器时钟的 1 分频（无分频）、2、4、8、16 分频为 CPU 时钟。另外，内部振荡器时钟为外围功能时钟的时钟源。在供给副时钟的情况下， $f_{C32}$ 能用于定时器 A 和定时器 B 的计数源。能通过 ROCR 寄存器的 ROCR3 ～ ROCR0 位选择内部振荡器频率。在返回到高速、中速模式时，必须将 CM06 位置“1”（8 分频模式）。

#### 8.6.1.7 内部振荡器低功耗模式

在内部振荡器模式下，使主时钟处于停止状态。和内部振荡器模式一样，能选择 CPU 时钟。内部振荡器时钟为外围功能时钟的时钟源。在供给副时钟的情况下， $f_{C32}$ 能用于定时器 A 和定时器 B 的计数源。

表 8.4 时钟相关位的设定和模式

| 模式 | | CM2 寄存器 | CM1 寄存器 | | CM0 寄存器 | | | |
|---|---|---|---|---|---|---|---|---|
| | | CM21 | CM11 | CM17、CM16 | CM07 | CM06 | CM05 | CM04 |
| PLL 运行模式 | | 0 | 1 | $00_2$ | 0 | 0 | 0 | — |
| 高速模式 | | 0 | 0 | $00_2$ | 0 | 0 | 0 | — |
| 中速模式 | 2 分频 | 0 | 0 | $01_2$ | 0 | 0 | 0 | — |
| | 4 分频 | 0 | 0 | $10_2$ | 0 | 0 | 0 | — |
| | 8 分频 | 0 | 0 | — | 0 | 1 | 0 | — |
| | 16 分频 | 0 | 0 | $11_2$ | 0 | 0 | 0 | — |
| 低速模式 | | — | — | — | 1 | — | 0 | 1 |
| 低功耗模式 | | — | — | — | 1 | 1 （注 1） | 1 （注 1） | 1 |
| 内部振荡器模式 （注 3） | 无分频 | 1 | — | $00_2$ | 0 | 0 | 0 | — |
| | 2 分频 | 1 | — | $01_2$ | 0 | 0 | 0 | — |
| | 4 分频 | 1 | — | $10_2$ | 0 | 0 | 0 | — |
| | 8 分频 | 1 | — | — | 0 | 1 | 0 | — |
| | 16 分频 | 1 | — | $11_2$ | 0 | 0 | 0 | — |
| 内部振荡器低功耗模式 | | 1 | — | （注 2） | 0 | （注 2） | 1 | — |

注 1. 如果在低速模式中将 CM05 位置“1”（主时钟停止），就变为低功耗模式。同时，CM06 位变为“1”（8 分频模式）。

注 2. 内部振荡器低功耗模式和内部振荡器模式一样，能选择分频值。

注 3. 有关内部振荡器频率，在 “内部振荡器模式”中记述。

### 8.6.2 等待模式

因为在等待模式中 CPU 时钟停止，所以用 CPU 时钟运行的 CPU 和看门狗定时器停止运行。但是，在 PM2 寄存器的 PM22 位为 “1”（看门狗定时器的计数源为内部振荡器时钟）时，看门狗定时器运行。因为主时钟、副时钟、内部振荡器时钟不停止，所以使用这些时钟的外围功能保持运行状态。

#### 8.6.2.1 外围功能时钟停止功能

在 CM02 位为 “1”（在等待模式时停止外围功能时钟）时，因为在等待模式时 $f_1$、 $f_2$、 $f_8$、 $f_{32}$、 $f_{1SIO}$、 $f_{2SIO}$、 $f_{8SIO}$、 $f_{32SIO}$、 $f_{AD}$、 $f_{CAN0}$ 处于停止状态，所以能降低功耗。 $f_{C32}$ 不停止。

#### 8.6.2.2 进入等待模式

一旦执行 WAIT 指令，就转移到等待模式。

在 CM11 位为 “1”（CPU 时钟的时钟源为 PLL 时钟）时，必须在将 CM11 位清 “0”（CPU 时钟的时钟源为主时钟）后转移到等待模式。如果将 PLC07 位清 “0”（PLL 停止），就能降低功耗。

#### 8.6.2.3 等待模式时的引脚状态

等待模式时的引脚状态如表 8.5 所示。

表 8.5 等待模式时的引脚状态

| 输入 / 输出端口 | | 保持进入等待模式前的状态 |
|---|---|---|
| CLKOUT | 选择 fC 时 | 不停止 |
| | 选择 f1、 f8、 f32 时 | CM02 位为 “0”时，不停止 |
| | | CM02 位为 “1”时，保持进入等待模式前的状态 |

#### 8.6.2.4 从等待模式的返回

通过硬件复位、 $\overline{\text{NMI}}$ 中断或者外围功能中断，从等待模式返回。

在通过硬件复位或者 $\overline{\text{NMI}}$ 中断返回时，必须在将外围功能中断的 ILVL2 ～ ILVL0 位置 “$000_2$”（中断禁止）后执行 WAIT 指令。

外围功能中断受 CM02 位的影响。在 CM02 位为 “0”（在等待模式中不停止外围功能时钟）时，外围功能中断能用于从等待模式的返回。在 CM02 位为 “1”（在等待模式中停止外围功能时钟）时，因为使用外围功能时钟的外围功能处于停止状态，所以根据外部信号运行的外围功能中断能用于从等待模式的返回。

能用于从等待模式返回的中断如表 8.6 所示。

表 8.6 能用于从等待模式返回的中断

| 中断 | CM02=0 | CM02=1 |
|---|---|---|
| $\overline{\text{NMI}}$ 中断 | 可使用 | 可使用 |
| 串行 I/O 中断 | 可用于内部时钟和外部时钟 | 可用于外部时钟 |
| 多主控 $I^2C$ 中断 | 可使用 | —（不能使用） |
| 键输入中断 | 可使用 | 可使用 |
| A/D 转换中断 | 可用于单次模式或者单次扫描模式 | —（不能使用） |
| 定时器 A 中断<br>定时器 B 中断 | 可用于所有模式 | 在事件计数器模式或者计数源为 fC32 时可使用 |
| 定时器 S 中断 | 可用于所有模式 | —（不能使用） |
| $\overline{\text{INT}}$ 中断 | 可使用 | 可使用 |
| CAN0 唤醒中断 | 可用于 CAN 睡眠模式 | 可用于 CAN 睡眠模式 |

在使用外围功能中断从等待模式返回时，必须在执行 WAIT 指令前进行如下设定 :

1. 对用于从等待模式返回的外围功能中断的中断控制寄存器的 ILVL2 ～ ILVL0 位设定中断优先级。而对不用于从等待模式返回的其它全部外围功能中断的中断控制寄存器的 ILVL2 ～ ILVL0 位置 “0002”（中断禁止）。
2. 将 I 标志置 “1”。
3. 运行用于从等待模式返回的外围功能。
   在通过外围功能中断返回时，一旦产生中断请求并且 CPU 时钟开始供给，就执行中断程序。

通过外围功能中断从等待模式返回后的 CPU 时钟与执行 WAIT 指令时的 CPU 时钟相同。

### 8.6.3 停止模式

在停止模式中，停止所有振荡。因此， CPU 时钟和外围功能时钟也停止，使用这些时钟运行的 CPU 和外围功能也停止。这是功耗最小的模式。而且，当 VCC 引脚的外加电压在大于等于 VRAM 时，内部 RAM 处于保持状态。当 VCC 引脚的外加电压设定为小于等于 2.7V 时，必须设定 VCC ≥ VRAM。

另外，根据外部信号运行的外围功能保持运行状态。能用于从停止模式返回的中断如下 :

- $\overline{\text{NMI}}$ 中断
- 键输入中断
- $\overline{\text{INT}}$ 中断
- 定时器 A 中断和定时器 B 中断 （在事件计数器模式中，对外部脉冲进行计数时）
- 串行 I/O 中断 （选择外部时钟时）
- 低电压检测中断 （使用条件请参照 “6.5.1 低电压检测中断”）
- CAN0 唤醒中断 （CAN 睡眠模式时）

#### 8.6.3.1 进入停止模式

一旦将 CM1 寄存器的 CM10 位置 “1”（全部时钟停止），就进入停止模式。同时， CM0 寄存器的 CM06 位变为 “1”（8 分频模式）， CM1 寄存器的 CM15 位变为 “1”（主时钟振荡电路的驱动能力为 HIGH）。

在进入停止模式前，必须先将 CM20 位清 “0”（振荡停止、重新振荡检测功能无效）。

另外，在 CM11 位为 “1”（CPU 时钟的时钟源为 PLL 时钟）时，必须在将 CM11 位清 “0”（CPU 时钟的时钟源为主时钟）以及将 PLC07 位清 “0”（PLL 停止）后进入停止模式。

#### 8.6.3.2 停止模式时的引脚状态

各输入 / 输出端口保持停止模式进入前的状态。

#### 8.6.3.3 从停止模式的返回

通过硬件复位、 $\overline{\text{NMI}}$ 中断或者外围功能中断，从停止模式返回。

在通过硬件复位或者 $\overline{\text{NMI}}$ 中断返回时，必须在将全部外围功能中断的中断控制寄存器的 ILVL2 ～ ILVL0 位置 “0002”（中断禁止）后将 CM10 位置 “1”。

在通过外围功能中断返回时，必须在进行如下设定后将 CM10 位置 “1”。

1. 对用于从停止模式返回的外围功能中断的中断控制寄存器的 ILVL2 ～ ILVL0 位设定中断优先级。而对不用于从停止模式返回的其它全部外围功能中断的中断控制寄存器的 ILVL2 ～ ILVL0 位置 “0002”（中断禁止）。
2. I 标志置 “1”。
3. 运行用于从停止模式返回的外围功能。
   在通过外围功能中断返回时，一旦在发生中断请求并且 CPU 时钟开始供给，就执行中断程序。

根据进入停止模式前的 CPU 时钟，通过外围功能中断或者 $\overline{\text{NMI}}$ 中断从停止模式返回后的 CPU 时钟如下 :

进入停止模式前的 CPU 时钟为副时钟时 : 副时钟

进入停止模式前的 CPU 时钟为主时钟时 : 主时钟的 8 分频

进入停止模式前的 CPU 时钟为内部振荡器时钟时 : 内部振荡器时钟的 8 分频

从正常运行模式向停止模式、等待模式的状态转移如图 8.11 所示，正常运行模式的状态转移如图 8.12 所示。必须按照各图所示的状态转移进行。

从当前状态可转移到下一个的状态和设定方法如表 8.7 所示。表中的纵轴表示当前状态，横轴表示转移到下一个的状态。

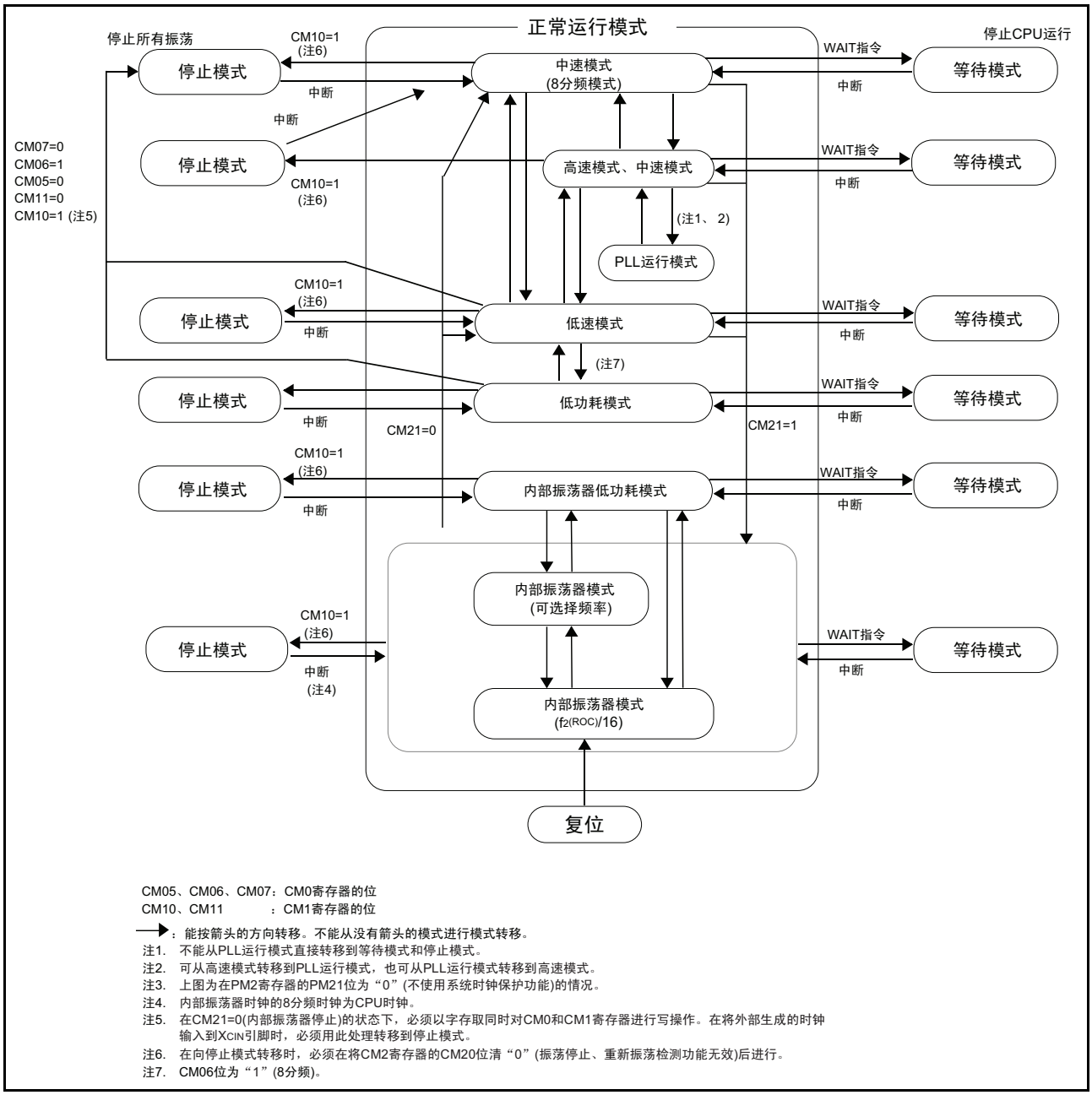
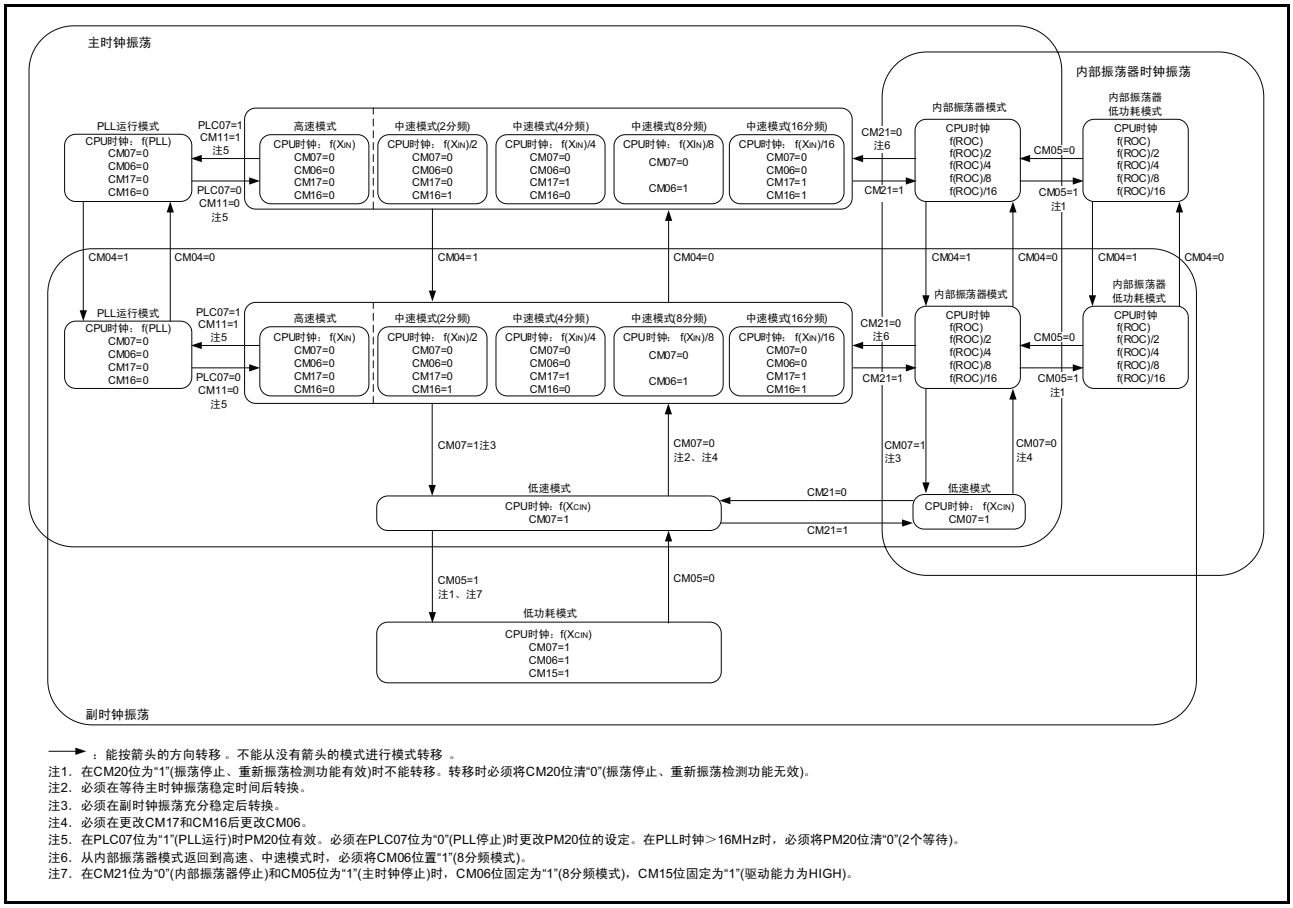



图 8.11 停止模式、等待模式的状态转移




→ ：能按箭头的方向转移 。不能从没有箭头的模式进行模式转移 。

注1. 在CM20位为“1”(振荡停止、重新振荡检测功能有效)时不能转移。转移时必须将CM20位清“0”(振荡停止、重新振荡检测功能无效)。
注2. 必须在等待主时钟振荡稳定时间后转换。
注3. 必须在副时钟振荡充分稳定后转换。
注4. 必须在更改CM17和CM16后更改CM06。
注5. 在PLC07位为“1”(PLL运行)时PM20位有效。必须在PLC07位为“0”(PLL停止)时更改PM20位的设定。在PLL时钟＞16MHz时，必须将PM20位清“0”(2个等待)。
注6. 从内部振荡器模式返回到高速、中速模式时，必须将CM06位置“1”(8分频模式)。
注7. 在CM21位为“0”(内部振荡器停止)和CM05位为“1”(主时钟停止)时，CM06位固定为“1”(8分频模式)，CM15位固定为“1”(驱动能力为HIGH)。

图 8.12 正常运行模式的状态

## 表 8.7 从当前状态可转移到下一个的状态和设定方法

| | | 下一个状态 | | | | | | | |
|---|---|---|---|---|---|---|---|---|---|
| | | 高速、中速模式 | 低速模式（注 2） | 低功耗模式 | PLL 运行模式（注 2） | 内部振荡器模式 | 内部振荡器低功耗模式 | 停止模式 | 等待模式 |
| 当前状态 | 高速、中速模式 | （注 8） | （9）（注 7） | — | （13）（注 3） | （15） | — | （16）（注 1） | （17） |
| | 低速模式（注 2） | （8） | | （11）（注 1、6） | — | （8） | — | （16）（注 1） | （17） |
| | 低功耗模式 | — | （10） | | — | — | — | （16）（注 1） | （17） |
| | PLL 运行模式（注 2） | （12）（注 3） | — | — | | — | — | — | — |
| | 内部振荡器模式 | （14）（注 4） | （9）（注 7） | — | — | （注 8） | （11）（注 1） | （16）（注 1） | （17） |
| | 内部振荡器低功耗模式 | — | — | — | — | （10） | （注 8） | （16）（注 1） | （17） |
| | 停止模式 | （18）（注 5） | （18） | （18） | — | （18）（注 5） | （18）（注 5） | | — |
| | 等待模式 | （18） | （18） | （18） | — | （18） | （18） | — | |

—：不能转移。

注 1. 在 CM20 位为 “1”（振荡停止、重新振荡检测功能有效）时不能转移。转移时必须将 CM20 位清 “0”（振荡停止、重新振荡检测功能无效）。
注 2. 在低速模式时，能控制内部振荡器时钟的振荡或停止。此时的内部振荡器时钟能用作外围功能时钟。在 PLL 运行模式时，能控制副时钟的振荡或停止。此时的副时钟能用作定时器 A 和定时器 B 的时钟。
注 3. 向 PLL 运行模式的转移只能从高速模式进行。另外，从 PLL 运行模式只能转移到高速模式。
注 4. 在从内部振荡器模式转移到高速、中速模式前，必须将 CM06 位置 “1”（8 分频模式）。
注 5. 从停止模式返回时， CM06 位变为 “1”（8 分频模式）。
注 6. 如果将 CM05 位置 “1”（主时钟停止）， CM06 位就变为 “1”（8 分频模式）。
注 7. 能在副时钟振荡时转移。
注 8. 同模式内的转移 （分频的变更和副时钟振荡或停止）如下：

| | | 副时钟振荡 | | | | | 副时钟停止 | | | | |
|---|---|---|---|---|---|---|---|---|---|---|---|
| | | 无分频 | 2 分频 | 4 分频 | 8 分频 | 16 分频 | 无分频 | 2 分频 | 4 分频 | 8 分频 | 16 分频 |
| 副时钟振荡 | 无分频 | | （4） | （5） | （7） | （6） | （1） | — | — | — | — |
| | 2 分频 | （3） | | （5） | （7） | （6） | — | （1） | — | — | — |
| | 4 分频 | （3） | （4） | | （7） | （6） | — | — | （1） | — | — |
| | 8 分频 | （3） | （4） | （5） | | （6） | — | — | — | （1） | — |
| | 16 分频 | （3） | （4） | （5） | （7） | | — | — | — | — | （1） |
| 副时钟停止 | 无分频 | （2） | — | — | — | — | | （4） | （5） | （7） | （6） |
| | 2 分频 | — | （2） | — | — | — | （3） | | （5） | （7） | （6） |
| | 4 分频 | — | — | （2） | — | — | （3） | （4） | | （7） | （6） |
| | 8 分频 | — | — | — | （2） | — | （3） | （4） | （5） | | （6） |
| | 16 分频 | — | — | — | — | （2） | （3） | （4） | （5） | （7） | |

—：不能转移。

注 9. （ ）内为以下的设定方法：

| | 设定内容 | 运行内容 |
|---|---|---|
| （1） | CM04 = 0 | 副时钟停止 |
| （2） | CM04 = 1 | 副时钟振荡 |
| （3） | CM06 = 0、CM17 = 0、CM16 = 0 | CPU 时钟无分频模式 |
| （4） | CM06 = 0、CM17 = 0、CM16 = 1 | CPU 时钟 2 分频模式 |
| （5） | CM06 = 0、CM17 = 1、CM16 = 0 | CPU 时钟 4 分频模式 |
| （6） | CM06 = 0、CM17 = 1、CM16 = 1 | CPU 时钟 16 分频模式 |
| （7） | CM06 = 1 | CPU 时钟 8 分频模式 |
| （8） | CM07 = 0 | 选择主时钟、 PLL 时钟或者内部振荡器时钟 |
| （9） | CM07 = 1 | 选择副时钟 |
| （10） | CM05 = 0 | 主时钟振荡 |
| （11） | CM05 = 1 | 主时钟停止 |
| （12） | PLC07 = 0、 CM11 = 0 | 选择主时钟 |
| （13） | PLC07 = 1、 CM11 = 1 | 选择 PLL 时钟 |
| （14） | CM21 = 0 | 选择主时钟或者 PLL 时钟 |
| （15） | CM21 = 1 | 选择内部振荡器时钟 |
| （16） | CM10 = 1 | 转移到停止模式 |
| （17） | wait 指令 | 转移到等待模式 |
| （18） | 硬件中断 | 从停止模式、等待模式返回 |

CM04, CM05, CM06, CM07:CM0 寄存器的位
CM10, CM11, CM16, CM17:CM1 寄存器的位
CM20, CM21 :CM2 寄存器的位
PLC07 :PLC0 寄存器的位

## 8.7 系统时钟的保护功能

系统时钟的保护功能是在选择主时钟作为 CPU 时钟的时钟源时，为了在失控时不使 CPU 时钟停止而禁止更改时钟的功能。

如果将 PM2 寄存器的 PM21 位置 “1”（禁止更改时钟），就不能改写以下的位 :

- CM0 寄存器的 CM02 位、 CM05 位、 CM07 位
- CM1 寄存器的 CM10 位、 CM11 位
- CM2 寄存器的 CM20 位
- PLC0 寄存器的全部位

使用系统时钟的保护功能时，必须在 CM0 寄存器 CM05 位为 “0”（主时钟振荡）并且 CM07 位为 “0”（CPU 时钟的时钟源为主时钟）的状态下进行以下处理 :

（1）将 PRCR 寄存器的 PRC1 位置 “1”（允许写 PM2 寄存器）

（2）将 PM2 寄存器的 PM21 位置 “1”（禁止更改时钟）

（3）将 PRCR 寄存器的 PRC1 位清 “0”（禁止写 PM2 寄存器）

在 PM21 位为 “1”时，不能执行 WAIT 指令。

## 8.8 振荡停止、重新振荡检测功能

振荡停止、重新振荡检测功能是检测主时钟振荡电路的停止和重新振荡的功能。在检测到振荡停止或重新振荡时，产生复位或者振荡停止、重新振荡检测中断。能根据 CM2 寄存器的 CM27 位选择产生复位还是中断。

可根据 CM2 寄存器的 CM20 位选择振荡停止、重新振荡检测功能是否有效。

振荡停止、重新振荡检测功能的规格如**表 8.8** 所示。

表 8.8 振荡停止、重新振荡检测功能的规格

| 项目 | 规格 |
|---|---|
| 能检测振荡停止的时钟和频率范围 | f(XIN）≥ 2MHz |
| 振荡停止、重新振荡检测功能的有效条件 | CM20 位置 “1”（有效） |
| 检测到振荡停止、重新振荡时的运行 | • 产生复位 （CM27 位 =0）<br>• 产生振荡停止、重新振荡检测中断 （CM27 位 =1） |

### 8.8.1 CM27 位为 “0”（复位）时的运行

在 CM20 位为 “1”（振荡停止、重新振荡检测功能有效）时，如果检测到主时钟停止，单片机被初始化，并停止运行 （有关振荡停止检测复位，请参照 “5. SFR”和 “6. 复位”）。

通过硬件复位 1 或者硬件复位 2 解除此状态。虽然在检测到重新振荡时也能初始化单片机和停止单片机的运行，但是请不要使用这种方法 （在主时钟的停止状态下，不要将 CM20 位置 “1”、 CM27 位清 “0”）。

### 8.8.2 CM27 位为 “1”（振荡停止、重新振荡检测中断）时的运行

在主时钟为 CPU 时钟源并且 CM20 位为 “1”（振荡停止、重新振荡检测功能有效）时，一旦主时钟停止，就变为以下的状态 :

- 产生振荡停止、重新振荡检测中断请求
- 内部振荡器开始振荡，内部振荡器时钟取代主时钟成为 CPU 时钟或者外围功能时钟的时钟源
- CM21 位＝ 1 （内部振荡器时钟为 CPU 时钟）
- CM22 位＝ 1 （检测到主时钟停止）
- CM23 位＝ 1 （主时钟停止）

在 PLL 时钟为 CPU 时钟源并且 CM20 位为 “1”时，一旦主时钟停止，就变为以下的状态。因为 CM21 位不变，所以必须在中断程序中将 CM21 置 “1”（内部振荡器时钟）。

- 产生振荡停止、重新振荡检测中断请求
- CM22 位＝ 1 （检测到主时钟停止）
- CM23 位＝ 1 （主时钟停止）
- CM21 位不变

在 CM20 位为 “1”时，一旦主时钟从停止状态重新振荡，就变为以下的状态 :

- 产生振荡停止、重新振荡检测中断请求
- CM22 位＝ 1 （检测到主时钟重新振荡）
- CM23 位＝ 0 （主时钟振荡）
- CM21 位不变

### 8.8.3 振荡停止、重新振荡检测功能的使用方法

- 振荡停止、重新振荡检测中断和看门狗定时器中断复用一个中断向量地址。在使用振荡停止、重新振荡检测中断和看门狗定时器中断时，必须通过中断程序读取 CM22 位，判断是哪个中断源产生的中断请求。
- 如果在振荡停止后主时钟重新振荡，必须通过程序将主时钟返回到 CPU 时钟或者外围功能的时钟源。从内部振荡器时钟切换到主时钟的步骤如图 8.13 所示。
- 在发生振荡停止、重新振荡检测中断的同时， CM22 位变为 “1”。在 CM22 位为 “1” 时，禁止振荡停止、重新振荡检测中断。如果通过程序将 CM22 位清 “0”，就允许振荡停止、重新振荡检测中断。
- 在低速模式时，如果 CM20 位为 “1” 且主时钟停止，就产生振荡停止、重新振荡检测中断请求。同时，内部振荡器开始振荡。此时， CPU 时钟的时钟源仍然为副时钟，但是外围功能时钟的时钟源变为内部振荡器时钟。
- 如果在使用振荡停止、重新振荡检测功能中要转移到等待模式，就必须将 CM02 位清 “0”（在等待模式时不停止外围功能时钟）。
- 因为振荡停止、重新振荡检测功能具有通过外部源停止主时钟的功能，所以在通过程序使主时钟停止或者振荡时，即在转移到停止模式或者更改 CM05 位时，必须将 CM20 位清 “0”（振荡停止、重新振荡检测功能无效）。
- 如果主时钟的频率小于等于 2MHz，就不能使用此功能，所以必须将 CM20 位清 “0”。

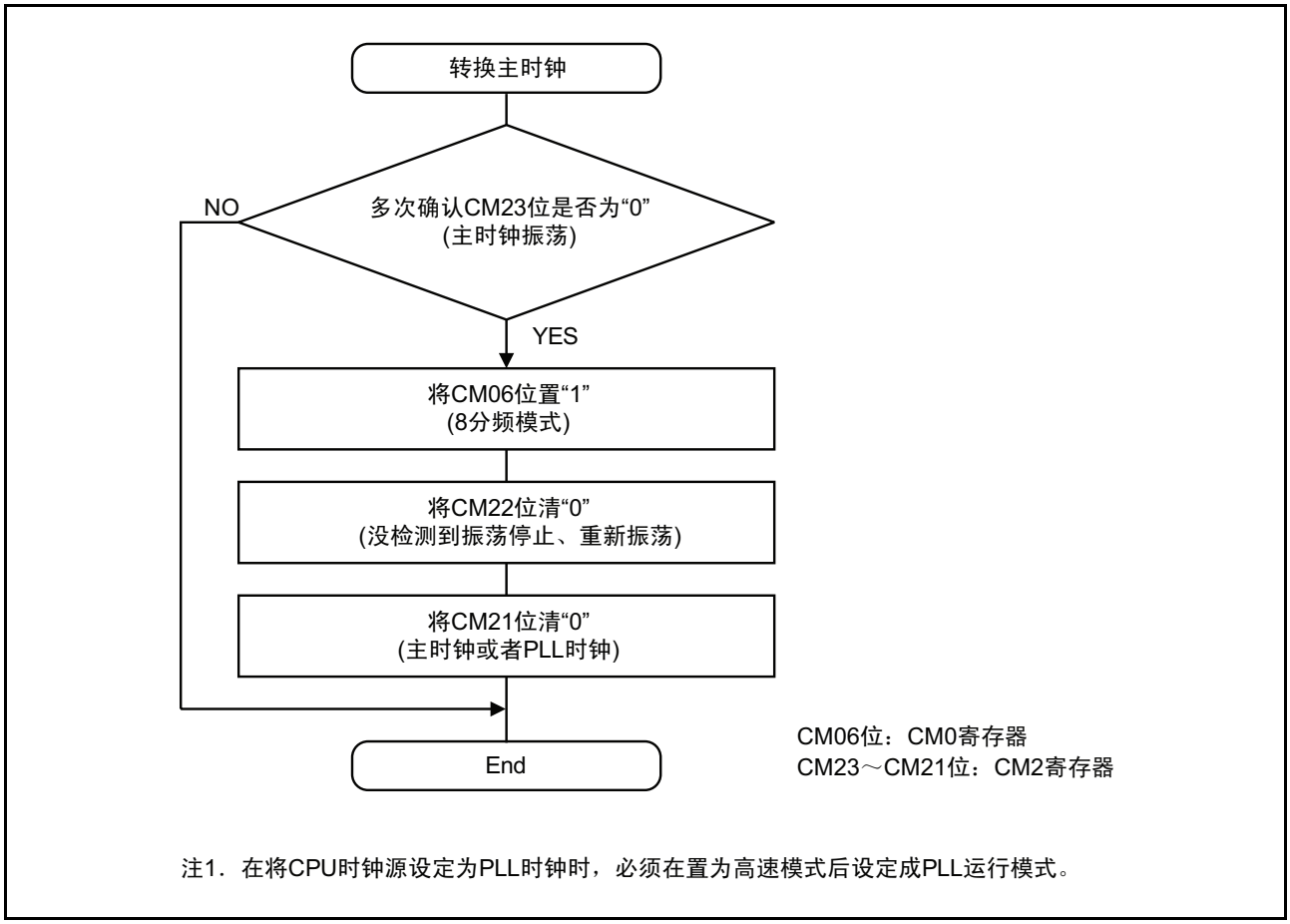



图 8.13 从内部振荡器时钟切换到主时钟的步骤

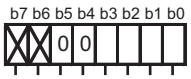
# 9. 保护

保护功能是为了在程序失控时使重要的寄存器不被轻易改写的功能。 PRCR 寄存器如图 9.1 所示。 PRCR 寄存器保护的寄存器如下 :

- 由 PRC0 位保护的寄存器 :CM0、 CM1、 CM2、 PLC0、 ROCR、 PCLKR、 CCLKR 寄存器
- 由 PRC1 位保护的寄存器 :PM0、 PM1、 PM2、 TB2SC、 INVC0、 INVC1 寄存器
- 由 PRC2 位保护的寄存器 :PD9、 PACR、 S4C、 NDDR 寄存器
- 由 PRC3 位保护的寄存器 :VCR2、 D4INT 寄存器

如果在将 PRC2 位置 “1”（允许写状态）后对任意的地址进行写操作， PRC2 位就变为 “0”（禁止写状态）。必须在将 PRC2 位置 “1”后的下一条指令更改由 PRC2 位保护的寄存器。在将 PRC2 位置 “1”的指令和下一条指令之间不能进行中断和 DMA 传送。即使对任意的地址进行写操作， PRC0、 PRC1、 PRC3 位也不会变为 “0”，所以必须通过程序将 PRC0、 PRC1、 PRC3 位清 “0”。

保护寄存器




| 符号 | 地址 | 复位后的值 |
|---|---|---|
| PRCR | 000A16地址 | XX0000002 |

| 位符号 | 位名 | 功能 | RW |
|---|---|---|---|
| PRC0 | 保护位0 | 允许写CM0、CM1、CM2、ROCR、PLC0和PCLKR寄存器<br>0：禁止写<br>1：允许写 | RW |
| PRC1 | 保护位1 | 允许写PM0、PM1、PM2、TB2SC、INVC0和INVC1寄存器<br>0：禁止写<br>1：允许写 | RW |
| PRC2 | 保护位2 | 允许写PD9、PACR、S4C和NDDR寄存器<br>0：禁止写<br>1：允许写(注1) | RW |
| PRC3 | 保护位3 | 允许写VCR2和D4INT寄存器<br>0：禁止写<br>1：允许写 | RW |
| (b5–b4) | 保留位 | 必须清“0” | RW |
| (b7–b6) | 暂未使用。只能写“0”。读时值不定。 | | — |

注1. 如果在将PRC2位置“1”后对任意的地址进行写操作，该位就变为“0”。由于其它位不变为“0”，因此必须通过程序将它们清“0”。

图 9.1 PRCR 寄存器

# 10. 中断

**注意**

对于 64 引脚版，不能使用外围功能中断的 SI/O4 中断。

在 M16C/29 T-ver. 和 V-ver. 中，不能使用低电压检测中断。

## 10.1 中断的分类

中断的分类如图 10.1 所示。

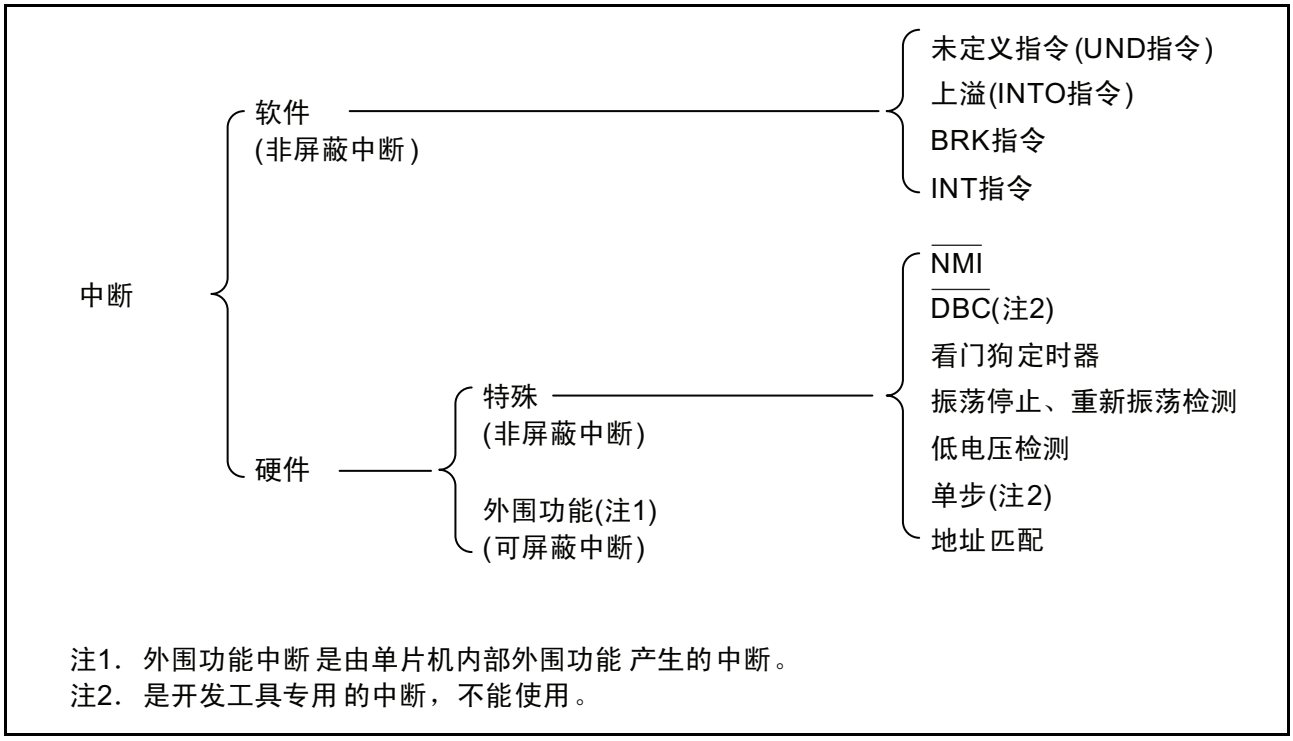



图 10.1 中断的分类

- 可屏蔽中断：能通过中断允许标志（I 标志）允许／禁止中断或者能通过中断优先级更改中断优先权
- 非可屏蔽中断：不能通过中断允许标志（I 标志）允许／禁止中断或者不能通过中断优先级更改中断优先权

### 10.1.1 软件中断

通过执行指令产生软件中断。软件中断是非屏蔽中断。

#### 10.1.1.1 未定义指令中断

如果执行 UND 指令，就产生未定义指令中断。

#### 10.1.1.2 上溢中断

在 O 标志为 “1”（运算结果上溢）时，如果执行 INTO 指令，就产生上溢中断。会影响 O 标志变化的指令如下 :

ABS、 ADC、 ADCF、 ADD、 CMP、 DIV、 DIVU、 DIVX、 NEG、 RMPA、 SBB、 SHA、 SUB

#### 10.1.1.3 BRK 中断如果

如果执行 BRK 中断，就产生 BRK 中断。

#### 10.1.1.4 INT 指令中断

如果执行 INT 指令，就产生 INT 指令中断。能用 INT 指令指定的软件中断序号为 0 ～ 63。因为软件中断序号 1 ～ 31 分配给外围功能中断，所以通过执行 INT 指令，能执行和外围功能中断一样的中断程序。

对于软件中断序号 0 ～ 31，在执行指令时将 U 标志压栈，然后在将 U 标志清 “0”（选择 ISP）后执行中断响应顺序。从中断程序返回时恢复被压栈的 U 标志。对于软件中断序号 32 ～ 63，在执行指令时 U 标志不变而使用当时选择的 SP。

## 10.1.2 硬件中断

硬件中断有特殊中断和外围功能中断。

### 10.1.2.1 特殊中断

特殊中断是非屏蔽中断。

(1) $\overline{\text{NMI}}$ 中断

如果 $\overline{\text{NMI}}$ 引脚的输入从“H”电平变为“L”电平，就发生 $\overline{\text{NMI}}$ 中断。$\overline{\text{NMI}}$ 中断的详细内容请参照“2.4.3 $\overline{\text{NMI}}$ 中断”。

(2) $\overline{\text{DBC}}$ 中断

$\overline{\text{DBC}}$ 中断是开发工具专用的中断，不能使用。

(3) 看门狗定时器中断

看门狗定时器中断是由看门狗定时器产生的中断。必须在看门狗定时器中断发生后初始化看门狗定时器。看门狗定时器的详细内容请参照 “11. 看门狗定时器”。

(4) 振荡停止、重新振荡检测中断

振荡停止、重新振荡检测中断是由振荡停止、重新振荡检测功能产生的中断。振荡停止、重新振荡检测功能的详细内容请参照 “8. 时钟产生电路”。

(5) 低电压检测中断

低电压检测中断是由电压检测电路产生的中断。电压检测电路的详细内容请参照 “8. 时钟产生电路”。

(6) 单步中断

单步中断是开发工具专用的中断，不能使用。

(7) 地址匹配中断

如果对应的允许位 （AIER 寄存器的 AIER0 位或者 AIER1 位）为 “1”，就在执行 RMAD0 或者 RMAD1 寄存器指向的地址的指令前发生地址匹配中断。

地址匹配中断的详细内容请参照 “10.10 地址匹配中断”。

### 10.1.2.2 外围功能中断

外围功能中断是由单片机内部的外围功能产生的中断。外围功能中断是可屏蔽中断。外围功能中断的中断源请参照 “表 10.2 可变向量表”。另外，外围功能的详细内容请参照各外围功能的说明。

## 10.2 中断和中断向量

1 个向量为 4 个字节。必须在各中断向量中设定各中断程序的起始地址。如果中断请求被接受，就转移到设定在中断向量的地址。中断向量如图 10.2 所示。

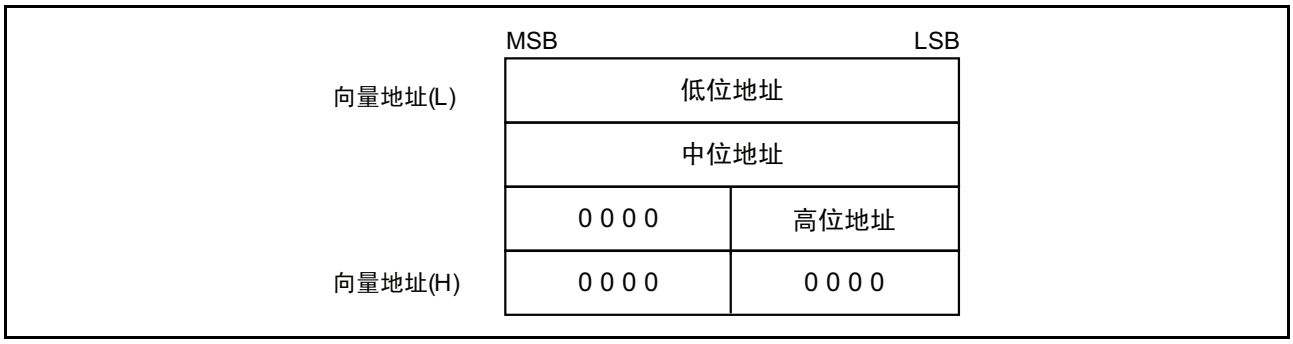



图 10.2 中断向量

### 10.2.1 固定向量表

固定向量表分配在 FFFDC16 地址到 FFFFF16 地址中。固定向量表如表 10.1 所示。在闪存版，固定向量的向量地址 (H) 用于 ID 代码检查功能。详细内容请参照 “21.3 闪存改写禁止功能”。

表 10.1 固定向量表

| 中断源 | 向量地址<br>地址 (L) ～地址 (H) | 备注 | 参考 |
|---|---|---|---|
| 未定义指令 | FFFDC16 ～ FFFDF16 | 由 UND 指令产生的中断 | M16C/60、 M16C/20 系列软件手册 |
| 上溢 | FFFE016 ～ FFFE316 | 由 INTO 指令产生的中断 | |
| BRK 指令 | FFFE416 ～ FFFE716 | 在 FFFE716 地址的内容为 FF16 时，从可变向量表内的向量指向的地址执行 | |
| 地址匹配 | FFFE816 ～ FFFEB16 | | 地址匹配中断 |
| 单步 （注 1） | FFFEC16 ～ FFFEF16 | | |
| 看门狗定时器、振荡停止、重新振荡检测、低电压检测 | FFFF016 ～ FFFF316 | | 看门狗定时器、时钟产生电路、电压检测电路 |
| $\overline{\text{DBC}}$ （注 1） | FFFF416 ～ FFFF716 | | |
| $\overline{\text{NMI}}$ | FFFF816 ～ FFFFB16 | | $\overline{\text{NMI}}$ 中断 |
| 复位 （注 2） | FFFFC16 ～ FFFFF16 | | 复位 |

注 1. 是开发工具专用的中断，不能使用。

注 2. 在 FFFFF16 地址的 b3 ～ b0 为保留位。必须设定为 “11112”。

## 10.2.2 可变向量表

从设定在 INTB 寄存器的起始地址开始的 256 个字节为可变向量表区。可变向量表如**表 10.2** 所示。如果在 INTB 寄存器内设定偶数地址，就能比设定为奇数地址时更快地执行中断响应顺序。

表 10.2 可变向量表

| 中断源 | 向量地址 （注 1）<br>地址 (L) ～地址 (H) | 软件中断序号 | 参考 |
|---|---|---|---|
| BRK 指令 （注 2） | +0 ～ +3(0000$_{16}$ ～ 0003$_{16}$) | 0 | M16C/60、 M16C/20 系列软件手册 |
| CAN0 唤醒 （注 3） | +4 ～ +7(0004$_{16}$ ～ 0007$_{16}$) | 1 | CAN 模块 |
| CAN0 接收结束 | +8 ～ +11(0008$_{16}$ ～ 000B$_{16}$) | 2 | |
| CAN0 发送结束 | +12 ～ +15(000C$_{16}$ ～ 000F$_{16}$) | 3 | |
| $\overline{\text{INT3}}$ | +16 ～ +19(0010$_{16}$ ～ 0013$_{16}$) | 4 | $\overline{\text{INT}}$ 中断 |
| IC/OC 中断 0 | +20 ～ +23(0014$_{16}$ ～ 0017$_{16}$) | 5 | 定时器 S |
| IC/OC 中断 1、 I$^2$C bus 接口 （注 4） | +24 ～ +27(0018$_{16}$ ～ 001B$_{16}$) | 6 | 定时器 S |
| IC/OC 基定时器、 SCL/SDA （注 4） | +28 ～ +31(001C$_{16}$ ～ 001F$_{16}$) | 7 | 多主控 I$^2$C bus 接口 |
| SI/O4、 $\overline{\text{INT5}}$ （注 5） | +32 ～ +35(0020$_{16}$ ～ 0023$_{16}$) | 8 | $\overline{\text{INT}}$ 中断 |
| SI/O3、 $\overline{\text{INT4}}$ （注 5） | +36 ～ +39(0024$_{16}$ ～ 0027$_{16}$) | 9 | 串行 I/O |
| UART2 总线冲突检测 （注 6） | +40 ～ +43(0028$_{16}$ ～ 002B$_{16}$) | 10 | 串行 I/O |
| DMA0 | +44 ～ +47(002C$_{16}$ ～ 002F$_{16}$) | 11 | DMAC |
| DMA1 | +48 ～ +51(0030$_{16}$ ～ 0033$_{16}$) | 12 | |
| CAN0 错误 （注 3） | +52 ～ +55(0034$_{16}$ ～ 0037$_{16}$) | 13 | CAN 模块 |
| A/D、键输入中断 （注 7） | +56 ～ +59(0038$_{16}$ ～ 003B$_{16}$) | 14 | A/D 转换器、键输入中断 |
| UART2 发送、 NACK2 （注 8） | +60 ～ +63(003C$_{16}$ ～ 003F$_{16}$) | 15 | 串行 I/O |
| UART2 接收、 ACK2 （注 8） | +64 ～ +67(0040$_{16}$ ～ 0043$_{16}$) | 16 | |
| UART0 发送 | +68 ～ +71(0044$_{16}$ ～ 0047$_{16}$) | 17 | |
| UART0 接收 | +72 ～ +75(0048$_{16}$ ～ 004B$_{16}$) | 18 | |
| UART1 发送 | +76 ～ +79(004C$_{16}$ ～ 004F$_{16}$) | 19 | |
| UART1 接收 | +80 ～ +83(0050$_{16}$ ～ 0053$_{16}$) | 20 | |
| 定时器 A0 | +84 ～ +87(0054$_{16}$ ～ 0057$_{16}$) | 21 | 定时器 |
| 定时器 A1 | +88 ～ +91(0058$_{16}$ ～ 005B$_{16}$) | 22 | |
| 定时器 A2 | +92 ～ +95(005C$_{16}$ ～ 005F$_{16}$) | 23 | |
| 定时器 A3 | +96 ～ +99(0060$_{16}$ ～ 0063$_{16}$) | 24 | |
| 定时器 A4 | +100 ～ +103(0064$_{16}$ ～ 0067$_{16}$) | 25 | |
| 定时器 B0 | +104 ～ +107(0068$_{16}$ ～ 006B$_{16}$) | 26 | |
| 定时器 B1 | +108 ～ +111(006C$_{16}$ ～ 006F$_{16}$) | 27 | |
| 定时器 B2 | +112 ～ +115(0070$_{16}$ ～ 0073$_{16}$) | 28 | |
| $\overline{\text{INT0}}$ | +116 ～ +119(0074$_{16}$ ～ 0077$_{16}$) | 29 | $\overline{\text{INT}}$ 中断 |
| $\overline{\text{INT1}}$ | +120 ～ +123(0078$_{16}$ ～ 007B$_{16}$) | 30 | |
| $\overline{\text{INT2}}$ | +124 ～ +127(007C$_{16}$ ～ 007F$_{16}$) | 31 | |
| 软件中断 （注 2） | +128 ～ +131(0080$_{16}$ ～ 0083$_{16}$)<br>～<br>+252 ～ +255(00FC$_{16}$ ～ 00FF$_{16}$) | 32<br>～<br>63 | M16C/60、 M16C/20 系列软件手册 |

注 1. 从 INTB 寄存器指向的地址开始的相对地址。

注 2. 不能通过 I 标志禁止。

注 3. 必须将 IFSR2A 寄存器的 IFSR22 位清 “0”。

注 4. 必须用 IFSR2A 寄存器的 IFSR26 和 IFSR27 位选择。

注 5. 必须用 IFSR 寄存器的 IFSR6 和 IFSR7 位选择。

注 6. 总线冲突检测 : 在 IEBus 模式时，总线冲突检测为中断源。
在 I$^2$C bus 模式时，开始条件检测、停止条件检测为中断源。

注 7. 必须用 IFSR2A 寄存器的 IFSR21 位选择

注 8. 在 I$^2$C bus 模式时， NACK、 ACK 为中断源。

## 10.3 中断控制

说明如何允许或禁止可屏蔽中断以及如何设定能接受的优先级。在此说明的内容不适用于非屏蔽中断。

根据 FLG 寄存器的 I 标志、IPL、各中断控制寄存器的 ILVL2 ～ ILVL0 位进行可屏蔽中断的允许或禁止控制。各中断控制寄存器的 IR 位表示有无中断请求。

中断控制寄存器如**图 10.3** 所示。

另外，下列中断共用向量和中断控制寄存器：

- $\overline{\text{INT4}}$ 和 SIO3
- $\overline{\text{INT5}}$ 和 SIO4
- A/D 转换和键输入中断
- IC/OC 基定时器和 SCL/SDA
- IC/OC 中断 1 和 $I^2C$ bus 接口

通过 IFSR 寄存器的 IFSR6 位、IFSR7 位以及 IFSR2A 寄存器的 IFSR21 位、IFSR26 位和 IFSR27 位进行中断请求的设定。

IFSR 寄存器和 IFSR2A 寄存器如**图 10.4** 所示。

中断控制寄存器(注2)

| 符号 | 地址 | 复位后的值 |
|---|---|---|
| C01WKIC | $0041_{16}$地址 | $XXXXX000_2$ |
| C0RECIC | $0042_{16}$地址 | $XXXXX000_2$ |
| C0TRMIC | $0043_{16}$地址 | $XXXXX000_2$ |
| ICOC0IC | $0045_{16}$地址 | $XXXXX000_2$ |
| ICOC1IC、IICIC(注3) | $0046_{16}$地址 | $XXXXX000_2$ |
| BTIC、SCLDAIC(注3) | $0047_{16}$地址 | $XXXXX000_2$ |
| BCNIC | $004A_{16}$地址 | $XXXXX000_2$ |
| DM0IC、DM1IC | $004B_{16}$、$004C_{16}$地址 | $XXXXX000_2$ |
| C01ERRIC | $004D_{16}$地址 | $XXXXX000_2$ |
| ADIC、KUPIC(注3) | $004E_{16}$地址 | $XXXXX000_2$ |
| S0TIC～S2TIC | $0051_{16}$、$0053_{16}$、$004F_{16}$地址 | $XXXXX000_2$ |
| S0RIC～S2RIC | $0052_{16}$、$0054_{16}$、$0050_{16}$地址 | $XXXXX000_2$ |
| TA0IC～TA4IC | $0055_{16}$～$0059_{16}$地址 | $XXXXX000_2$ |
| TB0IC～TB2IC | $005A_{16}$～$005C_{16}$地址 | $XXXXX000_2$ |

b7 b6 b5 b4 b3 b2 b1 b0

| 位符号 | 位名 | 功能 | RW |
|---|---|---|---|
| ILVL0 | 中断优先级选择位 | b2 b1 b0<br>0 0 0:0级 (禁止中断)<br>0 0 1:1级<br>0 1 0:2级<br>0 1 1:3级<br>1 0 0:4级<br>1 0 1:5级<br>1 1 0:6级<br>1 1 1:7级 | RW |
| ILVL1 | | | RW |
| ILVL2 | | | RW |
| IR | 中断请求位 | 0:无中断请求<br>1:有中断请求 | RW<br>(注1) |
| $\overline{\text{(b7–b4)}}$ | 暂未使用。必须写“0”。读时值不定。 | | — |

注1. IR位必须写“0”(不能写“1”)。
注2. 必须在不发生该寄存器所对应的中断请求的位置更改中断控制寄存器。详细内容请参照“2.4 中断”。
注3. 必须通过IFSR2A寄存器进行选择。

b7 b6 b5 b4 b3 b2 b1 b0

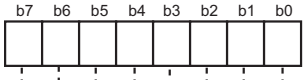
| 符号 | 地址 | 复位后的值 |
|---|---|---|
| INT3IC | $0044_{16}$地址 | $XX00X000_2$ |
| S4IC、INT5IC | $0048_{16}$地址 | $XX00X000_2$ |
| S3IC、INT4IC | $0049_{16}$地址 | $XX00X000_2$ |
| INT0IC～INT2IC | $005D_{16}$～$005F_{16}$地址 | $XX00X000_2$ |

| 位符号 | 位名 | 功能 | RW |
|---|---|---|---|
| ILVL0 | 中断优先级选择位 | b2 b1 b0<br>0 0 0:0级 (禁止中断)<br>0 0 1:1级<br>0 1 0:2级<br>0 1 1:3级<br>1 0 0:4级<br>1 0 1:5级<br>1 1 0:6级<br>1 1 1:7级 | RW |
| ILVL1 | | | RW |
| ILVL2 | | | RW |
| IR | 中断请求位 | 0:无中断请求<br>1:有中断请求 | RW<br>(注1) |
| POL | 极性切换位 | 0:选择下降沿(注3、4)<br>1:选择上升沿 | RW |
| — (b5) | 保留位 | 必须清“0” | RW |
| $\overline{\text{(b7–b6)}}$ | 暂未使用。必须写“0”。读时值不定。 | | — |

注1. IR位必须写“0”(不能写“1”)。
注2. 必须在不发生该寄存器所对应的中断请求的位置，更改中断控制寄存器。详细内容请参照“2.4 中断”。
注3. 在IFSR寄存器的IFSRi位(i=0～5)为“1”(双边沿)时，必须将INTiIC寄存器的POL位清“0”(下降沿)。
注4. 在IFSR寄存器的IFSR6位为“0”(选择SI/O3)或者IFSR寄存器的IFSR7位为“0”(选择SI/O4)时，必须将S3IC寄存器或者S4IC寄存器的POL位清“0”(下降沿)。

图 10.3 中断控制寄存器

## 中断源选择寄存器



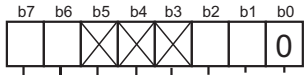

| 符号 | 地址 | 复位后的值 |
|---|---|---|
| IFSR | 035F16地址 | 0016 |

| 位符号 | 位名 | 功能 | RW |
|---|---|---|---|
| IFSR0 | INT0中断极性切换位 | 0 : 单边沿<br>1 : 双边沿 (注1) | RW |
| IFSR1 | INT1中断极性切换位 | 0 : 单边沿<br>1 : 双边沿 (注1) | RW |
| IFSR2 | INT2中断极性切换位 | 0 : 单边沿<br>1 : 双边沿 (注1) | RW |
| IFSR3 | INT3中断极性切换位 | 0 : 单边沿<br>1 : 双边沿 (注1) | RW |
| IFSR4 | INT4中断极性切换位 | 0 : 单边沿<br>1 : 双边沿 (注1) | RW |
| IFSR5 | INT5中断极性切换位 | 0 : 单边沿<br>1 : 双边沿 (注1) | RW |
| IFSR6 | 中断源切换位 | 0 : SI/O3 (注2)<br>1 : INT4 | RW |
| IFSR7 | 中断源切换位 | 0 : SI/O4 (注2)<br>1 : INT5 | RW |

注1. 在选择“1”(双边沿)时，必须将对应的INT0IC～INT5IC寄存器的POL位清“0”(下降沿)。

注2. 在选择“0”(SI/O3、SI/O4)时，必须将对应的S3IC、S4IC寄存器的POL位清“0”(下降沿)。

## 中断源选择寄存器2




| 符号 | 地址 | 复位后的值 |
|---|---|---|
| IFSR2A | 035E16地址 | 00XXX0002 |

| 位符号 | 位名 | 功能 | RW |
|---|---|---|---|
| IFSR20 | 保留位 | 必须置“1” | RW |
| IFSR21 | 中断源切换位 | 0：A/D转换<br>1：键输入 | RW |
| IFSR22 | 中断源切换位 | 0：CAN0唤醒/错误<br>1：不能设定 | RW |
| (b5-b3) | 暂未使用。必须写“0”。读时值不定。 | | — |
| IFSR26 | 中断源切换位 | 0 : IC/OC基定时器<br>1 : SCL/SDA | RW |
| IFSR27 | 中断源切换位 | 0 : IC/OC中断1<br>1 : I2C bus接口 | RW |

图 10.4 IFSR 寄存器和 IFSR2A 寄存器

### 10.3.1 I 标志

I 标志允许或禁止可屏蔽中断。如果将 I 标志置 “1”（允许），就允许可屏蔽中断；如果清 “0”（禁止），就禁止所有可屏蔽中断。

### 10.3.2 IR 位

如果发生中断请求， IR 位就变为 “1”（有中断请求）。在中断请求被接受并转移到对应的中断向量后，IR 位变为 “0”（无中断请求）。

IR 位能通过程序清 “0”，但是不能写 “1”。

### 10.3.3 ILVL2 ～ ILVL0 位、 IPL

能通过 ILVL2 ～ ILVL0 位设定中断优先级。

中断优先级的设定如**表 10.3** 所示，由 IPL 允许的中断优先级如**表 10.4** 所示。

接受中断请求的条件如下所示 :

- I 标志＝ 1
- IR 位＝ 1
- 中断优先级＞ IPL

I 标志、 IR 位、 ILVL2 ～ ILVL0 位、 IPL 各自独立 , 互不影响。

表 10.3 中断优先级的设定

| ILVL2 ～ ILVL0 位 | 中断优先级 | 优先级 |
|---|---|---|
| $000_2$ | 0 级 （中断禁止） | — |
| $001_2$ | 1 级 | 低 |
| $010_2$ | 2 级 | ↓ |
| $011_2$ | 3 级 | ↓ |
| $100_2$ | 4 级 | ↓ |
| $101_2$ | 5 级 | ↓ |
| $110_2$ | 6 级 | ↓ |
| $111_2$ | 7 级 | 高 |

表 10.4 由 IPL 允许的中断优先级

| IPL | 允许的中断优先级 |
|---|---|
| $000_2$ | 允许大于等于 1 级 |
| $001_2$ | 允许大于等于 2 级 |
| $010_2$ | 允许大于等于 3 级 |
| $011_2$ | 允许大于等于 4 级 |
| $100_2$ | 允许大于等于 5 级 |
| $101_2$ | 允许大于等于 6 级 |
| $110_2$ | 允许大于等于 7 级 |
| $111_2$ | 禁止所有可屏蔽中断 |

## 10.4 中断响应顺序

说明从接受中断请求开始到执行中断程序的中断响应顺序。

如果在指令执行中发生中断请求，就在该指令执行结束后判断优先级，从下一个周期开始转移到中断响应顺序。但是，对于 SMOVB、 SMOVF、 SSTR、 RMPA 各指令，如果在指令执行中发生中断请求，就暂时中断指令的运行，转移到中断响应顺序。

中断响应顺序的运行如下。中断响应顺序的执行时间如**图 10.5** 所示。

（1）通过读 0000016 地址，在 CPU 获得中断信息 （中断序号和中断请求级）后，相应的中断的 IR 位变为“0”（无中断请求）。

（2）将中断响应顺序前的 FLG 寄存器压栈到 CPU 内的暂时寄存器 （注 1）。

（3）在 FLG 寄存器中的 I 标志、 D 标志、 U 标志的状态如下 :

I 标志为 “0”（禁止中断）

D 标志为 “0”（禁止单步中断）

U 标志为 “0”（指定 ISP）

但是，在执行软件中断序号 32 ～ 63 的 INT 指令时， U 标志不变。

（4）将 CPU 内部的暂时寄存器 （注 1）压栈。

（5）将 PC 压栈。

（6）给 IPL 设定接受中断的中断优先级。

（7）将设定在中断向量的中断程序的起始地址输入到 PC。

中断响应顺序结束后，从中断程序的起始地址开始执行指令。

注 1. 用户不能使用。

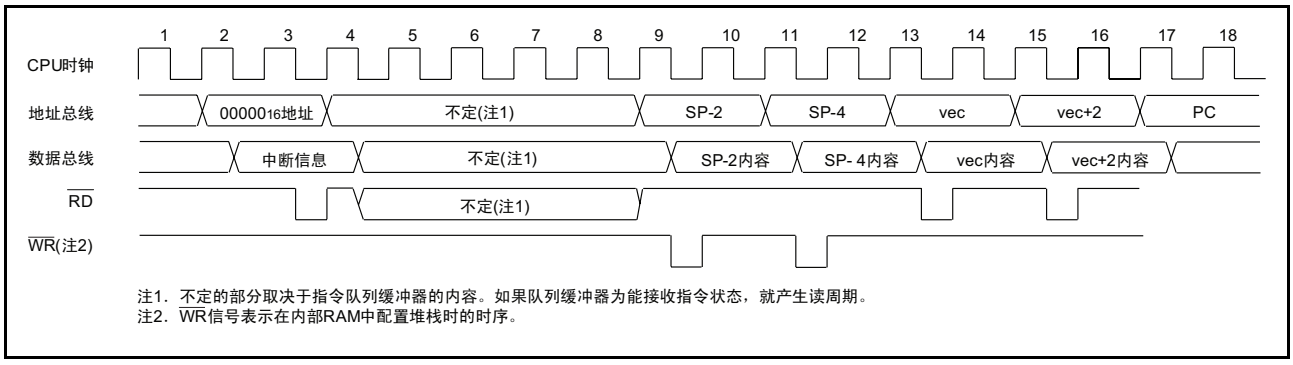
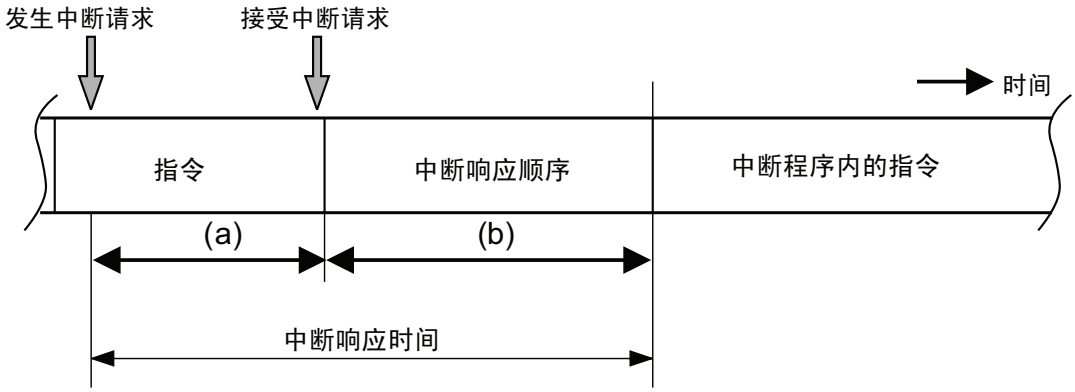



图 10.5 中断响应顺序的执行时间

### 10.4.1 中断响应时间

中断响应时间如图 10.6 所示。中断响应时间是从发生中断请求开始到执行中断程序内的第一条指令为止的时间。这个时间由从发生中断请求时开始到此时正在执行的指令结束为止的时间 （图 10.6(a)）和执行中断响应顺序的时间 （图 10.6(b)）构成。




(a) 为从发生中断请求开始到此时正在执行的指令结束为止的时间，根据执行的指令而不同。此时间最长的指令是DIVX指令，为30周期(无等待、除数为寄存器时的周期数)。

(b) 执行中断响应顺序的时间，请参照下表。同时，必须将$\overline{\text{DBC}}$中断增加2个周期，将地址匹配中断和单步中断增加1个周期。

| 中断向量的地址 | SP的值 | 无等待 |
|---|---|---|
| 偶数 | 偶数 | 18个周期 |
| 偶数 | 奇数 | 19个周期 |
| 奇数 | 偶数 | 19个周期 |
| 奇数 | 奇数 | 20个周期 |

图 10.6 中断响应时间

### 10.4.2 接受中断请求时的 IPL 变化

如果接受可屏蔽中断的中断请求，就给 IPL 设定接受中断的中断优先级。

如果接受软件中断或特殊中断请求，就将表 10.5 中所示的值设定到 IPL。接受软件中断或特殊中断时的 IPL 值如表 10.5 所示。

表 10.5 接受软件中断或特殊中断时的 IPL 值

| 中断源 | IPL 值 |
|---|---|
| 看门狗定时器、 $\overline{\text{NMI}}$、振荡停止、重新振荡检测、低电压检测 | 7 |
| 软件、地址匹配、 $\overline{\text{DBC}}$、单步 | 不变 |

### 10.4.3 寄存器压栈

在中断响应顺序中，将 FLG 寄存器和 PC 压栈。

首先将 PC 的高 4 位、 FLG 寄存器的高 4 位 (IPL) 和低 8 位压栈 （共 16 位），然后将 PC 的低 16 位压栈。中断请求接受前后的堆栈状态如**图 10.7** 所示。

必须在中断程序的开始通过程序压栈其它所需的寄存器。如果使用 PUSHM 指令，就能用 1 条指令压栈除 SP 以外的全部寄存器。

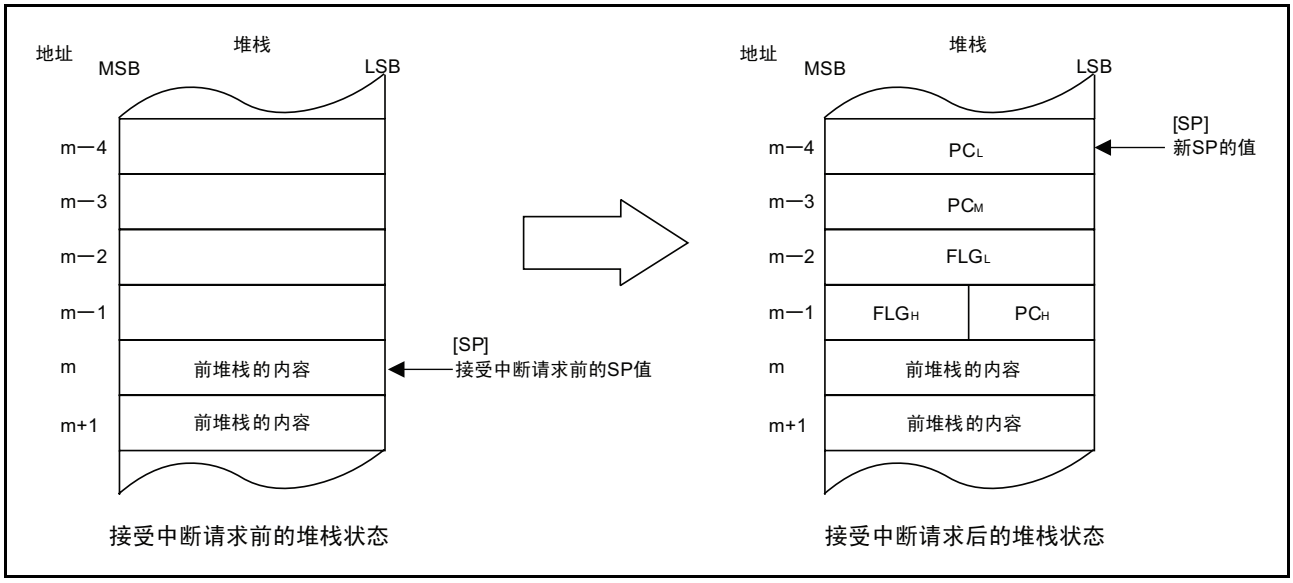



图 10.7 中断请求接受前后的堆栈状态

根据接受中断请求时的 SP （注 1）是偶数还是奇数，中断响应顺序进行的寄存器压栈操作不同。 SP （注 1）为偶数时，同时压栈 FLG 寄存器和 PC 的各 16 位；为奇数时，按 8 位分 2 次压栈。寄存器的压栈操作如图 10.8 所示。

注 1. 如果执行软件序号 32 ～ 63 的 INT 指令，为 U 标志表示的 SP。否则为 ISP。

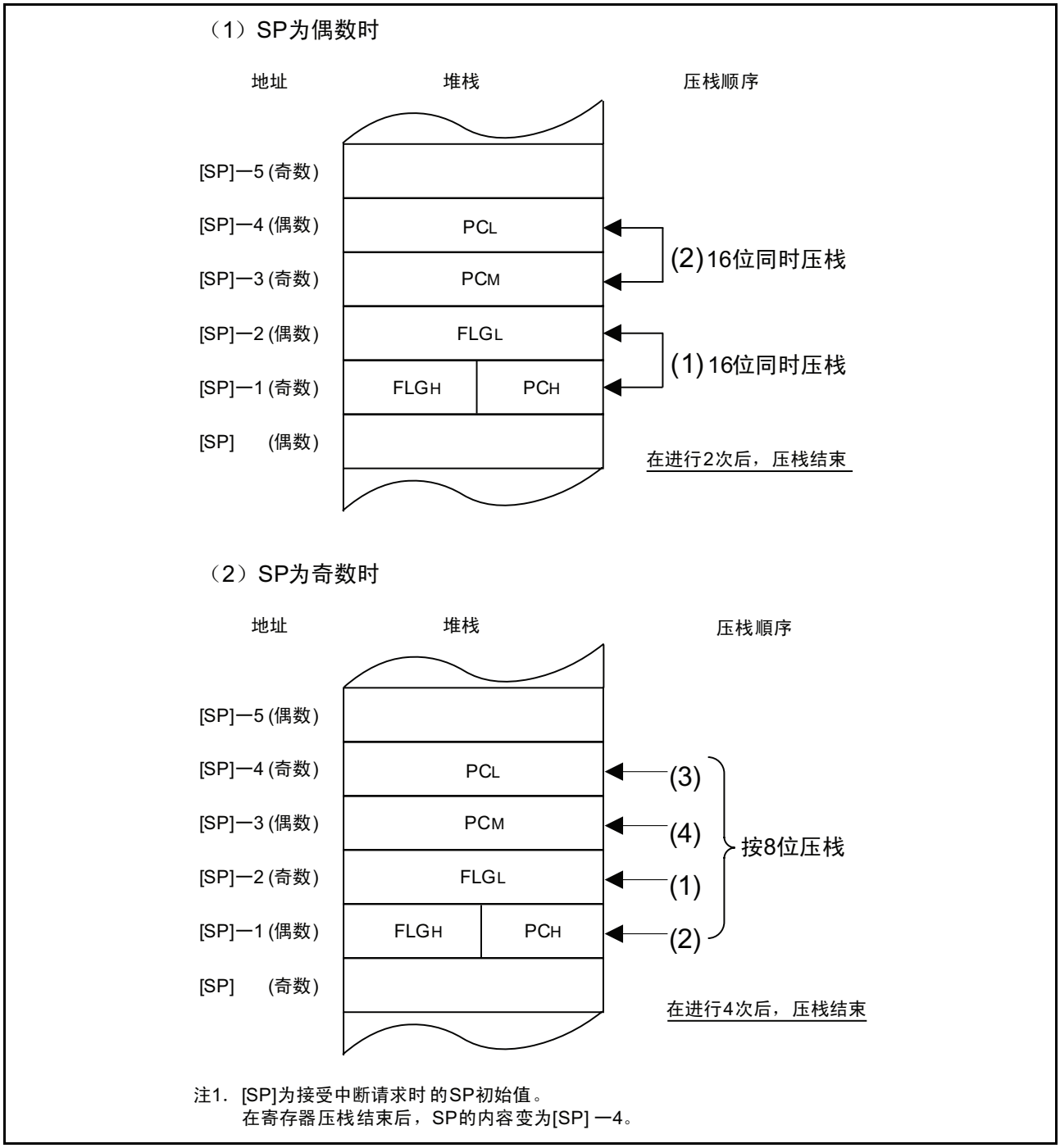



图 10.8 寄存器的压栈操作

### 10.4.4 从中断程序的返回

如果在中断程序的最后执行 REIT 指令，就恢复被压栈的中断响应顺序前的 FLG 寄存器和 PC，然后返回到接受中断请求前执行的程序。

在中断程序内通过程序压栈的寄存器必须在执行 REIT 指令前用 POPM 等指令恢复。

## 10.5 中断优先级

如果在一条指令执行中发生 2 个或 2 个以上的中断请求，就接受优先级高的中断。

能通过 ILVL2 ～ ILVL0 位任意选择可屏蔽中断 （外围功能）的优先级。但是，如果中断优先级为相同的设定值，就接受硬件设定的优先级高的中断。

看门狗定时器中断等特殊中断的优先级通过硬件设定。硬件中断的中断优先级如图 10.9 所示。

软件中断不受中断优先级的影响。如果执行指令，就执行中断程序。

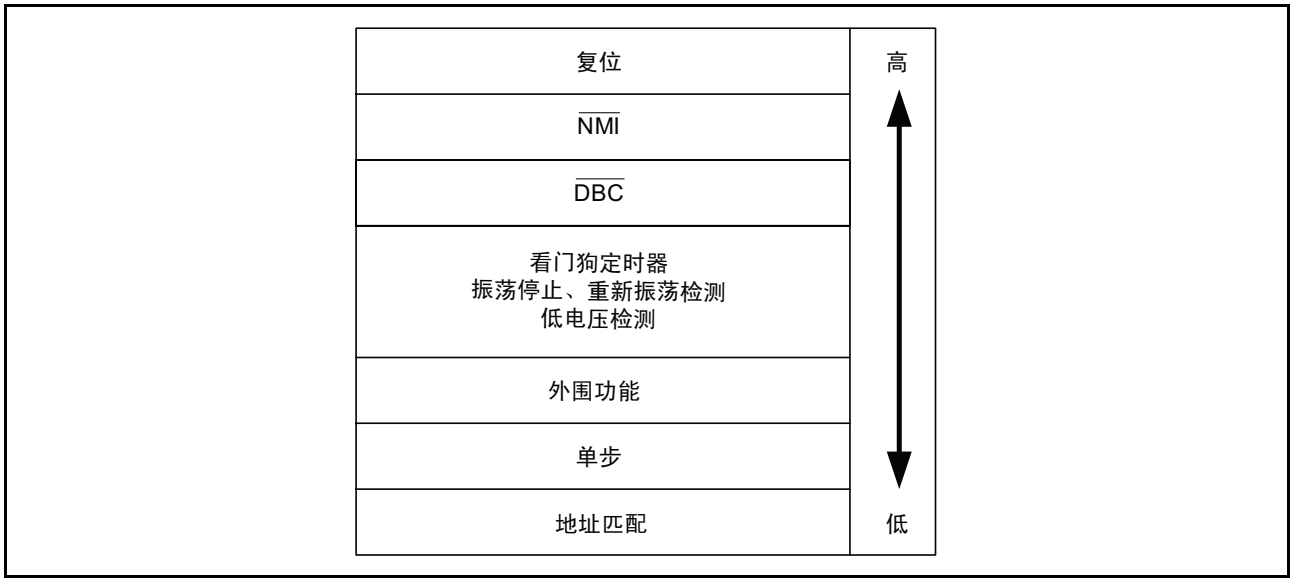



图 10.9 硬件中断的中断优先级

## 10.5.1 中断优先级判断电路

中断优先级判断电路是用于选择最高优先级中断的电路。中断优先级的判断电路如图 10.10 所示。

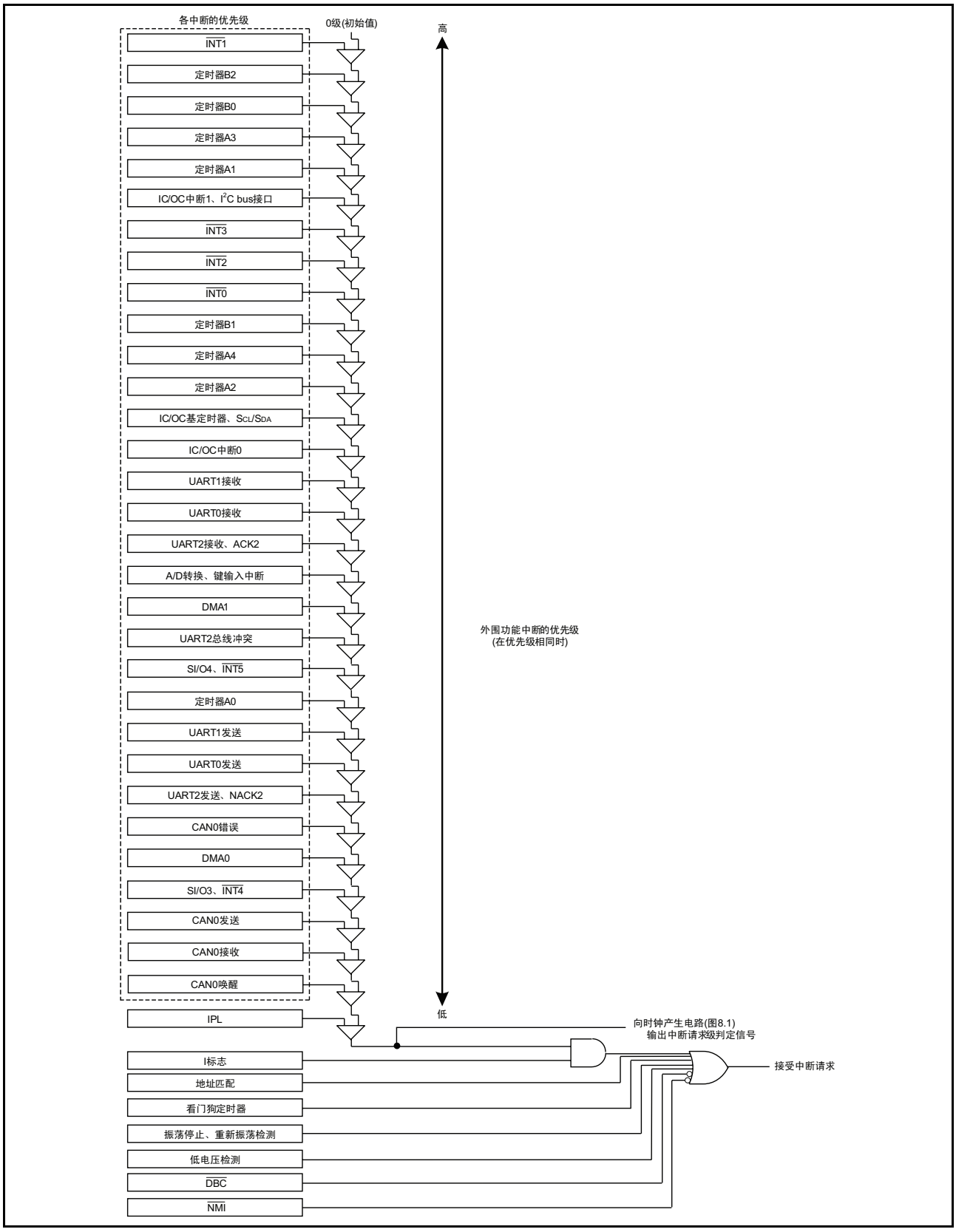



图 10.10 中断优先级的判断电路

## 10.6 $\overline{\text{INT}}$ 中断

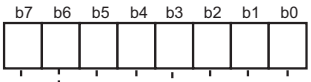
$\overline{\text{INTi}}$ 中断 (i=0 ～ 5) 是由外部输入沿极性产生的中断。$\overline{\text{INTi}}$ 中断的极性可由 IFSR 寄存器的 IFSRi 位设定。

$\overline{\text{INT5}}$ 输入具有数字消抖动功能，能有效地消除噪声，详细内容请参照 “20.6 数字消抖动功能”。另外，在将 $\overline{\text{INT5}}$ 中断用于从停止模式返回时，必须在进入停止模式前将 P17DDR 寄存器设定为 “$FF_{16}$”。

必须在更改 IFSR6、 IFSR7 位后将对应的 IR 位清 “0”（无中断请求），然后允许中断。

IFSR 寄存器如图 10.11 所示。

中断源选择寄存器




| 符号 | 地址 | 复位后的值 |
|---|---|---|
| IFSR | $035F_{16}$地址 | $00_{16}$ |

| 位符号 | 位名 | 功能 | RW |
|---|---|---|---|
| IFSR0 | INT0中断极性切换位 | 0 : 单边沿<br>1 : 双边沿(注1) | RW |
| IFSR1 | INT1中断极性切换位 | 0 : 单边沿<br>1 : 双边沿(注1) | RW |
| IFSR2 | INT2中断极性切换位 | 0 : 单边沿<br>1 : 双边沿(注1) | RW |
| IFSR3 | INT3中断极性切换位 | 0 : 单边沿<br>1 : 双边沿(注1) | RW |
| IFSR4 | INT4中断极性切换位 | 0 : 单边沿<br>1 : 双边沿(注1) | RW |
| IFSR5 | INT5中断极性切换位 | 0 : 单边沿<br>1 : 双边沿(注1) | RW |
| IFSR6 | 中断源切换位 | 0 : $\overline{\text{SI/O3}}$(注2)<br>1 : $\overline{\text{INT4}}$ | RW |
| IFSR7 | 中断源切换位 | 0 : $\overline{\text{SI/O4}}$(注2)<br>1 : $\overline{\text{INT5}}$ | RW |

注1. 在选择“1”(双边沿)时，必须将对应的INT0IC～INT5IC寄存器的POL位清“0”(下降沿)。

注2. 在选择“0”(SI/O3、SI/O4)时，必须将对应的S3IC、S4IC寄存器的POL位清“0”(下降沿)。

图 10.11 IFSR 寄存器

## 10.7 $\overline{\text{NMI}}$ 中断

在通过将 PM2 寄存器的 PM24 位置 “1”（$\overline{\text{NMI}}$ 中断）允许 $\overline{\text{NMI}}$ 中断后，如果 $\overline{\text{NMI}}$ 引脚的输入从 “H” 变为 “L”，就产生 $\overline{\text{NMI}}$ 中断请求， $\overline{\text{NMI}}$ 中断为非屏蔽中断。在复位后， $\overline{\text{NMI}}$ 中断无效，通过将 PM24 位置 “1” 使其变为有效。在允许 $\overline{\text{NMI}}$ 中断后，不能通过程序再次置为无效。另外，能通过 P8 寄存器的 P8_5 位读取此引脚的输入电平。

$\overline{\text{NMI}}$ 输入具有数字消抖动功能，能有效地消除噪声，详细内容请参照 “**20.6 数字消抖动功能**”。另外，在将 $\overline{\text{NMI}}$ 中断用于从停止模式返回时，必须在进入停止模式前将 NDDR 寄存器设定为 “$FF_{16}$”。

## 10.8 键输入中断

对于 $P10_4$ ～ $P10_7$ 中的任意一个端口，若其方向寄存器 PD10 中的端口方向设为输入，且有一个下降沿输入到该端口，则产生键输入中断请求。键输入中断也能用作解除等待模式或停止模式的键唤醒功能，但是在使用键输入中断时，不能将 $P10_4$ ～ $P10_7$ 用作模拟输入引脚。键输入中断的框图如**图 10.12** 所示。另外，如果给对应 PD10_4 ～ PD10_7 位为 “0”（输入模式）的任意引脚输入 “L” 电平，就检测不到其它引脚的输入中断。

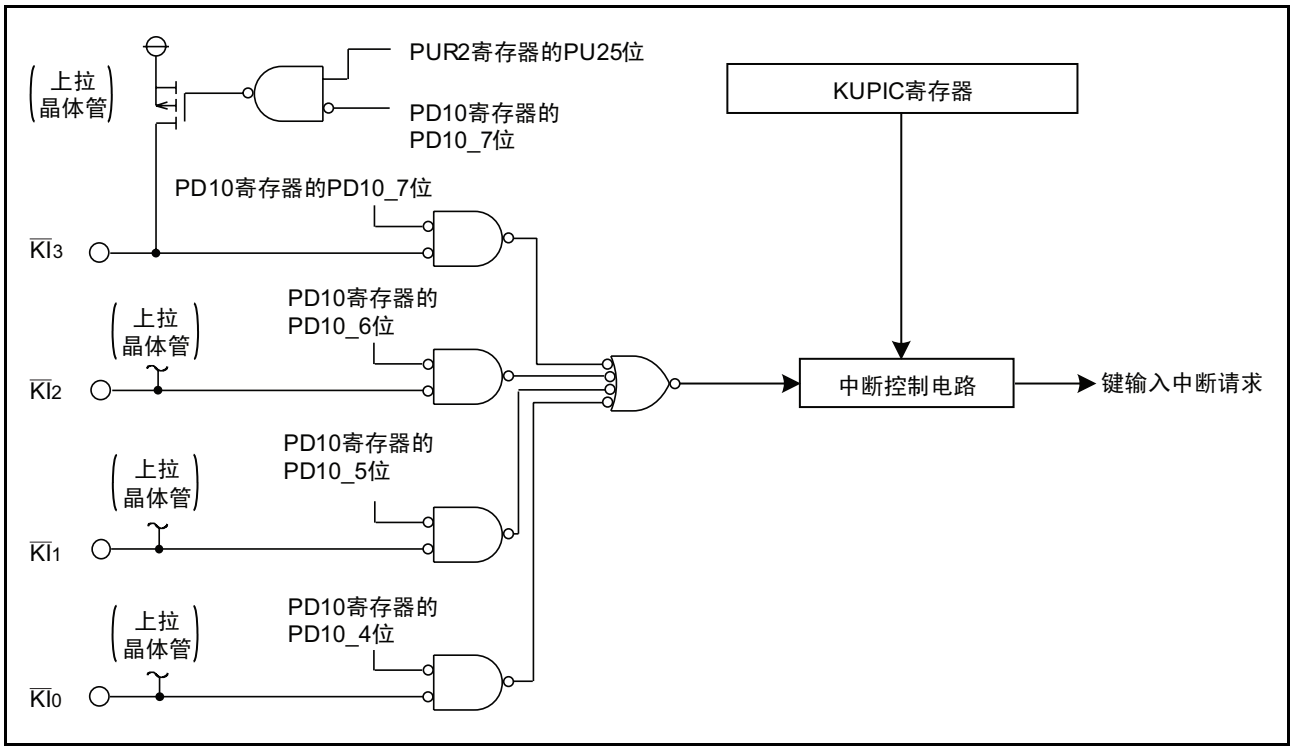



图 10.12 键输入中断的框图

## 10.9 CAN0 唤醒中断

在 CRX 引脚输入下降沿时，产生 CAN0 唤醒中断。 CAN0 唤醒中断在 C0CTLR 寄存器的 PortEn 位为“1”（作为 CTX/CRX 使用）及 Sleep 位为 “1”（睡眠模式）时有效。 CAN0 唤醒中断框图如图 10.13 所示。

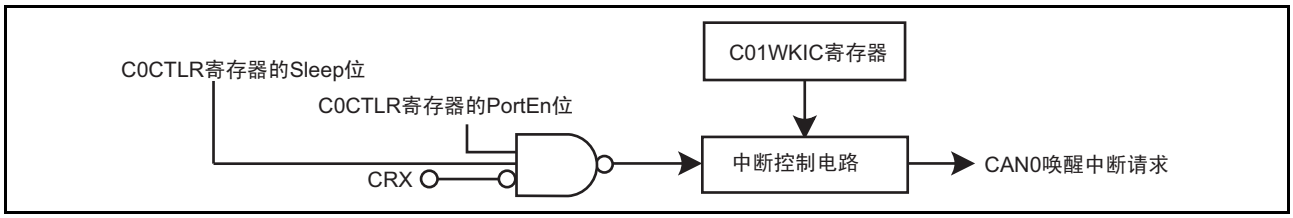



图 10.13 CAN0 唤醒中断框图

## 10.10 地址匹配中断

在即将执行 RMADi(i=0 ～ 1) 寄存器指向的地址的指令前，产生地址匹配中断请求。必须将指令的起始地址设定到 RMADi 寄存器。能通过 AIER 寄存器的 AIER0 和 AIER1 位选择中断的禁止或允许。地址匹配中断不受 I 标志、 IPL 的影响。接受地址匹配中断请求时被压栈的 PC 值 （请参照 “10.4.3 寄存器压栈”）根据 RMADi 寄存器指向的地址的指令而不同 （在堆栈中压栈的不是正确的返回地址）。因此，在从地址匹配中断返回时，必须使用以下的任意一种方法进行 :

- 在改写堆栈的内容后，用 REIT 指令返回
- 在使用 POP 等指令将堆栈恢复到中断请求接受前的状态后，用转移指令返回

接受地址匹配中断请求时被压栈的 PC 值如表 10.6 所示。

AIER、 RMAD0 ～ RMAD1 寄存器如图 10.14 所示。

表 10.6 接受地址匹配中断请求时被压栈的 PC 值

| RMADi 寄存器指向的地址的指令 | | | | | | 被压栈的 PC 值 |
|---|---|---|---|---|---|---|
| • 2 字节操作码指令<br>• 在 1 字节操作码的指令中，为以下所示的指令 : | | | | | | RMADi 寄存器指向的地址 +2 |
| ADD.B:S | #IMM8,dest | SUB.B:S | #IMM8,dest | AND.B:S | #IMM8,dest | |
| OR.B:S | #IMM8,dest | MOV.B:S | #IMM8,dest | STZ.B:S | #IMM8,dest | |
| STNZ.B:S | #IMM8,dest | STZX.B:S | #IMM81,#IMM82,dest | | | |
| CMP.B:S | #IMM8,dest | PUSHM | src | POPM | dest | |
| JMPS | #IMM8 | JSRS | #IMM8 | | | |
| MOV.B:S | #IMM,dest （其中， dest ＝ A0 或者 A1） | | | | | |
| 除上述以外的指令 | | | | | | RMADi 寄存器指向的地址 +1 |

被压栈的 PC 值 : 请参照 “寄存器压栈”

参照 “M16C/60、 M16C/20 系列软件手册”。在 “4. 指令代码 / 周期数”各文章下面，有指令代码的图。此图粗字部分为代码。

表 10.7 地址匹配中断源和相关寄存器的对应

| 地址匹配中断源 | 地址匹配中断允许位 | 地址匹配中断寄存器 |
|---|---|---|
| 地址匹配中断 0 | AIER0 | RMAD0 |
| 地址匹配中断 1 | AIER1 | RMAD1 |

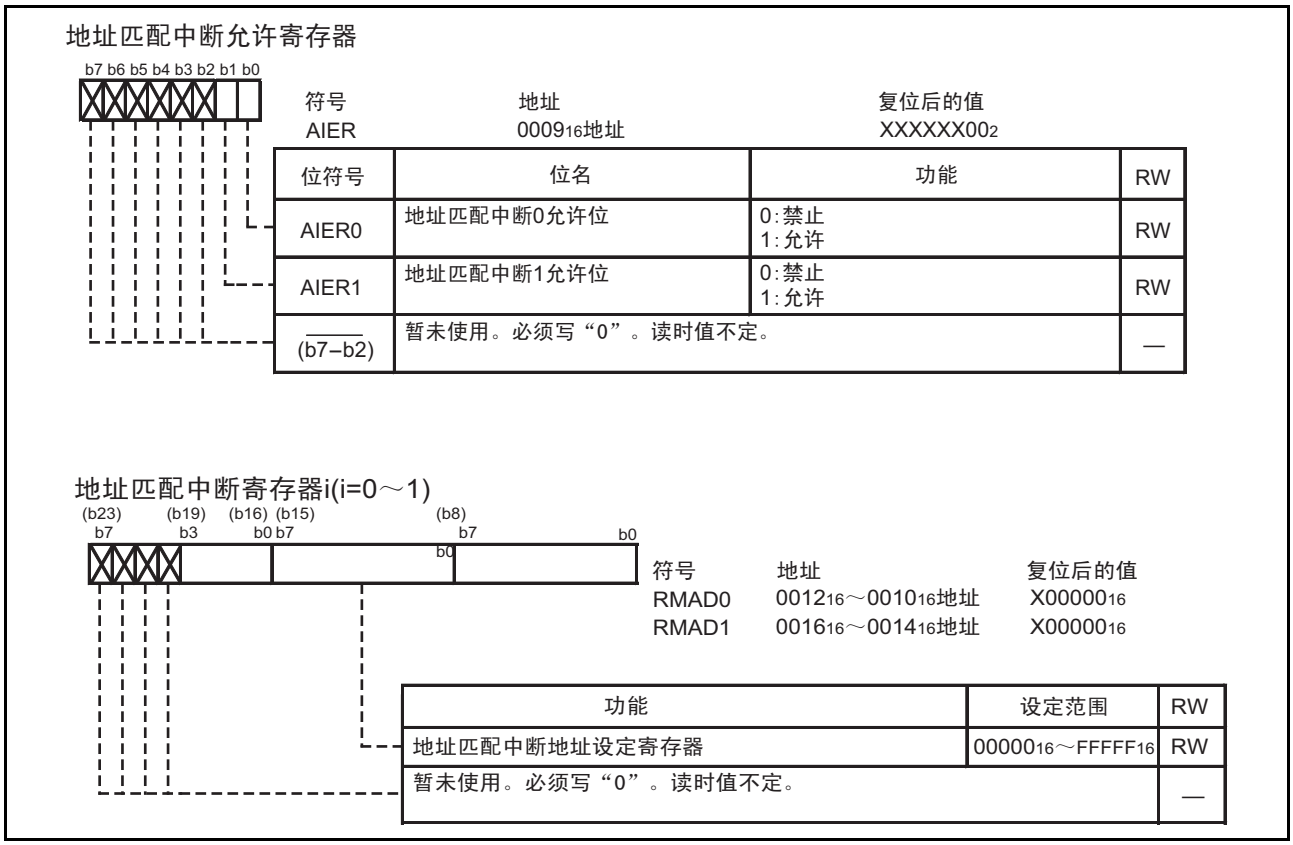



图 10.14 AIER、 RMAD0、 RMAD1 寄存器

# 11. 看门狗定时器

看门狗定时器具有检测程序是否失控的功能。因此，为了提高系统的可靠性，建议使用看门狗定时器。看门狗定时器具有 15 位计数器，对由预分频器将 CPU 时钟分频后的时钟进行递减计数。可以通过对 PM1 寄存器的 PM12 位的设定，选择当看门狗定时器发生下溢时，是产生看门狗定时器中断请求，还是进行看门狗定时器复位。PM12 位只能置“1”（看门狗定时器复位）。一旦将 PM12 位置“1”，就不能通过程序将其清“0”（看门狗定时器中断）。看门狗定时器复位的详细内容请参照 “6.3 看门狗定时器复位”。

在选择主时钟、内部振荡器时钟或者 PLL 时钟为 CPU 时钟源时，可通过 WDC 寄存器的 WDC7 位将预分频器选择为 16 分频还是 128 分频。在选择副时钟为 CPU 时钟源时，与 WDC7 位无关，预分频器总为 2 分频。因此，能用以下计算式计算看门狗定时器的周期。但是，看门狗定时器的周期会产生由预分频器引起的误差。

在选择主时钟、内部振荡器时钟或者 PLL 时钟为 CPU 时钟源时，

$$\text{看门狗定时器的周期} = \frac{\text{预分频器的分频 (16 或 128)} \times \text{看门狗定时器的计数值 (32768)}}{\text{CPU时钟}}$$

在选择副时钟为 CPU 时钟源时，

$$\text{看门狗定时器的周期} = \frac{\text{预分频器的分频(2)} \times \text{看门狗定时器的计数值(32768)}}{\text{CPU时钟}}$$

例如，在 CPU 时钟为 16MHz 并且预分频器为 16 分频时，看门狗定时器的周期大约为 32.8ms。

看门狗定时器在写 WDTS 寄存器时被初始化，预分频器在复位后被初始化。而且，在复位后看门狗定时器和预分频器处于停止状态，因此可通过写 WDTS 寄存器启动计数。

必须通过比看门狗定时器周期短的周期写 WDTS 寄存器，还必须在看门狗定时器的中断程序的起始位置进行 WDTS 寄存器的写操作。

在停止状态、等待状态时或者在 EW1 模式的执行指令中 （擦除挂起模式中除外），看门狗定时器和预分频器处于停止状态，当状态解除时就从被保持的值开始计数。

看门狗定时器的框图如图 11.1 所示，看门狗定时器的相关寄存器如图 11.2 所示。

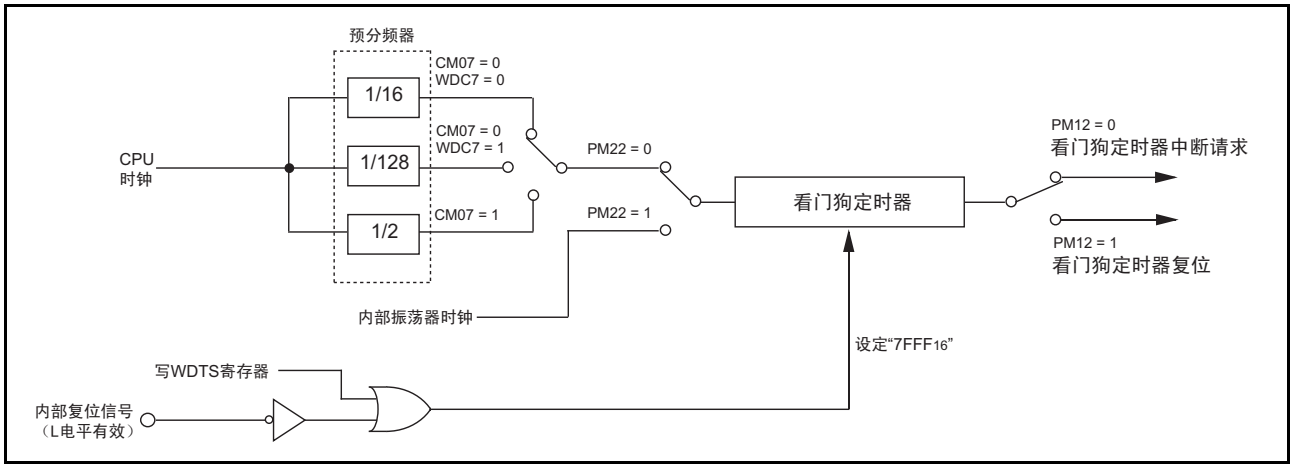



图 11.1 看门狗定时器的框图

看门狗定时器控制寄存器

b7 b6 b5 b4 b3 b2 b1 b0

0 0

符号 WDC　　地址 000F16地址　　复位后的值 00XXXXXX2(注2)

| 位符号 | 位名 | 功能 | RW |
|---|---|---|---|
| (b4–b0) | 看门狗定时器的高位 | | RO |
| (b5) | 保留位 | 必须清“0” | RW |
| (b6) | 保留位 | 必须清“0” | RW |
| WDC7 | 预分频器选择位 | 0:16分频<br>1:128分频 | RW |

看门狗定时器启动寄存器

b7 b0

符号 WDTS　　地址 000E16地址　　复位后的值 不定

| 功能 | RW |
|---|---|
| 通过对此寄存器的写指令，看门狗定时器被初始化，并且开始运行。<br>看门狗定时器的初始值与写的值无关，被设定为“7FFF16”。 | WO |

图 11.2　WDC、 WDTS 寄存器

## 11.1　计数源保护模式

计数源保护模式是将内部振荡器时钟用作看门狗定时器计数源的模式。在程序失控时即使 CPU 时钟停止，也能给看门狗定时器提供时钟。

在使用此模式时，必须进行以下寄存器设置：

（1）将 PRCR 寄存器的 PRC1 位置 “1”（允许写 PM1 和 PM2 寄存器）

（2）将 PM1 寄存器的 PM12 位置 “1”（在看门狗定时器下溢时复位）

（3）将 PM2 寄存器的 PM22 位置 “1”（看门狗定时器的计数源为内部振荡器时钟）

（4）将 PRCR 寄存器的 PRC1 位清 “0”（禁止写 PM1 和 PM2 寄存器）

（5）写 WDTS 寄存器 （看门狗定时器开始计数）

如果将 PM22 位置 “1”，就变为以下状态：

- 内部振荡器开始振荡，内部振荡器时钟变为看门狗定时器的计数源

$$\text{看门狗定时器的周期} = \frac{\text{看门狗定时器的计数值(32768)}}{\text{内部振荡器时钟}}$$

- 禁止写 CM1 寄存器的 CM10 位 （即使写 “1”也不变，不转移到停止模式）
- 在等待模式时，看门狗定时器不停止运行

# 12. DMAC

**注意**

对于 64 引脚版，不能将 SI/O4 中断用于 DMA 请求源。

片内有 2 个 DMAC（直接存储器存取控制器）通道，数据可不经过 CPU 直接送到存储器。每次发生 DMA 请求时，DMAC 将传送源地址的 1 个数据（8 位或者 16 位）传送到传送目标地址。DMAC 使用和 CPU 相同的数据总线。因为 DMAC 的总线使用权高于 CPU 并采用周期挪用方式，所以能快速地进行从发生 DMA 请求到结束 1 个字（16 位）或者 1 个字节（8 位）的数据传送。DMAC 框图如**图 12.1** 所示，DMAC 的规格如**表 12.1** 所示， DMAC 关联寄存器如**图 12.2** ～**图 12.4** 所示。

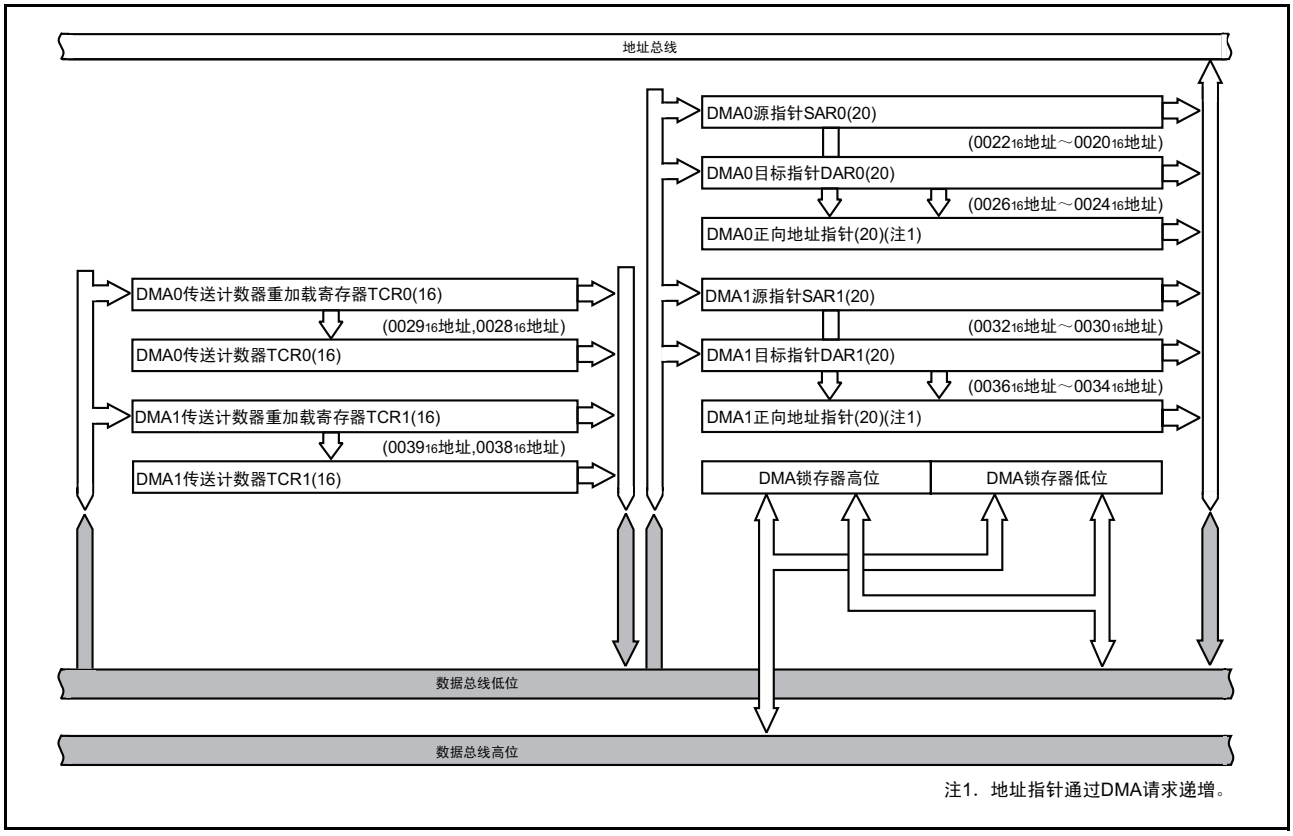



图 12.1 DMAC 框图

DMA 请求可以通过对 DMiSL 寄存器 （i=0 ～ 1）的 DSR 位进行写操作方式实现，或通过 DMiSL 寄存器的 DMS 位、DSEL3 ～ DSEL0 位所指定的功能而产生中断请求的方式实现。但是， DMA 传送和中断请求的运行不同，不受 I 标志和中断控制寄存器的影响，所以在中断禁止时，即使不接受中断请求，也能接受 DMA 请求。另外，因为 DMAC 不影响中断，所以 DMA 传送时中断控制寄存器的 IR 位不变。

如果 DMiCON 寄存器的 DMAE 位为 “1”（允许 DMA），就在每次发生 DMA 请求时开始数据传送。但是，如果 DMA 请求的发生周期快于 DMA 传送周期，就会出现传送请求次数和传送次数不一致的情况。详细内容请参照 “DMA 请求”。

表 12.1 DMAC 的规格

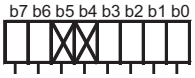
| 项目 | | 规格 |
|---|---|---|
| 通道数 | | 2 个通道 （周期挪用方式） |
| 传送空间 | | • 从 1M 字节的任意空间地址到固定地址<br>• 从固定地址开始的 1M 字节的任意空间<br>• 从固定地址到固定地址 |
| 最大传送字节数 | | 128K 字节 （16 位传送时）、 64K 字节 （8 位传送时） |
| DMA 请求源 （注 1、注 2） | | $\overline{\text{INT0}}$ 或者 $\overline{\text{INT1}}$ 引脚的下降沿<br>$\overline{\text{INT0}}$ 或者 $\overline{\text{INT1}}$ 引脚的双边沿<br>定时器 A0 ～定时器 A4 中断请求<br>定时器 B0 ～定时器 B2 中断请求<br>UART0 发送、 UART0 接收中断请求<br>UART1 发送、 UART1 接收中断请求<br>UART2 发送、 UART2 接收中断请求<br>SI/O3、 SI/O4 中断请求<br>A/D 转换中断请求<br>定时器 S(IC/OC) 中断请求<br>软件触发 |
| 通道优先级 | | DMA0 ＞ DMA1 （DMA0 优先） |
| 传送单位 | | 8 位或者 16 位 |
| 传送地址方向 | | 正向或者固定 （不能将传送源和传送目标同时设定为正向） |
| 传送模式 | 单次传送 | 如果 DMAi 传送计数器 (i=0 ～ 1) 下溢就结束传送 |
| | 重复传送 | 在 DMAi 传送计数器下溢后， DMAi 传送计数器重加载寄存器的值被再装入到 DMAi 传送计数器，继续 DMA 传送 |
| DMA 中断请求的产生时序 | | DMAi 传送计数器下溢时 |
| DMA 传送开始 | | 如果将 DMAiCON 寄存器的 DMAE 位置 “1”（允许），就在每次发生 DMA 请求时开始传送数据 |
| DMA 传送停止 | 单次传送 | • 将 DMAE 位清 “0”（禁止）<br>• DMAi 传送计数器下溢后 |
| | 重复传送 | • 将 DMAE 位清 “0”（禁止） |
| 正向地址指针、 DMAi 传送计数器的再装入时序 | | 在将 DMAE 位置 “1”（允许）后开始数据传送时，将 SARi 指针或者 DARi 指针中被指定为正向指针的值再装入到正向地址指针，将 DMAi 传送计数器重加载寄存器的值再装入到 DMAi 传送计数器 |

注 1. DMA 传送不影响各中断，也不受 I 标志和中断控制寄存器的影响。

注 2. 可选择的请求源根据通道而不同。

注 3. 不能通过 DMAC 存取 DMAC 的关联寄存器 （$0020_{16}$ ～ $003F_{16}$ 地址）。

DMA0触发源选择寄存器




符号 DM0SL　　地址 $03B8_{16}$地址　　复位后的值 $00_{16}$

| 位符号 | 位名 | 功能 | RW |
|---|---|---|---|
| DSEL0 | DMA请求源选择位 | 请参照注1 | RW |
| DSEL1 | | | RW |
| DSEL2 | | | RW |
| DSEL3 | | | RW |
| (b5–b4) | 暂未使用。必须写“0”。读时值为“0”。 | | — |
| DMS | DMA源扩展选择位 | 0:基本源<br>1:扩展源 | RW |
| DSR | 软件DMA请求位 | 在DMS位为“0”(基本源)、DSEL3～DSEL0位为“$0001_2$”(软件触发)时，如果将此位置“1”，就产生DMA请求(读时值为“0”) | RW |

注1．DMA0的请求源可通过DMS位和DSEL3～DSEL0位的组合进行如下选择:

| DSEL3～DSEL0 | DMS=0(基本源) | DMS=1(扩展源) |
|---|---|---|
| $0\,0\,0\,0_2$ | $\overline{\text{INT0}}$引脚的下降沿 | IC/OC基定时器 |
| $0\,0\,0\,1_2$ | 软件触发 | — |
| $0\,0\,1\,0_2$ | 定时器A0 | IC/OC通道0 |
| $0\,0\,1\,1_2$ | 定时器A1 | IC/OC通道1 |
| $0\,1\,0\,0_2$ | 定时器A2 | — |
| $0\,1\,0\,1_2$ | 定时器A3 | — |
| $0\,1\,1\,0_2$ | 定时器A4 | $\overline{\text{INT0}}$引脚的双边沿 |
| $0\,1\,1\,1_2$ | 定时器B0 | — |
| $1\,0\,0\,0_2$ | 定时器B1 | — |
| $1\,0\,0\,1_2$ | 定时器B2 | — |
| $1\,0\,1\,0_2$ | UART0发送 | IC/OC通道2 |
| $1\,0\,1\,1_2$ | UART0接收 | IC/OC通道3 |
| $1\,1\,0\,0_2$ | UART2发送 | IC/OC通道4 |
| $1\,1\,0\,1_2$ | UART2接收 | IC/OC通道5 |
| $1\,1\,1\,0_2$ | A/D转换 | IC/OC通道6 |
| $1\,1\,1\,1_2$ | UART1发送 | IC/OC通道7 |

图 12.2　DM0SL 寄存器

DMA1触发源选择寄存器

b7 b6 b5 b4 b3 b2 b1 b0

| 符号 | 地址 | 复位后的值 |
|---|---|---|
| DM1SL | 03BA16地址 | 0016 |

| 位符号 | 位名 | 功能 | RW |
|---|---|---|---|
| DSEL0 | DMA请求源选择位 | 请参照注1 | RW |
| DSEL1 | | | RW |
| DSEL2 | | | RW |
| DSEL3 | | | RW |
| (b5–b4) | 暂未使用。必须写“0”。读时值为“0”。 | | — |
| DMS | DMA源扩展选择位 | 0：基本源<br>1：扩展源 | RW |
| DSR | 软件DMA请求位 | 在DMS位为“0”(基本源)、DSEL3～DSEL0位为“00012”(软件触发)时，如果将此位置“1”，就产生DMA请求(读时值为“0”) | RW |

注1．DMA0的请求源可通过DMS位和DSEL3～DSEL0位的组合进行如下选择:

| DSEL3～DSEL0 | DMS=0(基本源) | DMS=1(扩展源) |
|---|---|---|
| 0 0 0 0 2 | INT1引脚的下降沿 | IC/OC基定时器 |
| 0 0 0 1 2 | 软件触发 | — |
| 0 0 1 0 2 | 定时器A0 | IC/OC通道0 |
| 0 0 1 1 2 | 定时器A1 | IC/OC通道1 |
| 0 1 0 0 2 | 定时器A2 | — |
| 0 1 0 1 2 | 定时器A3 | SI/O3 |
| 0 1 1 0 2 | 定时器A4 | SI/O4 |
| 0 1 1 1 2 | 定时器B0 | INT1引脚的双边沿 |
| 1 0 0 0 2 | 定时器B1 | — |
| 1 0 0 1 2 | 定时器B2 | — |
| 1 0 1 0 2 | UART0发送 | IC/OC通道2 |
| 1 0 1 1 2 | UART0接收 | IC/OC通道3 |
| 1 1 0 0 2 | UART2发送 | IC/OC通道4 |
| 1 1 0 1 2 | UART2接收/ACK2 | IC/OC通道5 |
| 1 1 1 0 2 | A/D转换 | IC/OC通道6 |
| 1 1 1 1 2 | UART1接收 | IC/OC通道7 |

DMAi控制寄存器(i=0、1)

b7 b6 b5 b4 b3 b2 b1 b0

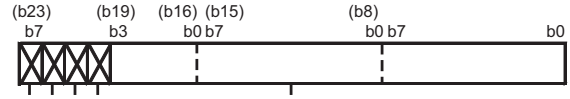
| 符号 | 地址 | 复位后的值 |
|---|---|---|
| DM0CON | 002C16地址 | 00000X002 |
| DM1CON | 003C16地址 | 00000X002 |

| 位符号 | 位名 | 功能 | RW |
|---|---|---|---|
| DMBIT | 传送单位选择位 | 0: 16位<br>1: 8位 | RW |
| DMASL | 重复传送模式选择位 | 0: 单次传送<br>1: 重复传送 | RW |
| DMAS | DMA请求位 | 0: 无请求<br>1: 有请求 | RW<br>(注1) |
| DMAE | DMA允许位 | 0: 禁止<br>1: 允许 | RW |
| DSD | 传送源地址方向选择位(注2) | 0: 固定<br>1: 正向 | RW |
| DAD | 传送目标地址方向选择位(注2) | 0: 固定<br>1: 正向 | RW |
| (b7–b6) | 暂未使用。必须写“0”。读时值为“0”。 | | — |

注1．如果通过程序对DMAS位写“0”，DMAS位就变为“0”(即使写“1”也不变化)。
注2．必须至少将DAD位或DSD位中的1位清“0”(地址方向为固定)。

图 12.3 DM1SL 寄存器、 DM0CON 寄存器和 DM1CON 寄存器

DMAi源指针(i=0、1)(注1)

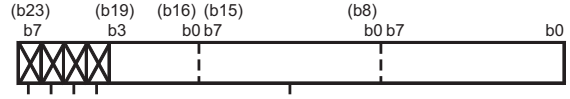



| 符号 | 地址 | 复位后的值 |
|---|---|---|
| SAR0 | $0022_{16}$～$0020_{16}$地址 | 不定 |
| SAR1 | $0032_{16}$～$0030_{16}$地址 | 不定 |

| 功能 | 设定范围 | RW |
|---|---|---|
| 必须设定传送源地址 | $00000_{16}$～$FFFFF_{16}$ | RW |
| 暂未使用。必须写“0”。读时值为“0”。 | | — |

注1．在DMiCON寄存器的DSD位为“0”(固定)时,只有在DMiCON寄存器的DMAE位为“0”(禁止DMA)时才能进行写。
在DSD位为“1”(正向)时，可随时写。
在DSD位为“1”且DMAE位为“1”(允许DMA)时，可读取DMAi正向地址指针。此外，可读取写的值。

DMAi目标指针(i=0、1)(注1)

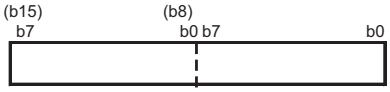



| 符号 | 地址 | 复位后的值 |
|---|---|---|
| DAR0 | $0026_{16}$～$0024_{16}$地址 | 不定 |
| DAR1 | $0036_{16}$～$0034_{16}$地址 | 不定 |

| 功能 | 设定范围 | RW |
|---|---|---|
| 必须设定传送目标地址 | $00000_{16}$～$FFFFF_{16}$ | RW |
| 暂未使用。必须写“0”。读时值为“0”。 | | — |

注1．在DMiCON寄存器的DAD位为“0”(固定)时,只有在DMiCON寄存器的DMAE位为“0”(禁止DMA)时才能进行写。
在DAD位为“1”(正向)时，可随时写。
在DAD位为“1”且DMAE位为“1”(允许DMA)时，可读取DMAi正向地址指针。此外，可读取写的值。

DMAi传送计数器(i=0、1)




| 符号 | 地址 | 复位后的值 |
|---|---|---|
| TCR0 | $0029_{16}$～$0028_{16}$地址 | 不定 |
| TCR1 | $0039_{16}$～$0038_{16}$地址 | 不定 |

| 功能 | 设定范围 | RW |
|---|---|---|
| 必须设定“传送次数-1”。写的值被保存到DMAi传送计数器重加载寄存器，在将DMiCON寄存器的DMAE位置“1”(允许DMA)后或者在DMiCON寄存器的DMASL位为“1”(重复传送)且DMAi传送计数器下溢时，DMAi传送计数器重加载寄存器的值被传送到DMAi传送计数器。<br>读时，可读取DMAi传送计数器。 | $0000_{16}$～$FFFF_{16}$ | RW |

图 12.4 SAR0、 SAR1、 DAR0、 DAR1、 TCR0、 TCR1 寄存器

## 12.1 传送周期

传送周期由存储器或者 SFR 的读 （源读）总线周期和写 （目标写）总线周期构成。读和写总线周期次数受传送源地址和传送目标地址的影响。而且，由于软件等待的影响，总线周期变长。

### 12.1.1 传送源地址、传送目标地址的影响

在传送单位为 16 位并且传送源地址从奇数地址开始时，源读周期比从偶数地址开始时增加 1 个总线周期。

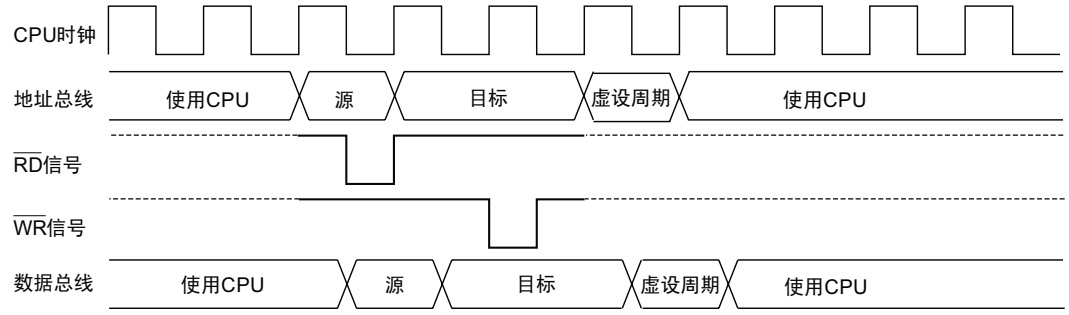
同样，在传送单位为 16 位并且传送目标地址从奇数地址开始时，目标写周期比从偶数地址开始时增加 1 个总线周期。

### 12.1.2 软件等待的影响

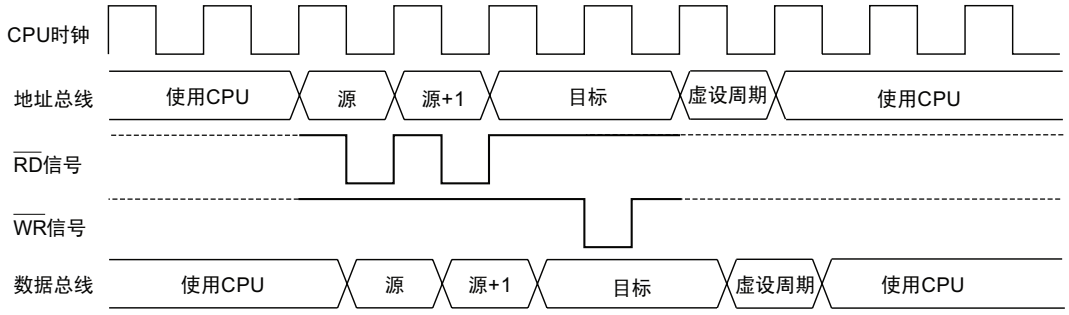
在存取插入软件等待的存储器或者 SFR 时，只增加软件等待数所需的总线周期数。

源读周期的例子如图 12.5 所示。在此图中，为方便起见，假设目标写周期为 1 个周期，列出不同条件的源读周期数。实际上和源读周期一样，目标写周期也受各种条件的影响，传送周期会相应变化。必须根据目标写周期和源读周期的各种条件计算传送周期。例如，在传送单位为 16 位并且源地址和目标地址都为奇数地址时 （图 12.5(2)），源读周期和目标写周期各需要 2 个总线周期。

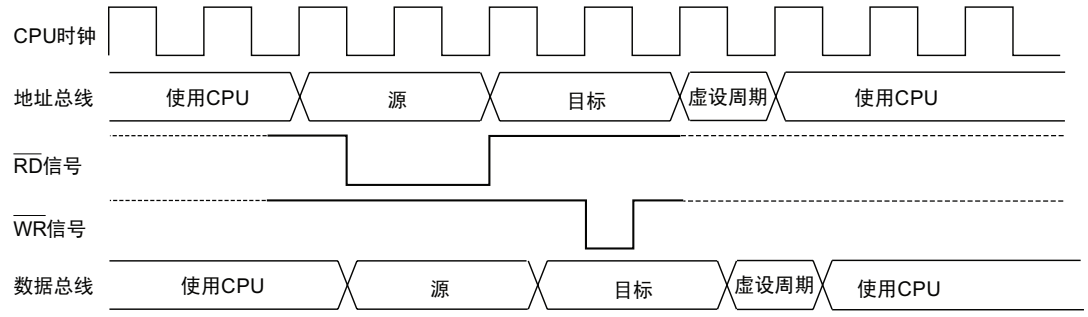
(1) 传送单位为8位时，或者传送单位为16位且源为偶数地址时



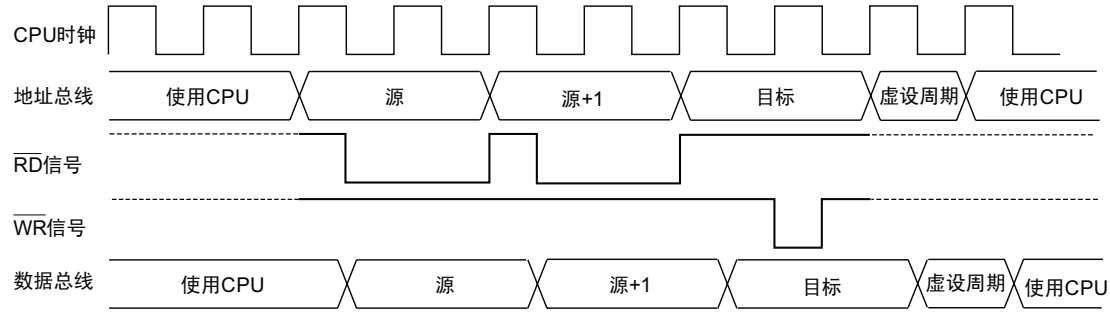

(2) 传送单位为16位且源为奇数地址时




(3) 在(1)的条件下，对源读插入1个等待时




(4) 在(2)的条件下，对源读插入1个等待时




注1. 目标在各种条件下也有与源相同的时序变化。

图 12.5 源读周期的例子

## 12.2 DMA 传送周期数

DMA 传送周期数能通过以下的计算式计算。

DMA 传送周期数如表 12.2 所示，计数 j、 k 如表 12.3 所示。

1 个传送单位的传送周期数＝读周期数 ×j ＋写周期数 ×k

表 12.2 DMA 传送周期数

| 传送单位 | 存取地址 | 读周期数 | 写周期数 |
|---|---|---|---|
| 8 位传送（DMBIT ＝ “1”） | 偶数 | 1 | 1 |
| | 奇数 | 1 | 1 |
| 16 位传送（DMBIT ＝ “0”） | 偶数 | 1 | 1 |
| | 奇数 | 2 | 2 |

表 12.3 计数 j、 k

| | 内部区域 | | | |
|---|---|---|---|---|
| | 内部 ROM、 RAM | | SFR | |
| | 无等待 | 有等待 | 1 个等待 （注） | 2 个等待 （注） |
| j | 1 | 2 | 2 | 3 |
| k | 1 | 2 | 2 | 3 |

注 . 取决于 PM2 寄存器的 PM20 位的设定值。

## 12.3 DMA 允许

在将 DMiCON 寄存器 （i ＝ 0、 1）的 DMAE 位置 “1”（允许）后开始传送数据时， DMAC 进行如下的动作：

（a）在 DMiCON 寄存器的 DSD 位为 “1”（正向）时，将 SARi 寄存器的值再装入到正向地址指针；在 DMiCON 寄存器的 DAD 位为 “1”（正向）时，将 DARi 寄存器的值再装入到正向地址指针。

（b）将 DMAi 传送计数器重加载寄存器的值再装入到 DMAi 传送计数器

如果在 DMAE 位为 “1”时再次写 “1”，就进行上述动作。

但是，如果在写 DMAE 位的同时有可能发生 DMA 请求，就必须按以下步骤写：

（1）对 DMiCON 寄存器的 DMAE 位和 DMAS 位同时写 “1”。

（2）通过程序确认 DMAi 是否处于初始状态 （上述 (a)(b) 的状态）。

如果 DMAi 没处于初始状态，就重复 (1)(2) 的操作。

## 12.4 DMA 请求

DMAC 能对各通道根据 DMiSL 寄存器 (i ＝ 0、 1) 的 DMS 位和 DESL3 ～ DESL0 位选择的请求源作为触发源来产生 DMA 请求。 DMAS 位变化的时序如表 12.4 所示。

与 DMAE 位的状态无关，如果发生 DMA 请求， DMAS 位就变为 “1”（有请求）。如果 DMAE 位为 “1”（允许），就在即将开始传送数据前， DMAS 位变为 “0”（无请求）。另外，通过程序能将 DMAS 位清 “0” 而不能置 “1”。

如果更改 DMS 位和 DSEL3 ～ DESL0 位，DMAS 位有可能变为 “1”。因此，必须在更改 DMS 位和 DSEL3 ～ DESL0 位后，将 DMAS 位清 “0”。

如果 DMAE 位为 “1”，就在发生 DMA 请求后立刻开始传送数据，所以在通过程序读 DMAS 位时，大部分情况下读到的是 “0”。在判断 DMAC 是否为允许状态时，必须读 DMAE 位。

表 12.4 DMAS 位变化的时序

| DMA 源 | DMiCON 寄存器的 DMAS 位 | |
|---|---|---|
| | 变为 “1” 的时序 | 变为 “0” 的时序 |
| 软件触发 | 在将 DMiSL 寄存器的 DSR 位置 “1” 时 | • 在即将开始数据传送前<br>• 在通过程序写 “0” 时 |
| 外围功能 | 在由 DMiSL 寄存器的 DSEL3 ～ DSEL0 位和 DMS 位选择的外围功能的中断控制寄存器的 IR 位变为 “1” 时 | |

## 12.5 通道的优先顺序和 DMA 传送时序

在 DMA0 和 DMA1 都为允许状态时，如果 DMA0 和 DMA1 的 DMA 传送请求信号出现在同一个采样周期（CPU 时钟的下降沿到下一个下降沿的一个周期），各通道的 DMAS 位就同时变为 “1”（有请求）。此时的通道优先级为 DMA0 > DMA1。以下说明 DMA0 和 DMA1 的请求出现在同一个采样周期时的运行。由外部源产生的 DMA 传送的例子如图 12.6 所示。

因为在图 12.6 中同时产生了 DMA0 和 DMA1 的请求，所以先接受通道优先级高的 DMA0 请求开始传送。在 DMA0 结束 1 个传送单位后将总线使用权让给 CPU。然后，在 CPU 结束 1 次总线存取后 DMA1 开始传送，在 DMA1 结束 1 个传送单位后将总线使用权还给 CPU。

另外，因为 DMAS 位是各通道的 1 个位，所以无法对 DMA 的请求次数进行计数。因此，如同图 12.6 中的 DMA1，在获得总线使用权前即使发生多次 DMA 请求，也在获得总线使用权后将 DMAS 位清 “0”，并且在结束 1 个传送单位后将总线使用权还给 CPU。

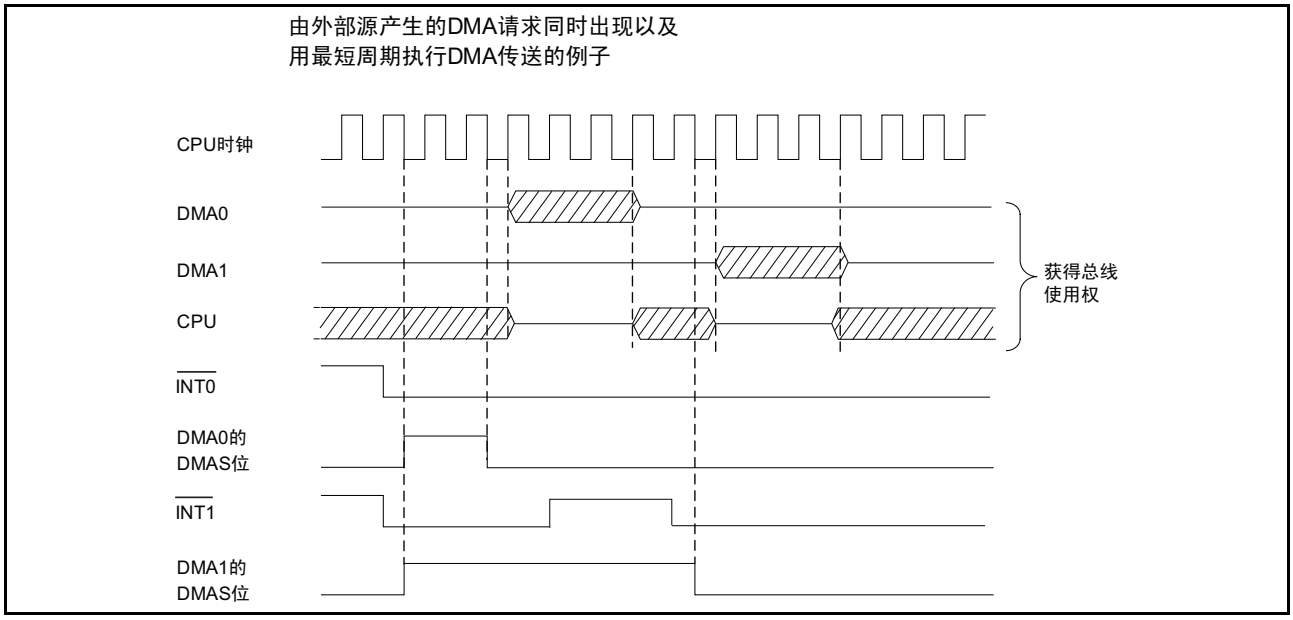
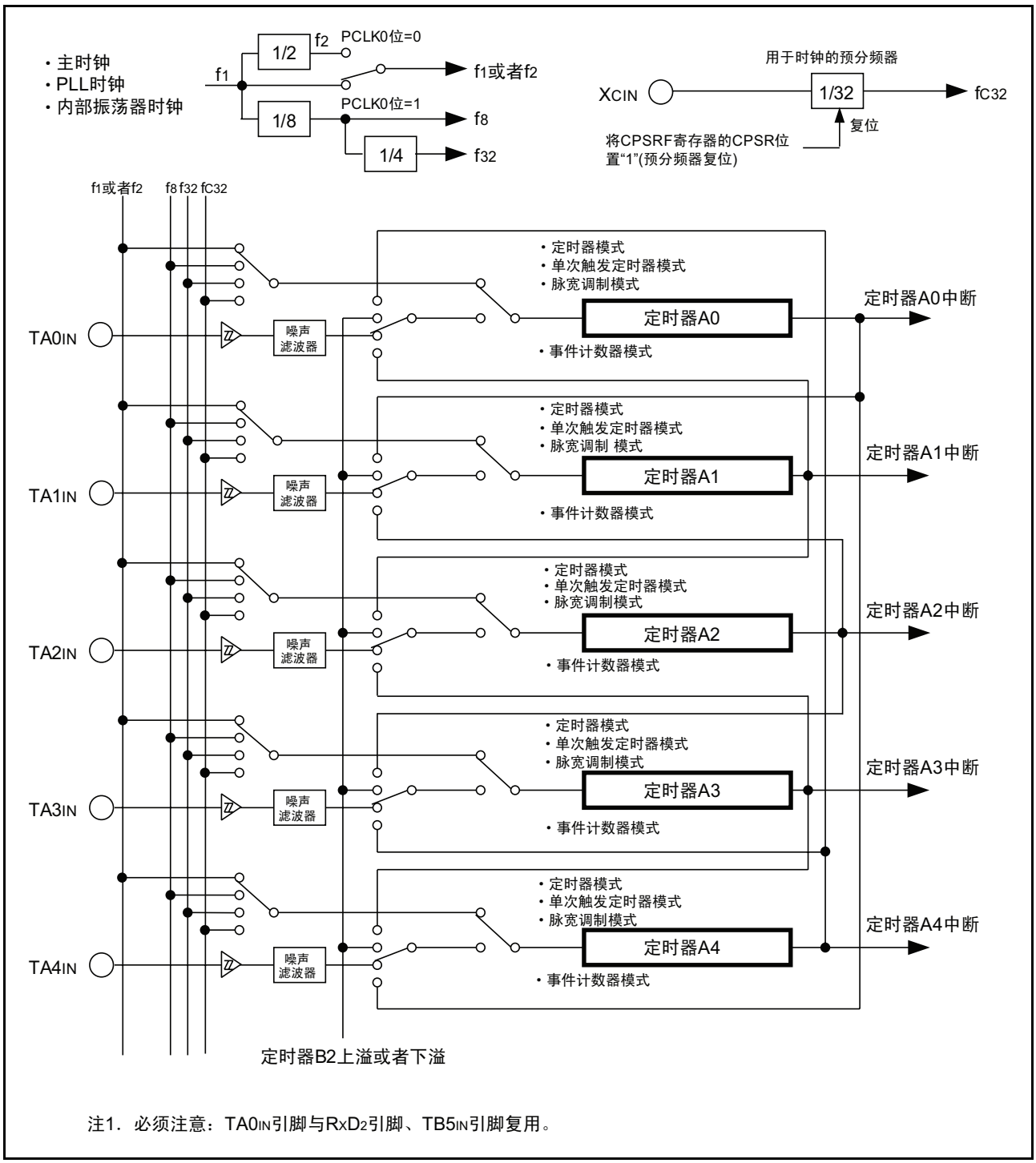



图 12.6 由外部源产生的 DMA 传送的例子

# 13. 定时器

有 8 个 16 位定时器，根据功能分为定时器 A （5 个）和定时器 B （3 个）两类。所有定时器都独立运行，各定时器的计数源为计数、再装入等定时器运行的运行时钟。定时器 A 的结构如图 13.1 所示，定时器 B 的结构如图 13.2 所示。




注1．必须注意：TA0IN引脚与RXD2引脚、TB5IN引脚复用。

图 13.1 定时器 A 的结构

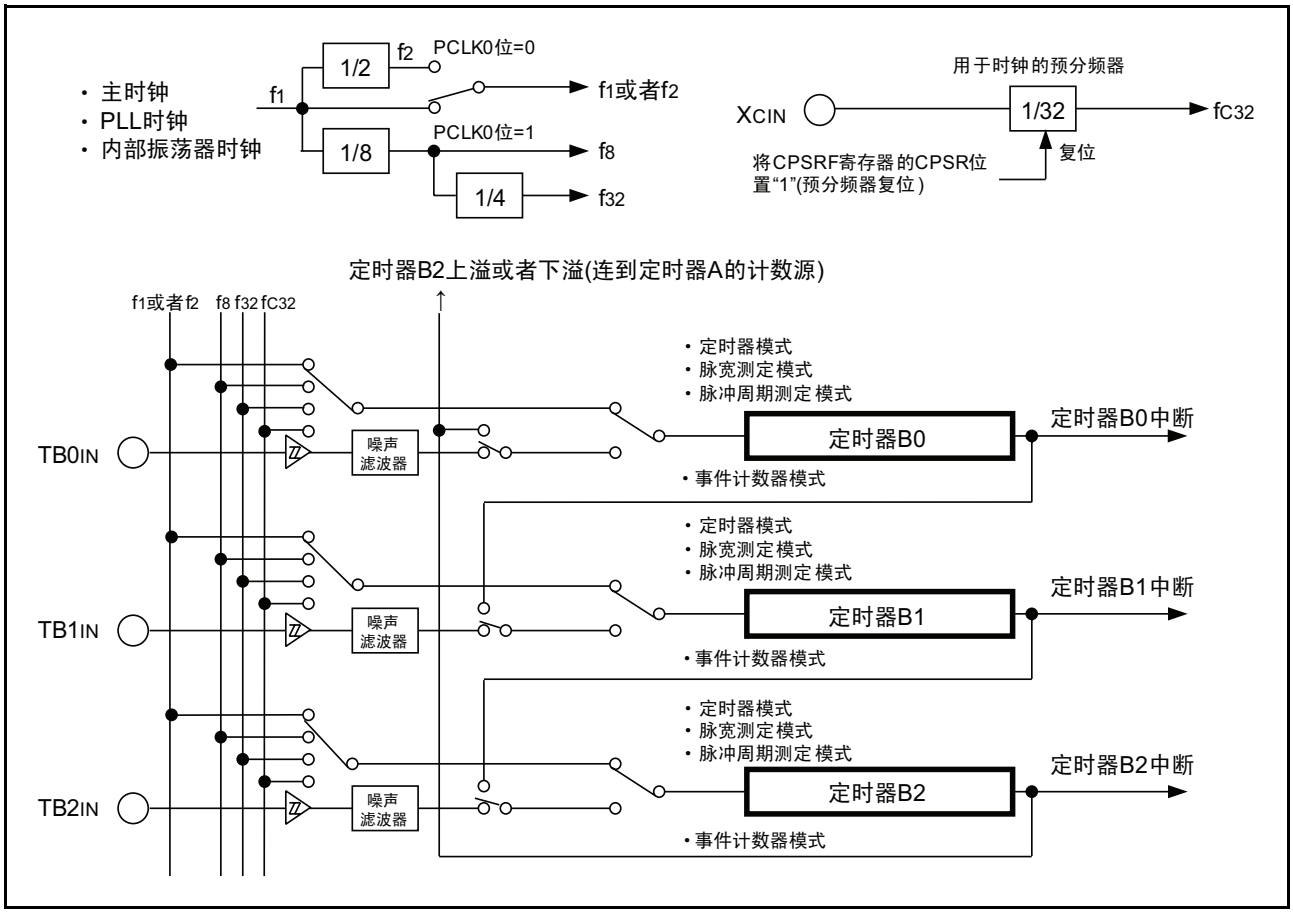



图 13.2 定时器 B 的结构

## 13.1 定时器 A

定时器 A 的框图如图 13.3 所示，定时器 A 的相关寄存器如图 13.4 ～图 13.6 所示。

定时器 A 有以下 4 种模式。除了事件计数器模式以外，定时器 A0 ～ A4 具有相同功能。能通过 TAiMR 寄存器 （i=0 ～ 4）的 TMOD1 ～ TMOD0 位选择模式。

- 定时器模式　　对内部计数源进行计数的模式
- 事件计数器模式　　对来自外部的脉冲、其它定时器的上溢或者其它定时器的下溢进行计数的模式
- 单次触发定时器模式　在计数值变为 “0000$_{16}$” 之前，只进行 1 次脉冲输出的模式
- 脉宽调制模式　　连续输出任意宽度的脉冲的模式

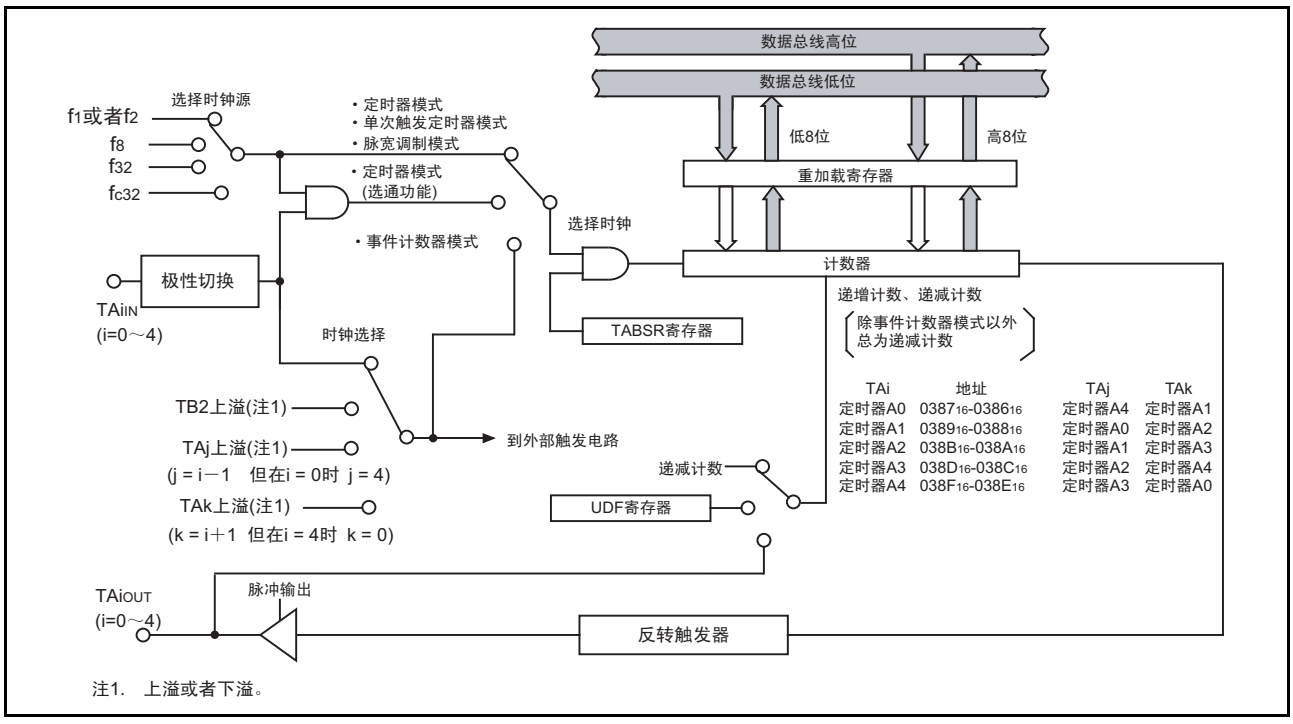



图 13.3　定时器 A 的框图

定时器Ai模式寄存器(i=0～4)

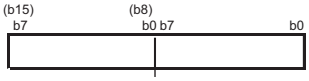
b7 b6 b5 b4 b3 b2 b1 b0

| 符号 | 地址 | 复位后的值 |
|---|---|---|
| TA0MR～TA4MR | 0396$_{16}$～039A$_{16}$地址 | 00$_{16}$ |

| 位符号 | 位名 | 功能 | RW |
|---|---|---|---|
| TMOD0 | 运行模式选择位 | b1 b0<br>0 0：定时器模式<br>0 1：事件计数器模式<br>1 0：单次触发定时器模式<br>1 1：脉宽调制(PWM)模式 | RW |
| TMOD1 | | | RW |
| MR0 | 因工作模式不同，功能也不同。 | | RW |
| MR1 | | | RW |
| MR2 | | | RW |
| MR3 | | | RW |
| TCK0 | 计数源选择位(因工作模式不同，功能也不同。) | | RW |
| TCK1 | | | RW |

图 13.4　TA0MR ～ TA4MR 寄存器

定时器Ai寄存器(i=0～4)(注1)

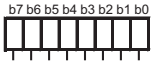



| 符号 | 地址 | 复位后的值 |
|---|---|---|
| TA0 | $0387_{16}$～$0386_{16}$地址 | 不定 |
| TA1 | $0389_{16}$～$0388_{16}$地址 | 不定 |
| TA2 | $038B_{16}$～$038A_{16}$地址 | 不定 |
| TA3 | $038D_{16}$～$038C_{16}$地址 | 不定 |
| TA4 | $038F_{16}$～$038E_{16}$地址 | 不定 |

| 模式 | 功能 | 设定范围 | RW |
|---|---|---|---|
| 定时器模式 | 如果设定值为n，就将计数源进行“n+1”分频 | $0000_{16}$～$FFFF_{16}$ | RW |
| 事件计数器模式 | 如果设定值为n，就在递增计数时将计数源进行“$FFFF_{16}$-n+1”分频，而在递减计数时将计数源进行“n+1”分频(注5) | $0000_{16}$～$FFFF_{16}$ | RW |
| 单次触发定时器模式 | 如果设定值为n，就将计数源进行n分频，并停止运行 | $0000_{16}$～$FFFF_{16}$ (注2、注4) | WO |
| 脉宽调制模式 (16位PWM) | 如果设定值为n、计数源的频率为fj，将进行如下的运行：<br>PWM的周期：$(2^{16}-1)/fj$<br>PWM脉冲的“H”电平宽度：n/fj | $0000_{16}$～$FFFE_{16}$ (注3、注4) | WO |
| 脉宽调制模式 (8位PWM) | 如果高位地址的设定值为n、低位地址的设定值为m、计数源的频率为fj，将进行如下的运行：<br>PWM的周期：$(2^{8}-1)\times(m+1)/fj$<br>PWM脉冲的“H”电平宽度：(m+1)n/fj | $00_{16}$～$FE_{16}$ (高位地址)<br>$00_{16}$～$FF_{16}$ (低位地址)<br>(注3、注4) | WO |

注1．必须以16位为单位进行存取。
注2．在TAi寄存器为“$0000_{16}$”时，计数器不运行，不产生定时器Ai中断请求。另外，在选择有脉冲输出时，不从$TAi_{OUT}$引脚输出脉冲。
注3．在TAi寄存器为“$0000_{16}$”时，脉宽调制器不运行，$TAi_{OUT}$引脚的输出电平保持“L”电平，也不产生定时器Ai中断请求。另外，在作为8位脉宽调制器运行时，与将TAi寄存器的高8位设定成“$00_{16}$”的情况相同。
注4．必须使用MOV指令写TAi寄存器。
注5．对来自外部的脉冲、其它定时器的上溢或者其它定时器的下溢进行计数。

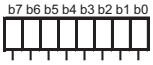
计数开始标志寄存器




| 符号 | 地址 | 复位后的值 |
|---|---|---|
| TABSR | $0380_{16}$地址 | $00_{16}$ |

| 位符号 | 位名 | 功能 | RW |
|---|---|---|---|
| TA0S | 定时器A0计数开始标志 | 0：停止计数<br>1：开始计数 | RW |
| TA1S | 定时器A1计数开始标志 | | RW |
| TA2S | 定时器A2计数开始标志 | | RW |
| TA3S | 定时器A3计数开始标志 | | RW |
| TA4S | 定时器A4计数开始标志 | | RW |
| TB0S | 定时器B0计数开始标志 | | RW |
| TB1S | 定时器B1计数开始标志 | | RW |
| TB2S | 定时器B2计数开始标志 | | RW |

递增/递减标志(注1)




| 符号 | 地址 | 复位后的值 |
|---|---|---|
| UDF | $0384_{16}$地址 | $00_{16}$ |

| 位符号 | 位名 | 功能 | RW |
|---|---|---|---|
| TA0UD | 定时器A0递增/递减标志 | 0：递减计数<br>1：递增计数<br>在事件计数器模式并将TAiMR寄存器的MR2位清“0”(切换源为UDF寄存器)时有效 | RW |
| TA1UD | 定时器A1递增/递减标志 | | RW |
| TA2UD | 定时器A2递增/递减标志 | | RW |
| TA3UD | 定时器A3递增/递减标志 | | RW |
| TA4UD | 定时器A4递增/递减标志 | | RW |
| TA2P | 定时器A2二相脉冲信号处理功能选择位 | 0：禁止二相脉冲信号处理功能<br>1：允许二相脉冲信号处理功能<br>(注2、注3) | WO |
| TA3P | 定时器A3二相脉冲信号处理功能选择位 | | WO |
| TA4P | 定时器A4二相脉冲信号处理功能选择位 | | WO |

注1．必须使用MOV指令写UDF寄存器。
注2．必须将对应$TA2_{IN}$～$TA4_{IN}$和$TA2_{OUT}$～$TA4_{OUT}$引脚的端口方向位清“0”(输入模式)。
注3．在不使用二相脉冲信号处理功能时，必须将对应定时器A2～定时器A4的位清“0”。

图 13.5　TA0 ～ TA4、 TABSR 和 UDF 寄存器

单次触发启动标志

b7 b6 b5 b4 b3 b2 b1 b0

| 符号 | 地址 | 复位后的值 |
|---|---|---|
| ONSF | $0382_{16}$地址 | $00_{16}$ |

| 位符号 | 位名 | 功能 | RW |
|---|---|---|---|
| TA0OS | 定时器A0单次触发启动标志 | 在TAiMR寄存器(i=0～4)的TMOD1～TMOD0位为“$10_2$”(单次触发定时器模式)且TAiMR寄存器的MR2位为“0”(TAiOS位有效)时，如果将此位置“1”，就开始定时器的计数。读时其值为“0”。 | RW |
| TA1OS | 定时器A1单次触发启动标志 | | RW |
| TA2OS | 定时器A2单次触发启动标志 | | RW |
| TA3OS | 定时器A3单次触发启动标志 | | RW |
| TA4OS | 定时器A4单次触发启动标志 | | RW |
| TAZIE | Z相输入有效位 | 0 : Z相输入无效<br>1 : Z相输入有效 | RW |
| TA0TGL | 定时器A0事件 / 触发选择位 | b7 b6<br>0 0 : 选择TA0IN引脚的输入(注1)<br>0 1 : 选择TB2的上溢(注2)<br>1 0 : 选择TA4的上溢(注2)<br>1 1 : 选择TA1的上溢(注2) | RW |
| TA0TGH | | | RW |

注1. 必须将PD7寄存器的PD7_1位清“0”(输入模式)。
注2. 上溢或者下溢

触发选择寄存器

b7 b6 b5 b4 b3 b2 b1 b0

| 符号 | 地址 | 复位后的值 |
|---|---|---|
| TRGSR | $0383_{16}$地址 | $00_{16}$ |

| 位符号 | 位名 | 功能 | RW |
|---|---|---|---|
| TA1TGL | 定时器A1事件 / 触发选择位 | b1 b0<br>0 0 : 选择TA1IN引脚的输入(注1)<br>0 1 : 选择TB2的上溢(注2)<br>1 0 : 选择TA0的上溢(注2)<br>1 1 : 选择TA2的上溢(注2) | RW |
| TA1TGH | | | RW |
| TA2TGL | 定时器A2事件 / 触发选择位 | b3 b2<br>0 0 : 选择TA2IN引脚的输入(注1)<br>0 1 : 选择TB2的上溢(注2)<br>1 0 : 选择TA1的上溢(注2)<br>1 1 : 选择TA3的上溢(注2) | RW |
| TA2TGH | | | RW |
| TA3TGL | 定时器A3事件 / 触发选择位 | b5 b4<br>0 0 : 选择TA3IN引脚的输入(注1)<br>0 1 : 选择TB2的上溢(注2)<br>1 0 : 选择TA2的上溢(注2)<br>1 1 : 选择TA4的上溢(注2) | RW |
| TA3TGH | | | RW |
| TA4TGL | 定时器A4事件 / 触发选择位 | b7 b6<br>0 0 : 选择TA4IN引脚的输入(注1)<br>0 1 : 选择TB2的上溢(注2)<br>1 0 : 选择TA3的上溢(注2)<br>1 1 : 选择TA0的上溢(注2) | RW |
| TA4TGH | | | RW |

注1. 必须将对应TA1IN～TA4IN引脚的端口方向位清“0”(输入模式)。
注2. 上溢或者下溢

时钟用预分频器复位标志寄存器

b7 b6 b5 b4 b3 b2 b1 b0

| 符号 | 地址 | 复位后的值 |
|---|---|---|
| CPSRF | $0381_{16}$地址 | $0XXXXXXX_2$ |

| 位符号 | 位名 | 功能 | RW |
|---|---|---|---|
| $\overline{\text{(b6–b0)}}$ | 暂未使用。必须写“0”。读时值不定。 | | — |
| CPSR | 用于时钟的预分频器复位标志 | 如果将此位置“1”，就对用于时钟的预分频器进行初始化。(读时值为“0”) | RW |

图 13.6　ONSF、 TRGSR 和 CPSRF 寄存器

### 13.1.1 定时器模式

定时器模式是对在内部生成的计数源进行计数的模式 （表 13.1）。定时器模式时的 TAiMR 寄存器如图 13.7 所示。

表 13.1 定时器模式的规格

| 项目 | 规格 |
|---|---|
| 计数源 | $f_1$、 $f_2$、 $f_8$、 $f_{32}$、 $f_{C32}$ |
| 计数运行 | • 递减计数<br>• 下溢时，将重加载寄存器的内容再装入后继续计数 |
| 分频比 | 1/(n+1)　n：TAi 寄存器 （i=0 ～ 4）的设定值为 $0000_{16}$ ～ $FFFF_{16}$ |
| 计数开始条件 | 将 TABSR 寄存器的 TAiS 位置 “1”（计数开始） |
| 计数停止条件 | 将 TAiS 位清 “0”（计数停止） |
| 中断请求产生时序 | 下溢时 |
| TAiIN 引脚功能 | I/O 端口或者选通输入 |
| TAiOUT 引脚功能 | I/O 端口或者脉冲输出 |
| 定时器的读出 | 读 TAi 寄存器，可读取计数值 |
| 定时器的写入 | • 在计数停止时，或在计数开始后到输入第一个计数源之前，如果给 TAi 寄存器写数据，它将同时被写入重加载寄存器和计数器中<br>• 如果在进行计数时 （但是要在输入第 1 次计数源后）给 TAi 寄存器写数据，数据就被写到重加载寄存器 （在下一次再装入时传送） |
| 选择功能 | • 选通功能<br>能通过 TAiIN 引脚的输入信号选择计数开始或者计数停止<br>• 脉冲输出功能<br>每次下溢时，反转 TAiOUT 引脚的输出极性。在计数停止时输出 “L” 电平 |

定时器Ai模式寄存器(i=0～4)

b7 b6 b5 b4 b3 b2 b1 b0 = □ □ 0 □ □ □ 0 0

符号 TA0MR～TA4MR　　地址 $0396_{16}$～$039A_{16}$地址　　复位后的值 $00_{16}$

| 位符号 | 位名 | 功能 | RW |
|---|---|---|---|
| TMOD0 | 运行模式选择位 | b1 b0<br>0 0：定时器模式 | RW |
| TMOD1 | | | RW |
| MR0 | 脉冲输出功能选择位 | 0：不输出脉冲<br>(TAiOUT引脚为I/O端口)<br>1：输出脉冲<br>(TAiOUT引脚为脉冲输出引脚) | RW |
| MR1 | 栅极功能选择位 | b4 b3<br>0 0: ┐无栅极功能<br>0 1: ┘(TAiIN引脚为I/O端口)<br>1 0: 在TAiIN引脚为“L”电平期间计数(注1)<br>1 1: 在TAiIN引脚为“H”电平期间计数(注1) | RW |
| MR2 | | | RW |
| MR3 | 在定时器模式，必须清“0”。 | | RW |
| TCK0 | 计数源选择位 | b7 b6<br>0 0：$f_1$或者$f_2$<br>0 1：$f_8$<br>1 0：$f_{32}$<br>1 1：$f_{C32}$ | RW |
| TCK1 | | | RW |

注1．必须将对应TAiIN引脚的端口方向位清“0”(输入模式)。

图 13.7 定时器模式时的 TAiMR 寄存器

### 13.1.2 事件计数器模式

事件计数器模式是对外部信号、其它定时器的上溢或者其它定时器的下溢进行计数的模式。定时器 A2、A3、 A4 能对二相外部信号进行计数。事件计数器模式的规格 （不使用二相脉冲信号处理功能时）如**表 13.2**、事件计数器模式的规格 （定时器 A2、 A3、 A4 使用二相脉冲信号处理功能时）如**表 13.3** 所示。

事件计数器模式时的 TAiMR 寄存器 （不使用二相脉冲信号处理功能时）如**图 13.8**、事件计数器模式时的 TA2MR ～ TA4MR 寄存器 （在定时器 A2、 A3、 A4 使用二相脉冲信号处理功能时）如**图 13.9** 所示。

表 13.2 事件计数器模式的规格 （不使用二相脉冲信号处理功能时）

| 项目 | 规格 |
|---|---|
| 计数源 | • 输入到 TAiIN 引脚 （i=0 ～ 4）的外部信号 （可通过程序选择有效沿）<br>• 定时器 B2 上溢或者下溢<br>定时器 Aj(j=i−1，但在 i=0 时 j=4) 上溢或者下溢、<br>定时器 Ak(k=i+1，但在 i=4 时 k=0) 上溢或者下溢 |
| 计数运行 | • 可通过外部信号或者程序选择递增计数或者递减计数<br>• 上溢或者下溢时，将重加载寄存器的内容再装入后继续计数。选择自由运行功能时，不进行再装入而继续计数。 |
| 分频比 | 递增计数时为 1/(FFFF16−n+1)<br>递减计数时为 1/(n+1)　　n：TAi 寄存器的设定值为 000016 ～ FFFF16 |
| 计数开始条件 | 将 TABSR 寄存器的 TAiS 位置 “1”（计数开始） |
| 计数停止条件 | 将 TAiS 位清 “0”（计数停止） |
| 中断请求产生时序 | 上溢或者下溢时 |
| TAiIN 引脚功能 | I/O 端口或者计数源输入 |
| TAiOUT 引脚功能 | I/O 端口、脉冲输出或者递增计数 / 递减计数的切换输入 |
| 定时器的读出 | 读 TAi 寄存器，可读取计数值 |
| 定时器的写入 | • 在计数停止时，或在计数开始后到输入第一个计数源之前，如果给 TAi 寄存器写数据，它将同时被写入重加载寄存器和计数器中。<br>• 如果在进行计数时 （但是要在输入第 1 次计数源后）给 TAi 寄存器写数据，数据就被写到重加载寄存器 （在下一次再装入时传送） |
| 选择功能 | • 自由运行计数功能<br>即使发生上溢或者下溢，也不从重加载寄存器进行再装入<br>• 脉冲输出功能<br>每次上溢或者下溢时，反转 TAiOUT 引脚的输出极性。在计数停止时输出 “L”电平 |

定时器Ai模式寄存器(i=0～4)(在不使用二相脉冲信号处理功能时)

| b7 | b6 | b5 | b4 | b3 | b2 | b1 | b0 |
|---|---|---|---|---|---|---|---|
| | | 0 | | | | 0 | 1 |

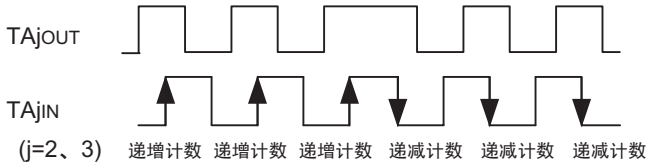
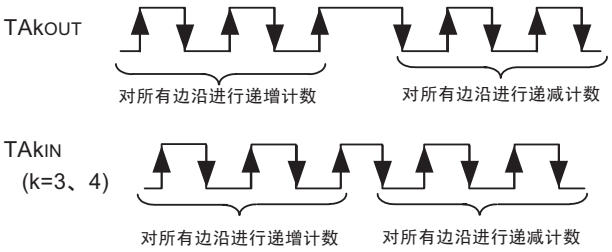
| 符号 | 地址 | 复位后的值 |
|---|---|---|
| TA0MR～TA4MR | $0396_{16}$～$039A_{16}$地址 | $00_{16}$ |

| 位符号 | 位名 | 功能 | RW |
|---|---|---|---|
| TMOD0 | 运行模式选择位 | b1 b0 | RW |
| TMOD1 | | 0 1：事件计数器模式（注1） | RW |
| MR0 | 脉冲输出功能选择位 | 0：不输出脉冲<br>(TAiOUT引脚为I/O端口)<br>1：输出脉冲<br>(TAiOUT引脚为脉冲输出引脚) | RW |
| MR1 | 计数极性选择位（注2） | 0：对外部信号的下降沿进行计数<br>1：对外部信号的上升沿进行计数 | RW |
| MR2 | 递增/递减切换源选择位 | 0：UDF寄存器<br>1：TAiOUT引脚的输入信号（注3） | RW |
| MR3 | 在事件计数器模式时，必须清“0”。 | | RW |
| TCK0 | 计数运行类型选择位 | 0：再装入型<br>1：自由运行型 | RW |
| TCK1 | 在不使用二相脉冲信号处理功能时为“0”或“1”都可。 | | RW |

注1．在事件计数器模式，可通过ONSF寄存器和TRGSR寄存器选择计数源。
注2．在ONSF寄存器或者TRGSR寄存器的TAiTGH、TAiTGL位为“$00_2$”(TAiIN引脚的输入)时有效。
注3．在TAiOUT引脚为“L”电平时为递减计数，为“H”电平时为递增计数。必须将对应TAiOUT引脚的端口方向位清“0”(输入模式)。

图 13.8　事件计数器模式时的 TAiMR 寄存器 （在定时器 A2、 A3、 A4 不使用二相脉冲信号处理功能时）

表 13.3　事件计数器模式的规格 （在定时器 A2、 A3、 A4 使用二相脉冲信号处理功能时）

| 项目 | 规格 |
|---|---|
| 计数源 | • 输入到 TAiIN、 TAiOUT 引脚 （i = 2 ～ 4）的二相脉冲信号 |
| 计数运行 | • 可通过二相脉冲信号切换递增计数或者递减计数<br>• 上溢或者下溢时，将重加载寄存器的内容再装入后继续计数。选择自由运行功能时，不进行再装入而继续计数。 |
| 分频比 | • 递增计数时，为 1/(FFFF16−n+1)<br>• 递减计数时，为 1/(n+1)　　n：TAi 寄存器的设定值为 000016 ～ FFFF16 |
| 计数开始条件 | 将 TABSR 寄存器的 TAiS 位置 “1”（计数开始） |
| 计数停止条件 | 将 TAiS 位清 “0”（计数停止） |
| 中断请求产生时序 | 上溢或者下溢时 |
| TAiIN 引脚功能 | 二相脉冲输入 |
| TAiOUT 引脚功能 | 二相脉冲输入 |
| 定时器的读出 | 如果读定时器 A2、 A3、 A4 的寄存器，就能读取计数值 |
| 定时器的写入 | • 在计数停止时，或在计数开始后到输入第一个计数源之前，如果给 TAi 寄存器写数据，它将同时被写入重加载寄存器和计数器中。<br>• 如果在进行计数时 （但是要在输入第 1 次计数源后）给 TAi 寄存器写数据，数据就被写到重加载寄存器 （在下一次再装入时传送） |
| 选择功能 （注 1） | • 正常处理运行 （定时器 A2、定时器 A3）<br>在 TAjOUT 引脚 (j=2、 3) 的输入信号为 “H”电平期间，对 TAjIN 引脚的上升沿进行递增计数，对其下降沿进行递减计数。<br>  <br><br>• 4 倍频处理运行 （定时器 A3、定时器 A4）<br>在 TAkOUT 引脚 （k=3、 4）的输入信号为 “H”电平期间，如果与 TAkIN 引脚的上升沿存在相位关系，就对 TAkOUT 引脚和 TAkIN 引脚的上升沿和下降沿进行递增计数。在 TAkOUT 引脚的输入信号为 “H”电平期间，如果与 TAkIN 引脚的下降沿存在相位关系，就对 TAkOUT 引脚和 TAkIN 引脚的上升沿和下降沿进行递减计数。<br>  <br><br>• 通过 Z 相输入进行计数器的初始化 （定时器 A3）<br>通过 Z 相输入将定时器的计数值清 “0” |

注 1.　定时器 A3 能选择两种运行方式。定时器 A2 只能选择正常处理运行方式，定时器 A4 只能选择为 4 倍频处理运行方式。

定时器Ai模式寄存器(i=2～4)(在使用二相脉冲信号处理功能时)

| b7 | b6 | b5 | b4 | b3 | b2 | b1 | b0 |
|---|---|---|---|---|---|---|---|
| | | 0 | 1 | 0 | 0 | 0 | 1 |

| 符号 | 地址 | 复位后的值 |
|---|---|---|
| TA2MR～TA4MR | $0398_{16}$～$039A_{16}$地址 | $00_{16}$ |

| 位符号 | 位名 | 功能 | RW |
|---|---|---|---|
| TMOD0 | 运行模式选择位 | b1 b0<br>0 1：事件计数器模式 | RW |
| TMOD1 | | | RW |
| MR0 | 在使用二相脉冲信号处理功能时，必须清“0”。 | | RW |
| MR1 | 在使用二相脉冲信号处理功能时，必须清“0”。 | | RW |
| MR2 | 在使用二相脉冲信号处理功能时，必须置“1”。 | | RW |
| MR3 | 在使用二相脉冲信号处理功能时，必须清“0”。 | | RW |
| TCK0 | 计数运行类型选择位 | 0：再装入型<br>1：自由运行型 | RW |
| TCK1 | 二相脉冲处理运行选择位<br>（注1、2） | 0：正常处理运行<br>1：4倍频处理运行 | RW |

注1．定时器A3能选择两种运行方式。与此位无关，定时器A2固定为正常处理运行方式，定时器A4固定为4倍频处理运行方式。

注2．在进行二相脉冲信号处理时，必须按照如下设定：
- 将UDF寄存器的TAiP位置“1”(允许二相脉冲信号处理功能)
- 将TRGSR寄存器的TAiTGH位和TAiTGL位设定为“$00_2$”(TA$i_{IN}$引脚输入)
- 将对应TA$i_{IN}$和TA$i_{OUT}$的端口方向位清“0”(输入模式)

图 13.9　事件计数器模式时的TA2MR～TA4MR寄存器（在定时器A2、A3、A4使用二相脉冲信号处理功能时）

#### 13.1.2.1 二相脉冲信号处理的计数器初始化

这是在二相脉冲信号处理时，通过 Z 相 （计数器初始化）的输入将定时器的计数值清 “0”的功能。

此功能只能用于定时器 A3 的事件计数器模式、二相脉冲信号处理、自由运行型和 4 倍频处理， Z 相从 $\overline{\text{INT2}}$ 引脚输入。

如果将 “0000$_{16}$”写到 TA3 寄存器，并将 ONSF 寄存器的 TAZIE 位置 “1”（Z 相输入有效），就能通过 Z 相的输入进行计数器的初始化。

通过检测 Z 相的输入边沿进行计数器的初始化。边沿的极性能通过 INT2IC 寄存器的 POL 位选择。输入的 Z 相脉宽必须在定时器 A3 计数源的 1 个或 1 个以上周期。

接受 Z 相输入之后，在下一个计数时序到来时对计数器进行初始化。二相脉冲 （A 相、 B 相）和 Z 相的关系如图 13.10 所示。

如果定时器 A3 的上溢或下溢时序与 Z 相输入的计数器初始化时序重叠，定时器 A3 的中断请求就连续产生 2 次，所以使用此功能时不能使用定时器 A3 中断。

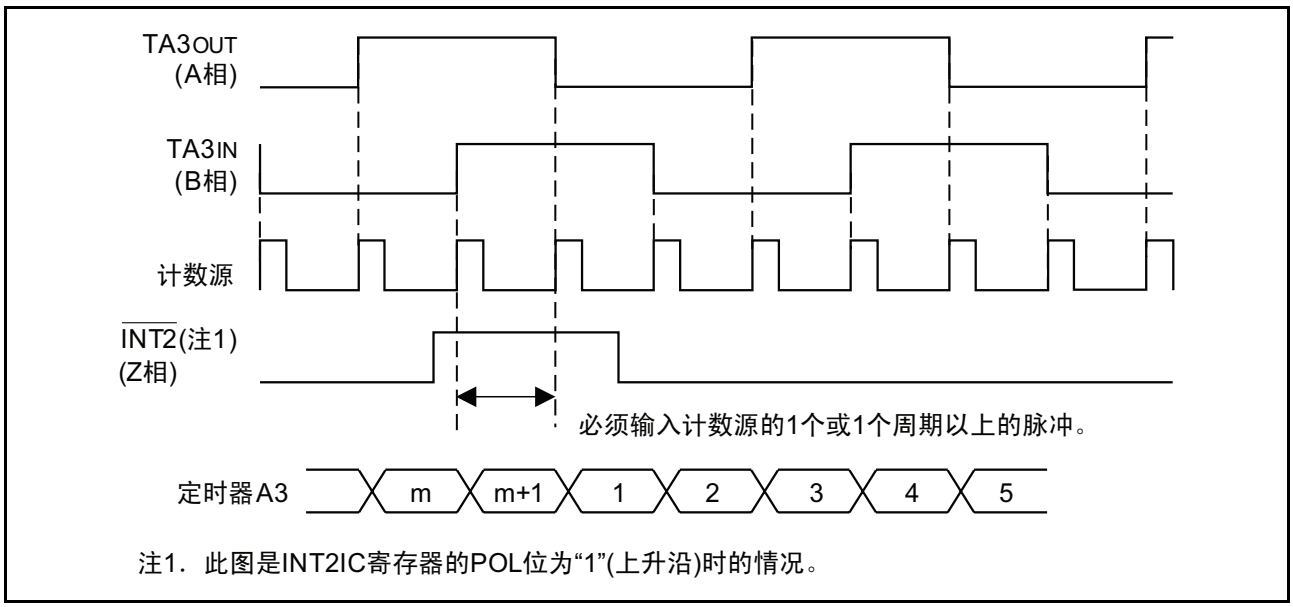



图 13.10 二相脉冲 （A 相、 B 相）和 Z 相的关系

### 13.1.3 单次触发定时器模式

单次触发定时器模式是指对 1 次触发定时器只运行 1 次的模式 （表 13.4）。在从发生触发后的任意期间定时器运行。单次触发定时器模式时的 TAiMR 寄存器如图 13.11 所示。

表 13.4 单次触发定时器模式的规格

| 项目 | 规格 |
|---|---|
| 计数源 | $f_1$、 $f_2$、 $f_8$、 $f_{32}$、 $f_{C32}$ |
| 计数运行 | 递减计数<br>• 在计数值变为 “$0000_{16}$”的时序进行再装入，然后停止计数<br>• 如果在计数中发生触发，就进行再装入，然后继续计数 |
| 分频比 | 1/n n：TAi 寄存器 （i=0 ～ 4）的设定值为 $0000_{16}$ ～ $FFFF_{16}$<br>但是，如果设定为 “$0000_{16}$”，计数器就不运行。 |
| 计数开始条件 | TABSR 寄存器的 TAiS 位为 “1”（计数开始）并且发生以下的触发：<br>• 从 $TAi_{IN}$ 引脚输入外部触发<br>• 定时器 B2 上溢或者下溢、定时器 Aj(j=i−1，在 i=0 时 j=4) 上溢或者下溢、定时器 Ak(k=i+1，在 i=4 时 k=0) 上溢或者下溢<br>• 将 ONSF 寄存器的 TAiOS 位置 “1”（定时器开始运行） |
| 计数停止条件 | • 计数值变为 “$0000_{16}$”并进行再装入后<br>将 TAiS 位清 “0”（计数停止） |
| 中断请求产生时序 | 在计数值变为 “$0000_{16}$”时 |
| $TAi_{IN}$ 引脚功能 | I/O 端口或者触发输入 |
| $TAi_{OUT}$ 引脚功能 | I/O 端口或者脉冲输出 |
| 定时器的读出 | 读 TAi 寄存器，可读取不定值。 |
| 定时器的写入 | • 在计数停止时，或在计数开始后到输入第一个计数源之前，如果给 TAi 寄存器写数据，它将同时被写入重加载寄存器和计数器中。<br>• 如果在进行计数时 （但是要在输入第 1 次计数源后）给 TAi 寄存器写数据，数据就被写到重加载寄存器 （在下一次再装入时传送） |
| 选择功能 | • 脉冲输出功能<br>在计数停止时输出 “L”电平，在计数时输出 “H”电平 |

定时器Ai模式寄存器(i=0～4)

| b7 | b6 | b5 | b4 | b3 | b2 | b1 | b0 |
|---|---|---|---|---|---|---|---|
| | | 0 | | | | 1 | 0 |

| 符号 | 地址 | 复位后的值 |
|---|---|---|
| TA0MR～TA4MR | $0396_{16}$～$039A_{16}$地址 | $00_{16}$ |

| 位符号 | 位名 | 功能 | RW |
|---|---|---|---|
| TMOD0 | 运行模式选择位 | b1 b0<br>1 0：单次触发定时器模式 | RW |
| TMOD1 | | | RW |
| MR0 | 脉冲输出功能选择位 | 0：不输出脉冲<br>(TAiOUT引脚为I/O端口)<br>1：输出脉冲<br>(TAiOUT引脚为脉冲输出引脚) | RW |
| MR1 | 外部触发选择位（注1） | 0：TAiIN引脚输入信号的下降沿（注2）<br>1：TAiIN引脚输入信号的上升沿（注2） | RW |
| MR2 | 触发选择位 | 0：TAiOS位有效<br>1：通过TAiTGH～TAiTGL位选择 | RW |
| MR3 | 在单次触发定时器模式，必须清“0”。 | | RW |
| TCK0 | 计数源选择位 | b7 b6<br>0 0：$f_1$或者$f_2$<br>0 1：$f_8$<br>1 0：$f_{32}$<br>1 1：$f_{C32}$ | RW |
| TCK1 | | | RW |

注1．在ONSF寄存器或者TRGSR寄存器的TAiTGH、TAiTGL位为“$00_2$”(TAiIN引脚的输入)时有效。
注2．必须将对应TAiIN引脚的端口方向位清“0”(输入模式)。

图 13.11　单次触发定时器模式时的 TAiMR 寄存器

### 13.1.4 脉宽调制模式 （PWM 模式）

脉宽调制模式是连续输出任意宽度的脉冲的模式 （表 13.5）。在此模式中，计数器作为 16 位或 8 位脉宽调制器运行。脉宽调制模式时的 TAiMR 寄存器如图 13.12 所示， 16 位脉宽调制器的运行的示例如图 13.13 所示， 8 位脉宽调制器的运行的示例如图 13.14 所示。

表 13.5 脉宽调制模式的规格

| 项目 | 规格 |
|---|---|
| 计数源 | $f_1$、 $f_2$、 $f_8$、 $f_{32}$、 $f_{C32}$ |
| 计数运行 | • 递减计数 （作为 8 位或者 16 位脉宽调制器运行）<br>• 在 PWM 脉冲的上升沿处，定时器进行再装入，然后继续计数<br>• 如果在计数中发生触发，不影响计数 |
| 16 位 PWM | • “H”电平宽度为 n/fj　　n：TAi 寄存器的设定值 （i=0 ～ 4）<br>• 周期固定为 $(2^{16}-1)/fj$　　fj：计数源的频率 ($f_1$、 $f_2$、 $f_8$、 $f_{32}$、 $f_{C32}$) |
| 8 位 PWM | • “H”电平宽度为　n×(m+1)/fj　　n：TAi 寄存器的高位地址设定值<br>• 周期为　$(2^8-1)\times(m+1)fj$　　m：TAi 寄存器的低位地址设定值 |
| 计数开始条件 | • 将 TABSR 寄存器的 TAiS 位置 “1”（计数开始）<br>• TAiS 位为 “1”并且外部触发由 $TAi_{IN}$ 引脚输入<br>• TAiS 位为 “1”并且发生以下的触发：<br>定时器 B2 上溢或者下溢<br>定时器 Aj(j=i−1，在 i=0 时 j=4) 上溢或者下溢<br>定时器 Ak(k=i+1，在 i=4 时 k=0) 上溢或者下溢 |
| 计数停止条件 | 将 TAiS 位清 “0”（计数停止） |
| 中断请求产生时序 | 在 PWM 脉冲下降沿时 |
| $TAi_{IN}$ 引脚功能 | I/O 端口或者触发输入 |
| $TAi_{OUT}$ 引脚功能 | 脉冲输出 |
| 定时器的读出 | 读 TAi 寄存器，可读取不定值 |
| 定时器的写入 | • 在计数停止时，或在计数开始后到输入第一个计数源之前，如果给 TAi 寄存器写数据，它将同时被写入重加载寄存器和计数器中。<br>• 如果在进行计数时 （但是要在输入第 1 次计数源后）给 TAi 寄存器写数据，数据就被写到重加载寄存器 （在下一次再装入时传送） |

定时器Ai模式寄存器(i=0～4)

b7 b6 b5 b4 b3 b2 b1 b0

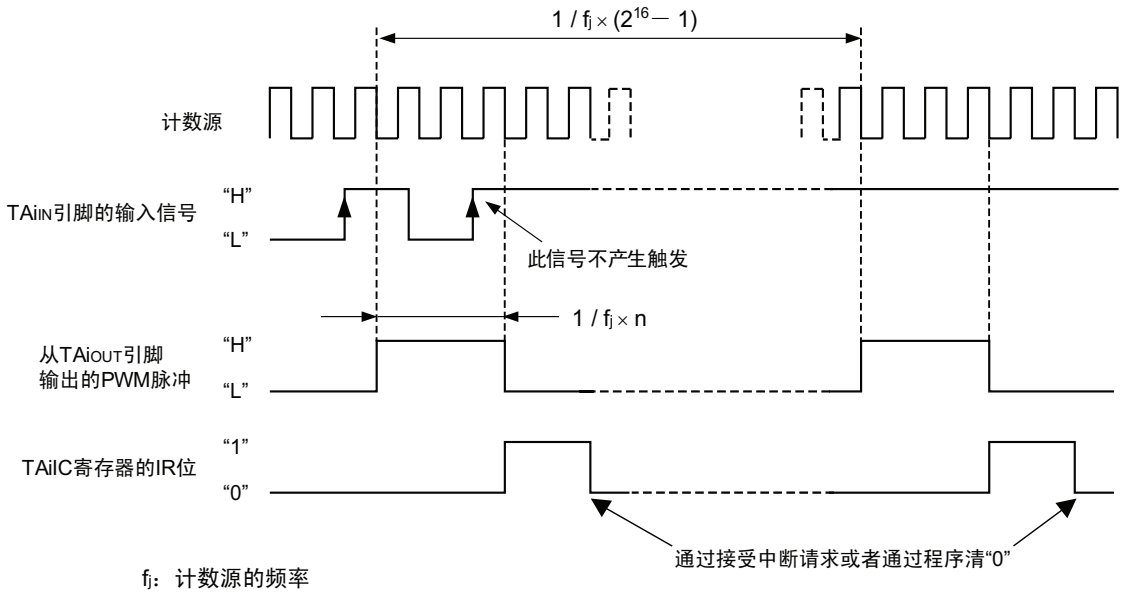
1 1

| 符号 | 地址 | 复位后的值 |
|---|---|---|
| TA0MR～TA4MR | $0396_{16}$～$039A_{16}$地址 | $00_{16}$ |

| 位符号 | 位名 | 功能 | RW |
|---|---|---|---|
| TMOD0 | 运行模式选择位 | b1 b0<br>1 1：脉宽调制(PWM)模式 | RW |
| TMOD1 | | | RW |
| MR0 | 脉冲输出功能选择位 | 0：不输出脉冲(TAiOUT引脚为I/O端口)<br>1：输出脉冲(TAiOUT引脚为脉冲输出引脚) | RW |
| MR1 | 外部触发选择位（注1） | 0：TAiIN引脚输入信号的下降沿（注2）<br>1：TAiIN引脚输入信号的上升沿（注2） | RW |
| MR2 | 触发选择位 | 0：对TABSR寄存器的TAiS位写“1”<br>1：通过TAiTGH～TAiTGL位选择 | RW |
| MR3 | 16/8位PWM模式选择位 | 0：作为16位脉宽调制器运行<br>1：作为8位脉宽调制器运行 | RW |
| TCK0 | 计数源选择位 | b7 b6<br>0 0：$f_1$或者$f_2$<br>0 1：$f_8$<br>1 0：$f_{32}$<br>1 1：$f_{C32}$ | RW |
| TCK1 | | | RW |

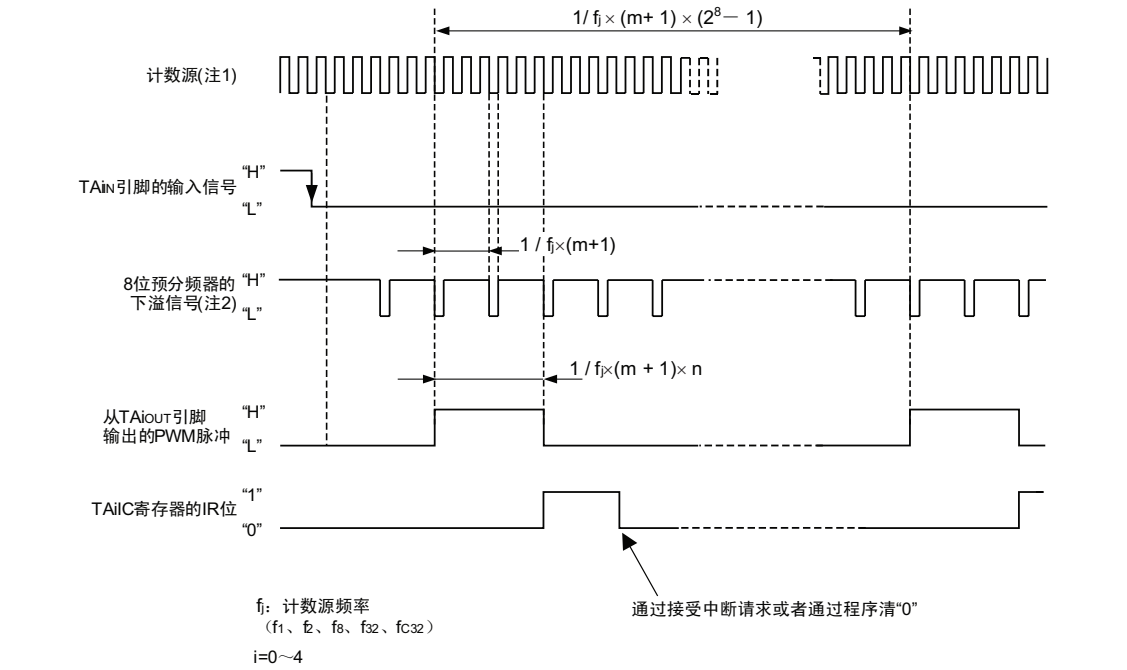
注1．在ONSF寄存器或者TRGSR寄存器的TAiTGH、TAiTGL位为“$00_2$”(TAiIN引脚的输入)时有效。
注2．必须将对应TAiIN引脚的端口方向位清“0”(输入模式)。

图 13.12　脉宽调制模式时的 TAiMR 寄存器




注1．n=000016～FFFE16。
注2．此图是在TAi寄存器为“000316”、ONSF寄存器或TRGSR寄存器的TAiTGH位和TAiTGL位为“002”(TAiIN引脚的输入)、TAiMR寄存器的MR1位为“1”(上升)、TAiMR寄存器的MR2位为“1”(通过TAiTGH位和TAiTGL位选择触发)的情况。

图 13.13 16 位脉宽调制器的运行的示例




注1．8位预分频器对计数源进行计数。
注2．8位脉宽调制器对8位预分频器的下溢信号进行计数。
注3．m=0016～FF16、n=0016～FE16。
注4．此图是在TAi寄存器为“02022”、ONSF寄存器或TRGSR寄存器的TAiTGH、TAiTGL位为“002”(TAiIN引脚的输入)、TAiMR寄存器的MR1位为“0”(下降)、TAiMR寄存器的MR2位为“1”(通过TAiTGH位和TAiTGL位选择触发)的情况。

图 13.14 8 位脉宽调制器的运行的示例

## 13.2 定时器 B

定时器 B 框图如图 13.15 所示，定时器 B 的相关寄存器如图 13.16、图 13.17 所示。

定时器 B 有以下 4 种模式，能通过 TBiMR 寄存器 （i=0 ～ 2）的 TMOD1 ～ TMOD0 位选择模式。

- 定时器模式　　对内部计数源进行计数的模式
- 事件计数器模式　对来自外部的脉冲、其它定时器的上溢或下溢进行计数的模式
- 脉冲周期测定模式、脉宽测定模式
  测定外部脉冲周期或者脉宽的模式
- A/D 触发模式　　对一次触发只进行一次计数的模式。和 A/D 转换组合，用作 A/D 转换开始的触发

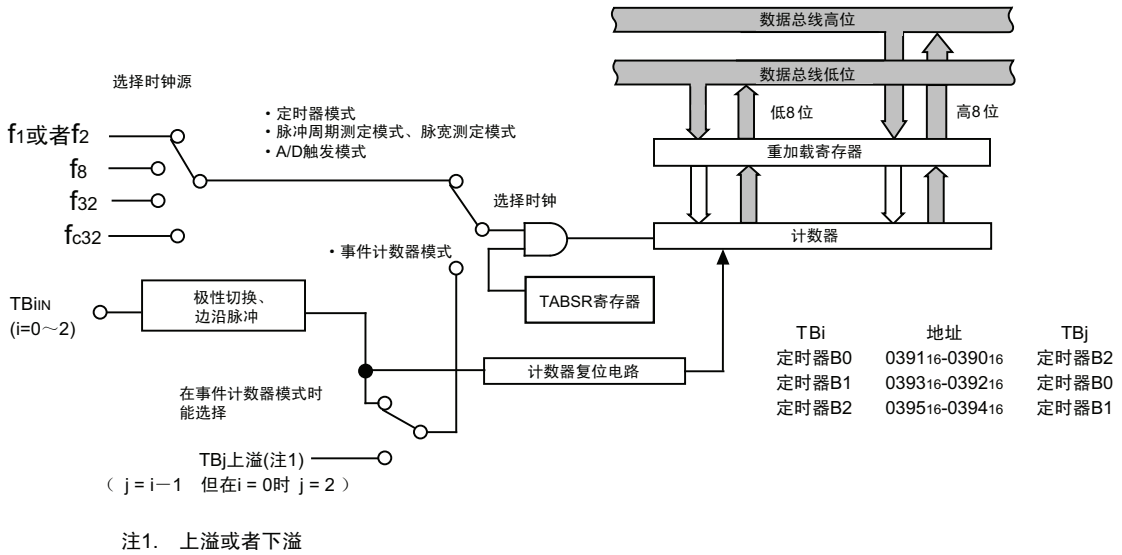



图 13.15 定时器 B 框图

定时器Bi模式寄存器(i=0～2)

b7 b6 b5 b4 b3 b2 b1 b0

符号 TB0MR～TB2MR　　地址 039B16～039D16地址　　复位后的值 00XX00002

| 位符号 | 位名 | 功能 | RW |
|---|---|---|---|
| TMOD0 | 运行模式选择位 | b1 b0<br>0 0：定时器模式或者A/D触发模式<br>0 1：事件计数器模式<br>1 0：脉冲周期测定模式、脉宽测定模式<br>1 1：不能设定 | RW |
| TMOD1 | | | RW |
| MR0 | 因工作模式不同，功能也不同。 | | RW |
| MR1 | | | RW |
| MR2 | | | RW (注1)<br>— (注2) |
| MR3 | | | RO |
| TCK0 | 计数源选择位(因工作模式不同，功能也不同。) | | RW |
| TCK1 | | | RW |

注1．定时器B0。
注2．定时器B1和定时器B2。

图 13.16 TB0MR ～ TB2MR 寄存器

定时器Bi寄存器(i=0～2)(注1)

(b15) (b8) b7 b0 b7 b0

| 符号 | 地址 | 复位后的值 |
|---|---|---|
| TB0 | 0391$_{16}$～0390$_{16}$地址 | 不定 |
| TB1 | 0393$_{16}$～0392$_{16}$地址 | 不定 |
| TB2 | 0395$_{16}$～0394$_{16}$地址 | 不定 |

| 模式 | 功能 | 设定范围 | RW |
|---|---|---|---|
| 定时器模式 | 如果设定值为n，就对计数源进行“n+1”分频 | 0000$_{16}$～FFFF$_{16}$ | RW |
| 事件计数器模式 | 如果设定值为n，就对计数源进行“n+1”分频(注2) | 0000$_{16}$～FFFF$_{16}$ | RW |
| 脉冲周期测定模式<br>脉宽测定模式 | 测定脉冲周期或者脉宽 | — | RO |
| A/D触发模式(注3) | 如果设定值为n，就对计数源进行“n+1”分频，并停止计数 | 0000$_{16}$～FFFF$_{16}$ | RW |

注1．必须以16位为单位进行存取。
注2．对来自外部的脉冲、其它定时器的上溢或者其它定时器的下溢进行计数。
注3．在和延迟触发模式0组合使用时，给定时器B1寄存器设定的值必须大于定时器B0寄存器的值。

计数开始标志寄存器

b7 b6 b5 b4 b3 b2 b1 b0

| 符号 | 地址 | 复位后的值 |
|---|---|---|
| TABSR | 0380$_{16}$地址 | 00$_{16}$ |

| 位符号 | 位名 | 功能 | RW |
|---|---|---|---|
| TA0S | 定时器A0计数开始标志 | 0： 停止计数<br>1： 开始计数 | RW |
| TA1S | 定时器A1计数开始标志 | | RW |
| TA2S | 定时器A2计数开始标志 | | RW |
| TA3S | 定时器A3计数开始标志 | | RW |
| TA4S | 定时器A4计数开始标志 | | RW |
| TB0S | 定时器B0计数开始标志 | | RW |
| TB1S | 定时器B1计数开始标志 | | RW |
| TB2S | 定时器B2计数开始标志 | | RW |

时钟用预分频器复位标志寄存器

b7 b6 b5 b4 b3 b2 b1 b0

| 符号 | 地址 | 复位后的值 |
|---|---|---|
| CPSRF | 0381$_{16}$地址 | 0XXXXXXX$_2$ |

| 位符号 | 位名 | 功能 | RW |
|---|---|---|---|
| (b6–b0) | 暂未使用。必须写“0”。读时值不定。 | | — |
| CPSR | 时钟用预分频器复位标志 | 如果将此位置“1”，就初始化时钟预分频器<br>(读时值为“0”) | RW |

图 13.17　TB0 ～ TB2 寄存器、 TABSR 寄存器和 CPSRF 寄存器

### 13.2.1 定时器模式

定时器模式是对在内部生成的计数源进行计数的模式 （表 13.6）。定时器模式时的 TBiMR 寄存器如图 13.18 所示。

表 13.6 定时器模式的规格

| 项目 | 规格 |
|---|---|
| 计数源 | $f_1$、 $f_2$、 $f_8$、 $f_{32}$、 $f_{C32}$ |
| 计数运行 | • 递减计数<br>• 下溢时，将重加载寄存器的内容再装入后继续计数 |
| 分频比 | 1/(n+1)　　n：TBi 寄存器的设定值 (i=0 ～ 2)$0000_{16}$ ～ $FFFF_{16}$ |
| 计数开始条件 | 将 TBiS 位 （注 1）置 “1”（计数开始） |
| 计数停止条件 | 将 TBiS 位清 “0”（计数停止） |
| 中断请求产生时序 | 下溢时 |
| $TBi_{IN}$ 引脚功能 | I/O 端口 |
| 定时器的读出 | 读 TBi 寄存器，可读取计数值 |
| 定时器的写入 | • 在计数停止时，或在计数开始后到输入第一个计数源之前，如果给 TBi 寄存器写数据，它将同时被写入重加载寄存器和计数器中<br>• 如果在进行计数时 （但是要在输入第 1 次计数源后）给 TBi 寄存器写数据，数据就被写到重加载寄存器 （在下一次再装入时传送） |

注 1. TB0S ～ TB2S 位是 TABSR 寄存器的 bit5 ～ 7。

定时器Bi模式寄存器(i=0～2)

b7 b6 b5 b4 b3 b2 b1 b0 = 0 0

符号 TB0MR～TB2MR　　地址 $039B_{16}$～$039D_{16}$地址　　复位后的值 $00XX0000_2$

| 位符号 | 位名 | 功能 | RW |
|---|---|---|---|
| TMOD0 | 运行模式选择位 | b1 b0<br>0 0： 定时器模式或者A/D触发模式 | RW |
| TMOD1 | | | RW |
| MR0 | 在定时器模式时无效。<br>可为 “0” 或者 “1” 。 | | RW |
| MR1 | | | RW |
| MR2 | 对于TB0MR寄存器，<br>在定时器模式时必须清 “0” 。 | | RW |
| | 对于TB1MR和TB2MR寄存器，<br>暂未使用。必须写 “0” 。读时值不定。 | | — |
| MR3 | 在定时器模式，必须写 “0” 。<br>在定时器模式，读时值不定。 | | RO |
| TCK0 | 计数源选择位 | b7 b6<br>0 0： $f_1$或者$f_2$<br>0 1： $f_8$<br>1 0： $f_{32}$<br>1 1： $f_{C32}$ | RW |
| TCK1 | | | RW |

图 13.18 定时器模式时的 TBiMR 寄存器

### 13.2.2 事件计数器模式

事件计数器模式是对外部信号、其它定时器的上溢或下溢进行计数的模式参照 （表 13.7）。事件计数器模式时的 TBiMR 寄存器如图 13.19 所示。

表 13.7 事件计数器模式的规格

| 项目 | 规格 |
|---|---|
| 计数源 | • 输入到 TBiIN 引脚 （i=0 ～ 2）的外部信号 （可通过程序选择有效沿）<br>• 定时器 Bj 的上溢或者下溢 （j=i−1，但在 i=0 时 j=2） |
| 计数运行 | • 递减计数<br>• 下溢时，将重加载寄存器的内容再装入后继续计数 |
| 分频比 | • 1/(n+1)　　n：TBi 寄存器的设定值 $0000_{16}$ ～ $FFFF_{16}$ |
| 计数开始条件 | 将 TBiS 位 （注 1）置 “1”（计数开始） |
| 计数停止条件 | 将 TBiS 位清 “0”（计数停止） |
| 中断请求产生时序 | 下溢时 |
| TBiIN 引脚功能 | 计数源输入 |
| 定时器的读出 | 读 TBi 寄存器，可读取计数值 |
| 定时器的写入 | • 在计数停止时，或在计数开始后到输入第一个计数源之前，如果给 TBi 寄存器写数据，它将同时被写入重加载寄存器和计数器中<br>• 如果在进行计数时 （但是要在输入第 1 次计数源后）给 TBi 寄存器写数据，数据就被写到重加载寄存器 （在下一次再装入时传送） |

注 1. TB0S ～ TB2S 位是 TABSR 寄存器的 bit5 ～ 7。

定时器Bi模式寄存器(i=0～2)

| b7 | b6 | b5 | b4 | b3 | b2 | b1 | b0 |
|---|---|---|---|---|---|---|---|
| | | | | | | 0 | 1 |

| 符号 | 地址 | 复位后的值 |
|---|---|---|
| TB0MR～TB2MR | $039B_{16}$～$039D_{16}$地址 | $00XX0000_2$ |

| 位符号 | 位名 | 功能 | RW |
|---|---|---|---|
| TMOD0 | 运行模式选择位 | b1 b0<br>0 1： 事件计数器模式 | RW |
| TMOD1 | | | RW |
| MR0 | 计数极性选择位(注1) | b3 b2<br>0 0： 对外部信号的下降沿进行计数<br>0 1： 对外部信号的上升沿进行计数<br>1 0： 对外部信号的下降沿和上升沿进行计数<br>1 1： 不能设定 | RW |
| MR1 | | | RW |
| MR2 | 对于TB0MR寄存器，<br>在事件计数器模式时必须清“0”。 | | RW |
| | 对于TB1MR和TB2MR寄存器，<br>暂未使用。必须写“0”。读时值不定。 | | — |
| MR3 | 在事件计数器模式，必须写“0”。<br>在事件计数器模式，读时值不定。 | | RO |
| TCK0 | 在事件计数器模式时无效。<br>可为“0”或者“1”。 | | RW |
| TCK1 | 选择事件时钟 | 0： 从TBiIN引脚的输入(注2)<br>1： TBj的上溢或者下溢<br>(j=i-1，但在i=0时 j=2) | RW |

注1. 在TCK1位为“0”(从TBiIN引脚的输入)时有效。在TCK1位为“1”(TBj的上溢或者下溢)时，“0”或“1”都可。
注2. 必须将对应TBiIN引脚的端口方向位清“0”(输入模式)。

图 13.19 事件计数器模式时的 TBiMR 寄存器

### 13.2.3 脉冲周期测定模式、脉宽测定模式

脉冲周期测定模式、脉宽测定模式是测定外部信号的脉冲周期或者脉宽的模式 （表 13.8）。脉冲周期测定模式、脉宽测定模式时的 TBiMR 寄存器如图 13.20 所示。脉冲周期测定时的运行图如图 13.21 所示，脉宽测定时的运行图如图 13.22 所示。

表 13.8 脉冲周期测定模式、脉宽测定模式的规格

| 项目 | 规格 |
|---|---|
| 计数源<br>计数运行 | $f_1$、 $f_2$、 $f_8$、 $f_{32}$、 $f_{C32}$<br>• 递增计数<br>• 在测定脉冲的有效沿，将计数器的值传送到重加载寄存器，然后将计数器的值置“$0000_{16}$”，并继续计数 |
| 计数开始条件 | • 将 TBiS 位 （i=0 ～ 2）（注 3）置 “1”（计数开始） |
| 计数停止条件 | • 将 TBiS 位清 “0”（计数停止） |
| 中断请求产生时序 | • 输入测定脉冲的有效沿时 （注 1）<br>• 上溢时。上溢的同时 TBiMR 寄存器的 MR3 位变为 “1”（有上溢）。在 TBiS 位为 “1”（计数开始）时，如果在 MR3 位变为 “1”后的下一次计数时序以后写 TBiMR 寄存器， MR3 位就变为 “0”（没有上溢）。 |
| $TBi_{IN}$ 引脚功能 | 测定脉冲输入 |
| 定时器的读出 | 读 TBi 寄存器，可读取重加载寄存器的内容 （测定结果）（注 2） |
| 定时器的写入 | 给 TBi 寄存器写的值既不被写到重加载寄存器也不被写到计数器。 |

注 1. 在计数开始后第 1 次输入有效沿时，不发生中断请求。

注 2. 在计数开始后到第 2 次输入有效沿之前，从 TBi 寄存器读取的值不定。

注 3. TB0S ～ TB2S 位是 TABSR 寄存器的 bit5 ～ 7。

定时器Bi模式寄存器(i=0～2)

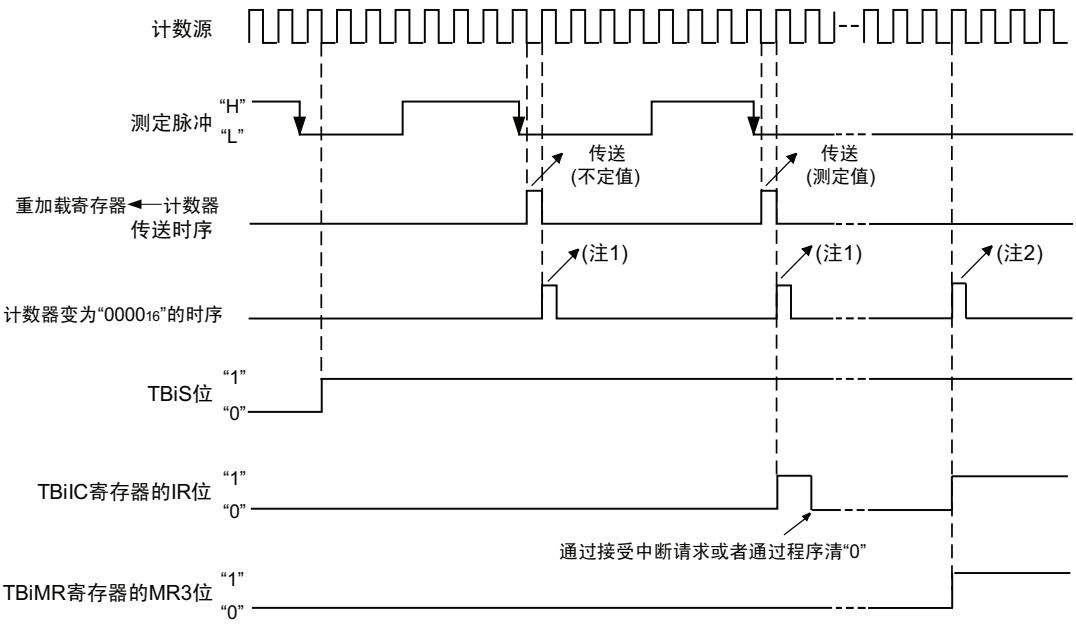
b7 b6 b5 b4 b3 b2 b1 b0 = 1 0

| 符号 | 地址 | 复位后的值 |
|---|---|---|
| TB0MR～TB2MR | 039B16～039D16地址 | 00XX00002 |

| 位符号 | 位名 | 功能 | RW |
|---|---|---|---|
| TMOD0 | 运行模式选择位 | b1 b0<br>1 0： 脉冲周期测定模式、脉宽测定模式 | RW |
| TMOD1 | | | RW |
| MR0 | 测定模式选择位 | b3 b2<br>0 0： 脉冲周期测定<br>(从测定脉冲的下降沿到下一个下降沿之间的测定)<br>0 1： 脉冲周期测定<br>(从测定脉冲的上升沿到下一个上升沿之间的测定)<br>1 0： 脉宽测定<br>(从测定脉冲的下降沿到下一个上升沿之间的测定<br>和从测定脉冲的上升沿到下一个下降沿之间的测定)<br>1 1： 不能设定 | RW |
| MR1 | | | RW |
| MR2 | 对于TB0MR寄存器，在脉冲周期测定模式、脉宽测定模式时<br>必须将之清“0”。 | | RW |
| | 对于TB1MR和TB2MR寄存器，<br>暂未使用。必须写“0”。读时值不定。 | | — |
| MR3 | 定时器Bi上溢标志 (注1) | 0： 没有上溢<br>1： 有上溢 | RO |
| TCK0 | 计数源选择位 | b7 b6<br>0 0： f1或者f2<br>0 1： f8<br>1 0： f32<br>1 1： fC32 | RW |
| TCK1 | | | RW |

注1. 复位后值不定。当TBiS位为“1”(开始计数)时，如果在MR3位变为“1”(有上溢)后的下一个计数时序之后写TBiMR寄存器，MR3位就变为“0”(没有上溢)。不能通过程序将MR3位置“1”。TB0S～TB2S位为TABSR寄存器的bit5～7。

图 13.20　脉冲周期测定模式、脉宽测定模式时的 TBiMR 寄存器

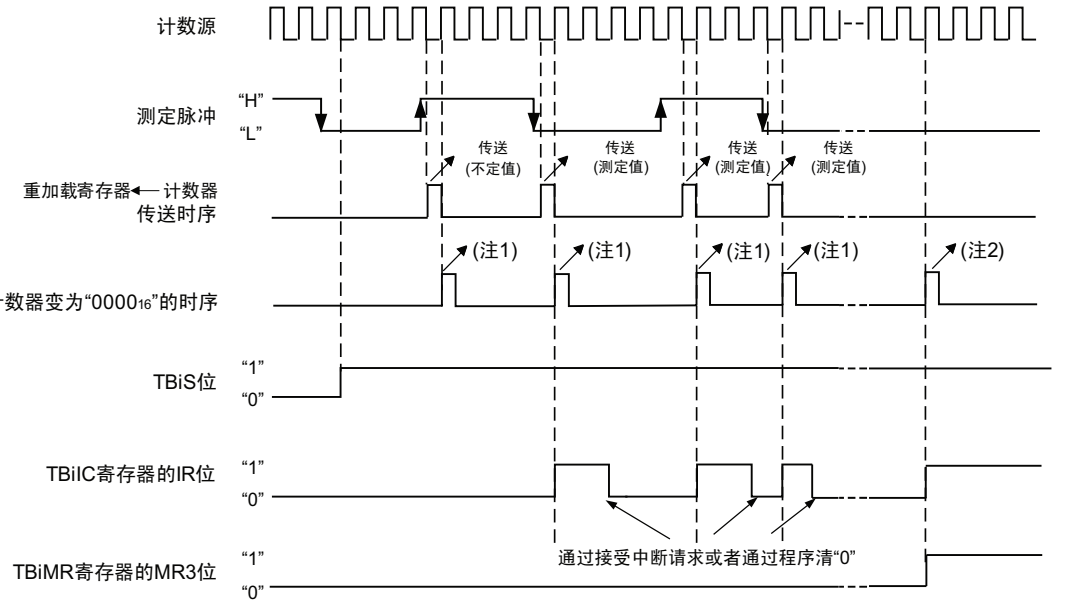



TB0S～TB2S位为TABSR寄存器的bit5～7。

i=0～2

注1. 测定结束后的计数器初始化。
注2. 上溢。
注3. 此图是在TBiMR寄存器的MR1～MR0位为“$00_2$”(测定从下降沿到下一个下降沿之间的间隔)的情况。

图 13.21 脉冲周期测定时的运行图




TB0S～TB2S位为TABSR寄存器的bit5～7。

i=0～2

注1. 测定结束后的计数器初始化。
注2. 上溢。
注3. 此图是在TBiMR寄存器的MR1～MR0位为“$10_2$”(测定从下降沿到下一个上升沿的间隔、以及测定从上升沿到下一个下降沿之间的间隔)时的情况。

图 13.22 脉宽测定时的运行图

### 13.2.4 A/D 触发模式

本模式和 A/D 转换的同时采样扫描模式或者延迟触发模式 0 组合，用作 A/D 转换器的转换开始触发。在本模式中，对一次的触发，定时器只运行一次。 A/D 触发模式对定时器 B0 和定时器 B1 有效。 A/D 触发模式时的 TBiMR 寄存器如图 13.23、 TB2SC 寄存器如图 13.24 所示。

表 13.9 A/D 触发模式的规格

| 项目 | 规格 |
|---|---|
| 计数源 | $f_1$、 $f_2$、 $f_8$、 $f_{32}$、 $f_{C32}$ |
| 计数运行 | • 递减计数<br>• 在下溢时，再装入重加载寄存器的内容，并停止计数<br>• 在计数运行中发生触发时，不影响计数 |
| 分频比 | 1/(n+1) n：TBi 寄存器 （i=0、 1）的设定值 $0000_{16}$ ～ $FFFF_{16}$ |
| 计数开始条件 | 在 TABSR 寄存器的 TBiS 位 （i=0、 1）为 “1”（计数开始）、 TB2SC 寄存器的 TBiEN 位 （i=0、 1）为 “1”（A/D 触发模式）并且发生下一个触发时 （通过 TB2SC 寄存器的 TB2SEL 位进行选择）<br>• 定时器 B2 的中断<br>• 定时器 B2 的中断发生频率设定计数器的下溢 |
| 计数停止条件 | • 在计数值为 “$0000_{16}$”且再装入后<br>• 将 TBiS 位清 “0”（计数停止） |
| 中断请求产生时序 | 下溢时 （注 1） |
| $TBi_{IN}$ 引脚功能 | I/O 端口 |
| 定时器的读出 | 读 TBi 寄存器，可读取计数值 |
| 定时器的写入 （注 2） | • 在计数停止时，如果给 TBi 寄存器写数据，数据就同时被写到重加载寄存器和计数器<br>• 在计数时如果给 TBi 寄存器写数据，数据就被写到重加载寄存器 （在下一次再装入时传送） |

注 1. 通过定时器的下溢开始 A/D 转换，详细内容请参照 “16. A/D 转换器”。

注 2. 使用在延迟触发模式 0 时，给定时器 B1 寄存器设定的值必须大于定时器 B0 寄存器的值。

定时器Bi模式寄存器(i=0～1)

b7 b6 b5 b4 b3 b2 b1 b0

0 0

| 符号 | 地址 | 复位后的值 |
|---|---|---|
| TB0MR～TB1MR | 039B16～039C16地址 | 00XX00002 |

| 位符号 | 位名 | 功能 | RW |
|---|---|---|---|
| TMOD0 | 运行模式选择位 | b1 b0<br>0 0： 定时器模式或者A/D触发模式 | RW |
| TMOD1 | | | RW |
| MR0 | 在A/D触发模式时无效。<br>为“0”或“1”皆可。 | | RW |
| MR1 | | | RW |
| MR2 | 对于TB0MR寄存器，<br>在A/D触发模式时必须清“0”。 | | RW |
| | 对于TB1MR寄存器，<br>暂未使用。必须写“0”。读时值不定。 | | — |
| MR3 | 在A/D触发模式，必须写“0”。<br>在A/D触发模式，读时值不定。 | | RO |
| TCK0 | 计数源选择位（注1） | b7 b6<br>0 0： f1或者f2<br>0 1： f8<br>1 0： f32<br>1 1： fC32 | RW |
| TCK1 | | | RW |

注1．使用在延迟触发模式0时，必须对定时器B0和定时器B1设定相同的计数源。

图 13.23　A/D 触发模式时的 TBiMR 寄存器

## 定时器B2特殊模式寄存器(注1)

| b7 | b6 | b5 | b4 | b3 | b2 | b1 | b0 |
|---|---|---|---|---|---|---|---|
| × | 0 | 0 | | | | | |

| 符号 | 地址 | 复位后的值 |
|---|---|---|
| TB2SC | 039E16地址 | X0000000₂ |

| 位符号 | 位名 | 功能 | RW |
|---|---|---|---|
| PWCON | 定时器B2再装入时序切换位 (注2) | 0 : 定时器B2下溢<br>1 : 奇数次的定时器A输出 | RW |
| IVPCR1 | 三相输出端口$\overline{SD}$控制位1 (注3、注4、注7) | 0 : 禁止通过$\overline{SD}$引脚输入进行的三相输出强制截止(高阻抗)<br>1 : 允许通过$\overline{SD}$引脚输入进行的三相输出强制截止(高阻抗) | RW |
| TB0EN | 定时器B0运行模式选择位 | 0 : 非A/D触发模式<br>1 : A/D触发模式 (注5) | RW |
| TB1EN | 定时器B1运行模式选择位 | 0 : 非A/D触发模式<br>1 : A/D触发模式 (注5) | RW |
| TB2SEL | 触发选择位(注6) | 0 : TB2中断<br>1 : TB2中断发生频率设定计数器(ICTB2)下溢 | RW |
| ——— (b6-b5) | 保留位 | 必须清“0” | RW |
| —— (b7) | 暂未使用。必须写“0”。读时值为“0”。 | | — |

注1. 必须在将PRCR寄存器的PRC1位置“1”(允许写)后改写此寄存器。
注2. 在INV11位为“0”(三相模式0)或者INV06位为“1”(锯齿波调制模式)时，必须将此位清“0”(定时器B2下溢)。
注3. 在将IVPCR1位置“1”(允许通过$\overline{SD}$引脚输入进行的三相输出强制截止)时，必须将PD8₅位清“0”(输入)。
注4. 对象引脚为U(P8₀)、$\overline{U}$(P8₁)、V(P7₂)、$\overline{V}$(P7₃)、W(P7₄)和$\overline{W}$(P7₅)。在强制截止后，如果给P8₅/$\overline{NMI}$/$\overline{SD}$引脚输入“H”电平并且将IVPCR1位清“0”，就解除强制截止；如果给P8₅/$\overline{NMI}$/$\overline{SD}$引脚输入“L”电平，就禁止对象引脚的用于三相马达控制的定时器输出(INV03=“0”)。此时，对象引脚与使用的功能无关，在IVPCR1位为“0”时为通常端口，在IVPCR1位为“1”时变为高阻抗状态。
注5. 在延迟触发模式0下使用时，必须将TB0EN位和TB1EN位都置“1”(A/D触发模式)。
注6. 在将此位置“1”(TB2中断发生频率设定计数器(ICTB2)下溢)时，必须将INVC0寄存器的INV02位置“1”(用于三相马达控制的定时器功能)。
注7. 有关$\overline{SD}$输入，请参照“20.6 数字消抖动功能”。

图 13.24　A/D 触发模式时的 TB2SC 寄存器

## 13.3 用于三相马达控制的定时器功能

能使用定时器 A1、 A2、 A4、 B2 输出三相马达驱动波形。用于三相马达控制的定时器功能的规格如表 13.10 所示，用于三相马达控制的定时器功能的框图如图 13.25 所示。另外，用于三相马达控制的定时器功能的相关寄存器如图 13.26 ～图 13.32 所示。

表 13.10 用于三相马达控制的定时器功能的规格

| 项目 | 规格 |
|---|---|
| 三相波形输出引脚 | 6 个 （U、 $\overline{U}$、 V、 $\overline{V}$、 W、 $\overline{W}$） |
| 强制截止输入 （注 1） | 将 $\overline{SD}$ 引脚接 “L” 电平 |
| 使用的定时器 | 定时器 A4、 A1、 A2 （用于单次触发定时器模式）<br>定时器 A4：U、 $\overline{U}$ 相波形控制<br>定时器 A1：V、 $\overline{V}$ 相波形控制<br>定时器 A2：W、 $\overline{W}$ 相波形控制<br>定时器 B2 （用于定时器模式）<br>载波周期控制<br>死区时间定时器 （3 个 8 位定时器，复用重加载寄存器）<br>死区时间控制 |
| 输出波形 | 三角波调制、锯齿波调制<br>• 可在 1 个周期中输出 “H” 电平或者 “L” 电平<br>• 可独立设定正相电平和反相电平 |
| 载波频率 | 三角波调制：计数源 ×(m+1)×2<br>锯齿波调制：计数源 ×(m+1)<br>m：TB2 寄存器的设定值。 0 ～ 65535 计数源：$f_1$、 $f_2$、 $f_8$、 $f_{32}$、 $f_{C32}$ |
| 三相 PWM 输出宽度 | 三角波调制：计数源 ×n×2<br>锯齿波调制：计数源 ×n<br>n：TA4、TA1、TA2(INV11 为 “1” 时，为 TA4、TA41、TA1、TA11、TA2、TA21) 寄存器的设定值。 1 ～ 65535<br>计数源：$f_1$、 $f_2$、 $f_8$、 $f_{32}$、 $f_{C32}$ |
| 死区时间 （宽度） | 计数源 ×p 或者没有死区时间<br>p：DTT 寄存器的设定值。 1 ～ 255<br>计数源：$f_1$、 $f_2$、 $f_1$ 的 2 分频、 $f_2$ 的 2 分频 |
| 有效电平 | 可选择 “H” 电平或者 “L” 电平 |
| 禁止正反相同时有效的功能 | 有禁止正反相同时有效的功能和检测正反相同时有效的功能。 |
| 中断频率 | 对于定时器 B2 中断，选择 1 个载波周期～ 15 个载波周期 |

注 1. 在 INVC0 寄存器的 INV02 位为 “1”（用于三相马达控制的定时器功能）时， $P8_5/\overline{SD}$ 引脚为 $\overline{SD}$ 功能有效。此时， $P8_5$ 不能用作可编程 I/O 端口。在不使用 $\overline{SD}$ 功能时，必须给 $P8_5/\overline{SD}$ 引脚输入 “H” 电平。
在TB2SC寄存器的IVPCR1位为 “1”（允许通过$\overline{SD}$引脚的输入进行三相输出的强制截止）时，如果给$\overline{SD}$引脚输入 “L” 电平，对象引脚就与使用的功能无关而变为高阻抗状态；如果在IVPCR1位为 “0” 时 （禁止通过$\overline{SD}$引脚的输入进行三相输出的强制截止）给$\overline{SD}$引脚输入 “L” 电平，对象引脚就为可编程I/O端口，可由端口寄存器和端口方向寄存器进行设定。

对象引脚：$P7_2/CLK_2/TA1_{OUT}/V/RxD1$
$P7_3/\overline{CTS_2}/\overline{RTS_2}/TA1_{IN}/\overline{V}/TxD1$
$P7_4/TA2_{OUT}/W$
$P7_5/TA2_{IN}/\overline{W}$
$P8_0/TA4_{OUT}/U$
$P8_1/TA4_{IN}/\overline{U}$

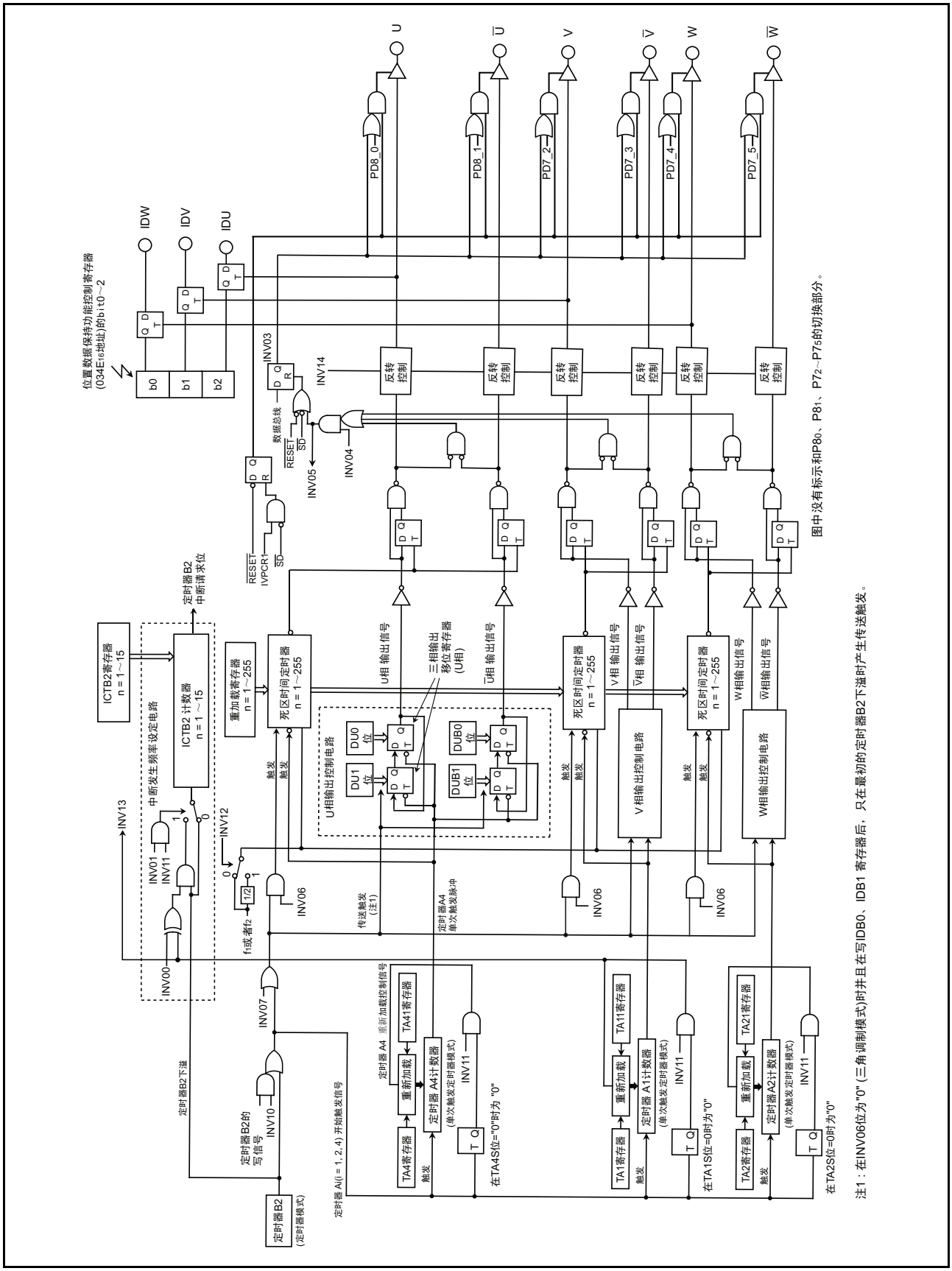



图 13.25　用于三相马达控制的定时器功能的框图

三相PWM控制寄存器0(注1)




符号 INVC0　　地址 $0348_{16}$地址　　复位后的值 $00_{16}$

| 位符号 | 位名 | 功能 | RW |
|---|---|---|---|
| INV00 | 中断有效输出极性选择位（注3） | 0：在定时器A1再装入控制信号的上升沿，ICTB2计数器的计数加1<br>1：在定时器A1再装入控制信号的下降沿，ICTB2计数器的计数加1 | RW |
| INV01 | 中断有效输出指定位（注2、注3） | 0：在定时器B2下溢时，ICTB2计数器的计数加1<br>1：通过INV00位选择 | RW |
| INV02 | 模式选择位（注4） | 0：不使用用于三相马达控制的定时器功能<br>1：使用用于三相马达控制的定时器功能（注5） | RW |
| INV03 | 输出控制位（注6） | 0：禁止用于三相马达控制的定时器输出（注5）<br>1：允许用于三相马达控制的定时器输出 | RW |
| INV04 | 正反相同时有效输出禁止功能允许位 | 0：允许同时有效输出<br>1：禁止同时有效输出 | RW |
| INV05 | 正反相同时有效输出检测标志 | 0：未检测到<br>1：检测到（注7） | RW |
| INV06 | 调制模式选择位（注8） | 0：三角波调制模式<br>1：锯齿波调制模式（注9） | RW |
| INV07 | 软件触发选择位 | 如果将此位置“1”，就发生传送触发。<br>在INV06位为“1”时，也对死区时间定时器产生触发。<br>读时值为“0”。 | RW |

注1．必须在将PRCR寄存器的PRC1位置“1”(允许写)后改写此寄存器。另外，必须在定时器A1、A2、A4和B2的停止状态下改写INV00～INV02、INV04和INV06位。

注2．在将此位置“1”时，必须在给ICTB2寄存器设定值后再进行。

注3．在INVC1寄存器的INV11位为“1”(三相模式1)时有效。为“0”(三相模式0)时，与INV00和INV01位无关，每当定时器B2下溢时ICTB2计数器的计数就加1。
在对INV01位置“1”时，必须在定时器B2发生最初的下溢前将定时器A1计数开始标志置“1”。
在对INV00位置“1”时，如果ICTB2计数器的设定值为n，最初的中断就发生在定时器B2的第“n-1”次下溢时，而第2次和第2次以后的中断发生在定时器B2每n次下溢时。

注4．如果将INV02位置“1”，死区时间定时器、U,V,W相输出控制电路和ICTB2计数器就运行。

注5．如果将INV02位置“1”(用于三相马达控制的定时器功能)，并且将INV03位清“0”(禁止用于三相马达控制的定时器输出)，U,$\overline{U}$,V,$\overline{V}$,W,$\overline{W}$引脚就全部变为高阻抗。在INV03位为“1”时，U/V/W的对应引脚进行三相PWM输出。

注6．INV03位在以下情况时变为“0”：
- 复位
- 在INV04位为“1”并且同时有效(INV05=“1”)时
- 在通过程序清“0”时
- $\overline{SD}$引脚输入从“H”电平变为“L”电平时
（与IVPCR1位的设定无关。另外，在$\overline{SD}$输入为“L”时，不能将INV03位置“1”。）
在INV04位和INV05位都为“1”时，INV03位为“0”。

注7．可通过程序写“0”，但不能写“1”。

注8．INV06位的影响如下表所示：

| 项目 | INV06=0时 | INV06=1时 |
|---|---|---|
| 模式 | 三角波调制模式 | 锯齿波调制模式 |
| 从IDB0寄存器、IDB1寄存器到三相输出移位寄存器的传送时序 | 在写IDB0寄存器、IDB1寄存器后，与传送触发同步，只进行1次传送 | 在每个传送触发进行传送 |
| INV16=0时的死区时间定时器的触发时序 | 与定时器A1、A2、A4的单次触发脉冲的下降沿同步 | 定时器A1、A2、A4的单次触发脉冲的下降沿与传送触发同步 |
| INV13位 | 在INV11=1且INV06=0时有效 | 无效 |

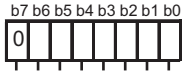
传送触发：定时器B2下溢以及写INV07位或者在INV10＝1时写TB2寄存器

注9．在INV06位为“1”时，必须将INV11位清“0”(三相模式0)以及将PWCON位清“0”(通过定时器B2的下溢进行定时器B2的再装入)。

注10．在PFCR寄存器的PFCi(i=0～5)为“1”(三相PWM输出)时，允许各引脚的输出。

图 13.26　INVC0 寄存器

三相PWM控制寄存器1(注1)




| 符号 | 地址 | 复位后的值 |
|---|---|---|
| INVC1 | 0349₁₆地址 | 00₁₆ |

| 位符号 | 位名 | 功能 | RW |
|---|---|---|---|
| INV10 | 定时器A1、A2和A4开始触发选择位 | 0：定时器B2下溢<br>1：如果定时器B2下溢，就写TB2寄存器(注2) | RW |
| INV11 | 定时器A1-1、A2-1和A4-1控制位(注3) | 0：三相模式0(注4)<br>1：三相模式1 | RW |
| INV12 | 死区时间定时器计数源选择位 | 0：f1或者f2<br>1：f1的2分频或者f2的2分频 | RW |
| INV13 | 载波状态检测标志(注5) | 0：定时器A1再装入控制信号为“0”<br>1：定时器A1再装入控制信号为“1” | RO |
| INV14 | 输出极性控制位 | 0：输出波形“L”电平有效<br>1：输出波形“H”电平有效 | RW |
| INV15 | 死区时间无效位 | 0：死区时间有效<br>1：死区时间无效 | RW |
| INV16 | 死区时间定时器触发选择位 | 0：定时器(A4、A1、A2)的单次触发脉冲的下降沿(注6)<br>1：三相输出移位寄存器(U、V、W相)输出的上升沿 | RW |
| —<br>(b7) | 保留位 | 必须清“0” | RW |

注1．必须在将PRCR寄存器的PRC1位置“1”(允许写)后改写此寄存器。另外，必须在定时器A1、A2、A4和B2的停止状态下改写此寄存器。

注2．只在定时器B2处于停止状态下，才能通过写TB2寄存器产生开始触发。

注3．INV11位的影响如下表所示：

| 项目 | INV11＝0时 | INV11＝1时 |
|---|---|---|
| 模式 | 三相模式0 | 三相模式1 |
| TA11、TA21、TA41寄存器 | 不使用 | 使用 |
| INV00位、INV01位 | 无效。与INV00、INV01位的值无关，在定时器B2每次下溢时ICTB2进行计数 | 有效 |
| INV13位 | 无效 | 在INV11＝1且INV06＝0时有效 |

注4．在INV0寄存器的INV06位为“1”(锯齿波调制模式)时，必须将此位清“0”(三相模式0)。另外，在INV11位为“0”时，必须将TB2SC寄存器的PWCON位清“0”(通过定时器B2的下溢进行定时器B2的再装入)。

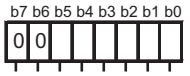
注5．只在INV06位为“0”(三角波调制模式)且INV11位为“1”(三相模式1)时，INV13位才有效。

注6．在满足以下所有条件时，必须将INV16位置“1”(死区时间定时器的触发为三相输出移位寄存器的输出上升沿)。
- INV15位为“0”(使用死区时间定时器)
- 在INV03位为“1”(允许用于三相马达控制的定时器输出)时，Dij(i：U、V或者W、j：0～1)位与DiBj位的值总是不同(在死区时间以外的期间，正相与反相总是输出相反的电平)。

另外，在不满足上述的某个条件时，必须将INV16位清“0”(死区时间定时器的触发为定时器的单次触发脉冲的下降沿)。

图 13.27　INVC1 寄存器

三相输出缓冲寄存器i (i=0,1)(注1)




| 符号 | 地址 | 复位后的值 |
|---|---|---|
| IDB0 | 034A16地址 | 00111111₂ |
| IDB1 | 034B16地址 | 00111111₂ |

| 位符号 | 位名 | 功能 | RW |
|---|---|---|---|
| DUi | U相输出缓冲i | 必须写输出电平。<br>0：有效电平<br>1：非有效电平<br>读时，能读取三相输出移位寄存器的值。 | RW |
| DUBi | $\overline{U}$相输出缓冲i | | RW |
| DVi | V相输出缓冲i | | RW |
| DVBi | $\overline{V}$相输出缓冲i | | RW |
| DWi | W相输出缓冲i | | RW |
| DWBi | $\overline{W}$相输出缓冲i | | RW |
| (b7–b6) | 暂未使用。必须写“0”。读时值为“0”。 | | RO |

注1．通过传送触发将IDB0、IDB1寄存器的值传送到三相输出移位寄存器。发生传送触发后，写在IDB0寄存器中的值变为最初的各相输出信号，然后在定时器A1、A2和A4的单次触发脉冲的下降沿处，写在IDB1寄存器中的值变为各相输出信号。

死区时间定时器(注1、2)

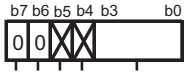



| 符号 | 地址 | 复位后的值 |
|---|---|---|
| DTT | 034C16地址 | 不定 |

| 功能 | 设定范围 | RW |
|---|---|---|
| 如果设定值为n，就在开始触发后对由INV12位选择的计数源进行n次计数，然后停止。从正反相中的非有效电平变成有效电平的相将在死区时间定时器停止时发生变化。 | 1～255 | WO |

注1．必须用MOV指令写此寄存器。
注2．在INV15位为“0”(死区时间有效)时有效。在INV15位为“1”时没有死区时间。

定时器B2中断发生频率设定计数器



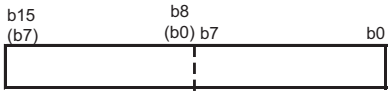

| 符号 | 地址 | 复位后的值 |
|---|---|---|
| ICTB2 | 034D16地址 | 不定 |

| 功能 | 设定范围 | RW |
|---|---|---|
| 在INV01位为“0”(在定时器B2每次下溢时ICTB2计数器进行计数)时，如果设定值为n，就在定时器B2每n次下溢时产生定时器B2中断请求。<br>在INV01位为“1”(通过INV00位选择ICTB2计数器的计数时序)时，如果设定值为n，就在满足通过INV00位选择的条件的定时器B2每n次下溢时产生定时器B2中断请求。 | 1～15 | WO |
| 暂未使用。必须写“0”。读时值不定。 | | — |
| 暂未使用。必须写“0”。读时值不定。 | | RO |

注1．必须用MOV指令写ICTB2寄存器。
如果INV01位为“1”，就必须在TB2S位为“0”(定时器B2计数停止)时写此寄存器。
如果INV01位为“0”，虽然在TB2S位为“1”(定时器B2计数开始)时也能写此寄存器，但是不能在定时器B2下溢时写。

图 13.28　IDB0、 IDB1、 DTT、 ICTB2 寄存器

定时器Ai、Ai-1寄存器(i=1、2、4)(注1、2、3、4、5)




| 符号 | 地址 | 复位后的值 |
|---|---|---|
| TA1 | $0389_{16}$-$0388_{16}$地址 | 不定 |
| TA2 | $038B_{16}$-$038A_{16}$地址 | 不定 |
| TA4 | $038F_{16}$-$038E_{16}$地址 | 不定 |
| TA11(注6、7) | $0343_{16}$-$0342_{16}$地址 | 不定 |
| TA21(注6、7) | $0345_{16}$-$0344_{16}$地址 | 不定 |
| TA41(注6、7) | $0347_{16}$-$0346_{16}$地址 | 不定 |

| 功能 | 设定范围 | RW |
|---|---|---|
| 如果设定值为n，就在开始触发后计数源进行n次计数，然后停止。<br>在定时器A1、A2和A4停止时正反相发生变化。 | $0000_{16}$～$FFFF_{16}$ | WO |

注1．必须以16位为单位进行存取。
注2．如果给这些寄存器写“$0000_{16}$”，计数器就不运行，也不发生定时器Ai中断请求。
注3．必须用MOV指令写这些寄存器。
注4．如果INV15位为“0”(死区时间有效)，正反相中的非有效电平变成有效电平的相就在死区时间定时器停止时发生变化。
注5．在INV11位为“0”(三相模式0)时，通过定时器Ai开始触发将TAi寄存器的值传送到重加载寄存器。
在INV11位为“1”(三相模式1)时，通过定时器Ai开始触发在下一次定时器Ai开始触发时先将TAi1寄存器的值传送到重加载寄存器。此后，TAi1寄存器的值和TAi寄存器的值交替传送到重加载寄存器。

注6．三相模式1时，不能在定时器B2的下溢时写TAi1寄存器。
注7．必须按以下步骤写TAi1寄存器：
(1)对TAi1寄存器写值
(2)等待定时器Ai计数源的1个周期
(3)再次对TAi1寄存器写相同值

图 13.29　TA1、 TA2、 TA4、 TA11、 TA21、 TA41 寄存器

## 定时器B2特殊模式寄存器(注1)

| b7 | b6 | b5 | b4 | b3 | b2 | b1 | b0 |
|---|---|---|---|---|---|---|---|
| × | 0 | 0 | | | | | |

| 符号 | 地址 | 复位后的值 |
|---|---|---|
| TB2SC | $039E_{16}$地址 | $X0000000_2$ |

| 位符号 | 位名 | 功能 | RW |
|---|---|---|---|
| PWCON | 定时器B2再装入时序切换位 | 0：定时器B2下溢<br>1：奇数次的定时器A输出(注2) | RW |
| IVPCR1 | 三相输出端口$\overline{SD}$控制位1<br>(注3、注4、注7) | 0：禁止通过$\overline{SD}$引脚输入进行的三相输出强制截止(高阻抗)<br>1：允许通过$\overline{SD}$引脚输入进行的三相输出强制截止(高阻抗) | RW |
| TB0EN | 定时器B0运行模式选择位 | 0：非A/D触发模式<br>1：A/D触发模式 (注5) | RW |
| TB1EN | 定时器B1运行模式选择位 | 0：非A/D触发模式<br>1：A/D触发模式 (注5) | RW |
| TB2SEL | 触发选择位 | 0：TB2中断<br>1：TB2中断发生频率设定计数器(ICTB2)下溢(注6) | RW |
| $\overline{(b6\text{-}b5)}$ | 保留位 | 必须清“0” | RW |
| $\overline{(b7)}$ | 暂未使用。必须写“0”。读时值为“0”。 | | — |

注1. 必须在将PRCR寄存器的PRC1位置“1”(允许写)后改写此寄存器。
注2. 在INV11位为“0”(三相模式0)或者INV06位为“1”(锯齿波调制模式)时，必须将此位清“0”(定时器B2下溢)。
注3. 在将IVPCR1位置“1”(允许通过$\overline{SD}$引脚输入进行的三相输出强制截止)时，必须将$PD8_5$位清“0”(输入)。
注4. 对象引脚为U($P8_0$)、$\overline{U}$($P8_1$)、V($P7_2$)、$\overline{V}$($P7_3$)、W($P7_4$)和$\overline{W}$($P7_5$)。在强制截止后，如果给$\overline{SD}$引脚输入“H”电平并且将IVPCR1位清“0”，就解除强制截止(高阻抗);如果给$\overline{SD}$引脚输入“L”电平，就禁止对象引脚的用于三相马达控制的定时器输出(INV03=“0”)。此时，对象引脚与使用的功能无关，在IVPCR1位为“0”时为通常端口，在IVPCR1位为“1”时变为高阻抗状态。
注5. 使用在延迟触发模式0时，必须将TB0EN位和TB1EN位都置“1”(A/D触发模式)。
注6. 在将此位置“1”(TB2中断发生频率设定计数器(ICTB2)下溢)时，必须将INVC0寄存器的INV02位置“1”(用于三相马达控制的定时器功能)。
注7. 有关$\overline{SD}$输入，请参照“20.6 数字消抖动功能”。

$\overline{SD}$引脚输入的影响如下：
1. INV03位为“1”(允许用于三相马达控制的定时器输出)时

| IVPCR1位 | $\overline{SD}$引脚输入(注3) | U/V/W对应引脚的状态 | 备注 |
|---|---|---|---|
| “1”<br>(允许三相输出强制截止) | H | 三相PWM输出 | |
| | L (注1) | 高阻抗 | 三相输出强制截止 |
| “0”<br>(禁止三相输出强制截止) | H | 三相PWM输出 | |
| | L (注1) | I/O端口(注2) | |

注1. 如果给$\overline{SD}$引脚输入“L”电平，INV03位就同时变为“0”。
注2. 端口寄存器和端口方向寄存器的值有效。
注3. 在不使用$\overline{SD}$功能时，必须在将$PD8_5$位清“0”(输入)后从外部将$\overline{SD}$引脚上拉为“H”电平。
注4. 三相PWM输出强制截止后，通过在$\overline{SD}$引脚输出变为“H”电平后将IVPCR1位清“0”，解除强制截止(高阻抗)。

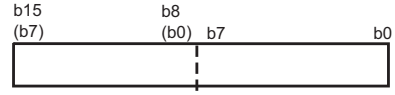
2. INV03位为“0”(禁止用于三相马达控制的定时器输出)时

| IVPCR1位 | $\overline{SD}$引脚输入 | U/V/W对应引脚的状态 | 备注 |
|---|---|---|---|
| “1”<br>(允许三相输出强制截止) | H | 外围功能的输入/输出或者I/O端口 | |
| | L | 高阻抗 | 三相输出强制截止(注1) |
| “0”<br>(禁止三相输出强制截止) | H | 外围功能的输入/输出或者I/O端口 | |
| | L | 外围功能的输入/输出或者I/O端口 | |

注1. 即使在INV03位为“0”(禁止用于三相马达控制的定时器输出)时，只要IVPCR1位为“1”(允许三相输出强制截止)，三相输出强制截止功能就为有效。

图 13.30　TB2SC 寄存器

定时器B2寄存器(注1)

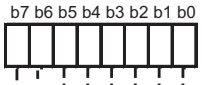



| 符号 | 地址 | 复位后的值 |
|---|---|---|
| TB2 | 039516-039416地址 | 不定 |

| 功能 | 设定范围 | RW |
|---|---|---|
| 如果设定值为n，就对计数源进行“n+1”分频。<br>每次下溢时，启动定时器A1、A2、A4。 | 000016～FFFF16 | RW |

注1. 必须以16位为单位进行存取。

触发选择寄存器

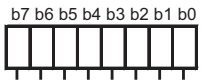



| 符号 | 地址 | 复位后的值 |
|---|---|---|
| TRGSR | 038316地址 | 0016 |

| 位符号 | 位名 | 功能 | RW |
|---|---|---|---|
| TA1TGL | 定时器A1事件/触发选择位 | 在使用V相输出控制电路时，必须设定为“012”(TB2的下溢)。 | RW |
| TA1TGH | | | RW |
| TA2TGL | 定时器A2事件/触发选择位 | 在使用W相输出控制电路时，必须设定为“012”(TB2的下溢)。 | RW |
| TA2TGH | | | RW |
| TA3TGL | 定时器A3事件/触发选择位 | b5 b4<br>0 0：选择TA3IN引脚的输入(注1)<br>0 1：选择TB2的上溢(注2)<br>1 0：选择TA2的上溢(注2)<br>1 1：选择TA4的上溢(注2) | RW |
| TA3TGH | | | RW |
| TA4TGL | 定时器A4事件/触发选择位 | 在使用U相输出控制电路时，必须设定为“012”(TB2的下溢)。 | RW |
| TA4TGH | | | RW |

注1. 必须将对应的端口方向位清“0”(输入模式)。
注2. 上溢或者下溢

计数开始标志寄存器




| 符号 | 地址 | 复位后的值 |
|---|---|---|
| TABSR | 038016地址 | 0016 |

| 位符号 | 位名 | 功能 | RW |
|---|---|---|---|
| TA0S | 定时器A0计数开始标志 | 0：计数停止<br>1：计数开始 | RW |
| TA1S | 定时器A1计数开始标志 | | RW |
| TA2S | 定时器A2计数开始标志 | | RW |
| TA3S | 定时器A3计数开始标志 | | RW |
| TA4S | 定时器A4计数开始标志 | | RW |
| TB0S | 定时器B0计数开始标志 | | RW |
| TB1S | 定时器B1计数开始标志 | | RW |
| TB2S | 定时器B2计数开始标志 | | RW |

图 13.31　TB2、 TRGSR、 TABSR 寄存器

定时器Ai模式寄存器(i=1, 2, 4)

b7 b6 b5 b4 b3 b2 b1 b0
0 1 0 1 0

| 符号 | 地址 | 复位后的值 |
|---|---|---|
| TA1MR | $039716$地址 | $0016$ |
| TA2MR | $039816$地址 | $0016$ |
| TA4MR | $039A16$地址 | $0016$ |

| 位符号 | 位名 | 功能 | RW |
|---|---|---|---|
| TMOD0 | 运行模式选择位 | 在用于三相马达控制的定时器功能时，<br>必须设定为“$10_2$”(单次触发定时器模式) | RW |
| TMOD1 | | | RW |
| MR0 | 脉冲输出功能选择位 | 在用于三相马达控制的定时器功能时，<br>必须设定为“0” | RW |
| MR1 | 外部触发选择位 | 对用于三相马达控制的定时器功能无效 | RW |
| MR2 | 触发选择位 | 在用于三相马达控制的定时器功能时，<br>必须设定为“1”(通过TRGSR寄存器选择) | RW |
| MR3 | 在用于三相马达控制的定时器功能时，必须设定为“0” | | RW |
| TCK0 | 计数源选择位 | b7 b6<br>0 0：$f_1$或者$f_2$<br>0 1：$f_8$<br>1 0：$f_{32}$<br>1 1：$f_{C32}$ | RW |
| TCK1 | | | RW |

定时器B2模式寄存器

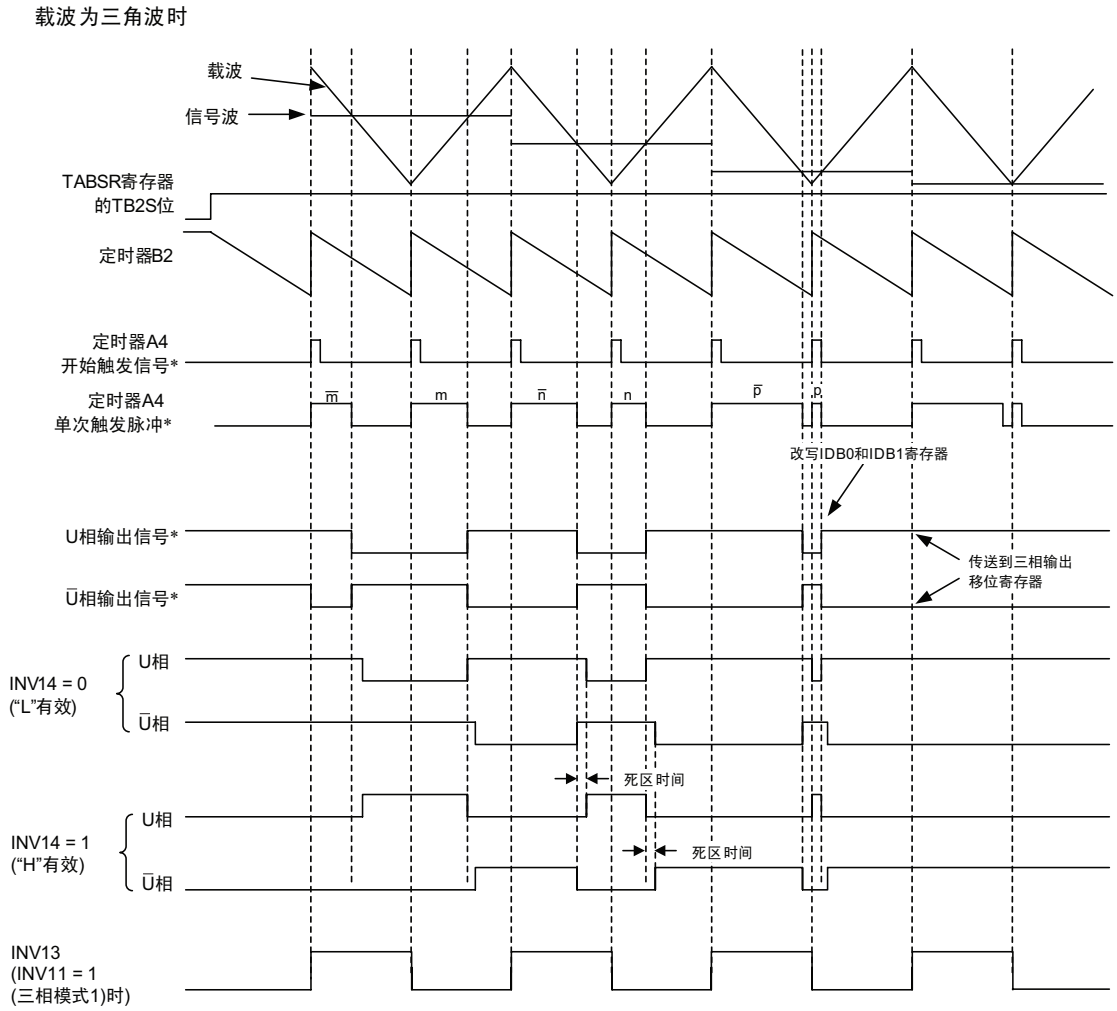
b7 b6 b5 b4 b3 b2 b1 b0
0 0

| 符号 | 地址 | 复位后的值 |
|---|---|---|
| TB2MR | $039D16$地址 | $00XX0000_2$ |

| 位符号 | 位名 | 功能 | RW |
|---|---|---|---|
| TMOD0 | 运行模式选择位 | 在用于三相马达控制的定时器功能时，<br>必须设定为“$00_2$”(定时器模式) | RW |
| TMOD1 | | | RW |
| MR0 | 在用于三相马达控制的定时器功能时无效。<br>必须写“0”。读时值不定。 | | RW |
| MR1 | | | RW |
| MR2 | 在用于三相马达控制的定时器功能时，必须清“0”。 | | RW |
| MR3 | 在用于三相马达控制的定时器功能时，必须写“0”。<br>在用于三相马达控制的定时器功能时，读时值不定。 | | RO |
| TCK0 | 计数源选择位 | b7 b6<br>0 0：$f_1$或者$f_2$<br>0 1：$f_8$<br>1 0：$f_{32}$<br>1 1：$f_{C32}$ | RW |
| TCK1 | | | RW |

图 13.32　TA1MR、 TA2MR、 TA4MR、 TB2MR 寄存器

如果将 INVC0 寄存器的 INV02 位置 “1”，就变为用于三相马达控制的定时器功能。在此功能中，定时器 B2 用于载波控制，定时器 A4、A1、A2 用于三相 PWM 输出（U、$\overline{U}$、V、$\overline{V}$、W、$\overline{W}$）的控制。死区时间由专用死区时间寄存器控制。三角波调制运行的例子如图 13.33 所示，锯齿波调制波形的例子如图 13.34 所示。




*内部信号。请参照“图13.25 用于三相马达控制的定时器功能的框图”。

是在INVC0＝00XX11XX$_2$(X：按系统设定)、INVC1＝010XXXX0$_2$时的波形例子。
更改PWM输出的例子如下所示：

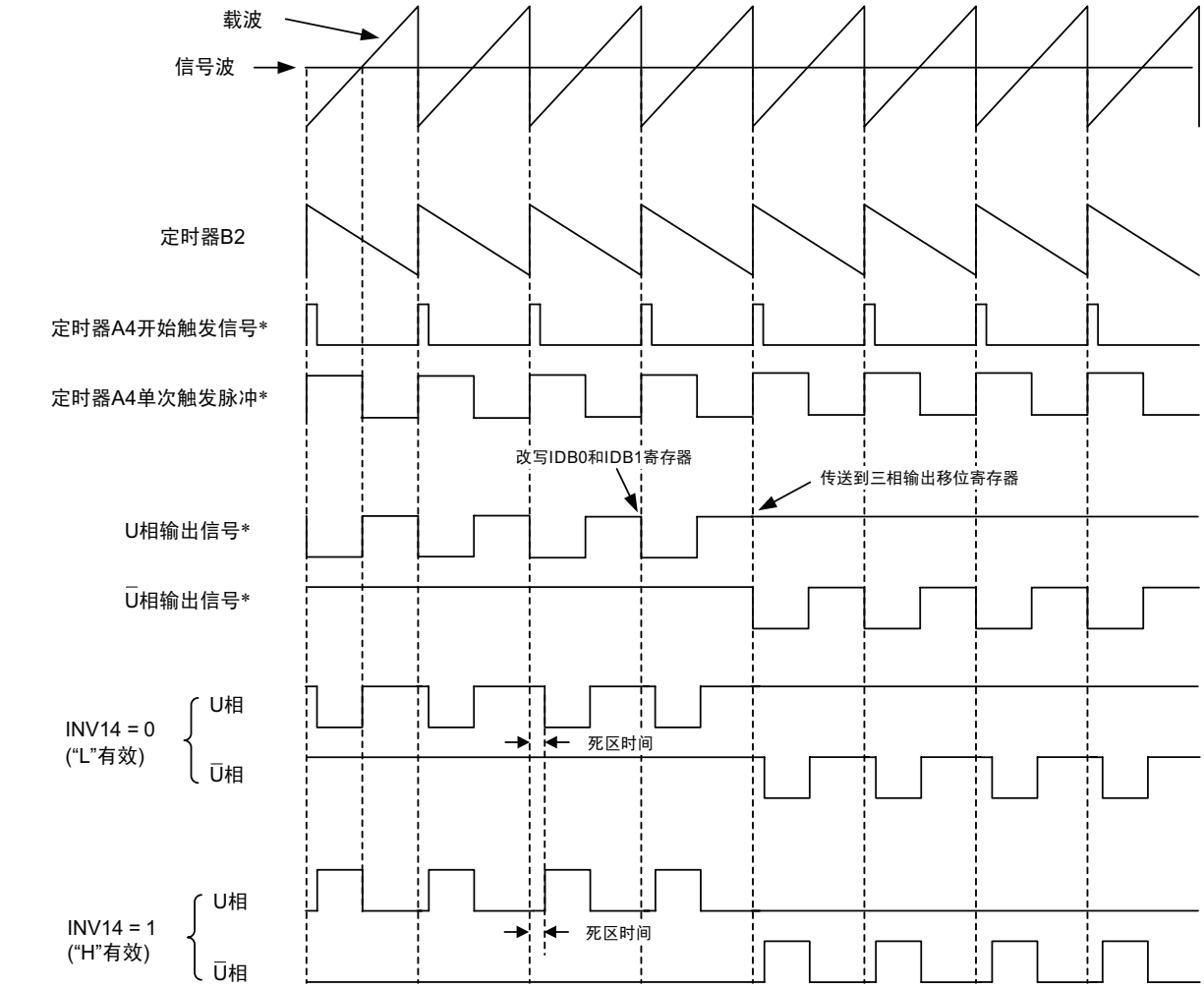
(1)在INV11＝1(三相模式1)时
- INV01＝0、ICTB2＝2$_{16}$(定时器B2每下溢2次时产生定时器B2中断)、或者INV01＝1、INV00＝1、ICTB2＝1$_{16}$(在定时器A1重加载控制信号的下降沿产生定时器B2中断)。
- 定时器的初始值TA41＝$\overline{m}$、TA4＝m。
  定时器B2每次发生中断时，改变TA4和TA41寄存器。
  第1次TA41＝$\overline{n}$、TA4＝n。第2次TA41＝$\overline{p}$、TA4＝p。
- IDB0和IDB1寄存器的初始值
  DU0＝1、DUB0＝0、
  DU1＝0、DUB1＝1。
  在第3次定时器B2中断时，改变为DU0＝1、DUB0＝0、
  DU1＝1、DUB1＝0。

(2)在INV11＝0(三相模式0)时
- INV01＝0、ICTB2＝1$_{16}$(定时器B2每次下溢时产生定时器B2中断)。
- 定时器的初始值TA4＝$\overline{m}$。定时器B2每次发生中断时，改变TA4寄存器。
  第1次TA4＝m。第2次TA4＝$\overline{n}$。第3次TA4＝n。
  第4次TA4＝$\overline{p}$。第5次TA4＝p。
- IDB0和IDB1寄存器的初始值DU0＝1、DUB0＝0、DU1＝0、DUB1＝1。
  在第6次定时器B2中断时，改变为DU0＝1、DUB0＝0、DU1＝1、DUB1＝0。

写在TA4、TA41寄存器中的值反映在定时器A1再装入控制信号的上升时。

图 13.33　三角波调制运行的例子

载波为锯齿波时




* 内部信号。请参照"图13.25 用于三相马达控制的定时器功能的框图"。

是在INVC0＝01XX110X2（X：按系统设定）、INVC1＝010XXX002时的波形例子。
更改PWM输出的例子如下所示：
・IDB0、IDB1寄存器的初始值DU0＝0、DUB0＝1、DU1＝1、DUB1＝1。
在定时器B2中断时，改变为DU0＝1、DUB0＝0、DU1＝1、DUB1＝1。

图 13.34　锯齿波调制波形的例子

## 13.3.1 位置数据保持功能

这是与三相波形输出同步并保持位置数据的功能，有 U 相、 V 相和 W 相 3 相。

用于保持位置数据的触发 （以下将此触发简称为 “保持触发”）能通过保持触发极性选择位 （PDRF 寄存器的 PDRT 位），选择各相的正相的下降沿或者上升沿。

### 13.3.1.1 位置数据保持功能的运行说明

在保持触发为正相的下降沿的信号时，位置数据保持功能的输入示例 （U 相）如图 13.35 所示。

（1） 在U相波形输出的下降沿，将IDU引脚的状态传送到U相位置数据保持位（PDRF寄存器的PDRU位）。

（2）该值被保持到下一个 U 相波形输出的下降沿为止。

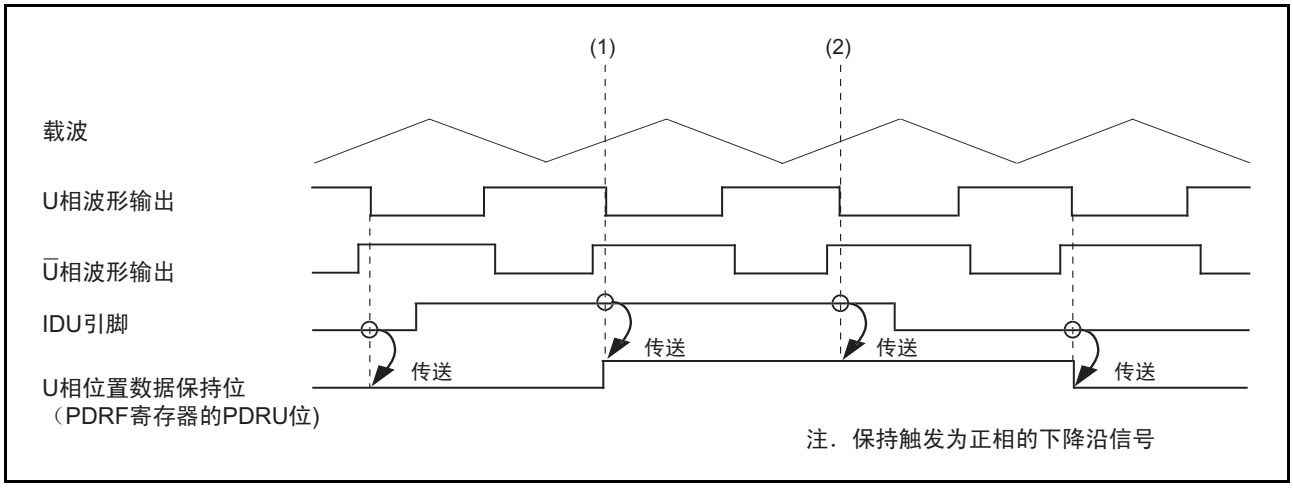
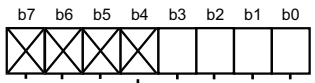



图 13.35 位置数据保持功能的输入示例 （U 相）

### 13.3.1.2 位置数据保持功能的控制寄存器

位置数据保持功能控制寄存器的结构如图 13.36 所示。

位置数据保持功能控制寄存器 (注1)




符号 PDRF　　地址 034E16地址　　复位后的值 XXXX 00002

| 位符号 | 位名 | 功能 | RW |
|---|---|---|---|
| PDRW | W相位置数据保持位 | 保持IDW引脚的输入电平<br>0：“L”电平<br>1：“H”电平 | RO |
| PDRV | V相位置数据保持位 | 保持IDV引脚的输入电平<br>0：“L”电平<br>1：“H”电平 | RO |
| PDRU | U相位置数据保持位 | 保持IDU引脚的输入电平<br>0：“L”电平<br>1：“H”电平 | RO |
| PDRT | 保持触发极性选择位 | 选择保持触发的极性<br>0：各相的正相的上升沿信号为触发信号<br>1：各相的正相的下降沿信号为触发信号 | RW |
| (b7-b4) | 暂未使用。必须写“0”。读时值不定。 | | — |

注1. 此寄存器只在三相模式时有效。

图 13.36 PDRF 寄存器

（1） W 相位置数据保持位 （PDRW）

这是保持 IDW 引脚的输入电平的位。

（2） V 相位置数据保持位 （PDRV）

这是保持 IDV 引脚的输入电平的位。

（3） U 相位置数据保持位 （PDRU）

这是保持 IDU 引脚的输入电平的位。

（4） 保持触发极性选择位 （PDRT）

这是选择保持触发的极性的位。
此位为 “0”时，各相的正相的上升沿信号为触发信号。
此位为 “1”时，各相的正相的下降沿信号为触发信号。

### 13.3.2 三相 / 端口输出切换功能

INVC0 寄存器的 INVC03 位为 “1”（允许三相马达控制用定时器输出）时，如果将 PFCR 寄存器的 PFCi 位 （i=0 ～ 5）清 “0”（输入 / 输出端口），三相 PWM 输出引脚 （U、 $\overline{U}$、 V、 $\overline{V}$、 W、 $\overline{W}$）就可作为输入 / 输出端口使用。

PFCi 位 （i=0 ～ 5）的各位分别对应各个三相 PWM 输出端口。三相 / 端口输出切换功能的运行例子如图 13.37 所示， PFCR 寄存器和三相保护控制寄存器如图 13.38 所示。

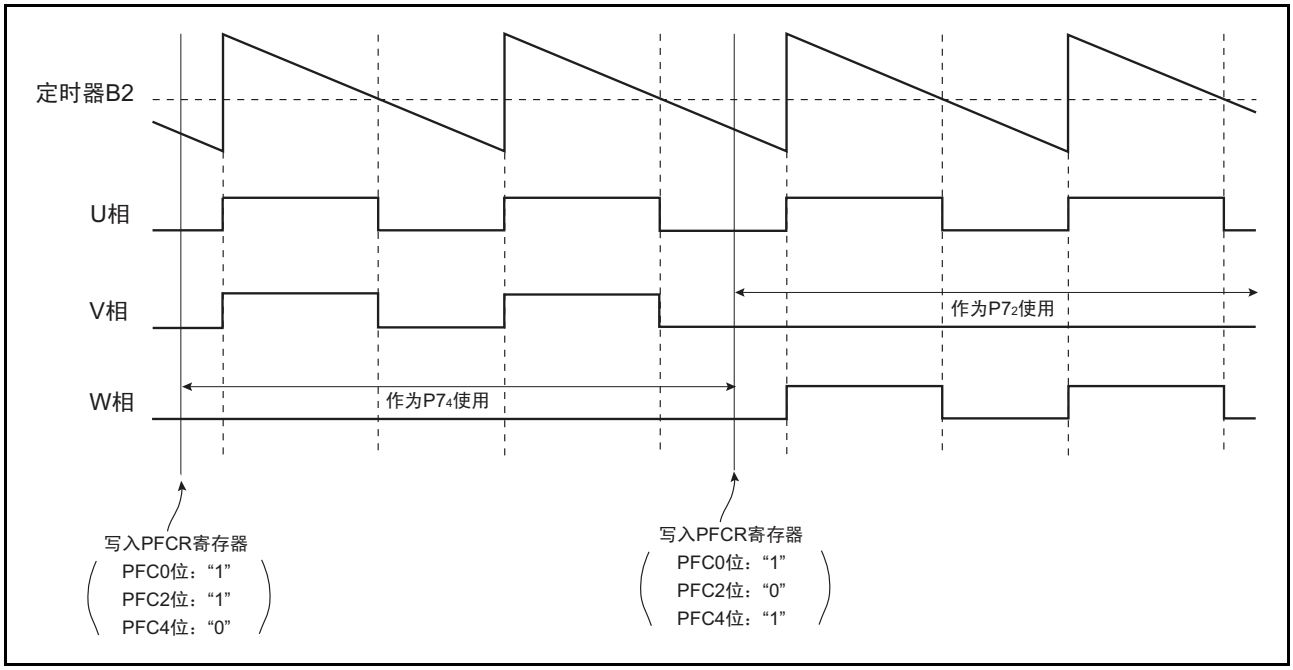
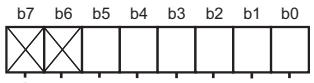



图 13.37 三相 / 端口输出切换功能的运行例子

端口功能控制寄存器(注1)

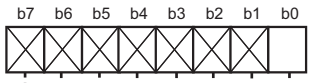



| 符号 | 地址 | 复位后的值 |
|---|---|---|
| PFCR | $0358_{16}$地址 | $00111111_2$ |

| 位符号 | 位名 | 功能 | RW |
|---|---|---|---|
| PFC0 | 端口$P8_0$输出功能选择位 | 0：输入/输出端口$P8_0$<br>1：三相PWM输出（U相输出） | RW |
| PFC1 | 端口$P8_1$输出功能选择位 | 0：输入/输出端口$P8_1$<br>1：三相PWM输出（U相输出） | RW |
| PFC2 | 端口$P7_2$输出功能选择位 | 0：输入/输出端口$P7_2$<br>1：三相PWM输出（V相输出） | RW |
| PFC3 | 端口$P7_3$输出功能选择位 | 0：输入/输出端口$P7_3$<br>1：三相PWM输出（V相输出） | RW |
| PFC4 | 端口$P7_4$输出功能选择位 | 0：输入/输出端口$P7_4$<br>1：三相PWM输出（W相输出） | RW |
| PFC5 | 端口$P7_5$输出功能选择位 | 0：输入/输出端口$P7_5$<br>1：三相PWM输出（W相输出） | RW |
| ——<br>(b7-b6) | 暂未使用。必须写“0”。<br>读时值为“0”。 | | — |

注1. 此寄存器只在INVC0寄存器的INVC03位为“1”（允许三相马达控制用定时器输出）时有效。
必须在将TPRC寄存器的TPRC0位置“1”（允许写入）后再改写。

三相保护控制寄存器




| 符号 | 地址 | 复位后的值 |
|---|---|---|
| TPRC | $025A_{16}$地址 | $00_{16}$ |

| 位符号 | 位名 | 功能 | RW |
|---|---|---|---|
| TPRC0 | 三相保护控制位 | 允许写入PFCR寄存器<br>0：禁止写入<br>1：允许写入 | RW |
| ——<br>(b7-b1) | 暂未使用。必须写“0”。<br>读时值为“0”。 | | — |

图 13.38　PFCR 寄存器、 TPRC 寄存器

# 14. 定时器 S

定时器 S（输入捕捉 / 输出比较，以后简称为 “IC/OC”）是用于时间测量和波形生成的高功能 I/O 端口。IC/OC 具有 1 个进行自由运行的 16 位基定时器和 8 个用于时间测量或者波形生成的 16 位寄存器。

IC/OC 的功能和通道如表 14.1 所示。

表 14.1 IC/OC 的功能和通道

| 功能 | | |
|---|---|---|
| 时间测量 （注1） | | 8个通道 |
| | 数字滤波器 | 8个通道 |
| | 触发输入预分频器 | 2个通道 |
| | 触发输入选通 | 2个通道 |
| 波形生成 （注1） | | 8个通道 |
| | 单相波形输出 | 有效 |
| | 反相波形输出 | 有效 |
| | SR波形输出 | 有效 |

注 1. 时间测量功能和波形生成功能引脚复用。
能对各通道选择时间测量功能或者波形生成功能。

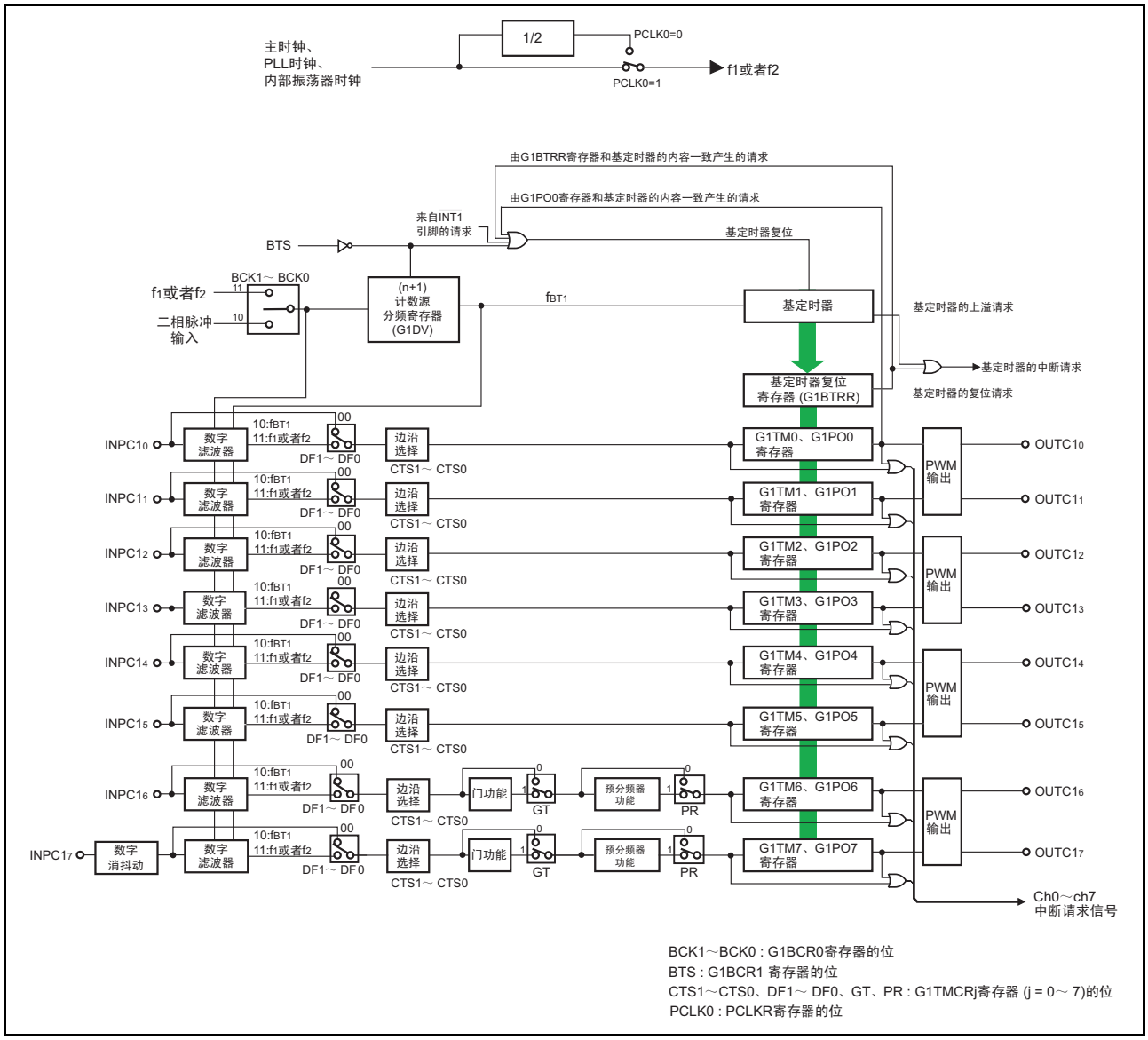
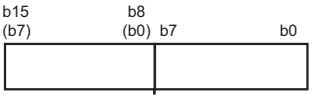

主时钟、
PLL时钟、
内部振荡器时钟
1/2
PCLK0=0
PCLK0=1
f1或者f2
由G1BTRR寄存器和基定时器的内容一致产生的请求
由G1PO0寄存器和基定时器的内容一致产生的请求
来自INT1
引脚的请求
基定时器复位
BTS
BCK1～ BCK0
f1或者f2
二相脉冲
输入
(n+1)
计数源
分频寄存器
(G1DV)
fBT1
基定时器
基定时器的上溢请求
基定时器的中断请求
基定时器的复位请求
基定时器复位
寄存器 (G1BTRR)
INPC10
INPC11
INPC12
INPC13
INPC14
INPC15
INPC16
INPC17
数字
滤波器
数字
消抖动
10:fBT1
11:f1或者f2
DF1～ DF0
边沿
选择
CTS1～ CTS0
门功能
GT
预分频器
功能
PR
G1TM0、G1PO0
寄存器
G1TM1、G1PO1
寄存器
G1TM2、G1PO2
寄存器
G1TM3、G1PO3
寄存器
G1TM4、G1PO4
寄存器
G1TM5、G1PO5
寄存器
G1TM6、G1PO6
寄存器
G1TM7、G1PO7
寄存器
PWM
输出
OUTC10
OUTC11
OUTC12
OUTC13
OUTC14
OUTC15
OUTC16
OUTC17
Ch0～ch7
中断请求信号
BCK1～BCK0 : G1BCR0寄存器的位
BTS : G1BCR1 寄存器的位
CTS1～CTS0、DF1～ DF0、GT、PR : G1TMCRj寄存器 (j = 0～ 7)的位
PCLK0 : PCLKR寄存器的位

图 14.1 IC/OC 框图

有关 IC/OC 的基定时器、时间测量功能和波形生成功能的寄存器如图 14.2 ～图 14.11 所示。

基定时器寄存器(注1)

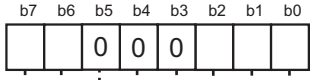



| 符号 | 地址 | 复位后的值 |
|---|---|---|
| G1BT | $0321_{16}$ - $0320_{16}$ | 不定 |

| 功能 | 设定值 | RW |
|---|---|---|
| • 基定时器运行时：<br>读时，可读取计数值+1的值。<br>写时，计数器从写的值开始计数。<br>基定时器复位时，为"$0000_{16}$"。(注2)<br>• 基定时器复位时：<br>此寄存器为"$0000_{16}$"。<br>读时值不定，不能写。(注2) | $0000_{16}$ ～ $FFFF_{16}$ | RW |

注1. 给此寄存器写的值与基定时器的计数源$f_{BT1}$同步反映。
注2. 只在G1BCR0寄存器的BCK1～BCK0位为"$00_2$" (计数源时钟停止)时，基定时器停止运行。
BCK1～BCK0位不为"$00_2$"时，基定时器运行。
G1BCR1寄存器的BTS位为"0"时，基定时器为复位状态，值为"$0000_{16}$"，继续保持不计数的状态。
如果将G1BCR1寄存器的BTS位设定为"1"，就解除此状态，定时器开始计数。

基定时器控制寄存器0




| 符号 | 地址 | 复位后的值 |
|---|---|---|
| G1BCR0 | $0322_{16}$ | $00_{16}$ |

| 位符号 | 位名 | 功能 | RW |
|---|---|---|---|
| BCK0 | 计数源选择位 | b1b0<br>0 0: 时钟停止<br>0 1: 不能设定<br>1 0: 二相脉冲的输入(注1)<br>1 1: $f_1$或者$f_2$(注2) | RW |
| BCK1 | | | RW |
| RST4 | 基定时器复位源选择位4 | 0: 在G1BTRR寄存器和基定时器的内容匹配时，基定时器不复位<br>1: 在G1BTRR寄存器和基定时器的内容匹配时，基定时器复位(注3) | RW |
| (b5-b3) | 保留位 | 必须清"0" | RW |
| CH7INSEL | 通道7的输入选择位 | 0: $P2_7$/$\overline{OUTC1_7}$/$INPC1_7$引脚<br>1: $P1_7$/$\overline{INT5}$/$INPC1_7$/IDU引脚 | RW |
| IT | 基定时器中断位 | 0: bit15的上溢<br>1: bit14的上溢 | RW |

注1. 只在G1BCR1寄存器的UD1～UD0位为"$10_2$"（二相脉冲信号处理模式）时才能使用。在其它模式时，不能将BCK1～BCK0位设定为"$10_2$"。
注2. 在PCLKR寄存器的PCLK0位为"0"时为$f_2$，为"1"时变为$f_1$。
注3. 在RST4位为"1"时，必须将G1BCR1寄存器的RST1位固定为"0"。

图 14.2　G1BT 寄存器、 G1BCR0 寄存器

计数源分频寄存器

| b7 | b0 | 符号 | 地址 | 复位后的值 |
|---|---|---|---|---|
| | | G1DV | 032A16 | 0016 |

| 功能 | 设定值 | RW |
|---|---|---|
| 对f1、f2或者二相脉冲输入进行(n+1)分频，生成fBT1<br>n:此寄存器的设定值 | 0016 ～ FF16 | RW |

基定时器控制寄存器 1

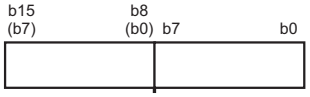
| b7 | b6 | b5 | b4 | b3 | b2 | b1 | b0 | 符号 | 地址 | 复位后的值 |
|---|---|---|---|---|---|---|---|---|---|---|
| 0 | | | | 0 | | | 0 | G1BCR1 | 032316 | 0016 |

| 位符号 | 位名 | 功能 | RW |
|---|---|---|---|
| —<br>(b0) | 保留位 | 必须清“0” | RW |
| RST1 | 基定时器复位源选择位1 | 0: 在G1PO0寄存器和基定时器的内容一致时，基定时器不复位<br>1: 在G1PO0寄存器和基定时器的内容一致时，基定时器复位(注1) | RW |
| RST2 | 基定时器复位源选择位2 | 0: 在给INT1引脚输入“L”电平时，基定时器不复位<br>1: 在给INT1引脚输入“L”电平时，基定时器复位 | RW |
| —<br>(b3) | 保留位 | 必须清“0” | RW |
| BTS | 基定时器开始位 | 0: 基定时器复位<br>1: 基定时器计数开始 | RW |
| UD0 | 递增/递减控制位 | b6b5<br>0 0：递增计数模式<br>0 1：递增/递减计数模式<br>1 0：二相脉冲信号处理模式<br>1 1：不能设定 | RW |
| UD1 | | | RW |
| —<br>(b7) | 保留位 | 必须清“0” | RW |

注1. 如果基定时器和G1PO0寄存器的值一致，基定时器就在fBT1的2个时钟后复位(有关G1PO0寄存器，请参照图14.7)。在RST1位为“1”时，用于波形生成功能的G1POj寄存器(j=1～7)的值必须小于G1PO0寄存器的值。
在RST1位为“1”时，必须将G1BCR0寄存器的RST4位固定为“0”。

图 14.3 G1DV 寄存器、 G1BCR1 寄存器

基定时器复位寄存器(注1)



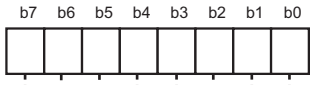

| 符号 | 地址 | 复位后的值 |
|---|---|---|
| G1BTRR | $0328_{16}$ - $0329_{16}$ | 不定 |

| 功能 | 设定值 | RW |
|---|---|---|
| 在由G1BCR0寄存器的RST4位允许时，如果基定时器的值与基定时器复位寄存器的值一致，基定时器就被复位。 | $0000_{16}$～$FFFF_{16}$ | RW |

注1. 给此寄存器写的值与基定时器的计数源$f_{BT1}$同步反映。

图 14.4 G1BTRR 寄存器

### 时间测量控制寄存器 j (j=0～7)

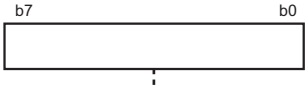



| 符号 | 地址 | 复位后的值 |
|---|---|---|
| G1TMCR0～G1TMCR3 | $0318_{16}$, $0319_{16}$, $031A_{16}$, $031B_{16}$ | $00_{16}$ |
| G1TMCR4～G1TMCR7 | $031C_{16}$, $031D_{16}$, $031E_{16}$, $031F_{16}$ | $00_{16}$ |

| 位符号 | 位名 | 功能 | RW |
|---|---|---|---|
| CTS0 | 时间测量触发选择位 | b1 b0<br>0 0 ：不进行时间测量<br>0 1 ：上升沿<br>1 0 ：下降沿<br>1 1 ：双边沿 | RW |
| CTS1 | | | RW |
| DF0 | 数字滤波器功能选择位 | b3 b2<br>0 0 ：无数字滤波器<br>0 1 ：不能设定<br>1 0 ：$f_{BT1}$<br>1 1 ：$f_1$或者$f_2$(注1) | RW |
| DF1 | | | RW |
| GT | 栅极功能选择位 (注2) | 0：不使用栅极功能<br>1：使用栅极功能 | RW |
| GOC | 栅极功能解除选择位 (注2、3、4) | 0：不选择栅极功能的解除<br>1：在基定时器和G1POk寄存器的内容匹配时，解除栅极功能 | RW |
| GSC | 栅极功能解除位 (注2、3) | 如果给此位写“1”，就解除栅极功能 | RW |
| PR | 预分频器功能选择位 (注2) | 0：不使用<br>1：使用 | RW |

注1. 在PCLKR寄存器的PCLK0位为“0”时为$f_2$，为“1”时为$f_1$。
注2. 此位在G1TMCR6寄存器和G1TMCR7寄存器中。
必须将G1TMCR0～G1TMCR5寄存器的bit4～7全部固定为“0”。
注3. 这些位只在GT位为“1”时有效。
注4. 在栅极功能解除后，GOC位变为“0”。
有关G1POk寄存器(j=6时k=4，j=7时k=5)，请参照图14.7。

### 时间测量预分频器的寄存器j (j=6,7)(注1)



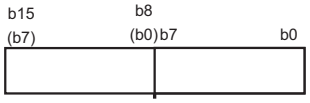

| 符号 | 地址 | 复位后的值 |
|---|---|---|
| G1TPR6～G1TPR7 | $0324_{16}$, $0325_{16}$ | $00_{16}$ |

| 功能 | 设定范围 | RW |
|---|---|---|
| 如果设定值为n，每当对触发输入进行n+1计数时就测量时间。(注2) | $00_{16}$～$FF_{16}$ | RW |

注1. 给此寄存器写的值与基定时器的计数源$f_{BT1}$同步反映。
注2. 对于设定值n，在将G1TMCRj寄存器的PR位从“0”(不使用预分频器功能）变为“1”(使用预分频器功能）后最初的预分频器周期可能不为n+1而为n，以后的周期为n+1。

图 14.5 G1TMCR0 ～ G1TMCR7 寄存器、 G1TPR6 ～ G1TPR7 寄存器

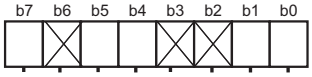
### 时间测量寄存器j (j=0～7)




| 符号名 | 地址 | 复位后的值 |
|---|---|---|
| G1TM0～G1TM2 | $0301_{16}$ - $0300_{16}$, $0303_{16}$ - $0302_{16}$, $0305_{16}$ - $0304_{16}$ | 不定 |
| G1TM3～G1TM5 | $0307_{16}$ - $0306_{16}$, $0309_{16}$ - $0308_{16}$, $030B_{16}$ - $030A_{16}$ | 不定 |
| G1TM6～G1TM7 | $030D_{16}$ - $030C_{16}$, $030F_{16}$ - $030E_{16}$ | 不定 |

| 功能 | 设定范围 | RW |
|---|---|---|
| 在每次进行时间测量时，保存基定时器的值。 | ———— | RO |

### 波形生成控制寄存器j (j=0～7)



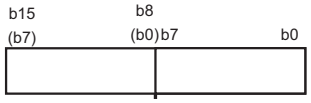

| 符号 | 地址 | 复位后的值 |
|---|---|---|
| G1POCR0～G1POCR3 | $0310_{16}$, $0311_{16}$, $0312_{16}$, $0313_{16}$ | 0X00 XX00$_2$ |
| G1POCR4～G1POCR7 | $0314_{16}$, $0315_{16}$, $0316_{16}$, $0317_{16}$ | 0X00 XX00$_2$ |

| 位符号名 | 位名 | 功能 | RW |
|---|---|---|---|
| MOD0 | 运行模式选择位 | b1 b0<br>0 0: 单相波形输出模式<br>0 1: SR 波形输出模式 (注1)<br>1 0: 反相波形输出模式<br>1 1: 不能设定 | RW |
| MOD1 | | | RW |
| ——<br>(b3-b2) | 暂未使用。必须写"0"。读时值不定。 | | — |
| IVL | 输出初始值选择位(注4) | 0: 作为初始值，输出“L”<br>1: 作为初始值，输出“H” | RW |
| RLD | G1POj寄存器值的<br>重加载时序选择位(注3) | 0: 在写操作时进行重加载<br>1: 在基定时器复位时进行重加载 | RW |
| ——<br>(b6) | 暂未使用。必须写"0"。读时值不定。 | | — |
| INV | 反相输出功能选择位<br>(注2) | 0: 不反相输出<br>1: 反相输出 | RW |

注1. 此设定只对偶数通道有效。在选择SR波形输出模式时，对应的奇数通道(偶数通道的下一个通道)的设定无效。波形从偶数通道输出，而不从奇数通道输出。
注2. 在波形生成电路的最后段有反相输出功能。因此，在将INV位置“1”(反相输出)后，如果将IVL位清“0”，输出的初始值就为“H”；如果将IVL位置“1”，输出的初始值就为“L”。
注3. 在选择SR波形输出模式时，除了需要设定偶数通道以外，还需要设定对应的奇数通道(偶数通道的下一个通道)。
注4. 在G1FS寄存器的FSCj位为“0”(选择波形生成功能)且G1FE寄存器的IFEj位为“1”(允许通道j的功能)时，如果给IVL位写值，就输出设定的值。

图 14.6 G1TM0 ～ G1TM7 寄存器、 G1POCR0 ～ G1POCR7 寄存器

波形生成寄存器j (j=0～7)

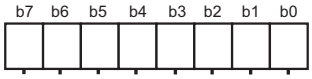



| 符号 | 地址 | 复位后的值 |
|---|---|---|
| G1PO0～G1PO2 | $0301_{16}$-$0300_{16}$, $0303_{16}$-$0302_{16}$, $0305_{16}$-$0304_{16}$ | 不定 |
| G1PO3～G1PO5 | $0307_{16}$-$0306_{16}$, $0309_{16}$-$0308_{16}$, $030B_{16}$-$030A_{16}$ | 不定 |
| G1PO6～G1PO7 | $030D_{16}$-$030C_{16}$, $030F_{16}$-$030E_{16}$ | 不定 |

| 功能 | 设定值 | RW |
|---|---|---|
| • 在G1POCRj寄存器的RLD位为“0”时，写后的值立即被重新加载到G1POj寄存器，并且被反映到输出波形等。<br>• 在G1POCRj寄存器的RLD位为“1”时，基定时器复位时的值被重新加载。此时，如果在写操作后到重加载期间内读此寄存器，就能读取写的值。 | $0000_{16}$～$FFFF_{16}$ | RW |

图 14.7 G1PO0 ～ G1PO7 寄存器

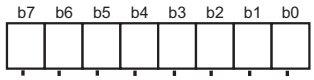
功能选择寄存器




| 符号 | 地址 | 复位后的值 |
|---|---|---|
| G1FS | $0327_{16}$ | $00_{16}$ |

| 位符号 | 位名 | 功能 | RW |
|---|---|---|---|
| FSC0 | 通道0<br>时间测量/波形生成功能<br>选择位 | 0：选择波形生成功能<br>1：选择时间测量功能 | RW |
| FSC1 | 通道1<br>时间测量/波形生成功能<br>选择位 | | RW |
| FSC2 | 通道2<br>时间测量/波形生成功能<br>选择位 | | RW |
| FSC3 | 通道3<br>时间测量/波形生成功能<br>选择位 | | RW |
| FSC4 | 通道4<br>时间测量/波形生成功能<br>选择位 | | RW |
| FSC5 | 通道5<br>时间测量/波形生成功能<br>选择位 | | RW |
| FSC6 | 通道6<br>时间测量/波形生成功能<br>选择位 | | RW |
| FSC7 | 通道7<br>时间测量/波形生成功能<br>选择位 | | RW |

功能允许寄存器(注1)



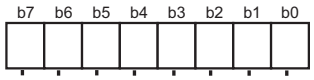

| 符号 | 地址 | 复位后的值 |
|---|---|---|
| G1FE | $0326_{16}$ | $00_{16}$ |

| 位符号 | 位名 | 功能 | RW |
|---|---|---|---|
| IFE0 | 通道0功能允许位 | 0：禁止通道j的功能(注2)<br>1：允许通道j的功能<br>(j=0～7) | RW |
| IFE1 | 通道1功能允许位 | | RW |
| IFE2 | 通道2功能允许位 | | RW |
| IFE3 | 通道3功能允许位 | | RW |
| IFE4 | 通道4功能允许位 | | RW |
| IFE5 | 通道5功能允许位 | | RW |
| IFE6 | 通道6功能允许位 | | RW |
| IFE7 | 通道7功能允许位 | | RW |

注1. 给此寄存器写的值与基定时器的计数源$f_{BT1}$同步反映。
注2. 在禁止通道j的功能后，各引脚的功能变为I/O端口。

图 14.8 G1FS 寄存器、 G1FE 寄存器

中断请求寄存器(注1)




| 符号 | 地址 | 复位后的值 |
|---|---|---|
| G1IR | 033016 | 不定 |

| 位符号 | 位名 | 功能 | RW |
|---|---|---|---|
| G1IR0 | 通道0中断请求 | 0 : 无中断请求<br>1 : 有中断请求 | RW |
| G1IR1 | 通道1中断请求 | | RW |
| G1IR2 | 通道2中断请求 | | RW |
| G1IR3 | 通道3中断请求 | | RW |
| G1IR4 | 通道4中断请求 | | RW |
| G1IR5 | 通道5中断请求 | | RW |
| G1IR6 | 通道6中断请求 | | RW |
| G1IR7 | 通道7中断请求 | | RW |

注1. 给G1IR寄存器的各位写“0”(无中断请求)时，必须使用以下的指令：
AND, BCLR

图 14.9 G1IR 寄存器

中断允许寄存器0

| b7 | b6 | b5 | b4 | b3 | b2 | b1 | b0 |
|---|---|---|---|---|---|---|---|
| | | | | | | | |

| 符号 | 地址 | 复位后的值 |
|---|---|---|
| G1IE0 | $0331_{16}$ | $00_{16}$ |

| 位符号 | 位名 | 功能 | RW |
|---|---|---|---|
| G1IE00 | 通道0中断允许0 | 0：禁止IC/OC中断0请求<br>1：允许IC/OC中断0请求 | RW |
| G1IE01 | 通道1中断允许0 | | RW |
| G1IE02 | 通道2中断允许0 | | RW |
| G1IE03 | 通道3中断允许0 | | RW |
| G1IE04 | 通道4中断允许0 | | RW |
| G1IE05 | 通道5中断允许0 | | RW |
| G1IE06 | 通道6中断允许0 | | RW |
| G1IE07 | 通道7中断允许0 | | RW |

中断允许寄存器1

| b7 | b6 | b5 | b4 | b3 | b2 | b1 | b0 |
|---|---|---|---|---|---|---|---|
| | | | | | | | |

| 符号 | 地址 | 复位后的值 |
|---|---|---|
| G1IE1 | $0332_{16}$ | $00_{16}$ |

| 位符号 | 位名 | 功能 | RW |
|---|---|---|---|
| G1IE10 | 通道0中断允许1 | 0：禁止IC/OC中断1请求<br>1：允许IC/OC中断1请求 | RW |
| G1IE11 | 通道1中断允许1 | | RW |
| G1IE12 | 通道2中断允许1 | | RW |
| G1IE13 | 通道3中断允许1 | | RW |
| G1IE14 | 通道4中断允许1 | | RW |
| G1IE15 | 通道5中断允许1 | | RW |
| G1IE16 | 通道6中断允许1 | | RW |
| G1IE17 | 通道7中断允许1 | | RW |

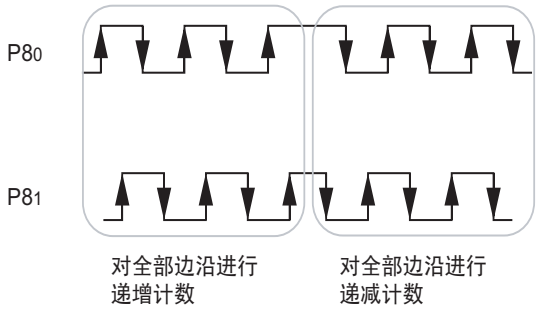
图 14.10 G1IE0 寄存器、 G1IE1 寄存器

## 14.1 基定时器

对内部生成的计数源进行自由运行计数。

基定时器规格如**表 14.2**、基定时器框图如**图 14.11**、基定时器相关寄存器的设定如**表 14.3**、基定时器递增计数模式的运行示例如**图 14.12**、基定时器递增 / 递减计数模式的运行示例如**图 14.13**、二相脉冲信号处理模式的运行示例如**图 14.14** 所示。

表 14.2 基定时器规格

| 项目 | 规格 |
|---|---|
| 计数源 （$f_{BT1}$） | f1 或者 f2 的 (n+1) 分频、二相脉冲输入的 (n+1) 分频<br>n：G1DV 寄存器的设定值。 n=0 ～ 255。<br>但是，在 n=0 时不分频 |
| 计数运行 | • 递增计数<br>• 递增 / 递减计数<br>• 二相脉冲信号处理 |
| 计数开始条件 | 将 G1BCR1 寄存器的 BTS 位置 “1”（基定时器开始计数） |
| 计数停止条件 | 将 G1BCR1 寄存器的 BTS 位清 “0”（基定时器复位） |
| 基定时器复位条件 | • 基定时器的值和 G1BTRR 寄存器的值一致<br>• 基定时器的值和 G1PO0 寄存器的值一致<br>• 将 “L” 电平输入到外部中断引脚 $\overline{INT1}$ |
| 基定时器复位值 | “$0000_{16}$” |
| 中断请求 | • 基定时器寄存器的 bit 14 或者 bit 15 上溢<br>• 基定时器的值和基定时器复位寄存器的值一致 |
| 定时器的读出 | • 如果在基定时器运行时读 G1BT 寄存器，就能读取计数值 +1 的值<br>• 如果在基定时器复位时读 G1BT 寄存器，读的值不定 |
| 定时器的写入 | • 如果在基定时器运行中写值，就在写后立即从写的值开始计数<br>• 在基定时器复位中不能写 |
| 选择功能 | • 递增 / 递减模式<br>在计数开始后，从 “$0000_{16}$” 递增计数到 “$FFFF_{16}$”，并且从 “$FFFF_{16}$” 递减计数到 “$0000_{16}$”。<br>然后，当计数值为 “$0000_{16}$” 时，再次进行递增计数 （参照图 14.13）。<br>• 二相脉冲信号处理模式<br>对来自 $P8_0$ 和 $P8_1$ 引脚的二相脉冲进行计数 （参照图 14.14）。<br>  <br> |

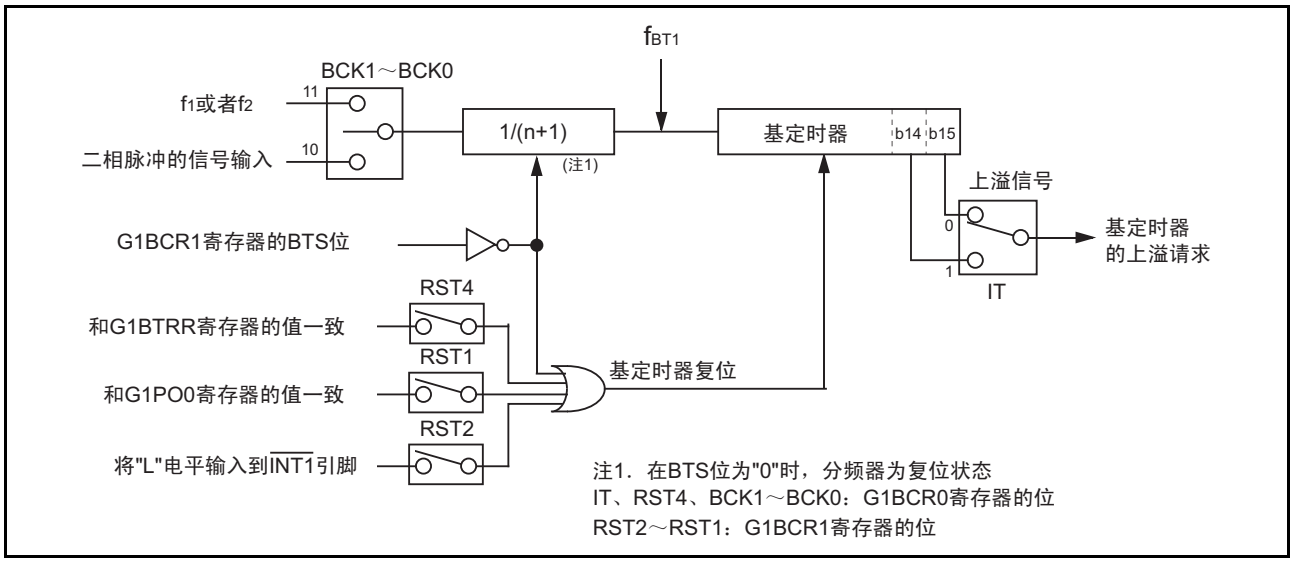



图 14.11 基定时器框图

表 14.3 基定时器相关寄存器的设定 （时间测量功能、波形生成功能）

| 寄存器 | 位 | 功能 |
|---|---|---|
| G1BCR0 | BCK1 ～ BCK0 | 选择计数源 |
| | RST4 | 选择基定时器的复位时序 |
| | IT | 选择基定时器的上溢 |
| G1BCR1 | RST2 ～ RST1 | 选择基定时器的复位时序 |
| | BTS | 在基定时器开始计数时使用 |
| | UD1 ～ UD0 | 选择计数方法 |
| G1BT | — | 读写基定时器的值 |
| G1DV | — | 计数源的分频比 |

在 RST1 位为 “1”（在基定时器和 G1PO0 寄存器的内容一致时基定时器复位）时，需要设定以下的寄存器。

| | | |
|---|---|---|
| G1POCR0 | MOD1 ～ MOD0 | 必须置 “$00_2$”（单相波形输出模式） |
| G1PO0 | — | 必须设定复位周期 |
| G1FS | FSC0 | 必须清 “0”（波形生成功能） |
| G1FE | IFE0 | 必须置 “1”（通道开始运行） |

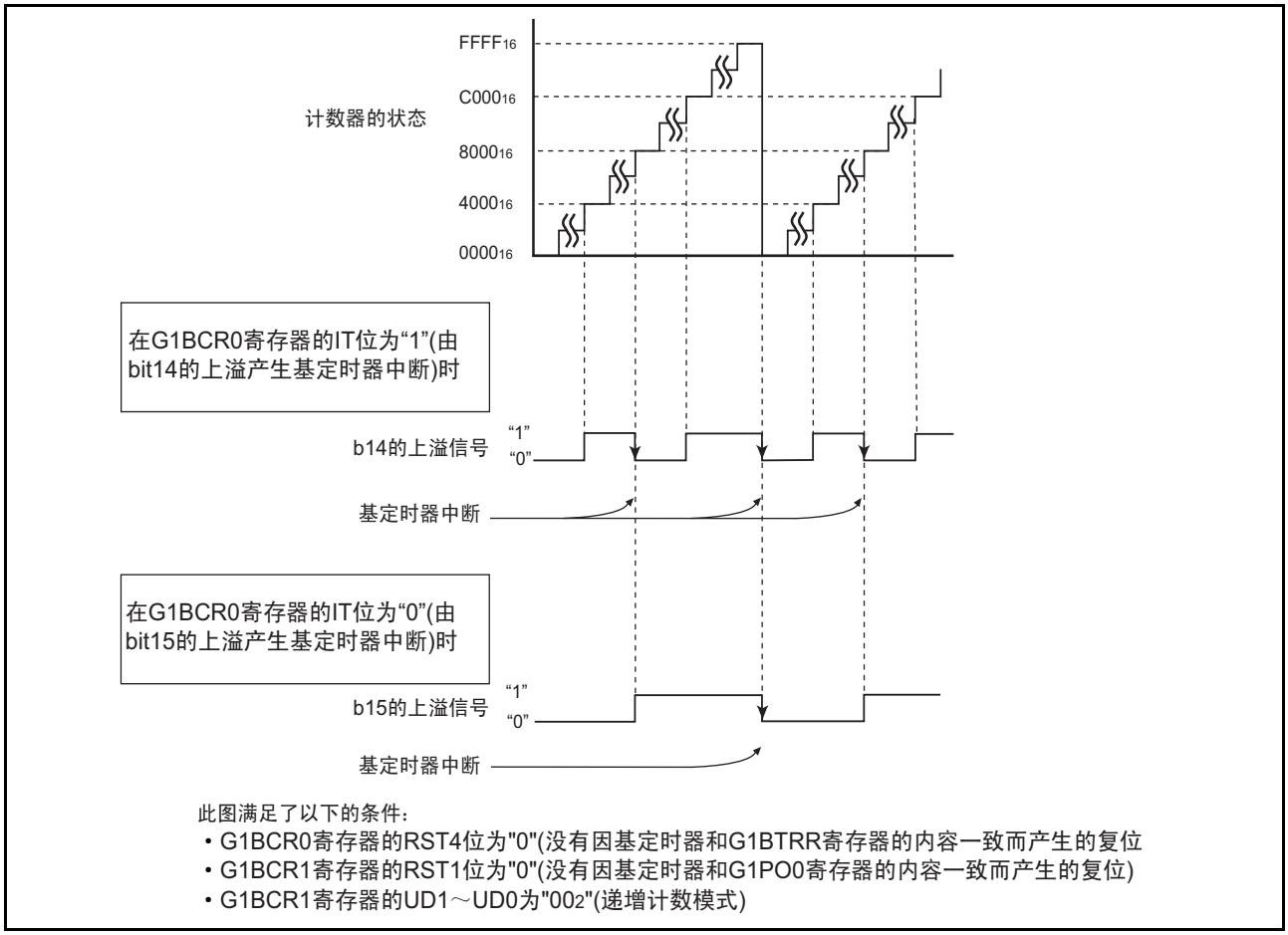



图 14.12 递增计数模式

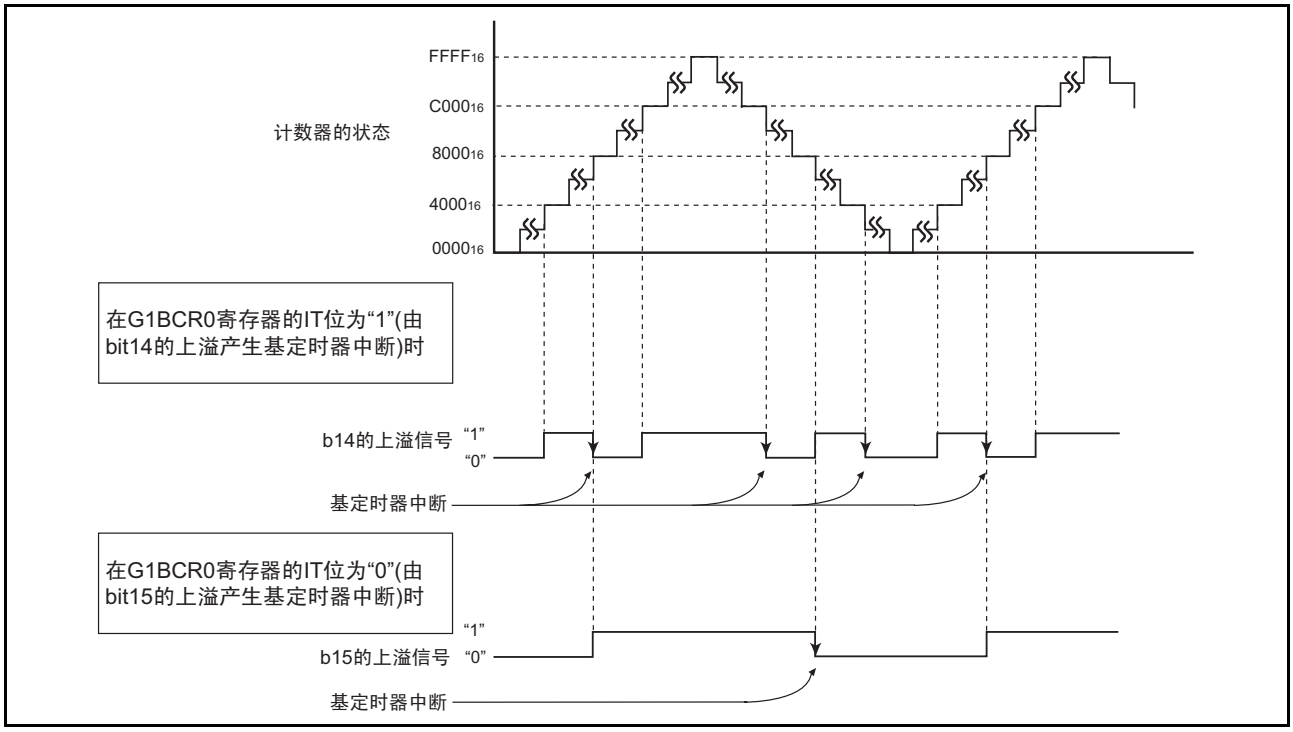
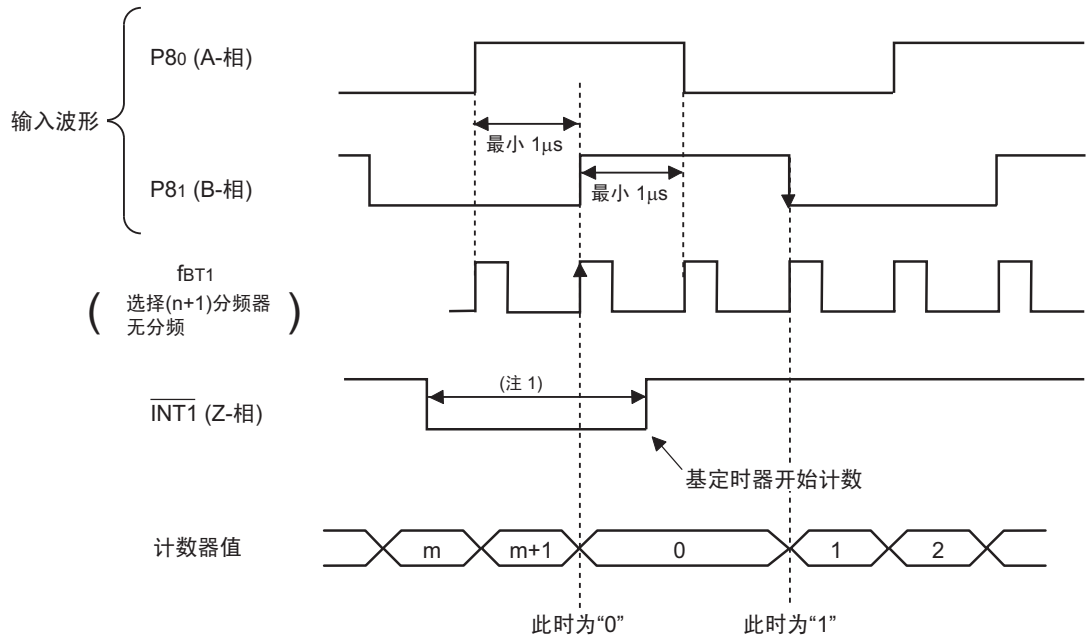
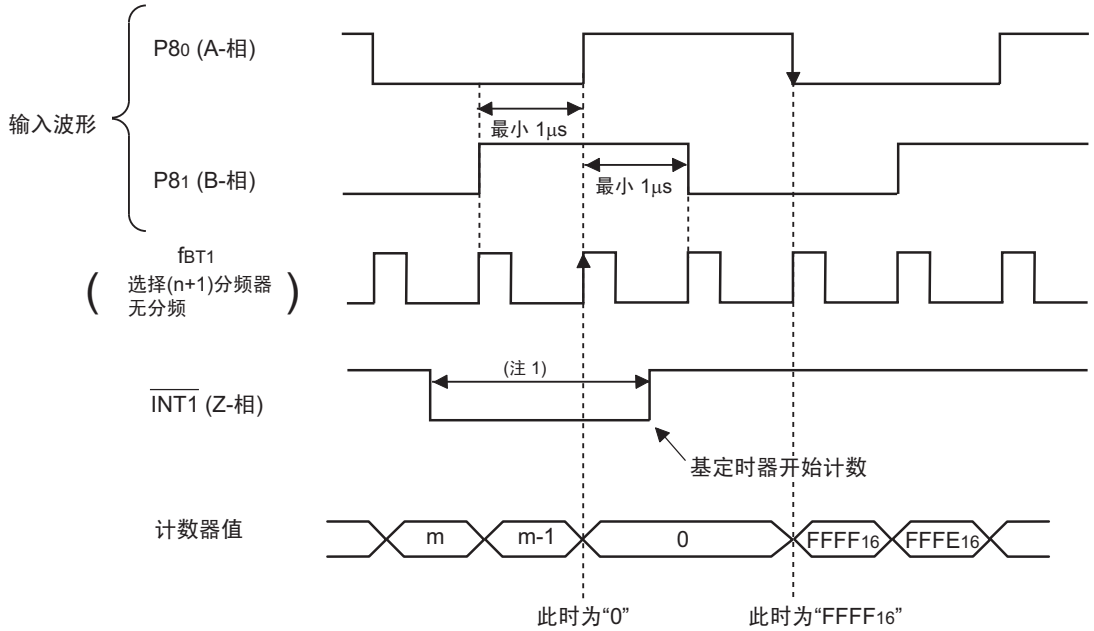



图 14.13 递增 / 递减计数模式

(1) 在基定时器的递增计数中对基定时器进行复位时




(2) 在基定时器的递减计数中对基定时器进行复位时




注1. 需要fBT1时钟的1.5个以上周期的宽度。

图 14.14 二相脉冲信号处理模式时的基定时器的运行

### 14.1.1 基定时器的复位寄存器

在基定时器的值和保存在 G1BTRR 的值一致时， G1BTRR 寄存器能对基定时器进行复位。通过 G1BCR0 寄存器的 RST4 位，允许由 G1BTRR 寄存器产生的基定时器复位。此功能与通过 RST1 位允许由 G1PO0 寄存器产生的基定时器复位相同。非自由运行时，通过 G1BTRR 寄存器对基定时器进行复位，能将通道 0 用于生成波形。不能将 RST1 位和 RST4 位同时设定为允许状态。

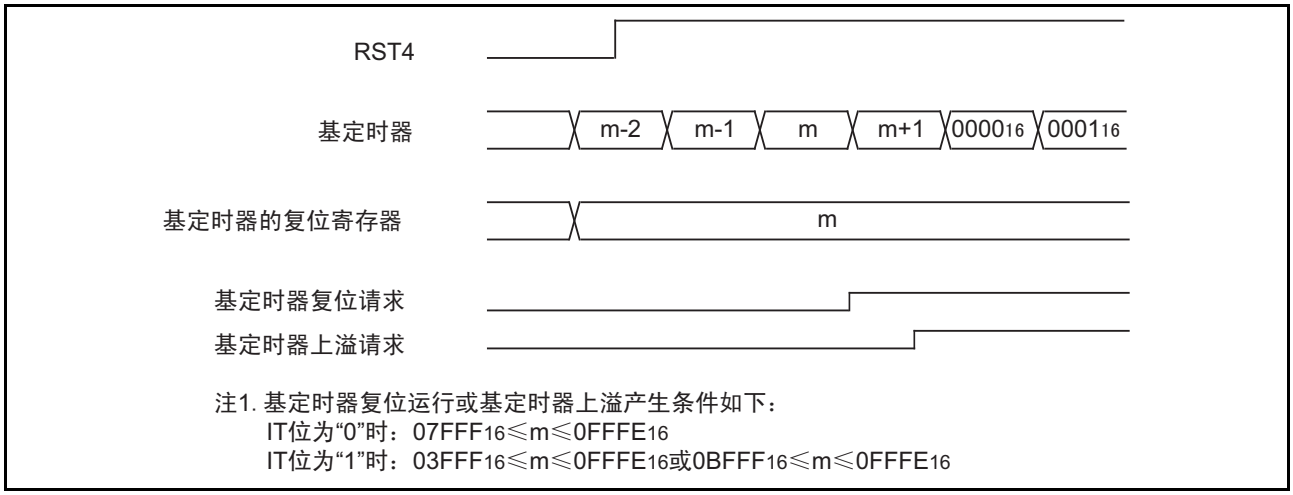



图 14.15 由基定时器的复位寄存器进行的基定时器复位运行

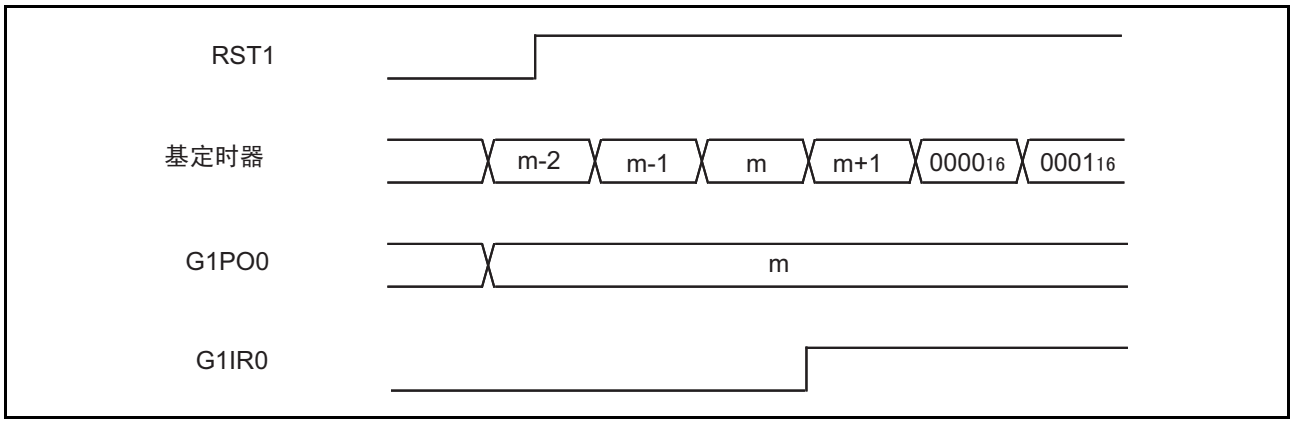



图 14.16 由 G1PO0 寄存器进行的基定时器复位运行

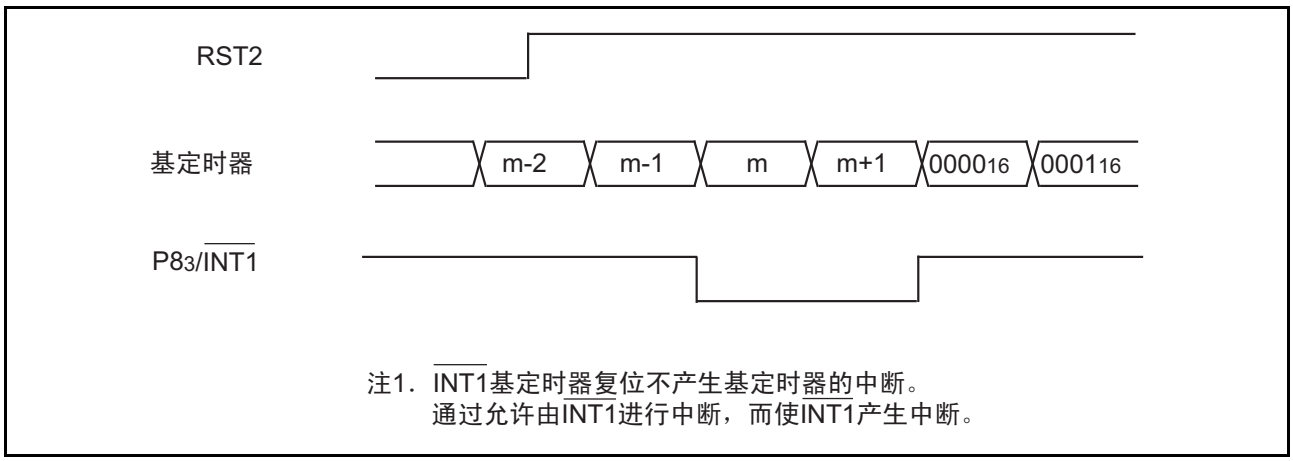



图 14.17 由 $\overline{\text{INT1}}$ 进行的基定时器复位运行

## 14.2 中断运行

IC/OC 中断有多个中断请求源。 IC/OC 中断的框图如**图 14.18**、 IC/OC 中断的分配如**表 14.4** 所示。

如果发生基定时器复位请求或者基定时器上溢请求，对应 IC/OC 基定时器中断的 IR 位 （BTIC 寄存器的 bit 3）就为 “1”（有中断请求）。另外，如果发生各通道 （通道 i， 8 个）的中断请求， G1IR 寄存器的 bit i 就为 “1”（有中断请求）。此时，如果 G1IE0 寄存器的 bit i 为 “1”（允许 IC/OC 中断 0 请求），对应 IC/OC 中断 0 的 IR 位 （ICOC0IC 寄存器的 bit 3）就为 “1”（有中断请求）；如果 G1IE1 寄存器的 bit i 为 “1”（允许 IC/OC 中断 1 请求），对应 IC/OC 中断 1 的 IR 位 （ICOC1IC 寄存器的 bit 3）就为 “1”（有中断请求）。

即使接受中断， G1IR 寄存器的各个位也不自动变为 “0”，所以必须通过程序将它们清 “0”。如果使这些位为 “1”的状态持续下去，此后成立的 IC/OC 通道中断源就全部无效。

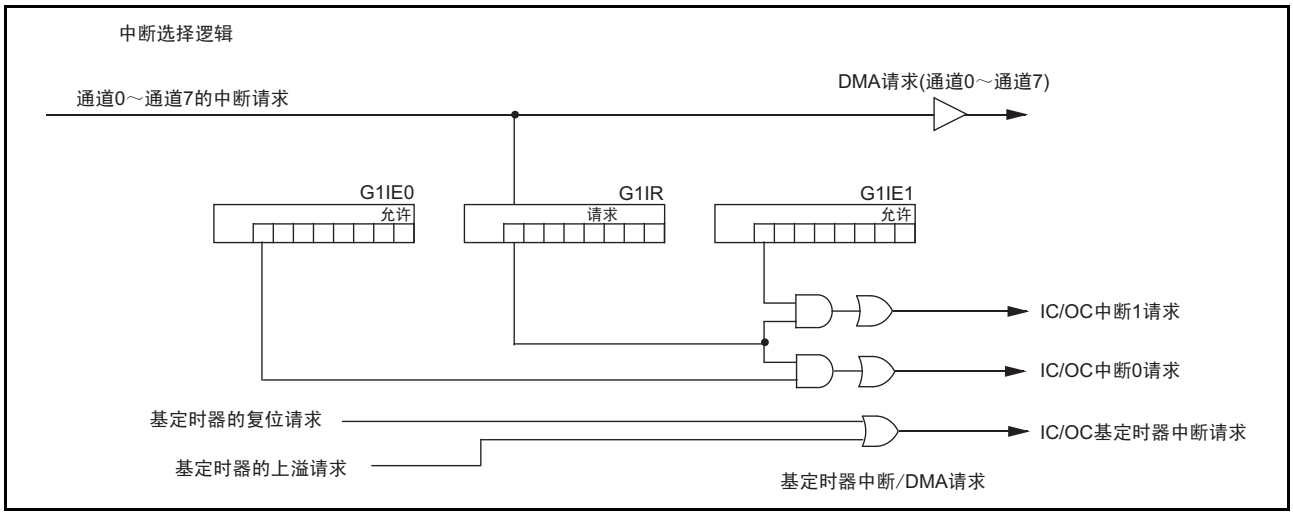



图 14.18 IC/OC 中断和 DMA 请求的发生

表 14.4 中断的分配

| 中断 | 中断控制寄存器 |
|---|---|
| IC/OC 基定时器中断 | BTIC （$0047_{16}$） |
| IC/OC 中断 0 | ICOC0IC （$0045_{16}$） |
| IC/OC 中断 1 | ICOC1IC （$0046_{16}$） |

## 14.3 DMA 支持

能根据 8 个 IC/OC 通道中断和 1 个基定时器中断的各中断源产生 DMA 请求。

## 14.4 时间测量功能

与外部触发输入同步，将基定时器的值保存到 G1TMj 寄存器（j=0 ～ 7）。时间测量功能的规格如**表 14.5**、时间测量功能相关寄存器的设定如**表 14.6**、时间测量功能的运行示例如**图 14.19** 和**图 14.20**、使用预分频器功能和选通功能时的运行示例如**图 14.21** 所示。

**表 14.5 时间测量功能的规格**

| 项目 | 规格 |
|---|---|
| 测量通道 | 通道 0 ～ 7 |
| 触发输入极性选择 | INPC1j 引脚 （注 1）的上升沿、下降沿、双边沿 |
| 测量开始条件 | 在 G1FS 寄存器的 FSCj 位 (j=0 ～ 7) 为 “1” ( 选择时间测量功能 ) 时，将 G1FE 寄存器的 IFEj 位置 “1” ( 允许通道 j 功能 ) |
| 测量停止条件 | 将 IFEj 位清 “0”（禁止通道 j 功能） |
| 时间测量时序 | • 无预分频器功能：各触发输入<br>• 有预分频器功能 ( 通道 6、通道 7) 时：G1TPRk 寄存器 (k=6,7) 的值 +1 的触发输入 |
| 中断请求产生时序 | 在时间测量时，中断请求寄存器的 G1IRi 位 (i=0 ～ 7)( 参照图 14.9) 变为 “1” |
| INPC1j 引脚功能 （注 1） | 触发输入 |
| 选择功能 | • 数字滤波器功能<br>对每个 $f_1$， $f_2$ 或者 $f_{BT1}$ 周期，判断触发输入电平，允许 3 次一致的脉冲成分通过<br>• 预分频器功能 （通道 6、通道 7）<br>对触发输入进行计数，每次 G1TPRk 寄存器的值 +1 时进行时间测量<br>• 选通功能 （通道 6、通道 7）<br>在由最初的触发输入进行时间测量后，禁止接受触发输入，在 G1TMCRk 寄存器（k=6,7）的 GOC 位为 “1”（在和 G1POp 寄存器 （k=6 时 p=4， k=7 时 p=5）的内容一致时，解除选通功能）的状态下，如果基定时器和 G1POp 寄存器的值一致，就再次允许接受触发输入<br>• 数字消抖动 （通道 7）<br>详细内容请参照 “14.6.2 $P1_7/\overline{INT}_5$/$INPC1_7$ 数字消抖动电路” 和 “20.6 数字消抖动功能” |

注 1. $INPC1_0$ ～ $INPC1_7$ 引脚

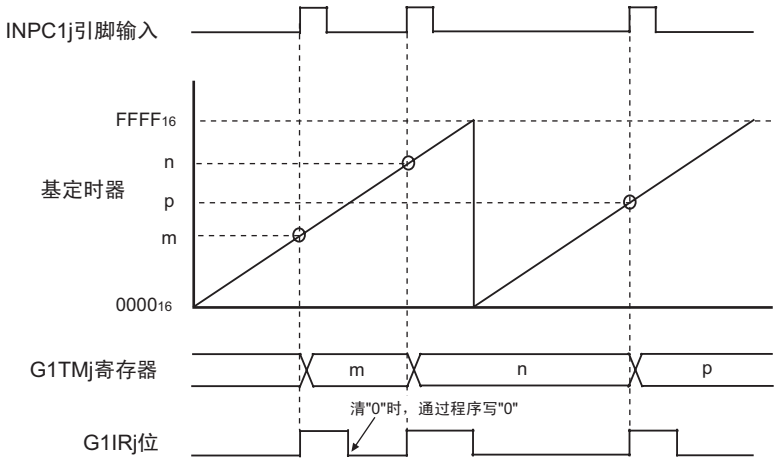
表 14.6 时间测量功能相关寄存器的设定

| 寄存器 | 位 | 功能 |
|---|---|---|
| G1TMCRj | CTS1 ～ CTS0 | 选择时间测量触发 |
| | DF1 ～ DF0 | 选择数字滤波器功能 |
| | GT, GOC, GSC | 选择选通功能 |
| | PR | 选择预分频器功能 |
| G1TPRk | — | 设定预分频器的值 |
| G1FS | FSCj | 必须置 “1”（时间测量功能） |
| G1FE | IFEj | 必须置 “1”（允许通道 j 功能） |

j=0 ～ 7 k=6,7

位构成和功能因通道而不同。

在设定基定时器的关联寄存器后，必须设定时间测量功能的相关寄存器。




j=0 ～7
G1IRj位 : G1IR寄存器的位

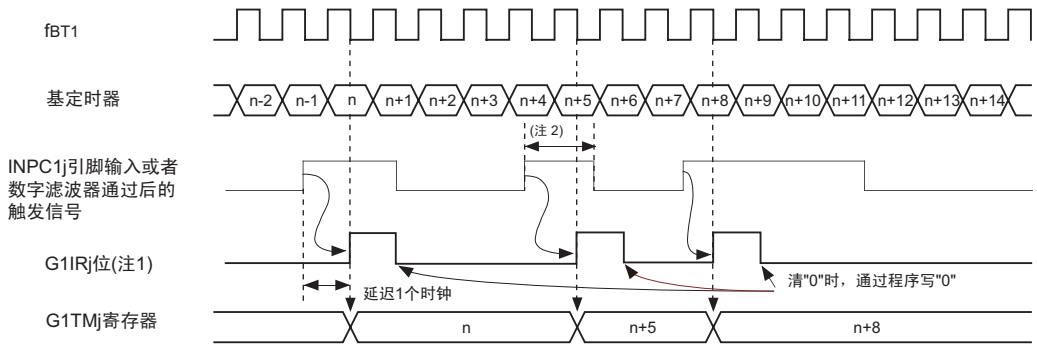
此图满足了以下的条件：

- G1TMCRj寄存器的CTS1～CTS0为"01$_2$"(时间测量由上升沿进行触发）、PR位为"0"(不使用预分频器)以及GT位为"0"(不使用栅极功能）
- G1BCR0寄存器和G1BCR1寄存器的RTS4、RTS2、RTS1位为"0"(不进行基定时器复位）。UD1～UD0位为"00$_2$"(递增计数模式）

在基定时器和G1PO0寄存器的内容一致时，如果将基定时器设定为"0000$_{16}$"(RST1位为"1"且RST4位和RST2位为"0"时)，就在计数到G1PO0寄存器值+2后，基定时器变为"0000$_{16}$"。

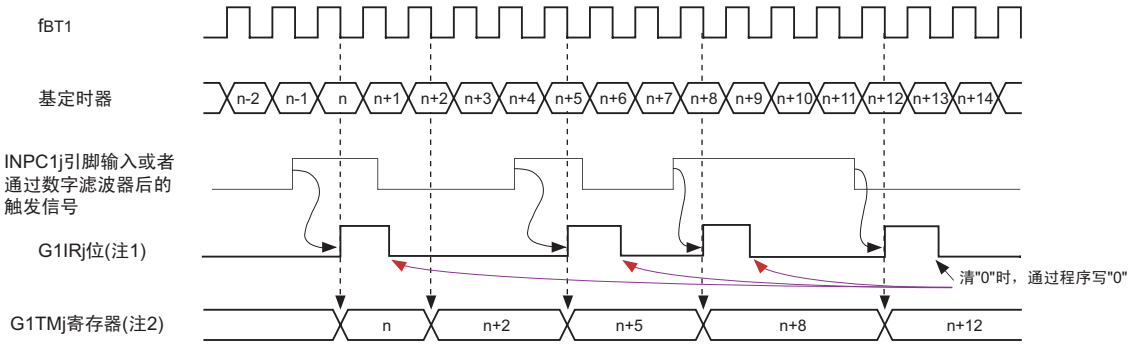
图 14.19 时间测量功能 （1）

(a) 选择上升沿作为时间测量功能触发时
(G1TMCR寄存器 (j=0～7)的CTS1～CTS0位=01$_2$)



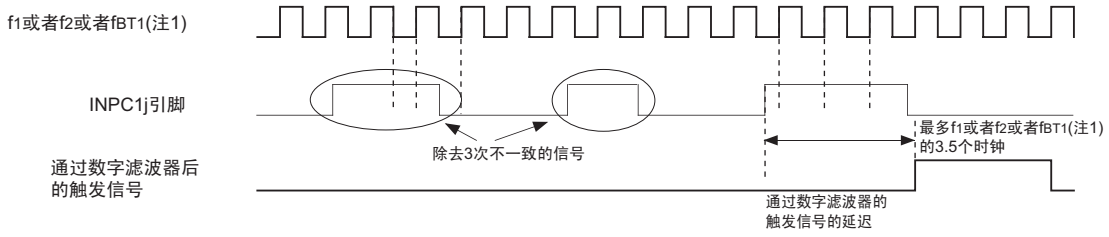

注1. G1IR寄存器的位。
注2. 给INPC1j引脚的输入脉冲需要1.5个及1.5个以上fBT1时钟周期的宽度。

(b) 选择双边沿作为时间测量功能触发时
(CTS1～CTS0 位=11$_2$)




注1. G1IR寄存器的位。
注2. G1IRj位为"H"电平时，在接收触发信号时不发生中断。但是，G1TMj寄存器的值将被更新。

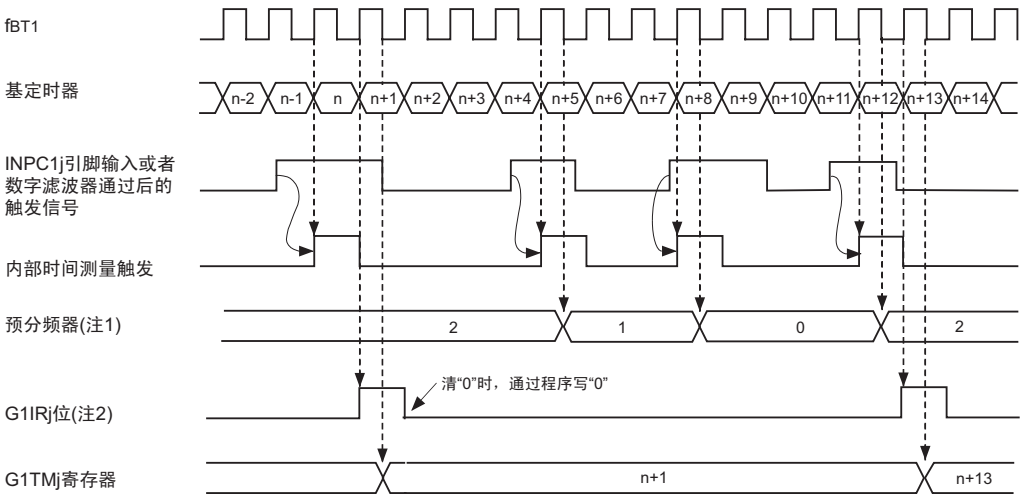
(c) 使用数字滤波器时的触发信号
(G1TMCR寄存器的DF1～DF0位=10$_2$或者11$_2$)




注1. DF1～DF0位在"10$_2$"时为fBT1，在"11$_2$"时为f1或者f2

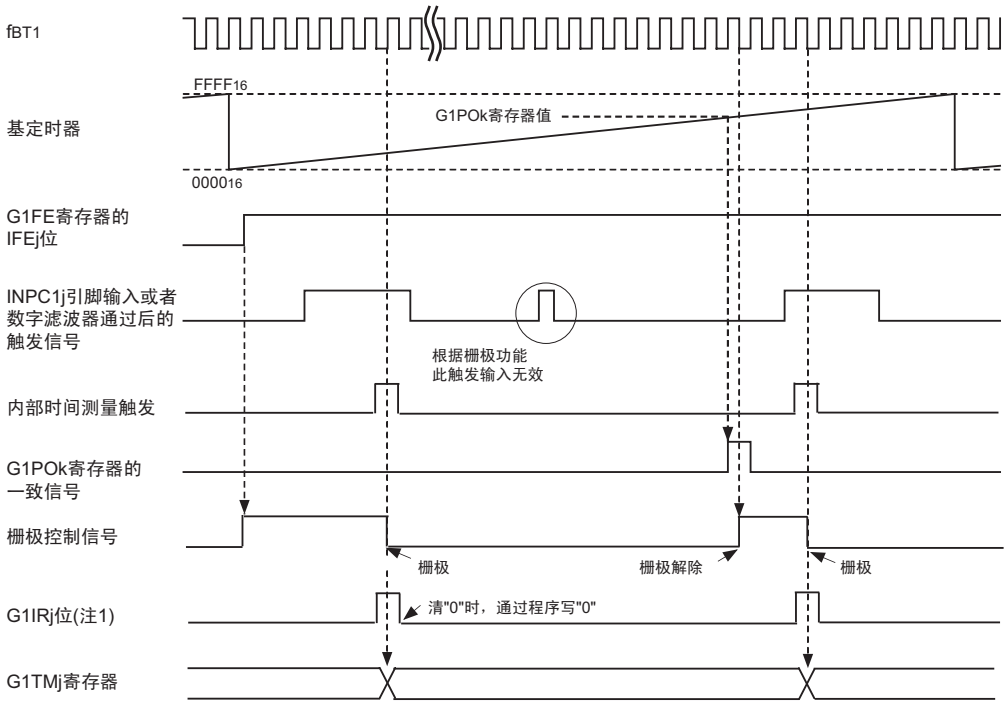
图 14.20 时间测量功能 （2）

(a) 在使用预分频器功能时
(G1TPRj寄存器(j=6～7)=02$_{16}$、G1TMCRj寄存器 (j=6～7) 的PR位=1)




注1. 在将G1TMCRj寄存器的PR位置"1"(使用预分频器功能)后的第2次和第2次以后的预分频器周期。
注2. G1IR寄存器的位

(b) 在使用栅极功能时
(由G1POk寄存器(k=4、5)内容一致而产生的栅极功能解除，G1TMCRj寄存器的GT位=1、GOC位=1)




注1. G1IR寄存器的位

图 14.21 预分频器功能和选通功能

## 14.5 波形生成功能

根据基定时器和 G1POj 寄存器 （j=0 ～ 7）的值进行波形的生成。
波形生成功能有以下 3 个模式：

- 单相波形输出模式
- 反相波形输出模式
- 置位 / 复位波形输出 （SR 波形输出）模式

波形生成功能相关寄存器的设定如**表 14.7** 所示。

**表 14.7 波形生成功能相关寄存器的设定**

| 寄存器 | 位 | 功能 |
|---|---|---|
| G1POCRj | MOD1 ～ MOD0 | 选择波形输出模式 |
| | IVL | 选择输出初始值 |
| | RLD | 选择 G1POj 寄存器值的重新加载时序 |
| | INV | 选择反相输出 |
| G1POj | — | 设定反相输出波形的时序 |
| G1FS | FSCj | 必须清 “0”（波形生成功能） |
| G1FE | IFEj | 必须置 “1”（允许通道 j 功能） |

j=0 ～ 7
位构成和功能因通道而不同。
在设定基定时器的相关寄存器后，必须设定波形生成功能的相关寄存器。

### 14.5.1 单相波形输出模式

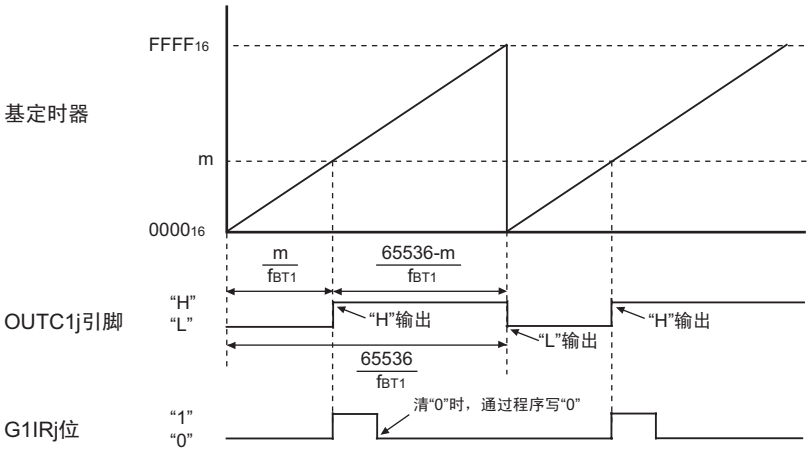
在基定时器和 G1POj 寄存器 （j=0 ～ 7）的值一致时，如果 G1POCRj 寄存器 （j=0 ～ 7）的 INV 位为 “0”（不反相输出），就从 OUTC1j 引脚输出 “H”电平。如果基定时器为 “$0000_{16}$”，就从 OUTC1j 引脚输出 “L”电平。单相波形输出模式的规格如表 14.8、单相波形输出模式的运行的例子如图 14.22 所示。

表 14.8 单相波形输出模式的规格

| 项目 | 规格 |
|---|---|
| 输出波形 | • 自由运行<br>（G1BCR1 寄存器和 G1BCR0 寄存器的 RST1、 RST2、 RST4 位为 “0”（不初始化））<br>周期 ： $\frac{65536}{f_{BT1}}$<br>初始输出电平宽度： $\frac{m}{f_{BT1}}$<br>反相电平宽度 ： $\frac{65536-m}{f_{BT1}}$<br>• 在基定时器和任何一个寄存器的值一致时，将基定时器置 “$0000_{16}$”<br>(a)G1PO0 （在 RST1 位为 “1”且 RST4、 RST2 位为 “0”时允许）或者<br>(b)G1BTRR （在 RST4 位为 “1”且 RST2、 RST1 位为 “0”时允许）<br>周期 ： $\frac{n+2}{f_{BT1}}$<br>初始输出电平宽度： $\frac{m}{f_{BT1}}$<br>反相电平宽度 ： $\frac{n+2-m}{f_{BT1}}$<br>m：G1POj 寄存器 （j=0 ～ 7）的设定值、 $0001_{16}$ ～ $FFFD_{16}$<br>n：G1PO0 寄存器或者 G1BTRR 寄存器的设定值、 $0001_{16}$ ～ $FFFD_{16}$ |
| 波形输出开始条件 | 将 G1FE 寄存器的 IFEj 位置 “1”（允许通道 j 功能） |
| 波形输出停止条件 | 将 IFEj 位清 “0”（禁止通道 j 功能） |
| 中断请求 | 在基定时器和 G1POj 寄存器的值一致时，中断请求寄存器的 G1IRj 位（参照图 14.22）变为 “1” |
| OUTC1j 引脚 （注 1） | 脉冲输出 |
| 选择功能 | 初始值设定功能：在波形输出开始时设定输出电平<br>反相输出功能：在反相输出波形的电平后，从 OUTC1j 引脚输出 |

注 1. $OUTC1_0$ ～ $OUTC1_7$ 引脚

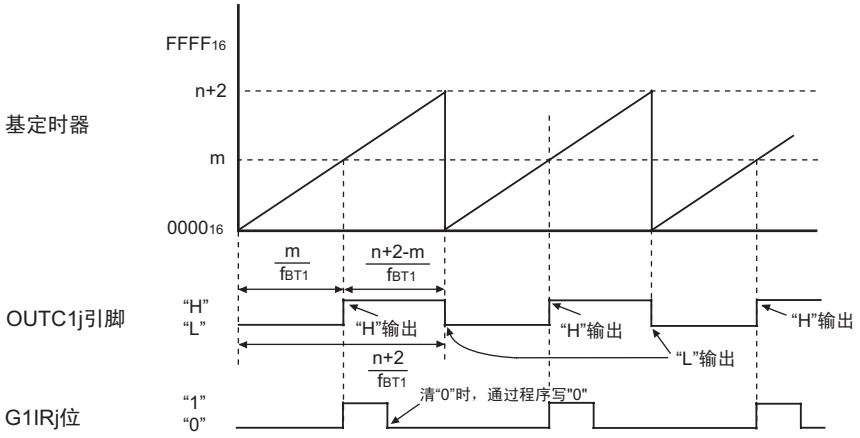
(1) 自由运行
(G1BCR0和G1BCR1寄存器的RST4、RST2、RST1位为“0”)




j=0 ～ 7
m : G1POj寄存器的设定值
G1IRj 位 : G1IR寄存器的位

此图满足了以下的条件：
- G1POCRj寄存器的IVL位为“0”(初始值是输出“L”电平)、INV位为“0”(不反相输出)。
- G1BCR1寄存器的UD1～UD0位为“00$_2$”(递增计数模式)。

(2) 在基定时器与以下的任何一个寄存器的值一致时，进行基定时器复位
(a) G1PO0 (在RST1位为“1”且RST4、RST2位为“0”时允许)或者
(b) G1BTRR (在RST4位为“1”且RST2、RST1位为“0”时允许)




j=1～7
m :G1POj寄存器的设定值 n: G1PO0寄存器或者G1BTRR寄存器的设定值
G1IRj位 : G1IR寄存器的位

此图满足了以下的条件：
- G1POCRj寄存器的IVL位为“0”(初始值是输出“L”电平)、且INV位为“0”(不反相输出)。
- G1BCR1寄存器的UD1～UD0位为“00$_2$”(递增计数模式)。

图 14.22 单相波形输出模式的运行的例子

### 14.5.2 反相波形输出模式

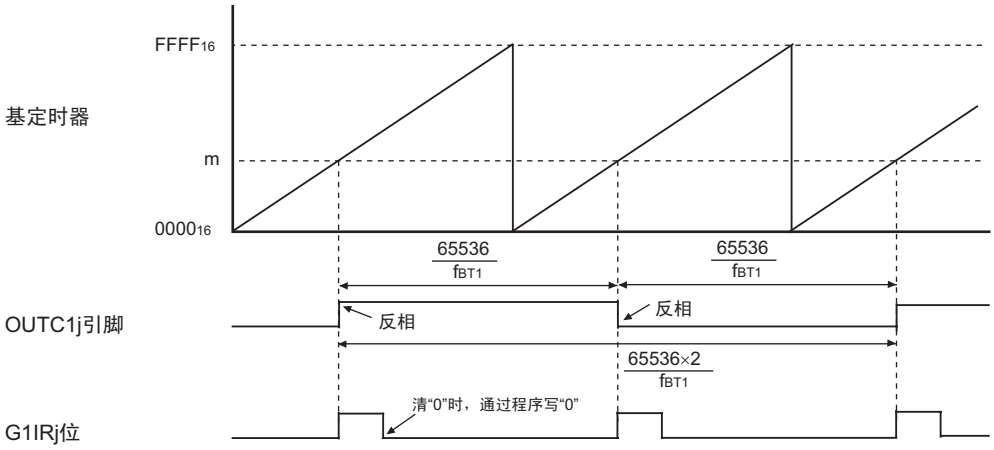
每当基定时器的值和 G1POj(j=0 ～ 7) 寄存器的值一致时，就将 OUTC1j 引脚的输出电平反相。反相波形输出模式的规格如**表 14.9**、反相波形输出模式的运行的例子如**图 14.23** 所示。

表 14.9 反相波形输出模式的规格

| 项目 | 规格 |
|---|---|
| 输出波形 | • 自由运行<br>（G1BCR1 寄存器和 G1BCR0 寄存器的 RST1、 RST2、 RST4 位为 “0”（不初始化））<br>周期 ： $\frac{65536\times2}{f_{BT1}}$<br>“H”电平宽度和“L”电平宽度 ： $\frac{65536}{f_{BT1}}$<br>• 在基定时器和任何一个寄存器的值一致时，将基定时器置 “000016”<br>(a)G1PO0 （在 RST1 位为 “1”且 RST4、 RST2 位为 “0”时允许）或者<br>(b)G1BTRR （在 RST4 位为 “1”且 RST2、 RST1 位为 “0”时允许）<br>周期 ： $\frac{2(n+2)}{f_{BT1}}$<br>“H”电平宽度和： $\frac{n+2}{f_{BT1}}$<br>“L”电平宽度 ： $\frac{n+2}{f_{BT1}}$<br>n：G1PO0 寄存器或者 G1BTRR 寄存器的设定值 |
| 波形输出开始条件 | 将 G1FE 寄存器的 IFEj 位置 “1”（允许通道 j 功能） |
| 波形输出停止条件 | 将 IFEj 位清 “0”（禁止通道 j 功能） |
| 中断请求 | 在基定时器和 G1POj 寄存器的值一致时，中断请求寄存器的 G1IRj 位（参照图 14.23）变为 “1” |
| OUTC1j 引脚 （注 1） | 脉冲输出 |
| 选择功能 | • 初始值设定功能：在波形输出开始时设定输出电平<br>• 反相输出功能：在反相输出波形的电平后，从 OUTC1j 引脚输出 |

注 1. $OUTC1_0$ ～ $OUTC1_7$ 引脚

(1) 自由运行
(G1BCR0和G1BCR1寄存器的RST4、RST2、RST1位为“0”)

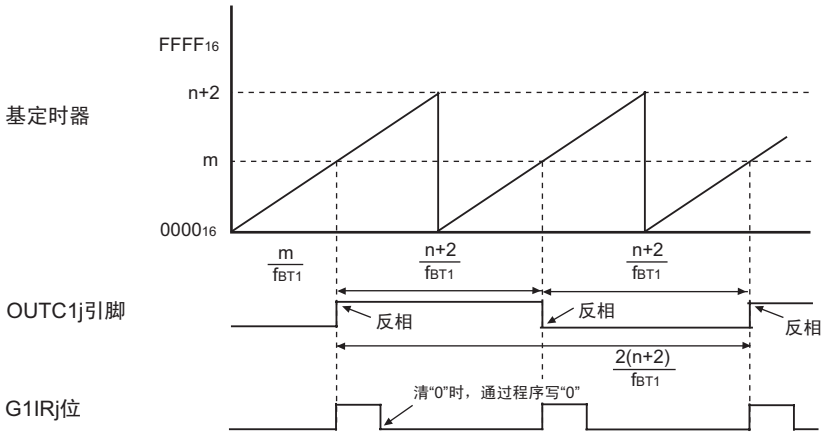



j=0 ～ 7
m : G1POj寄存器的设定值
G1IRj 位 : G1IR寄存器的位

此图满足了以下的条件：

- G1POCRj寄存器的IVL位为“0”(初始值是输出“L”电平)、且INV位为“0”(不反相输出)。
- G1BCR1寄存器的UD1～UD0位为“00$_2$”(递增计数模式)。

(2) 在基定时器与以下的任何一个寄存器的值一致时，进行基定时器复位
(a) G1PO0　(在RST1位为“1”且RST4、RST2位为“0”时允许)或者
(b) G1BTRR (在RST4位为“1”且RST2、RST1位为“0”时允许)




j=1～7
m :G1POj寄存器的设定值　　n: G1PO0寄存器或者G1BTRR寄存器的设定值
G1IRj 位 : G1IR寄存器的位

此图满足了以下的条件：

- G1POCRj寄存器的IVL位为“0”(初始值是输出“L”电平)、且INV位为“0”(不反相输出)。
- G1BCR1寄存器的UD1～UD0位为“00$_2$”(递增计数模式)。

图 14.23　反相波形输出模式

### 14.5.3 置位 / 复位波形输出 （SR 波形输出）模式

在反相输出功能选择位为“0”（不反相输出）时，如果基定时器的值和 G1POj(j=0、2、4、6) 寄存器的值一致，就从 OUTC1j 引脚输出“H”电平；如果基定时器的值和 G1POk(k=j+1) 寄存器值一致，就从 OUTC1j 引脚输出 “L”电平。 SR 波形输出模式的规格如**表 14.10**、 SR 波形输出模式的运行示例如**图 14.24** 所示。

表 14.10 SR 波形输出模式的规格

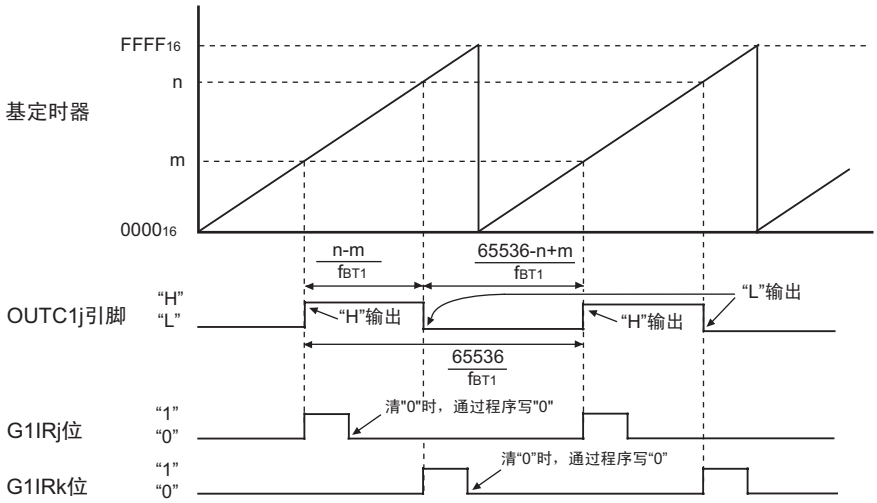
| 项目 | 规格 |
|---|---|
| 输出波形 | • 自由运行<br>（G1BCR1、 G1BCR0 寄存器的 RST1、 RST2、 RST4 位为 “0”（不初始化））<br>周期 ： $\frac{65536}{f_{BT1}}$<br>反相电平宽度 （注 1）： $\frac{n-m}{f_{BT1}}$<br>• 在基定时器和以下任何一个寄存器的值一致时，将基定时器置 “$0000_{16}$”<br>(a)G1PO0 （在 RST1 位为 “1”且 RST4、 RST2 位为 “0”时允许）或者<br>(b)G1BTRR （在 RST4 位为 “1”且 RST2、 RST1 位为 “0”时允许）<br>周期 ： $\frac{P+2}{f_{BT1}}$<br>反相电平宽度 （注 1）： $\frac{n-m}{f_{BT1}}$<br>m：G1POj 寄存器的设定值 （j=0, 2, 4, 6）<br>n：G1POk 寄存器的设定值 （k=j+1）<br>p：G1PO0 寄存器或者 G1BTRR 寄存器的设定值<br>m, n, p 的设定值为 $0001_{16}$ ～ $FFFD_{16}$ |
| 波形输出开始条件 | 将 G1FE 寄存器的 IFEj 位和 IFEk 位置 “1”（允许通道 j 功能） |
| 波形输出停止条件 | 将 G1FE 寄存器的 IFEj 位和 IFEk 位清 “0”（静止通道 j 功能） |
| 中断请求 | 在基定时器和 G1POj 寄存器的值一致时，中断请求寄存器的 G1IRj 位变为 “1”（参照图 14.24）。<br>在基定时器和 G1POk 寄存器的值一致时，中断请求寄存器的 G1IRk 位变为 “1”（参照图 14.24）。 |
| OUTC1j 引脚 （注 3） | 脉冲输出 |
| 选择功能 | • 初始值设定功能：在波形输出开始时设定输出电平<br>• 反相输出功能：在反相输出波形的电平后，从 OUTC1j 引脚输出 |

注 1. 奇数通道的波形生成寄存器的设定值必须大于偶数通道的值。

注 2. 在通过 G1PO0 寄存器进行基定时器复位时，不能使用由通道 0 和通道 1 进行的 SR 波形生成功能。

注 3. $OUTC1_0$、 $OUTC1_2$、 $OUTC1_4$、 $OUTC1_6$ 引脚

(1) 自由运行
(G1BCR0和G1BCR1寄存器的RST4、RST2、RST1位为“0”)

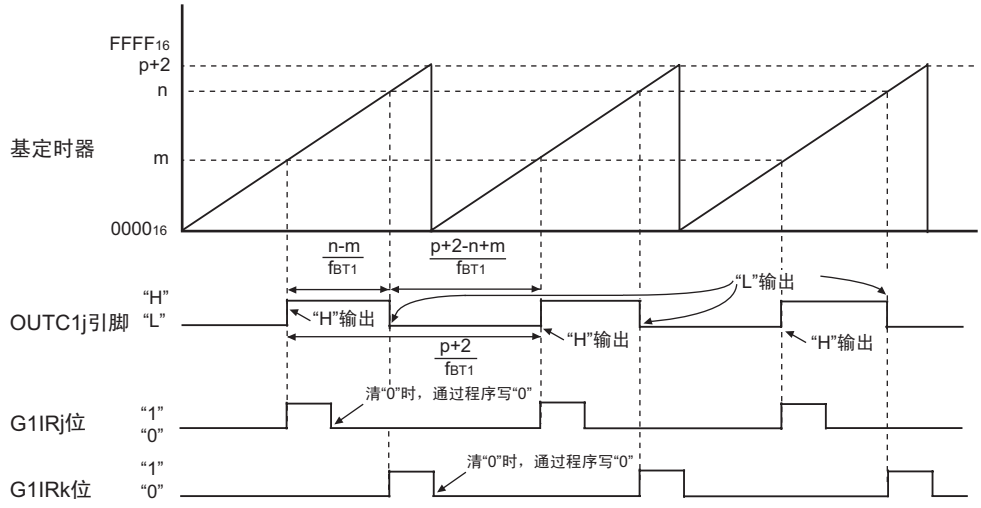



j=0, 2, 4, 6 k=j+1
m : G1POj寄存器的设定值 n: G1POk寄存器的设定值
G1IRj, G1IRk位: G1IR寄存器的位

此图满足了以下的条件：

- G1POCRj寄存器的IVL位为“0”(初始值是输出"L"电平)、且INV位为“0”(不反相输出)。
- G1BCR1寄存器UD1～UD0位为“00$_2$”(递增计数模式)。

(2) 在基定时器与以下的任何一个寄存器的值一致时，进行基定时器复位
(a) G1PO0 (在RST1位为“1”且RST4、RST2位为“0”时允许)或者
(b) G1BTRR (在RST4位为“1”且RST2、RST1位为“0”时允许)




j=2, 4, 6 k=j+1
m : G1POj寄存器的设定值 n: G1POk寄存器的设定值
p: G1PO0 或者G1BTRR寄存器中的一个的设定值
G1IRj, G1IRk位: G1IR寄存器的位

此图满足了以下的条件：

- G1POCRj寄存器的IVL位为“0”(初始值是输出"L"电平)、且INV位为“0”(不反相输出)。
- G1BCR1寄存器的UD1～UD0位为“00$_2$”(递增计数模式)。

图 14.24 SR 波形输出模式的运行示例

## 14.6 输入 / 输出端口功能的选择

根据功能允许寄存器 （G1FE）和功能选择寄存器 （G1FS）的值，决定 IC/OC 引脚的输入 / 输出。

在 SR 波形输出模式中，对各输出波形使用偶数通道和奇数通道的 2 个通道，但是只从偶数通道输出波形。此时，能将对应奇数通道的引脚用作 I/O 端口。

表 14.11 时间测量和波形输出功能的引脚设定

| 引脚 | IFE | FSC | MOD1 | MOD0 | 引脚的输入 / 输出 | 功能 |
|---|---|---|---|---|---|---|
| $P2_7$/$INPC1_7$/ $OUTC1_7$ | 0 | X | X | X | 由 $PD2_7$ 决定 | $P2_7$ |
| | 1 | 1 | X | X | 由 $PD2_7$ 决定，对 $INPC1_7$ 的输入总是有效 | $P2_7$ 或者 $INPC1_7$ |
| | 1 | 0 | 0 | 0 | 单相波形输出 | $OUTC1_7$ |
| | 1 | 0 | 0 | 1 | 由 $PD2_7$ 决定， SR 波形输出模式 | $P2_7$ |
| | 1 | 0 | 1 | 0 | 反相波形输出 | $OUTC1_7$ |
| $P2_6$/$INPC1_6$/ $OUTC1_6$ | 0 | X | X | X | 由 $PD2_6$ 决定 | $P2_6$ |
| | 1 | 1 | X | X | 由 $PD2_6$ 决定，对 $INPC1_6$ 的输入总是有效 | $P2_6$ 或者 $INPC1_6$ |
| | 1 | 0 | 0 | 0 | 单相波形输出 | $OUTC1_6$ |
| | 1 | 0 | 0 | 1 | SR 波形输出 | $OUTC1_6$ |
| | 1 | 0 | 1 | 0 | 反相波形输出 | $OUTC1_6$ |
| $P2_5$/$INPC1_5$/ $OUTC1_5$ | 0 | X | X | X | 由 $PD2_5$ 决定 | $P2_5$ |
| | 1 | 1 | X | X | 由 $PD2_5$ 决定，对 $INPC1_5$ 的输入总是有效 | $P2_5$ 或者 $INPC1_5$ |
| | 1 | 0 | 0 | 0 | 单相波形输出 | $OUTC1_5$ |
| | 1 | 0 | 0 | 1 | 由 $PD2_5$ 决定， SR 波形输出模式 | $P2_5$ |
| | 1 | 0 | 1 | 0 | 反相波形输出 | $OUTC1_5$ |
| $P2_4$/$INPC1_4$/ $OUTC1_4$ | 0 | X | X | X | 由 $PD2_4$ 决定 | $P2_4$ |
| | 1 | 1 | X | X | 由 $PD2_4$ 决定，对 $INPC1_4$ 的输入总是有效 | $P2_4$ 或者 $INPC1_4$ |
| | 1 | 0 | 0 | 0 | 单相波形输出 | $OUTC1_4$ |
| | 1 | 0 | 0 | 1 | SR 波形输出 | $OUTC1_4$ |
| | 1 | 0 | 1 | 0 | 反相波形输出 | $OUTC1_4$ |
| $P2_3$/$INPC1_3$/ $OUTC1_3$ | 0 | X | X | X | 由 $PD2_3$ 决定 | $P2_3$ |
| | 1 | 1 | X | X | 由 $PD2_3$ 决定，对 $INPC1_3$ 的输入总是有效 | $P2_3$ 或者 $INPC1_3$ |
| | 1 | 0 | 0 | 0 | 单相波形输出 | $OUTC1_3$ |
| | 1 | 0 | 0 | 1 | 由 $PD2_3$ 决定， SR 波形输出模式 | $P2_3$ |
| | 1 | 0 | 1 | 0 | 反相波形输出 | $OUTC1_3$ |
| $P2_2$/$INPC1_2$/ $OUTC1_2$ | 0 | X | X | X | 由 $PD2_2$ 决定 | $P2_2$ |
| | 1 | 1 | X | X | 由 $PD2_2$ 决定，对 $INPC1_2$ 的输入总是有效 | $P2_2$ 或者 $INPC1_2$ |
| | 1 | 0 | 0 | 0 | 单相波形输出 | $OUTC1_2$ |
| | 1 | 0 | 0 | 1 | SR 波形输出 | $OUTC1_2$ |
| | 1 | 0 | 1 | 0 | 反相波形输出 | $OUTC1_2$ |
| $P2_1$/$INPC1_1$/ $OUTC1_1$ | 0 | X | X | X | 由 $PD2_1$ 决定 | $P2_1$ |
| | 1 | 1 | X | X | 由 $PD2_1$ 决定，对 $INPC1_1$ 的输入总是有效 | $P2_1$ 或者 $INPC1_1$ |
| | 1 | 0 | 0 | 0 | 单相波形输出 | $OUTC1_1$ |
| | 1 | 0 | 0 | 1 | 由 $PD2_1$ 决定， SR 波形输出模式 | $P2_1$ |
| | 1 | 0 | 1 | 0 | 反相波形输出 | $OUTC1_1$ |
| $P2_0$/$INPC1_0$/ $OUTC1_0$ | 0 | X | X | X | 由 $PD2_0$ 决定 | $P2_0$ |
| | 1 | 1 | X | X | 由 $PD2_0$ 决定，对 $INPC1_0$ 的输入总是有效 | $P2_0$ 或者 $INPC1_0$ |
| | 1 | 0 | 0 | 0 | 单相波形输出 | $OUTC1_0$ |
| | 1 | 0 | 0 | 1 | SR 波形输出 | $OUTC1_0$ |
| | 1 | 0 | 1 | 0 | 反相波形输出 | $OUTC1_0$ |

IFE：G1FE 寄存器的 IFEj(j=0 to 7) 位

FSC：G1FS 寄存器的 FSCj(j=0 to 7) 位

MOD2 to MOD0：G1POCRj(j=0 to 7) 寄存器的位

### 14.6.1 INPC17 代替输入引脚的选择

IC/OC 通道 7 的时间测量引脚能从 2 个引脚选择。通过 G1BCR0 寄存器的 CH7INSEL 位 （通道 7 输入选择位），从 P27/OUTC17/INPC17 引脚或者 P17/$\overline{\text{INT5}}$/INPC17/IDU 引脚选择 IC/OC INPC17。

### 14.6.2 P17/$\overline{\text{INT5}}$/INPC17 数字消抖动电路

P17/$\overline{\text{INT5}}$/INPC17/IDU 引脚的 $\overline{\text{INT5}}$/INPC17 输入具有数字消抖动功能，能有效地消除噪声，详细内容请参照 “20.6 数字消抖动功能”。

# 15. 串行 I/O

**注意**

不能在 64 引脚版使用 SIO4。

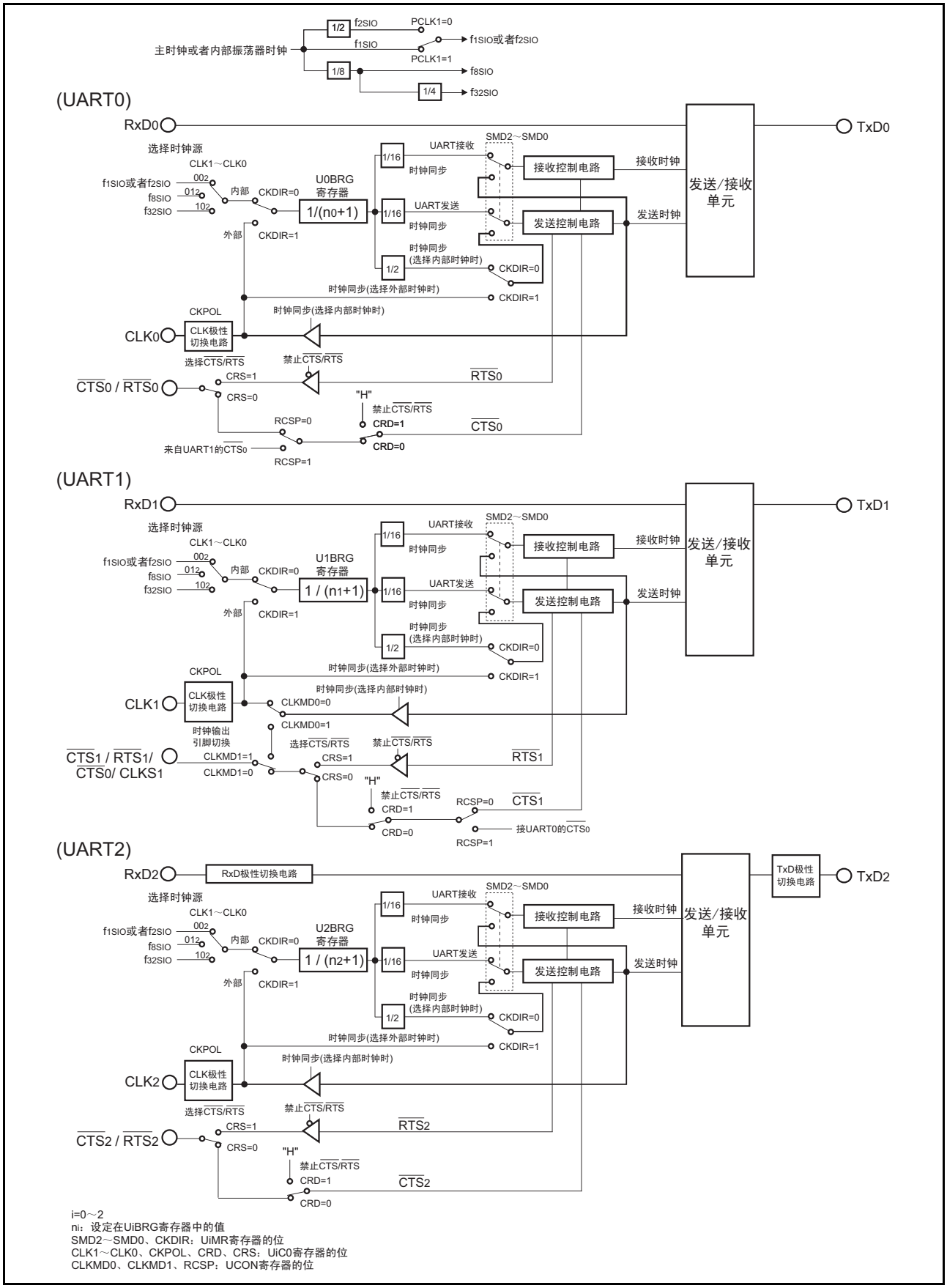
串行 I/O 由 UART0 ～ UART2、 SIO3、 SIO4 的 5 个通道构成。
以下分别进行说明。

## 15.1 UARTi(i=0 ～ 2)

UARTi 分别具有专用的传送时钟发生定时器，独立运行。
UARTi 框图如图 15.1 所示， UARTi 发送单元和接收单元的框图如图 15.2 ～图 15.3 所示。
UARTi 有以下模式 :

- 时钟同步串行 I/O 模式
- 异步串行 I/O 模式 （UART 模式）
- 特殊模式 1 （$I^2C$ bus 模式） :UART2
- 特殊模式 2：UART2
- 特殊模式 3 （总线冲突检测功能、 IEBus 模式）：UART2
- 特殊模式 4 （SIM 模式） :UART2

UARTi 的相关寄存器如图 15.4 ～图 15.9 所示。
有关寄存器的设定，请参照各模式说明中的列表。




i=0～2
ni：设定在UiBRG寄存器中的值
SMD2～SMD0、CKDIR：UiMR寄存器的位
CLK1～CLK0、CKPOL、CRD、CRS：UiC0寄存器的位
CLKMD0、CLKMD1、RCSP：UCON寄存器的位

图 15.1 UARTi 框图

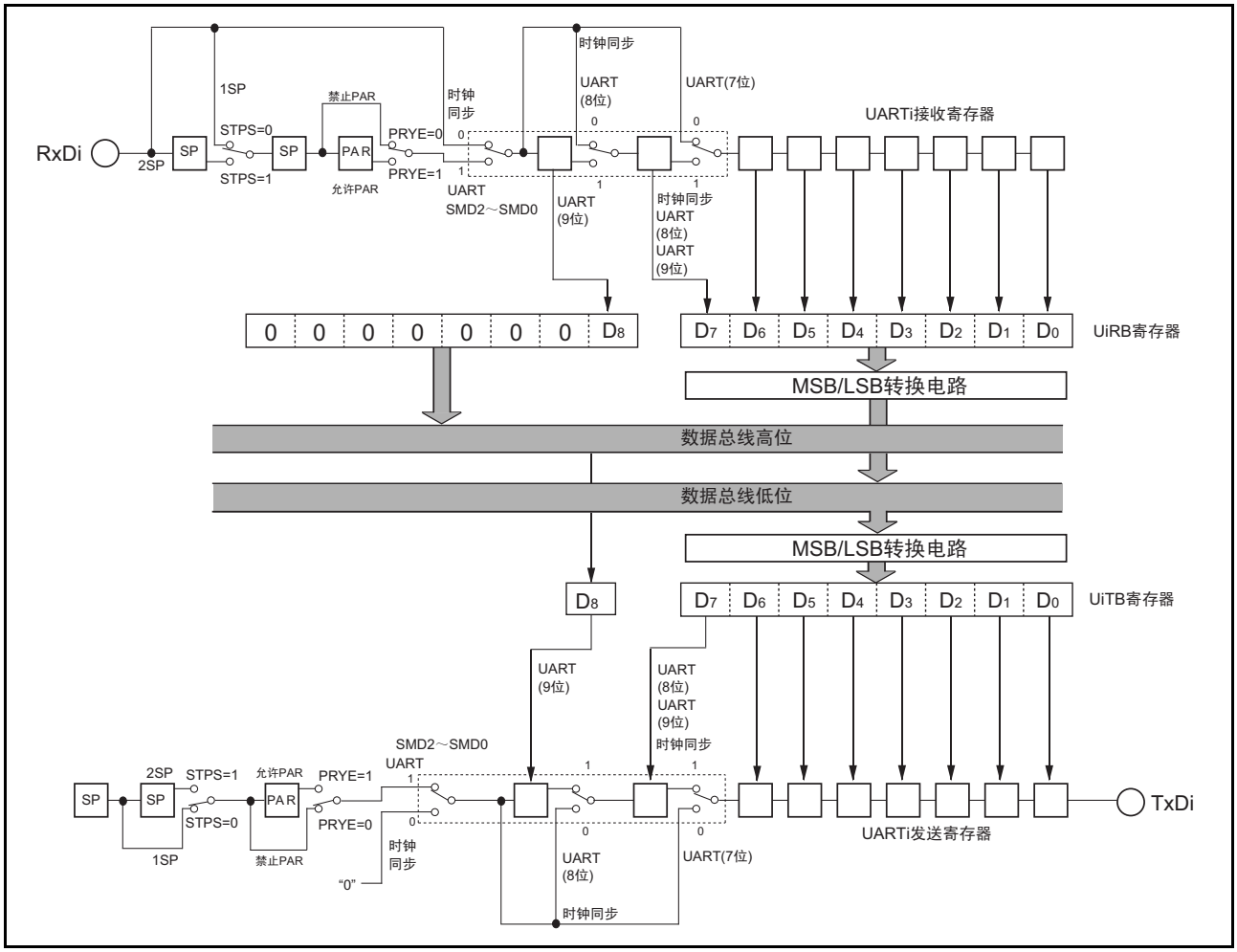



图 15.2 UARTi 发送单元和接收单元的框图 （i=0、 1）

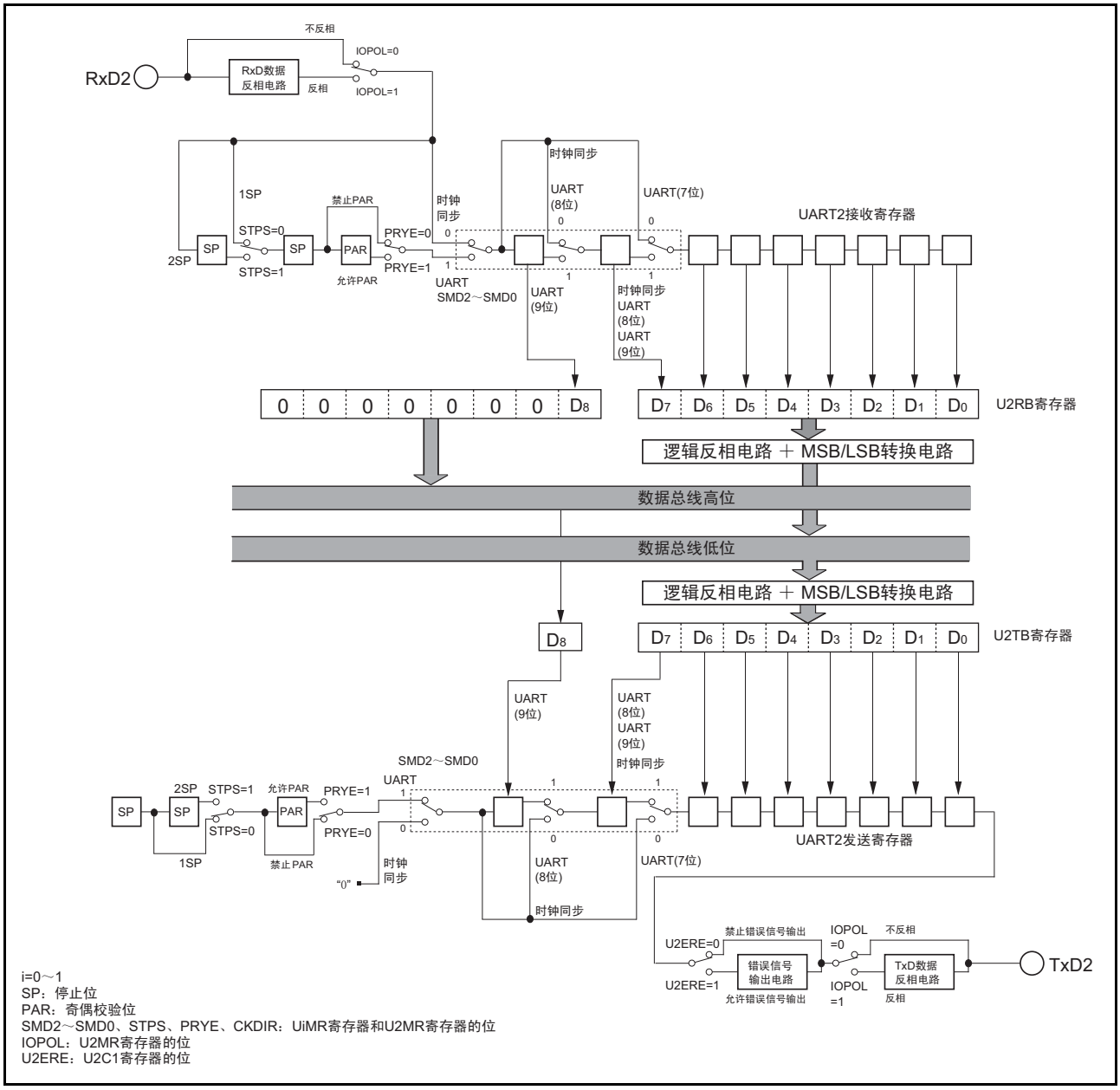
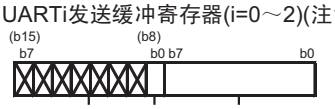



图 15.3 UART2 发送单元和接收单元的框图 （i=0、 1）

UARTi发送缓冲寄存器(i=0～2)(注1)

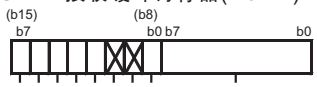



| 符号 | 地址 | 复位后的值 |
|---|---|---|
| U0TB | $03A3_{16}$～$03A2_{16}$地址 | 不定 |
| U1TB | $03AB_{16}$～$03AA_{16}$地址 | 不定 |
| U2TB | $037B_{16}$～$037A_{16}$地址 | 不定 |

| 功能 | RW |
|---|---|
| 发送数据 | WO |
| 暂未使用。必须写“0”。读时值不定。 | — |

注1. 必须使用MOV指令写此寄存器。

UARTi接收缓冲寄存器(i=0～2)




| 符号 | 地址 | 复位后的值 |
|---|---|---|
| U0RB | $03A7_{16}$～$03A6_{16}$地址 | 不定 |
| U1RB | $03AF_{16}$～$03AE_{16}$地址 | 不定 |
| U2RB | $037F_{16}$～$037E_{16}$地址 | 不定 |

| 位符号 | 位名 | 功能 | RW |
|---|---|---|---|
| (b7–b0) | — | 接收数据(D7～D0) | RO |
| (b8) | — | 接收数据(D8) | RO |
| $\overline{\text{(b10–b9)}}$ | 暂未使用。必须写“0”。读时值为“0”。 | | — |
| ABT | 仲裁失败检测标志(注2) | 0:未检测到（胜）<br>1:检测到（负） | RW |
| OER | 上溢错误标志(注1) | 0:无上溢错误<br>1:发生上溢错误 | RO |
| FER | 帧错误标志(注1) | 0:无帧错误<br>1:发生帧错误 | RO |
| PER | 奇偶校验错误标志(注1) | 0:无奇偶校验错误<br>1:发生奇偶校验错误 | RO |
| SUM | 错误总标志(注1) | 0:无错误<br>1:发生错误 | RO |

注1. 在将UiMR寄存器的SMD2～SMD0位设定为“$000_2$”(串行I/O无效)时，或者在将UiC1寄存器的RE位清“0”(禁止接收)时，SUM、PER、FER和OER位全变为“0”(无错误)。如果PER、FER和OER位全为“0”(无错误)，SUM位就变为“0”(无错误)。另外，在读取UiRB寄存器的低位字节后，PER和FER位变为“0”。

注2. 如果通过程序写“0”，ABT位就变为“0”(即使写“1”也不变化)。对于U0RB寄存器和U1RB寄存器，bit11暂未使用。必须写“0”。读时值为“0”。

UARTi位速率寄存器(i=0～2)(注1、2、3)




| 符号 | 地址 | 复位后的值 |
|---|---|---|
| U0BRG | $03A1_{16}$地址 | 不定 |
| U1BRG | $03A9_{16}$地址 | 不定 |
| U2BRG | $0379_{16}$地址 | 不定 |

| 功能 | 设定范围 | RW |
|---|---|---|
| 如果设定值为n，UiBRG就将计数源进行“n+1”分频 | $00_{16}$～$FF_{16}$ | WO |

注1. 必须在发送/接收停止时写。

注2. 必须使用MOV指令写此寄存器。

UiBRG寄存器的设定值为n时的传送时钟如下所示：

(1)UiMR寄存器的CKDIR位为“0”(内部时钟)时

- 时钟同步串行I/O模式 ：fj/(2(n+1))
- 时钟异步串行I/O(UART)模式：fj/(16(n+1))

(2)UiMR寄存器的CKDIR位为“1”(外部时钟)时

- 时钟同步串行I/O模式 ：$f_{EXT}$
- 时钟异步串行I/O(UART)模式：$f_{EXT}$/(16(n+1))

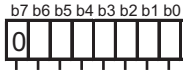
fj : f1SIO, f2SIO, f8SIO, f32SIO

$f_{EXT}$ : CLKi引脚的输入

注3. 必须在设定UiC0寄存器的CLK1～CLK0位后写此寄存器。

图 15.4 U0TB ～ U2TB、 U0RB ～ U2RB、 U0BRG ～ U2BRG 寄存器

UARTi发送/接收模式寄存器(i=0～1)

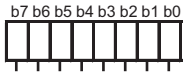



符号 U0MR、U1MR　地址 03A0$_{16}$、03A8$_{16}$地址　复位后的值 00$_{16}$

| 位符号 | 位名 | 功能 | RW |
|---|---|---|---|
| SMD0 | 串行I/O模式选择位(注2) | b2 b1 b0<br>0 0 0 : 串行I/O无效<br>0 0 1 : 时钟同步串行I/O模式<br>1 0 0 : UART模式，传送数据长度为7位<br>1 0 1 : UART模式，传送数据长度为8位<br>1 1 0 : UART模式，传送数据长度为9位<br>上述以外 : 不能设定 | RW |
| SMD1 | | | RW |
| SMD2 | | | RW |
| CKDIR | 内部/外部时钟选择位 | 0 : 内部时钟<br>1 : 外部时钟(注1) | RW |
| STPS | 停止位长度选择位 | 0 : 1个停止位<br>1 : 2个停止位 | RW |
| PRY | 奇偶校验的奇/偶选择位 | 在PRYE=1时有效<br>0 : 奇校验<br>1 : 偶校验 | RW |
| PRYE | 奇偶校验允许位 | 0 : 禁止奇偶校验<br>1 : 允许奇偶校验 | RW |
| $\overline{(b7)}$ | 保留位 | 必须清“0” | RW |

注1．必须将对应CLKi引脚的端口方向位清“0”(输入模式)。
注2．在接收时，必须将对应RxDi引脚的端口方向位清“0”(输入模式)。

UART2发送/接收模式寄存器




符号 U2MR　地址 0378$_{16}$地址　复位后的值 00$_{16}$

| 位符号 | 位名 | 功能 | RW |
|---|---|---|---|
| SMD0 | 串行I/O模式选择位(注2) | b2 b1 b0<br>0 0 0 : 串行I/O无效<br>0 0 1 : 时钟同步串行I/O模式<br>0 1 0 : $I^2C$模式(注3)<br>1 0 0 : UART模式，传送数据长度为7位<br>1 0 1 : UART模式，传送数据长度为8位<br>1 1 0 : UART模式，传送数据长度为9位<br>在上述情况以外时不能设定 | RW |
| SMD1 | | | RW |
| SMD2 | | | RW |
| CKDIR | 内部/外部时钟选择位 | 0 : 内部时钟<br>1 : 外部时钟(注1) | RW |
| STPS | 停止位长度选择位 | 0 : 1个停止位<br>1 : 2个停止位 | RW |
| PRY | 奇偶校验的奇/偶选择位 | 在PRYE=1时有效<br>0 : 奇校验<br>1 : 偶校验 | RW |
| PRYE | 奇偶校验允许位 | 0 : 禁止奇偶校验<br>1 : 允许奇偶校验 | RW |
| IOPOL | TxD、RxD输入/输出极性切换位 | 0 : 不反相<br>1 : 反相 | RW |

注1．必须将对应$CLK_2$引脚的端口方向位清“0”(输入模式)。
注2．在接收时，必须将对应$RxD_2$引脚的端口方向位清“0”(输入模式)。
注3．必须将对应$SDA_2$、$SCL_2$引脚的端口方向位清“0”(输入模式)。

图 15.5　U0MR ～ U2MR 寄存器

UARTi发送/接收控制寄存器0(i=0～2)

b7 b6 b5 b4 b3 b2 b1 b0

| 符号 | 地址 | 复位后的值 |
|---|---|---|
| U0C0～U2C0 | 03A4$_{16}$、03AC$_{16}$、037C$_{16}$地址 | 00001000$_2$ |

| 位符号 | 位名 | 功能 | RW |
|---|---|---|---|
| CLK0 | BRG计数源选择位(注7) | b1 b0<br>0 0：选择f1SIO 或者f2SIO<br>0 1：选择f8SIO<br>1 0：选择f32SIO<br>1 1：不能设定 | RW |
| CLK1 | | | RW |
| CRS | $\overline{CTS}$/$\overline{RTS}$功能选择位(注3) | 在CRD=0时有效<br>0：选择$\overline{CTS}$功能(注1)<br>1：选择RTS功能 | RW |
| TXEPT | 发送寄存器空标志 | 0：发送寄存器中有数据(在发送中)<br>1：发送寄存器中无数据(发送结束) | RO |
| CRD | $\overline{CTS}$/$\overline{RTS}$禁止位 | 0：允许$\overline{CTS}$/$\overline{RTS}$功能<br>1：禁止$\overline{CTS}$/$\overline{RTS}$功能<br>(P6$_0$、P6$_4$、P7$_3$可作为I/O端口使用) (注6) | RW |
| NCH | 数据输出选择位(注5) | 0：TxDi/SDA2、SCL2引脚为CMOS输出 (注4)<br>1：TxDi/SDA2、SCL2引脚为N沟道漏极开路 | RW |
| CKPOL | CLK极性选择位 | 0：在传送时钟的下降沿输出发送数据，在上升沿输入接收数据<br>1：在传送时钟的上升沿输出发送数据，在下降沿输入接收数据 | RW |
| UFORM | 传送格式选择位(注2) | 0：LSB先发送<br>1：MSB先发送 | RW |

注1．必须将对应$\overline{CTSi}$引脚的端口方向位清"0"(输入模式)。

注2．在UiMR寄存器的SMD2～SMD0位为"001$_2$"(时钟同步串行I/O模式)或者为"101$_2$"(UART模式，传送数据长为8位)时有效。必须在SMD2～SMD0位为"010$_2$"($I^2C$ bus模式)时置"1"，在"100$_2$"(UART模式，传送数据长度为7位)或者"110$_2$"(UART模式，传送数据长度为9位)时清"0"。

注3．在UCON寄存器的CLKMD1位为"0"(CLK输出仅为CLK1)且UCON寄存器的RCSP位为"0"($\overline{CTS0}$/$\overline{RTS0}$不独立)时，能使用$\overline{CTS1}$/$\overline{RTS1}$。

注4．SDA2、SCL2在i=2时有效。

注5．在UiMR寄存器的SMD2～SMD0位为"000$_2$"(串行I/O无效)时，不能将NCH位设定为"1"(TxDi/SDA2、SCL2引脚为N沟道漏极开路输出)。

注6．在PACR寄存器的U1MAP位为"1"(P7$_3$～P7$_0$)时，UART1的$\overline{CTS}$/$\overline{RTS}$引脚为P7$_0$。

注7．在更改CLK1～CLK0位时，必须设定UiBRG寄存器。

UART发送/接收控制寄存器2

b7 b6 b5 b4 b3 b2 b1 b0

| 符号 | 地址 | 复位后的值 |
|---|---|---|
| UCON | 03B0$_{16}$地址 | X0000000$_2$ |

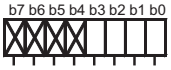
| 位符号 | 位名 | 功能 | RW |
|---|---|---|---|
| U0IRS | UART0发送中断源选择位 | 0 ： 发送缓冲器空(TI=1)<br>1 ： 发送结束(TXEPT=1) | RW |
| U1IRS | UART1发送中断源选择位 | 0 ： 发送缓冲器空(TI=1)<br>1 ： 发送结束(TXEPT=1) | RW |
| U0RRM | UART0连续接收模式允许位 | 0 ： 禁止连续接收模式<br>1 ： 允许连续接收模式 | RW |
| U1RRM | UART1连续接收模式允许位 | 0 ： 禁止连续接收模式<br>1 ： 允许连续接收模式 | RW |
| CLKMD0 | UART1的CLK、CLKS选择位0 | 在CLKMD1=1时有效<br>0 ： 从CLK1输出时钟<br>1 ： 从CLKS1输出时钟 | RW |
| CLKMD1 | UART1的CLK、CLKS选择位1(注1) | 0 ： CLK输出仅为CLK1<br>1 ： 选择传送时钟多引脚输出功能 | RW |
| RCSP | UART0 CTS/RTS独立位 | 0：CTS/RTS共通引脚<br>1：CTS/RTS独立(从P6$_4$引脚输入$\overline{CTS0}$)(注2) | RW |
| ($\overline{b7}$) | 暂未使用。必须写"0"。读时值不定。 | | — |

注1．在使用多个传送时钟输出引脚时，必须满足以下条件：
U1MR寄存器的CKDIR位=0(内部时钟)

注2．在PACR寄存器的U1MAP位为"1"(P7$_3$～P7$_0$)时，从P7$_0$引脚输入$\overline{CTS0}$。

图 15.6 U0C0 ～ U2C0、 UCON 寄存器

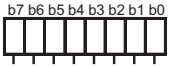
UARTi发送/接收控制寄存器1(i=0、1)




| 符号 | 地址 | 复位后的值 |
|---|---|---|
| U0C1、U1C1 | 03A5$_{16}$、03AD$_{16}$地址 | 00000010$_2$ |

| 位符号 | 位名 | 功能 | RW |
|---|---|---|---|
| TE | 发送允许位 | 0：禁止发送<br>1：允许发送 | RW |
| TI | 发送缓冲器空标志 | 0：UiTB寄存器中有数据<br>1：UiTB寄存器中无数据 | RO |
| RE | 接收允许位 | 0：禁止接收<br>1：允许接收 | RW |
| RI | 接收结束标志 | 0：UiRB寄存器中无数据<br>1：UiRB寄存器中有数据 | RO |
| ——<br>(b7–b4) | 暂未使用。必须写“0”。读时值为“0”。 | | — |

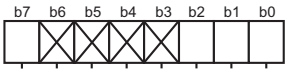
UART2发送/接收控制寄存器1




| 符号 | 地址 | 复位后的值 |
|---|---|---|
| U2C1 | 037D$_{16}$地址 | 00000010$_2$ |

| 位符号 | 位名 | 功能 | RW |
|---|---|---|---|
| TE | 发送允许位 | 0：禁止发送<br>1：允许发送 | RW |
| TI | 发送缓冲器空标志 | 0：U2TB寄存器中有数据<br>1：U2TB寄存器中无数据 | RO |
| RE | 接收允许位 | 0：禁止接收<br>1：允许接收 | RW |
| RI | 接收结束标志 | 0：U2RB寄存器中无数据<br>1：U2RB寄存器中有数据 | RO |
| U2IRS | UART2发送中断源选择位 | 0：发送缓冲器空(TI=1)<br>1：发送结束(TXEPT=1) | RW |
| U2RRM | UART2连续接收模式允许位 | 0：禁止连续接收模式<br>1：允许连续接收模式 | RW |
| U2LCH | 数据逻辑选择位 | 0：不反相<br>1：反相 | RW |
| U2ERE | 错误信号输出允许位 | 0：不输出<br>1：输出 | RW |

引脚分配控制寄存器(注1)




| 符号 | 地址 | 复位后的值 |
|---|---|---|
| PACR | 025D$_{16}$ | 00$_{16}$ |

| 位符号 | 位名 | 功能 | RW |
|---|---|---|---|
| PACR0 | 引脚允许位 | 010：64引脚版<br>011：80引脚版<br>保留其他的所有值，不能设定。 | RW |
| PACR1 | | | RW |
| PACR2 | | | RW |
| ——<br>(b6-b3) | 保留位 | 暂未使用。<br>必须写“0”。读时值为“0”。 | — |
| U1MAP | Uart1引脚再分配位 | UART1引脚的分配<br>0：P6$_7$ ～P6$_4$<br>1：P7$_3$ ～P7$_0$ | RW |

注1. 必须通过将PRCR寄存器的PRC2置“1”(允许写)后的下一条指令，写此寄存器。

图 15.7 U0C1 ～ U2C1、 PACR 寄存器

UART2特殊模式寄存器

b7 b6 b5 b4 b3 b2 b1 b0

X 0

符号 U2SMR　地址 $037716$地址　复位后的值 $X0000000_2$

| 位符号 | 位名 | 功能 | RW |
|---|---|---|---|
| IICM | $I^2C$ bus模式选择位 | 0：非$I^2C$ bus模式<br>1：$I^2C$ bus模式 | RW |
| ABC | 仲裁失败检测标志控制位 | 0：按各位更新<br>1：按各字节更新 | RW |
| BBS | 总线忙标志 | 0：停止条件检测<br>1：开始条件检测(忙) | RW<br>(注1) |
| —<br>(b3) | 保留位 | 必须清“0” | RW |
| ABSCS | 总线冲突检测采样时钟选择位 | 0：传送时钟的上升沿<br>1：定时器A0的下溢信号 | RW |
| ACSE | 发送允许位自动清除功能选择位 | 0：无自动清除功能<br>1：总线冲突发生时自动清除 | RW |
| SSS | 发送开始条件选择位 | 0：与$RxD_2$不同步<br>1：与$RxD_2$同步(注2) | RW |
| —<br>(b7) | 暂未使用。必须写“0”。<br>读时值不定。 | | — |

注1．如果通过程序写“0”，BBS位就变为“0”(即使写“1”也不变化)。
注2．如果开始传送，SSS位就变为“0”(不与$RxD_2$同步)。

UART2特殊模式寄存器2

b7 b6 b5 b4 b3 b2 b1 b0

X

符号 U2SMR2　地址 $037616$地址　复位后的值 $X0000000_2$

| 位符号 | 位名 | 功能 | RW |
|---|---|---|---|
| IICM2 | $I^2C$ bus模式选择位2 | 请参照表15.13“$I^2C$ bus模式下时的各功能” | RW |
| CSC | 时钟同步位 | 0：禁止<br>1：允许 | RW |
| SWC | $SCL_2$等待输出位 | 0：禁止<br>1：允许 | RW |
| ALS | $SDA_2$输出停止位 | 0：禁止<br>1：允许 | RW |
| STAC | UART初始化位 | 0：禁止<br>1：允许 | RW |
| SWC2 | $SCL_2$等待输出位2 | 0：传送时钟<br>1：输出“L”电平 | RW |
| SDHI | $SDA_2$输出禁止位 | 0：允许<br>1：禁止(高阻抗) | RW |
| —<br>(b7) | 暂未使用。必须写“0”。<br>读时值不定。 | | — |

图 15.8　U2SMR 和 U2SMR2 寄存器

UART2特殊模式寄存器3

b7 b6 b5 b4 b3 b2 b1 b0

| 符号 | 地址 | 复位后的值 |
|---|---|---|
| U2SMR3 | $0375_{16}$地址 | $000X0X0X_2$ |

| 位符号 | 位名 | 功能 | RW |
|---|---|---|---|
| (b0) | 暂未使用。必须写“0”。读时值不定。 | | — |
| CKPH | 时钟相位设定位 | 0：无时钟延迟<br>1：有时钟延迟 | RW |
| (b2) | 暂未使用。必须写“0”。读时值不定。 | | — |
| NODC | 时钟输出选择位 | 0：CLK2为CMOS输出<br>1：CLK2为N沟道漏极开路输出 | RW |
| (b4) | 暂未使用。必须写“0”。读时值不定。 | | — |
| DL0 | SDA2数字延迟值设定位<br>(注1、2) | b7 b6 b5<br>0 0 0：无延时<br>0 0 1：U2BRG计数源的1～2周期<br>0 1 0：U2BRG计数源的2～3周期<br>0 1 1：U2BRG计数源的3～4周期<br>1 0 0：U2BRG计数源的4～5周期<br>1 0 1：U2BRG计数源的5～6周期<br>1 1 0：U2BRG计数源的6～7周期<br>1 1 1：U2BRG计数源的7～8周期 | RW |
| DL1 | | | RW |
| DL2 | | | RW |

注1．DL2～DL0位在I²C bus模式下，对SDA输出产生数字延迟；在I²C bus模式以外的模式时，必须置为“$000_2$”(无延迟)。
注2．延迟量根据$SCL_2$引脚和$SDA_2$引脚的负载而变化。另外，在使用外部时钟时，延迟增大100ns左右。

UART2特殊模式寄存器4

b7 b6 b5 b4 b3 b2 b1 b0

| 符号 | 地址 | 复位后的值 |
|---|---|---|
| U2SMR4 | $0374_{16}$地址 | $00_{16}$ |

| 位符号 | 位名 | 功能 | RW |
|---|---|---|---|
| STAREQ | 开始条件生成位(注1) | 0：清除<br>1：开始 | RW |
| RSTAREQ | 重新开始条件生成位(注1) | 0：清除<br>1：开始 | RW |
| STPREQ | 停止条件生成位(注1) | 0：清除<br>1：开始 | RW |
| STSPSEL | $SCL_2$、$SDA_2$输出选择位 | 0：不输出开始条件和停止条件<br>1：输出开始条件和停止条件 | RW |
| ACKD | ACK数据位 | 0：ACK<br>1：NACK | RW |
| ACKC | ACK数据输出允许位 | 0：串行I/O数据输出<br>1：ACK数据输出 | RW |
| SCLHI | $SCL_2$输出停止允许位 | 0：禁止<br>1：允许 | RW |
| SWC9 | $SCL_2$等待位3 | 0：禁止$SCL_2$保持“L”电平<br>1：允许$SCL_2$保持“L”电平 | RW |

注1．在生成各条件时，此位变为“0”。

图 15.9 U2SMR3 和 U2SMR4 寄存器

### 15.1.1 时钟同步串行 I/O 模式

时钟同步串行 I/O 模式是使用传送时钟进行发送和接收的模式。时钟同步串行 I/O 模式的规格如**表 15.1** 所示，时钟同步串行 I/O 模式下使用的寄存器和设定值如**表 15.2** 所示。

表 15.1 时钟同步串行 I/O 模式的规格

| 项目 | 规格 |
|---|---|
| 传送数据格式 | • 传送数据长度 8 位 |
| 传送时钟 | • UiMR 寄存器 (i=0 ～ 2) 的 CKDIR 位为 “0” ( 内部时钟 ):fj/2(n+1)<br>fj=$f_{1SIO}$、 $f_{2SIO}$、 $f_{8SIO}$、 $f_{32SIO}$ n=UiBRG 寄存器的设定值 $00_{16}$ ～ $FF_{16}$<br>• CKDIR 位为 “1”（外部时钟） :$CLK_i$ 引脚的输入 |
| 发送控制、接收控制 | • 可选择 $\overline{CTS}$ 功能、 $\overline{RTS}$ 功能、禁止 $\overline{CTS}/\overline{RTS}$ 的功能 |
| 发送开始条件 | • 开始发送时需要以下条件 （注 1）：<br>- UiC1 寄存器的 TE 位为 “1”（允许发送）<br>- UiC1 寄存器的 TI 位为 “0”（UiTB 寄存器中有数据）<br>- 选择 $\overline{CTS}$ 功能时， $\overline{CTSi}$ 引脚的输入为 “L” 电平 |
| 接收开始条件 | • 开始接收时需要以下条件 （注 1）：<br>- UiC1 寄存器的 RE 位为 “1”（允许接收）<br>- UiC1 寄存器的 TE 位为 “1”（允许发送）<br>- UiC1 寄存器的 TI 位为 “0”（UiTB 寄存器中有数据） |
| 中断请求产生时序 | • 在发送时，可任意选择以下的条件 :<br>- UiIRS 位 （注 3）为 “0”（发送缓冲器空）：<br>在从 UiTB 寄存器向 UARTi 发送寄存器传送数据时 （发送开始时）<br>- UiIRS 位为 “1”（发送结束）：<br>在从 UARTi 发送寄存器结束数据发送时<br>- 在接收时<br>在从 UARTi 接收寄存器向 UiRB 寄存器传送数据时 （接收结束时） |
| 错误检测 | • 上溢错误 （注 2）<br>如果在读取 UiRB 寄存器前开始接收下一个数据并且接收下一个数据的第 7 位，就发生上溢错误 |
| 选择功能 | • 选择 CLK 极性<br>传送数据的输出和输入时序可选择传送时钟的上升沿或者下降沿<br>• 选择 LSB 先发送或 MSB 先发送<br>可选择是从 bit0 还是从 bit7 开始发送和接收<br>• 选择连续接收模式<br>通过读取 UiRB 寄存器，同时变为允许接收状态<br>• 串行数据的逻辑切换 （UART2）<br>发送和接收数据的逻辑值反相功能<br>• 选择传送时钟多引脚的输出 （UART1）<br>可将 UART1 的传送时钟引脚设定为 2 个，并可通过程序选择输出引脚<br>• $\overline{CTS}/\overline{RTS}$ 独立功能 （UART0）<br>从其它引脚输入 / 输出 $\overline{CTS_0}$ 和 $\overline{RTS_0}$<br>• 选择 UART1 引脚分配<br>能从 $P6_7$ ～ $P6_4$ 或者 $P7_3$ ～ $P7_0$ 选择 UART1 引脚 |

注 1. 在选择外部时钟时，必须满足以下条件：UiC0 寄存器的 CKPOL 位为 “0”（在传送时钟的下降沿输出发送数据，在上升沿输入接收数据）时，外部时钟为 “H” 电平状态； CKPOL 位为 “1”（在传送时钟的上升沿输出发送数据，在下降沿输入接收数据）时，外部时钟为 “L” 电平状态。

注 2. 如果发生上溢错误， UiRB 寄存器的内容不定。另外， SiRIC 寄存器的 IR 位不变。

注 3. U0IRS、 U1IRS 位为 UCON 寄存器的 bit0 和 bit1， U2IRS 位为 U2C1 寄存器的 bit4。

表 15.2 时钟同步串行 I/O 模式下使用的寄存器和设定值

| 寄存器 | 位 | 功能 |
|---|---|---|
| UiTB （注 3） | 0 ～ 7 | 设定发送数据 |
| UiRB （注 3） | 0 ～ 7 | 能读取接收数据 |
| | OER | 上溢错误标志 |
| UiBRG | 0 ～ 7 | 设定传送速度 |
| UiMR （注 3） | SMD2 ～ SMD0 | 置 “$001_2$” |
| | CKDIR | 选择内部时钟或者外部时钟 |
| | IOPOL(i=2) （注 4） | 必须清 “0” |
| UiC0 | CLK1 ～ CLK0 | 选择 UiBRG 寄存器的计数源 |
| | CRS | 在使用 $\overline{\text{CTS}}$ 或者 $\overline{\text{RTS}}$ 时，选择其中一个 |
| | TXEPT | 发送寄存器空标志 |
| | CRD | 选择 $\overline{\text{CTS}}$ 或者 $\overline{\text{RTS}}$ 功能的允许或者禁止 |
| | NCH | 选择 TxDi 引脚的输出形式 |
| | CKPOL | 选择传送时钟的极性 |
| | UFORM | 选择 LSB 先发送或 MSB 先发送 |
| UiC1 | TE | 在允许发送和接收时，必须置 “1” |
| | TI | 发送缓冲空标志 |
| | RE | 在允许接收时，必须置 “1” |
| | RI | 接收结束标志 |
| | U2IRS （注 1） | 选择 UART2 发送中断源 |
| | U2RRM （注 1） | 在使用 UART2 的连续接收模式时，必须置 “1” |
| | U2LCH （注 3） | 在使用 UART2 的数据逻辑反相时，必须置 “1” |
| | U2ERE （注 3） | 必须清 “0” |
| U2SMR | 0 ～ 7 | 必须清 “0” |
| U2SMR2 | 0 ～ 7 | 必须清 “0” |
| U2SMR3 | 0 ～ 2 | 必须清 “0” |
| | NODC | 选择时钟输出形式 |
| | 4 ～ 7 | 必须清 “0” |
| U2SMR4 | 0 ～ 7 | 必须清 “0” |
| UCON | U0IRS、 U1IRS | 选择 UART0、 1 发送中断源 |
| | U0RRM、 U1RRM | 在使用连续接收模式时，必须置 “1” |
| | CLKMD0 | CLKMD1=1 时，选择输出传送时钟的引脚 |
| | CLKMD1 | 从 2 个引脚输出 UART1 的传送时钟时，必须置 “1” |
| | RCSP | 从 $P6_4$ 引脚输入 UART0 的 $\overline{\text{CTS}_0}$ 信号时，必须置 “1” |
| | 7 | 必须清 “0” |

注 1. 必须将 U0C1、U1C1 寄存器的 bit4、bit5 清“0”。U0IRS、U1IRS、U0RRM、U1RRM 位为 UCON 寄存器的位。

注 2. 在时钟同步串行 I/O 模式进行写操作时，必须将此表中没有记述的位清 “0”。

注 3. 必须将 U0C1、 U1C1 寄存器的 bit6、 bit7 清 “0”。

注 4. 必须将 U0MR、 U1MR 寄存器的 bit7 清 “0”。

i=0 ～ 2

时钟同步串行 I/O 模式下的输入 / 输出引脚的功能如表 15.3 所示。表 15.3 为不选择传送时钟多引脚输出功能时的情况。另外，时钟同步串行 I/O 模式下的 $P6_4$ 引脚功能如表 15.4 所示。

而且，在选择 UARTi 的运行模式后到开始传送为止， TxDi 引脚输出 “H” 电平 （在选择 N 沟道漏极开路输出时为高阻抗状态）。

表 15.3 时钟同步串行 I/O 模式下的输入 / 输出引脚的功能 （不选择传送时钟多引脚输出功能时）（注 1）

| 引脚名 | 功能 | 选择方法 |
|---|---|---|
| TxDi(i=0 ～ 2)<br>($P6_3$、 $P6_7$、 $P7_0$) | 串行数据输出 | （在只进行接收时输出虚设数据） |
| RxDi<br>($P6_2$、 $P6_6$、 $P7_1$) | 串行数据输入 | PD6 寄存器的 PD6_2 位 =0、 PD6_6 位 =0， PD7 寄存器的 PD7_1 位 =0<br>（在只进行发送时可用作输入端口） |
| CLKi<br>($P6_1$、 $P6_5$、 $P7_2$) | 传送时钟输出 | UiMR 寄存器的 CKDIR 位 =0 |
| | 传送时钟输入 | UiMR 寄存器的 CKDIR 位 =1<br>PD6 寄存器的 PD6_1 位 =0、 PD6_5 位 =0， PD7 寄存器的 PD7_2 位 =0 |
| $\overline{CTS}i/\overline{RTS}i$<br>($P6_0$、 $P6_4$、 $P7_3$) | $\overline{CTS}$ 输入 | UiC0 寄存器的 CRD 位 =0<br>UiC0 寄存器的 CRS 位 =0<br>PD6 寄存器的 PD6_0 位 =0、 PD6_4 位 =0， PD7 寄存器的 PD7_3 位 =0 |
| | $\overline{RTS}$ 输出 | UiC0 寄存器的 CRD 位 =0<br>UiC0 寄存器的 CRS 位 =1 |
| | I/O 端口 | UiC0 寄存器的 CRD 位 =1 |

注 1. 在 PACR 寄存器的 U1MAP 位为 “1”（$P7_3$ ～ $P7_0$）时， UART1 引脚为 $P7_3$ ～ $P7_0$。

表 15.4 时钟同步串行 I/O 模式下的 $P6_4$ 引脚功能 （注 1）

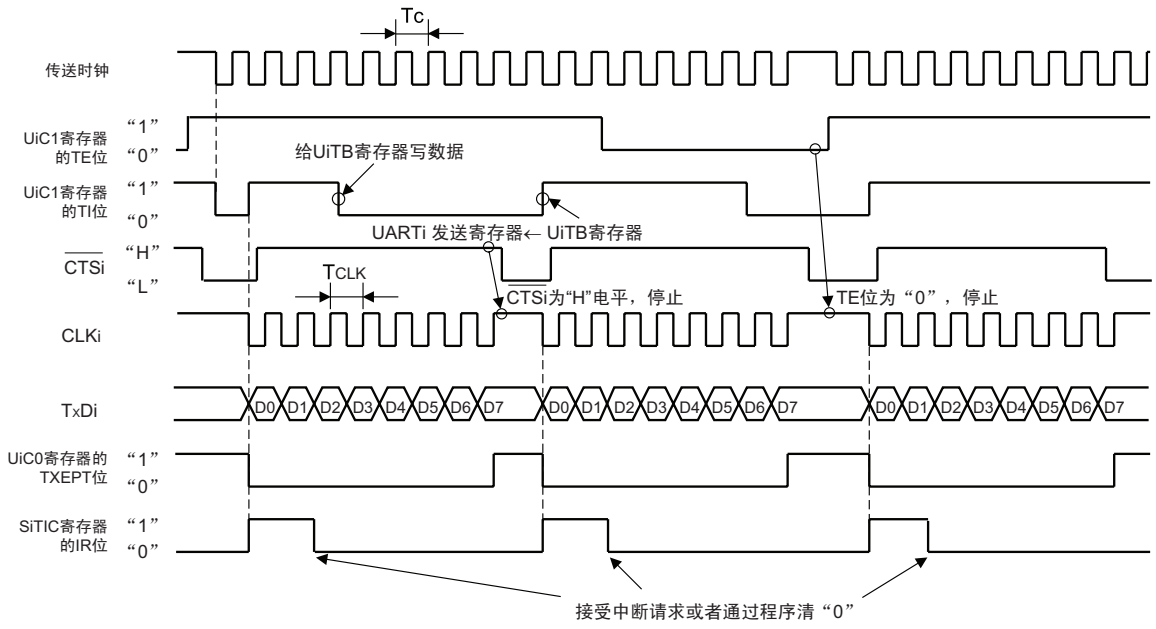
| 引脚的功能 | 位的设定值 | | | | | |
|---|---|---|---|---|---|---|
| | U1C0 寄存器 | | UCON 寄存器 | | | PD6 寄存器 |
| | CRD | CRS | RCSP | CLKMD1 | CLKMD0 | PD6_4 |
| $P6_4$ | 1 | — | 0 | 0 | — | 输入 :0、输出 :1 |
| $\overline{CTS}_1$ | 0 | 0 | 0 | 0 | — | 0 |
| $\overline{RTS}_1$ | 0 | 1 | 0 | 0 | — | — |
| $\overline{CTS}_0$ （注 2） | 0 | 0 | 1 | 0 | — | 0 |
| CLKS1 | — | — | — | 1 （注 3） | 1 | — |

注 1. 在 PARC 寄存器的 U1MAP 位为 “1”（$P7_3$ ～ $P7_0$）时 , 表示 $P7_0$ 引脚的功能。

注 2. 除此以外，还必须将 U0C0 寄存器的 CRD 位清 “0”（允许 $\overline{CTS}_0/\overline{RTS}_0$）、 U0C0 寄存器的 CRS 位置 “1”（选择 $\overline{RTS}_0$）。

注 3. 在 CLKMD1 位为 “1” 并且 CLKMD0 位为 “0” 时，输出以下电平 :
- U1C0 寄存器的 CKPOL 位为 “0”： H 电平
- U1C0 寄存器的 CKPOL 位为 “1”： L 电平

(1) 发送时序的例子（在选择内部时钟时）




$T_C = T_{CLK} = 2(n+1) / fj$

fj：UiBRG计数源的频率
($f_{1SIO}$、$f_{2SIO}$、$f_{8SIO}$、$f_{32SIO}$)

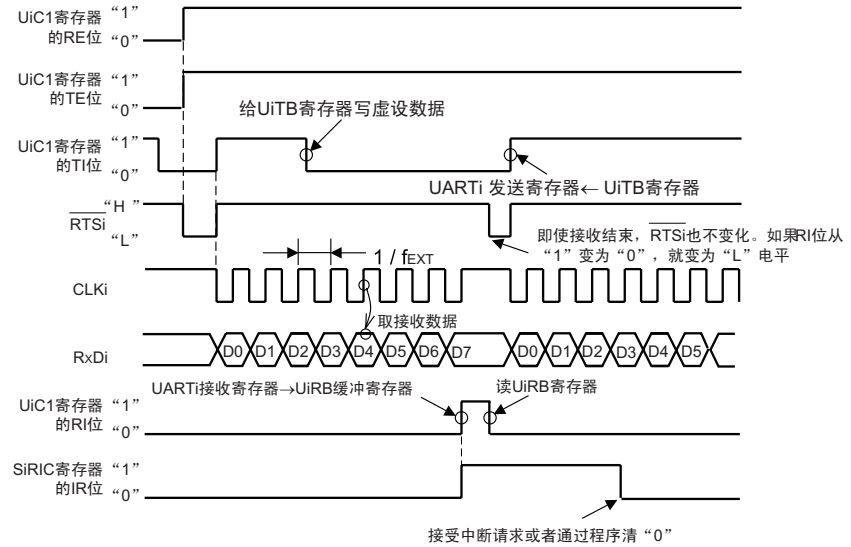
n：设定在UiBRG寄存器中的值

i = 0～2

此时序图满足了以下的设定条件：

- UiMR寄存器的CKDIR位=0(内部时钟)
- UiC0寄存器的CRD位=0(允许CTS/RTS)、CRS位=0(选择CTS)
- UiC0寄存器的CKPOL位=0(在传送时钟的下降沿输出发送数据，在上升沿输入接收数据)
- UiIRS位=0(发送缓冲器为空就产生中断请求)：U0IRS位为UCON寄存器的bit0，U1IRS位为UCON寄存器的bit1，U2IRS位为U2C1寄存器的bit4。

(2) 接收时序的例子（在选择外部时钟时）




此时序图满足了以下的设定条件：

- UiMR寄存器的CKDIR位=1(外部时钟)
- UiC0寄存器的CRD位=0(允许CTS/RTS)、CRS位=1(选择RTS)
- UiC0寄存器的CKPOL位=0(在传送时钟的下降沿输出发送数据，在上升沿输入接收数据)

$f_{EXT}$：外部时钟频率

在数据接收前的CLKi引脚的输入为“H”电平时，必须具备以下条件：

- UiC1寄存器的TE位=1(允许发送)
- UiC1寄存器的RE位=1(允许接收)
- 对UiTB寄存器写虚设数据

图 15.10 时钟同步串行 I/O 模式下的发送和接收时序的例子

#### 15.1.1.1 发生通信错误时的处理方法

在时钟同步串行 I/O 模式下，如果在接收或者发送时发生通信错误，就必须按以下步骤重新设定 :

- UiRB 寄存器 （i=0 ～ 2）的初始化步骤 :
  （1）将 UiC1 寄存器的 RE 位清 “0”（禁止接收）。
  （2）将 UiMR 寄存器的 SMD2 ～ SMD0 位置 “$000_2$”（串行 I/O 无效）。
  （3）将 UiMR 寄存器的 SMD2 ～ SMD0 位置 “$001_2$”（时钟同步串行 I/O 模式）。
  （4）将 UiC1 寄存器的 RE 位置 “1”（允许接收）。

- UiTB 寄存器的初始化步骤 :
  （1）将 UiMR 寄存器的 SMD2 ～ SMD0 位置 “$000_2$”（串行 I/O 无效）。
  （2）将 UiMR 寄存器的 SMD2 ～ SMD0 位置 “$001_2$”（时钟同步串行 I/O 模式）。
  （3）与 UiC1 寄存器的 TE 位的值无关，写 “1”（允许接收）。

#### 15.1.1.2 CLK 极性选择

能通过 UiC0 寄存器 （i=0 ～ 2）的 CKPOL 位选择传送时钟的极性。传送时钟的极性如图 15.11 所示

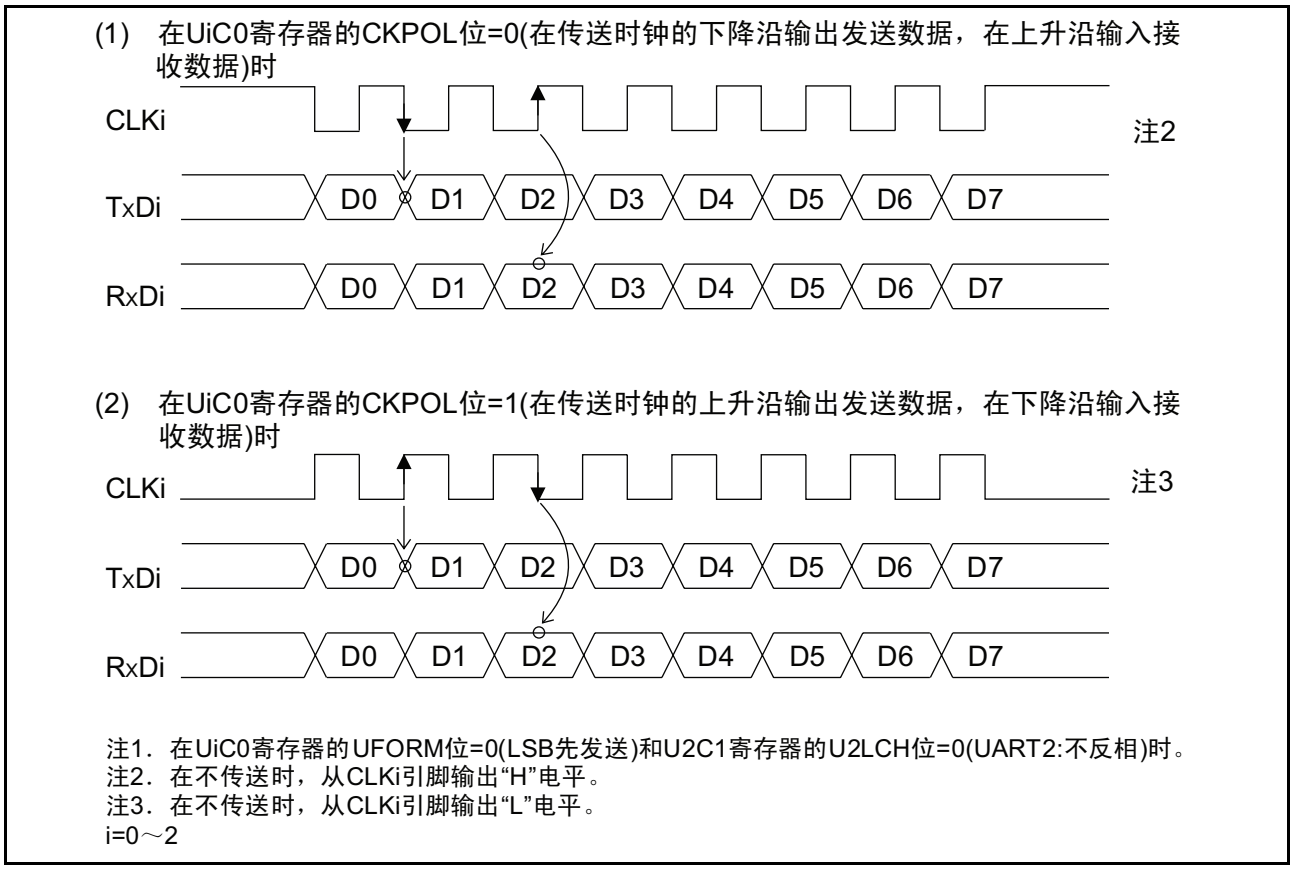



图 15.11 传送时钟的极性

#### 15.1.1.3 选择 LSB 先发送或 MSB 先发送

能通过 UiC0 寄存器 （i=0 ～ 2）的 UFORM 位选择传送格式。传送格式如图 15.12 所示。

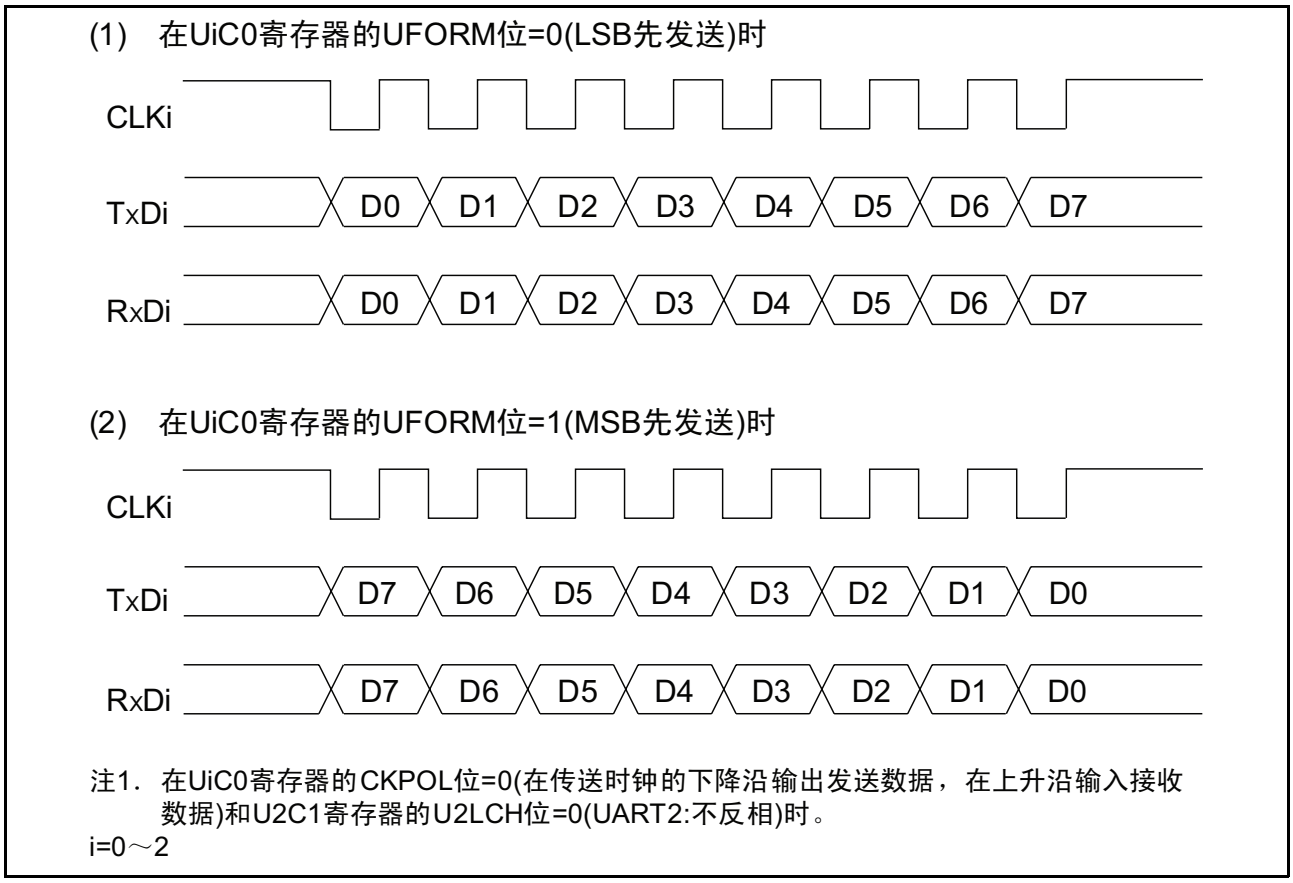



图 15.12 传送格式

#### 15.1.1.4 连续接收模式

如果将 UiRRM 位 （i=0 ～ 2）置 “1”（连续接收模式），就通过读取 UiRB 寄存器， UiC1 寄存器的 TI 位变为 “0”（UiTB 寄存器中有数据）。 UiRRM 为 “1”时，不能通过程序对 UiTB 寄存器写虚设数据。 U0RRM、 U1RRM 位为 UCON 寄存器 bit2 和 bit3， U2RRM 位为 U2C1 寄存器的 bit5。

### 15.1.1.5 串行数据的逻辑切换 （UART2）

U2C1 寄存器的 U2LCH 位为 “1”（反相）时，将写在 U2TB 寄存器的值进行逻辑反相后发送。如果读取 U2RB 寄存器，就能读取接收数据逻辑反相后的值。串行数据逻辑如图 15.13 所示。

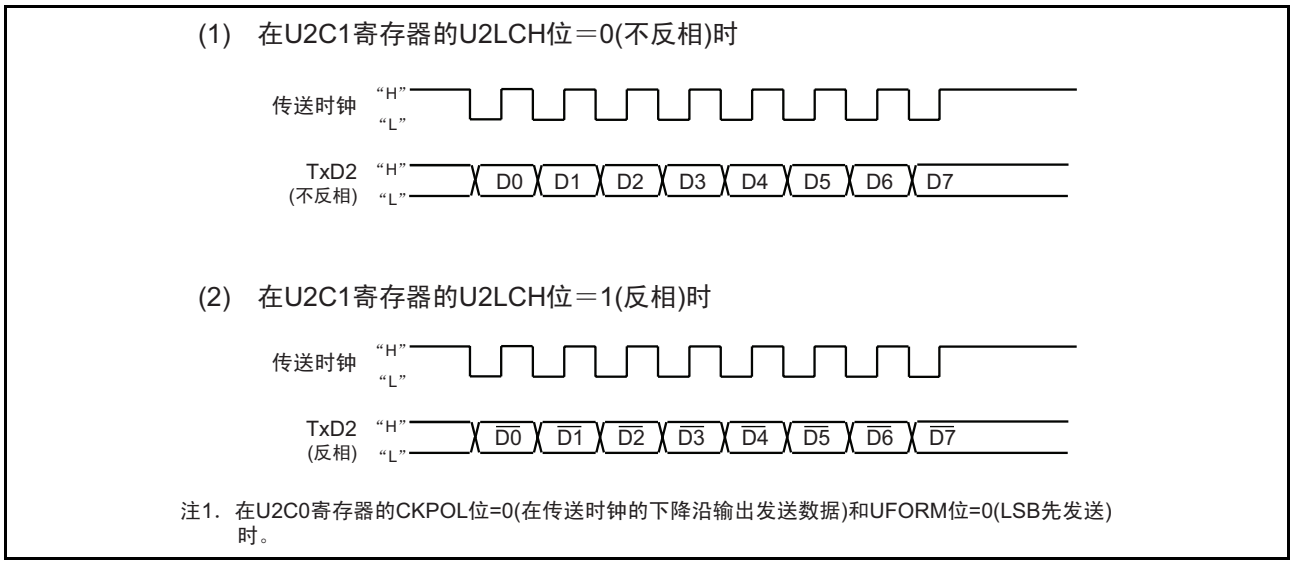



图 15.13 串行数据逻辑

### 15.1.1.6 传送时钟多引脚的输出选择 （UART1）

能通过 UCON 寄存器的 CLKMD1 ～ CLKMD0 位从 2 个传送时钟输出引脚中选择 1 个输出引脚（图 15.14）。在 UART1 的传送时钟为内部时钟时能使用此功能。

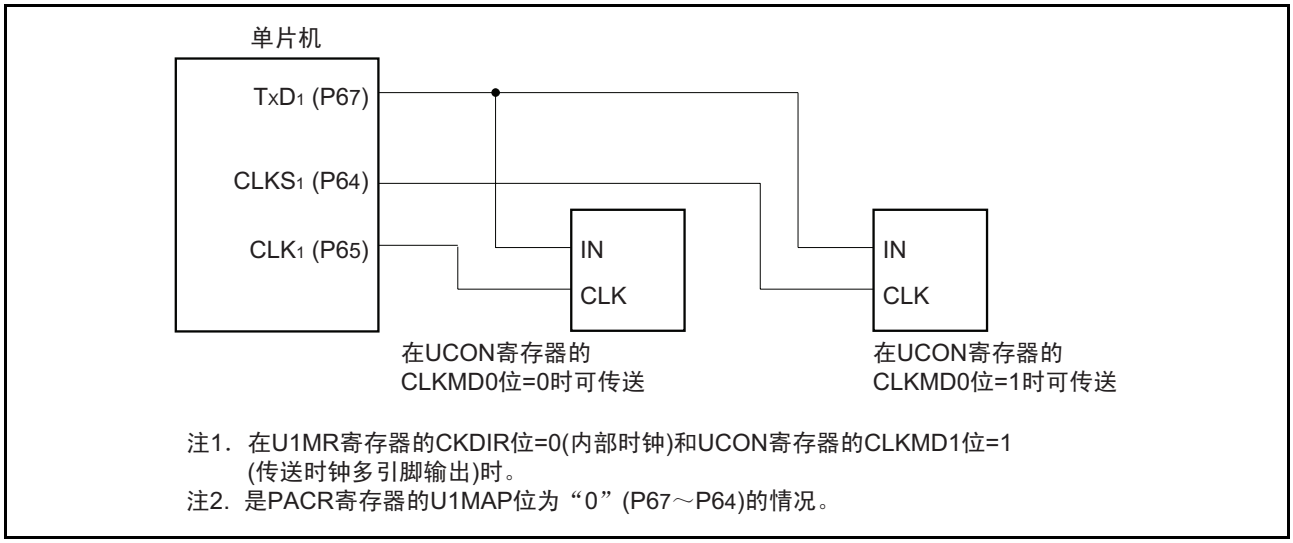


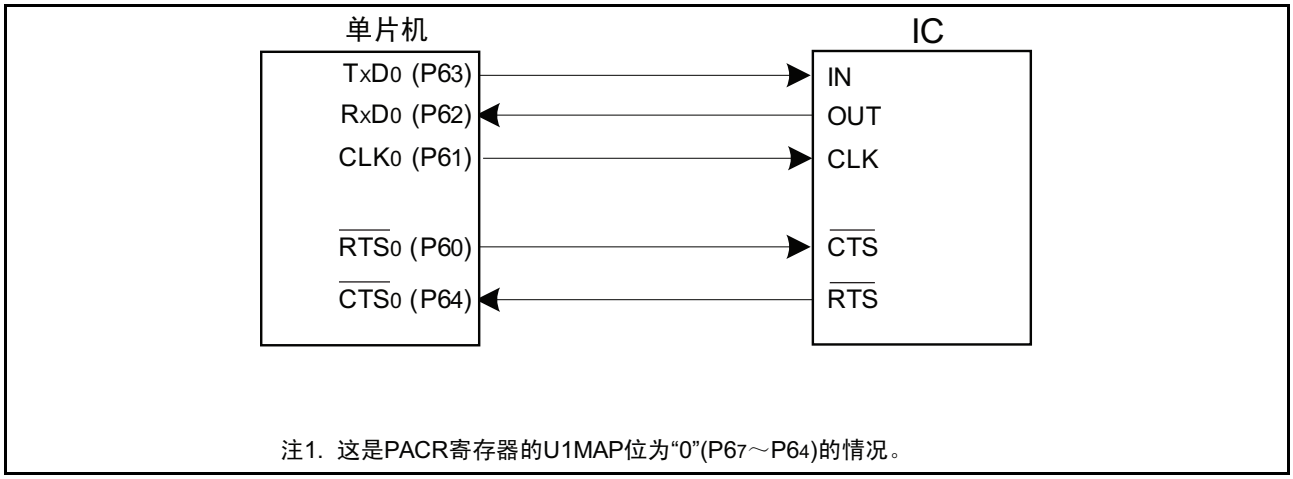

图 15.14 使用传送时钟多引脚输出功能的例子

### 15.1.1.7 $\overline{CTS}/\overline{RTS}$ 独立功能 （UART0）

$\overline{CTS}/\overline{RTS}$ 独立功能是使 $\overline{CTS_0}$ 与 $\overline{RTS_0}$ 引脚相互独立，从 $P6_0$ 引脚输出 $\overline{RTS_0}$、从 $P6_4$ 引脚或者 $P7_0$ 引脚输入 $\overline{CTS_0}$ 的功能。在使用此功能时，必须进行以下设定：

- U0C0 寄存器的 CRD 位 =0 （允许 UART0 的 $\overline{CTS}/\overline{RTS}$）
- U0C0 寄存器的 CRS 位 =1 （UART0 的 $\overline{RTS}$ 输出）
- U1C0 寄存器的 CRD 位 =0 （允许 UART1 的 $\overline{CTS}/\overline{RTS}$）
- U1C0 寄存器的 CRS 位 =0 （UART1 的 $\overline{CTS}$ 输入）
- UCON 寄存器的 RCSP 位 =1 （从 $P6_4$ 引脚或者 $P7_0$ 引脚输入 $\overline{CTS_0}$）
- UCON 寄存器的 CLKMD1 位 =0 （不使用 $CLKS_1$）

另外，在使用 $\overline{CTS}/\overline{RTS}$ 独立功能时，不能使用 UART1 的 $\overline{CTS}/\overline{RTS}$ 功能。




注1. 这是PACR寄存器的U1MAP位为“0”($P6_7$～$P6_4$)的情况。

图 15.15 使用 $\overline{CTS}/\overline{RTS}$ 独立功能的例子

### 15.1.2 时钟异步串行 I/O(UART) 模式

UART 模式是在设定任意的传送速度和传送数据格式后进行发送和接收的模式。 UART 模式的规格如表 15.5 所示。

表 15.5 UART 模式的规格

| 项目 | 规格 |
|---|---|
| 传送数据格式 | • 字符位 （传送数据） 可选择 7 位、 8 位或者 9 位<br>• 开始位 1 位<br>• 奇偶校验位 可选择奇数校验、偶数校验或者无校验<br>• 停止位 可选择 1 位或者 2 位 |
| 传送时钟 | • UiMR 寄存器 (i=0 ～ 2) 的 CKDIR 位为 “0” ( 内部时钟 ):fj/(16(n+1))<br>fj=$f_{1SIO}$、 $f_{2SIO}$、 $f_{8SIO}$、 $f_{32SIO}$。 n=UiBRG 寄存器的设定值 $00_{16}$ ～ $FF_{16}$<br>• CKDIR 位为 “1”（外部时钟） :$f_{EXT}$/(16(n+1))<br>$f_{EXT}$ 是从 CLKi 引脚的输入。 n=UiBRG 寄存器的设定值 $00_{16}$ ～ $FF_{16}$ |
| 发送控制、接收控制 | • 可选择 $\overline{CTS}$ 功能、 $\overline{RTS}$ 功能、禁止 $\overline{CTS}/\overline{RTS}$ 功能 |
| 发送开始条件 | • 开始发送时需要具备以下条件 :<br>- UiC1 寄存器的 TE 位为 “1”（允许发送）<br>- UiC1 寄存器的 TI 位为 “0”（UiTB 寄存器中有数据）<br>- 选择 $\overline{CTS}$ 功能时， $\overline{CTSi}$ 引脚的输入为 “L” 电平 |
| 接收开始条件 | • 开始接收时需要以下条件 :<br>- UiC1 寄存器的 RE 位为 “1”（允许接收）<br>- 检测到开始位 |
| 中断请求产生时序 | • 在发送时可选择以下的任意条件 :<br>- UiIRS 位为 “0”（注 2）（发送缓冲器空） :<br>在从 UiTB 寄存器向 UARTi 发送寄存器传送数据时 （发送开始时）<br>- UiIRS 位为 “1”（发送结束） : 在从 UARTi 发送寄存器结束数据发送时<br>• 在接收时<br>- 在从 UARTi 接收寄存器向 UiRB 寄存器传送数据时 （接收结束时） |
| 错误检测 | • 上溢错误 （注 1）：如果在读取 UiRB 寄存器前开始接收下一个数据，在接收下一个数据的最后停止位的前 1 位时，发生上溢错误<br>• 帧错误： 当检测到的停止位个数不同于所设定的个数时，产生帧错误<br>• 奇偶校验错误： 在允许奇偶校验时，奇偶校验位和字符位中的 “1” 的个数和设定的个数不等时，发生奇偶校验错误<br>• 错误和标志： 在发生上溢错误、帧错误或者奇偶校验错误中的任意一个错误时，错误和标志为 “1” |
| 选择功能 | • 选择 LSB 先发送或 MSB 先发送<br>可选择从 bit0 还是从 bit7 开始发送和接收。<br>• 串行数据的逻辑切换 （UART2）<br>发送和接收数据的逻辑值反相功能。不反相开始位和停止位。<br>• TxD、 RxD 输入 / 输出极性切换 （UART2）<br>使 TxD 引脚输出和 RxD 引脚输入反相的功能。反相所有的输入 / 输出数据的电平。<br>• $\overline{CTS}/\overline{RTS}$ 独立功能 (UART0)<br>从其它引脚输入 / 输出 $\overline{CTS_0}$ 和 $\overline{RTS_0}$<br>• 选择 UART1 引脚分配<br>能从 $P6_7$ ～ $P6_4$ 或者 $P7_3$ ～ $P7_0$ 选择 UART1 引脚 |

注 1. 如果发生上溢错误， UiRB 寄存器的内容不定。另外， SiRIC 寄存器的 IR 位不变。

注 2. U0IRS、 U1IRS 位为 UCON 寄存器的 bit0 和 bit1， U2IRS 位为 U2C1 寄存器的 bit4。

表 15.6 UART 模式下使用的寄存器和设定值

| 寄存器 | 位 | 功能 |
|---|---|---|
| UiTB | 0 ～ 8 | 设定发送数据 （注 1） |
| UiRB | 0 ～ 8 | 能读取接收数据 （注 1） |
| | OER、 FER、 PER、 SUM | 错误标志 |
| UiBRG | 0 ～ 7 | 设定传送速度 |
| UiMR | SMD2 ～ SMD0 | 在传送数据为 7 位时，置 “$100_2$”。 |
| | | 在传送数据为 8 位时，置 “$101_2$”。 |
| | | 在传送数据为 9 位时，置 “$110_2$”。 |
| | CKDIR | 选择内部时钟或者外部时钟 |
| | STPS | 选择停止位 |
| | PRY、 PRYE | 选择奇偶校验的有无、偶数校验或者奇数校验 |
| | IOPOL(i=2) （注 4） | 选择 TxD/RxD 输入 / 输出极性 |
| UiC0 | CLK0、 CLK1 | 选择 UiBRG 的计数源 |
| | CRS | 在使用 $\overline{\text{CTS}}$ 或者 $\overline{\text{RTS}}$ 功能时，选择其中一个 |
| | TXEPT | 发送寄存器空标志 |
| | CRD | 选择 $\overline{\text{CTS}}$/$\overline{\text{RTS}}$ 功能的允许或者禁止 |
| | NCH | 选择 TxDi 引脚的输出形式 |
| | CKPOL | 必须清 “0” |
| | UFORM | 在传送数据长度为 8 位时，能选择 LSB 先发送或 MSB 先发送。<br>在传送数据长度为 7 位或者 9 位时，必须清 “0”。 |
| UiC1 | TE | 在允许发送时，必须置 “1” |
| | TI | 发送缓冲器空标志 |
| | RE | 在允许接收时，必须置 “1” |
| | RI | 接收结束标志 |
| | U2IRS （注 2） | 选择 UART2 发送中断源 |
| | U2RRM （注 2） | 必须清 “0” |
| | U2LCH （注 3） | 在使用 UART2 的数据逻辑反相时，必须置 “1” |
| | U2ERE （注 3） | 必须清 “0” |
| U2SMR | 0 ～ 7 | 必须清 “0” |
| U2SMR2 | 0 ～ 7 | 必须清 “0” |
| U2SMR3 | 0 ～ 7 | 必须清 “0” |
| U2SMR4 | 0 ～ 7 | 必须清 “0” |
| UCON | U0IRS、 U1IRS | 选择 UART0、 1 发送中断源 |
| | U0RRM、 U1RRM | 必须清 “0” |
| | CLKMD0 | 因为 CLKMD1=0，所以无效 |
| | CLKMD1 | 必须清 “0” |
| | RCSP | 从 $P6_4$ 引脚输入 UART0 的 $\overline{\text{CTS}_0}$ 信号时，必须置 “1” |
| | 7 | 必须清 “0” |

注 1. 使用的位如下 : 传送数据长度为 7 位 :bit0 ～ 6、传送数据长度为 8 位 :bit0 ～ 7、传送数据为 9 位 :bit0 ～ 8

注 2. 必须将 U0C1、U1C1 寄存器的 bit4 和 bit5 清 “0”。U0IRS、U1IRS、U0RRM、U1RRM 位为 UCON 寄存器的位。

注 3. 必须将 U0C1、 U1C1 寄存器的 bit6、 bit7 清 “0”。

注 4. 必须将 U0MR、 U1MR 寄存器的 bit7 清 “0”。

i=0 ～ 2

UART 模式下的输入 / 输出引脚功能如表 15.7 所示，UART 模式下的 $P6_4$ 引脚功能如表 15.8 所示。另外，在选择 UARTi 的运行模式后到开始传送为止， TxDi 引脚输出 “H” 电平 （在选择 N 沟道漏极开路输出时为高阻抗状态）。

表 15.7 UART 模式下的输入 / 输出引脚功能 （注 1）

| 引脚名 | 功能 | 选择方法 |
|---|---|---|
| $TxD_i$(i=0 ～ 2)<br>($P6_3$、 $P6_7$、 $P7_0$) | 串行数据输出 | （在只进行接收时输出 “H” 电平） |
| RxDi<br>($P6_2$、 $P6_6$、 $P7_1$) | 串行数据输入 | PD6 寄存器的 PD6_2 位 =0、PD6_6 位 =0，PD7 寄存器的 PD7_1 位 =0<br>（在只进行发送时可用作输入端口） |
| CLKi<br>($P6_1$、 $P6_5$、 $P7_2$) | I/O 端口 | UiMR 寄存器的 CKDIR 位 =0 |
| | 传送时钟输入 | UiMR 寄存器的 CKDIR 位 =1<br>PD6 寄存器的 PD6_1 位 =0、PD6_5 位 =0，PD7 寄存器的 PD7_2 位 =0 |
| $\overline{CTS}i/\overline{RTS}i$<br>($P6_0$、 $P6_4$、 $P7_3$) | $\overline{CTS}$ 输入 | UiC0 寄存器的 CRD 位 =0<br>UiC0 寄存器的 CRS 位 =0<br>PD6 寄存器的 PD6_0 位 =0、PD6_4 位 =0，PD7 寄存器的 PD7_3 位 =0 |
| | $\overline{RTS}$ 输出 | UiC0 寄存器的 CRD 位 =0<br>UiC0 寄存器的 CRS 位 =1 |
| | I/O 端口 | UiC0 寄存器的 CRD 位 =1 |

注 1. 在 PARC 寄存器的 U1MAP 位为 “1”（$P7_3$ ～ $P7_0$）时 ,UART1 引脚为 $P7_3$ ～ $P7_0$。

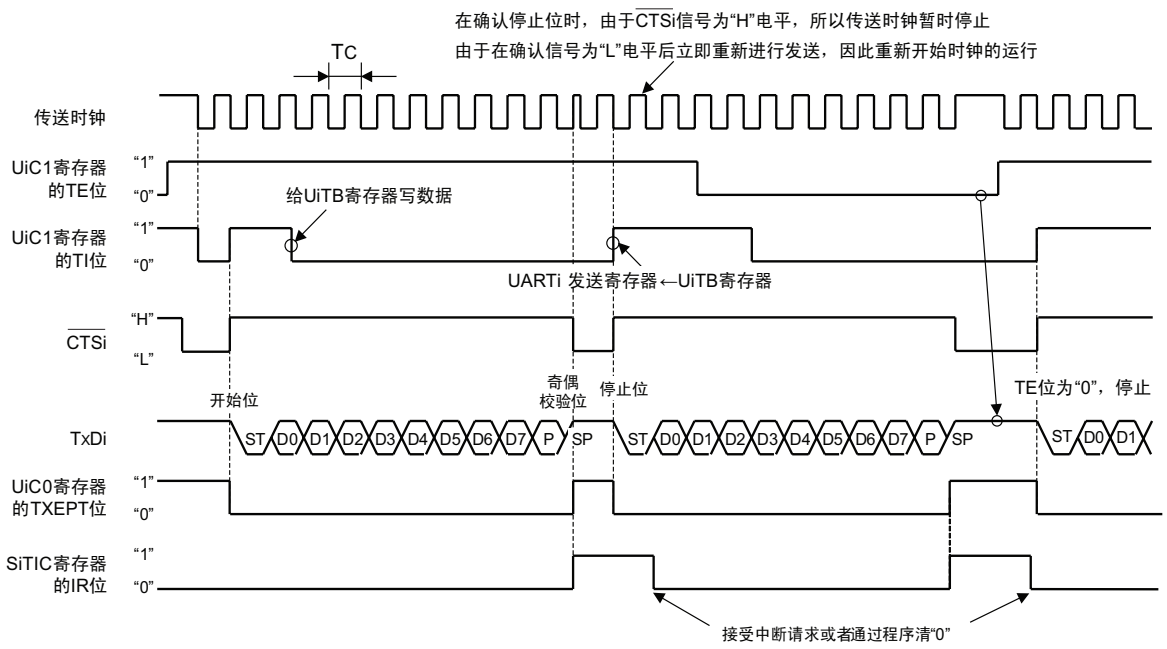
表 15.8 UART 模式下的 $P6_4$ 引脚功能 （注 1）

| 引脚的功能 | 位的设定值 | | | | |
|---|---|---|---|---|---|
| | U1C0 寄存器 | | UCON 寄存器 | | PD6 寄存器 |
| | CRD | CRS | RCSP | CLKMD1 | PD6_4 |
| $P6_4$ | 1 | — | 0 | 0 | 输入：0、输出：1 |
| $\overline{CTS}_1$ | 0 | 0 | 0 | 0 | 0 |
| $\overline{RTS}_1$ | 0 | 1 | 0 | 0 | — |
| $\overline{CTS}_0$ （注 2） | 0 | 0 | 1 | 0 | 0 |

注 1. 在 PARC 寄存器的 U1MAP 位为 “1”（$P7_3$ ～ $P7_0$）时 , 表示 $P7_0$ 引脚的功能。

注 2. 除此以外，还必须将 U0C0 寄存器的 CRD 位清 “0”（允许 $\overline{CTS}_0/\overline{RTS}_0$）、 U0C0 寄存器的 CRS 位置 “1”（选择 $\overline{RTS}_0$）。

(1) 传送数据长度为8位时的发送时序的例子（允许奇偶校验，1个停止位）

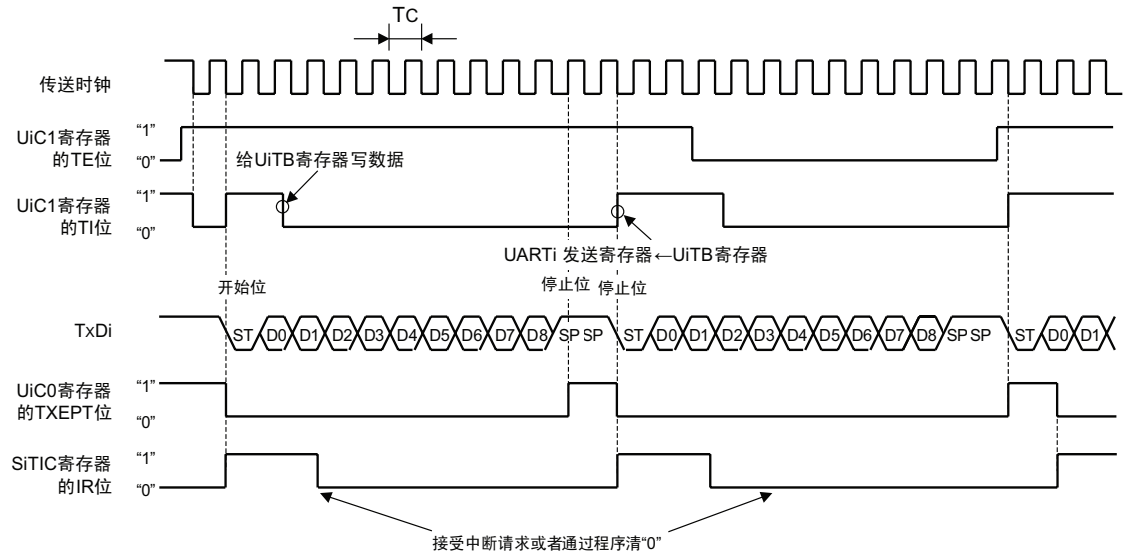



上述时序图满足了以下的设定条件：
- UiMR寄存器的PRYE位=1(允许奇偶校验)
- UiMR寄存器的STPS位=0(1个停止位)
- UiC0寄存器的CRD位=0(允许CTS/RTS)、CRS位=0(选择CTS)
- UiIRS位=1(发送一结束就产生中断请求)

：U0IRS位为UCON寄存器的bit0，U1IRS位为UCON寄存器的bit1，U2IRS位为U2C1寄存器的bit4。

TC = 16(n+1) / fj 或者 16(n+1) / fEXT
fj：UiBRG计数源的频率(f1SIO、f2SIO、f8SIO、f32SIO)
fEXT：UiBRG计数源的频率(外部时钟)
n：设定在UiBRG寄存器中的值
i=0～2

(2) 传送数据长度为9位时的发送时序的例子（禁止奇偶校验，2个停止位）




上述时序图满足了以下的设定条件：
- UiMR寄存器的PRYE位=0(禁止奇偶校验)
- UiMR寄存器的STPS位=1(2个停止位)
- UiC0寄存器的CRD位=1(禁止CTS/RTS)
- UiIRS位=0(发送缓冲器一变为空就产生中断请求)

：U0IRS位为UCON寄存器的bit0，U1IRS位为UCON寄存器的bit1，U2IRS位为U2C1寄存器的bit4。

Tc = 16(n+1) / fj 或者 16(n+1) / fEXT
fj：UiBRG计数源的频率(f1SIO、f2SIO、f8SIO、f32SIO)
fEXT：UiBRG计数源的频率(外部时钟)
n：设定在UiBRG寄存器中的值
i=0～2

图 15.16 UART 模式下的发送时序的例子

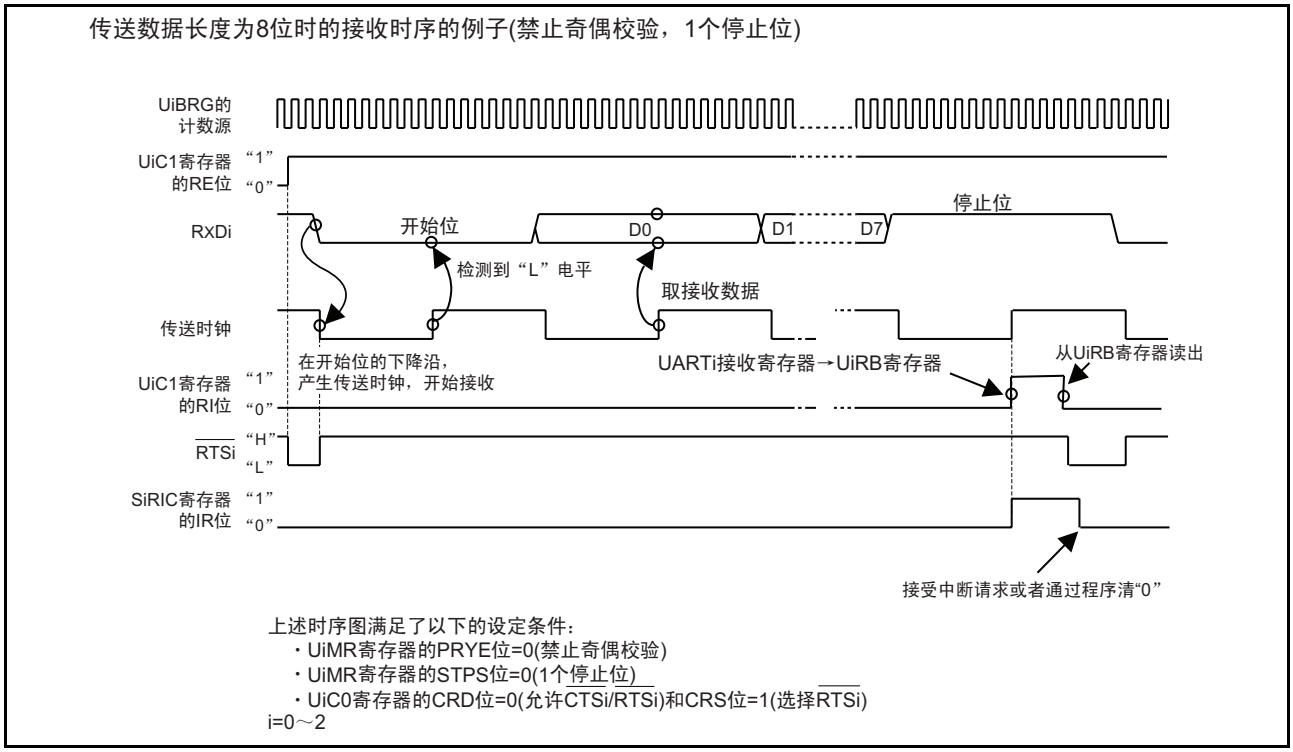



图 15.17 UART 模式下的接收时序的例子

### 15.1.2.1 传送速度

在 UART 模式下，传送速度为 UiBRG 寄存器 （i=0 ～ 2）分频后频率的 16 分频。传送速度的设定示例如表 15.9 所示。

表 15.9 传送速度

| 传送速度（bps） | BRG 的计数源 | 外围功能时钟：16MHz | | 外围功能时钟：20MHz | |
|---|---|---|---|---|---|
| | | BRG 的设定值：n | 实际时间 （bps） | BRG 的设定值：n | 实际时间 （bps） |
| 1200 | f8 | 103(67h) | 1202 | 129(81h) | 1202 |
| 2400 | f8 | 51(33h) | 2404 | 64(40h) | 2404 |
| 4800 | f8 | 25(19h) | 4808 | 32(20h) | 4735 |
| 9600 | f1 | 103(67h) | 9615 | 129(81h) | 9615 |
| 14400 | f1 | 68(44h) | 14493 | 86(56h) | 14368 |
| 19200 | f1 | 51(33h) | 19231 | 64(40h) | 19231 |
| 28800 | f1 | 34(22h) | 28571 | 42(2Ah) | 29070 |
| 31250 | f1 | 31(1Fh) | 31250 | 39(27h) | 31250 |
| 38400 | f1 | 25(19h) | 38462 | 32920h) | 37879 |
| 51200 | f1 | 19(13h) | 50000 | 24(18h) | 50000 |

#### 15.1.2.2 发生通信错误时的处理方法

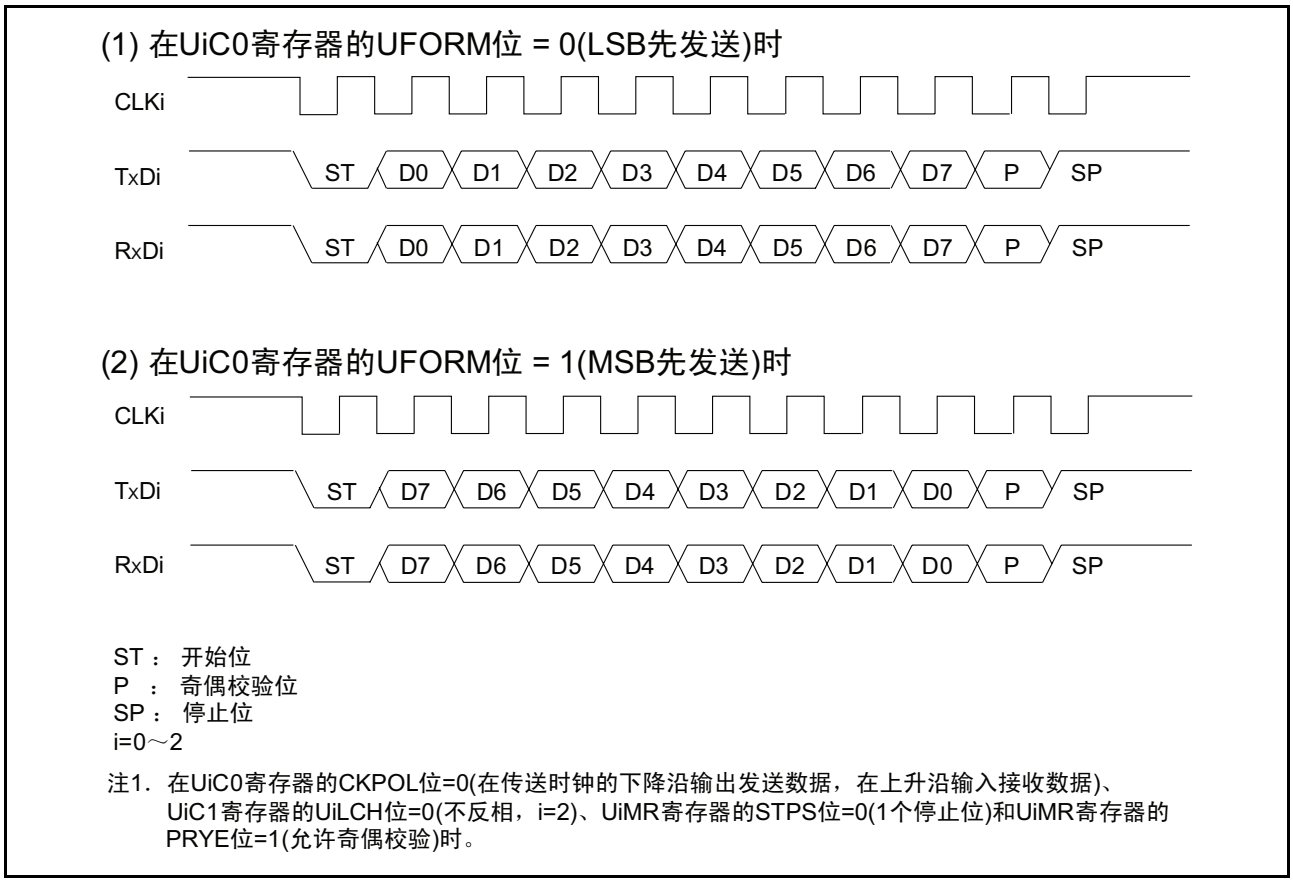
在 UART 模式下，如果在接收或者发送时发生通信错误，就必须按以下步骤重新设定 :

- UiRB 寄存器的 （i=0 ～ 2）初始化步骤 :
  （1）将 UiC1 寄存器的 RE 位清 “0”（禁止接收）。
  （2）将 UiC1 寄存器的 RE 位置 “1”（允许接收）。

- UiTB 寄存器的初始化步骤 :
  （1）将 UiMR 寄存器的 SMD2 ～ SMD0 位置 “$000_2$”（串行 I/O 无效）。
  （2）将 UiMR 寄存器的 SMD2 ～ SMD0 位设为重新设定 （“$001_2$”、 “$101_2$”、 “$110_2$”）。
  （3）与 UiC1 寄存器的 TE 位的值无关，写 “1”（允许接收）。

#### 15.1.2.3 选择 LSB 先发送或 MSB 先发送

如图 15.18 所示，能通过 UiC0 寄存器的 UFORM 位选择传送格式。此功能在传送数据长度为 8 位时有效。




ST ： 开始位
P ： 奇偶校验位
SP ： 停止位
i=0～2

注1. 在UiC0寄存器的CKPOL位=0(在传送时钟的下降沿输出发送数据，在上升沿输入接收数据)、UiC1寄存器的UiLCH位=0(不反相，i=2)、UiMR寄存器的STPS位=0(1个停止位)和UiMR寄存器的PRYE位=1(允许奇偶校验)时。

图 15.18 传送格式

### 15.1.2.4 串行数据的逻辑切换 （UART2）

将写在 U2TB 寄存器的值逻辑反相后发送。如果读取 U2RB 寄存器，就能读取将接收数据逻辑反相后的值。串行数据逻辑如图 15.19 所示。

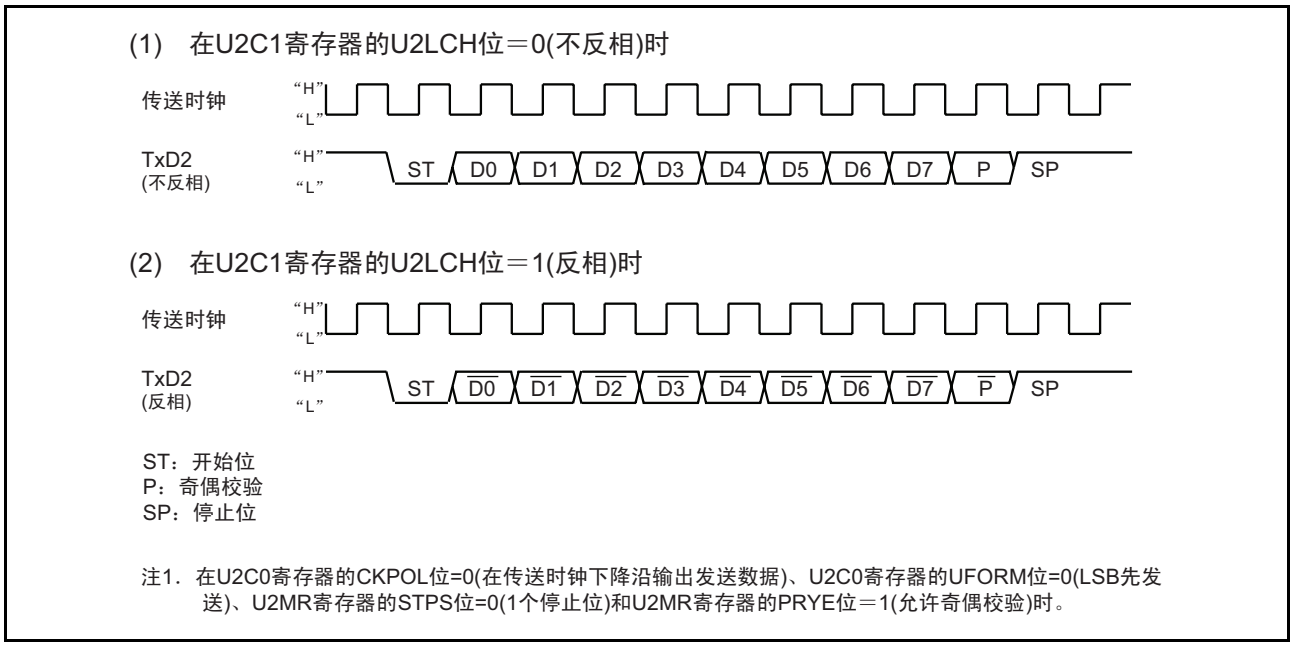



图 15.19 串行数据逻辑

### 15.1.2.5 TxD、 RxD 输入 / 输出极性的切换功能 （UART2）

它是将 TxD2 引脚输出和 RxD2 引脚输入进行反相的功能。将输入 / 输出数据的电平 （包括开始位、停止位、奇偶校验位 （全部反相。 TxD、 RxD 输入 / 输出极性的切换如图 15.20 所示。

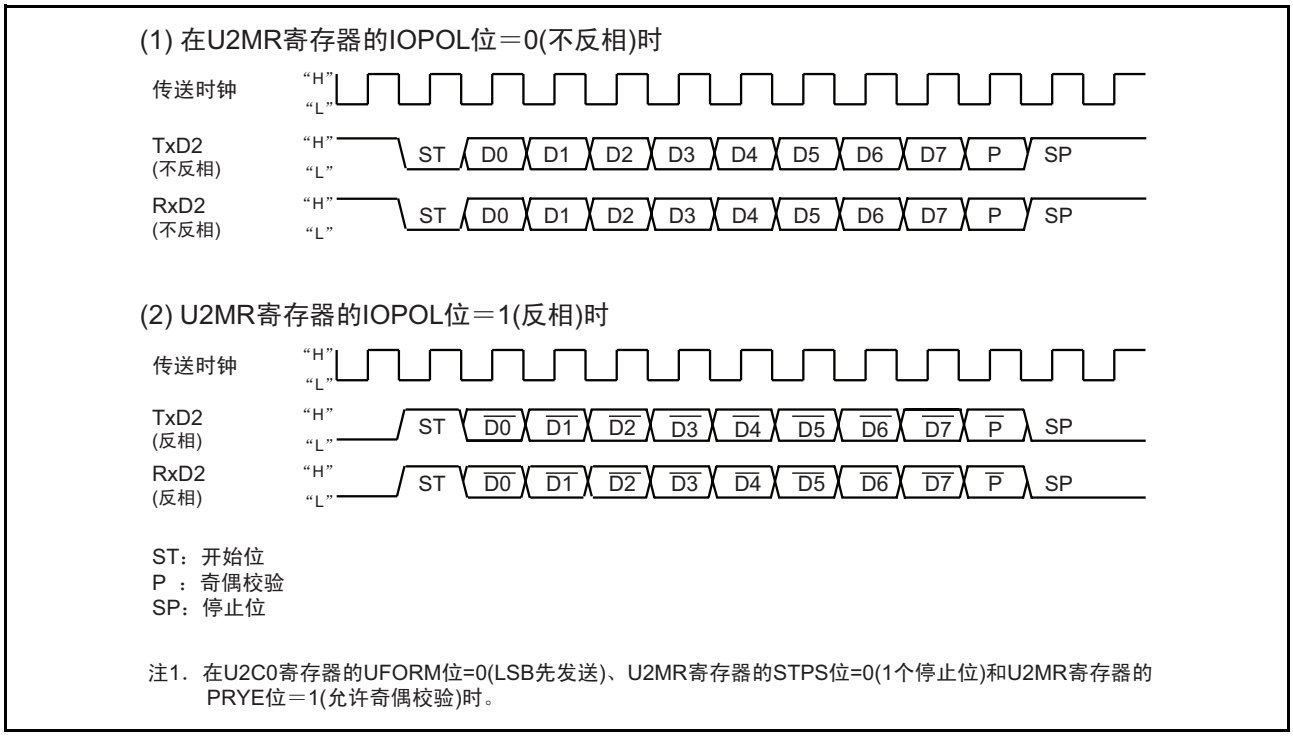



图 15.20 TxD、 RxD 输入 / 输出极性的切换

### 15.1.2.6 $\overline{CTS}/\overline{RTS}$ 独立功能 （UART0）

$\overline{CTS}/\overline{RTS}$ 独立功能是使 $\overline{CTS_0}/\overline{RTS_0}$ 引脚相互独立，并从 $P6_0$ 引脚输出 $\overline{RTS_0}$、从 $P6_4$ 引脚或者 $P7_0$ 引脚输入 $\overline{CTS_0}$ 的功能。在使用此功能时，必须进行以下的设定：

- U0C0 寄存器的 CRD 位 =0 （允许 UART0 的 $\overline{CTS}/\overline{RTS}$）
- U0C0 寄存器的 CRS 位 =1 （UART0 的 $\overline{RTS}$ 输出）
- U1C0 寄存器的 CRD 位 =0 （允许 UART1 的 $\overline{CTS}/\overline{RTS}$）
- U1C0 寄存器的 CRS 位 =0 （UART1 的 $\overline{CTS}$ 输入）
- UCON 寄存器的 RCSP 位 =1 （从 $P6_4$ 引脚或者 $P7_0$ 引脚输入 $\overline{CTS_0}$）
- UCON 寄存器的 CLKMD1 位 =0 （不使用 $CLKS_1$）

另外，在使用 $\overline{CTS}/\overline{RTS}$ 独立功能时，不能使用 UART1 的 $\overline{CTS}/\overline{RTS}$ 功能。

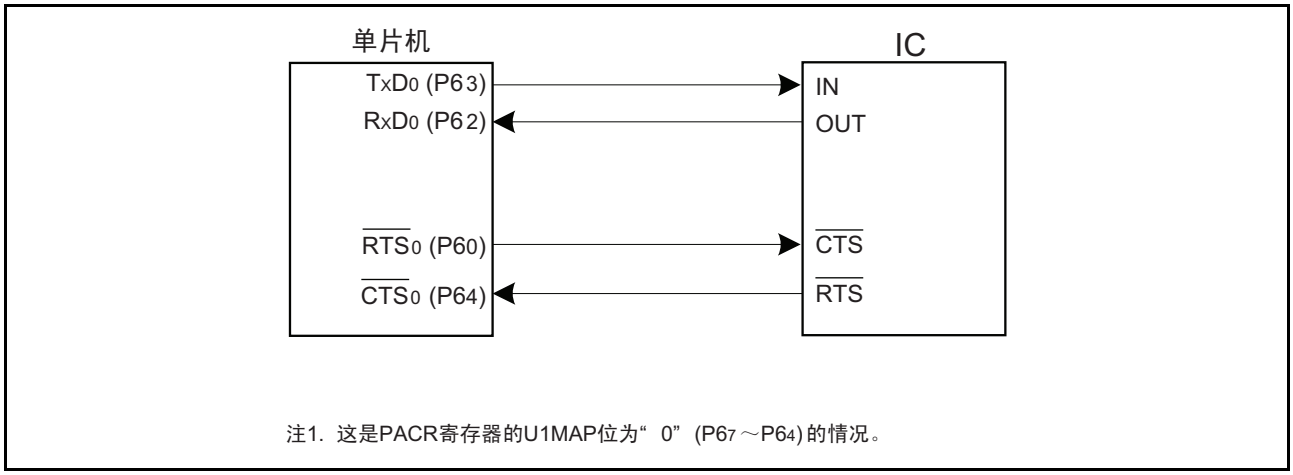



图 15.21 $\overline{CTS}/\overline{RTS}$ 独立功能的使用例子

### 15.1.3 特殊模式 1 （I²C bus 模式） (UART2)

I²C bus 模式是对应简易型 I²C bus 接口的模式。I²C bus 模式的规格如表 15.10、I²C bus 模式下使用的寄存器和设定值如表 15.11 和表 15.12、I²C bus 模式下的各功能如表 15.13、I²C bus 模式的框图如图 15.22、SCL2 时序如图 15.23 所示。

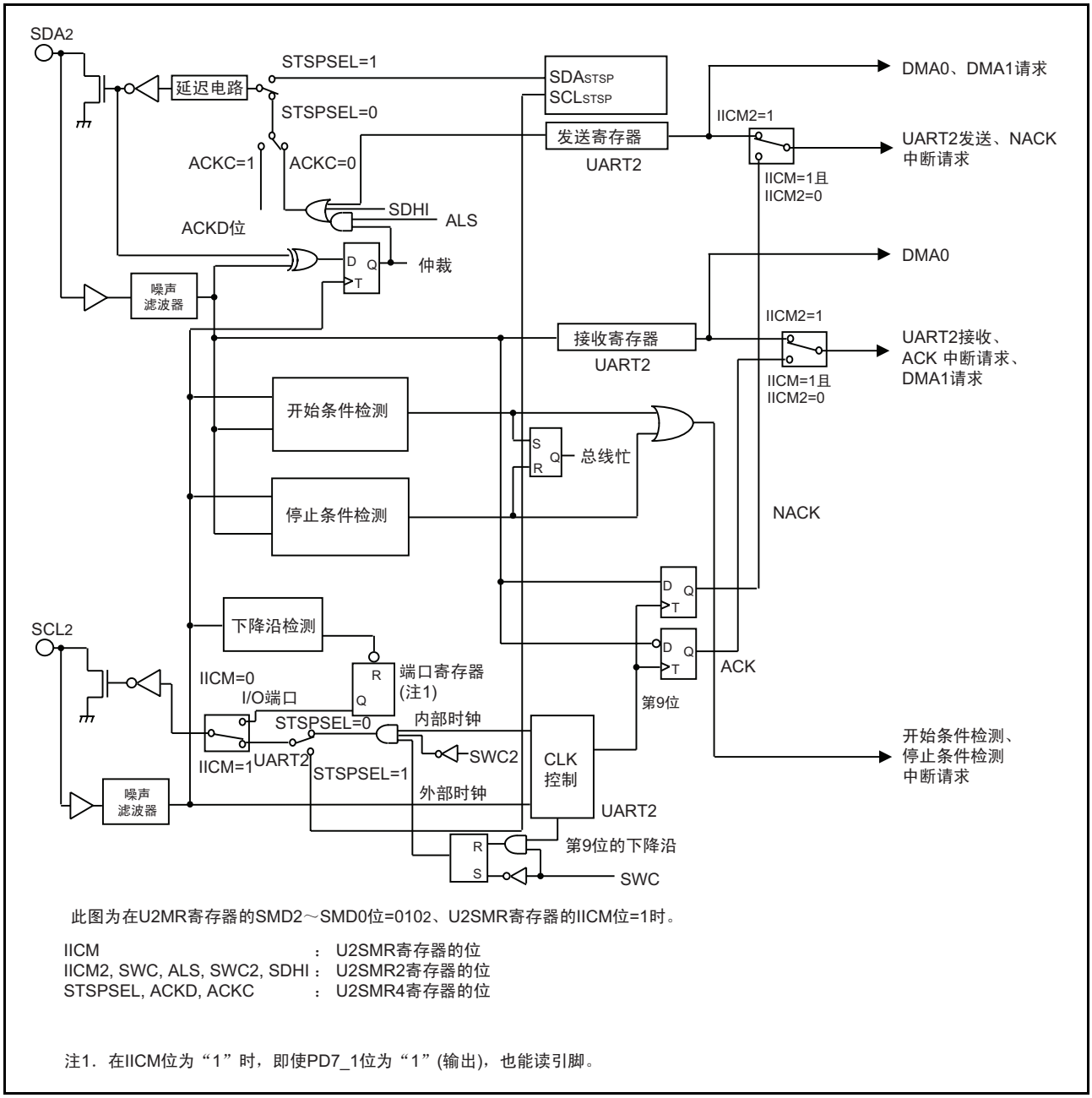
如表 15.13 所示，如果将 SMD2 ～ SMD0 位置 “010₂”、 IICM 位置 “1”，就为 I²C bus 模式。因为 SDA2 发送输出附带延迟电路，所以在 SCL2 为 “L”电平并稳定后， SDA2 输出才发生变化。

表 15.10 I²C bus 模式的规格

| 项目 | 规格 |
|---|---|
| 传送数据格式 | • 传送数据长度 8 位 |
| 传送时钟 | • 在主模式时<br>U2MR 寄存器的 CKDIR 位为 “0”（内部时钟） :fj/2(n+1)<br>fj=f1SIO、 f2SIO、 f8SIO、 f32SIO n=U2BRG 寄存器的设定值 00₁₆ ～ FF₁₆<br>• 在从属模式时<br>CKDIR 位为 “1”（外部时钟） : 从 SCL2 引脚的输入 |
| 发送开始条件 | • 开始发送时需要以下条件 （注 1）：<br>- U2C1 寄存器的 TE 位为 “1”（允许发送）<br>- U2C1 寄存器的 TI 位为 “0”（U2TB 寄存器中有数据） |
| 接收开始条件 | • 开始接收时需要以下条件 （注 1）：<br>- U2C1 寄存器的 RE 位为 “1”（允许接收）<br>- U2C1 寄存器的 TE 位为 “1”（允许发送）<br>- U2C1 寄存器的 TI 位为 “0”（U2TB 寄存器中有数据） |
| 中断请求产生时序 | 检测出开始条件、检测出停止条件、未检测到应答、检测到应答 |
| 错误检测 | • 上溢错误 （注 2）<br>- 在读取 U2RB 寄存器前开始接收下一个数据并在接收下一个数据的第 8 位时，发生上溢错误 |
| 选择功能 | • 仲裁失败<br>- 可选择 U2RB 寄存器的 ABT 位的更新时序<br>• SDA2 数字延迟<br>- 可选择无数字延迟或者 U2BRG 计数源的 2 ～ 8 个周期的延迟<br>• 时钟相位的设定<br>- 可选择有时钟延迟或者无时钟延迟 |

注 1. 在选择外部时钟时，必须在外部时钟为 “H”电平的状态下满足条件。

注 2. 如果发生上溢错误， U2RB 寄存器的内容不定。另外， S2RIC 寄存器的 IR 位不变。




此图为在U2MR寄存器的SMD2～SMD0位=0102、U2SMR寄存器的IICM位=1时。

IICM : U2SMR寄存器的位
IICM2, SWC, ALS, SWC2, SDHI : U2SMR2寄存器的位
STSPSEL, ACKD, ACKC : U2SMR4寄存器的位

注1. 在IICM位为“1”时，即使PD7_1位为“1”(输出)，也能读引脚。

图 15.22 I2C bus 模式的框图

表 15.11 I²C bus 模式下使用的寄存器和设定值 （1）

| 寄存器 | 位 | 功能 | |
|---|---|---|---|
| | | 主模式时 | 从属模式时 |
| U2TB （注 1） | 0 ～ 7 | 设定发送数据 | 设定发送数据 |
| U2RB （注 1） | 0 ～ 7 | 能读取接收数据 | 能读取接收数据 |
| | 8 | 置 ACK 或 NACK | 置 ACK 或者 NACK |
| | ABT | 仲裁失败检测标志 | 无效 |
| | OER | 上溢错误标志 | 上溢错误标志 |
| U2BRG | 0 ～ 7 | 设定传送速度 | 无效 |
| U2MR （注 1） | SMD2 ～ SMD0 | 置 “010₂” | 置 “010₂” |
| | CKDIR | 必须清 “0” | 必须置 “1” |
| | IOPOL | 必须清 “0” | 必须清 “0” |
| U2C0 | CLK1 ～ CLK0 | 选择 U2BRG 的计数源 | 无效 |
| | CRS | 因为 CRD=1，所以无效 | 因为 CRD=1，所以无效 |
| | TXEPT | 发送寄存器空标志 | 发送寄存器空标志 |
| | CRD | 必须置 “1” | 必须置 “1” |
| | NCH | 必须置 “1” | 必须置 “1” |
| | CKPOL | 必须清 “0” | 必须清 “0” |
| | UFORM | 必须置 “1” | 必须置 “1” |
| U2C1 | TE | 在允许发送时，必须置 “1” | 在允许发送时，必须置 “1” |
| | TI | 发送缓冲器空标志 | 发送缓冲器空标志 |
| | RE | 在允许接收时，必须置 “1” | 在允许接收时，必须置 “1” |
| | RI | 接收结束标志 | 接收结束标志 |
| | U2IRS | 无效 | 无效 |
| | U2RRM、U2LCH、U2ERE | 必须清 “0” | 必须清 “0” |
| U2SMR | IICM | 必须置 “1” | 必须置 “1” |
| | ABC | 选择仲裁失败检测时序 | 无效 |
| | BBS | 总线忙标志 | 总线忙标志 |
| | 3 ～ 7 | 必须清 “0” | 必须清 “0” |
| U2SMR2 | IICM2 | 请参照 “表 15.13 I²C bus 模式下的各功能” | 请参照 “表 15.13 I²C bus 模式下的各功能” |
| | CSC | 在允许时钟同步时，必须置 “1” | 必须清 “0” |
| | SWC | 在时钟第 9 位的下降沿将 SCL₂ 输出固定为 “L” 电平输出时，必须置 “1” | 在时钟第 9 位的下降沿将 SCL₂ 输出固定为 “L” 电平输出时，必须置 “1” |
| | ALS | 如果在检测出仲裁失败时停止 SDA₂ 输出，必须置 “1” | 必须清 “0” |
| | STAC | 必须清 “0” | 通过开始条件检测初始化 UARTi 时，必须置 “1” |
| | SWC2 | 将 SCL₂ 的输出强制置 “L” 电平时，必须置 “1” | 将 SCL₂ 的输出强制置 “L” 电平时，必须置 “1” |
| | SDHI | 在禁止 SDA₂ 输出时，必须置 “1” | 在禁止 SDA₂ 输出时，必须置 “1” |
| | 7 | 必须清 “0” | 必须清 “0” |
| U2SMR3 | 0、2、4、NODC | 必须清 “0” | 必须清 “0” |
| | CKPH | 请参照 “表 15.13 I²C bus 模式下的各功能” | 请参照 “表 15.13 I²C bus 模式下的各功能” |
| | DL2 ～ DL0 | 设定 SDA₂ 的数字延迟值 | 设定 SDA₂ 的数字延迟值 |

注 1. 在 I²C bus 模式下对此表中没有记述的位进行写操作时，只能写 “0”。

表 15.12 I²C bus 模式下使用的寄存器和设定值 （2）

| 寄存器 | 位 | 功能 | |
|---|---|---|---|
| | | 主模式时 | 从属模式时 |
| UiSMR4 | STAREQ | 在生成开始条件时，必须置 “1” | 必须清 “0” |
| | RSTAREQ | 在生成重新启动条件时，必须置 “1” | 必须清 “0” |
| | STPREQ | 在生成停止条件时，必须置 “1” | 必须清 “0” |
| | STSPSEL | 在输出各条件时，必须置 “1” | 必须清 “0” |
| | ACKD | 选择 ACK 或者 NACK | 选择 ACK 或者 NACK |
| | ACKC | 在输出 ACK 数据时，必须置 “1” | 在输出 ACK 数据时，必须置 “1” |
| | SCLHI | 如果在检测出停止条件时停止 SCL2 输出，必须置 “1” | 必须清 “0” |
| | SWC9 | 必须清 “0” | 在时钟第 9 位的下一个下降沿将 SCL2 保持 “L” 电平时，必须置 “1” |

注 1. 在 I²C bus 模式下对此表中没有记述的位进行写操作时，只能写 “0”。

表 15.13 I²C bus 模式下的各功能

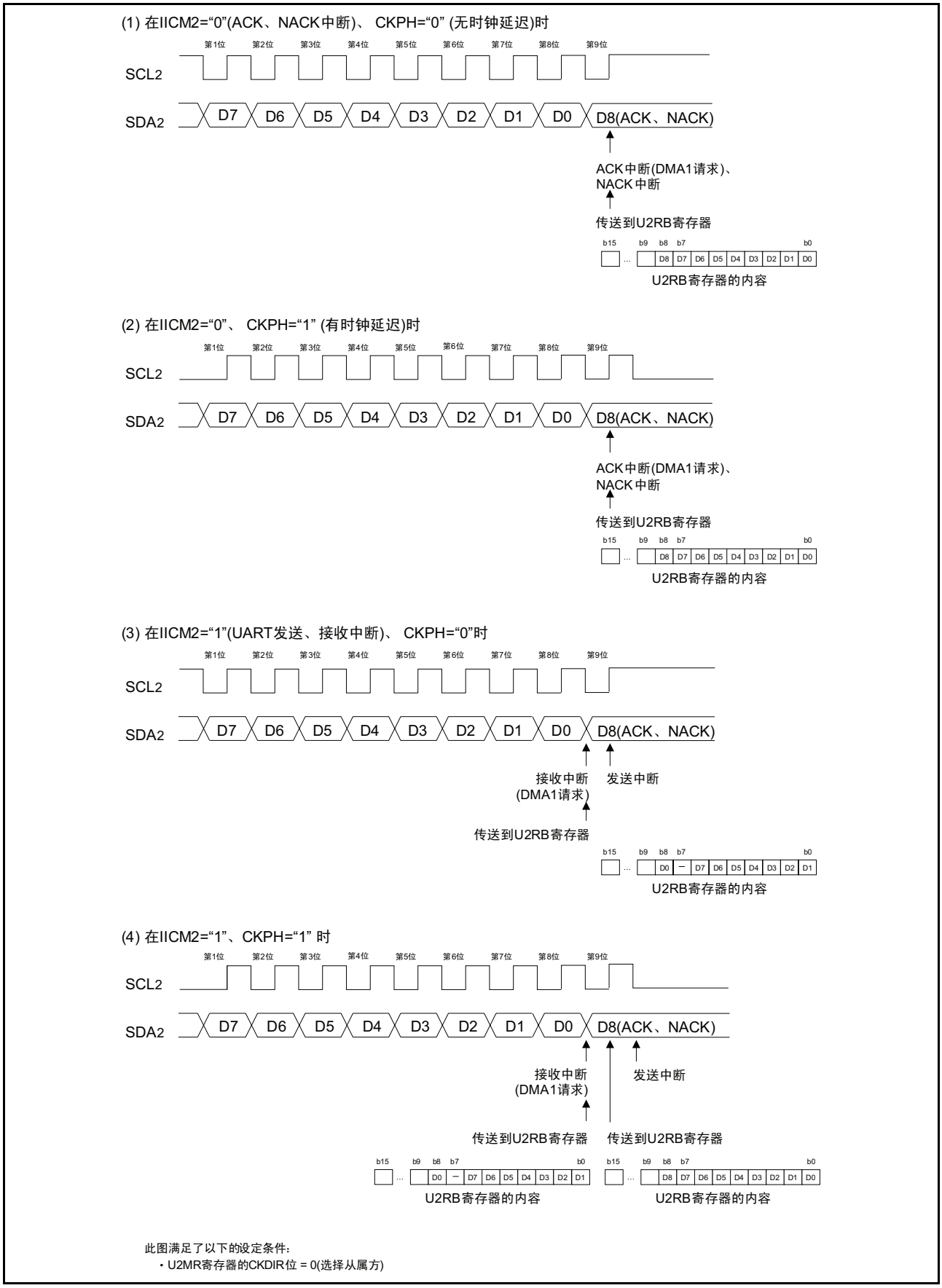
| 功能 | 时钟同步串行 I/O 模式（SMD2 ～ SMD0=001₂、IICM=0） | I²C bus 模式 （SMD2 ～ SMD0=010₂、 IICM=1） | | | |
|---|---|---|---|---|---|
| | | IICM2=0 （NACK/ACK 中断） | | IICM2=1 （UART 发送 /UART 接收中断） | |
| | | CKPH=0 （无时钟延迟） | CKPH=1 （有时钟延迟） | CKPH=0 （无延迟时钟） | CKPH=1 （有时钟延迟） |
| 中断序号 10 的源 （注 1）（参照图 15.23） | — | 开始条件检测、停止条件检测 （请参照 “表 15.14 STSPSEL 位的功能”） | | | |
| 中断序号 15 的源 （注 1）（参照图 15.23） | UART2 发送<br>发送开始或者发送结束（通过 U2IRS 选择） | 无应答检测 （NACK）<br>第 9 位的 SCL₂ 的上升沿 | | UART2 发送<br>第 9 位的 SCL₂ 的上升沿 | UART2 送信<br>第 9 位的下一个 SCL2 下降沿 |
| 中断序号 16 的源 （注 1）（参照图 15.23） | UART2 接收<br>接收第 8 位时<br>CKPOL=0 （上升）<br>CKPOL=1 （下降） | 应答检测 （ACK）<br>第 9 位的 SCL₂ 的上升沿 | | UART2 接收<br>第 9 位的 SCL₂ 的下降沿 | |
| 从 UART 接收移位寄存器将数据传送到 U2RB 寄存器的时序 | CKPOL=0 （上升）<br>CKPOL=1 （下降） | 第 9 位的 SCL₂ 的上升沿 | | 第 9 位的 SCL₂ 的下降沿 | 第 9 位的 SCL₂ 的下降沿和上升沿 |
| UART2 发送输出延迟 | 无延迟 | 有延迟 | | | |
| P7₀ 引脚的功能 | TxD2 输出 | SDA₂ 输入 / 输出 | | | |
| P7₁ 引脚的功能 | RxD2 输入 | SCL₂ 输入 / 输出 | | | |
| P7₂ 引脚的功能 | 选择 CLK2 输入或者输出 | —（不用于 I²C bus 模式） | | | |
| 噪声滤波器宽度 | 15ns | 200ns | | | |
| RxD2、 SCL2 引脚电平的读取 | 对应的端口方向位为 “0” 时能读取 | 与对应的方向位的内容无关，总是能读取 | | | |
| TxD2、 SDA₂ 输出的初始值 | CKPOL=0 （H）<br>CKPOL=1 （L） | I²C bus 模式设定前，设定在端口寄存器的值 （注 2） | | | |
| SCL₂ 的初始值和结束值 | — | H | L | H | L |
| DMA1 源（参照图 15.23） | UART2 接收 | 应答检测 （ACK） | | UART2 接收<br>第 9 位的 SCL₂ 下降沿 | |
| 接收数据的保存 | 将第 1 ～ 8 位保存到 U2RB 寄存器的 bit0 ～ 7 | 将第 1 ～ 8 位保存到 U2RB 寄存器的 bit7 ～ 0 | | 将第 1 ～ 7 位保存到 U2RB 寄存器的 bit6 ～ 0、第 8 位保存到 U2RB 寄存器的 bit8 | 将第 1 ～ 8 位保存到 U2RB 寄存器的 bit7 ～ 0 （注 3） |
| 接收数据的读取 | 原原本本地读出 U2RB 寄存器的状态 | | | | U2RB 寄存器的 bit6 ～ 0 作为 bit7 ～ 1、bit8 作为 bit0 来读 （注 4） |

注 1. 如果更改中断源，被更改中断的中断控制寄存器的 IR 位有可能变为 “1”（有中断请求）（请参照注意事项集的 “2.4 中断”）。
如果更改 U2MR 寄存器的 SMD2 ～ SMD0 位、 U2SMR 寄存器的 IICM 位、 U2SMR2 寄存器的 IICM2 位、 U2SMR3 寄存器的 CKPH 位，因为中断源和中断时序等发生变化，所以必须在更改这些位后，将 IR 位清 “0”（无中断请求）。
U2MR 寄存器的 SMD2 ～ SMC0 位， U2SMR 寄存器的 IICM 位， U2SMR2 寄存器的 IICM2 位， U2SMR3 寄存器的 CKPH 位

注 2. 必须在 U2MR 寄存器的 SMD2 ～ SMD0 位为 “0002”（串行 I/O 无效）的状态下设定 SDA2 输出的初始值。

注 3. 第 2 次给 U2RB 寄存器传送数据 （第 9 位的 SCL2 上升时）

注 4. 第 1 次给 U2RB 寄存器传送数据 （第 9 位的 SCL2 下降时）




此图满足了以下的设定条件:
・U2MR寄存器的CKDIR位 = 0(选择从属方)

图 15.23 向 U2RB 寄存器的传送和中断时序

### 15.1.3.1 开始条件和停止条件的检测

判断开始条件或者停止条件的检测。

在 SCL2 引脚为 “H”电平的状态下，如果 SDA2 引脚从 “H”电平变为 “L”电平，就产生开始条件检测中断请求；如果 SDA2 引脚从 “L”电平变为 “H”电平，就产生停止条件检测中断请求。

因为开始条件检测中断和停止条件检测中断复用中断控制寄存器和向量，所以不论由哪个请求发生的中断都必须用 U2SMR 寄存器的 BBS 位来判断。

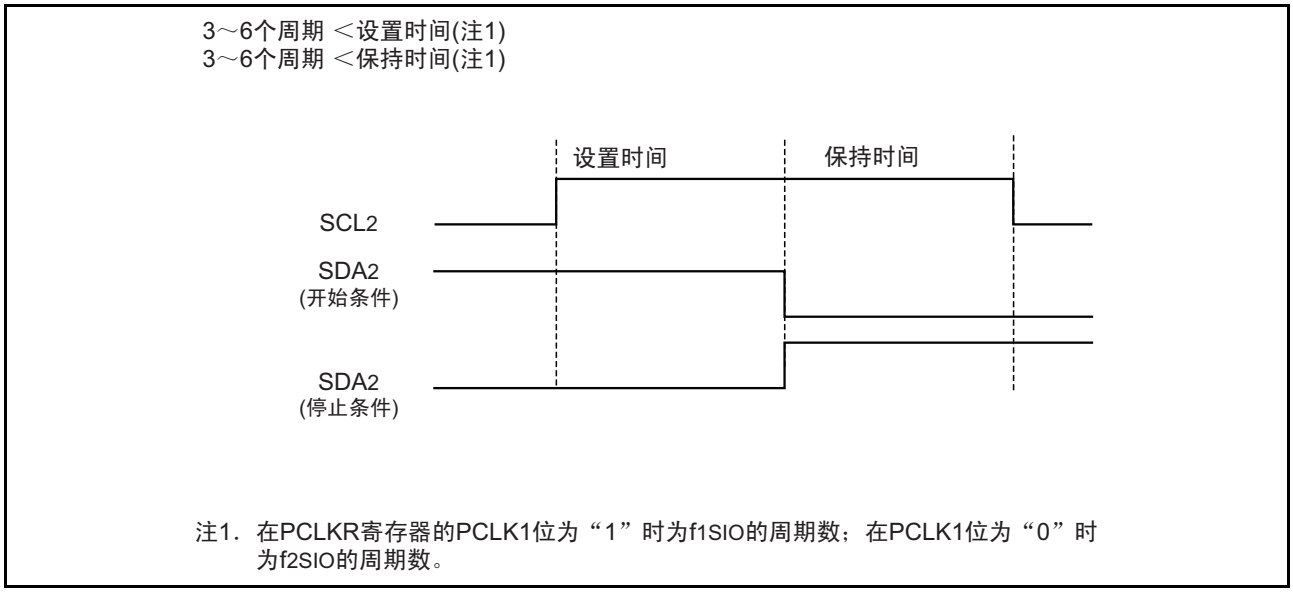



图 15.24 开始条件和停止条件的检测

### 15.1.3.2 开始条件和停止条件的输出

如果将 U2SMR4 寄存器的 STAREQ 位置 “1”（开始），就生成开始条件。

如果将 U2SMR4 寄存器的 RSTAREQ 位置 “1”（开始），就生成重新开始条件。

如果将 U2SMR4 寄存器的 STPREQ 位置 “1”（开始），就生成停止条件。

输出的步骤如下：

（1）将 STAREQ 位、 RSTAREQ 位或者 STPREQ 位置 “1”（开始）

（2）将 U2SMR4 寄存器的 STSPSEL 位置 “1”（输出）

STSPSEL 位的功能如表 15.14 和图 15.25 所示。

表 15.14 STSPSEL 位的功能

| 功能 | STSPSEL=0 | STSPSEL=1 |
|---|---|---|
| SCL2、 SDA2 引脚的输出 | 输出传送时钟和数据。<br>通过程序采用端口实现开始条件和停止条件的输出 （不通过硬件自动生成） | 根据 STAREQ 位、 RSTAREQ 位或者 STPREQ 位输出开始条件和停止条件 |
| 开始条件和停止条件的中断请求产生时序 | 开始条件和停止条件检测 | 开始条件和停止条件生成结束 |

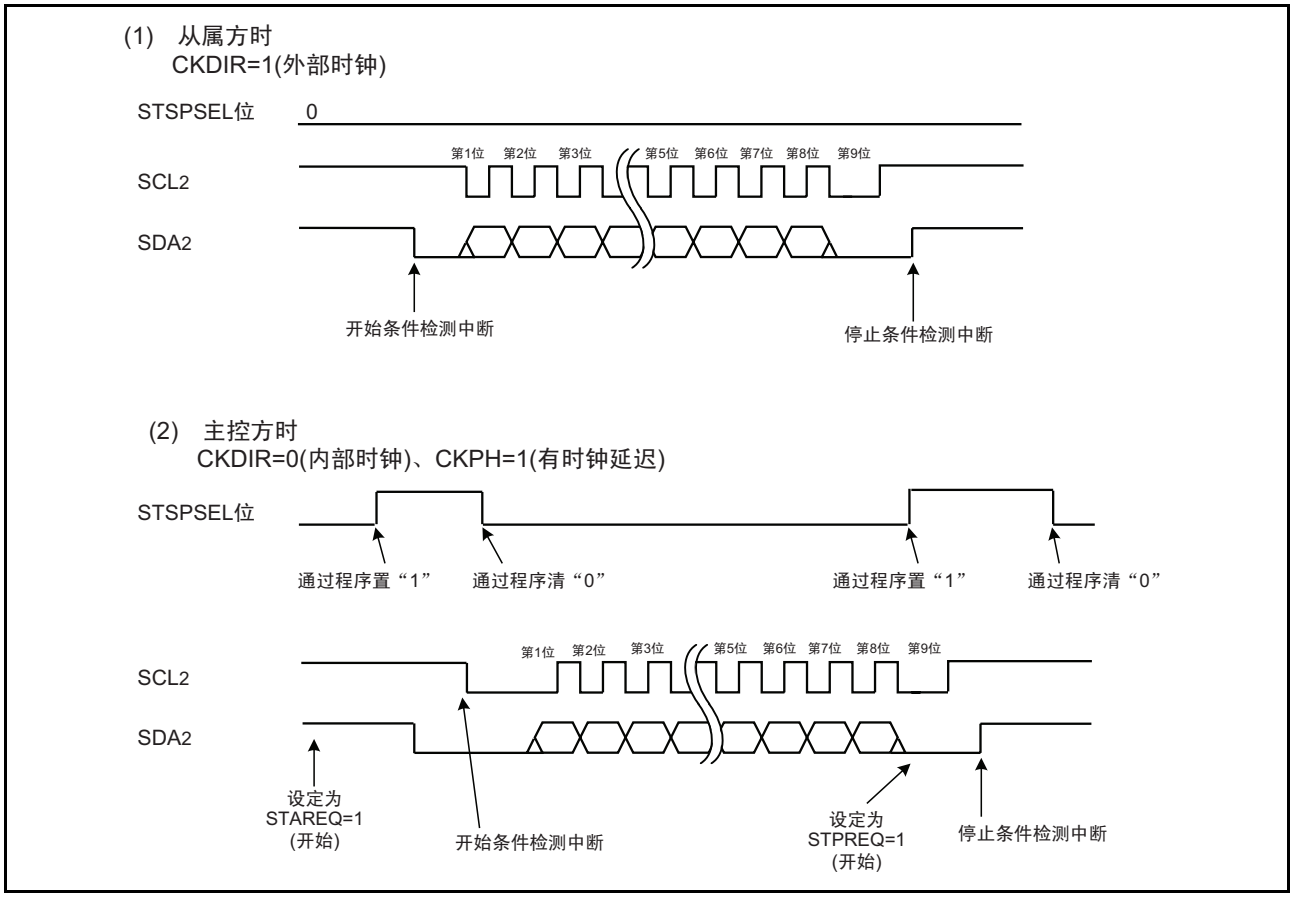



图 15.25 STSPSEL 位的功能

### 15.1.3.3 仲裁

通过 SCL2 的上升沿的时序判断发送数据和 SDA2 引脚输入数据是否不一致。通过 U2SMR 寄存器的 ABC 位选择 U2RB 寄存器的 ABT 位的更新时序。在 ABC 位为 “0”（按位更新）时，如果在判断时检测出不一致， ABT 位就为 “1”；如果未检测到不一致， ABT 位就为 “0”。如果将 ABC 位置 “1”，只要在判断时检测出一次不一致，就在第 9 个时钟的下降沿 ABT 位变为 “1”（不一致检测）。而且，在按字节更新时，必须在第 1 个字节的应答检测结束后，先将 ABT 位清 “0”（未检测到），然后传送下一个字节。

如果将 U2SMR2 寄存器的 ALS 位置 “1”（允许 SDA2 输出停止），就发生仲裁失败，并在 ABT 位变为 “1”（不一致检测）的同时， SDA2 引脚变为高阻抗状态。

#### 15.1.3.4 传送时钟

通过如图 15.25 所示的传送时钟进行发送和接收。

U2SMR2 寄存器的 CSC 位是使内部生成的时钟 （内部 SCL2）和 SCL2 引脚输入的外部时钟同步的位。如果将 CSC 位置 “1”（允许时钟同步），在内部 SCL2 为 “H”电平时，如果检测到 SCL2 引脚的下降沿，就将内部 SCL2 作为 “L”电平，在将 U2BRG 寄存器的值再装入后开始 L 区间的计数。另外，在 SCL2 引脚为 “L”电平时，如果内部 SCL2 从 “L”电平变为 “H”电平，就停止计数，此后，如果 SCL2 引脚为 “H”电平，就重新开始计数。因此， UART2 的传送时钟为内部 SCL2 和 SCL2 引脚信号的逻辑与。而且，传送时钟在从内部 SCL2 的第 1 位的下降沿的半个周期前到第 9 位的上升沿的期间运行。使用此功能时，对传送时钟必须选择内部时钟。

能通过 U2SMR2 寄存器的 SWC 位并在时钟的第 9 位下降沿，选择是将 SCL2 引脚固定为 “L”电平输出还是解除固定的 “L”电平输出。

如果将 U2SMR4 寄存器的 SCLHI 位置 “1”（允许），就在检测停止条件时停止 SCL2 输出 （高阻抗状态）。

如果 U2SMR2 寄存器的 SWC2 位置 “1”（0 输出），即使在发送和接收中也能从 SCL2 引脚强制输出 “L”电平。如果将 SWC2 位清 “0”（传送时钟），就解除从 SCL2 引脚输出 “L”电平，而是输入 / 输出传送时钟。

在 U2SMR3 寄存器的 CKPH 位为 “1”时，如果将 U2SMR4 寄存器的 SWC9 位置 “1”（允许 SCL2 保持 “L”电平），就在时钟第 9 位的下一个下降沿将 SCL2 引脚固定为 “L”电平输出；如果将 SWC9 位清 “0”（禁止 SCL2 保持 “L”电平），就解除固定的 “L”电平输出。

#### 15.1.3.5 SDA2 输出

从 $D_7$ 按顺序输出写在 U2TB 寄存器的 bit7 ～ 0($D_7$ ～ $D_0$) 的值，第 9 位 （$D_8$）为 ACK 或者 NACK。

必须在 IICM=1($I^2C$ bus 模式 ) 并且 U2MR 寄存器的 SMD2 ～ SMD0 位为 “$000_2$”（串行 I/O 无效）的状态下设定 SDA2 发送输出的初始值。

能根据 U2SMR3 寄存器的 DL2 ～ DL0 位设定 SDA2 的输出无延迟或者设定延迟 U2BRG 计数源的 2 ～ 8 个周期。

如果将 U2SMR2 寄存器的 SDHI 位置 “1”（禁止 SDA2 输出）， SDA2 引脚就被强制变为高阻抗状态。另外，不能在 UART2 传送时钟的上升沿时序写 SDHI 位。 ABT 位有可能为 “1”（检测）。

#### 15.1.3.6 SDA2 输入

在 IICM2 位为 “0”时，将接收数据的第 1 ～ 8 位 （$D_7$ ～ $D_0$）保存到 U2RB 寄存器的 bit7 ～ 0，第 9 位（$D_8$）为 ACK 或者 NACK。

在 IICM2 位为 “1”时，将接收数据的第 1 ～ 7 位 （$D_7$ ～ $D_1$）保存到 U2RB 寄存器的 bit6 ～ 0、第 8 位（$D_0$）保存到 U2RB 寄存器的 bit8。即使在 IICM2 位为 “1”时，只要 CKPH 位为 “1”，也能在第 9 位的时钟上升沿后通过读取 U2RB 寄存器来读取和 IICM2 位为 “0”时的相同数据。

#### 15.1.3.7 ACK、 NACK

U2SMR4 寄存器的 STSPSEL 位为 “0”（不生成开始条件和停止条件）并且 U2SMR4 寄存器的 ACKC 位为 “1”（输出 ACK 数据）时，从 SDA2 引脚输出 U2SMR4 寄存器的 ACKD 位的值。

IICM2 位为 “0”时，如果在发送时钟的第 9 位上升沿时 SDA2 引脚一直为 “H”电平，就产生 NACK 中断请求；如果在发送时钟的第 9 位上升沿时 SDA2 引脚一直为 “L”电平，就产生 ACK 中断请求。

如果对 DMA1 请求源选择 ACK，就能通过应答检测启动 DMA 传送。

#### 15.1.3.8 发送和接收初始化

如果将 STAC 位置 “1”（允许 UART2 初始化）并检测出开始条件，就进行如下运行 :

- 初始化发送移位寄存器，将 U2TB 寄存器的内容传送到发送移位寄存器。把下一个输入时钟作为第 1 位开始发送数据。但是，在从时钟输入到输出第 1 位数据之间， UART2 输出值不变而一直为检测出开始条件时的值。
- 初始化接收移位寄存器，把下一个输入时钟开始作为第 1 位开始接受数据。
- SWC 位变为 “1”（允许 SCL2 等待输出）。在时钟第 9 位的下降沿 SCL2 引脚变为 “L”电平。

而且，在使用此功能并开始 UART2 的发送和接收时， TI 位不变。另外，在使用此功能时，必须选择外部时钟作为传送时钟。

### 15.1.4 特殊模式 2(UART2)

特殊模式 2 可以使 1 个主控方与多个从属方进行串行通讯，并且可以选择传送时钟的极性和相位。特殊模式 2 的规格如**表 15.15**、特殊模式 2 下使用的寄存器和设定值如**表 15.16**、特殊模式 2 的通信控制的例子如**图 15.26** 所示。

表 15.15 特殊模式 2 的规格

| 项目 | 规格 |
|---|---|
| 传送数据格式 | 传送数据长度 8 位 |
| 传送时钟 | • 主模式<br>U2MR 寄存器的 CKDIR 位为 “0”（选择内部时钟）：fj/(2(n+1))<br>fj=$f_{1SIO}$、 $f_{2SIO}$、 $f_{8SIO}$、 $f_{32SIO}$ n：U2BRG 寄存器的设定值 $00_{16}$ ～ $FF_{16}$。<br>• 从属模式<br>CKDIR 位为 “1”（选择外部时钟）：从 CLK2 引脚的输入 |
| 发送控制、接收控制 | 通过 I/O 端口控制 |
| 发送开始条件 | 开始发送时需要以下条件 （注 1）：<br>• U2C1 寄存器的 TE 位为 “1”（允许发送）<br>• U2C1 寄存器的 TI 位为 “0”（U2TB 寄存器中有数据） |
| 接收开始条件 | 开始接收时需要以下条件 （注 1）：<br>• U2C1 寄存器的 RE 位为 “1”（允许接收）<br>• TE 位为 “1”（允许发送）<br>• TI 位为 “0”（U2TB 寄存器中有数据） |
| 中断请求产生时序 | 发送时可选择以下的任意条件：<br>• U2C1 寄存器的 U2IRS 位为 “0”（发送缓冲器空）：<br>在从 U2TB 寄存器给 UART2 发送寄存器传送数据时 （发送开始时）<br>• U2IRS 位为 “1”（发送结束）：在从 UART2 发送寄存器结束数据传送时<br>接收时：<br>• 在从 UART2 接收寄存器给 U2RB 寄存器传送数据时 （接收结束时） |
| 错误检测 | 上溢错误 （注 2）<br>如果在读取 U2RB 寄存器前开始接收下一个数据并且接收下一个数据的第 7 位，就发生上溢错误 |
| 选择功能 | • 选择时钟相位<br>可选择传送时钟的极性和相位的 4 种组合 |

注 1. 在选择外部时钟时，必须满足以下条件：U2C0 寄存器的 CKPOL 位为 “0”（在传送时钟的下降沿输出发送数据，在上升沿输入接收数据）时，外部时钟为 “H”电平状态； CKPOL 位为 “1”（在传送时钟的上升沿输出发送数据，在下降沿输入接收数据）时，外部时钟为 “L”电平状态。

注 2. 如果发生上溢错误， U2RB 寄存器的内容不定。另外， S2RIC 寄存器的 IR 位不变。

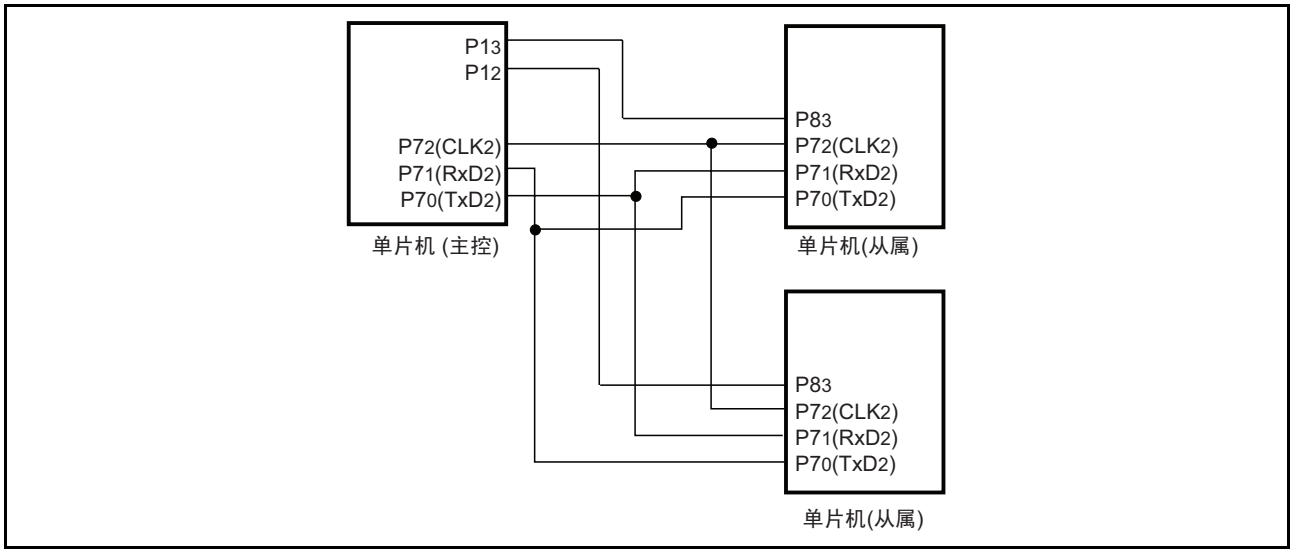



图 15.26 特殊模式 2 的通信控制的例子 （UART2）

表 15.16 特殊模式 2 下使用的寄存器和设定值

| 寄存器 | 位 | 功能 |
|---|---|---|
| U2TB （注 1） | 0 ～ 7 | 设定发送数据 |
| U2RB （注 1） | 0 ～ 7 | 能读取接收数据 |
| | OER | 上溢错误标志 |
| U2BRG | 0 ～ 7 | 设定传送速度 |
| U2MR （注 1） | SMD2 ～ SMD0 | 置 “$001_2$” |
| | CKDIR | 主模式时清 “0”，从属模式时置 “1” |
| | IOPOL | 必须清 “0” |
| U2C0 | CLK0,CLK1 | 选择 U2BRG 的计数源 |
| | CRS | 因为 CRD=1，所以无效 |
| | TXEPT | 发送寄存器空标志 |
| | CRD | 必须置 “1” |
| | NCH | 选择 $TxD_2$ 引脚的输出形式 |
| | CKPOL | 能通过和 U2SMR3 寄存器的 CKPH 位的组合设定时钟的相位 |
| | UFORM | 必须清 “0” |
| U2C1 | TE | 在允许发送和接收时，必须置 “1” |
| | TI | 发送缓冲器空标志 |
| | RE | 在允许接收时，必须置 “1” |
| | RI | 接收结束标志 |
| | U2IRS | 选择 UART2 发送中断源 |
| | U2RRM、 U2LCH、 U2ERE | 必须清 “0” |
| U2SMR | 0 ～ 7 | 必须清 “0” |
| U2SMR2 | 0 ～ 7 | 必须清 “0” |
| U2SMR3 | CKPH | 能通过和 U2C0 寄存器的 CKPOL 位的组合设定相位 |
| | NODC | 必须清 “0” |
| | 0、 2、 4 ～ 7 | 必须清 “0” |
| U2SMR4 | 0 ～ 7 | 必须清 “0” |

注 1. 在特殊模式 2 下对此表中没有记述的位进行写操作时，只能写 “0”。

#### 15.1.4.1 时钟相位设定功能

传送时钟的相位和极性共有 4 种组合，可以通过 U2SMR3 寄存器的 CKPH 位和 U2C0 寄存器的 CKPOL 位进行选择。

必须在进行传送的主控方和从属方设定相同的传送时钟的极性和相位。

(1) 主控方 （内部时钟）

主控方 （内部时钟）的发送和接收时序如图 15.27 所示。

(2) 从属方 （外部时钟）

从属方 （外部时钟）的发送和接收时序 （CKPH=0）如图 15.28、从属方 （外部时钟）的发送和接收时序 （CKPH=1）如图 15.29 所示。

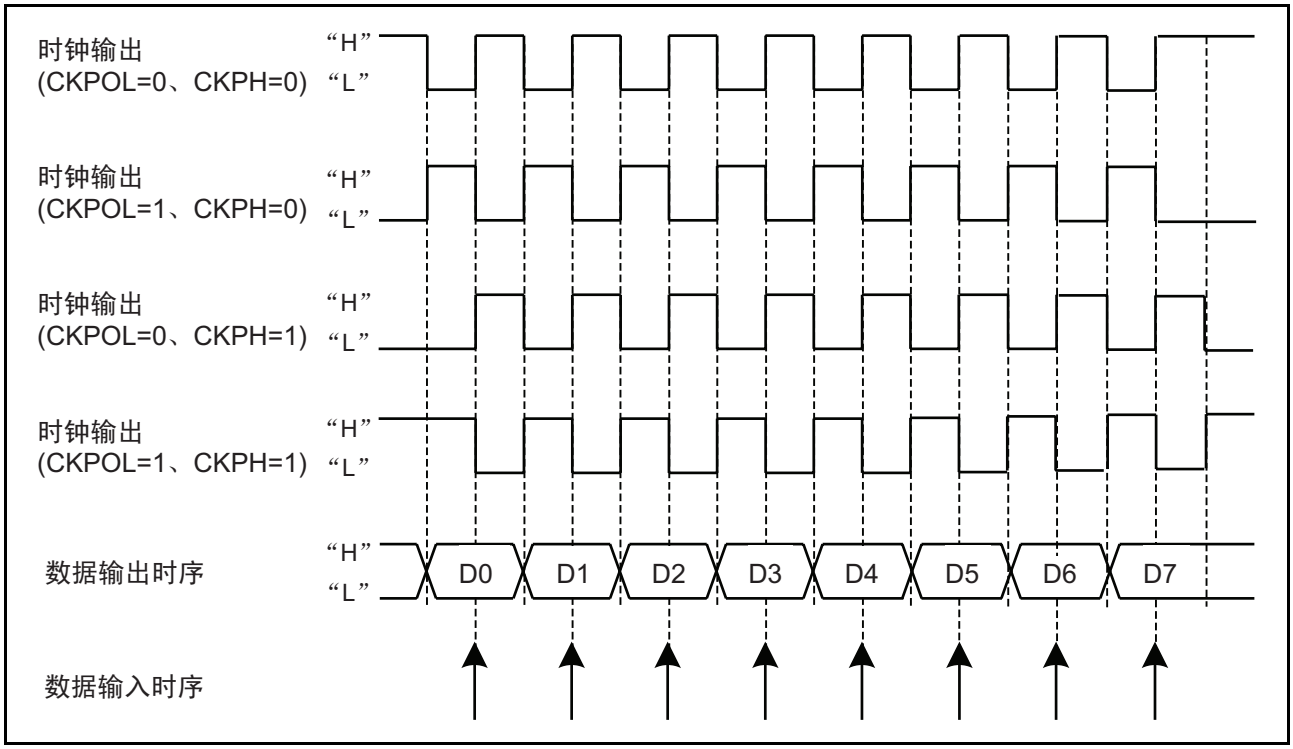



图 15.27 主控方 （内部时钟）的发送和接收时序

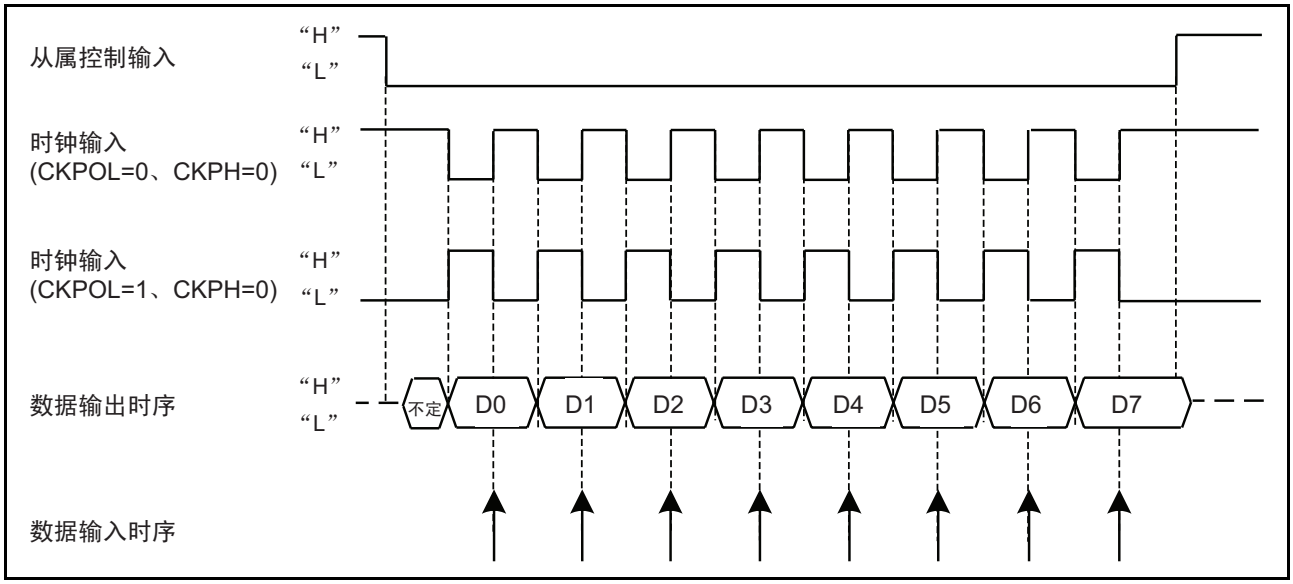



图 15.28 从属方 （外部时钟）的发送和接收时序 （CKPH=0）

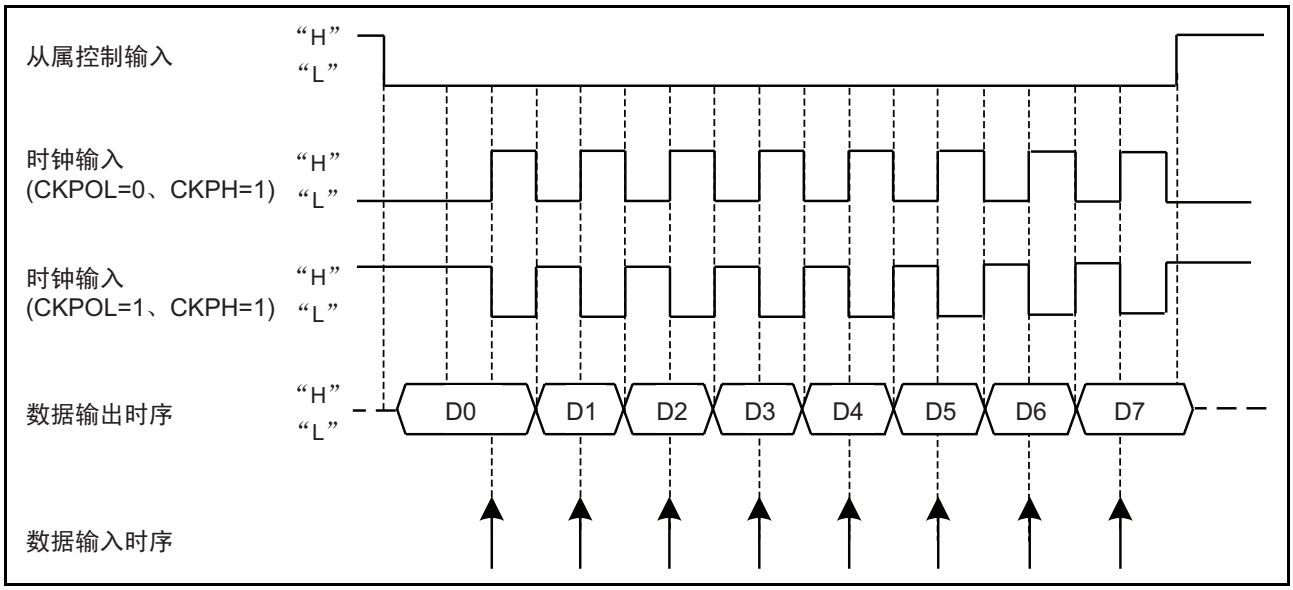



图 15.29 从属方 （外部时钟）的发送和接收时序 （CKPH=1）

### 15.1.5 特殊模式 3 （IEBus 模式） (UART2)

特殊模式 3 是通过 UART 模式的 1 个字节的波形使它接近 IEBus 的 1 位的模式。

IEBus 模式下使用的寄存器和设定值如表 15.17、总线冲突检测功能关联位的功能如图 15.30 所示。

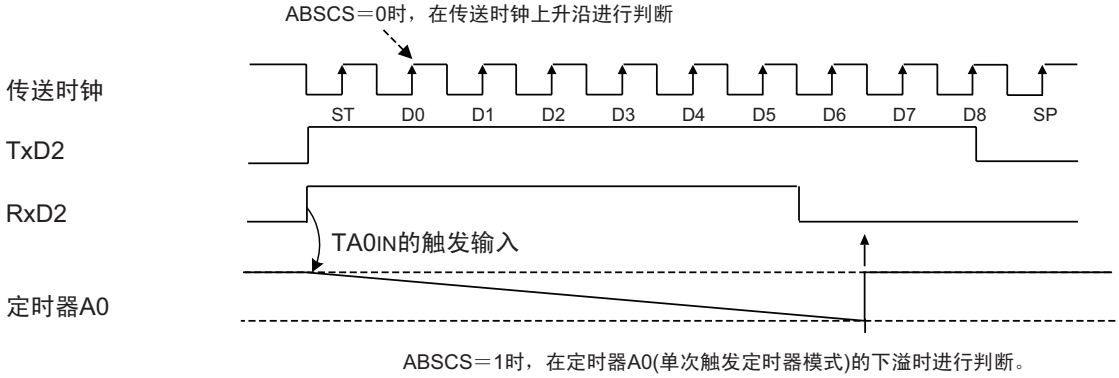
在 TxD2 引脚的输出电平与 RxD2 引脚的输入电平不同时，产生 UART2 总线冲突检测中断请求。

表 15.17 IEBus 模式下使用的寄存器和设定值

| 寄存器 | 位 | 功能 |
|---|---|---|
| U2TB | 0 ～ 8 | 设定发送数据 |
| U2RB （注 1） | 0 ～ 8 | 能读取接收数据 |
| | OER、 FER、 PER、 SUM | 错误标志 |
| U2BRG | 0 ～ 7 | 设定传送速度 |
| U2MR | SMD2 ～ SMD0 | 置 “$110_2$” |
| | CKDIR | 选择内部时钟或者外部时钟 |
| | STPS | 必须清 “0” |
| | PRY | 因为 PRYE=0，所以无效 |
| | PRYE | 必须清 “0” |
| | IOPOL | 选择 TxD 和 RxD 输入 / 输出极性 |
| U2C0 | CLK1 ～ CLK0 | 选择 U2BRG 的计数源 |
| | CRS | 因为 CRD=1，所以无效 |
| | TXEPT | 发送寄存器空标志 |
| | CRD | 必须置 “1” |
| | NCH | 选择 $TxD_2$ 引脚的输出形式 |
| | CKPOL | 必须清 “0” |
| | UFORM | 必须清 “0” |
| U2C1 | TE | 在允许发送时，必须置 “1” |
| | TI | 发送缓冲器空标志 |
| | RE | 在允许接收时，必须置 “1” |
| | RI | 接收结束标志 |
| | U2IRS | 选择 UART2 发送中断源 |
| | U2RRM、 U2LCH、 U2ERE | 必须清 “0” |
| U2SMR | 0 ～ 3、 7 | 必须清 “0” |
| | ABSCS | 选择总线冲突检测的采样时序 |
| | ACSE | 在使用发送允许位自动清除时，必须置 “1” |
| | SSS | 选择发送开始条件 |
| U2SMR2 | 0 ～ 7 | 必须清 “0” |
| U2SMR3 | 0 ～ 7 | 必须清 “0” |
| U2SMR4 | 0 ～ 7 | 必须清 “0” |

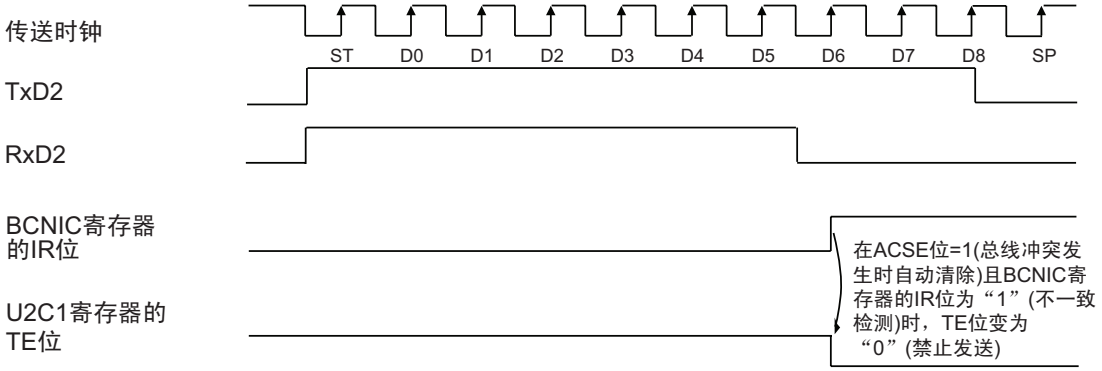
注 1. 在 IEBus 模式下对此表中没有记述的位进行写操作时，只能写 “0”。

(1) U2SMR寄存器的ABSCS位 (选择总线冲突检测采样时钟)



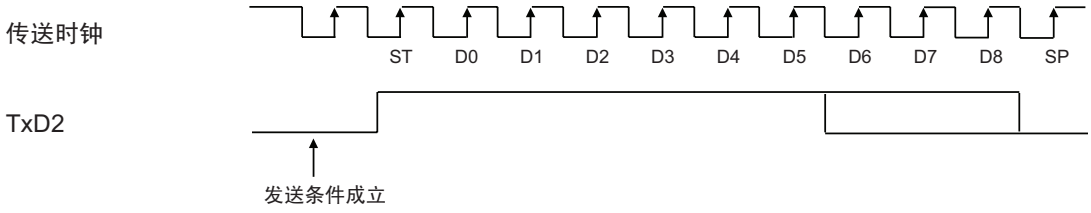

ABSCS＝1时，在定时器A0(单次触发定时器模式)的下溢时进行判断。

(2) U2SMR寄存器的ACSE位 (发送允许位自动清除)

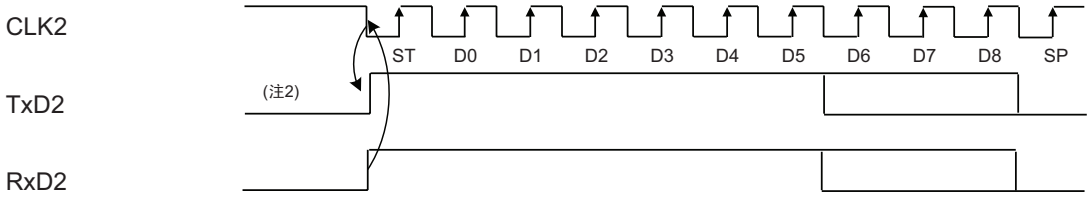



(3) U2SMR寄存器的SSS位(选择发送开始条件)

SSS=0时，在发送允许条件成立后，从传送时钟的1个周期后开始发送




SSS位=1时，在RxD2的上升沿(注1)开始发送




注1．在IOPOL=0时，为RxD2的下降沿。在IOPOL=1时，为RxD2的上升沿。
注2．发送条件必须在RxD2的下降沿(注1)前成立。

此图为IOPOL=1(有反相)时的情况。

图 15.30 总线冲突检测功能关联位的功能

### 15.1.6 特殊模式 4 （SIM 模式） (UART2)

特殊模式 4 是基于 UART 模式，兼容 SIM 接口的模式。能实现正向格式和反向格式，并且能在检测奇偶校验错误时，从 TxD2 引脚输出 “L” 电平。 SIM 模式的规格如表 15.18、 SIM 模式下使用的寄存器和设定值如表 15.19 所示。

表 15.18 SIM 模式的规格

| 项目 | 规格 |
|---|---|
| 传送数据格式 | • 正向格式<br>• 反向格式 |
| 传送时钟 | • U2MR 寄存器的 CKDIR 位为 “0”（内部时钟） :fi/(16(n+1))<br>fi=$f_{1SIO}$、 $f_{2SIO}$、 $f_{8SIO}$、 $f_{32SIO}$。 n=U2BRG 寄存器的设定值 $00_{16}$ ～ $FF_{16}$<br>• CKDIR 位为 “1”（外部时钟） :$f_{EXT}$/(16(n+1))<br>$f_{EXT}$ 是从 $CLK_2$ 引脚的输入。 n=U2BRG 寄存器的设定值 $00_{16}$ ～ $FF_{16}$ |
| 发送开始条件 | • 开始发送时需要以下条件 :<br>- U2C1 寄存器的 TE 位为 “1”（允许发送）<br>- U2C1 寄存器的 TI 位为 “0”（U2TB 寄存器中有数据） |
| 接收开始条件 | • 开始接收时需要以下条件 :<br>- U2C1 寄存器的 RE 位为 “1”（允许接收）<br>- 检测到开始位 |
| 中断请求产生时序 （注 2） | • 在发送时<br>从 UART2 发送寄存器数据传送结束时 （U2IRS 位 = “1”）<br>• 在接收时<br>从 UART2 接收寄存器给 U2RB 寄存器传送数据 （接收结束）时 |
| 错误检测 | • 上溢错误 （注 1）<br>如果在读取 U2RB 寄存器前开始接收下一个数据，在接收下一个数据的最后停止位的前 1 位时发生上溢错误<br>• 帧错误<br>当检测到的停止位个数不同于设定值时，产生帧错误<br>• 奇偶校验错误<br>如果在接收时检测出上溢错误，就从 TxD2 引脚端子输出奇偶校验错误信号<br>如果在发送时发生发送中断，就根据 RxD2 引脚的输入电平检测奇偶校验错误<br>• 错误和标志<br>如果发生上溢错误、帧错误或者奇偶校验错误中的任何一个错误，错误和标志就为 “1” |

注 1. 如果发生上溢错误， U2RB 寄存器的内容不定。另外， S2RIC 寄存器的 IR 位不变。

注 2. 如果在解除复位后将 U2C1 寄存器的 U2IRS 位置 “1”（发送结束）、 U2ERE 位置 “1”（输出错误信号），就产生发送中断请求。因此，在使用 SIM 模式时，必须在设定后将 IR 位清 “0”（无中断请求）。

表 15.19 SIM 模式下使用的寄存器和设定值

| 寄存器 | 位 | 功能 |
|---|---|---|
| U2TB （注 1） | 0 ～ 7 | 设定发送数据 |
| U2RB （注 1） | 0 ～ 7 | 能读取接收数据 |
| | OER、FER、PER、SUM | 错误标志 |
| U2BRG | 0 ～ 7 | 设定传送速度 |
| U2MR | SMD2 ～ SMD0 | 置 “$101_2$” |
| | CKDIR | 选择内部时钟或者外部时钟 |
| | STPS | 必须清 “0” |
| | PRY | 在正向格式时，必须置 “1”；在反向格式时，必须清 “0” |
| | PRYE | 必须置 “1” |
| | IOPOL | 必须清 “0” |
| U2C0 | CLK0,CLK1 | 选择 U2BRG 的计数源 |
| | CRS | 因为 CRD=1，所以无效 |
| | TXEPT | 发送寄存器空标志 |
| | CRD | 必须置 “1” |
| | NCH | 必须置 “1” |
| | CKPOL | 必须清 “0” |
| | UFORM | 在正向格式时，必须清 “0”；在反向格式时，必须置 “1” |
| U2C1 | TE | 在允许发送时，必须置 “1” |
| | TI | 发送缓冲器空标志 |
| | RE | 在允许接收时，必须置 “1” |
| | RI | 接收结束标志 |
| | U2IRS | 必须置 “1” |
| | U2RRM | 必须清 “0” |
| | U2LCH | 在正向格式时，必须清 “0”；在反向格式时，必须置 “1” |
| | U2ERE | 必须置 “1” |
| U2SMR （注 1） | 0 ～ 3 | 必须清 “0” |
| U2SMR2 | 0 ～ 7 | 必须清 “0” |
| U2SMR3 | 0 ～ 7 | 必须清 “0” |
| U2SMR4 | 0 ～ 7 | 必须清 “0” |

注 1. 在 SIM 模式下对此表中没有记述的位进行写操作时，只能写 “0”。

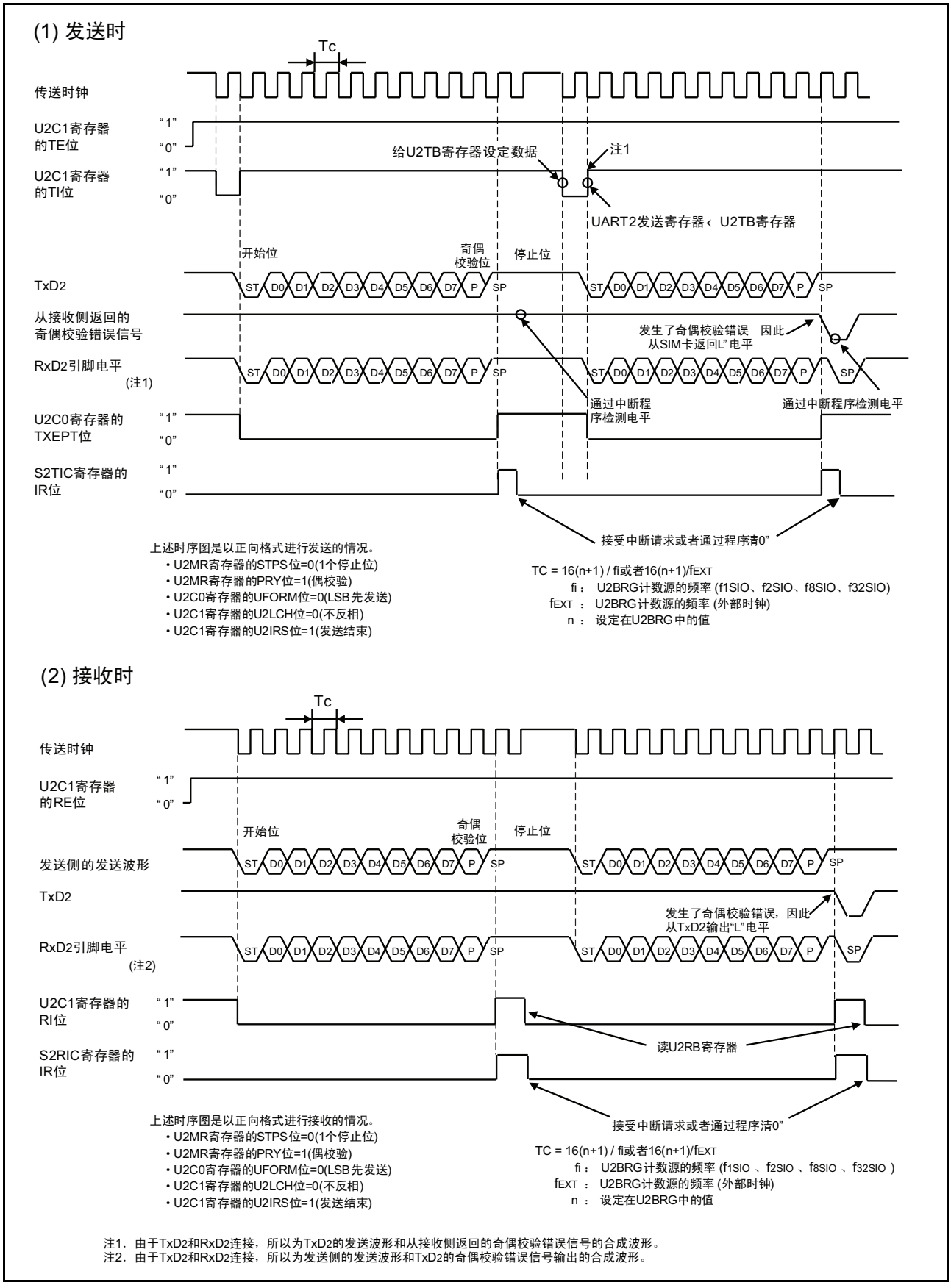



图 15.31 SIM 模式的发送和接收时序的例子

SIM 接口的连接示例如图 15.32 所示，必须将 TxD2 和 RxD2 连接后上拉。

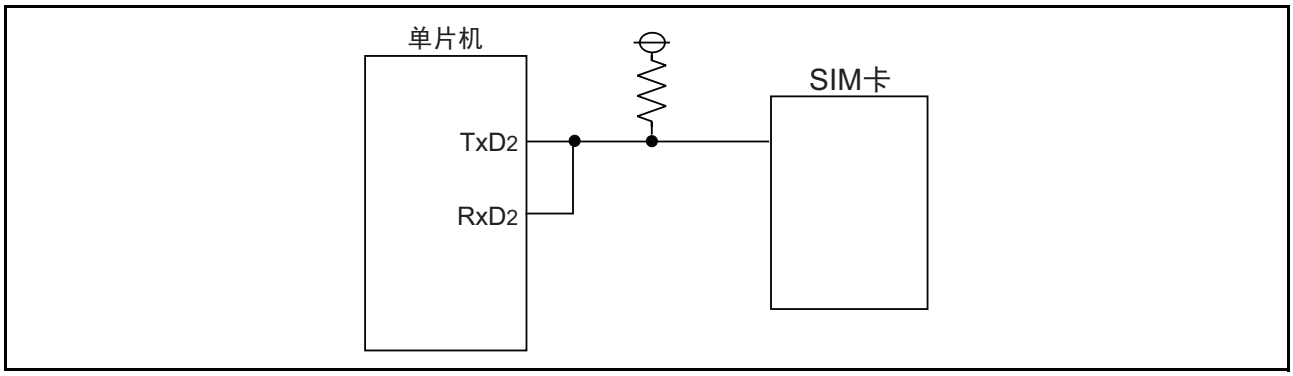



图 15.32 SIM 接口的连接示例

### 15.1.6.1 奇偶校验错误信号的输出功能

如果将 U2C1 寄存器的 U2ERE 位置 “1”，就能使用奇偶校验错误信号。

- 接收时
  如果在接收时检测出奇偶校验错误，奇偶校验错误信号就为输出信号，并在如图 15.33 所示的时序里 TxD2 输出变为 “L” 电平。但是，如果在输出奇偶校验错误信号中读取 U2RB 寄存器， PER 位就变为 “0”，同时 TxD2 输出也恢复到 “H” 电平。
- 发送时
  发送时，在输出停止位的下一个传送时钟下降沿产生发送结束中断请求。因此，如果通过发送结束中断程序读取 RxD2 和引脚复用的端口，就能判断奇偶校验错误信号是否被返回。

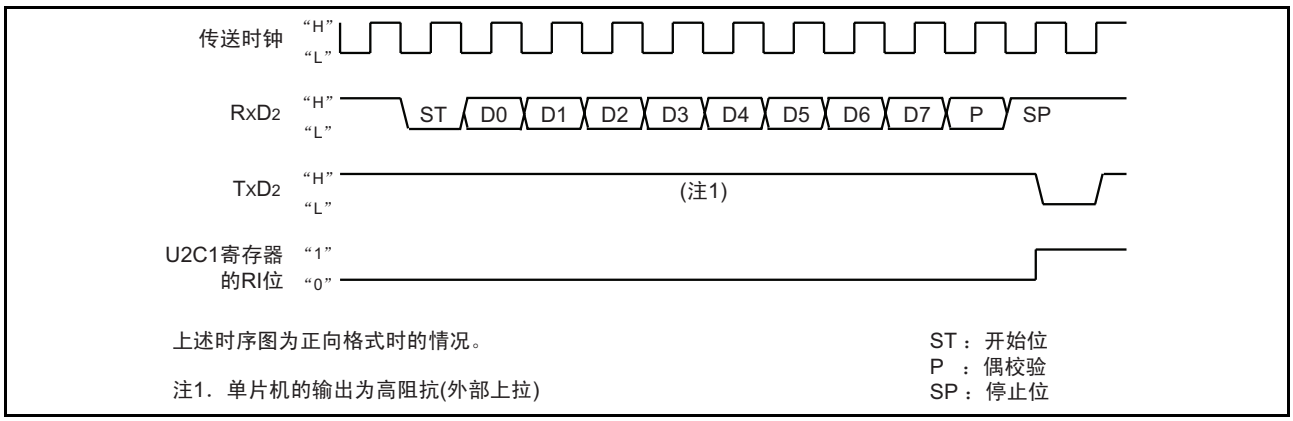



图 15.33 奇偶校验错误信号的输出时序

### 15.1.6.2 格式

- 正向格式
  必须将 U2MR 寄存器的 PRY 位置 “1”、 U2C0 寄存器的 UFORM 位清 “0”、 U2C1 寄存器的 U2LCH 位清 “0”
- 反向格式
  必须 PRY 位清 “0”、 UFORM 位置 “1”、 U2LCH 位置 “1”。
  SIM 接口格式如图 15.34 所示。

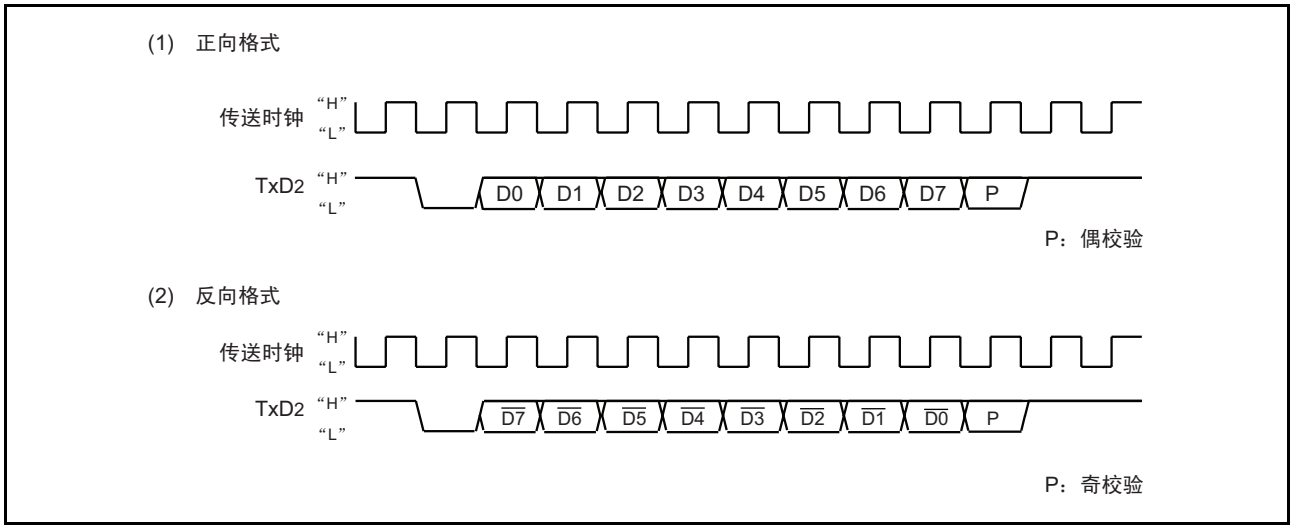



图 15.34 SIM 接口格式

## 15.2 SI/O3 和 SI/O4

**注意**

64 引脚版中没有 SI/O4、在 64 引脚版中不能使用 SI/O4。

SI/O3 和 SI/O4 为时钟同步专用串行 I/O。
SI/O3 和 SI/O4 框图如图 15.35、 SI/O3 和 SI/O4 关联寄存器如图 15.36 所示。
SI/O3 和 SI/O4 的规格如表 15.20 所示。

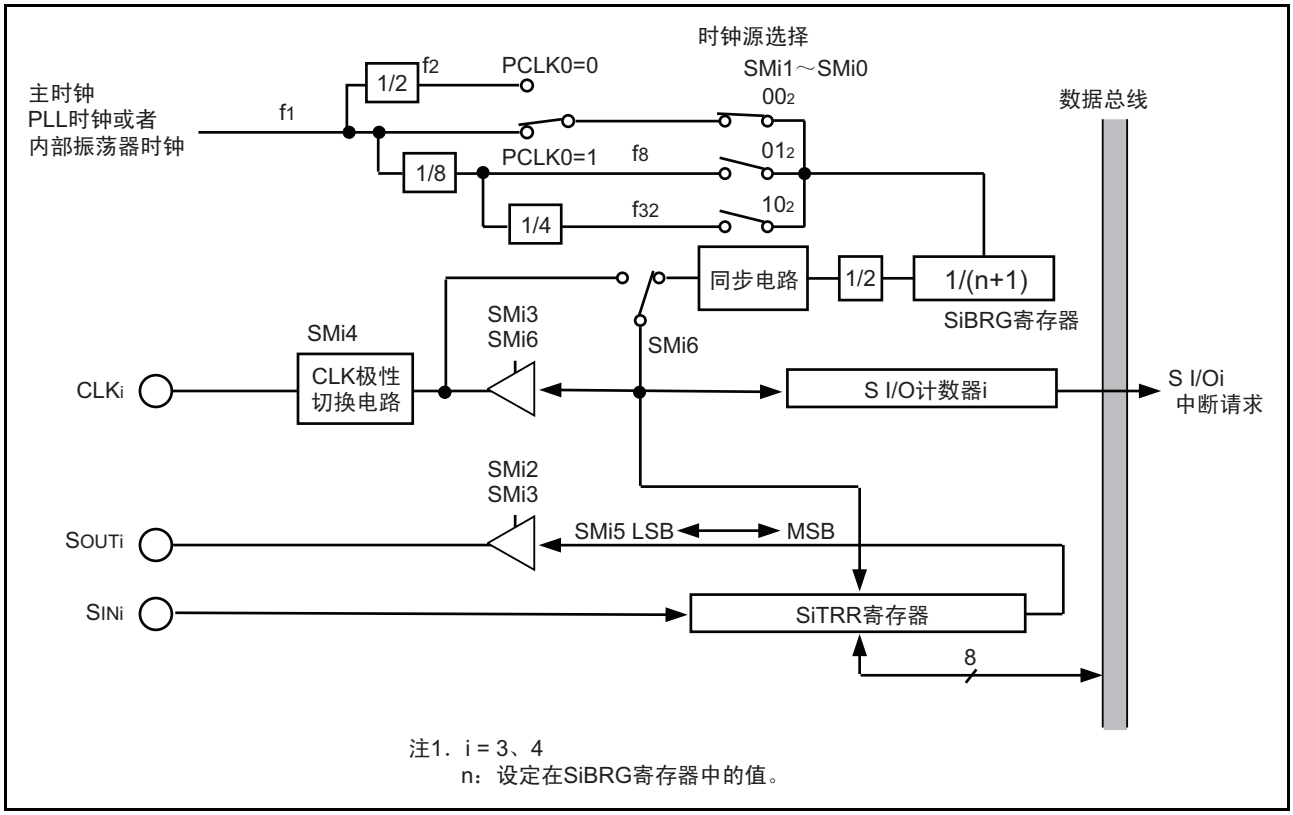



图 15.35 SI/O3 和 SI/O4 框图

S I/Oi 控制寄存器(i=3、4)(注1)

b7 b6 b5 b4 b3 b2 b1 b0

| 符号 | 地址 | 复位后的值 |
|---|---|---|
| S3C | $036216$地址 | $010000002$ |
| S4C | $036616$地址 | $010000002$ |

| 位符号 | 位名 | 功能 | RW |
|---|---|---|---|
| SMi0 | 内部同步时钟选择位(注5) | b1 b0<br>0 0：选择$f_1$或者$f_2$<br>0 1：选择$f_8$<br>1 0：选择$f_{32}$<br>1 1：不能设定 | RW |
| SMi1 | | | RW |
| SMi2 | SOUTi输出禁止位(注4) | 0：SOUTi输出<br>1：禁止SOUTi输出(高阻抗) | RW |
| SMi3 | S I/Oi端口选择位 | 0：I/O端口<br>1：SOUTi输出、CLKi功能 | RW |
| SMi4 | CLK极性选择位 | 0：在传送时钟下降沿输出发送数据，在上升沿输入接收数据<br>1：在传送时钟上升沿输出发送数据，在下降沿输入接收数据 | RW |
| SMi5 | 传送方向选择位 | 0：LSB先发送<br>1：MSB先发送 | RW |
| SMi6 | 同步时钟选择位 | 0：外部时钟(注2)<br>1：内部时钟(注3) | RW |
| SMi7 | SOUTi初始值设定位 | 在SMi3=0时有效<br>0：输出“L”电平<br>1：输出“H”电平 | RW |

注1．必须通过将PRCR寄存器的PRC2位置“1”（允许写）后的下一条指令，写S4C寄存器。
注2．必须将SMi3位置“1”、对应的端口方向位清“0”(输入模式)。
注3．必须将SMi3位置“1”(SOUTi输出、CLKi功能)。
注4．如果将SMi2位置“1”，此位就与对象引脚使用的功能无关，变为高阻抗。
注5．在更改SMi1～SMi0位时，必须设定SiBRG寄存器。

S I/Oi位速率寄存器(i=3、4)(注1、2、3)

b7 b0

| 符号 | 地址 | 复位后的值 |
|---|---|---|
| S3BRG | $036316$地址 | 不定 |
| S4BRG | $036716$地址 | 不定 |

| 功能 | 设定范围 | RW |
|---|---|---|
| 如果设定值为n，SiBRG就将计数源进行“n+1”分频 | $00_{16}$～$FF_{16}$ | WO |

注1．必须在发送和接收停止时写。
注2．必须用MOV指令写此寄存器。
注3．必须在设定SiC寄存器的SMi1～SMi0位后写此寄存器。

SI/Oi发送/接收寄存器(i=3、4)(注1、2)

b7 b0

| 符号 | 地址 | 复位后的值 |
|---|---|---|
| S3TRR | $036016$地址 | 不定 |
| S4TRR | $036416$地址 | 不定 |

| 功能 | RW |
|---|---|
| 如果写发送数据，就开始发送和接收。在发送和接收结束后，就能读取接收的数据 | RW |

注1．必须在发送和接收停止时写。
注2．在接收时，必须将对应SINi的端口方向位清“0”(输入模式)。

图 15.36 S3C、 S4C、 S3BRG、 S4BRG、 S3TRR、 S4TRR 寄存器

表 15.20 SI/O3 和 SI/O4 的规格

| 项目 | 规格 |
|---|---|
| 传送数据格式 | 传送数据长度 8 位 |
| 传送时钟 | • SiC 寄存器 （i=3、 4）的 SMi6 位为 “1”（内部时钟） :fj/2(n+1)<br>fj=f1、 f2、 f8、 f32<br>n=SiBRG 寄存器的设定值 0016 ～ FF16<br>• SMi6 位为 “0”（外部时钟） : 从 CLKi 引脚输入 （注 1） |
| 发送和接收开始条件 | 开始发送时需要以下条件 :<br>将发送数据写到 SiTRR 寄存器 （注 2、注 3） |
| 中断请求产生时序 | • SiC 寄存器的 SMi4 位为 “0”时<br>最后的传送时钟的上升沿 （注 4）<br>• SMi4 位为 “1”时<br>最后的传送时钟的下降沿 （注 4） |
| CLKi 引脚功能 | I/O 端口、传送时钟的输入、传送时钟的输出 |
| SOUTi 引脚功能 | I/O 端口、发送数据的输出、高阻抗 |
| SINi 引脚功能 | I/O 端口、接收数据的输入 |
| 选择功能 | • LSB 先发送、 MSB 先发送选择<br>可选择从 bit0 或者从 bit7 开始发送和接收<br>• SOUTi 初始值的设定功能<br>SiC 寄存器的 SMi6 位为 “0”（外部时钟）时，可选择 SOUTi 引脚不发送时的输出电平<br>• CLK 极性选择<br>传送数据的输出和输入时序可选择传送时钟的上升沿或者下降沿 |

注 1. 在将 SiC 寄存器的 SMi6 位清 “0”（外部时钟）时，必须进行如下处理 :
- SiC 寄存器的 SMi4 位为 “0”时，必须在给 CLKi 引脚为 “H”电平的状态下将发送数据写到 SiTRR 寄存器。在改写 SiC 寄存器的 SMi7 位时也相同。
- SMi4 位为 “1”时，必须在给 CLKi 引脚为 “L”电平状态下将发送数据写到 SiTRR 寄存器。在改写 SMi7 位时也相同。
- 因为在传送时钟被输入到 SI/Oi 电路期间继续进行移位处理，所以必须在 8 个脉冲后停止传送时钟。 SMi6 位为 “1”（内部时钟）时，传送时钟自动停止。

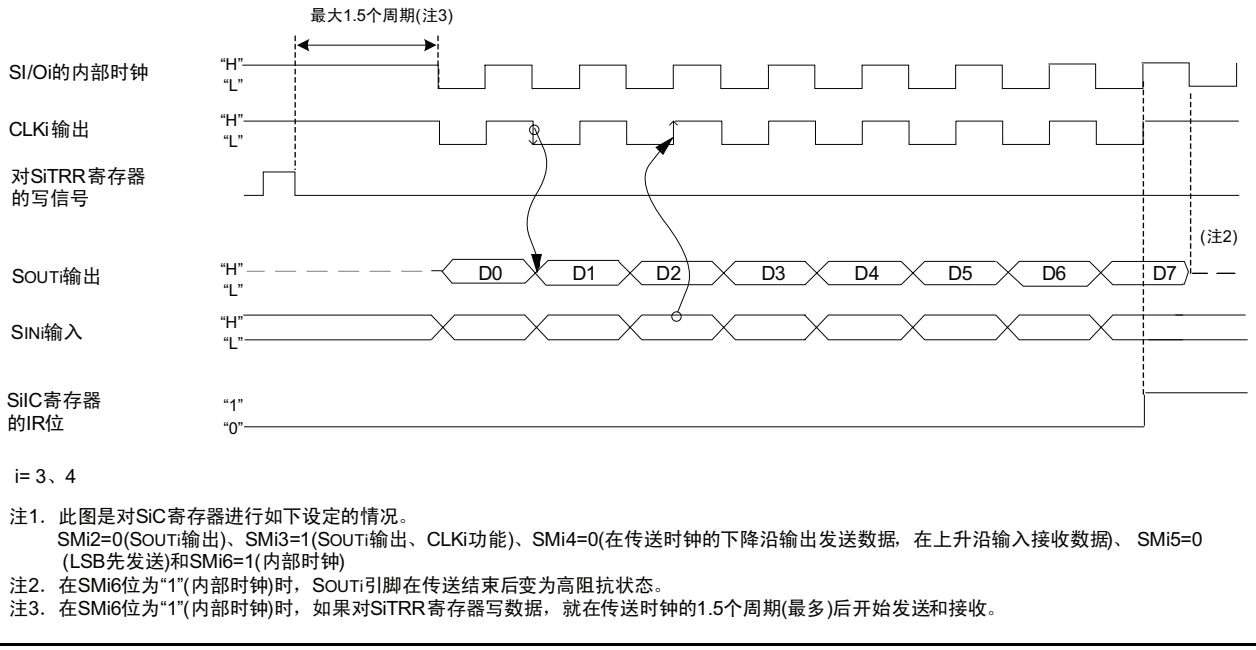
注 2. SI/Oi(i=3 ～ 4) 与 UART0 ～ UART2 不同，不分为用于传送的寄存器和缓冲器。因此，不能在发送过程中将下一个发送数据写到 SiTRR 寄存器。

注 3. SiC 寄存器的 SMi6 位为 “1”（内部时钟）时，在传送结束后， SOUTi 在 1/2 传送时钟期间保持最后数据，变为高阻抗状态。但是，如果在此期间将发送数据写到 SiTRR 寄存器，就从写的时刻开始变为高阻抗状态，数据的保持时间变短。

注 4. SiC 寄存器的 SMi6 位为 “1”（内部时钟）时，如果 SMi4 位为 “0”，传送时钟就在 “H”电平的状态下停止；如果 SMi4 位为 “1”，传送时钟就在 “L”电平状态下停止。

### 15.2.1 SI/Oi 运行时序

SI/Oi 运行时序图如图 15.37 所示。

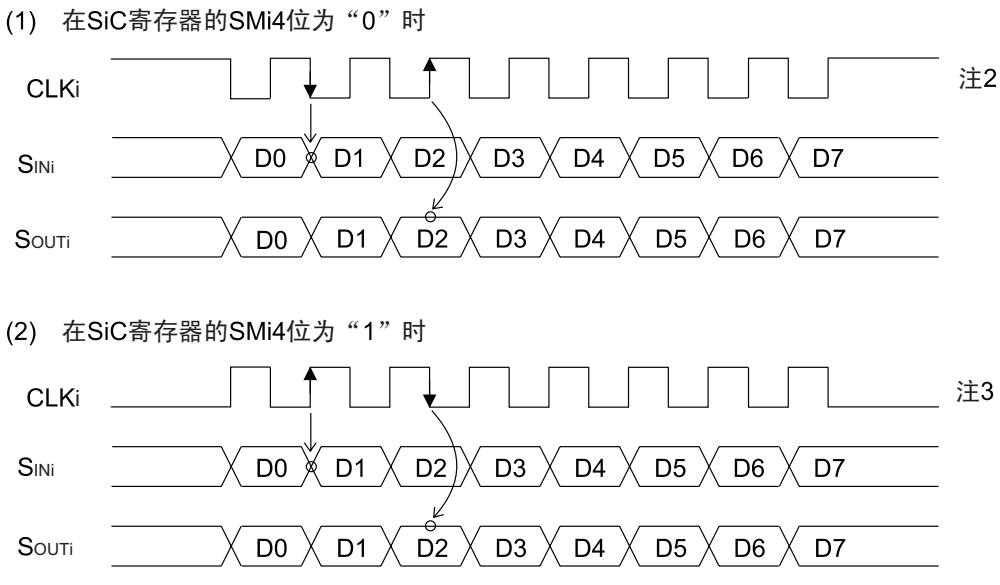



注1. 此图是对SiC寄存器进行如下设定的情况。
SMi2=0(SOUTi输出)、SMi3=1(SOUTi输出、CLKi功能)、SMi4=0(在传送时钟的下降沿输出发送数据，在上升沿输入接收数据)、 SMi5=0 (LSB先发送)和SMi6=1(内部时钟)
注2. 在SMi6位为"1"(内部时钟)时，SOUTi引脚在传送结束后变为高阻抗状态。
注3. 在SMi6位为"1"(内部时钟)时，如果对SiTRR寄存器写数据，就在传送时钟的1.5个周期(最多)后开始发送和接收。

图 15.37 SI/Oi 运行时序图

### 15.2.2 CLK 极性选择

能通过 SiC 寄存器的 SMi4 位选择传送时钟的极性。传送时钟的极性如图 15.38 所示。

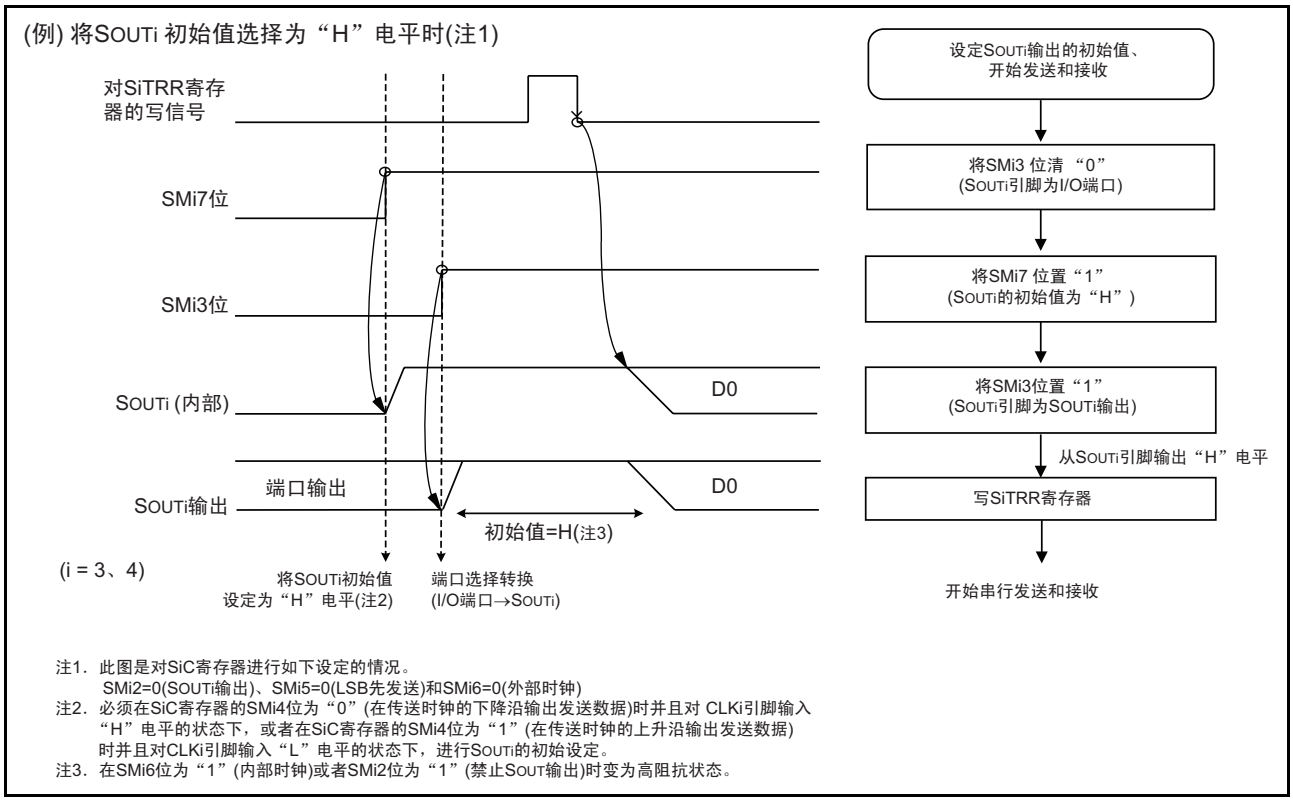



注1. 此图是对SiC寄存器进行如下设定的情况。
SMi5=0(LSB先发送)和SMi6=1(内部时钟)
注2. 在SMi6位为"1"(内部时钟)且不传送时，从CLKi引脚输出"H"电平。
注3. 在SMi6位为"1"(内部时钟)且不传送时，从CLKi引脚输出"L"电平。

图 15.38 传送时钟的极性

### 15.2.3 SOUTi 初始值的设定功能

SiC 寄存器的 SMi6 位为 “0”（外部时钟）时，能将不传送时的 SOUTi 引脚的输出设定为 “H”电平或者“L”电平。 SOUTi 初始值设定时的时序图和设定方法如图 15.39 所示。




注1. 此图是对SiC寄存器进行如下设定的情况。
SMi2=0(SOUTi输出)、SMi5=0(LSB先发送)和SMi6=0(外部时钟)
注2. 必须在SiC寄存器的SMi4位为 “0” (在传送时钟的下降沿输出发送数据)时并且对 CLKi引脚输入 “H” 电平的状态下，或者在SiC寄存器的SMi4位为 “1” (在传送时钟的上升沿输出发送数据)时并且对CLKi引脚输入 “L” 电平的状态下，进行SOUTi的初始设定。
注3. 在SMi6位为 “1” (内部时钟)或者SMi2位为 “1” (禁止SOUT输出)时变为高阻抗状态。

图 15.39 SOUTi 初始值设定时的时序图和设定方法

# 16. A/D 转换器

**注意**

64 引脚版没有 P04 ～ P07(AN04 ～ AN07)、P10 ～ P13(AN20 ～ AN23) 和 P95 ～ P97(AN25 ～ AN27) 引脚。M16C/29(64 引脚版 ) 中， P04 ～ P07(AN04 ～ AN07)、 P10 ～ P13(AN20 ～ AN23) 和 P95 ～ P97(AN25 ～ AN27) 不能用作模拟输入引脚。

本单片机具有 1 个由电容耦合放大器构成的 10 位逐次逼近转换方式的 A/D 转换器电路。模拟输入和 $P10_0$ ～ $P10_7$($AN_0$ ～ $AN_7$)、$P0_0$ ～ $P0_7$($AN_{00}$ ～ $AN_{07}$)、$P1_0$ ～ $P1_3$、$P9_3$、$P9_5$ ～ $P9_7$($AN_{20}$ ～ $AN_{27}$) 引脚复用，另外，$\overline{ADTRG}$ 输入和 $P1_5$ 引脚复用。因此，使用这些输入时，必须将对应的端口方向位清 “0”（输入模式）

不使用 A/D 转换器时，如果将 VCUT 位清 “0”（Vref 未连接），电流就不从 $V_{REF}$ 引脚流到梯形电阻，能降低功耗。

A/D 转换的结果保存到对应 $AN_i$、 $AN_{0i}$、 $AN_{2i}$ 引脚 （i=0 ～ 7）的 A/D 寄存器 i。

A/D 转换器的规格如**表 16.1**、A/D 转换器的框图如**图 16.1**、A/D 转换器的相关寄存器如**图 16.2** ～**图 16.4** 所示。

表 16.1 A/D 转换器的规格

| 项目 | 规格 |
|---|---|
| A/D 转换方式 | 逐次逼近转换方式 （电容耦合放大器） |
| 模拟输入电压 （注 1） | 0V ～ $AV_{CC}$($V_{CC}$) |
| 运行时钟 $\phi_{AD}$ （注 2） | $f_{AD}$、$f_{AD}$ 的 2 分频、$f_{AD}$ 的 3 分频、$f_{AD}$ 的 4 分频、$f_{AD}$ 的 6 分频或者 $f_{AD}$ 的 12 分频 |
| 分辨率 | 8 位或者 10 位 |
| 积分非线性误差 | $AV_{CC}$ ＝ $V_{REF}$ ＝ 5V 时<br>• 8 位分辨率时 ±2LSB<br>• 10 位分辨率时 ±3LSB<br>AVCC ＝ VREF ＝ 3.3V 时<br>• 8 位分辨率时 ±2LSB<br>• 10 位分辨率时 ±5LSB |
| 运行模式 | 单次模式、重复模式、单次扫描模式、重复扫描模式 0、重复扫描模式 1、同时采样扫描模式、延迟触发模式 0、延迟触发模式 1 |
| 模拟输入引脚 | 8 个 ($AN_0$ ～ $AN_7$)+8 个 ($AN0_0$ ～ $AN0_7$)+8 个 ($AN2_0$ ～ $AN2_7$) (80 引脚版 )<br>8 个 ($AN_0$ ～ $AN_7$)+4 个 ($AN0_0$ ～ $AN0_3$)+1 个 ($AN2_4$) (64 引脚版 ) |
| 每个引脚的转换速度 | • 无采样 & 保持<br>8 位分辨率时 49 个 $\phi_{AD}$ 周期<br>10 位分辨率时 59 个 $\phi_{AD}$ 周期<br>• 有采样 & 保持<br>8 位分辨率时 28 个 $\phi_{AD}$ 周期<br>10 位分辨率时 33 个 $\phi_{AD}$ 周期 |

注 1. 与是否有采样 & 保持功能无关。

注 2. 必须将 $\phi_{AD}$ 的频率设定为小于等于 10MHz。
无采样&保持功能时，必须将$\phi_{AD}$的频率设定为大于等于250kHz。
有采样&保持功能时，必须将$\phi_{AD}$的频率设定为大于等于1MHz。

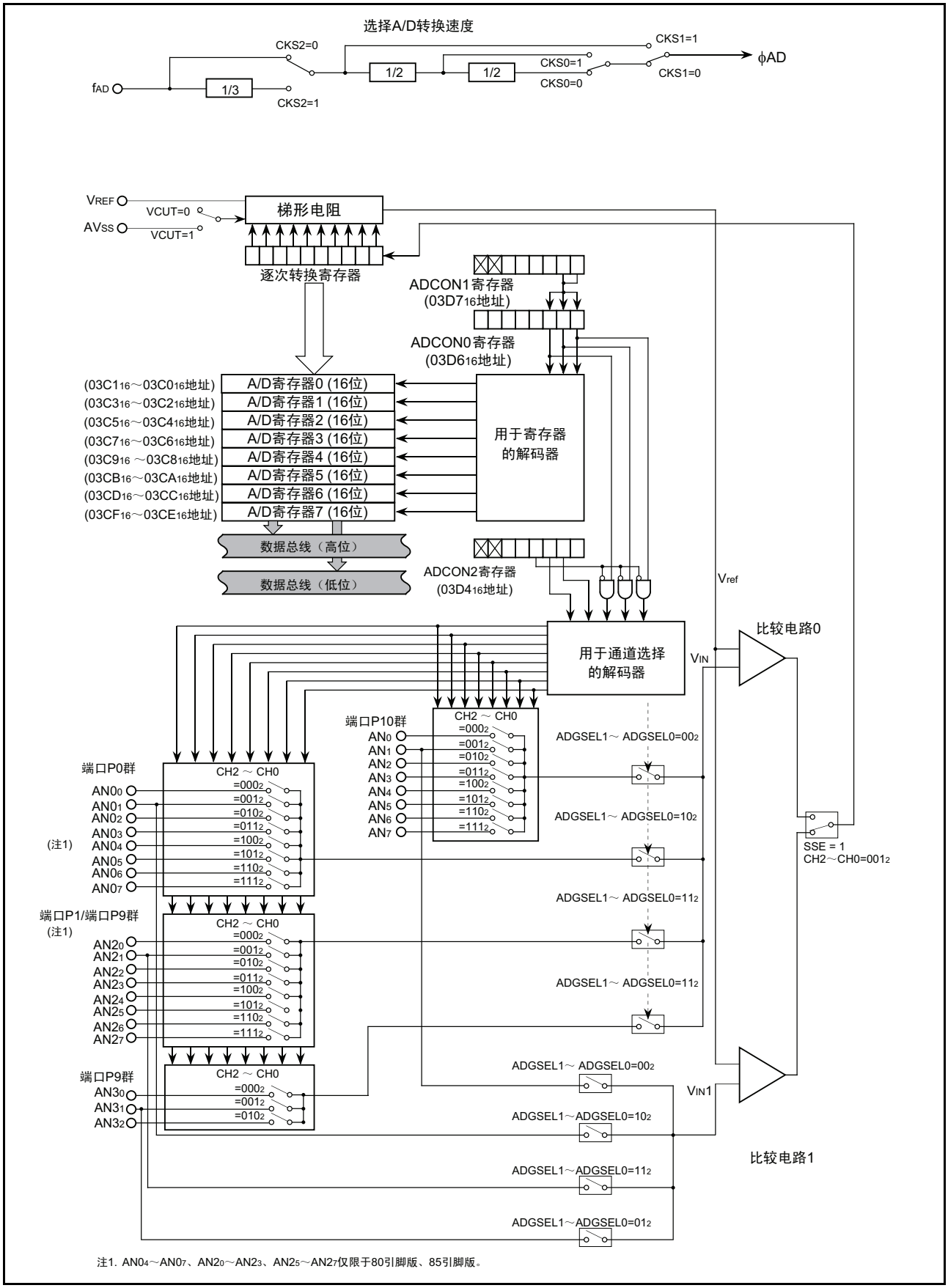
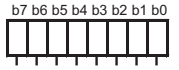



图 16.1 A/D 转换器的框图

A/D控制寄存器0(注1)

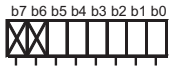



| 符号 | 地址 | 复位后的值 |
|---|---|---|
| ADCON0 | 03D6$_{16}$地址 | 00000XXX$_2$ |

| 位符号 | 位名 | 功能 | RW |
|---|---|---|---|
| CH0 | 模拟输入引脚选择位 | 因工作模式不同，功能也不同。 | RW |
| CH1 | | | RW |
| CH2 | | | RW |
| MD0 | A/D运行模式选择位0 | b4 b3<br>0 0：单次模式或者延迟触发模式0、1<br>0 1：重复模式<br>1 0：单次扫描模式或者同时采样扫描模式<br>1 1：重复扫描模式0<br>或者重复扫描模式1 | RW |
| MD1 | | | RW |
| TRG | 触发选择位 | 0：软件触发<br>1：硬件触发 | RW |
| ADST | A/D转换开始标志 | 0：停止A/D转换<br>1：开始A/D转换 | RW |
| CKS0 | 频率选择位0 | 请参照表16.2 | RW |

注1．如果在A/D转换过程中改写ADCON0寄存器内容，转换结果就不定。

A/D控制寄存器1(注1)

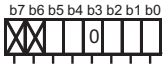



| 符号 | 地址 | 复位后的值 |
|---|---|---|
| ADCON1 | 03D7$_{16}$地址 | 00$_{16}$ |

| 位符号 | 位名 | 功能 | RW |
|---|---|---|---|
| SCAN0 | A/D扫描引脚选择位 | 因工作模式不同，功能也不同。 | RW |
| SCAN1 | | | RW |
| MD2 | A/D运行模式选择位1 | 0：非重复扫描模式1<br>1：重复扫描模式1 | RW |
| BITS | 8/10位模式选择位 | 0：8位模式<br>1：10位模式 | RW |
| CKS1 | 频率选择位1 | 请参照表16.2 | RW |
| VCUT | Vref连接位(注2) | 0：Vref未连接<br>1：Vref连接 | RW |
| $\overline{(b7–b6)}$ | 暂未使用。必须写“0”。读时值为“0”。 | | — |

注1．如果在A/D转换过程中改写ADCON1寄存器的内容，转换结果就不定。
注2．将VCUT位从“0”(未连接)置成“1”(连接)时，必须在经过至少1μs的时间之后再开始进行A/D转换。

A/D控制寄存器2(注1)



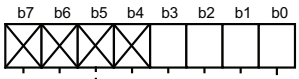

| 符号 | 地址 | 复位后的值 |
|---|---|---|
| ADCON2 | 03D4$_{16}$地址 | 00$_{16}$ |

| 位符号 | 位名 | 功能 | RW |
|---|---|---|---|
| SMP | A/D转换方式选择位 | 0：无采样&保持<br>1：有采样&保持 | RW |
| ADGSEL0 | A/D输入群选择位 | b2 b1<br>0 0：选择端口P10群<br>0 1：选择端口P9群<br>1 0：选择端口P0群<br>1 1：选择端口P1/P9群 | RW |
| ADGSEL1 | | | RW |
| $\overline{(b3)}$ | 保留位 | 必须清“0” | RW |
| CKS2 | 频率选择位2 | 请参照表16.2 | RW |
| TRG1 | 触发选择位1 | 因工作模式不同，功能也不同。 | RW |
| $\overline{(b7–b6)}$ | 暂未使用。必须写“0”。读时值为“0”。 | | — |

注1．如果在A/D转换过程中改写ADCON2寄存器的内容，转换结果就不定。

图 16.2 ADCON0 ～ ADCON2 寄存器

A/D触发控制寄存器(注1)(注2)




| 符号 | 地址 | 复位后的值 |
|---|---|---|
| ADTRGCON | $03D2_{16}$ | $00_{16}$ |

| 位符号 | 位名 | 功 能 | RW |
|---|---|---|---|
| SSE | A/D运行模式选择位2 | 0：非同时采样扫描模式和<br>非延迟触发模式0、1<br>1：同时采样扫描模式或者<br>延迟触发模式0、1 | RW |
| DTE | A/D运行模式选择位3 | 0：非延迟触发模式0、1<br>1：延迟触发模式0、1 | RW |
| HPTRG0 | AN0触发选择位 | 因工作模式不同，功能也不同。 | RW |
| HPTRG1 | AN1触发选择位 | 因工作模式不同，功能也不同。 | RW |
| $\overline{(b7\text{-}b4)}$ | 暂未使用。必须写“0”。读时值为“0”。 | | — |

注1. 如果在A/D转换过程中改写ADTRGCON寄存器的内容，转换结果就不定。
注2. 在单次模式、重复模式、单次扫描模式、重复扫描模式0、重复扫描模式1时，必须将此寄存器设定为“$00_{16}$”。

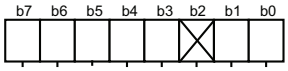
图 16.3 ADTRGCON 寄存器

表 16.2 A/D 转换频率的选择

| CKS2 | CKS1 | CKS0 | ϕAD |
|---|---|---|---|
| 0 | 0 | 0 | $f_{AD}$ 的 4 分频 |
| 0 | 0 | 1 | $f_{AD}$ 的 2 分频 |
| 0 | 1 | 0 | $f_{AD}$ |
| 0 | 1 | 1 | |
| 1 | 0 | 0 | $f_{AD}$ 的 12 分频 |
| 1 | 0 | 1 | $f_{AD}$ 的 6 分频 |
| 1 | 1 | 0 | $f_{AD}$ 的 3 分频 |
| 1 | 1 | 1 | |

注 1. ϕAD 的频率必须小于等于 10MHZ。能通过 ADCON0 寄存器的 CKS0 位、ADCON1 寄存器的 CKS1 位和 ADCON2 寄存器的 CKS2 位的组合，选择 ϕAD。

A/D转换状态寄存器0 (注1)



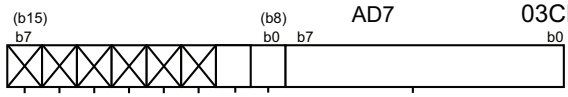

| 符号 | 地址 | 复位后的值 |
|---|---|---|
| ADSTAT0 | $03D3_{16}$ | $00_{16}$ |

| 位符号 | 位名 | 功 能 | RW |
|---|---|---|---|
| ADERR0 | AN1触发状态标志 | 0：在AN0转换过程中，没有AN1触发<br>1：在AN0转换过程中，有AN1触发 | RW |
| ADERR1 | 转换中断标志 | 0：转换没有被中断<br>1：转换被定时器B0的下溢中断 | RW |
| (b2) | 暂未使用。必须写“0”。读时值为“0”。 | | — |
| ADTCSF | 延迟触发扫描状态标志 | 0：非扫描中<br>1：正在扫描 | RO |
| ADSTT0 | AN0转换状态标志 | 0：AN0非转换中<br>1：AN0正在转换 | RO |
| ADSTT1 | AN1转换状态标志 | 0：AN1非转换中<br>1：AN1正在转换 | RO |
| ADSTRT0 | AN0转换 结束状态标志 | 0：AN0转换未结束<br>1：AN0转换结束 | RW |
| ADSTRT1 | AN1转换 结束状态标志 | 0：AN1转换未结束<br>1：AN1转换结束 | RW |

注1. 只有在ADTRGCON寄存器的DTE位为 “1”时，ADSTAT0寄存器有效。

A/D寄存器 i (i=0～7)

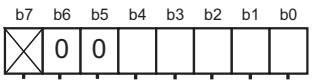
| 符号 | 地址 | 复位后的值 |
|---|---|---|
| AD0 | $03C1_{16}$～$03C0_{16}$ | 不定 |
| AD1 | $03C3_{16}$～$03C2_{16}$ | 不定 |
| AD2 | $03C5_{16}$～$03C4_{16}$ | 不定 |
| AD3 | $03C7_{16}$～$03C6_{16}$ | 不定 |
| AD4 | $03C9_{16}$～$03C8_{16}$ | 不定 |
| AD5 | $03CB_{16}$～$03CA_{16}$ | 不定 |
| AD6 | $03CD_{16}$～$03CC_{16}$ | 不定 |
| AD7 | $03CF_{16}$～$03CE_{16}$ | 不定 |




| 功 能 | | RW |
|---|---|---|
| ADCON1寄存器的BITS位为“1”(10位模式)时 | ADCON1寄存器的BITS位为“0”(8位模式)时 | |
| A/D转换结果的低8位 | A/D转换结果 | RO |
| A/D转换结果的高2位 | 读时值不定 | RO |
| 暂未使用。必须写“0”。读时值为“0”。 | | — |

图 16.4 ADSTAT0 寄存器、 AD0 ～ AD7 寄存器

## 定时器B2特殊模式寄存器(注1)




| 符号 | 地址 | 复位后的值 |
|---|---|---|
| TB2SC | 039E16地址 | X0000000₂ |

| 位符号 | 位名 | 功能 | RW |
|---|---|---|---|
| PWCON | 定时器B2再装入时序切换位 | 0：定时器B2下溢<br>1：奇数次的定时器A输出(注2) | RW |
| IVPCR1 | 三相输出端口$\overline{SD}$控制位1<br>(注3、注4、注7) | 0：禁止通过$\overline{SD}$引脚输入进行的三相输出强制截止(高阻抗)<br>1：允许通过$\overline{SD}$引脚输入进行的三相输出强制截止(高阻抗) | RW |
| TB0EN | 定时器B0运行模式选择位 | 0：非A/D触发模式<br>1：A/D触发模式 (注5) | RW |
| TB1EN | 定时器B1运行模式选择位 | 0：非A/D触发模式<br>1：A/D触发模式 (注5) | RW |
| TB2SEL | 触发选择位 | 0：TB2中断<br>1：TB2中断发生频率设定计数器(ICTB2)下溢(注6) | RW |
| $\overline{(b6\text{-}b5)}$ | 保留位 | 必须清“0” | RW |
| $\overline{(b7)}$ | 暂未使用。必须写“0”。读时值为“0”。 | | — |

注1. 必须在将PRCR寄存器的PRC1位置“1”(允许写)后改写此寄存器。
注2. 在INV11位为“0”(三相模式0)或者INV06位为“1”(锯齿波调制模式)时，必须将此位清“0”(定时器B2下溢)。
注3. 在将IVPCR1位置“1”(允许通过$\overline{SD}$引脚输入进行的三相输出强制截止)时，必须将PD8₅位清“0”(输入)。
注4. 对象引脚为U(P8₀)、$\overline{U}$(P8₁)、V(P7₂)、$\overline{V}$(P7₃)、W(P7₄)和$\overline{W}$(P7₅)。在强制截止后，如果给P8₅/$\overline{NMI}$/$\overline{SD}$引脚输入“H”电平并且将IVPCR1位清“0”，就解除强制截止；如果给P8₅/$\overline{NMI}$/$\overline{SD}$引脚输入“L”电平，就禁止对象引脚的用于三相马达控制的定时器输出(INV03=“0”)。此时，对象引脚与使用的功能无关，在IVPCR1位为“0”时为通常端口，在IVPCR1位为“1”时变为高阻抗状态。
注5. 使用在延迟触发模式0时，必须将TB0EN位和TB1EN位都置“1”(A/D触发模式)。
注6. 在将此位置“1”(TB2中断发生频率设定计数器(ICTB2)下溢)时，必须将INVC0寄存器的INV02位置“1”(用于三相马达控制的定时器功能)。
注7. 有关$\overline{SD}$输入，请参照“20.6 数字消抖动功能”。

图 16.5 TB2SC 寄存器

## 16.1 运行模式

### 16.1.1 单次模式

单次模式是对所选的 1 个引脚的输入电压进行 1 次 A/D 转换的模式。单次模式的规格如表 16.3、单次模式的运行示例如图 16.6、单次模式下的 ADCON0 ～ ADCON2 寄存器如图 16.7 所示。

表 16.3 单次模式的规格

| 项目 | 规格 |
|---|---|
| 功能 | 对由 ADCON0 寄存器的 CH2 ～ CH0 位和 ADCON2 寄存器的 ADGSEL1 ～ ADGSEL0 位所选的 1 个引脚的输入电压进行 1 次 A/D 转换 |
| A/D 转换开始条件 | • 在 ADCON0 寄存器的 TRG 位为 “0”（软件触发）时<br>将 ADCON0 寄存器的 ADST 位置 “1”（开始 A/D 转换）<br>• 在 ADCON0 寄存器的 TRG 位为 “1”（硬件触发）时<br>将 ADST 位置 “1”（开始 A/D 转换）后， $\overline{\text{AD}}_{\text{TRG}}$ 引脚的输入从 “H”电平变为 “L”电平 （可再次触发） |
| A/D 转换停止条件 | • A/D 转换结束 （在选择软件触发时， ADST 位为 “0”（停止 A/D 转换））<br>• 将 ADST 位清 “0” |
| 中断请求产生时序 | A/D 转换结束时 |
| 摸拟输入引脚 | 从 $AN_0$ ～ $AN_7$、 $AN0_0$ ～ $AN0_7$、 $AN2_0$ ～ $AN2_7$、 $AN3_0$ ～ $AN3_2$ 中选择 1 个引脚 |
| A/D 转换值的读取 | 读取与所选引脚对应的 $AD_0$ ～ $AD_7$ 寄存器 |

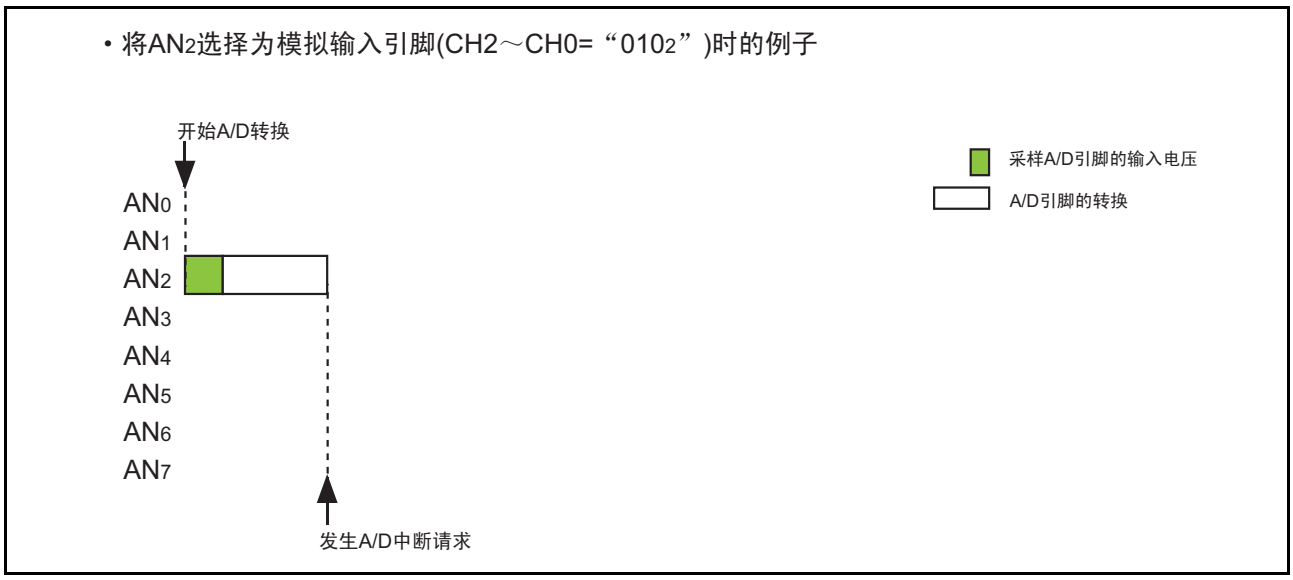
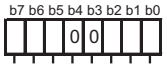



图 16.6 单次模式的运行示例

A/D控制寄存器0(注1)

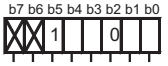



| 符号 | 地址 | 复位后的值 |
|---|---|---|
| ADCON0 | 03D6$_{16}$地址 | 00000XXX$_2$ |

| 位符号 | 位名 | 功能 | RW |
|---|---|---|---|
| CH0 | 模拟输入引脚选择位(注2、3) | b2 b1 b0<br>0 0 0：选择AN$_0$<br>0 0 1：选择AN$_1$<br>0 1 0：选择AN$_2$<br>0 1 1：选择AN$_3$<br>1 0 0：选择AN$_4$<br>1 0 1：选择AN$_5$<br>1 1 0：选择AN$_6$<br>1 1 1：选择AN$_7$ | RW |
| CH1 | | | RW |
| CH2 | | | RW |
| MD0 | A/D运行模式选择位0(注3) | b4 b3<br>0 0：单次模式或者延迟触发模式0、1 | RW |
| MD1 | | | RW |
| TRG | 触发选择位 | 0：软件触发<br>1：硬件触发(通过$\overline{\text{AD}}_{\text{TRG}}$的触发) | RW |
| ADST | A/D转换开始标志 | 0：停止A/D转换<br>1：开始A/D转换 | RW |
| CKS0 | 频率选择位0 | 请参照表16.2 | RW |

注1．如果在A/D转换过程中改写ADCON0寄存器的内容，转换结果就不定。
注2．与AN$_0$～AN$_7$相同，能使用AN$_{00}$～AN$_{07}$、AN$_{20}$～AN$_{27}$、AN$_{30}$～AN$_{32}$。
必须用ADCON2寄存器的ADGSEL1～ADGSEL0位选择。
注3．在改写MD1～MD0位后，必须通过其它的指令对CH2～CH0位进行再设定。

A/D控制寄存器1(注1)

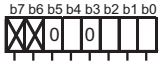



| 符号 | 地址 | 复位后的值 |
|---|---|---|
| ADCON1 | 03D7$_{16}$地址 | 00$_{16}$ |

| 位符号 | 位名 | 功能 | RW |
|---|---|---|---|
| SCAN0 | A/D扫描引脚选择位 | 在单次模式中无效 | RW |
| SCAN1 | | | RW |
| MD2 | A/D运行模式选择位1 | 0：非重复扫描模式1 | RW |
| BITS | 8/10位模式选择位 | 0：8位模式<br>1：10位模式 | RW |
| CKS1 | 频率选择位1 | 请参照表16.2 | RW |
| VCUT | Vref连接位(注2) | 1：Vref连接 | RW |
| $\overline{\text{(b7–b6)}}$ | 暂未使用。必须写“0”。读时值为“0”。 | | — |

注1．如果在A/D转换过程中改写ADCON1寄存器的内容，转换结果就不定。
注2．将VCUT位从“0”(未连接)置成“1”(连接)时，必须在经过至少1μs的时间之后再开始A/D转换。

A/D控制寄存器2(注1)




| 符号 | 地址 | 复位后的值 |
|---|---|---|
| ADCON2 | 03D4$_{16}$地址 | 00$_{16}$ |

| 位符号 | 位名 | 功能 | RW |
|---|---|---|---|
| SMP | A/D转换方式选择位 | 0：无采样&保持<br>1：有采样&保持 | RW |
| ADGSEL0 | A/D输入群选择位 | b2 b1<br>0 0：选择端口P10群<br>0 1：不能设定<br>1 0：选择端口P0群<br>1 1：选择端口P1/P9群 | RW |
| ADGSEL1 | | | RW |
| $\overline{\text{(b3)}}$ | 保留位 | 必须清“0” | RW |
| CKS2 | 频率选择位2 | 请参照表16.2 | RW |
| TRG1 | 触发选择位1 | 在单次模式中，必须清“0”。 | RW |
| $\overline{\text{(b7–b6)}}$ | 暂未使用。必须写“0”。读时值为“0”。 | | — |

注1．如果在A/D转换过程中改写ADCON2寄存器的内容，转换结果就不定。

图 16.7 单次模式下的 ADCON0 ～ ADCON2 寄存器

### 16.1.2 重复模式

重复模式是对所选的 1 个引脚的输入电压重复进行 A/D 转换的模式。重复模式的规格如表 16.4、重复模式的运行示例如图 16.8、重复模式下的 ADCON0 ～ ADCON2 寄存器如图 16.9 所示。

表 16.4 重复模式的规格

| 项目 | 规格 |
|---|---|
| 功能 | 对由 ADCON0 寄存器的 CH2 ～ CH0 位和 ADCON2 寄存器的 ADGSEL1 ～ ADGSEL0 位所选的 1 个引脚的输入电压重复进行 A/D 转换 |
| A/D 转换开始条件 | • 在 ADCON0 寄存器的 TRG 位为 “0”（软件触发）时<br>将 ADCON0 寄存器的 ADST 位置 “1”（开始 A/D 转换）<br>• 在 ADCON0 寄存器的 TRG 位为 “1”（硬件触发）时<br>将 ADST 位置 “1”（开始 A/D 转换）后， $\overline{\text{AD}}_{\text{TRG}}$ 引脚的输入从 “H” 电平变为 “L” 电平（可再次触发） |
| A/D 转换停止条件 | 将 ADST 位清 “0”（停止 A/D 转换） |
| 中断请求产生时序 | 不产生中断请求 |
| 模拟输入引脚 | 从 $AN_0$ ～ $AN_7$、 $AN0_0$ ～ $AN0_7$、 $AN2_0$ ～ $AN2_7$、 $AN3_0$ ～ $AN3_2$ 中选择 1 个引脚 |
| A/D 转换值的读取 | 读取与所选引脚对应的 $AD_0$ ～ $AD_7$ 寄存器 |

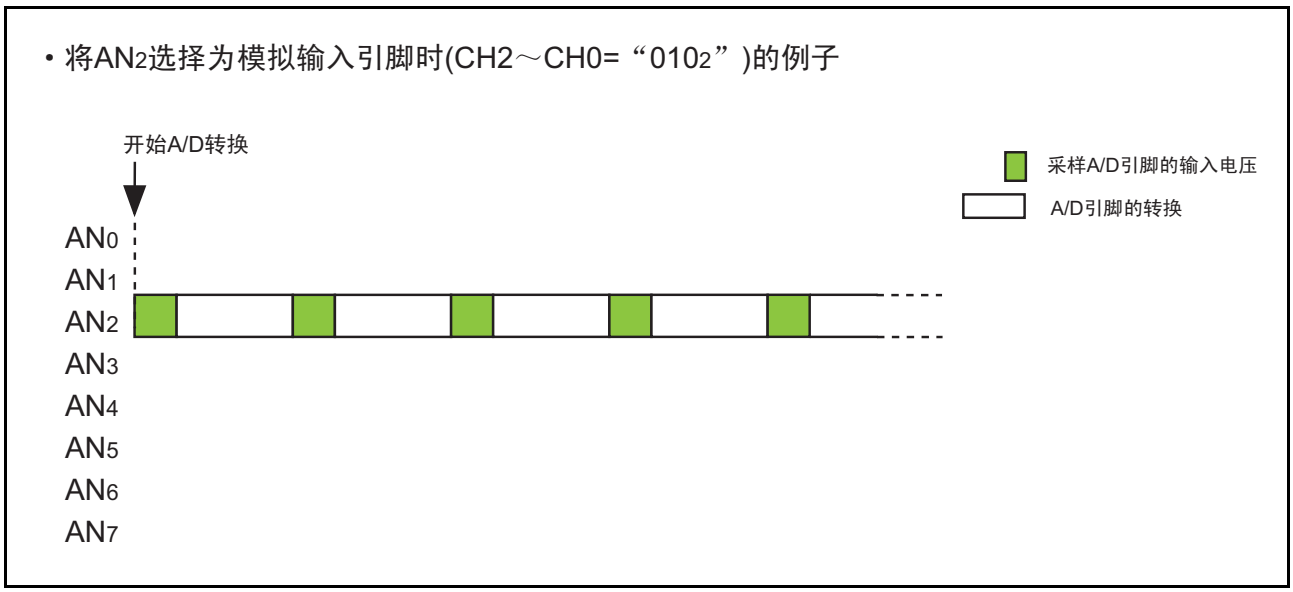
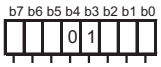



图 16.8 重复模式的运行示例

A/D控制寄存器0(注1)

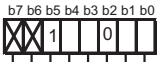



符号 ADCON0　　地址 03D6$_{16}$地址　　复位后的值 00000XXX$_2$

| 位符号 | 位名 | 功能 | RW |
|---|---|---|---|
| CH0 | 模拟输入引脚选择位(注2、3) | b2 b1 b0<br>0 0 0 : 选择AN$_0$<br>0 0 1 : 选择AN$_1$<br>0 1 0 : 选择AN$_2$<br>0 1 1 : 选择AN$_3$<br>1 0 0 : 选择AN$_4$<br>1 0 1 : 选择AN$_5$<br>1 1 0 : 选择AN$_6$<br>1 1 1 : 选择AN$_7$ | RW |
| CH1 | | | RW |
| CH2 | | | RW |
| MD0 | A/D运行模式选择位0(注3) | b4 b3<br>0 1 : 重复模式 | RW |
| MD1 | | | RW |
| TRG | 触发选择位 | 0 : 软件触发<br>1 : 硬件触发(通过$\overline{\text{AD}}_{\text{TRG}}$的触发) | RW |
| ADST | A/D转换开始标志 | 0 : 停止A/D转换<br>1 : 开始A/D转换 | RW |
| CKS0 | 频率选择位0 | 请参照表16.2 | RW |

注1．如果在A/D转换过程中改写ADCON0寄存器的内容，转换结果就不定。
注2．与AN$_0$～AN$_7$相同，能使用AN$_{00}$～AN$_{07}$、AN$_{20}$～AN$_{27}$、AN$_{30}$～AN$_{32}$。
必须用ADCON2寄存器的ADGSEL1～ADGSEL0位选择。
注3．在改写MD1～MD0位后，必须通过其它的指令对CH2～CH0位进行再设定。

A/D控制寄存器1(注1)

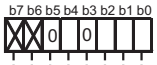



符号 ADCON1　　地址 03D7$_{16}$地址　　复位后的值 00$_{16}$

| 位符号 | 位名 | 功能 | RW |
|---|---|---|---|
| SCAN0 | A/D扫描引脚选择位 | 在重复模式中无效 | RW |
| SCAN1 | | | RW |
| MD2 | A/D运行模式选择位1 | 0 : 非重复扫描模式1 | RW |
| BITS | 8/10位模式选择位 | 0 : 8位模式<br>1 : 10位模式 | RW |
| CKS1 | 频率选择位1 | 请参照表16.2 | RW |
| VCUT | Vref连接位(注2) | 1 : Vref连接 | RW |
| $\overline{\text{(b7–b6)}}$ | 暂未使用。必须写“0”。读时值为“0”。 | | — |

注1．如果在A/D转换过程中改写ADCON1寄存器的内容，转换结果就不定。
注2．将VCUT位从“0”(未连接)置成“1”(连接)时，必须在经过至少1μs的时间之后再开始A/D转换。

A/D控制寄存器2(注1)




符号 ADCON2　　地址 03D4$_{16}$地址　　复位后的值 00$_{16}$

| 位符号 | 位名 | 功能 | RW |
|---|---|---|---|
| SMP | A/D转换方式选择位 | 0 : 无采样&保持<br>1 : 有采样&保持 | RW |
| ADGSEL0 | A/D输入群选择位 | b2 b1<br>0 0 : 选择端口P10群<br>0 1 : 选择端口P9群<br>1 0 : 选择端口P0群<br>1 1 : 选择端口P1/P9群 | RW |
| ADGSEL1 | | | RW |
| $\overline{\text{(b3)}}$ | 保留位 | 必须清“0” | RW |
| CKS2 | 频率选择位2 | 请参照表16.2 | RW |
| TRG1 | 触发选择位1 | 在重复模式中，必须清“0”。 | RW |
| $\overline{\text{(b7–b6)}}$ | 暂未使用。必须写“0”。读时值为“0”。 | | — |

注1．如果在A/D转换过程中改写ADCON2寄存器的内容，转换结果就不定。

图 16.9　重复模式下的 ADCON0 ～ ADCON2 寄存器

### 16.1.3 单次扫描模式

单次扫描模式是对所选引脚的输入电压逐次进行 A/D 转换的模式。单次扫描模式的规格如**表 16.5**、单次扫描模式的运行示例如**图 16.10**、单次扫描模式下的 ADCON0 ～ ADCON2 寄存器如**图 16.11** 所示。

表 16.5 单次扫描模式的规格

| 项目 | 规格 |
|---|---|
| 功能 | 对由 ADCON1 寄存器的 SCAN1 ～ SCAN0 位和 ADCON2 寄存器的 ADGSEL1 ～ ADGSEL0 位所选引脚的输入电压逐次进行 A/D 转换 |
| A/D 转换开始条件 | • 在 ADCON0 寄存器的 TRG 位为 “0”（软件触发）时<br>将 ADCON0 寄存器的 ADST 位置 “1”（开始 A/D 转换）<br>• 在 ADCON0 寄存器的 TRG 位为 “1”（硬件触发）时<br>将 ADST 位置 “1”（开始 A/D 转换）后，$\overline{\text{AD}}_{\text{TRG}}$ 引脚的输入从 “H”电平变为 “L”电平 （可再次触发） |
| A/D 转换停止条件 | • A/D 转换结束 （选择软件触发时， ADST 位为 “0”（停止 A/D 转换））<br>• 将 ADST 位清 “0” |
| 中断请求产生时序 | $AN_0$ 引脚的单次扫描转换结束时 |
| 模拟输入引脚 | 从 $AN_0$ ～ $AN_1$ （2 个引脚）、 $AN_0$ ～ $AN_3$ （4 个引脚）、 $AN_0$ ～ $AN_5$ （6 个引脚）、 $AN_0$ ～ $AN_7$ （8 个引脚）中选择 （注 1） |
| A/D 转换值的读取 | 读取与所选引脚对应的 $AD_0$ ～ $AD_7$ 寄存器 |

注 1. 与 $AN_0$ ～ $AN_7$ 相同，能使用 $AN0_0$ ～ $AN0_7$、 $AN2_0$ ～ $AN2_7$、 $AN3_0$ ～ $AN3_2$。但是，全部的输入引脚必需属于相同的群。

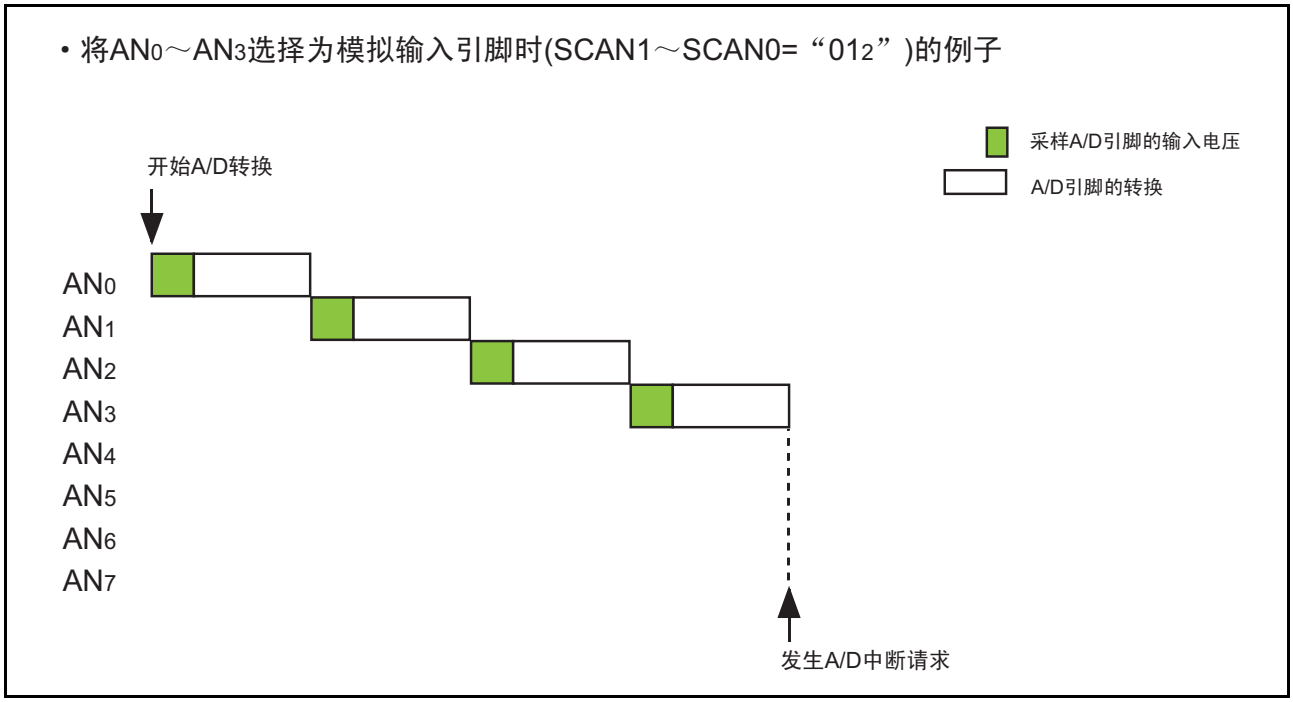
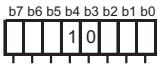



图 16.10 单次扫描模式的运行示例

A/D控制寄存器0(注1)

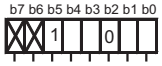



| 符号 | 地址 | 复位后的值 |
|---|---|---|
| ADCON0 | 03D6$_{16}$地址 | 00000XXX$_2$ |

| 位符号 | 位名 | 功能 | RW |
|---|---|---|---|
| CH0 | 模拟输入引脚选择位 | 在单次扫描模式中无效 | RW |
| CH1 | | | RW |
| CH2 | | | RW |
| MD0 | A/D运行模式选择位0 | b4 b3<br>1 0 : 单次扫描模式或者同时采样扫描模式 | RW |
| MD1 | | | RW |
| TRG | 触发选择位 | 0 : 软件触发<br>1 : 硬件触发(通过$\overline{\text{AD}}_{\text{TRG}}$进行的触发) | RW |
| ADST | A/D转换开始标志 | 0 : 停止A/D转换<br>1 : 开始A/D转换 | RW |
| CKS0 | 频率选择位0 | 请参照表16.2 | RW |

注1. 如果在A/D转换过程中改写ADCON0寄存器的内容，转换结果就不定。

A/D控制寄存器1(注1)

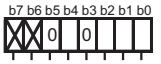



| 符号 | 地址 | 复位后的值 |
|---|---|---|
| ADCON1 | 03D7$_{16}$地址 | 00$_{16}$ |

| 位符号 | 位名 | 功能 | RW |
|---|---|---|---|
| SCAN0 | A/D扫描引脚选择位(注2) | 在选择单次扫描模式时<br>b1 b0<br>0 0 : $AN_0$～$AN_1$(2个引脚)<br>0 1 : $AN_0$～$AN_3$(4个引脚)<br>1 0 : $AN_0$～$AN_5$(6个引脚)<br>1 1 : $AN_0$～$AN_7$(8个引脚) | RW |
| SCAN1 | | | RW |
| MD2 | A/D运行模式选择位1 | 0 : 非重复扫描模式1 | RW |
| BITS | 8/10位模式选择位 | 0 : 8位模式<br>1 : 10位模式 | RW |
| CKS1 | 频率选择位1 | 请参照表16.2 | RW |
| VCUT | Vref连接位(注3) | 1 : Vref连接 | RW |
| $\overline{\text{(b7–b6)}}$ | 暂未使用。必须写“0”。读时值为“0”。 | | — |

注1. 如果在A/D转换过程中改写ADCON1寄存器的内容，转换结果就不定。
注2. 与$AN_0$～$AN_7$相同，能使用$AN_{00}$～$AN_{07}$、$AN_{20}$～$AN_{27}$、$AN_{30}$～$AN_{32}$。
必须用ADCON2寄存器的ADGSEL1～ADGSEL0位选择。
注3. 将VCUT位从“0”(未连接)置成“1”(连接)时，必须在经过至少1μs的时间之后再开始A/D转换。

A/D控制寄存器2(注1)




| 符号 | 地址 | 复位后的值 |
|---|---|---|
| ADCON2 | 03D4$_{16}$地址 | 00$_{16}$ |

| 位符号 | 位名 | 功能 | RW |
|---|---|---|---|
| SMP | A/D转换方式选择位 | 0 : 无采样&保持<br>1 : 有采样&保持 | RW |
| ADGSEL0 | A/D输入群选择位 | b2 b1<br>0 0 : 选择端口P10群<br>0 1 : 选择端口P9群<br>1 0 : 选择端口P0群<br>1 1 : 选择端口P1/P9群 | RW |
| ADGSEL1 | | | RW |
| $\overline{\text{(b3)}}$ | 保留位 | 必须清“0” | RW |
| CKS2 | 频率选择位2 | 请参照表16.2 | RW |
| TRG1 | 触发选择位1 | 在单次扫描模式中，必须清“0”。 | RW |
| $\overline{\text{(b7–b6)}}$ | 暂未使用。必须写“0”。读时值为“0”。 | | — |

注1. 如果在A/D转换过程中改写ADCON2寄存器的内容，转换结果就不定。

图 16.11 单次扫描模式下的 ADCON0 ～ ADCON2 寄存器

### 16.1.4 重复扫描模式 0

重复扫描模式 0 是对所选引脚的输入电压重复进行 A/D 转换的模式。重复扫描模式 0 的规格如表 16.6、重复扫描模式 0 的运行示例如图 16.12、重复扫描模式 0 下的 ADCON0 ～ ADCON2 寄存器如图 16.13 所示。

表 16.6 重复扫描模式 0 的规格

| 项目 | 规格 |
|---|---|
| 功能 | 对由 ADCON1 寄存器的 SCAN1 ～ SCAN0 位和 ADCON2 寄存器的 ADGSEL1 ～ ADGSEL0 位所选引脚的输入电压重复进行 A/D 转换 |
| A/D 转换开始条件 | • 在 ADCON0 寄存器的 TRG 位为 “0”（软件触发）时<br>将 ADCON0 寄存器的 ADST 位置 “1”（开始 A/D 转换）<br>• 在 ADCON0 寄存器的 TRG 位为 “1”（硬件触发）时<br>将 ADST 位置 “1”（开始 A/D 转换）后， $\overline{\text{AD}}_{\text{TRG}}$ 引脚的输入从 “H”电平变为 “L”电平 （可再次触发） |
| A/D 转换停止条件 | 将 ADST 位清 “0”（停止 A/D 转换） |
| 中断请求产生时序 | 不产生中断请求 |
| 模拟输入引脚 | 从 $AN_0$ ～ $AN_1$ （2 个引脚）、 $AN_0$ ～ $AN_3$ （4 个引脚）、 $AN_0$ ～ $AN_5$ （6 个引脚）、 $AN_0$ ～ $AN_7$ （8 个引脚）中选择 （注 1） |
| A/D 转换值的读取 | 读取与所选引脚对应的 $AD_0$ ～ $AD_7$ 寄存器 |

注 1. 与 $AN_0$ ～ $AN_7$ 相同，能使用 $AN0_0$ ～ $AN0_7$、 $AN2_0$ ～ $AN2_7$。但是，全部的输入引脚必需属于相同的群。

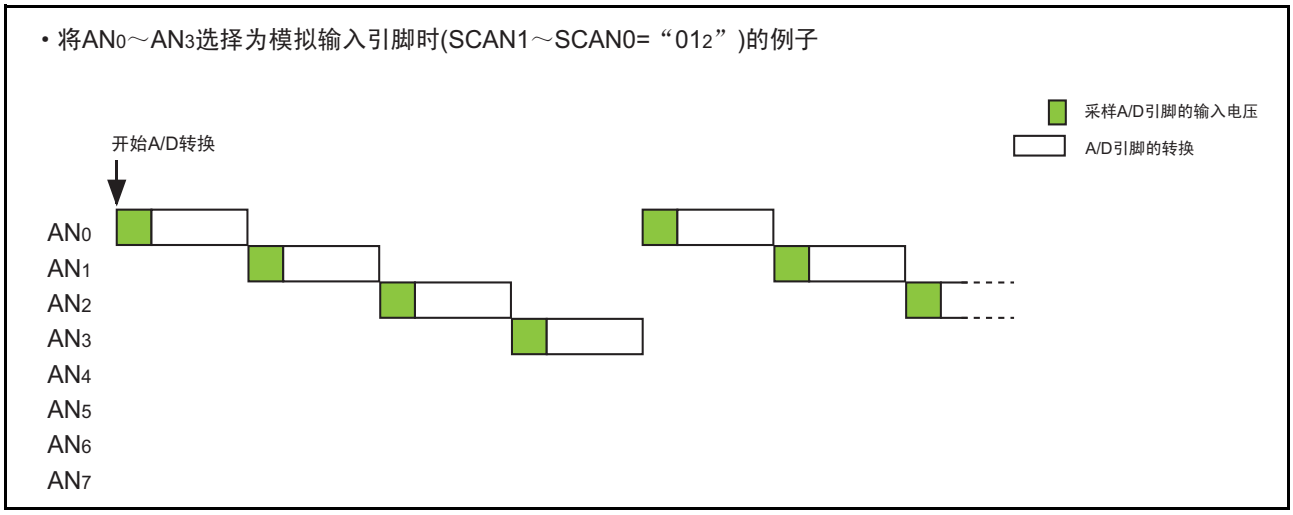



图 16.12 重复扫描模式 0 的运行示例

A/D控制寄存器0(注1)

b7 b6 b5 b4 b3 b2 b1 b0 = 1 1 _ _ _ _ _ _

符号 ADCON0　地址 03D6$_{16}$地址　复位后的值 00000XXX$_2$

| 位符号 | 位名 | 功能 | RW |
|---|---|---|---|
| CH0 | 模拟输入引脚选择位 | 在重复扫描模式0中无效 | RW |
| CH1 | | | RW |
| CH2 | | | RW |
| MD0 | A/D运行模式选择位0 | b4 b3<br>1 1：重复扫描模式0或者重复扫描模式1 | RW |
| MD1 | | | RW |
| TRG | 触发选择位 | 0：软件触发<br>1：硬件触发（通过$\overline{\text{AD}}_{\text{TRG}}$进行的触发） | RW |
| ADST | A/D转换开始标志 | 0：停止A/D转换<br>1：开始A/D转换 | RW |
| CKS0 | 频率选择位0 | 请参照表16.2 | RW |

注1．如果在A/D转换过程中改写ADCON0寄存器的内容，转换结果就不定。

A/D控制寄存器1(注1)

b7 b6 b5 b4 b3 b2 b1 b0 = X X 1 _ _ 0 _ _

符号 ADCON1　地址 03D7$_{16}$地址　复位后的值 00$_{16}$

| 位符号 | 位名 | 功能 | RW |
|---|---|---|---|
| SCAN0 | A/D扫描引脚选择位(注2) | 在选择重复扫描模式0时<br>b1 b0<br>0 0：AN$_0$～AN$_1$(2个引脚)<br>0 1：AN$_0$～AN$_3$(4个引脚)<br>1 0：AN$_0$～AN$_5$(6个引脚)<br>1 1：AN$_0$～AN$_7$(8个引脚) | RW |
| SCAN1 | | | RW |
| MD2 | A/D运行模式选择位1 | 0：非重复扫描模式1 | RW |
| BITS | 8/10位模式选择位 | 0：8位模式<br>1：10位模式 | RW |
| CKS1 | 频率选择位1 | 请参照表16.2 | RW |
| VCUT | Vref连接位(注3) | 1：Vref连接 | RW |
| $\overline{\text{(b7–b6)}}$ | 暂未使用。必须写“0”。读时值为“0”。 | | — |

注1．如果在A/D转换过程中改写ADCON1寄存器的内容，转换结果就不定。
注2．与AN$_0$～AN$_7$相同，能使用AN$_{00}$～AN$_{07}$和AN$_{20}$～AN$_{27}$。
　　必须用ADCON2寄存器的ADGSEL1～ADGSEL0位选择。
注3．将VCUT位从“0”(未连接)置成“1”(连接)时，必须在经过至少1μs的时间之后再开始A/D转换。

A/D控制寄存器2(注1)

b7 b6 b5 b4 b3 b2 b1 b0 = X X 0 _ 0 _ _ _

符号 ADCON2　地址 03D4$_{16}$地址　复位后的值 00$_{16}$

| 位符号 | 位名 | 功能 | RW |
|---|---|---|---|
| SMP | A/D转换方式选择位 | 0：无采样&保持<br>1：有采样&保持 | RW |
| ADGSEL0 | A/D输入群选择位 | b2 b1<br>0 0：选择端口P10群<br>0 1：选择端口P9群<br>1 0：选择端口P0群<br>1 1：选择端口P1/P9群 | RW |
| ADGSEL1 | | | RW |
| $\overline{\text{(b3)}}$ | 保留位 | 必须清“0” | RW |
| CKS2 | 频率选择位2 | 请参照表16.2 | RW |
| TRG1 | 触发选择位1 | 在重复扫描模式0中，必须清“0”。 | RW |
| $\overline{\text{(b7–b6)}}$ | 暂未使用。必须写“0”。读时值为“0”。 | | — |

注1．如果在A/D转换过程中改写ADCON2寄存器的内容，转换结果就不定。

图 16.13　重复扫描模式 0 下的 ADCON0 ～ ADCON2 寄存器

### 16.1.5 重复扫描模式 1

重复扫描模式 1 是以所选引脚为重点，对所有引脚的输入电压重复进行 A/D 转换的模式。重复扫描模式 1 的规格如表 16.7、重复扫描模式 1 的运行示例如图 16.14、重复扫描模式 1 下的 ADCON0 ～ ADCON2 寄存器如图 16.15 所示。

表 16.7 重复扫描模式 1 的规格

| 项目 | 规格 |
|---|---|
| 功能 | 以由 ADCON1 寄存器的 SCAN1 ～ SCAN0 位和 ADCON2 寄存器的 ADGSEL1 ～ ADGSEL0 位选择的引脚为重点，对由 ADGSEL1 ～ ADGSEL0 位所选的全部引脚的输入电压重复进行 A/D 转换<br>例：如果选择 $AN_0$<br>按 $AN_0 \rightarrow AN_1 \rightarrow AN_0 \rightarrow AN_2 \rightarrow AN_0 \rightarrow AN_3$ • • • 的顺序进行 A/D 转换 |
| A/D 转换开始条件 | • 在 ADCON0 寄存器的 TRG 位为 “0”（软件触发）时<br>将 ADCON0 寄存器的 ADST 位置 “1”（开始 A/D 转换）<br>• 在 ADCON0 寄存器的 TRG 位为 “1”（硬件触发）时<br>将 ADST 位置 “1”（开始 A/D 转换）后，$\overline{ADTRG}$ 引脚的输入从 “H”电平变为 “L”电平 （可再次触发） |
| A/D 转换停止条件 | 将 ADST 位清 “0”（停止 A/D 转换） |
| 中断请求产生时序 | 不产生中断请求 |
| 重点进行 A/D 转换的模拟输入引脚 | 从 $AN_0$（1 个引脚）、$AN_0$ ～ $AN_1$（2 个引脚）、$AN_0$ ～ $AN_2$（3 个引脚）、$AN_0$ ～ $AN_3$（4 个引脚）中选择 （注 1） |
| A/D 转换值的读取 | 读取与所选引脚对应的 $AD_0$ ～ $AD_7$ 寄存器 |

注 1. 与 $AN_0$ ～ $AN_7$ 相同，能使用 $AN0_0$ ～ $AN0_7$、$AN2_0$ ～ $AN2_7$、$AN3_0$ ～ $AN3_2$。但是，全部的输入引脚必需属于相同的群。

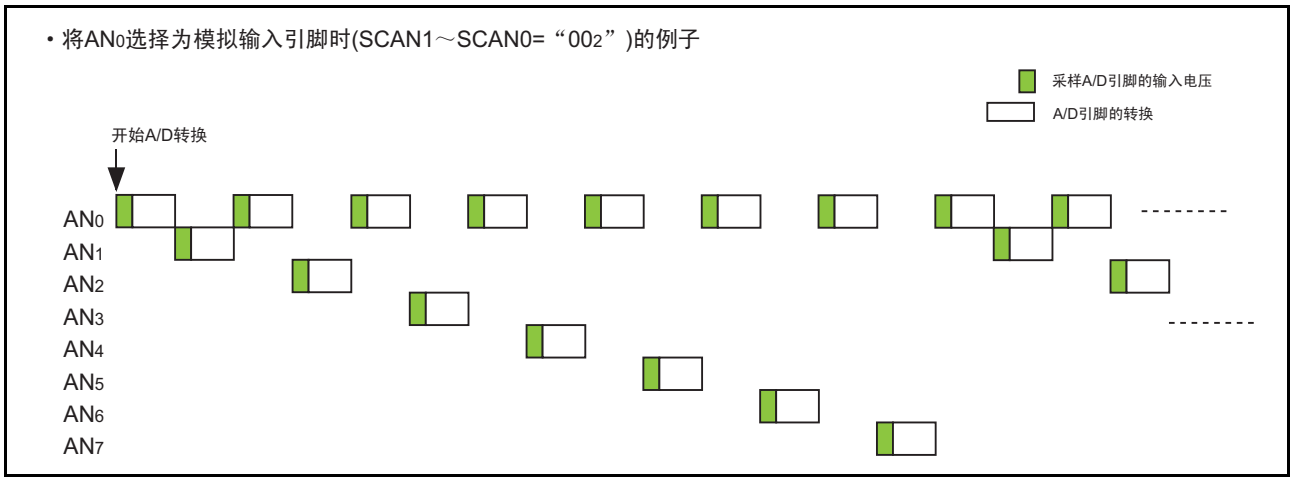
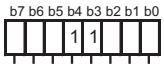



图 16.14 重复扫描模式 1 的运行示例

A/D控制寄存器0(注1)

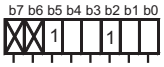



符号 ADCON0　地址 03D6$_{16}$地址　复位后的值 00000XXX$_2$

| 位符号 | 位名 | 功能 | RW |
|---|---|---|---|
| CH0 | 模拟输入引脚选择位 | 在重复扫描模式1中无效 | RW |
| CH1 | | | RW |
| CH2 | | | RW |
| MD0 | A/D运行模式选择位0 | b4 b3<br>1 1：重复扫描模式0或者重复扫描模式1 | RW |
| MD1 | | | RW |
| TRG | 触发选择位 | 0：软件触发<br>1：硬件触发(通过$\overline{\text{AD}}_{\text{TRG}}$进行的触发) | RW |
| ADST | A/D转换开始标志 | 0：停止A/D转换<br>1：开始A/D转换 | RW |
| CKS0 | 频率选择位0 | 请参照表16.2 | RW |

注1．如果在A/D转换过程中改写ADCON0寄存器的内容，转换结果就不定。

A/D控制寄存器1(注1)

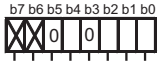



符号 ADCON1　地址 03D7$_{16}$地址　复位后的值 00$_{16}$

| 位符号 | 位名 | 功能 | RW |
|---|---|---|---|
| SCAN0 | A/D扫描引脚选择位(注2) | 在选择重复扫描模式1时<br>b1 b0<br>0 0：AN$_0$(1个引脚)<br>0 1：AN$_0$～AN$_1$(2个引脚)<br>1 0：AN$_0$～AN$_2$(3个引脚)<br>1 1：AN$_0$～AN$_3$(4个引脚) | RW |
| SCAN1 | | | RW |
| MD2 | A/D运行模式选择位1 | 1：重复扫描模式1 | RW |
| BITS | 8/10位模式选择位 | 0：8位模式<br>1：10位模式 | RW |
| CKS1 | 频率选择位1 | 请参照表16.2 | RW |
| VCUT | Vref连接位(注3) | 1：Vref连接 | RW |
| $\overline{\text{(b7–b6)}}$ | 暂未使用。必须写“0”。读时值为“0”。 | | — |

注1．如果在A/D转换过程中改写ADCON1寄存器的内容，转换结果就不定。
注2．与AN$_0$～AN$_7$相同，能使用AN$_{00}$～AN$_{07}$、AN$_{20}$～AN$_{27}$、AN$_{30}$～AN$_{32}$。
必须用ADCON2寄存器的ADGSEL1～ADGSEL0位选择。
注3．将VCUT位从“0”(未连接)置成“1”(连接)时，必须在经过至少1μs的时间之后再开始A/D转换。

A/D控制寄存器2(注1)




符号 ADCON2　地址 03D4$_{16}$地址　复位后的值 00$_{16}$

| 位符号 | 位名 | 功能 | RW |
|---|---|---|---|
| SMP | A/D转换方式选择位 | 0：无采样&保持<br>1：有采样&保持 | RW |
| ADGSEL0 | A/D输入群选择位 | b2 b1<br>0 0：选择端口P10群<br>0 1：选择端口P9群<br>1 0：选择端口P0群<br>1 1：选择端口P1/P9群 | RW |
| ADGSEL1 | | | RW |
| $\overline{\text{(b3)}}$ | 保留位 | 必须清“0” | RW |
| CKS2 | 频率选择位2 | 请参照表16.2 | RW |
| TRG1 | 触发选择位1 | 在重复扫描模式1中，必须清“0”。 | RW |
| $\overline{\text{(b7–b6)}}$ | 暂未使用。必须写“0”。读时值为“0”。 | | — |

注1．如果在A/D转换过程中改写ADCON2寄存器的内容，转换结果就不定。

图 16.15　重复扫描模式 1 下的 ADCON0 ～ ADCON2 寄存器

### 16.1.6 同时采样扫描模式

同时采样扫描模式是对所选引脚的输入电压逐次进行 A/D 转换的模式。此时，使用 2 个采样 & 保持电路，同时进行 $AN_0$ 和 $AN_1$ 的输入电压的采样。

同时采样扫描模式的规格如**表 16.8**、同时采样扫描模式的运行示例如**图 16.16**、同时采样扫描模式下的 ADCON0 ～ ADCON2 寄存器如**图 16.17**、同时采样扫描模式下的 ADTRGCON 寄存器如**图 16.18**、同时采样扫描模式下的触发选择位的设定如**表 16.9** 所示。在同时采样扫描模式中，除了软件触发和通过 $\overline{ADTRG}$ 的触发以外，还能通过与定时器 B2 的下溢、定时器 B2 的中断发生频率设定计数器的下溢或者定时器 B 的 A/D 触发模式的组合，将定时器 B0 的下溢选择为触发。

表 16.8 同时采样扫描模式的规格

| 项目 | 规格 |
|---|---|
| 功能 | 对由 ADCON1 寄存器的 SCAN1 ～ SCAN0 位和 ADCON2 寄存器的 ADGSEL1 ～ ADGSEL0 位所选引脚的输入电压逐次进行 A/D 转换。此时，同时进行 AN0 和 AN1 的输入电压的采样。 |
| A/D 转换开始条件 | • 在 ADCON0 寄存器的 TRG 位为 “0”（软件触发）时<br>将 ADCON0 寄存器的 ADST 位置 “1”（开始 A/D 转换）<br>• 在 ADCON0 寄存器的 TRG 位为 “1”（硬件触发）时<br>根据 TRG1、 HPTRG0 位进行选择 （参照表 16.9）<br>- 将 ADST 位置 “1”（开始 A/D 转换）后， $\overline{ADTRG}$ 引脚的输入从 “H” 电平变为 “L” 电平 （可再次触发）<br>- 将 ADST 位置 “1”（开始 A/D 转换）后，定时器 B0 的下溢、定时器 B2 的下溢或者定时器 B2 的中断发生频率设定计数器的下溢 |
| A/D 转换停止条件 | • A/D 转换结束 （在选择软件触发时， ADST 位为 “0”（A/D 转换停止））<br>• 将 ADST 位清 “0”（A/D 转换停止） |
| 中断请求产生时序 | A/D 转换结束时 |
| 模拟输入引脚 | 从 $AN_0$ ～ $AN_1$ （2 个引脚）、 $AN_0$ ～ $AN_3$ （4 个引脚）、 $AN_0$ ～ $AN_5$ （6 个引脚）、 $AN_0$ ～ $AN_7$ （8 个引脚）中选择 （注 1） |
| A/D 转换值的读取 | 读取与所选引脚对应的 $AN_0$ ～ $AN_7$ 寄存器 |

注 1. 与 $AN_0$ ～ $AN_7$ 相同，能使用 $AN0_0$ ～ $AN0_7$、 $AN2_0$ ～ $AN2_7$、 $AN3_0$ ～ $AN3_2$。但是，全部的输入引脚必需属于相同的群。

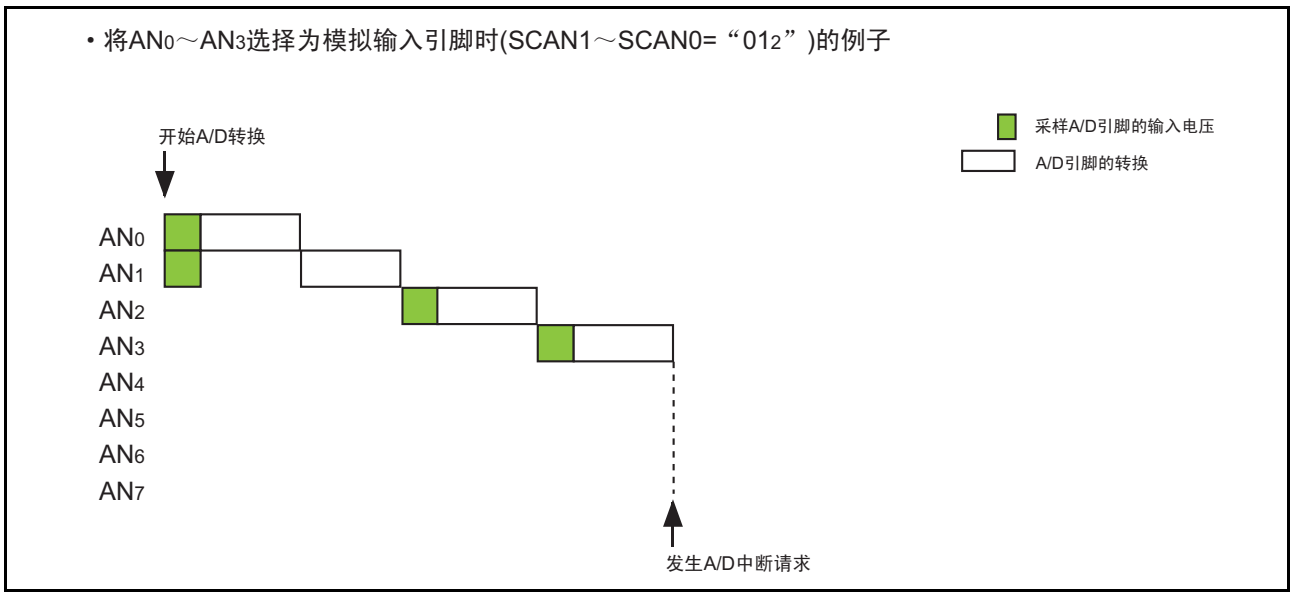



图 16.16 同时采样扫描模式的运行示例

A/D控制寄存器0(注1)

b7 b6 b5 b4 b3 b2 b1 b0: 1 0

| 符号 | 地址 | 复位后的值 |
|---|---|---|
| ADCON0 | 03D6$_{16}$地址 | 00000XXX$_2$ |

| 位符号 | 位名 | 功能 | RW |
|---|---|---|---|
| CH0 | 模拟输入引脚选择位 | 在同时采样扫描模式中无效 | RW |
| CH1 | | | RW |
| CH2 | | | RW |
| MD0 | A/D运行模式选择位0 | b4 b3<br>1 0 : 单次扫描模式或者同时采样扫描模式 | RW |
| MD1 | | | RW |
| TRG | 触发选择位 | 请参照表16.9 | RW |
| ADST | A/D转换开始标志 | 0 : 停止A/D转换<br>1 : 开始A/D转换 | RW |
| CKS0 | 频率选择位0 | 请参照表16.2 | RW |

注1. 如果在A/D转换过程中改写ADCON0寄存器的内容，转换结果就不定。

A/D控制寄存器1(注1)

b7 b6 b5 b4 b3 b2 b1 b0: X X 1 0

| 符号 | 地址 | 复位后的值 |
|---|---|---|
| ADCON1 | 03D7$_{16}$地址 | 00$_{16}$ |

| 位符号 | 位名 | 功能 | RW |
|---|---|---|---|
| SCAN0 | A/D扫描引脚选择位(注2) | 在选择同时采样扫描模式时<br>b1 b0<br>0 0 : AN$_0$～AN$_1$(2个引脚)<br>0 1 : AN$_0$～AN$_3$(4个引脚)<br>1 0 : AN$_0$～AN$_5$(6个引脚)<br>1 1 : AN$_0$～AN$_7$(8个引脚) | RW |
| SCAN1 | | | RW |
| MD2 | A/D运行模式选择位1 | 1 : 非重复扫描模式1 | RW |
| BITS | 8/10位模式选择位 | 0 : 8位模式<br>1 : 10位模式 | RW |
| CKS1 | 频率选择位1 | 请参照表16.2 | RW |
| VCUT | Vref连接位(注3) | 1 : Vref连接 | RW |
| $\overline{(b7-b6)}$ | 暂未使用。必须写“0”。读时值为“0”。 | | — |

注1. 如果在A/D转换过程中改写ADCON1寄存器的内容，转换结果就不定。
注2. 与AN$_0$～AN$_7$相同，能使用AN$_{00}$～AN$_{07}$、AN$_{20}$～AN$_{27}$、AN$_{30}$～AN$_{32}$。
必须用ADCON2寄存器的ADGSEL1～ADGSEL0位选择。
注3. 将VCUT位从“0”(未连接)置成“1”(连接)时，必须在经过至少1μs的时间之后再开始A/D转换。

A/D控制寄存器2(注1)

b7 b6 b5 b4 b3 b2 b1 b0: X X 0 1

| 符号 | 地址 | 复位后的值 |
|---|---|---|
| ADCON2 | 03D4$_{16}$地址 | 00$_{16}$ |

| 位符号 | 位名 | 功能 | RW |
|---|---|---|---|
| SMP | A/D转换方式选择位 | 在同时采样扫描模式时必须固定为“1” | RW |
| ADGSEL0 | A/D输入群选择位 | b2 b1<br>0 0 : 选择端口P10群<br>0 1 : 选择端口P9群<br>1 0 : 选择端口P0群<br>1 1 : 选择端口P1/P9群 | RW |
| ADGSEL1 | | | RW |
| $\overline{(b3)}$ | 保留位 | 必须清“0” | RW |
| CKS2 | 频率选择位2 | 请参照表16.2 | RW |
| TRG1 | 触发选择位1 | 请参照表16.9 | RW |
| $\overline{(b7-b6)}$ | 暂未使用。必须写“0”。读时值为“0”。 | | — |

注1. 如果在A/D转换过程中改写ADCON2寄存器的内容，转换结果就不定。

图 16.17 同时采样扫描模式下的 ADCON0 ～ ADCON2 寄存器

A/D触发控制寄存器(注1)

| b7 | b6 | b5 | b4 | b3 | b2 | b1 | b0 |
|---|---|---|---|---|---|---|---|
| × | × | × | × | 0 | | 0 | 1 |

| 符号 | 地址 | 复位后的值 |
|---|---|---|
| ADTRGCON | 03D2₁₆ | 00₁₆ |

| 位符号 | 位名 | 功能 | RW |
|---|---|---|---|
| SSE | A/D运行模式选择位2 | 1：同时采样扫描模式或者<br>延迟触发模式0、1 | RW |
| DTE | A/D运行模式选择位3 | 0：非延迟触发模式0、1 | RW |
| HPTRG0 | AN0触发选择位 | 请参照表16.9 | RW |
| HPTRG1 | AN1触发选择位 | 在同时采样扫描模式时必须清“0” | RW |
| $\overline{(b7\text{-}b4)}$ | 暂未使用。必须写“0”。读时值为“0”。 | | — |

注1．如果在A/D转换过程中改写ADTRGCON寄存器的内容，转换结果就不定。

图 16.18 同时采样扫描模式下的 ADTRGCON 寄存器

表 16.9 同时采样扫描模式下的触发选择位的设定

| TRG | TRG1 | HPTRG0 | 触发 |
|---|---|---|---|
| 0 | — | — | 软件触发 |
| 1 | — | 1 | 定时器 B0 的下溢 （注 1） |
| 1 | 0 | 0 | 由 $\overline{\text{AD}}_{\text{TRG}}$ 引起的触发 |
| 1 | 1 | 0 | 定时器 B2 的中断或者定时器 B2 的中断发生频率设定计数器的下溢 （注 2） |

注 1. 通过与定时器 B 的 A/D 触发模式的组合，能将定时器 B2 的中断、定时器 B2 的中断发生频率设定计数器的下溢或者 $\overline{\text{INT5}}$ 引脚的下降沿作为定时器 B0 的计数开始条件，开始计数。

注 2. 通过 TB2SC 寄存器的 TB2SEL 位选择定时器 B2 的中断或者定时器 B2 的中断发生频率设定计数器。

### 16.1.7 延迟触发模式 0

延迟触发模式 0 对所选引脚进行单次扫描转换。此模式与定时器 B 的 A/D 触发模式组合使用，通过定时器 B0 的下溢开始单次扫描转换。如果 $AN_0$ 引脚转换结束，就在定时器 B1 发生下溢前不对 $AN_1$ 引脚进行采样和转换，当定时器 B1 发生下溢时，重新开始对 $AN_1$ 引脚及其以后的引脚进行单次扫描转换。

延迟触发模式 0 的规格如**表 16.10**、延迟触发模式 0 的运行示例如**图 16.19**、对应运行示例的 ADSTAT0 寄存器的各标志的变化如**图 16.20** ～**图 16.21**、延迟触发模式 0 下的 ADCON0 ～ ADCON2 寄存器如**图 16.22**、延迟触发模式 0 下的 ADTRGCON 寄存器如**图 16.23**、延迟触发模式 0 下的触发选择位的设定如**表 16.11** 所示。

表 16.10 延迟触发模式 0 的规格

| 项目 | 规格 |
|---|---|
| 功能 | 对由 ADCON1 寄存器的 SCAN1 ～ SCAN0 位和 ADCON2 寄存器的 ADGSEL1 ～ ADGSEL0 位所选引脚的输入电压进行单次扫描转换。此时，通过定时器 B0 发生下溢开始对 $AN_0$ 引脚进行转换，通过定时器 B1 发生下溢开始对 $AN_1$ 引脚及其以后的引脚进行转换。（注 1） |
| A/D 转换开始条件 | • $AN_0$ 引脚转换开始条件<br>- 从定时器 B0 发生下溢后到定时器 B1 发生下溢前，即使定时器 B0 再次发生下溢，也不影响转换。<br>- 在对 $AN_1$ 引脚及其以后的引脚进行 A/D 转换期间，如果定时器 B0 再次发生下溢，就中止转换而再次进行 $AN_0$ 引脚的 A/D 转换。<br>• $AN_1$ 引脚转换开始条件<br>- 在对 $AN_0$ 引脚进行 A/D 转换期间，如果定时器 B1 发生下溢，就在下溢时采样 $AN_1$ 引脚的输入电压，在 $AN_0$ 引脚的 A/D 转换结束后继续对 $AN_1$ 引脚及其以后的引脚进行单次扫描转换。 |
| A/D 转换停止条件 | • $AN_0$ 引脚的单次扫描转换结束时<br>• 将 ADST 位清 “0”（A/D 转换停止）（注 2） |
| 中断请求产生时序 | $AN_0$ 引脚的单次扫描转换结束时 |
| 模拟输入引脚 | 从 $AN_0$ ～ $AN_1$ （2 个引脚）、 $AN_0$ ～ $AN_3$ （4 个引脚）、 $AN_0$ ～ $AN_5$ （6 个引脚）、 $AN_0$ ～ $AN_7$ （8 个引脚）中选择 （注 3） |
| A/D 转换值的读取 | 读取与所选引脚对应的 $AN_0$ ～ $AN_7$ 寄存器 |

注 1. 定时器 B1 的寄存器的设定值必须大于定时器 B0 的寄存器的值，定时器 B0 和定时器 B1 的计数源必须相同。

注 2. 在延迟触发模式 0 中，不能给 ADST 写 “1”（A/D 转换开始）。如果写 “1”，就可能发生意想不到的中断。

注 3. 与 $AN_0$ ～ $AN_7$ 相同，能使用 $AN0_0$ ～ $AN0_7$、 $AN2_0$ ～ $AN2_7$、 $AN3_0$ ～ $AN3_2$。但是，全部的输入引脚必需属于相同的群。

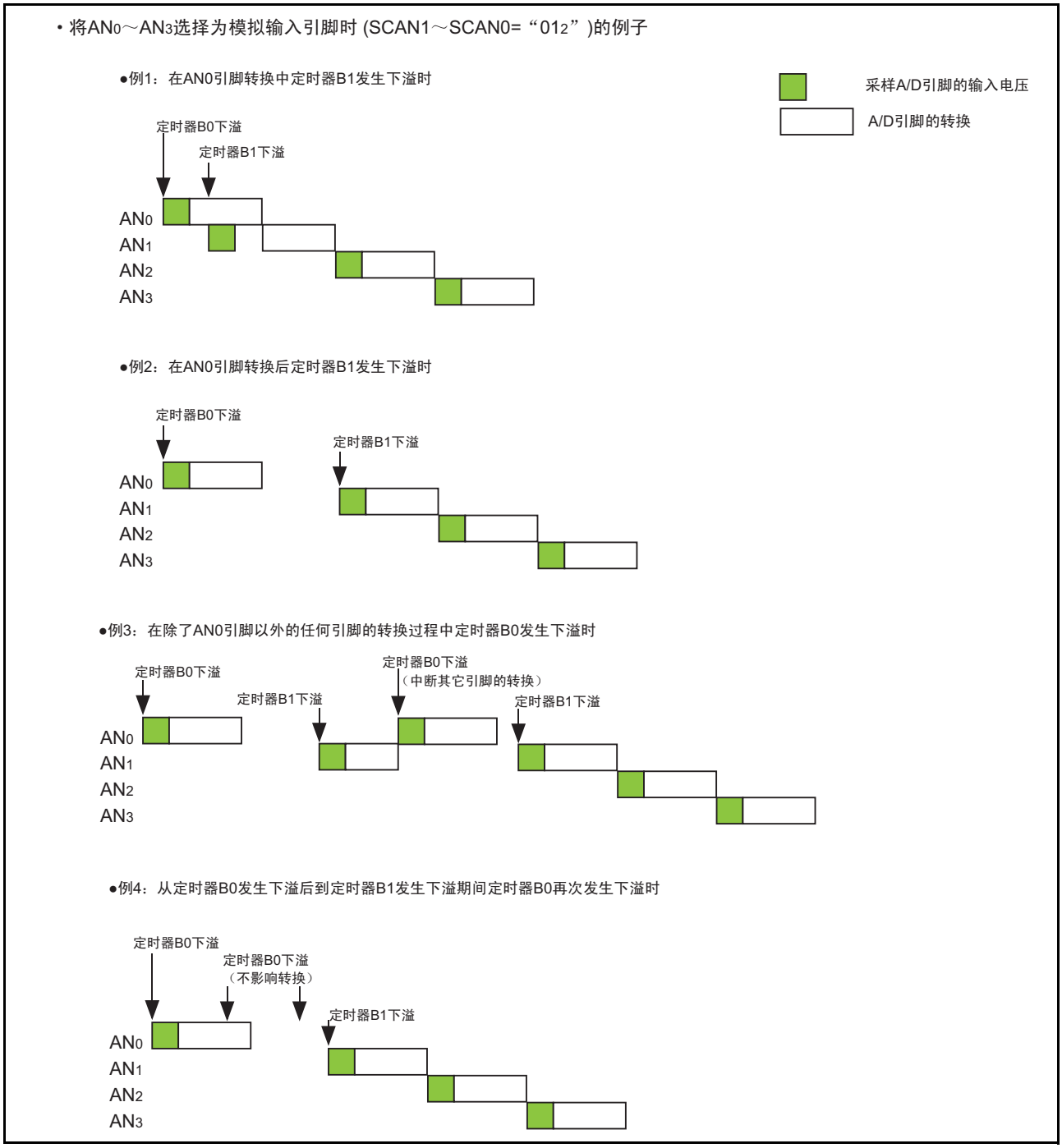



图 16.19 延迟触发模式 0 的运行示例

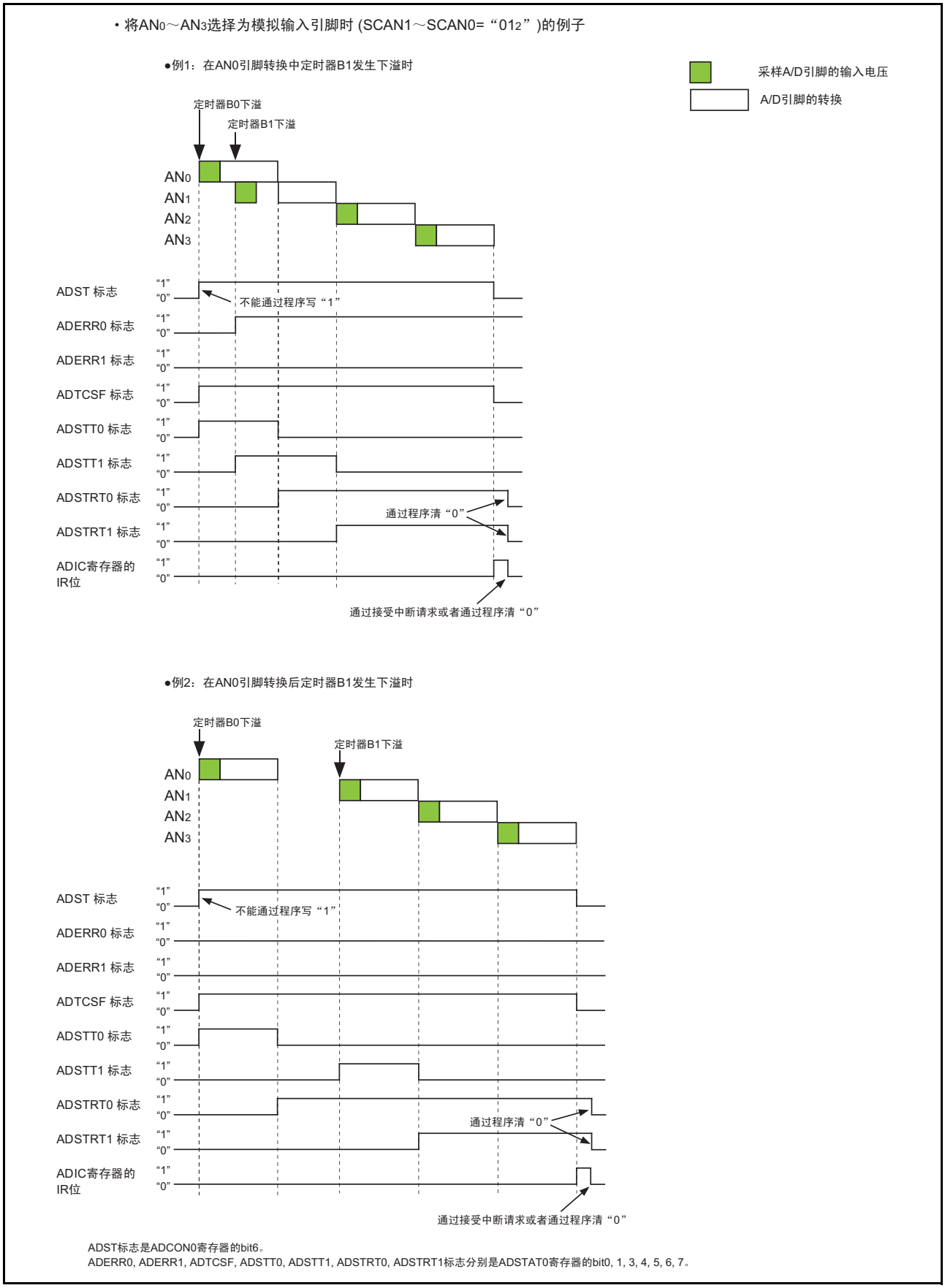



图 16.20 对应延迟触发模式 0 的运行示例的 ADSTAT0 寄存器的各标志的变化 （1）

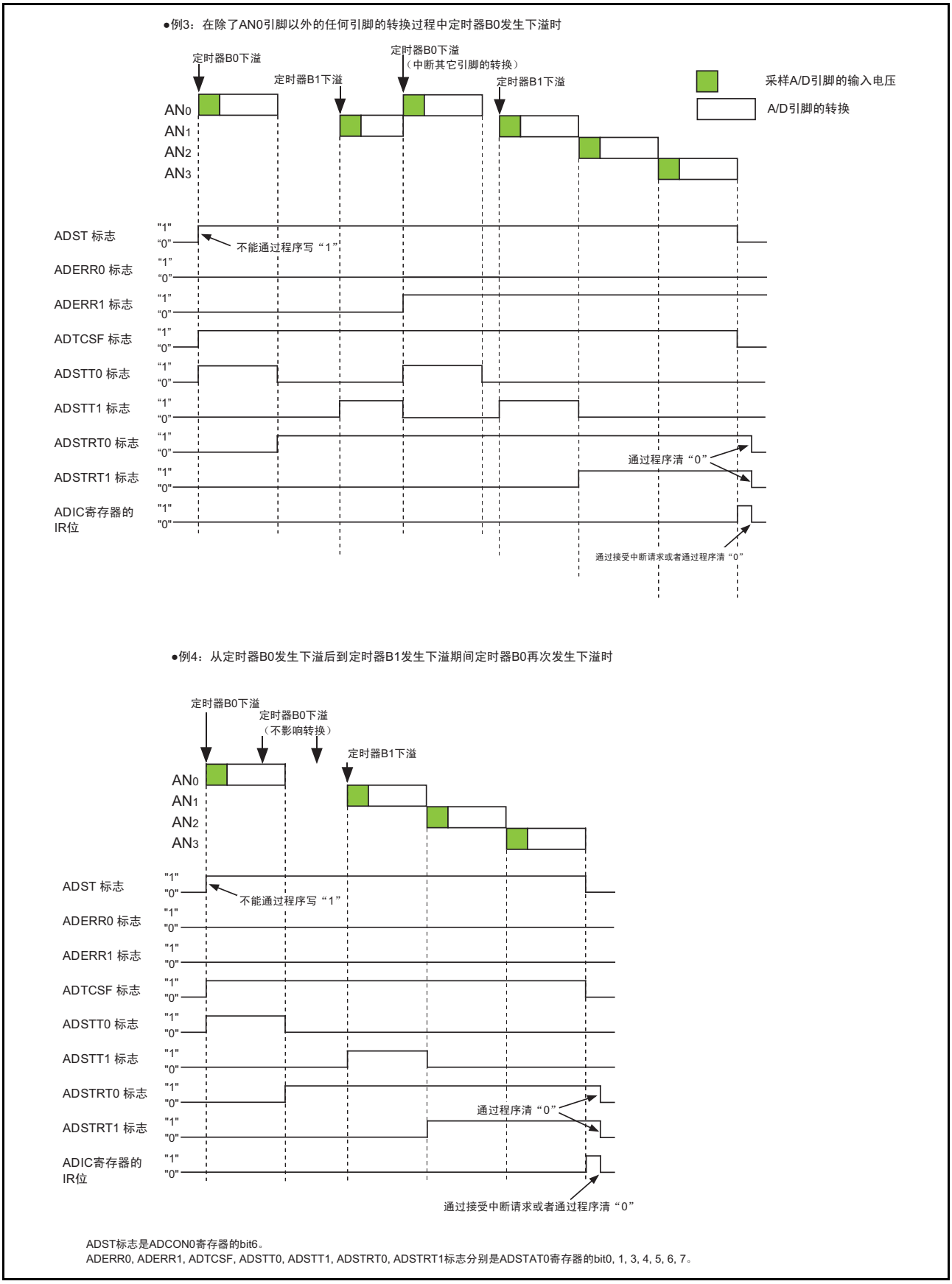
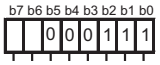



图 16.21 对应延迟触发模式 0 的运行示例的 ADSTAT0 寄存器的各标志的变化 （2）

A/D控制寄存器0(注1)

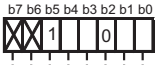



符号 ADCON0　地址 03D6₁₆地址　复位后的值 00000XXX₂

| 位符号 | 位名 | 功能 | RW |
|---|---|---|---|
| CH0 | 模拟输入引脚选择位 | b2 b1 b0<br>1 1 1：在延迟触发模式0中，必须置“111₂” | RW |
| CH1 | | | RW |
| CH2 | | | RW |
| MD0 | A/D运行模式选择位0 | b4 b3<br>0 0：单次模式或者延迟触发模式0、1 | RW |
| MD1 | | | RW |
| TRG | 触发选择位 | 请参照表16.9 | RW |
| ADST | A/D转换开始标志(注2) | 0：停止A/D转换<br>1：开始A/D转换 | RW |
| CKS0 | 频率选择位0 | 请参照表16.2 | RW |

注1．如果在A/D转换过程中改写ADCON0寄存器的内容，转换结果就不定。
注2．在延迟触发模式0中，不能写“1”，必须写“0”。

A/D控制寄存器1(注1)

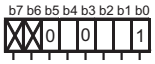



符号 ADCON1　地址 03D7₁₆地址　复位后的值 00₁₆

| 位符号 | 位名 | 功能 | RW |
|---|---|---|---|
| SCAN0 | A/D扫描引脚选择位(注2) | 在选择延迟触发模式0时<br>b1 b0<br>0 0：AN₀～AN₁(2个引脚)<br>0 1：AN₀～AN₃(4个引脚)<br>1 0：AN₀～AN₅(6个引脚)<br>1 1：AN₀～AN₇(8个引脚) | RW |
| SCAN1 | | | RW |
| MD2 | A/D运行模式选择位1 | 0：非重复扫描模式1 | RW |
| BITS | 8/10位模式选择位 | 0：8位模式<br>1：10位模式 | RW |
| CKS1 | 频率选择位1 | 请参照表16.2 | RW |
| VCUT | Vref连接位(注3) | 1：Vref连接 | RW |
| (b7–b6) | 暂未使用。必须写“0”。读时值为“0”。 | | — |

注1．如果在A/D转换过程中改写ADCON1寄存器的内容，转换结果就不定。
注2．与AN₀～AN₇相同，能使用AN₀₀～AN₀₇、AN₂₀～AN₂₇、AN₃₀～AN₃₂。
必须用ADCON2寄存器的ADGSEL1～ADGSEL0位选择。
注3．将VCUT位从“0”(未连接)置成“1”(连接)时，必须在经过至少1μs的时间之后再开始A/D转换。

A/D控制寄存器2(注1)




符号 ADCON2　地址 03D4₁₆地址　复位后的值 00₁₆

| 位符号 | 位名 | 功能 | RW |
|---|---|---|---|
| SMP | A/D转换方式选择位(注2) | 1：有采样&保持 | RW |
| ADGSEL0 | A/D输入群选择位 | b2 b1<br>0 0：选择端口P10群<br>0 1：选择端口P9群<br>1 0：选择端口P0群<br>1 1：选择端口P1/P9群 | RW |
| ADGSEL1 | | | RW |
| (b3) | 保留位 | 必须清“0” | RW |
| CKS2 | 频率选择位2 | 请参照表16.2 | RW |
| TRG1 | 触发选择位1 | 请参照表16.11 | RW |
| (b7–b6) | 暂未使用。必须写“0”。读时值为“0”。 | | — |

注1．如果在A/D转换过程中改写ADCON2寄存器的内容，转换结果就不定。
注2．在延迟触发模式0中，必须设定“1”。

图 16.22　延迟触发模式 0 下的 ADCON0 ～ ADCON2 寄存器

A/D触发控制寄存器(注1)

| b7 | b6 | b5 | b4 | b3 | b2 | b1 | b0 |
|---|---|---|---|---|---|---|---|
| X | X | X | X | 1 | 1 | 1 | 1 |

| 符号 | 地址 | 复位后的值 |
|---|---|---|
| ADTRGCON | $03D2_{16}$ | $00_{16}$ |

| 位符号 | 位名 | 功能 | RW |
|---|---|---|---|
| SSE | A/D运行模式选择位2 | 1：同时采样扫描模式或者<br>延迟触发模式0、1 | RW |
| DTE | A/D运行模式选择位3 | 1：延迟触发模式0、1 | RW |
| HPTRG0 | AN0触发选择位 | 请参照表16.11 | RW |
| HPTRG1 | AN1触发选择位 | 请参照表16.11 | RW |
| $\overline{(b7\text{-}b4)}$ | 暂未使用。必须写“0”。读时值为“0”。 | | — |

注1．如果在A/D转换过程中改写ADTRGCON寄存器的内容，转换结果就不定。

图 16.23 延迟触发模式 0 下的 ADTRGCON 寄存器

表 16.11 延迟触发模式 0 下的触发选择位的设定

| TRG | TRG1 | HPTRG0 | HPTRG1 | 触发 |
|---|---|---|---|---|
| 0 | 0 | 1 | 1 | 定时器 B0、定时器 B1 的下溢 |

### 16.1.8 延迟触发模式 1

延迟触发模式 1 对所选引脚进行单次扫描转换。此模式在 $\overline{\text{ADTRG}}$ 引脚的输入从 “H” 电平变为 “L” 电平（下降）后开始单次扫描转换。如果 $AN_0$ 引脚转换结束，就在 $\overline{\text{ADTRG}}$ 引脚发生第二次下降前不对 $AN_1$ 引脚进行采样和转换，当 $\overline{\text{ADTRG}}$ 引脚发生第二次下降时，重新开始对 $AN_1$ 引脚及其以后的引脚进行单次扫描转换。

延迟触发模式 1 的规格如**表 16.12**、延迟触发模式 1 的运行示例如**图 16.24**、对应运行示例的 ADSTAT0 寄存器的各标志的变化如**图 16.25** ～**图 16.26**、延迟触发模式 1 下的 ADCON0 ～ ADCON2 寄存器如**图 16.27**、延迟触发模式 1 下的 ADTRGCON 寄存器如**图 16.28**、延迟触发模式 1 下的触发选择位的设定如**表 16.13** 所示。

表 16.12 延迟触发模式 1 的规格

| 项目 | 规格 |
|---|---|
| 功能 | 对由 ADCON1 寄存器的 SCAN1 ～ SCAN0 位和 ADCON2 寄存器的 ADGSEL1 ～ ADGSEL0 位所选引脚的输入电压进行单次扫描转换。此时，通过 $\overline{\text{ADTRG}}$ 引脚的下降沿开始对 $AN_0$ 引脚进行转换，通过 $\overline{\text{ADTRG}}$ 引脚的第二个下降沿开始对 $AN_1$ 引脚及其以后的引脚进行转换。 |
| A/D 转换开始条件 | • $AN_0$ 引脚转换开始条件<br>$\overline{\text{ADTRG}}$ 引脚的输入从 “H” 电平变为 “L” 电平 （下降沿）时 （注 1）<br>• $AN_1$ 引脚转换开始条件 （注 2）<br>$\overline{\text{ADTRG}}$ 引脚的输入从 “H” 电平变为 “L” 电平 （下降沿）时<br>- 在对 $AN_0$ 引脚进行 A/D 转换期间，如果 $\overline{\text{ADTRG}}$ 引脚发生第二次下降，就在 $\overline{\text{ADTRG}}$ 引脚发生下降时采样 $AN_1$ 引脚的输入电压，在 $AN_0$ 引脚的 A/D 转换结束后继续对 $AN_1$ 引脚及其以后的引脚进行单次扫描转换。<br>- 在对 $AN_1$ 引脚及其以后的引脚进行单次扫描转换期间，即使 $\overline{\text{ADTRG}}$ 引脚再次发生下降，也不影响转换。 |
| A/D 转换停止条件 | • A/D 转换结束时<br>• 将 ADST 位清 “0”（停止 A/D 转换）（注 3） |
| 中断请求产生时序 | $AN_0$ 引脚的单次扫描转换结束时 |
| 模拟输入引脚 | 从 $AN_0$ ～ $AN_1$ （2 个引脚）、 $AN_0$ ～ $AN_3$ （4 个引脚）、 $AN_0$ ～ $AN_5$ （6 个引脚）、 $AN_0$ ～ $AN_7$ （8 个引脚）中选择 （注 4） |
| A/D 转换值的读取 | 读取与所选引脚对应的 $AN_0$ ～ $AN_7$ 寄存器 |

注 1. 在 $AN_1$ 引脚转换开始后，不能在所选引脚的全部 A/D 转换结束前使 $\overline{\text{ADTRG}}$ 引脚发生下一次下降。如果在 A/D 转换过程中 ADTRG 引脚再次发生下降，此触发就被忽视，而在所选引脚的全部 A/D 转换结束后输入的 $\overline{\text{ADTRG}}$ 引脚的下降沿才被作为下一次 $AN_0$ 引脚转换的开始条件。

注 2. 与运行时钟 $\phi_{AD}$ 同步检测 $\overline{\text{ADTRG}}$ 引脚的下降沿。因此，如果在短于 $\phi_{AD}$ 的周期中 $\overline{\text{ADTRG}}$ 引脚发生下降，就有可能无法检测到 $\overline{\text{ADTRG}}$ 引脚的第二次下降，所以不能使 $\overline{\text{ADTRG}}$ 引脚在短于 $\phi_{AD}$ 的周期中发生下降。

注 3. 在延迟触发摸式 1 下，不能给 ADST 写 “1”（开始 A/D 转换）。如果写 “1”，就可能发生意想不到的中断。

注 4. 与 $AN_0$ ～ $AN_7$ 相同，能使用 $AN0_0$ ～ $AN0_7$、 $AN2_0$ ～ $AN2_7$、 $AN3_0$ ～ $AN3_2$。但是，全部的输入引脚必需属于相同的群。

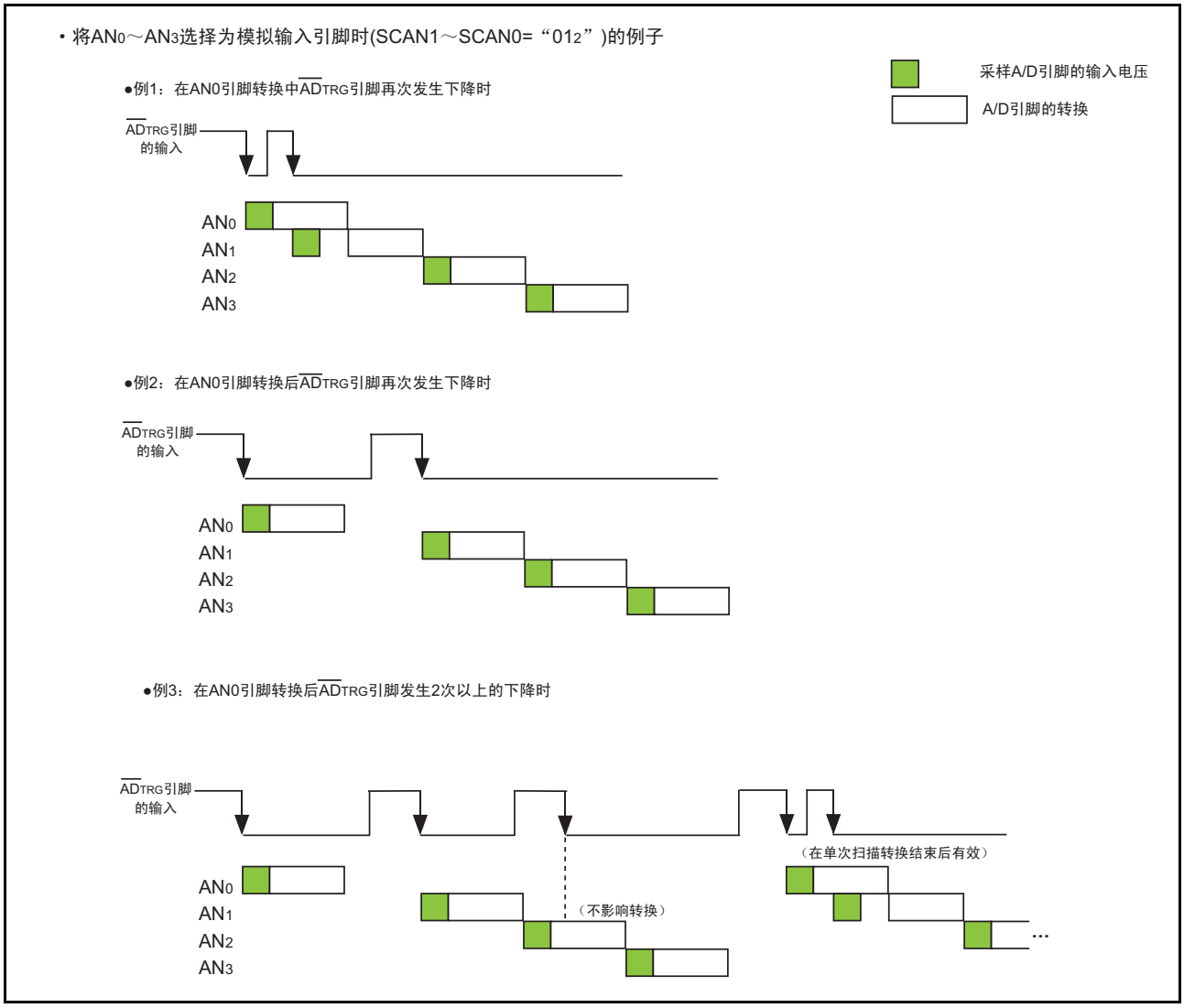



图 16.24 延迟触发模式 1 的运行示例

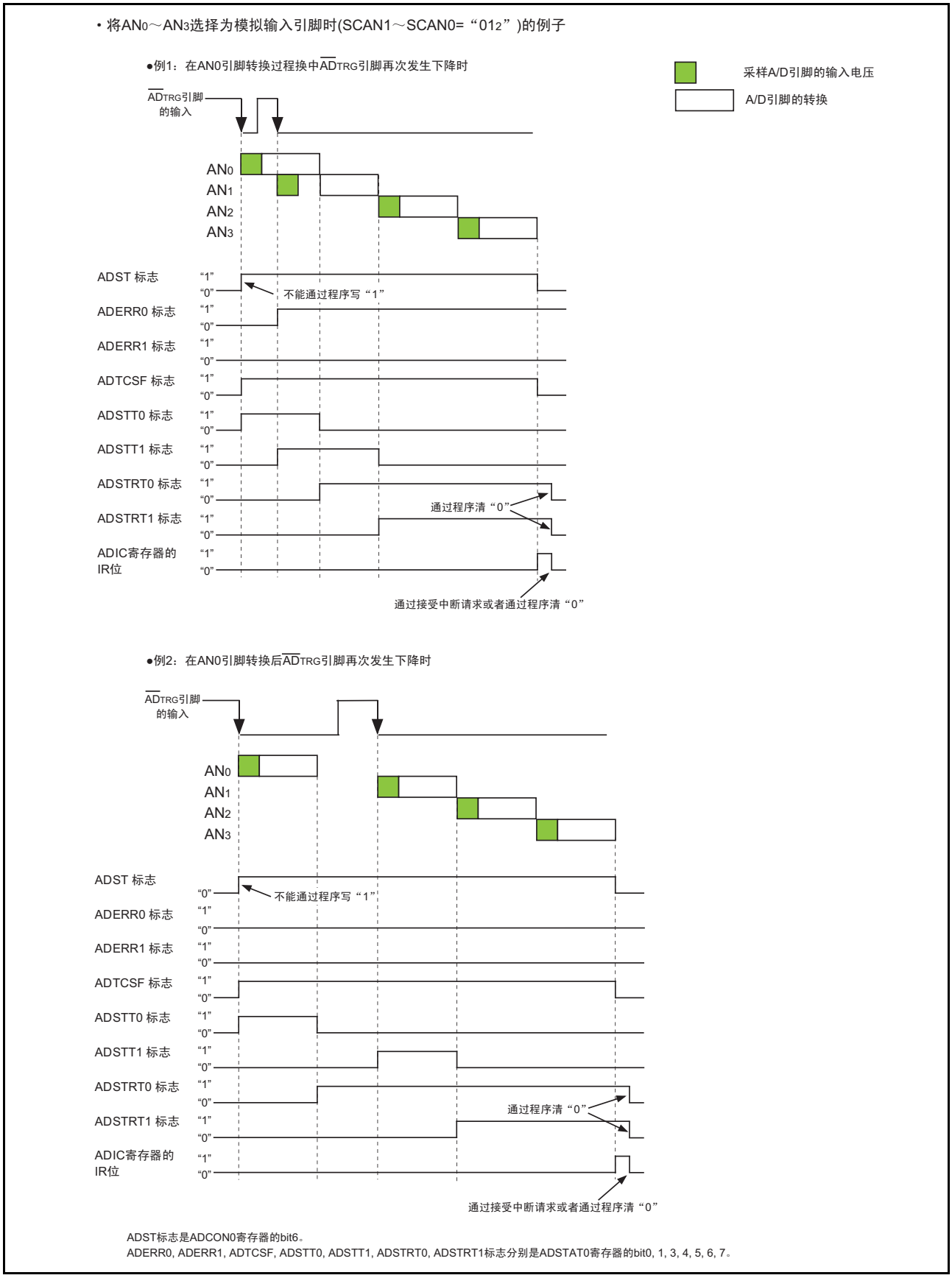



图 16.25 对应延迟触发模式 1 的运行示例的 ADSTAT0 寄存器的各标志的变化 （1）

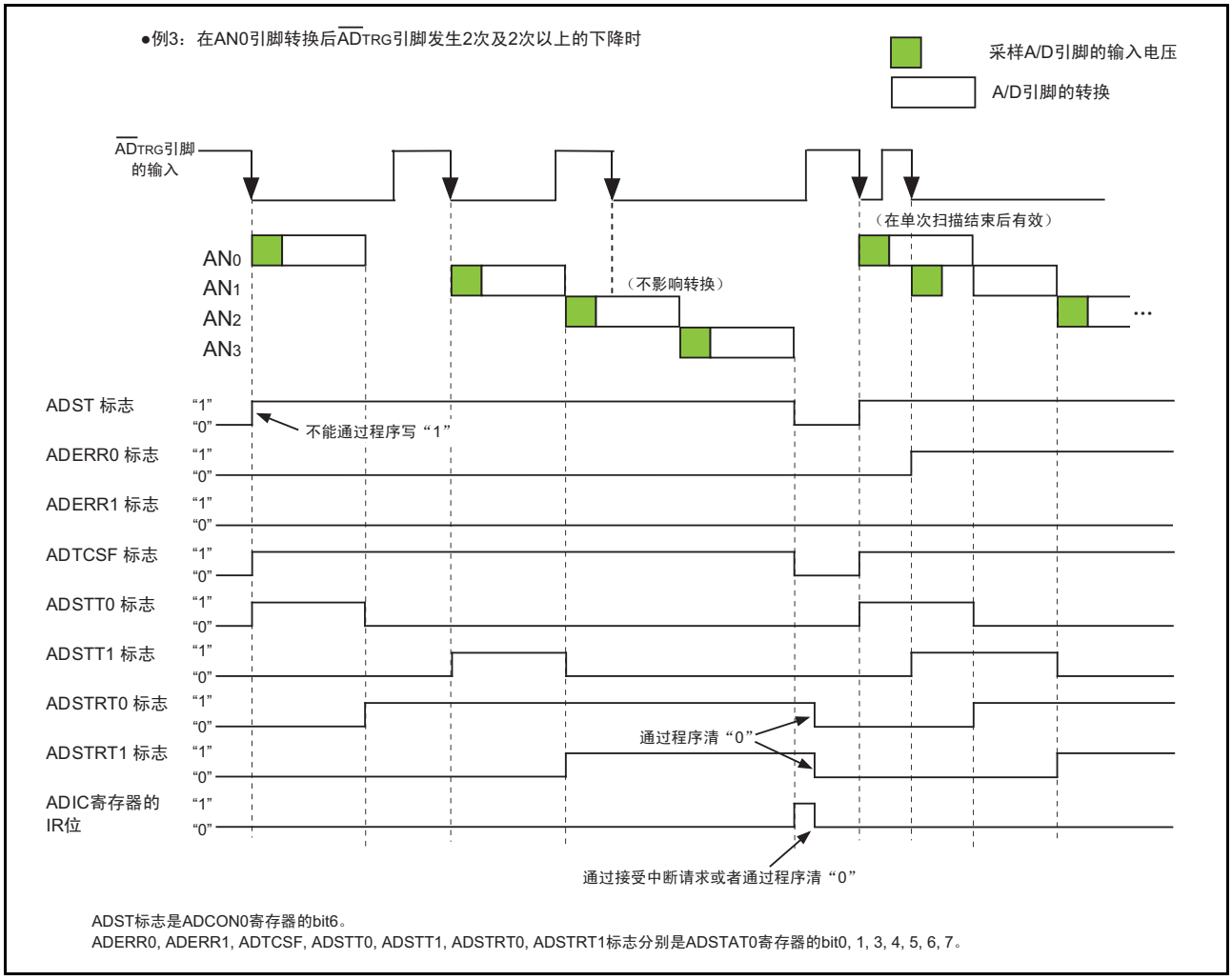
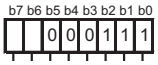



图 16.26 对应延迟触发模式 1 的运行示例的 ADSTAT0 寄存器的各标志的变化 （2）

A/D控制寄存器0(注1)

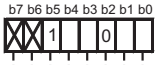



符号 ADCON0　地址 03D6₁₆地址　复位后的值 00000XXX₂

| 位符号 | 位名 | 功能 | RW |
|---|---|---|---|
| CH0 | 模拟输入引脚选择位 | b2 b1 b0<br>1 1 1：在延迟触发模式1中，必须置“111₂” | RW |
| CH1 | | | RW |
| CH2 | | | RW |
| MD0 | A/D运行模式选择位0 | b4 b3<br>0 0：单次模式或者延迟触发模式0、1 | RW |
| MD1 | | | RW |
| TRG | 触发选择位 | 请参照表16.13 | RW |
| ADST | A/D转换开始标志(注2) | 0：停止A/D转换<br>1：开始A/D转换 | RW |
| CKS0 | 频率选择位0 | 请参照表16.2 | RW |

注1．如果在A/D转换过程中改写ADCON0寄存器的内容，转换结果就不定。
注2．在延迟触发模式1中，不能写“1”，必须写“0”。

A/D控制寄存器1(注1)

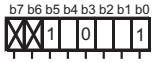



符号 ADCON1　地址 03D7₁₆地址　复位后的值 00₁₆

| 位符号 | 位名 | 功能 | RW |
|---|---|---|---|
| SCAN0 | A/D扫描引脚选择位(注2) | 在选择延迟触发模式1时<br>b1 b0<br>0 0：AN₀～AN₁(2个引脚)<br>0 1：AN₀～AN₃(4个引脚)<br>1 0：AN₀～AN₅(6个引脚)<br>1 1：AN₀～AN₇(8个引脚) | RW |
| SCAN1 | | | RW |
| MD2 | A/D运行模式选择位1 | 0：非重复扫描模式1 | RW |
| BITS | 8/10位模式选择位 | 0：8位模式<br>1：10位模式 | RW |
| CKS1 | 频率选择位1 | 请参照表16.2 | RW |
| VCUT | Vref连接位(注3) | 1：Vref连接 | RW |
| (b7–b6) | 暂未使用。必须写“0”。读时值为“0”。 | | — |

注1．如果在A/D转换过程中改写ADCON1寄存器的内容，转换结果就不定。
注2．与AN₀～AN₇相同，能使用AN₀₀～AN₀₇、AN₂₀～AN₂₇、AN₃₀～AN₃₂。
必须用ADCON2寄存器的ADGSEL1～ADGSEL0位选择。
注3．将VCUT位从“0”(未连接)置成“1”(连接)时，必须在经过至少1μs的时间之后再开始A/D转换。

A/D控制寄存器2(注1)




符号 ADCON2　地址 03D4₁₆地址　复位后的值 00₁₆

| 位符号 | 位名 | 功能 | RW |
|---|---|---|---|
| SMP | A/D转换方式选择位(注2) | 1：有采样&保持 | RW |
| ADGSEL0 | A/D输入群选择位 | b2 b1<br>0 0：选择端口P10群<br>0 1：选择端口P9群<br>1 0：选择端口P0群<br>1 1：选择端口P1/P9群 | RW |
| ADGSEL1 | | | RW |
| (b3) | 保留位 | 必须清“0” | RW |
| CKS2 | 频率选择位2 | 请参照表16.2 | RW |
| TRG1 | 触发选择位1 | 请参照表16.13 | RW |
| (b7–b6) | 暂未使用。必须写“0”。读时值为“0”。 | | — |

注1．如果在A/D转换过程中改写ADCON2寄存器的内容，转换结果就不定。
注2．在延迟触发模式1中，必须设定“1”。

图 16.27　延迟触发模式 1 下的 ADCON0 ～ ADCON2 寄存器

A/D触发控制寄存器(注1)

| b7 | b6 | b5 | b4 | b3 | b2 | b1 | b0 |
|---|---|---|---|---|---|---|---|
| X | X | X | X | 0 | 0 | 1 | 1 |

| 符号 | 地址 | 复位后的值 |
|---|---|---|
| ADTRGCON | $03D2_{16}$ | $00_{16}$ |

| 位符号 | 位名 | 功能 | RW |
|---|---|---|---|
| SSE | A/D运行模式选择位2 | 1：同时采样扫描模式或者<br>延迟触发模式0、1 | RW |
| DTE | A/D运行模式选择位3 | 1：延迟触发模式0、1 | RW |
| HPTRG0 | AN0触发选择位 | 请参照表16.13 | RW |
| HPTRG1 | AN1触发选择位 | 请参照表16.13 | RW |
| —<br>（b7-b4） | 暂未使用。必须写“0”。读时值为“0”。 | | — |

注1．如果在A/D转换过程中改写ADTRGCON寄存器的内容，转换结果就不定。

图 16.28 延迟触发模式 1 下的 ADTRGCON 寄存器

表 16.13 延迟触发模式 1 下的触发选择位的设定

| TRG | TRG1 | HPTRG0 | HPTRG1 | 触发 |
|---|---|---|---|---|
| 0 | 1 | 0 | 0 | $\overline{\text{AD}}_{\text{TRG}}$ |

## 16.2 分辨率选择功能

能通过 ADCON1 寄存器的 BITS 位选择分辨率。如果将 BITS 位置“1”（转换精度为 10 位），A/D 转换结果就被保存到 A/D 寄存器 i(i=0 ～ 7) 的 bit0 ～ 9；如果将 BITS 位清 “0”（转换精度为 8 位），A/D 转换结果就被保存到 A/D 寄存器 i 的 bit0 ～ 7。

## 16.3 采样 & 保持

如果将 ADCON2 寄存器的 SMP 位置 “1”（有采样 & 保持），就能提高每个引脚的转换速度。分辨率为 8 位时为 28 个 $\phi_{AD}$ 周期；分辨率为 10 位时为 33 个 $\phi_{AD}$ 周期。能在单次模式、重复模式、单次扫描模式、重复扫描模式 0 或者重复扫描模式 1 中选择采样 & 保持，必须在这些模式中选择有无采样 & 保持，然后再开始进行 A/D 转换。在同时采样扫描模式、延迟触发模式 0 或者延迟触发模式 1 中，必须在使用时总是将 SMP 位置“1”（有采样 & 保持）。

## 16.4 降低功耗功能

不使用 A/D 转换器时，能通过 ADCON1 寄存器的 VCUT 位将 A/D 转换器的梯形电阻和基准电压输入引脚（$V_{REF}$）断开，断开后电流不从 VREF 引脚流到梯形电阻，从而降低功耗。

使用 A/D 转换器时，必须在将 VCUT 位置 “1”（Vref 连接）后，将 ADCON0 寄存器的 ADST 位置 “1”（开始 A/D 转换）。 ADST 位和 VCUT 位不能同时写 “1”。

另外，在 A/D 转换中不能将 VCUT 位清 “0”（Vref 未连接）。

## 16.5 A/D 转换时的传感器输出阻抗

为了正确进行 A/D 转换，需要在规定的时间内结束如图 16.29 中的内部电容器 C 的充电。假设此规定时间（采样时间）为 T、传感器等效电路的输出阻抗为 R0、单片机的内部电阻为 R、 A/D 转换器的精度 （误差）为 X、分辨率为 Y （Y 在 10 位模式时为 1024 ； 在 8 位模式时为 256）。

$V_C$ 一般为 $V_C = VIN\left\{1 - e^{-\frac{1}{C(R0+R)}t}\right\}$

在t = T时，根据 $V_C = VIN - \frac{X}{Y}VIN = VIN\left(1 - \frac{X}{Y}\right)$ 得出：

$$e^{-\frac{1}{C(R0+R)}T} = \frac{X}{Y}$$

$$-\frac{1}{C(R0+R)}T = \ln\frac{X}{Y}$$

因此， $$R0 = -\frac{T}{C \cdot \ln\frac{X}{Y}} - R$$

模拟输入引脚和外部传感器等效电路的示例如图 16.29 所示。在 VIN 与 VC 的差为 0.1LSB 时，求在时间 T 内电容器 C 的引脚间电压 VC 从 0 变为 VIN−(0.1/1024)VIN 的阻抗 R0。 (0.1/1024)VIN 表示在 10 位模式的 A/D 转换时，将因电容器充电不足而引起的 A/D 转换精度下降范围控制在 0.1LSB 以内。但是，实际误差是 0.1LSB 加上绝对精度的值。

f(XIN)=10MHz 时，在带采样 & 保持的 A/D 转换模式中 T=0.3μs。可按以下的计算式求出在此时间 T 内能充分进行电容器 C 充电的输出阻抗 R0：

因为 T=0.3μs、 R=7.8kΩ、 C=1.5pF、 X=0.1、 Y=1024，

$$R0 = -\frac{0.3\times10^{-6}}{1.5\times10^{-12}\cdot\ln\frac{0.1}{1024}} - 7.8\times10^{3} \fallingdotseq 13.9\times10^{3}$$

所以，将 A/D 转换器精度 （误差）控制在小于等于 0.1LSB 的传感器电路的输出阻抗 R0 最大为 13.9kΩ。

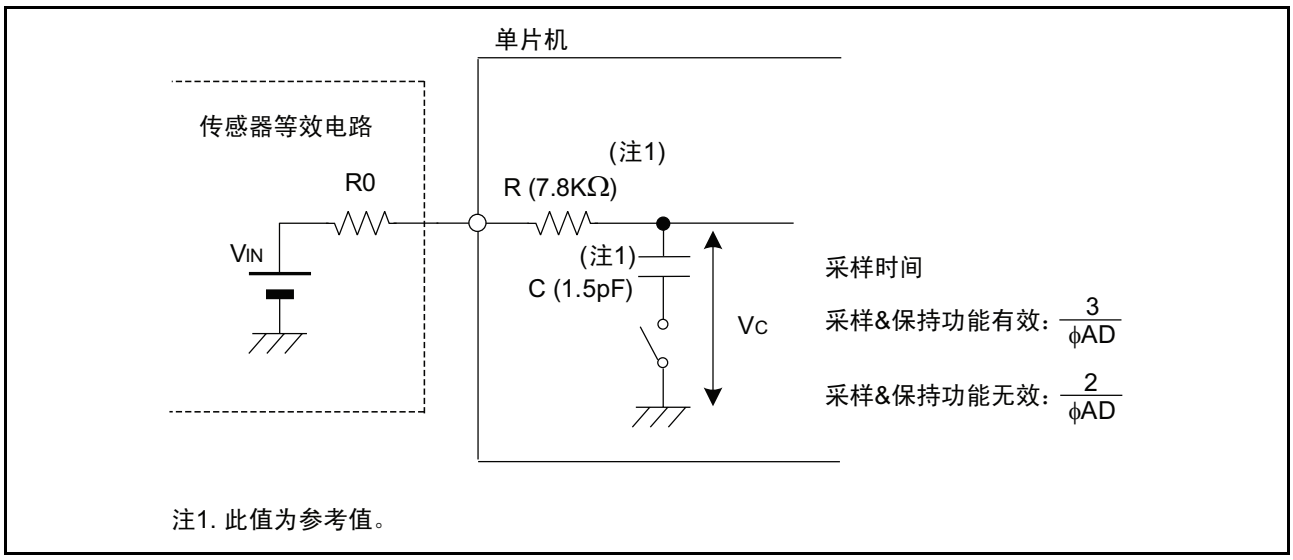



图 16.29 模拟输入引脚和外部传感器等效电路的示例

# 17. 多主控 I2C bus 接口

多主控 I2C bus 接口是以飞利浦公司 I2C bus 的数据传送格式为基础进行串行通信的电路，具有仲裁失败检测功能和同步功能。多主控 I2C bus 接口的框图如图 17.1、多主控 I2C bus 接口功能一览如表 17.1 所示。

多主控 I2C bus 接口由 I2C0 地址寄存器、 I2C0 数据移位寄存器、 I2C0 时钟控制寄存器、 I2C0 控制寄存器 0、 I2C0 控制寄存器 1、 I2C0 控制寄存器 2、 I2C0 状态寄存器、 I2C0 开始 / 停止条件控制寄存器和其他控制电路构成。多主控 I2C bus 的相关寄存器如图 17.2 ～图 17.8 所示。

表 17.1 多主控 I2C bus 接口功能

| 项 目 | 功 能 |
|---|---|
| 格式 | 符合飞利浦公司的 I2C bus 规格<br>7 位寻址格式<br>高速时钟模式<br>标准时钟模式 |
| 通信模式 | 符合飞利浦公司的 I2C bus 规格<br>主控发送<br>主控接收<br>从属发送<br>从属接收 |
| SCL 时钟频率 | 16.1kHz ～ 400kHz （VIIC*=4MHz） |
| 输入 / 输出引脚 | 串行数据线 SDAMM （SDA）<br>串行时钟线 SCLMM （SCL） |

*VIIC=I2C bus 系统时钟

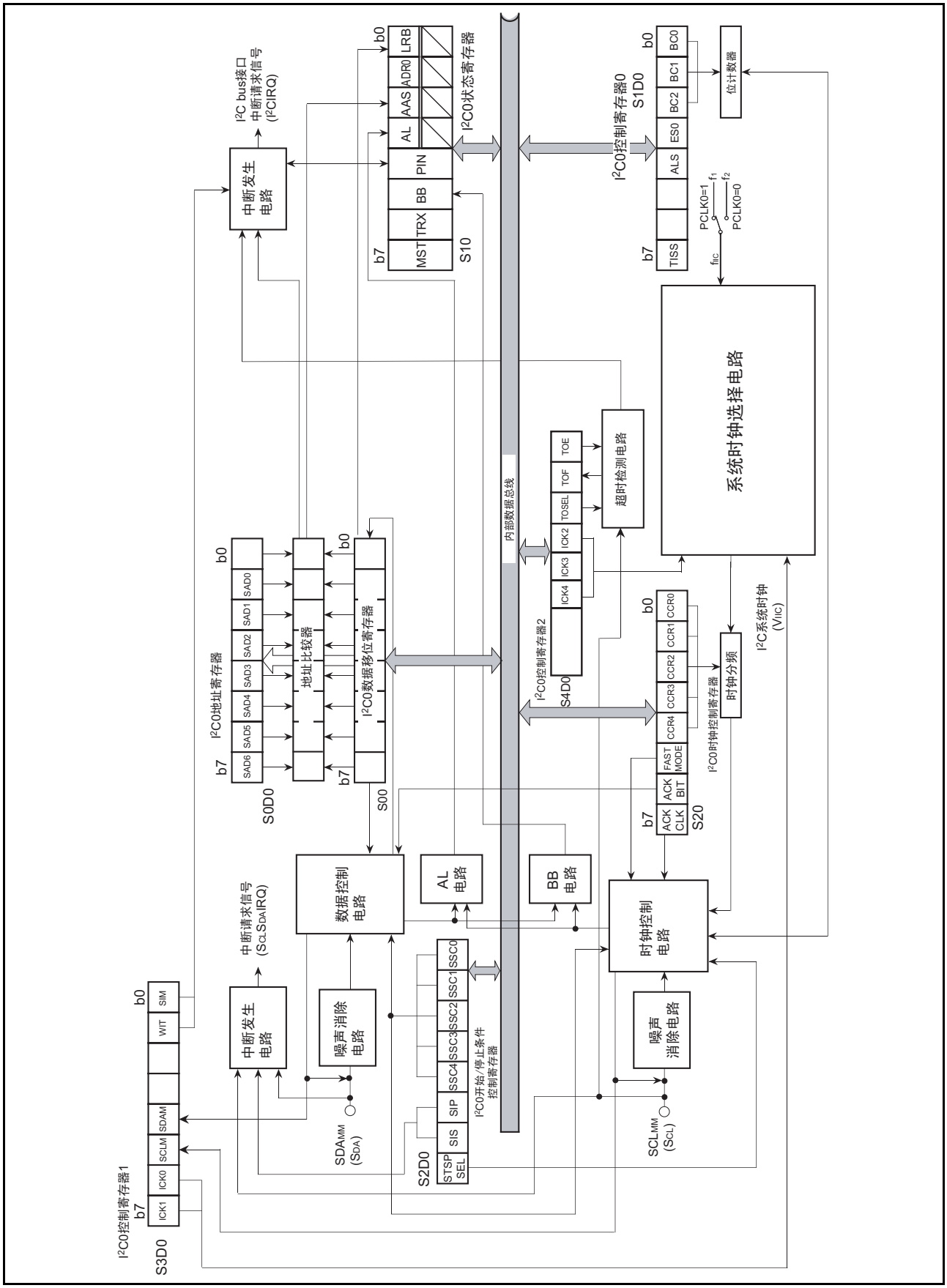



图 17.1 多主控 I2C bus 接口的框图

I2C0地址寄存器

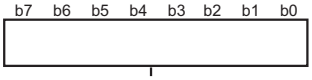
| b7 | b6 | b5 | b4 | b3 | b2 | b1 | b0 |
|---|---|---|---|---|---|---|---|
| | | | | | | | 0 |

| 符号 | 地址 | 复位后的值 |
|---|---|---|
| S0D0 | 02E216 | 0016 |

| 位符号 | 位名 | 功能 | RW |
|---|---|---|---|
| (b0) | 保留位 | 必须清“0” | RW |
| SAD0 | 从属地址 | 和接收地址数据进行比较 | RW |
| SAD1 | | | RW |
| SAD2 | | | RW |
| SAD3 | | | RW |
| SAD4 | | | RW |
| SAD5 | | | RW |
| SAD6 | | | RW |

图 17.2 S0D0 寄存器

## I2C0数据移位寄存器

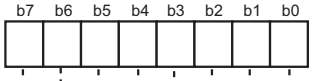



| 符号 | 地址 | 复位时的值 |
|---|---|---|
| S00 | $02E0_{16}$ | $XX_{16}$ |

| 功能 | RW |
|---|---|
| 保存发送数据/接收数据。<br>在主控模式中，根据数据的写操作产生开始条件/停止条件的触发。<br>（参照“17.9 开始条件的产生方法”和“17.11 停止条件的产生方法”的内容）<br>另外，与SCL同步，开始发送/接收。 | RW<br>(注1) |

注. 只在S1D0寄存器的ES0位为“1”(I2C bus接口允许)时才能进行写操作。
由于发送数据/接收数据使用同一个寄存器，因此在发送时，必须在读接收数据后写发送数据。
如果写S00寄存器，S1D0寄存器的BC2～BC0位就变为“$000_2$”。另外，S10寄存器的LRB位、ASS位和AL位都变为“0”。

## I2C0时钟控制寄存器




| 符号 | 地址 | 复位后的值 |
|---|---|---|
| S20 | $02E4_{16}$ | $00_{16}$ |

| 位符号 | 位名 | 功能 | RW |
|---|---|---|---|
| CCR0 | SCL频率控制位 | 参照“表17.3 S20寄存器的设定值和SCL频率” | RW |
| CCR1 | | | RW |
| CCR2 | | | RW |
| CCR3 | | | RW |
| CCR4 | | | RW |
| FAST MODE | SCL模式指定位 | 0: 标准时钟模式<br>1: 高速时钟模式 | RW |
| ACK-BIT | ACK位 | 0: 有ACK应答<br>1: 无ACK应答 | RW |
| ACK-CLK | ACK时钟位 | 0: 无ACK时钟<br>1: 有ACK时钟 | RW |

图 17.3　S00 寄存器、 S20 寄存器

I2C0控制寄存器0

| b7 | b6 | b5 | b4 | b3 | b2 | b1 | b0 |
|---|---|---|---|---|---|---|---|
| | | 0 | | | | | |

| 符号 | 地址 | 复位后的值 |
|---|---|---|
| S1D0 | 02E316 | 0016 |

| 位符号 | 位名 | 功能 | RW |
|---|---|---|---|
| BC0 | 位计数器<br>(发送/接收的位数) | b2 b1 b0<br>0 0 0 : 8 (注1)<br>0 0 1 : 7<br>0 1 0 : 6<br>0 1 1 : 5<br>1 0 0 : 4<br>1 0 1 : 3<br>1 1 0 : 2<br>1 1 1 : 1 | RW |
| BC1 | | | RW |
| BC2 | | | RW |
| ES0 | I2C bus接口允许位 | 0: 禁止<br>1: 允许 | RW |
| ALS | 数据格式选择位 | 0: 寻址格式<br>1: 自由数据格式 | RW |
| (b5) | 保留位 | 必须清“0” | RW |
| IHR | I2C bus接口的复位位 | 0: 复位解除(自动)<br>1: 复位 | RW |
| TISS | I2C bus接口的<br>引脚输入电平选择位 | 0: I2C bus输入<br>1: SMBUS输入 | RW |

注1. 在以下状态时，位计数器自动变为“000”：
- 在检测到开始条件/停止条件后
- 在刚发送完1字节数据后
- 在刚接收完1字节数据后

图 17.4 S1D0 寄存器

I2C0状态寄存器

| b7 | b6 | b5 | b4 | b3 | b2 | b1 | b0 |
|---|---|---|---|---|---|---|---|
| | | | | | | | |

| 符号 | 地址 | 复位后的值 |
|---|---|---|
| S10 | 02E816 | 0001000X2 |

| 位符号 | 位名 | 功能 | RW |
|---|---|---|---|
| LRB | 最终接收位 | 0: 最终位＝“0”<br>1: 最终位＝“1” | RO (注1) |
| ADR0 | 全呼检测标志 | 0: 未检测到全呼<br>1: 检测到全呼 | RO (注1) |
| AAS | 从属地址比较标志 | 0: 地址不匹配<br>1: 地址匹配 | RO (注1) |
| AL | 仲裁失败检测标志 | 0: 未检测到<br>1: 检测到 | RO (注2) |
| PIN | I2C bus接口中断请求位 | 0: 有中断请求<br>1: 无中断请求 | RO (注2) |
| BB | 总线忙标志 | 0: 总线自由<br>1: 总线忙 | RO (注1) |
| TRX | 通信模式指定位0 | 0: 接收模式<br>1: 发送模式 | RW (注3) |
| MST | 通信模式指定位1 | 0: 从属模式<br>1: 主控模式 | RW (注3) |

注1. 在用作检查状态时，此位为只读位。
有关写操作，请参照“17.9 开始条件的产生方法”和“17.11 停止条件的产生方法”。
注2. 是只读位，必须写“0”。
注3. 有关写操作，请参照“17.9 开始条件的产生方法”和“17.11 停止条件的产生方法”。

图 17.5 S10 寄存器

I2C0控制寄存器1

| b7 | b6 | b5 | b4 | b3 | b2 | b1 | b0 |
|---|---|---|---|---|---|---|---|
| | | | | | | | |

| 符号 | 地址 | 复位时 |
|---|---|---|
| S3D0 | 02E616 | 001100002 |

| 位符号 | 位名 | 功能 | RW |
|---|---|---|---|
| SIM | 停止条件检测中断允许位 | 0: 禁止由停止条件检测产生的 I2C bus接口中断<br>1: 允许由停止条件检测产生的 I2C bus接口中断 | RW |
| WIT | 数据接收结束中断允许位 | 0: 禁止由数据接收结束产生的 I2C bus接口中断<br>1: 允许由数据接收结束产生的 I2C bus接口中断<br><br>在指定无ACK时钟(ACK-CLK="0")时，必须写"0"。 | RW |
| PED | SDA/端口功能切换位(注1) | 0: SDA输入/输出引脚<br>1: 端口输出引脚 | RW |
| PEC | SCL/端口功能切换位(注1) | 0: SCL输入/输出引脚<br>1: 端口输出引脚 | RW |
| SDAM | SDA输出逻辑值的监视位 | 0: SDA输出逻辑值= "0"<br>1: SDA输出逻辑值= "1" | RO |
| SCLM | SCL输出逻辑值的监视位 | 0: SCL输出逻辑值= "0"<br>1: SCL输出逻辑值= "1" | RO |
| ICK0 | I2C bus系统时钟选择位 | b7 b6<br>0 0 : VIIC=1/2fIIC<br>0 1 : VIIC=1/4fIIC<br>1 0 : VIIC=1/8fIIC<br>1 1 : 保留(注2) | RW |
| ICK1 | (在S4D0寄存器的ICK4～ICK2为"0002"时有效) | | RW |

注1. 在S1D0寄存器的ES0位为"1"(允许I2C bus接口)时有效。
注2. 在PCLKR寄存器的PCLK0位为"0"时，fIIC=f2；在PCLK0位为"1"时，fIIC=f1。

图 17.6 S3D0 寄存器

## I2C0控制寄存器2

| b7 | b6 | b5 | b4 | b3 | b2 | b1 | b0 |
|---|---|---|---|---|---|---|---|
| | 0 | | | | | | |

| 符号 | 地址 | 复位时 |
|---|---|---|
| S4D0 | 02E716 | 0016 |

| 位符号 | 位名 | 功能 | RW |
|---|---|---|---|
| TOE | 超时检测功能允许位 | 0：禁止<br>1：允许 | RW |
| TOF | 超时检测标志 | 0：未检测到<br>1：检测到 | RO |
| TOSEL | 超时检测时间选择位 | 0：长时间<br>1：短时间 | RW |
| ICK2 | I2C bus系统时钟选择位 | b5 b4 b3<br>0 0 0 VIIC通过S3D0寄存器的ICK1和ICK0位设定<br>0 0 1 VIIC = 1/2.5 fIIC<br>0 1 0 VIIC = 1/3 fIIC<br>0 1 1 VIIC = 1/5 fIIC<br>1 0 0 VIIC = 1/6 fIIC (注1)<br>上述以外不能设定 | RW |
| ICK3 | | | RW |
| ICK4 | | | RW |
| (b5) | 保留位 | 必须清“0” | RW |
| SCPIN | 停止条件检测中断请求位 | 0：无I2C bus接口中断请求<br>1：有I2C bus接口中断请求 | RW |

注1. 在PCLKR寄存器的PCLK0位为“0”时，fIIC=f2；在PCLK0位为“1”时，fIIC=f1。

图 17.7 S4D0 寄存器

I2C0开始/停止条件控制寄存器

| b7 | b6 | b5 | b4 | b3 | b2 | b1 | b0 |
|---|---|---|---|---|---|---|---|
| | | | | | | | |

| 符号 | 地址 | 复位时 |
|---|---|---|
| S2D0 | 02E516 | 000110102 |

| 位符号 | 位名 | 功能 | RW |
|---|---|---|---|
| SSC0 | 开始/停止条件设定位 | 设定开始/停止条件的检测条件。参照表17.2.(注1) | RW |
| SSC1 | | | RW |
| SSC2 | | | RW |
| SSC3 | | | RW |
| SSC4 | | | RW |
| SIP | SCL/SDA中断引脚极性选择位 | 0: 下降沿<br>1: 上升沿 | RW |
| SIS | SCL/SDA中断引脚选择位 | 0: SDA有效<br>1: SCL有效 | RW |
| STSP SEL | 开始/停止条件产生选择位 | 0: 准备/保持时间短模式<br>1: 准备/保持时间长模式 | RW |

注1. 禁止“000002”及奇数值的设定

图 17.8 S2D0 寄存器

表 17.2 对应各振荡频率的开始 / 停止条件设定位 （SSC4-SSC0）的推荐设定值

| 振荡频率 f1 （MHz） | I2C bus 系统时钟选择 | I2C bus 系统时钟 （MHz） | SSC4-SSC0 （注 1） | SCL 释放时间 （μs） | 准备时间 （μs） | 保持时间 （μs） |
|---|---|---|---|---|---|---|
| 10 | 1/2f1 （注 2） | 5 | XXX11110 | 6.2μs （31 个周期） | 3.2μs （16 个周期） | 3.0μs （15 个周期） |
| 8 | 1/2f1 （注 2） | 4 | XXX11010 | 6.75μs （27 个周期） | 3.5μs （14 个周期） | 3.25μs （13 个周期） |
| | | | XXX11000 | 6.25μs （25 个周期） | 3.25μs （13 个周期） | 3.0μs （12 个周期） |
| 8 | 1/8f1 （注 2） | 1 | XXX00100 | 5.0μs （5 个周期） | 3.0μs （3 个周期） | 2.0μs （2 个周期） |
| 4 | 1/2f1 （注 2） | 2 | XXX01100 | 6.5μs （13 个周期） | 3.5μs （7 个周期） | 3.0μs （6 个周期） |
| | | | XXX01010 | 5.5μs （11 个周期） | 3.0μs （6 个周期） | 2.5μs （5 个周期） |
| 2 | 1/2f1 （注 2） | 1 | XXX00100 | 5.0μs （5 个周期） | 3.0μs （3 个周期） | 2.0μs （2 个周期） |

注 1. 不能给开始 / 停止条件设定位 （SSC4 ～ SSC0）设定奇数值和 “000002”。

注 2. 在 PCLKR 寄存器的 PCLK0 位为 “1” 时。

## 17.1 I2C0 数据移位寄存器 （S00 寄存器）

S00 寄存器是用于保存接收数据以及写发送数据的 8 位移位寄存器。如果将发送数据写到此寄存器，就与 SCL 时钟同步，从 bit7 开始将数据传送到外部，然后在每次输出 1 位数据时，此寄存器的内容就向左移 1 位。在数据接收时，与 SCL 时钟同步，从 bit0 开始将数据输入到此寄存器，然后在每次输入 1 位数据时，此寄存器的内容就向左移 1 位。接收数据保存到此寄存器的时序如图 17.9 所示。

能在 S1D0 寄存器的 ES0 位为 “1”（允许 I2C bus 接口）时写 S00 寄存器。在 ES0 位为 “1”并 S10 寄存器的 MST 位为 “1”（主控模式）时，如果写 S00 寄存器，位计数器就被复位，输出 SCL。

对 S00 寄存器的写操作必须在产生开始条件时或者在对 SCL 引脚输出 “L”电平时进行。

S00 寄存器的读操作与 ES0 位的值无关，总可进行。

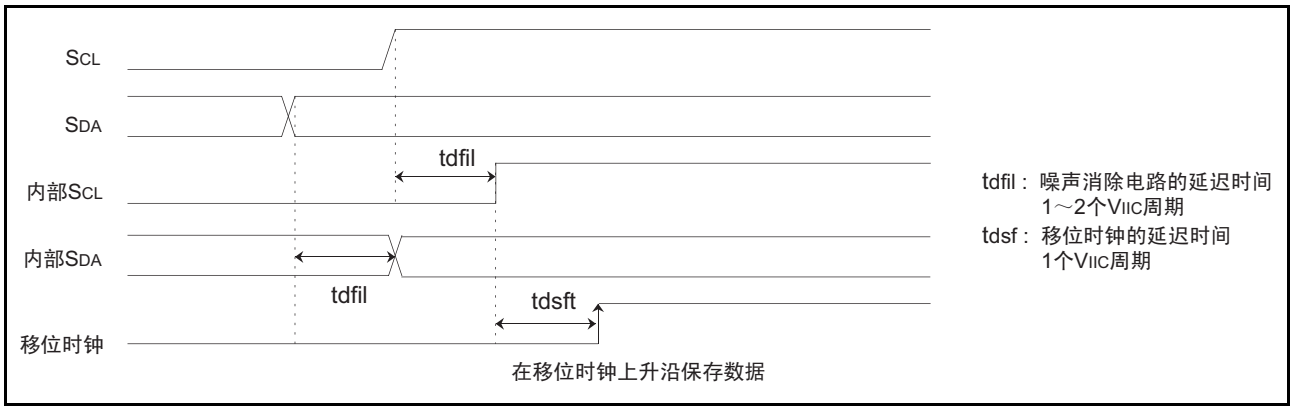



图 17.9 接收数据保存 S00 寄存器的时序

## 17.2 I2C0 地址寄存器 （S0D0 寄存器）

由 SAD6 ～ SAD0 位的 7 位构成。在自动识别从属地址的寻址格式时，将接收的 7 位地址数据和 SAD6 ～ SAD0 的内容进行比较。

## 17.3 I2C0 时钟控制寄存器 （S20 寄存器）

S20 寄存器是设定 ACK 控制、指定 SCL 模式和设定 SCL 频率的寄存器。

### 17.3.1 bit0 ～ 4：SCL 频率控制位 (CCR0 ～ CCR4)

这是控制 SCL 频率的位，请参照表 17.3。

### 17.3.2 bit5：SCL 模式指定位 (FAST MODE)

这是选择 SCL 模式的位。是 “0” 时，为标准时钟模式；是 “1” 时，为高速时钟模式。

在使用高速模式 I2C bus 规格 （最高 400k 位 / 秒）时， SCL 模式作为高速时钟模式 （“1”），必须使 I2C bus 系统时钟 （VIIC）大于等于 4MHz。

### 17.3.3 bit6：ACK 位 (ACKBIT)

设定在产生 ACK 时钟 （注）时的 SDA 状态。是 “0” 时，为返回 ACK 应答模式，在产生 ACK 时钟时将 SDA 置为 “L” 电平；是 “1” 时，为不返回 ACK 应答模式，在产生 ACK 时钟时将 SDAMM 保持 “H” 电平的状态。

当 ACKBIT 位为 “0” 时，接收地址数据，如果从属地址和地址数据一致，就自动将 SDAMM 置为 “L” 电平 （返回 ACK 应答）。

如果从属地址和地址数据不一致，就自动将 SDA 置为 “H” 电平 （不返回 ACK 应答）。

（注） ACK 时钟：是用于确认应答的时钟

### 17.3.4 bit7：ACK 时钟位 (ACK-CLK)

这是通过数据传送的确认应答指定响应模式的位。是 “0” 时，为不产生 ACK 时钟的模式，在数据传送后不产生 ACK 时钟；是 “1” 时，为产生 ACK 时钟的模式，在每次结束 1 字节的数据传送时，主控产生 ACK 时钟。发送地址数据和控制数据的器件在产生 ACK 时钟时释放 SDA （置为 “H” 电平状态），接收数据的器件则接收被产生的 ACK 位。

（注）不能在传送中改写 ACKBIT 位以外的 S20 寄存器的位。如果在传送中途进行改写， I2C bus 的时钟 电路就被复位，导致不能正常传送数据。

表 17.3 S20 寄存器的设定值和 SCL 频率

| CCR4 ～ CCR0 的设定值 | | | | | SCL 频率 （VIIC=4MHz、单位：kHz）（注 1） | |
|---|---|---|---|---|---|---|
| CCR4 | CCR3 | CCR2 | CCR1 | CCR0 | 标准时钟模式 | 高速时钟模式 |
| 0 | 0 | 0 | 0 | 0 | 禁止选择 | 禁止选择 |
| 0 | 0 | 0 | 0 | 1 | 禁止选择 | 禁止选择 |
| 0 | 0 | 0 | 1 | 0 | 禁止选择 | 禁止选择 |
| 0 | 0 | 0 | 1 | 1 | —（注 2） | 333 |
| 0 | 0 | 1 | 0 | 0 | —（注 2） | 250 |
| 0 | 0 | 1 | 0 | 1 | 100 | 400 （注 3） |
| 0 | 0 | 1 | 1 | 0 | 83.3 | 166 |
| ↓ | ↓ | ↓ | ↓ | ↓ | 500/CCR 值 （注 3） | 1000/CCR 值 （注 3） |
| 1 | 1 | 1 | 0 | 1 | 17.2 | 34.5 |
| 1 | 1 | 1 | 1 | 0 | 16.6 | 33.3 |
| 1 | 1 | 1 | 1 | 1 | 16.1 | 32.3 |

注 1. SCL 输出的占空比为 50%，只有在高速时钟模式且 CCR 值 =5 时为 35 ～ 45%(400kHz、 VIIC=4MHz)。
另外，在时钟的 “H” 电平期间，标准时钟模式有 +2 ～ −4VIIC 的变动，高速时钟模式有 +2 ～ −2VIIC 的变动。在负值变动时，“H” 电平期间的缩短部分增加到 “L” 电平期间，所以不会提高频率。它们是因同步功能而不进行 SCL 同步时的值。 CCR 值是以 10 进制数表示 SCL 频率控制位 CCR4 ～ CCR0 的值。

注 2. 在大于等于 VIIC=4MHz 时，各 SCL 频率的值超出规格范围。在使用 VIIC 的设定值时，必须使 VIIC 不超过 4MHz 的频率。

注 3. SCL 频率的计算式如下：
VIIC/(8×CCR 值 ) 标准时钟模式
VIIC/(4×CCR 值 ) 高速时钟模式 （CCR 值 ≠ 5）
VIIC/(2×CCR 值 ) 高速时钟模式 （CCR 值 =5）
在 CCR 值 =0 ～ 2 时，与 VIIC 的频率无关，禁止选择。必须设定 SCL 频率控制位 CCR4 ～ CCR0，使在标准时钟模式时使 SCL 频率最大为 100KHz 以及在高速时钟模式时使 SCL 频率最大为 400kHz。

## 17.4 I2C0 控制寄存器 0 （S1D0 寄存器）

S1D0 寄存器是控制数据通信格式的寄存器。

### 17.4.1 bit0 ～ bit2：位计数器 (BC0 ～ BC2)

这是决定下一传送数据 1 个字节的位数的位。在传送完由这些位指定的计数次数 （在 S20 寄存器的 ACK-CLK 位为 “1”（有 ACK 时钟）时，与 ACK 时钟同步的位计数的次数）后，产生 I2C bus 接口中断请求，并且 BC0 ～ BC2 变为 “$000_2$”。另外，即使检测到开始条件， BC0 ～ BC2 也变为 “$000_2$”，并且以 8 位发送和接收地址数据。

### 17.4.2 bit3：I2C bus 接口允许位 (ES0)

这是允许使用 I2C bus 接口的位。是 “0” 时，禁止使用，并且 SDA 和 SCL 为高阻抗状态；是 “1” 时，允许使用。

如果 ES0 位为 “0”，就进行如下的处理。

（1）设定：S10 寄存器的 MST=“0”、 TRX=“0”、 PIN=“1”、 BB=“0”、 AL=“0”、 AAS=“0”、 ADR0=“0”

（2）禁止写 S00 寄存器。

（3）S4D0 寄存器的 TOF 位为 “0”（未检测到超时）。

（4）I2C bus 系统时钟 （VIIC）停止，内部计数器和标志被初始化。

### 17.4.3 bit4：数据格式选择位 (ALS)

这是决定是否识别从属地址的位。是 “0” 时，选择寻址格式，识别地址数据，仅在保存在 S0D0 寄存器的从属地址和接收的地址数据一致或者在接收到全呼时可以进行传送处理；是 “1” 时，为自由数据格式，不识别从属地址。

### 17.4.4 bit6：I2C bus 接口复位位 (IHR)

这是在发生异常通信时对 I2C bus 接口电路进行复位的位。在 S1D0 寄存器的 ES0 位为 “1”（允许 I2C bus 接口）时，如果给 IHR 位写 “1”，就进行硬件复位，并且对标志进行如下的处理：

（1）S10 寄存器的 MST=“0”、TRX=“0”、PIN=“1”、BB=“0”、AL=“0”、AAS=“0”、ADR0=“0”。

（2）S4D0 寄存器的 TOF 位为 “0”（未检测到超时）。

（3）内部计数器和标志等为初始状态。

如果给 IHR 位写 “1”，就在最多 2.5 个 VIIC 周期后结束 I2C bus 接口电路的复位处理， IHR 位自动变为 “0”。复位时序如图 17.10 所示。

### 17.4.5 bit7：I2C bus 接口引脚输入电平选择位 (TISS)

这是选择 I2C bus 接口的 SCL 和 SDA 引脚输入电平的位。是 “1” 时， P20 和 P21 为 SM Bus 的输入电平。

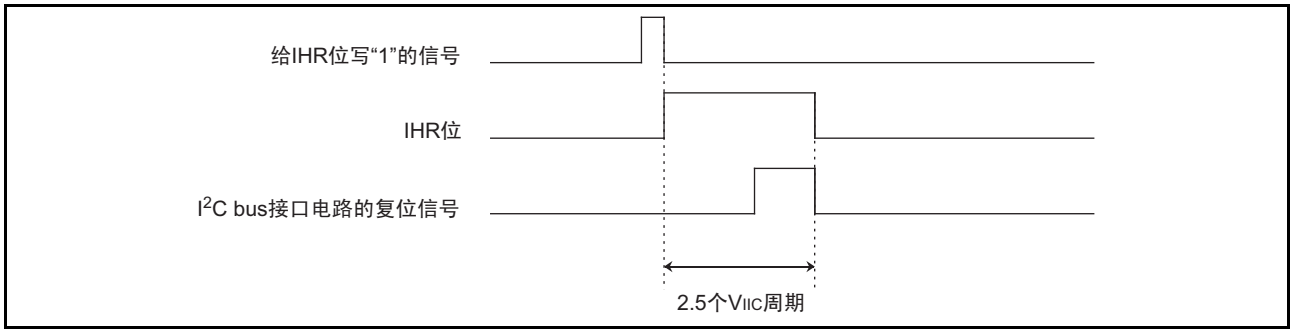



图 17.10 I2C bus 接口电路的复位时序

## 17.5 I2C0 状态寄存器 （S10 寄存器）

S10 寄存器是监视 I2C bus 接口状态的寄存器。在用于状态检查时，低 6 位只能作为只读使用。

### 17.5.1 bit0：最终接收位 (LRB)

这是保存接收数据的最终位的值的位，能用于 ACK 应答结果的接收确认。在 S20 寄存器的 ACK-CLK 位为 “1”（有 ACK 时钟）且产生 ACK 时钟时，如果有 ACK 的应答返回， LRB 位就为 “0”；如果没有 ACK 的应答返回，就为 “1”。在 ACK-CLK 位为 “0”（无 ACK 时钟）时，输入接收数据的最终位的值。

如果写 S00 寄存器， LRB 位就为 “0”。

### 17.5.2 bit1：全呼检测标志 (ADR0)

在 S1D0 寄存器的 ALS 位为 “0”（寻址格式）时，如果在从属模式中接收到地址数据全为 “0”的全呼（注 1）， ADR0 位就变为 “1”。

在检测到停止条件或开始条件时，或者在将 S1D0 寄存器的 ES0 位清 “0”（I2C bus 接口禁止）或将 S1D0 寄存器的 IHR 位置 “1”（复位）后， ADR0 位变为 “0”。

（注 1）全呼：是指主控将全呼地址 “0016”发送给全部从属器件。
在主控器件传送全呼后，全部从属器件接收全呼后的控制数据。

### 17.5.3 bit2：从属地址比较标志 (AAS)

在 S1D0 寄存器的 ALS 位为 “0”（寻址格式）时，表示从属地址的比较结果。

在从属接收模式时，如果 7 位地址数据和保存在 S0D0 寄存器的从属地址匹配或者接收到全呼， AAS 标志就为 “1”。

如果写 S00 寄存器， AAS 标志就变为 “0”。

在将 S1D0 寄存器的 ES0 位清 “0”（禁止 I2C bus 接口）或者将 S1D0 寄存器的 IHR 位置 “1”（复位）后， AAS 标志也变为 “0”。

### 17.5.4 bit3：仲裁失败检测标志 (AL) （注 1）

在主控发送模式时，如果 SDA 被单片机以外的设备置为 “L”电平，就判断为仲裁失败， AL 标志变为 “1”，同时 S10 寄存器的 TRX 位变为 “0”（接收模式）。在仲裁失败的字节的传送结束后， S10 寄存器的 MST 位变为 “0”（从属模式）。

只有在主控的发送模式中才能检测仲裁失败。如果写 S00 寄存器， AL 标志就变为 “0”。在将 S1D0 寄存器的 ES0 位清“0”（禁止 I2C bus 接口）或者将 S1D0 寄存器的 IHR 位置“1”（复位）后，AL 标志变为“0”。

（注 1）仲裁失败：作为主控的通信变为不允许的状态。

### 17.5.5 bit4：I2C bus 接口中断请求位 (PIN)

这是产生 I2C bus 接口中断请求信号的位。在每次结束 1 字节数据的发送 / 接收时， PIN 位从 “1”变为 “0”，同时产生 I2C bus 接口中断请求。PIN 位与内部传送时钟的最终时钟（在 ACK-CLK 位是 “1”时为 ACK 时钟；在 ACK-CLK 位是 “0”时为第 8 个时钟）的下降沿同步变为 “0”，与 PIN 位的下降沿同步产生中断请求。在 PIN 位为 “0”时， SCL 保持 “L”电平，禁止产生时钟。在有 ACK 时钟并且将 S3D0 寄存器的 WIT 位设定为 “1”（允许由数据接收结束产生 I2C bus 接口中断）时，与最终时钟和 ACK 时钟的下降沿同步，各 PIN 位变为 “0”，并且分别产生 I2C bus 接口中断请求。 I2C bus 接口中断请求的产生时序如**图 17.11** 所示。

PIN 位在以下的某种情况下变为 “1”：

- 写 S00 寄存器
- 写 S20 寄存器 （在 WIT 位为 “1”且内部 WAIT 标志为 “1”时）
- 在将 S1D0 寄存器的 ES0 位清 “0”（禁止 I2C bus 接口）时
- 在 S1D0 寄存器的 IHR 位置 “1”（复位）时

PIN 位在以下的某种情况下变为 “0”：

- 1 字节的数据发送结束 （包括检测到仲裁失败时）
- 1 字节的数据接收结束
- 在从属接收模式中，当 S1D0 寄存器的 ALS 位为 “0”（寻址格式）且保存在 S0D0 寄存器的从属地址和接收的地址数据一致时，或者在结束全呼地址接收时
- 从属接收模式中，当 ALS 位为 “1”（自由格式）且结束地址数据接收时

### 17.5.6 bit5：总线忙标志 (BB)

这是表示总线系统使用状态的位。是 “0” 时，总线系统没有被使用，为可产生开始条件的状态。与主控模式和从属模式无关，根据 SCL 和 SDA 引脚的输入信号，对 BB 标志进行置位或者复位。 BB 标志根据开始条件检测变为 “1”，根据停止条件检测变为 “0”。这些检测服从 S2D0 寄存器的 SSC4 ～ SSC0 位 （开始 / 停止条件设定位）的条件。在将 S1D0 寄存器的 ES0 位清 “0”（禁止 I2C bus 接口）或者将 S1D0 寄存器的 IHR 位置 “1”（复位）后， BB 标志变为 “0”。有关对 BB 标志的写操作，请参照后述的 “**17.9 开始条件的产生方法**”和 “**17.11 停止条件的产生方法**”。

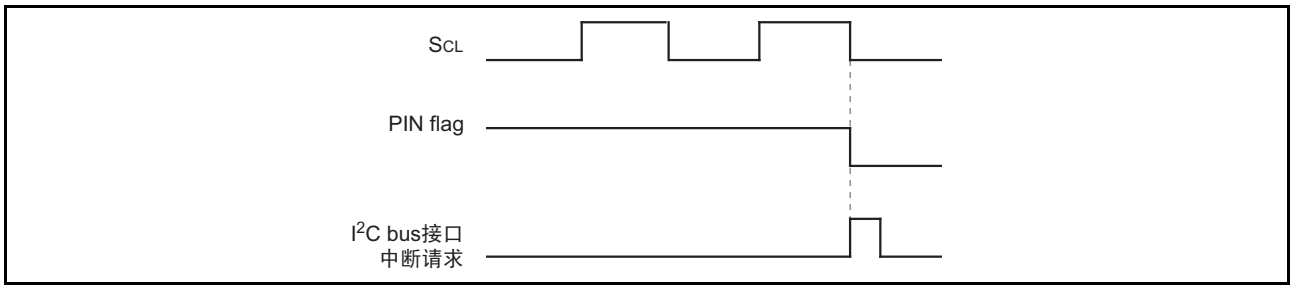



**图 17.11 中断请求的产生时序**

### 17.5.7 bit6：通信模式指定位 0 （传送方向指定位：TRX）

这是决定数据通信传送方向的位。如果清 “0”，就为接收模式，接收发送器件的数据；否则就为发送模式，与 SCL 产生的时钟同步，将地址数据和控制数据输出到 SDA。

在以下的情况下，自动变为 “1”：

- 在从属模式中，当 S1D0 寄存器的 ALS 位为 “0”（寻址格式）、在接收地址数据后 AAS 标志变为 “1”（地址匹配）、以及接收的 R/W 位为 “1” 时

在以下的情况下，自动变为 “0”：

- 检测到仲裁失败时
- 检测到停止条件时
- 检测到开始条件时
- 根据开始条件重复防止功能 （注 1），开始条件无效时
- S10 寄存器的 MST 位为 “0”（从属模式），并且检测到开始条件时
- S10 寄存器的 MST 位为 “0”（从属模式），并且检测到无 ACK 应答时
- 在将 S1D0 寄存器的 ES0 位清 “0”（禁止 I2C bus 接口）后
- 在将 S1D0 寄存器的 IHR 位置 “1”（复位）后

### 17.5.8 bit7：通信模式指定位 1 （主控 / 从属指定位：MST）

这是指定数据通信时的主控 / 从属模式的位。是 “0” 时，为从属模式，接收主控产生的开始条件和停止条件，并且与主控产生的时钟同步进行数据通信；是 “1” 时，为主控模式，产生开始条件和停止条件，并且在 SCL 产生数据通信所需的时钟。

在以下的某种情况下，自动变为 “0”：

- 在检测到仲裁失败时，仲裁失败的 1 字节数据的传送结束
- 检测到停止条件时
- 检测到开始条件时
- 根据开始条件重复防止功能 （注 1），开始条件无效时
- 在将 S1D0 寄存器的 IHR 位置 “1”（复位）后
- 在将 S1D0 寄存器的 ES0 位清 “0”（禁止 I2C bus 接口）后

（注 1）开始条件重复防止功能

产生开始条件的步骤：在确认 S1D0 寄存器的 BB 标志为 “0”（总线自由）后，对 MST、 TRX、 BB 的各位同时写 “1”。但是，如果在刚确认 BB 标志后，因其它的主控器件产生的开始条件而使 BB 标志变为 “1” 时，对 MST、 TRX 位的写操作就无效。在 BB 标志的上升沿和从属地址的接收结束期间，重复防止功能有效。

详细内容请参照 “**17.9 开始条件的产生方法**”。

## 17.6 I2C0 控制寄存器 1 （S3D0 寄存器）

S3D0 寄存器是进行 I2C bus 接口电路的各种控制的寄存器。

### 17.6.1 bit0：停止条件检测中断允许位 (SIM)

这是允许由停止条件检测产生的 I2C bus 接口中断请求的位。是 “1” 时，允许由停止条件检测 （PIN 位无变化）产生 I2C bus 接口中断请求。

### 17.6.2 bit1：数据接收结束中断允许位 (WIT)

在 S20 寄存器的 ACK-CLK 位为 “1”（有 ACK 时钟）时，如果将 WIT 位置 “1”，就与最终数据位时钟的下降沿同步，产生 I2C bus 接口中断请求， PIN 位变为 “0”。同时， SCL 变为 “L” 电平，抑制 ACK 时钟的发生。 I2C bus 接口中断请求时序和重新开始通信的方法如**表 17.4** 和**图 17.12** 所示。在重新开始通信后，与 ACK 时钟的下降沿同步， PIN 位再次变为 “0”，产生 I2C bus 接口中断请求。

表 17.4 数据接收时的中断产生时序

| I2C bus 接口中断产生时序 | 重新开始通信的方法 |
|---|---|
| 1. 与最终数据位时钟的下降沿同步 | 写 S20 寄存器的 ACKBIT 位。然后，将 PIN 位设定为 “1”<br>（禁止写 S00 寄存器， ACK 时钟运行可能不正常） |
| 2. 与 ACK 时钟的下降沿同步 | 写 S00 寄存器 |

如果读 WIT 位，就能读取内部 WAIT 标志的状态。通过写 S00 寄存器，内部 WAIT 标志变为 “1”；通过写 S20 寄存器，变为 “0”。

因此，能通过 1、 2 的某个时序判断是否发生了 I2C bus 接口中断请求 （参照**图 17.12**）。

另外，在发送时以及在开始条件后立即接收地址数据时，与 WIT 位的值无关， WAIT 标志保持 “0”，只在 ACK 时钟的下降沿产生 I2C bus 接口中断请求，并且必须在 S20 寄存器的 ACK-CLK 位为 “0”（无 ACK 时钟）时将 WIT 位清 “0”。

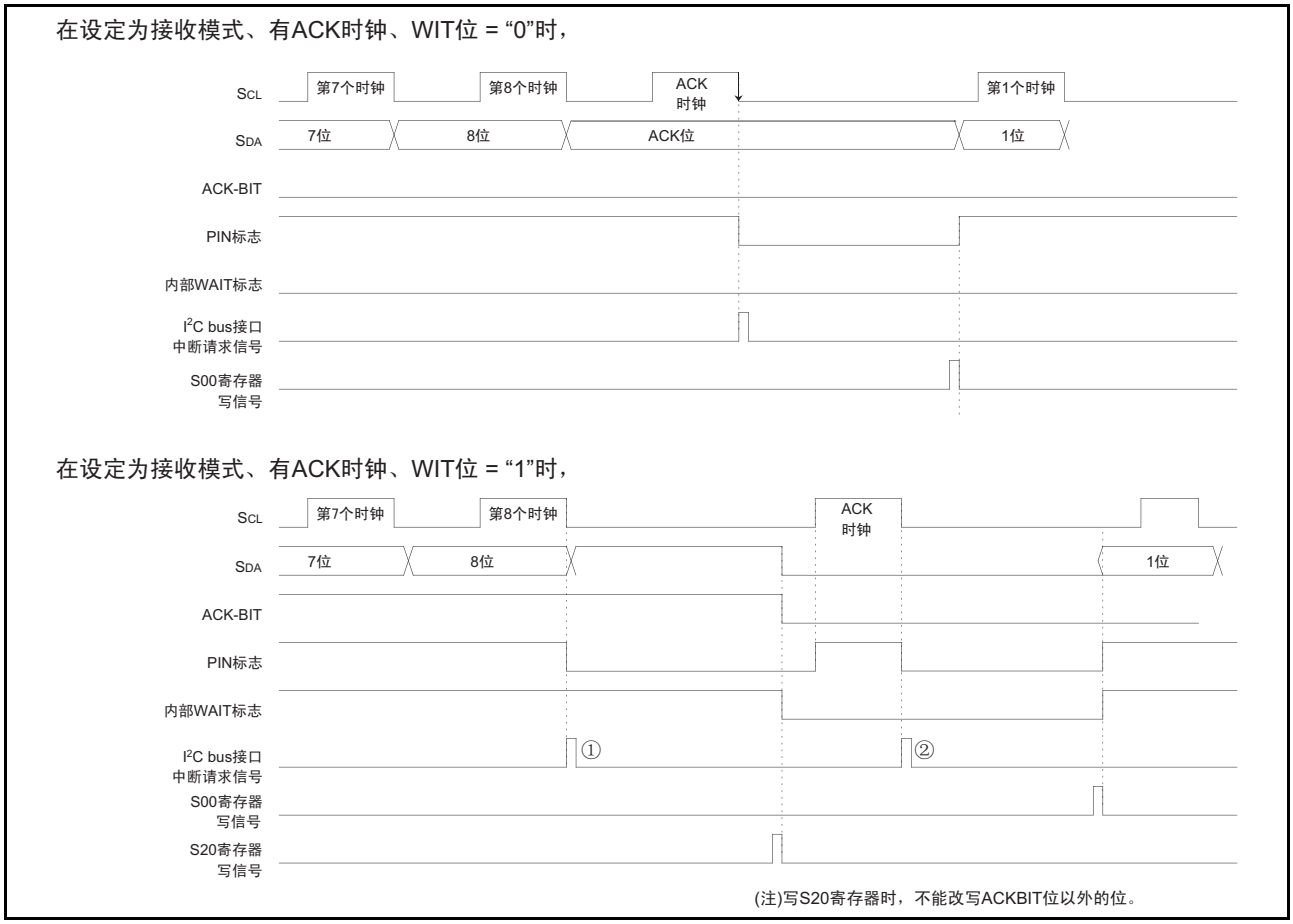



图 17.12 数据接收结束时的中断请求产生时序图

## 17.6.3 bit2,3：端口功能切换位 PED、 PEC

在 S1D0 寄存器的 ES0 位为 “1”（允许 I2C bus 接口）时，如果将 PED 位设定为 “1”或者将 PEC 位设定为 “1”， SDAMM 引脚和 SCLMM 引脚就分别为输出端口。此时，与内部 SCL/SDA 输出信号无关，将 P2_0 位和 P2_1 位的设定值输出到 SDA 引脚和 SCL 引脚 （SCL/SDA 连接到 I2C bus 接口电路）。

另外，与 PED 位和 PEC 位的设定无关，如果在将端口方向寄存器设定为输入后读端口寄存器，就能读取总线上的信号值。端口规格如表 17.5 所示。

表 17.5 端口规格

| 引脚名 | ES0 位 | PED 位 | P20 方向寄存器 | 功能 |
|---|---|---|---|---|
| P20 | 0 | — | 0/1 | 端口输入 / 端口输出功能 |
| | 1 | 0 | — | SDA 输入 / 输出功能 |
| | 1 | 1 | — | SDA 输入功能、端口输出功能 |
| | ES0 位 | PEC 位 | P21 方向寄存器 | 功能 |
| P21 | 0 | — | 0/1 | 端口输入 / 端口输出功能 |
| | 1 | 0 | — | SCL 输入 / 输出功能 |
| | 1 | 1 | — | SCL 输入功能、端口输出功能 |

### 17.6.4 bit4,5：SDA/SCL 输出逻辑值的监视位 SDAM / SCLM

能监视来自 I2C bus 接口电路的 SDA 输出信号和 SCL 输出信号的逻辑值。SDAM 位和 SCLM 位能分别监视 SDA 输出逻辑值和 SCL 输出逻辑值。此位为只读位，只能写 “0”。

### 17.6.5 bit6,7：I2C bus 系统时钟选择位 ICK0， ICK1

通过设定 ICK1 位、 ICK0 位、 S4D0 寄存器的 ICK4 ～ ICK2 位和 PCLKR 寄存器的 PCLK0 位，选择 I2C bus 接口电路的系统时钟 （VIIC）。

I2C bus 系统时钟 VIIC 能从 fIIC 的 2 分频、2.5 分频、3 分频、4 分频、5 分频、6 分频、8 分频中选择。可通过 PCLK0 位的设定，从 f1 或者 f2 选择 fIIC。

表 17.6 I2C bus 系统时钟选择位

| ICK4[S4D0] | ICK3[S4D0] | ICK2[S4D0] | ICK1[S3D0] | ICK0[S3D0] | I2C 系统时钟 |
|---|---|---|---|---|---|
| 0 | 0 | 0 | 0 | 0 | VIIC=1/2 fIIC |
| 0 | 0 | 0 | 0 | 1 | VIIC=1/4 fIIC |
| 0 | 0 | 0 | 1 | 0 | VIIC=1/8 fIIC |
| 0 | 0 | 1 | X | X | VIIC=1/2.5 fIIC |
| 0 | 1 | 0 | X | X | VIIC=1/3 fIIC |
| 0 | 1 | 1 | X | X | VIIC=1/5 fIIC |
| 1 | 0 | 0 | X | X | VIIC=1/6 fIIC |

（对于没有记载的组合，禁止设定）

### 17.6.6 在等待模式 / 停止模式下的地址数据的接收

在将 CM0 寄存器的 CM02 位清 “0”（在等待模式中，外围功能时钟不停止）后转移到等待模式的情况下，即使是在等待模式中， I2C bus 接口电路也能接收地址数据。

在停止模式或者低功耗模式下，由于不提供 I2C bus 系统时钟 VIIC，所以 I2C bus 接口电路不工作。

## 17.7 I2C0 控制寄存器 2 （S4D0 寄存器）

S4D0 寄存器是控制通信异常检测的寄存器。

如果在传送中停止 SCL 时钟，各器件就在保持通信状态的情况下停止工作。 I2C bus 接口电路具有避免这种情况的功能，在通信中 SCL 时钟以 “H” 电平状态停止一定时间以上时，检测超时并且产生 I2C bus 接口中断请求。请参照**图 17.13**。

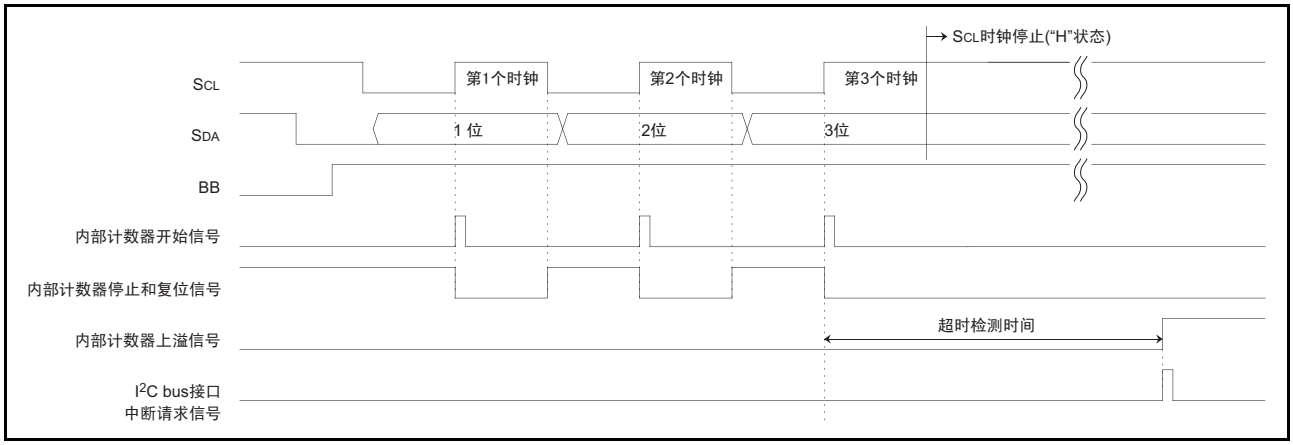



图 17.13 超时检测的时序图

### 17.7.1 bit0：超时检测功能允许位 (TOE)

这是允许超时检测功能的位。如果在以下的条件下将 TOE 位设定为 “1”，就检测超时并产生 I2C bus 接口中断请求。

1） S10 寄存器的 BB 标志为 “1”（总线忙）

2） SCL 时钟以 “H” 电平状态停止一定时间以上 （参照**表 17.7**）

通过内部计数器测量超时检测时间，能通过超时检测时间选择位 （TOSEL）选择长时间或短时间。如果检测到超时，就必须在将 S1D0 寄存器的 ES0 位设定为 “0”（禁止 I2C bus 接口）后进行初始化。

### 17.7.2 bit1：超时检测标志 (TOF)

这是表示超时检测状态的标志。如果测量超时时间的内部计数器发生上溢， TOF 位就变为 “1”，同时产生 I2C bus 接口中断请求。

### 17.7.3 bit2：超时检测时间选择位 (TOSEL)

这是对超时检测时间选择长时间或短时间的位。如果将 TOSEL 设定为 “0”，就选择长时间；否则就选择短时间。内部计数器在长时间时为 16 位计数器，在短时间时为 14 位计数器，并且 I2C bus 系统时钟 （VIIC）为计数源，进行递增计数。超时检测时间的例子如**表 17.7** 所示。

表 17.7 超时检测时间的例子 （单位：ms）

| VIIC(MHz) | 长时间模式 | 短时间模式 |
|---|---|---|
| 4 | 16.4 | 4.1 |
| 2 | 32.8 | 8.2 |
| 1 | 65.6 | 16.4 |

### 17.7.4 bit3,4,5：I2C bus 系统时钟选择位 (ICK2 ～ ICK4)

通过设定 ICK4 ～ ICK2 位、 S3D0 寄存器的 ICK1、 ICK0 位和 PCLKR 寄存器的 PCLK0 位，选择 I2C bus 接口电路的系统时钟 （VIIC）。有关设定值，请参照**表 17.6**。

### 17.7.5 bit7：停止条件的检测中断请求位 (SCPIN)

这是监视停止条件检测中断的位。如果发生停止条件检测的 I2C bus 接口中断，此位就为 “1”。

通过程序写 “0”此位就为 “0”，但是即使写 “1”也不变化。

## 17.8 I2C0 开始 / 停止条件控制寄存器 （S2D0 寄存器）

S2D0 寄存器是控制开始条件检测和停止条件检测的寄存器。

### 17.8.1 bit0 ～ bit4：开始 / 停止条件设定位 (SSC0-SSC4)

由于通过 I2C bus 系统时钟 （VIIC）测量 SCL 释放时间、准备时间和保持时间，所以根据振荡频率 （XIN）或者 I2C bus 系统时钟选择位，检测条件发生变化。因此，需要根据系统时钟的频率，给开始 / 停止条件设定位 （SSC4 ～ SSC0）设定适当的值，然后设定 SCL 释放时间、准备时间和保持时间。请参照**表 17.10**。不能给 SSC4 ～ SSC0 位设定奇数值和 “000002”。在各振荡频率的标准时钟模式中， SSC4 ～ SSC0 位的推荐设定值如**表 17.2** 所示。另外，在将 S1D0 寄存器的 ES0 位设定为 “1”（允许 I2C bus 接口）后，立即检测开始 / 停止条件。

### 17.8.2 bit5：SCL / SDA 中断引脚极性选择位 (SIP)

能检测 SCL 或者 SDA 引脚的上升沿或下降沿，产生 SCL/SDA 中断。

通过 SIP 位选择 SCL 或者 SDA 引脚的中断极性。

### 17.8.3 bit6：SCL / SDA 中断引脚选择位 (SIS)

通过 SIS 位选择 SCL/SDA 中断有效的引脚。

注 1. 在改变 SIP 位、SIS 位或者 S1D0 寄存器的 ES0 位的设定时，SCL/SDA 中断请求位可能被置位。在将 SCL/SDA 中断选择为中断源时，必须在禁止 SCL/SDA 中断的状态下设定上述的位，然后给 SCL/SDA 中断请求位写 “0”，允许 SCL/SDA 中断。

### 17.8.4 bit7：开始 / 停止条件产生选择位 (STSPSEL)

能选择产生开始 / 停止条件时的准备 / 保持时间。准备 / 保持时间的长短以 I2C bus 系统时钟的周期数为基准，请参照**表 17.8**。在 I2C bus 系统时钟的频率超过 4MHz 时，必须将此位设定为 “1”。

## 17.9 开始条件的产生方法

在 S1D0 寄存器的 ES0 位为 “1”（允许 I2C bus 接口）、 S10 寄存器的 BB 标志为 “0”（总线自由）的状态下，通过同时将 S10 寄存器的 MST、 TRX 和 BB 标志置 “1”以及将 S10 寄存器的 PIN 和低 4 位清 “0”，设定为开始条件待机状态。然后，如果给 S00 寄存器写从属地址，就产生开始条件。此后，位计数器变为 “0002”，输出 1 字节的 SCL。在标准时钟模式和高速时钟模式中，开始条件的产生时序不同。请参照“**图 17.16 开始条件的产生时序图**”和 “**表 17.8 开始 / 停止条件的产生时序表**”。

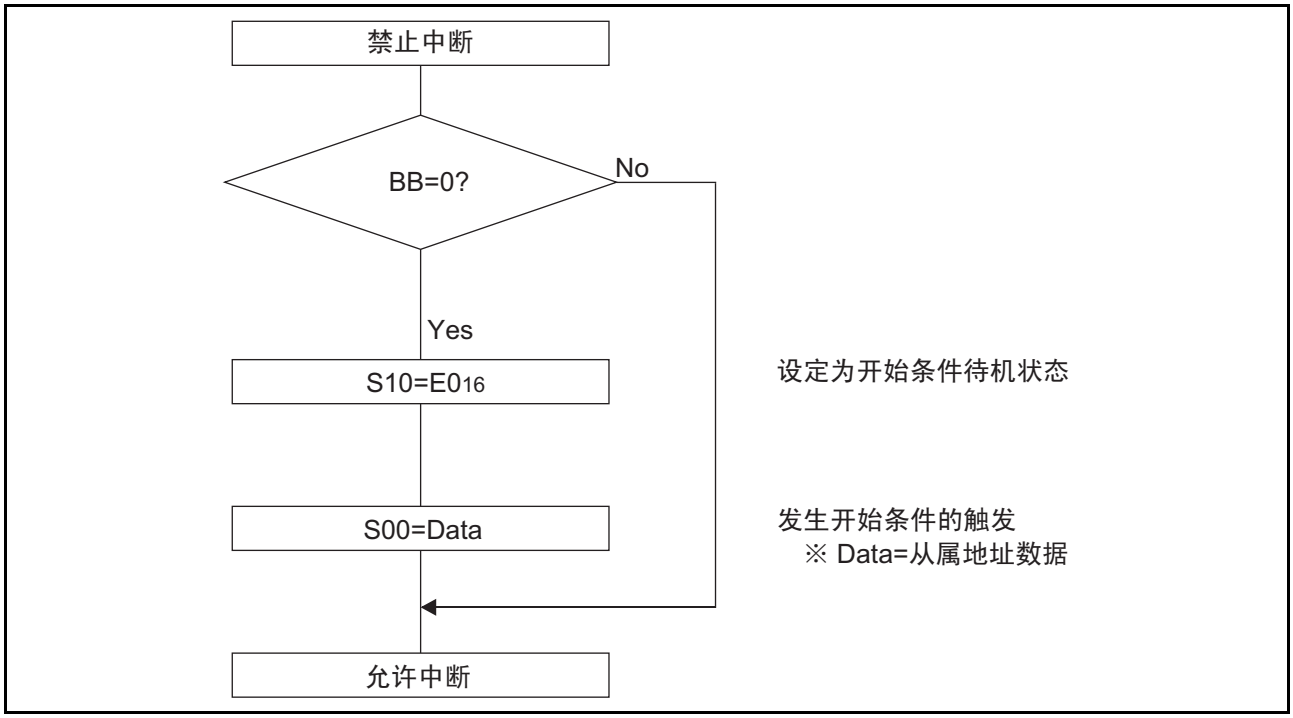



图 17.14 开始条件的产生流程

## 17.10 开始条件重复防止功能

开始条件是在通过 S10 寄存器的 BB 标志确认总线是否正在被使用后产生。但是，在刚确认 BB 标志后因其它主控器件产生的开始条件导致 BB 标志变为 “1”（总线忙）时，就根据开始条件重复防止功能中止开始条件的产生。

如果启动开始条件重复防止功能，就进行以下的处理：

- 禁止开始条件待机的设定
  在已经被设定的情况下，解除开始条件待机状态， S10 寄存器的 MST 和 TRX 位变为 “0”
- 禁止对 S00 寄存器的写操作 （禁止发生开始条件的触发）
- 在开始条件的产生被中止的情况下， S10 寄存器的 AL 标志变为 “1”（仲裁失败检测）

在从开始条件的 SDA 下降沿到接收完从属地址的期间，开始条件重复防止功能有效。开始条件重复防止功能的有效期间如**图 17.15** 所示。

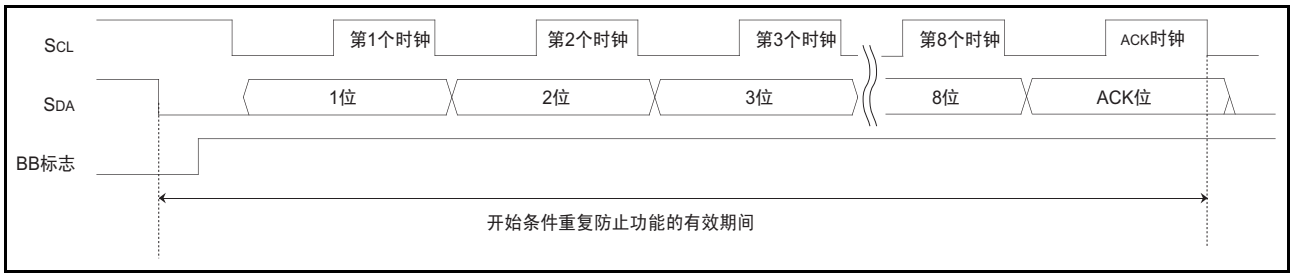



**图 17.15 开始条件重复防止功能的有效期间**

## 17.11 停止条件的产生方法

在 S1D0 寄存器的 ES0 位为 “1”（允许 I2C bus 接口）的状态下，通过同时将 S10 寄存器的 MST 和 TRX 位置 “1”以及将 S10 寄存器的 BB、 PIN 和低 4 位清 “0”，设定为停止条件待机状态。然后，如果给 S00 寄存器写虚数据，就产生停止条件。在标准时钟模式和高速时钟模式中，停止条件的产生时序不同。请参照 “**图 17.17 停止条件的产生时序图**”和 “**表 17.8 开始 / 停止条件的产生时序表**”。

另外，在从执行产生停止条件的指令后到 S10 寄存器的 BB 标志变为 “0”（总线自由）的期间，不能写 S10 寄存器和 S00 寄存器，否则可能不能正常产生停止条件的波形。

并且，在执行产生停止条件的指令、 SCL 引脚的输入信号变为 “H”后到 S10 寄存器的 BB 位变为 “0”（总线自由）的期间， SCL 引脚的输入信号如果变为 “L”，向 SCL 引脚输入 “L”电平。

此时，如果产生停止条件、向 S1D0 寄存器的 ES0 位写入 “0”或向 IHR 位写入 “1”，就停止向 SCL 引脚输出 “L”电平。

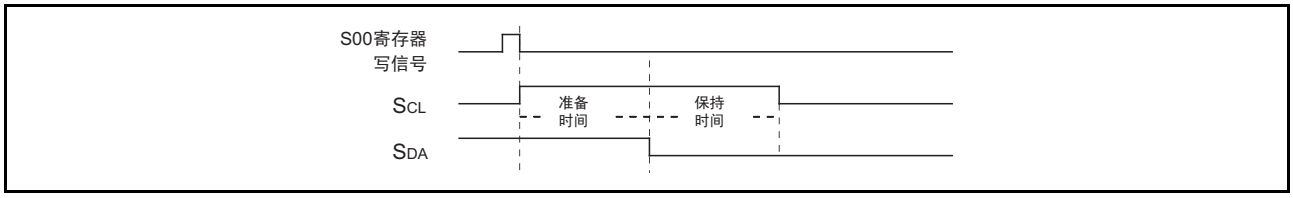



图 17.16 开始条件的产生时序图

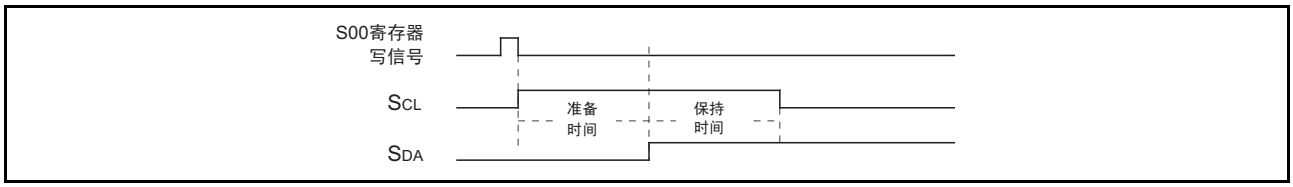



图 17.17 停止条件的产生时序图

表 17.8 开始 / 停止条件的产生时序表

| 项目 | 开始 / 停止条件产生选择位 | 标准时钟模式 | 高速时钟模式 |
|---|---|---|---|
| 准备时间 | “0” | 5.0μs （20 个周期） | 2.5μs （10 个周期） |
| | “1” | 13.0μs （52 个周期） | 6.5μs （26 个周期） |
| 保持时间 | “0” | 5.0μs （20 个周期） | 2.5μs （10 个周期） |
| | “1” | 13.0μs （52 个周期） | 6.5μs （26 个周期） |

注． VIIC=4MHz 时的绝对时间、（）内为 VIIC 的周期数

如上所述，如果同时将 S10 寄存器的 MST 和 TRX 位置 “1”、将 BB 标志置 “1”或者清 “0”、 PIN 位和低 4 位清 “0”，就进入开始条件或者停止条件的待机状态，在开始条件待机状态下释放 SDA 而在停止条件待机状态下将 SDA 置 “L”电平。然后，如果写 S00 寄存器，就产生开始 / 停止条件。另外，为了不产生开始 / 停止条件，在将 MST 和 TRX 位设定为 “1”时，必须同时将低 4 位置 “1”。 S10 寄存器写操作的功能如**表 17.9** 所示。

表 17.9 S10 寄存器写操作的功能一览

| 写 S10 寄存器的值 | | | | | | | | 功能 |
|---|---|---|---|---|---|---|---|---|
| MST | TRX | BB | PIN | AL | AAS | AS0 | LRB | |
| 1 | 1 | 1 | 0 | 0 | 0 | 0 | 0 | 在主控发送模式中，设定为开始条件待机状态 |
| 1 | 1 | 0 | 0 | 0 | 0 | 0 | 0 | 在主控发送模式中，设定为停止条件待机状态 |
| 0/1 | 0/1 | — | 0 | 1 | 1 | 1 | 1 | 设定为各通信模式 （参照 “17.5 I2C0 状态寄存器 （S10 寄存器）”） |

## 17.12 开始 / 停止条件的检测运行

开始 / 停止条件的检测运行如**图 17.18**、**图 17.19** 和**表 17.10** 所示。通过 S2D0 寄存器的 SSC4 ～ SSC0 位设定开始 / 停止条件，只有在 SCL 和 SDA 引脚的输入信号满足如**表 17.10** 所示的 SCL 释放时间、准备时间和保持时间的 3 个条件时才能检测开始 / 停止条件。 S10 寄存器的 BB 标志根据开始条件的检测变 “1”，根据停止条件的检测变为“0”。在标准时钟模式和高速时钟模式中，BB 标志的置位 / 复位时序不同。请参照“**表 17.10 开始条件 / 停止条件的检测条件**”的 BB 标志置位 / 复位时间。

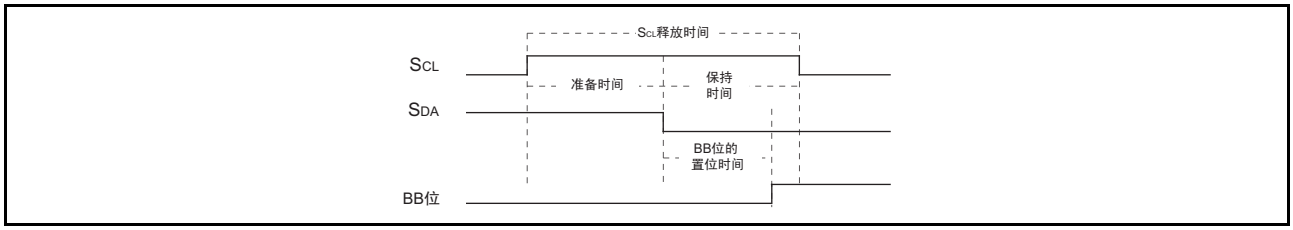



图 17.18 开始条件的检测时序图

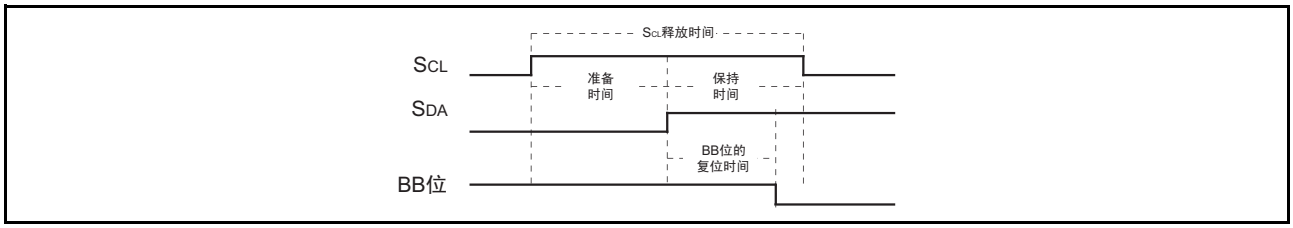



图 17.19 停止条件的检测时序图

表 17.10 开始条件 / 停止条件的检测条件

| | 标准时钟模式 | 高速时钟模式 |
|---|---|---|
| SCL 释放时间 | SSC 值 +1 个周期 （6.25μs） | 4 个周期 （1.0μs） |
| 准备时间 | $\frac{\text{SSC 值}}{2}$ +1 个周期＜ 4.0μs （3.25μs） | 2 个周期 （0.5μs） |
| 保持时间 | $\frac{\text{SSC 值}}{2}$ 周期＜ 4.0μs （3.0μs） | 2 个周期 （0.5μs） |
| BB 标志置位 / 复位时间 | $\frac{\text{SSC 值 −1}}{2}$ +2 个周期 （3.375μs） | 3.5 个周期 （0.875μs） |

注 1. 单位为 I2C bus 系统时钟 VIIC 的周期数

注 2. SSC 值是以 10 进制数表示开始 / 停止条件设定位 SSC4 ～ SSC0 的值。如果 SSC 值 =0 或者奇数，就禁止设定。
（）内是在 VIIC=4MHz 时给 S2D0 寄存器设定 “$18_{16}$”的时间例。

## 17.13 数据传送例

以 7 位地址格式进行主控发送或者从属接收时的控制例如下所示。数据传送格式如图 17.20 所示。

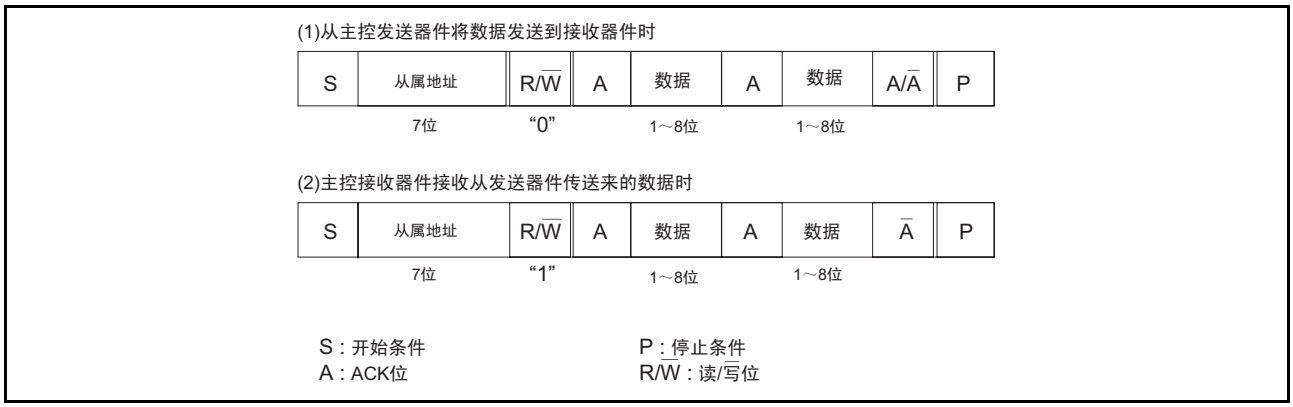



图 17.20 数据传送格式

### 17.13.1 主控发送例

标准时钟模式、 SCL 频率为 100kHz、有 ACK 时钟时的主控发送例如以下所示：

（1） 给 S0D0 寄存器的高 7 位设定从属地址。

（2） 通过给 S20 寄存器设定 “8516”、给 S4D0 寄存器的 ICK4 ～ ICK2 位设定 “0002”、给 S3D0 寄存器设定 “0016”，设定为有 ACK 时钟、 SCL=100kHz （f1=8MHz、 fIIC=f1 时）。

（3） 通过给 S10 寄存器设定 “0016”，将发送 / 接收模式设定为初始状态。

（4） 通过给 S1D0 寄存器设定 “0816”，设定为通信允许状态。

（5） 通过 S10 寄存器的 BB 标志确认总线自由状态。

（6） 通过给 S10 寄存器设定 “E016”，设定为开始条件待机状态。

（7） 通过给 S00 寄存器的高 7 位设定发送目标的地址数据以及给最低位设定 “0”，产生开始条件。此时，自动产生 1 字节的 SCL 和 ACK 时钟。

（8） 给 S00 寄存器设定发送数据。此时，自动产生 SCL 和 ACK 时钟。

（9） 在发送多字节的控制数据时，重复 （8）的操作。

（10）在没有来自从属接收侧的 ACK 应答或者发送结束时，给 S10 寄存器设定 “C016”，设定为停止条件待机状态。

（11）通过给 S00 寄存器写虚数据，产生停止条件。

### 17.13.2 从属接收例

高速时钟模式、 SCL 频率为 400kHz、有 ACK 时钟、寻址格式时的从属接收例如下所示：

（1） 给 S0D0 寄存器的高 7 位设定从属地址。

（2） 通过给 S20 寄存器设定 “A516”、给 S4D0 寄存器的 ICK4 ～ ICK2 位设定 “0002”、给 S3D0 寄存器设定 “0016”，设定为有 ACK 时钟、 SCL=400kHz(f1=8MHz、 fIIC=f1 时 )。

（3） 通过给 S10 寄存器设定 “0016”，将发送 / 接收模式设定为初始状态。

（4） 通过给 S1D0 寄存器设定 “0816”，设定为通信允许状态。

（5） 如果接收到开始条件，就进行地址比较。

（6） 在送来的地址全部为 “0” 时 （全呼）， S10 寄存器的 ADR0 位变为 “1”，产生 I2C bus 接口中断请求。

- 送来的地址和在 （1）中所设定的地址匹配时， S10 寄存器的 AAS 标志变为 “1”，产生 I2C bus 接口中断请求。
- 在上述以外的情况下， S10 寄存器的 ADR0 位变为 “0”、 AAS 标志变为 “0”，不产生 I2C bus 接口中断请求。

（7） 给 S00 寄存器设定虚数据。

（8） 如果接收到 1 字节的数据，就自动返回 ACK 应答，产生 I2C bus 接口中断请求信号。

（9） 根据接收数据的内容判断是否返回 ACK 应答时，在将 S3D0 寄存器的 WIT 位设定为 “1”（允许由数据接收结束产生的 I2C bus 接口中断）后，给 S00 寄存器设定虚数据，然后接收数据。如果接收到 1 字节的数据，就产生 I2C bus 接口中断，所以给 ACKBIT 位设定 “1” 或者 “0”，输出 ACK 位。

（10）在接收多字节的控制数据时，重复 (7)(8) 或者 (7)(9) 的操作。

（11）如果检测到停止条件，就结束通信。

## 17.14 使用时的注意事项

（1）I2C bus 接口电路的各寄存器的存取

读写 I2C bus 接口电路的各控制寄存器时的注意事项如下所示：

- S00 寄存器

  不能在数据传送过程中进行写操作，否则用于传送的位计数器就被复位，不能正常传送数据。

- S1D0 寄存器

  在检测开始条件时和在结束 1 字节的传送时， BC2 ～ BC0 位变为 “0002”，所以如果在此时进行读写操作，就可能变为预想不到的值。位计数器复位时序如图 17.22 和图 17.23 所示。

  S20 寄存器

  不能在传送中途改写 ACKBIT 位以外的位，否则 I2C bus 时钟电路就被复位，不能正常传送。

- S3D0 寄存器

  必须在将 S1D0 寄存器的 ES0 位设定为 “0”（禁止 I2C bus 接口）的状态下改写 ICK4 ～ ICK0 位。

  如果读 WIT 位，就读取内部 WAIT 标志，因此不能对本寄存器使用位处理指令 （读－改－写指令）。

- S10 寄存器

  全部位根据通信状态发生变化，所以不能使用位处理指令 （读－改－写指令）。另外，不能在设定通信模式的 MST 和 TRX 位发生变化时进行读写操作，否则就可能变为预想不到的值。 MST 和 TRX 位的变化时序如图 17.21 ～图 17.23 所示。

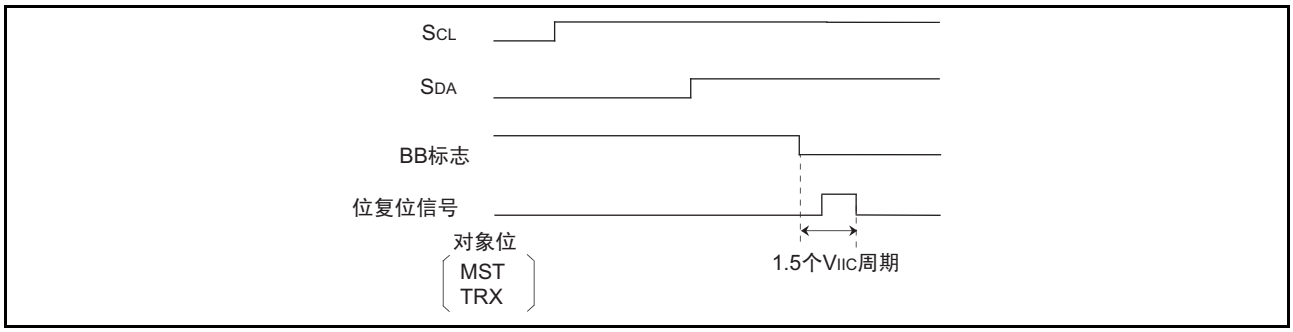



图 17.21 位复位时序 （检测停止条件）

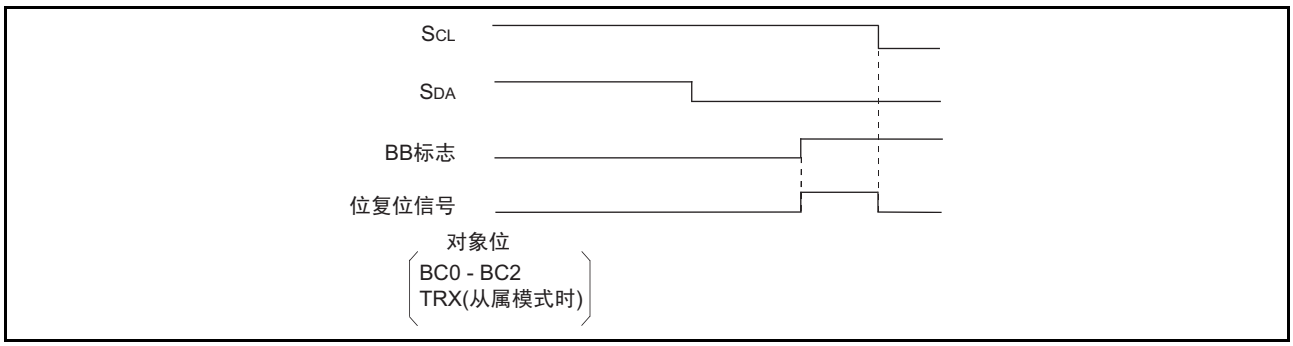



图 17.22 位复位时序 （检测开始条件）

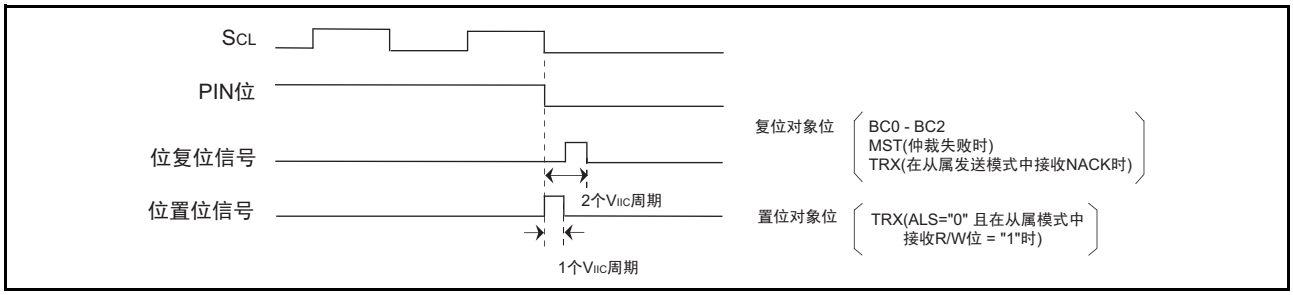



图 17.23 位置位 / 复位时序 （数据传送结束时）

（2）重新开始条件的产生

如果在 1 字节的数据传送结束后产生重新开始条件，就必须通过给 S10 寄存器写 “E016”，设定为开始条件待机状态，然后暂时释放 SDAMM 引脚。在通过软件等待 SDA 充分变为 “H” 电平后，通过写 S00 寄存器，产生开始条件的触发。重新开始条件的产生时序图如图 17.24 所示。

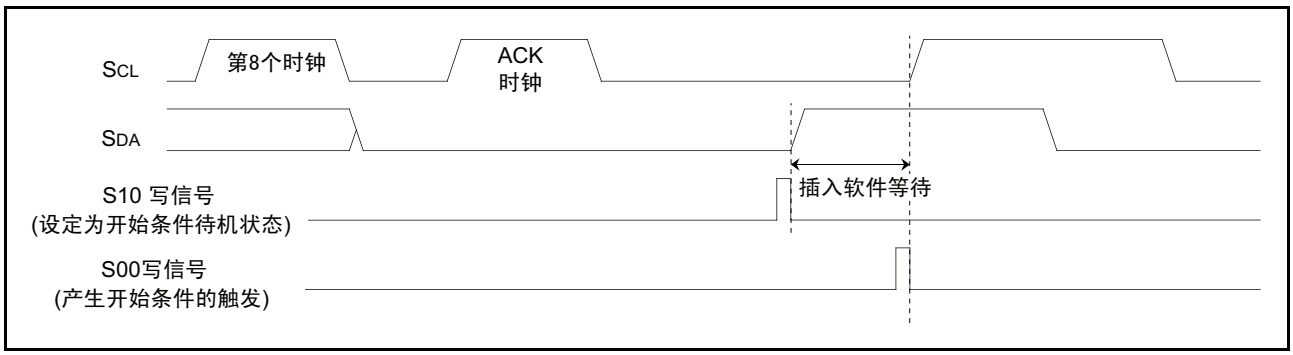



图 17.24 重新开始条件的产生时序图

（3）CPU 时钟的限制

在将 CM0 寄存器的 CM07 位选择为 “1”（副时钟）的状态下，不能读写 I2C bus 接口电路的各寄存器，所以必须在选择 “0”（主时钟、 PLL 时钟或者内部振荡器时钟）的状态下进行读写操作。

# 18. CAN 模块

M16C/29 群具有 1 个通道的对应 CAN2.0B 规格的 CAN(Controller Area Network) 模块。 CAN 模块能发送和接收标准 （11 位） IDentifier （以下简称 ID）和扩展 （29 位） ID 二种格式的信息。

CAN 模块的框图如图 18.1 所示。

必须外接 CAN 总线驱动器 / 接收器。

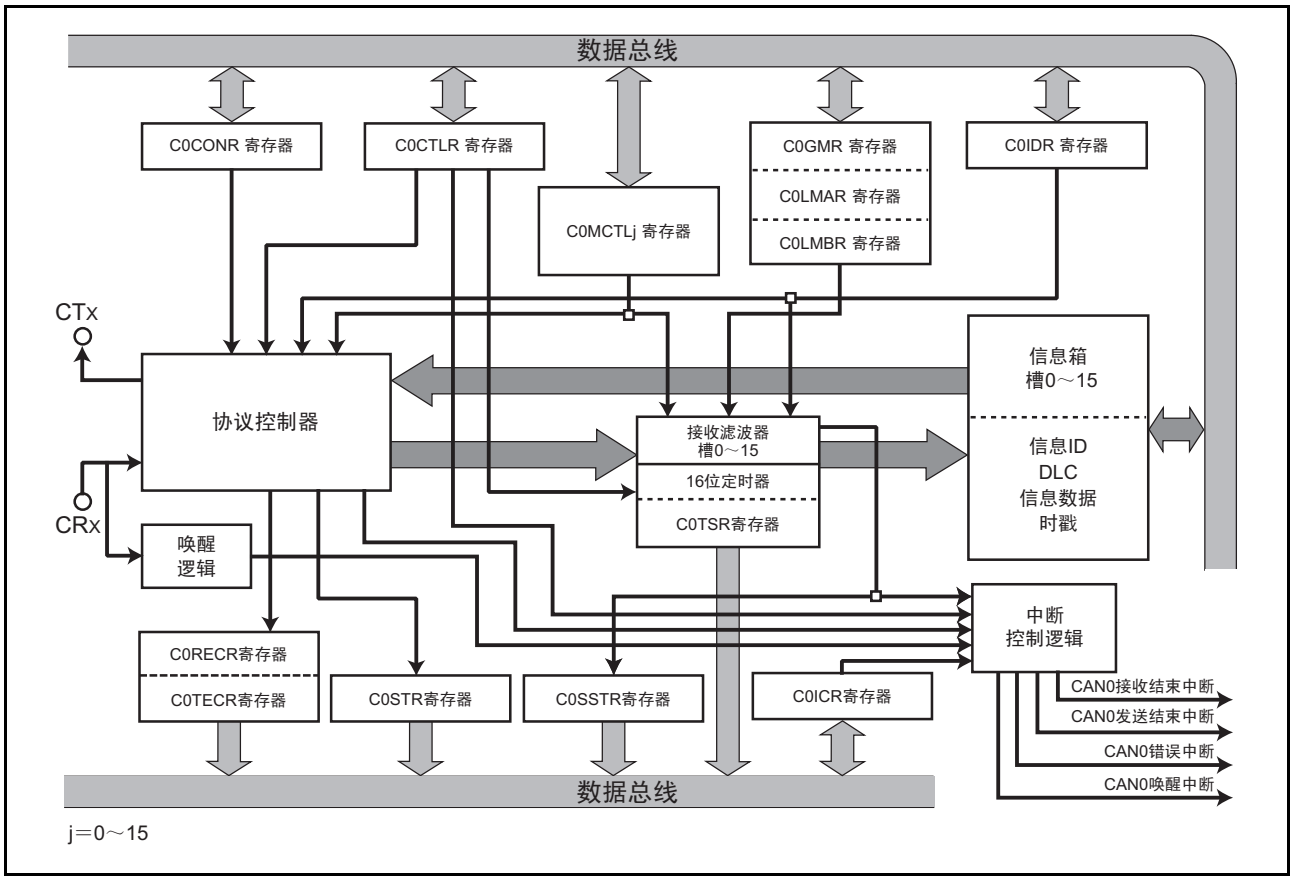



图 18.1 CAN 模块的框图

| | | |
|---|---|---|
| CTx / CRx | ： | 是 CAN 的输入 / 输出引脚。 |
| 协议控制器 | ： | 进行总线仲裁处理以及进行发送和接收时的位时序、堆栈处理和错误处理等 CAN 协议处理。 |
| 信息箱 | ： | 由可用作发送或者接收槽的 16 个槽构成。包括固有 ID、数据长代码、 8 字节数据和时戳。 |
| 接收滤波器 | ： | 进行接收信息的滤波处理。在此滤波处理中，使用 C0GMR 寄存器、 C0LMAR 寄存器或者 C0LMBR 寄存器。 |
| 定时器 | ： | 用于时戳功能，在将接收信息保存到信息存储器时，此定时器值被作为时戳保存。 |
| 唤醒功能 | ： | 通过 CAN 总线的接收信息产生 CAN0 唤醒中断请求。 |
| 中断发生功能 | ： | 通过 CAN 模块产生中断请求。有 4 种中断：CAN0 接收结束中断、 CAN0 发送结束中断、 CAN0 错误中断和 CAN0 唤醒中断。 |

## 18.1 CAN 模块相关寄存器

CAN 模块的相关寄存器如下所示：

（1）CAN0 信息箱

由 16 字节 （或者 8 字）的 16 个槽构成。槽 14、 15 能用作 Basic CAN 规格。

- 槽的优先级：在发送和接收时槽号小的优先级高 （升序）。
- 能通过程序将槽选择为接收槽或者发送槽。

（2）接收屏蔽寄存器

由 3 个接收滤波器构成。

- CAN0 全局屏蔽寄存器 （C0GMR 寄存器：6 字节）
- 设定对槽 0 ～ 13 进行接收滤波处理时的屏蔽条件。
- CAN0 局部屏蔽 A 寄存器 （C0LMAR 寄存器：6 字节）
- 设定对槽 14 进行接收滤波处理时的屏蔽条件。
- CAN0 局部屏蔽 B 寄存器 （C0LMBR 寄存器：6 字节）
- 设定对槽 15 进行接收滤波处理时的屏蔽条件。

（3）CAN 专用寄存器 （SFR）

- CAN0 信息控制寄存器 j(j ＝ 0 ～ 15) （C0MCTLj 寄存器：8 位 ×16 个）
- 控制各槽的发送和接收。
- CANi 控制寄存器 (i ＝ 0、 1) （CiCTLR 寄存器：16 位）
- 是 CAN 协议的控制寄存器。
- CAN0 状态寄存器 （C0STR 寄存器：16 位）
- 表示 CAN 协议的运行状态。
- CAN0 槽的状态寄存器 （C0SSTR 寄存器：16 位）
- 表示各槽的通信状态。
- CAN0 中断控制寄存器 （C0ICR 寄存器：16 位）
- 设定各槽的中断允许或者禁止。
- CAN0 扩展 ID 寄存器 （C0IDR 寄存器：16 位）
- 指定各槽的 ID 格式 （标准或者扩展）。
- CAN0 总线时序控制寄存器 （C0CONR 寄存器：16 位）
- 设定总线时序。
- CAN0 接收错误计数寄存器 （C0RECR 寄存器：8 位）
- 表示 CAN 模块接收时的错误状态。
- 根据错误的发生状态，增加或者减少计数器的值。
- CAN0 发送错误计数寄存器 （C0TECR 寄存器：8 位）
- 表示 CAN 模块发送时的错误状态。
- 根据错误的发生状态，增加或者减少计数器的值。
- CAN0 时戳寄存器 （C0TSR 寄存器：16 位）
- 表示时戳计数器的值。
- CAN0 接收滤波支持寄存器 （C0AFS 寄存器：16 位）
- 为了能让接收滤波支持部件使用，而对接收 ID 进行解码。

以下将对各寄存器进行说明。

### 18.1.1 CAN0 信息箱

CAN0 信息箱的存储器配置如**表 18.1** 所示。

能对信息箱进行字节或者字存取。

对于字节存取和字存取，信息内容的配置不同。通过 C0CTLR 寄存器的 MsgOrder 位设定字节存取或者字存取。

表 18.1 CAN0 信息箱的存储器配置

| 地址 | 信息内容 | |
|---|---|---|
| | 字节存取时的存储器配置 （8 位） | 字存取时的存储器配置 （16 位） |
| $0060_{16}$ ＋ n • 16 ＋ 0 | SID10 ～ SID6 | SID5 ～ SID0 |
| $0060_{16}$ ＋ n • 16 ＋ 1 | SID5 ～ SID0 | SID10 ～ SID6 |
| $0060_{16}$ ＋ n • 16 ＋ 2 | $EID_{17}$ ～ $EID_{14}$ | $EID_{13}$ ～ $EID_6$ |
| $0060_{16}$ ＋ n • 16 ＋ 3 | $EID_{13}$ ～ $EID_6$ | $EID_{17}$ ～ $EID_{14}$ |
| $0060_{16}$ ＋ n • 16 ＋ 4 | $EID_5$ ～ $EID_0$ | 数据长代码 （DLC） |
| $0060_{16}$ ＋ n • 16 ＋ 5 | 数据长代码 （DLC） | $EID_5$ ～ $EID_0$ |
| $0060_{16}$ ＋ n • 16 ＋ 6 | 数据字节 0 | 数据字节 1 |
| $0060_{16}$ ＋ n • 16 ＋ 7<br>•<br>•<br>•<br>$0060_{16}$ ＋ n • 16 ＋ 13 | 数据字节 1<br>•<br>•<br>•<br>数据字节 7 | 数据字节 0<br>•<br>•<br>•<br>数据字节 6 |
| $0060_{16}$ ＋ n • 16 ＋ 14 | 时戳的高位字节 | 时戳的低位字节 |
| $0060_{16}$ ＋ n • 16 ＋ 15 | 时戳的低位字节 | 时戳的高位字节 |

n：槽号。 n ＝ 0 ～ 15

字节存取和字存取时的各槽内的位配置分别如图 18.2 和图 18.3 所示。
只要不发送和接收新信息，各槽的内容就保持以前的值。

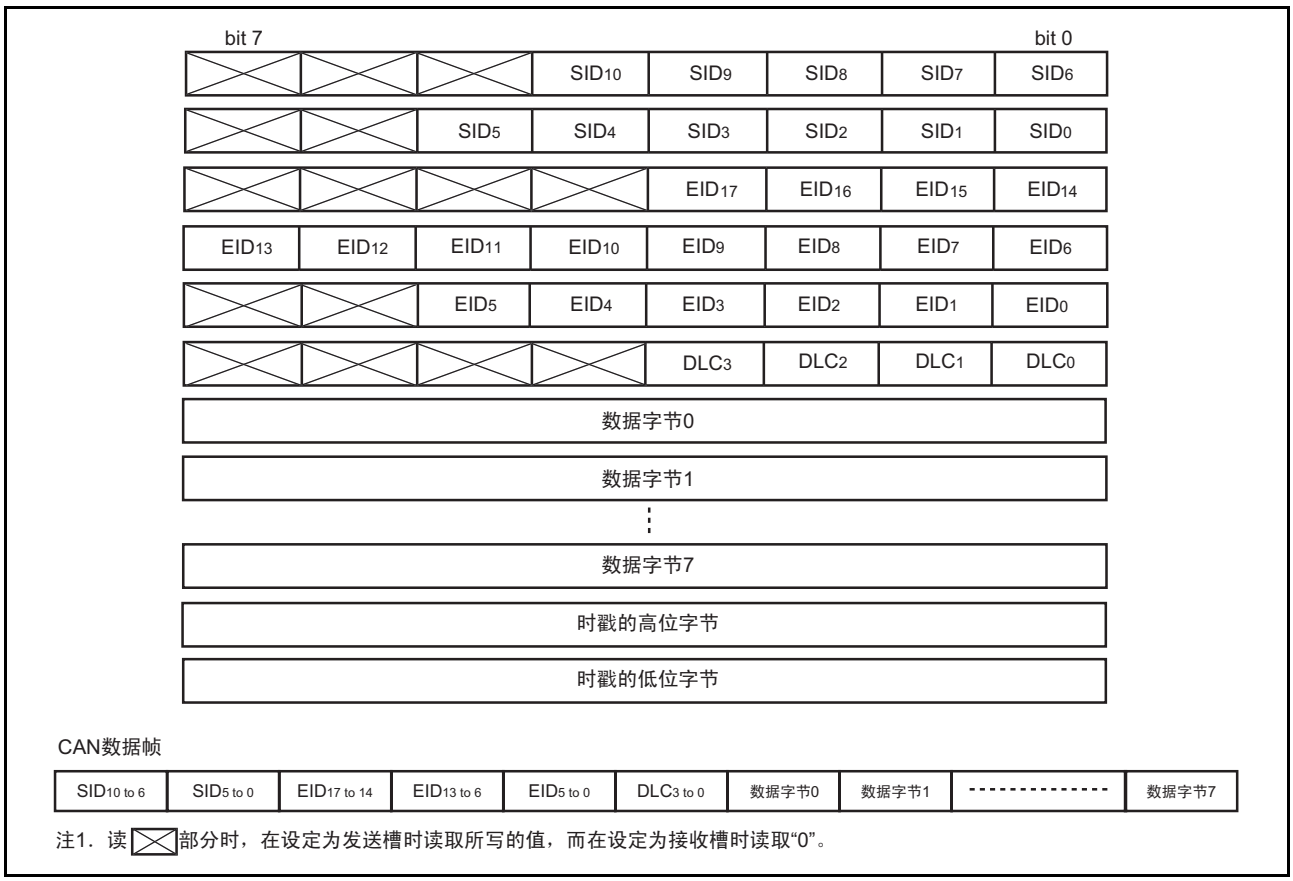



图 18.2 字节存取时的各槽内的位配置

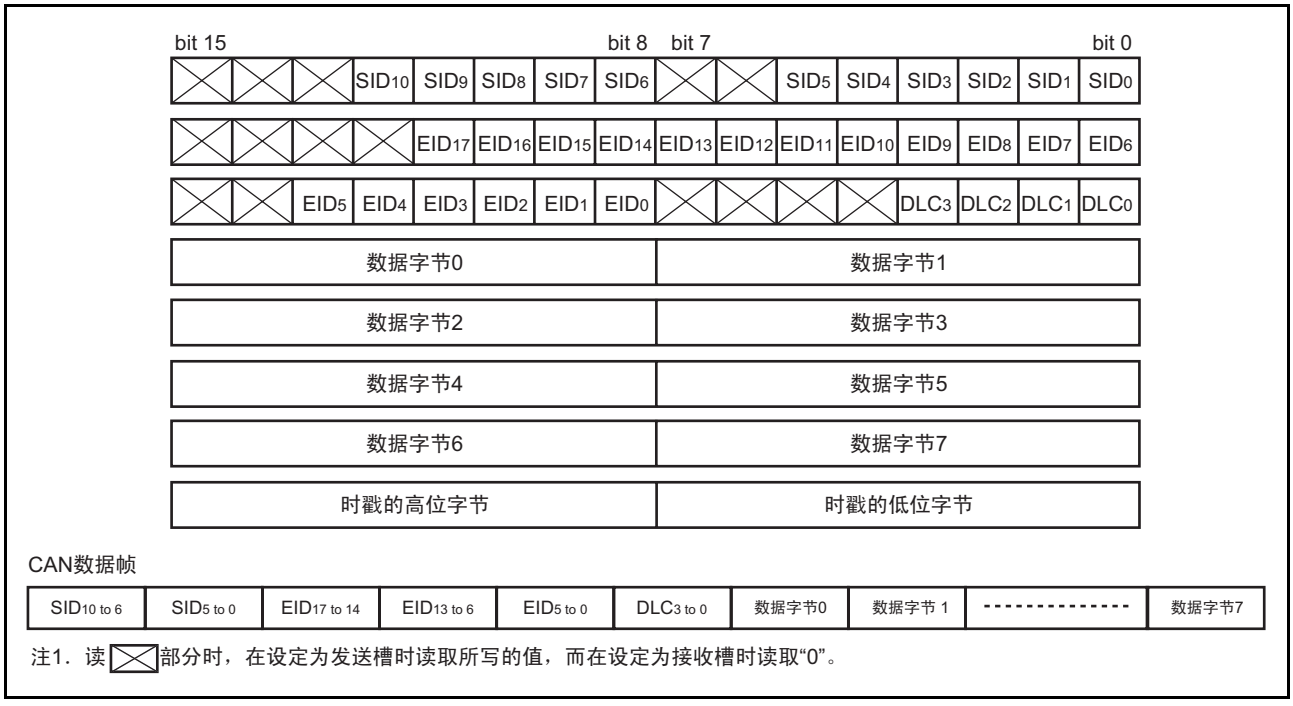



图 18.3 字存取时的各槽内的位配置

## 18.1.2 接收屏蔽寄存器

字节存取和字存取时的 C0GMR 寄存器、C0LMAR 寄存器、C0LMBR 寄存器的位配置分别如图 18.4 和图 18.5 所示。

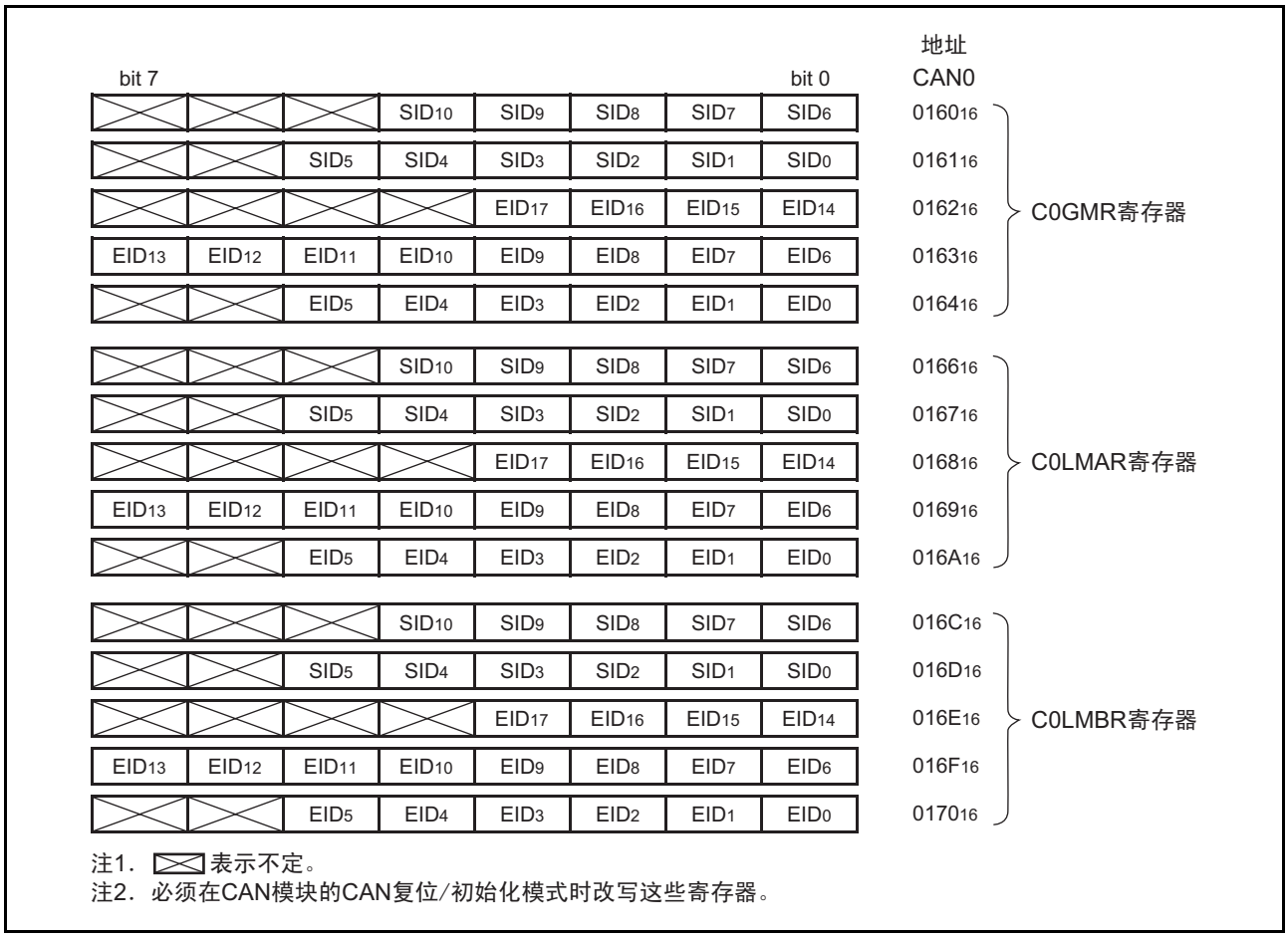



图 18.4 字节存取时的各屏蔽寄存器的位配置

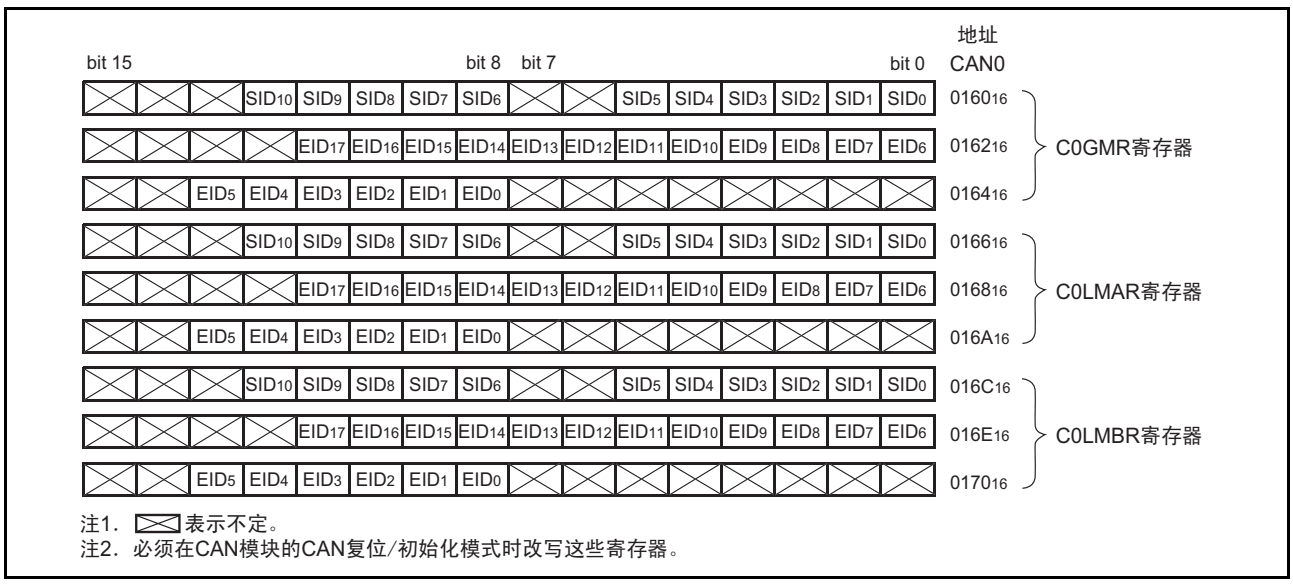


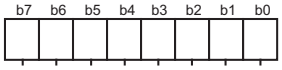

图 18.5 字存取时的各屏蔽寄存器的位配置

## 18.1.3 CAN 特殊功能寄存器

### 18.1.3.1 C0MCTLj 寄存器 (j=0 ～ 15)

C0MCTLj 寄存器如图 18.6 所示。

CAN0信息控制寄存器j（j＝0～15）（注4）




| 符号 | 地址 | 复位后的值 |
|---|---|---|
| C0MCTL0～C0MCTL15 | 0200₁₆～020F₁₆地址 | 00₁₆ |

| 位符号 | 位名 | 功能 | RW |
|---|---|---|---|
| NewData | 接收结束标志 | (在设定为接收槽时有效)<br>0 : CPU读取了或者正在读取槽的内容<br>1 : 在槽中保存了新的信息 | RO<br>(注1) |
| SentData | 发送结束标志 | (在设定为发送槽时有效)<br>0 : 没有开始发送或者发送没有结束<br>1 : 发送结束 | RO<br>(注1) |
| InvalData | 正在接收标志 | (在设定为接收槽时有效）<br>0 : 信息有效<br>1 : 信息无效(数据更新中) | RO |
| TrmActive | 正在发送标志 | (在设定为发送槽时有效)<br>0 : 等待总线空闲或者等待总线仲裁结束<br>1 : 正在发送 | RO |
| MsgLost | 重写标志 | (在设定为接收槽时有效)<br>0 : 信息没有被重写<br>1 : 信息被重写 | RO<br>(注1) |
| RemActive | 远程帧发送和接收状态标志(注2) | 0 : 发送和接收数据帧状态<br>1 : 传送远程帧状态 | RO |
| RspLock | 自动应答锁定模式选择位 | (在设定为远程帧接收槽时有效)<br>0 : 在接收远程帧后立即应答(发送)<br>1 : 在设定为"1"的期间，即使接收了远程帧也不应答(发送) | RW |
| Remote | 远程帧对应槽设定位 | 0 : 非远程帧对应槽<br>1 : 远程帧对应槽 | RW |
| RecReq | 接收槽请求位(注3) | 0 : 不为接收槽<br>1 : 为接收槽 | RW |
| TrmReq | 发送槽请求位(注3) | 0 : 不为发送槽<br>1 : 为发送槽 | RW |

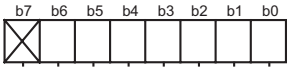
注1．只能清“0”。在CAN模块进入各状态时，设定各位的值。
注2．在Basic CAN模式时，槽14、15为判断数据格式的标志。RemActive 位在接收数据帧后为“0”；在接收远程帧后为“1”。
注3．不能将1个槽同时设定为接收槽和发送槽。
注4．只能在CAN模块的CAN运行模式时设定此寄存器。

图 18.6 C0MCTLj 寄存器

### 18.1.3.2 C0CTLR 寄存器

C0CTLR 寄存器如图 18.7 所示。

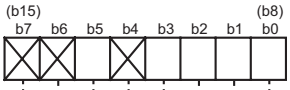
CAN0控制寄存器




| 符号 | 地址 | 复位时 |
|---|---|---|
| C0CTLR | $0210_{16}$地址 | $X0000001_2$ |

| 位符号 | 位名 | 功能 | RW |
|---|---|---|---|
| Reset | CAN模块复位位(注1) | 0: 运行模式<br>1: 复位 / 初始化模式 | RW |
| LoopBack | 回送模式选择位(注2) | 0: 回送模式无效<br>1: 回送模式有效 | RW |
| MsgOrder | 信息处理选择位(注2) | 0: 对应字存取<br>1: 对应字节存取 | RW |
| BasicCAN | Basic CAN模式选择位(注2) | 0: Basic CAN模式无效<br>1: Basic CAN模式有效 | RW |
| BusErrEn | 总线错误中断允许位(注2) | 0: 禁止总线错误中断<br>1: 允许总线错误中断 | RW |
| Sleep | 睡眠模式选择位(注2、3) | 0: 运行模式<br>1: 睡眠模式 | RW |
| PortEn | CAN端口允许位(注2、3) | 0: 作为输入/输出端口使用<br>1: 作为CTx/CRx(注4) | RW |
| （$\overline{b7}$） | 暂未使用。必须写“0”。读时值不定。 | | — |

注1. 在将Reset位置“1”（CAN复位 / 初始化模式）时，必须确认C0STR寄存器的State_Reset位为“1”（复位模式）。
注2. 只能在CAN复位 / 初始化模式时更改这些位。
注3. 在使用CAN0唤醒中断时，必须将这些位置“1”。
注4. 在将PortEn位置“1”时，必须将对应CRX引脚的端口方向位清“0”。




| 符号 | 地址 | 复位时 |
|---|---|---|
| C0CTLR | $0211_{16}$地址 | $XX0X0000_2$ |

| 位符号 | 位名 | 功能 | RW |
|---|---|---|---|
| TSPreScale Bit1,Bit0 | 用于时戳的预分频器(注3) | b1 b0<br>0 0: 1 bit time 周期<br>0 1: 1 bit time 周期的 2分频<br>1 0: 1 bit time 周期的 4分频<br>1 1: 1 bit time 周期的 8分频 | RW |
| TSReset | 时戳计数器的复位位(注1) | 0: 什么也不进行<br>1: 时戳计数器的强制复位 | RW |
| RetBusOff | 从总线关闭状态强制返回的指令位(注2) | 0: 什么也不进行<br>1: 从总线关闭状态强制返回 | RW |
| （$\overline{b4}$） | 暂未使用。必须写“0”。读时值不定。 | | — |
| RXOnly | 只监听模式选择位(注3) | 0: 只监听模式无效<br>1: 只监听模式有效(注4) | RW |
| （$\overline{b7\text{-}b6}$） | 暂未使用。必须写“0”。读时值不定。 | | — |

注1. 如果将TSReset位置“1”，C0TSR寄存器就为“$0000_{16}$”，然后此位自动变为“0”。
注2. 如果将RetBusOff位置“1”，C0RECR寄存器和C0TECR寄存器就为“$00_{16}$”，然后此位自动变为“0”。
注3. 只能在CAN复位 / 初始化模式时更改这些位。
注4. 在选择只监听模式时，不能请求发送。

图 18.7 C0CTLR 寄存器

### 18.1.3.3 C0STR 寄存器

C0STR 寄存器如图 18.8 所示。

CAN0状态寄存器

| b7 | b6 | b5 | b4 | b3 | b2 | b1 | b0 |
|---|---|---|---|---|---|---|---|
| | | | | | | | |

| 符号 | 地址 | 复位后的值 |
|---|---|---|
| C0STR | 021216地址 | 0016 |

| 位符号 | 位名 | 功能 | RW |
|---|---|---|---|
| MBOX | 激活槽判断位 (注1) | b3 b2 b1 b0<br>0 0 0 0: 槽0<br>0 0 0 1: 槽1<br>0 0 1 0: 槽2<br>⋮<br>1 1 1 0: 槽14<br>1 1 1 1: 槽15 | RO |
| TrmSucc | 发送结束标志 (注1) | 0: 没有发送<br>1: 发送结束 | RO |
| RecSucc | 接收结束标志 (注1) | 0: 没有接收<br>1: 接收结束 | RO |
| TrmState | 发送标志(Transmitter) | 0: 总线空闲或者正在接收<br>1: 正在发送 | RO |
| RecState | 接收标志(Receiver) | 0: 总线空闲或者正在发送<br>1: 正在接收 | RO |

注1. 通过C0ICR寄存器设定为允许中断的槽仅在发送/接收结束时发生变化。

| (b15) | | | | | | | (b8) |
|---|---|---|---|---|---|---|---|
| b7 | b6 | b5 | b4 | b3 | b2 | b1 | b0 |
| X | | | | | | | |

| 符号 | 地址 | 复位后的值 |
|---|---|---|
| C0STR | 021316地址 | X0000001₂ |

| 位符号 | 位名 | 功能 | RW |
|---|---|---|---|
| State_Reset | 复位状态标志 | 0: 运行模式<br>1: 复位模式 | RO |
| State _LoopBack | 回送状态标志 | 0: 非回送模式<br>1: 回送模式 | RO |
| State _MsgOrder | 信息处理状态标志 | 0: 对应字存取<br>1: 对应字节存取 | RO |
| State _BasicCAN | Basic CAN模式状态标志 | 0: 非Basic CAN模式<br>1: Basic CAN模式 | RO |
| State _BusError | 总线错误状态标志 | 0: 没有发生总线错误<br>1: 发生总线错误 | RO |
| State _ErrPas | 被动错误状态标志 | 0: 非被动错误状态<br>1: 被动错误状态 | RO |
| State _BusOff | 错误总线关闭状态标志 | 0: 非错误总线关闭状态<br>1: 错误总线关闭状态 | RO |
| $\overline{(b7)}$ | 暂未使用。必须写“0”。读时值不定。 | | — |

图 18.8 C0STR 寄存器

### 18.1.3.4 C0SSTR 寄存器

C0SSTR 寄存器如图 18.9 所示。

CAN0槽的状态寄存器

(b15) b7 (b8) b0 b7 b0

| 符号 | 地址 | 复位后的值 |
|---|---|---|
| C0SSTR | 0215₁₆、0214₁₆地址 | 0000₁₆ |

| 功能 | 设定值 | RW |
|---|---|---|
| 槽状态位<br>各位表示和该位号相同的槽号的槽状态。 | 0:(在设定为接收槽时)<br>读取了信息<br>(在设定为发送槽时)<br>发送没有结束<br>1:(在设定为接收槽时)<br>没有读取信息<br>(在设定为发送槽时)<br>发送结束 | RO |

图 18.9 C0SSTR 寄存器

### 18.1.3.5 C0ICR 寄存器

C0ICR 寄存器如图 18.10 所示。

CAN0中断控制寄存器(注1)

(b15) (b8)
b7 b0 b7 b0

| 符号 | 地址 | 复位后的值 |
|---|---|---|
| C0ICR | 021716、021616地址 | 000016 |

| 功能 | 设定值 | RW |
|---|---|---|
| 中断允许位<br>各位对应和该位号相同的槽号的槽。<br>能允许或者禁止各槽的发送结束中断和接收结束中断。 | 0：禁止中断<br>1：允许中断 | RW |

注1．只能在CAN模块的CAN运行模式时设定此寄存器。

图 18.10 C0ICR 寄存器

### 18.1.3.6 C0IDR 寄存器

C0IDR 寄存器如图 18.11 所示。

CAN0扩展ID寄存器(注1)

(b15) (b8)
b7 b0 b7 b0

| 符号 | 地址 | 复位后的值 |
|---|---|---|
| C0IDR | 021916、021816地址 | 000016 |

| 功能 | 设定值 | RW |
|---|---|---|
| 扩展ID位<br>各位对应和该位号相同的槽号的槽。<br>能设定各槽使用的ID格式。 | 0：标准ID<br>1：扩展ID | RW |

注1．只能在CAN模块的CAN运行模式时设定此寄存器。

图 18.11 C0IDR 寄存器

### 18.1.3.7 C0CONR 寄存器

C0CONR 寄存器如图 18.12 所示。

CAN0总线时序控制寄存器(注2)

| b7 | b6 | b5 | b4 | b3 | b2 | b1 | b0 |
|---|---|---|---|---|---|---|---|
| | | | | | | | |

| 符号 | 地址 | 复位后的值 |
|---|---|---|
| C0CONR | 021A16地址 | 不定 |

| 位符号 | 位名 | 功能 | RW |
|---|---|---|---|
| BRP | 预分频器的分频比选择位 | b3 b2 b1 b0<br>0 0 0 0：fCAN的1分频<br>0 0 0 1：fCAN的2分频<br>0 0 1 0：fCAN的3分频<br>⋮<br>1 1 1 0：fCAN的15分频<br>1 1 1 1：fCAN的16分频(注1) | RW |
| SAM | 采样次数设定位 | 0：1次采样<br>1：3次采样 | RW |
| PTS | Propagation Time Segment 控制位 | b7 b6 b5<br>0 0 0：1Tq<br>0 0 1：2Tq<br>0 1 0：3Tq<br>⋮<br>1 1 0：7Tq<br>1 1 1：8Tq | RW |

注1. fCAN是用于CAN的时钟。此周期由CCLKR寄存器的CCLKi位（i＝0～2）决定。
注2. 只能在CAN模块的CAN复位/初始化模式进行设定。

| (b15) b7 | b6 | b5 | b4 | b3 | b2 | b1 | (b8) b0 |
|---|---|---|---|---|---|---|---|
| | | | | | | | |

| 符号 | 地址 | 复位后的值 |
|---|---|---|
| C0CONR | 021B16地址 | 不定 |

| 位符号 | 位名 | 功能 | RW |
|---|---|---|---|
| PBS1 | Phase Buffer Segment1 控制位 | b2 b1 b0<br>0 0 0：不能设定<br>0 0 1：2Tq<br>0 1 0：3Tq<br>⋮<br>1 1 0：7Tq<br>1 1 1：8Tq | RW |
| PBS2 | Phase Buffer Segment2 控制位 | b5 b4 b3<br>0 0 0：不能设定<br>0 0 1：2Tq<br>0 1 0：3Tq<br>⋮<br>1 1 0：7Tq<br>1 1 1：8Tq | RW |
| SJW | Re Synchronization Jump Width 控制位 | b7 b6<br>0 0：1Tq<br>0 1：2Tq<br>1 0：3Tq<br>1 1：4Tq | RW |

图 18.12 C0CONR 寄存器

### 18.1.3.8 C0RECR 寄存器

C0RECR 寄存器如图 18.13 所示。

CAN0接收错误计数寄存器

b7 b0

| 符号 | 地址 | 复位后的值 |
|---|---|---|
| C0RECR | 021C16地址 | 0016 |

| 功能 | 计数器值 | RW |
|---|---|---|
| 接收错误计数功能<br>根据CAN模块的错误状态，增加或者减少计数器的值。 | 0016～FF16(注1) | RO |

注1. 总线关闭状态时的值不定。

图 18.13 C0RECR 寄存器

### 18.1.3.9 C0TECR 寄存器

C0TECR 寄存器如图 18.14 所示。

CAN0发送错误计数寄存器

b7 b0

| 符号 | 地址 | 复位后的值 |
|---|---|---|
| C0TECR | 021D16地址 | 0016 |

| 功能 | 计数器值 | RW |
|---|---|---|
| 发送错误计数功能<br>根据CAN模块的错误状态，增加或者减少计数器的值。 | 0016～FF16(注1) | RO |

注1. 总线关闭状态时的值不定。

图 18.14 C0TECR 寄存器

### 18.1.3.10 C0TSR 寄存器

C0TSR 寄存器如图 18.15 所示。

CAN0时戳寄存器（注1）

(b15) (b8) b7 b0 b7 b0

| 符号 | 地址 | 复位后的值 |
|---|---|---|
| C0TSR | 021F16、021E16地址 | 000016 |

| 功能 | 计数器值 | RW |
|---|---|---|
| 时戳功能 | 000016～FFFF16 | RO |

注1．必须以16位为单位进行读取。

图 18.15 C0TSR 寄存器

### 18.1.3.11 C0AFS 寄存器

C0AFS 寄存器如图 18.16 所示。

CAN0接收滤波支持寄存器

b15 b8 b7 b0

| 符号 | 地址 | 复位后的值 |
|---|---|---|
| C0AFS | 024316、024216地址 | 不定 |

| 功能 | 设定值 | RW |
|---|---|---|
| 写接收信息的标准ID。<br>读时，读取标准ID转换后的值。 | 标准ID | RW |

图 18.16 C0AFS 寄存器

## 18.2 运行模式

CAN 模块有以下 4 种运行模式：

- CAN 复位 / 初始化模式
- CAN 运行模式
- CAN 睡眠模式
- CAN 接口睡眠模式

运行模式的转移如图 18.17 所示。

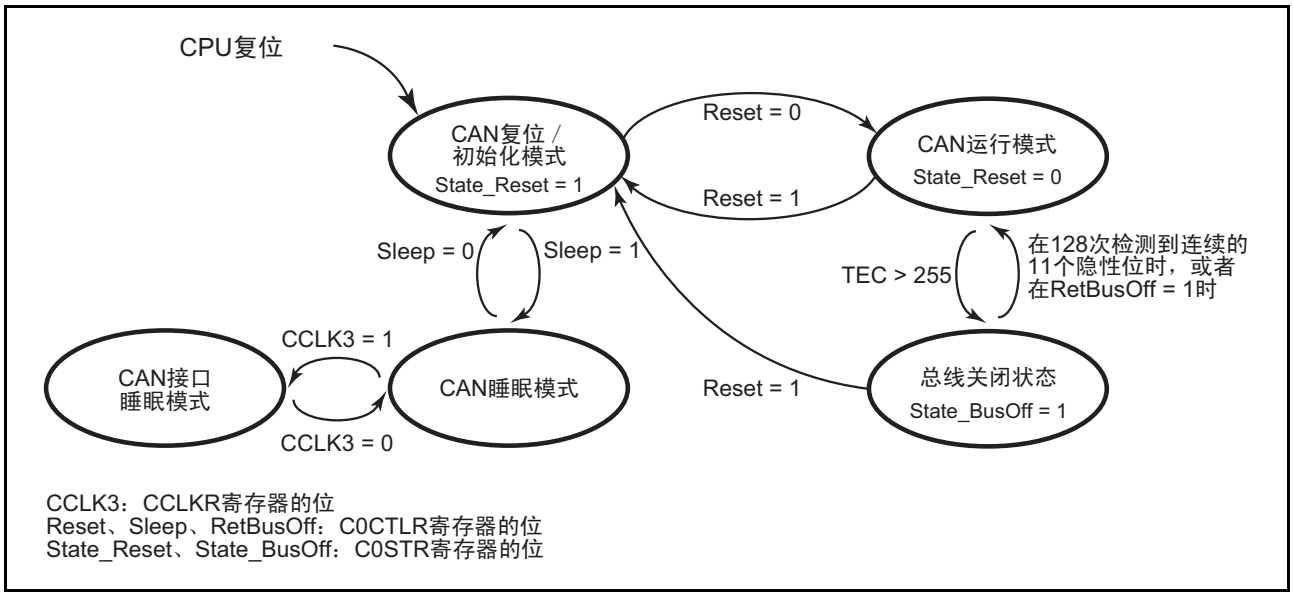



图 18.17 运行模式的转移

### 18.2.1 CAN 复位 / 初始化模式

如果进行 CPU 复位或者将 C0CTLR 寄存器的 Reset 位设定为 “1”， CAN 模块就变为 CAN 复位 / 初始化模式。在将 Reset 位设定为 “1” 时，必须确认 C0STR 寄存器的 State_Reset 位为 “1”。

在 CAN 复位 / 初始化模式中， CAN 模块为以下状态：

- 不能进行 CAN 通信。
- 如果在信息发送过程中设定为 CAN 复位 / 初始化模式，就在发送结束、仲裁失败或者检测到错误前保持 CAN 运行模式。然后，C0STR 寄存器的 State_Reset 位变为 “1”，转移到 CAN 复位 / 初始化模式。
- C0MCTLj 寄存器 （j ＝ 0 ～ 15）、 C0STR 寄存器、 C0ICR 寄存器、 C0IDR 寄存器、 C0RECR 寄存器、 C0TECR 寄存器和 C0TSR 寄存器被初始化，并且 CPU 不能存取这些寄存器。
- C0CTLR 寄存器、 C0CONR 寄存器、 C0GMR 寄存器、 C0LMAR 寄存器、 C0LMBR 寄存器和 CAN0 信息箱保持以前的值， CPU 能存取这些值。

### 18.2.2 CAN 运行模式

如果将 C0CTLR 寄存器的 Reset 位清 “0”， CAN 模块就变为 CAN 运行模式。在将 Reset 位清 “0”时，必须确认 C0STR 寄存器的 State_Reset 位为 “0”。

在转移到 CAN 运行模式后，如果检测到连续的 11 个隐性位， CAN 模块就为以下状态：

- 能发送和接收信息。
- 管理发送错误的计数、接收错误的计数和 CAN 模块的错误状态。

根据错误状态， CAN 模块变为无法进行 CAN 通信的状态。

CAN 模块在 CAN 运行模式中有以下 3 个子模式：

- 空闲模式：不进行发送和接收的状态。
- 接收模式：接收由其他节点发送的信息的状态。
- 发送模式：自节点正在发送信息的状态。当 C0CTLR 寄存器的 LoopBack 位为 “1”（回送模式有效）时，同时接收自己正在发送的信息。

CAN 运行模式的子模式如图 18.18 所示。

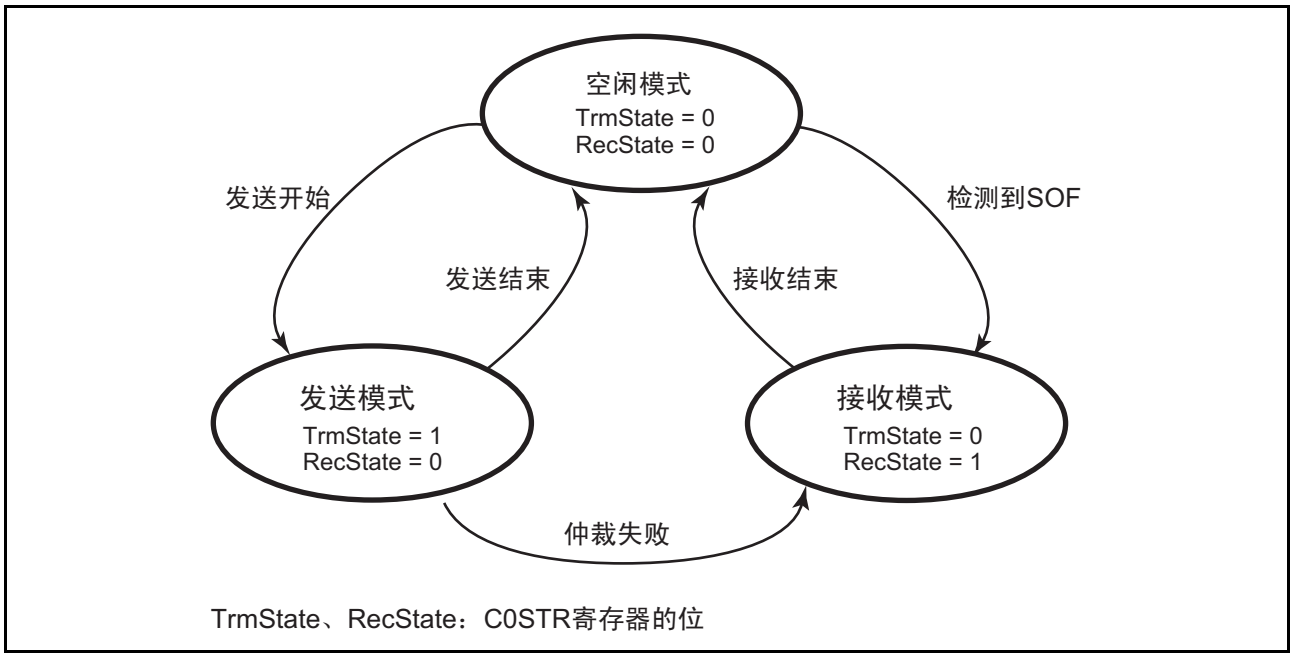



图 18.18 CAN 运行模式的子模式

### 18.2.3 CAN 睡眠模式

如果将 C0CTLR 寄存器的 Sleep 位设定为 “1”， CAN 模块就变为睡眠模式。从 CAN 运行模式向 CAN 睡眠模式转移时，必须经由 CAN 复位 / 初始化模式转移到 CAN 睡眠模式。

一进入 CAN 睡眠模式，就立即停止给 CAN 模块提供时钟，所以能减少消耗电流。

### 18.2.4 CAN 接口睡眠模式

如果将 CCLKR 寄存器的 CCLK3 位设定为 “1”， CAN 模块就变为接口睡眠模式。

向 CAN 接口睡眠模式转移时，必须经由 CAN 睡眠模式转移到 CAN 接口睡眠模式。

一进入 CAN 接口睡眠模式，就立即停止给 CAN 模块的 CPU 接口提供时钟，所以能减少消耗电流。

### 18.2.5 总线关闭状态

如果重复发生 CAN 通信错误，按照 CAN 协议的错误控制规则， CAN 模块就转移到总线关闭状态，不能进行 CAN 通信。在以下 2 种情况下， CAN 模块转移到总线关闭状态后又返回到 CAN 运行模式。此时，C0STR 寄存器、 C0RECR 寄存器和 C0TECR 寄存器除外的 CAN 模块相关寄存器的值不变。

（1）当检测到连续的 11 个隐性位 128 次时

模块立刻转移到主动错误状态，并且能立即进行 CAN 通信。

（2）当 C0CTLR 寄存器的 RetBusOff 位 =1 （从总线关闭强制返回）时

CAN 模块立刻转移到主动错误状态，在检测到连续的 11 个隐性位后，能重新进行 CAN 通信。

## 18.3 CAN 模块系统时钟的设定

CAN 模块具有专用的 CAN 模块系统时钟产生电路。

通过 CCLKR 寄存器和 C0CONR 寄存器的 BRP 位设定 CAN 模块系统时钟。有关 CCLKR 寄存器请参照“8. 时钟产生电路”。

CAN 模块系统时钟产生电路的框图如图 18.19 所示。

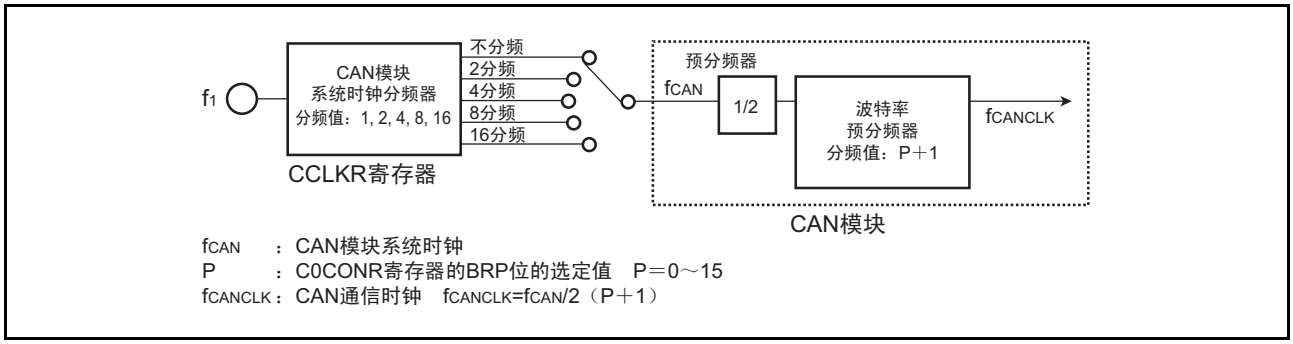



图 18.19 CAN 模块系统时钟产生电路的框图

### 18.3.1 位时序的设定

位时间由以下 4 段构成：

- 同步段 （SS）
  此段监视位的下降沿并取得同步。
- 传输时间段 （PTS）
  此段吸收 CAN 网络上的物理延迟。网络上的物理延迟是 CAN 总线上的延迟，为输入比较器延迟和输出驱动器延迟的总和的 2 倍。
- 相位缓冲段 1 （PBS1）
  此段补偿由频率误差产生的锁相位误差。如果位的下降沿迟于预期值，PBS1 就最多延长 SJW 的设定值。
- 相位缓冲段 2 （PBS2）
  是具有和 PBS1 相同功能的段。如果位的下降沿早于预期值， PBS2 就最多缩短 SJW 的设定值。

位时序如图 18.20 所示。

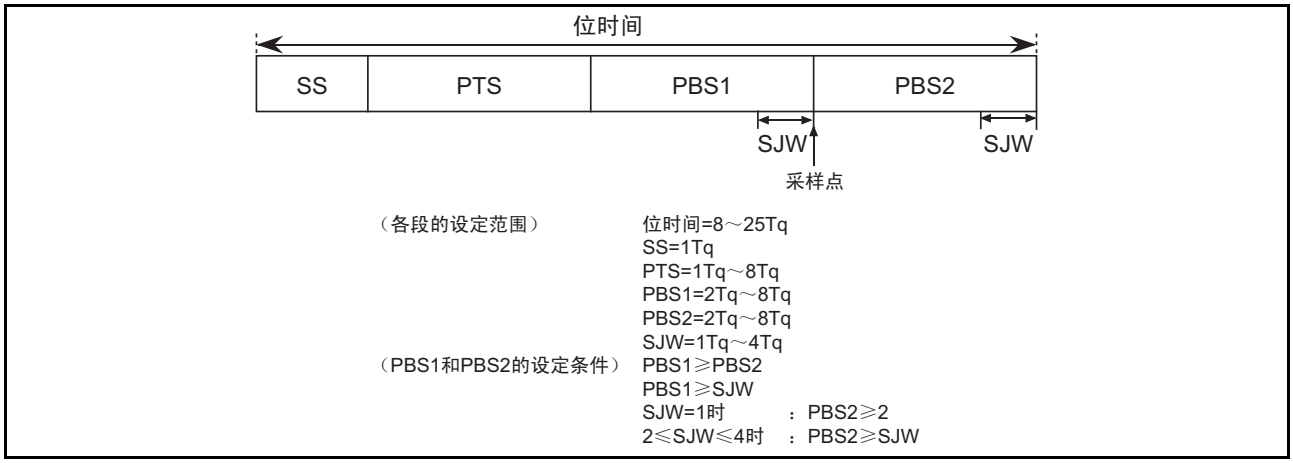



图 18.20 位时序图

## 18.3.2 传送速度

传送速度由 f1、 CAN 模块系统时钟的分频值、波特率预分频器的分频值和 1 位的 Tq 数决定。
传送速度的例子如表 18.2 所示。

表 18.2 传送速度的例子

| 传送速度 | 20MHz | 16MHz | 10MHz | 8MHz |
|---|---|---|---|---|
| 1Mbps | 10Tq （1） | 8Tq （1） | — | — |
| 500kbps | 10Tq （2）<br>20Tq （1） | 8Tq （2）<br>16Tq （1） | 10Tq （1）<br>— | 8Tq （1）<br>— |
| 125kbps | 10Tq （8）<br>20Tq （4） | 8Tq （8）<br>16Tq （4） | 10Tq （4）<br>20Tq （2） | 8Tq （4）<br>16Tq （2） |
| 83.3kbps | 10Tq （12）<br>20Tq （6） | 8Tq （12）<br>16Tq （6） | 10Tq （6）<br>20Tq （3） | 8Tq （6）<br>16Tq （3） |
| 33.3kbps | 10Tq （30）<br>20Tq （15） | 8Tq （30）<br>16Tq （15） | 10Tq （15）<br>— | 8Tq （15）<br>— |

注 1. （ ）内的数字表示 fCAN 分频值 × 波特率预分频器的分频值。

■传送速度的计算式

$$\frac{f1}{2 \times f_{CAN}\text{分频值（注 1）} \times \text{波特率预分频器的分频值（注 2）} \times 1\text{ 位的 Tq 数}}$$

注 1. fCAN 分频值＝ 1、 2、 4、 8、 16
fCAN 分频值：CCLKR 寄存器的选定值

注 2. 波特率预分频器的分频值 =P+1 （P=0 ～ 15）
P：C0CONR 寄存器的 BRP 位的选定值

## 18.4 接收滤波功能和屏蔽功能

这是用户选择接收任意信息的功能。C0GMR 寄存器、C0LMAR 寄存器和 C0LMBR 寄存器能屏蔽标准 ID 和扩展 ID 的 29 位。C0GMR 寄存器、C0LMAR 寄存器和 C0LMBR 寄存器分别对应槽 0 ～ 13、槽 14 和槽 15。在接收滤波处理时，通过 C0IDR 寄存器对应槽的设定值，使对接收 ID 的 11 位或者 29 位的屏蔽功能变为有效。如果使用屏蔽功能，就能接收某个范围的 ID。

各屏蔽寄存器和槽的对应关系如**图 18.21** 所示，接收功能如**图 18.22** 所示。

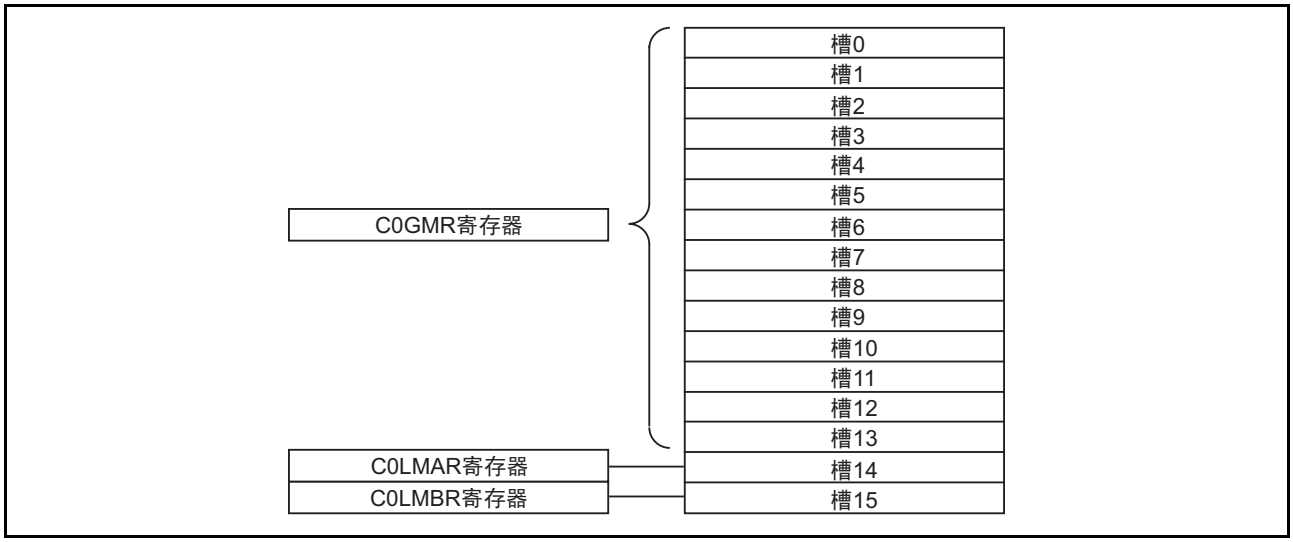



图 18.21 各屏蔽寄存器和槽的对应关系

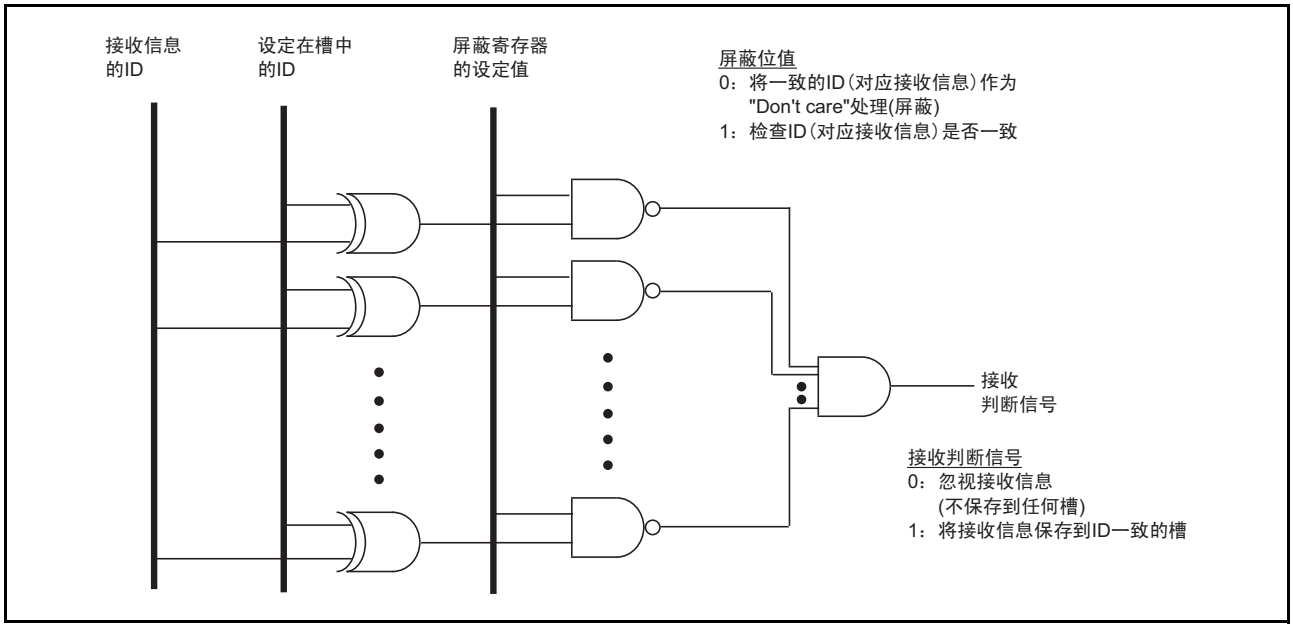



图 18.22 接收功能

在使用接收功能时，必须注意以下几点：

（1）如果给不同的槽设定相同的 ID 并进行接收，槽号小的槽有效。

（2）在 Basic CAN 模式中，如果将槽 14、15 设定为接收全部 ID （信息），槽 14、15 就接收槽 0 ～ 13 不接收的全部 ID。

## 18.5 接收滤波支持部件 (ASU)

ASU 具有通过表的搜索判断接收 ID 是否有效的功能。将接收的 ID 注册到数据表，再将接收的 ID 保存到 C0AFS 寄存器后，使用解码后的接收 ID 进行表的搜索。此 ASU 只能用于标准 ID。

ASU 在以下情况下有效：

- 不能用接收滤波器屏蔽接收的 ID 时
  例）接收的 ID：$078_{16}$、 $087_{16}$、 $111_{16}$
- 接收的 ID 非常多，在通过软件滤波时花太多时间

字存取时 C0AFS 寄存器的读写状态如图 18.23 所示。

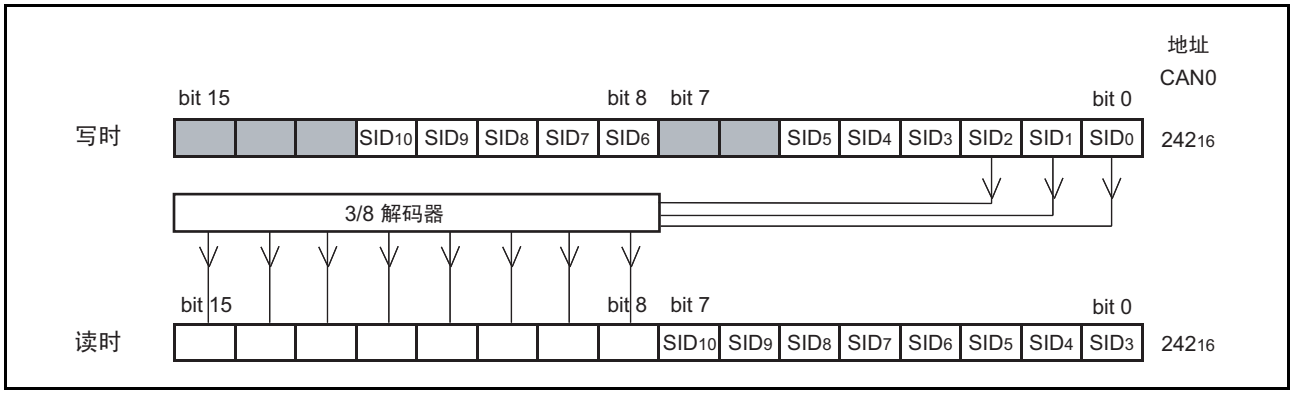



图 18.23 字存取时 C0AFS 寄存器的读写状态

## 18.6 Basic CAN 模式

如果将 C0CTLR 寄存器的 BasicCAN 位设定为“1”（Basic CAN 模式有效），槽 14、15 就对应 Basic CAN 模式。通常，根据 CPU 的设定，各槽只能处理数据帧或者远程帧中的任何一种，而在 Basic CAN 模式中能同时处理这两种帧。

如果在 Basic CAN 模式中将槽 14、15 设定为允许接收，接收的数据帧或者远程帧就被交替保存到槽 14 和槽 15。

能通过 C0MCTLj 寄存器 (j = 0 ～ 15) 的 RemActive 位判断接收信息数据的格式。

Basic CAN 模式中的槽 14 和槽 15 的运行如**图 18.24** 所示。

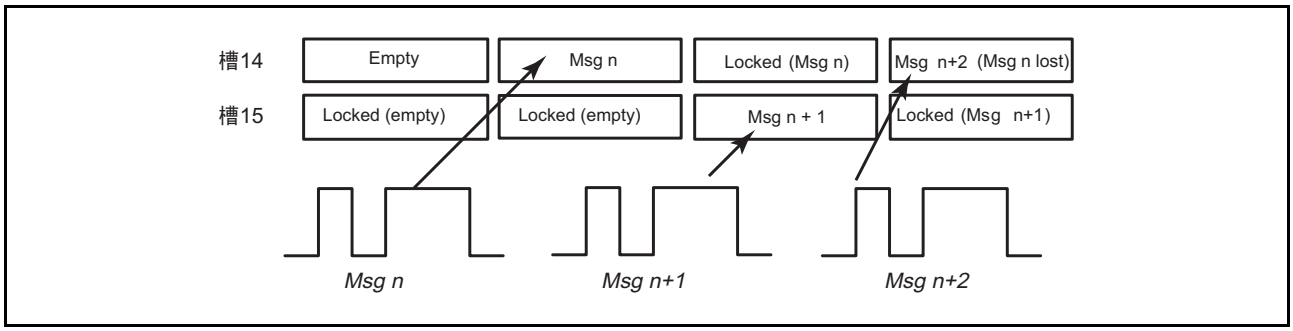



图 18.24 Basic CAN 模式中的槽 14 和槽 15 的运行

在使用 Basic CAN 模式时，必须注意以下几点：

（1）必须在 CAN 复位 / 初始化模式时进行 Basic CAN 模式的设定。

（2）必须将槽 14 和槽 15 设定为相同的 ID， C0LMAR 寄存器和 C0LMBR 寄存器的设定也必须相同。

（3）只能将槽 14 和槽 15 设定为接收槽。

（4）没有信息重写的保护功能。各槽因新信息而被重写。

（5）槽 0 ～ 13 的运行不变。

## 18.7 从总线关闭的返回功能

在协议控制器为总线关闭状态时，如果使用 C0CTLR 寄存器的总线从关闭返回功能 （将 RetBusOff 位设定为 “1”（从总线关闭状态强制返回）），就能从总线关闭状态强制返回。此时，错误状态从总线关闭状态变为主动错误状态。如果执行此功能，C0RECR 寄存器和 C0TECR 寄存器就被初始化，C0STR 寄存器的 State_BusOff 位变为“0”（不是错误总线关闭状态），而 C0CONR 寄存器等 CAN 模块的各寄存器和各槽的内容不被初始化。

## 18.8 时戳计数器和时戳功能

如果读 C0TSR 寄存器，就读取此时的时戳计数器的值。时戳计数器的基准时钟周期和 C0CONR 寄存器设定的 1 bit time 周期相同。时戳计数器作为自由运行计数器。

通过设定 C0CTLR 寄存器的 TSPreScale 位，能从 1 bit time 周期的 1、2、4、8 分频中选择时戳计数器的基准时钟。

另外，时戳计数器具有在协议控制器认为接收结束时捕捉计数器值的寄存器。在将时戳值保存到接收槽时，保存此捕捉值。

## 18.9 只监听模式

如果将 C0CTLR 寄存器的 RXOnly 位设定为 “1”，就变为只监听模式。
在只监听模式中，不对总线发送任何数据 （数据帧或者错误帧、 ACK 的应答等）。
在选择只监听模式时，不能产生发送请求。

## 18.10 CAN 接收和 CAN 发送

CAN 接收模式和 CAN 发送模式的设定方法如表 18.3 所示。

表 18.3 CAN 接收模式和 CAN 发送模式的设定方法

| TrmReq | RecReq | Remote | RspLock | 槽的通信模式的设定内容 |
|---|---|---|---|---|
| 0 | 0 | — | — | 通信环境设定模式。<br>必须由 CPU 设定该槽的通信环境。 |
| 0 | 1 | 0 | 0 | 设定为数据帧的接收槽。 |
| 1 | 0 | 1 | 0 | 设定为远程帧的发送槽 （此时 RemActive = 1）。<br>在发送后，变为数据帧的接收槽 （此时 RemActive = 0）。<br>但是，在发送远程帧前，如果检测到在 CAN 总线上的一致 ID，<br>就立即变为数据帧的接收槽。 |
| 1 | 0 | 0 | 0 | 设定为数据帧的发送槽。 |
| 0 | 1 | 1 | 1/0 | 设定为远程帧的接收槽 （此时 RemActive = 1）。<br>在接收后，变为数据帧的发送槽 （此时 RemActive = 0）。<br>但是，只要 RspLock = 1，就不开始发送，即不自动应答。<br>如果 RspLock = 0，就开始应答 （发送）。 |

TrmReq、 RecReq、 Remote、 RspLock、 RemActive、 RspLock：C0MCTLj 寄存器 (j = 0 ～ 15) 的位

在接收模式中，必须注意以下几点：

（1）必须在将 C0MCTLj 寄存器设定为 “00$_{16}$”后进行槽的接收设定。

（2）接收信息被保存到由接收模式的设定和接收滤波处理的结果决定的最早满足条件的槽。在决定保存槽时，槽号小的优先级高。

（3）在通常的 CAN 运行模式中，即使 ID 一致自节点也不接收自己发送的信息。但是，在回送模式时，如果 ID 一致，就接收该信息，而此时不返回 ACK。

在发送模式中，必须注意以下几点：

（1）必须在将 C0MCTLj 寄存器设定为 “00$_{16}$”后进行槽的发送设定。

（2）必须在将 C0MCTLj 寄存器的 TrmReq 位清 “0”（不是发送槽）后改写发送槽。

（3）在 C0MCTLj 寄存器的 TrmActive 位为 “1”（正在发送）时，不能改写发送槽。否则，输出的数据就不定。

## 18.10.1 接收

接收数据帧时的运行例如图 18.25 所示。此例表示接收 2 个连续信息时的 CAN 模块的运行。

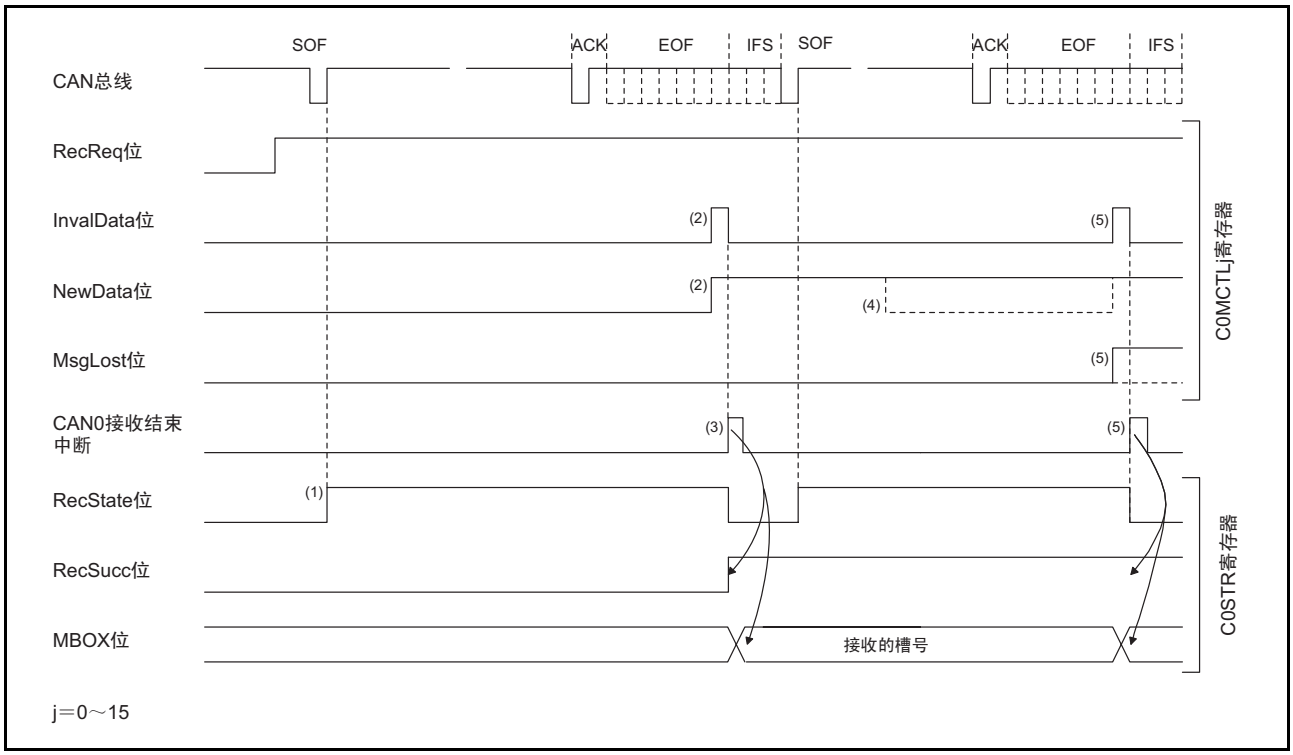



图 18.25 接收数据帧时的运行例

（1）如果检测到 CAN 总线上的 SOF， C0STR 寄存器的 RecState 位就立即变为 “1”（正在接收），开始接收信息。

（2）当结束信息接收时，接收槽的 C0MCTLj 寄存器 (j = 0 ～ 15) 的 NewData 位就变为 “1”（在槽中保存了新的数据）。同时， C0MCTLj 寄存器的 InvalData 位也变为 “1”（正在更新数据），在信息完全被保存到该槽后， InvalData 位就返回为 “0”（信息有效）。

（3）如果接收槽的 C0ICR 寄存器的中断允许位为 “1”（允许中断），就产生 CAN0 接收结束中断请求，C0STR 寄存器的 MBOX 位 （接收信息的槽号）和 RecSucc 位发生变化。

（4）必须在通过程序将 NewData 位清 “0”（CPU 读取了槽的内容或者正在读取）后，从槽读取信息。

（5）如果通过程序将 NewData 位清 “0”，或者在取消对槽的接收请求前接收下一个 CAN 信息，C0MCTLj 寄存器的 MsgLost 位就变为 “1”（信息被重写）。而且，新接收的信息被保存到该槽。中断请求和 C0STR 寄存器发生和 （3）相同的变化。

## 18.10.2 发送

发送数据帧时的运行例如图 18.26 所示。

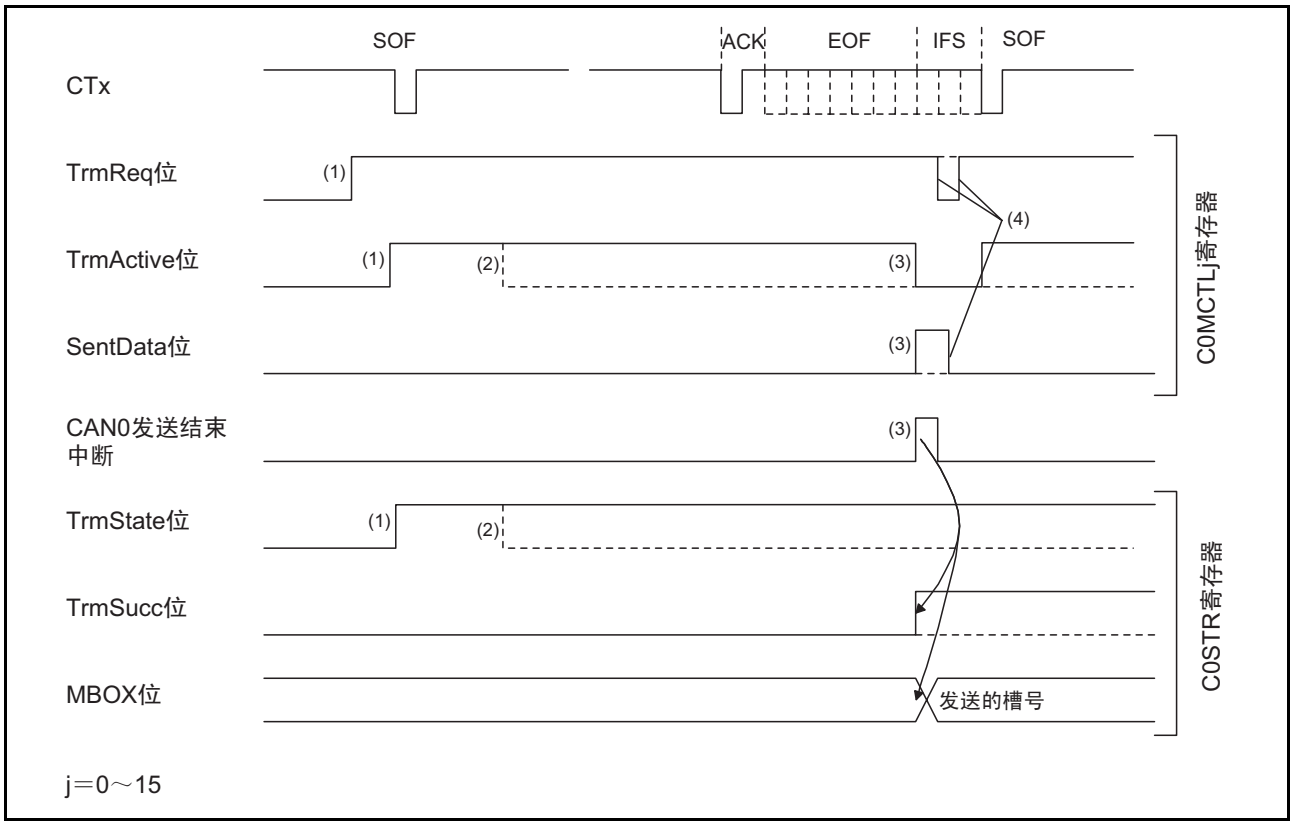



图 18.26 发送数据帧时的运行例

（1）在总线空闲时，如果将 C0MCTLj 寄存器的 TrmReq 位设定为 “1”（为发送槽）， C0MCTLj 寄存器的 TrmActive 位和 C0STR 寄存器的 TrmState 位就变为 “1”（正在发送），开始发送。

（2）在开始发送后，如果发生仲裁失败， TrmActive 位和 TrmState 位就变为 “0”。

（3）如果不发生仲裁失败而结束发送，C0MCTLj 寄存器的 SentData 位就变为“1”（发送结束），TrmActive 位变为“0”（等待总线空闲或者等待仲裁结束）。而且，如果 C0ICR 寄存器的中断允许位为“1”（允许中断），就产生 CAN0 发送结束中断请求，C0STR 寄存器的 MBOX 位（发送信息的槽号）和 TrmSucc 位发生变化。

（4）在进行下一次发送时，必须在确认 TrmReq 位和 SentData 位为“0”、TrmReq 位和 SentData 位为“0”后，将 TrmReq 位设定为 “1”。

## 18.11 CAN 中断

CAN 模块有以下 CAN 中断：

- CAN0 接收结束中断
- CAN0 发送结束中断
- CAN0 错误中断： 被动错误状态
  总线关闭状态
  总线错误
- CAN0 唤醒中断

在发生 CAN0 接收结束中断和 CAN0 发送结束中断请求时，如果读取 C0STR 寄存器的 MBOX 位，就能判断发生中断请求的槽。

# 19. CRC 运算电路

CRC(Cyclic Redundancy Check) 运算电路检测数据块的错误。在生成 CRC 码时，使用 CRC_CCITT($X^{16}+X^{12}+X^5+1$) 或者 CRC-16($X^{16}+X^{15}+X^2+1$) 的生成多项式。

CRC 码是对以 8 位为单位且数据为任意长的块生成的 16 位码。在给 CRC 数据寄存器 （CRCD）设定初始值后，每次将 1 字节数据传送到 CRC 输入寄存器 （CRCIN）时， CRC 码就被设定到 CRC 数据寄存器。在 2 个机器周期内结束 1 字节数据的 CRC 码的生成。

CRC 的框图和 CRC 的相关寄存器分别如**图 19.1** 和**图 19.2** 所示。使用 CRC-CCITT 时的 CRC 运算电路的运算例如**图 19.3** 所示。

## 19.1 SFR 存取监视功能

CRC 运算电路监视 SFR 的读写，且具有进行 CRC 自动运算的功能 （SFR 的存取监视功能）。由于对写入 SFR 或者从 SFR 读取的数据进行 CRC 运算，所以不需要给 CRC 输入寄存器重新设定数据。（对象 SFR 是 UART 的相关寄存器和 SS 接口的相关寄存器。如可用于监视对 UART 发送缓冲寄存器的写操作或者从 UART 接收缓冲器的读操作。）

为了监视对SFR的写操作和监视从SFR读取的操作，将对象SFR地址设定到SFR监视地址寄存器（CRCSAR 的 bit0 ～ 9）。通过写监视允许位 （CRCSAR 的 bit15）允许监视对于对象 SFR 的写操作，通过读监视允许位（CRCSAR 的 bit14）允许监视对象 SFR 的读操作。

在将写监视允许位设定为 “1”的情况下，如果通过 CPU 或者 DMA 对监视对象 SFR 写数据， CRC 运算电路就将写到对象 SFR 的数据保存到 CRC 输入寄存器，进行 CRC 运算。同样地，在将读监视允许位设定为 “1”的情况下，如果通过 CPU 或者 DMA 从监视对象 SFR 读数据， CRC 运算电路就将从对象 SFR 读取的数据保存到 CRC 输入寄存器，并进行 CRC 运算。

CRC 运算电路每次只能进行 1 字节的 CRC 运算，因此，在以字为单位存取监视对象 SFR 时，只能将 1 字节数据保存到 CRC 输入寄存器。

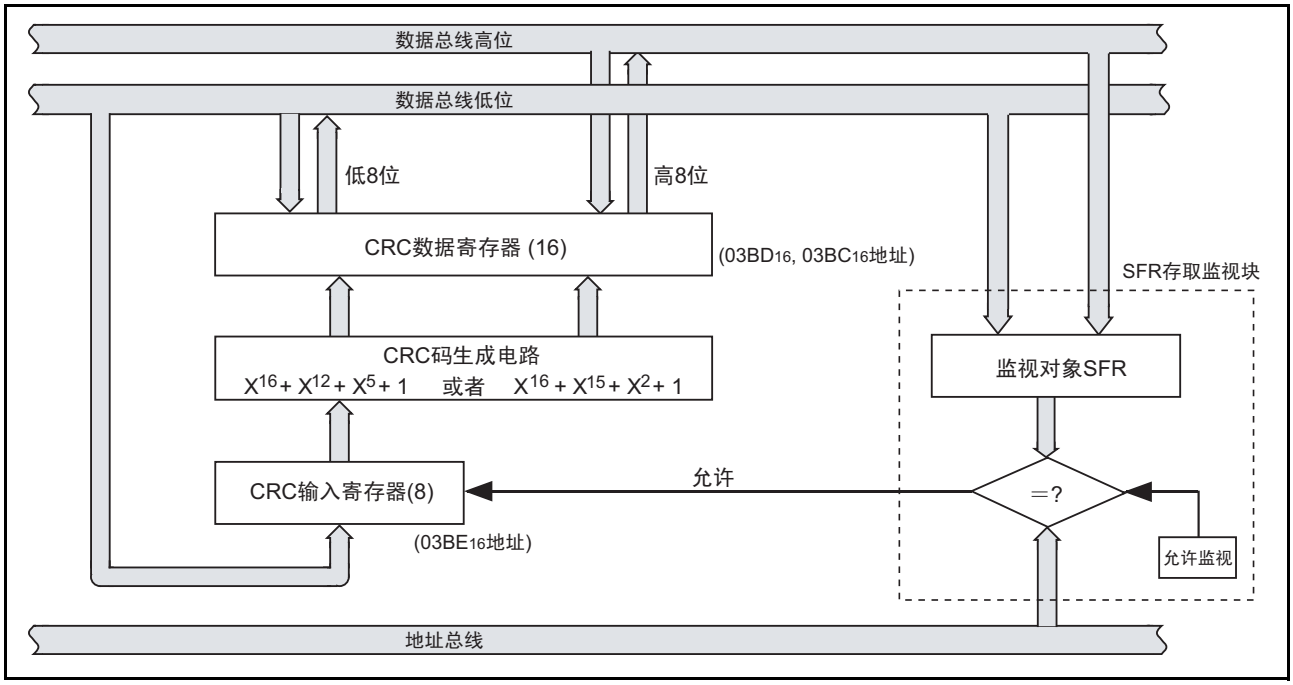
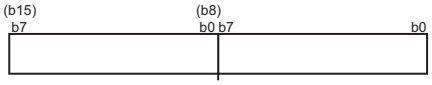



图 19.1 CRC 框图

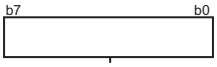
### CRC数据寄存器




| 符号 | 地址 | 复位后的值 |
|---|---|---|
| CRCD | $03BD_{16}$～$03BC_{16}$地址 | 不定 |

| 功 能 | 可设定的范围 | RW |
|---|---|---|
| 用于输出CRC运算结果的寄存器 | $0000_{16}$～$FFFF_{16}$ | RW |

### CRC 输入寄存器




| 符号 | 地址 | 复位后的值 |
|---|---|---|
| CRCIN | $03BE_{16}$地址 | 不定 |

| 功 能 | 可设定的范围 | RW |
|---|---|---|
| 用于数据输入的寄存器 | $00_{16}$～$FF_{16}$ | RW |

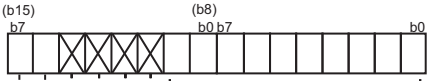
### CRC模式寄存器




| 符号 | 地址 | 复位后的值 |
|---|---|---|
| CRCMR | $03B6_{16}$ | $0XXXXXX0_2$ |

| 位符号 | 位名 | 功 能 | RW |
|---|---|---|---|
| CRCPS | CRC多项式选择位 | 0: $X^{16}+X^{12}+X^5+1$ (CRC-CCITT)<br>1: $X^{16}+X^{15}+X^2+1$ (CRC-16) | RW |
| $\overline{(b6\text{-}b1)}$ | 暂未使用。必须写“0”。读时值不定。 | | — |
| CRCMS | CRC模式选择位 | 0: 禁止<br>1: 允许(注1) | RW |

### SFR监视地址寄存器

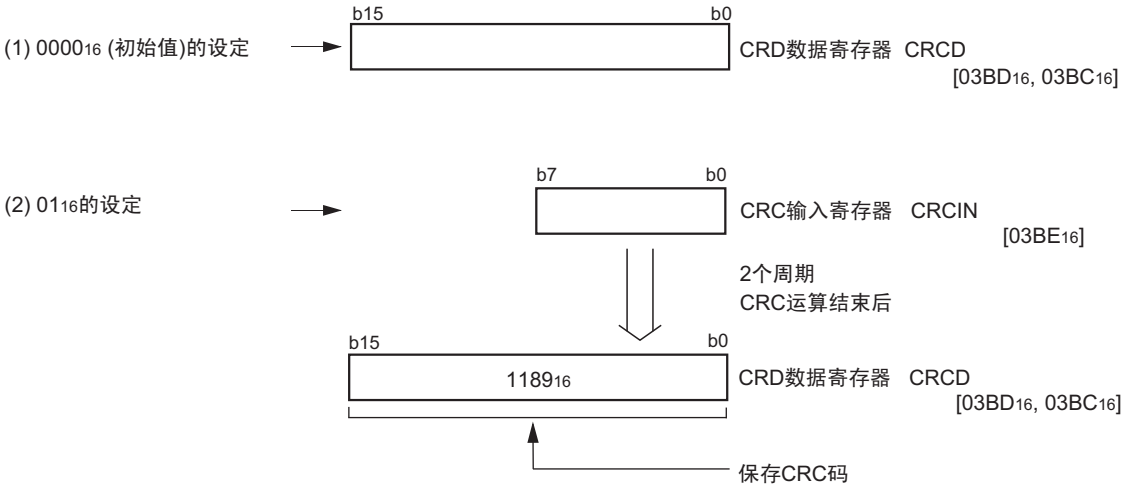



| 符号 | 地址 | 复位后的值 |
|---|---|---|
| CRCSAR | $03B5_{16}$～$03B4_{16}$地址 | $00XXXXXX\ XXXXXXXX_2$ |

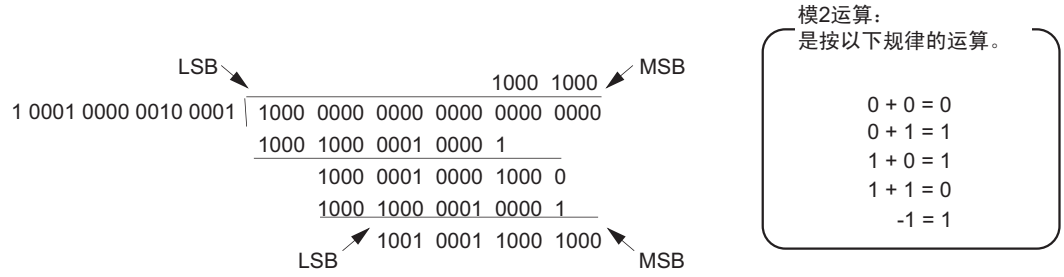
| 位符号 | 位名 | 功 能 | RW |
|---|---|---|---|
| CRCSAR9-0 | SFR监视地址位 | 设定监视对象SFR的地址 | RW |
| $\overline{(b13\text{-}b10)}$ | 暂未使用。必须写“0”。读时值不定。 | | — |
| CRCSR | 读监视允许位 | 0: 禁止<br>1: 允许(注1) | RW |
| CRCSW | 写监视允许位 | 0: 禁止<br>1: 允许(注1) | RW |

注1. 在PLC0寄存器的PLC07位为“1”（PLL运行）、PM2寄存器的PM20位为“0”（SFR存取2个等待）时，必须将CRCSR位和CRCSW位清“0”（禁止）。

图 19.2 CRCD、 CRCIN、 CRCMR、 CRCSAR 寄存器




以LSB先发送01₁₆时的码为(10000 0000)。因此，生成多项式 $X_{16}+X_{12}+X_5+1$的CRC码为以模2运算将(1000 0000)$X_{16}$除以 (1 0001 0000 0010 0001)的余数。







因此，CRC符号为 (1001 0001 1000 1000)。由于以LSB先发送进行运算，所以用16进制表示法表示的数相当于 1189₁₆。在需要进行MSB先发送的CRC运算时，必须在将CRC模式选择位置"1"(MSB先发送模式)后进行CRC运算。CRC数据寄存器保存MSB先发送的通信用CRC码。

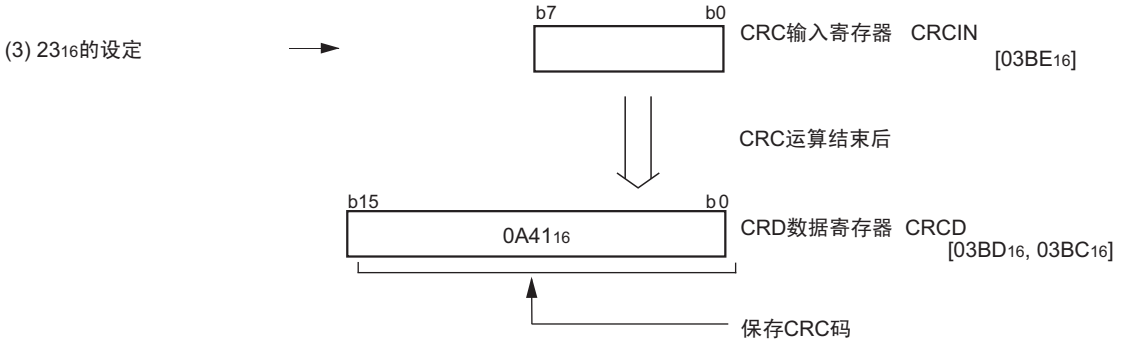



图 19.3 CRC 运算电路的运算例 （使用 CRC-CCITT 时）

# 20. 可编程 I/O 端口

**注意**

64 引脚版没有 P04 ～ P07、 P10 ～ P14、 P34 ～ P37、 P95 ～ P97 引脚。

可编程 I/O 端口（以下称为 I/O 端口）在 80 引脚版中有 71 个（P0、P1、P2、P3、P6、P7、P8、P9、P10（除了 P94））， 在 64 引脚版中有 55 个（P00 ～ P03、P15 ～ P17、P2、P30 ～ P33、P6、P7、P8、P90 ～ P93、P10）。能通过方向寄存器逐个设定各端口的输入 / 输出。另外，能以 4 个为单位选择是否上拉。

I/O 端口的结构如图 20.1 ～图 20.4、引脚的结构如图 20.5 所示。

各引脚作为 I/O 端口、外围功能的输入 / 输出使用。

外围功能的设定方法请参照各功能的说明。在用作外围功能的输入引脚时，必须将对应的引脚的方向位清“0”（输入模式）；用作外围功能的输出引脚时，与方向位无关，为外围功能的输出引脚。

## 20.1 端口 Pi 方向寄存器 （PDi 寄存器 i=0 ～ 3、 6 ～ 10）

PDi 寄存器如图 20.6 所示。

这是选择将 I/O 端口用作输入还是用作输出的寄存器。此寄存器的每 1 位对应每 1 个端口。

## 20.2 端口 Pi 寄存器 （Pi 寄存器 i=0 ～ 3、 6 ～ 10）

Pi 寄存器如图 20.7 所示。

通过对 Pi 寄存器的读写，进行与外部的数据输入 / 输出。Pi 寄存器由保持输出数据的端口锁存器和读引脚状态的电路构成。如果读取设定为输入模式的端口的 Pi 寄存器，就能读取引脚的输入电平；如果写数据，就将数据写到端口锁存器。

如果读取设定为输出模式的端口的 Pi 寄存器，就能读取端口锁存器；如果写数据，就将数据写到端口锁存器。写在端口锁存器的值从引脚输出。 Pi 寄存器的每 1 位对应每 1 个端口。

## 20.3 上拉控制寄存器 0 ～ 2 （PUR0 ～ PUR2 寄存器）

PUR0 ～ PUR2 寄存器如图 20.8 所示。

能通过 PUR0 ～ PUR2 寄存器的各个位，以 4 个引脚为单位选择是否上拉。在将方向位设定为输入模式时，选择上拉的端口连接上拉电阻。与使用的外围功能无关，该设定有效。

## 20.4 端口控制寄存器 （PCR 寄存器）

PCR 寄存器如图 20.9 所示。

如果在将 PCR 寄存器的 PCR0 位置 “1” 后读取 P1 寄存器，就与 PD1 寄存器的设定无关，读取对应的端口锁存器。

## 20.5 引脚配置控制寄存器 （PACR 寄存器）

PACR 寄存器如图 20.10 所示。复位后，必须在对各引脚进行输入 / 输出前设定 PACR2 ～ PACR0 位，如果不设定 PACR2 ～ PACR0 位，一部分引脚的输入 / 输出功能就不工作。

PACR2 ～ PACR0 位：控制有效的引脚。

复位时，这些位为 “$000_2$”。

- 在使用 M16C/28 的 80 引脚版时，必须置 “$011_2$”。
- 在使用 M16C/28 的 64 引脚版时，必须置 “$010_2$”。

U1MAP 位：控制 UART1 引脚的配置

- 在 U1MAP 位为 “0”（$P6_7$ ～ $P6_4$）时，将 UART1 功能配置于 $P6_4/\overline{CTS_1}/\overline{RTS_1}$、$P6_5/CLK_1$、$P6_6/RxD_1$、$P6_7/TxD_1$ 的引脚。
- 在 U1MAP 位为 “1”（$P7_3$ ～ $P7_0$）时，将 UART1 功能配置于 $P7_0/\overline{CTS_1}/\overline{RTS_1}$、$P7_1/CLK_1$、$P7_2/RxD_1$、$P7_3/TxD_1$ 的引脚。

通过 PRCR 寄存器的 PRC2 位，对 PACR 寄存器进行写保护。对 PACR 寄存器的写操作必须在将 PRC2 位置位后进行。

## 20.6 数字消抖动功能

内置 2 个数字消抖动功能的电路。在输入上升沿或者下降沿后的电平在保持超过由程序设定的滤波器宽度的时间时才被确定，所以数字消抖动功能可有效地进行噪声的消除。

此功能被配置于 $\overline{NMI}/\overline{SD}$ 和 $\overline{INT5}$/INPC17，通过 NDDR 寄存器或者 P17DDR 寄存器设定数字滤波器宽度。另外，对于端口 $P1_7$ 的输入和端口 $P8_5$ 的输入，数字消抖动功能无效。 NDDR 寄存器和 P17DDR 寄存器如图 20.11 所示。

滤波器宽度：$(n+1)\times 1/f_8$　　n：NDDR 寄存器或者 P17DDR 寄存器的设定值

NDDR 寄存器或者 P17DDR 寄存器以 $f_8$ 为计数源，对设定值进行递减计数。在读 NDDR 寄存器或者 P17DDR 寄存器时，能读取计数值。如果对引脚输入上升沿或者下降沿，就重新加载设定值。

在使用数字消抖动功能时， NDDR 寄存器或者 P17DDR 寄存器的可设定值为 “$00_{16}$ ～ $FF_{16}$”，如果设定 “$FF_{16}$”，就为无数字滤波器。详细内容如图 20.11 所示。

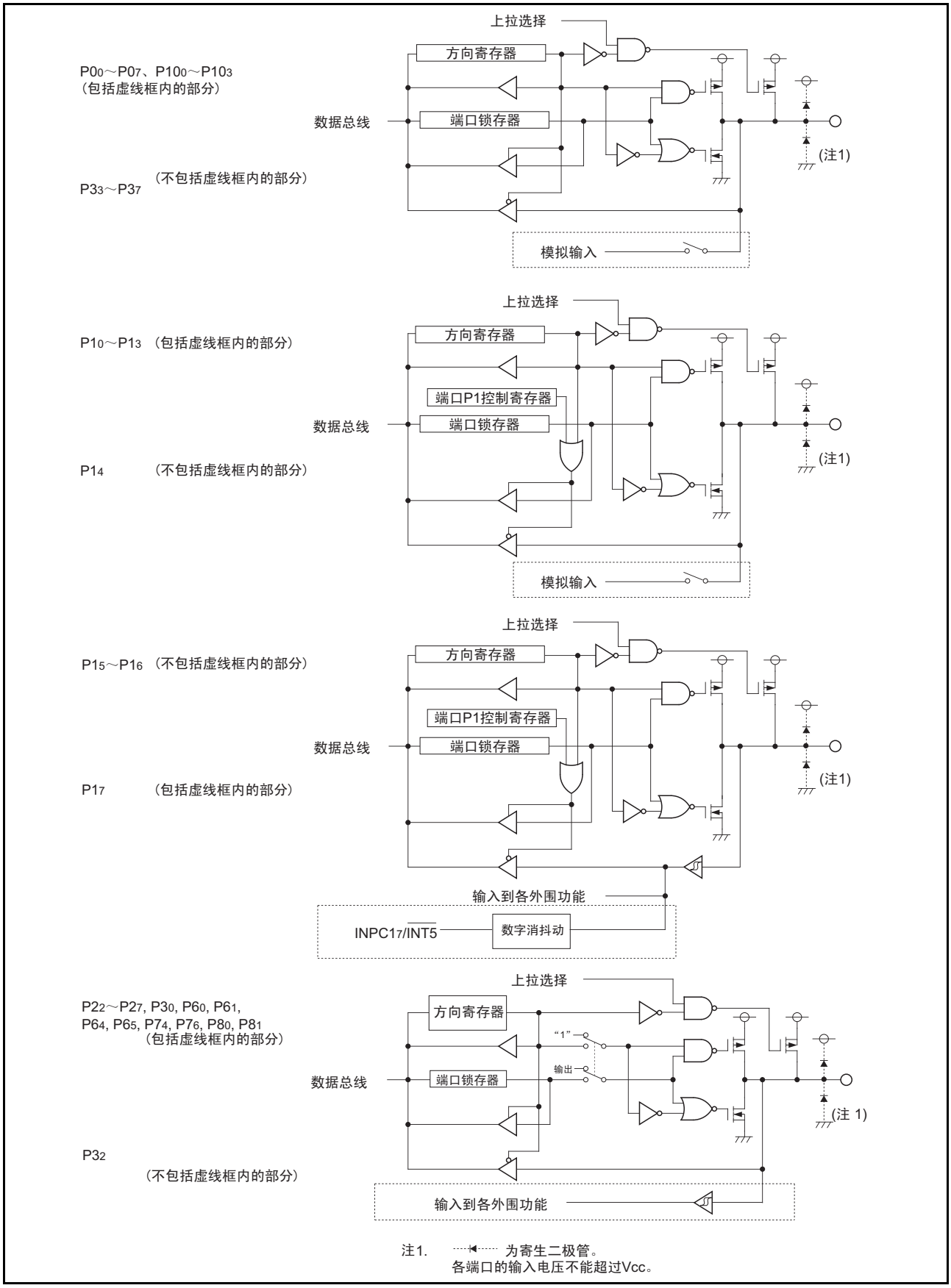

上拉选择
方向寄存器
P00～P07、P100～P103
（包括虚线框内的部分）
数据总线
端口锁存器
(注1)
P33～P37
（不包括虚线框内的部分）
模拟输入
上拉选择
方向寄存器
P10～P13 （包括虚线框内的部分）
端口P1控制寄存器
数据总线
端口锁存器
(注1)
P14 （不包括虚线框内的部分）
模拟输入
上拉选择
P15～P16 （不包括虚线框内的部分）
方向寄存器
端口P1控制寄存器
数据总线
端口锁存器
(注1)
P17 （包括虚线框内的部分）
输入到各外围功能
INPC17/INT5
数字消抖动
上拉选择
P22～P27, P30, P60, P61,
P64, P65, P74, P76, P80, P81
（包括虚线框内的部分）
方向寄存器
"1"
输出
数据总线
端口锁存器
(注 1)
P32
（不包括虚线框内的部分）
输入到各外围功能
注1. 为寄生二极管。
各端口的输入电压不能超过Vcc。

图 20.1 I/O 端口 （1）

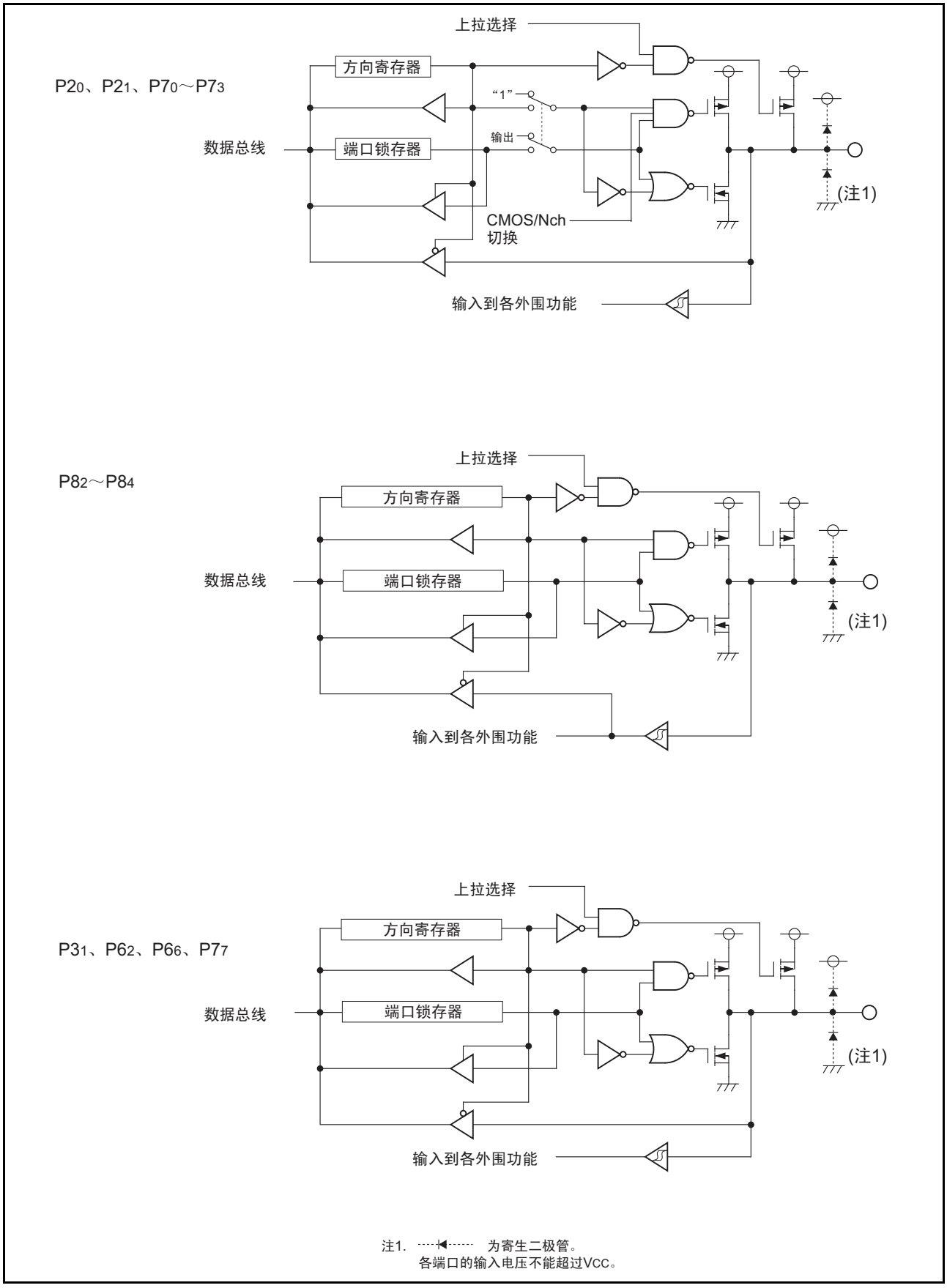

P20、P21、P70～P73
上拉选择
方向寄存器
"1"
输出
数据总线
端口锁存器
(注1)
CMOS/Nch
切换
输入到各外围功能
P82～P84
上拉选择
方向寄存器
数据总线
端口锁存器
(注1)
输入到各外围功能
P31、P62、P66、P77
上拉选择
方向寄存器
数据总线
端口锁存器
(注1)
输入到各外围功能
注1. ----|◄---- 为寄生二极管。
各端口的输入电压不能超过VCC。

图 20.2 I/O 端口 （2）

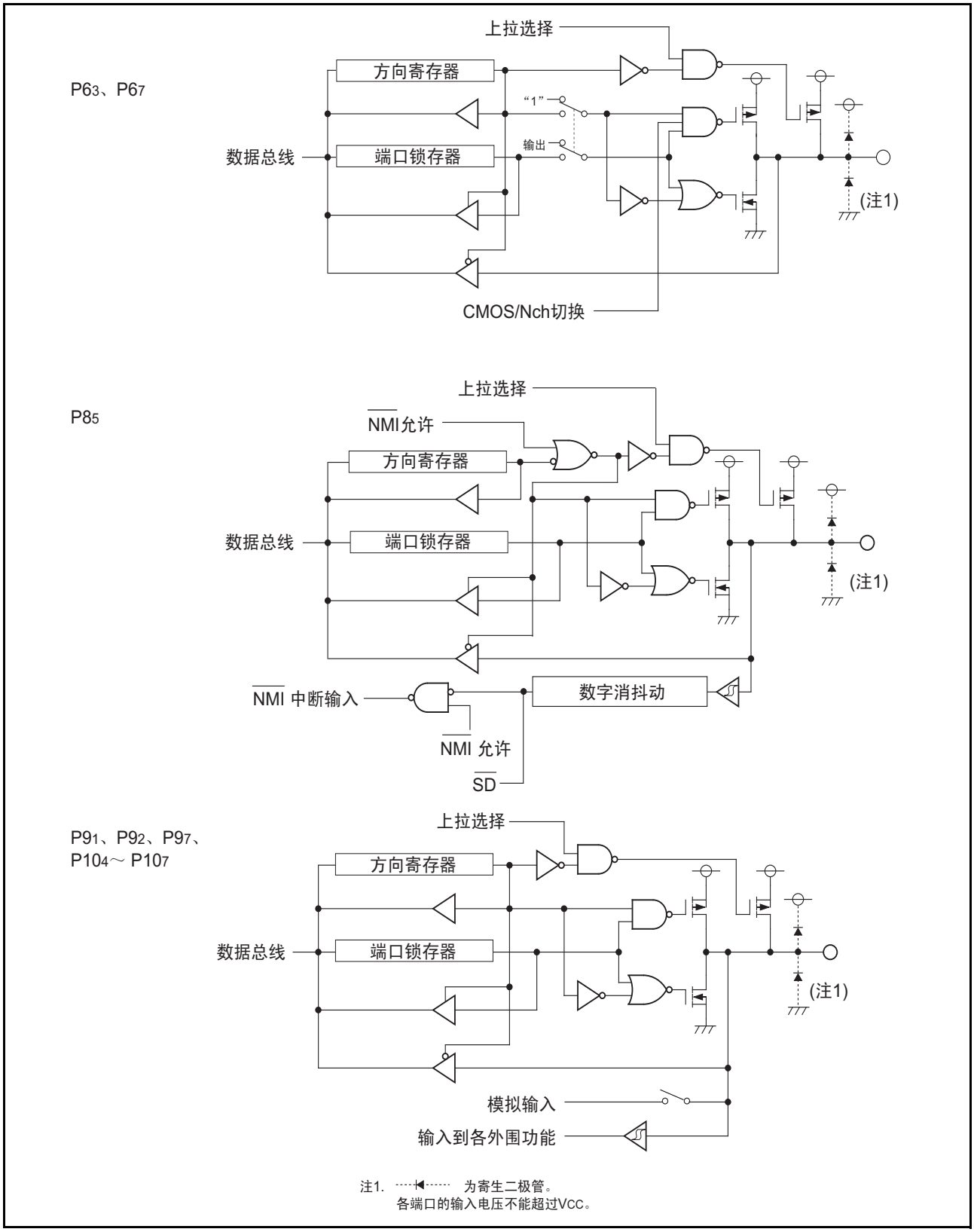

P63、P67
上拉选择
方向寄存器
"1"
输出
数据总线
端口锁存器
(注1)
CMOS/Nch切换
P85
上拉选择
NMI允许
方向寄存器
数据总线
端口锁存器
(注1)
NMI 中断输入
数字消抖动
NMI 允许
SD
P91、P92、P97、
P104～ P107
上拉选择
方向寄存器
数据总线
端口锁存器
(注1)
模拟输入
输入到各外围功能
注1. ·····◀····· 为寄生二极管。
各端口的输入电压不能超过Vcc。

图 20.3 I/O 端口 （3）

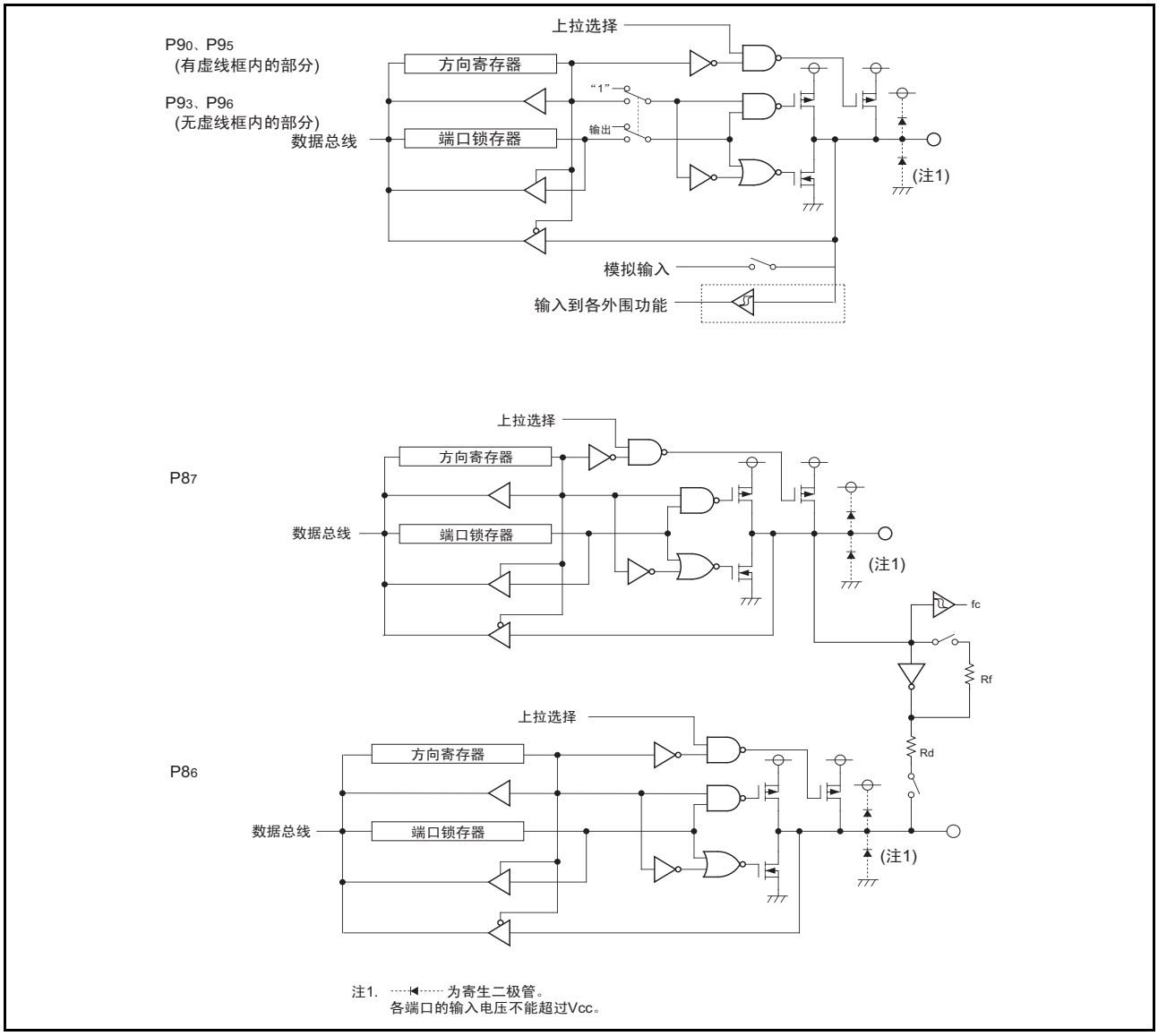



图 20.4 I/O 端口 （4）

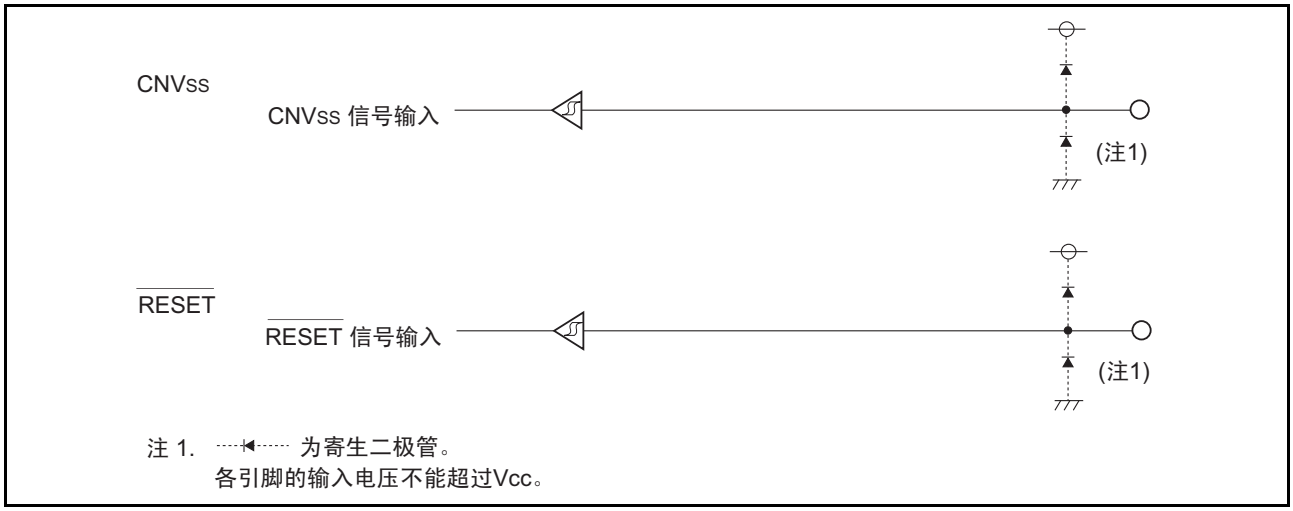
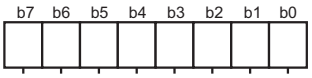



图 20.5 输入引脚

## 端口Pi方向寄存器(i=0～3、6～8、10)(注1)

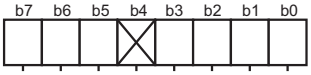



| 符号 | 地址 | 复位后的值 |
|---|---|---|
| PD0～PD3 | 03E2$_{16}$、03E3$_{16}$、03E6$_{16}$、03E7$_{16}$ 地址 | 00$_{16}$ |
| PD6～PD8 | 03EE$_{16}$、03EF$_{16}$、03F2$_{16}$ 地址 | 00$_{16}$ |
| PD10 | 03F6$_{16}$ 地址 | 00$_{16}$ |

| 位符号 | 位名 | 功能 | RW |
|---|---|---|---|
| PDi_0 | 端口Pi$_0$方向位 | 0：输入模式（输入端口功能）<br>1：输出模式（输出端口功能）<br>(i=0～3、6～8、10) | RW |
| PDi_1 | 端口Pi$_1$方向位 | | RW |
| PDi_2 | 端口Pi$_2$方向位 | | RW |
| PDi_3 | 端口Pi$_3$方向位 | | RW |
| PDi_4 | 端口Pi$_4$方向位 | | RW |
| PDi_5 | 端口Pi$_5$方向位 | | RW |
| PDi_6 | 端口Pi$_6$方向位 | | RW |
| PDi_7 | 端口Pi$_7$方向位 | | RW |

注1.　必须设定PACR寄存器。
　　80引脚版时，必须将PACR2、PACR1和PACR0设定为“011$_2$”。
　　64引脚版时，必须将PACR2、PACR1和PACR0设定为“010$_2$”。

## 端口P9方向寄存器(注1、注2)



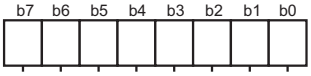

| 符号 | 地址 | 复位后的值 |
|---|---|---|
| PD9 | 03F3$_{16}$ 地址 | 000X0000$_2$ |

| 位符号 | 位名 | 功能 | RW |
|---|---|---|---|
| PD9_0 | 端口P9$_0$方向位 | 0：输入模式（输入端口功能）<br>1：输出模式（输出端口功能） | RW |
| PD9_1 | 端口P9$_1$方向位 | | RW |
| PD9_2 | 端口P9$_2$方向位 | | RW |
| PD9_3 | 端口P9$_3$方向位 | | RW |
| —<br>(b4) | 暂未使用。必须写“0”。读时值不定。 | | — |
| PD9_5 | 端口P9$_5$方向位 | 0：输入模式（输入端口功能）<br>1：输出模式（输出端口功能） | RW |
| PD9_6 | 端口P9$_6$方向位 | | RW |
| PD9_7 | 端口P9$_7$方向位 | | RW |

注1.　必须通过将PRCR寄存器的PRC2位置“1”（允许写）后的下一条指令写PD9寄存器。
注2.　必须设定PACR寄存器。
　　80引脚版时，必须将PACR2、PACR1和PACR0设定为“011$_2$”。
　　64引脚版时，必须将PACR2、PACR1和PACR0设定为“010$_2$”。

图 20.6　PD0 ～ PD3、 PD6 ～ PD10 寄存器

## 端口Pi寄存器(i=0～3、6～8、10)(注1)

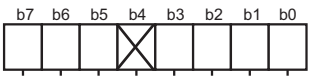



| 符号 | 地址 | 复位后的值 |
|---|---|---|
| P0～P3 | 03E0$_{16}$、03E1$_{16}$、03E4$_{16}$、03E5$_{16}$ 地址 | 不定 |
| P6～P8 | 03EC$_{16}$、03ED$_{16}$、03F0$_{16}$ 地址 | 不定 |
| P10 | 03F4$_{16}$ 地址 | 不定 |

| 位符号 | 位名 | 功能 | RW |
|---|---|---|---|
| Pi_0 | 端口Pi$_0$位 | 如果读对应设定为输入模式的I/O端口的位，就能读取引脚的电平。<br>如果写对应设定为输出模式的I/O端口的位，就能控制引脚的电平。<br>0：“L”电平<br>1：“H”电平(注1)<br>(i=0～3、6～8、10) | RW |
| Pi_1 | 端口Pi$_1$位 | | RW |
| Pi_2 | 端口Pi$_2$位 | | RW |
| Pi_3 | 端口Pi$_3$位 | | RW |
| Pi_4 | 端口Pi$_4$位 | | RW |
| Pi_5 | 端口Pi$_5$位 | | RW |
| Pi_6 | 端口Pi$_6$位 | | RW |
| Pi_7 | 端口Pi$_7$位 | | RW |

注1. 必须设定PACR寄存器。
80引脚版时，必须将PACR2、PACR1和PACR0设定为“011$_2$”。
64引脚版时，必须将PACR2、PACR1和PACR0设定为“010$_2$”。

## 端口P9寄存器(注1)



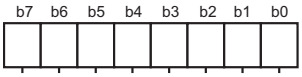

| 符号 | 地址 | 复位后的值 |
|---|---|---|
| P9 | 03F1$_{16}$ 地址 | 不定 |

| 位符号 | 位名 | 功能 | RW |
|---|---|---|---|
| P9_0 | 端口P9$_0$位 | 如果读对应设定为输入模式的I/O端口的位，就能读取引脚的电平。<br>如果写对应设定为输出模式的I/O端口的位，就能控制引脚的电平。<br>0：“L”电平<br>1：“H”电平 | RW |
| P9_1 | 端口P9$_1$位 | | RW |
| P9_2 | 端口P9$_2$位 | | RW |
| P9_3 | 端口P9$_3$位 | | RW |
| (b4) | 暂未使用。(注2) | | RW |
| P9_5 | 端口P9$_5$位 | | RW |
| P9_6 | 端口P9$_6$位 | | RW |
| P9_7 | 端口P9$_7$位 | | RW |

注1. 必须设定PACR寄存器。
80引脚版时，必须将PACR2、PACR1和PACR0设定为“011$_2$”。
64引脚版时，必须将PACR2、PACR1和PACR0设定为“010$_2$”。
注2. 暂未使用。必须写“0”。读时值不定。

图 20.7　P0 ～ P3、 P6 ～ P10 寄存器

## 上拉控制寄存器0

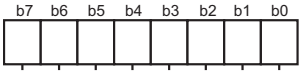



| 符号 | 地址 | 复位后的值 |
|---|---|---|
| PUR0 | 03FC16 地址 | 0016 |

| 位符号 | 位名 | 功能 | RW |
|---|---|---|---|
| PU00 | P00 ～P03上拉 | 0：无上拉<br>1：有上拉(注1) | RW |
| PU01 | P04 ～P07上拉 | | RW |
| PU02 | P10 ～P13上拉 | | RW |
| PU03 | P14 ～P17上拉 | | RW |
| PU04 | P20 ～P23上拉 | | RW |
| PU05 | P24 ～P27上拉 | | RW |
| PU06 | P30 ～P33上拉 | | RW |
| PU07 | P34 ～P37上拉 | | RW |

注1. 上拉此位为“1”（有上拉）且方向位为“0”（输入模式）的引脚。

## 上拉控制寄存器1

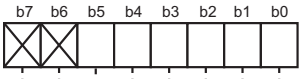



| 符号 | 地址 | 复位后的值 |
|---|---|---|
| PUR1 | 03FD16 地址 | 0016 |

| 位符号 | 位名 | 功能 | RW |
|---|---|---|---|
| (b3-b0) | 暂未使用。<br>必须写“0”。读时值为“0”。 | | — |
| PU14 | P60 ～P63上拉 | 0：无上拉<br>1：有上拉(注1) | RW |
| PU15 | P64 ～P67上拉 | | RW |
| PU16 | P70 ～P73上拉 | | RW |
| PU17 | P74 ～P77上拉 | | RW |

注1. 上拉此位为“1”（有上拉）且方向位为“0”（输入模式）的引脚。

## 上拉控制寄存器2



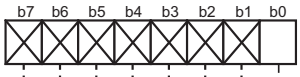

| 符号 | 地址 | 复位后的值 |
|---|---|---|
| PUR2 | 03FE16 地址 | 0016 |

| 位符号 | 位名 | 功能 | RW |
|---|---|---|---|
| PU20 | P80 ～P83上拉 | 0：无上拉<br>1：有上拉(注1) | RW |
| PU21 | P84 ～P87上拉 | | RW |
| PU22 | P90 ～P93上拉 | | RW |
| PU23 | P95 ～P97上拉 | | RW |
| PU24 | P100 ～P103上拉 | | RW |
| PU25 | P104 ～P107上拉 | | RW |
| (b7-b6) | 暂未使用。必须写“0”。读时值为“0”。 | | — |

注1. 上拉此位为“1”（有上拉）且方向位为“0”（输入模式）的引脚。

图 20.8 PUR0 ～ PUR2 寄存器

端口控制寄存器

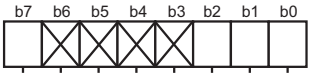



| 符号 | 地址 | 复位后的值 |
|---|---|---|
| PCR | $03FF_{16}$ 地址 | $00_{16}$ |

| 位符号 | 位名 | 功能 | RW |
|---|---|---|---|
| PCR0 | 端口P1控制位 | 读P1寄存器时的动作<br>0：输入端口时，读$P1_0$～$P1_7$引脚的输入电平；<br>输出端口时，读端口锁存器<br>1：与输入端口、输出端口无关，读端口锁存器 | RW |
| $\overline{\quad}$<br>(b7-b1) | 暂未使用。必须写“0”。读时值为“0”。 | | — |

图 20.9 PCR 寄存器

引脚配置控制寄存器(注1)




| 符号 | 地址 | 复位后的值 |
|---|---|---|
| PACR | $025D_{16}$ 地址 | $00_{16}$ |

| 位符号 | 位名 | 功能 | RW |
|---|---|---|---|
| PACR0 | 引脚允许位 | 010 : 64引脚版<br>011 : 80引脚版<br>保留其它所有的值，不能设定。 | RW |
| PACR1 | | | RW |
| PACR2 | | | RW |
| $\overline{\quad}$<br>(b6-b3) | 保留位 | 暂未使用。<br>必须写“0”。读时值为“0”。 | — |
| U1MAP | Uart1引脚再配置位 | Uart1引脚的配置<br>0 : $P6_7$ ～$P6_4$<br>1 : $P7_3$ ～$P7_0$ | RW |

注1. 必须通过将PRCR寄存器的PRC2位置“1”（允许写）后的下一条指令写此寄存器。

图 20.10 PACR 寄存器

NMI数字消抖动寄存器(注1、2)

b7 b0

| 符号 | 地址 | 复位后的值 |
|---|---|---|
| NDDR | 033E16 地址 | FF16 |

| 功能 | 设定范围 | RW |
|---|---|---|
| 如果设定值为n<br>• n=0～FE16：<br>给NMI/SD输入脉宽比 (n+1)/f8大的信号。<br>• n=FF16：<br>禁止数字消抖动滤波器，输入全部信号。 | 0016～FF16 | RW |

注1. 将NMI中断用于从停止模式返回时，必须在进入停止模式前将NDDR寄存器设定为“ FF16”。
注2. 必须通过将PRCR寄存器的PRC2位置“1”（允许写）后的下一条指令写此寄存器。

P17数字消抖动寄存器(注1)

b7 b0

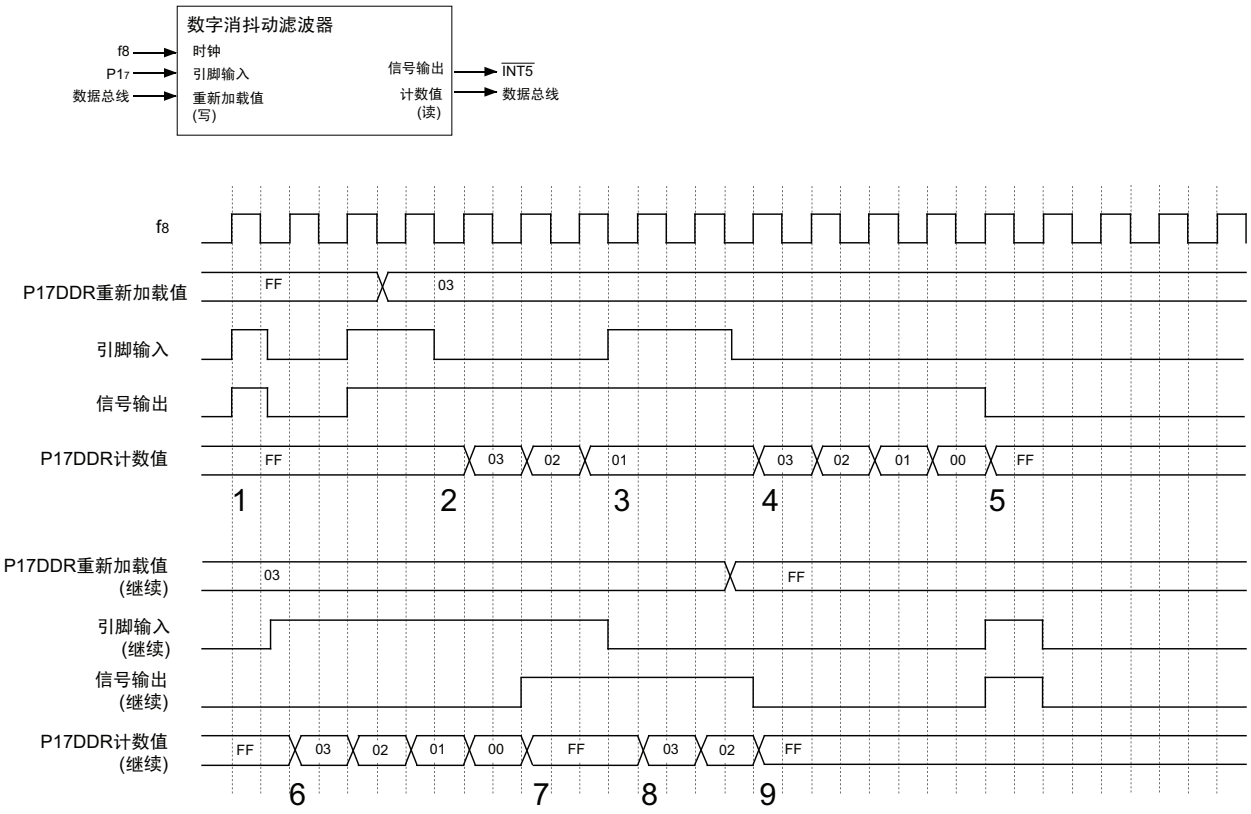
| 符号 | 地址 | 复位后的值 |
|---|---|---|
| P17DDR | 033F16 地址 | FF16 |

| 功能 | 设定范围 | RW |
|---|---|---|
| 如果设定值为n<br>• n=0～FE16：<br>给INPC17/INT5输入脉宽比(n+1)/f8大的信号。<br>• n=FF16：<br>禁止数字消抖动滤波器，输入全部信号。 | 0016～FF16 | RW |

注1. 将INT5中断用于从停止模式返回时，必须在进入停止模式前将P17DDR寄存器设定为“ FF16” 。

图 20.11　NDDR 寄存器和 P17DDR 寄存器

• $\overline{INT5}$的数字消抖动功能、P17DDR=“$03_{16}$”时的例子




1 (复位后) P17DDR=$FF_{16}$，引脚的输入信号被输出。
2 将P17DDR寄存器设定为“$03_{16}$”。如果引脚的输入电平（“L”）和信号的输出电平（“H”）不同，P17DDR就以f8为计数源开始递减计数。
3 如果在计数中途引脚的输入电平和信号的输出电平一致（“H”），P17DDR就停止计数。
4 如果引脚的输入电平（“L”）和信号的输出电平（“H”）再一次不同，P17DDR就在重新加载设定值后开始递减计数。
5 如果P17DDR上溢，就停止计数，输出引脚的输入电平（“L”）。
6 如果引脚的输入电平（“H”）和信号的输出电平（“L”）再一次不同，P17DDR就在重新加载设定值后开始递减计数。
7 如果P17DDR上溢，就停止计数，输出引脚的输入电平（“H”）。
8 如果引脚的输入电平（“H”）和信号的输出电平（“L”）再一次不同，P17DDR就在重新加载设定值后开始递减计数。
9 如果将P17DDR寄存器设定为“$FF_{16}$”，P17DDR就在重新加载设定值后停止计数，引脚的输入信号被输出。

图 20.12 数字消抖动滤波器功能

表 20.1　单芯片模式下的未使用引脚的处理

| 引脚名 | 处理内容 |
|---|---|
| 端口 P0 ～ P3、 P6 ～ P10 | 设定为输入模式，每个引脚通过电阻连接到 VSS （下拉）；或者设定为输出模式，引脚设为开路 （注 1、注 2、注 4） |
| XOUT | 开路 （注 3） |
| XIN | 通过电阻连接到 VCC （上拉）（注 5） |
| AVCC | 连接到 VCC |
| AVSS、 VREF | 连接到 VSS |

注 1.　在设定为输出模式且引脚开路时，由于在复位后到通过程序将端口切换为输出模式之前，端口为输入模式，所以在此期间引脚的电压值不定，从而可能导致电源电流增加。
另外，考虑到由于噪声或者噪声引起的失控等而导致方向寄存器的内容变化的情况，如果通过软件定期地重新设定方向寄存器内容，就能提高程序的可靠性。

注 2.　尽量用较短的布线 （2cm 以内）处理单片机的未使用引脚。

注 3.　在将外部时钟或者 VCC 输入到 XIN 引脚时。

注 4.　在使用 64 引脚版时，必须将 PACR2、 PACR1 和 PACR 位设定为 “0102”。
在使用 80 引脚版时，必须将 PACR2、 PACR1 和 PACR 位设定为 “0112”。

注 5.　在不使用主时钟振荡电路时，为了降低消耗电流，必须将 CM0 寄存器的 CM05 位设定为 “1”（主时钟停止）。

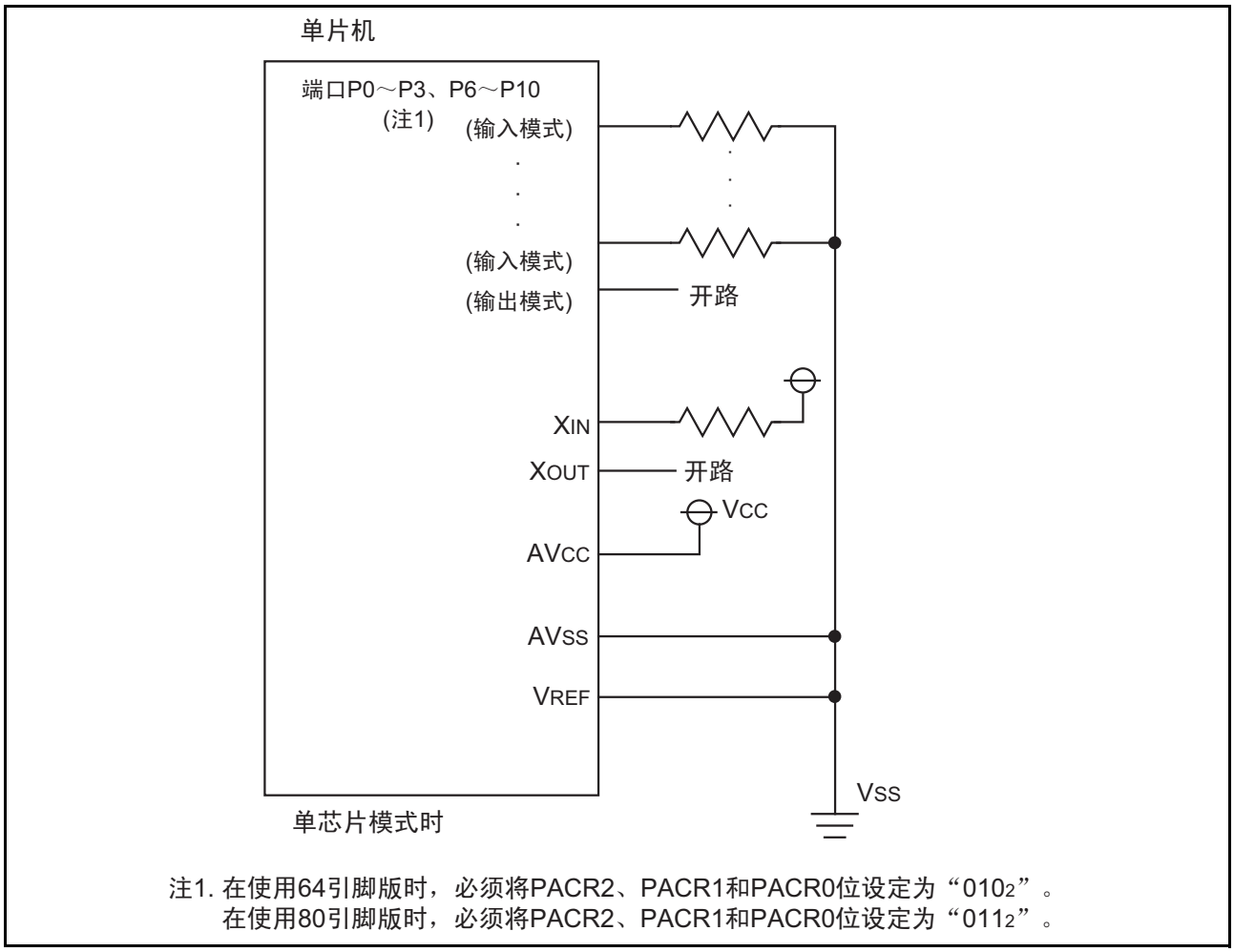



图 20.13　未使用引脚的处理

# 21. 闪存版

## 21.1 闪存的性能

闪存版能通过 CPU 改写模式、标准串行输入 / 输出模式、并行输入 / 输出模式和 CAN 输入 / 输出模式的 4 种改写模式进行闪存的操作。

闪存版的性能概要如表 21.1 所示，表 21.1 所示以外的项目请参照 “表 1.1 性能概要 （80 引脚版）”或者 “表 1.2 性能概要 （64 引脚版）”。

表 21.1 闪存版的性能概要

| 项目 | | 性能 |
|---|---|---|
| 闪存运行模式 | | 4 种模式 （CPU 改写、标准串行输入 / 输出、并行输入 / 输出、CAN 输入 / 输出）（注 3） |
| 擦除块分配 | | 请参照 “图 21.1 ～图 21.3 闪存框图”。 |
| 编程方式 | | 字单位 |
| 擦除方式 | | 块擦除 |
| 编程、擦除控制方式 | | 通过软件命令进行的编程、擦除控制 |
| 保护方式 | | 块 0 ～块 5 通过 FMR16 位保护，块 0 ～块 1 通过 FMR02 位保护 |
| 命令数 | | 5 个命令 |
| 编程、擦除次数（注 1） | 块 0 ～块 5 （程序区） | 100 次、或 1,000 次 （请参照 “表 1.6 ～表 1.8 产品代码表”） |
| | 块 A、块 B （数据区）（注 2） | 100 次、或 10,000 次 （请参照 “表 1.6 ～表 1.8 产品代码表”） |
| 数据保持 | | 20 年 （Topr=55°C） |
| ROM 代码保护 | | 对应并行输入 / 输出模式、标准串行输入 / 输出模式、 CAN 输入 / 输出模式 |

注 1. 编程、擦除次数的定义
编程、擦除次数为各块的擦除次数。
假设编程、擦除次数为 n 次 （n=100、 1,000、 10,000）时，就能按块分别擦除 n 次。例如，对 2K 字节的块 A 的不同地址进行 1,024 次的 1 个字的写操作后擦除此块，编程 / 擦除次数就被计为 1 次。但是，对于 1 次的擦除，不能对同一地址进行多次写操作 （禁止重写）。

注 2. 对于进行多次改写的系统，作为有效地减少改写次数的方法，采取错开写地址等手段，编程 （写）时尽可能不留有空区，在编程 （写）后，必须进行 1 次擦除。例如，进行 1 组 8 字的编程时，如果在进行最大 128 组的写操作后执行 1 次擦除，就能有效地减少改写次数。并且，如果使块 A 和块 B 的擦除次数均等，就能更有效地减少改写次数。建议对各块实施的擦除次数的信息进行记录以及设置限制次数。

注 3. 在 M16C/29 群 T-ver. 和 V-ver. 中不对应 CAN 输入 / 输出模式。

表 21.2 闪存改写模式的概要

| 闪存改写模式 | CPU 改写模式 | 标准串行输入 / 输出模式 | 并行输入 / 输出模式 | CAN 输入 / 输出模式 |
|---|---|---|---|---|
| 功能概要 | 能通过 CPU 执行软件命令改写用户 ROM 区<br>EW0 模式：<br>能改写闪存以外的区域<br>EW1 模式：<br>能改写闪存 | 能使用专用串行编程器改写用户 ROM 区<br>标准串行输入 / 输出模式 1：<br>时钟同步串行 I/O<br>标准串行输入 / 输出模式 2：<br>时钟异步串行 I/O | 能使用专用并行编程器改写用户 ROM 区 | 能使用专用 CAN 编程器改写用户区 |
| 能改写的区域 | 用户 ROM 区 | 用户 ROM 区 | 用户 ROM 区 | 用户 ROM 区 |
| 运行模式 | 单芯片模式 | 引导模式 | 并行输入 / 输出模式 | 引导模式 |
| ROM 编程器 | — | 串行编程器 | 并行编程器 | CAN 编程器 |

### 21.1.1 引导模式

向 CNVSS 引脚和 P86 引脚输入 “H”电平或向 CNVSS 引脚和 P16 引脚输入 “H”电平同时向 P85 引脚输入 “L”电平，一旦产生硬件复位就变为引导模式，执行引导 ROM 区的程序。引导 ROM 区为保留区。保存有出货时标准串行输入 / 输出模式的改写控制程序。不能改写。

## 21.2 存储器配置

闪存版的 ROM 分为用户 ROM 区和引导 ROM 区 （保留区）。闪存框图如**图 21.1** ～**图 21.3** 所示。用户 ROM 区除了保存单芯片模式时的单片机运行程序的区域以外，还有 2K 字节的数据区 （块 A 和块 B）。

用户 ROM 区被分为几个块。能通过 CPU 改写模式、标准串行输入 / 输出模式、并行输入 / 输出模式或者 CAN 输入 / 输出模式改写用户 ROM 区。在通过 CPU 改写模式改写块 0 和块 1 时，必须将 FMR0 寄存器的 FMR02 位置 “1”（允许改写块 0 和块 1）并将 FMR1 寄存器的 FMR16 位置 “1”（允许改写块 0 ～块 5）；另外，在通过CPU改写模式改写块2～块5时，如果将FMR1寄存器的FMR16位置“1”（允许改写块0～块5）就允许改写。

如果将 PM1 寄存器的 PM10 位置 “1”（允许存取数据区），就能使用块 A 和块 B。

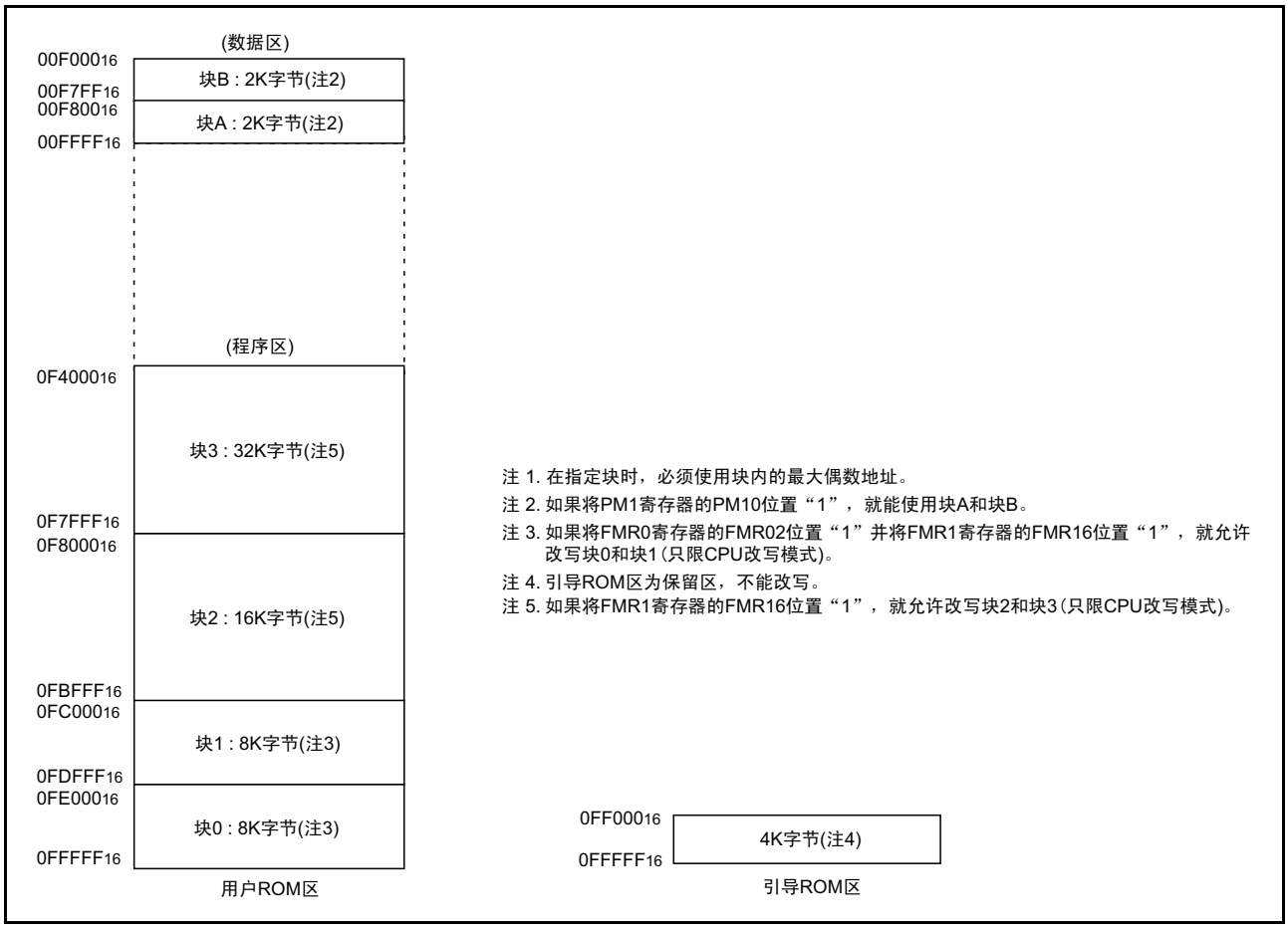



图 21.1 闪存框图 （ROM 容量 64K 字节）

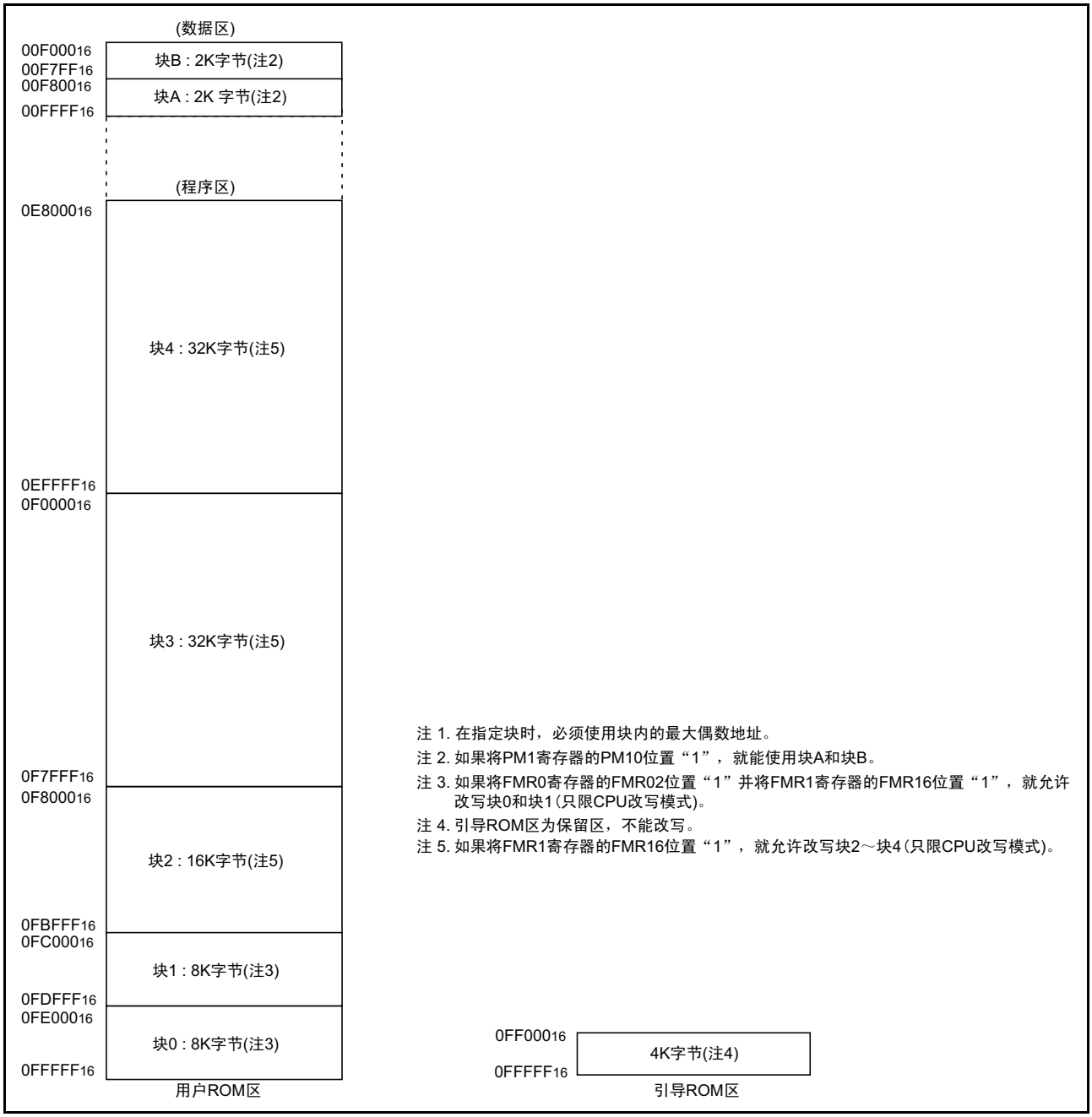



图 21.2 闪存框图 （ROM 容量 96K 字节）

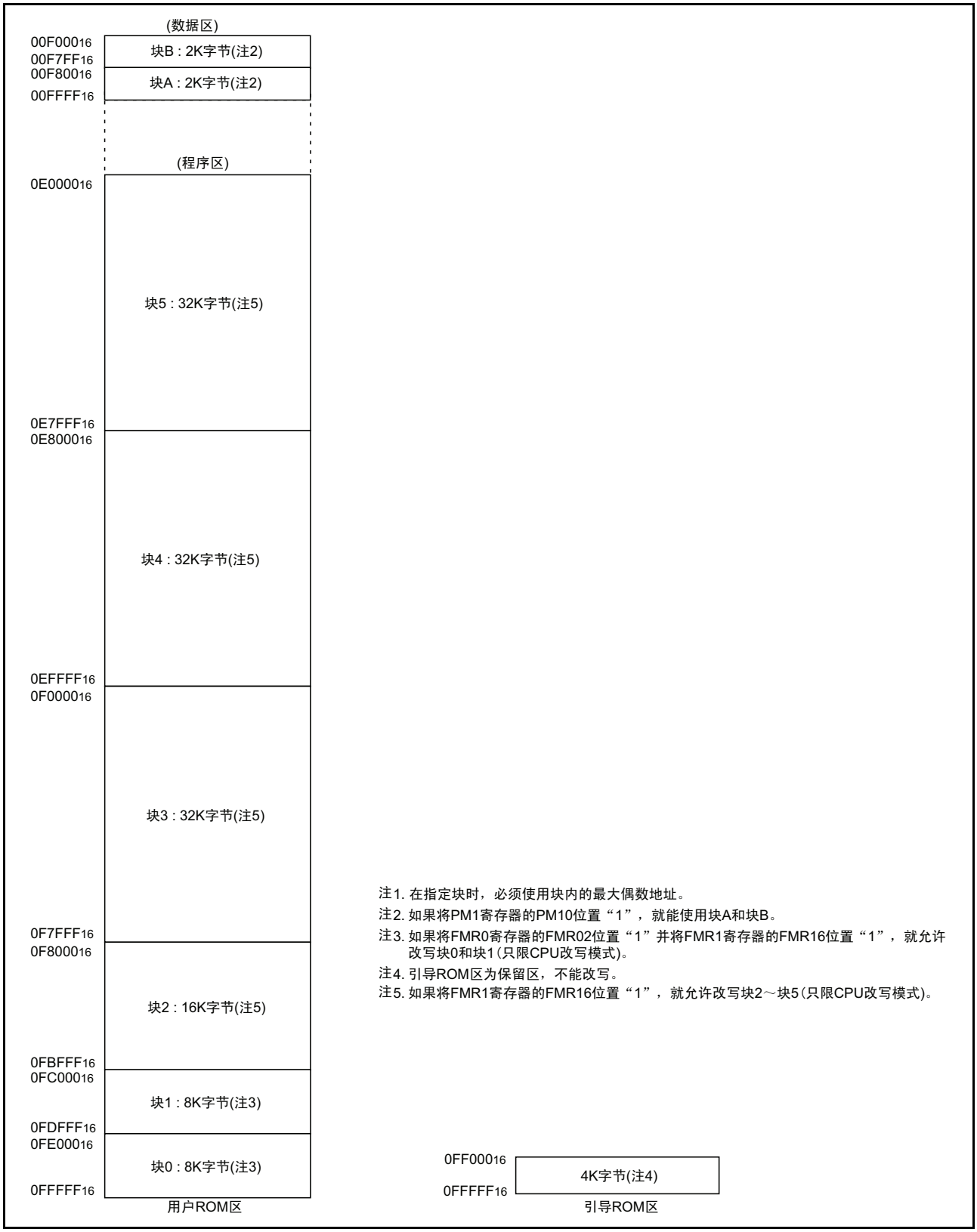



图 21.3 闪存框图 （ROM 容量 128K 字节）

## 21.3 闪存改写禁止功能

为了使闪存不容易被读取或被改写，并行输入 / 输出模式有 ROM 代码保护功能，标准串行输入 / 输出模式有 ID 代码检查功能。

### 21.3.1 ROM 代码保护功能

ROM 代码保护是在使用并行输入 / 输出模式时禁止读取或者改写闪存的功能。 ROMCP 寄存器如图 21.4 所示。 ROMCP 寄存器存在于用户 ROM 区。

在将 ROMCR 位设定为“$11_2$”以外的值时，ROM 代码保护有效。此时必须将 bit5 ～ bit0 设定为“$111111_2$”。

在解除 ROM 代码保护时，必须在标准串行输入 / 输出模式或 CPU 改写模式擦除包含 ROMCP1 寄存器的块。

### 21.3.2 ID 代码检查功能

在标准串行输入 / 输出模式下使用此功能。在闪存不是空白闪存时，判断从编程器送来的 ID 代码是否和写在闪存中的 7 字节的 ID 代码一致，如果 ID 代码不一致，就不接受从编程器送来的命令。 ID 代码分别是 8 位数据，该区域第 1 个字节开始分别为 $0FFFDF_{16}$、$0FFFE3_{16}$、$0FFFEB_{16}$、$0FFFEF_{16}$、$0FFFF3_{16}$、$0FFFF7_{16}$、$0FFFFB_{16}$ 地址。必须将给这些地址事先设定了 ID 代码的程序写入闪存。

ROM代码保护控制地址(注5)

| b7 | b6 | b5 | b4 | b3 | b2 | b1 | b0 |
|---|---|---|---|---|---|---|---|
| | | 1 | 1 | 1 | 1 | 1 | 1 |

符号 ROMCP　地址 $0FFFFF_{16}$地址　出货时的值 $FF_{16}$(注4)

| 位符号 | 位名 | 功能 | RW |
|---|---|---|---|
| ——— (b5–b0) | 保留位 | 必须置“1” | RW |
| ROMCP1 | ROM代码保护级1设定位 (注1、2、3、4) | b7 b6<br>0 0 : 保护有效<br>0 1 : 保护有效<br>1 0 : 保护有效<br>1 1 : 保护无效 | RW |

注1. 如果将ROMCP1位设定为“$11_2$”以外的值，就禁止在并行输入/输出模式中读取/改写闪存。
注2. 在将ROMCP1位设定为“$11_2$”以外的值时，必须将bit5～bit0设定为“$111111_2$”。
如果将bit5～bit0设定为“$111111_2$”以外的值，即使将ROMCP位设定为“$11_2$”以外的值，ROM代码保护也可能无法变为有效。
注3. 在解除ROM代码保护时，必须在标准串行输入/输出模式或者CPU改写模式擦除包含ROMCP地址的块。
注4. 如果擦除包含ROMCP地址的块，ROMCP地址就变为“$FF_{16}$”。
注5. 在ROMCP地址的值为“$00_{16}$”或者“$FF_{16}$”时，ROM代码保护功能为保护无效。

图 21.4 ROMCP 寄存器

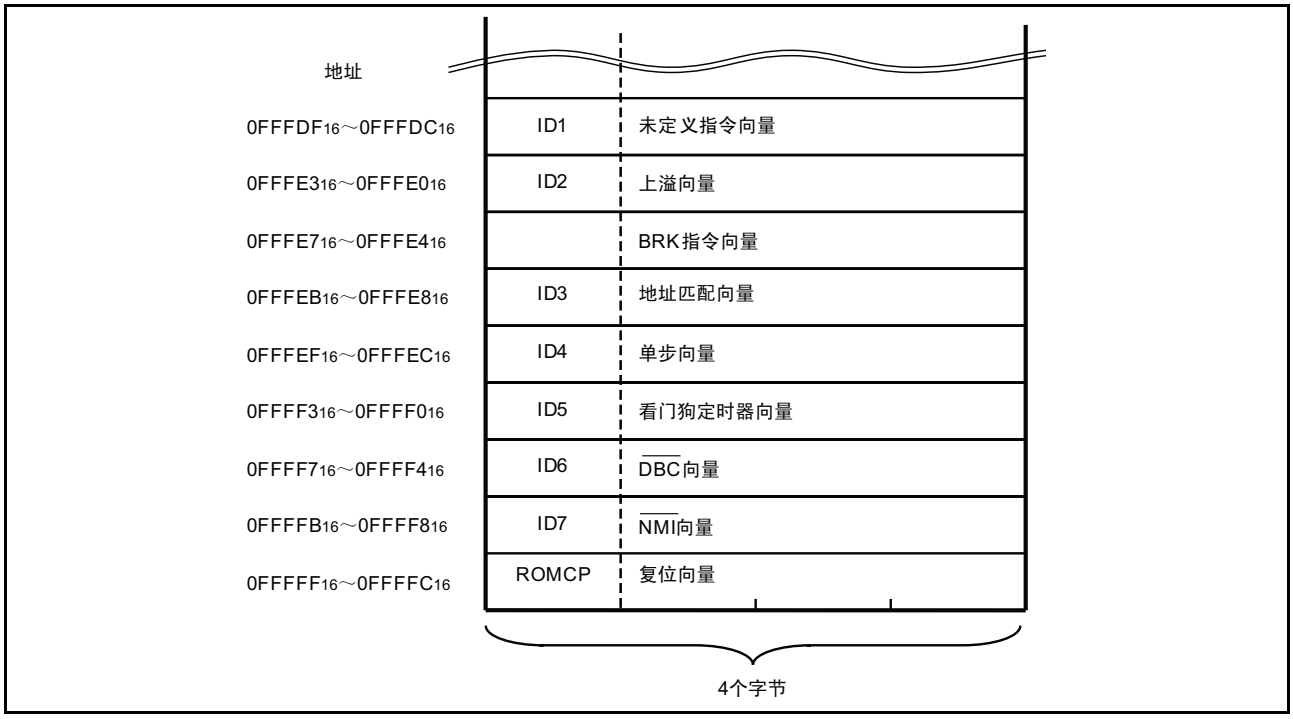



图 21.5 ID 代码的保存地址

## 21.4 CPU 改写模式

在 CPU 改写模式下，能通过 CPU 执行软件命令改写用户 ROM 区。

因此，能在不使用 ROM 编程器等而将单片机安装在电路板的状态下，改写用户 ROM 区。只能对用户 ROM 区的各块区域执行编程和块擦除命令。

另外，还具有擦除挂起功能，在 CPU 改写模式的擦除运行过程中发生中断请求时，能暂时停止擦除运行而进行中断处理。在擦除挂起过程中，能通过程序读取用户 ROM 区。

CPU 改写模式有擦除编程 0 模式 （EW0 模式）和擦除编程 1 模式 （EW1 模式）。 EW0 模式和 EW1 模式的不同点如**表 21.3** 所示。 CPU 擦除编程操作需要 1 个等待。

表 21.3 EW0 模式和 EW1 模式的不同点

| 项目 | EW0 模式 | EW1 模式 |
|---|---|---|
| 运行模式 | 单芯片模式 | 单芯片模式 |
| 能分配改写控制程序的区域 | 用户 ROM 区 | 用户 ROM 区 |
| 能执行改写控制程序的区域 | 必须在传送到闪存以外 （RAM 等）的区域后执行 | 可在用户 ROM 区执行 |
| 能改写的区域 （注 2） | 用户 ROM 区 | 用户 ROM 区<br>但是，存有改写控制程序的块除外 |
| 软件命令的限制 | 无 | • 编程、块擦除命令<br>对于存有改写控制程序的块，禁止执行<br>• 读状态寄存器命令<br>禁止执行 |
| 编程、擦除后的模式 | 读状态寄存器模式 | 读阵列模式 |
| 自动编程、自动擦除时的 CPU 状态 | 运行 | 保持状态 （I/O 端口保持命令执行前的状态（注 1）） |
| 闪存的状态检测 | • 通过程序读取 FMR0 寄存器的 FMR00、FMR06、 FMR07 位<br>• 执行读状态寄存器命令，读取状态寄存器的 SR7、 SR5、 SR4 位 | 通过编程读取 FMR0 寄存器的 FMR00、FMR06、 FMR07 位 |
| 转移到擦除挂起的条件（注 3） | 通过程序将 FMR4 寄存器的 FMR40 和 FMR41 位置 “1” | FMR4 寄存器的 FMR40 位为 “1” 并且发生被允许的中断请求 |

注 1. 不能进行 DMA 传送。

注 2. 如果将 FMR0 寄存器的 FMR02 位置 “1” 并将 FMR1 寄存器的 FMR16 位置 “1”，就允许改写块 0 和块 1；如果将 FMR1 寄存器的 FMR16 位置 “1”，就允许改写块 2 ～块 5。

注 3. 从条件成立后，到转移到擦除挂起变为能读取闪存为止的时间最大为 td(SR-ES)。

### 21.4.1 EW0 模式

如果将 FMR0 寄存器的 FMR01 位置 “1”（CPU 改写模式有效），就能进入 CPU 改写模式，接受软件命令。此时，如果 FMR1 寄存器的 FMR11 位为 “0”，就为 EW0 模式。在将 FMR01 位置 “1” 时，必须在写 “0” 后继续写 “1”。

通过软件命令进行编程和擦除运行的控制。能通过 FMR0 寄存器或者状态寄存器，确认编程或者擦除结束时的状态等。

如果要在自动擦除过程中转移到擦除挂起，就必须将 FMR40 位置 “1”（允许擦除挂起）并将 FMR41 位置 “1”（请求挂起），然后等待 td(SR-ES)，在确认 FMR46 位为 “1”（停止自动擦出）后，存取用户 ROM 区。如果将 FMR41 位清 “0”（开始擦除），就重新开始自动擦除。

### 21.4.2 EW1 模式

在将 FMR01 位置“1”（在清“0”后再写“1”）后，如果将 FMR11 位置“1”（在清“0”后再写“1”），就进入 EW1 模式。

能通过 FMR0 寄存器确认编程或者擦除结束时的状态等。不能在 EW1 模式读取状态寄存器。

如果执行编程或者擦除的命令，就在命令执行结束前或者擦除挂起请求发生前 CPU 停止运行。

如果要将擦除挂起置为有效，就必须在将 FMR40 位置 “1”（允许擦除挂起）后执行块擦除命令。另外，必须将用于转移到擦除挂起的中断置为允许。如果从中断请求经过 td(SR-ES) 后转移到擦除挂起，就能接受中断。

如果发生中断请求， FMR41 位自动为 “1”（请求挂起），并且停止自动擦除。在中断处理结束后，如果自动擦除还没有结束 （FMR00 位为 “0”），就必须在将 FMR41 位清 “0”（开始擦除）后，再次执行块擦除命令。

## 21.5 寄存器的说明

闪存控制寄存器 0 和闪存控制寄存器 1 如**图 21.6**，闪存控制寄存器 4 如**图 21.7** 所示。

### 21.5.1 闪存控制寄存器 0(FMR0)

- FMR00 位
  这是表示闪存运行状况的位。在编程、擦除、擦除挂起过程中为 “0”，否则为 “1”。
- FMR01 位
  如果将 FMR01 位置 “1”（CPU 改写模式），就能接受命令。要将此位置 “1” 时，需要在写 “0” 后继续写 “1”。要将此位清 “0” 时，写 “0”。
- FMR02 位
  和 FMR16 组合，允许对用户 ROM 区的编程和擦除，有关设定方法请参照**表 21.4**。要将此位置 “1” 时，需要在清 “0” 后再写 “1”。此位在 FMR01 位为 “1” 时有效 （CPU 改写模式有效）。
- FMSTP 位
  这是用于对闪存的控制电路进行初始化和降低闪存消耗电流的位。如果将 FMSTP 位置 “1”，就不能存取内部闪存。因此，必须通过闪存以外的区域的程序写 FMSTP 位。
  在以下情况，必须将 FMSTP 位置 “1”：
  - 在 EW0 模式的擦除或者写过程中，如果闪存的存取发生异常（FMR00 位不能恢复到“1”（就绪））
  - 在设定成低功耗模式或者内部振荡器低功耗模式时

  低功耗模式前后的处理如**图 21.10** 所示，必须根据该流程图操作。
  另外，如果在 CPU 改写模式无效时转移到停止模式或者等待模式，内部闪存的电源就自动切断，返回时自动连接，因此不需要设定 FMR0 寄存器。
- FMR06 位
  这是表示自动编程状况的只读位。在发生编程错误时为“1”，否则为“0”。详细内容请参照“**21.8.4 全状态检查**”。
- FMR07 位
  这是表示自动擦除状况的只读位。在发生擦除错误时为“1”，否则为“0”。详细内容请参照“**21.8.4 全状态检查**”。
  EW0 模式的设定和解除方法如**图 21.8**、 EW1 模式的设定和解除方法如**图 21.9** 所示。

### 21.5.2 闪存控制寄存器 1(FMR1)

- FMR11 位
  如果将 FMR11 位置 “1”（EW1 模式），就为 EW1 模式。此位只在 FMR01 位为 “1” 时有效。
- FMR16 位
  这是允许对用户 ROM 区进行编程和擦除的位，和 FMR02 位组合使用。
  要将此位置 “1” 时，需要在清 “0” 后再写 “1”。此位只在 FMR01 位为 “1” 时有效。
- FMR17 位
  如果将 FMR17 位置 “1”（有等待），就与 PM17 位无关，在存取块 A 和块 B 时插入 1 个等待。在存取其他块和内部 RAM 时，与 FMR17 位无关为 PM17 的设定。在进行大于等于 1000 次的改写时（U7、U9），必须将此位置 “1”（有等待）。

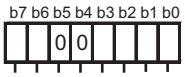
表 21.4 由 FMR16 和 FMR02 进行的保护

| FMR16 | FMR02 | 块 A 和块 B | 块 0 和块 1 | 其他块 |
|---|---|---|---|---|
| 0 | 0 | 允许写 | 禁止写 | 禁止写 |
| 0 | 1 | 允许写 | 禁止写 | 禁止写 |
| 1 | 0 | 允许写 | 禁止写 | 允许写 |
| 1 | 1 | 允许写 | 允许写 | 允许写 |

### 21.5.3 闪存控制寄存器 4(FMR4)

- FMR40 位
  如果将 FMR40 位置 “1”（允许），就允许擦除挂起功能。
- FMR41 位
  在 EW0 模式下，如果在自动擦除过程中通过程序将 FMR41 位置 “1”，就转移到擦除挂起模式。在 EW1 模式下，如果发生被允许的中断请求， FMR41 位就自动变为 “1”（请求挂起模式），转移到擦除挂起。
  在重新开始自动擦除时，必须将 FMR41 位清 “0”（开始擦除）。
- FMR46 位
  FMR46 位在执行自动擦除过程中为 “0”, 在擦除挂起模式中为 “1”。在 “0” 期间，禁止存取闪存。

闪存控制寄存器0




| 符号 | 地址 | 复位后的值 |
|---|---|---|
| FMR0 | $01B7_{16}$ | $00000001_2$ |

| 位符号 | 位名 | 功能 | RW |
|---|---|---|---|
| FMR00 | RY/$\overline{BY}$状态标志 | 0：忙(编程、擦除执行中)<br>1：就绪 | RO |
| FMR01 | CPU改写模式选择位(注1) | 0：CPU改写模式无效(软件命令无效)<br>1：CPU改写模式有效(软件命令有效) | RW |
| FMR02 | 块0和块1改写允许位(注2) | 设定对用户ROM的写保护(参照表20.4) | RW |
| FMSTP | 闪存停止位(注3、5) | 0：闪存运行<br>1：闪存停止<br>(低功耗状态、闪存初始化) | RW |
| $\overline{(b5\text{-}b4)}$ | 保留位 | 必须清“0” | RW |
| FMR06 | 编程状态标志(注4) | 0：正常结束<br>1：错误结束 | RO |
| FMR07 | 擦除状态标志(注4) | 0：正常结束<br>1：错误结束 | RO |

注1. 在置“1”时，必须将此位清“0”后再写“1”。在清“0”后且在写“1”之前，不能发生中断和DMA传送。在选择NMI功能时，必须在$P8_5$/NMI/SD引脚为“H”电平的状态下写此位。另外，在EW0模式时，必须用非闪存区的程序写此位。必须在设定为读阵列模式后将此位清“0”。

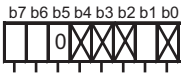
注2. 在置“1”时，必须在FMR01位为“1”的状态下，将此位清“0”后再写“1”。在清“0”后且在写“1”之前，不能发生中断和DMA传送。

注3. 必须用非闪存区的程序写此位。如果写“1”，就不能存取闪存。另外，在写“1”后再清“0”时，必须在写“1”后等待10usec及10usec以上后再清“0”。并且在清“0”后，为了闪存电路的稳定，需要tps的等待时间，在此等待时间内不能存取闪存。

注4. 如果执行清除状态命令，就变为“0”。

注5. 在FMR01位为“1”(CPU改写模式)时有效。在FMR01位为“0”时，如果给FMSTP位写“1”，FMSTP位变为“1”，但是闪存不变为低功耗状态，也不进行初始化。

闪存控制寄存器1




| 符号 | 地址 | 复位后的值 |
|---|---|---|
| FMR1 | $01B5_{16}$ | $000XXX0X_2$ |

| 位符号 | 位名 | 功能 | RW |
|---|---|---|---|
| $\overline{(b0)}$ | 保留位 | 读时值不定 | RO |
| FMR11 | EW1模式选择位(注1) | 0：EW0模式<br>1：EW1模式 | RW |
| $\overline{(b3\text{-}b2)}$ | 保留位 | 读时值不定 | RO |
| $\overline{(b4)}$ | 暂未使用。必须写“0”。读时值不定。 | | — |
| $\overline{(b5)}$ | 保留位 | 必须清“0” | RW |
| FMR16 | 块0～5改写允许位(注2) | 设定对用户ROM的写保护(参照表20.4)<br>0：禁止<br>1：允许 | RW |
| FMR17 | 块A和块B存取等待位(注3) | 0：PM17的设定值有效<br>1：有等待(1个等待) | RW |

注1. 在置“1”时，必须在FMR01位为“1”的状态下，将此位清“0”后再写“1”。在清“0”后且在写“1”之前，不能发生中断和DMA传送。在EW0模式时，必须用非闪存区的程序写此位。在选择NMI功能时，必须在$P8_5$/NMI/SD引脚为“H”电平的状态下写此位。如果将FMR01位清“0”，FMR01位和FMR11位就都为“0”。

注2. 在置“1”时，必须在FMR01位为“1”的状态下，将此位清“0”后再写“1”。在清“0”后且在写“1”前，不能发生中断和DMA传送。

注3. 在进行1000次及1000次以上的改写时，必须将此位设定为“1”(有等待)。如果将FMR17位置“1”(有等待)，就与PM17位无关，在存取块A和块B时插入1个等待。在存取其他块和内部RAM时，与FMR17位无关为PM17的设定。

图 21.6 FMR0 和 FMR1 寄存器

闪存控制寄存器4

| b7 | b6 | b5 | b4 | b3 | b2 | b1 | b0 |
|---|---|---|---|---|---|---|---|
| 0 | | 0 | 0 | 0 | 0 | | |

符号 FMR4　　地址 $01B3_{16}$　　复位后的值 $01000000_2$

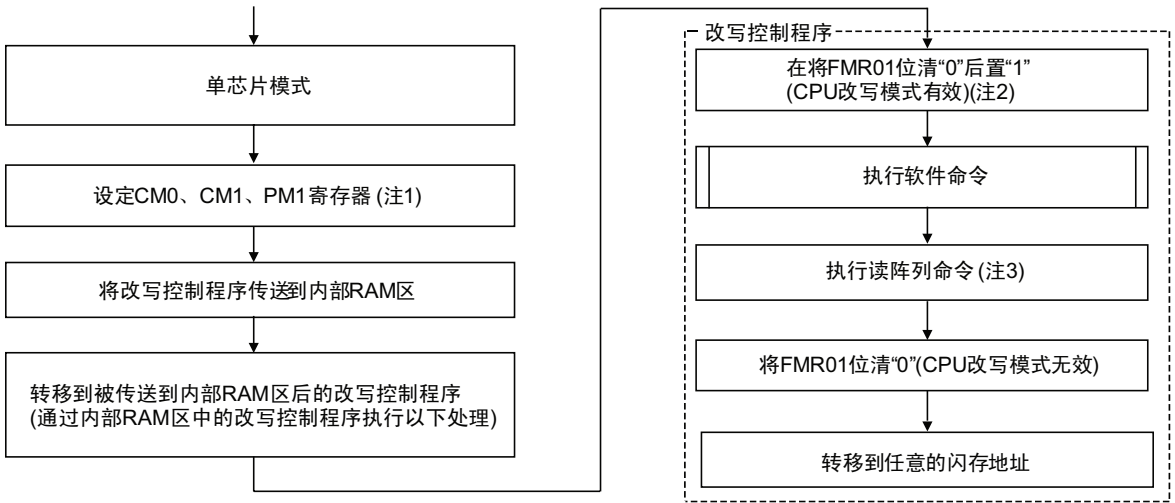
| 位符号 | 位名 | 功能 | RW |
|---|---|---|---|
| FMR40 | 擦除挂起機能允许位(注1) | 0: 禁止<br>1: 允许 | RW |
| FMR41 | 擦除挂起请求位(注2) | 0: 开始擦除<br>1: 请求挂起 | RW |
| $\overline{\text{(b5-b2)}}$ | 保留位 | 必须清“0” | RO |
| FMR46 | 擦除状态 | 0: 自动擦除运行中<br>1: 停止自动擦除<br>(擦除挂起模式) | RO |
| $\overline{\text{(b7)}}$ | 保留位 | 必须清“0” | RW |

注1. 在置“1”时，必须将此位清“0”后再写“1”。在清“0”后且在写“1”之前，不能发生中断和DMA传送。
在EW0模式时，必须用非闪存区的程序写此位。

注2. 此位只在擦除挂起允许位(FMR40)为“1”时有效,只有在从擦除命令开始执行到擦除结束的期间才能进行写操作(不在此期间时为“0”)。
在EW0模式中，能通过程序对此位写“0”或“1”。
在EW1模式中，如果在FMR40位为“1”时并且在擦除中发生可屏蔽中断，此位就自动变为“1”。不能通过程序写“1”(可清“0”)。

图 21.7　FMR4 寄存器

EW0模式执行步骤




注1. 必须通过CM0寄存器的CM06位、CM1寄存器的CM17～CM16位将CPU时钟设定为小于等于10MHz。另外，必须将PM1寄存器的PM17位置“1”(有等待)。

注2. 在将FMR01位置“1”时，必须在给FMR01位写“0”后继续写“1”。在写“0”后且在写“1”前，不能发生中断和DMA传送。
必须通过内部闪存以外的区域进行FMR01位的写操作。另外，在选择$\overline{\text{NMI}}$功能时，必须在P85/$\overline{\text{NMI}}$/SD引脚为“H”电平的状态下进行。

注3. 必须在执行读阵列命令后将CPU改写模式 置为无效。

图 21.8　EW0 模式的设定和解除方法

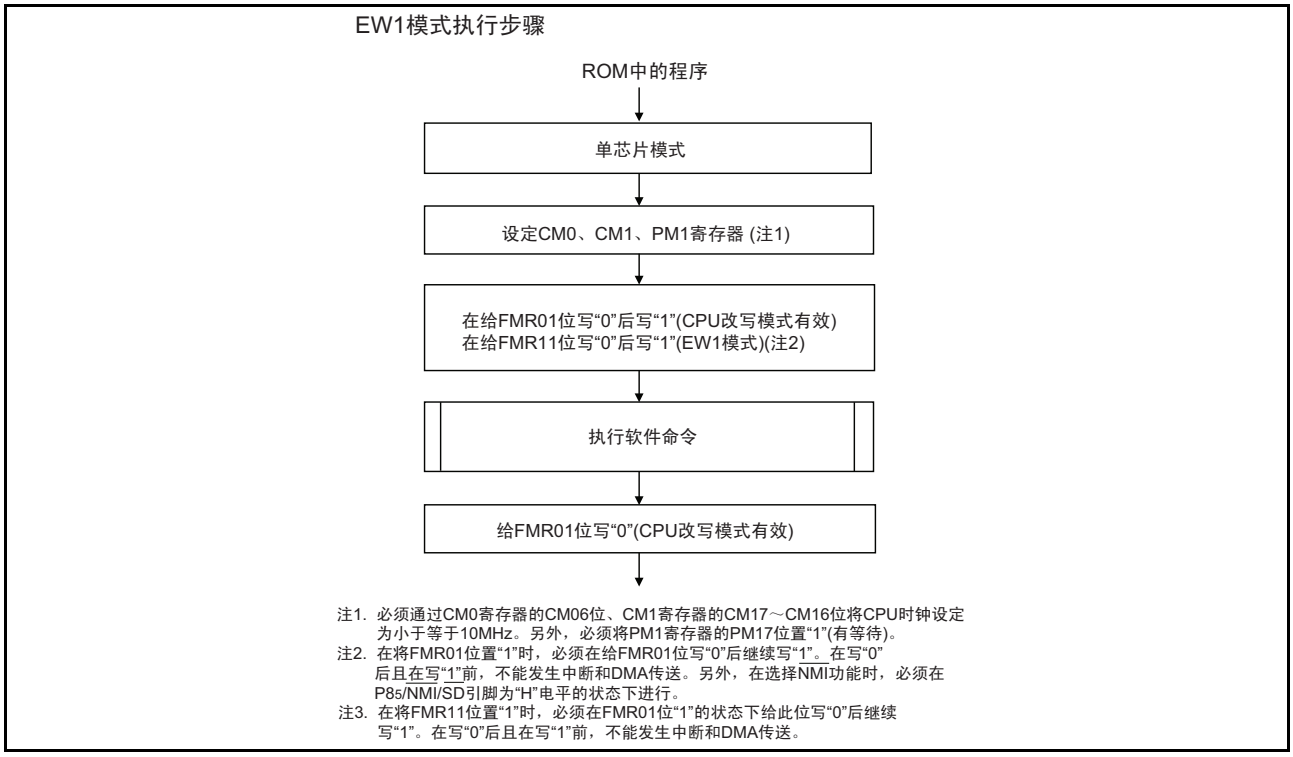



图 21.9 EW1 模式的设定和解除方法

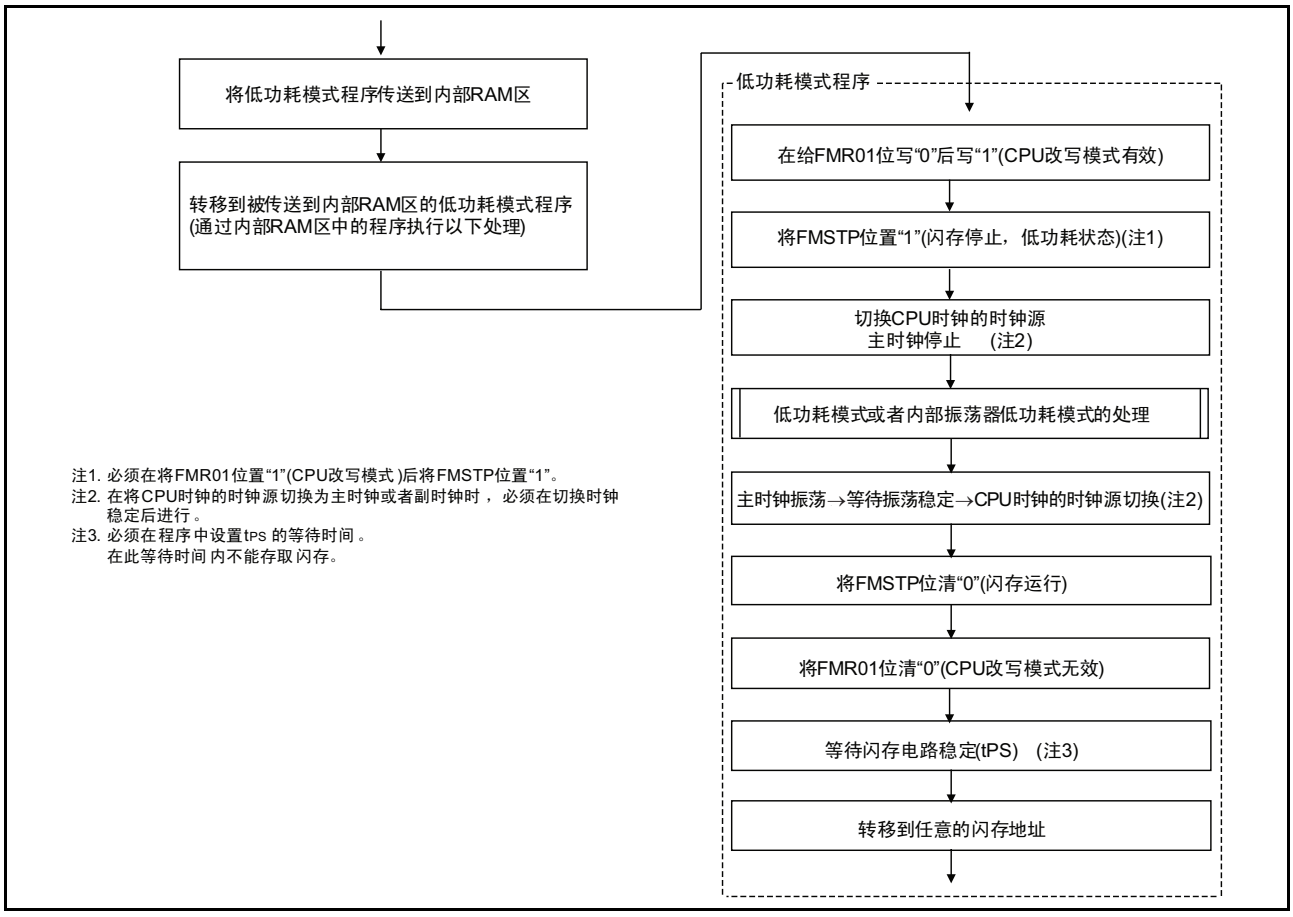



图 21.10 低功耗模式前后的处理

## 21.6 CPU 改写模式的注意事项

在 CPU 改写模式下改写闪存时的注意事项如下所示。

### 21.6.1 运行速度

如果 CPU 时钟源为主时钟，就在进入 CPU 改写模式 （EW0、 EW1 模式）前，必须通过 CM0 寄存器的 CM06 位和 CM1 寄存器的 CM17 ～ CM16 位将 CPU 时钟设定为不超过 10MHz ；另外，如果通过内部振荡器将 CPU 时钟源选择为 f3 （ROC），就在进入 CPU 改写模式 （EW0、 EW1 模式）前，将 ROCR 寄存器的 ROCR3 ～ ROCR2 位设定为 4 分频或者 8 分频。

不论是何种情况，都必须将 PM1 寄存器的 PM17 位置 “1”（有等待）。

### 21.6.2 禁止使用的指令

在 EW0 模式下，由于以下指令参照闪存内的数据，所以不能使用 :

UND 指令、 INTO 指令、 JMPS 指令、 JSRS 指令、 BRK 指令

### 21.6.3 中断

EW0 模式

- 可变向量表中有向量的中断可以将向量移到 RAM 区来使用。
- 因为在中断发生时强制初始化 FMR0 寄存器和 FMR1，所以能使用 $\overline{\text{NMI}}$ 中断和看门狗定时器中断。但是，必须给固定向量表设定各中断程序的转移地址，需要中断程序。在发生 $\overline{\text{NMI}}$ 中断、看门狗定时器中断时，中止改写运行，所以在中断程序结束后需要再次将 FRM01 位置 “1”，重新进行擦除或者编程的运行。
- 由于地址匹配中断参照闪存内的数据，所以不能使用。

EW1 模式

- 在自动编程或者禁止擦除挂起功能的自动擦除期间，不能接受可变向量表中具有向量的中断或者地址匹配中断。

### 21.6.4 存取方法

在将 FMR01 位、 FMR02 位、 FMR11 和 FMR16 位置 “1” 时，必须在给对象位清 “0” 后再写 “1”。在清 “0” 后并且在写 “1” 之前，不能发生中断和 DMA 传送。另外，在选择 $\overline{\text{NMI}}$ 功能时，必须在 $P8_5/\overline{\text{NMI}}/\overline{\text{SD}}$ 引脚为 “H” 电平的状态下进行。

### 21.6.5 用户 ROM 区的改写

#### 21.6.5.1 EW0 模式

- 在对保存改写控制程序的块进行改写过程中，如果电源电压降低，改写控制程序就不能被正常改写，此后有可能发生闪存不能改写的情况。此时，必须使用标准串行输入 / 输出模式或者并行输入 / 输出模式。

#### 21.6.5.2 EW1 模式

- 不能改写保存改写控制程序的块。

### 21.6.6 DMA 传送

在 EW1 模式并且 FMR0 寄存器的 FMR00 位为 “0”（自动编程、自动擦除期间）期间，不能进行 DMA 传送。

### 21.6.7 命令、数据的写

必须给偶数地址写命令码和数据。

### 21.6.8 等待模式

在转移到等待模式时，必须在将 FMR01 位清 “0”（CPU 改写模式无效）后执行 WAIT 指令。

### 21.6.9 停止模式

在转移到停止模式时，必须在将 FMR01 位清 “0”（CPU 改写模式无效）、禁止 DMA 传送后执行将 CM10 位置 “1”（停止模式）的指令。

### 21.6.10 低功耗模式、内部振荡器低功耗模式

在 CM05 位为 “1”（主时钟停止）时不能执行以下命令 :

- 编程
- 块擦除

## 21.7 软件命令

以下说明软件命令。以 16 位为单位对用户 ROM 区内的偶数地址进行命令和数据的读写操作。写命令码时，忽视高 8 位 （$D_{15}$ ～ $D_8$）。

表 21.5 软件命令一览表

| 软件命令 | 第 1 总线周期 | | | 第 2 总线周期 | | |
|---|---|---|---|---|---|---|
| | 模式 | 地址 | 数据 （$D_{15}$ ～ $D_0$） | 模式 | 地址 | 数据 （$D_{15}$ ～ $D_0$） |
| 读阵列 | 写 | X | $xxFF_{16}$ | | | |
| 读状态寄存器 | 写 | X | $xx70_{16}$ | 读 | X | SRD |
| 清除状态寄存器 | 写 | X | $xx50_{16}$ | | | |
| 编程 | 写 | WA | $xx40_{16}$ | 写 | WA | WD |
| 块擦除 | 写 | X | $xx20_{16}$ | 写 | BA | $xxD0_{16}$ |

SRD: 状态寄存器数据 （$D_7$ ～ $D_0$）

WA: 写地址 （但是必须为偶数地址）

WD: 写数据 （16 位）

BA: 块的最高位地址 （但是必须为偶数地址）

X: 用户 ROM 区内的任意偶数地址

xx: 命令码的高 8 位 （被忽视）

### 21.7.1 读阵列命令 ($FF_{16}$)

这是读闪存的命令。

如果在第 1 总线周期写 “$xxFF_{16}$”，就进入读阵列模式。如果下一个总线周期以后输入读地址，就能以 16 位为单位读取指定地址的内容。

读阵列模式被保持到写其它命令为止，所以能读取多个地址的内容。

### 21.7.2 读状态寄存器命令 ($70_{16}$)

这是读状态寄存器的命令。

如果在第 1 总线周期写 “$xx70_{16}$”，就能在第 2 总线周期读取状态寄存器（请参照 “21.8 状态寄存器”）。必须读取用户 ROM 区内的偶数地址。

不能在 EW1 模式执行此命令。

### 21.7.3 清除状态寄存器命令 ($50_{16}$)

这是将状态寄存器清 “0” 的命令。

如果在第 1 总线周期写 “$xx50_{16}$”， FMR0 寄存器的 FMR06 ～ FMR07 位和状态寄存器的 SR4 ～ SR5 位就变为 “0”。

### 21.7.4 编程命令 (4016)

这是以 1 字 （2 个字节）为单位对闪存写数据的命令。

如果在第 1 总线周期写 “xx4016”，并且在第 2 总线周期给写地址写数据时，就开始自动编程 （数据的编程和验证）。第 1 总线周期的地址值必须与在第 2 总线周期指定的编程地址相同，且为偶数地址。

能通过 FMR0 寄存器的 FMR00 位确认自动编程结束。 FMR00 位在自动编程期间为 “0”，在结束后变为 “1”。

在自动编程结束后，能通过 FMR0 寄存器的 FMR06 位获知自动编程的结果（参照“21.8.4 全状态检查”）。

另外，能禁止各块的编程 （参照表 21.4）。

不能对已编程的地址进行追加写。

如果在编程命令的后面立即执行非编程命令，必须将和在编程命令的第 2 总线周期指定的编程地址相同的地址改为在下一个命令的第 1 总线周期指定的地址值。

在 EW1 模式下，不能对已装入改写控制程序的地址执行此命令。

在 EW0 模式下，开始自动编程的同时变为读状态寄存器模式，能读取状态寄存器。状态寄存器的 bit7 （SR7）在开始自动编程的同时变为 “0”，在结束自动编程的同时恢复为 “1”。此时的读状态寄存器模式被继续保持到下次写读阵列命令为止。另外，在自动编程结束后，能通过读取状态寄存器获知自动编程的结果。

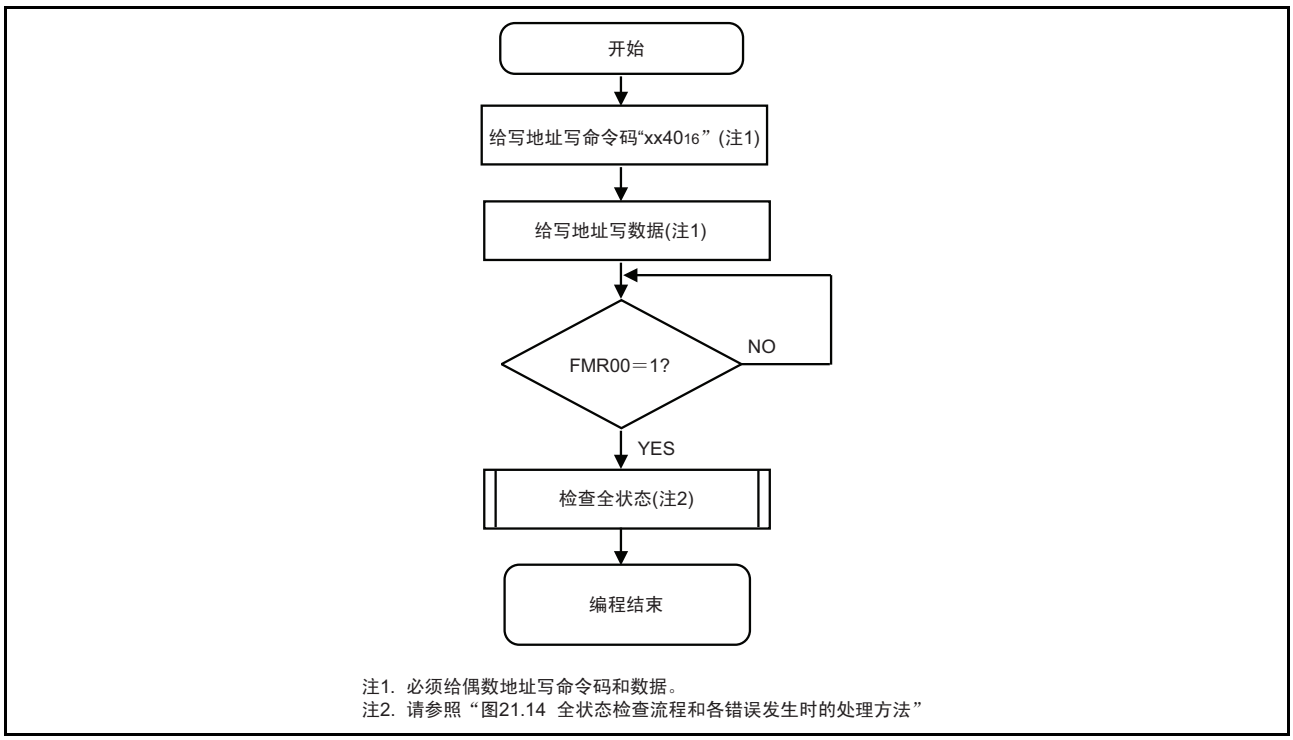



图 21.11 编程流程

### 21.7.5 块擦除

如果在第 1 总线周期写 “xx20$_{16}$”，并且在第 2 总线周期给块的最高位地址 （偶数地址）写 “xxD0$_{16}$”，就开始自动擦除 （擦除和擦除验证）指定的块。

通过 FMR0 寄存器的 FMR00 位确认自动擦除的结束。

FMR00 位在自动擦除期间为 “0”（忙），在自动擦除结束后变为 “1”（就绪）。

在 EW0 模式下使用擦除挂起功能时，必须通过 FMR4 寄存器的 FMR46 位确认擦除挂起的转移。 FMR46 位在自动擦除运行过程中为 “0”，在自动擦除停止 （转移到擦除挂起）后为 “1”。

在自动擦除结束后，能通过 FMR0 寄存器的 FMR07 位获知自动擦除的结果（参照“21.8.4 全状态检查”）。

另外，能禁止各块的擦除 （参照图 21.4）。

不使用擦除挂起功能时的块擦除流程示例如图 21.12、使用擦除挂起功能时的块擦除流程示例如图 21.13 所示。

在 EW1 模式下，不能对已装入改写控制程序的块执行此命令。

在 EW0 模式下，开始自动擦除的同时变为读状态寄存器模式，能读取状态寄存器。状态寄存器的 bit7 （SR7）在开始自动擦除的同时变为 “0”，在结束自动擦除的同时恢复为 “1”。此时的读状态寄存器模式被继续保持到下次写读阵列命令为止。

另外，在发生擦除错误后，必须至少执行 3 次清除状态寄存器命令→块擦除命令，直至不发生擦除错误为止。

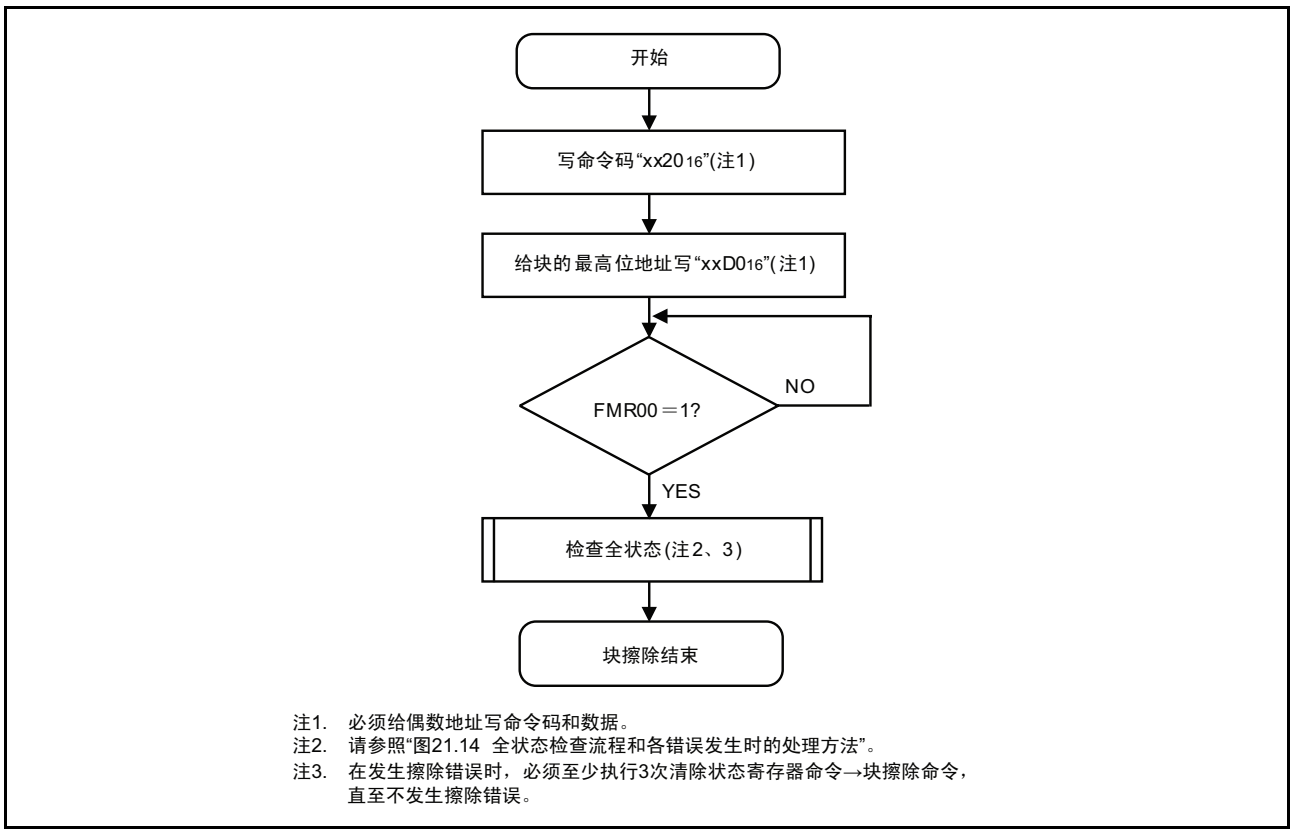
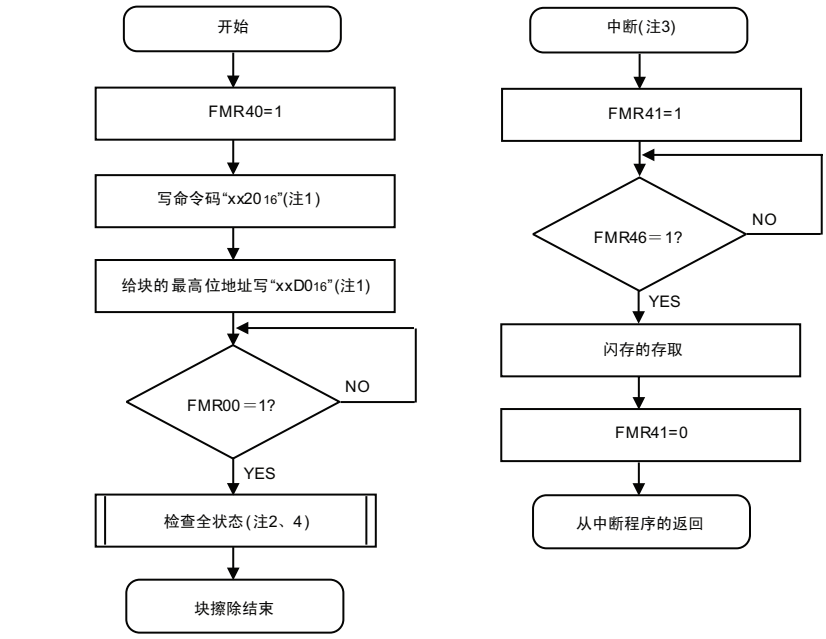
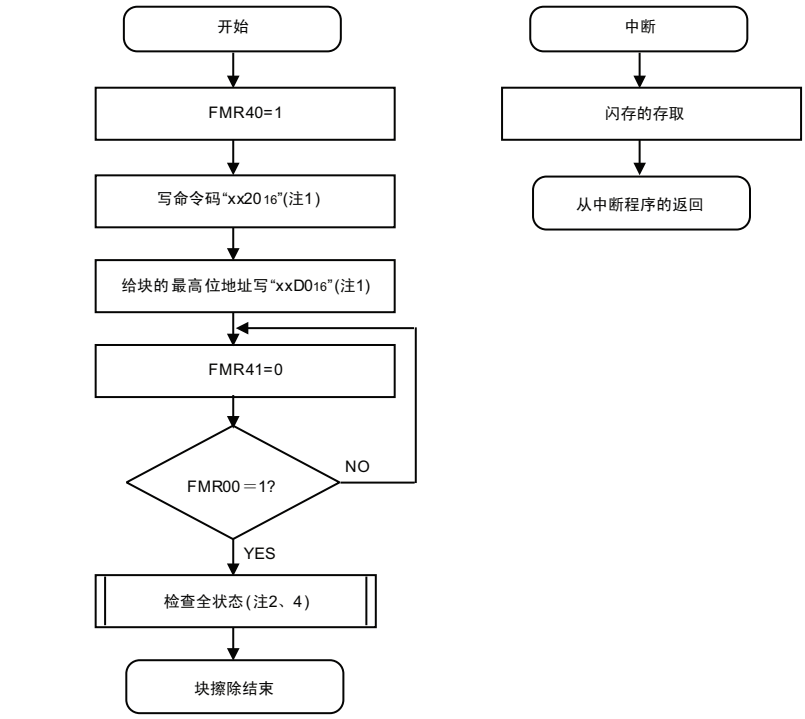



图 21.12 块擦除流程 （未使用擦除挂起功能时）

(EW0模式)




(EW1模式)




注1. 必须给偶数地址写命令码和数据。
注2. 在发生擦除错误时，必须至少执行3次清除状态寄存器命令→块擦除命令，直至不发生擦除错误。
注3. 在EW0模式中，必须将使用的中断向量表配置在RAM区。
注4. 请参照“图21.14 全状态检查流程和各错误发生时的处理方法”。

图 21.13 块擦除流程 （使用擦除挂起功能时）

## 21.8 状态寄存器

状态寄存器是表示闪存的运行状态、擦除和编程的正常 / 错误结束等状态的寄存器。能通过 FMR0 寄存器的 FMR00、 FMR06、 FMR07 位读取状态寄存器的状态。

状态寄存器如**表 21.6** 所示。

另外，能在 EW0 模式下读取以下情况时的状态寄存器。

（1）在执行读状态寄存器命令后读取用户 ROM 区内的任意偶数地址时

（2）在执行编程命令、块擦除命令后到执行读阵列命令之前，读取用户 ROM 区内的任意偶数地址时

### 21.8.1 定序器状态 （SR7、 FMR00 位）

定序器状态表示闪存的运行状况，在自动编程或者自动擦除时为 “0”（忙），在这些运行结束的同时变为 “1”（就绪）；在擦除挂起模式下为 “0”（忙）。

### 21.8.2 擦除状态 （SR5、 FMR07 位）

请参照 “21.8.4 全状态检查”。

### 21.8.3 编程状态 （SR4、 FMR06 位）

请参照 “21.8.4 全状态检查”。

表 21.6 状态寄存器

| 状态寄存器的位 | FMR0 寄存器的位 | 状态名 | 内容 | | 复位后的值 |
|---|---|---|---|---|---|
| | | | “0” | “1” | |
| SR7($D_7$) | FMR00 | 定序器状态 | 忙 | 就绪 | 1 |
| SR6($D_6$) | — | 保留位 | — | — | — |
| SR5($D_5$) | FMR07 | 擦除状态 | 正常结束 | 错误结束 | 0 |
| SR4($D_4$) | FMR06 | 编程状态 | 正常结束 | 错误结束 | 0 |
| SR3($D_3$) | — | 保留位 | — | — | — |
| SR2($D_2$) | — | 保留位 | — | — | — |
| SR1($D_1$) | — | 保留位 | — | — | — |
| SR0($D_0$) | — | 保留位 | — | — | — |

$D_7$ ～ $D_0$: 在执行读状态寄存器命令时，表示读取的数据总线。

如果执行清除状态寄存器命令， FMR07 位 （SR5）和 FMR06 位 （SR4）就变为 “0”。

在 FMR07 位 （SR5）或者 FMR06 位 （SR4）为 “1” 时，不能接受编程、块擦除命令。

### 21.8.4 全状态检查

在发生错误时， FMR0 寄存器的 FMR06 ～ FMR07 位为 “1”，表示各错误的发生。因此，能通过检查这些状态 （全状态检查）确认执行结果。

错误和 FMR0 寄存器的状态如表 21.7、全状态检查流程和各错误发生时的处理方法如图 21.14 所示。

表 21.7 错误和 FMR0 寄存器的状态

| FMR0 寄存器（状态寄存器）的状态 | | 错误 | 错误发生条件 |
|---|---|---|---|
| FMR07 位（SR5） | FMR06 位（SR4） | | |
| 1 | 1 | 命令顺序错误 | • 没有正确写命令时<br>• 块擦除命令的第 2 总线周期写了无效数据 （有效数据为 “xxD0$_{16}$”或者 “xxFF$_{16}$”）时 （注 1）<br>• 对保护块执行了块擦除命令时<br>• 对保护块执行了编程命令时 |
| 1 | 0 | 擦除错误 | • 对没保护的块执行了块擦除命令，但是没有被正确自动擦除时 |
| 0 | 1 | 编程错误 | • 对没保护的块执行了编程命令，但是没有被正确自动编程时 |

注 1. 如果在这些命令的第 2 总线周期写 “xxFF$_{16}$”，就变为读阵列模式，同时在第 1 总线周期写的命令码无效。

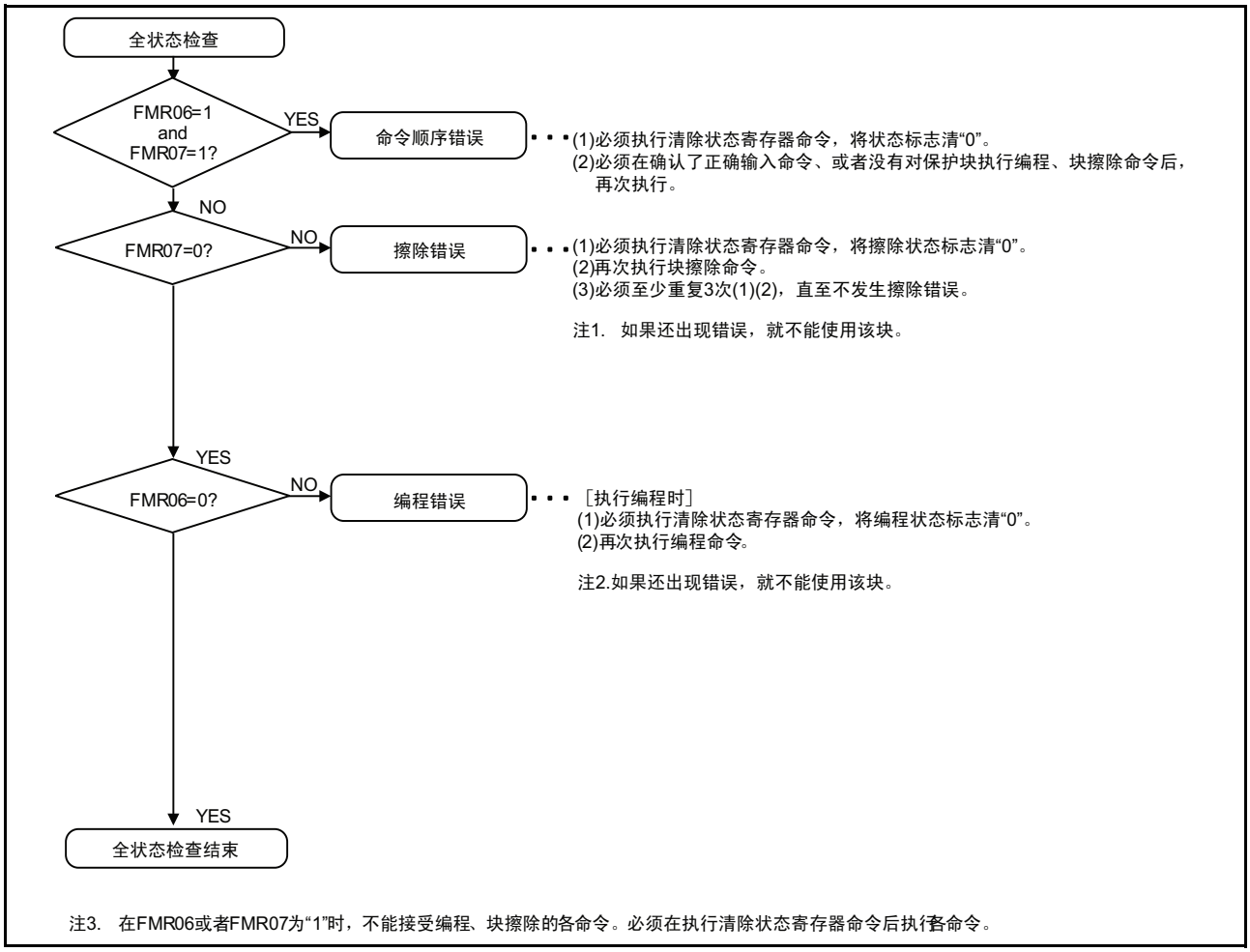



图 21.14 全状态检查流程和各错误发生时的处理方法

## 21.9 标准串行输入 / 输出模式

在标准串行输入 / 输出模式下，使用对应 M16C/29 群的串行编程器，在将单片机安装在电路板上的状态下，能改写用户 ROM 区。关于串行编程器，请向各厂商查询。另外，关于串行编程器的操作方法，请参照串行编程器的用户手册。

引脚的功能说明 （闪存标准串行输入 / 输出模式）如**表 21.8**、标准串行输入 / 输出模式时的引脚接线图如**图 21.15** ～**图 21.16** 所示。

### 21.9.1 ID 代码检查功能

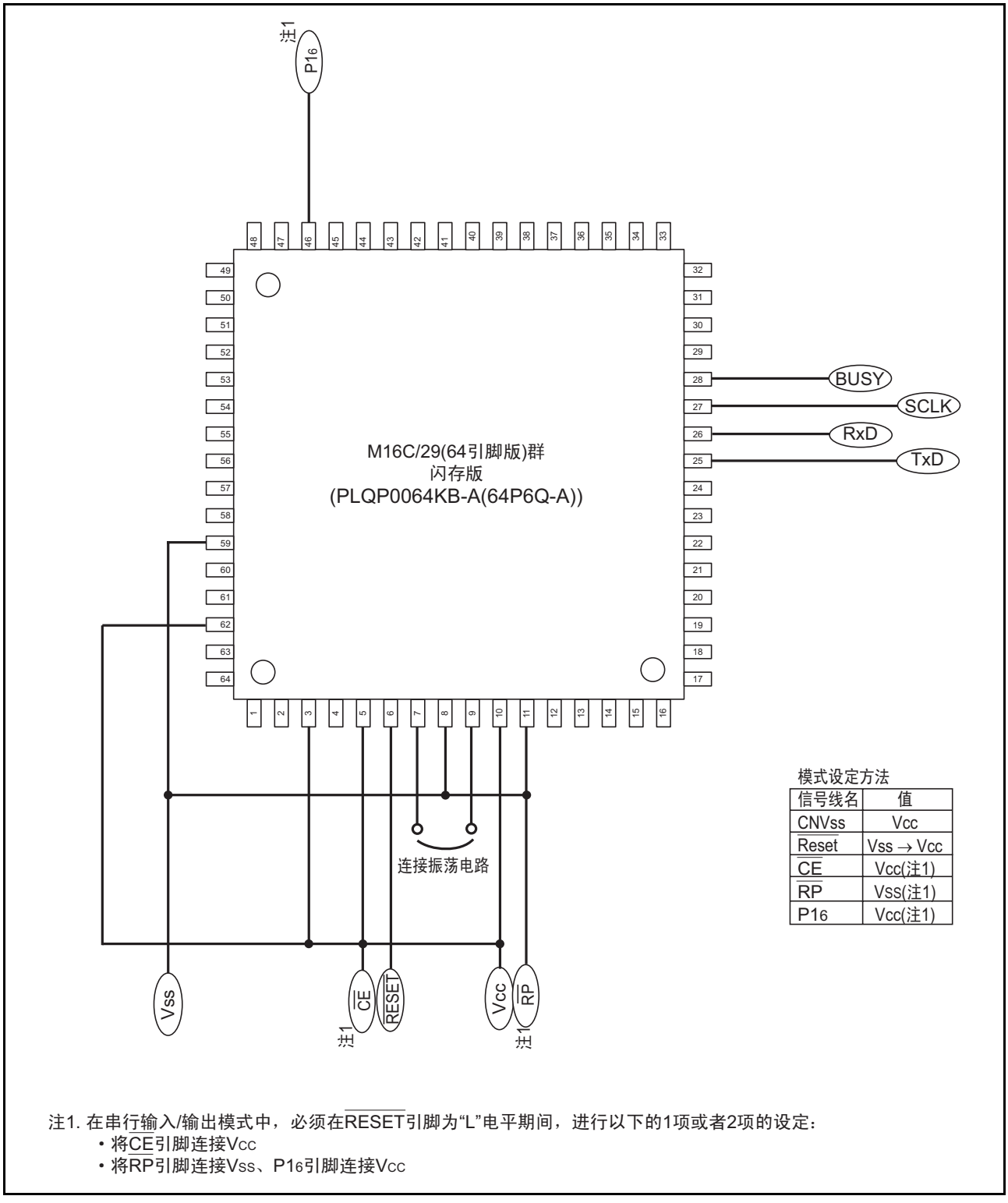
判断从串行编程器送来的 ID 代码和写在快速擦写存储器中的 ID 代码是否一致 （请参照 **“21.3 闪存改写禁止功能”**）。

表 21.8 引脚的功能说明 （闪存标准串行输入 / 输出模式）

| 引脚名 | 名称 | | 输入 / 输出 | 功能 |
|---|---|---|---|---|
| VCC、 VSS | 电源输入 | | | 必须给 VCC 引脚输入编程、擦除的保证电压，给 VSS 引脚输入 0V。 |
| CNVSS | CNVSS | | 输入 | 必须连接到 VCC。 |
| $\overline{\text{RESET}}$ | 复位输入 | | 输入 | 是复位输入引脚。在 td(ROC) 期间 , 必须将 RESET 引脚置为 “L” 电平。 |
| XIN | 时钟输入 | | 输入 | 必须在 XIN 引脚和 XOUT 引脚之间连接陶瓷谐振器或者晶体振荡器。在输入外部生成的时钟时，必须从 XIN 引脚输入，并且 XOUT 引脚开路。 |
| XOUT | 时钟输出 | | 输出 | |
| AVCC、 AVSS | 模拟电源输入 | | | AVCC 必须连接到 VCC， AVSS 必须连接到 VSS。 |
| VREF | 基准电压输入 | | 输入 | 是 A/D 转换器的基准电压输入引脚。 |
| P00 ～ P07 | 输入端口 P0 | | 输入 | 必须输入 “H” 或 “L” 电平，或者开路。 |
| P10 ～ P15、 P17 | 输入端口 P1 | | 输入 | 必须输入 “H” 或 “L” 电平，或者开路。 |
| P16 | P16 输入 | | 输入 | 在 $\overline{\text{RESET}}$ 引脚为 “L” 电平期间，必须连接 VCC。（注 2） |
| P20 ～ P27 | 输入端口 P2 | | 输入 | 必须输入 “H” 或 “L” 电平，或者开路。 |
| P30 ～ P37 | 输入端口 P3 | | 输入 | 必须输入 “H” 或 “L” 电平，或者开路。 |
| P60 ～ P63 | 输入端口 P6 | | 输入 | 必须输入 “H” 或 “L” 电平，或者开路。 |
| P64 | BUSY 输出 | | 输出 | 标准串行输入 / 输出模式 1: 为 BUSY 信号的输出引脚。<br>标准串行输入 / 输出模式 2: 为用于引导程序运行检查的监视信号输出引脚。 |
| P65 | SCLK 输入 | | 输入 | 标准串行输入 / 输出模式 1: 为串行时钟的输入引脚。<br>标准串行输入 / 输出模式 2: 必须输入 “L” 电平。 |
| P66 | RXD 输入 | | 输入 | 是串行数据的输入引脚。 |
| P67 | TXD 输出 | | 输出 | 是串行数据的输出引脚。（注 1） |
| P70 ～ P77 | 输入端口 P7 | | 输入 | 必须输入 “H” 或 “L” 电平，或者开路。 |
| P80 ～ P84、 P87 | 输入端口 P8 | | 输入 | 必须输入 “H” 或 “L” 电平，或者开路。 |
| P85 | $\overline{\text{RP}}$ 输入 | | 输入 | 在 $\overline{\text{RESET}}$ 引脚为 “L” 电平期间，必须连接 VSS。（注 2） |
| P86 | $\overline{\text{CE}}$ 输入 | | 输入 | 在 $\overline{\text{RESET}}$ 引脚为 “L” 电平期间，必须连接 VCC。（注 2） |
| P90 ～ P92、 P95 ～ P97 | 输入端口 P9 | | 输入 | 必须输入 “H” 或 “L” 电平，或者开路。 |
| P93 | 输入端口 P93 | Normal -ver. | 输入 / 输出 | 一定期间内输出 “H” 电平。必须输入 “H” 电平，或者开路。 |
| | | T-ver. V-ver. | 输入 | 必须输入 “H” 或 “L” 电平，或者开路。 |
| P100 ～ P107 | 输入端口 P10 | | 输入 | 必须输入 “H” 或 “L” 电平，或者开路。 |

注 1. 使用标准串行输入 / 输出模式 1 时，必须在 $\overline{\text{RESET}}$ 引脚为 “L” 电平期间给 TXD 引脚输入 “H” 电平。因此，必须经过电阻连接到 VCC。在复位后，因为此引脚变为数据输出引脚，所以必须调整系统的上拉电阻值，使其不影响数据的传送。

注 2. 在 $\overline{\text{RESET}}$ 引脚为 “L” 电平期间，必须进行以下的 1 项或者 2 项的设定：
- 将 $\overline{\text{CE}}$ 引脚连接 VCC
- 将 $\overline{\text{RP}}$ 引脚连接 VSS、 P16 引脚连接 VCC

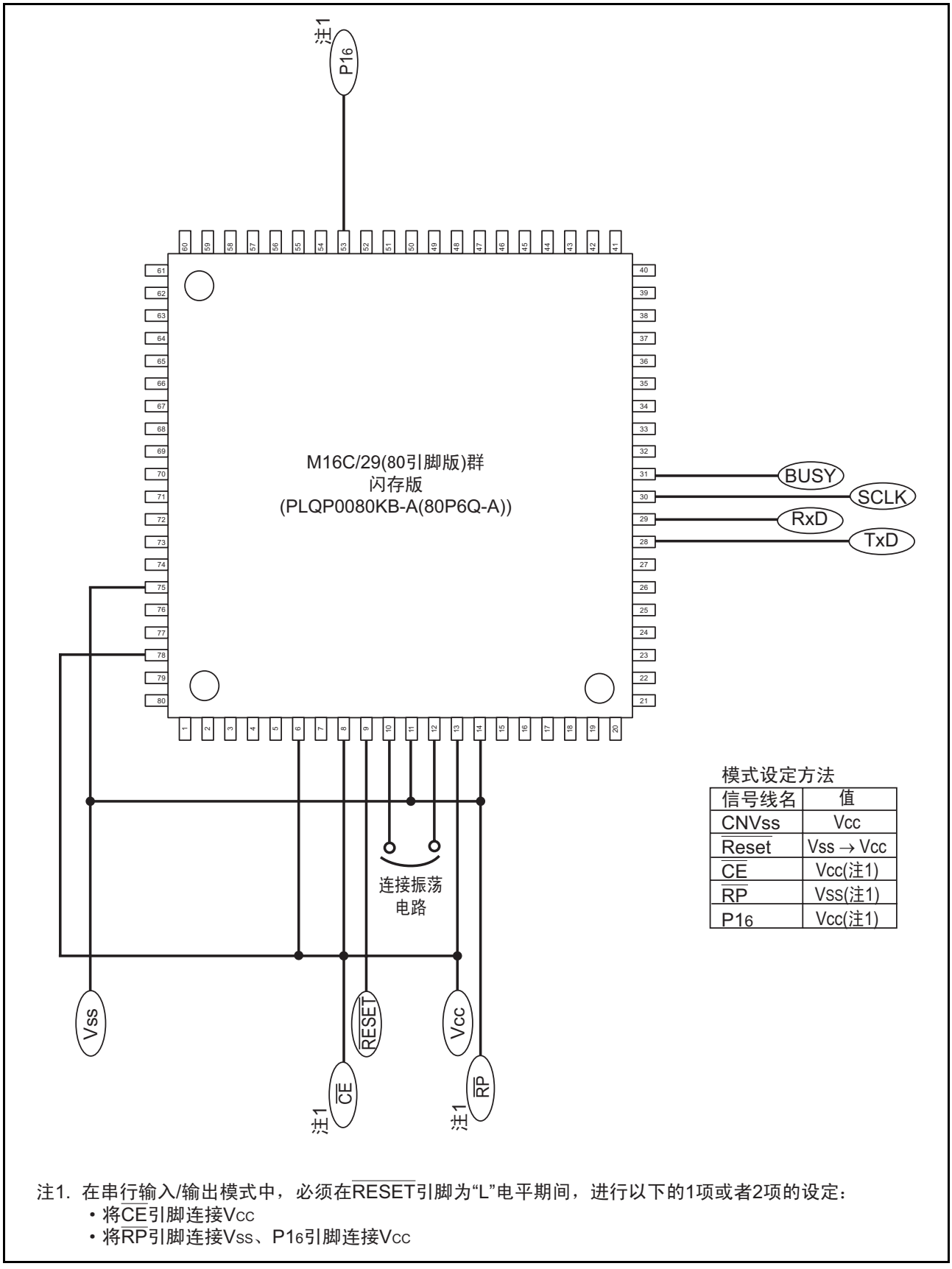



模式设定方法

| 信号线名 | 值 |
|---|---|
| CNVss | Vcc |
| Reset | Vss → Vcc |
| CE | Vcc(注1) |
| RP | Vss(注1) |
| P16 | Vcc(注1) |

注1. 在串行输入/输出模式中，必须在RESET引脚为“L”电平期间，进行以下的1项或者2项的设定：
- 将CE引脚连接Vcc
- 将RP引脚连接Vss、P16引脚连接Vcc

图 21.15 标准串行输入 / 输出模式时的引脚接线图 （1）




模式设定方法

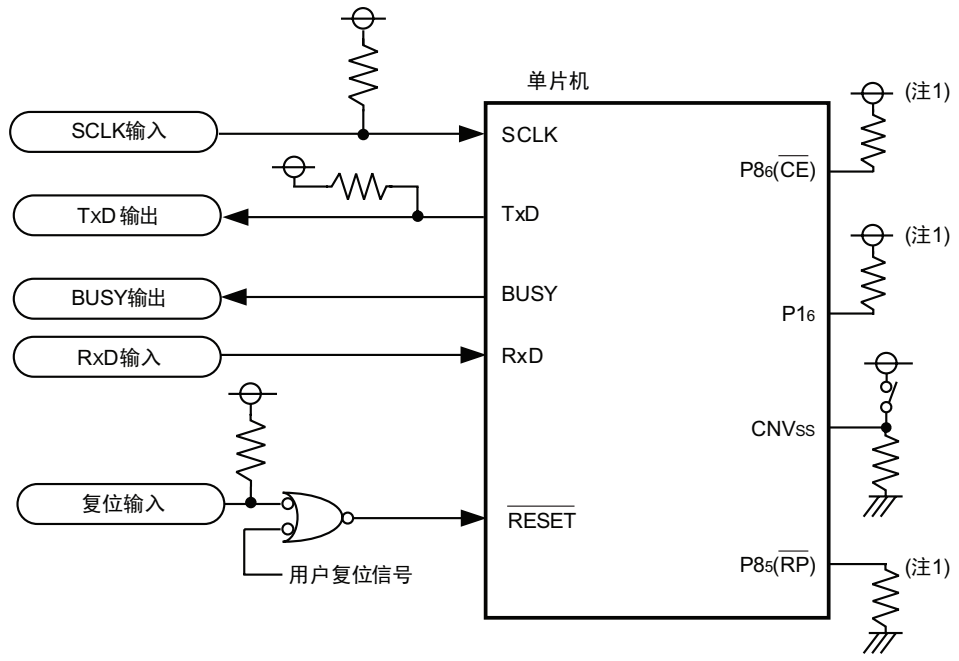
| 信号线名 | 值 |
|---|---|
| CNVss | Vcc |
| $\overline{\text{Reset}}$ | Vss → Vcc |
| $\overline{\text{CE}}$ | Vcc(注1) |
| $\overline{\text{RP}}$ | Vss(注1) |
| P16 | Vcc(注1) |

注1. 在串行输入/输出模式中，必须在$\overline{\text{RESET}}$引脚为“L”电平期间，进行以下的1项或者2项的设定：
- 将$\overline{\text{CE}}$引脚连接Vcc
- 将$\overline{\text{RP}}$引脚连接Vss、P16引脚连接Vcc

图 21.16 标准串行输入 / 输出模式时的引脚接线图 （2）

## 21.9.2 标准串行输入 / 输出模式时的引脚处理例

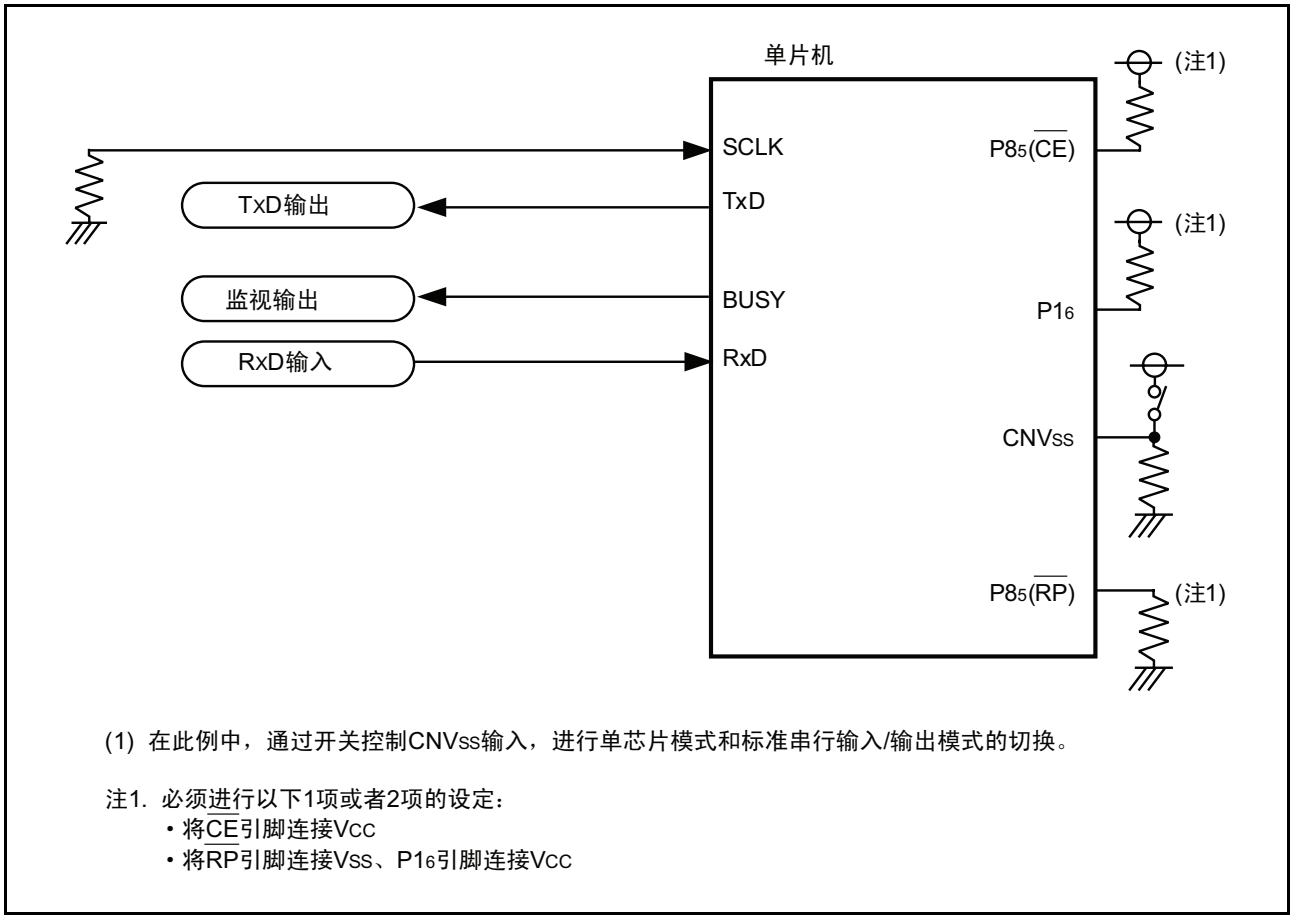
使用标准串行输入 / 输出模式 1 时的引脚处理例如图 21.17、使用标准串行输入 / 输出模式 2 时的引脚处理例如图 21.18 所示。控制的引脚等因编程器而不同，所以详细内容请参照编程器手册。




(1) 控制的引脚、外部电路因编程器而不同。详细内容请参照编程器手册。
(2) 在此例中，通过开关控制CNVSS输入，进行单芯片模式和标准串行输入/输出模式的切换。
(3) 在标准输入/输出模式1中，如果在串行输入/输出模式中用户复位信号有可能变为"L"电平时，必须使用跨接线开关等将用户复位信号和RESET引脚断开。

注1. 必须进行以下1项或者2项的设定：
- 将CE引脚连接VCC
- 将RP引脚连接VSS、P16引脚连接VCC

图 21.17 使用标准串行输入 / 输出模式 1 时的引脚处理例




(1) 在此例中，通过开关控制CNVss输入，进行单芯片模式和标准串行输入/输出模式的切换。

注1. 必须进行以下1项或者2项的设定：
- 将CE引脚连接Vcc
- 将RP引脚连接Vss、P16引脚连接Vcc

图 21.18 使用标准串行输入 / 输出模式 2 时的引脚处理例

## 21.10 并行输入 / 输出模式

在并行输入 / 输出模式，使用对应 M16C/29 群的并行编程器，能改写用户 ROM 区。关于并行编程器，请向各厂商查询。另外，关于并行编程器的操作方法，请参照并行编程器的用户手册。

### 21.10.1 ROM 代码保护功能

是禁止读或者改写闪存的功能 （请参照 “21.3 闪存改写禁止功能”）。

## 21.11 CAN 输入 / 输出模式

**注意**

M16C/29T-ver.、 V-ver. 中不能使用此功能。

在 CAN 输入 / 输出模式，使用对应 M16C/29 群的 CAN 编程器，在将单片机安装在电路板的状态下，能改写用户 ROM 区。关于 CAN 编程器，请向各生产厂商查询。另外，关于 CAN 编程器的操作方法，请参照 CAN 编程器的用户手册。

引脚功能的说明（CAN 输入 / 输出模式）如**表 21.9** 所示，CAN 输入 / 输出模式时的引脚接线图如**图 21.19**、**图 21.20** 所示。

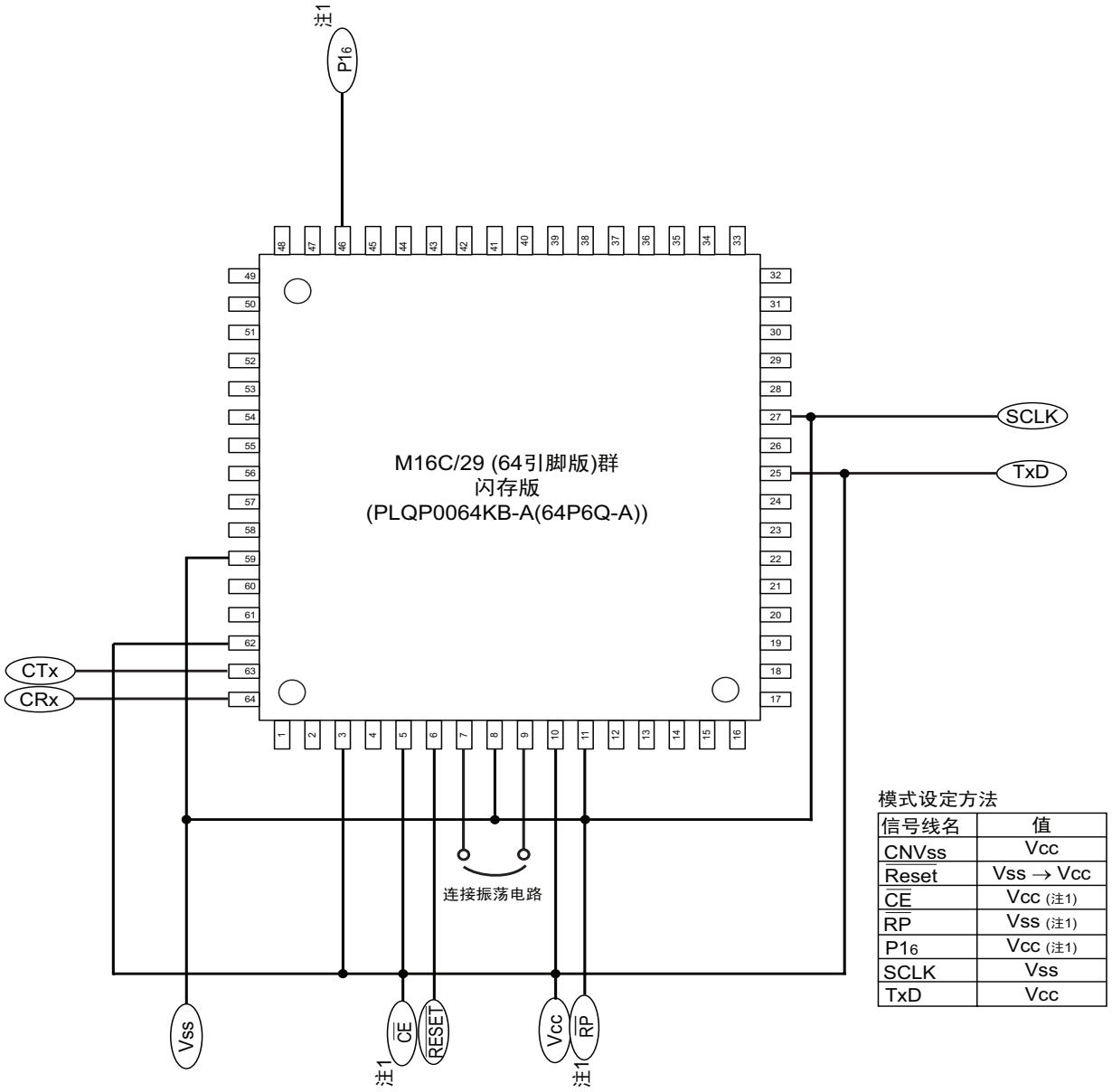
### 21.11.1 ID 代码检查功能

判断从 CAN 编程器送来的 ID 代码是否和写在闪存中的 ID 代码是否匹配 （参照 **“21.3 闪存改写禁止功能”**）。

表 21.9 引脚功能的说明 （CAN 输入 / 输出模式）

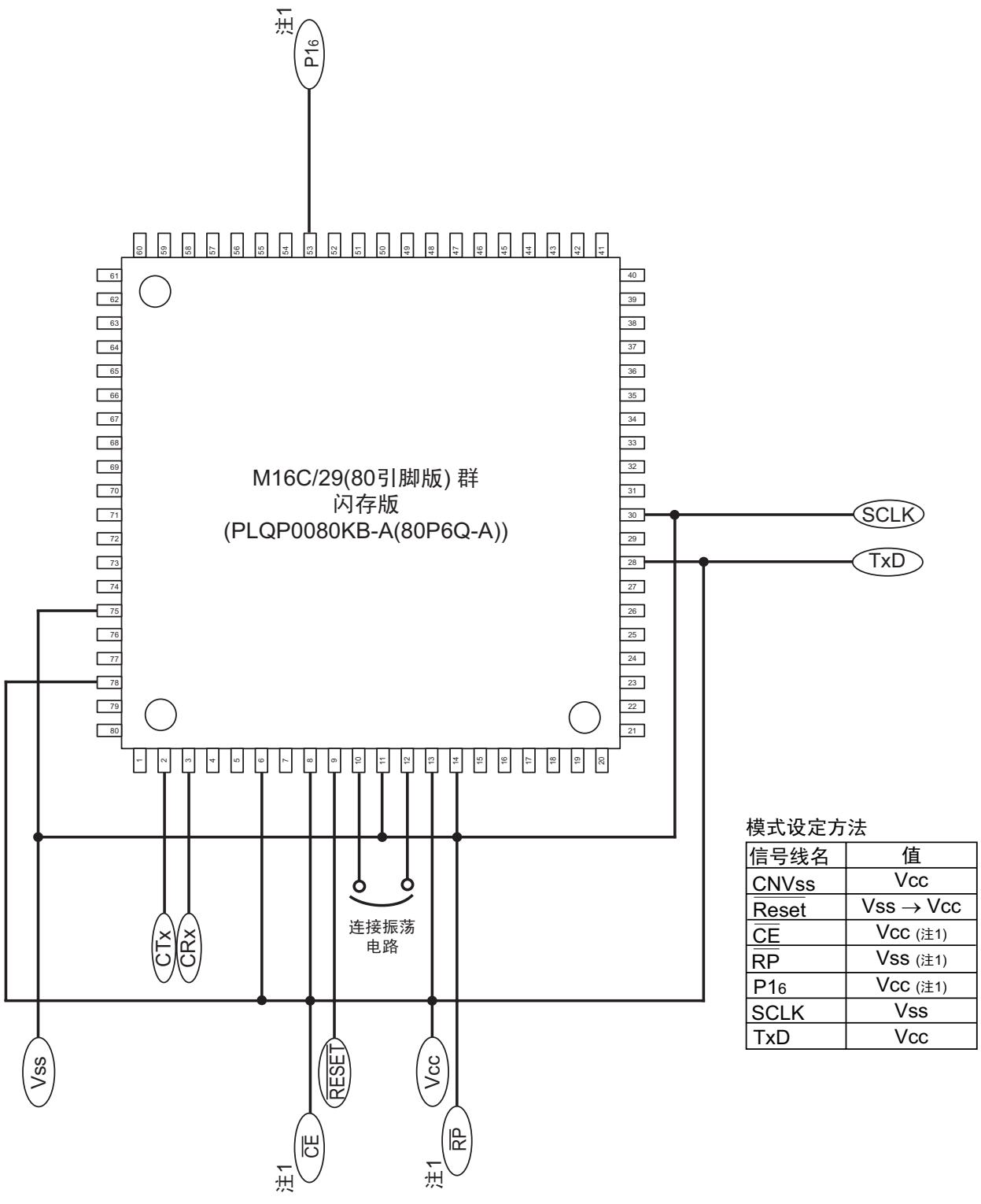
| 引脚名 | 名称 | 输入 / 输出 | 功能 |
|---|---|---|---|
| VCC、 VSS | 电源输入 | | 必须给 VCC 引脚输入编程、擦除的保证电压。给 VSS 输入 0V。 |
| CNVSS | CNVSS | 输入 | 必须连接 VCC。 |
| $\overline{\text{RESET}}$ | 复位输入 | 输入 | 复位输入的引脚。 td(ROC) 期间，必须向 $\overline{\text{RESET}}$ 引脚输入“L”电平。 |
| XIN | 时钟输入 | 输入 | 必须在 XIN 和 XOUT 之间连接陶瓷谐振器或晶体振荡器。在输入外部生成的时钟时，必须从 XIN 输入，并将 XOUT 开路。 |
| XOUT | 时钟输出 | 输出 | |
| AVCC、 AVSS | 模拟电源输入 | | 必须将 AVCC 连接到 VCC、将 AVSS 连接到 VSS。 |
| VREF | 基准电压输入 | 输入 | A/D 转换器的基准电压输入引脚。 |
| P00 ～ P07 | 输入端口 P0 | 输入 | 输入“H”电平、“L”电平或者开路。 |
| P10 ～ P15、 P17 | 输入端口 P1 | 输入 | 输入“H”电平、“L”电平或者开路。 |
| P16 | P16 输入 | 输入 | 在 RESET 引脚为 “L”期间，必须连接 VCC。（注 1） |
| P20 ～ P27 | 输入端口 P2 | 输入 | 输入“H”电平、“L”电平或者开路。 |
| P30 ～ P37 | 输入端口 P3 | 输入 | 输入“H”电平、“L”电平或者开路。 |
| P60 ～ P64、 P66 | 输入端口 P6 | 输入 | 输入“H”电平、“L”电平或者开路。 |
| P65 | SCLK 输入 | 输入 | 输入“L”电平。 |
| P67 | TxD 输出 | 输出 | 输入“H”电平。 |
| P70 ～ P77 | 输入端口 P7 | 输入 | 输入“H”电平、“L”电平或者开路。 |
| P80 ～ P84、 P87 | 输入端口 P8 | 输入 | 输入“H”电平、“L”电平或者开路。 |
| P85 | $\overline{\text{RP}}$ 输入 | 输入 | 在 $\overline{\text{RESET}}$ 引脚为 “L”期间，必须连接 VCC。（注 1） |
| P86 | $\overline{\text{CE}}$ 输入 | 输入 | 在 $\overline{\text{RESET}}$ 引脚为 “L”期间，必须连接 VCC。（注 1） |
| P90 ～ P91、 P95 ～ P97 | 输入端口 P9 | 输入 | 输入“H”电平、“L”电平或者开路。 |
| P92 | CRX 输入 | 输入 | 必须连接 CAN 收发器。 |
| P93 | CTX 输出 | 输出 | 必须连接 CAN 收发器。 |
| P100 ～ P107 | 输入端口 P10 | 输入 | 输入“H”电平、“L”电平或者开路。 |

注 1. 在 $\overline{\text{RESET}}$ 为 “L”电平期间，必须设定下述条件的一个或两个。
- 将 $\overline{\text{CE}}$ 引脚连接到 VCC
- 将 $\overline{\text{RP}}$ 引脚连接到 VSS、并将 P16 引脚连接到 VCC




注1．在CAN输入/输出模式中，RESET引脚为“L”电平期间，必须设定下述条件中的一个或两个。
- 将CE引脚连接到VCC
- 将RP引脚连接到VSS、P16引脚连接到VCC

图 21.19 CAN 输入 / 输出模式时的引脚接线图 （1）




模式设定方法

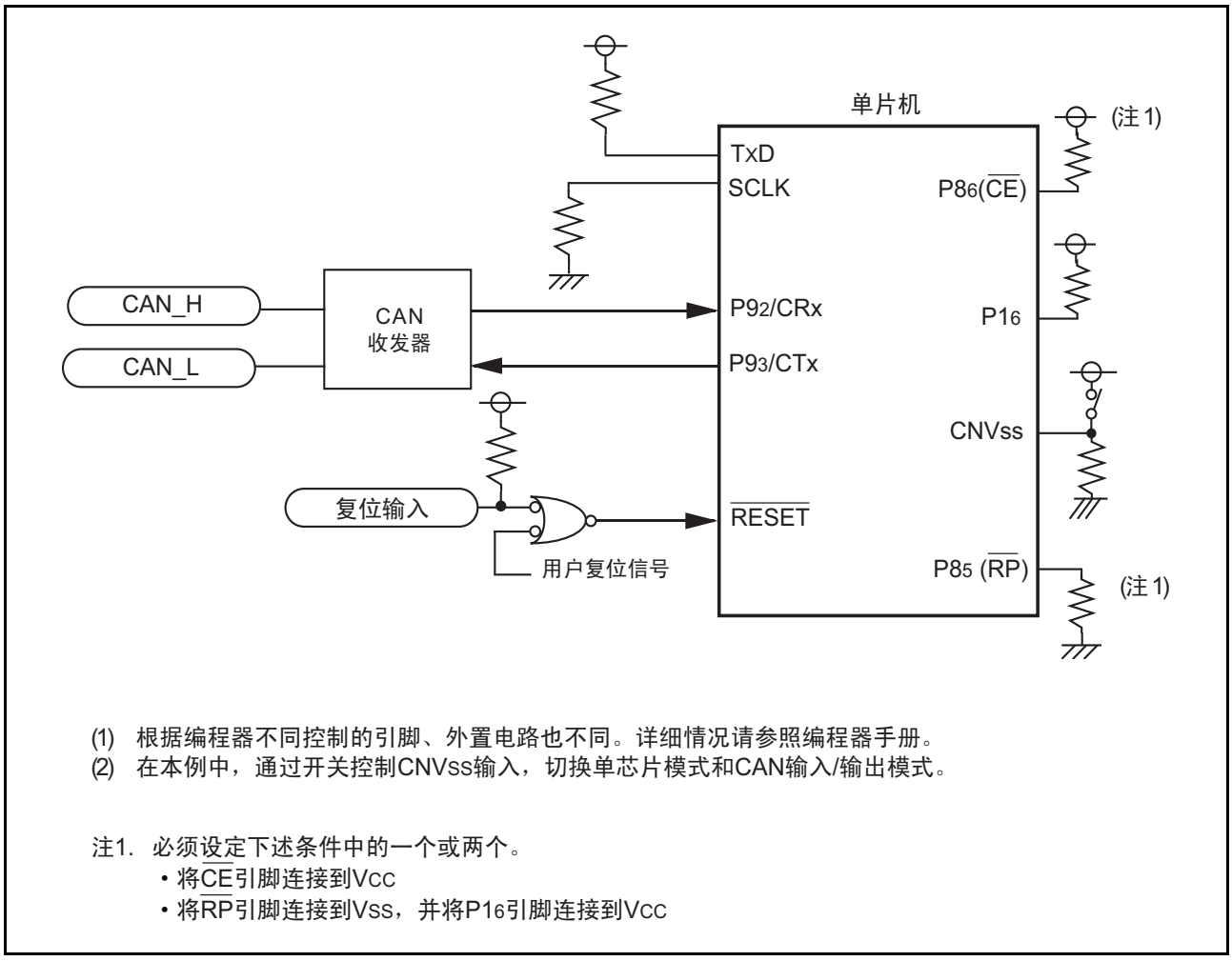
| 信号线名 | 值 |
|---|---|
| CNVss | Vcc |
| Reset | Vss → Vcc |
| CE | Vcc (注1) |
| RP | Vss (注1) |
| P16 | Vcc (注1) |
| SCLK | Vss |
| TxD | Vcc |

注1. 在CAN输入/输出模式中，RESET引脚为“L”电平期间，必须设定下述条件中的一个或两个。
- 将CE引脚连接到VCC
- 将RP引脚连接到VSS，并将P16引脚连接到VCC

图 21.20 CAN 输入 / 输出模式时的引脚连线图 （2）

## 21.11.2 CAN 输入 / 输出模式时的引脚处理例子

使用 CAN 输入 / 输出模式时的引脚处理例子如图 21.21 所示。控制的引脚等因编程器而不同，所以详细内容请参照编程器手册。




(1) 根据编程器不同控制的引脚、外置电路也不同。详细情况请参照编程器手册。
(2) 在本例中，通过开关控制CNVss输入，切换单芯片模式和CAN输入/输出模式。

注1. 必须设定下述条件中的一个或两个。
- 将$\overline{CE}$引脚连接到Vcc
- 将$\overline{RP}$引脚连接到Vss，并将P16引脚连接到Vcc

图 21.21 使用 CAN 输入 / 输出模式时的引脚处理例子

# 22. 电气特性

## 22.1 Normal-ver.

表 22.1　绝对最大额定值

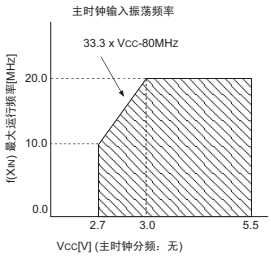
| 符号 | 项目 | | | 条件 | 额定值 | 单位 |
|---|---|---|---|---|---|---|
| $V_{CC}$ | 电源电压 | | | $V_{CC}$=AV$_{CC}$ | −0.3 ～ 6.5 | V |
| AV$_{CC}$ | 模拟电源电压 | | | $V_{CC}$=AV$_{CC}$ | −0.3 ～ 6.5 | V |
| $V_I$ | 输入电压 | P0$_0$ ～ P0$_7$、 P1$_0$ ～ P1$_7$、 P2$_0$ ～ P2$_7$、 P3$_0$ ～ P3$_7$、 P6$_0$ ～ P6$_7$、 P7$_0$ ～ P7$_7$、 P8$_0$ ～ P8$_7$、 P9$_0$ ～ P9$_3$、 P9$_5$ ～ P9$_7$、 P10$_0$ ～ P10$_7$、 $X_{IN}$、 Vref、 $\overline{\text{RESET}}$、 $CNV_{SS}$ | | | −0.3 ～ $V_{CC}$+0.3 | V |
| $V_O$ | 输出电压 | P0$_0$ ～ P0$_7$、 P1$_0$ ～ P1$_7$、 P2$_0$ ～ P2$_7$、 P3$_0$ ～ P3$_7$、 P6$_0$ ～ P6$_7$、 P7$_0$ ～ P7$_7$、 P8$_0$ ～ P8$_7$、 P9$_0$ ～ P9$_3$、 P9$_5$ ～ P9$_7$、 P10$_0$ ～ P10$_7$、 $X_{OUT}$ | | | −0.3 ～ $V_{CC}$+0.3 | V |
| $P_d$ | 功耗 | | | −40°C ≤ Topr ≤ 85°C | 300 | mW |
| $T_{opr}$ | 工作环境温度 | 单片机运行时 | | | −20 ～ 85/ −40 ～ 85 （注 1） | °C |
| | | 闪存编程 / 擦除时 | 程序区 （块 0 ～ 5） | | 0 ～ 60 | °C |
| | | | 数据区 （块 A 和块 B） | | −20 ～ 85/ −40 ～ 85 （注 1） | °C |
| $T_{stg}$ | 保存温度 | | | | −65 ～ 150 | °C |

注 1.　请参照表 1.6 的产品代码表。

表 22.2　推荐运行条件 （注 1）

| 符号 | 项目 | | | 额定值 | | | 单位 |
|---|---|---|---|---|---|---|---|
| | | | | 最小 | 典型 | 最大 | |
| VCC | 电源电压 | | | 2.7 | | 5.5 | V |
| AVCC | 模拟电源电压 | | | | VCC | | V |
| VSS | 电源电压 | | | | 0 | | V |
| AVSS | 模拟电源电压 | | | | 0 | | V |
| VIH | “H”电平输入电压 | P00 ～ P07、 P10 ～ P17、 P20 ～ P27、 P30 ～ P37、 P60 ～ P67、 P70 ～ P77、 P80 ～ P87、 P90 ～ P93、 P95 ～ P97、 P100 ～ P107 | | 0.7VCC | | VCC | V |
| | | XIN、 RESET、 CNVSS | | 0.8VCC | | VCC | V |
| | | SDAMM、 SCLMM | 选择 I²Cbus 输入电平时 | 0.7VCC | | VCC | V |
| | | | 选择 SMBUS 输入电平时 | 1.4 | | VCC | V |
| VIL | “L”电平输入电压 | P00 ～ P07、 P10 ～ P17、 P20 ～ P27、 P30 ～ P37、 P60 ～ P67、 P70 ～ P77、 P80 ～ P87、 P90 ～ P93、 P95 ～ P97、 P100 ～ P107 | | 0 | | 0.3VCC | V |
| | | XIN、 RESET、 CNVSS | | 0 | | 0.2VCC | V |
| | | SDAMM、 SCLMM | 选择 I²Cbus 输入电平时 | 0 | | 0.3VCC | V |
| | | | 选择 SMBUS 输入电平时 | 0 | | 0.6 | V |
| IOH(peak) | “H 电平峰值输出电流 | P00 ～ P07、 P10 ～ P17、 P20 ～ P27、 P30 ～ P37、 P60 ～ P67、 P70 ～ P77、 P80 ～ P87、 P90 ～ P93、 P95 ～ P97、 P100 ～ P107 | | | | −10.0 | mA |
| IOH(avg) | “H”电平平均输出电流 | P00 ～ P07、 P10 ～ P17、 P20 ～ P27、 P30 ～ P37、 P60 ～ P67、 P70 ～ P77、 P80 ～ P87、 P90 ～ P93、 P95 ～ P97、 P100 ～ P107 | | | | −5.0 | mA |
| IOL(peak) | “L”电平峰值输出电流 | P00 ～ P07、 P10 ～ P17、 P20 ～ P27、 P30 ～ P37、 P60 ～ P67、 P70 ～ P77、 P80 ～ P87、 P90 ～ P93、 P95 ～ P97、 P100 ～ P107 | | | | 10.0 | mA |
| IOL(avg) | “L”电平平均输出电流 | P00 ～ P07、 P10 ～ P17、 P20 ～ P27、 P30 ～ P37、 P60 ～ P67、 P70 ～ P77、 P80 ～ P87、 P90 ～ P93、 P95 ～ P97、 P100 ～ P107 | | | | 5.0 | mA |
| f(XIN) | 主时钟输入振荡频率 （注 4） | | VCC=3.0 ～ 5.5V | 0 | | 20 | MHz |
| | | | VCC=2.7 ～ 3.0V | 0 | | 33×VCC−80 | MHz |
| f(XCIN) | 副时钟振荡频率 | | | | 32.768 | 50 | kHz |
| f1(ROC) | 内部振荡器的振荡频率 1 | | | 0.5 | 1 | 2 | MHz |
| f2(ROC) | 内部振荡器的振荡频率 2 | | | 1 | 2 | 4 | MHz |
| f3(ROC) | 内部振荡器的振荡频率 3 | | | 8 | 16 | 26 | MHz |
| f(PLL) | PLL 时钟振荡频率 （注 4） | | VCC=3.0 ～ 5.5V | 10 | | 20 | MHz |
| | | | VCC=2.7 ～ 3.0V | 10 | | 33×VCC−80 | MHz |
| f(BCLK) | CPU 运行频率 | | | 0 | | 20 | MHz |
| tsu(PLL) | PLL 频率合成器稳定等待时间 | | VCC=5.0V | | | 20 | ms |
| | | | VCC=3.0V | | | 50 | ms |

注 1.　不指定时， VCC=2.7V ～ 5.5V、 Topr=−20 ～ 85°C/−40 ～ 85°C。
注 2.　平均输出电流为 100ms 期间内的平均值。
注 3.　全部端口的 IOL(peak) 总计必须小于等于 80mA ； 全部端口的 IOH(peak) 总计必须小于等于 −80mA。
注 4.　主时钟输入频率、 PLL 时钟频率和电源电压的关系如下图所示：



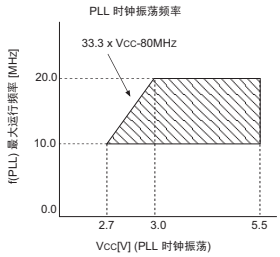



表 22.3　A/D 转换特性 （注 1）

| 符号 | 项目 | | 测定条件 | 额定值 | | | 单位 |
|---|---|---|---|---|---|---|---|
| | | | | 最小 | 典型 | 最大 | |
| — | 分辨率 | | $V_{REF}=V_{CC}$ | | | 10 | Bits |
| INL | 积分非线性误差 | 10bit | $V_{REF}=V_{CC}=5V$ | | | ±3 | LSB |
| | | | $V_{REF}=V_{CC}=3.3V$ | | | ±5 | LSB |
| | | 8bit | $V_{REF}=V_{CC}=3.3V$、 5V | | | ±2 | LSB |
| — | 绝对精度 | 10bit | $V_{REF}=V_{CC}=5V$ | | | ±3 | LSB |
| | | | $V_{REF}=V_{CC}=3.3V$ | | | ±5 | LSB |
| | | 8bit | $V_{REF}=V_{CC}=3.3V$、 5V | | | ±2 | LSB |
| DNL | 微分非线性误差 | | | | | ±1 | LSB |
| — | 偏移误差 | | | | | ±3 | LSB |
| — | 增益误差 | | | | | ±3 | LSB |
| $R_{LADDER}$ | 梯形电阻 | | $V_{REF}=V_{CC}$ | 10 | | 40 | kΩ |
| $t_{CONV}$ | 转换时间（10bit）、有采样 & 保持功能 | | $V_{REF}=V_{CC}=5V$、 $\phi AD$=10MHz | 3.3 | | | μs |
| $t_{CONV}$ | 转换时间 （8bit）、有采样 & 保持功能 | | $V_{REF}=V_{CC}=5V$、 $\phi AD$=10MHz | 2.8 | | | μs |
| $V_{REF}$ | 基准电压 | | | 2.0 | | $V_{CC}$ | V |
| $V_{IA}$ | 模拟输入电压 | | | 0 | | $V_{REF}$ | V |

注 1.　不指定时， $V_{CC}=AV_{CC}=V_{REF}=3.3$ ～ 5.5V、 $V_{SS}=AV_{SS}=0V$、 Topr=−20 ～ 85°C/−40 ～ 85°C。

注 2.　AD 运行时钟频率 （$\phi AD$ 的频率）必须设定为小于等于 10MHz。另外，在 $V_{CC}$ 小于 4.2V 时，必须将 $f_{AD}$ 分频并且将 $\phi AD$ 的频率设定为小于等于 $f_{AD}/2$。

注 3.　没有采样 & 保持功能时，除了注 2 的限制以外， $\phi AD$ 的频率必须大于等于 250kHz。
有采样 & 保持功能时，除了注 2 的限制以外， $\phi AD$ 的频率必须大于等于 1MHz。

注 4.　有采样 & 保持功能时，采样时间为频率 $3/\phi AD$。
没有采样 & 保持功能时，采样时间为频率 $2/\phi AD$。

表 22.4　闪存的电气特性 （注 1）

（产品代码：U3 和 U5 的程序区和数据区、 U7 和 U9 的程序区）

| 符号 | 项目 | | 额定值 | | | 单位 |
|---|---|---|---|---|---|---|
| | | | 最小 | 典型（注 2） | 最大 | |
| — | 编程、擦除次数 （注 3） | | 100/1000 （注 4、注 11） | | | 次 |
| — | 字编程时间 （VCC=5.0V、 Topr=25°C） | | | 75 | 600 | μs |
| — | 块擦除时间 （VCC=5.0V、 Topr=25°C） | 2K 字节块 | | 0.2 | 9 | s |
| | | 8K 字节块 | | 0.4 | 9 | s |
| | | 16K 字节块 | | 0.7 | 9 | s |
| | | 32K 字节块 | | 1.2 | 9 | s |
| td(SR-ES) | 擦除运行 → 擦除挂起的转移时间 | | | | 8 | ms |
| tPS | 闪存电路的稳定等待时间 | | | | 15 | μs |
| — | 数据保持时间 （注 5） | | 20 | | | 年 |

表 22.5　闪存的电气特性 （注 6）

（产品代码：U7 和 U9 的数据区 （注 7））

| 符号 | 项目 | 额定值 | | | 单位 |
|---|---|---|---|---|---|
| | | 最小 | 典型 | 最大 | |
| — | 编程、擦除次数 ( 注 3、注 8、注 9) | 10000 （注 4、注 10） | | | 次 |
| — | 字编程时间 (VCC=5.0V、 Topr=25°C) | | 100 | | μs |
| — | 块擦除时间 (VCC=5.0V、 Topr=25°C) （2K 字节块） | | 0.3 | | s |
| td(SR-ES) | 擦除运行 → 擦除挂起的转移时间 | | | 8 | ms |
| tPS | 闪存电路的稳定等待时间 | | | 15 | μs |
| — | 数据保持时间 （注 5） | 20 | | | 年 |

注 1.　不指定时， VCC=2.7 ～ 5.5V、 Topr=0 ～ 60°C。
注 2.　VCC=5.0V、 Topr=25°C 时。
注 3.　编程、擦除次数的定义
编程、擦除次数为各块的擦除次数。
编程、擦除次数为 n 次 （n=100、 1000、 10000）时，能按块分别擦除 n 次。
例如，对 2K 字节的块 A 的不同地址进行 1024 次的 1 个字的写操作后擦除此块，编程 / 擦除次数就被计为 1 次。但是，对于 1 次的擦除，不能对同一地址进行多次写操作 （禁止重写）。
注 4.　保证编程 / 擦除后的所有电气特性的最小次数 （保证值为 1 ～ “最小”值的范围）。
注 5.　条件是 Topr=55°C。
注 6.　不指定时， VCC=2.7 ～ 5.5V、 Topr=−20 ～ 85°C(U9)/−40 ～ 85°C （U7）。
注 7.　是编程、擦除次数超过 1000 次时的规格。
对于 1000 次为止的字编程时间和块擦除时间与程序区相同。
注 8.　对于进行多次改写的系统，作为有效地减少改写次数的方法，采取错开写地址等手段，在进行尽可能不留有空区的编程 （写）后，执行 1 次擦除。例如，进行 1 组 8 字的编程时，如果在进行最大 128 组的写操作后执行 1 次擦除，就能有效地减少改写次数。并且，如果均等地对块 A 和块 B 进行擦除，就能更有效地减少改写次数。建议记录各块擦除次数的信息以及设置限制次数。
注 9.　块擦除发生擦除错误时，至少执行 3 次的清除状态寄存器命令 → 块擦除命令，直至不发生擦除错误为止。
注 10.　在进行大于等于 1000 次的改写时，块 A 和块 B 的读取需要 1 个等待。如果将闪存控制寄存器 1 的 bit7 （01B5$_{16}$ 地址的 FMR17）设定为 “1”（有等待），就与 PM17 位无关，在存取块 A 和块 B 时插入 1 个等待。在存取其他块和内部 RAM 时，与 FMR17 位无关，而为 PM17 位的设定。
注 11.　U3 和 U5 的程序区和数据区为 100 次， U7 和 U9 的程序区为 1000 次。
注 12.　有关故障率，请向瑞萨科技，瑞萨销售公司及特约销售店查询。

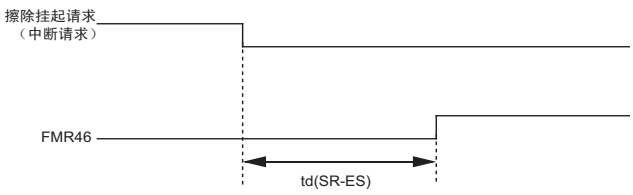


表 22.6　电压检测电路的电气特性 （注 1）（注 3）

| 符号 | 项目 | 测定条件 | 额定值 | | | 单位 |
|---|---|---|---|---|---|---|
| | | | 最小 | 典型 | 最大 | |
| Vdet4 | 低电压检测电压 （注 1） | Vcc=0.8 ～ 5.5V | 3.2 | 3.8 | 4.45 | V |
| Vdet3 | 复位区检测电压 （注 1） | | 2.3 | 2.8 | 3.4 | V |
| Vdet3s | 低电压复位保持电压 （注 2） | | | | 1.7 | V |
| Vdet3r | 低电压复位解除电压 | | 2.35 | 2.9 | 3.5 | V |

注 1.　Vdet4 ＞ Vdet3

注 2.　Vdet3s 为保持 “硬件复位 2”的最低电压。

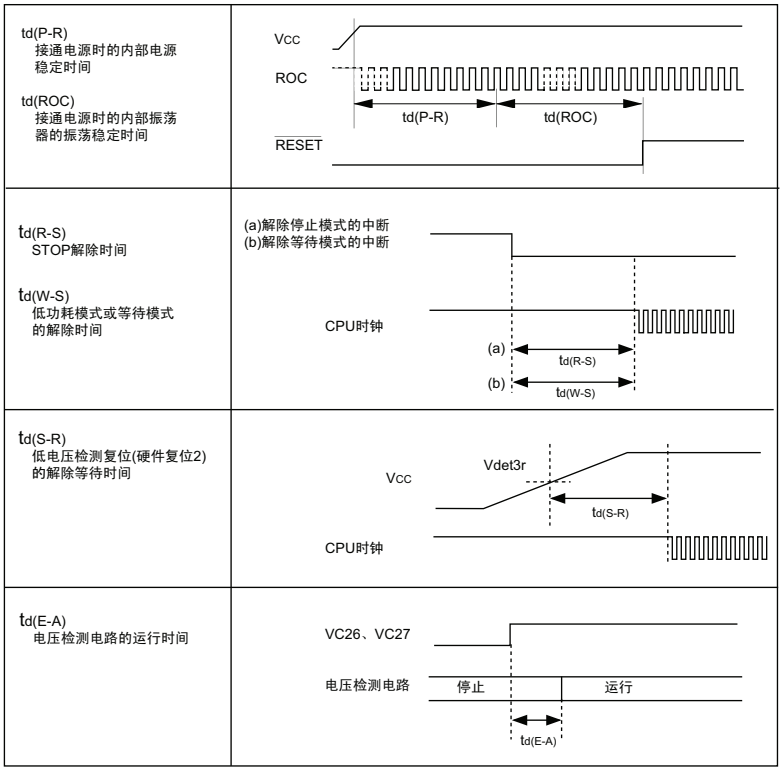
注 3.　电压检测电路的使用前提条件为：Vcc=5V

注 4.　复位区检测电压小于 2.7V 时，如果电源电压不低于复位区检测电压，就可保证 f(BCLK) ≤ 10MHz 的运行。但是，A/D 转换精度、串行 I/O、闪存的编程和擦除除外。

表 22.7　电源电路的时序特性

| 符号 | 项目 | 测定条件 | 额定值 | | | 单位 |
|---|---|---|---|---|---|---|
| | | | 最小 | 典型 | 最大 | |
| td(P-R) | 接通电源时的内部电源稳定时间 | Vcc=2.7 ～ 5.5V | | | 2 | ms |
| td(ROC) | 接通电源时的内部振荡器的振荡稳定时间 | | | | 40 | μs |
| td(R-S) | STOP 解除时间 | | | | 150 | μs |
| td(W-S) | 低功耗模式或等待模式的解除时间 | | | | 150 | μs |
| td(S-R) | 硬件复位 2 的解除等待时间 | Vcc=Vdet3r ～ 5.5V | | 6 （注 1） | 20 | ms |
| td(E-A) | 电压检测电路的运行开始时间 | Vcc=2.7 ～ 5.5V | | | 20 | μs |

注 1.　Vcc=5V 时的标准值。



$V_{CC}$=5V

表 22.8　电气特性 （注 1）

| 符号 | 项目 | | | 测定条件 | 额定值 | | | 单位 |
|---|---|---|---|---|---|---|---|---|
| | | | | | 最小 | 典型 | 最大 | |
| $V_{OH}$ | “H”电平输出电压 | $P0_0$ ～ $P0_7$、$P1_0$ ～ $P1_7$、$P2_0$ ～ $P2_7$、$P3_0$ ～ $P3_7$、$P6_0$ ～ $P6_7$、$P7_0$ ～ $P7_7$、$P8_0$ ～ $P8_7$、$P9_0$ ～ $P9_3$、$P9_5$ ～ $P9_7$、$P10_0$ ～ $P10_7$ | | $I_{OH}$=−5mA | $V_{CC}$−2.0 | | $V_{CC}$ | V |
| $V_{OH}$ | “H”电平输出电压 | $P0_0$ ～ $P0_7$、$P1_0$ ～ $P1_7$、$P2_0$ ～ $P2_7$、$P3_0$ ～ $P3_7$、$P6_0$ ～ $P6_7$、$P7_0$ ～ $P7_7$、$P8_0$ ～ $P8_7$、$P9_0$ ～ $P9_3$、$P9_5$ ～ $P9_7$、$P10_0$ ～ $P10_7$ | | $I_{OH}$=−200μA | $V_{CC}$−0.3 | | $V_{CC}$ | V |
| $V_{OH}$ | “H”电平输出电压 | $X_{OUT}$ | High Power | $I_{OH}$=−1mA | $V_{CC}$−2.0 | | $V_{CC}$ | V |
| | | | Low Power | $I_{OH}$=−0.5mA | $V_{CC}$−2.0 | | $V_{CC}$ | |
| | “H”电平输出电压 | $X_{COUT}$ | High Power | 无负载时 | | 2.5 | | V |
| | | | Low Power | 无负载时 | | 1.6 | | |
| $V_{OL}$ | “L”电平输出电压 | $P0_0$ ～ $P0_7$、$P1_0$ ～ $P1_7$、$P2_0$ ～ $P2_7$、$P3_0$ ～ $P3_7$、$P6_0$ ～ $P6_7$、$P7_0$ ～ $P7_7$、$P8_0$ ～ $P8_7$、$P9_0$ ～ $P9_3$、$P9_5$ ～ $P9_7$、$P10_0$ ～ $P10_7$ | | $I_{OL}$=5mA | | | 2.0 | V |
| $V_{OL}$ | “L”电平输出电压 | $P0_0$ ～ $P0_7$、$P1_0$ ～ $P1_7$、$P2_0$ ～ $P2_7$、$P3_0$ ～ $P3_7$、$P6_0$ ～ $P6_7$、$P7_0$ ～ $P7_7$、$P8_0$ ～ $P8_7$、$P9_0$ ～ $P9_3$、$P9_5$ ～ $P9_7$、$P10_0$ ～ $P10_7$ | | $I_{OL}$=200μA | | | 0.45 | V |
| $V_{OL}$ | “L”电平输出电压 | $X_{OUT}$ | High Power | $I_{OL}$=1mA | | | 2.0 | V |
| | | | Low Power | $I_{OL}$=0.5mA | | | 2.0 | |
| | “L”电平输出电压 | $X_{COUT}$ | High Power | 无负载时 | | 0 | | V |
| | | | Low Power | 无负载时 | | 0 | | |
| $V_{T+}$−$V_{T-}$ | 滞后 | $TA0_{IN}$-$TA4_{IN}$、$TB0_{IN}$-$TB2_{IN}$、$\overline{INT_0}$-$\overline{INT_5}$、$\overline{NMI}$、$\overline{AD_{TRG}}$、$\overline{CTS_0}$-$\overline{CTS_2}$、SCL、SDA、$CLK_0$-$CLK_2$、$TA2_{OUT}$-$TA4_{OUT}$、$\overline{KI_0}$-$\overline{KI_3}$、$RXD_0$-$RXD_2$、$SIN_3$、$SIN_4$ | | | 0.2 | | 1.0 | V |
| $V_{T+}$−$V_{T-}$ | 滞后 | $\overline{RESET}$ | | | 0.2 | | 2.5 | V |
| $V_{T+}$−$V_{T-}$ | 滞后 | $X_{IN}$ | | | 0.2 | | 0.8 | V |
| $I_{IH}$ | “H”电平输入电流 | $P0_0$ ～ $P0_7$、$P1_0$ ～ $P1_7$、$P2_0$ ～ $P2_7$、$P3_0$ ～ $P3_7$、$P6_0$ ～ $P6_7$、$P7_0$ ～ $P7_7$、$P8_0$ ～ $P8_7$、$P9_0$ ～ $P9_3$、$P9_5$ ～ $P9_7$、$P10_0$ ～ $P10_7$、$X_{IN}$、$\overline{RESET}$、$CNV_{SS}$ | | $V_I$=5V | | | 5.0 | μA |
| $I_{IL}$ | “L”电平输入电流 | $P0_0$ ～ $P0_7$、$P1_0$ ～ $P1_7$、$P2_0$ ～ $P2_7$、$P3_0$ ～ $P3_7$、$P6_0$ ～ $P6_7$、$P7_0$ ～ $P7_7$、$P8_0$ ～ $P8_7$、$P9_0$ ～ $P9_3$、$P9_5$ ～ $P9_7$、$P10_0$ ～ $P10_7$、$X_{IN}$、$\overline{RESET}$、$CNV_{SS}$ | | $V_I$=0V | | | −5.0 | μA |
| $R_{PULLUP}$ | 上拉电阻 | $P0_0$ ～ $P0_7$、$P1_0$ ～ $P1_7$、$P2_0$ ～ $P2_7$、$P3_0$ ～ $P3_7$、$P6_0$ ～ $P6_7$、$P7_0$ ～ $P7_7$、$P8_0$ ～ $P8_7$、$P9_0$ ～ $P9_3$、$P9_5$ ～ $P9_7$、$P10_0$ ～ $P10_7$ | | $V_I$=0V | 30 | 50 | 170 | kΩ |
| $R_{fXIN}$ | 反馈电阻 | $X_{IN}$ | | | | 1.5 | | MΩ |
| $R_{fXCIN}$ | 反馈电阻 | $X_{CIN}$ | | | | 15 | | MΩ |
| $V_{RAM}$ | RAM 保持电压 | | | 停止模式时 | 2.0 | | | V |

注 1.　不指定时，$V_{CC}$=4.2 ～ 5.5V、$V_{SS}$=0V、Topr=−20 ～ 85°C/−40 ～ 85°C、f(BCLK)=20MHz。

VCC=5V

表 22.9　电气特性 (2)( 注 1)

| 符号 | 项目 | | 测定条件 | | 额定值 | | | 单位 |
|---|---|---|---|---|---|---|---|---|
| | | | | | 最小 | 典型 | 最大 | |
| Icc | 电源电流 (Vcc=4.0 ～ 5.5V) | 输出引脚为开路、其它引脚为 Vss | 掩模型 ROM | 在 f(BCLK)=20MHz、且 PLL 运行时，无分频 | | 18 | 25 | mA |
| | | | | 选择内部振荡器振荡运行和 f2(ROC) 时， f(BCLK)=1MHz | | 2 | | mA |
| | | | 闪存 | f(BCLK)=20MHz、无分频 | | 18 | 25 | mA |
| | | | | 选择内部振荡器振荡运行和 f2(ROC) 时， f(BCLK)=1MHz | | 2 | | mA |
| | | | 闪存编程 | f(BCLK)=10MHz、 Vcc=5.0V | | 11 | | mA |
| | | | 闪存擦除 | f(BCLK)=10MHz、 Vcc=5.0V | | 11 | | mA |
| | | | 掩模型 ROM | 在 f(Xcin)=32kHz 且为低功耗模式时，在 ROM 上 ( 注 3) | | 25 | | μA |
| | | | | 选择内部振荡器振荡运行和 f2(ROC) 时， f(BCLK)=1MHz、等待模式时 | | 50 | | μA |
| | | | 闪存 | 在 f(BCLK)=32kHz 且为低功耗模式时，在 RAM 上 ( 注 3) | | 25 | | μA |
| | | | | 在 f(BCLK)=32kHz 且为低功耗模式时，在闪存上 ( 注 3) | | 450 | | μA |
| | | | | 选择内部振荡器振荡运行和 f2(ROC) 时， f(BCLK)=1MHz、等待模式时 （注 4） | | 50 | | μA |
| | | | 掩模型 ROM、闪存 | 在 f(BCLK)=32kHz 且为等待模式时 ( 注 2)，振荡能力为 High | | 8.5 | | μA |
| | | | | 在 f(BCLK)=32kHz 且为等待模式时 ( 注 2)，振荡能力为 Low | | 3 | | μA |
| | | | | 停止模式时， Topr=25°C | | 0.8 | 3 | μA |
| Idet4 | 低电压检测消耗电流 （注 4） | | | | | 0.7 | 4 | μA |
| Idet3 | 复位区检测消耗电流 （注 4） | | | | | 1.2 | 8 | μA |

注 1.　不指定时， Vcc=4.2 ～ 5.5V、 Vss=0V、 Topr=−20 ～ 85°C/−40 ～ 85°C、 f(BCLK)=20MHz。

注 2.　通过 fc32 使 1 个定时器运行的状态。

注 3.　表示存放执行程序的存储器。

注 4.　Idet 为将以下位置 “1” 时 （检测电路有效）的消耗电流。
Idet4：VCR2 寄存器的 VC27 位
Idet3：VCR2 寄存器的 VC26 位

注 5.　运行一个定时器的状态。

VCC=5V

时序必要条件

( 不指定时， VCC=5V、 VSS=0V、 Topr=−20 ～ 85°C/−40 ～ 85°C)

表 22.10 外部时钟输入 (XIN 输入 )

| 符号 | 项目 | 额定值 | | 单位 |
|---|---|---|---|---|
| | | 最小 | 最大 | |
| $t_c$ | 外部时钟输入周期时间 | 50 | | ns |
| $t_{w(H)}$ | 外部时钟输入 “H” 电平脉宽 | 20 | | ns |
| $t_{w(L)}$ | 外部时钟输入 “L” 电平脉宽 | 20 | | ns |
| $t_r$ | 外部时钟上升时间 | | 9 | ns |
| $t_f$ | 外部时钟下降时间 | | 9 | ns |

VCC=5V

时序必要条件

( 不指定时， VCC=5V、 VSS=0V、 Topr=−20 ～ 85°C/−40 ～ 85°C)

表 22.11　定时器 A 输入 ( 事件计数器模式的计数输入 )

| 符号 | 项目 | 额定值 | | 单位 |
|---|---|---|---|---|
| | | 最小 | 最大 | |
| $t_{c(TA)}$ | TAiIN 输入周期时间 | 100 | | ns |
| $t_{w(TAH)}$ | TAiIN 输入 “H” 电平脉宽 | 40 | | ns |
| $t_{w(TAL)}$ | TAiIN 输入 “L” 电平脉宽 | 40 | | ns |

表 22.12　定时器 A 输入 ( 定时器模式的选通输入 )

| 符号 | 项目 | 额定值 | | 单位 |
|---|---|---|---|---|
| | | 最小 | 最大 | |
| $t_{c(TA)}$ | TAiIN 输入周期时间 | 400 | | ns |
| $t_{w(TAH)}$ | TAiIN 输入 “H” 电平脉宽 | 200 | | ns |
| $t_{w(TAL)}$ | TAiIN 输入 “L” 电平脉宽 | 200 | | ns |

表 22.13　定时器 A 输入 ( 单次触发定时器模式的外部触发输入 )

| 符号 | 项目 | 额定值 | | 单位 |
|---|---|---|---|---|
| | | 最小 | 最大 | |
| $t_{c(TA)}$ | TAiIN 输入周期时间 | 200 | | ns |
| $t_{w(TAH)}$ | TAiIN 输入 “H” 电平脉宽 | 100 | | ns |
| $t_{w(TAL)}$ | TAiIN 输入 “L” 电平脉宽 | 100 | | ns |

表 22.14　定时器 A 输入 ( 脉宽调制模式的外部触发输入 )

| 符号 | 项目 | 额定值 | | 单位 |
|---|---|---|---|---|
| | | 最小 | 最大 | |
| $t_{w(TAH)}$ | TAiIN 输入 “H” 电平脉宽 | 100 | | ns |
| $t_{w(TAL)}$ | TAiIN 输入 “L” 电平脉宽 | 100 | | ns |

VCC=5V

时序必要条件

( 不指定时， VCC=5V、 VSS=0V、 Topr=−20 ～ 85°C/−40 ～ 85°C)

表 22.15 定时器 A 输入 ( 事件计数器模式的增减输入 )

| 符号 | 项目 | 额定值 | | 单位 |
|---|---|---|---|---|
| | | 最小 | 最大 | |
| $t_{c(UP)}$ | TAiOUT 输入周期时间 | 2000 | | ns |
| $t_{w(UPH)}$ | TAiOUT 输入 “H” 电平脉宽 | 1000 | | ns |
| $t_{w(UPL)}$ | TAiOUT 输入 “L” 电平脉宽 | 1000 | | ns |
| $t_{su(UP-TIN)}$ | TAiOUT 输入准备时间 | 400 | | ns |
| $t_{h(TIN-UP)}$ | TAiOUT 输入保持时间 | 400 | | ns |

表 22.16 定时器 A 输入 ( 事件计数器模式的二相脉冲输入 )

| 符号 | 项目 | 额定值 | | 单位 |
|---|---|---|---|---|
| | | 最小 | 最大 | |
| $t_{c(TA)}$ | TAiIN 输入周期时间 | 800 | | ns |
| $t_{su(TAIN-TAOUT)}$ | TAiOUT 输入准备时间 | 200 | | ns |
| $t_{su(TAOUT-TAIN)}$ | TAiIN 输入准备时间 | 200 | | ns |

VCC=5V

时序必要条件

( 不指定时， VCC=5V、 VSS=0V、 Topr=−20 ～ 85°C/−40 ～ 85°C)

表 22.17 定时器 B 输入 ( 事件计数器模式的计数输入 )

| 符号 | 项目 | 额定值 | | 单位 |
|---|---|---|---|---|
| | | 最小 | 最大 | |
| $t_{c(TB)}$ | TBiIN 输入周期时间 ( 单边沿计数 ) | 100 | | ns |
| $t_{w(TBH)}$ | TBiIN 输入 “H” 电平脉宽 ( 单边沿计数 ) | 40 | | ns |
| $t_{w(TBL)}$ | TBiIN 输入 “L” 电平脉宽 ( 单边沿计数 ) | 40 | | ns |
| $t_{c(TB)}$ | TBiIN 输入周期时间 ( 双边沿计数 ) | 200 | | ns |
| $t_{w(TBH)}$ | TBiIN 输入 “H” 电平脉宽 ( 双边沿计数 ) | 80 | | ns |
| $t_{w(TBL)}$ | TBiIN 输入 “L” 电平脉宽 ( 双边沿计数 ) | 80 | | ns |

表 22.18 定时器 B 输入 ( 脉冲周期测定模式 )

| 符号 | 项目 | 额定值 | | 单位 |
|---|---|---|---|---|
| | | 最小 | 最大 | |
| $t_{c(TB)}$ | TBiIN 输入周期时间 | 400 | | ns |
| $t_{w(TBH)}$ | TBiIN 输入 “H” 电平脉宽 | 200 | | ns |
| $t_{w(TBL)}$ | TBiIN 输入 “L” 电平脉宽 | 200 | | ns |

表 22.19 定时器 B 输入 ( 脉宽测定模式 )

| 符号 | 项目 | 额定值 | | 单位 |
|---|---|---|---|---|
| | | 最小 | 最大 | |
| $t_{c(TB)}$ | TBiIN 输入周期时间 | 400 | | ns |
| $t_{w(TBH)}$ | TBiIN 输入 “H” 电平脉宽 | 200 | | ns |
| $t_{w(TBL)}$ | TBiIN 输入 “L” 电平脉宽 | 200 | | ns |

表 22.20 A/D 触发输入

| 符号 | 项目 | 额定值 | | 单位 |
|---|---|---|---|---|
| | | 最小 | 最大 | |
| $t_{c(AD)}$ | $\overline{AD}_{TRG}$ 输入周期时间 ( 触发可能最小 ) | 1000 | | ns |
| $t_{w(ADL)}$ | $\overline{AD}_{TRG}$ 输入 “L” 电平脉宽 | 125 | | ns |

VCC=5V

时序必要条件

( 不指定时， VCC=5V、 VSS=0V、 Topr=−20 ～ 85°C/−40 ～ 85°C)

表 22.21 串行 I/O

| 符号 | 项目 | 额定值 | | 单位 |
|---|---|---|---|---|
| | | 最小 | 最大 | |
| $t_{c(CK)}$ | CLKi 输入周期时间 | 200 | | ns |
| $t_{w(CKH)}$ | CLKi 输入 “H” 电平脉宽 | 100 | | ns |
| $t_{w(CKL)}$ | CLKi 输入 “L” 电平脉宽 | 100 | | ns |
| $t_{d(C-Q)}$ | TxDi 输出延迟时间 | | 80 | ns |
| $t_{h(C-Q)}$ | TxDi 保持时间 | 0 | | ns |
| $t_{su(D-C)}$ | RxDi 输入准备时间 | 70 | | ns |
| $t_{h(C-D)}$ | RxDi 输入保持时间 | 90 | | ns |

表 22.22 外部中断 $\overline{INTi}$ 输入

| 符号 | 项目 | 额定值 | | 单位 |
|---|---|---|---|---|
| | | 最小 | 最大 | |
| $t_{w(INH)}$ | $\overline{INTi}$ 输入 “H” 电平脉宽 | 250 | | ns |
| $t_{w(INL)}$ | $\overline{INTi}$ 输入 “L” 电平脉宽 | 250 | | ns |

表 22.23 多主控 $I^2C$bus

| 符号 | 项目 | 标准时钟模式 | | 高速时钟模式 | | 单位 |
|---|---|---|---|---|---|---|
| | | 最小 | 最大 | 最小 | 最大 | |
| tBUF | 总线自由时间 | 4.7 | | 1.3 | | μs |
| tHD;STA | 开始条件的保持时间 | 4.0 | | 0.6 | | μs |
| tLOW | SCL 时钟 “0” 状态的保持时间 | 4.7 | | 1.3 | | μs |
| tR | SCL、 SDA 信号上升时间 | | 1000 | 20+0.1Cb | 300 | ns |
| tHD;DAT | 数据保持时间 | 0 | | 0 | 0.9 | μs |
| tHIGH | SCL 时钟 “1” 状态的保持时间 | 4.0 | | 0.6 | | μs |
| tF | SCL、 SDA 信号下降时间 | | 300 | 20+0.1Cb | 300 | ns |
| tsu;DAT | 数据准备时间 | 250 | | 100 | | ns |
| tsu;STA | 重新开始条件的准备时间 | 4.7 | | 0.6 | | μs |
| tsu;STO | 停止条件的准备时间 | 4.0 | | 0.6 | | μs |

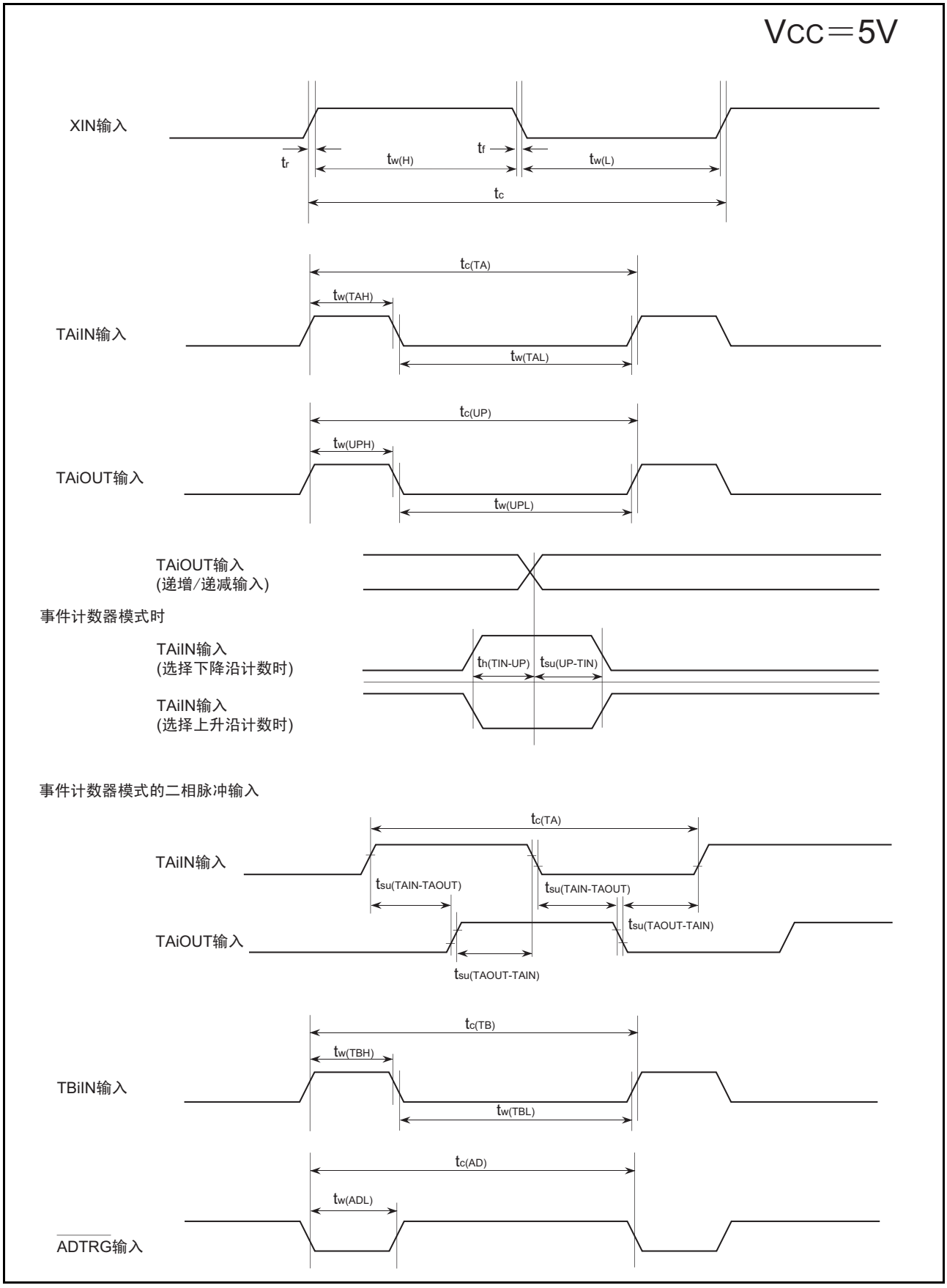

Vcc＝5V
XIN输入
tr
tw(H)
tf
tw(L)
tc
tc(TA)
tw(TAH)
TAiIN输入
tw(TAL)
tc(UP)
tw(UPH)
TAiOUT输入
tw(UPL)
TAiOUT输入
(递增/递减输入)
事件计数器模式时
TAiIN输入
(选择下降沿计数时)
th(TIN-UP)
tsu(UP-TIN)
TAiIN输入
(选择上升沿计数时)
事件计数器模式的二相脉冲输入
tc(TA)
TAiIN输入
tsu(TAIN-TAOUT)
tsu(TAIN-TAOUT)
tsu(TAOUT-TAIN)
TAiOUT输入
tsu(TAOUT-TAIN)
tc(TB)
tw(TBH)
TBiIN输入
tw(TBL)
tc(AD)
tw(ADL)
ADTRG输入

图 22.1 时序图 (1)

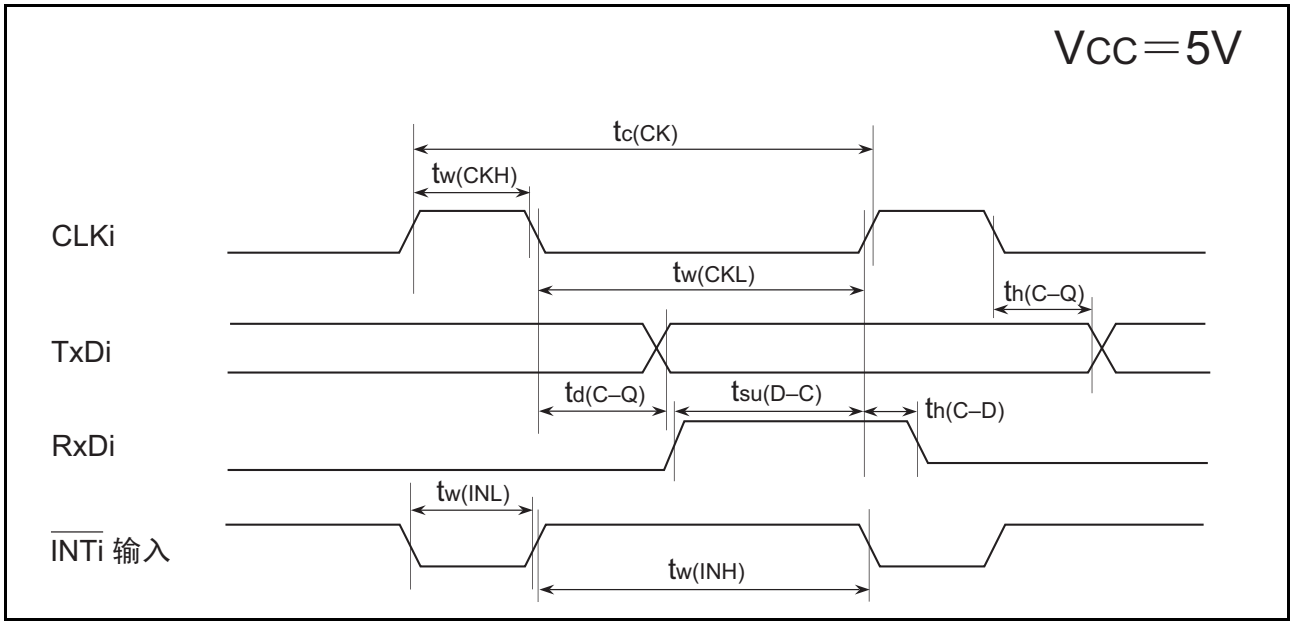



图 22.2 时序图 (2)

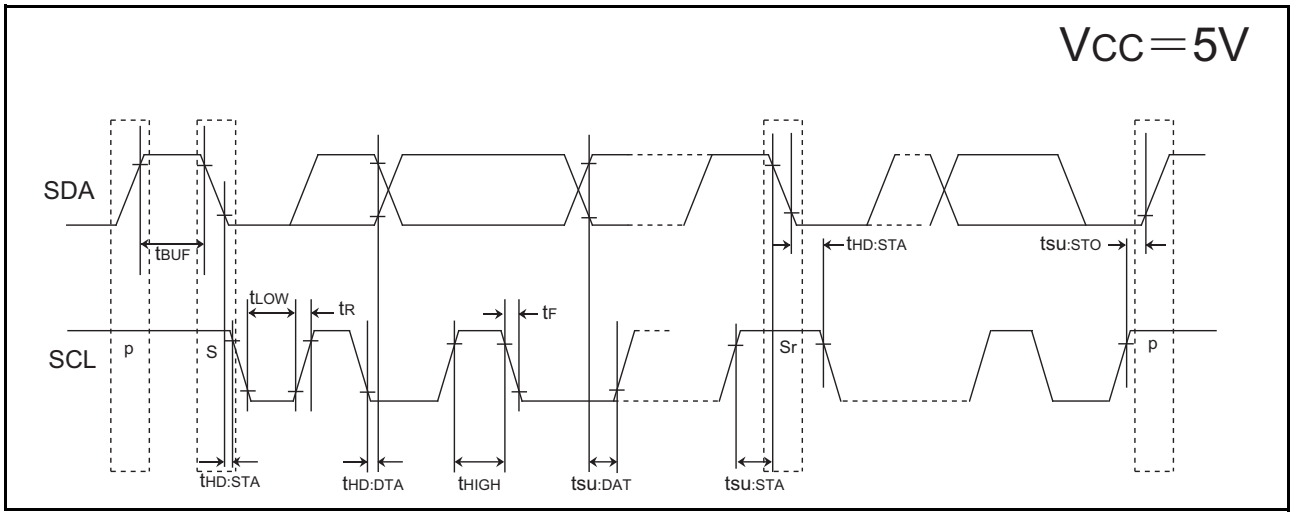



图 22.3 时序图 (3)

$V_{CC}$=3V

表 22.24 电气特性 ( 注 1)

| 符号 | 项目 | | | 测定条件 | 额定值 | | | 单位 |
|---|---|---|---|---|---|---|---|---|
| | | | | | 最小 | 典型 | 最大 | |
| $V_{OH}$ | “H”电平输出电压 | $P0_0$ ～ $P0_7$、$P1_0$ ～ $P1_7$、$P2_0$ ～ $P2_7$、$P3_0$ ～ $P3_7$、$P6_0$ ～ $P6_7$、$P7_0$ ～ $P7_7$、$P8_0$ ～ $P8_7$、$P9_0$ ～ $P9_3$、$P9_5$ ～ $P9_7$、$P10_0$ ～ $P10_7$ | | $I_{OH}$=−1mA | $V_{CC}$−0.5 | | $V_{CC}$ | V |
| $V_{OH}$ | “H”电平输出电压 | $X_{OUT}$ | High Power | $I_{OH}$=−0.1mA | $V_{CC}$−0.5 | | $V_{CC}$ | V |
| | | | Low Power | $I_{OH}$=−50μA | $V_{CC}$−0.5 | | $V_{CC}$ | |
| | “H”电平输出电压 | $X_{COUT}$ | High Power | 无负载时 | | 2.5 | | V |
| | | | Low Power | 无负载时 | | 1.6 | | |
| $V_{OL}$ | “L”电平输出电压 | $P0_0$ ～ $P0_7$、$P1_0$ ～ $P1_7$、$P2_0$ ～ $P2_7$、$P3_0$ ～ $P3_7$、$P6_0$ ～ $P6_7$、$P7_0$ ～ $P7_7$、$P8_0$ ～ $P8_7$、$P9_0$ ～ $P9_3$、$P9_5$ ～ $P9_7$、$P10_0$ ～ $P10_7$ | | $I_{OL}$=1mA | | | 0.5 | V |
| $V_{OL}$ | “L”电平输出电压 | $X_{OUT}$ | High Power | $I_{OL}$=0.1mA | | | 0.5 | V |
| | | | Low Power | $I_{OL}$=50μA | | | 0.5 | |
| | “L”电平输出电压 | $X_{COUT}$ | High Power | 无负载时 | | 0 | | V |
| | | | Low Power | 无负载时 | | 0 | | |
| $V_{T+}$−$V_{T-}$ | 滞后 | $TA0_{IN}$-$TA4_{IN}$、$TB0_{IN}$-$TB2_{IN}$、$\overline{INT_0}$-$\overline{INT_5}$、$\overline{NMI}$、$\overline{ADTRG}$、$\overline{CTS_0}$-$\overline{CTS_2}$、SCL、SDA、$CLK_0$-$CLK_2$、$TA2_{OUT}$-$TA4_{OUT}$、$\overline{KI_0}$-$\overline{KI_3}$、$RxD_0$-$RxD_2$、$S_{IN3}$、$S_{IN4}$ | | | | | 0.8 | V |
| $V_{T+}$−$V_{T-}$ | 滞后 | $\overline{RESET}$ | | | | | 1.8 | V |
| $V_{T+}$−$V_{T-}$ | 滞后 | $X_{IN}$ | | | | | 0.8 | V |
| $I_{IH}$ | “H”电平输入电流 | $P0_0$ ～ $P0_7$、$P1_0$ ～ $P1_7$、$P2_0$ ～ $P2_7$、$P3_0$ ～ $P3_7$、$P6_0$ ～ $P6_7$、$P7_0$ ～ $P7_7$、$P8_0$ ～ $P8_7$、$P9_0$ ～ $P9_3$、$P9_5$ ～ $P9_7$、$P10_0$ ～ $P10_7$、$X_{IN}$、$\overline{RESET}$、$CNV_{SS}$ | | $V_I$=3V | | | 4.0 | μA |
| $I_{IL}$ | “L”电平输入电流 | $P0_0$ ～ $P0_7$、$P1_0$ ～ $P1_7$、$P2_0$ ～ $P2_7$、$P3_0$ ～ $P3_7$、$P6_0$ ～ $P6_7$、$P7_0$ ～ $P7_7$、$P8_0$ ～ $P8_7$、$P9_0$ ～ $P9_3$、$P9_5$ ～ $P9_7$、$P10_0$ ～ $P10_7$、$X_{IN}$、$\overline{RESET}$、$CNV_{SS}$ | | $V_I$=0V | | | −4.0 | μA |
| $R_{PULLUP}$ | 上拉电阻 | $P0_0$ ～ $P0_7$、$P1_0$ ～ $P1_7$、$P2_0$ ～ $P2_7$、$P3_0$ ～ $P3_7$、$P6_0$ ～ $P6_7$、$P7_0$ ～ $P7_7$、$P8_0$ ～ $P8_7$、$P9_0$ ～ $P9_3$、$P9_5$ ～ $P9_7$、$P10_0$ ～ $P10_7$ | | $V_I$=0V | 50 | 100 | 500 | kΩ |
| $R_{fXIN}$ | 反馈电阻 | $X_{IN}$ | | | | 3.0 | | MΩ |
| $R_{fXCIN}$ | 反馈电阻 | $X_{CIN}$ | | | | 25 | | MΩ |
| $V_{RAM}$ | RAM 保持电压 | | | 停止模式时 | 2.0 | | | V |

注 1. 不指定时，$V_{CC}$=2.7 ～ 3.6V、$V_{SS}$=0V、Topr=−20 ～ 85°C/−40 ～ 85°C、f(BCLK)=10MHz。

VCC=3V

表 22.25 电气特性 (2)( 注 1)

| 符号 | 项目 | | 测定条件 | | 额定值 | | | 单位 |
|---|---|---|---|---|---|---|---|---|
| | | | | | 最小 | 典型 | 最大 | |
| Icc | 电源电流 (Vcc=2.7 ～ 3.6V) | 输出引脚为开路、其它引脚为 Vss | 掩模型 ROM | 在 f(BCLK)=10MHz、且 PLL 运行时，无分频 | | 8 | 13 | mA |
| | | | | 选择内部振荡器振荡运行和 f2(ROC) 时， f(BCLK)=1MHz | | 1 | | mA |
| | | | 闪存 | f(BCLK)=10MHz、无分频 | | 8 | 13 | mA |
| | | | 闪存编程 | f(BCLK)=10MHz、 Vcc=3.0V | | 11 | | mA |
| | | | 闪存擦除 | f(BCLK)=10MHz、 Vcc=3.0V | | 11 | | mA |
| | | | 掩模型 ROM | 在 f(BCLK)=32kHz 且为低功耗模式时，在 ROM 上 （注 3） | | 20 | | μA |
| | | | | 选择内部振荡器振荡运行和 f2(ROC) 时， f(BCLK)=1MHz、等待模式时 | | 25 | | μA |
| | | | 闪存 | 在 f(BCLK)=32kHz 且为低功耗模式时，在 RAM 上 ( 注 3) | | 20 | | μA |
| | | | | 在 f(BCLK)=32kHz 且为低功耗模式时，在闪存上 ( 注 3) | | 450 | | μA |
| | | | | 选择内部振荡器振荡运行和 f2(ROC) 时， f(BCLK)=1MHz、等待模式时 （注 4） | | 45 | | μA |
| | | | 掩模型 ROM、闪存 | 在 f(BCLK)=32kHz 且为等待模式时 ( 注 2)，振荡能力为 High | | 6.6 | | μA |
| | | | | 在 f(BCLK)=32kHz 且为等待模式时 ( 注 2)，振荡能力为 Low | | 2.2 | | μA |
| | | | | 停止模式时， Topr=25°C | | 0.7 | 3 | μA |
| Idet4 | 低电压检测消耗电流 （注 4） | | | | | 0.6 | 4 | μA |
| Idet3 | 复位区检测消耗电流 （注 4） | | | | | 1.0 | 5 | μA |

注 1. 不指定时， Vcc=2.7 ～ 3.6V、 Vss=0V、 Topr=−20 ～ 85°C/−40 ～ 85°C、 f(BCLK)=10MHz。

注 2. 通过 fc32 使 1 个定时器运行的状态。

注 3. 表示存放执行程序的存储器。

注 4. Idet 是将以下的位置 “1” 时 （检测电路有效）的消耗电流。
Idet4：VCR2 寄存器的 VC27 位
Idet3：VCR2 寄存器的 VC26 位

注 5. 运行一个定时器的状态。

VCC=3V

时序必要条件

( 不指定时， VCC=3V、 VSS=0V、 Topr=−20 ～ 85°C/−40 ～ 85°C)

表 22.26 外部时钟输入 (XIN 输入 )

| 符号 | 项目 | 额定值 | | 单位 |
|---|---|---|---|---|
| | | 最小 | 最大 | |
| $t_c$ | 外部时钟输入周期时间 | 100 | | ns |
| $t_{w(H)}$ | 外部时钟输入 “H” 电平脉宽 | 40 | | ns |
| $t_{w(L)}$ | 外部时钟输入 “L” 电平脉宽 | 40 | | ns |
| $t_r$ | 外部时钟上升时间 | | 18 | ns |
| $t_f$ | 外部时钟下降时间 | | 18 | ns |

VCC=3V

时序必要条件

( 不指定时， VCC=3V、 VSS=0V、 Topr=−20 ～ 85°C/−40 ～ 85°C)

表 22.27 定时器 A 输入 ( 事件计数器模式的计数输入 )

| 符号 | 项目 | 额定值 | | 单位 |
|---|---|---|---|---|
| | | 最小 | 最大 | |
| $t_{c(TA)}$ | TAiIN 输入周期时间 | 150 | | ns |
| $t_{w(TAH)}$ | TAiIN 输入 “H” 电平脉宽 | 60 | | ns |
| $t_{w(TAL)}$ | TAiIN 输入 “L” 电平脉宽 | 60 | | ns |

表 22.28 定时器 A 输入 ( 定时器模式的选通输入 )

| 符号 | 项目 | 额定值 | | 单位 |
|---|---|---|---|---|
| | | 最小 | 最大 | |
| $t_{c(TA)}$ | TAiIN 输入周期时间 | 600 | | ns |
| $t_{w(TAH)}$ | TAiIN 输入 “H” 电平脉宽 | 300 | | ns |
| $t_{w(TAL)}$ | TAiIN 输入 “L” 电平脉宽 | 300 | | ns |

表 22.29 定时器 A 输入 ( 单次触发定时器模式的外部触发输入 )

| 符号 | 项目 | 额定值 | | 单位 |
|---|---|---|---|---|
| | | 最小 | 最大 | |
| $t_{c(TA)}$ | TAiIN 输入周期时间 | 300 | | ns |
| $t_{w(TAH)}$ | TAiIN 输入 “H” 电平脉宽 | 150 | | ns |
| $t_{w(TAL)}$ | TAiIN 输入 “L” 电平脉宽 | 150 | | ns |

表 22.30 定时器 A 输入 ( 脉宽调制模式的外部触发输入 )

| 符号 | 项目 | 额定值 | | 单位 |
|---|---|---|---|---|
| | | 最小 | 最大 | |
| $t_{w(TAH)}$ | TAiIN 输入 “H” 电平脉宽 | 150 | | ns |
| $t_{w(TAL)}$ | TAiIN 输入 “L” 电平脉宽 | 150 | | ns |

VCC=3V

时序必要条件

( 不指定时， VCC=3V、 VSS=0V、 Topr=−20 ～ 85°C/−40 ～ 85°C)

表 22.31 定时器 A 输入 ( 事件计数器模式的增减输入 )

| 符号 | 项目 | 额定值 | | 单位 |
|---|---|---|---|---|
| | | 最小 | 最大 | |
| $t_{c(UP)}$ | TAiOUT 输入周期时间 | 3000 | | ns |
| $t_{w(UPH)}$ | TAiOUT 输入 “H” 电平脉宽 | 1500 | | ns |
| $t_{w(UPL)}$ | TAiOUT 输入 “L” 电平脉宽 | 1500 | | ns |
| $t_{su(UP-TIN)}$ | TAiOUT 输入准备时间 | 600 | | ns |
| $t_{h(TIN-UP)}$ | TAiOUT 输入保持时间 | 600 | | ns |

表 22.32 定时器 A 输入 ( 事件计数器模式的二相脉冲输入 )

| 符号 | 项目 | 额定值 | | 单位 |
|---|---|---|---|---|
| | | 最小 | 最大 | |
| $t_{c(TA)}$ | TAiIN 输入周期时间 | 2 | | μs |
| $t_{su(TAIN-TAOUT)}$ | TAiOUT 输入准备时间 | 500 | | ns |
| $t_{su(TAOUT-TAIN)}$ | TAiIN 输入准备时间 | 500 | | ns |

表 22.33 定时器 B 输入 ( 事件计数器模式的计数输入 )

| 符号 | 项目 | 额定值 | | 单位 |
|---|---|---|---|---|
| | | 最小 | 最大 | |
| $t_{c(TB)}$ | TBiIN 输入周期时间 ( 单边沿计数 ) | 150 | | ns |
| $t_{w(TBH)}$ | TBiIN 输入 “H” 电平脉宽 ( 单边沿计数 ) | 60 | | ns |
| $t_{w(TBL)}$ | TBiIN 输入 “L” 电平脉宽 ( 单边沿计数 ) | 60 | | ns |
| $t_{c(TB)}$ | TBiIN 输入周期时间 ( 双边沿计数 ) | 300 | | ns |
| $t_{w(TBH)}$ | TBiIN 输入 “H” 电平脉宽 ( 双边沿计数 ) | 120 | | ns |
| $t_{w(TBL)}$ | TBiIN 输入 “L” 电平脉宽 ( 双边沿计数 ) | 120 | | ns |

表 22.34 定时器 B 输入 ( 脉冲周期测定模式 )

| 符号 | 项目 | 额定值 | | 单位 |
|---|---|---|---|---|
| | | 最小 | 最大 | |
| $t_{c(TB)}$ | TBiIN 输入周期时间 | 600 | | ns |
| $t_{w(TBH)}$ | TBiIN 输入 “H” 电平脉宽 | 300 | | ns |
| $t_{w(TBL)}$ | TBiIN 输入 “L” 电平脉宽 | 300 | | ns |

VCC=3V

时序必要条件

( 不指定时， VCC=3V、 VSS=0V、 Topr=−20 ～ 85°C/−40 ～ 85°C)

表 22.35　定时器 B 输入 ( 脉宽测定模式 )

| 符号 | 项目 | 额定值 | | 单位 |
|---|---|---|---|---|
| | | 最小 | 最大 | |
| $t_{c(TB)}$ | TBiIN 输入周期时间 | 600 | | ns |
| $t_{w(TBH)}$ | TBiIN 输入 “H” 电平脉宽 | 300 | | ns |
| $t_{w(TBL)}$ | TBiIN 输入 “L” 电平脉宽 | 300 | | ns |

表 22.36　A/D 触发输入

| 符号 | 项目 | 额定值 | | 单位 |
|---|---|---|---|---|
| | | 最小 | 最大 | |
| $t_{c(AD)}$ | $\overline{ADTRG}$ 输入周期时间 ( 触发可能最小 ) | 1500 | | ns |
| $t_{w(ADL)}$ | $\overline{ADTRG}$ 输入 “L” 电平脉宽 | 200 | | ns |

表 22.37　串行 I/O

| 符号 | 项目 | 额定值 | | 单位 |
|---|---|---|---|---|
| | | 最小 | 最大 | |
| $t_{c(CK)}$ | CLKi 输入周期时间 | 300 | | ns |
| $t_{w(CKH)}$ | CLKi 输入 “H” 电平脉宽 | 150 | | ns |
| $t_{w(CKL)}$ | CLKi 输入 “L” 电平脉宽 | 150 | | ns |
| $t_{d(C-Q)}$ | TxDi 输出延迟时间 | | 160 | ns |
| $t_{h(C-Q)}$ | TxDi 保持时间 | 0 | | ns |
| $t_{su(D-C)}$ | RxDi 输入准备时间 | 100 | | ns |
| $t_{h(C-D)}$ | RxDi 输入保持时间 | 90 | | ns |

表 22.38　外部中断 $\overline{INTi}$ 输入

| 符号 | 项目 | 额定值 | | 单位 |
|---|---|---|---|---|
| | | 最小 | 最大 | |
| $t_{w(INH)}$ | $\overline{INTi}$ 输入 “H” 电平脉宽 | 380 | | ns |
| $t_{w(INL)}$ | $\overline{INTi}$ 输入 “L” 电平脉宽 | 380 | | ns |

VCC=3V

时序必要条件

( 不指定时， VCC=3V、 VSS=0V、 Topr=−20 ～ 85°C/−40 ～ 85°C)

表 22.39 多主控 I2Cbus

| 符号 | 项目 | 标准时钟模式 | | 高速时钟模式 | | 单位 |
|---|---|---|---|---|---|---|
| | | 最小 | 最大 | 最小 | 最大 | |
| tBUF | 总线自由时间 | 4.7 | | 1.3 | | µs |
| tHD;STA | 开始条件的保持时间 | 4.0 | | 0.6 | | µs |
| tLOW | SCL 时钟 “0” 状态的保持时间 | 4.7 | | 1.3 | | µs |
| tR | SCL、 SDA 信号上升时间 | | 1000 | 20+0.1Cb | 300 | ns |
| tHD;DAT | 数据保持时间 | 0 | | 0 | 0.9 | µs |
| tHIGH | SCL 时钟 “1” 状态的保持时间 | 4.0 | | 0.6 | | µs |
| tF | SCL、 SDA 信号下降时间 | | 300 | 20+0.1Cb | 300 | ns |
| tsu;DAT | 数据准备时间 | 250 | | 100 | | ns |
| tsu;STA | 重新开始条件的准备时间 | 4.7 | | 0.6 | | µs |
| tsu;STO | 停止条件的准备时间 | 4.0 | | 0.6 | | µs |

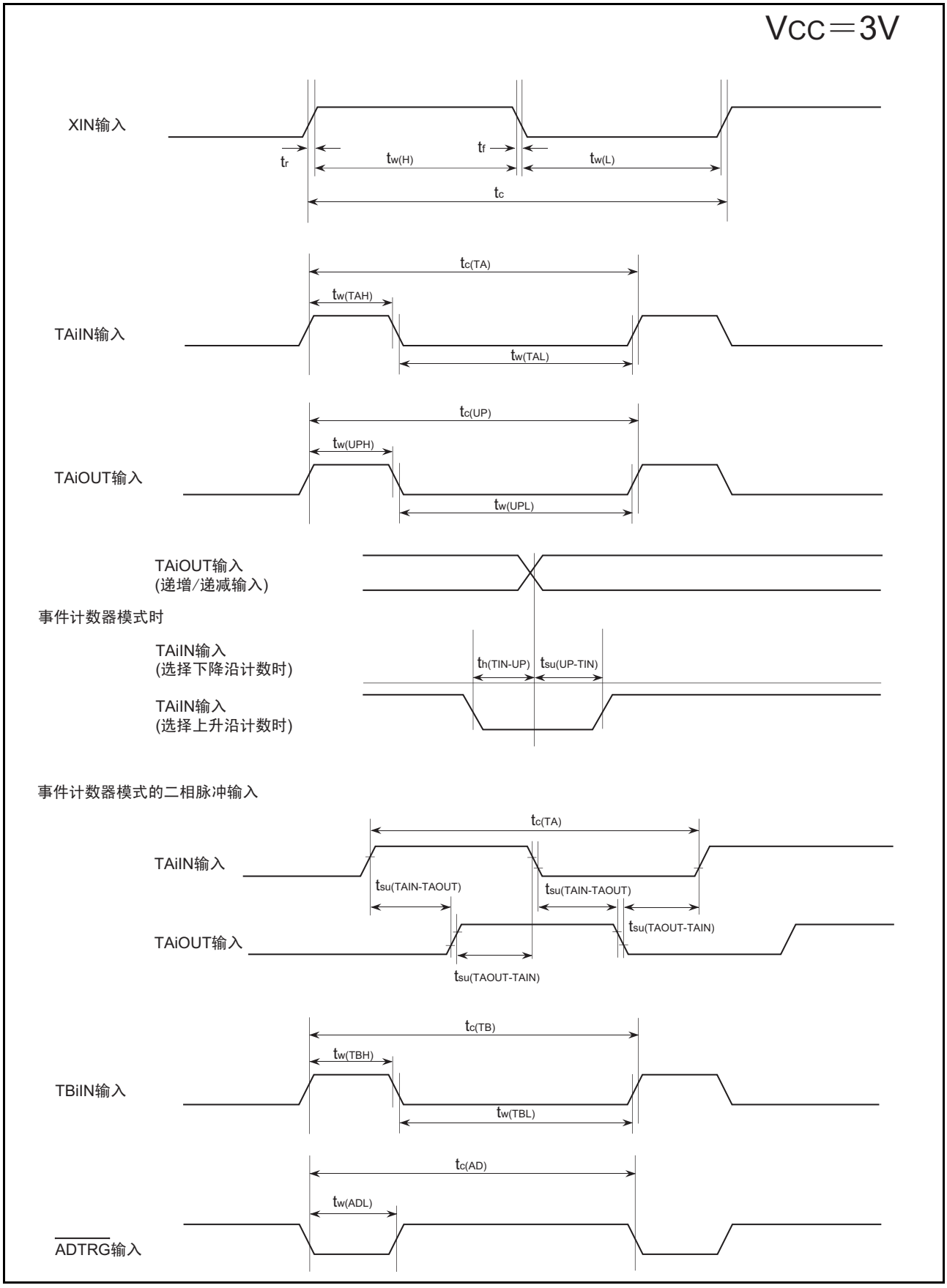

Vcc＝3V
XIN输入
tr
tw(H)
tf
tw(L)
tc
tc(TA)
tw(TAH)
TAiIN输入
tw(TAL)
tc(UP)
tw(UPH)
TAiOUT输入
tw(UPL)
TAiOUT输入
(递增/递减输入)
事件计数器模式时
TAiIN输入
(选择下降沿计数时)
th(TIN-UP)
tsu(UP-TIN)
TAiIN输入
(选择上升沿计数时)
事件计数器模式的二相脉冲输入
tc(TA)
TAiIN输入
tsu(TAIN-TAOUT)
tsu(TAIN-TAOUT)
tsu(TAOUT-TAIN)
TAiOUT输入
tsu(TAOUT-TAIN)
tc(TB)
tw(TBH)
TBiIN输入
tw(TBL)
tc(AD)
tw(ADL)
ADTRG输入

图 22.4 时序图 (1)

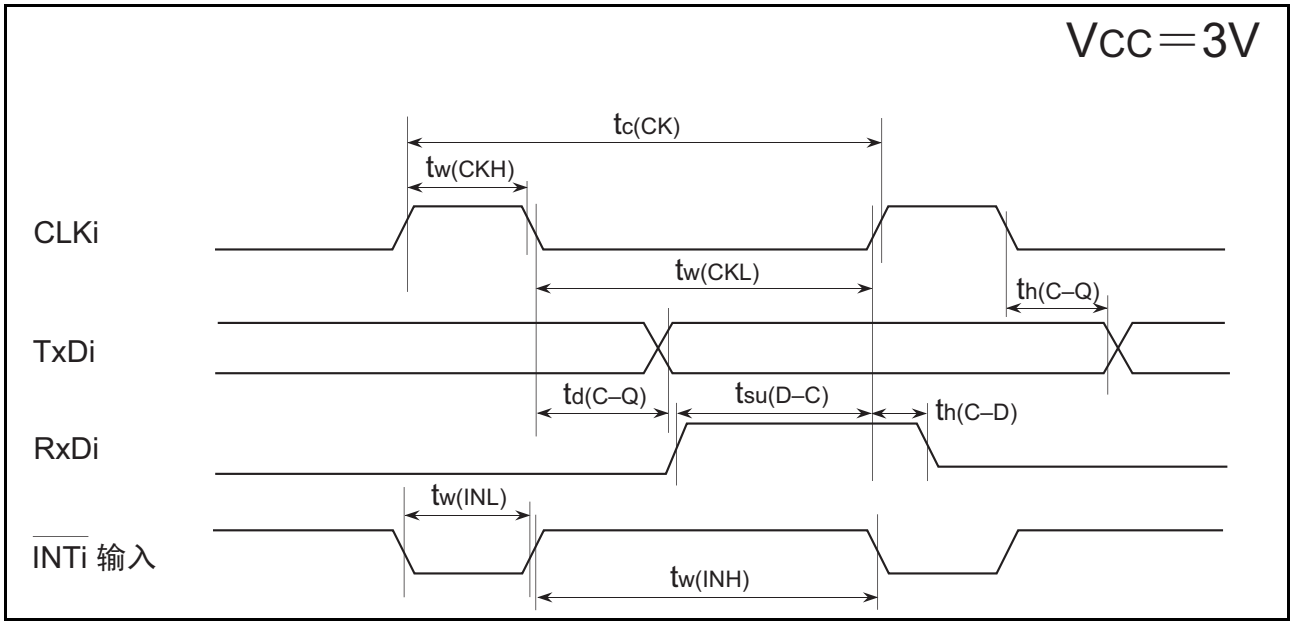



图 22.5 时序图 (2)

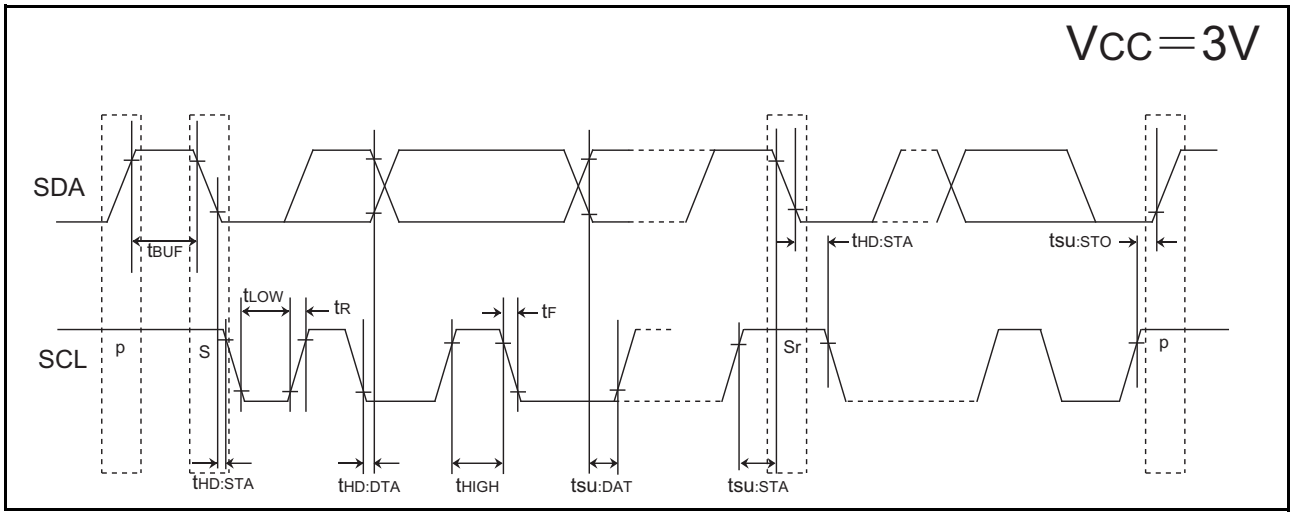



图 22.6 时序图 (3)

## 22.2 T-ver.

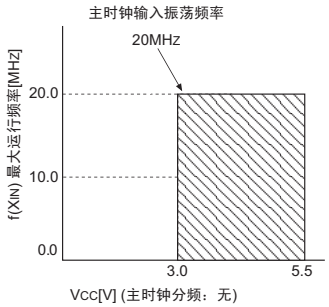
表 22.40 绝对最大额定值

| 符号 | 项目 | | | 条件 | 额定值 | 单位 |
|---|---|---|---|---|---|---|
| $V_{CC}$ | 电源电压 | | | $V_{CC}$=AV$_{CC}$ | −0.3 ～ 6.5 | V |
| AV$_{CC}$ | 模拟电源电压 | | | $V_{CC}$=AV$_{CC}$ | −0.3 ～ 6.5 | V |
| $V_I$ | 输入电压 | P0$_0$ ～ P0$_7$、P1$_0$ ～ P1$_7$、P2$_0$ ～ P2$_7$、P3$_0$ ～ P3$_7$、P6$_0$ ～ P6$_7$、P7$_0$ ～ P7$_7$、P8$_0$ ～ P8$_7$、P9$_0$ ～ P9$_3$、P9$_5$ ～ P9$_7$、P10$_0$ ～ P10$_7$、XIN、Vref、$\overline{\text{RESET}}$、CNVSS | | | −0.3 ～ $V_{CC}$ +0.3 | V |
| $V_O$ | 输出电压 | P0$_0$ ～ P0$_7$、P1$_0$ ～ P1$_7$、P2$_0$ ～ P2$_7$、P3$_0$ ～ P3$_7$、P6$_0$ ～ P6$_7$、P7$_0$ ～ P7$_7$、P8$_0$ ～ P8$_7$、P9$_0$ ～ P9$_3$、P9$_5$ ～ P9$_7$、P10$_0$ ～ P10$_7$、XOUT | | | −0.3 ～ $V_{CC}$ +0.3 | V |
| $P_d$ | 功耗 | | | −40 ≤ $T_{opr}$ ≤ 85°C | 300 | mW |
| $T_{opr}$ | 工作环境温度 | 单片机运行时 | | | −40 ～ 85 | °C |
| | | 闪存写擦除时 | 程序区（块 0 ～ 5） | | 0 ～ 60 | °C |
| | | | 数据区（块 A、B） | | −40 ～ 85 | °C |
| $T_{stg}$ | 保存温度 | | | | −65 ～ 150 | °C |

表 22.41 推荐运行条件 （注 1）

| 符号 | 项目 | | | 额定值 | | | 单位 |
|---|---|---|---|---|---|---|---|
| | | | | 最小 | 典型 | 最大 | |
| $V_{CC}$ | 电源电压 | | | 3.0 | | 5.5 | V |
| AVcc | 模拟电源电压 | | | | Vcc | | V |
| Vss | 电源电压 | | | | 0 | | V |
| AVss | 模拟电源电压 | | | | 0 | | V |
| $V_{IH}$ | “H”电平输入电压 | $P0_0$ ～ $P0_7$、 $P1_0$ ～ $P1_7$、 $P2_0$ ～ $P2_7$、 $P3_0$ ～ $P3_7$、 $P6_0$ ～ $P6_7$、 $P7_0$ ～ $P7_7$、 $P8_0$ ～ $P8_7$、 $P9_0$ ～ $P9_3$、 $P9_5$ ～ $P9_7$、 $P10_0$ ～ $P10_7$ | | 0.7Vcc | | Vcc | V |
| | | XIN、$\overline{RESET}$、CNVSS | | 0.8Vcc | | Vcc | V |
| | | SDAMM、 SCLMM | 选择 I²C bus 输入电平时 | 0.7Vcc | | Vcc | V |
| | | | 选择 SMBUS 输入电平时 | 1.4 | | Vcc | V |
| $V_{IL}$ | “L”电平输入电压 | $P0_0$ ～ $P0_7$、 $P1_0$ ～ $P1_7$、 $P2_0$ ～ $P2_7$、 $P3_0$ ～ $P3_7$、 $P6_0$ ～ $P6_7$、 $P7_0$ ～ $P7_7$、 $P8_0$ ～ $P8_7$、 $P9_0$ ～ $P9_3$、 $P9_5$ ～ $P9_7$、 $P10_0$ ～ $P10_7$ | | 0 | | 0.3Vcc | V |
| | | XIN、 $\overline{RESET}$、 CNVSS | | 0 | | 0.2Vcc | V |
| | | SDAMM、 SCLMM | 选择 I²C bus 输入电平时 | 0 | | 0.3Vcc | V |
| | | | 选择 SMBUS 输入电平时 | 0 | | 0.6 | V |
| $I_{OH(peak)}$ | “H”电平峰值输出电流 | $P0_0$ ～ $P0_7$、 $P1_0$ ～ $P1_7$、 $P2_0$ ～ $P2_7$、 $P3_0$ ～ $P3_7$、 $P6_0$ ～ $P6_7$、 $P7_0$ ～ $P7_7$、 $P8_0$ ～ $P8_7$、 $P9_0$ ～ $P9_3$、 $P9_5$ ～ $P9_7$、 $P10_0$ ～ $P10_7$ | | | | −10.0 | mA |
| $I_{OH(avg)}$ | “H”电平平均输出电流 | $P0_0$ ～ $P0_7$、 $P1_0$ ～ $P1_7$、 $P2_0$ ～ $P2_7$、 $P3_0$ ～ $P3_7$、 $P6_0$ ～ $P6_7$、 $P7_0$ ～ $P7_7$、 $P8_0$ ～ $P8_7$、 $P9_0$ ～ $P9_3$、 $P9_5$ ～ $P9_7$、 $P10_0$ ～ $P10_7$ | | | | −5.0 | mA |
| $I_{OL(peak)}$ | “L”电平峰值输出电流 | $P0_0$ ～ $P0_7$、 $P1_0$ ～ $P1_7$、 $P2_0$ ～ $P2_7$、 $P3_0$ ～ $P3_7$、 $P6_0$ ～ $P6_7$、 $P7_0$ ～ $P7_7$、 $P8_0$ ～ $P8_7$、 $P9_0$ ～ $P9_3$、 $P9_5$ ～ $P9_7$、 $P10_0$ ～ $P10_7$ | | | | 10.0 | mA |
| $I_{OL(avg)}$ | “L”电平平均输出电流 | $P0_0$ ～ $P0_7$、 $P1_0$ ～ $P1_7$、 $P2_0$ ～ $P2_7$、 $P3_0$ ～ $P3_7$、 $P6_0$ ～ $P6_7$、 $P7_0$ ～ $P7_7$、 $P8_0$ ～ $P8_7$、 $P9_0$ ～ $P9_3$、 $P9_5$ ～ $P9_7$、 $P10_0$ ～ $P10_7$ | | | | 5.0 | mA |
| $f(X_{IN})$ | 主时钟输入振荡频率 （注 4） | | | 0 | | 20 | MHz |
| $f(X_{CIN})$ | 副时钟振荡频率 | | | | 32.768 | 50 | kHz |
| f1(ROC) | 内部振荡器振荡频率 1 | | | 0.5 | 1 | 2 | MHz |
| f2(ROC) | 内部振荡器振荡频率 2 | | | 1 | 2 | 4 | MHz |
| f3(ROC) | 内部振荡器振荡频率 3 | | | 8 | 16 | 26 | MHz |
| f(PLL) | PLL 时钟振荡频率 （注 4） | | | 10 | | 20 | MHz |
| f(BCLK) | CPU 运行频率 | | | 0 | | 20 | MHz |
| tsu(PLL) | PLL 频率合成器稳定等待时间 | | Vcc=5.0V | | | 20 | ms |
| | | | Vcc=3.0V | | | 50 | ms |

注 1. 不指定时， Vcc=3.0 ～ 5.5V、 Topr=−40 ～ 85°C。
注 2. 平均输出电流为 100ms 内的平均值。
注 3. 必须将全部端口的 $I_{OL}$(peak) 总计设为小于等于 80mA，全部端口的 $I_{OH}$(peak) 总计设为小于等于 −80mA。
注 4. 主时钟输入频率、 PLL 时钟频率和电源电压的关系如下所示。



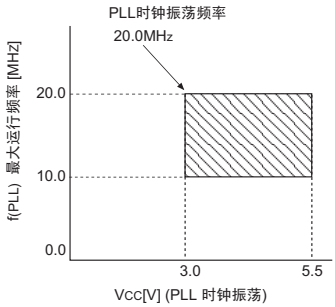



表 22.42 A/D 转换特性 （注 1）

| 符号 | 项目 | | 测定条件 | 额定值 | | | 单位 |
|---|---|---|---|---|---|---|---|
| | | | | 最小 | 典型 | 最大 | |
| — | 分辨率 | | $V_{REF}=V_{CC}$ | | | 10 | Bits |
| INL | 积分非线性误差 | 10bit | $V_{REF}=V_{CC}=5V$ | | | ±3 | LSB |
| | | | $V_{REF}=V_{CC}=3.3V$ | | | ±5 | LSB |
| | | 8bit | $V_{REF}=V_{CC}=3.3V$ | | | ±2 | LSB |
| — | 绝对精度 | 10bit | $V_{REF}=V_{CC}=5V$ | | | ±3 | LSB |
| | | | $V_{REF}=V_{CC}=3.3V$ | | | ±5 | LSB |
| | | 8bit | $V_{REF}=V_{CC}=3.3V$ | | | ±2 | LSB |
| DNL | 微分非线性误差 | | | | | ±1 | LSB |
| — | 偏移误差 | | | | | ±3 | LSB |
| — | 增益误差 | | | | | ±3 | LSB |
| $R_{LADDER}$ | 梯形电阻 | | $V_{REF}=V_{CC}$ | 10 | | 40 | kΩ |
| $t_{CONV}$ | 转换时间 (10bit)、有采样 & 保持功能 | | $V_{REF}=V_{CC}=5V$、 $\phi AD$=10MHz | 3.3 | | | μs |
| $t_{CONV}$ | 转换时间 (8bit)、有采样 & 保持功能 | | $V_{REF}=V_{CC}=5V$、 $\phi AD$=10MHz | 2.8 | | | μs |
| $V_{REF}$ | 基准电压 | | | 2.0 | | $V_{CC}$ | V |
| $V_{IA}$ | 模拟输入电压 | | | 0 | | $V_{REF}$ | V |

注 1. 不指定时， $V_{CC}=AV_{CC}=V_{REF}=3.3$ ～ 5.5V、 $V_{SS}=AV_{SS}=0V$、 Topr= −40 ～ 85°C。

注 2. 必须将 AD 运行时钟频率 （$\phi AD$ 的频率）设为小于等于 10MHz。另外， $V_{CC}$ 不足 4.2V 时，必须对 fAD 分频，并将 $\phi AD$ 的频率设为小于等于 $f_{AD}/2$。

注 3. 没有采样 & 保持功能时，除了注 2 的限制以外，必须将 $\phi AD$ 的频率设为大于等于 250kHz。
有采样 & 保持功能时，除了注 2 的限制以外，必须将 $\phi AD$ 的频率设为大于等于 1MHz。

注 4. 有采样 & 保持功能时，采样时间为频率 3/$\phi AD$。
没有采样 & 保持功能时，采样时间为频率 2/$\phi AD$。

表 22.43 闪存的电气特性 （注 1）

（产品代码：U3 的程序区及数据区、 U7 的程序区）

| 符号 | 项目 | | 额定值 | | | 单位 |
|---|---|---|---|---|---|---|
| | | | 最小 | 典型 ( 注 2) | 最大 | |
| — | 编程、擦除次数 （注 3） | | 100/1000( 注 4、注 11) | | | 次 |
| — | 字编程时间 （$V_{CC}$=5.0V、 $T_{opr}$=25°C） | | | 75 | 600 | μs |
| — | 块擦除时间 （$V_{CC}$=5.0V、 $T_{opr}$=25°C） | 2K 字节块 | | 0.2 | 9 | s |
| | | 8K 字节块 | | 0.4 | 9 | s |
| | | 16K 字节块 | | 0.7 | 9 | s |
| | | 32K 字节块 | | 1.2 | 9 | s |
| td(SR-ES) | 擦除运行 → 擦除挂起的转移时间 | | | | 8 | ms |
| $t_{PS}$ | 闪存电路稳定等待时间 | | | | 15 | μs |
| — | 数据保持时间 （注 5） | | 20 | | | 年 |

表 22.44 闪存的电气特性 （注 6）

（产品代码：U7 的数据区 （注 7））

| 符号 | 项目 | 额定值 | | | 单位 |
|---|---|---|---|---|---|
| | | 最小 | 典型 ( 注 2) | 最大 | |
| — | 编程、擦除次数 （注 3、注 8、注 9） | 10000( 注 4、注 10) | | | 次 |
| — | 字编程时间 （$V_{CC}$=5.0V、 $T_{opr}$=25°C） | | 100 | | μs |
| — | 块擦除时间 （$V_{CC}$=5.0V、 $T_{opr}$=25°C）（2K 字节块） | | 0.3 | | s |
| td(SR-ES) | 擦除运行 → 擦除挂起的转移时间 | | | 8 | ms |
| $t_{PS}$ | 闪存电路稳定等待时间 | | | 15 | μs |
| — | 数据保持时间 （注 5） | 20 | | | 年 |

注 1. 不指定时， $V_{CC}$=3.0 ～ 5.5V、 Topr=0 ～ 60°C （程序区）、−40 ～ 85°C （数据区）。

注 2. $V_{CC}$=5.0V、 Topr=25°C 时。

注 3. 编程、擦除次数的定义
编程、擦除次数为各块的擦除次数。
编程、擦除次数为 n 次 （n=100、 1000、 10000）时，能按块分别擦除 n 次。
例如，对 2K 字节块的块 A 的不同地址进行 1024 次的 1 个字的写入操作后擦除此块，编程 / 擦除次数就被计为 1 次。但是，对于 1 次的擦除，不能对同一地址进行多次写入操作 （禁止重写）。

注 4. 保证编程 / 擦除后所有电气特性的最小次数。（保证值为 1 ～ “最小”值的范围。）

注 5. 条件是 Topr=55°C。

注 6. 不指定时， $V_{CC}$=3.0 ～ 5.5V、 Topr=−40 ～ 85°C。

注 7. 是编程、擦除次数超过 1000 次时的规格。
对于 1000 次为止的字编程时间和块擦除时间与程序区相同。

注 8. 对于进行多次改写的系统，作为有效地减少改写次数的方法，采取错开写地址等手段，在进行尽可能不留有空区的编程 ( 写 ) 后，执行 1 次擦除。例如，进行 1 组 8 字的编程时，如果在进行最大 128 组的写操作后执行 1 次擦除，就能有效地减少改写次数。并且，如果均等地对块 A 和块 B 进行擦除，就能更有效地减少改写次数。建议记录各块擦除次数的信息以及设置限制次数。

注 9. 块擦除发生擦除错误时，至少执行 3 次的清除状态寄存器命令 → 块擦除命令，直至不发生擦除错误为止。

注 10. 在进行大于等于 1000 次的改写时，块 A 和块 B 的读取需要 1 个等待。如果将闪存控制寄存器 1 的 bit7（地址 $01B5_{16}$ 的 FMR17）设定为 “1” ( 有等待 )，就与 PM17 位无关，在存取块 A 和块 B 时插入 1 个等待。在存取其他块和内部 RAM 时，与 FMR17 位无关，而为 PM17 位的设定。

注 11. U3 的程序区和数据区为 100 次， U7 的程序区为 1000 次。

注 12. 有关故障率，请向瑞萨科技，瑞萨销售公司及特约销售店查询。

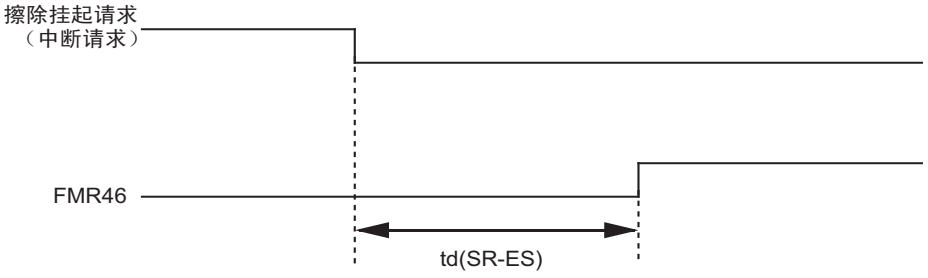
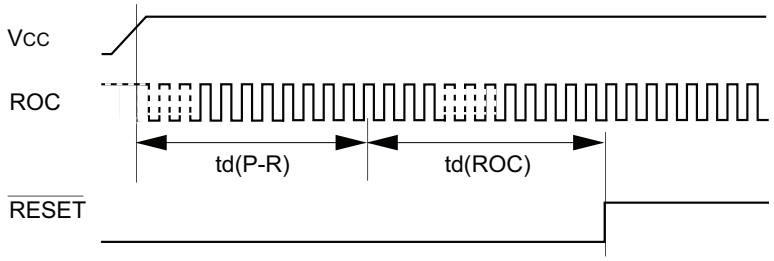


表 22.45 电源电路的时序特性

| 符号 | 项目 | 测定条件 | 额定值 | | | 单位 |
|---|---|---|---|---|---|---|
| | | | 最小 | 典型 | 最大 | |
| td(P-R) | 接通电源时的内部电源稳定时间 | Vcc=3.0 ～ 5.5V | | | 2 | ms |
| td(ROC) | 接通电源时的内部振荡器的振荡稳定时间 | | | | 40 | μs |
| td(R-S) | STOP 解除时间 | | | | 150 | μs |
| td(W-S) | 低功耗模式或等待模式的解除时间 | | | | 150 | μs |

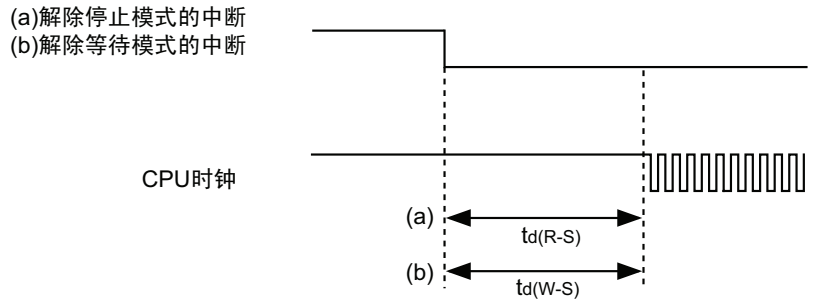
td(P-R)
接通电源时的内部电源稳定时间

td(ROC)
接通电源时的内部振荡器的振荡稳定时间




td(R-S)
STOP解除时间

td(W-S)
低功耗模式或等待模式的解除时间



VCC=5V

表 22.46 电气特性 （注 1）

| 符号 | 项目 | | | 测定条件 | 额定值 | | | 单位 |
|---|---|---|---|---|---|---|---|---|
| | | | | | 最小 | 典型 | 最大 | |
| VOH | “H” 电平输出电压 | P00 ～ P07、 P10 ～ P17、 P20 ～ P27、 P30 ～ P37、 P60 ～ P67、 P70 ～ P77、 P80 ～ P87、 P90 ～ P93、 P95 ～ P97、 P100 ～ P107 | | IOH=−5mA | VCC−2.0 | | VCC | V |
| VOH | “H” 电平输出电压 | P00 ～ P07、 P10 ～ P17、 P20 ～ P27、 P30 ～ P37、 P60 ～ P67、 P70 ～ P77、 P80 ～ P87、 P90 ～ P93、 P95 ～ P97、 P100 ～ P107 | | IOH=−200μA | VCC−0.3 | | VCC | V |
| VOH | “H”电平输出电压 | XOUT | High Power | IOH=−1mA | VCC−2.0 | | VCC | V |
| | | | Low Power | IOH=−0.5mA | VCC−2.0 | | VCC | |
| | “H”电平输出电压 | XCOUT | High Power | 无负载时 | | 2.5 | | V |
| | | | Low Power | 无负载时 | | 1.6 | | |
| VOL | “L” 电平输出电压 | P00 ～ P07、 P10 ～ P17、 P20 ～ P27、 P30 ～ P37、 P60 ～ P67、 P70 ～ P77、 P80 ～ P87、 P90 ～ P93、 P95 ～ P97、 P100 ～ P107 | | IOL=5mA | | | 2.0 | V |
| VOL | “L” 电平输出电压 | P00 ～ P07、 P10 ～ P17、 P20 ～ P27、 P30 ～ P37、 P60 ～ P67、 P70 ～ P77、 P80 ～ P87、 P90 ～ P93、 P95 ～ P97、 P100 ～ P107 | | IOL=200μA | | | 0.45 | V |
| VOL | “L”电平输出电压 | XOUT | High Power | IOL=1mA | | | 2.0 | V |
| | | | Low Power | IOL=0.5mA | | | 2.0 | |
| | “L”电平输出电压 | XCOUT | High Power | 无负载时 | | 0 | | V |
| | | | Low Power | 无负载时 | | 0 | | |
| VT+−VT− | 滞后 | TA0IN-TA4IN、 TB0IN-TB2IN、 $\overline{INT0}$-$\overline{INT5}$、 $\overline{NMI}$、 $\overline{ADTRG}$、 $\overline{CTS0}$-$\overline{CTS2}$、 SCL、 SDA、 CLK0-CLK2、 TA2OUT-TA4OUT、 $\overline{KI0}$-$\overline{KI3}$、 RXD0-RXD2、 SIN3、 SIN4 | | | 0.2 | | 1.0 | V |
| VT+−VT− | 滞后 | $\overline{RESET}$ | | | 0.2 | | 2.5 | V |
| VT+−VT− | 滞后 | XIN | | | 0.2 | | 0.8 | V |
| IIH | “H” 电平输入电流 | P00 ～ P07、 P10 ～ P17、 P20 ～ P27、 P30 ～ P37、 P60 ～ P67、 P70 ～ P77、 P80 ～ P87、 P90 ～ P93、 P95 ～ P97、 P100 ～ P107 XIN、 $\overline{RESET}$、 CNVSS | | VI=5V | | | 5.0 | μA |
| IIL | “L” 电平输入电流 | P00 ～ P07、 P10 ～ P17、 P20 ～ P27、 P30 ～ P37、 P60 ～ P67、 P70 ～ P77、 P80 ～ P87、 P90 ～ P93、 P95 ～ P97、 P100 ～ P107 XIN、 $\overline{RESET}$、 CNVSS | | VI=0V | | | −5.0 | μA |
| RPULLUP | 上拉电阻 | P00 ～ P07、 P10 ～ P17、 P20 ～ P27、 P30 ～ P37、 P60 ～ P67、 P70 ～ P77、 P80 ～ P87、 P90 ～ P93、 P95 ～ P97、 P100 ～ P107 | | VI=0V | 30 | 50 | 170 | kΩ |
| RfXIN | 反馈电阻 | XIN | | | | 1.5 | | MΩ |
| RfXCIN | 反馈电阻 | XCIN | | | | 15 | | MΩ |
| VRAM | RAM 保持电压 | | | 停止模式时 | 2.0 | | | V |

注 1. 不指定时， VCC=4.2 ～ 5.5V、 VSS=0V、 Topr=−40 ～ 85°C、 f(BCLK)=20MHz。

VCC=5V

表 22.47 电气特性 （2）（注 1）

| 符号 | 项目 | | 测定条件 | | 额定值 | | | 单位 |
|---|---|---|---|---|---|---|---|---|
| | | | | | 最小 | 典型 | 最大 | |
| ICC | 电源电流 (VCC=4.0 ～ 5.5V) | 输出引脚为开路、其它引脚为 VSS | 掩模型 ROM | 在 f(BCLK)=20MHz 且 PLL 运行时，无分频 | | 18 | 25 | mA |
| | | | | 选择内部振荡器振荡运行和 f2(ROC) 时， f(BCLK)=1MHz | | 2 | | mA |
| | | | 闪存 | f(BCLK)=20MHz、无分频 | | 18 | 25 | mA |
| | | | | 选择内部振荡器振荡运行和 f2(ROC) 时， f(BCLK)=1MHz | | 2 | | mA |
| | | | 闪存编程 | f(BCLK)=10MHz、 VCC=5.0V | | 11 | | mA |
| | | | 闪存擦除 | f(BCLK)=10MHz、 VCC=5.0V | | 11 | | mA |
| | | | 掩模型 ROM | 在 f(BCLK)=32kHz 且为低功耗模式时，在 ROM 上 ( 注 3) | | 25 | | μA |
| | | | | 选择内部振荡器振荡运行和 f2(ROC) 时， f(BCLK)=1MHz、等待模式时 | | 50 | | μA |
| | | | 闪存 | 在 f(BCLK)=32kHz 且为低功耗模式时，在 RAM 上 ( 注 3) | | 25 | | μA |
| | | | | 在 f(BCLK)=32kHz 且为低功耗模式时，在闪存上 ( 注 3) | | 450 | | μA |
| | | | | 选择内部振荡器振荡运行和 f2(ROC) 时， f(BCLK)=1MHz、等待模式时 ( 注 4) | | 50 | | μA |
| | | | 掩模型 ROM、闪存 | 在 f(BCLK)=32kHz 且为等待模式时 ( 注 2)，振荡能力为 High | | 8.5 | | μA |
| | | | | 在 f(BCLK)=32kHz 且为等待模式时 ( 注 2)，振荡能力为 Low | | 3 | | μA |
| | | | | 停止模式时， Topr=25°C | | 0.8 | 3 | μA |

注 1. 不指定时， VCC=4.2 ～ 5.5V、 VSS=0V、 Topr=−40 ～ 85°C、 f(BCLK)=20MHz。

注 2. 通过 fC32 使 1 个定时器运行的状态。

注 3. 表示存放执行程序的存储器。

注 4. 运行一个定时器的状态。

VCC=5V

时序必要条件

( 不指定时， VCC=5V、 VSS=0V、 Topr=−40 ～ 85°C)

表 22.48 外部时钟输入 (XIN 输入 )

| 符号 | 项目 | 额定值 | | 单位 |
|---|---|---|---|---|
| | | 最小 | 最大 | |
| $t_c$ | 外部时钟输入周期时间 | 50 | | ns |
| $t_{w(H)}$ | 外部时钟输入 “H” 电平脉宽 | 20 | | ns |
| $t_{w(L)}$ | 外部时钟输入 “L” 电平脉宽 | 20 | | ns |
| $t_r$ | 外部时钟上升时间 | | 9 | ns |
| $t_f$ | 外部时钟下降时间 | | 9 | ns |

VCC=5V

时序必要条件

( 不指定时， VCC=5V、 VSS=0V、 Topr=−40 ～ 85°C)

表 22.49 定时器 A 输入 ( 事件计数器模式的计数输入 )

| 符号 | 项目 | 额定值 | | 单位 |
|---|---|---|---|---|
| | | 最小 | 最大 | |
| $t_{c(TA)}$ | TAiIN 输入周期时间 | 100 | | ns |
| $t_{w(TAH)}$ | TAiIN 输入 “H” 电平脉宽 | 40 | | ns |
| $t_{w(TAL)}$ | TAiIN 输入 “L” 电平脉宽 | 40 | | ns |

表 22.50 定时器 A 输入 ( 定时器模式的选通输入 )

| 符号 | 项目 | 额定值 | | 单位 |
|---|---|---|---|---|
| | | 最小 | 最大 | |
| $t_{c(TA)}$ | TAiIN 输入周期时间 | 400 | | ns |
| $t_{w(TAH)}$ | TAiIN 输入 “H” 电平脉宽 | 200 | | ns |
| $t_{w(TAL)}$ | TAiIN 输入 “L” 电平脉宽 | 200 | | ns |

表 22.51 定时器 A 输入 ( 单次触发定时器模式的外部触发输入 )

| 符号 | 项目 | 额定值 | | 单位 |
|---|---|---|---|---|
| | | 最小 | 最大 | |
| $t_{c(TA)}$ | TAiIN 输入周期时间 | 200 | | ns |
| $t_{w(TAH)}$ | TAiIN 输入 “H” 电平脉宽 | 100 | | ns |
| $t_{w(TAL)}$ | TAiIN 输入 “L” 电平脉宽 | 100 | | ns |

表 22.52 定时器 A 输入 ( 脉宽调制模式的外部触发输入 )

| 符号 | 项目 | 额定值 | | 单位 |
|---|---|---|---|---|
| | | 最小 | 最大 | |
| $t_{w(TAH)}$ | TAiIN 输入 “H” 电平脉宽 | 100 | | ns |
| $t_{w(TAL)}$ | TAiIN 输入 “L” 电平脉宽 | 100 | | ns |

VCC=5V

时序必要条件

( 不指定时， VCC=5V、 VSS=0V、 Topr=−40 ～ 85°C)

表 22.53 定时器 A 输入 ( 事件计数器模式的增减输入 )

| 符号 | 项目 | 额定值 | | 单位 |
|---|---|---|---|---|
| | | 最小 | 最大 | |
| $t_{c(UP)}$ | TAiOUT 输入周期时间 | 2000 | | ns |
| $t_{w(UPH)}$ | TAiOUT 输入 “H” 电平脉宽 | 1000 | | ns |
| $t_{w(UPL)}$ | TAiOUT 输入 “L” 电平脉宽 | 1000 | | ns |
| $t_{su(UP-TIN)}$ | TAiOUT 输入准备时间 | 400 | | ns |
| $t_{h(TIN-UP)}$ | TAiOUT 输入保持时间 | 400 | | ns |

表 22.54 定时器 A 输入 ( 事件计数器模式的二相脉冲输入 )

| 符号 | 项目 | 额定值 | | 单位 |
|---|---|---|---|---|
| | | 最小 | 最大 | |
| $t_{c(TA)}$ | TAiIN 输入周期时间 | 800 | | ns |
| $t_{su(TA_{IN}-TA_{OUT})}$ | TAiOUT 输入准备时间 | 200 | | ns |
| $t_{su(TA_{OUT}-TA_{IN})}$ | TAiIN 输入准备时间 | 200 | | ns |

表 22.55 定时器 B 输入 ( 事件计数器模式的计数输入 )

| 符号 | 项目 | 额定值 | | 单位 |
|---|---|---|---|---|
| | | 最小 | 最大 | |
| $t_{c(TB)}$ | TBiIN 输入周期时间 ( 单边沿计数 ) | 100 | | ns |
| $t_{w(TBH)}$ | TBiIN 输入 “H” 电平脉宽 ( 单边沿计数 ) | 40 | | ns |
| $t_{w(TBL)}$ | TBiIN 输入 “L” 电平脉宽 ( 单边沿计数 ) | 40 | | ns |
| $t_{c(TB)}$ | TBiIN 输入周期时间 ( 双边沿计数 ) | 200 | | ns |
| $t_{w(TBH)}$ | TBiIN 输入 “H” 电平脉宽 ( 双边沿计数 ) | 80 | | ns |
| $t_{w(TBL)}$ | TBiIN 输入 “L” 电平脉宽 ( 双边沿计数 ) | 80 | | ns |

表 22.56 定时器 B 输入 ( 脉冲周期测定模式 )

| 符号 | 项目 | 额定值 | | 单位 |
|---|---|---|---|---|
| | | 最小 | 最大 | |
| $t_{c(TB)}$ | TBiIN 输入周期时间 | 400 | | ns |
| $t_{w(TBH)}$ | TBiIN 输入 “H” 电平脉宽 | 200 | | ns |
| $t_{w(TBL)}$ | TBiIN 输入 “L” 电平脉宽 | 200 | | ns |

VCC=5V

时序必要条件

( 不指定时， VCC=5V、 VSS=0V、 Topr=−40 ～ 85°C)

表 22.57　定时器 B 输入 ( 脉宽测定模式 )

| 符号 | 项目 | 额定值 | | 单位 |
|---|---|---|---|---|
| | | 最小 | 最大 | |
| $t_{c(TB)}$ | TBiIN 输入周期时间 | 400 | | ns |
| $t_{w(TBH)}$ | TBiIN 输入 “H” 电平脉宽 | 200 | | ns |
| $t_{w(TBL)}$ | TBiIN 输入 “L” 电平脉宽 | 200 | | ns |

表 22.58　A/D 触发输入

| 符号 | 项目 | 额定值 | | 单位 |
|---|---|---|---|---|
| | | 最小 | 最大 | |
| $t_{c(AD)}$ | $\overline{\text{AD}}$TRG 输入周期时间 ( 触发可能最小 ) | 1000 | | ns |
| $t_{w(ADL)}$ | $\overline{\text{AD}}$TRG 输入 “L” 电平脉宽 | 125 | | ns |

表 22.59　串行 I/O

| 符号 | 项目 | 额定值 | | 单位 |
|---|---|---|---|---|
| | | 最小 | 最大 | |
| $t_{c(CK)}$ | CLKi 输入周期时间 | 200 | | ns |
| $t_{w(CKH)}$ | CLKi 输入 “H” 电平脉宽 | 100 | | ns |
| $t_{w(CKL)}$ | CLKi 输入 “L” 电平脉宽 | 100 | | ns |
| $t_{d(C-Q)}$ | TxDi 输出延迟时间 | | 80 | ns |
| $t_{h(C-Q)}$ | TxDi 保持时间 | 0 | | ns |
| $t_{su(D-C)}$ | RxDi 输入准备时间 | 70 | | ns |
| $t_{h(C-D)}$ | RxDi 输入保持时间 | 90 | | ns |

表 22.60　外部中断 $\overline{\text{INTi}}$ 输入

| 符号 | 项目 | 额定值 | | 单位 |
|---|---|---|---|---|
| | | 最小 | 最大 | |
| $t_{w(INH)}$ | $\overline{\text{INTi}}$ 输入 “H” 电平脉宽 | 250 | | ns |
| $t_{w(INL)}$ | $\overline{\text{INTi}}$ 输入 “L” 电平脉宽 | 250 | | ns |

VCC=5V

时序必要条件

( 不指定时， VCC=5V、 VSS=0V、 Topr=−40 ～ 85°C)

表 22.61 多主控 I2C bus

| 符号 | 项目 | 标准时钟模式 | | 高速时钟模式 | | 单位 |
|---|---|---|---|---|---|---|
| | | 最小 | 最大 | 最小 | 最大 | |
| tBUF | 总线自由时间 | 4.7 | | 1.3 | | µs |
| tHD； STA | 开始条件的保持时间 | 4.0 | | 0.6 | | µs |
| tLOW | SCL 时钟 “0” 状态的保持时间 | 4.7 | | 1.3 | | µs |
| tR | SCL、 SDA 信号上升时间 | | 1000 | 20+0.1Cb | 300 | ns |
| tHD； DAT | 数据保持时间 | 0 | | 0 | 0.9 | µs |
| tHIGH | SCL 时钟 “1” 状态的保持时间 | 4.0 | | 0.6 | | µs |
| tF | SCL、 SDA 信号下降时间 | | 300 | 20+0.1Cb | 300 | ns |
| tsu； DAT | 数据准备时间 | 250 | | 100 | | ns |
| tsu； STA | 重新开始条件的准备时间 | 4.7 | | 0.6 | | µs |
| tsu； STO | 停止条件的准备时间 | 4.0 | | 0.6 | | µs |

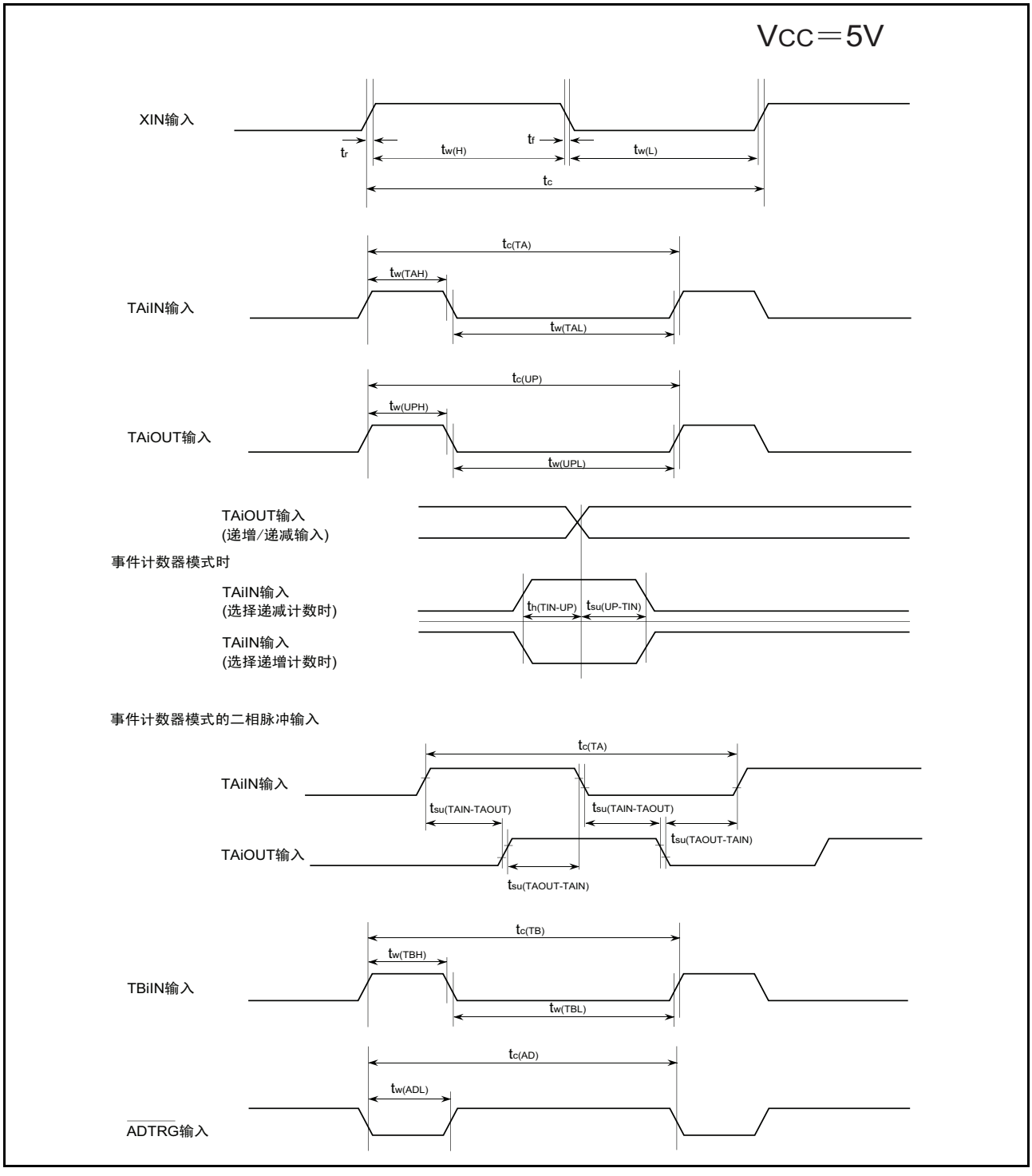

Vcc＝5V
XIN输入
tr
tw(H)
tf
tw(L)
tc
tc(TA)
tw(TAH)
TAiIN输入
tw(TAL)
tc(UP)
tw(UPH)
TAiOUT输入
tw(UPL)
TAiOUT输入
(递增/递减输入)
事件计数器模式时
TAiIN输入
(选择递减计数时)
th(TIN-UP)
tsu(UP-TIN)
TAiIN输入
(选择递增计数时)
事件计数器模式的二相脉冲输入
tc(TA)
TAiIN输入
tsu(TAIN-TAOUT)
tsu(TAIN-TAOUT)
tsu(TAOUT-TAIN)
TAiOUT输入
tsu(TAOUT-TAIN)
tc(TB)
tw(TBH)
TBiIN输入
tw(TBL)
tc(AD)
tw(ADL)
ADTRG输入

图 22.7 时序图 （1）

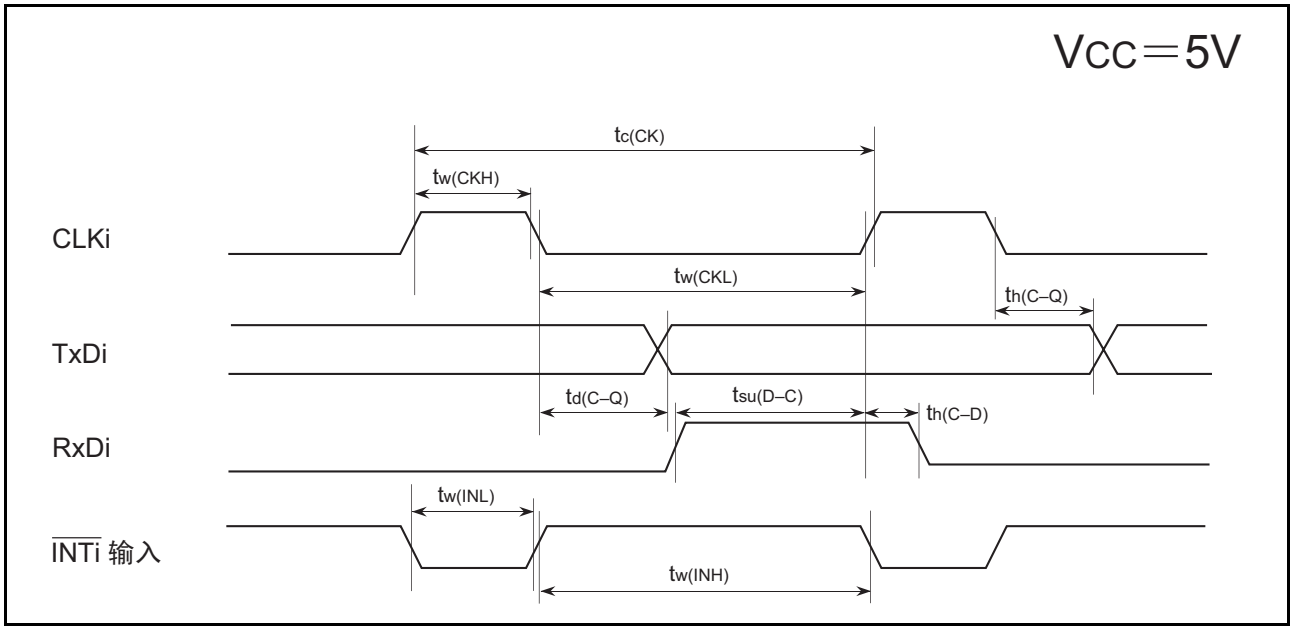



图 22.8 时序图 （2）

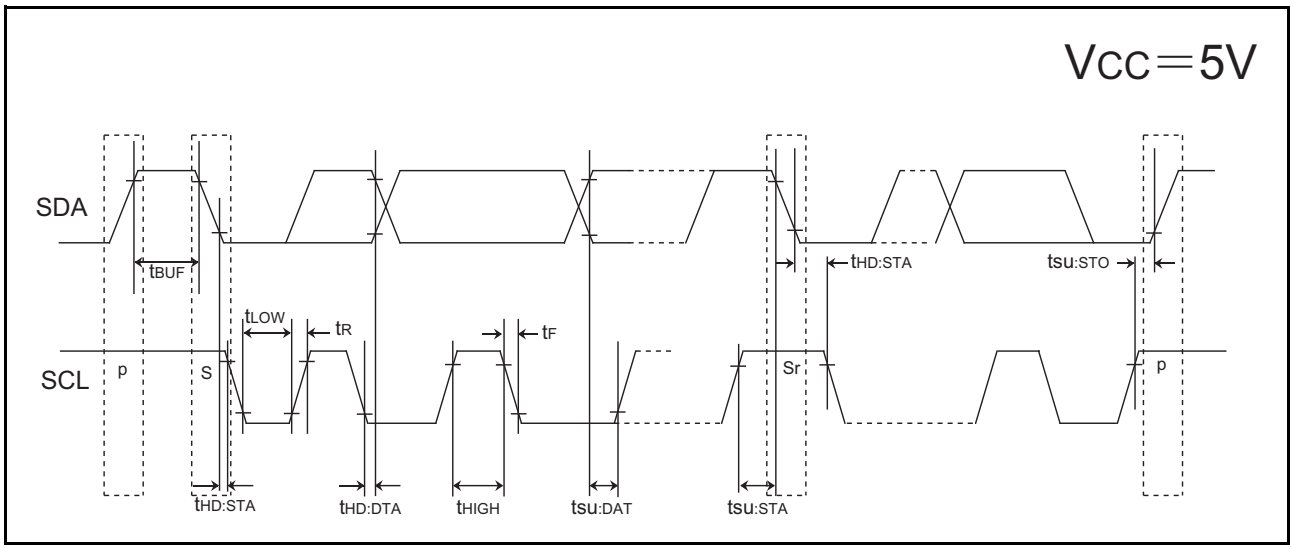



图 22.9 时序图 （3）

Vcc=3V

表 22.62 电气特性 ( 注 )

| 符号 | 项目 | | | 测定条件 | 额定值 | | | 单位 |
|---|---|---|---|---|---|---|---|---|
| | | | | | 最小 | 典型 | 最大 | |
| VOH | “H” 电平输出电压 | P00 ～ P07、 P10 ～ P17、 P20 ～ P27、 P30 ～ P37、 P60 ～ P67、 P70 ～ P77、 P80 ～ P87、 P90 ～ P93、 P95 ～ P97、 P100 ～ P107 | | IOH=−1mA | Vcc−0.5 | | Vcc | V |
| VOH | “H” 电平输出电压 | XOUT | High Power | IOH=−0.1mA | Vcc−0.5 | | Vcc | V |
| | | | Low Power | IOH=−50μA | Vcc−0.5 | | Vcc | |
| | “H” 电平输出电压 | XCOUT | High Power | 无负载时 | | 2.5 | | V |
| | | | Low Power | 无负载时 | | 1.6 | | |
| VOL | “L” 电平输出电压 | P00 ～ P07、 P10 ～ P17、 P20 ～ P27、 P30 ～ P37、 P60 ～ P67、 P70 ～ P77、 P80 ～ P87、 P90 ～ P93、 P95 ～ P97、 P100 ～ P107 | | IOL=1mA | | | 0.5 | V |
| VOL | “L” 电平输出电压 | XOUT | High Power | IOL=0.1mA | | | 0.5 | V |
| | | | Low Power | IOL=50μA | | | 0.5 | |
| | “L” 电平输出电压 | XCOUT | High Power | 无负载时 | | 0 | | V |
| | | | Low Power | 无负载时 | | 0 | | |
| VT+−VT− | 滞后 | TA0IN-TA4IN、 TB0IN-TB2IN、 $\overline{\text{INT0}}$-$\overline{\text{INT5}}$、 $\overline{\text{NMI}}$、 $\overline{\text{ADTRG}}$、 $\overline{\text{CTS0}}$-$\overline{\text{CTS2}}$、 SCL、 SDA、 CLK0-CLK2、 TA2OUT-TA4OUT、 $\overline{\text{KI0}}$-$\overline{\text{KI3}}$、 RxD0-RxD2、 SIN3、 SIN4 | | | | | 0.8 | V |
| VT+−VT− | 滞后 | $\overline{\text{RESET}}$ | | | | | 1.8 | V |
| VT+−VT− | 滞后 | XIN | | | | | 0.8 | V |
| IIH | “H” 电平输入电流 | P00 ～ P07、 P10 ～ P17、 P20 ～ P27、 P30 ～ P37、 P60 ～ P67、 P70 ～ P77、 P80 ～ P87、 P90 ～ P93、 P95 ～ P97、 P100 ～ P107、 XIN、 $\overline{\text{RESET}}$、 CNVSS | | VI=3V | | | 4.0 | μA |
| IIL | “L” 电平输入电流 | P00 ～ P07、 P10 ～ P17、 P20 ～ P27、 P30 ～ P37、 P60 ～ P67、 P70 ～ P77、 P80 ～ P87、 P90 ～ P93、 P95 ～ P97、 P100 ～ P107、 XIN、 $\overline{\text{RESET}}$、 CNVSS | | VI=0V | | | −4.0 | μA |
| RPULLUP | 上拉电阻 | P00 ～ P07、 P10 ～ P17、 P20 ～ P27、 P30 ～ P37、 P60 ～ P67、 P70 ～ P77、 P80 ～ P87、 P90 ～ P93、 P95 ～ P97、 P100 ～ P107 | | VI=0V | 50 | 100 | 500 | kΩ |
| RfXIN | 反馈电阻 | XIN | | | | 3.0 | | MΩ |
| RfXCIN | 反馈电阻 | XCIN | | | | 25 | | MΩ |
| VRAM | RAM 保持电压 | | | 停止模式时 | 2.0 | | | V |

注 1. 不指定时， Vcc=3.0 ～ 3.6V、 Vss=0V、 Topr=−40 ～ 85°C、 f(BCLK)=20MHz。

VCC=3V

表 22.63 电气特性 (2)( 注 1)

| 符号 | 项目 | | 测定条件 | | 额定值 | | | 单位 |
|---|---|---|---|---|---|---|---|---|
| | | | | | 最小 | 典型 | 最大 | |
| ICC | 电源电流 (VCC=3.0 ～ 3.6V) | 输出引脚为开路、其它引脚为 VSS | 掩模型 ROM | f(BCLK)=10MHz、且 PLL 运行时，无分频 | | 8 | 13 | mA |
| | | | | 选择内部振荡器振荡运行和 f2(ROC) 时， f(BCLK)=1MHz | | 1 | | mA |
| | | | 闪存 | f(BCLK)=10MHz、无分频 | | 8 | 13 | mA |
| | | | 闪存编程 | f(BCLK)=10MHz、 VCC=3.0V | | 11 | | mA |
| | | | 闪存擦除 | f(BCLK)=10MHz、 VCC=3.0V | | 11 | | mA |
| | | | 掩模型 ROM | 在 f(BCLK)=32kHz 且为低功耗模式时，在 ROM 上 （注 3） | | 20 | | μA |
| | | | | 选择内部振荡器振荡运行和 f2(ROC) 时， f(BCLK)=1MHz、等待模式时 | | 25 | | μA |
| | | | 闪存 | 在 f(BCLK)=32kHz 且为低功耗模式时，在 RAM 上 ( 注 3) | | 20 | | μA |
| | | | | 在 f(BCLK)=32kHz 且为低功耗模式时，在闪存上 ( 注 3) | | 450 | | μA |
| | | | | 选择内部振荡器振荡运行和 f2(ROC) 时， f(BCLK)=1MHz、等待模式时 （注 4） | | 45 | | μA |
| | | | 掩模型 ROM、闪存 | 在 f(BCLK)=32kHz 且为等待模式时 ( 注 2)，振荡能力为 High | | 6.6 | | μA |
| | | | | 在 f(BCLK)=32kHz 且为等待模式时 ( 注 2)，振荡能力为 Low | | 2.2 | | μA |
| | | | | 停止模式时， Topr=25°C | | 0.7 | 3 | μA |

注 1. 不指定时， VCC=3.0 ～ 3.6V、 VSS=0V、 Topr=−40 ～ 85°C、 f(BCLK)=20MHz。

注 2. 通过 fC32 使 1 个定时器运行的状态。

注 3. 表示存放执行程序的存储器。

注 4. 运行一个定时器的状态。

VCC=3V

时序必要条件

( 不指定时， VCC=3V、 VSS=0V、 Topr=−40 ～ 85°C)

表 22.64 外部时钟输入 (XIN 输入 )

| 符号 | 项目 | 额定值 | | 单位 |
|---|---|---|---|---|
| | | 最小 | 最大 | |
| $t_c$ | 外部时钟输入周期时间 | 100 | | ns |
| $t_{w(H)}$ | 外部时钟输入 “H” 电平脉宽 | 40 | | ns |
| $t_{w(L)}$ | 外部时钟输入 “L” 电平脉宽 | 40 | | ns |
| $t_r$ | 外部时钟上升时间 | | 18 | ns |
| $t_f$ | 外部时钟下降时间 | | 18 | ns |

VCC=3V

时序必要条件

( 不指定时， VCC=3V、 VSS=0V、 Topr=−40 ～ 85°C)

表 22.65 定时器 A 输入 ( 事件计数器模式的计数输入 )

| 符号 | 项目 | 额定值 | | 单位 |
|---|---|---|---|---|
| | | 最小 | 最大 | |
| $t_{c(TA)}$ | TAiIN 输入周期时间 | 150 | | ns |
| $t_{w(TAH)}$ | TAiIN 输入 “H” 电平脉宽 | 60 | | ns |
| $t_{w(TAL)}$ | TAiIN 输入 “L” 电平脉宽 | 60 | | ns |

表 22.66 定时器 A 输入 ( 定时器模式的选通输入 )

| 符号 | 项目 | 额定值 | | 单位 |
|---|---|---|---|---|
| | | 最小 | 最大 | |
| $t_{c(TA)}$ | TAiIN 输入周期时间 | 600 | | ns |
| $t_{w(TAH)}$ | TAiIN 输入 “H” 电平脉宽 | 300 | | ns |
| $t_{w(TAL)}$ | TAiIN 输入 “L” 电平脉宽 | 300 | | ns |

表 22.67 定时器 A 输入 ( 单次触发定时器模式的外部触发输入 )

| 符号 | 项目 | 额定值 | | 单位 |
|---|---|---|---|---|
| | | 最小 | 最大 | |
| $t_{c(TA)}$ | TAiIN 输入周期时间 | 300 | | ns |
| $t_{w(TAH)}$ | TAiIN 输入 “H” 电平脉宽 | 150 | | ns |
| $t_{w(TAL)}$ | TAiIN 输入 “L” 电平脉宽 | 150 | | ns |

表 22.68 定时器 A 输入 ( 脉宽调制模式的外部触发输入 )

| 符号 | 项目 | 额定值 | | 单位 |
|---|---|---|---|---|
| | | 最小 | 最大 | |
| $t_{w(TAH)}$ | TAiIN 输入 “H” 电平脉宽 | 150 | | ns |
| $t_{w(TAL)}$ | TAiIN 输入 “L” 电平脉宽 | 150 | | ns |

VCC=3V

时序必要条件

( 不指定时， VCC=3V、 VSS=0V、 Topr=−40 ～ 85°C)

表 22.69 定时器 A 输入 ( 事件计数器模式的增减输入 )

| 符号 | 项目 | 额定值 | | 单位 |
|---|---|---|---|---|
| | | 最小 | 最大 | |
| $t_{c(UP)}$ | TAiOUT 输入周期时间 | 3000 | | ns |
| $t_{w(UPH)}$ | TAiOUT 输入 “H” 电平脉宽 | 1500 | | ns |
| $t_{w(UPL)}$ | TAiOUT 输入 “L” 电平脉宽 | 1500 | | ns |
| $t_{su(UP-TIN)}$ | TAiOUT 输入准备时间 | 600 | | ns |
| $t_{h(TIN-UP)}$ | TAiOUT 输入保持时间 | 600 | | ns |

表 22.70 定时器 A 输入 ( 事件计数器模式的二相脉冲输入 )

| 符号 | 项目 | 额定值 | | 单位 |
|---|---|---|---|---|
| | | 最小 | 最大 | |
| $t_{c(TA)}$ | TAiIN 输入周期时间 | 2 | | μs |
| $t_{su(TAIN-TAOUT)}$ | TAiOUT 输入准备时间 | 500 | | ns |
| $t_{su(TAOUT-TAIN)}$ | TAiIN 输入准备时间 | 500 | | ns |

表 22.71 定时器 B 输入 ( 事件计数器模式的计数输入 )

| 符号 | 项目 | 额定值 | | 单位 |
|---|---|---|---|---|
| | | 最小 | 最大 | |
| $t_{c(TB)}$ | TBiIN 输入周期时间 ( 单边沿计数 ) | 150 | | ns |
| $t_{w(TBH)}$ | TBiIN 输入 “H” 电平脉宽 ( 单边沿计数 ) | 60 | | ns |
| $t_{w(TBL)}$ | TBiIN 输入 “L” 电平脉宽 ( 单边沿计数 ) | 60 | | ns |
| $t_{c(TB)}$ | TBiIN 输入周期时间 ( 双边沿计数 ) | 300 | | ns |
| $t_{w(TBH)}$ | TBiIN 输入 “H” 电平脉宽 ( 双边沿计数 ) | 120 | | ns |
| $t_{w(TBL)}$ | TBiIN 输入 “L” 电平脉宽 ( 双边沿计数 ) | 120 | | ns |

表 22.72 定时器 B 输入 ( 脉冲周期测定模式 )

| 符号 | 项目 | 额定值 | | 单位 |
|---|---|---|---|---|
| | | 最小 | 最大 | |
| $t_{c(TB)}$ | TBiIN 输入周期时间 | 600 | | ns |
| $t_{w(TBH)}$ | TBiIN 输入 “H” 电平脉宽 | 300 | | ns |
| $t_{w(TBL)}$ | TBiIN 输入 “L” 电平脉宽 | 300 | | ns |

VCC=3V

时序必要条件

( 不指定时， VCC=3V、 VSS=0V、 Topr=−40 ～ 85°C)

表 22.73 定时器 B 输入 ( 脉宽测定模式 )

| 符号 | 项目 | 额定值 | | 单位 |
|---|---|---|---|---|
| | | 最小 | 最大 | |
| $t_{c(TB)}$ | TBiIN 输入周期时间 | 600 | | ns |
| $t_{w(TBH)}$ | TBiIN 输入 “H” 电平脉宽 | 300 | | ns |
| $t_{w(TBL)}$ | TBiIN 输入 “L” 电平脉宽 | 300 | | ns |

表 22.74 A/D 触发输入

| 符号 | 项目 | 额定值 | | 单位 |
|---|---|---|---|---|
| | | 最小 | 最大 | |
| $t_{c(AD)}$ | $\overline{AD}_{TRG}$ 输入周期时间 ( 触发可能最小 ) | 1500 | | ns |
| $t_{w(ADL)}$ | $\overline{AD}_{TRG}$ 输入 “L” 电平脉宽 | 200 | | ns |

表 22.75 串行 I/O

| 符号 | 项目 | 额定值 | | 单位 |
|---|---|---|---|---|
| | | 最小 | 最大 | |
| $t_{c(CK)}$ | CLKi 输入周期时间 | 300 | | ns |
| $t_{w(CKH)}$ | CLKi 输入 “H” 电平脉宽 | 150 | | ns |
| $t_{w(CKL)}$ | CLKi 输入 “L” 电平脉宽 | 150 | | ns |
| $t_{d(C-Q)}$ | TxDi 输出延迟时间 | | 160 | ns |
| $t_{h(C-Q)}$ | TxDi 保持时间 | 0 | | ns |
| $t_{su(D-C)}$ | RxDi 输入准备时间 | 100 | | ns |
| $t_{h(C-D)}$ | RxDi 输入保持时间 | 90 | | ns |

表 22.76 外部中断 $\overline{INT}$i 输入

| 符号 | 项目 | 额定值 | | 单位 |
|---|---|---|---|---|
| | | 最小 | 最大 | |
| $t_{w(INH)}$ | $\overline{INT}$i 输入 “H” 电平脉宽 | 380 | | ns |
| $t_{w(INL)}$ | $\overline{INT}$i 输入 “L” 电平脉宽 | 380 | | ns |

VCC=3V

时序特性

( 不指定时， VCC=3V、 VSS=0V、 Topr=−40 ～ 85°C)

表 22.77 多主控 I2Cbus

| 符号 | 项目 | 标准时钟模式 | | 高速时钟模式 | | 单位 |
|---|---|---|---|---|---|---|
| | | 最小 | 最大 | 最小 | 最大 | |
| tBUF | 总线自由时间 | 4.7 | | 1.3 | | µs |
| tHD;STA | 开始条件的保持时间 | 4.0 | | 0.6 | | µs |
| tLOW | SCL 时钟 “0” 状态的保持时间 | 4.7 | | 1.3 | | µs |
| tR | SCL、 SDA 信号上升时间 | | 1000 | 20+0.1Cb | 300 | ns |
| tHD;DAT | 数据保持时间 | 0 | | 0 | 0.9 | µs |
| tHIGH | SCL 时钟 “1” 状态的保持时间 | 4.0 | | 0.6 | | µs |
| tF | SCL、 SDA 信号下降时间 | | 300 | 20+0.1Cb | 300 | ns |
| tsu;DAT | 数据准备时间 | 250 | | 100 | | ns |
| tsu;STA | 重新开始条件的准备时间 | 4.7 | | 0.6 | | µs |
| tsu;STO | 停止条件的准备时间 | 4.0 | | 0.6 | | µs |

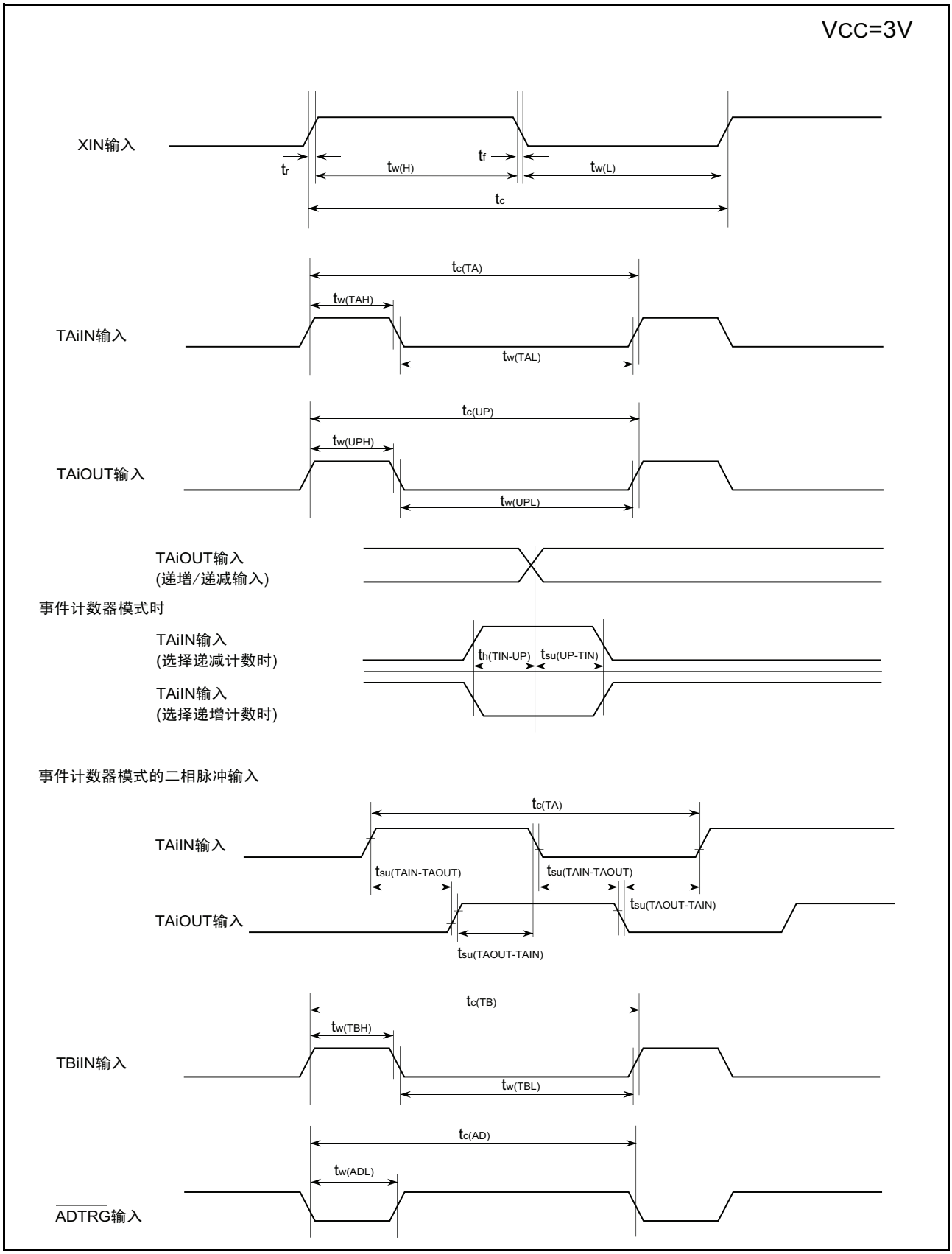

Vcc=3V
XIN输入
tr
tw(H)
tf
tw(L)
tc
tc(TA)
tw(TAH)
TAiIN输入
tw(TAL)
tc(UP)
tw(UPH)
TAiOUT输入
tw(UPL)
TAiOUT输入
(递增/递减输入)
事件计数器模式时
TAiIN输入
(选择递减计数时)
th(TIN-UP)
tsu(UP-TIN)
TAiIN输入
(选择递增计数时)
事件计数器模式的二相脉冲输入
tc(TA)
TAiIN输入
tsu(TAIN-TAOUT)
tsu(TAIN-TAOUT)
tsu(TAOUT-TAIN)
TAiOUT输入
tsu(TAOUT-TAIN)
tc(TB)
tw(TBH)
TBiIN输入
tw(TBL)
tc(AD)
tw(ADL)
ADTRG输入

图 22.10 时序图 （1）

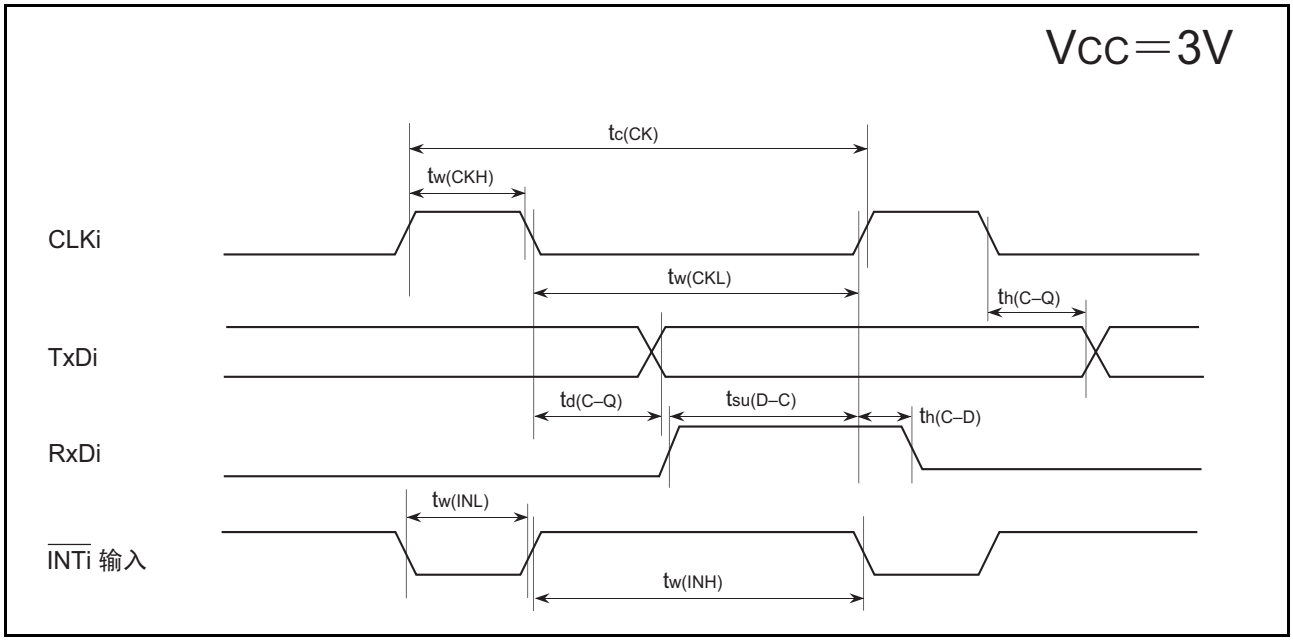



图 22.11 时序图 （2）

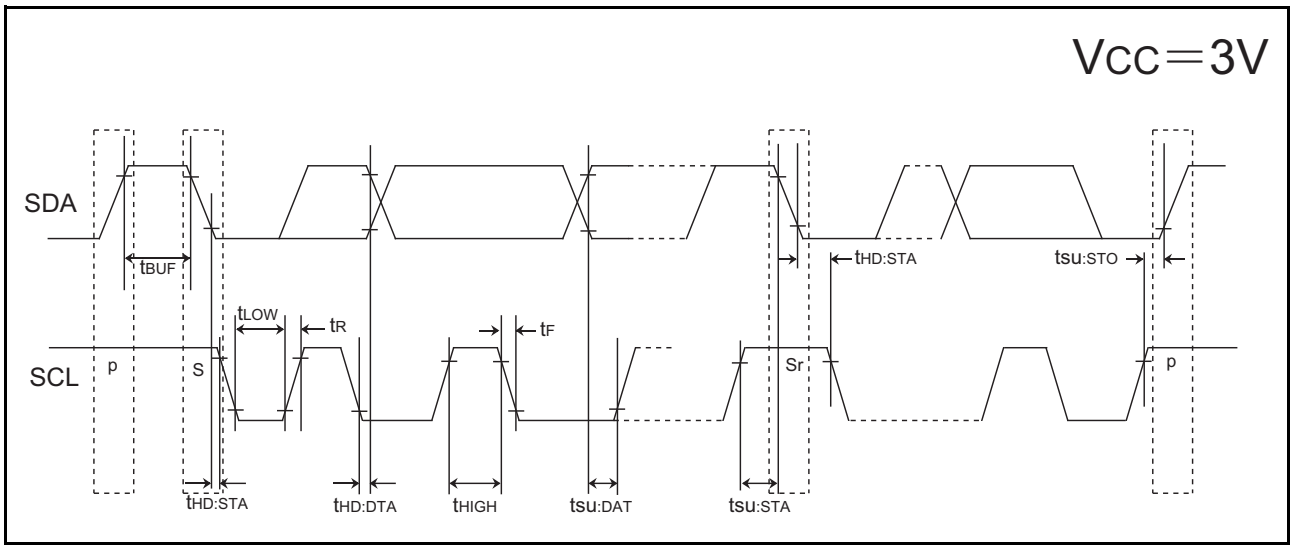



图 22.12 时序图 （3）

## 22.3 V-ver.

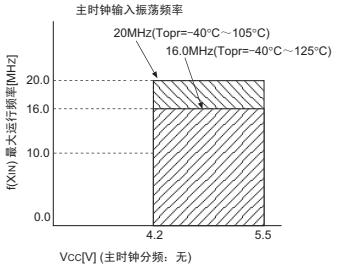
表 22.78 绝对最大额定值

| 符号 | 项目 | | | 条件 | 额定值 | 单位 |
|---|---|---|---|---|---|---|
| $V_{CC}$ | 电源电压 | | | $V_{CC}$=AV$_{CC}$ | −0.3 ～ 6.5 | V |
| AV$_{CC}$ | 模拟电源电压 | | | $V_{CC}$=AV$_{CC}$ | −0.3 ～ 6.5 | V |
| $V_I$ | 输入电压 | $P0_0$ ～ $P0_7$、$P1_0$ ～ $P1_7$、$P2_0$ ～ $P2_7$、$P3_0$ ～ $P3_7$、$P6_0$ ～ $P6_7$、$P7_0$ ～ $P7_7$、$P8_0$ ～ $P8_7$、$P9_0$ ～ $P9_3$、$P9_5$ ～ $P9_7$、$P10_0$ ～ $P10_7$、$X_{IN}$、Vref、$\overline{RESET}$、$CNV_{SS}$ | | | −0.3 ～ $V_{CC}$ +0.3 | V |
| $V_O$ | 输出电压 | $P0_0$ ～ $P0_7$、$P1_0$ ～ $P1_7$、$P2_0$ ～ $P2_7$、$P3_0$ ～ $P3_7$、$P6_0$ ～ $P6_7$、$P7_0$ ～ $P7_7$、$P8_0$ ～ $P8_7$、$P9_0$ ～ $P9_3$、$P9_5$ ～ $P9_7$、$P10_0$ ～ $P10_7$、$X_{OUT}$ | | | −0.3 ～ $V_{CC}$ +0.3 | V |
| $P_d$ | 功耗 | | | −40 ≤ $T_{opr}$ ≤ 85°C | 300 | mW |
| | | | | 85 ≤ $T_{opr}$ ≤ 125°C | 200 | mW |
| $T_{opr}$ | 工作环境温度 | 单片机运行时 | | | −40 ～ 125 | °C |
| | | 闪存写擦除时 | 程序区（块 0 ～ 5） | | 0 ～ 60 | °C |
| | | | 数据区（块 A、B） | | −40 ～ 125 | °C |
| $T_{stg}$ | 保存温度 | | | | −65 ～ 150 | °C |

表 22.79 推荐运行条件 （注 1）

| 符号 | 项目 | | | 额定值 最小 | 额定值 典型 | 额定值 最大 | 单位 |
|---|---|---|---|---|---|---|---|
| $V_{CC}$ | 电源电压 | | | 4.2 | | 5.5 | V |
| AVcc | 模拟电源电压 | | | | Vcc | | V |
| Vss | 电源电压 | | | | 0 | | V |
| AVss | 模拟电源电压 | | | | 0 | | V |
| $V_{IH}$ | “H”电平输入电压 | $P0_0$ ～ $P0_7$、$P1_0$ ～ $P1_7$、$P2_0$ ～ $P2_7$、$P3_0$ ～ $P3_7$、$P6_0$ ～ $P6_7$、$P7_0$ ～ $P7_7$、$P8_0$ ～ $P8_7$、$P9_0$ ～ $P9_3$、$P9_5$ ～ $P9_7$、$P10_0$ ～ $P10_7$ | | 0.7Vcc | | Vcc | V |
| | | XIN、$\overline{\text{RESET}}$、CNVSS | | 0.8Vcc | | Vcc | V |
| | | SDAMM、SCLMM | 选择 I²C bus 输入电平时 | 0.7Vcc | | Vcc | V |
| | | | 选择 SMBUS 输入电平时 | 1.4 | | Vcc | V |
| $V_{IL}$ | “L”电平输入电压 | $P0_0$ ～ $P0_7$、$P1_0$ ～ $P1_7$、$P2_0$ ～ $P2_7$、$P3_0$ ～ $P3_7$、$P6_0$ ～ $P6_7$、$P7_0$ ～ $P7_7$、$P8_0$ ～ $P8_7$、$P9_0$ ～ $P9_3$、$P9_5$ ～ $P9_7$、$P10_0$ ～ $P10_7$ | | 0 | | 0.3Vcc | V |
| | | XIN、$\overline{\text{RESET}}$、CNVSS | | 0 | | 0.2VCC | V |
| | | SDAMM、SCLMM | 选择 I²C bus 输入电平时 | 0 | | 0.3VCC | V |
| | | | 选择 SMBUS 输入电平时 | 0 | | 0.6 | V |
| $I_{OH}$（peak） | “H”电平峰值输出电流 | $P0_0$ ～ $P0_7$、$P1_0$ ～ $P1_7$、$P2_0$ ～ $P2_7$、$P3_0$ ～ $P3_7$、$P6_0$ ～ $P6_7$、$P7_0$ ～ $P7_7$、$P8_0$ ～ $P8_7$、$P9_0$ ～ $P9_3$、$P9_5$ ～ $P9_7$、$P10_0$ ～ $P10_7$ | | | | −10.0 | mA |
| $I_{OH}$（avg） | “H”电平平均输出电流 | $P0_0$ ～ $P0_7$、$P1_0$ ～ $P1_7$、$P2_0$ ～ $P2_7$、$P3_0$ ～ $P3_7$、$P6_0$ ～ $P6_7$、$P7_0$ ～ $P7_7$、$P8_0$ ～ $P8_7$、$P9_0$ ～ $P9_3$、$P9_5$ ～ $P9_7$、$P10_0$ ～ $P10_7$ | | | | −5.0 | mA |
| $I_{OL}$（peak） | “L”电平峰值输出电流 | $P0_0$ ～ $P0_7$、$P1_0$ ～ $P1_7$、$P2_0$ ～ $P2_7$、$P3_0$ ～ $P3_7$、$P6_0$ ～ $P6_7$、$P7_0$ ～ $P7_7$、$P8_0$ ～ $P8_7$、$P9_0$ ～ $P9_3$、$P9_5$ ～ $P9_7$、$P10_0$ ～ $P10_7$ | | | | 10.0 | mA |
| $I_{OL}$（avg） | “L”电平平均输出电流 | $P0_0$ ～ $P0_7$、$P1_0$ ～ $P1_7$、$P2_0$ ～ $P2_7$、$P3_0$ ～ $P3_7$、$P6_0$ ～ $P6_7$、$P7_0$ ～ $P7_7$、$P8_0$ ～ $P8_7$、$P9_0$ ～ $P9_3$、$P9_5$ ～ $P9_7$、$P10_0$ ～ $P10_7$ | | | | 5.0 | mA |
| f(XIN) | 主时钟输入振荡频率 （注 4） | | $T_{opr}$=−40～105°C | 0 | | 20 | MHz |
| | | | $T_{opr}$=−40～125°C | 0 | | 16 | MHz |
| f(XCIN) | 副时钟振荡频率 | | | | 32.768 | 50 | kHz |
| f1(ROC) | 内部振荡器振荡频率 1 | | | 0.5 | 1 | 2 | MHz |
| f2(ROC) | 内部振荡器振荡频率 2 | | | 1 | 2 | 4 | MHz |
| f3(ROC) | 内部振荡器振荡频率 3 | | | 8 | 16 | 26 | MHz |
| f(PLL) | PLL 时钟振荡频率 （注 4） | | $T_{opr}$=−40～105°C | 10 | | 20 | MHz |
| | | | $T_{opr}$=−40～125°C | 10 | | 16 | MHz |
| f(BCLK) | CPU 运行频率 | | $T_{opr}$=−40～105°C | 0 | | 20 | MHz |
| | | | $T_{opr}$=−40～125°C | 0 | | 16 | MHz |
| tsu(PLL) | PLL 频率合成器稳定等待时间 | | Vcc=5.0V | | | 20 | ms |

注 1.　不指定时，Vcc=4.2 ～ 5.5V、Topr=−40 ～ 125°C。
注 2.　平均输出电流为 100ms 期间内的平均值。
注 3.　必须将全部端口的 IOL(peak) 总计设为小于等于 80mA，全部端口的 IOH(peak) 总计设为小于等于 −80mA。
注 4.　主时钟输入频率、PLL 时钟频率和电源电压的关系如下所示。



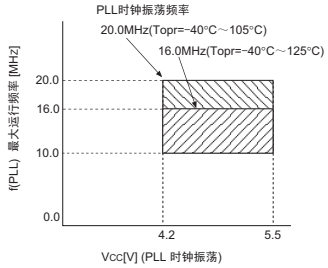



表 22.80 A/D 转换特性 （注 1）

| 符号 | 项目 | | 测定条件 | 额定值 | | | 单位 |
|---|---|---|---|---|---|---|---|
| | | | | 最小 | 典型 | 最大 | |
| — | 分辨率 | | VREF=VCC | | | 10 | Bits |
| INL | 积分非线性误差 | 10bit | VREF=VCC=5V | | | ±3 | LSB |
| | | 8bit | VREF=VCC=5V | | | ±2 | LSB |
| — | 绝对精度 | 10bit | VREF=VCC=5V | | | ±3 | LSB |
| | | 8bit | VREF=VCC=5V | | | ±2 | LSB |
| DNL | 微分非线性误差 | | | | | ±1 | LSB |
| — | 偏移误差 | | | | | ±3 | LSB |
| — | 增益误差 | | | | | ±3 | LSB |
| RLADDER | 梯形电阻 | | VREF=VCC | 10 | | 40 | kΩ |
| tCONV | 转换时间 （10bit）、有采样 & 保持功能 | | VREF=VCC=5V、 ϕAD=10MHz | 3.3 | | | μs |
| tCONV | 转换时间 （8bit）、有采样 & 保持功能 | | VREF=VCC=5V、 ϕAD=10MHz | 2.8 | | | μs |
| VREF | 基准电压 | | | 2.0 | | VCC | V |
| VIA | 模拟输入电压 | | | 0 | | VREF | V |

注 1. 不指定时， VCC=AVCC=VREF=4.2 ～ 5.5V、 VSS=AVSS=0V、 Topr= −40 ～ 125°C。

注 2. 必须将 AD 运行时钟频率 （ϕAD 的频率）设为小于等于 10MHz。

注 3. 没有采样 & 保持功能时，除了注 2 的限制以外，必须将 ϕAD 的频率设为大于等于 250kHz。
有采样 & 保持功能时，除了注 2 的限制以外，必须将 ϕAD 的频率设为大于等于 1MHz。

注 4. 有采样 & 保持功能时，采样时间为频率 3/ϕAD。
没有采样 & 保持功能时，采样时间为频率 2/ϕAD。

表 22.81 闪存的电气特性 （注 1）

（产品代码：U3 的程序区及数据区、 U7 的程序区）

| 符号 | 项目 | | 额定值 | | | 单位 |
|---|---|---|---|---|---|---|
| | | | 最小 | 典型 ( 注 2) | 最大 | |
| — | 编程、擦除次数 （注 3） | | 100/1000( 注 4、注 11) | | | 次 |
| — | 字编程时间 （VCC=5.0V、 Topr=25°C） | | | 75 | 600 | μs |
| — | 块擦除时间 （VCC=5.0V、 Topr=25°C） | 2K 字节块 | | 0.2 | 9 | s |
| | | 8K 字节块 | | 0.4 | 9 | s |
| | | 16K 字节块 | | 0.7 | 9 | s |
| | | 32K 字节块 | | 1.2 | 9 | s |
| td(SR-ES) | 擦除运行 → 擦除挂起的转移时间 | | | | 8 | ms |
| tPS | 闪存电路稳定等待时间 | | | | 15 | μs |
| — | 数据保持时间 （注 5） | | 20 | | | 年 |

表 22.82 闪存的电气特性 （注 6）

（产品代码：U7 的数据区 （注 7））

| 符号 | 项目 | 额定值 | | | 单位 |
|---|---|---|---|---|---|
| | | 最小 | 典型 ( 注 2) | 最大 | |
| — | 编程、擦除次数 （注 3、注 8、注 9） | 10000( 注 4、注 10) | | | 次 |
| — | 字编程时间 （VCC=5.0V、 Topr=25°C） | | 100 | | μs |
| — | 块擦除时间 （VCC=5.0V、 Topr=25°C）（2K 字节 块） | | 0.3 | | s |
| td(SR-ES) | 擦除运行 → 擦除挂起的转移时间 | | | 8 | ms |
| tPS | 闪存电路稳定等待时间 | | | 15 | μs |
| — | 数据保持时间 （注 5） | 20 | | | 年 |

注 1. 不指定时， VCC=4.2 ～ 5.5V、 Topr=0 ～ 60°C （程序区）、-40 ～ 125°C （数据区）。

注 2. VCC=5.0V、 Topr=25°C 时。

注 3. 编程、擦除次数的定义
编程、擦除次数为各块的擦除次数。
编程、擦除次数为 n 次 （n=100、 1000、 10000）时，能按块分别擦除 n 次。
例如，对 2K 字节块的块 A 的不同地址进行 1024 次的 1 个字的写入操作后擦除此块，编程 / 擦除次数就被计为 1 次。但是，对于 1 次的擦除，不能对同一地址进行多次写入操作 （禁止重写）。

注 4. 保证编程 / 擦除后所有电气特性的最小次数。（保证值为 1 ～ “最小”值的范围。）

注 5. 条件是 Topr=55°C。

注 6. 不指定时， VCC=4.2 ～ 5.5V、 Topr=-40 ～ 125°C。

注 7. 是编程、擦除次数超过 1000 次时的规格。
对于 1000 次为止的字编程时间和块擦除时间与程序区相同。

注 8. 对于进行多次改写的系统，作为有效地减少改写次数的方法，采取错开写地址等手段，在进行尽可能不留有空区的编程 ( 写 ) 后，执行 1 次擦除。例如，进行 1 组 8 字的编程时，如果在进行最大 128 组的写操作后执行 1 次擦除，就能有效地减少改写次数。并且，如果均等地对块 A 和块 B 进行擦除，就能更有效地减少改写次数。建议记录各块擦除次数的信息以及设置限制次数。

注 9. 块擦除发生擦除错误时，至少执行 3 次的清除状态寄存器命令 → 块擦除命令，直至不发生擦除错误为止。

注 10. 在进行大于等于 1000 次的改写时，块 A 和块 B 的读取需要 1 个等待。如果将闪存控制寄存器 1 的 bit7（地址 $01B5_{16}$ 的 FMR17）设定为 “1” ( 有等待 )，就与 PM17 位无关，在存取块 A 和块 B 时插入 1 个等待。在存取其他块和内部 RAM 时，与 FMR17 位无关，而为 PM17 位的设定。

注 11. U3 的程序区和数据区为 100 次， U7 的程序区为 1000 次。

注 12. 有关故障率，请向瑞萨科技，瑞萨销售公司及特约销售店查询。

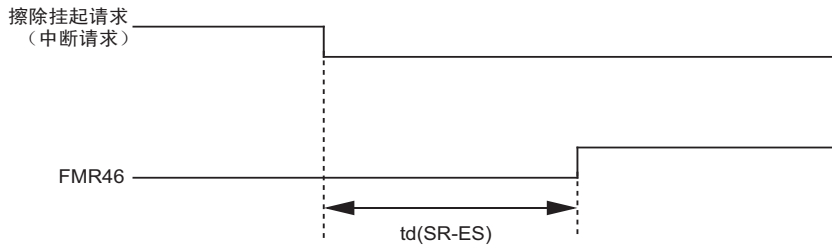
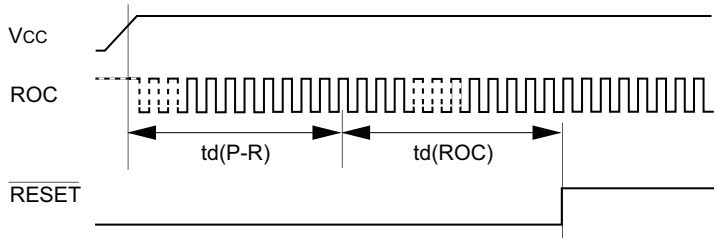


表 22.83 电源电路的时序特性

| 符号 | 项目 | 测定条件 | 额定值 | | | 单位 |
|---|---|---|---|---|---|---|
| | | | 最小 | 典型 | 最大 | |
| td(P-R) | 接通电源时的内部电源稳定时间 | $V_{CC}$=4.2 ～ 5.5V | | | 2 | ms |
| td(ROC) | 接通电源时的内部振荡器的振荡稳定时间 | | | | 40 | μs |
| td(R-S) | STOP 解除时间 | | | | 150 | μs |
| td(W-S) | 低功耗模式或等待模式的解除时间 | | | | 150 | μs |

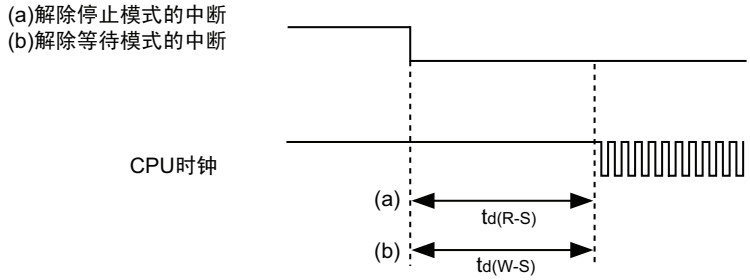
td(P-R)
接通电源时的内部电源稳定时间td(ROC)

td(ROC)
接通电源时的内部振荡器的振荡稳定时间




td(R-S)
STOP解除时间

td(W-S)
低功耗模式或等待模式的解除时间



$V_{CC}$=5V

表 22.84 电气特性 （注 1）

| 符号 | 项目 | | | 测定条件 | 额定值 | | | 单位 |
|---|---|---|---|---|---|---|---|---|
| | | | | | 最小 | 典型 | 最大 | |
| $V_{OH}$ | “H”电平输出电压 | $P0_0$ ～ $P0_7$、$P1_0$ ～ $P1_7$、$P2_0$ ～ $P2_7$、$P3_0$ ～ $P3_7$、$P6_0$ ～ $P6_7$、$P7_0$ ～ $P7_7$、$P8_0$ ～ $P8_7$、$P9_0$ ～ $P9_3$、$P9_5$ ～ $P9_7$、$P10_0$ ～ $P10_7$ | | $I_{OH}$=−5mA | $V_{CC}$−2.0 | | $V_{CC}$ | V |
| $V_{OH}$ | “H”电平输出电压 | $P0_0$ ～ $P0_7$、$P1_0$ ～ $P1_7$、$P2_0$ ～ $P2_7$、$P3_0$ ～ $P3_7$、$P6_0$ ～ $P6_7$、$P7_0$ ～ $P7_7$、$P8_0$ ～ $P8_7$、$P9_0$ ～ $P9_3$、$P9_5$ ～ $P9_7$、$P10_0$ ～ $P10_7$ | | $I_{OH}$=−200μA | $V_{CC}$−0.3 | | $V_{CC}$ | V |
| $V_{OH}$ | “H”电平输出电压 | $X_{OUT}$ | High Power | $I_{OH}$=−1mA | $V_{CC}$−2.0 | | $V_{CC}$ | V |
| | | | Low Power | $I_{OH}$=−0.5mA | $V_{CC}$−2.0 | | $V_{CC}$ | |
| | “H”电平输出电压 | $X_{COUT}$ | High Power | 无负载时 | | 2.5 | | V |
| | | | Low Power | 无负载时 | | 1.6 | | |
| $V_{OL}$ | “L”电平输出电压 | $P0_0$ ～ $P0_7$、$P1_0$ ～ $P1_7$、$P2_0$ ～ $P2_7$、$P3_0$ ～ $P3_7$、$P6_0$ ～ $P6_7$、$P7_0$ ～ $P7_7$、$P8_0$ ～ $P8_7$、$P9_0$ ～ $P9_3$、$P9_5$ ～ $P9_7$、$P10_0$ ～ $P10_7$ | | $I_{OL}$= 5mA | | | 2.0 | V |
| $V_{OL}$ | “L”电平输出电压 | $P0_0$ ～ $P0_7$、$P1_0$ ～ $P1_7$、$P2_0$ ～ $P2_7$、$P3_0$ ～ $P3_7$、$P6_0$ ～ $P6_7$、$P7_0$ ～ $P7_7$、$P8_0$ ～ $P8_7$、$P9_0$ ～ $P9_3$、$P9_5$ ～ $P9_7$、$P10_0$ ～ $P10_7$ | | $I_{OL}$=200μA | | | 0.45 | V |
| $V_{OL}$ | “L”电平输出电压 | $X_{OUT}$ | High Power | $I_{OL}$=1mA | | | 2.0 | V |
| | | | Low Power | $I_{OL}$=0.5mA | | | 2.0 | |
| | “L”电平输出电压 | $X_{COUT}$ | High Power | 无负载时 | | 0 | | V |
| | | | Low Power | 无负载时 | | 0 | | |
| $V_{T+}$−$V_{T-}$ | 滞后 | $TA0_{IN}$-$TA4_{IN}$、$TB0_{IN}$-$TB2_{IN}$、$\overline{INT_0}$−$\overline{INT_5}$、$\overline{NMI}$、$\overline{AD_{TRG}}$、$\overline{CTS_0}$−$\overline{CTS_2}$、SCL、SDA、$CLK_0$-$CLK_2$、$TA2_{OUT}$−$TA4_{OUT}$、$\overline{KI_0}$−$\overline{KI_3}$、$RxD_0$−$RxD_2$、$S_{IN3}$、$S_{IN4}$ | | | 0.2 | | 1.0 | V |
| $V_{T+}$−$V_{T-}$ | 滞后 | $\overline{RESET}$ | | | 0.2 | | 2.5 | V |
| $V_{T+}$−$V_{T-}$ | 滞后 | $X_{IN}$ | | | 0.2 | | 0.8 | V |
| $I_{IH}$ | “H”电平输入电流 | $P0_0$ ～ $P0_7$、$P1_0$ ～ $P1_7$、$P2_0$ ～ $P2_7$、$P3_0$ ～ $P3_7$、$P6_0$ ～ $P6_7$、$P7_0$ ～ $P7_7$、$P8_0$ ～ $P8_7$、$P9_0$ ～ $P9_3$、$P9_5$ ～ $P9_7$、$P10_0$ ～ $P10_7$、$X_{IN}$、$\overline{RESET}$、$CNV_{SS}$ | | $V_I$=5V | | | 5.0 | μA |
| $I_{IL}$ | “L”电平输入电流 | $P0_0$ ～ $P0_7$、$P1_0$ ～ $P1_7$、$P2_0$ ～ $P2_7$、$P3_0$ ～ $P3_7$、$P6_0$ ～ $P6_7$、$P7_0$ ～ $P7_7$、$P8_0$ ～ $P8_7$、$P9_0$ ～ $P9_3$、$P9_5$ ～ $P9_7$、$P10_0$ ～ $P10_7$、$X_{IN}$、$\overline{RESET}$、$CNV_{SS}$ | | $V_I$=0V | | | −5.0 | μA |
| $R_{PULLUP}$ | 上拉电阻 | $P0_0$ ～ $P0_7$、$P1_0$ ～ $P1_7$、$P2_0$ ～ $P2_7$、$P3_0$ ～ $P3_7$、$P6_0$ ～ $P6_7$、$P7_0$ ～ $P7_7$、$P8_0$ ～ $P8_7$、$P9_0$ ～ $P9_3$、$P9_5$ ～ $P9_7$、$P10_0$ ～ $P10_7$ | | $V_I$=0V | 30 | 50 | 170 | kΩ |
| $R_{fXIN}$ | 反馈电阻 | $X_{IN}$ | | | | 1.5 | | MΩ |
| $R_{fXCIN}$ | 反馈电阻 | $X_{CIN}$ | | | | 15 | | MΩ |
| $V_{RAM}$ | RAM 保持电压 | | | 停止模式时 | 2.0 | | | V |

注 1. 不指定时，$V_{CC}$=4.2 ～ 5.5V、$V_{SS}$=0V、Topr=−40 ～ 85°C、f(BCLK)=20MHz/$V_{CC}$=4.2 ～ 5.5V、$V_{SS}$=0V、Topr=−40 ～ 125°C、f(BCLK)=16MHz。

VCC=5V

表 22.85 电气特性 （2）（注 1）

| 符号 | 项目 | | 测定条件 | | 额定值 | | | 单位 |
|---|---|---|---|---|---|---|---|---|
| | | | | | 最小 | 典型 | 最大 | |
| ICC | 电源电流 (VCC=4.2 ～ 5.5V) | 输出引脚为开路、其它引脚为 VSS | 掩模型 ROM | f(BCLK)=20MHz、且 PLL 运行时，无分频 | | 18 | 25 | mA |
| | | | | 选择内部振荡器振荡运行和 f2(ROC) 时， f(BCLK)=1MHz | | 2 | | mA |
| | | | 闪存 | f(BCLK)=20MHz、无分频 | | 18 | 25 | mA |
| | | | | f(BCLK)=16MHz、无分频 | | 14 | 20 | |
| | | | | 选择内部振荡器振荡运行和 f2(ROC) 时， f(BCLK)=1MHz | | 2 | | mA |
| | | | 闪存编程 | f(BCLK)=10MHz、 VCC=5.0V | | 11 | | mA |
| | | | 闪存擦除 | f(BCLK)=10MHz、 VCC=5.0V | | 11 | | mA |
| | | | 掩模型 ROM | 在 f(BCLK)=32kHz 且为低功耗模式时，在 ROM 上 ( 注 3) | | 25 | | μA |
| | | | | 选择内部振荡器振荡运行和 f2(ROC) 时， f(BCLK)=1MHz、等待模式时 | | 50 | | μA |
| | | | 闪存 | 在 f(BCLK)=32kHz 且为低功耗模式时，在 RAM 上 ( 注 3) | | 25 | | μA |
| | | | | 在 f(BCLK)=32kHz 且为低功耗模式时，在闪存上 ( 注 3) | | 450 | | μA |
| | | | | 选择内部振荡器振荡运行和 f2(ROC) 时， f(BCLK)=1MHz、等待模式时 （注 4） | | 50 | | μA |
| | | | 掩模型 ROM、闪存 | 在 f(BCLK)=32kHz 且为等待模式时 ( 注 2)，振荡能力为 High | | 8.5 | | μA |
| | | | | 在 f(BCLK)=32kHz 且为等待模式时 ( 注 2)，振荡能力为 Low | | 3 | | μA |
| | | | | 停止模式时， Topr=25°C | | 0.8 | 3 | μA |

注 1. 不指定时， VCC=4.2 ～ 5.5V、 VSS=0V、 Topr=−40 ～ 105°C、 f(BCLK)=20MHz/VCC=4.2 ～ 5.5V、 VSS=0V、 Topr=−40 ～ 125°C、 f(BCLK)=16MHz。

注 2. 通过 fC32 使 1 个定时器运行的状态。

注 3. 表示存放执行程序的存储器。

注 4. 运行一个定时器的状态。

VCC=5V

时序必要条件

( 不指定时， VCC=5V、 VSS=0V、 Topr=−40 ～ 125°C)

表 22.86 外部时钟输入 (XIN 输入 )

| 符号 | 项目 | | 额定值 | | 单位 |
|---|---|---|---|---|---|
| | | | 最小 | 最大 | |
| $t_c$ | 外部时钟输入周期时间 | Topr=−40°C ～ 105°C | 50 | | ns |
| | | Topr=−40°C ～ 125°C | 62.5 | | ns |
| $t_{w(H)}$ | 外部时钟输入 “H” 电平脉宽 | Topr=−40°C ～ 105°C | 20 | | ns |
| | | Topr=−40°C ～ 125°C | 25 | | ns |
| $t_{w(L)}$ | 外部时钟输入 “L” 电平脉宽 | Topr=−40°C ～ 105°C | 20 | | ns |
| | | Topr=−40°C ～ 125°C | 25 | | ns |
| $t_r$ | 外部时钟上升时间 | Topr=−40°C ～ 105°C | | 9 | ns |
| | | Topr=−40°C ～ 125°C | | 15 | ns |
| $t_f$ | 外部时钟下降时间 | Topr=−40°C ～ 105°C | | 9 | ns |
| | | Topr=−40°C ～ 125°C | | 15 | ns |

VCC=5V

时序必要条件

( 不指定时， VCC=5V、 VSS=0V、 Topr=−40 ～ 125°C)

表 22.87 定时器 A 输入 ( 事件计数器模式的计数输入 )

| 符号 | 项目 | 额定值 | | 单位 |
|---|---|---|---|---|
| | | 最小 | 最大 | |
| $t_{c(TA)}$ | TAiIN 输入周期时间 | 100 | | ns |
| $t_{w(TAH)}$ | TAiIN 输入 “H” 电平脉宽 | 40 | | ns |
| $t_{w(TAL)}$ | TAiIN 输入 “L” 电平脉宽 | 40 | | ns |

表 22.88 定时器 A 输入 ( 定时器模式的选通输入 )

| 符号 | 项目 | 额定值 | | 单位 |
|---|---|---|---|---|
| | | 最小 | 最大 | |
| $t_{c(TA)}$ | TAiIN 输入周期时间 | 400 | | ns |
| $t_{w(TAH)}$ | TAiIN 输入 “H” 电平脉宽 | 200 | | ns |
| $t_{w(TAL)}$ | TAiIN 输入 “L” 电平脉宽 | 200 | | ns |

表 22.89 定时器 A 输入 ( 单次触发定时器模式的外部触发输入 )

| 符号 | 项目 | 额定值 | | 单位 |
|---|---|---|---|---|
| | | 最小 | 最大 | |
| $t_{c(TA)}$ | TAiIN 输入周期时间 | 200 | | ns |
| $t_{w(TAH)}$ | TAiIN 输入 “H” 电平脉宽 | 100 | | ns |
| $t_{w(TAL)}$ | TAiIN 输入 “L” 电平脉宽 | 100 | | ns |

表 22.90 定时器 A 输入 ( 脉宽调制模式的外部触发输入 )

| 符号 | 项目 | 额定值 | | 单位 |
|---|---|---|---|---|
| | | 最小 | 最大 | |
| $t_{w(TAH)}$ | TAiIN 输入 “H” 电平脉宽 | 100 | | ns |
| $t_{w(TAL)}$ | TAiIN 输入 “L” 电平脉宽 | 100 | | ns |

VCC=5V

时序必要条件

( 不指定时， VCC=5V、 VSS=0V、 Topr=−40 ～ 125°C)

表 22.91　定时器 A 输入 ( 事件计数器模式的增减输入 )

| 符号 | 项目 | 额定值 | | 单位 |
|---|---|---|---|---|
| | | 最小 | 最大 | |
| $t_{c(UP)}$ | TAiOUT 输入周期时间 | 2000 | | ns |
| $t_{w(UPH)}$ | TAiOUT 输入 “H” 电平脉宽 | 1000 | | ns |
| $t_{w(UPL)}$ | TAiOUT 输入 “L” 电平脉宽 | 1000 | | ns |
| $t_{su(UP-TIN)}$ | TAiOUT 输入准备时间 | 400 | | ns |
| $t_{h(TIN-UP)}$ | TAiOUT 输入保持时间 | 400 | | ns |

表 22.92　定时器 A 输入 ( 事件计数器模式的二相脉冲输入 )

| 符号 | 项目 | 额定值 | | 单位 |
|---|---|---|---|---|
| | | 最小 | 最大 | |
| $t_{c(TA)}$ | TAiIN 输入周期时间 | 800 | | ns |
| $t_{su(TA_{IN}-TA_{OUT})}$ | TAiOUT 输入准备时间 | 200 | | ns |
| $t_{su(TA_{OUT}-TA_{IN})}$ | TAiIN 输入准备时间 | 200 | | ns |

表 22.93　定时器 B 输入 ( 事件计数器模式的计数输入 )

| 符号 | 项目 | 额定值 | | 单位 |
|---|---|---|---|---|
| | | 最小 | 最大 | |
| $t_{c(TB)}$ | TBiIN 输入周期时间 ( 单边沿计数 ) | 100 | | ns |
| $t_{w(TBH)}$ | TBiIN 输入 “H” 电平脉宽 ( 单边沿计数 ) | 40 | | ns |
| $t_{w(TBL)}$ | TBiIN 输入 “L” 电平脉宽 ( 单边沿计数 ) | 40 | | ns |
| $t_{c(TB)}$ | TBiIN 输入周期时间 ( 双边沿计数 ) | 200 | | ns |
| $t_{w(TBH)}$ | TBiIN 输入 “H” 电平脉宽 ( 双边沿计数 ) | 80 | | ns |
| $t_{w(TBL)}$ | TBiIN 输入 “L” 电平脉宽 ( 双边沿计数 ) | 80 | | ns |

表 22.94　定时器 B 输入 ( 脉冲周期测定模式 )

| 符号 | 项目 | 额定值 | | 单位 |
|---|---|---|---|---|
| | | 最小 | 最大 | |
| $t_{c(TB)}$ | TBiIN 输入周期时间 | 400 | | ns |
| $t_{w(TBH)}$ | TBiIN 输入 “H” 电平脉宽 | 200 | | ns |
| $t_{w(TBL)}$ | TBiIN 输入 “L” 电平脉宽 | 200 | | ns |

VCC=5V

时序必要条件

( 不指定时， VCC=5V、 VSS=0V、 Topr=−40 ～ 125°C)

表 22.95 定时器 B 输入 ( 脉宽测定模式 )

| 符号 | 项目 | 额定值 | | 单位 |
|---|---|---|---|---|
| | | 最小 | 最大 | |
| $t_{c(TB)}$ | TBiIN 输入周期时间 | 400 | | ns |
| $t_{w(TBH)}$ | TBiIN 输入 “H” 电平脉宽 | 200 | | ns |
| $t_{w(TBL)}$ | TBiIN 输入 “L” 电平脉宽 | 200 | | ns |

表 22.96 A/D 触发输入

| 符号 | 项目 | 额定值 | | 单位 |
|---|---|---|---|---|
| | | 最小 | 最大 | |
| $t_{c(AD)}$ | $\overline{AD}_{TRG}$ 输入周期时间 ( 触发可能最小 ) | 1000 | | ns |
| $t_{w(ADL)}$ | $\overline{AD}_{TRG}$ 输入 “L” 电平脉宽 | 125 | | ns |

表 22.97 串行 I/O

| 符号 | 项目 | 额定值 | | 单位 |
|---|---|---|---|---|
| | | 最小 | 最大 | |
| $t_{c(CK)}$ | CLKi 输入周期时间 | 200 | | ns |
| $t_{w(CKH)}$ | CLKi 输入 “H” 电平脉宽 | 100 | | ns |
| $t_{w(CKL)}$ | CLKi 输入 “L” 电平脉宽 | 100 | | ns |
| $t_{d(C-Q)}$ | TxDi 输出延迟时间 | | 80 | ns |
| $t_{h(C-Q)}$ | TxDi 保持时间 | 0 | | ns |
| $t_{su(D-C)}$ | RxDi 输入准备时间 | 70 | | ns |
| $t_{h(C-D)}$ | RxDi 输入保持时间 | 90 | | ns |

表 22.98 外部中断 $\overline{INTi}$ 输入

| 符号 | 项目 | 额定值 | | 单位 |
|---|---|---|---|---|
| | | 最小 | 最大 | |
| $t_{w(INH)}$ | $\overline{INTi}$ 输入 “H” 电平脉宽 | 250 | | ns |
| $t_{w(INL)}$ | $\overline{INTi}$ 输入 “L” 电平脉宽 | 250 | | ns |

VCC=5V

时序必要条件

( 不指定时， VCC=5V、 VSS=0V、 Topr=−40 ～ 125°C)

表 22.99 多主控 I2C bus

| 符号 | 项目 | 标准时钟模式 | | 高速时钟模式 | | 单位 |
|---|---|---|---|---|---|---|
| | | 最小 | 最大 | 最小 | 最大 | |
| tBUF | 总线自由时间 | 4.7 | | 1.3 | | μs |
| tHD； STA | 开始条件的保持时间 | 4.0 | | 0.6 | | μs |
| tLOW | SCL 时钟 “0” 状态的保持时间 | 4.7 | | 1.3 | | μs |
| tR | SCL、 SDA 信号上升时间 | | 1000 | 20+0.1Cb | 300 | ns |
| tHD； DAT | 数据保持时间 | 0 | | 0 | 0.9 | μs |
| tHIGH | SCL 时钟 “1” 状态的保持时间 | 4.0 | | 0.6 | | μs |
| tF | SCL、 SDA 信号下降时间 | | 300 | 20+0.1Cb | 300 | ns |
| tsu； DAT | 数据准备时间 | 250 | | 100 | | ns |
| tsu； STA | 重新开始条件的准备时间 | 4.7 | | 0.6 | | μs |
| tsu； STO | 停止条件的准备时间 | 4.0 | | 0.6 | | μs |

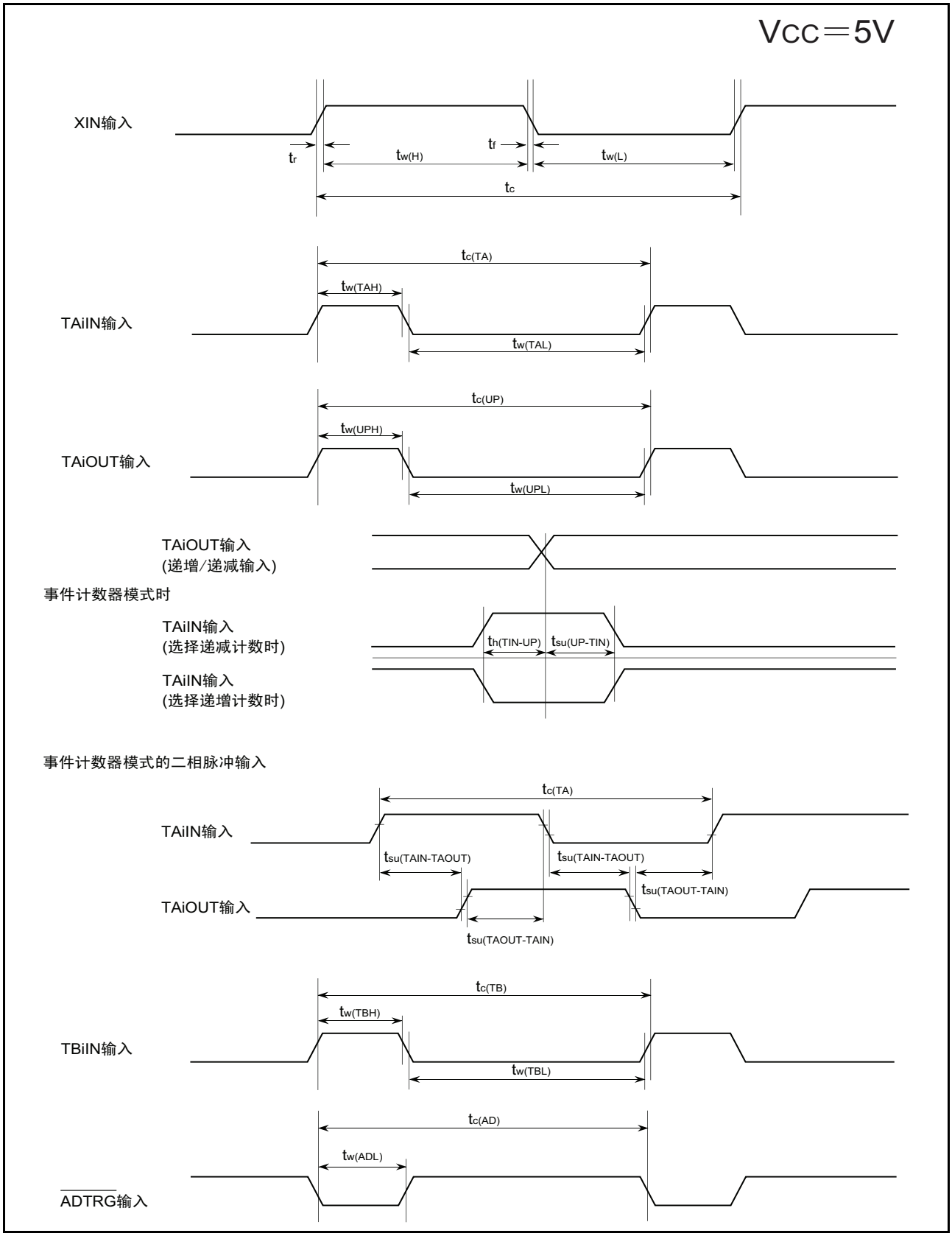

Vcc＝5V
XIN输入
tr
tw(H)
tf
tw(L)
tc
tc(TA)
tw(TAH)
TAiIN输入
tw(TAL)
tc(UP)
tw(UPH)
TAiOUT输入
tw(UPL)
TAiOUT输入
(递增/递减输入)
事件计数器模式时
TAiIN输入
(选择递减计数时)
th(TIN-UP)
tsu(UP-TIN)
TAiIN输入
(选择递增计数时)
事件计数器模式的二相脉冲输入
tc(TA)
TAiIN输入
tsu(TAIN-TAOUT)
tsu(TAIN-TAOUT)
tsu(TAOUT-TAIN)
TAiOUT输入
tsu(TAOUT-TAIN)
tc(TB)
tw(TBH)
TBiIN输入
tw(TBL)
tc(AD)
tw(ADL)
ADTRG输入

图 22.13 时序图 （1）

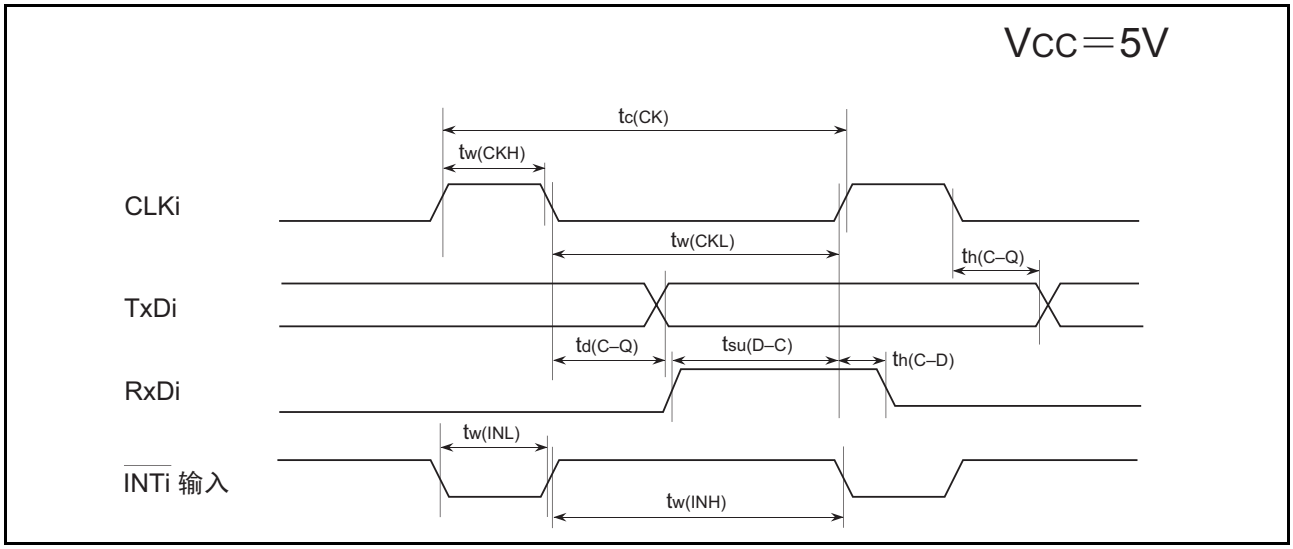



图 22.14 时序图 （2）

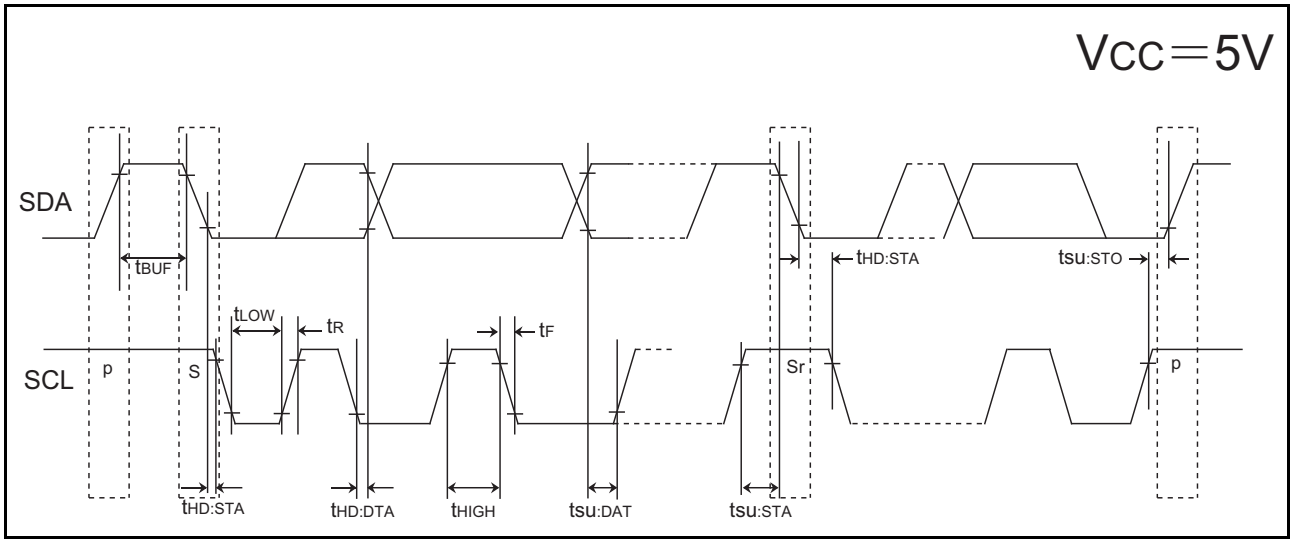
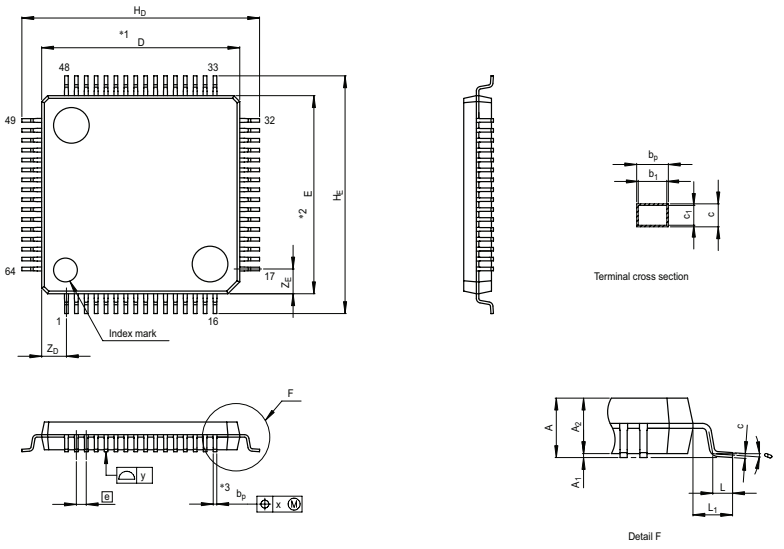



图 22.15 时序图 （3）

# 附 录

## 附录 1. 封装尺寸图

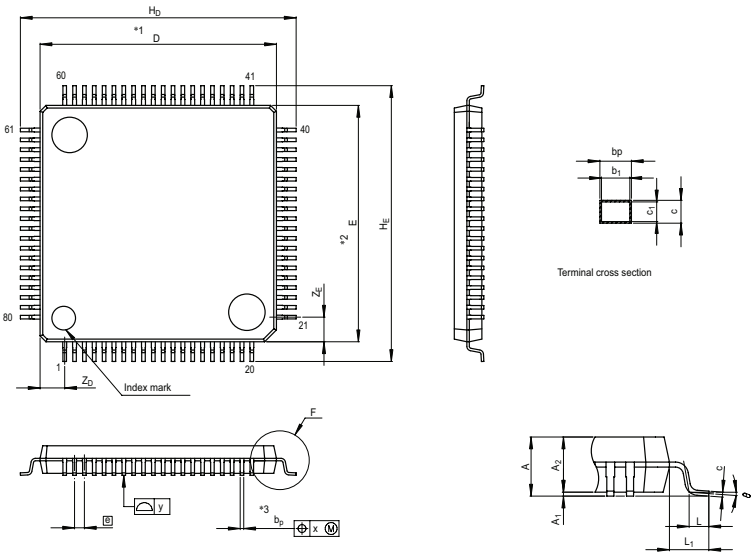
| JEITA Package Code | RENESAS Code | Previous Code | MASS[Typ.] |
|---|---|---|---|
| P-LQFP64-10x10-0.50 | PLQP0064KB-A | 64P6Q-A / FP-64K / FP-64KV | 0.3g |




NOTE)
1. DIMENSIONS "*1" AND "*2" DO NOT INCLUDE MOLD FLASH.
2. DIMENSION "*3" DOES NOT INCLUDE TRIM OFFSET.

| Reference Symbol | Dimension in Millimeters | | |
|---|---|---|---|
| | Min | Nom | Max |
| D | 9.9 | 10.0 | 10.1 |
| E | 9.9 | 10.0 | 10.1 |
| $A_2$ | — | 1.4 | — |
| $H_D$ | 11.8 | 12.0 | 12.2 |
| $H_E$ | 11.8 | 12.0 | 12.2 |
| A | — | — | 1.7 |
| $A_1$ | 0.05 | 0.1 | 0.15 |
| $b_p$ | 0.15 | 0.20 | 0.25 |
| $b_1$ | — | 0.18 | — |
| c | 0.09 | 0.145 | 0.20 |
| $c_1$ | — | 0.125 | — |
| θ | 0° | — | 8° |
| e | — | 0.5 | — |
| x | — | — | 0.08 |
| y | — | — | 0.08 |
| $Z_D$ | — | 1.25 | — |
| $Z_E$ | — | 1.25 | — |
| L | 0.35 | 0.5 | 0.65 |
| $L_1$ | — | 1.0 | — |

| JEITA Package Code | RENESAS Code | Previous Code | MASS[Typ.] |
|---|---|---|---|
| P-LQFP80-12x12-0.50 | PLQP0080KB-A | 80P6Q-A | 0.5g |




NOTE)
1. DIMENSIONS "*1" AND "*2" DO NOT INCLUDE MOLD FLASH.
2. DIMENSION "*3" DOES NOT INCLUDE TRIM OFFSET.

| Reference Symbol | Dimension in Millimeters | | |
|---|---|---|---|
| | Min | Nom | Max |
| D | 11.9 | 12.0 | 12.1 |
| E | 11.9 | 12.0 | 12.1 |
| $A_2$ | — | 1.4 | — |
| $H_D$ | 13.8 | 14.0 | 14.2 |
| $H_E$ | 13.8 | 14.0 | 14.2 |
| A | — | — | 1.7 |
| $A_1$ | 0 | 0.1 | 0.2 |
| $b_p$ | 0.15 | 0.20 | 0.25 |
| $b_1$ | — | 0.18 | — |
| c | 0.09 | 0.145 | 0.20 |
| $c_1$ | — | 0.125 | — |
| θ | 0° | — | 10° |
| e | — | 0.5 | — |
| x | — | — | 0.08 |
| y | — | — | 0.08 |
| $Z_D$ | — | 1.25 | — |
| $Z_E$ | — | 1.25 | — |
| L | 0.3 | 0.5 | 0.7 |
| $L_1$ | — | 1.0 | — |

# 附录 2. 功能的不同点

## 附录 2.1 M16C/28 群和 M16C/29 群的功能不同点 (Normal-ver.) （注 1）

| 项目 | 详细项目 | M16C/28 （Normal-ver.） | M16C/29 （Normal-ver.） |
|---|---|---|---|
| 时钟 | 时钟输出功能 | 无 （保留位） | 有 （时钟输出功能选择位） |
| 保护 | PRC0 位的功能 | 允许写 CM0、 CM1、 CM2、 ROCR、 PLC0、 PCLKR 寄存器 | 允许写 CM0、 CM1、 CM2、 POCR、PLC0、PCLKR、CCLKR 寄存器 |
| 中断 | IFSR2A 寄存器的 IFSR20 位的设定 | 必须设定成 “1” | 必须设定成 “0” |
| | IFSR2A 寄存器的 b1 位 | 无 （保留位） | 中断源切换位 （0:A/D 转换 1: 键输入） |
| | IFSR2A 寄存器的 b2 位 | 无 （保留位） | 中断源切换位（0:CAN0唤醒/错误） |
| | 中断号 13 的中断源 | 键输入中断 | CAN0 错误 |
| | 中断号 14 的中断源 | A/D 中断 | A/D、键输入中断 |
| 用于控制三相马达的定时器 | 三相 / 端口切换功能 （$0358_{16}$ 地址的功能） | 无 （保留寄存器） | 有 （端口功能选择寄存器） |
| A/D | A/D 输入引脚数 | 24 个通道 （无 $AN3_0$ ～ $AN3_2$） | 27 个通道 （有 $AN3_0$ ～ $AN3_2$） |
| | 延迟触发模式 0 | 不对应芯片版本的初版和芯片版本 A | 对应 |
| | 延迟触发模式 1 | 不对应芯片版本的初版和芯片版本 A | 对应 |
| CAN 模块 | 对应 2.0B | 无 （相关寄存器全部为保留寄存器） | 有 （1 个通道） |
| CRC 运算电路 | 对应 CRC-CCITT 方式和 CRC-16 方式 | 无 （相关寄存器全部为保留寄存器） | 有 （1 个电路） |
| 引脚功能 | 2pin （80/85 引脚版）、62pin （64 引脚版）的功能 | $P9_3$/$AN2_4$ | $P9_3$/$AN2_4$/CTX |
| | 3pin （80/85 引脚版）、64pin （64 引脚版）的功能 | $P9_2$/$TB2_{IN}$ | $P9_2$/$AN3_2$/$TB2_{IN}$/CRX |
| | 4pin （80/85 引脚版）、1pin （64 引脚版）的功能 | $P9_1$/$TB1_{IN}$ | $P9_1$/$AN3_1$/$TB1_{IN}$ |
| | 5pin （80/85 引脚版）、2pin （64 引脚版）的功能 | $P9_0$/$TB0_{IN}$ | $P9_0$/$AN3_0$/$TB0_{IN}$/$CLK_{OUT}$ |
| 闪存 | 标准串行输入 / 输出模式的 $P9_3$ 引脚 | 输入 （128K 版以外） 输入 / 输出 （128K 版） | CTX 输出 |

注 1. 由于 M16C/28 群和 M16C/29 群的仿真器是共通的，所以仿真器具备了 M16C/29 的全部功能。在评价 M16C/28 群时，不能存取 M16C/28 群中没有的特殊功能寄存器。有关详细内容和电气特性，请参照各硬件手册。

## 附录 2.2 M16C/28 群和 M16C/29 群的功能不同点 (T-ver./V-ver.) （注 1）

| 项目 | 详细项目 | M16C/28 （T-ver./V-ver.） | M16C/29 （T-ver./V-ver.） |
|---|---|---|---|
| 保护 | PRC0 位的功能 | 允许写 CM0、 CM1、 CM2、 POCR、 PLC0、 PCLKR 寄存器 | 允许写 CM0、 CM1、 CM2、 POCR、 PLC0、 PCLKR、 CCLKR 寄存器 |
| 中断 | IFSR2A 寄存器的 IFSR20 位的设定 | 必须设定成 “1” | 必须设定成 “0” |
| | IFSR2A 寄存器的 b1 位 | 无 （保留位） | 中断源切换位 （0:A/D 转换 1: 键输入） |
| | IFSR2A 寄存器的 b2 位 | 无 （保留位） | 中断源切换位 （0:CAN0 唤醒 / 错误） |
| | 中断号 13 的中断源 | 键输入中断 | CAN0 错误 |
| | 中断号 14 的中断源 | A/D 中断 | A/D、键输入中断 |
| CAN 模块 | 对应 2.0B | 无 （相关寄存器全部为保留寄存器） | 有 （1 个通道） |
| 引脚功能 | 2pin （80/85 引脚版）、 62pin （64 引脚版）的功能 | P9$_3$/AN2$_4$ | P9$_3$/AN2$_4$/CTX |
| | 3pin （80/85 引脚版）、 64pin （64 引脚版）的功能 | P9$_2$/AN3$_2$/TB2$_{IN}$ | P9$_2$/AN3$_2$/TB2$_{IN}$/CRX |

注 1. 由于 M16C/28 群和 M16C/29 群的仿真器是共通的，所以仿真器具备了 M16C/29 的全部功能。在评价 M16C/28 群时，不能存取 M16C/28 群中没有的特殊功能寄存器。
有关详细内容和电气特性，请参照各硬件手册。

# 索引


## A

AD0 ～ AD7 ..... 258
ADCON0 ～ ADCON2 ..... 256
ADIC ..... 107
ADSTAT0 ..... 258
ADTRGCON ..... 257
AIER ..... 119

## B

BCNIC ..... 107
BTIC ..... 107

## C

C01ERRIC ..... 107
C01WKIC ..... 107
C0AFS ..... 328
C0CONR ..... 326
C0CTLR ..... 322
C0ICR ..... 325
C0IDR ..... 325
C0MCTLj ..... 321
C0RECIC ..... 107
C0RECR ..... 327
C0SSTR ..... 324
C0STR ..... 323
C0TECR ..... 327
C0TRMIC ..... 107
C0TSR ..... 328
CCLKR ..... 85
CM0 ..... 81
CM1 ..... 82
CM2 ..... 83
CPSRF ..... 135, 148
CRCD ..... 342
CRCIN ..... 342
CRCMR ..... 342
CRCSAR ..... 342

## D

D4INT ..... 72
DAR0 ..... 126
DAR1 ..... 126
DM0CON ..... 125
DM0IC ..... 107
DM0SL ..... 124
DM1CON ..... 125
DM1IC ..... 107
DM1SL ..... 125
DTT ..... 161

## F

FMR0 ..... 366
FMR1 ..... 366
FMR4 ..... 367

## G

G1BCR0 ..... 174
G1BCR1 ..... 175
G1BT ..... 174
G1BTRR ..... 176
G1DV ..... 175
G1FE ..... 180
G1FS ..... 180
G1IE0 ..... 182
G1IE1 ..... 182
G1IR ..... 181
G1PO0 ～ G1PO7 ..... 179
G1POCR0 ～ G1POCR7 ..... 178
G1TM0 ～ G1TM7 ..... 178
G1TMCR0 ～ G1TMCR7 ..... 177
G1TPR6 ～ G1TPR7 ..... 177

## I

ICOC0IC ..... 107
ICOC1IC ..... 107
ICTB2 ..... 161
IDB0 ..... 161
IDB1 ..... 161
IFSR ..... 108, 116
IFSR2A ..... 108
IICIC ..... 107
INT0IC ～ INT2IC ..... 107
INT3IC ..... 107
INT4IC ..... 107
INT5IC ..... 107
INVC0 ..... 159
INVC1 ..... 160

## K

KUPIC ..... 107

## N

NDDR ..... 354

## O

ONSF ..... 135

## P

P0 ～ P3 ..... 351

P17DDR ..... 354
P6 ～ P10 ..... 351
PACR ..... 209, 353
PCLKR ..... 84
PCR ..... 353
PD0 ～ PD3 ..... 350
PD6 ～ PD10 ..... 350
PDRF ..... 169
PFCR ..... 171
PLC0 ..... 85
PM0 ..... 76
PM1 ..... 76
PM2 ..... 77, 84
PRCR ..... 100
PUR0 ～ PUR2 ..... 352

## R

RMAD0 ..... 119
RMAD1 ..... 119
ROCR ..... 82
ROMCP ..... 361

## S

S00 ..... 290
S0D0 ..... 289
S0RIC ～ S2RIC ..... 107
S0TIC ～ S2TIC ..... 107
S10 ..... 292
S1D0 ..... 291
S20 ..... 290
S2D0 ..... 295
S3BRG ..... 250
S3C ..... 250
S3D0 ..... 293
S3IC ..... 107
S3TRR ..... 250
S4BRG ..... 250
S4C ..... 250
S4D0 ..... 294
S4IC ..... 107
S4TRR ..... 250
SAR0 ..... 126
SAR1 ..... 126
SCLDAIC ..... 107

## T

TA0 ～ TA4 ..... 134
TA0IC ～ TA4IC ..... 107
TA0MR ～ TA4MR ..... 133
TA1 ..... 162
TA11 ..... 162
TA1MR ..... 165
TA2 ..... 162
TA21 ..... 162
TA2MR ..... 165
TA4 ..... 162
TA41 ..... 162
TA4MR ..... 165
TABSR ..... 134, 148, 164
TB0IC ～ TB2IC ..... 107
TB0MR ～ TB2MR ..... 147
TB0 ～ TB2 ..... 148
TB2 ..... 164
TB2MR ..... 165
TB2SC ..... 163, 259
TCR0 ..... 126
TCR1 ..... 126
TPRC ..... 171
TRGSR ..... 135, 164

## U

U0BRG ～ U2BRG ..... 206
U0C0 ～ U2C0 ..... 208
U0C1 ～ U2C1 ..... 209
U0MR ～ U2MR ..... 207
U0RB ～ U2RB ..... 206
U0TB ～ U2TB ..... 206
U2SMR ..... 210
U2SMR2 ..... 210
U2SMR3 ..... 211
U2SMR4 ..... 211
UCON ..... 208
UDF ..... 134

## V

VCR1 ..... 71
VCR2 ..... 71

## W

WDC ..... 121
WDTS ..... 121

| 修订记录 | M16C/29 群硬件手册 |
|---|---|

| Rev. | 发行日 | 修订内容 | |
|---|---|---|---|
| | | 页 | 修订处 |
| 1.00 | 2007.03.23 | — | 初版发行 |

瑞萨 16 位单片机　M16C 族 / R8C/Tiny 系列
硬件手册
M16C/29 群

Publication Date: Rev.1.00, Mar. 23, 2007
Published by: Sales Strategic Planning Div.
Renesas Technology Corp.
Edited by: Customer Support Department
Global Strategic Communication Div.
Renesas Solutions Corp.

© 2007. Renesas Technology Corp., All rights reserved. Printed in Japan.

Renesas Technology Corp. Sales Strategic Planning Div. Nippon Bldg., 2-6-2, Ohte-machi, Chiyoda-ku, Tokyo 100-0004, Japan

## RENESAS SALES OFFICES

http://www.renesas.com

Refer to "**http://www.renesas.com/en/network**" for the latest and detailed information.

**Renesas Technology America, Inc.**
450 Holger Way, San Jose, CA 95134-1368, U.S.A
Tel: <1> (408) 382-7500, Fax: <1> (408) 382-7501

**Renesas Technology Europe Limited**
Dukes Meadow, Millboard Road, Bourne End, Buckinghamshire, SL8 5FH, U.K.
Tel: <44> (1628) 585-100, Fax: <44> (1628) 585-900

**Renesas Technology (Shanghai) Co., Ltd.**
Unit 204, 205, AZIACenter, No.1233 Lujiazui Ring Rd, Pudong District, Shanghai, China 200120
Tel: <86> (21) 5877-1818, Fax: <86> (21) 6887-7898

**Renesas Technology Hong Kong Ltd.**
7th Floor, North Tower, World Finance Centre, Harbour City, 1 Canton Road, Tsimshatsui, Kowloon, Hong Kong
Tel: <852> 2265-6688, Fax: <852> 2730-6071

**Renesas Technology Taiwan Co., Ltd.**
10th Floor, No.99, Fushing North Road, Taipei, Taiwan
Tel: <886> (2) 2715-2888, Fax: <886> (2) 2713-2999

**Renesas Technology Singapore Pte. Ltd.**
1 Harbour Front Avenue, #06-10, Keppel Bay Tower, Singapore 098632
Tel: <65> 6213-0200, Fax: <65> 6278-8001

**Renesas Technology Korea Co., Ltd.**
Kukje Center Bldg. 18th Fl., 191, 2-ka, Hangang-ro, Yongsan-ku, Seoul 140-702, Korea
Tel: <82> (2) 796-3115, Fax: <82> (2) 796-2145

**Renesas Technology Malaysia Sdn. Bhd**
Unit 906, Block B, Menara Amcorp, Amcorp Trade Centre, No.18, Jalan Persiaran Barat, 46050 Petaling Jaya, Selangor Darul Ehsan, Malaysia
Tel: <603> 7955-9390, Fax: <603> 7955-9510

Colophon 6.0

# M16C/29群

瑞萨电子株式会社

RCJ09B0050-0100