致尊敬的顾客

# 关于产品目录等资料中的旧公司名称

NEC电子公司与株式会社瑞萨科技于2010年4月1日进行业务整合（合并），整合后的新公司暨“瑞萨电子公司”继承两家公司的所有业务。因此，本资料中虽还保留有旧公司名称等标识，但是并不妨碍本资料的有效性，敬请谅解。

瑞萨电子公司网址：http://www.renesas.com

2010年4月1日
瑞萨电子公司

【发行】瑞萨电子公司（http://www.renesas.com）

【业务咨询】http://www.renesas.com/inquiry

RENESAS

# Notice

1. All information included in this document is current as of the date this document is issued. Such information, however, is subject to change without any prior notice. Before purchasing or using any Renesas Electronics products listed herein, please confirm the latest product information with a Renesas Electronics sales office. Also, please pay regular and careful attention to additional and different information to be disclosed by Renesas Electronics such as that disclosed through our website.
2. Renesas Electronics does not assume any liability for infringement of patents, copyrights, or other intellectual property rights of third parties by or arising from the use of Renesas Electronics products or technical information described in this document. No license, express, implied or otherwise, is granted hereby under any patents, copyrights or other intellectual property rights of Renesas Electronics or others.
3. You should not alter, modify, copy, or otherwise misappropriate any Renesas Electronics product, whether in whole or in part.
4. Descriptions of circuits, software and other related information in this document are provided only to illustrate the operation of semiconductor products and application examples. You are fully responsible for the incorporation of these circuits, software, and information in the design of your equipment. Renesas Electronics assumes no responsibility for any losses incurred by you or third parties arising from the use of these circuits, software, or information.
5. When exporting the products or technology described in this document, you should comply with the applicable export control laws and regulations and follow the procedures required by such laws and regulations. You should not use Renesas Electronics products or the technology described in this document for any purpose relating to military applications or use by the military, including but not limited to the development of weapons of mass destruction. Renesas Electronics products and technology may not be used for or incorporated into any products or systems whose manufacture, use, or sale is prohibited under any applicable domestic or foreign laws or regulations.
6. Renesas Electronics has used reasonable care in preparing the information included in this document, but Renesas Electronics does not warrant that such information is error free. Renesas Electronics assumes no liability whatsoever for any damages incurred by you resulting from errors in or omissions from the information included herein.
7. Renesas Electronics products are classified according to the following three quality grades: "Standard", "High Quality", and "Specific". The recommended applications for each Renesas Electronics product depends on the product's quality grade, as indicated below. You must check the quality grade of each Renesas Electronics product before using it in a particular application. You may not use any Renesas Electronics product for any application categorized as "Specific" without the prior written consent of Renesas Electronics. Further, you may not use any Renesas Electronics product for any application for which it is not intended without the prior written consent of Renesas Electronics. Renesas Electronics shall not be in any way liable for any damages or losses incurred by you or third parties arising from the use of any Renesas Electronics product for an application categorized as "Specific" or for which the product is not intended where you have failed to obtain the prior written consent of Renesas Electronics. The quality grade of each Renesas Electronics product is "Standard" unless otherwise expressly specified in a Renesas Electronics data sheets or data books, etc.

   "Standard": Computers; office equipment; communications equipment; test and measurement equipment; audio and visual equipment; home electronic appliances; machine tools; personal electronic equipment; and industrial robots.

   "High Quality": Transportation equipment (automobiles, trains, ships, etc.); traffic control systems; anti-disaster systems; anti-crime systems; safety equipment; and medical equipment not specifically designed for life support.

   "Specific": Aircraft; aerospace equipment; submersible repeaters; nuclear reactor control systems; medical equipment or systems for life support (e.g. artificial life support devices or systems), surgical implantations, or healthcare intervention (e.g. excision, etc.), and any other applications or purposes that pose a direct threat to human life.
8. You should use the Renesas Electronics products described in this document within the range specified by Renesas Electronics, especially with respect to the maximum rating, operating supply voltage range, movement power voltage range, heat radiation characteristics, installation and other product characteristics. Renesas Electronics shall have no liability for malfunctions or damages arising out of the use of Renesas Electronics products beyond such specified ranges.
9. Although Renesas Electronics endeavors to improve the quality and reliability of its products, semiconductor products have specific characteristics such as the occurrence of failure at a certain rate and malfunctions under certain use conditions. Further, Renesas Electronics products are not subject to radiation resistance design. Please be sure to implement safety measures to guard them against the possibility of physical injury, and injury or damage caused by fire in the event of the failure of a Renesas Electronics product, such as safety design for hardware and software including but not limited to redundancy, fire control and malfunction prevention, appropriate treatment for aging degradation or any other appropriate measures. Because the evaluation of microcomputer software alone is very difficult, please evaluate the safety of the final products or system manufactured by you.
10. Please contact a Renesas Electronics sales office for details as to environmental matters such as the environmental compatibility of each Renesas Electronics product. Please use Renesas Electronics products in compliance with all applicable laws and regulations that regulate the inclusion or use of controlled substances, including without limitation, the EU RoHS Directive. Renesas Electronics assumes no liability for damages or losses occurring as a result of your noncompliance with applicable laws and regulations.
11. This document may not be reproduced or duplicated, in any form, in whole or in part, without prior written consent of Renesas Electronics.
12. Please contact a Renesas Electronics sales office if you have any questions regarding the information contained in this document or Renesas Electronics products, or if you have any other inquiries.

(Note 1) "Renesas Electronics" as used in this document means Renesas Electronics Corporation and also includes its majority-owned subsidiaries.

(Note 2) "Renesas Electronics product(s)" means any product developed or manufactured by or for Renesas Electronics.

Hardware Manual

16

RENESAS

# R8C/12群

瑞萨16位单片机
M16C族 / R8C/Tiny系列

瑞萨电子
www.renesas.com

Rev.1.00 2007.03

## Notes regarding these materials

1. This document is provided for reference purposes only so that Renesas customers may select the appropriate Renesas products for their use. Renesas neither makes warranties or representations with respect to the accuracy or completeness of the information contained in this document nor grants any license to any intellectual property rights or any other rights of Renesas or any third party with respect to the information in this document.
2. Renesas shall have no liability for damages or infringement of any intellectual property or other rights arising out of the use of any information in this document, including, but not limited to, product data, diagrams, charts, programs, algorithms, and application circuit examples.
3. You should not use the products or the technology described in this document for the purpose of military applications such as the development of weapons of mass destruction or for the purpose of any other military use. When exporting the products or technology described herein, you should follow the applicable export control laws and regulations, and procedures required by such laws and regulations.
4. All information included in this document such as product data, diagrams, charts, programs, algorithms, and application circuit examples, is current as of the date this document is issued. Such information, however, is subject to change without any prior notice. Before purchasing or using any Renesas products listed in this document, please confirm the latest product information with a Renesas sales office. Also, please pay regular and careful attention to additional and different information to be disclosed by Renesas such as that disclosed through our website. (http://www.renesas.com )
5. Renesas has used reasonable care in compiling the information included in this document, but Renesas assumes no liability whatsoever for any damages incurred as a result of errors or omissions in the information included in this document.
6. When using or otherwise relying on the information in this document, you should evaluate the information in light of the total system before deciding about the applicability of such information to the intended application. Renesas makes no representations, warranties or guaranties regarding the suitability of its products for any particular application and specifically disclaims any liability arising out of the application and use of the information in this document or Renesas products.
7. With the exception of products specified by Renesas as suitable for automobile applications, Renesas products are not designed, manufactured or tested for applications or otherwise in systems the failure or malfunction of which may cause a direct threat to human life or create a risk of human injury or which require especially high quality and reliability such as safety systems, or equipment or systems for transportation and traffic, healthcare, combustion control, aerospace and aeronautics, nuclear power, or undersea communication transmission. If you are considering the use of our products for such purposes, please contact a Renesas sales office beforehand. Renesas shall have no liability for damages arising out of the uses set forth above.
8. Notwithstanding the preceding paragraph, you should not use Renesas products for the purposes listed below:
   (1) artificial life support devices or systems
   (2) surgical implantations
   (3) healthcare intervention (e.g., excision, administration of medication, etc.)
   (4) any other purposes that pose a direct threat to human life
   Renesas shall have no liability for damages arising out of the uses set forth in the above and purchasers who elect to use Renesas products in any of the foregoing applications shall indemnify and hold harmless Renesas Technology Corp., its affiliated companies and their officers, directors, and employees against any and all damages arising out of such applications.
9. You should use the products described herein within the range specified by Renesas, especially with respect to the maximum rating, operating supply voltage range, movement power voltage range, heat radiation characteristics, installation and other product characteristics. Renesas shall have no liability for malfunctions or damages arising out of the use of Renesas products beyond such specified ranges.
10. Although Renesas endeavors to improve the quality and reliability of its products, IC products have specific characteristics such as the occurrence of failure at a certain rate and malfunctions under certain use conditions. Please be sure to implement safety measures to guard against the possibility of physical injury, and injury or damage caused by fire in the event of the failure of a Renesas product, such as safety design for hardware and software including but not limited to redundancy, fire control and malfunction prevention, appropriate treatment for aging degradation or any other applicable measures. Among others, since the evaluation of microcomputer software alone is very difficult, please evaluate the safety of the final products or system manufactured by you.
11. In case Renesas products listed in this document are detached from the products to which the Renesas products are attached or affixed, the risk of accident such as swallowing by infants and small children is very high. You should implement safety measures so that Renesas products may not be easily detached from your products. Renesas shall have no liability for damages arising out of such detachment.
12. This document may not be reproduced or duplicated, in any form, in whole or in part, without prior written approval from Renesas.
13. Please contact a Renesas sales office if you have any questions regarding the information contained in this document, Renesas semiconductor products, or if you have any other inquiries.

# 注意

本文只是参考译文，前页所载英文版“Cautions”具有正式效力。

## 关于利用本资料时的注意事项

1. 本资料是为了让用户根据用途选择合适的本公司产品的参考资料，对于本资料中所记载的技术信息，并非意味着对本公司或者第三者的知识产权及其他权利做出保证或对实施权力进行的承诺。
2. 对于因使用本资料所记载的产品数据、图、表、程序、算法及其他应用电路例而引起的损害或者对第三者的知识产权及其他权利造成侵犯，本公司不承担任何责任。
3. 不能将本资料所记载的产品和技术用于大规模破坏性武器的开发等目的、军事目的或其他的军需用途方面。另外，在出口时必须遵守日本的《外汇及外国贸易法》及其他出口的相关法令并履行这些法令中规定的必要手续。
4. 本资料所记载的产品数据、图、表、程序、算法以及其他应用电路例等所有信息均为本资料发行时的内容，本公司有可能在未做事先通知的情况下，对本资料所记载的产品或者产品规格进行更改。所以在购买和使用本公司的半导体产品之前，请事先向本公司的营业窗口确认最新的信息并经常留意本公司通过公司主页（http://www.renesas.com）等公开的最新信息。
5. 对于本资料中所记载的信息，制作时我们尽力保证出版时的精确性，但不承担因本资料的叙述不当而致使顾客遭受损失等的任何相关责任。
6. 在使用本资料所记载的产品数据、图、表等所示的技术内容、程序、算法及其他应用电路例时，不仅要对所使用的技术信息进行单独评价，还要对整个系统进行充分的评价。请顾客自行负责，进行是否适用的判断。本公司对于是否适用不负任何责任。
7. 本资料中所记载的产品并非针对万一出现故障或是错误运行就会威胁到人的生命或给人体带来危害的机器、系统(如各种安全装置或者运输交通用的、医疗、燃烧控制、航天器械、核能、海底中继用的机器和系统等)而设计和制造的,特别是对于品质和可靠性要求极高的机器和系统等（将本公司指定用于汽车方面的产品用于汽车时除外）。如果要用于上述的目的，请务必事先向本公司的营业窗口咨询。另外，对于用于上述目的而造成的损失等，本公司概不负责。
8. 除上述第7项内容外，不能将本资料中记载的产品用于以下用途。如果用于以下用途而造成的损失，本公司概不负责。
   1）生命维持装置。
   2）植埋于人体使用的装置。
   3）用于治疗（切除患部、给药等）的装置。
   4）其他直接影响到人的生命的装置。
9. 在使用本资料所记载的产品时，对于最大额定值、工作电源电压的范围、放热特性、安装条件及其他条件请在本公司规定的保证范围内使用。如果超出了本公司规定的保证范围使用时，对于由此而造成的故障和出现的事故，本公司将不承担任何责任。
10. 本公司一直致力于提高产品的质量和可靠性，但一般来说，半导体产品总会以一定的概率发生故障、或者由于使用条件不同而出现错误运行等。为了避免因本公司的产品发生故障或者错误运行而导致人身事故和火灾或造成社会性的损失，希望客户能自行负责进行冗余设计、采取延烧对策及进行防止错误运行等的安全设计（包括硬件和软件两方面的设计）以及老化处理等，这是作为机器和系统的出厂保证。特别是单片机的软件，由于单独进行验证很困难，所以要求在顾客制造的最终的机器及系统上进行安全检验工作。
11. 如果把本资料所记载的产品从其载体设备上卸下，有可能造成婴儿误吞的危险。顾客在将本公司产品安装到顾客的设备上时，请顾客自行负责将本公司产品设置为不容易剥落的安全设计。如果从顾客的设备上剥落而造成事故时，本公司将不承担任何责任。
12. 在未得到本公司的事先书面认可时，不可将本资料的一部分或者全部转载或者复制。
13. 如果需要了解关于本资料的详细内容，或者有其他关心的问题，请向本公司的营业窗口咨询。

# 本手册的使用方法

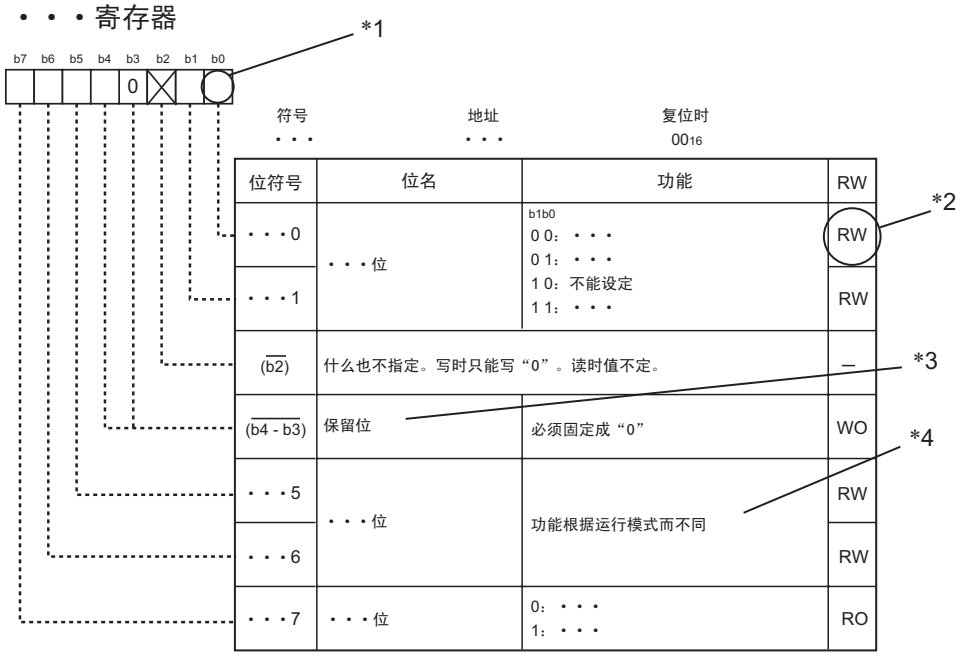
## 1. 对象

本手册是 R8C/12 群的硬件手册。

在使用本手册时，需要具备电路、逻辑电路以及单片机的基础知识。

## 2. 寄存器图表的阅读方法

说明在寄存器图表中使用的符号和用语




*1

空白：按用途，置“0”或“1”。

0　：置“0”。

1　：置“1”。

×　：什么也不指定。

*2

RW ：可读，可写。

RO ：可读，写数据无效。

WO ：可写，不能读取位的状态。

－　：什么也不指定。

*3

- 保留位

  保留位，必须写指定值。

*4

- 什么也不指定

  对该位，什么也不指定。根据将来外围功能的发展，可能出现新的功能。写数据时只能写“0”。

- 不能设定

  不保证设定后的运行。

- 功能根据运行模式而不同

  位功能根据外围功能的模式发生变化，请参照各模式的寄存器图表。

# 3. M16C 族的有关文献

对 M16C 族，提供了如下文献：

| 文献 | 记载内容 |
|---|---|
| 简易图表 | 硬件概要 |
| 数据图表 | 硬件概要和电特性 |
| 硬件手册 | 硬件规格 （管脚配置、存储器映像、外围功能的说明、电特性、时序） |
| 软件手册 | 指令 （汇编语言）运行的详细内容 |
| 应用说明 | 外围功能的使用方法和应用例子<br>参考程序<br>M16C 族入门的基本功能说明<br>汇编语言和 C 语言的编程方法 |
| RENESAS TECHNICAL UPDATE | 有关产品规格和文献等的最新信息 |

注 1.　请使用最新版的文献。可从瑞萨科技网页获取最新版文献。

# 目　录

地址 - 页速查表 ..... 1

1.　概要 ..... 1
1.1　应用 ..... 1
1.2　性能概要 ..... 2
1.3　框图 ..... 3
1.4　产品一览 ..... 4
1.5　管脚连接图 ..... 5
1.6　管脚功能说明 ..... 6

2.　使用时的注意事项 ..... 7
2.1　停止模式和等待模式 ..... 7
2.1.1　停止模式 ..... 7
2.1.2　等待模式 ..... 7
2.2　中断 ..... 8
2.2.1　读 $0000_{16}$ 地址 ..... 8
2.2.2　SP 的设定 ..... 8
2.2.3　外部中断和键输入中断 ..... 8
2.2.4　监视定时器中断 ..... 8
2.2.5　中断源的更改 ..... 9
2.2.6　中断控制寄存器的更改 ..... 10
2.3　时钟发生电路 ..... 11
2.3.1　振荡停止检测功能 ..... 11
2.3.2　振荡电路常数 ..... 11
2.4　定时器 ..... 11
2.4.1　定时器 X、定时器 Y 和定时器 Z ..... 11
2.4.2　定时器 X ..... 11
2.4.3　定时器 Y ..... 11
2.4.4　定时器 Z ..... 11
2.4.5　定时器 C ..... 12
2.5　串行接口 ..... 12
2.6　A/D 转换器 ..... 12
2.7　闪存 ..... 13
2.7.1　CPU 改写模式 ..... 13
2.8　有关噪声的注意事项 ..... 15

3.　中央处理器 （CPU） ..... 16
3.1　数据寄存器 （R0、 R1、 R2、 R3） ..... 16
3.2　地址寄存器 （A0、 A1） ..... 16
3.3　帧基址寄存器 （FB） ..... 17
3.4　中断表寄存器 （INTB） ..... 17
3.5　程序计数器 （PC） ..... 17
3.6　用户堆栈指针 （USP）和中断堆栈指针 （ISP） ..... 17
3.7　静态基址寄存器 （SB） ..... 17
3.8　标志寄存器 （FLG） ..... 17
3.8.1　进位标志 （C 标志） ..... 17
3.8.2　调试标志 （D 标志） ..... 17
3.8.3　零标志 （Z 标志） ..... 17
3.8.4　符号标志 （S 标志） ..... 17

3.8.5 寄存器组指定标志 （B 标志） ..... 17
3.8.6 溢出标志 （O 标志） ..... 17
3.8.7 中断允许标志 （I 标志） ..... 17
3.8.8 堆栈指针指定标志 （U 标志） ..... 17
3.8.9 处理器中断优先级 （IPL） ..... 17
3.8.10 保留位 ..... 17

4. 存储器 ..... 18

5. SFR ..... 19

6. 复位 ..... 23
6.1 硬件复位 ..... 23
6.2 软件复位 ..... 23
6.3 监视定时器复位 ..... 23

7. 时钟发生电路 ..... 26
7.1 主时钟 ..... 30
7.2 内部振荡器时钟 ..... 31
7.3 CPU 时钟和外围功能时钟 ..... 32
7.3.1 CPU 时钟 ..... 32
7.3.2 外围功能时钟 （$f_1$、 $f_2$、 $f_8$、 $f_{32}$、 $f_{AD}$、 $f_{1SIO}$、 $f_{8SIO}$、 $f_{32SIO}$） ..... 32
7.3.3 $f_{RING}$ 和 $f_{RING128}$ ..... 32
7.4 功率控制 ..... 33
7.4.1 通常运行模式 ..... 33
7.4.2 等待模式 ..... 34
7.4.3 停止模式 ..... 35
7.5 振荡停止检测功能 ..... 37
7.5.1 振荡停止检测功能的使用方法 ..... 37

8. 保护 ..... 39

9. 处理器模式 ..... 40
9.1 处理器模式的种类 ..... 40

10. 总线控制 ..... 41

11. 中断 ..... 42
11.1 中断概要 ..... 42
11.1.1 中断分类 ..... 42
11.1.2 软件中断 ..... 43
11.1.3 硬件中断 ..... 44
11.1.4 中断和中断向量 ..... 45
11.1.5 中断控制 ..... 47
11.2 INT 中断 ..... 55
11.2.1 $\overline{\text{INT0}}$ 中断 ..... 55
11.2.2 $\overline{\text{INT0}}$ 输入滤波器 ..... 56
11.2.3 $\overline{\text{INT1}}$ 中断和 INT2 中断 ..... 57
11.2.4 $\overline{\text{INT3}}$ 中断 ..... 58
11.3 键输入中断 ..... 59
11.4 地址匹配中断 ..... 60

12. 监视定时器 ..... 62

13. 定时器 ..... 64
13.1 定时器 X ..... 65
13.1.1 定时器模式 ..... 67
13.1.2 脉冲输出模式 ..... 68
13.1.3 事件计数器模式 ..... 69
13.1.4 脉冲宽度测定模式 ..... 70
13.1.5 脉冲周期测定模式 ..... 72
13.2 定时器 Y ..... 74
13.2.1 定时器模式 ..... 77
13.2.2 可编程波形发生模式 ..... 79
13.3 定时器 Z ..... 82
13.3.1 定时器模式 ..... 85
13.3.2 可编程波形发生模式 ..... 87
13.3.3 可编程单触发发生模式 ..... 89
13.3.4 可编程等待单触发发生模式 ..... 92
13.4 定时器 C ..... 95

14. 串行接口 ..... 98
14.1 时钟同步串行 I/O 模式 ..... 103
14.1.1 极性选择功能 ..... 106
14.1.2 LSB 先和 MSB 先的选择 ..... 106
14.1.3 连续接收模式 ..... 107
14.2 异步串行 I/O （UART）模式 ..... 108
14.2.1 TxD10/RxD1 选择功能 （UART1） ..... 111
14.2.2 TxD11 选择功能 （UART1） ..... 111
14.2.3 位速率 ..... 112

15. A/D 转换器 ..... 113
15.1 单次模式 ..... 117
15.2 重复模式 ..... 118
15.3 采样 & 保持 ..... 119
15.4 A/D 转换周期数 ..... 119
15.5 模拟输入内部等效电路 ..... 120
15.6 注入电流旁路电路 ..... 121
15.7 A/D 转换时传感器的输出阻抗 ..... 122

16. 可编程输入 / 输出端口 ..... 123
16.1 功能说明 ..... 123
16.1.1 端口 Pi 方向寄存器 （PDi 寄存器 i=0、 1、 3、 4） ..... 123
16.1.2 端口 Pi 寄存器 （Pi 寄存器 i=0 ～ 4） ..... 123
16.1.3 上拉控制寄存器 0 和上拉控制寄存器 1 （PUR0 寄存器和 PUR1 寄存器） ..... 123
16.1.4 端口 P1 驱动能力控制寄存器 （DRR 寄存器） ..... 123
16.2 端口的设定 ..... 130
16.3 未使用管脚的处理 ..... 136

17. 电特性 ..... 137

18. 闪存版 ..... 149
18.1 概要 ..... 149
18.2 存储器分配 ..... 150
18.3 闪存改写禁止功能 ..... 151
18.3.1 ID 码检查功能 ..... 151

18.4 CPU 改写模式 ..... 152
18.4.1 EW0 模式 ..... 153
18.4.2 EW1 模式 ..... 153
18.4.3 软件命令 ..... 159
18.4.4 状态寄存器 ..... 163
18.4.5 全状态检查 ..... 164
18.5 标准串行输入 / 输出模式 ..... 165
18.5.1 ID 码检查功能 ..... 165

19. On-chip 调试器 ..... 168
19.1 地址匹配中断 ..... 168
19.2 单步中断 ..... 168
19.3 UART1 ..... 168
19.4 BRK 指令 ..... 168

20. On-chip 调试器的注意事项 ..... 169

附录 ..... 170
附录 1. 外形尺寸图 ..... 170
附录 2. 串行编程器和 on-chip 调试仿真器的连接例子 ..... 171
附录 3. 振荡评价电路例子 ..... 173

索引 ..... 174

# 地址 - 页速查表

| 地址 | 寄存器 | 符号 | 记载页 |
|---|---|---|---|
| $0000_{16}$ | | | |
| $0001_{16}$ | | | |
| $0002_{16}$ | | | |
| $0003_{16}$ | | | |
| $0004_{16}$ | 处理器模式寄存器 0 | PM0 | 40 |
| $0005_{16}$ | 处理器模式寄存器 1 | PM1 | 40 |
| $0006_{16}$ | 系统时钟控制寄存器 0 | CM0 | 28 |
| $0007_{16}$ | 系统时钟控制寄存器 1 | CM1 | 28 |
| $0008_{16}$ | | | |
| $0009_{16}$ | 地址匹配中断允许寄存器 | AIER | 61 |
| $000A_{16}$ | 保护寄存器 | PRCR | 39 |
| $000B_{16}$ | | | |
| $000C_{16}$ | 振荡停止检测寄存器 | OCD | 29 |
| $000D_{16}$ | 监视定时器复位寄存器 | WDTR | 63 |
| $000E_{16}$ | 监视定时器开始寄存器 | WDTS | 63 |
| $000F_{16}$ | 监视定时器控制寄存器 | WDC | 63 |
| $0010_{16}$<br>$0011_{16}$<br>$0012_{16}$ | 地址匹配中断寄存器 0 | RMAD0 | 61 |
| $0013_{16}$ | | | |
| $0014_{16}$<br>$0015_{16}$<br>$0016_{16}$ | 地址匹配中断寄存器 1 | RMAD1 | 61 |
| $0017_{16}$ | | | |
| $0018_{16}$ | | | |
| $0019_{16}$ | | | |
| $001A_{16}$ | | | |
| $001B_{16}$ | | | |
| $001C_{16}$ | | | |
| $001D_{16}$ | | | |
| $001E_{16}$ | $\overline{\text{INT0}}$ 输入滤波器选择寄存器 | INT0F | 55 |
| $001F_{16}$ | | | |
| $0020_{16}$ | | | |
| $0021_{16}$ | | | |
| $0022_{16}$ | | | |
| $0023_{16}$ | | | |
| $0024_{16}$ | | | |
| $0025_{16}$ | | | |
| $0026_{16}$ | | | |
| $0027_{16}$ | | | |
| $0028_{16}$ | | | |
| $0029_{16}$ | | | |
| $002A_{16}$ | | | |
| $002B_{16}$ | | | |
| $002C_{16}$ | | | |
| $002D_{16}$ | | | |
| $002E_{16}$ | | | |
| $002F_{16}$ | | | |

| 地址 | 寄存器 | 符号 | 记载页 |
|---|---|---|---|
| $0030_{16}$ | | | |
| $0031_{16}$ | | | |
| $0032_{16}$ | | | |
| $0033_{16}$ | | | |
| $0034_{16}$ | | | |
| $0035_{16}$ | | | |
| $0036_{16}$ | | | |
| $0037_{16}$ | | | |
| $0038_{16}$ | | | |
| $0039_{16}$ | | | |
| $003A_{16}$ | | | |
| $003B_{16}$ | | | |
| $003C_{16}$ | | | |
| $003D_{16}$ | | | |
| $003E_{16}$ | | | |
| $003F_{16}$ | | | |
| $0040_{16}$ | | | |
| $0041_{16}$ | | | |
| $0042_{16}$ | | | |
| $0043_{16}$ | | | |
| $0044_{16}$ | | | |
| $0045_{16}$ | | | |
| $0046_{16}$ | | | |
| $0047_{16}$ | | | |
| $0048_{16}$ | | | |
| $0049_{16}$ | | | |
| $004A_{16}$ | | | |
| $004B_{16}$ | | | |
| $004C_{16}$ | | | |
| $004D_{16}$ | 键输入中断控制寄存器 | KUPIC | 48 |
| $004E_{16}$ | AD 转换中断控制寄存器 | ADIC | 48 |
| $004F_{16}$ | | | |
| $0050_{16}$ | | | |
| $0051_{16}$ | UART0 发送中断控制寄存器 | S0TIC | 48 |
| $0052_{16}$ | UART0 接收中断控制寄存器 | S0RIC | 48 |
| $0053_{16}$ | UART1 发送中断控制寄存器 | S1TIC | 48 |
| $0054_{16}$ | UART1 接收中断控制寄存器 | S1RIC | 48 |
| $0055_{16}$ | $\overline{\text{INT2}}$ 中断控制寄存器 | INT2IC | 48 |
| $0056_{16}$ | 定时器 X 中断控制寄存器 | TXIC | 48 |
| $0057_{16}$ | 定时器 Y 中断控制寄存器 | TYIC | 48 |
| $0058_{16}$ | 定时器 Z 中断控制寄存器 | TZIC | 48 |
| $0059_{16}$ | $\overline{\text{INT1}}$ 中断控制寄存器 | INT1IC | 48 |
| $005A_{16}$ | $\overline{\text{INT3}}$ 中断控制寄存器 | INT3IC | 48 |
| $005B_{16}$ | 定时器 C 中断控制寄存器 | TCIC | 48 |
| $005C_{16}$ | | | |
| $005D_{16}$ | $\overline{\text{INT0}}$ 中断控制寄存器 | INT0IC | 48 |
| $005E_{16}$ | | | |
| $005F_{16}$ | | | |

空白部分全部为保留区。

## 地址 - 页速查表

| 地址 | 寄存器 | 符号 | 记载页 |
|---|---|---|---|
| $0060_{16}$ | | | |
| $0061_{16}$ | | | |
| $0062_{16}$ | | | |
| $0063_{16}$ | | | |
| $0064_{16}$ | | | |
| $0065_{16}$ | | | |
| $0066_{16}$ | | | |
| $0067_{16}$ | | | |
| $0068_{16}$ | | | |
| $0069_{16}$ | | | |
| $006A_{16}$ | | | |
| $006B_{16}$ | | | |
| $006C_{16}$ | | | |
| $006D_{16}$ | | | |
| $006E_{16}$ | | | |
| $006F_{16}$ | | | |
| $0070_{16}$ | | | |
| $0071_{16}$ | | | |
| $0072_{16}$ | | | |
| $0073_{16}$ | | | |
| $0074_{16}$ | | | |
| $0075_{16}$ | | | |
| $0076_{16}$ | | | |
| $0077_{16}$ | | | |
| $0078_{16}$ | | | |
| $0079_{16}$ | | | |
| $007A_{16}$ | | | |
| $007B_{16}$ | | | |
| $007C_{16}$ | | | |
| $007D_{16}$ | | | |
| $007E_{16}$ | | | |
| $007F_{16}$ | | | |
| $0080_{16}$ | 定时器 Y、Z 模式寄存器 | TYZMR | 74、82 |
| $0081_{16}$ | 预定标器 Y 寄存器 | PREY | 74 |
| $0082_{16}$ | 定时器 Y 次寄存器 | TYSC | 74 |
| $0083_{16}$ | 定时器 Y 主寄存器 | TYPR | 74 |
| $0084_{16}$ | 定时器 Y、Z 波形输出控制寄存器 | PUM | 76、84 |
| $0085_{16}$ | 预定标器 Z 寄存器 | PREZ | 83 |
| $0086_{16}$ | 定时器 Z 次寄存器 | TZSC | 83 |
| $0087_{16}$ | 定时器 Z 主寄存器 | TZPR | 83 |
| $0088_{16}$ | | | |
| $0089_{16}$ | | | |
| $008A_{16}$ | 定时器 Y、Z 输出控制寄存器 | TYZOC | 75、83 |
| $008B_{16}$ | 定时器 X 模式寄存器 | TXMR | 65 |
| $008C_{16}$ | 预定标器 X 寄存器 | PREX | 66 |
| $008D_{16}$ | 定时器 X 寄存器 | TX | 66 |
| $008E_{16}$ | 定时器计数源设定寄存器 | TCSS | 66 |
| $008F_{16}$ | | | |

| 地址 | 寄存器 | 符号 | 记载页 |
|---|---|---|---|
| $0090_{16}$<br>$0091_{16}$ | 定时器 C 寄存器 | TC | 96 |
| $0092_{16}$ | | | |
| $0093_{16}$ | | | |
| $0094_{16}$ | | | |
| $0095_{16}$ | | | |
| $0096_{16}$ | 外部输入允许寄存器 | INTEN | 55 |
| $0097_{16}$ | | | |
| $0098_{16}$ | 键输入允许寄存器 | KIEN | 59 |
| $0099_{16}$ | | | |
| $009A_{16}$ | 定时器 C 控制寄存器 0 | TCC0 | 96 |
| $009B_{16}$ | 定时器 C 控制寄存器 1 | TCC1 | 96 |
| $009C_{16}$<br>$009D_{16}$ | 捕捉寄存器 | TM0 | 96 |
| $009E_{16}$ | | | |
| $009F_{16}$ | | | |
| $00A0_{16}$ | UART0 发送 / 接收模式寄存器 | U0MR | 101 |
| $00A1_{16}$ | UART0 传送速度寄存器 | U0BRG | 100 |
| $00A2_{16}$<br>$00A3_{16}$ | UART0 发送缓冲寄存器 | U0TB | 100 |
| $00A4_{16}$ | UART0 发送 / 接收控制寄存器 0 | U0C0 | 101 |
| $00A5_{16}$ | UART0 发送 / 接收控制寄存器 1 | U0C1 | 102 |
| $00A6_{16}$<br>$00A7_{16}$ | UART0 接收缓冲寄存器 | U0RB | 100 |
| $00A8_{16}$ | UART1 发送 / 接收模式寄存器 | U1MR | 101 |
| $00A9_{16}$ | UART1 传送速度寄存器 | U1BRG | 102 |
| $00AA_{16}$<br>$00AB_{16}$ | UART1 发送缓冲寄存器 | U1TB | 100 |
| $00AC_{16}$ | UART1 发送 / 接收控制寄存器 0 | U1C0 | 101 |
| $00AD_{16}$ | UART1 发送 / 接收控制寄存器 1 | U1C1 | 102 |
| $00AE_{16}$<br>$00AF_{16}$ | UART1 接收缓冲寄存器 | U1RB | 100 |
| $00B0_{16}$ | UART 发送 / 接收控制寄存器 2 | UCON | 102 |
| $00B1_{16}$ | | | |
| $00B2_{16}$ | | | |
| $00B3_{16}$ | | | |
| $00B4_{16}$ | | | |
| $00B5_{16}$ | | | |
| $00B6_{16}$ | | | |
| $00B7_{16}$ | | | |
| $00B8_{16}$ | | | |
| $00B9_{16}$ | | | |
| $00BA_{16}$ | | | |
| $00BB_{16}$ | | | |
| $00BC_{16}$ | | | |
| $00BD_{16}$ | | | |
| $00BE_{16}$ | | | |
| $00BF_{16}$ | | | |

空白部分全部为保留区。

## 地址 - 页速查表

| 地址 | 寄存器 | 符号 | 记载页 |
|---|---|---|---|
| $00C0_{16}$<br>$00C1_{16}$ | AD 寄存器 | AD | 116 |
| $00C2_{16}$ | | | |
| $00C3_{16}$ | | | |
| $00C4_{16}$ | | | |
| $00C5_{16}$ | | | |
| $00C6_{16}$ | | | |
| $00C7_{16}$ | | | |
| $00C8_{16}$ | | | |
| $00C9_{16}$ | | | |
| $00CA_{16}$ | | | |
| $00CB_{16}$ | | | |
| $00CC_{16}$ | | | |
| $00CD_{16}$ | | | |
| $00CE_{16}$ | | | |
| $00CF_{16}$ | | | |
| $00D0_{16}$ | | | |
| $00D1_{16}$ | | | |
| $00D2_{16}$ | | | |
| $00D3_{16}$ | | | |
| $00D4_{16}$ | AD 控制寄存器 2 | ADCON2 | 116 |
| $00D5_{16}$ | | | |
| $00D6_{16}$ | AD 控制寄存器 0 | ADCON0 | 115 |
| $00D7_{16}$ | AD 控制寄存器 1 | ADCON1 | 115 |
| $00D8_{16}$ | | | |
| $00D9_{16}$ | | | |
| $00DA_{16}$ | | | |
| $00DB_{16}$ | | | |
| $00DC_{16}$ | | | |
| $00DD_{16}$ | | | |
| $00DE_{16}$ | | | |
| $00DF_{16}$ | | | |
| $00E0_{16}$ | 端口 P0 寄存器 | P0 | 128 |
| $00E1_{16}$ | 端口 P1 寄存器 | P1 | 128 |
| $00E2_{16}$ | 端口 P0 方向寄存器 | PD0 | 128 |
| $00E3_{16}$ | 端口 P1 方向寄存器 | PD1 | 128 |
| $00E4_{16}$ | | | |
| $00E5_{16}$ | 端口 P3 寄存器 | P3 | 128 |
| $00E6_{16}$ | | | |
| $00E7_{16}$ | 端口 P3 方向寄存器 | PD3 | 128 |
| $00E8_{16}$ | 端口 P4 寄存器 | P4 | 128 |
| $00E9_{16}$ | | | |
| $00EA_{16}$ | 端口 P4 方向寄存器 | PD4 | 128 |
| $00EB_{16}$ | | | |
| $00EC_{16}$ | | | |
| $00ED_{16}$ | | | |
| $00EE_{16}$ | | | |
| $00EF_{16}$ | | | |

空白部分全部为保留区。

| 地址 | 寄存器 | 符号 | 记载页 |
|---|---|---|---|
| $00F0_{16}$ | | | |
| $00F1_{16}$ | | | |
| $00F2_{16}$ | | | |
| $00F3_{16}$ | | | |
| $00F4_{16}$ | | | |
| $00F5_{16}$ | | | |
| $00F6_{16}$ | | | |
| $00F7_{16}$ | | | |
| $00F8_{16}$ | | | |
| $00F9_{16}$ | | | |
| $00FA_{16}$ | | | |
| $00FB_{16}$ | | | |
| $00FC_{16}$ | 上拉控制寄存器 0 | PUR0 | 129 |
| $00FD_{16}$ | 上拉控制寄存器 1 | PUR1 | 129 |
| $00FE_{16}$ | 端口 P1 驱动能力控制寄存器 | DRR | 129 |
| $00FF_{16}$ | | | |
| : | : | : | : |
| : | : | : | : |
| $01B3_{16}$ | 闪存控制寄存器 4 | FMR4 | 156 |
| $01B4_{16}$ | | | |
| $01B5_{16}$ | 闪存控制寄存器 1 | FMR1 | 156 |
| $01B6_{16}$ | | | |
| $01B7_{16}$ | 闪存控制寄存器 0 | FMR0 | 155 |

| | | | |
|---|---|---|---|
| $0FFFF_{16}$ | 任选功能选择寄存器 | OFS | 63 |

# 1. 概要

本单片机是采用高性能硅栅 CMOS 工艺以及装载 R8C/Tiny 系列 CPU 内核的单芯片微型计算机，封装于 32 管脚塑模 LQFP。该单芯片微型计算机既有高功能指令又有高效率指令，并且具有 1M 字节的地址空间和高速执行指令的能力。

另外，内置数据闪存 ROM （2KB×2 块）。

## 1.1 应用

家电、办公设备、住宅设备 （传感器、保安）、一般工业、声频以及其它。

## 1.2 性能概要

本单片机的性能概要如表 1.1 所示。

表 1.1 性能概要

| 项目 | | 性能 |
|---|---|---|
| CPU | 基本指令数 | 89 条指令 |
| | 最短指令执行时间 | 62.5ns （f(XIN)=16MHz、 Vcc=3.0 ～ 5.5V）<br>100ns （f(XIN)=10MHz、 Vcc=2.7 ～ 5.5V） |
| | 运行模式 | 单芯片 |
| | 地址空间 | 1M 字节 |
| | 存储器容量 | 参照表 1.2。 |
| 外围功能 | 中断 | 内部：9 个中断源、外部：5 个中断源、软件：4 个中断源、<br>中断优先级：7 级 |
| | 监视定时器 | 15 位 ×1 个通道 （内有预定标器）<br>可选择复位启动功能 |
| | 定时器 | 定时器 X：8 位 ×1 个通道、定时器 Y：8 位 ×1 个通道、<br>定时器 Z：8 位 ×1 个通道<br>（各定时器：内有 8 位预定标器）<br>定时器 C：16 位 ×1 个通道<br>输入捕捉电路 |
| | 串行接口 （串行 I/O） | 1 个通道<br>时钟同步串行 I/O、异步串行 I/O<br>1 个通道<br>异步串行 I/O |
| | A/D 转换器 | 10 位 A/D 转换器：1 个电路、 8 个通道 |
| | 时钟发生电路 | 2 个电路<br>• 主时钟振荡电路 （内置反馈电阻）<br>• 内部振荡器 |
| | 振荡停止检测功能 | 主时钟振荡停止检测功能 |
| | 端口 | 输入 / 输出：22 个 （含 LED 驱动端口）、输入：2 个<br>（LED 驱动输入 / 输出端口：8 个） |
| 电特性 | 电源电压 | Vcc=3.0 ～ 5.5V （f(XIN)=16MHz）<br>Vcc=2.7 ～ 5.5V （f(XIN)=10MHz） |
| | 消耗电流 | 标准 8mA （Vcc=5V、 f(XIN)=16MHz、高速模式）<br>标准 5mA （Vcc=3V、 f(XIN)=10MHz、高速模式）<br>标准 35μA （Vcc=3V、等待模式、外围时钟停止）<br>标准 0.7μA （Vcc=3V、停止模式） |
| 闪存 | 编程和擦除电压 | Vcc=2.7 ～ 5.5V |
| | 编程和擦除次数 | 10000 次 （数据闪存） |
| | | 1000 次 （可编程 ROM） |
| 工作环境温度 | | −20°C ～ 85°C<br>−40°C ～ 85°C （D 版） |
| 封装 | | 32 管脚塑模 LQFP |

## 1.3 框图

本单片机的框图如图 1.1 所示。

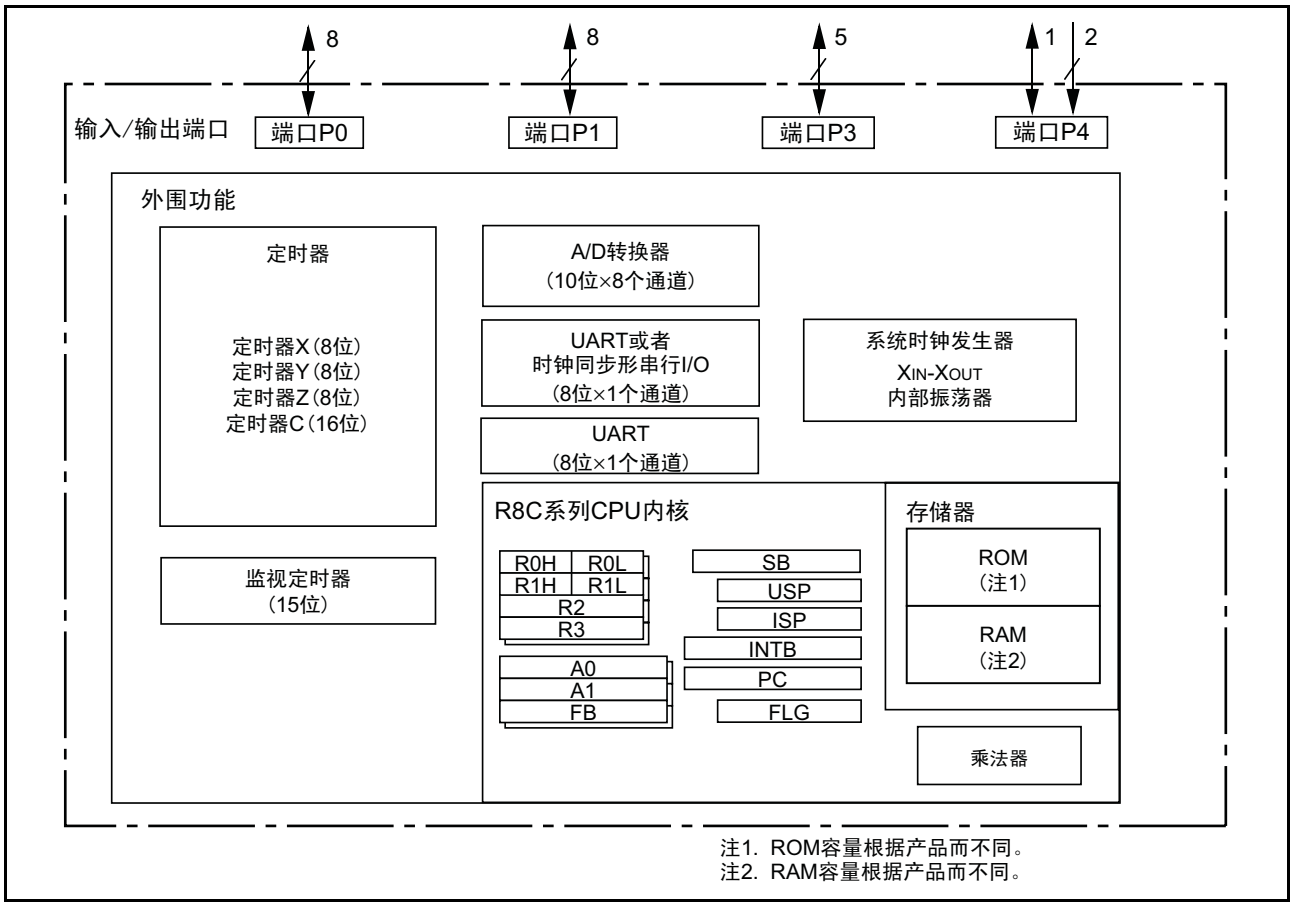



图 1.1 框图

## 1.4 产品一览

产品一览表如表 1.2 所示。

表 1.2 产品一览表

截至于 2006 年 02 月

| 型号 | ROM 容量 | | RAM 容量 | 封装 | 备考 |
|---|---|---|---|---|---|
| | 可编程 ROM | 数据闪存 | | | |
| R5F21122FP | 8K 字节 | 2K 字节 ×2 | 512 字节 | PLQP0032GB-A | 闪存版 |
| R5F21123FP | 12K 字节 | 2K 字节 ×2 | 768 字节 | PLQP0032GB-A | |
| R5F21124FP | 16K 字节 | 2K 字节 ×2 | 1K 字节 | PLQP0032GB-A | |
| R5F21122DFP | 8K 字节 | 2K 字节 ×2 | 512 字节 | PLQP0032GB-A | D 版 |
| R5F21123DFP | 12K 字节 | 2K 字节 ×2 | 768 字节 | PLQP0032GB-A | |
| R5F21124DFP | 16K 字节 | 2K 字节 ×2 | 1K 字节 | PLQP0032GB-A | |

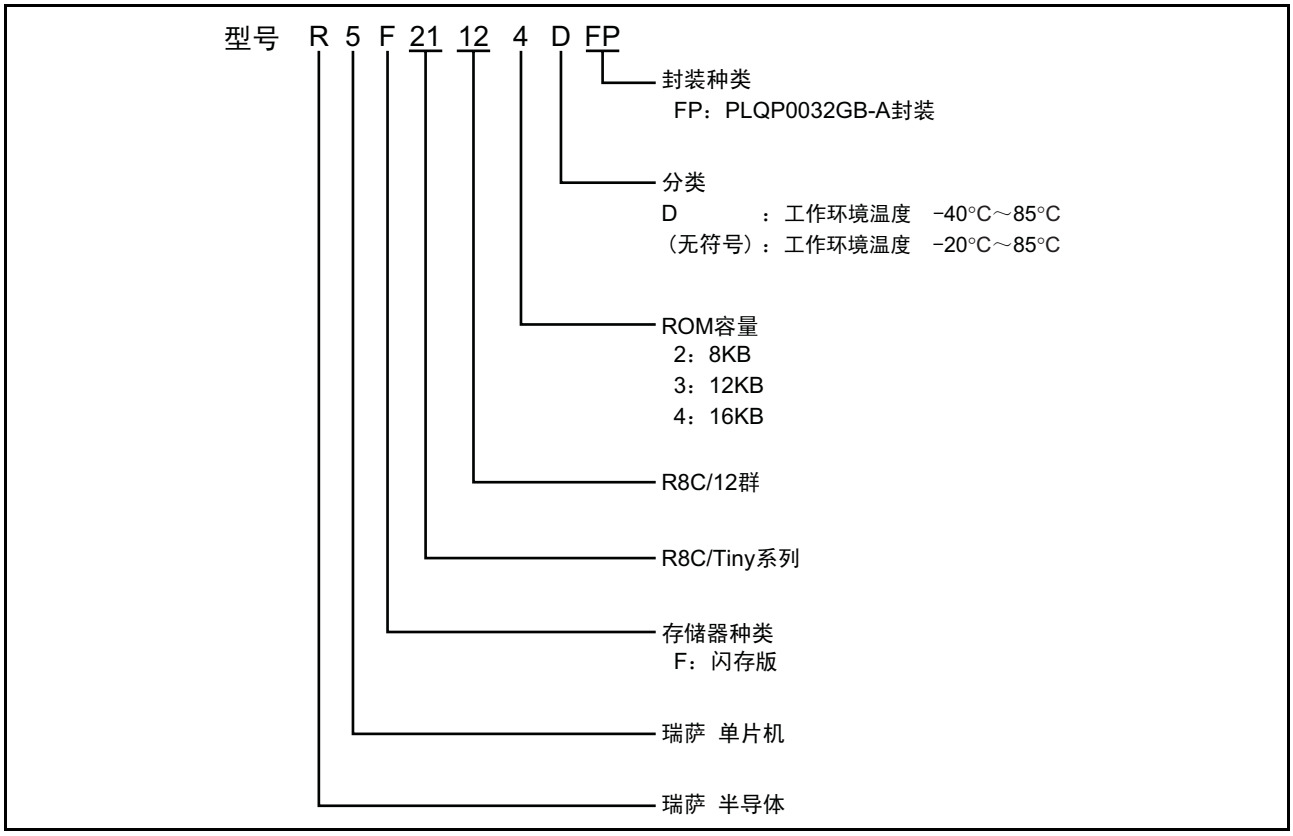
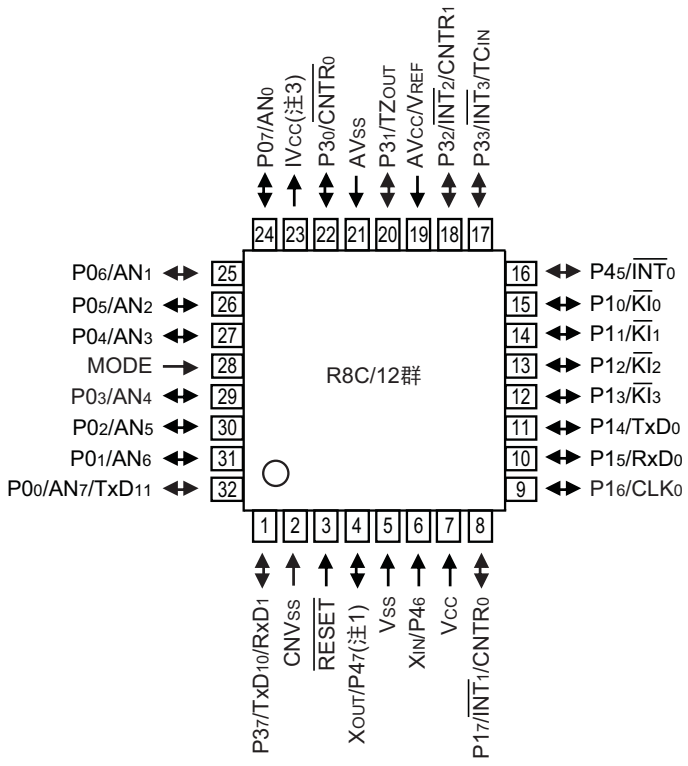



图 1.2 型号、存储器容量以及封装

## 1.5 管脚连接图

管脚连接图 （俯视图）如图 1.3 所示。

管脚连接图(俯视图)




注1. P47为输入专用端口。
注2. 在使用on-chip调试器时，不能使用P00/AN7/TxD11管脚
以及P37/TxD10/RxD1管脚。
注3. 不能将IVcc连接到Vcc。

封装 PLQP0032GB-A(32P6U-A)

图 1.3 管脚连接图 （俯视图）

## 1.6 管脚功能说明

本单片机的管脚功能说明如表 1.3 所示。

表 1.3 管脚功能说明

| 分类 | 管脚名 | 输入 / 输出 | 功能 |
|---|---|---|---|
| 电源输入 | Vcc<br>Vss | 输入 | 必须给 Vcc 输入 2.7V ～ 5.5V，给 Vss 输入 0V。 |
| IVcc | IVcc | 输出 | 是用于稳定内部电源的管脚。<br>必须通过电容器 （0.1μF）连接到 Vss。<br>不能连接 Vcc。 |
| 模拟电源输入 | AVcc<br>AVss | 输入 | A/D 转换器的电源输入。必须将 AVcc 连接到 Vcc，AVss 连接到 Vss。在 AVcc 和 AVss 之间必须连接电容器。 |
| 复位输入 | $\overline{\text{RESET}}$ | 输入 | 如果给该管脚输入 “L” 电平，单片机就变为复位状态。 |
| CNVss | CNVss | 输入 | 必须通过电阻连接到 Vss。（注 1） |
| MODE | MODE | 输入 | 必须通过电阻连接到 Vcc。 |
| 主时钟输入 | $X_{IN}$ | 输入 | 主时钟振荡电路的输入 / 输出。在 $X_{IN}$ 和 $X_{OUT}$ 之间连接陶瓷谐振器或者晶体谐振器。在输入外部生成的时钟时，必须从 $X_{IN}$ 输入时钟，使 $X_{OUT}$ 开路。 |
| 主时钟输出 | $X_{OUT}$ | 输出 | |
| $\overline{\text{INT}}$ 中断输入 | $\overline{\text{INT}}_0$ ～ $\overline{\text{INT}}_3$ | 输入 | $\overline{\text{INT}}$ 中断的输入。 |
| 键输入中断输入 | $\overline{\text{KI}}_0$ ～ $\overline{\text{KI}}_3$ | 输入 | 键输入中断的输入。 |
| 定时器 X | $\text{CNTR}_0$ | 输入 / 输出 | 定时器 X 的输入 / 输出。 |
| | $\overline{\text{CNTR}}_0$ | 输出 | 定时器 X 的输出。 |
| 定时器 Y | $\text{CNTR}_1$ | 输入 / 输出 | 定时器 Y 的输入 / 输出。 |
| 定时器 Z | $\text{TZ}_{OUT}$ | 输出 | 定时器 Z 的输出。 |
| 定时器 C | $\text{TC}_{IN}$ | 输入 | 定时器 C 的输入。 |
| 串行接口 | $\text{CLK}_0$ | 输入 / 输出 | 传送时钟输入 / 输出。 |
| | $\text{RxD}_0$、 $\text{RxD}_1$ | 输入 | 串行数据输入。 |
| | $\text{TxD}_0$、 $\text{TxD}_{10}$、<br>$\text{TxD}_{11}$ | 输出 | 串行数据输出。 |
| 基准电压输入 | $V_{REF}$ | 输入 | A/D 转换器的基准电压输入。 $V_{REF}$ 必须连接到 Vcc。 |
| A/D 转换器 | $\text{AN}_0$ ～ $\text{AN}_7$ | 输入 | A/D 转换器的模拟输入。 |
| 输入 / 输出端口 | $\text{P0}_0$ ～ $\text{P0}_7$、<br>$\text{P1}_0$ ～ $\text{P1}_7$、<br>$\text{P3}_0$ ～ $\text{P3}_3$、 $\text{P3}_7$、<br>$\text{P4}_5$ | 输入 / 输出 | CMOS的8位输入/输出端口。具有用于选择输入/输出的方向寄存器，每个管脚能设定成输入端口或者输出端口。<br>输入端口能通过程序选择有无上拉电阻。<br>端口 $\text{P1}_0$ ～ $\text{P1}_7$ 能作为 LED 驱动端口使用。 |
| 输入端口 | $\text{P4}_6$、 $\text{P4}_7$ | 输入 | 输入专用端口。 |

注 1. 连接的参考电阻值请参考 “2.8 有关噪声的注意事项”。

# 2. 使用时的注意事项

## 2.1 停止模式和等待模式

### 2.1.1 停止模式

在转移到停止模式时，必须在将 FMR01 位置 “0”（CPU 改写模式无效）后将 CM10 位置 “1”（停止模式）。指令队列先读取将 CM1 寄存器的 CM10 位置“1”（停止模式）的指令开始的 4 个字节，然后程序停止。

必须紧接在 CM10 位置 “1”的指令后面插入 JMP.B 指令，然后至少插入 4 条 NOP 指令。

转移到停止模式时，必须使用下列程序：

- 转移到停止模式的程序

```
        BCLR    1, FMR0     ；CPU 改写模式无效
        BSET    0, PRCR     ；解除保护
        BSET    0, CM1      ；停止模式
        JMP.B   LABEL_001
LABEL_001:
        NOP
        NOP
        NOP
        NOP
```

### 2.1.2 等待模式

在转移到等待模式时，必须在 FMR01 位置 “0”（CPU 改写模式无效）后执行 WAIT 指令。指令队列先读取 WAIT 指令开始的 4 个字节，然后程序停止。必须在 WAIT 指令的后面至少插入 4 条 NOP 指令。

另外，在写内部 RAM 区后，通过执行 WAIT 指令转移到等待模式时，就可能在从等待模式返回时改写特定的内部RAM区。被改写的区域为在WAIT指令前被写的内部RAM的下一个地址开始的最大3个字节的区域。

被改写的值和 WAIT 指令前被写的值相同。如果因此现象而导致问题，就请按以下的程序例子，通过在内部 RAM 区的写指令和 WAIT 指令之间插入 JMP.B 指令来避免。

- 执行 WAIT 指令的例子

程序例子

```
        MOV.B   #055h,0601h     ；写内部 RAM 区
        …
        JMP.B   LABEL_001
LABEL_001：
        FSET    I               ；允许中断
        BCLR    1, FMR0         ；CPU 改写模式无效
        WAIT                    ；等待模式
        NOP
        NOP
        NOP
        NOP
```

另外，在内部RAM区的写指令和执行WAIT指令之间，如果存取了内部RAM以外的区域，就不发生此现象。

## 2.2 中断

### 2.2.1 读 $0000_{16}$ 地址

不能通过程序读 $0000_{16}$ 地址。在接受到可屏蔽中断的中断请求时， CPU 在中断序列中从 $0000_{16}$ 地址读取中断信息 （中断序号和中断请求级）。此时，被接受的中断的 IR 位变为 “0”。

如果通过程序读 $0000_{16}$ 地址，在被允许的中断中，最高优先权的中断的 IR 位将变为 “0”。因此，中断可能会被取消或者发生预料外的中断。

### 2.2.2 SP 的设定

必须在接受中断前给 SP 设定值。在复位后， SP 为 “$000_{16}$”。因此，如果在给 SP 设定值前接受中断，程序就会失控。

### 2.2.3 外部中断和键输入中断

输入到 $\overline{INT_0}$ ～ $\overline{INT_3}$ 管脚和 $\overline{KI_0}$ ～ $\overline{KI_3}$ 管脚的信号与 CPU 运行时钟无关，需要 250ns 以上的 “L” 电平宽度或者 “H” 电平宽度。

### 2.2.4 监视定时器中断

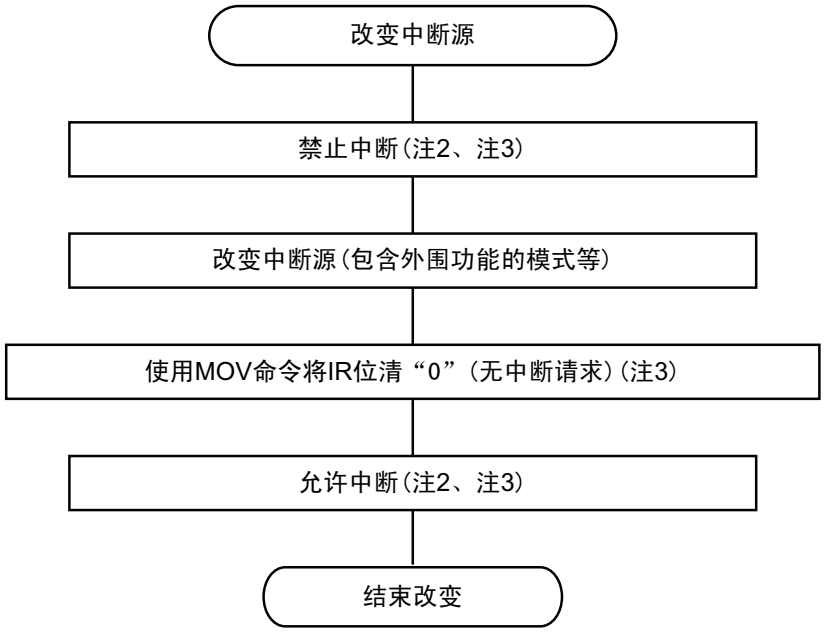
在监视定时器中断发生后，必须初始化监视定时器。

### 2.2.5 中断源的更改

如果改变中断源，中断控制寄存器的 IR 位就可能变为 “1”（有中断请求）。使用中断时，必须在改变中断源后，将 IR 位置 “0”（无中断请求）。

另外，在此所说的改变中断源，包括改变被分配到各软件中断序号的中断源、极性和时序等全部要素。因此，在外围功能的模式改变等关系到中断源、极性和时序的情况下，必须在改变后将 IR 位置 “0”（无中断请求）。外围功能的中断请参照各外围功能。

中断源的更改步骤例子如图 2.1 所示。




IR位：改变中断源的中断控制寄存器的位。

注1. 必须分别执行上述所记的设定。不能同时执行（用一条命令）2个以上的设定。
注2. 对$\overline{\text{INTi}}$中断（i＝0～3），必须使用I标志。
对由$\overline{\text{INTi}}$中断以外的外围功能产生的中断，为了不让中断请求发生，必须在停止成为中断源的外围功能后，改变中断源。此时，如果可以禁止所有可屏蔽中断，必须使用I标志；如果不能禁止所有可屏蔽中断，必须使用改变中断源的中断的ILVL0～ILVL2位。
注3. 使用的命令和有关注意事项，请参照“2.2.6 中断控制寄存器的更改”。

图 2.1 中断源的更改步骤例子

### 2.2.6 中断控制寄存器的更改

（1）必须在对应该寄存器的中断请求不发生的位置改变中断控制寄存器。在有可能发生中断请求时，必须在禁止中断后改变中断控制寄存器。

（2）在禁止中断后改变中断控制寄存器的情况下，必须注意使用的指令。

- 改变 IR 位以外的位
  在执行指令期间，当发生对应该寄存器的中断请求时， IR 位可能不变为 “1”（有中断请求），中断被忽视。当在此情况出现问题时，必须使用以下指令改变寄存器：
  对象指令…AND、 OR、 BCLR、 BSET

- 改变 IR 位
  在将 IR 位置 “0”（无中断请求）时，根据使用的指令， IR 位可能不变为 “0”。必须用 MOV 指令将 IR 位置 “0”。

（3）在使用 I 标志禁止中断时，必须按照以下的程序例子设定 I 标志 （程序例子的中断控制寄存器的更改请参照 （2））。

例 1 ～例 3 是防止由于受内部总线和指令队列缓冲器的影响，在改变中断控制寄存器前 I 标志变为 “1”（允许中断）的方法。

例 1：通过 NOP 指令，等待改变中断控制寄存器的例子

```
INT_SWITCH1:
    FCLR    I                   ; 禁止中断
    AND.B   #00H, 0056H         ; 将 TXIC 寄存器置 “00₁₆”
    NOP ;
    NOP
    FSET    I                   ; 允许中断
```

例 2：通过虚读，使 FSET 指令等待的例子

```
INT_SWITCH2:
    FCLR    I                   ; 禁止中断
    AND.B   #00H, 0056H         ; 将 TXIC 寄存器置 “00₁₆”
    MOV.W   MEM, R0             ; 虚读
    FSET    I                   ; 允许中断
```

例 3 ：通过 POPC 指令，改变 I 标志的例子

```
INT_SWITCH3:
    PUSHC   FLG
    FCLR    I                   ; 禁止中断
    AND.B   #00H, 0056H         ; 将 TXIC 寄存器置 “00₁₆”
    POPC    FLG                 ; 允许中断
```

## 2.3 时钟发生电路

### 2.3.1 振荡停止检测功能

主时钟频率在 2MHz 以下时不能使用此功能，所以必须将 OCD1 ～ OCD0 位置 “$00_2$”（振荡停止检测功能无效）。

### 2.3.2 振荡电路常数

有关用户系统的最佳振荡电路常数，请在向谐振器厂家询问后决定。

## 2.4 定时器

### 2.4.1 定时器 X、定时器 Y 和定时器 Z

（1）在复位后，定时器停止计数。必须在对定时器和预定标器设定值后，开始计数。

（2）即使以 16 位单位读取预定标器和定时器，在单片机内部也按字节顺序读取。因此，在读取这 2 个寄存器期间，定时器值可能会更新。

### 2.4.2 定时器 X

（1）不能同时改写 TXMOD0 ～ TXMOD1 位、 TXMOD2 位和 TXS 位。

（2）如果通过程序对在脉冲周期测定模式使用的 TXMR 寄存器的 TXEDG 位和 TXUND 位写 “0”，这些位就变为 “0”；写 “1” 时，这些位不变化。在通过程序将其中一个标志置 “0” 时，必须用 MOV 指令给另一个标志写 “1”（能防止预料外的标志变化）。

〈将有效边沿判定标志置 “0” 的程序例子〉

```
MOV.B    #10XXXXXXB, 008BH
```

（3）在从其它模式改变到脉冲周期测定模式时， TXEDG 位和 TXUND 位不定。必须在给 TXEDG 位和 TXUND 位写 “0” 后，开始定时器 X 的计数。

（4）在计数开始后最初发生的预定标器 X 的下溢信号， TXEDG 位可能变为 “1”。
当使用脉冲周期测定模式时，必须在计数刚开始后间隔预定标器的 2 个周期以上的时间，将 TXEDG 位置 “0”，然后使用。

### 2.4.3 定时器 Y

（1）不能同时写 TYMOD0 位和 TYS 位。

### 2.4.4 定时器 Z

（1）不能同时改写 TZMOD0 ～ TZMOD1 位和 TZS 位。

（2）在可编程单触发发生模式和可编程等待单触发发生模式，当将 TYZMR 寄存器的 TZS 位置 “0” 来停止计数时或者在将 TZOC 寄存器的 TZOS 位置 “0” 来停止单触发时，定时器在重新装入再装入寄存器的值后停止。必须在定时器停止前，读取定时器的计数值。

### 2.4.5 定时器 C

在读取 TC 寄存器和 TM0 寄存器时，必须以 16 位单位进行。通过以 16 位单位读取 TC 寄存器，在读取低位字节和高位字节期间，定时器值不被更新。

〈读取定时器 C 的程序例子〉

```
MOV.W    0090H, R0    ; 读取定时器 C
```

## 2.5 串行接口

（1）与时钟同步串行 I/O 模式和异步串行 I/O 模式无关，在读取 UiRB （i=0、 1）寄存器时，必须以 16 位单位进行。
在读取 UiRB 寄存器的高位字节时， UiRB 寄存器的 PER、 FER 位和 UiC1 寄存器的 RI 位变为 “0”。

〈读取接收缓冲寄存器的程序例子〉

```
MOV.W    00A6H, R0    ; 读取 U0RB 寄存器
```

（2）在传送数据位长为 9 位的异步串行 I/O 模式写 UiTB 寄存器时，必须按照高位字节 → 低位字节的顺序以 8 位单位进行。

〈给发送缓冲寄存器写数据的程序例子〉

```
MOV.B    #XXH, 00A3H    ; 写 U0TB 寄存器的高位字节
MOV.B    #XXH, 00A2H    ; 写 U0TB 寄存器的低位字节
```

## 2.6 A/D 转换器

（1）对 ADCON0 的各位（bit6 除外）、ADCON1 寄存器的各位以及 ADCON2 寄存器的 SMP 位的写操作，必须在 A/D 转换停止时 （发生触发前）进行。
尤其在将 VCUT 位从“0”（未连接 $V_{REF}$）置为“1”（连接 $V_{REF}$）时，必须在经过 1μs 后开始 A/D 转换。

（2）在改变 A/D 运行模式后，必须重新选择模拟输入管脚。

（3）在单次模式使用时
必须在确认 A/D 转换结束后，读 AD 寄存器 （能通过 ADIC 寄存器的 IR 位或者 ADCON0 寄存器的 ADST 位判断 A/D 转换的结束）。

（4）在重复模式使用时
对于 CPU 时钟，不能分频使用主时钟。

（5）在 A/D 转换运行期间，当通过程序将 ADCON0 寄存器的 ADST 位置 “0”（停止 A/D 转换）来强制结束时，A/D转换器的转换结果不定。在通过程序将ADST位置“0”的情况下，不能使用AD寄存器的值。

（6）必须在 $AV_{CC}$/$V_{REF}$ 管脚和 $AV_{SS}$ 管脚之间连接 0.1μF 的电容。

## 2.7 闪存

### 2.7.1 CPU 改写模式

- 运行速度
  在进入 CPU 改写模式 （EW0 模式）前，必须通过 CM0 寄存器的 CM06 位和 CM1 寄存器的 CM16 ～ CM17 位，将 CPU 时钟设定在 5MHz 以下。在 EW1 模式下无需此注意事项。

- 禁止使用的指令
  在 EW0 模式，由于以下的指令访问闪存内部的数据，不能使用。
  UND 指令、 INTO 指令、 BRK 指令

- 存取方法
  在将 FMR01 位、 FMR02 位和 FMR11 位置 “1” 时，必须在给对象位写 “0” 后连续写 “1”。另外，从写 “0” 后到写 “1” 为止，不能进入中断处理。

- 改写用户 ROM 区
  在使用 EW0 模式对保存改写控制程序的块进行改写期间，如果降低电源电压，改写控制程序就不能被正常改写，此后就可能无法改写闪存。因此，必须使用标准串行输入 / 输出模式改写该块。

- 闪存的初始化
  如果在 EW1 模式的擦除挂起期间将 FMR0 寄存器的 FMSTP 位置 “1”（闪存停止）， CPU 就停止运行且不能返回，所以不能将 FMSTP 位置 “1”。

- 停止模式或者等待模式的转移
  不能在擦除挂起期间转移到停止模式或者等待模式。

- 中断

  EW0 模式时的中断如表 2.1、 EW1 模式时的中断如表 2.2 所示。

表 2.1 EW0 模式时的中断

| 模式 | 状态 | 接受可屏蔽中断请求时 | 接受监视定时器、振荡停止检测、电压检测中断请求时 |
|---|---|---|---|
| EW0 | 自动擦除中 | 由于向量分配在 RAM 中，所以能使用中断。 | 如果接受中断请求，就强制停止自动擦除或者自动写，并且对闪存进行复位。经过一定时间后，闪存重新启动，开始中断处理。由于自动擦除中的块或者自动写中的地址被强制停止，所以可能无法读取正常值，因此必须在闪存重新启动后重新执行自动擦除，并且确认是否正常结束。<br>在命令执行期间，监视定时器的运行不停止，所以有可能发生中断请求。必须定期初始化监视定时器。 |
| | 自动写 | | |

注 1. 由于地址匹配中断向量配置在 ROM 中，所以在命令执行期间不能使用。

注 2. 由于在块 0 中配置了固定向量，所以在自动擦除块 0 期间不能使用非屏蔽中断。

表 2.2 EW1 模式时的中断

| 模式 | 状态 | 接受可屏蔽中断请求时 | 接受监视定时器、振荡停止检测、电压检测中断请求时 |
|---|---|---|---|
| EW1 | 自动擦除中 （擦除挂起功能有效） | 暂停自动擦除，执行中断处理。在中断处理结束后，通过将 FMR4 寄存器的 FMR41 位置 “0”（重新开始擦除），能重新开始自动擦除。 | 如果接受中断请求，就强制停止自动擦除或者自动写，并且对闪存进行复位。经过一定时间后，闪存重新启动，开始中断处理。由于自动擦除中的块或者自动写中的地址被强制停止，所以可能无法读取正常值，因此必须在闪存重新启动后重新执行自动擦除，并且确认是否正常结束。<br>在命令执行期间，监视定时器的运行不停止，所以有可能发生中断请求。必须使用擦除挂起功能，定期初始化监视定时器。 |
| | 自动擦除中 （擦除挂起功能无效） | 优先进行自动擦除，中断请求处于等待状态。在自动擦除结束后执行中断处理。 | |
| | 自动写 | 优先进行自动写，中断请求处于等待状态。在自动写结束后执行中断处理。 | |

注 1. 由于地址匹配中断向量配置在 ROM 中，所以在命令执行期间不能使用。

注 2. 由于在块 0 中配置了固定向量，所以在自动擦除块 0 期间不能使用非屏蔽中断。

## 2.8 有关噪声的注意事项

（1）作为噪声和闩锁对策，必须在 Vcc 管脚和 Vss 管脚之间以最短距离使用较粗的配线连接旁路电容（0.1μF 左右）。

（2）端口控制寄存器的数据读误差

在严格的噪声等试验中，如果受到外来噪声（主要是电源噪声），即使 IC 内部的噪声对策电路也可能无法完全对应。此时，和端口有关的寄存器值可能发生变化。

作为此时的程序对策，建议定期重新设定端口寄存器、端口方向寄存器以及上拉控制寄存器。但是，如果在中断处理中进行切换端口输出等控制，由于在与重新设定处理之间可能会发生竞争，因此必须在充分探讨控制处理的基础上，进行重新设定处理。

（3）CNVss 管脚的连线

为了提高 CNVss 管脚的抗噪声误动作能力，必须在尽量靠近管脚的位置插入 5kΩ 左右的电阻与 Vss 连接 （下拉）。

# 3. 中央处理器 （CPU）

CPU 的寄存器如图 3.1 所示。 CPU 有 13 个寄存器，其中 R0、 R1、 R2、 R3、 A0、 A1、 FB 构成寄存器组。寄存器组有 2 组。

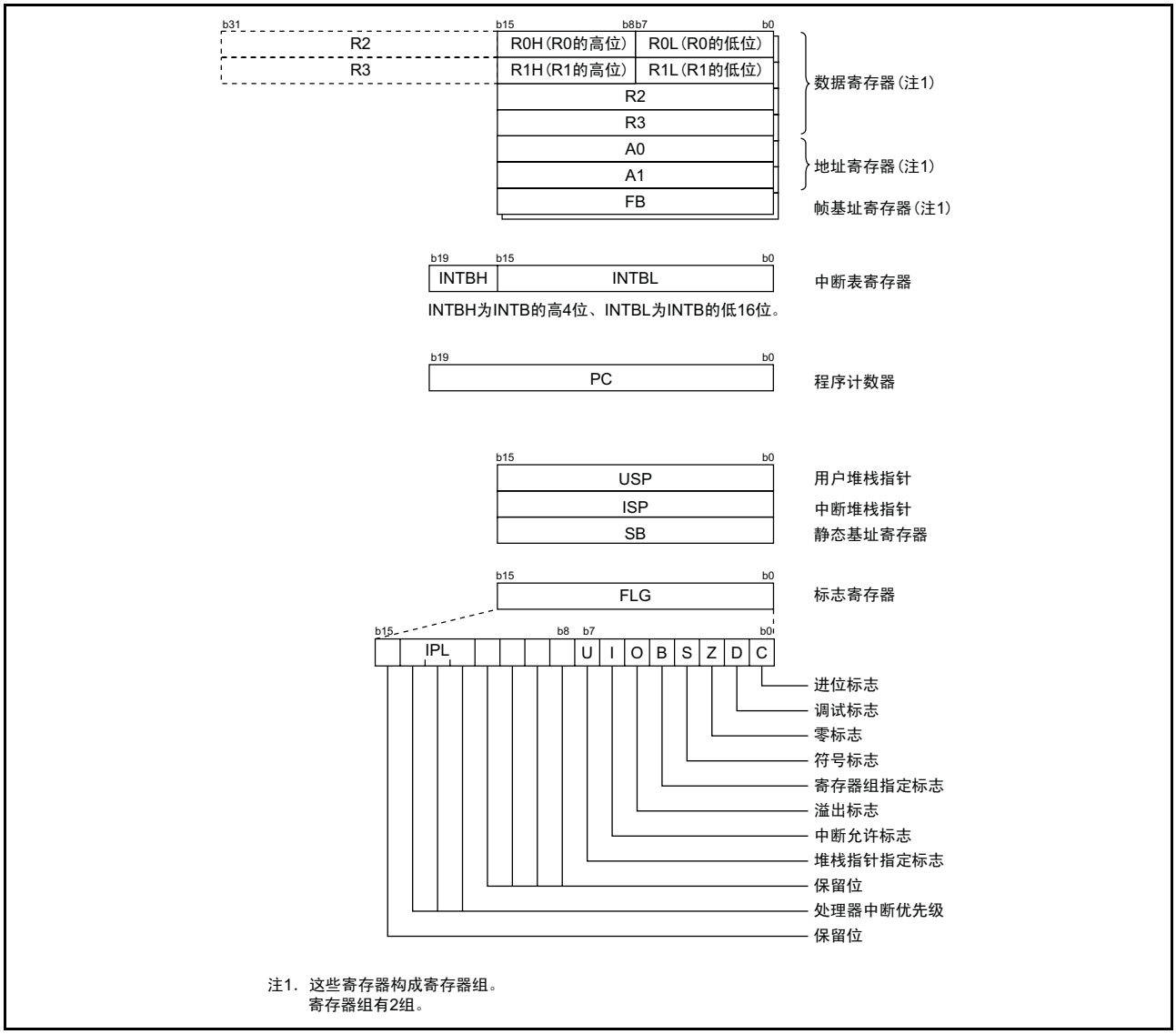



图 3.1 CPU 的寄存器

## 3.1 数据寄存器 （R0、 R1、 R2、 R3）

R0 由 16 位构成，主要用于传送、算术和逻辑运算。 R1 ～ R3 和 R0 相同。

能将 R0 的高位 （R0H）和低位 （R0L）分别作为 8 位数据寄存器使用， R1H、 R1L 和 R0H、 R0L 相同。能将 R2 和 R0 组合作为 32 位数据寄存器 （R2R0）使用， R3R1 和 R2R0 同样。

## 3.2 地址寄存器 （A0、 A1）

A0 由 16 位构成，用于地址寄存器间接寻址和地址寄存器相对寻址。另外，还用于传送、算术和逻辑运算。A1 和 A0 相同。

能将 A1 和 A0 组合作为 32 位地址寄存器 （A1A0）使用。

## 3.3 帧基址寄存器 （FB）

FB 由 16 位构成，用于 FB 相对寻址。

## 3.4 中断表寄存器 （INTB）

INTB 由 20 位构成，表示可变中断向量表的起始地址。

## 3.5 程序计数器 （PC）

PC 由 20 位构成，表示下次执行的指令的地址。

## 3.6 用户堆栈指针 （USP）和中断堆栈指针 （ISP）

堆栈指针 （SP）有 USP 和 ISP 两种，都由 16 位构成。
能通过 FLG 的 U 标志，选择 USP 和 ISP。

## 3.7 静态基址寄存器 （SB）

SB 由 16 位构成，用于 SB 相对寻址。

## 3.8 标志寄存器 （FLG）

FLG 由 11 位构成，表示 CPU 状态。

### 3.8.1 进位标志 （C 标志）

保存由算术逻辑运算器产生的进位、借位和移出位等。

### 3.8.2 调试标志 （D 标志）

D 标志是调试专用标志，必须置 “0”。

### 3.8.3 零标志 （Z 标志）

在运算结果为 0 时为 “1”，否则为 “0”。

### 3.8.4 符号标志 （S 标志）

在运算结果为负时为 “1”，否则为 “0”。

### 3.8.5 寄存器组指定标志 （B 标志）

在 B 标志为 “0” 时，指定寄存器组 0 ；在 B 标志为 “1” 时，指定寄存器组 1。

### 3.8.6 溢出标志 （O 标志）

在运算结果溢出时为 “1”，否则为 “0”。

### 3.8.7 中断允许标志 （I 标志）

它是允许可屏蔽中断的标志。
在 I 标志为 “0” 时，禁止可屏蔽中断；在 I 标志为 “1” 时，允许可屏蔽中断。
如果接受中断请求， I 标志就变为 “0”。

### 3.8.8 堆栈指针指定标志 （U 标志）

在 U 标志为 “0” 时，指定 ISP ；在 U 标志为 “1” 时，指定 USP。
在接受硬件中断请求或者执行软件中断号 0 ～ 31 的 INT 指令时， U 标志变为 “0”。

### 3.8.9 处理器中断优先级 （IPL）

IPL 由 3 位构成，指定 0 ～ 7 级的 8 个处理器中断优先级。
如果请求的中断优先级高于 IPL，就允许该中断请求。

### 3.8.10 保留位

只能写 “0”，读时值不定。

# 4. 存储器

存储器分配如图 4.1 所示。地址空间为地址 $00000_{16}$ 到地址 $FFFFF_{16}$ 的 1M 字节。

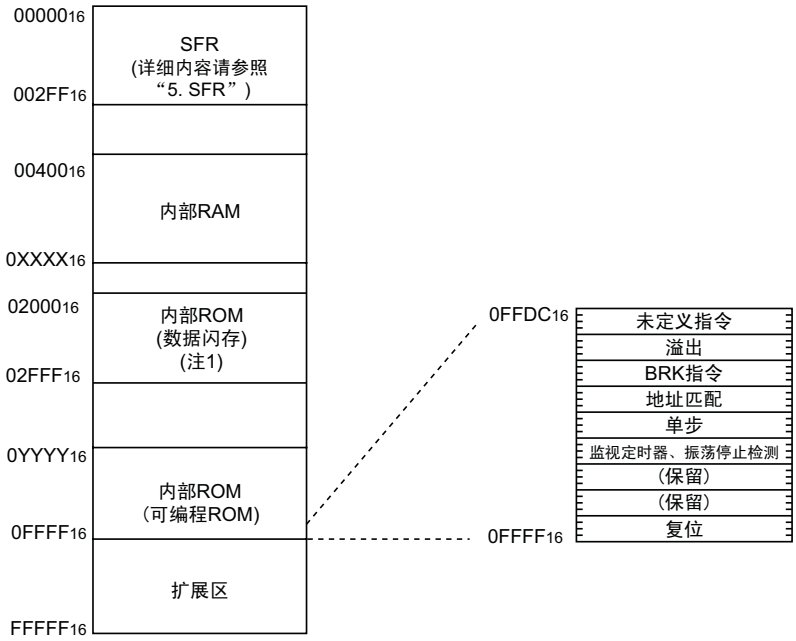
内部 ROM（可编程 ROM）分配在从地址 $0FFFF_{16}$ 向低位地址方向延伸的区域。例如，在地址 $0C000_{16}$ 到地址 $0FFFF_{16}$ 之间分配了 16K 字节的内部 ROM。

固定中断向量表分配在地址 $0FFDC_{16}$ 到地址 $0FFFF_{16}$ 之间，在这里，保存中断程序的起始地址。

内部 ROM（数据闪存）分配在从地址 $02000_{16}$ 到地址 $02FFF_{16}$ 之间。

内部 RAM 分配在从地址 $00400_{16}$ 向高位地址方向延伸的区域。例如，在地址 $00400_{16}$ 到地址 $007FF_{16}$ 之间分配了 1K 字节的内部 RAM。内部 RAM 除了保存数据以外，还作为子程序调用和中断时的堆栈使用。

SFR 分配在地址 $00000_{16}$ 到地址 $002FF_{16}$ 之间。在这里，分配了外围功能的控制寄存器。由于在 SFR 中未被分配的区域全部为保留区，因此用户不能使用。




注1. 表示数据闪存的块A(2K字节)和块B(2K字节)
注2. 空栏为保留区，不能存取。

| 型 号 | 内部ROM | | 内部RAM | |
|---|---|---|---|---|
| | 容量 | $0YYYY_{16}$地址 | 容量 | $0XXXX_{16}$地址 |
| R5F21124FP、R5F21124DFP | 16K字节 | $0C000_{16}$ | 1K字节 | $007FF_{16}$ |
| R5F21123FP、R5F21123DFP | 12K字节 | $0D000_{16}$ | 768字节 | $006FF_{16}$ |
| R5F21122FP、R5F21122DFP | 8K字节 | $0E000_{16}$ | 512字节 | $005FF_{16}$ |

图 4.1 存储器分配图

# 5. SFR

SFR(Special Function Register) 是外围功能控制寄存器。 SFR 一览表如表 5.1 ～表 5.4 所示。

表 5.1 SFR 一览表 （1）（注 1）

| 地址 | 寄存器 | 符号 | 复位后的值 |
|---|---|---|---|
| $0000_{16}$ | | | |
| $0001_{16}$ | | | |
| $0002_{16}$ | | | |
| $0003_{16}$ | | | |
| $0004_{16}$ | 处理器模式寄存器 0 | PM0 | $XXXX0X00_2$ |
| $0005_{16}$ | 处理器模式寄存器 1 | PM1 | $00XXX0X0_2$ |
| $0006_{16}$ | 系统时钟控制寄存器 0 | CM0 | $01101000_2$ |
| $0007_{16}$ | 系统时钟控制寄存器 1 | CM1 | $00100000_2$ |
| $0008_{16}$ | | | |
| $0009_{16}$ | 地址匹配中断允许寄存器 | AIER | $XXXXXX00_2$ |
| $000A_{16}$ | 保护寄存器 | PRCR | $00XXX000_2$ |
| $000B_{16}$ | | | |
| $000C_{16}$ | 振荡停止检测寄存器 | OCD | $00000100_2$ |
| $000D_{16}$ | 监视定时器复位寄存器 | WDTR | $XX_{16}$ |
| $000E_{16}$ | 监视定时器开始寄存器 | WDTS | $XX_{16}$ |
| $000F_{16}$ | 监视定时器控制寄存器 | WDC | $00011111_2$ |
| $0010_{16}$<br>$0011_{16}$<br>$0012_{16}$ | 地址匹配中断寄存器 0 | RMAD0 | $00_{16}$<br>$00_{16}$<br>$X0_{16}$ |
| $0013_{16}$ | | | |
| $0014_{16}$<br>$0015_{16}$<br>$0016_{16}$ | 地址匹配中断寄存器 1 | RMAD1 | $00_{16}$<br>$00_{16}$<br>$X0_{16}$ |
| $0017_{16}$ | | | |
| $0018_{16}$ | | | |
| $0019_{16}$ | | | |
| $001A_{16}$ | | | |
| $001B_{16}$ | | | |
| $001C_{16}$ | | | |
| $001D_{16}$ | | | |
| $001E_{16}$ | INT0 输入滤波器选择寄存器 | INT0F | $XXXXX000_2$ |
| $001F_{16}$ | | | |
| $0020_{16}$ | | | |
| $0021_{16}$ | | | |
| $0022_{16}$ | | | |
| $0023_{16}$ | | | |
| $0024_{16}$ | | | |
| $0025_{16}$ | | | |
| $0026_{16}$ | | | |
| $0027_{16}$ | | | |
| $0028_{16}$ | | | |
| $0029_{16}$ | | | |
| $002A_{16}$ | | | |
| $002B_{16}$ | | | |
| $002C_{16}$ | | | |
| $002D_{16}$ | | | |
| $002E_{16}$ | | | |
| $002F_{16}$ | | | |
| $0030_{16}$ | | | |
| $0031_{16}$ | | | |
| $0032_{16}$ | | | |
| $0033_{16}$ | | | |
| $0034_{16}$ | | | |
| $0035_{16}$ | | | |
| $0036_{16}$ | | | |
| $0037_{16}$ | | | |
| $0038_{16}$ | | | |
| $0039_{16}$ | | | |
| $003A_{16}$ | | | |
| $003B_{16}$ | | | |
| $003C_{16}$ | | | |
| $003D_{16}$ | | | |
| $003E_{16}$ | | | |
| $003F_{16}$ | | | |

注 1. 空白部分为保留区，不能存取。

X：不定。

表 5.2 SFR 一览表 （2）（注 1）

| 地址 | 寄存器 | 符号 | 复位后的值 |
|---|---|---|---|
| $0040_{16}$ | | | |
| $0041_{16}$ | | | |
| $0042_{16}$ | | | |
| $0043_{16}$ | | | |
| $0044_{16}$ | | | |
| $0045_{16}$ | | | |
| $0046_{16}$ | | | |
| $0047_{16}$ | | | |
| $0048_{16}$ | | | |
| $0049_{16}$ | | | |
| $004A_{16}$ | | | |
| $004B_{16}$ | | | |
| $004C_{16}$ | | | |
| $004D_{16}$ | 键输入中断控制寄存器 | KUPIC | $XXXXX000_2$ |
| $004E_{16}$ | AD 转换中断控制寄存器 | ADIC | $XXXXX000_2$ |
| $004F_{16}$ | | | |
| $0050_{16}$ | | | |
| $0051_{16}$ | UART0 发送中断控制寄存器 | S0TIC | $XXXXX000_2$ |
| $0052_{16}$ | UART0 接收中断控制寄存器 | S0RIC | $XXXXX000_2$ |
| $0053_{16}$ | UART1 发送中断控制寄存器 | S1TIC | $XXXXX000_2$ |
| $0054_{16}$ | UART1 接收中断控制寄存器 | S1RIC | $XXXXX000_2$ |
| $0055_{16}$ | INT2 中断控制寄存器 | INT2IC | $XXXXX000_2$ |
| $0056_{16}$ | 定时器 X 中断控制寄存器 | TXIC | $XXXXX000_2$ |
| $0057_{16}$ | 定时器 Y 中断控制寄存器 | TYIC | $XXXXX000_2$ |
| $0058_{16}$ | 定时器 Z 中断控制寄存器 | TZIC | $XXXXX000_2$ |
| $0059_{16}$ | INT1 中断控制寄存器 | INT1IC | $XXXXX000_2$ |
| $005A_{16}$ | INT3 中断控制寄存器 | INT3IC | $XXXXX000_2$ |
| $005B_{16}$ | 定时器 C 中断控制寄存器 | TCIC | $XXXXX000_2$ |
| $005C_{16}$ | | | |
| $005D_{16}$ | INT0 中断控制寄存器 | INT0IC | $XX00X000_2$ |
| $005E_{16}$ | | | |
| $005F_{16}$ | | | |
| $0060_{16}$ | | | |
| $0061_{16}$ | | | |
| $0062_{16}$ | | | |
| $0063_{16}$ | | | |
| $0064_{16}$ | | | |
| $0065_{16}$ | | | |
| $0066_{16}$ | | | |
| $0067_{16}$ | | | |
| $0068_{16}$ | | | |
| $0069_{16}$ | | | |
| $006A_{16}$ | | | |
| $006B_{16}$ | | | |
| $006C_{16}$ | | | |
| $006D_{16}$ | | | |
| $006E_{16}$ | | | |
| $006F_{16}$ | | | |
| $0070_{16}$ | | | |
| $0071_{16}$ | | | |
| $0072_{16}$ | | | |
| $0073_{16}$ | | | |
| $0074_{16}$ | | | |
| $0075_{16}$ | | | |
| $0076_{16}$ | | | |
| $0077_{16}$ | | | |
| $0078_{16}$ | | | |
| $0079_{16}$ | | | |
| $007A_{16}$ | | | |
| $007B_{16}$ | | | |
| $007C_{16}$ | | | |
| $007D_{16}$ | | | |
| $007E_{16}$ | | | |
| $007F_{16}$ | | | |

注 1. 空白部分为保留区，不能存取。

X：不定。

表 5.3 SFR 一览表 （3）（注 1）

| 地址 | 寄存器 | 符号 | 复位后的值 |
|---|---|---|---|
| $0080_{16}$ | 定时器 Y、Z 模式寄存器 | TYZMR | $00_{16}$ |
| $0081_{16}$ | 预定标器 Y 寄存器 | PREY | $FF_{16}$ |
| $0082_{16}$ | 定时器 Y 次寄存器 | TYSC | $FF_{16}$ |
| $0083_{16}$ | 定时器 Y 主寄存器 | TYPR | $FF_{16}$ |
| $0084_{16}$ | 定时器 Y、Z 波形输出控制寄存器 | PUM | $00_{16}$ |
| $0085_{16}$ | 预定标器 Z 寄存器 | PREZ | $FF_{16}$ |
| $0086_{16}$ | 定时器 Z 次寄存器 | TZSC | $FF_{16}$ |
| $0087_{16}$ | 定时器 Z 主寄存器 | TZPR | $FF_{16}$ |
| $0088_{16}$ | | | |
| $0089_{16}$ | | | |
| $008A_{16}$ | 定时器 Y、Z 输出控制寄存器 | TYZOC | $00_{16}$ |
| $008B_{16}$ | 定时器 X 模式寄存器 | TXMR | $00_{16}$ |
| $008C_{16}$ | 预定标器 X 寄存器 | PREX | $FF_{16}$ |
| $008D_{16}$ | 定时器 X 寄存器 | TX | $FF_{16}$ |
| $008E_{16}$ | 定时器计数源设定寄存器 | TCSS | $00_{16}$ |
| $008F_{16}$ | | | |
| $0090_{16}$<br>$0091_{16}$ | 定时器 C 寄存器 | TC | $00_{16}$<br>$00_{16}$ |
| $0092_{16}$ | | | |
| $0093_{16}$ | | | |
| $0094_{16}$ | | | |
| $0095_{16}$ | | | |
| $0096_{16}$ | 外部输入允许寄存器 | INTEN | $00_{16}$ |
| $0097_{16}$ | | | |
| $0098_{16}$ | 键输入允许寄存器 | KIEN | $00_{16}$ |
| $0099_{16}$ | | | |
| $009A_{16}$ | 定时器 C 控制寄存器 0 | TCC0 | $00_{16}$ |
| $009B_{16}$ | 定时器 C 控制寄存器 1 | TCC1 | $00_{16}$ |
| $009C_{16}$<br>$009D_{16}$ | 捕捉寄存器 | TM0 | $00_{16}$<br>$00_{16}$ |
| $009E_{16}$ | | | |
| $009F_{16}$ | | | |
| $00A0_{16}$ | UART0 发送 / 接收模式寄存器 | U0MR | $00_{16}$ |
| $00A1_{16}$ | UART0 传送速度寄存器 | U0BRG | $XX_{16}$ |
| $00A2_{16}$<br>$00A3_{16}$ | UART0 发送缓冲寄存器 | U0TB | $XX_{16}$<br>$XX_{16}$ |
| $00A4_{16}$ | UART0 发送 / 接收控制寄存器 0 | U0C0 | $00001000_2$ |
| $00A5_{16}$ | UART0 发送 / 接收控制寄存器 1 | U0C1 | $00000010_2$ |
| $00A6_{16}$<br>$00A7_{16}$ | UART0 接收缓冲寄存器 | U0RB | $XX_{16}$<br>$XX_{16}$ |
| $00A8_{16}$ | UART1 发送 / 接收模式寄存器 | U1MR | $00_{16}$ |
| $00A9_{16}$ | UART1 传送速度寄存器 | U1BRG | $XX_{16}$ |
| $00AA_{16}$<br>$00AB_{16}$ | UART1 发送缓冲寄存器 | U1TB | $XX_{16}$<br>$XX_{16}$ |
| $00AC_{16}$ | UART1 发送 / 接收控制寄存器 0 | U1C0 | $00001000_2$ |
| $00AD_{16}$ | UART1 发送 / 接收控制寄存器 1 | U1C1 | $00000010_2$ |
| $00AE_{16}$<br>$00AF_{16}$ | UART1 接收缓冲寄存器 | U1RB | $XX_{16}$<br>$XX_{16}$ |
| $00B0_{16}$ | UART 发送 / 接收控制寄存器 2 | UCON | $00_{16}$ |
| $00B1_{16}$ | | | |
| $00B2_{16}$ | | | |
| $00B3_{16}$ | | | |
| $00B4_{16}$ | | | |
| $00B5_{16}$ | | | |
| $00B6_{16}$ | | | |
| $00B7_{16}$ | | | |
| $00B8_{16}$ | | | |
| $00B9_{16}$ | | | |
| $00BA_{16}$ | | | |
| $00BB_{16}$ | | | |
| $00BC_{16}$ | | | |
| $00BD_{16}$ | | | |
| $00BE_{16}$ | | | |
| $00BF_{16}$ | | | |

注 1. 空白部分为保留区，不能存取。

X：不定。

表 5.4 SFR 一览表 （4）（注 1）

| 地址 | 寄存器 | 符号 | 复位后的值 |
|---|---|---|---|
| $00C0_{16}$<br>$00C1_{16}$ | AD 寄存器 | AD | $XX_{16}$<br>$XX_{16}$ |
| $00C2_{16}$ | | | |
| $00C3_{16}$ | | | |
| $00C4_{16}$ | | | |
| $00C5_{16}$ | | | |
| $00C6_{16}$ | | | |
| $00C7_{16}$ | | | |
| $00C8_{16}$ | | | |
| $00C9_{16}$ | | | |
| $00CA_{16}$ | | | |
| $00CB_{16}$ | | | |
| $00CC_{16}$ | | | |
| $00CD_{16}$ | | | |
| $00CE_{16}$ | | | |
| $00CF_{16}$ | | | |
| $00D0_{16}$ | | | |
| $00D1_{16}$ | | | |
| $00D2_{16}$ | | | |
| $00D3_{16}$ | | | |
| $00D4_{16}$ | AD 控制寄存器 2 | ADCON2 | $00_{16}$ |
| $00D5_{16}$ | | | |
| $00D6_{16}$ | AD 控制寄存器 0 | ADCON0 | $00000XXX_2$ |
| $00D7_{16}$ | AD 控制寄存器 1 | ADCON1 | $00_{16}$ |
| $00D8_{16}$ | | | |
| $00D9_{16}$ | | | |
| $00DA_{16}$ | | | |
| $00DB_{16}$ | | | |
| $00DC_{16}$ | | | |
| $00DD_{16}$ | | | |
| $00DE_{16}$ | | | |
| $00DF_{16}$ | | | |
| $00E0_{16}$ | 端口 P0 寄存器 | P0 | $XX_{16}$ |
| $00E1_{16}$ | 端口 P1 寄存器 | P1 | $XX_{16}$ |
| $00E2_{16}$ | 端口 P0 方向寄存器 | PD0 | $00_{16}$ |
| $00E3_{16}$ | 端口 P1 方向寄存器 | PD1 | $00_{16}$ |
| $00E4_{16}$ | | | |
| $00E5_{16}$ | 端口 P3 寄存器 | P3 | $XX_{16}$ |
| $00E6_{16}$ | | | |
| $00E7_{16}$ | 端口 P3 方向寄存器 | PD3 | $00_{16}$ |
| $00E8_{16}$ | 端口 P4 寄存器 | P4 | $XX_{16}$ |
| $00E9_{16}$ | | | |
| $00EA_{16}$ | 端口 P4 方向寄存器 | PD4 | $00_{16}$ |
| $00EB_{16}$ | | | |
| $00EC_{16}$ | | | |
| $00ED_{16}$ | | | |
| $00EE_{16}$ | | | |
| $00EF_{16}$ | | | |
| $00F0_{16}$ | | | |
| $00F1_{16}$ | | | |
| $00F2_{16}$ | | | |
| $00F3_{16}$ | | | |
| $00F4_{16}$ | | | |
| $00F5_{16}$ | | | |
| $00F6_{16}$ | | | |
| $00F7_{16}$ | | | |
| $00F8_{16}$ | | | |
| $00F9_{16}$ | | | |
| $00FA_{16}$ | | | |
| $00FB_{16}$ | | | |
| $00FC_{16}$ | 上拉控制寄存器 0 | PUR0 | $00XX0000_2$ |
| $00FD_{16}$ | 上拉控制寄存器 1 | PUR1 | $XXXXXX0X_2$ |
| $00FE_{16}$ | 端口 P1 驱动能力控制寄存器 | DRR | $00_{16}$ |
| $00FF_{16}$ | | | |
| | | | |
| $01B3_{16}$ | 闪存控制寄存器 4 | FMR4 | $01000000_2$ |
| $01B4_{16}$ | | | |
| $01B5_{16}$ | 闪存控制寄存器 1 | FMR1 | $1000000X_2$ |
| $01B6_{16}$ | | | |
| $01B7_{16}$ | 闪存控制寄存器 0 | FMR0 | $00000001_2$ |
| ：<br>： | ：<br>： | ：<br>： | ：<br>： |
| $0FFFF_{16}$ | 任选功能选择寄存器 （注 2） | OFS | （注 2） |

注 1. 空白部分及地址 $0100_{16}$ ～地址 $01B2_{16}$、地址 $01B8_{16}$ ～地址 $02FF_{16}$ 为保留区，不能存取。
注 2. 分配监视定时器的控制位。 OFS 寄存器的详细内容请参照 “图 12.2 OFS、 WDC、 WDTR 以及 WDTS 寄存器”。
X：不定。

# 6. 复位

复位有硬件复位、软件复位和监视定时器复位。

## 6.1 硬件复位

如果给 $\overline{\text{RESET}}$ 管脚产生的复位。在电源电压满足推荐运行条件时，如果给 $\overline{\text{RESET}}$ 管脚输入 “L” 电平，管脚就被初始化 （参照表 6.1 $\overline{\text{RESET}}$ 管脚在 “L” 电平期间的管脚状态）。

如果将 $\overline{\text{RESET}}$ 管脚的输入电平从 “L” 变为 “H”， CPU 和 SFR 就被初始化，从复位向量指向的地址开始执行程序。复位后的 CPU 寄存器状态如图 6.1 所示，复位顺序如图 6.2 所示。

复位后的 CPU 时钟自动选择内部振荡器时钟的 8 分频时钟。

内部 RAM 不被初始化。另外，在内部 RAM 写操作过程中，如果 $\overline{\text{RESET}}$ 管脚变为 “L” 电平，就会导致内部 RAM 的内容不定。

复位电路例子如图 6.3 ～图 6.4 所示，复位后的 SFR 状态请参照 “5. SFR”。

- 在电源稳定时
  （1）给 $\overline{\text{RESET}}$ 管脚输入 “L” 电平
  （2）等待 500μs （1/$f_{RING}$×20）
  （3）给 $\overline{\text{RESET}}$ 管脚输入 “H” 电平

- 在接通电源时
  （1）给 RESET 管脚输入 “L” 电平
  （2）使电源电压上升到满足推荐运行条件为止
  （3）等待 td(P-R) 到内部电源稳定为止
  （4）等待 500μs （1/$f_{RING}$×20）
  （5）给 $\overline{\text{RESET}}$ 管脚输入 “H” 电平

表 6.1 $\overline{\text{RESET}}$ 管脚在 “L” 电平期间的管脚状态

| 管脚名称 | 管脚状态 |
|---|---|
| P0 | 输入端口 |
| P1 | 输入端口 |
| $P3_0$ ～ $P3_3$、 $P3_7$ | 输入端口 |
| $P4_5$ ～ $P4_7$ | 输入端口 |

## 6.2 软件复位

如果将 PM0 寄存器的 PM03 位置 “1”（复位单片机），单片机就初始化管脚、 CPU 和 SFR。此后，从复位向量指向的地址开始执行程序。

复位后的 CPU 时钟自动选择内部振荡器时钟的 8 分频时钟。

## 6.3 监视定时器复位

在 PM1 寄存器的 PM12 位为 “1”（在监视定时器下溢时复位）的情况下，如果监视定时器下溢，单片机就初始化管脚、 CPU 和 SFR。此后，从复位向量指向的地址开始执行程序。

复位后的 CPU 时钟自动选择内部振荡器时钟的 8 分频时钟。

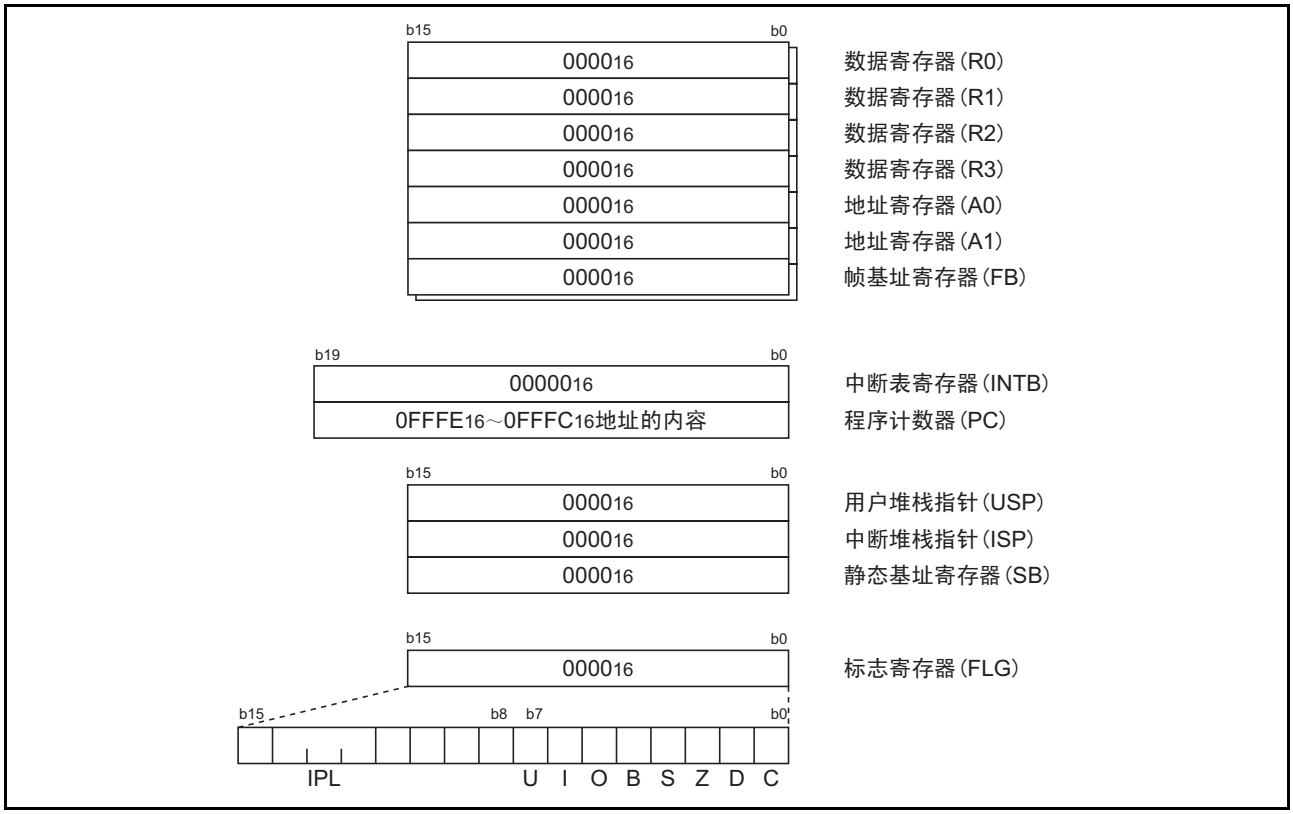



图 6.1 复位后的 CPU 寄存器状态

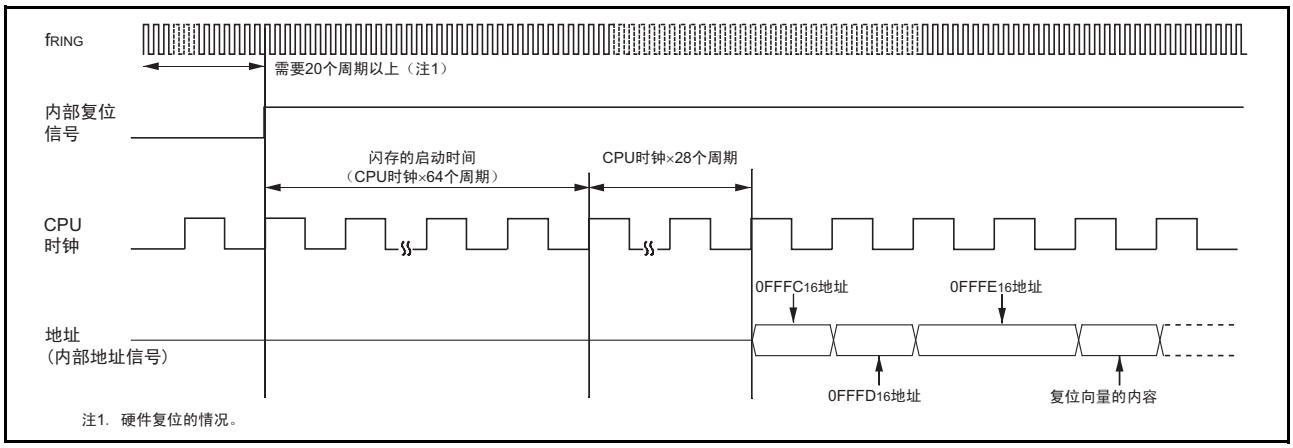



图 6.2 复位顺序

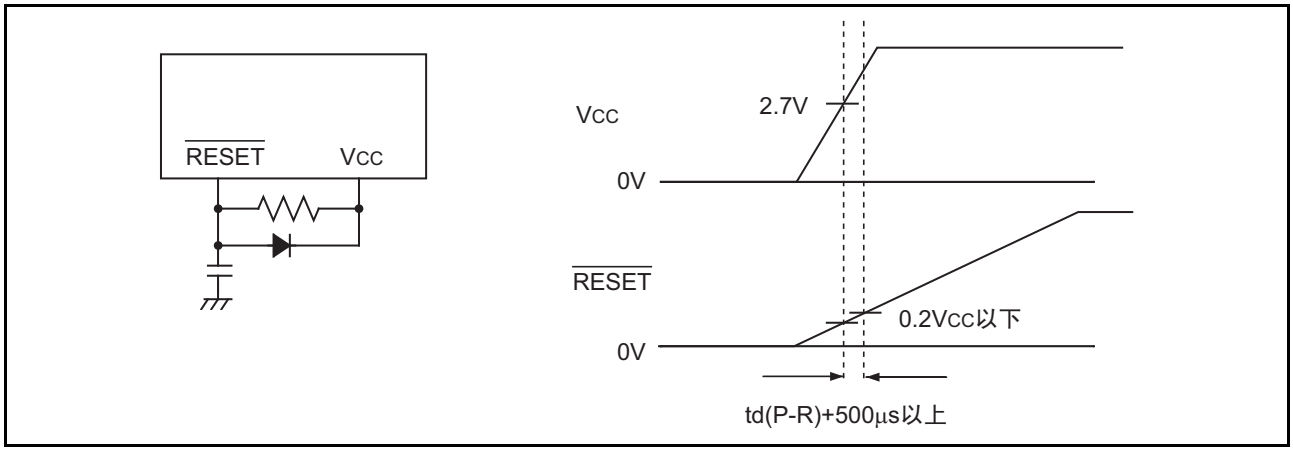



图 6.3 复位电路例子

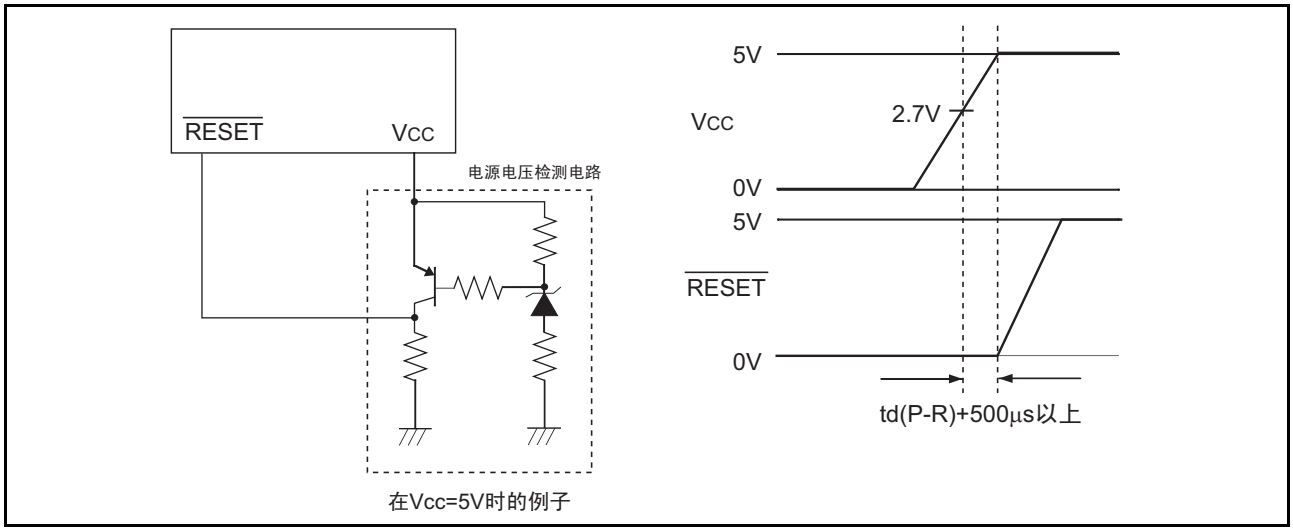



图 6.4 复位电路例子 （电压监视电路例子）

# 7. 时钟发生电路

时钟发生电路内置 2 个电路：

- 主时钟振荡电路
- 内部振荡器 （振荡停止检测功能）

时钟发生电路的概要规格如表 7.1 所示，系统时钟发生电路的框图如图 7.1 所示，与时钟相关的寄存器如图 7.2 ～图 7.3 所示。

表 7.1 时钟发生电路的概要规格

| 项目 | 主时钟振荡电路 | 内部振荡器 |
|---|---|---|
| 用途 | • CPU 的时钟源<br>• 外围功能的时钟源<br>• 主时钟振荡停止时的 CPU 和外围功能的时钟源 | • CPU 的时钟源<br>• 外围功能的时钟源<br>• 主时钟振荡停止时的 CPU 和外围功能的时钟源 |
| 时钟频率 | 0 ～ 16MHz | 约 125KHz |
| 能连接的谐振器 | • 陶瓷谐振器<br>• 晶体谐振器 | — |
| 谐振器的连接管脚 | XIN、 XOUT （注 1） | —（注 1） |
| 振荡开始和停止 | 有 | 有 |
| 复位后的状态 | 停止 | 振荡 |
| 其它 | 能输入外部生成的时钟 | — |

注 1. 在不使用主时钟振荡电路而将内部振荡器时钟用于 CPU 时钟时，该管脚能作为 $P4_6$ 和 $P4_7$ 使用。

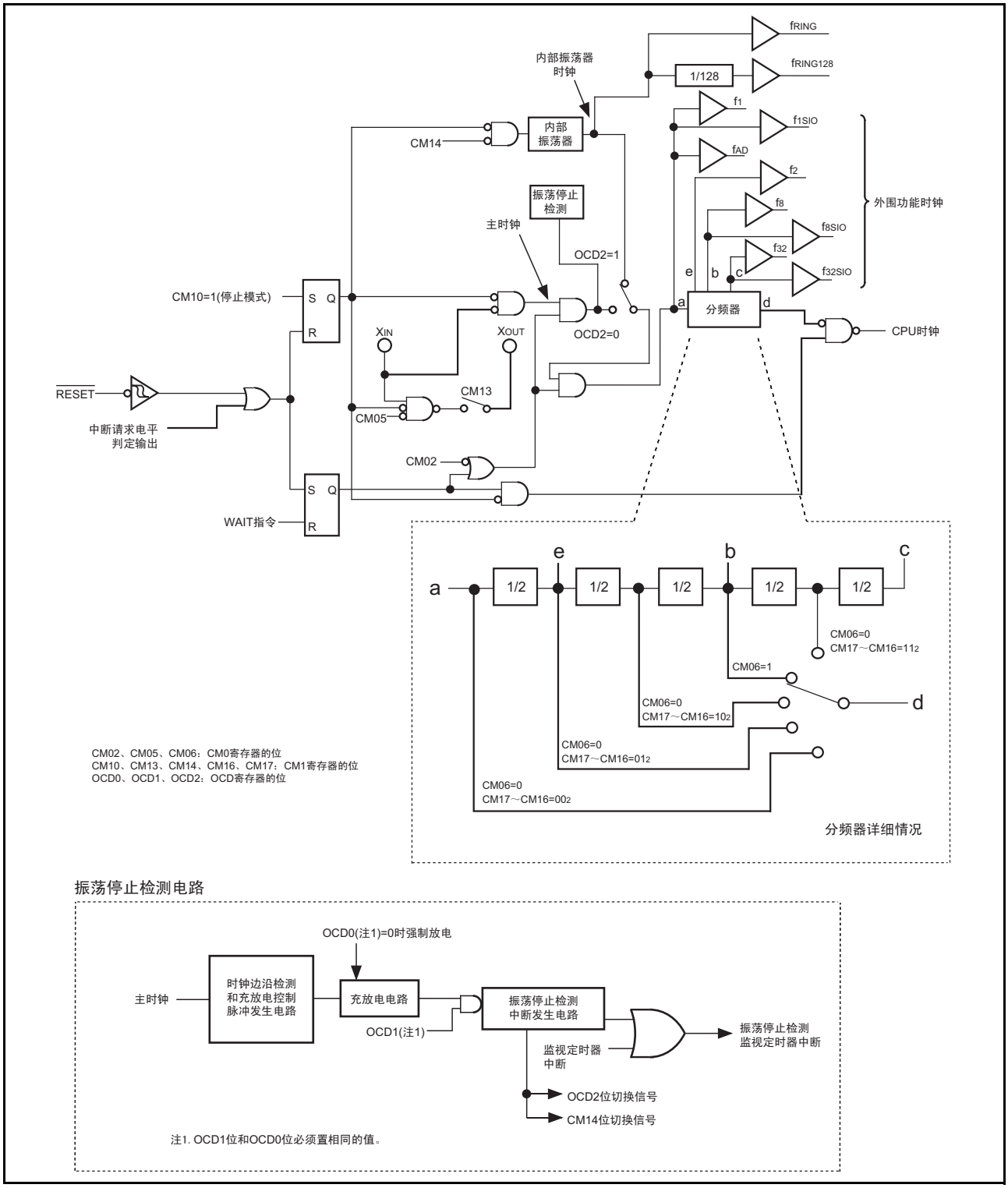

fRING
fRING128
1/128
内部振荡器
时钟
f1
f1SIO
fAD
f2
f8
f8SIO
f32
f32SIO
外围功能时钟
内部
振荡器
CM14
振荡停止
检测
主时钟
OCD2=1
OCD2=0
CM10=1(停止模式)
S Q
R
XIN
XOUT
分频器
CPU时钟
RESET
中断请求电平
判定输出
CM13
CM05
CM02
WAIT指令
1/2
CM06=0
CM17～CM16=112
CM06=1
CM06=0
CM17～CM16=102
CM06=0
CM17～CM16=012
CM06=0
CM17～CM16=002
CM02、CM05、CM06：CM0寄存器的位
CM10、CM13、CM14、CM16、CM17：CM1寄存器的位
OCD0、OCD1、OCD2：OCD寄存器的位
分频器详细情况
振荡停止检测电路
OCD0(注1)=0时强制放电
主时钟
时钟边沿检测
和充放电控制
脉冲发生电路
充放电电路
OCD1(注1)
振荡停止检测
中断发生电路
监视定时器
中断
振荡停止检测
监视定时器中断
OCD2位切换信号
CM14位切换信号
注1. OCD1位和OCD0位必须置相同的值。

图 7.1 时钟发生电路

系统时钟控制寄存器0(注1)

| b7 | b6 | b5 | b4 | b3 | b2 | b1 | b0 |
|---|---|---|---|---|---|---|---|
| 0 | | | 0 | 1 | | 0 | 0 |

| 符号 | 地址 | 复位后的值 |
|---|---|---|
| CM0 | $000_{16}$地址 | $68_{16}$ |

| 位符号 | 位名 | 功能 | RW |
|---|---|---|---|
| $\overline{(b1\text{-}b0)}$ | 保留位 | 必须固定成“0”。 | RW |
| CM02 | WAIT时外围功能时钟停止位 | 0：在等待模式时，不停止外围功能时钟<br>1：在等待模式时，停止外围功能时钟 | RW |
| $\overline{(b3)}$ | 保留位 | 必须固定成“1”。 | RW |
| $\overline{(b4)}$ | 保留位 | 必须固定成“0”。 | RW |
| CM05 | 主时钟(XIN-XOUT)停止位(注2、注4) | 0：振荡<br>1：停止(注3) | RW |
| CM06 | CPU时钟分频比选择位0(注5) | 0：CM16、CM17有效<br>1：8分频模式 | RW |
| $\overline{(b7)}$ | 保留位 | 必须固定成“0”。 | RW |

注1. 必须在将PRCR寄存器的PRC0位置“1”(写允许)后改写此寄存器。
注2. CM05位为在内部振荡器模式使主时钟停止的位。
在检测主时钟是否停止时不能使用。在使主时钟停止时，必须进行如下的设定：
(1)将OCD寄存器的OCD0和OCD1位置“$00_2$”(振荡停止检测功能无效)。
(2)将OCD2位置“1”(选择内部振荡器时钟)。
注3. 在输入外部时钟时，必须将CM05位置“1”(主时钟停止)，CM1寄存器的CM13位置“1”(XIN-XOUT管脚)。
注4. 在CM05位为“1”(主时钟停止)时，P46、P47可作为输入端口使用。
注5. 在从高速模式或者中速模式转移到停止模式时，CM06位变为“1”(8分频模式)。

系统时钟控制寄存器1(注1)

| b7 | b6 | b5 | b4 | b3 | b2 | b1 | b0 |
|---|---|---|---|---|---|---|---|
| | | | | | 0 | 0 | |

| 符号 | 地址 | 复位后的值 |
|---|---|---|
| CM1 | $000_{16}$地址 | $20_{16}$ |

| 位符号 | 位名 | 功能 | RW |
|---|---|---|---|
| CM10 | 全时钟停止控制位(注4、注6) | 0：时钟振荡<br>1：全时钟停止(停止模式) | RW |
| $\overline{(b1)}$ | 保留位 | 必须固定成“0”。 | RW |
| $\overline{(b2)}$ | 保留位 | 必须固定成“0”。 | RW |
| CM13 | 端口XIN-XOUT切换位(注6) | 0：输入端口P46、P47<br>1：XIN-XOUT管脚 | RW |
| CM14 | 内部振荡停止位 | 0：内部振荡器振荡<br>1：内部振荡器停止(注5) | RW |
| CM15 | XIN-XOUT驱动能力选择位(注2) | 0：LOW<br>1：HIGH | RW |
| CM16 | CPU时钟分频比选择位1(注3) | b7 b6<br>0 0：无分频模式：<br>0 1：2分频模式：<br>1 0：4分频模式：<br>1 1：16分频模式： | RW |
| CM17 | | | |

注1. 必须在将PRCR寄存器的PRC0位置“1”(写允许)后改写此寄存器。
注2. 在从高速模式或者中速模式转移到停止模式时，变为“1”(驱动能力HIGH)。
注3. 在CM06位为“0”(CM16、CM17位有效)时有效。
注4. 在CM10位为“1”(停止模式)时，内部反馈电阻无效。
注5. 在OCD2位为“0”(选择主时钟)时，可将CM14位置“1”(内部振荡器停止)。如果将OCD2位置“1”(选择内部振荡器时钟)，CM14位就变为“0”(内部振荡器振荡)。即使写“1”也不变化。
注6. 如果CM10位为“1”(停止模式)或者CM0寄存器的CM05位为“1”(主时钟停止)，CM13位为“1”(XIN-XOUT管脚)时XOUT(P47)管脚变为“H”；CM13位为“0”(输入端口P46和P47)时P47(XOUT)变为输入状态。

图 7.2 CM0 和 CM1 寄存器

振动停止检测寄存器（注1）

| b7 | b6 | b5 | b4 | b3 | b2 | b1 | b0 |
|---|---|---|---|---|---|---|---|
| 0 | 0 | 0 | 0 | | | | |

| 符号 | 地址 | 复位后的值 |
|---|---|---|
| OCD | 000C16地址 | 0416 |

| 位符号 | 位名 | 功能 | RW |
|---|---|---|---|
| OCD0 | 振荡停止检测有效位 | b1b0<br>0 0：振荡停止检测功能无效<br>0 1：不能设定<br>1 0：不能设定<br>1 1：振荡停止检测功能有效（注4、注7） | RW |
| OCD1 | | | |
| OCD2 | 系统时钟选择位（注6） | 0：选择主时钟（注7）<br>1：选择内部振荡器时钟（注2） | RW |
| OCD3 | 时钟监视器位（注3、注5） | 0：主时钟振荡<br>1：主时钟停止 | RO |
| $\overline{(b7\text{-}b4)}$ | 保留位 | 必须固定成“0”。 | RW |

注1. 必须在将PRCR寄存器的PRC0位置“1”（写允许）后改写此寄存器。
注2. 在OCD1～OCD0位为“11₂”（振荡停止检测功能有效）时，如果检测到主时钟振荡停止，OCD2位就自动切换成“1”（选择内部振荡器时钟）。另外，在OCD3位为“1”（主时钟停止）时，即使对OCD2位写“0”（选择主时钟），OCD2位也不变化。
注3. OCD3位在OCD1～OCD0位为“11₂”时有效。
注4. 必须在转移到停止模式或者内部振荡器模式（主时钟停止）前，将OCD1～OCD0位设定成“00₂”（振荡停止检测功能有效）。
注5. 在OCD1～OCD0位为“00₂”时，OCD3位为“0”（主时钟振荡），不变化。
注6. 如果将OCD2位置“1”（选择内部振荡器时钟），CM14位就变为“0”（内部振荡器振荡）。
注7. 在振荡停止检测后，主时钟重新振荡时的切换步骤请参照“图7.6 从内部振荡器切换到主时钟的步骤”。

图 7.3 OCD 寄存器

以下说明由时钟发生电路生成的时钟。

## 7.1 主时钟

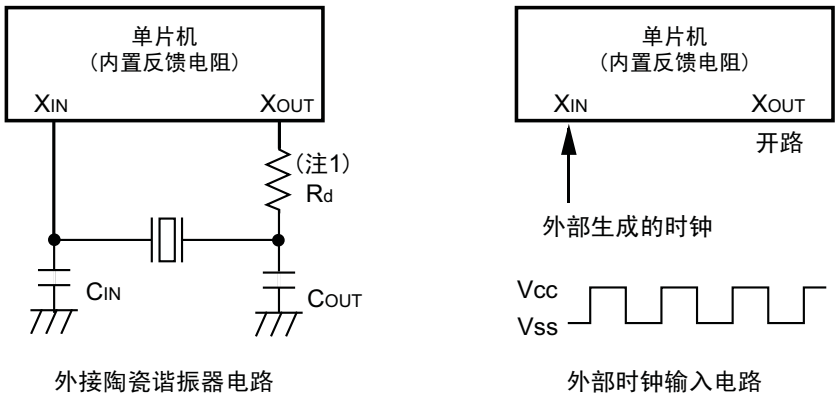
它是主时钟振荡电路提供的时钟，为 CPU 时钟和外围功能时钟的时钟源。主时钟振荡电路通过在 XIN-XOUT 管脚之间连接谐振器构成振荡电路。主时钟振荡电路内置反馈电阻，为了在停止模式时降低功耗，将反馈电阻从振荡电路分离。对于主时钟振荡电路，也能将外部生成的时钟输入到 XIN 管脚。主时钟的连接电路例子如图 7.4 所示。

在复位中和在复位后，主时钟停止。

如果在将 CM1 寄存器的 CM13 位置 “1”（XIN-XOUT 管脚）后，将 CM0 寄存器的 CM05 位置 “0”（主时钟振荡），主时钟就开始振荡。如果在主时钟振荡稳定后，将 OCD 寄存器的 OCD2 位置 “0”（选择主时钟），主时钟就成为 CPU 的时钟源。

在将 OCD2 位置 “1”（选择内部振荡器时钟）使用时，如果将 CM0 寄存器的 CM05 位置 “1”（主时钟停止），就能降低功耗。另外，在将外部生成的时钟输入到 XIN 管脚时，即使将 CM05 置 “1”，主时钟也不停止，因此，必要时需从外部使时钟停止。

在停止模式时，包括主时钟在内的全部时钟都停止。详细内容请参照 “7.4 功率控制”。




注1. 必须根据需要插入阻尼电阻。电阻值根据谐振器和振荡驱动能力而不同，必须设定成谐振器厂商的推荐值。
在使用LOW振荡驱动能力时，即使在LOW状态也必须确认是否振荡稳定。另外，当谐振器厂商要求在外部追加反馈电阻时，必须根据要求在XIN和XOUT之间附加反馈电阻。

图 7.4 主时钟的连接电路例子

## 7.2 内部振荡器时钟

它是内部振荡器提供的约为 125KHz 的时钟，为 CPU 时钟、外围功能时钟、$f_{RING}$ 以及 $f_{RING128}$ 的时钟源。

在复位后，内部振荡器时钟的 8 分频成为 CPU 时钟。

如果在主时钟振荡稳定后，将 OCD 寄存器的 OCD2 位置 “0”（选择主时钟），主时钟就切换成 CPU 时钟。另外，如果 OCD 寄存器的 OCD1 ～ OCD0 位为 “$11_2$”（振荡停止检测功能有效），就在主时钟停止时，内部振荡器自动开始运行，供给时钟。

由于内部振荡器的频率根据电源电压和工作环境温度变化很大，因此在设计应用产品时必须对频率变化留有充分的容限。

## 7.3 CPU 时钟和外围功能时钟

有使 CPU 运行的 CPU 时钟和使外围功能运行的外围功能时钟 （请参照 “图 7.1 时钟发生电路”）。

### 7.3.1 CPU 时钟

它是 CPU 和监视定时器的运行时钟。

作为 CPU 时钟的时钟源，能选择主时钟或者内部振荡器时钟。

将选择的时钟进行 1 分频 （不分频）或者 2、 4、 8、 16 分频后的时钟成为 CPU 时钟。能通过 CM0 寄存器的 CM06 位和 CM1 寄存器的 CM17 ～ CM16 位选择分频。

在复位后，内部振荡器时钟的 8 分频成为 CPU 时钟。

另外，在从高速模式或者中速模式转移到停止模式时， CM06 位变为 “1”（8 分频模式）。

### 7.3.2 外围功能时钟 （$f_1$、 $f_2$、 $f_8$、 $f_{32}$、 $f_{AD}$、 $f_{1SIO}$、 $f_{8SIO}$、 $f_{32SIO}$）

它是外围功能的运行时钟。

$f_i$(i=1、 2、 8、 32) 是将主时钟或者内部振荡器时钟进行 i 分频后的时钟，用于定时器 X、定时器 Y、定时器 Z 以及定时器 C。

$f_{jSIO}$(j=1、 8、 32) 是将主时钟或者内部振荡器时钟进行 j 分频后的时钟，用于串行 I/O。

$f_{AD}$ 将主时钟作为时钟源，用于 A/D 转换器。

如果在将 CM0 寄存器的 CM02 位置 “1”（在等待模式时，停止外围功能时钟）后执行 WAIT 指令， $f_i$、 $f_{jSIO}$ 和 $f_{AD}$ 就停止。

### 7.3.3 $f_{RING}$ 和 $f_{RING128}$

它是外围功能的运行时钟。

$f_{RING}$ 是和内部振荡器时钟相同频率的时钟，用于定时器 Y。 $f_{RING128}$ 是将 $f_{RING}$ 进行 128 分频后的时钟，用于定时器 C。

在执行 WAIT 指令时， $f_{RING}$ 和 $f_{RING128}$ 不停止。

## 7.4 功率控制

功率控制有 3 种模式。为了方便起见，在此将除了等待模式和停止模式以外的状态称为通常运行模式。

### 7.4.1 通常运行模式

通常运行模式又分为 3 种模式。

在通常运行模式，由于供给 CPU 时钟和外围功能时钟，因此 CPU 和外围功能都运行。通过控制 CPU 时钟的频率进行功率控制。CPU 时钟的频率越高处理能力就越强，频率越低功耗就越小。另外，如果使不需要的振荡电路停止，就能降低功耗。

在切换 CPU 时钟的时钟源时，切换后的时钟需要稳定振荡。在切换后的时钟为主时钟时，必须在通过程序取得振荡稳定的等待时间后转移。

- 高速模式
  主时钟的 1 分频（不分频）为 CPU 时钟。在 CM14 位为“0”（内部振荡器振荡）时，fRING 成为定时器 Y 的计数源。
- 中速模式
  主时钟的 2 分频、4 分频、8 分频或者 16 分频成为 CPU 时钟。在 CM14 位为“0”（内部振荡器振荡）时，fRING 成为定时器 Y 的计数源。
- 内部振荡器模式
  内部振荡器时钟的 1 分频（不分频）、2 分频、4 分频、8 分频或者 16 分频成为 CPU 时钟。另外，内部振荡器时钟成为外围功能时钟的时钟源。

表 7.2 与时钟关联的位的设定和模式

| 模式 | | OCD 寄存器 | CM1 寄存器 | | CM0 寄存器 | |
|---|---|---|---|---|---|---|
| | | OCD2 | CM17、CM16 | CM13 | CM06 | CM05 |
| 高速模式 | | 0 | 002 | 1 | 0 | 0 |
| 中速模式 | 2 分频 | 0 | 012 | 1 | 0 | 0 |
| | 4 分频 | 0 | 102 | 1 | 0 | 0 |
| | 8 分频 | 0 | — | 1 | 1 | 0 |
| | 16 分频 | 0 | 112 | 1 | 0 | 0 |
| 内部振荡器模式 | 不分频 | 1 | 002 | — | 0 | 0 或者 1 |
| | 2 分频 | 1 | 012 | — | 0 | 0 或者 1 |
| | 4 分频 | 1 | 102 | — | 0 | 0 或者 1 |
| | 8 分频 | 1 | — | — | 1 | 0 或者 1 |
| | 16 分频 | 1 | 112 | — | 0 | 0 或者 1 |

### 7.4.2 等待模式

在等待模式，由于 CPU 时钟停止，因此通过 CPU 时钟运行的 CPU 和监视定时器都停止运行。由于主时钟和内部振荡器时钟不停止，因此使用这些时钟的外围功能运行。

- 外围功能时钟停止功能
  在 CM02 位为 “1”（在等待模式时，停止外围功能时钟）的情况下，由于在等待模式时 $f_1$、 $f_2$、 $f_8$、 $f_{32}$、 $f_{1SIO}$、 $f_{8SIO}$、 $f_{32SIO}$ 以及 $f_{AD}$ 停止，因此能降低功耗。
- 向等待模式转移
  如果执行 WAIT 指令，就变为等待模式。
- 在等待模式时的管脚状态
  保持进入等待模式前的状态。
- 从等待模式返回
  通过硬件复位或者外围功能中断，从等待模式返回。

在通过硬件复位返回时，必须在将外围功能中断的 ILVL2 ～ ILVL0 位置 “$000_2$”（禁止中断）后，执行 WAIT 指令。

外围功能中断受 CM02 位的影响。如果 CM02 位为 “0”（在等待模式时，不停止外围功能时钟），所有外围功能中断都能用于从等待模式的返回。如果 CM02 位为 “1”（在等待模式时，停止外围功能时钟），由于使用外围功能时钟的外围功能停止，因此通过外部信号运行的外围功能的中断能用于从等待模式的返回。

能用于从等待模式返回的中断和使用条件如表 7.3 所示。

在将外围功能中断用于从等待模式返回的情况下，必须在执行 WAIT 指令前进行如下设定：

（1）给用于从等待模式返回的外围功能中断的中断控制寄存器的 ILVL2 ～ ILVL0 位设定中断优先级。
另外，将不用于从等待模式返回的外围功能中断的 ILVL2 ～ ILVL0 位全部置 “$000_2$”（禁止中断）。

（2）将 I 标志置 “1”。

（3）让用于从等待模式返回的外围功能运行。
在通过外围功能中断返回的情况下，如果在发生中断请求后开始供给 CPU 时钟，就执行中断时序。

通过外围功能中断从等待模式返回后的 CPU 时钟和 WAIT 指令执行时的 CPU 时钟相同。

表 7.3 能用于从等待模式返回的中断和使用条件

| 中断 | 在 CM02=0 时 | 在 CM02=1 时 |
|---|---|---|
| 串行 I/O 中断 | 能在内部时钟和外部时钟时使用 | 能在外部时钟时使用 |
| 键输入中断 | 能使用 | 能使用 |
| A/D 转换中断 | 能在单次模式使用 | —（不能使用） |
| 定时器 X 中断 | 能在所有模式使用 | 能在事件计数器模式使用 |
| 定时器 Y 中断 | 能在所有模式使用 | 能在定时器模式对 $CNTR_1$ 管脚的输入进行计数时使用 |
| 定时器 Z 中断 | 能在所有模式使用 | —（不能使用） |
| 定时器 C 中断 | 能在所有模式使用 | —（不能使用） |
| $\overline{INT}$ 中断 | 能使用 | 能使用<br>（$\overline{INT0}$、 $\overline{INT3}$ 能在没有滤波器的情况下使用） |
| 振荡停止检测中断 | 能使用 | —（不能使用） |

### 7.4.3 停止模式

在停止模式，停止所有振荡。因此，CPU 时钟和外围功能时钟也停止，通过这些时钟运行的 CPU 和外围功能都停止运行。停止模式是功耗最小的模式。另外，在外加给 VCC 管脚的电压为 VRAM 以上时，保持内部 RAM 的内容。

另外，运行通过外部信号运行的外围功能。能用于从停止模式返回的中断如下：

- 键输入中断
- $\overline{\text{INT0}}$ ～ $\overline{\text{INT2}}$ 中断 （$\overline{\text{INT0}}$ 能在没有滤波器的情况下使用）
- 定时器 X 中断 （在事件计数器模式计数外部脉冲时）
- 定时器 Y 中断 （在定时器模式对从 CNTR1 管脚的输入进行计数时）
- 串行 I/O 的中断 （在选择外部时钟时）

- 转向停止模式
  如果将 CM1 寄存器的 CM10 位置“1”（停止所有时钟），就变为停止模式。同时 CM0 寄存器的 CM06 位变为 “1”（8 分频模式），并且 CM10 寄存器的 CM15 位变为 “1”（主时钟振荡电路的驱动能力 HIGH）。
  在使用停止模式时，必须在将OCD1～OCD0位置“$00_2$”（振荡停止检测功能无效）后设定成停止模式。
- 停止模式时的管脚状态
  保持进入停止模式前的状态。
  但是，XOUT（$P4_7$）管脚在 CM1 寄存器的 CM13 位为“1”（XIN–XOUT 管脚）时变为“H”；在 CM13 位为 “0”（输入端口 $P4_6$ 和 $P4_7$）时变为输入状态。
- 从停止模式返回
  通过硬件复位或者外围功能中断，从停止模式返回。
  在通过硬件复位返回时，必须在将外围功能中断的 ILVL2 ～ ILVL0 位全部置“$000_2$”（禁止中断）后，将 CM10 位置 “1”。

在通过外围功能中断返回时，必须在进行如下设定后，将 CM10 位置 “1”：

（1）给能用于从停止模式返回的外围功能中断的 ILVL2 ～ ILVL0 位设定中断优先级。
　　另外，将不用于从停止模式返回的外围功能中断的 ILVL2 ～ ILVL0 位全部置 “$000_2$”（禁止中断）。

（2）将 I 标志置 “1”。

（3）让用于从停止模式返回的外围功能运行。
　　在通过外围功能中断返回的情况下，如果在发生中断请求后开始供给 CPU 时钟，就执行中断时序。

通过外围功能中断从停止模式返回后的 CPU 时钟变为在停止模式前使用的主时钟的 8 分频时钟。

功率控制的状态转移如图 7.5 所示。

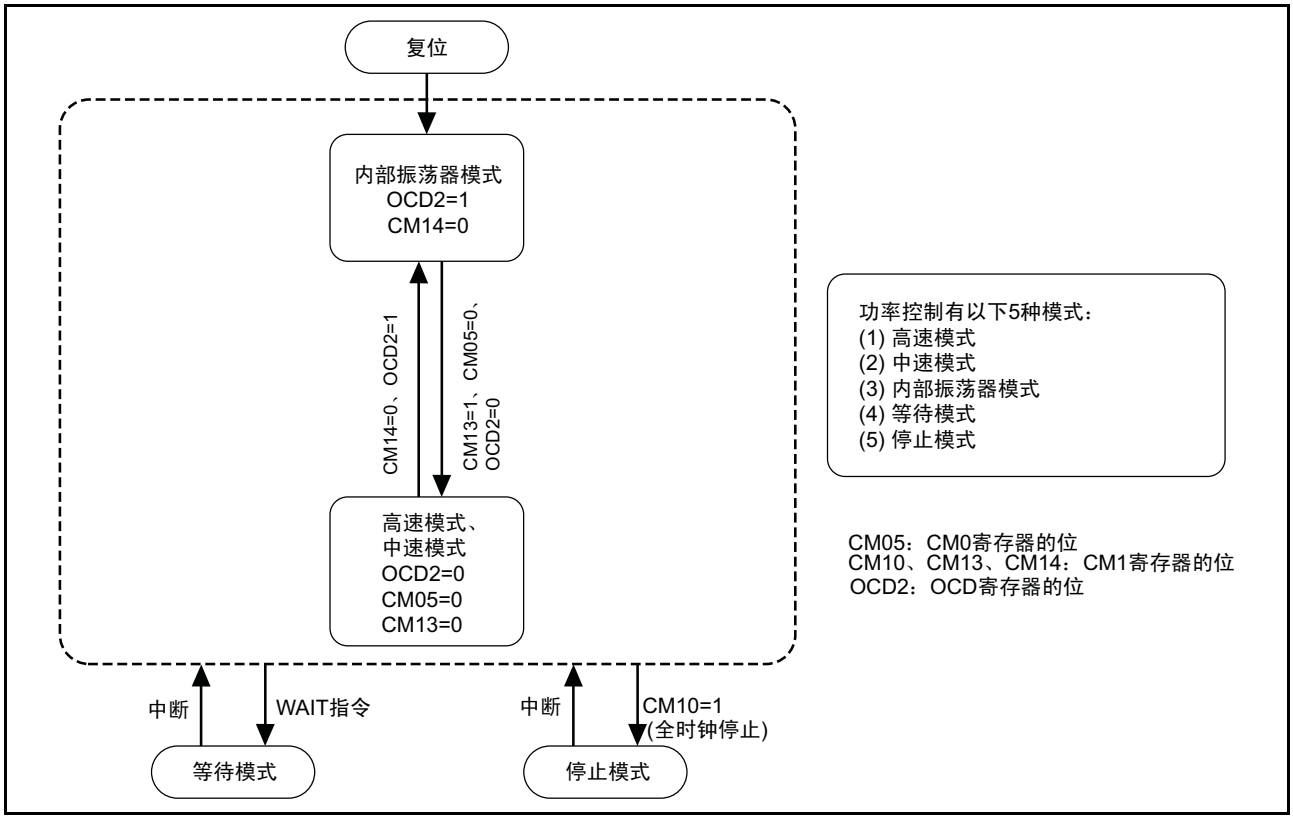



图 7.5 功率控制的状态转移

## 7.5 振荡停止检测功能

振荡停止检测功能是检测主时钟振荡电路停止的功能。

振荡停止检测功能通过 OCD 寄存器的 OCD1 ～ OCD0 位，能选择有效或者无效。

振荡停止检测功能的说明如表 7.4 所示。

在主时钟为 CPU 时钟源和 OCD1 ～ OCD0 位为 “$11_2$”（振荡停止检测功能有效）的情况下，如果主时钟停止，就进入如下状态：

内部振荡器开始振荡，内部振荡器时钟代替主时钟成为 CPU 时钟和外围功能的时钟源。

- OCD 寄存器的 OCD2 位 =1 （选择内部振荡器时钟）
- OCD 寄存器的 OCD3 位 =1 （主时钟停止）
- CM1 寄存器的 CM14 位 =0 （内部振荡器振荡）
- 产生振荡停止检测中断请求

表 7.4 振荡停止检测功能的说明

| 项目 | 说明 |
|---|---|
| 能检测振荡停止的时钟和频率范围 | f(XIN) ≥ 2MHz |
| 振荡停止检测功能的有效条件 | 将 OCD1 ～ OCD0 位置 “$11_2$”（振荡停止检测功能有效） |
| 振荡停止检测时的运行 | 产生振荡停止检测中断 |

### 7.5.1 振荡停止检测功能的使用方法

- 振荡停止检测中断和监视定时器中断共享向量。在同时使用振荡停止检测中断和监视定时器中断的情况下，必须判别中断源。振荡停止检测中断和监视定时器中断的中断源判别如表 7.5 所示。
- 在振荡停止后主时钟重新开始振荡时，必须通过程序将主时钟恢复到 CPU 时钟或者外围功能的时钟源。从内部振荡器时钟切换到主时钟的步骤如图 7.6 所示。
- 在使用振荡停止检测功能期间转移到等待模式时，必须将 CM02 位置 “0”（在等待模式时，不停止外围功能时钟）。
- 振荡停止检测功能是防止由外部因素引起的主时钟停止的功能，因此在通过程序使主时钟停止或者振荡时，也就是说，在设定成停止模式或者改变 CM05 位时，必须将 OCD1 ～ OCD0 位置 “$00_2$”（振荡停止检测功能无效）。
- 由于主时钟的频率在 2MHz 以下时，不能使用该功能，因此必须将 OCD1 ～ OCD0 位置 “$00_2$”（振荡停止检测功能无效）。

表 7.5 振荡停止检测中断和监视定时器中断的中断源判别

| 发生的中断源 | 表示中断源的位 |
|---|---|
| 振荡停止检测<br>（在 （a）或者 （b）时） | （a）OCD 寄存器的 OCD3=1 |
| | （b）OCD 寄存器的 OCD1 ～ OCD0=11$_2$，并且 OCD2=1 |

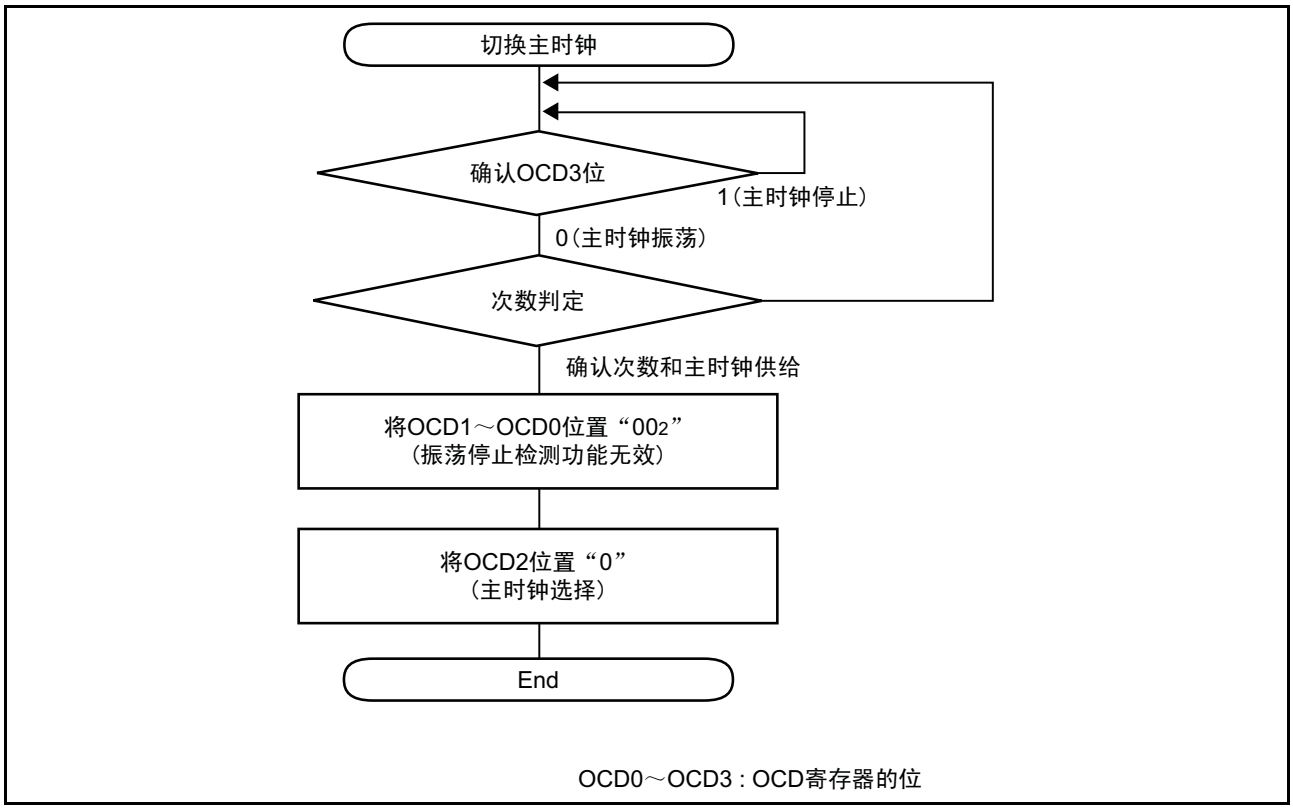



图 7.6 从内部振荡器切换到主时钟的步骤

# 8. 保护

保护是为了在程序失控时重要的寄存器不被轻易改写的保护功能。 PRCR 寄存器如图 8.1 所示。 PRCR 寄存器保护的寄存器如下：

- 由 PRC0 位保护的寄存器：CM0、 CM1 和 OCD 寄存器
- 由 PRC1 位保护的寄存器：PM0 和 PM1 寄存器
- 由 PRC2 位保护的寄存器：PD0 寄存器

如果在将 PRC2 位置 “1”（写允许状态）后对任意地址执行写操作，该位就变为 “0”（写禁止状态）。由 PRC2 位保护的寄存器必须在将 PRC2 位置 “1” 后的下一条指令改变。在将 PRC2 位置 “1” 的指令和下一条指令之间不能进入中断。即使对任意的地址执行写操作， PRC0 ～ PRC1 位也不会变为 “0”，因此必须通过程序将 PRC0 ～ PRC1 位清 “0”。

保护寄存器

| b7 | b6 | b5 | b4 | b3 | b2 | b1 | b0 |
|---|---|---|---|---|---|---|---|
| | | 0 | 0 | 0 | | | |

| 符号 | 地址 | 复位后的值 |
|---|---|---|
| PRCR | $000A_{16}$地址 | $00XXX000_2$ |

| 位符号 | 位名 | 功能 | RW |
|---|---|---|---|
| PRC0 | 保护位0 | 允许对CM0、CM1和OCD寄存器写<br>0：禁止写<br>1：允许写 | RW |
| PRC1 | 保护位1 | 允许对PM0和PM1寄存器写<br>0：禁止写<br>1：允许写 | RW |
| PRC2 | 保护位2 | 允许对PD0寄存器写<br>0：禁止写<br>1：允许写（注1） | RW |
| $\overline{(b5\text{-}b3)}$ | 保留位 | 写时，只能写“0”。 | RW |
| $\overline{(b7\text{-}b6)}$ | 保留位 | 读时，值为“0”。 | RO |

注1．如果在写“1”后对任意地址执行写操作，PRC2位就变为“0”。由于其它位不会变为“0”，因此必须通过程序置“0”。

图 8.1 PRCR 寄存器

# 9. 处理器模式

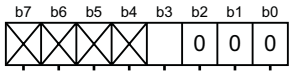
## 9.1 处理器模式的种类

处理器模式为单芯片模式。处理器模式的特点如表 9.1 所示， PM0 ～ PM1 寄存器如图 9.1 所示。

表 9.1 处理器模式的特点

| 处理器模式 | 存取空间 | 被分配的输入 / 输出端口的管脚 |
|---|---|---|
| 单芯片模式 | SFR、内部 RAM、内部 ROM | 全部管脚为输入 / 输出端口或者外围功能输入 / 输出管脚 |

处理器模式寄存器0(注1)

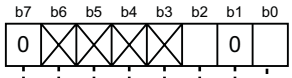



| 符号 | 地址 | 复位后的值 |
|---|---|---|
| PM0 | 0004$_{16}$地址 | 00$_{16}$ |

| 位符号 | 位名 | 功能 | RW |
|---|---|---|---|
| $\overline{(b2\text{-}b0)}$ | 保留位 | 必须固定成“0”。 | RW |
| PM03 | 软件复位的位 | 如果将此位置“1”，单片机就被复位。<br>读时，值为“0”。 | RW |
| $\overline{(b7\text{-}b4)}$ | 什么也没指定。写时，只能写“0”。<br>读时，值为“0”。 | | — |

注1．必须在将PRCR寄存器的PRC1位置“1”(允许写)后改写PM0寄存器。

处理器模式寄存器1(注1)




| 符号 | 地址 | 复位后的值 |
|---|---|---|
| PM1 | 0005$_{16}$地址 | 00$_{16}$ |

| 位符号 | 位名 | 功能 | RW |
|---|---|---|---|
| PM10 | 数据区存取允许位 | 0 : 禁止<br>1 : 允许 | RW |
| $\overline{(b1)}$ | 保留位 | 必须固定成“0”。 | RW |
| PM12 | 监视定时器中断/复位切换位<br>(注2) | 0 : 监视定时器中断<br>1 : 监视定时器复位 | RW |
| $\overline{(b6\text{-}b3)}$ | 什么也没指定。写时，只能写“0”。<br>读时，值为“0”。 | | — |
| $\overline{(b7)}$ | 保留位 | 必须固定成“0”。 | RW |

注1．在将PRCR寄存器的PRC1位置“1”(允许写)后改写此寄存器。
注2．如果通过程序写“1”，PM12位就变为“1”(即使写“0”也不变化)。

图 9.1 PM0 ～ PM1 寄存器

# 10. 总线控制

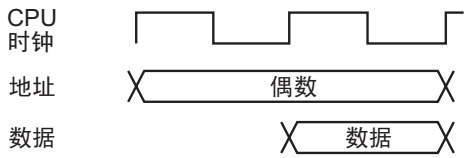
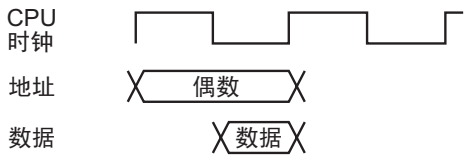
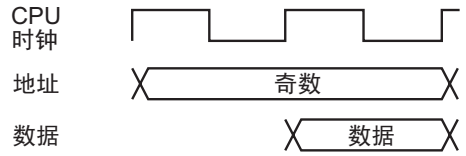
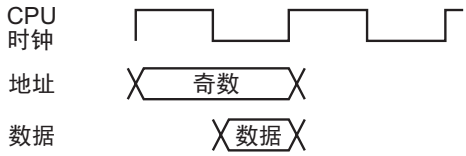
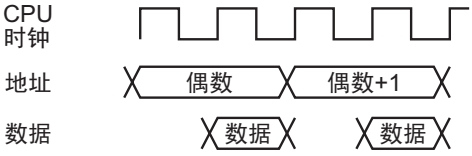
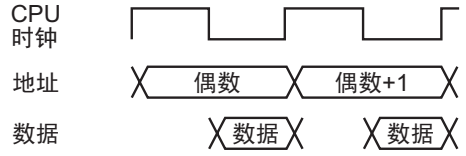
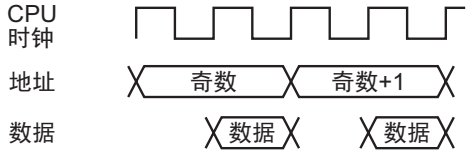
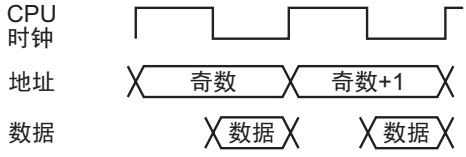
ROM、 RAM 与 SFR 存取时的总线周期不同。存取区的总线周期如表 10.1 所示。

ROM、RAM 和 SFR 通过 8 位总线和 CPU 连接。因此，在以字（16 位）单位存取时，以 8 位单位进行 2 次存取。存取单位和总线的运行如表 10.2 所示。

表 10.1 存取区的总线周期

| 存取区 | 总线周期 |
|---|---|
| SFR/ 数据闪存 | CPU 时钟的 2 个周期 |
| 程序 ROM/RAM | CPU 时钟的 1 个周期 |

表 10.2 存取单位和总线的运行

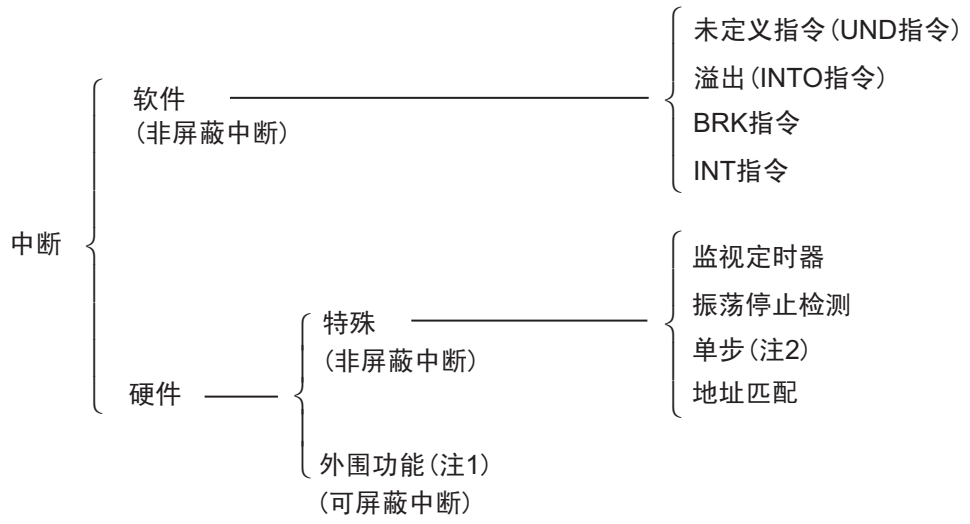
| 区域 | SFR、数据闪存 | 程序 ROM、 RAM |
|---|---|---|
| 偶数地址<br>字节存取 |  |  |
| 奇数地址<br>字节存取 |  |  |
| 偶数地址<br>字存取 |  |  |
| 奇数地址<br>字存取 |  |  |

# 11. 中断

## 11.1 中断概要

### 11.1.1 中断分类

中断分类如图 11.1 所示。




注1．外围功能中断是通过单片机内部的外围功能产生的中断。
注2．是开发支援工具专用的中断，不能使用。

图 11.1 中断分类

- 可屏蔽中断：能通过中断允许标志（I 标志）控制中断的允许（禁止）或者能通过中断优先级改变中断优先权
- 非屏蔽中断：不能通过中断允许标志（I 标志）控制中断的允许（禁止）并且不能通过中断优先级改变中断优先权

### 11.1.2 软件中断

通过执行指令产生软件中断。软件中断是非屏蔽中断。

- 未定义指令中断
  如果执行 UND 指令，就产生未定义指令中断。
- 溢出中断
  在 O 标志为 “1”（运算结果溢出）时，如果执行 INTO 指令，就产生溢出中断。根据运算 O 标志变化的指令如下：
  ABS、 ADC、 ADCF、 ADD、 CMP、 DIV、 DIVU、 DIVX、 NEG、 RMPA、 SBB、 SHA、 SUB
- BRK 中断
  如果执行 BRK 指令，就产生 BRK 中断。
- INT 指令中断
  如果执行 INT 指令，就产生 INT 指令中断。能用 INT 指令指定的软件中断序号是 0 ～ 63。由于软件中断序号 4 ～ 31 分配给外围功能中断，因此能通过执行 INT 指令，执行和外围功能中断相同的中断程序。
  软件中断序号 0 ～ 31 在执行指令时将 U 标志压栈，然后在将 U 标志置 “0”（选择 ISP）后，执行中断顺序。在从中断程序返回时，恢复被压栈的 U 标志。软件中断序号 32 ～ 63 在执行指令时 U 标志不变，使用当时选择的 SP。

### 11.1.3 硬件中断

硬件中断有特殊中断和外围功能中断。

- 特殊中断

  特殊中断是非屏蔽中断。

  （1）监视定时器中断

  它是由监视定时器产生的中断。必须在发生监视定时器中断后初始化监视定时器。监视定时器的详细内容请参照 “12. 监视定时器”。

  （2）振荡停止检测中断

  它是由振荡停止检测功能产生的中断。振荡停止检测功能的详细内容请参照“7. 时钟发生电路”。

  （3）单步中断

  它是开发支援工具专用的中断，不能使用。

  （4）地址匹配中断

  在 AIER 寄存器的 AIER0 ～ AIER1 位中的任意一位为 “1”（允许地址匹配中断）时，并且在执行由对应的 RMAD0 ～ RMAD1 寄存器指向的地址的指令前，产生地址匹配中断。

  地址匹配中断的详细内容请参照 “11.4 地址匹配中断”。

- 外围功能中断

  外围功能中断是由单片机内部的外围功能产生的中断，是可屏蔽中断。外围功能中断的中断源请参照“表 11.2 分配在可变向量表中的中断和向量表地址”。另外，外围功能的详细内容请参照各外围功能的说明。

### 11.1.4 中断和中断向量

1 个向量为 4 个字节。必须在各中断向量中设定中断程序的起始地址。如果接受中断请求，就转移到设定在中断向量中的地址。中断向量如图 11.2 所示。

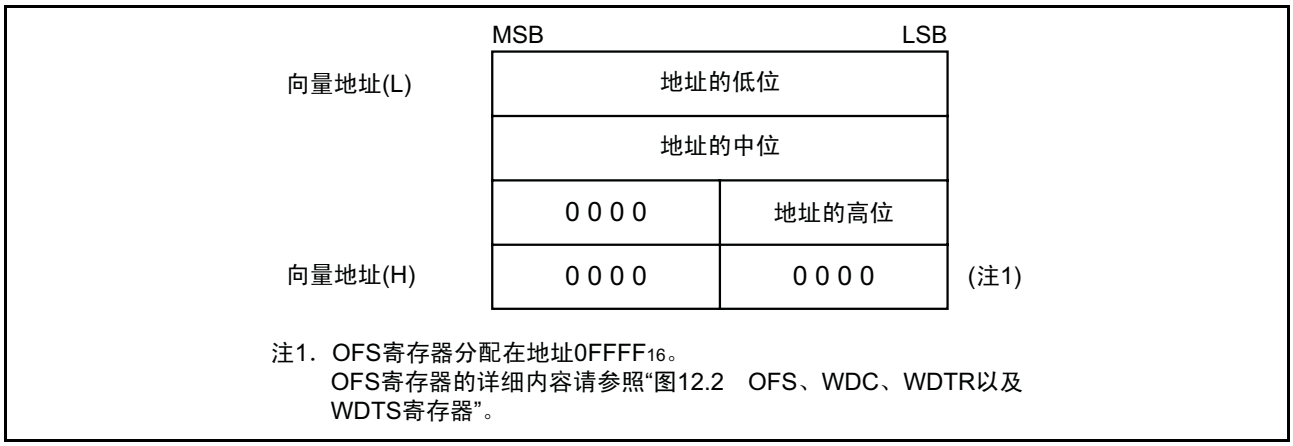



图 11.2 中断向量

- 固定向量表
  固定向量表分配在地址 0FFDC16 到地址 0FFFF16 中，如表 11.1 所示。固定向量的向量地址（H）用于 ID 码检验功能。详细内容请参照 “18.3 闪存改写禁止功能”。

表 11.1 固定向量表

| 中断源 | 向量地址<br>地址（L）～地址（H） | 备考 | 参照 |
|---|---|---|---|
| 未定义指令 | 0FFDC16 ～ 0FFDF16 | 通过 UND 指令中断 | R8C/Tiny 系列<br>软件手册 |
| 溢出 | 0FFE016 ～ 0FFE316 | 通过 INTO 指令中断 | |
| BRK 指令 | 0FFE416 ～ 0FFE716 | 在地址 0FFE716 的内容为 FF16 时，从可变向量表内的向量所指向的地址开始执行 | |
| 地址匹配 | 0FFE816 ～ 0FFEB16 | | 11.4 地址匹配中断 |
| 单步（注 1） | 0FFEC16 ～ 0FFEF16 | | |
| 监视定时器、<br>振荡停止检测 | 0FFF016 ～ 0FFF316 | | 12. 监视定时器器、<br>7. 时钟发生电路 |
| （保留） | 0FFF416 ～ 0FFF716 | | |
| （保留） | 0FFF816 ～ 0FFFB16 | | |
| 复位 | 0FFFC16 ～ 0FFFF16 | | 6. 复位 |

注 1. 是开发支持工具专用的中断，不能使用。

- 可变向量表
  从设定在 INTB 寄存器中的起始地址开始的 256 字节为可变向量表的区域。分配在可变向量表中的中断和向量表地址如表 11.2 所示。

表 11.2 可变向量表

| 中断源 | 向量地址 ( 注 1)<br>地址 (L) ～地址 (H) | 软件中断序号 | 参照 |
|---|---|---|---|
| BRK 指令 ( 注 2) | +0 ～ +3(0000$_{16}$ ～ 0003$_{16}$) | 0 | R8C/Tiny 系列<br>软件手册 |
| － ( 保留 ) | | 1 ～ 12 | |
| 键输入中断 | +52 ～ +55(0034$_{16}$ ～ 0037$_{16}$) | 13 | 11.3 键输入中断 |
| A/D 转换 | +56 ～ +59(0038$_{16}$ ～ 003B$_{16}$) | 14 | 15. A/D 转换器 |
| － ( 保留 ) | | 15、 16 | |
| UART0 发送 | +68 ～ +71(0044$_{16}$ ～ 0047$_{16}$) | 17 | 14. 串行接口 |
| UART0 接收 | +72 ～ +75(0048$_{16}$ ～ 004B$_{16}$) | 18 | |
| UART1 发送 | +76 ～ +79(004C$_{16}$ ～ 004F$_{16}$) | 19 | |
| UART1 接收 | +80 ～ +83(0050$_{16}$ ～ 0053$_{16}$) | 20 | |
| $\overline{\text{INT2}}$ | +84 ～ +87(0054$_{16}$ ～ 0057$_{16}$) | 21 | 11.2.3 $\overline{\text{INT2}}$ 中断 |
| 定时器 X | +88 ～ +91(0058$_{16}$ ～ 005B$_{16}$) | 22 | 13.1 定时器 X |
| 定时器 Y | +92 ～ +95(005C$_{16}$ ～ 005F$_{16}$) | 23 | 13.2 定时器 Y |
| 定时器 Z | +96 ～ +99(0060$_{16}$ ～ 0063$_{16}$) | 24 | 13.3 定时器 Z |
| $\overline{\text{INT1}}$ | +100 ～ +103(0064$_{16}$ ～ 0067$_{16}$) | 25 | 11.2.3 $\overline{\text{INT1}}$ 中断 |
| $\overline{\text{INT3}}$ | +104 ～ +107(0068$_{16}$ ～ 006B$_{16}$) | 26 | 11.2.4 $\overline{\text{INT3}}$ 中断 |
| 定时器 C | +108 ～ +111(006C$_{16}$ ～ 006F$_{16}$) | 27 | 13.4 定时器 C |
| － ( 保留 ) | | 28 | |
| $\overline{\text{INT0}}$ | +116 ～ +119(0074$_{16}$ ～ 0077$_{16}$) | 29 | 11.2.1 $\overline{\text{INT0}}$ 中断 |
| － ( 保留 ) | | 30 | |
| － ( 保留 ) | | 31 | |
| 软件中断 ( 注 2) | +128 ～ +131(0080$_{16}$ ～ 0083$_{16}$)<br>～<br>+252 ～ +255(00FC$_{16}$ ～ 00FF$_{16}$) | 32<br>～<br>63 | R8C/Tiny 系列<br>软件手册 |

注 1. 是从 INTB 寄存器指向的地址开始的相对地址。

注 2. 不能通过 I 标志禁止。

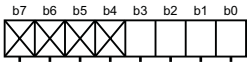
### 11.1.5 中断控制

说明如何允许或者禁止可屏蔽中断以及如何设定接受的优先权。在此说明的内容不适用非屏蔽中断。

通过 FLG 寄存器的 I 标志、IPL 以及各中断控制寄存器的 ILVL0 ～ ILVL2 位，允许或者禁止可屏蔽中断。另外，各中断控制寄存器的 IR 位表示有无中断请求。

中断控制寄存器如图 11.3 所示。

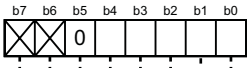
中断控制寄存器（注2）




| 符号 | 地址 | 复位后的值 |
|---|---|---|
| KUPIC | 004D16地址 | XXXXX0002 |
| ADIC | 004E16地址 | XXXXX0002 |
| S0TIC、S1TIC | 0051 16、0053 16地址 | XXXXX0002 |
| S0RIC、S1RIC | 0052 16、0054 16地址 | XXXXX0002 |
| INT2IC | 0055 16地址 | XXXXX0002 |
| TXIC | 0056 16地址 | XXXXX0002 |
| TYIC | 0057 16地址 | XXXXX0002 |
| TZIC | 0058 16地址 | XXXXX0002 |
| INT1IC | 0059 16地址 | XXXXX0002 |
| INT3IC | 005A16地址 | XXXXX0002 |
| TCIC | 005B16地址 | XXXXX0002 |

| 位符号 | 位名 | 功能 | RW |
|---|---|---|---|
| ILVL0 | 中断优先级选择位 | b2 b1 b0<br>0 0 0：0级（中断禁止）<br>0 0 1：1级<br>0 1 0：2级<br>0 1 1：3级<br>1 0 0：4级<br>1 0 1：5级<br>1 1 0：6级<br>1 1 1：7级 | RW |
| ILVL1 | | | RW |
| ILVL2 | | | RW |
| IR | 中断请求位 | 0：无中断请求<br>1：有中断请求 | RW<br>（注1） |
| (b7-b4) | 什么也不指定。写时，只能写“0”。<br>读时，值不定。 | | — |

注1. IR位只能写“0”（不能写“1”）。
注2. 必须在不发生对应该寄存器的中断请求的位置，更改中断控制寄存器。请参照“2.2.6 中断控制寄存器的更改”。




| 符号 | 地址 | 复位后的值 |
|---|---|---|
| INT0IC | 005D16地址 | XX00X0002 |

| 位符号 | 位名 | 功能 | RW |
|---|---|---|---|
| ILVL0 | 中断优先级选择位 | b2 b1 b0<br>0 0 0：0级（中断禁止）<br>0 0 1：1级<br>0 1 0：2级<br>0 1 1：3级<br>1 0 0：4级<br>1 0 1：5级<br>1 1 0：6级<br>1 1 1：7级 | RW |
| ILVL1 | | | RW |
| ILVL2 | | | RW |
| IR | 中断请求位 | 0：无中断请求<br>1：有中断请求 | RW<br>（注1） |
| POL | 极性切换位（注3、注4） | 0：选择下降沿<br>1：选择上升沿 | RW |
| (b5) | 保留位 | 必须固定成“0”。 | RW |
| (b7-b6) | 什么也不指定。写时，只能写“0”。<br>读时，值不定。 | | — |

注1. IR位只能写“0”（不能写“1”）。
注2. 必须在不发生对应该寄存器的中断请求的位置，更改中断控制寄存器。请参照“2.2.6 中断控制寄存器的更改”。
注3. 在INTEN寄存器的INTOPL位为“1”（两边沿）时，必须将POL位置“0”（选择下降沿）。
注4. 如果更改POL位，IR位就可能变为“1”（有中断请求）。请参照“2.2.5 中断源的更改”。

图 11.3 中断控制寄存器

- I 标志
  I 标志允许或者禁止可屏蔽中断。如果将 I 标志置“1”（允许），就允许可屏蔽中断；如果置“0”（禁止），就禁止所有可屏蔽中断。

- IR 位
  如果产生中断请求，IR 位就变为“1”（有中断请求）。在接受中断请求并转移到对应的中断向量后，IR 位变为“0”（无中断请求）。
  IR 位能通过程序清“0”，不能写“1”。

- ILVL2 ～ ILVL0 位和 IPL
  中断优先级能通过 ILVL0 ～ ILVL2 位设定。
  中断优先级的设定如表 11.3 所示，由 IPL 允许的中断优先级如表 11.4 所示。

接受中断请求的条件如下所示：

- I 标志 = 1
- IR 位 = 1
- 中断优先级 ＞ IPL

I 标志、IR 位、ILVL0 ～ ILVL2 位以及 IPL 各自独立互不影响。

表 11.3 中断优先级的设定

| ILVL2 ～ ILVL0 | 中断优先级 | 优先权 |
|---|---|---|
| $000_2$ | 0 级（中断禁止） | — |
| $001_2$ | 1 级 | 低 ↓ |
| $010_2$ | 2 级 | |
| $011_2$ | 3 级 | |
| $100_2$ | 4 级 | |
| $101_2$ | 5 级 | |
| $110_2$ | 6 级 | |
| $111_2$ | 7 级 | 高 |

表 11.4 由 IPL 允许的中断优先级

| IPL | 允许的中断优先级 |
|---|---|
| $000_2$ | 允许 1 级以上 |
| $001_2$ | 允许 2 级以上 |
| $010_2$ | 允许 3 级以上 |
| $011_2$ | 允许 4 级以上 |
| $100_2$ | 允许 5 级以上 |
| $101_2$ | 允许 6 级以上 |
| $110_2$ | 允许 7 级以上 |
| $111_2$ | 禁止所有可屏蔽中断 |

- 中断顺序

  以下说明关于在接受中断请求后到执行中断程序为止的中断顺序：

  如果在指令执行中发生中断请求，就在该指令执行结束后判定优先权，并且从下一个周期转移到中断顺序。但是，对于 SMOVB、 SMOVF、 SSTR 以及 RMPA 各指令，如果在指令执行中发生中断请求，就暂时中断指令的运行，转移到中断顺序。

  中断顺序运行如下。中断顺序的执行时间如图 11.4 所示。

（1）通过读地址 $0000_{16}$，CPU 获得中断信息（中断序号、中断请求级）。此后，该中断的 IR 位变为“0”（无中断请求）。

（2）将中断顺序前的 FLG 寄存器保存到 CPU 内部的暂存器 （注 1）。

（3）FLG 寄存器中的 I 标志、 D 标志、 U 标志变为：

I 标志为 “0”（禁止中断）

D 标志为 “0”（单步中断为中断禁止）

U 标志为 “0”（指定 ISP）

但是，在执行软件中断序号 32 ～ 63 的 INT 指令时， U 标志不变。

（4）将 CPU 内部的暂存器 （注 1）压栈。

（5）将 PC 压栈。

（6）给 IPL 设定接受中断的中断优先级。

（7）中断向量所设定的中断程序的起始地址存入 PC。

在中断顺序结束后，从中断程序的起始地址执行指令。

注 1. 用户不能使用。

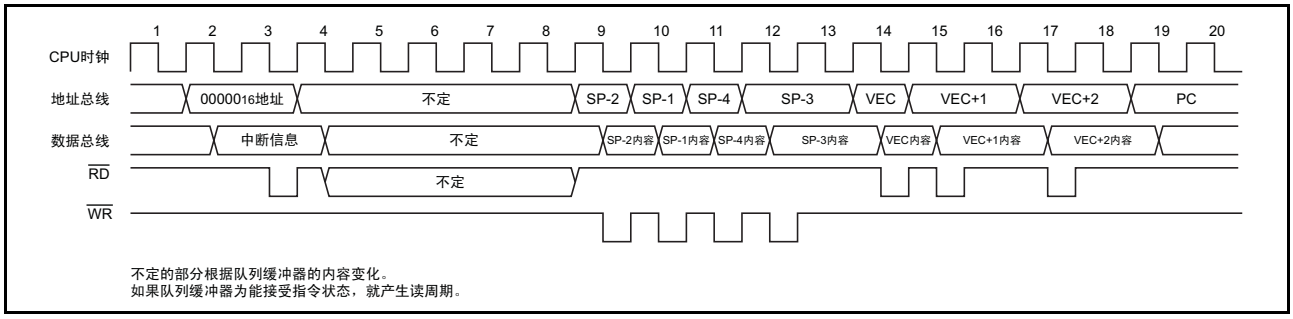
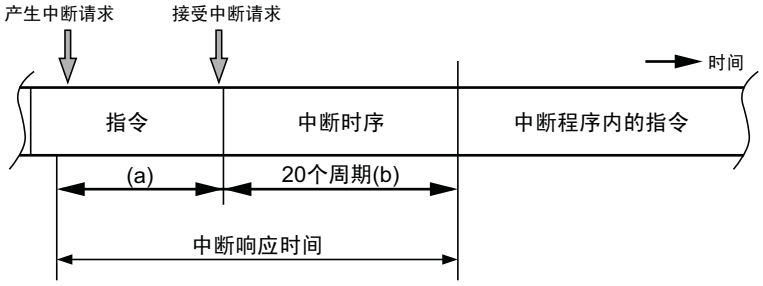



图 11.4 中断顺序的执行时间

- 中断响应时间

  中断响应时间如图 11.5 所示。中断响应时间是指从发生中断请求到执行中断程序内的最初指令为止的时间。该时间由从中断请求发生时开始到此时正在执行的指令结束为止的时间（见图 11.5 的 (a)）和执行中断顺序的时间（20 个周期、见图 11.5 的 (b)）构成。




(a) 为从产生中断请求开始到此时正在执行的指令结束为止的时间，时间根据正在执行的指令而不同。
此时间最长的指令是DIVX指令，为30个周期（无等待、除数为寄存器时的周期数）。

(b) 地址匹配中断，单步中断为21个周期。

图 11.5 中断响应时间

- 接受中断请求时的 IPL 变化

  如果接受可屏蔽中断的中断请求，就给 IPL 设定接受中断的中断优先级。

  如果接受软件中断或者特殊中断请求，就给 IPL 设定如表 11.5 所示的值。接受软件中断和特殊中断时的 IPL 值如表 11.5 所示。

表 11.5 接受软件中断和特殊中断时的 IPL 值

| 没有中断优先级的中断源 | 被设定的 IPL 值 |
|---|---|
| 监视定时器、振荡停止检测 | 7 |
| 软件、地址匹配、单步 | 无变化 |

- 寄存器保存
  在中断顺序，将 FLG 寄存器和 PC 压栈。
  首先将 PC 的高 4 位、 FLG 寄存器的高 4 位 （IPL）和低 8 位压栈 （全部为 16 位），然后将 PC 的低 16 位压栈。接受中断请求前后的堆栈状态如图 11.6 所示。
  其它必要的寄存器必须通过程序在中断程序的最初保存。如果使用 PUSHM 指令，就能用 1 条指令保存当前正在使用的寄存器组的多个寄存器。

注 1. 能从 R0、 R1、 R2、 R3、 A0、 A1、 SB 和 FB 寄存器选择。

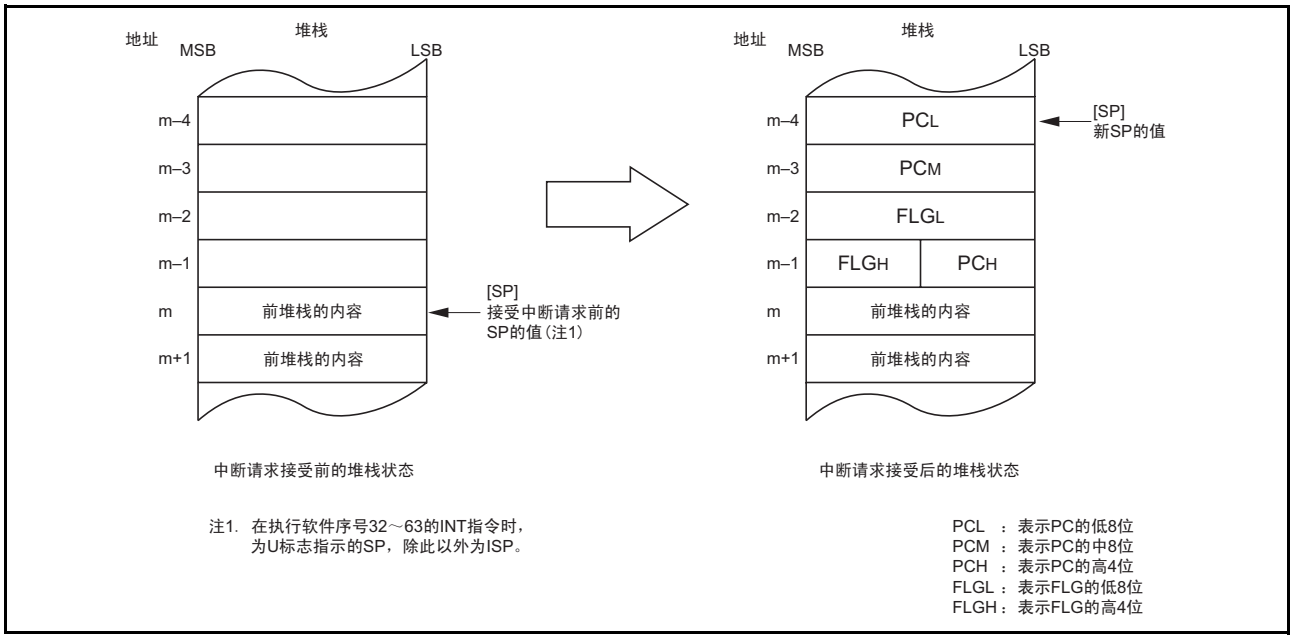



图 11.6 中断请求接受前后的堆栈状态

在中断顺序中进行的寄存器保存按 8 位分 4 次进行。寄存器保存运行如图 11.7 所示。

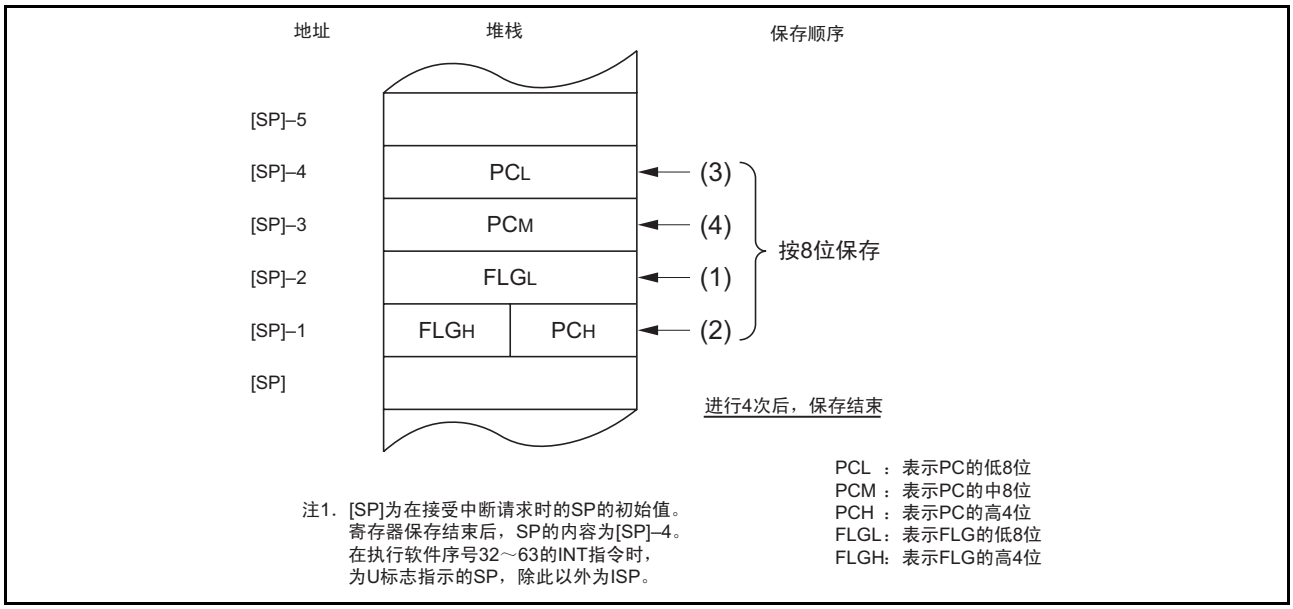



图 11.7 寄存器保存运行

- 从中断程序返回
  如果在中断程序的最后执行 REIT 指令，就恢复被压栈的中断顺序前的 FLG 寄存器和 PC。然后，返回到在接受中断请求前执行的程序。
  在中断程序内，通过程序保存的寄存器，必须在 REIT 指令执行前用 POPM 指令等恢复。

- 中断优先权
  如果在 1 条指令执行中发生 2 个以上的中断请求，就接受优先权高的中断。
  能通过 ILVL0 ～ ILVL2 位任意选择可屏蔽中断（外围功能）的优先级。但是，在中断优先级为相同设定值的情况下，接受由硬件设定的优先权高的中断。
  监视定时器中断等特殊中断的优先权由硬件设定。硬件中断的中断优先权如图 11.8 所示。
  软件中断不受中断优先权的影响。如果执行指令，就执行中断程序。

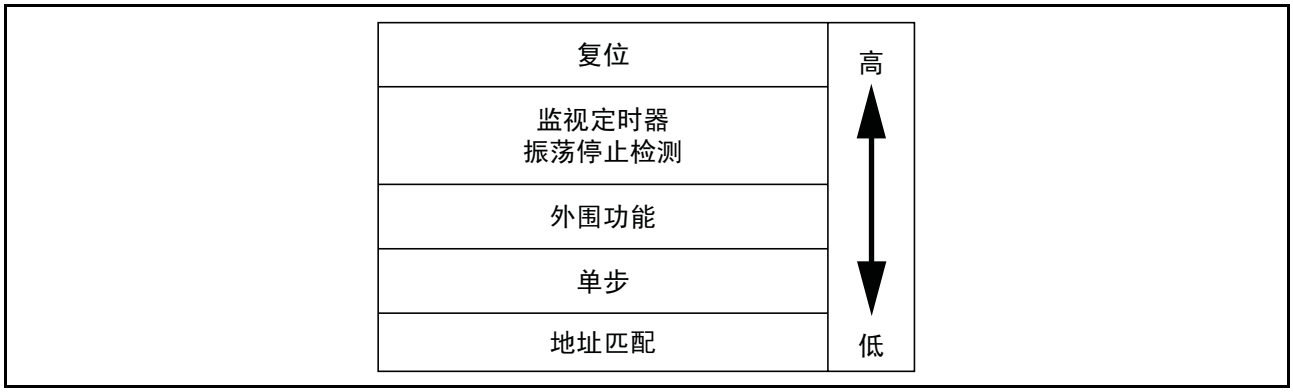



图 11.8 硬件中断的中断优先权

- 中断优先级判定电路

  中断优先级判定电路是用于选择最高优先权中断的电路。

  中断优先级的判定电路如图 11.9 所示。

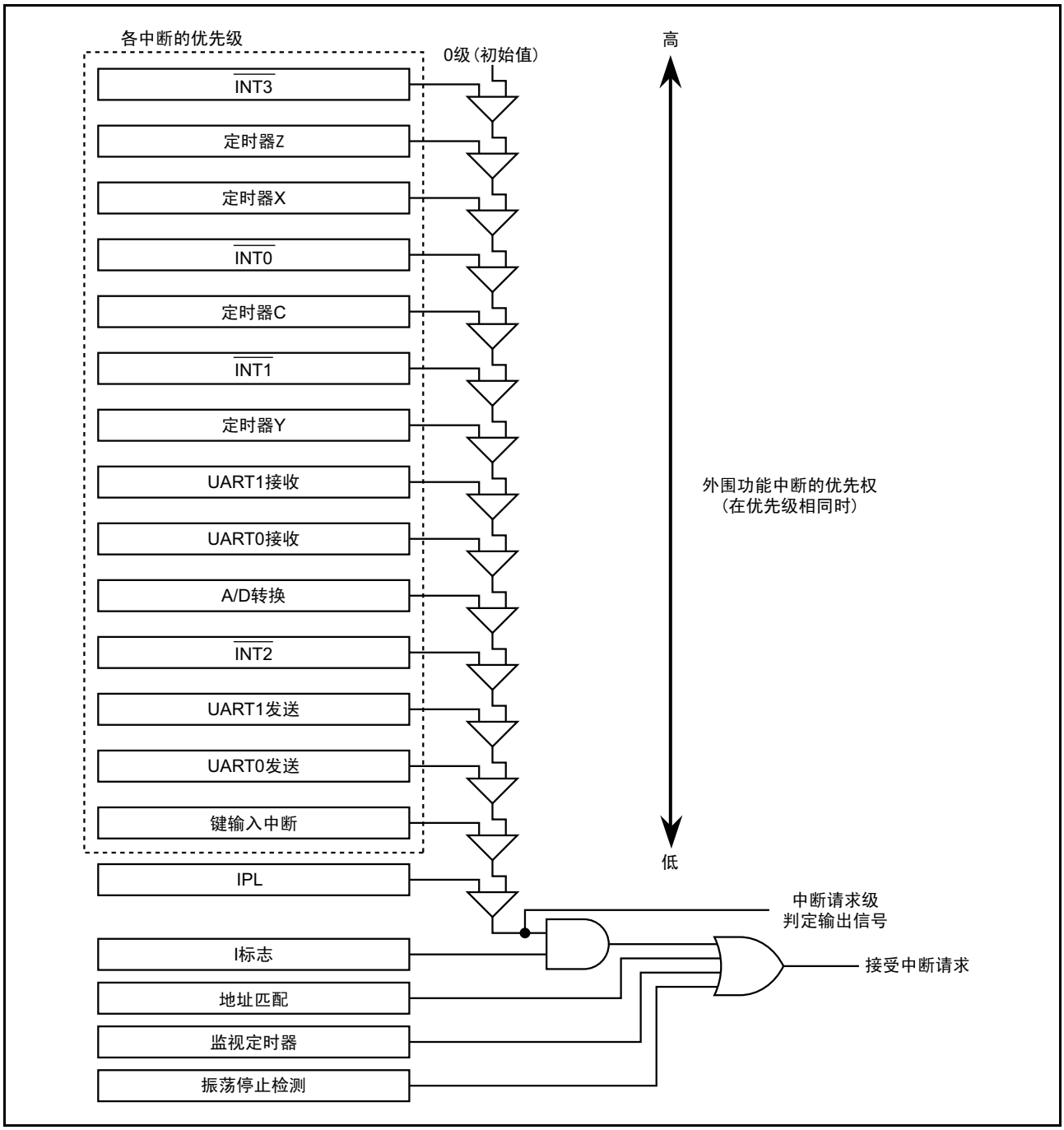



图 11.9 中断优先级判定电路

## 11.2 $\overline{\text{INT}}$ 中断

### 11.2.1 $\overline{\text{INT0}}$ 中断

$\overline{\text{INT0}}$ 中断是由 INT0 输入产生的中断。在使用 INT0 中断时，必须将 INTEN 寄存器的 INT0EN 位置 “1”（允许）。能通过 INTEN 寄存器的 INT0PL 位和 INT0IC 寄存器的 POL 位选择极性。

另外，也能通过具有 3 种采样时钟的数字滤波器进行输入。

$\overline{\text{INT0}}$ 管脚和定时器 Z 的外部触发输入管脚兼用。

INTEN 和 INT0F 寄存器如图 11.10 所示。

外部输入允许寄存器

| b7 | b6 | b5 | b4 | b3 | b2 | b1 | b0 |
|---|---|---|---|---|---|---|---|
| 0 | 0 | 0 | 0 | 0 | 0 | | |

| 符号 | 地址 | 复位后的值 |
|---|---|---|
| INTEN | $0096_{16}$地址 | $00_{16}$ |

| 位符号 | 位名 | 功能 | RW |
|---|---|---|---|
| INT0EN | $\overline{\text{INT0}}$输入允许位 （注1） | 0：禁止<br>1：允许 | RW |
| INT0PL | $\overline{\text{INT0}}$输入极性选择位 （注2、注3） | 0：单边沿<br>1：两边沿 | RW |
| ($\overline{\text{b7-b2}}$) | 保留位 | 必须固定成“0”。 | RW |

注1. 必须在PUM寄存器的INT0STG位为“0”（单触发无效）的状态下设定INT0EN位。
注2. 在将INT0PL位置“1”（两边沿）时，必须将INT0IC寄存器的POL位置“0”（选择下降沿）。
注3. 如果更改INT0PL位，INT0IC寄存器的IR位就可能变为“1”（有中断请求）。请参照“2.2.5 中断源的更改”。

$\overline{\text{INT0}}$输入滤波器选择寄存器

| b7 | b6 | b5 | b4 | b3 | b2 | b1 | b0 |
|---|---|---|---|---|---|---|---|
| X | X | X | X | X | 0 | | |

| 符号 | 地址 | 复位后的值 |
|---|---|---|
| INT0F | $001E_{16}$地址 | $XXXXX000_2$ |

| 位符号 | 位名 | 功能 | RW |
|---|---|---|---|
| INT0F0 | $\overline{\text{INT0}}$输入滤波器选择位 | b1 b0<br>0 0：无滤波器<br>0 1：有滤波器，通过$f_1$采样<br>1 0：有波滤器，通过$f_8$采样<br>1 1：有滤波器，通过$f_{32}$采样 | RW |
| INT0F1 | | | RW |
| ($\overline{\text{b2}}$) | 保留位 | 必须固定成“0”。 | RW |
| ($\overline{\text{b7-b3}}$) | 什么也不指定。写时，只能写“0”。<br>读时，值不定。 | | — |

图 11.10 INTEN 和 INT0F 寄存器

### 11.2.2 $\overline{\text{INT0}}$ 输入滤波器

$\overline{\text{INT0}}$ 输入具有数字滤波器。能通过 INT0F 寄存器的 INT0F0 ～ INT0F1 位选择采样时钟。在每个采样时钟采样 $\overline{\text{INT0}}$ 的电平，在电平 3 次相同时，INT0IC 寄存器的 IR 位变为“1”（有中断请求）。在 INT0F1 ～ INT0F0 位为 “$01_2$”、“$10_2$” 或者 “$11_2$” 时，如果读取 P4 寄存器的 P4_5 位，就能读取滤波后的值。

$\overline{\text{INT0}}$ 输入滤波器的结构如图 11.11 所示， $\overline{\text{INT0}}$ 输入滤波器运行例子如图 11.12 所示。

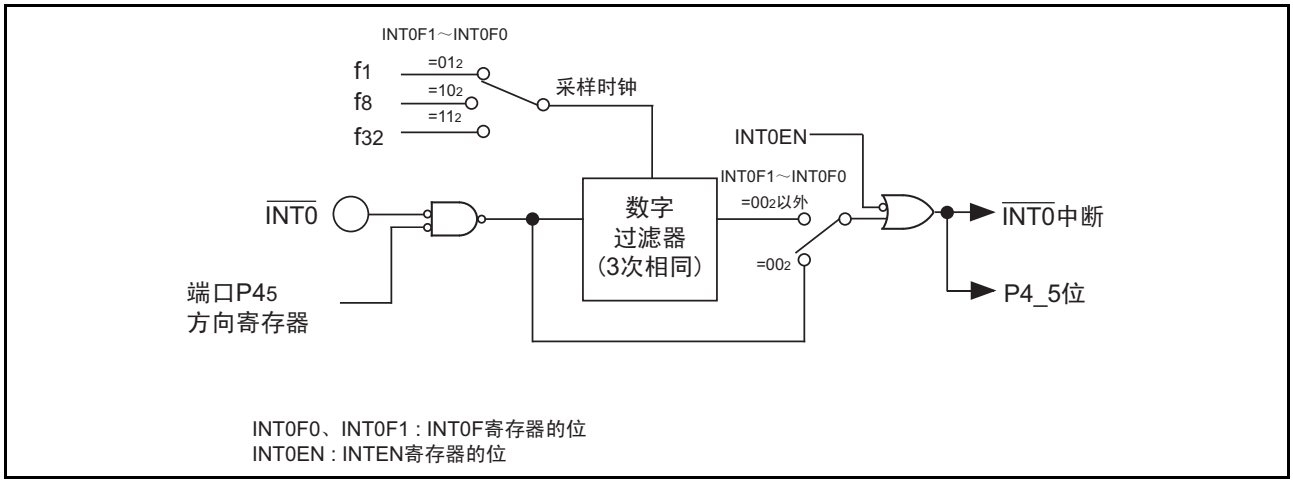



图 11.11 $\overline{\text{INT0}}$ 输入滤波器的结构

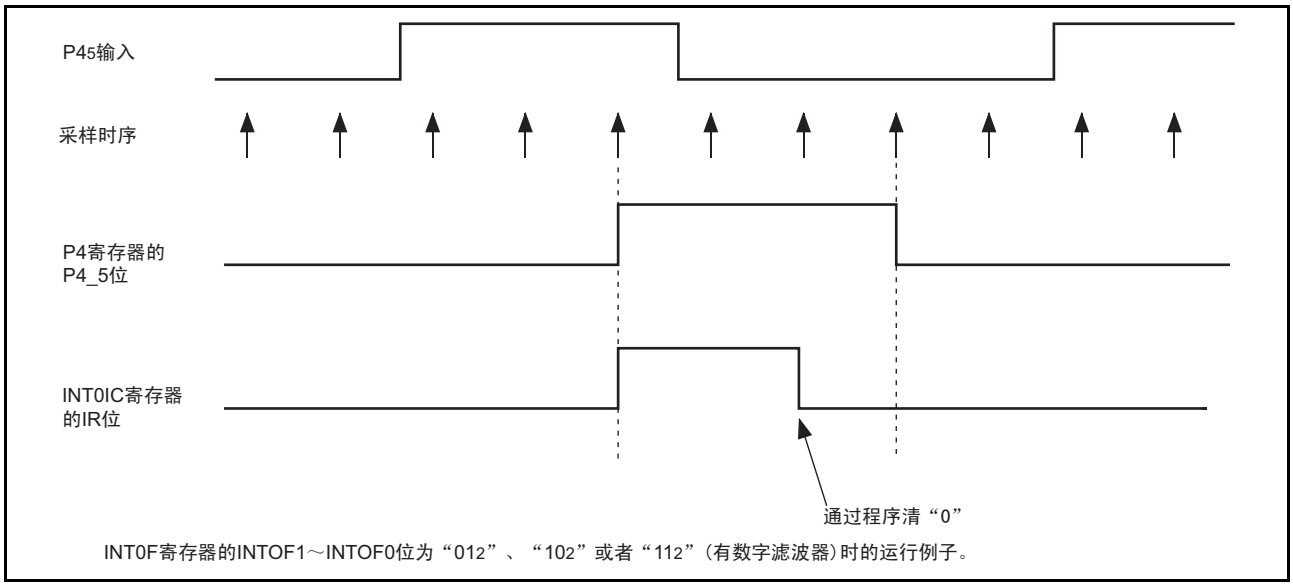



图 11.12 $\overline{\text{INT0}}$ 输入滤波器的运行例子

### 11.2.3 $\overline{\text{INT1}}$ 中断和 $\overline{\text{INT2}}$ 中断

$\overline{\text{INT1}}$ 中断是由 $\overline{\text{INT1}}$ 输入产生的中断，能通过 TXMR 寄存器的 R0EDG 位选择极性。$\overline{\text{INT1}}$ 管脚和 CNTR0 管脚兼用。

$\overline{\text{INT2}}$ 中断是由 $\overline{\text{INT2}}$ 输入产生的中断，能通过 TYZMR 寄存器的 R1EDG 位选择极性。$\overline{\text{INT2}}$ 管脚和 CNTR1 管脚兼用。

使用 $\overline{\text{INT1}}$ 中断和 $\overline{\text{INT2}}$ 中断时的 TXMR 和 TYZMR 寄存器如图 11.13 所示。

定时器X模式寄存器

| 符号 | 地址 | 复位后的值 |
|---|---|---|
| TXMR | 008B16地址 | 0016 |

| b7 | b6 | b5 | b4 | b3 | b2 | b1 | b0 |
|---|---|---|---|---|---|---|---|
| 0 | 0 | 0 | 0 | | | 0 | 0 |

| 位符号 | 位名 | 功能 | RW |
|---|---|---|---|
| TXMOD0 | 运行模式选择位0、1 | b1 b0<br>0 0 : 定时器模式或者脉冲周期测定模式（注3） | RW |
| TXMOD1 | | | RW |
| R0EDG | $\overline{\text{INT1}}$/CNTR0极性切换位（注1、注2） | 0 : 上升沿<br>1 : 下降沿 | RW |
| TXS | 定时器X计数开始标志 | 0 : 停止计数<br>1 : 开始计数 | RW |
| TXOCNT | 在定时器模式，必须置“0”。 | | RW |
| TXMOD2 | 运行模式选择位2 | 0 : 脉冲周期测定模式除外（注3） | RW |
| TXEDG | 在定时器模式，必须固定成“0”。 | | RW |
| TXUND | 在定时器模式，必须固定成“0”。 | | RW |

注1. 如果更改R0EDG位，INT1IC寄存器的IR位就可能变为“1”（有中断请求）。请参照“2.2.5 中断源的更改”。
注2. 在定时器模式，成为选择$\overline{\text{INT1}}$中断极性的位。
注3. 在使用$\overline{\text{INT1}}$时，必须设定成定时器模式。

定时器Y、Z模式寄存器

| 符号 | 地址 | 复位后的值 |
|---|---|---|
| TYZMR | 008016地址 | 0016 |

| b7 | b6 | b5 | b4 | b3 | b2 | b1 | b0 |
|---|---|---|---|---|---|---|---|
| | | | | | | | 0 |

| 位符号 | 位名 | 功能 | RW |
|---|---|---|---|
| TYMOD0 | 定时器Y运行模式位 | 0 : 定时器模式（注1） | RW |
| R1EDG | $\overline{\text{INT2}}$/CNTR1极性切换位（注2） | 0 : 上升沿<br>1 : 下降沿 | RW |
| TYWC | 定时器Y写控制位 | 功能根据运行模式而不同 | RW |
| TYS | 定时器Y计数开始标志 | 0 : 停止计数<br>1 : 开始计数 | RW |
| TZMOD0 | 有关定时器Z的位 | | RW |
| TZMOD1 | | | RW |
| TZWC | | | RW |
| TZS | | | RW |

注1. 在使用$\overline{\text{INT2}}$中断时，必须设定成定时器模式。
注2. 如果更改R1EDG位，INT2IC寄存器的IR位就可能变为“1”（有中断请求）。请参照“2.2.5 中断源的更改”。

图 11.13 使用 $\overline{\text{INT1}}$ 中断和 $\overline{\text{INT2}}$ 中断时的 TXMR 和 TYZMR 寄存器

### 11.2.4 $\overline{\text{INT3}}$ 中断

$\overline{\text{INT3}}$ 中断是由 $\overline{\text{INT3}}$ 输入引起的中断。必须将 TCC0 寄存器的 TCC07 位置“0”（$\overline{\text{INT3}}$）。$\overline{\text{INT3}}$ 输入具有数字滤波器。能通过 TCC1 寄存器的 TCC10 ～ TCC11 位选择采样时钟。在每个采样时钟采样 $\overline{\text{INT3}}$ 的电平，在电平 3 次相同时， INT3IC 寄存器的 IR 位变为 “1”（有中断请求）。与 TCC10 ～ TCC11 位的内容无关，如果读取 P3 寄存器的 P3_3 位，就能读取滤波前的值。

$\overline{\text{INT3}}$ 管脚和 TCIN 管脚兼用。

另外，如果将 TCC07 位置“1”（$f_{RING128}$），$\overline{\text{INT3}}$ 中断就变为由 $f_{RING128}$ 时钟产生的中断。在 $f_{RING128}$ 的每半个周期或者每 1 个周期， INT3IC 寄存器的 IR 位变为 “1”（有中断请求）。

TCC0 和 TCC1 寄存器如图 11.14 所示。

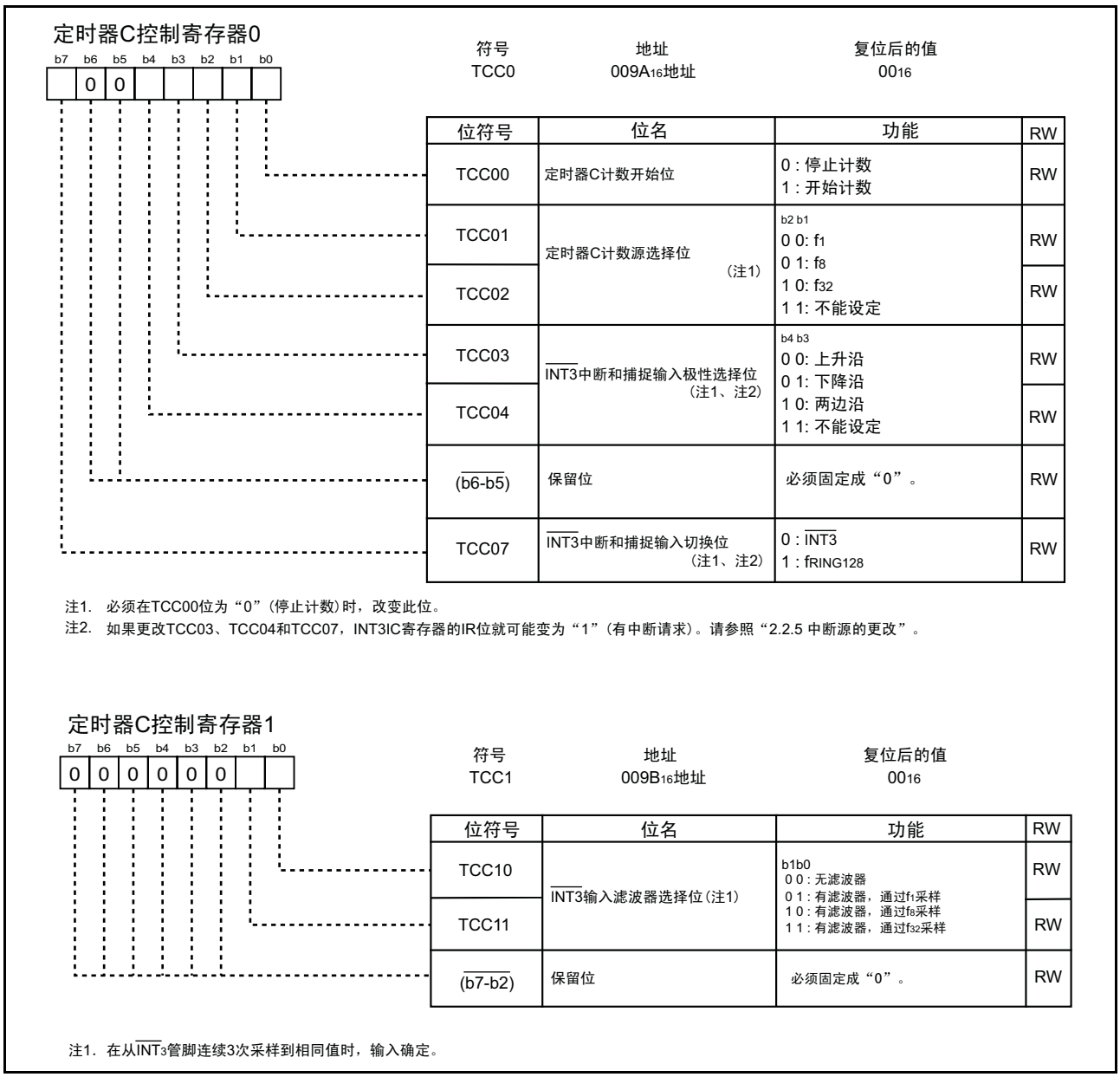



图 11.14 TCC0 和 TCC1 寄存器

## 11.3 键输入中断

在 $\overline{KI_0}$ ～ $\overline{KI_3}$ 管脚中的任何一个输入边沿都会发生键输入中断请求。键输入中断也能作为解除等待模式或者停止模式的键唤醒功能使用。

能通过 KIEN 寄存器的 KIiEN 位 （i=0 ～ 3），选择是否将管脚作为 $\overline{KI_i}$ 输入使用。另外，能通过 KIEN 寄存器的 KIiPL 位选择输入极性。

另外，如果对将 KIiPL 位置 “0”（下降沿）的 $\overline{KI_i}$ 管脚输入 “L”，其他的 $\overline{KI_0}$ ～ $\overline{KI_3}$ 管脚输入就不被作为中断检测。同样，如果对将 KIiPL 位置 “1”（上升沿）的 KIi 管脚输入 “H”，其他的 $\overline{KI_0}$ ～ $\overline{KI_3}$ 管脚输入就不被作为中断检测。

键输入中断的框图如图 11.15 所示。

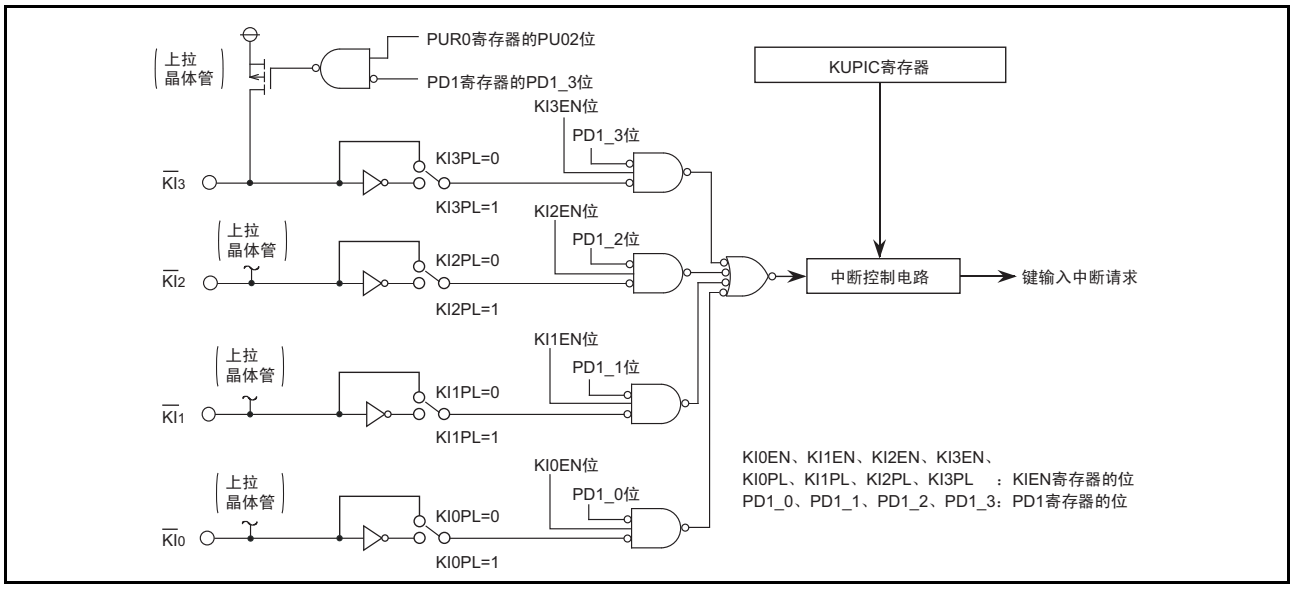



图 11.15 键输入中断的框图

键输入允许寄存器（注1）

| b7 | b6 | b5 | b4 | b3 | b2 | b1 | b0 | 符号 | 地址 | 复位后的值 |
|---|---|---|---|---|---|---|---|---|---|---|
| | | | | | | | | KIEN | $0098_{16}$地址 | $00_{16}$ |

| 位符号 | 位名 | 功能 | RW |
|---|---|---|---|
| KI0EN | KI0输入允许位 | 0：禁止<br>1：允许 | RW |
| KI0PL | KI0输入极性选择位 | 0：下降沿<br>1：上升沿 | RW |
| KI1EN | KI1输入允许位 | 0：禁止<br>1：允许 | RW |
| KI1PL | KI1输入极性选择位 | 0：下降沿<br>1：上升沿 | RW |
| KI2EN | KI2输入允许位 | 0：禁止<br>1：允许 | RW |
| KI2PL | KI2输入极性选择位 | 0：下降沿<br>1：上升沿 | RW |
| KI3EN | KI3输入允许位 | 0：禁止<br>1：允许 | RW |
| KI3PL | KI3输入极性选择位 | 0：下降沿<br>1：上升沿 | RW |

注1．如果改变KIEN寄存器，KUPIC寄存器的IR位就可能变为“1”（有中断请求）。请参照“2.2.5 中断源的更改”。

图 11.16 KIEN 寄存器

## 11.4 地址匹配中断

在执行由 RMADi （i=0、 1）寄存器指向的地址的指令前，会发生地址匹配中断请求。必须给 RMADi （i=0、 1）设定指令的起始地址。能通过 AIER 寄存器的 AIER0 和 AIER1 位，选择禁止或者允许中断。地址匹配中断不受 I 标志和 IPL 的影响。

在接受了地址匹配中断请求时，被压栈的 PC 值 （参照 “11.1.5 中断控制・寄存器保存”）根据由 RMADi 寄存器指向的地址的指令不同而不同 （正确的返回地址没有保存在堆栈）。因此，在从地址匹配中断返回的情况下，必须通过以下的任何一种方法进行：

- 改写堆栈内容，用 REIT 指令返回
- 在使用 POP 等指令将堆栈恢复到中断接受前的状态后，用转移指令返回

在接受地址匹配中断请求时被压栈的 PC 值如表 11.6 所示。

AIER 和 RMAD0 ～ RMAD1 寄存器如图 11.7 所示。

表 11.6 在接受地址匹配中断请求时被压栈的 PC 值

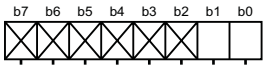
| 由 RMADi 寄存器 （i=0、 1）指向的地址的指令 | 保存的 PC 值 （注） |
|---|---|
| 16 位操作码指令<br>在 8 位操作码指令中，如下所示的指令<br>ADD.B:S #IMM8,dest SUB.B:S #IMM8,dest AND.B:S #IMM8,dest<br>OR.B:S #IMM8,dest MOV.B:S #IMM8,dest STZ.B:S #IMM8,dest<br>STNZ.B:S #IMM8,dest STZX.B:S #IMM81,#IMM82,dest<br>CMP.B:S #IMM8,dest PUSHM src POPM dest<br>JMPS #IMM8 JSRS #IMM8<br>MOV.B:S #IMM,dest （其中 dest ＝ A0 或者 A1） | 由 RMADi 寄存器指示的地址 +2 |
| 上述除外 | 由 RMADi 寄存器指示的地址 +1 |

注：被保存的 PC 值，参照 “11.1.5 中断控制・寄存器保存”

表 11.7 地址匹配中断源和关联寄存器的对应

| 地址匹配中断源 | 地址匹配中断允许位 | 地址匹配中断寄存器 |
|---|---|---|
| 地址匹配中断 0 | AIER0 | RMAD0 |
| 地址匹配中断 1 | AIER1 | RMAD1 |

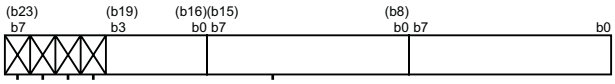
地址匹配中断允许寄存器




| 符号 | 地址 | 复位后的值 |
|---|---|---|
| AIER | $0009_{16}$地址 | $XXXXXX00_{2}$ |

| 位符号 | 位名 | 功能 | RW |
|---|---|---|---|
| AIER0 | 地址匹配中断允许0允许位 | 0：禁止<br>1：允许 | RW |
| AIER1 | 地址匹配中断允许1允许位 | 0：禁止<br>1：允许 | RW |
| $\overline{(b7\text{-}b2)}$ | 什么也不指定。<br>写时，只能写“0”。读时，值不定。 | | — |

地址匹配匹配中断寄存器i(i=0,1)




| 符号 | 地址 | 复位后的值 |
|---|---|---|
| RMAD0 | $0012_{16}$- $0010_{16}$地址 | $X00000_{16}$ |
| RMAD1 | $0016_{16}$- $0014_{16}$地址 | $X00000_{16}$ |

| 功能 | 设定可能值 | RW |
|---|---|---|
| 地址匹配中断用地址设定寄存器 | $00000_{16}$～$FFFFF_{16}$ | RW |
| $\overline{(b7\text{-}b4)}$ 什么也不指定。<br>写时，只能写“0”。读时，值不定。 | | — |

图 11.17 AIER 和 RMAD0 ～ RMAD1 寄存器

# 12. 监视定时器

监视定时器是检测程序失控的功能。因此，为了提高系统的可靠性，建议使用监视定时器。监视定时器的框图如图 12.1 所示。

监视定时器具有 15 位计数器，对通过预定标器将 CPU 时钟分频后的时钟进行递减计数。作为监视定时器下溢时的处理，能通过 PM1 寄存器的 PM12 位，选择发生监视定时器中断请求还是进行监视定时器复位。只能给 PM12 位写 “1”（监视定时器复位）。一旦给 PM12 位置 “1”，就不能通过程序清 “0”（监视定时器中断）。监视定时器复位的详细内容请参照 “6.3 监视定时器复位”。

能通过 WDC 寄存器的 WDC7 位选择预定标器的分频比为 16 分频还是 128 分频。因此，监视定时器的周期能进行如下计算。但是，监视定时器的周期会产生由预定标器产生的误差。

$$\text{监视定时器的周期} = \frac{\text{预定标器的分频比（16 或者 128）} \times \text{监视定时器的计数值（32768）}}{\text{CPU 时钟}}$$

例如，在 CPU 时钟为 16MHz、预定标器的分频比为 16 分频时，监视定时器的周期约为 32.8ms。

与监视定时器相关的寄存器如图 12.2 所示。

能通过任选功能选择寄存器（地址 0FFFF16）的 WDTON 位选择复位后监视定时器的运行。

- 在 WDTON 位为 “0”（复位后，监视定时器自动启动）时，复位后，监视定时器和预定标器自动开始计数。
- 在 WDTON 位为 “1”（复位后，监视定时器处于停止状态）时，复位后，监视定时器和预定标器停止，通过对 WDTS 寄存器进行写操作开始计数。

不能通过程序改变 WDTON 位。设定 WDTON 位时，必须通过闪存编程器对地址 0FFFF16 的位 0 写入 “0”。开始计数后，如果对 WDTR 寄存器写值，就会初始化监视定时器，并继续计数。

在停止模式和等待模式时，监视定时器和预定标器处于停止状态，如果解除停止或者等待模式，就从保持的值开始计数。

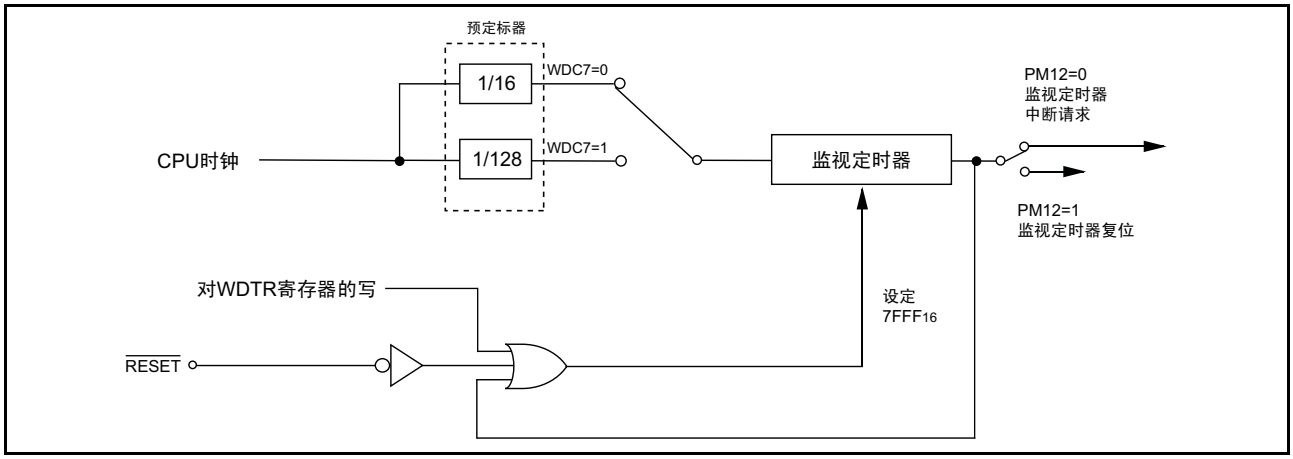



图 12.1 监视定时器的框图

### 选项功能选择寄存器（注1）

| b7 | b6 | b5 | b4 | b3 | b2 | b1 | b0 |
|---|---|---|---|---|---|---|---|
| 1 | 1 | 1 | 1 | 1 | 1 | 1 | |

| 符号 | 地址 | 发货时的值 |
|---|---|---|
| OFS | $0FFFF_{16}$地址 | $FF_{16}$ |

| 位符号 | 位名 | 功能 | RW |
|---|---|---|---|
| WDTON | 监视定时器启动选择位 | 0：复位后监视定时器自动启动<br>1：复位后监视定时器为停止状态 | RW |
| $(\overline{b7\text{-}b1})$ | 保留位 | 必须固定成“1”。 | RW |

注1．OFS寄存器不能通过程序改变。必须用闪存编程器写。

### 监视定时器控制寄存器

| b7 | b6 | b5 | b4 | b3 | b2 | b1 | b0 |
|---|---|---|---|---|---|---|---|
| | 0 | 0 | | | | | |

| 符号 | 地址 | 复位后的值 |
|---|---|---|
| WDC | $000F_{16}$地址 | $00011111_2$ |

| 位符号 | 位名 | 功能 | RW |
|---|---|---|---|
| $(\overline{b4\text{-}b0})$ | 监视寄存器的高位位 | | RO |
| $(\overline{b5})$ | 保留位 | 必须固定成“0”。 | RW |
| $(\overline{b6})$ | 保留位 | 必须固定成“0”。 | RW |
| WDC7 | 预定标器选择位 | 0：16分频<br>1：128分频 | RW |

### 监视定时器复位寄存器

| b7 | b0 |
|---|---|
| | |

| 符号 | 地址 | 复位后的值 |
|---|---|---|
| WDTR | $000D_{16}$地址 | 不定 |

| 功能 | RW |
|---|---|
| 通过对此寄存器的写指令，监视定时器被初始化。<br>监视定时器的初始值与写的值无关，被设定为“$7FFF_{16}$”。 | WO |

### 监视定时器开始寄存器

| b7 | b0 |
|---|---|
| | |

| 符号 | 地址 | 复位后的值 |
|---|---|---|
| WDTS | $000E_{16}$地址 | 不定 |

| 功能 | RW |
|---|---|
| 通过对此寄存器的写指令，监视定时器开始运行。 | WO |

图 12.2 OFS、 WDC、 WDTR 以及 WDTS 寄存器

# 13. 定时器

定时器内置 3 个带有 8 位预定标器的 8 位定时器和 1 个 16 位定时器。带有 8 位预定标器的 8 位定时器为定时器 X、定时器 Y 以及定时器 Z 3 个。 16 位定时器为具有捕捉功能的定时器 C。所有定时器各自独立运行，各定时器的计数源为计数和重加载等定时器运行的运行时钟。

各定时器的功能比较如表 13.1 所示。

表 13.1 各定时器的功能比较

| 项目 | | 定时器 X | 定时器 Y | 定时器 Z | 定时器 C |
|---|---|---|---|---|---|
| 构成 | | 带有 8 位预定标器的 8 位定时器 | 带有 8 位预定标器的 8 位定时器 | 带有 8 位预定标器的 8 位定时器 | 16 位定时器 |
| 计数 | | 递减计数 | 递减计数 | 递减计数 | 递增计数 |
| 计数源 | | • $f_1$<br>• $f_2$<br>• $f_8$<br>• $f_{32}$ | • $f_1$<br>• $f_8$<br>• $f_{RING}$<br>• 从 $CNTR_1$ 管脚的输入 | • $f_1$<br>• $f_2$<br>• $f_8$<br>• 定时器 Y 下溢 | • $f_1$<br>• $f_8$<br>• $f_{32}$ |
| 功能 | 定时器模式 | 有 | 有 | 有 | 无 |
| | 脉冲输出模式 | 有 | 无 | 无 | 无 |
| | 事件计数模式 | 有 | 有 （注 1） | 无 | 无 |
| | 脉冲宽度测定模式 | 有 | 无 | 无 | 无 |
| | 脉冲周期测定模式 | 有 | 无 | 无 | 无 |
| | 可编程波形发生模式 | 无 | 有 | 有 | 无 |
| | 可编程单触发发生模式 | 无 | 无 | 有 | 无 |
| | 可编程等待单触发发生模式 | 无 | 无 | 有 | 无 |
| | 捕捉功能 | 无 | 无 | 无 | 有 |
| 输入管脚 | | $CNTR_0$ | $CNTR_1$ | $\overline{INT_0}$ | $TC_{IN}$ |
| 输出管脚 | | $CNTR_0$<br>$\overline{CNTR_0}$ | $CNTR_1$ | $TZ_{OUT}$ | 无 |
| 关联中断 | | 定时器 X 中断<br>$\overline{INT1}$ 中断 | 定时器 Y 中断<br>$\overline{INT2}$ 中断 | 定时器 Z 中断<br>$\overline{INT0}$ 中断 | 定时器 C 中断<br>$\overline{INT3}$ 中断 |
| 定时器停止 | | 有 | 有 | 有 | 有 |

注 1. 作为定时器模式的计数源，必须选择从 $CNTR_1$ 管脚的输入。

## 13.1 定时器 X

定时器 X 是带有 8 位预定标器的 8 位定时器。定时器 X 的框图如图 13.1 所示，和定时器 X 有关的寄存器如图 13.2 ～图 13.3 所示。定时器 X 有以下 5 种模式：

- 定时器模式　　对内部计数源计数的模式
- 脉冲输出模式　　对内部计数源计数，在定时器下溢时，输出反转极性的脉冲模式
- 事件计数器模式　　对外部脉冲计数的模式
- 脉冲宽度测定模式　　测定外部脉冲的脉冲宽度的模式
- 脉冲周期测定模式　　测定外部脉冲的脉冲周期的模式

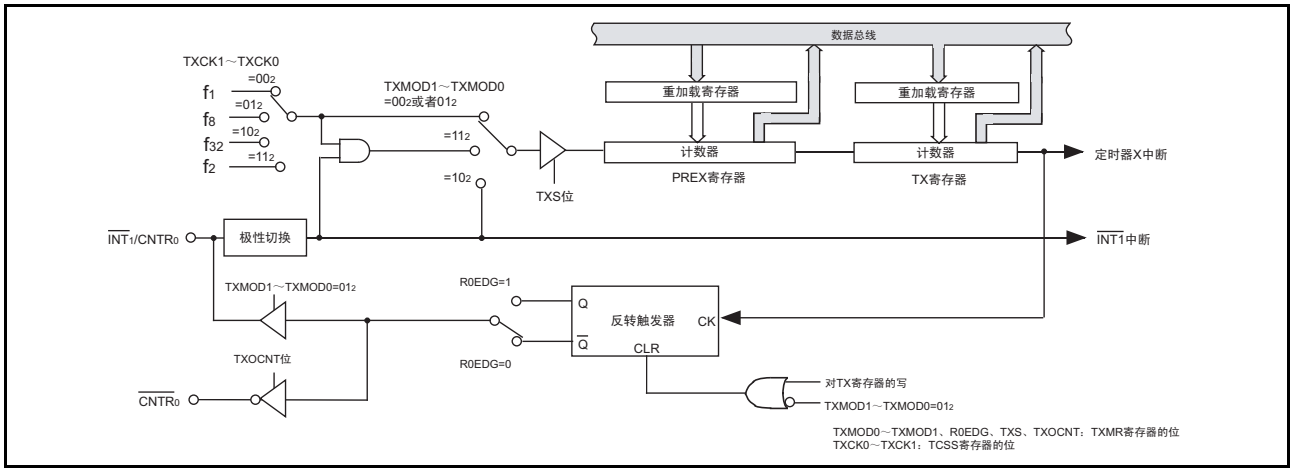
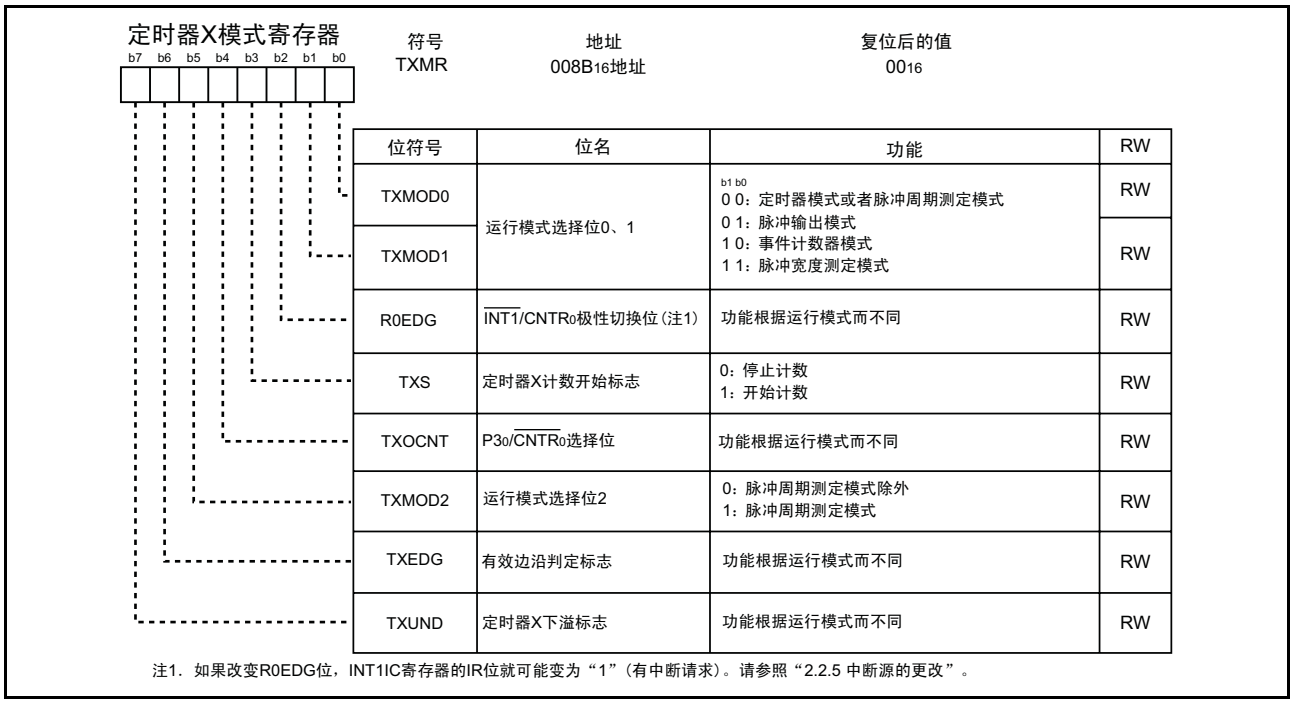



图 13.1　定时器 X 框图



定时器X模式寄存器

| b7 | b6 | b5 | b4 | b3 | b2 | b1 | b0 |
|---|---|---|---|---|---|---|---|
| | | | | | | | |

| 符号 | 地址 | 复位后的值 |
|---|---|---|
| TXMR | 008B16地址 | 0016 |

| 位符号 | 位名 | 功能 | RW |
|---|---|---|---|
| TXMOD0 | 运行模式选择位0、1 | b1 b0<br>0 0：定时器模式或者脉冲周期测定模式<br>0 1：脉冲输出模式<br>1 0：事件计数器模式<br>1 1：脉冲宽度测定模式 | RW |
| TXMOD1 | | | RW |
| R0EDG | INT1/CNTR0极性切换位（注1） | 功能根据运行模式而不同 | RW |
| TXS | 定时器X计数开始标志 | 0：停止计数<br>1：开始计数 | RW |
| TXOCNT | P30/CNTR0选择位 | 功能根据运行模式而不同 | RW |
| TXMOD2 | 运行模式选择位2 | 0：脉冲周期测定模式除外<br>1：脉冲周期测定模式 | RW |
| TXEDG | 有效边沿判定标志 | 功能根据运行模式而不同 | RW |
| TXUND | 定时器X下溢标志 | 功能根据运行模式而不同 | RW |

注1．如果改变R0EDG位，INT1IC寄存器的IR位就可能变为“1”（有中断请求）。请参照“2.2.5 中断源的更改”。

图 13.2　TXMR 寄存器

预定标器X寄存器

| 符号 | 地址 | 复位后的值 |
|---|---|---|
| PREX | 008C16地址 | FF16 |

b7 b0

| 模式 | 功能 | 设定范围 | RW |
|---|---|---|---|
| 定时器模式 | 对内部计数源计数 | 0016～FF16 | RW |
| 脉冲输出模式 | 对内部计数源计数 | 0016～FF16 | RW |
| 事件计数器模式 | 对来自外部的输入脉冲计数 | 0016～FF16 | RW |
| 脉冲宽度测定模式 | 测定来自外部的输入脉冲的脉冲宽度（对内部计数源计数） | 0016～FF16 | RW |
| 脉冲周期测定模式 | 测定来自外部的输入脉冲的脉冲周期（对内部计数源计数） | 0016～FF16 | RW |

定时器X寄存器

| 符号 | 地址 | 复位后的值 |
|---|---|---|
| TX | 008D16地址 | FF16 |

b7 b0

| 功能 | 设定范围 | RW |
|---|---|---|
| 对预定标器X的下溢计数 | 0016～FF16 | RW |

定时器计数源设定寄存器

| 符号 | 地址 | 复位后的值 |
|---|---|---|
| TCSS | 008E16地址 | 0016 |

| b7 | b6 | b5 | b4 | b3 | b2 | b1 | b0 |
|---|---|---|---|---|---|---|---|
| 0 | 0 | | | | | | |

| 位符号 | 位名 | 功能 | RW |
|---|---|---|---|
| TXCK0 | 定时器X计数源选择位（注1） | b1 b0<br>0 0：f1<br>0 1：f8<br>1 0：f32<br>1 1：f2 | RW |
| TXCK1 | | | RW |
| TYCK0 | 定时器Y计数源选择位（注1） | b3 b2<br>0 0：f1<br>0 1：f8<br>1 0：fRING<br>1 1：选择CNTR1管脚的输入 | RW |
| TYCK1 | | | RW |
| TZCK0 | 定时器Z计数源选择位（注1） | b5 b4<br>0 0：f1<br>0 1：f8<br>1 0：选择定时器Y下溢<br>1 1：f2 | RW |
| TZCK1 | | | RW |
| $\overline{(b7\text{-}b6)}$ | 保留位 | 必须固定成“0” | RW |

注1．不能在计数运行中切换计数源。在切换计数源时，必须停止定时器的计数。

图 13.3 PREX、 TX 以及 TCSS 寄存器

### 13.1.1 定时器模式

它是对内部生成的计数源计数的模式（表 13.2）。定时器模式时的 TXMR 寄存器如图 13.4 所示。

表 13.2 定时器模式的说明

| 项目 | 说明 |
|---|---|
| 计数源 | $f_1$、 $f_2$、 $f_8$、 $f_{32}$ |
| 计数运行 | • 递减计数<br>• 在下溢时，重新装入重加载寄存器的内容，然后继续计数 |
| 分频比 | 1/(n+1)(m+1)　　n：PREX 寄存器的设定值、 m：TX 寄存器的设定值 |
| 计数开始条件 | 给 TXMR 寄存器的 TXS 位写 “1”（开始计数） |
| 计数停止条件 | 给 TXMR 寄存器的 TXS 位写 “0”（停止计数） |
| 中断请求发生时序 | 在定时器 X 下溢时 [ 定时器 X 中断 ] |
| $\overline{INT_1}$/CNTR$_0$ 管脚功能 | 可编程输入 / 输出端口或者 $\overline{INT1}$ 中断输入 |
| $\overline{CNTR_0}$ 管脚功能 | 可编程输入 / 输出端口 |
| 读定时器 | 如果读 TX 寄存器和 PREX 寄存器，就读取各自的计数值 |
| 写定时器 | 如果给 TX 寄存器和 PREX 寄存器写数据，就写到各自的重加载寄存器和计数器 |

定时器X模式寄存器

| b7 | b6 | b5 | b4 | b3 | b2 | b1 | b0 |
|---|---|---|---|---|---|---|---|
| 0 | 0 | 0 | 0 | | | 0 | 0 |

| 符号 | 地址 | 复位后的值 |
|---|---|---|
| TXMR | 008B$_{16}$地址 | 00$_{16}$ |

| 位符号 | 位名 | 功能 | RW |
|---|---|---|---|
| TXMOD0 | 运行模式选择位0、1 | b1 b0<br>0 0：定时器模式或者脉冲周期测定模式 | RW |
| TXMOD1 | | | RW |
| R0EDG | $\overline{INT1}$/CNTR$_0$极性切换位（注1、注2） | 0：上升沿<br>1：下降沿 | RW |
| TXS | 定时器X计数开始标志 | 0：停止计数<br>1：开始计数 | RW |
| TXOCNT | 在定时器模式，必须固定成“0”。 | | RW |
| TXMOD2 | 运行模式选择位2 | 0：脉冲周期测定模式除外 | RW |
| TXEDG | 在定时器模式，必须固定成“0”。 | | RW |
| TXUND | 在定时器模式，必须固定成“0”。 | | RW |

注1. 如果改变R0EDG位，INT1IC寄存器的IR位就可能变为“1”（有中断请求）。请参照“2.2.5 中断源的更改”。
注2. 在定时器模式，为选择$\overline{INT1}$中断极性的位。

图 13.4 定时器模式时的 TXMR 寄存器

### 13.1.2 脉冲输出模式

它对内部生成的计数源计数，每当定时器下溢时，从 CNTR0 管脚输出反转极性的脉冲的模式（表 13.3）。脉冲输出模式时的 TXMR 寄存器如图 13.5 所示。

表 13.3 脉冲输出模式的说明

| 项目 | 说明 |
|---|---|
| 计数源 | $f_1$、 $f_2$、 $f_8$、 $f_{32}$ |
| 计数运行 | • 递减计数<br>• 在下溢时，重新装入重加载寄存器的内容，然后继续计数 |
| 分频比 | 1/(n+1)(m+1) n：PREX 寄存器的设定值、 m：TX 寄存器的设定值 |
| 计数开始条件 | 给 TXMR 寄存器的 TXS 位写 “1”（开始计数） |
| 计数停止条件 | 给 TXMR 寄存器的 TXS 位写 “0”（停止计数） |
| 中断请求发生时序 | 在定时器 X 下溢时 [ 定时器 X 中断 ] |
| $\overline{INT1}$/CNTR0 管脚功能 | 脉冲输出 |
| $\overline{CNTR0}$ 管脚功能 | 可编程输入 / 输出端口或者 CNTR0 的反转输出 |
| 读定时器 | 如果读 TX 寄存器和 PREX 寄存器，就读取各自的计数值 |
| 写定时器 | 如果给 TX 寄存器和 PREX 寄存器写数据，就写到各自的重加载寄存器和计数器 |
| 选择功能 | • $\overline{INT1}$/CNTR0 极性切换功能<br>能通过 R0EDG 位选择脉冲输出开始时的电平 ( 注 1)<br>• 反转脉冲输出功能<br>能从 $\overline{CNTR0}$ 管脚输出反转 CNTR0 输出极性的脉冲 （通过 TXOCNT 位选择） |

注 1. 通过写 TX 寄存器，输出脉冲变为输出开始时的电平。

定时器X模式寄存器

| b7 | b6 | b5 | b4 | b3 | b2 | b1 | b0 |
|---|---|---|---|---|---|---|---|
| 0 | 0 | 0 | | | | 0 | 1 |

| 符号 | 地址 | 复位后的值 |
|---|---|---|
| TXMR | 008B16地址 | 0016 |

| 位符号 | 位名 | 功能 | RW |
|---|---|---|---|
| TXMOD0 | 运行模式选择位0、1 | b1 b0<br>0 1：脉冲输出模式 | RW |
| TXMOD1 | | | RW |
| R0EDG | $\overline{INT1}$/CNTR0极性切换位 (注1) | 0：从“H”电平开始CNTR0输出<br>1：从“L”电平开始CNTR0输出 | RW |
| TXS | 定时器X计数开始标志 | 0：停止计数<br>1：开始计数 | RW |
| TXOCNT | P30/$\overline{CNTR0}$选择位 | 0：端口P30<br>1：$\overline{CNTR0}$输出 | RW |
| TXMOD2 | 在脉冲输出模式，必须固定成“0”。 | | RW |
| TXEDG | 在脉冲输出模式，必须固定成“0”。 | | RW |
| TXUND | 在脉冲输出模式，必须固定成“0”。 | | RW |

注1．如果改变R0EDG位，INT1IC寄存器的IR位就可能变为“1”（有中断请求）。请参照“2.2.5 中断源的更改”。

图 13.5 脉冲输出模式时的 TXMR 寄存器

### 13.1.3 事件计数器模式

它是对来自 $\overline{\text{INT}}_1$/CNTR0 管脚输入的外部信号计数的模式（表 13.4）。事件计数器模式时的 TXMR 寄存器如图 13.6 所示。

表 13.4 事件计数器模式的说明

| 项目 | 说明 |
|---|---|
| 计数源 | 输入到 CNTR0 管脚的外部信号 （能通过软件选择有效边沿） |
| 计数运行 | • 递减计数<br>• 在下溢时，重新装入重加载寄存器的内容，然后继续计数 |
| 分频比 | 1/(n+1)(m+1) n：PREX 寄存器的设定值、 m：TX 寄存器的设定值 |
| 计数开始条件 | 给 TXMR 寄存器的 TXS 位写 “1”（开始计数） |
| 计数停止条件 | 给 TXMR 寄存器的 TXS 位写 “0”（停止计数） |
| 中断请求发生时序 | 在定时器 X 下溢时 [ 定时器 X 中断 ] |
| $\overline{\text{INT}}_1$/CNTR0 管脚功能 | 计数源输入 （$\overline{\text{INT1}}$ 中断输入） |
| $\overline{\text{CNTR}}_0$ 管脚功能 | 可编程输入 / 输出端口 |
| 读定时器 | 如果读 TX 寄存器和 PREX 寄存器，就读取各自的计数值 |
| 写定时器 | 如果给 TX 寄存器和 PREX 寄存器写数据，就写到各自的重加载寄存器和计数器 |
| 选择功能 | • $\overline{\text{INT1}}$/CNTR0 极性切换功能<br>能通过 R0EDG 位选择计数源的有效边沿 |

定时器X模式寄存器

| b7 | b6 | b5 | b4 | b3 | b2 | b1 | b0 |
|---|---|---|---|---|---|---|---|
| 0 | 0 | 0 | 0 | | | 1 | 0 |

| 符号 | 地址 | 复位后的值 |
|---|---|---|
| TXMR | 008B16地址 | 0016 |

| 位符号 | 位名 | 功能 | RW |
|---|---|---|---|
| TXMOD0 | 运行模式选择位0、1 | b1 b0<br>1 0：事件计数器模式 | RW |
| TXMOD1 | | | RW |
| R0EDG | $\overline{\text{INT1}}$/CNTR0极性切换位（注1） | 0：上升沿<br>1：下降沿 | RW |
| TXS | 定时器X计数开始标志 | 0：停止计数<br>1：开始计数 | RW |
| TXOCNT | 在事件计数器模式，必须固定成“0”。 | | RW |
| TXMOD2 | 在事件计数器模式，必须固定成“0”。 | | RW |
| TXEDG | 在事件计数器模式，必须固定成“0”。 | | RW |
| TXUND | 在事件计数器模式，必须固定成“0”。 | | RW |

注1．如果改变R0EDG位，INT1IC寄存器的IR位就可能变为“1”（有中断请求）。请参照“2.2.5 中断源的更改”。

图 13.6 事件计数器模式时的 TXMR 寄存器

### 13.1.4 脉冲宽度测定模式

它是测定来自 $\overline{\text{INT}}_0$/CNTR0 管脚输入的外部信号脉冲宽度的模式（表 13.5）。脉冲宽度测定模式时的 TXMR 寄存器如图 13.7 所示，脉冲宽度测定模式时的运行例子如图 13.8 所示。

表 13.5 脉冲宽度测定模式的说明

| 项目 | 说明 |
|---|---|
| 计数源 | $f_1$、$f_2$、$f_8$、$f_{32}$ |
| 计数运行 | • 递减计数<br>• 只有在测定脉冲为 “H” 电平或者 “L” 电平的期间继续计数<br>• 在下溢时，重新装入重加载寄存器的内容，然后继续计数 |
| 计数开始条件 | 给 TXMR 寄存器的 TXS 位写 “1”（开始计数） |
| 计数停止条件 | 给 TXMR 寄存器的 TXS 位写 “0”（停止计数） |
| 中断请求发生时序 | • 在定时器 X 下溢时 [ 定时器 X 中断 ]<br>• 在 CNTR0 输入的上升沿或者下降沿 （测定期间结束） [$\overline{\text{INT1}}$ 中断 ] |
| $\overline{\text{INT}}_1$/CNTR0 管脚功能 | 测定脉冲输入 （$\overline{\text{INT1}}$ 中断输入） |
| $\overline{\text{CNTR}}_0$ 管脚功能 | 可编程输入 / 输出端口 |
| 读定时器 | 如果读 TX 寄存器和 PREX 寄存器，就读取各自的计数值 |
| 写定时器 | 如果给 TX 寄存器和 PREX 寄存器写数据，就写到各自的重加载寄存器和计数器 |
| 选择功能 | • $\overline{\text{INT1}}$/CNTR0 极性切换功能<br>能通过 R0EDG 位选择 “H” 电平期间，或者选择 “L” 电平期间作为输入脉冲的测定宽度 |

定时器X模式寄存器

| b7 | b6 | b5 | b4 | b3 | b2 | b1 | b0 |
|---|---|---|---|---|---|---|---|
| 0 | 0 | 0 | 0 | | | 1 | 1 |

| 符号 | 地址 | 复位后的值 |
|---|---|---|
| TXMR | 008B16地址 | 0016 |

| 位符号 | 位名 | 功能 | RW |
|---|---|---|---|
| TXMOD0 | 运行模式选择位0、1 | b1 b0<br>1 1：脉冲宽度测定模式 | RW |
| TXMOD1 | | | RW |
| R0EDG | $\overline{\text{INT1}}$/CNTR0极性切换位（注1） | [CNTR0]<br>0：测定“L”电平宽度<br>1：测定“H”电平宽度<br>[$\overline{\text{INT1}}$]<br>0：上升沿<br>1：下降沿 | RW |
| TXS | 定时器X计数开始标志 | | RW |
| TXOCNT | 在脉冲宽度测定模式，必须固定成“0”。 | | RW |
| TXMOD2 | 在脉冲宽度测定模式，必须固定成“0”。 | | RW |
| TXEDG | 在脉冲宽度测定模式，必须固定成“0”。 | | RW |
| TXUND | 在脉冲宽度测定模式，必须固定成“0”。 | | RW |

注1. 如果改变R0EDG位，INT1IC寄存器的IR位就可能变为“1”（有中断请求）。请参照“2.2.5 中断源的更改”。

图 13.7 脉冲宽度测定模式时的 TXMR 寄存器

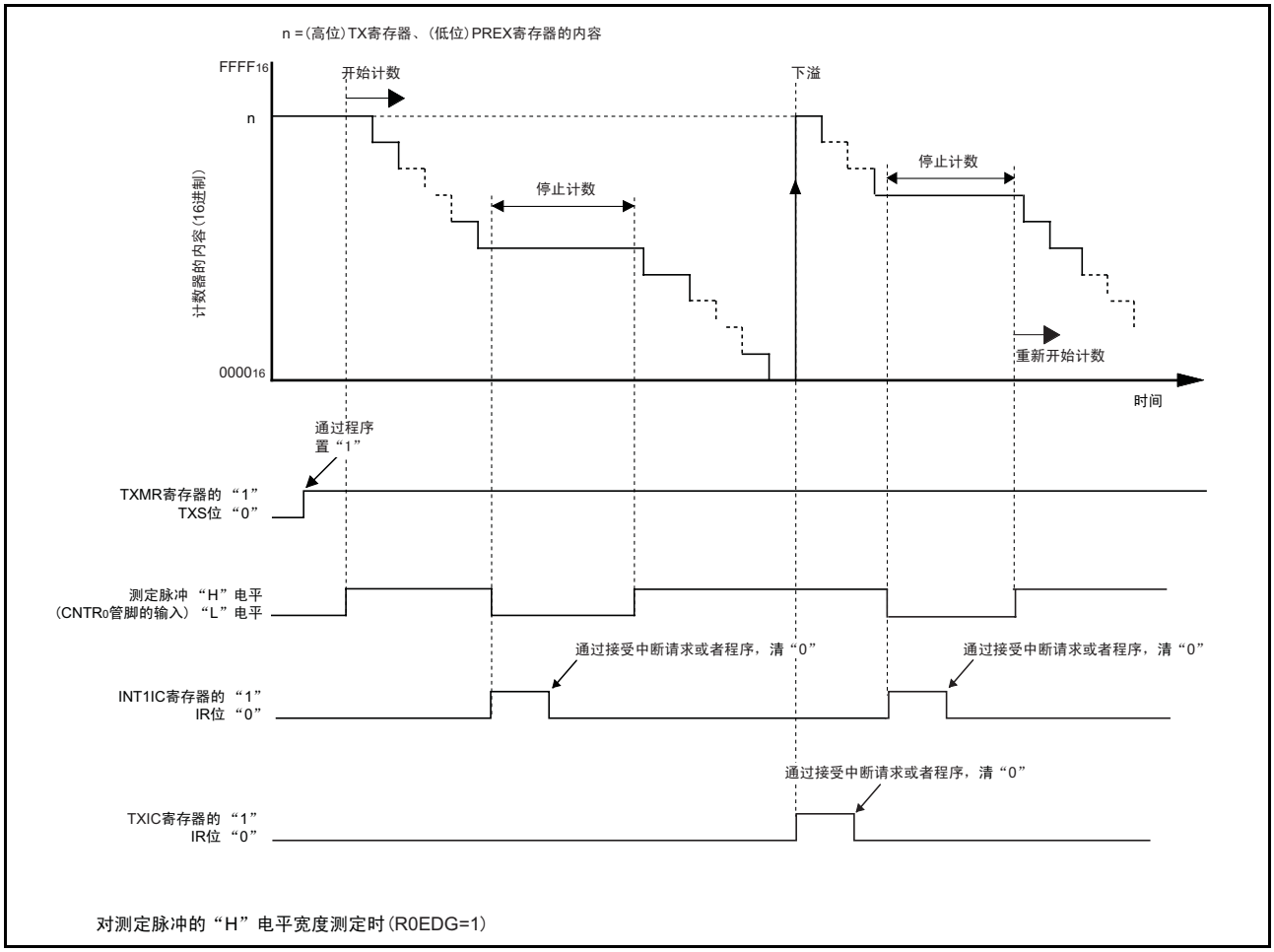



图 13.8 脉冲宽度测定模式时的运行例子

### 13.1.5 脉冲周期测定模式

它是测定来自 $\overline{INT_1}$/CNTR0 管脚输入的外部信号脉冲周期的模式（表 13.6）。脉冲周期测定模式时的 TXMR 寄存器如图 13.9 所示，运行例子如图 13.10 所示。

表 13.6 脉冲周期测定模式的说明

| 项目 | 说明 |
|---|---|
| 计数源 | $f_1$、 $f_2$、 $f_8$、 $f_{32}$ |
| 计数运行 | • 递减计数<br>• 在输入测定脉冲的有效边沿后，当预定标器 X 第 1 次下溢时，保持读缓冲器的内容，当预定标器 X 第 2 次下溢时，定时器 X 重新装入重加载寄存器的内容，然后继续计数 |
| 计数开始条件 | 给 TXMR 寄存器的 TXS 位写 “1”（开始计数） |
| 计数停止条件 | 给 TXMR 寄存器的 TXS 位写 “0”（停止计数） |
| 中断请求发生时序 | • 在定时器 X 下溢时或者重新装入时 [ 定时器 X 中断 ]<br>• 在 CNTR0 输入的上升沿或者下降沿 （在测定期间结束时） [$\overline{INT1}$ 中断 ] |
| $\overline{INT_1}$/CNTR0 管脚功能 | 测定脉冲输入 （注 1）（$\overline{INT1}$ 中断输入） |
| $\overline{CNTR_0}$ 管脚功能 | 可编程输入 / 输出端口 |
| 读定时器 | 如果读 TX 寄存器，就读取读缓冲器的内容。<br>通过读 TX 寄存器，解除保持在读缓冲器中的值。 |
| 写定时器 | 如果给 TX 寄存器和 PREX 寄存器写数据，就写到各自的重加载寄存器和计数器 |
| 选择功能 | • $\overline{INT1}$/CNTR0 极性切换功能<br>能通过 R0EDG 位选择输入脉冲的测定期间 |

注 1. 必须输入长于预定标器 X 周期 2 倍的脉冲。另外，对于 “H” 电平宽度和 “L” 电平宽度，必须分别输入长于预定标器 X 周期的脉冲。如果输入短于预定标器 X 周期的脉冲，其输入可能被忽略。

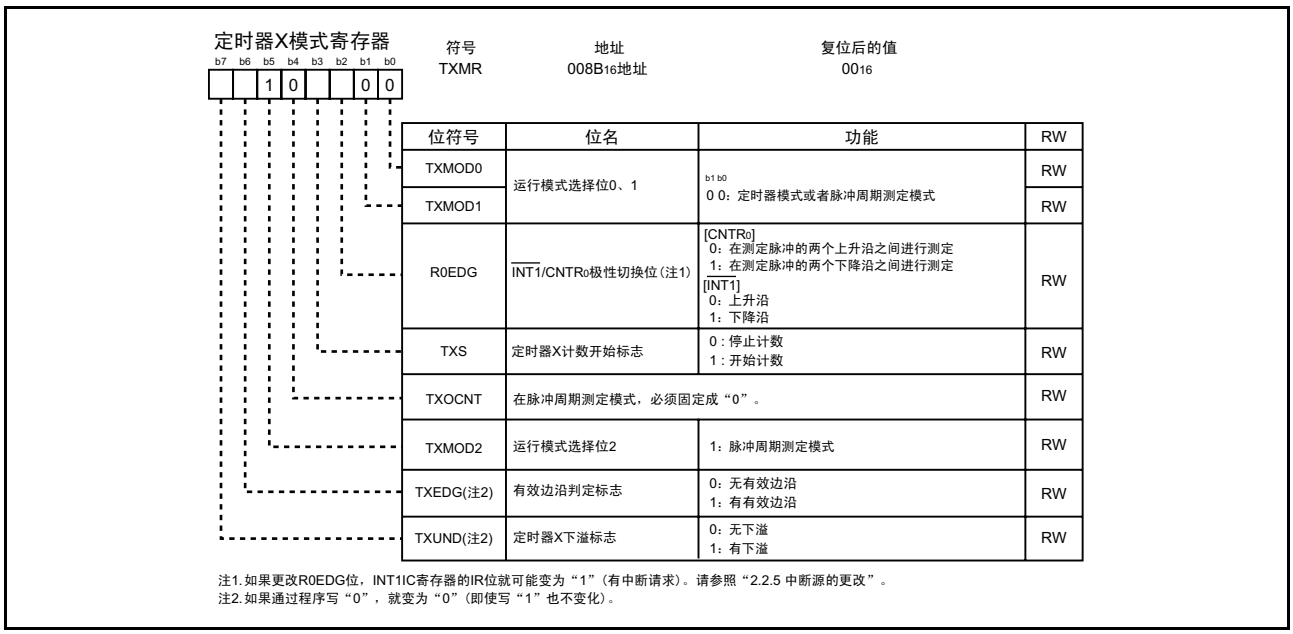
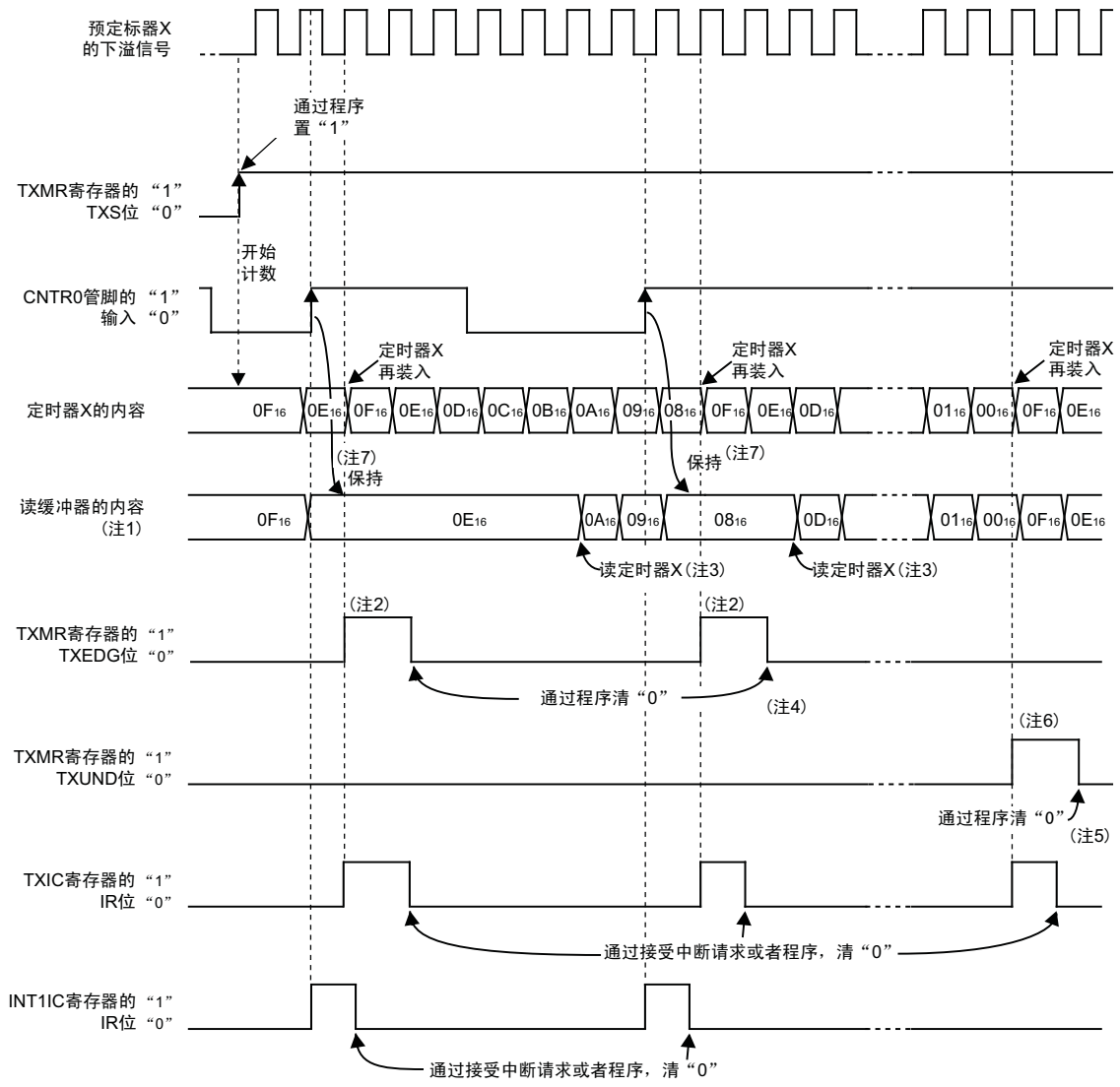



图 13.9 冲周期测定模式时的 TXMR 寄存器




TX寄存器的初始值为0F16，对测定脉冲的上升沿到下一个上升沿的期间进行测定的情况(R0EDG＝0)。

注1. 如果在脉冲周期测定模式读TX寄存器，就能读取读缓冲器的内容。
注2. 当输入测定脉冲的有效边沿后，在第2次预定标器X的下溢时序，TXMR寄存器的TXEDG位变为“1”(有有效边沿)。
注3. 必须在TXEDG位被置“1”(有有效边沿)后到下一个有效边沿被输入为止的期间，读TX寄存器。
读取用的缓冲器内容被保持到读TX寄存器为止。因此，如果在输入有效边沿前不读TX寄存器，就保持前一个周期的测定结果。
注4. 在通过程序清“0”时，必须用MOV指令对TXMR寄存器的TXEDG位写“0”。同时，必须对TXUND位写“1”。
注5. 在通过程序清“0”时，必须用MOV指令对TXMR寄存器的TXUND位写“0”。同时，必须对TXEDG位写“1”。
注6. 在定时器X的下溢时序和由有效边沿输入产生的定时器X的再装入时序重叠时，TXUND位和TXEDG位都变成“1”。
此时，必须通过读缓冲器的内容来判断TXUND位的有效性。
注7. 在CNTR0的有效边沿输入时序为预定标器X的下溢信号的“H”区间时，此时的计数值为读取用的缓冲器内容。
在CNTR0的有效边沿输入时序为预定标器X的下溢信号的“L”区间时，下一个的计数值为读取用的缓冲器内容。

图 13.10 脉冲周期测定模式时的运行例子

## 13.2 定时器 Y

定时器 Y 是带有 8 位预定标器的 8 位定时器。作为重加载寄存器，定时器 Y 具有定时器 Y 主寄存器和定时器 Y 次寄存器 2 个。定时器 Y 的框图如图 13.11 所示，TYZMR、PREY、TYSC、TYPR、TYZOC、PUM、TCSS 寄存器如图 13.12 ～图 13.14 所示。定时器 Y 具有以下 2 种模式：

- 定时器模式　　对内部计数源计数的模式
- 可编程波形发生模式　连续输出任意脉冲宽度的模式

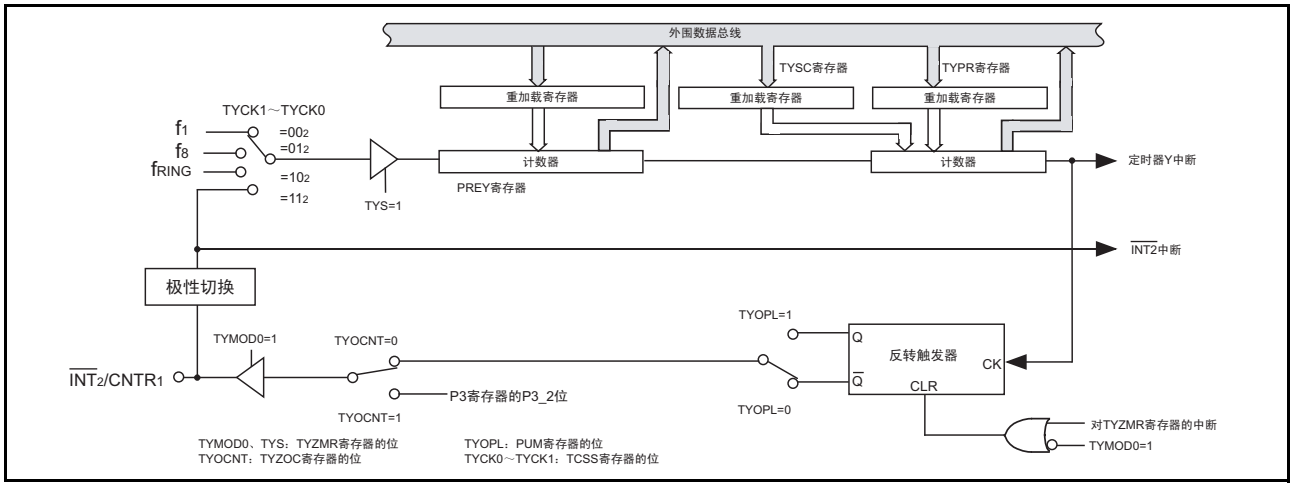



图 13.11　定时器 Y 框图

定时器Y、Z模式寄存器

| 符号 | 地址 | 复位后的值 |
|---|---|---|
| TYZMR | 0080$_{16}$地址 | 00$_{16}$ |

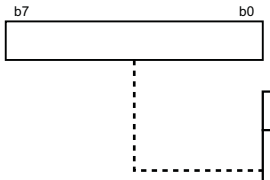
| b7 | b6 | b5 | b4 | b3 | b2 | b1 | b0 |
|---|---|---|---|---|---|---|---|
| | | | | | | | |

| 位符号 | 位名 | 功能 | RW |
|---|---|---|---|
| TYMOD0 | 定时器Y运行模式位 | 0：定时器模式<br>1：可编程波形发生模式 | RW |
| R1EDG | $\overline{\text{INT2}}$/CNTR1极性切换位（注1） | 0：上升沿<br>1：下降沿 | RW |
| TYWC | 定时器Y写控制位 | 功能根据运行模式而不同 | RW |
| TYS | 定时器Y计数开始标志 | 0：停止计数<br>1：开始计数 | RW |
| TZMOD0 | 定时器Z运行模式位 | b5 b4<br>0 0：定时器模式<br>0 1：可编程波形发生模式<br>1 0：可编程单触发发生模式<br>1 1：可编程等待单触发发生模式 | RW |
| TZMOD1 | | | RW |
| TZWC | 定时器Z写控制位 | 功能根据运行模式而不同 | RW |
| TZS | 定时器Z计数开始标志 | 0：停止计数<br>1：开始计数 | RW |

注1．如果改变R1EDG位，INT2IC寄存器的IR位就可能变为“1”（有中断请求）。请参照“2.2.5 中断源的更改”。

图 13.12　TYZMR 寄存器

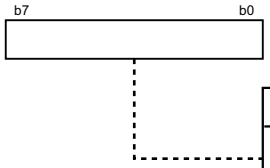
### 预定标器Y寄存器




| 符号 | 地址 | 复位后的值 |
|---|---|---|
| PREY | $0081_{16}$地址 | $FF_{16}$ |

| 模式 | 功能 | 设定范围 | RW |
|---|---|---|---|
| 定时器模式 | 对内部计数源或者CNTR1输入计数 | $00_{16}$～$FF_{16}$ | RW |
| 可编程波形发生模式 | 对内部计数源计数 | $00_{16}$～$FF_{16}$ | RW |

### 定时器Y次寄存器

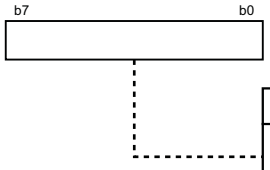



| 符号 | 地址 | 复位后的值 |
|---|---|---|
| TYSC | $0082_{16}$地址 | $FF_{16}$ |

| 模式 | 功能 | 设定范围 | RW |
|---|---|---|---|
| 定时器模式 | 无效 | —— | —— |
| 可编程波形发生模式 | 对预定标器Y的下溢计数（注1） | $00_{16}$～$FF_{16}$ | WO（注2） |

注1. 将TYPR寄存器和TYSC寄存器的值分别重新装入计数器，开始计数。
注2. 即使在次期间的计数中，也能通过TYPR寄存器读取计数值。

### 定时器Y主寄存器

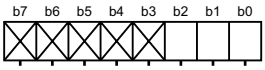



| 符号 | 地址 | 复位后的值 |
|---|---|---|
| TYPR | $0083_{16}$地址 | $FF_{16}$ |

| 模式 | 功能 | 设定范围 | RW |
|---|---|---|---|
| 定时器模式 | 对预定标器Y的下溢计数 | $00_{16}$～$FF_{16}$ | RW |
| 可编程波形发生模式 | 对预定标器Y的下溢计数（注1） | $00_{16}$～$FF_{16}$ | RW |

注1. 将TYPR寄存器和TYSC寄存器的值分别重新装入计数器，开始计数。

### 定时器Y、Z输出控制寄存器（注3）




| 符号 | 地址 | 复位后的值 |
|---|---|---|
| TYZOC | $008A_{16}$地址 | $00_{16}$ |

| 位符号 | 位名 | 功能 | RW |
|---|---|---|---|
| TZOS | 定时器Z单触发开始位（注1） | 0：停止单触发<br>1：开始单触发 | RW |
| TYOCNT | 定时器Y可编程<br>波形发生输出切换位（注2） | 0：输出可编程波形<br>1：输出$P3_2$管脚寄存器的值 | RW |
| TZOCNT | 定时器Z可编程<br>波形发生输出切换位（注2） | 0：输出可编程波形<br>1：输出$P3_1$管脚寄存器的值 | RW |
| $\overline{\text{(b7-b3)}}$ | 什么也不指定。<br>写时，只能写“0”。读时，值为“0”。 | | —— |

注1. 在单触发波形结束输出后，变为“0”。在单触发波形输出过程中，当通过将TYZMR寄存器的TZS位置“0”（停止计数）停止波形输出时，必须将TZOS位置“0”。
注2. 只在可编程波形发生模式时有效。
注3. 在TZOS位为“1”（在计数中），并且执行改变此寄存器的指令时，如果在指令执行中计数结束，TZOS位就自动变为“0”（停止单触发）。如果因此而发生问题，必须在TZOS位为“0”时执行改变此寄存器的指令。

图 13.13 PREY、 TYSC、 TYPR、 TYZOC 寄存器

### 定时器Y、Z输出波形控制寄存器

| b7 | b6 | b5 | b4 | b3 | b2 | b1 | b0 |
|---|---|---|---|---|---|---|---|
| | | | | 0 | 0 | 0 | 0 |

| 符号 | 地址 | 复位后的值 |
|---|---|---|
| PUM | 0084$_{16}$地址 | 00$_{16}$ |

| 位符号 | 位名 | 功能 | RW |
|---|---|---|---|
| $\overline{(b3\text{-}b0)}$ | 保留位 | 必须固定成“0”。 | RW |
| TYOPL | 定时器Y输出电平锁存 | 功能根据运行模式而不同。 | RW |
| TZOPL | 定时器Z输出电平锁存 | 功能根据运行模式而不同。 | RW |
| INOSTG | $\overline{INT_0}$管脚单触发控制位（定时器Z）（注2） | 0：$\overline{INT_0}$管脚单触发无效<br>1：$\overline{INT_0}$管脚单触发有效 | RW |
| INOSEG | $\overline{INT_0}$管脚单触发极性选择位（定时器Z）（注1） | 0：下降沿触发<br>1：上升沿触发 | RW |

注1. 只在INTEN寄存器的INT0PL位为“0”（单边沿）时，INOSEG位有效。
注2. 必须在设定INTEN寄存器的INT0EN位和PUM寄存器的INOSEG位后，将INOSTG位置“1”。

### 定时器计数源设定寄存器

| b7 | b6 | b5 | b4 | b3 | b2 | b1 | b0 |
|---|---|---|---|---|---|---|---|
| 0 | 0 | | | | | | |

| 符号 | 地址 | 复位后的值 |
|---|---|---|
| TCSS | 008E$_{16}$地址 | 00$_{16}$ |

| 位符号 | 位名 | 功能 | RW |
|---|---|---|---|
| TXCK0 | 定时器X计数源选择位（注1） | b1 b0<br>0 0：$f_1$<br>0 1：$f_8$<br>1 0：$f_{32}$<br>1 1：$f_2$ | RW |
| TXCK1 | | | RW |
| TYCK0 | 定时器Y计数源选择位（注1） | b3 b2<br>0 0：$f_1$<br>0 1：$f_8$<br>1 0：$f_{RING}$<br>1 1：选择$CNTR_1$管脚的输入 | RW |
| TYCK1 | | | RW |
| TZCK0 | 定时器Z计数源选择位（注1） | b5 b4<br>0 0：$f_1$<br>0 1：$f_8$<br>1 0：选择定时器Y下溢<br>1 1：$f_2$ | RW |
| TZCK1 | | | RW |
| $\overline{(b7\text{-}b6)}$ | 保留位 | 必须固定成“0” | RW |

注1. 不能在计数运行过程中切换计数源。在切换计数源时，必须停止定时器的计数。

图 13.14 PUM、 TCSS 寄存器

### 13.2.1 定时器模式

它是对内部生成的计数源计数的模式（表 13.7），也能对输入到 CNTR1 管脚的外部信号计数。在定时器模式时，不使用 TYSC 寄存器。定时器模式时的 TYZMR 和 PUM 寄存器如图 13.15 所示。

表 13.7 定时器模式的说明

| 项目 | 说明 |
|---|---|
| 计数源 | 输入到 $f_1$、 $f_8$、 $f_{RING}$、 CNTR1 管脚的外部信号 |
| 计数运行 | • 递减计数<br>• 在下溢时，重新装入重加载寄存器的内容，然后继续计数（在定时器 Y 下溢时，重新装入定时器 Y 主重加载寄存器的内容） |
| 分频比 | 1/(n+1)(m+1) n：PREY 寄存器的设定值、 m：TYPR 寄存器的设定值 |
| 计数开始条件 | 给 TYZMR 寄存器的 TYS 位写 “1”（开始计数） |
| 计数停止条件 | 给 TYZMR 寄存器的 TYS 位写 “0”（停止计数） |
| 中断请求发生时序 | 在定时器 Y 下溢时 [ 定时器 Y 中断 ] |
| $\overline{INT2}$/CNTR1 管脚功能 | 可编程输入 / 输出端口、计数源输入或者 $\overline{INT2}$ 中断输入<br>• 在 TCSS 寄存器的 TYCK1 ～ TYCK0 位为 “00b”、“01b” 或者 “10b”（定时器 Y 计数源为 $f_1$、 $f_8$ 或者 $f_{RING}$）时，为可编程输入 / 输出端口或者 $\overline{INT2}$ 中断输入<br>• 在 TYCK1 ～ TYCK0 位为 “11b”（定时器 Y 计数源为 CNTR1 输入）时，为计数源输入（$\overline{INT2}$ 中断输入） |
| 读定时器 | 如果读 TYPR 寄存器和 PREY 寄存器，就读取各自的计数值 |
| 写定时器（注 1） | 如果给 TYPR 寄存器和 PREY 寄存器写数据，就能通过程序选择是写到各自的重加载寄存器和计数器还是只写到各自的重加载寄存器 |
| 选择功能 | • 事件计数器功能<br>如果将 TYCK1 ～ TYCK0 位置 “$11_2$”，就对输入到 CNTR1 管脚的外部信号计数<br>• $\overline{INT2}$/CNTR1 极性切换位<br>能通过 R1EDG 位选择计数源的有效边沿 |

注 1. 在以下 2 项条件同时成立的状态下，如果给 TYPR 寄存器和 PREY 寄存器写数据，TYIC 寄存器的 IR 位就变为“1”（有中断请求）。
- TYZMR 寄存器的 TYWC 位为 “0”（同时写到重加载寄存器和计数器）
- TYS 位为 “1”（开始计数）

在此状态下对TYPR寄存器和PREY寄存器写数据时，必须在写之前禁止中断。

## 定时器Y、Z模式寄存器

| 符号 | 地址 | 复位后的值 |
|---|---|---|
| TYZMR | $0080_{16}$地址 | $00_{16}$ |

| b7 | b6 | b5 | b4 | b3 | b2 | b1 | b0 |
|---|---|---|---|---|---|---|---|
| | | | | | | | 0 |

| 位符号 | 位名 | 功能 | RW |
|---|---|---|---|
| TYMOD0 | 定时器Y运行模式位 | 0：定时器模式 | RW |
| R1EDG | $\overline{\text{INT2}}$/CNTR1极性切换位（注1） | 0：上升沿<br>1：下降沿 | RW |
| TYWC | 定时器Y写控制位（注2） | 0：对再装入寄存器和计数器写<br>1：只对再装入寄存器写 | RW |
| TYS | 定时器Y计数开始标志 | 0：停止计数<br>1：开始计数 | RW |
| TZMOD0 | 与定时器Z有关的位 | | RW |
| TZMOD1 | | | RW |
| TZWC | | | RW |
| TZS | | | RW |

注1. 如果改变R1EDG位，INT2IC寄存器的IR位就可能变为“1”（有中断请求）。请参照“2.2.5 中断源的更改”。
注2. 在TYS位为“1”（开始计数）时，TYWC位的设定值有效。在TYWC位为“0”时，对再装入寄存器和计数器写数据；
在TYWC位为“1”时，只对再装入寄存器写数据。
在TYS位为“0”（停止计数）时，与TYWC位的设定值无关，对再装入寄存器和计数器写数据。

## 定时器Y、Z波形输出控制寄存器

| 符号 | 地址 | 复位后的值 |
|---|---|---|
| PUM | $0084_{16}$地址 | $00_{16}$ |

| b7 | b6 | b5 | b4 | b3 | b2 | b1 | b0 |
|---|---|---|---|---|---|---|---|
| | | | | 0 | 0 | 0 | 0 |

| 位符号 | 位名 | 功能 | RW |
|---|---|---|---|
| $\overline{\text{(b3-b0)}}$ | 保留位 | 必须固定成“0”。 | RW |
| TYOPL | 定时器Y输出电平锁存 | 在定时器模式无效 | RW |
| TZOPL | 与定时器Z有关的位 | | RW |
| INOSTG | | | RW |
| INOSEG | | | RW |

图 13.15 定时器模式时的 TYZMR 和 PUM 寄存器

### 13.2.2 可编程波形发生模式

它是对 TYPR 寄存器和 TYSC 寄存器的值交替计数，每当计数器下溢时，反转从 CNTR1 管脚输出的信号的模式（表 13.8）。在计数开始时，从设定在 TYPR 寄存器的值进行计数。可编程波形发生模式时的 TYZMR 寄存器如图 13.16 所示，可编程波形发生模式时的定时器 Y 的运行例子如图 13.17 所示。

表 13.8 可编程波形发生模式的说明

| 项目 | 说明 |
|---|---|
| 计数源 | $f_1$、 $f_8$、 $f_{RING}$ |
| 计数运行 | • 递减计数<br>• 在下溢时，交替重新装入主重加载寄存器和次重加载寄存器的内容，然后继续计数 |
| 输出波形的宽度和周期 | 主期间：(n+1)(m+1)/fi<br>次期间：(n+1)(p+1)/fi<br>周期 ：(n+1) {(m+1)+(p+1)}/fi<br>n：PREY 寄存器的设定值、 m：TYPR 寄存器的设定值、 p：TYSC 寄存器的设定值<br>fi：计数源频率 |
| 计数开始条件 | 给 TYZMR 寄存器的 TYS 位写 “1”（开始计数） |
| 计数停止条件 | 给 TYZMR 寄存器的 TYS 位写 “0”（停止计数） |
| 中断请求发生时序 | 在从次期间的定时器 Y 下溢开始经过计数源的 1/2 周期后 （和 CNTR1 输出变化同时）<br>[ 定时器 Y 中断 ] |
| $\overline{INT2}$/CNTR1 管脚功能 | 脉冲输出<br>（在作为可编程输入 / 输出端口使用时，必须置为定时器模式） |
| 读定时器 | 如果读 TYPR 寄存器和 PREY 寄存器，就读取各自的计数值 （注 1） |
| 写定时器 | 如果给 TYPR 寄存器、 TYSC 寄存器以及 PREY 寄存器写数据，就只写到各自的重加载寄存器 （注 2） |
| 选择功能 | • 输出电平锁存选择功能<br>能通过 TYOPL 位选择主期间和次期间的输出电平<br>• 可编程波形发生输出切换功能<br>如果将 TYZOC 寄存器的 TYOCNT 位设定为 “0”，就与定时器 Y 下溢同步，反转 CNTR1 的输出；如果该位设定为 “1”，就从 CNTR1 输出 P3_2 位的值 （注 3）。 |

注 1. 即使在次期间，也必须读 TYPR 寄存器。

注 2. 通过对 TYPR 寄存器的写操作，设定在 TYPR 寄存器和 TYSC 寄存器的值才有效。波形的输出在给 TYPR 寄存器写数据后，从下一个主期间开始反映其设定值。

注 3. TYOCNT 位在以下时序时变为有效：
- 开始计数时
- 发生定时器 Y 中断请求时

因此，更改后的TYOCNT位被反映在下一个主期间的输出。

## 定时器Y、Z模式寄存器

| 符号 | 地址 | 复位后的值 |
|---|---|---|
| TYZMR | 0080$_{16}$地址 | 00$_{16}$ |

| b7 | b6 | b5 | b4 | b3 | b2 | b1 | b0 |
|---|---|---|---|---|---|---|---|
| | | | | | 1 | | 1 |

| 位符号 | 位名 | 功能 | RW |
|---|---|---|---|
| TYMOD0 | 定时器Y运行模式位 | 1：可编程波形发生模式 | RW |
| R1EDG | $\overline{\text{INT2}}$/CNTR1极性切换位（注1、注3） | 在可编程波形发生模式时无效 | RW |
| TYWC | 定时器Y写控制位 | 在可编程波形发生模式，必须置“1”（注2） | RW |
| TYS | 定时器Y计数开始标志 | 0：停止计数<br>1：开始计数 | RW |
| TZMOD0 | 与定时器Z有关的位 | | RW |
| TZMOD1 | | | RW |
| TZWC | | | RW |
| TZS | | | RW |

注1. 如果改变R1EDG位，INT2IC寄存器的IR位就可能变为“1”（有中断请求）。请参照“2.2.5 中断源的更改”。
注2. 在TYS位为“1”（开始计数）时，只对再装入寄存器写数据。
在TYS位为“0”（停止计数）时，对再装入寄存器和计数器写数据。
注3. TYMOD0位为“1”（可编程波形发生模式）时，不发生$\overline{\text{INT2}}$中断请求。

## 定时器Y、Z波形输出控制寄存器

| 符号 | 地址 | 复位后的值 |
|---|---|---|
| PUM | 0084$_{16}$地址 | 00$_{16}$ |

| b7 | b6 | b5 | b4 | b3 | b2 | b1 | b0 |
|---|---|---|---|---|---|---|---|
| | | | | 0 | 0 | 0 | 0 |

| 位符号 | 位名 | 功能 | RW |
|---|---|---|---|
| $\overline{\text{(b3-b0)}}$ | 保留位 | 必须置“0”。 | RW |
| TYOPL | 定时器Y输出电平锁存 | 0：在主期间，输出“H”电平<br>在次期间，输出“L”电平<br>在定时器停止时，输出“L”电平<br>1：在主期间，输出“L”电平<br>在次期间，输出“H”电平<br>在定时器停止时，输出“H”电平 | RW |
| TZOPL | 与定时器Z有关的位 | | RW |
| INOSTG | | | RW |
| INOSEG | | | RW |

图 13.16 可编程波形发生模式时的 TYZMR 和 PUM 寄存器

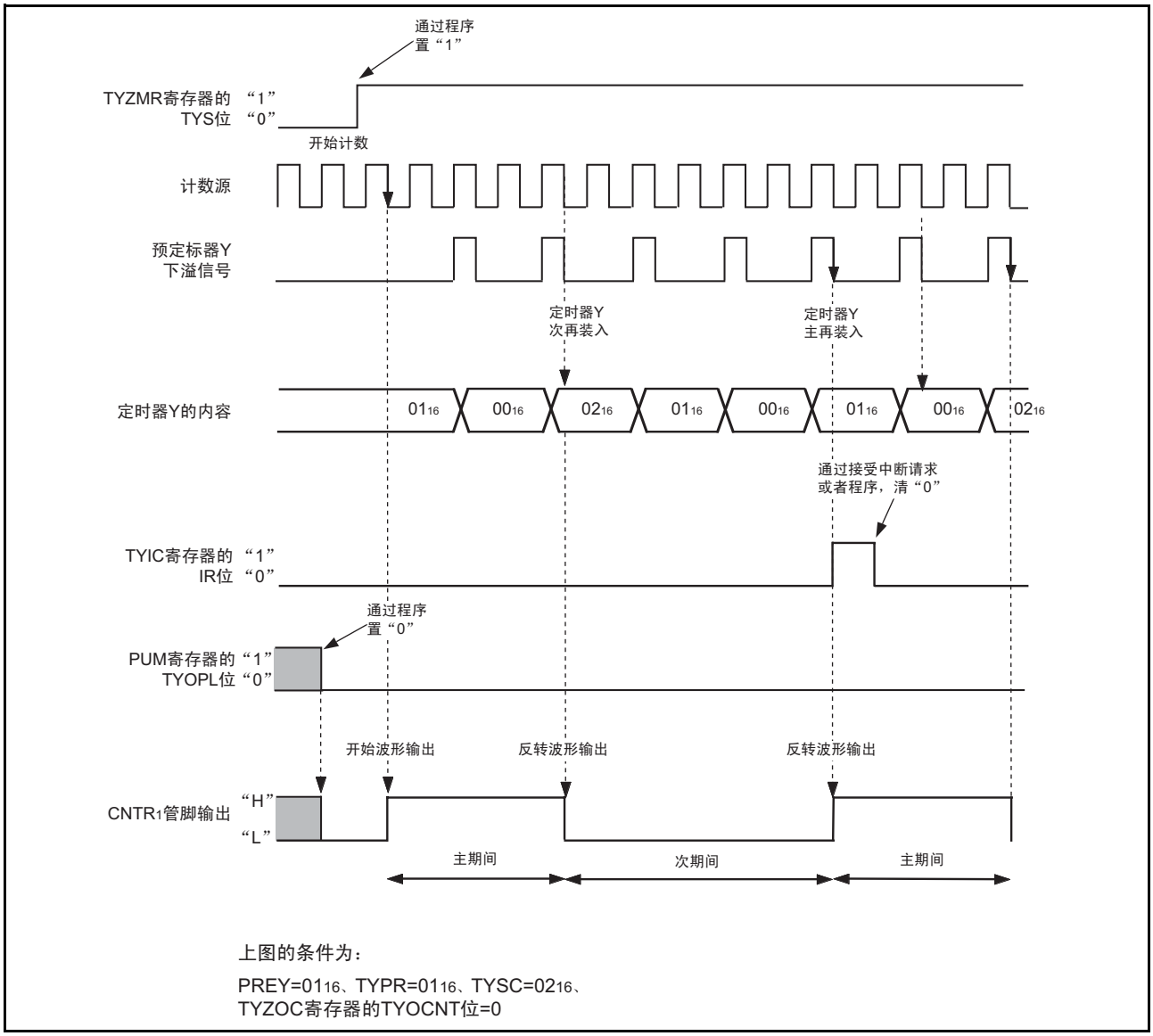



图 13.17 可编程波形发生模式时的定时器 Y 的运行例子

## 13.3 定时器 Z

定时器 Z 是带有 8 位预定标器的 8 位定时器。作为重加载寄存器，定时器 Z 具有定时器 Z 主寄存器和定时器 Z 次寄存器 2 个。定时器 Z 的框图如图 13.18 所示，TYZMR、PREZ、TZSC、TZPR、TYZOC、PUM 以及 TCSS 寄存器如图 13.19 ～图 13.21 所示。定时器 Z 具有以下 4 种模式：

- 定时器模式　　对内部计数源或者定时器 Y 下溢计数的模式
- 可编程波形发生模式　　连续输出任意脉冲宽度的模式
- 可编程单触发发生模式　　输出单触发脉冲的模式
- 可编程等待单触发发生模式　输出延迟单触发脉冲的模式

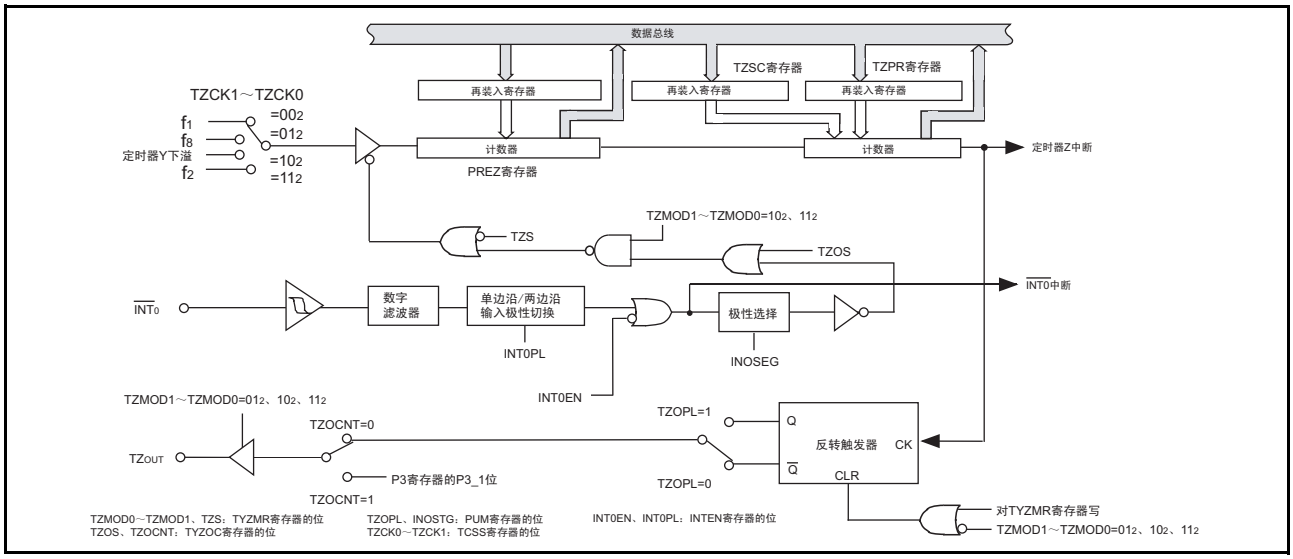



图 13.18 定时器 Z 框图

定时器Y、Z模式寄存器

| b7 | b6 | b5 | b4 | b3 | b2 | b1 | b0 |
|---|---|---|---|---|---|---|---|
| | | | | | | | |

| 符号 | 地址 | 复位后的值 |
|---|---|---|
| TYZMR | 0080$_{16}$地址 | 00$_{16}$ |

| 位符号 | 位名 | 功能 | RW |
|---|---|---|---|
| TYMOD0 | 定时器运行模式位 | 0：定时器模式<br>1：可编程波形发生模式 | RW |
| R1EDG | $\overline{\text{INT2}}$/CNTR1极性切换位（注1） | 0：上升沿<br>1：下降沿 | RW |
| TYWC | 定时器Y写控制位 | 功能根据运行模式而不同 | RW |
| TYS | 定时器Y计数开始标志 | 0：停止计数<br>1：开始计数 | RW |
| TZMOD0 | 定时器Z运行模式位 | b5 b4<br>0 0：定时器模式<br>0 1：可编程波形发生模式<br>1 0：可编程单触发发生模式<br>1 1：可编程等待单触发发生模式 | RW |
| TZMOD1 | | | RW |
| TZWC | 定时器Z写控制位 | 功能根据运行模式而不同 | RW |
| TZS | 定时器Z计数开始标志 | 0：停止计数<br>1：开始计数 | RW |

注1．如果改变R1EDG位，INT2IC寄存器的IR位就可能变为“1”（有中断请求）。请参照“2.2.5 中断源的更改”。

图 13.19 TYZMR 寄存器

预定标器Z寄存器

| b7 | b0 | 符号 | 地址 | 复位后的值 |
|---|---|---|---|---|
| | | PREZ | $0085_{16}$地址 | $FF_{16}$ |

| 模式 | 功能 | 设定范围 | RW |
|---|---|---|---|
| 定时器模式 | 对内部计数源或者定时器Y的下溢计数 | $00_{16}$～$FF_{16}$ | RW |
| 可编程波形发生模式 | 对内部计数源或者定时器Y的下溢计数 | $00_{16}$～$FF_{16}$ | RW |
| 可编程单触发发生模式 | 对内部计数源或者定时器Y的下溢计数 | $00_{16}$～$FF_{16}$ | RW |
| 可编程等待单触发发生模式 | 对内部计数源或者定时器Y的下溢计数 | $00_{16}$～$FF_{16}$ | RW |

定时器Z次寄存器

| b7 | b0 | 符号 | 地址 | 复位后的值 |
|---|---|---|---|---|
| | | TZSC | $0086_{16}$地址 | $FF_{16}$ |

| 模式 | 功能 | 设定范围 | RW |
|---|---|---|---|
| 定时器模式 | 无效 | —— | —— |
| 可编程波形发生模式 | 对预定标器Z的下溢计数（注1） | $00_{16}$～$FF_{16}$ | WO（注2） |
| 可编程单触发发生模式 | 无效 | —— | —— |
| 可编程等待单触发发生模式 | 对预定标器Z的下溢计数（对单触发宽度计数） | $00_{16}$～$FF_{16}$ | WO |

注1. 将TZPR寄存器和TZSC寄存器的值分别重新装入计数器，开始计数。
注2. 即使在次期间的计数过程中，也能通过TZPR寄存器读取计数值。

定时器Z主寄存器

| b7 | b0 | 符号 | 地址 | 复位后的值 |
|---|---|---|---|---|
| | | TZPR | $0087_{16}$地址 | $FF_{16}$ |

| 模式 | 功能 | 设定范围 | RW |
|---|---|---|---|
| 定时器模式 | 对预定标器Z的下溢计数 | $00_{16}$～$FF_{16}$ | RW |
| 可编程波形发生模式 | 对预定标器Z的下溢计数（注1） | $00_{16}$～$FF_{16}$ | RW |
| 可编程单触发发生模式 | 对预定标器Z的下溢计数（对单触发宽度计数） | $00_{16}$～$FF_{16}$ | RW |
| 可编程等待单触发发生模式 | 对预定标器Z的下溢计数（对等待期间计数） | $00_{16}$～$FF_{16}$ | RW |

注1. 将TZPR寄存器和TZSC寄存器的值分别重新装入计数器，开始计数。

定时器Y、Z输出控制寄存器（注3）

| b7 | b6 | b5 | b4 | b3 | b2 | b1 | b0 | 符号 | 地址 | 复位后的值 |
|---|---|---|---|---|---|---|---|---|---|---|
| | | | | | | | | TYZOC | $008A_{16}$地址 | $00_{16}$ |

| 位符号 | 位名 | 功能 | RW |
|---|---|---|---|
| TZOS | 定时器Z单触发开始位（注1） | 0：停止单触发<br>1：开始单触发 | RW |
| TYOCNT | 定时器Y可编程波形发生输出切换位（注2） | 0：输出可编程波形<br>1：输出$P3_2$管脚寄存器的值 | RW |
| TZOCNT | 定时器Z可编程波形发生输出切换位（注2） | 0：输出可编程波形<br>1：输出$P3_1$管脚寄存器的值 | RW |
| $(\overline{b7\text{-}b3})$ | 什么也不指定。<br>写时，只能写“0”。读时，值为“0”。 | | —— |

注1. 在单触发波形输出结束后，变为“0”。在单发波形输出过程中，当通过将TYZMR寄存器的TZS位置“0”停止波形输出时，必须将TZOS位置“0”。
注2. 只在可编程波形发生模式时有效。
注3. 在TZOS位为“1”（在计数中），并且执行改变此寄存器的指令时，如果在指令执行中计数结束，TZOS位就自动变为“0”（停止单触发）。如果因此而发生问题，必须在TZOS位为“0”时执行改变此寄存器的指令。

图 13.20 PREZ、 TZSC、 TZPR 以及 TYZOC 寄存器

## 定时器Y、Z波形输出控制寄存器

| b7 | b6 | b5 | b4 | b3 | b2 | b1 | b0 |
|---|---|---|---|---|---|---|---|
| | | | | 0 | 0 | 0 | 0 |

| 符号 | 地址 | 复位后的值 |
|---|---|---|
| PUM | 0084$_{16}$地址 | 00$_{16}$ |

| 位符号 | 位名 | 功能 | RW |
|---|---|---|---|
| (b3-b0) | 保留位 | 必须固定成“0”。 | RW |
| TYOPL | 定时器Y输出电平锁存 | 功能根据运行模式而不同。 | RW |
| TZOPL | 定时器Z输出电平锁存 | 功能根据运行模式而不同。 | RW |
| INOSTG | $\overline{INT_0}$管脚单触发控制位（定时器Z）（注2） | 0：$\overline{INT_0}$管脚单触发无效<br>1：$\overline{INT_0}$管脚单触发有效 | RW |
| INOSEG | $\overline{INT_0}$管脚单触发极性选择位（定时器Z）（注1） | 0：下降沿触发<br>1：上升沿触发 | RW |

注1. 只在INTEN寄存器的INT0PL位为“0”（单边沿）时，INOSEG位有效。
注2. 必须在设定INTEN寄存器的INT0EN位和PUM寄存器的INOSEG位后，将INOSTG位置“1”。

## 定时器计数源设定寄存器

| b7 | b6 | b5 | b4 | b3 | b2 | b1 | b0 |
|---|---|---|---|---|---|---|---|
| 0 | 0 | | | | | | |

| 符号 | 地址 | 复位后的值 |
|---|---|---|
| TCSS | 008E$_{16}$地址 | 00$_{16}$ |

| 位符号 | 位名 | 功能 | RW |
|---|---|---|---|
| TXCK0 | 定时器X计数源选择位（注1） | b1 b0<br>0 0：$f_1$<br>0 1：$f_8$<br>1 0：$f_{32}$<br>1 1：$f_2$ | RW |
| TXCK1 | | | RW |
| TYCK0 | 定时器Y计数源选择位（注1） | b3 b2<br>0 0：$f_1$<br>0 1：$f_8$<br>1 0：$f_{RING}$<br>1 1：选择$CNTR_1$管脚的输入 | RW |
| TYCK1 | | | RW |
| TZCK0 | 定时器Z计数源选择位（注1） | b5 b4<br>0 0：$f_1$<br>0 1：$f_8$<br>1 0：选择定时器Y下溢<br>1 1：$f_2$ | RW |
| TZCK1 | | | RW |
| (b7-b6) | 保留位 | 必须固定成“0”。 | RW |

注1. 不能在计数运行过程中切换计数源。在切换计数源时，必须停止定时器的计数。

图 13.21 PUM 和 TCSS 寄存器

### 13.3.1 定时器模式

它是对内部生成的计数源或者定时器 Y 下溢计数的模式（表 13.9）。在定时器模式时，不使用 TZSC 寄存器。定时器模式时的 TYZMR 和 PUM 寄存器如图 13.22 所示。

表 13.9 定时器模式的说明

| 项目 | 说明 |
|---|---|
| 计数源 | $f_1$、 $f_2$、 $f_8$、定时器 Y 的下溢 |
| 计数运行 | • 递减计数<br>• 在下溢时，重新装入重加载寄存器的内容，然后继续计数<br>（在定时器 Z 下溢时，重新装入定时器 Z 主重加载寄存器的内容） |
| 分频比 | 1/(n+1)(m+1) n：PREZ 寄存器的设定值、 m：TZPR 寄存器的设定值 |
| 计数开始条件 | 给 TYZMR 寄存器的 TZS 位写 “1”（开始计数） |
| 计数停止条件 | 给 TYZMR 寄存器的 TZS 位写 “0”（停止计数） |
| 中断请求发生时序 | 在定时器 Z 下溢时 [ 定时器 Z 中断 ] |
| TZOUT 管脚功能 | 可编程输入 / 输出端口 |
| $\overline{INT_0}$ 管脚功能 | 可编程输入 / 输出端口或者 $\overline{INT0}$ 中断输入 |
| 读定时器 | 如果读 TZPR 寄存器和 PREZ 寄存器，就读取各自的计数值 |
| 写定时器 （注 1） | 如果给 TZPR 寄存器和 PREZ 寄存器写数据，就能通过程序选择是写到各自的重加载寄存器和计数器双方还是只写到各自的重加载寄存器 |

注 1. 在以下 2 项条件同时成立的状态下，如果给 TZPR 寄存器或者 PREZ 寄存器写数据， TZIC 寄存器的 IR 位就变为 “1”（有中断请求）。
- TYZMR 寄存器的 TZWC 位为 “0”（同时写到重加载寄存器和计数器）
- TYZMR 寄存器的 TZS 位为 “1”（开始计数）

在此状态下对TZPR寄存器和PREZ寄存器写数据时，必须在写之前禁止中断。

## 定时器Y、Z模式寄存器

| 符号 | 地址 | 复位后的值 |
|---|---|---|
| TYZMR | 0080$_{16}$地址 | 00$_{16}$ |

| b7 | b6 | b5 | b4 | b3 | b2 | b1 | b0 |
|---|---|---|---|---|---|---|---|
| | | 0 | 0 | | | | |

| 位符号 | 位名 | 功能 | RW |
|---|---|---|---|
| TYMOD0 | 与定时器Y有关的位 | | RW |
| R1EDG | | | RW |
| TYWC | | | RW |
| TYS | | | RW |
| TZMOD0 | 定时器Z运行模式位 | b5 b4<br>0 0：定时器模式 | RW |
| TZMOD1 | | | RW |
| TZWC | 定时器Z写控制位（注1） | 0：对再装入寄存器和计数器写<br>1：只对再装入寄存器写 | RW |
| TZS | 定时器Z计数开始标志 | 0：停止计数<br>1：开始计数 | RW |

注1. 在TZS位为“1”（开始计数）时，TZWC位的设定值有效。在TZWC位为“0”时，对再装入寄存器和计数器写数据；
在TZWC位为“1”时，只对再装入寄存器写数据。
在TZS位为“0”（停止计数）时，与TZWC位的设定值无关，对再装入寄存器和计数器写数据。

## 定时器Y、Z波形输出控制寄存器

| 符号 | 地址 | 复位后的值 |
|---|---|---|
| PUM | 0084$_{16}$地址 | 00$_{16}$ |

| b7 | b6 | b5 | b4 | b3 | b2 | b1 | b0 |
|---|---|---|---|---|---|---|---|
| 0 | 0 | 0 | | 0 | 0 | 0 | 0 |

| 位符号 | 位名 | 功能 | RW |
|---|---|---|---|
| (b3-b0) | 保留位 | 必须固定成“0”。 | RW |
| TYOPL | 与定时器Y有关的位 | | RW |
| TZOPL | 定时器Z输出电平锁存 | 在定时器模式，必须固定成“0”。 | RW |
| INOSTG | $\overline{INT_0}$管脚单触发控制位 | 在定时器模式，必须固定成“0”。 | RW |
| INOSEG | $\overline{INT_0}$管脚单触发极性选择位 | 在定时器模式，必须固定成“0”。 | RW |

图 13.22 定时器模式时的 TYZMR 和 PUM 寄存器

### 13.3.2 可编程波形发生模式

它是对 TZPR 寄存器和 TYSC 寄存器的值交替计数，每当计数器下溢时，反转从 TZOUT 管脚输出的信号的模式（表 13.10）。在计数开始时，从设定在 TZPR 寄存器的值开始进行计数。可编程波形发生模式时的 TYZMR 和 PUM 寄存器如图 13.23 所示。由于定时器 Z 的可编程波形发生模式和定时器 Y 的可编程波形发生模式的运行相同，因此运行例子请参照图 13.17 （可编程波形发生模式时的定时器 Y 的运行例子）。

表 13.10 可编程波形发生模式的说明

| 项目 | 说明 |
|---|---|
| 计数源 | $f_1$、 $f_2$、$f_8$、定时器 Y 下溢 |
| 计数运行 | • 递减计数<br>• 在下溢时，交替重新装入主重加载寄存器和次重加载寄存器的内容，然后继续计数 |
| 输出波形的宽度和周期 | 主期间：(n+1)(m+1)/fi<br>次期间：(n+1)(p+1)/fi<br>周期 ：(n+1) {(m+1)+(p+1)}/fi<br>n：PREZ 寄存器的设定值、 m：TZPR 寄存器的设定值、 p：TZSC 寄存器的设定值<br>fi：计数源频率 |
| 计数开始条件 | 给 TYZMR 定时器的 TZS 位写 “1”（开始计数） |
| 计数停止条件 | 给 TYZMR 寄存器的 TZS 位写 “0”（停止计数） |
| 中断请求发生时序 | 在从次期间的定时器 Z 下溢开始经过计数源的 1/2 周期后<br>（和 TZOUT 输出变化同时） [ 定时器 Z 中断 ] |
| TZOUT 管脚功能 | 脉冲输出<br>（在作为可编程输入 / 输出端口使用时，必须置为定时器模式） |
| $\overline{INT0}$ 管脚功能 | 可编程输入 / 输出端口或者 $\overline{INT0}$ 中断输入 |
| 读定时器 | 如果读 TZPR 寄存器和 PREZ 寄存器，就读取各自的计数值 （注 1） |
| 写定时器 | 如果给 TZPR 寄存器、 TZSC 寄存器以及 PREZ 寄存器写数据，就只写到各自的<br>重加载寄存器 （注 2） |
| 选择功能 | • 输出电平锁存选择功能<br>能通过 TZOP 选择主期间和次期间的输出电平<br>• 可编程波形发生切换功能<br>如果将 TYZOC 寄存器的 TZOCNT 位设定为“0”，就与定时器 Z 下溢同步，反转 TZOUT 的输出；如果该位设定为 “1”，就从 TZOUT 输出 P3_1 位的值 （注 3）。 |

注 1. 即使在对次期间计数中，也必须读 TZPR 寄存器。

注 2. 通过对 TZPR 寄存器写操作，设定在 TZPR 寄存器和 TZSC 寄存器的值有效。波形的输出在给 TZPR 寄存器写数据后，从下一个主期间开始反映其设定值。

注 3. TZOCNT 位在以下时序变为有效：
- 开始计数时
- 发生定时器 Z 中断请求时

因此，更改后的TZOCNT位被反映在下一个主期间的输出。

## 定时器Y、Z模式寄存器

| b7 | b6 | b5 | b4 | b3 | b2 | b1 | b0 |
|---|---|---|---|---|---|---|---|
| | 1 | 0 | 1 | | | | |

| 符号 | 地址 | 复位后的值 |
|---|---|---|
| TYZMR | $0080_{16}$地址 | $00_{16}$ |

| 位符号 | 位名 | 功能 | RW |
|---|---|---|---|
| TYMOD0 | 与定时器Y有关的位 | | RW |
| R1EDG | | | RW |
| TYWC | | | RW |
| TYS | | | RW |
| TZMOD0 | 定时器Z运行模式位 | b5 b4<br>0 1：可编程波形发生模式 | RW |
| TZMOD1 | | | RW |
| TZWC | 定时器Z写控制位 | 在可编程波形发生模式，<br>必须固定成“1”。 （注1） | RW |
| TZS | 定时器Z计数开始标志 | 0：停止计数<br>1：开始计数 | RW |

注1. 在TZS位为“1”（开始计数）时，只对再装入寄存器写数据。
在TZS位为“0”（停止计数）时，对再装入寄存器和计数器写数据。

## 定时器Y、Z波形输出控制寄存器

| b7 | b6 | b5 | b4 | b3 | b2 | b1 | b0 |
|---|---|---|---|---|---|---|---|
| 0 | 0 | | | 0 | 0 | 0 | 0 |

| 符号 | 地址 | 复位后的值 |
|---|---|---|
| PUM | $0084_{16}$地址 | $00_{16}$ |

| 位符号 | 位名 | 功能 | RW |
|---|---|---|---|
| $(\overline{b3\text{-}b0})$ | 保留位 | 必须固定成“0”。 | RW |
| TYOPL | 与定时器Y有关的位 | | RW |
| TZOPL | 定时器Z输出电平锁存 | 0：在主期间，输出“H”电平<br>在次期间，输出“L”电平<br>在定时器停止时，输出“L”电平<br>1：在主期间，输出“L”电平<br>在次期间，输出“H”电平<br>在定时器停止时，输出“H”电平 | RW |
| INOSTG | $\overline{INT_0}$管脚单触发控制位 | 在可编程波形发生模式，<br>必须固定成“0”。 | RW |
| INOSEG | $\overline{INT_0}$管脚单触发极性选择位 | 在可编程波形发生模式，<br>必须固定成“0”。 | RW |

图 13.23 可编程波形发生模式时的 TYZMR 和 PUM 寄存器

### 13.3.3 可编程单触发发生模式

它是通过程序或者外部触发（$\overline{INT_0}$ 管脚的输入）从 TZOUT 管脚输出单触发脉冲的模式（表 13.11）。如果发生触发，就从此时起在经过任意时间（TZPR 寄存器的设定值）后，定时器只运行 1 次。在可编程单触发发生模式时，不使用 TZSC 寄存器。可编程单触发发生模式时的 TYZMR 和 PUM 寄存器如图 13.24 所示，可编程单触发发生模式时的运行例子如图 13.25 所示。

表 13.11 可编程单触发发生模式的说明

| 项目 | 说明 |
|---|---|
| 计数源 | $f_1$、$f_2$、$f_8$、定时器 Y 下溢 |
| 计数运行 | • 对 TZPR 寄存器的设定值递减计数<br>• 在下溢时，重新装入重加载寄存器的内容，然后停止计数，TZOS 位变为“0”（停止单触发）。<br>• 在计数结束时，重新装入重加载寄存器的内容，然后停止计数 |
| 单触发脉冲输出时间 | (n+1)(m+1)/fi<br>n：PREZ 寄存器的设定值、m：TZPR 寄存器的设定值、fi：计数源频率 |
| 计数开始条件 | • 给 TYZOC 寄存器的 TZOS 位写“1”（开始单触发）（注 1）<br>• 给 $\overline{INT_0}$ 管脚输入有效触发（注 2） |
| 计数停止条件 | • 在计数器的值为“$00_{16}$”，重新装入后<br>• 给 TYZMR 寄存器的 TZS 位写“0”（停止计数）<br>• 给 TYZOC 寄存器的 TZOS 位写“0”（停止单触发） |
| 中断请求发生时序 | 在从下溢开始经过计数源的 1/2 周期后（和结束从 TZOUT 管脚的波形输出同时）<br>[ 定时器 Z 中断 ] |
| TZOUT 管脚功能 | 脉冲输出<br>（在作为可编程输入 / 输出端口使用时，必须置为定时器模式） |
| $\overline{INT_0}$ 管脚功能 | 可编程输入 / 输出端口、$\overline{INT_0}$ 中断输入或者外部触发输入 |
| | • 在 PUM 寄存器的 INOSTG 位为“0”（$\overline{INT0}$ 管脚单触发无效）时，为可编程输入 / 输出端口或者 $\overline{INT0}$ 中断输入<br>• 在 PUM 寄存器的 INOSTG 位为“1”（$\overline{INT0}$ 管脚单触发有效）时，为外部触发输入（$\overline{INT0}$ 中断输入） |
| 读定时器 | 如果读 TZPR 寄存器和 PREZ 寄存器，就分别读取各自的计数值 |
| 写定时器 | 如果给 TZPR 寄存器和 PREZ 寄存器写数据，就只分别写到各自的重加载寄存器（注 3） |
| 选择功能 | • 输出电平锁存选择功能<br>能通过 TZOPL 位选择单触发脉冲波形的输出电平<br>• $\overline{INT_0}$ 管脚单触发控制功能和极性选择功能<br>能通过 INOSTG 位选择从 $\overline{INT_0}$ 管脚的触发输入是有效还是无效，通过 INOSEG 位选择有效触发极性。 |

注 1. 必须将 TYZMR 寄存器的 TZS 位置“1”（开始计数）。

注 2. 必须将 TZS 位置“1”（开始计数），将 INTEN 寄存器的 INT0EN 位置“1”（允许 $\overline{INT0}$ 输入），并且将 PUM 寄存器的 INOSTG 位置“1”（$\overline{INT0}$ 单触发有效）。
不接受计数中输入的触发，但是产生 $\overline{INT0}$ 中断请求。

注 3. 从对 TZPR 寄存器写数据后的下一个单触发脉冲开始，反映其设定值。

## 定时器Y、Z模式寄存器

| 符号 | 地址 | 复位后的值 |
|---|---|---|
| TYZMR | 0080$_{16}$地址 | 00$_{16}$ |

| b7 | b6 | b5 | b4 | b3 | b2 | b1 | b0 |
|---|---|---|---|---|---|---|---|
| | 1 | 1 | 0 | | | | |

| 位符号 | 位名 | 功能 | RW |
|---|---|---|---|
| TYMOD0 | 对定时器Y有关的位 | | RW |
| R1EDG | | | RW |
| TYWC | | | RW |
| TYS | | | RW |
| TZMOD0 | 定时器Z运行模式位 | b5 b4<br>1 0：可编程单触发发生模式 | RW |
| TZMOD1 | | | RW |
| TZWC | 定时器Z写控制位 | 在可编程单触发发生模式，<br>必须固定成“1”。（注1） | RW |
| TZS | 定时器Z计数开始标志 | 0：停止计数<br>1：开始计数 | RW |

注1. 在TZS位为“1”（开始计数）时，只对再装入寄存器写数据。
在TZS位为“0”（停止计数）时，对再装入寄存器和计数器写数据。

## 定时器Y、Z波形输出控制寄存器

| 符号 | 地址 | 复位后的值 |
|---|---|---|
| PUM | 0084$_{16}$地址 | 00$_{16}$ |

| b7 | b6 | b5 | b4 | b3 | b2 | b1 | b0 |
|---|---|---|---|---|---|---|---|
| | | | | 0 | 0 | 0 | 0 |

| 位符号 | 位名 | 功能 | RW |
|---|---|---|---|
| $\overline{(b3\text{-}b0)}$ | 保留位 | 必须固定成“0”。 | RW |
| TYOPL | 与定时器Y有关的位 | | RW |
| TZOPL | 定时器Z输出电平锁存 | 0：输出单触发脉冲“H”电平<br>在定时器停止时，输出“L”电平<br>1：输出单触发脉冲“L”电平<br>在定时器停止时，输出“H”电平 | RW |
| INOSTG | $\overline{INT_0}$管脚单触发控制位（注2） | 0：$\overline{INT_0}$管脚单触发无效<br>1：$\overline{INT_0}$管脚单触发有效 | RW |
| INOSEG | $\overline{INT_0}$管脚单触发极性选择位（注1） | 0：下降沿触发<br>1：上升沿触发 | RW |

注1. 只在INTEN寄存器的INT0PL位为“0”（单边沿）时，INOSEG位有效。
注2. 必须在设定INTEN寄存器的INT0EN位和PUM寄存器的INOSEG位后，将INOSTG位置“1”。
在将INOSTG位置“1”（$\overline{INT_0}$管脚单触发有效）时，必须设定INT0F寄存器的INT0F0～INT0F1位。
必须在将TYZMR寄存器的TZS位置“0”（停止计数）后，将INOSTG位置“0”（$\overline{INT_0}$管脚单触发无效）。

图 13.24 可编程单触发发生模式时的 TYZMR 和 PUM 寄存器

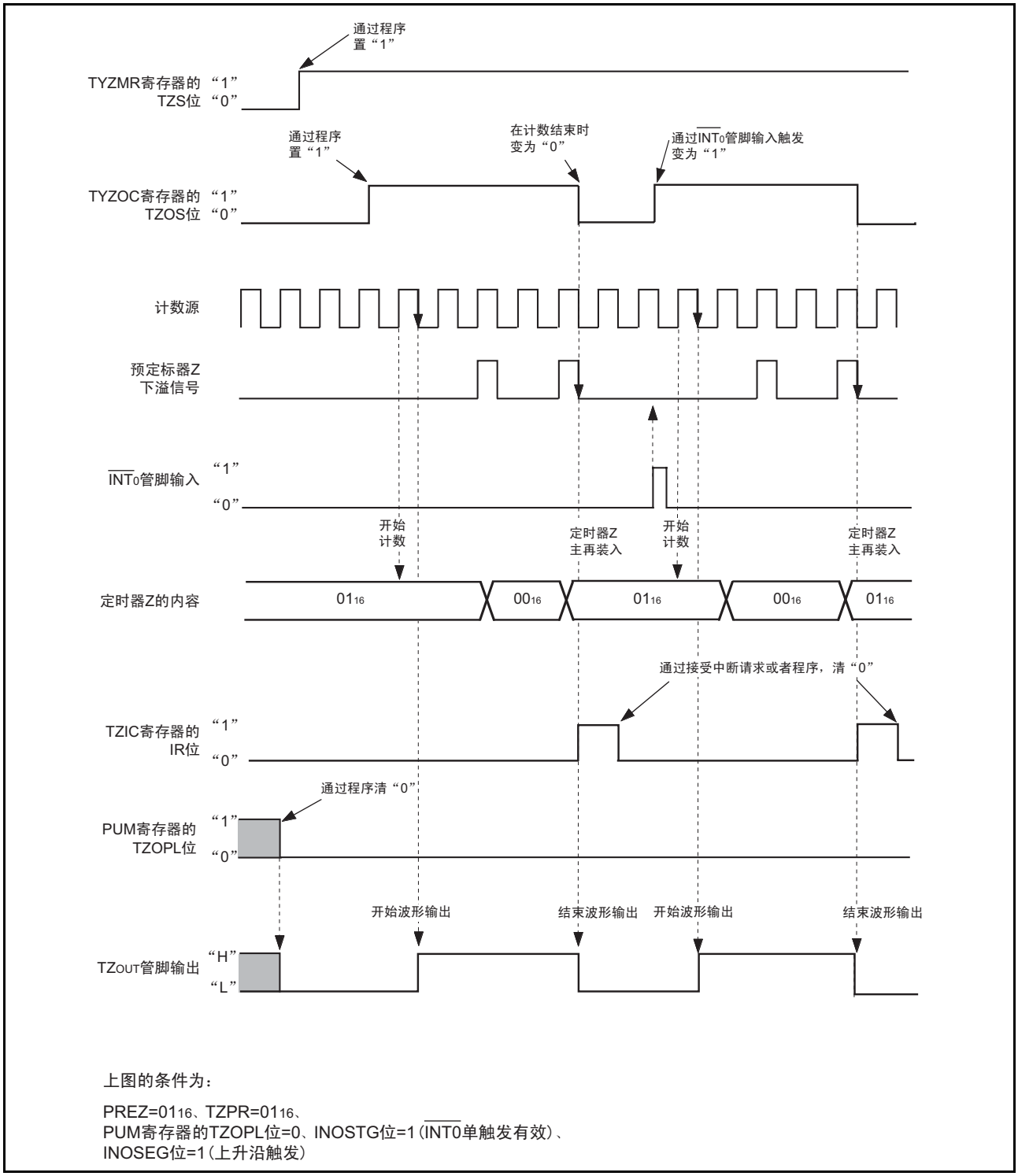



图 13.25 可编程单触发发生模式时的运行例子

### 13.3.4 可编程等待单触发发生模式

它是通过程序或者外部触发（$\overline{INT_0}$ 管脚的输入），在经过一定时间后从 TZOUT 管脚输出单触发脉冲的模式（表 13.12）。如果发生触发，就从此时开始，在经过任意时间 （TZPR 寄存器的设定值）后，只输出 1 次任意时间 （TZSC 寄存器的设定值）的脉冲。可编程等待单触发发生模式的 TYZMR 和 PUM 寄存器如图 13.26 所示，可编程等待单触发发生模式的运行例子如图 13.27 所示。

表 13.12 可编程等待单触发发生模式的说明

| 项目 | 说明 |
|---|---|
| 计数源 | $f_1$、 $f_2$、 $f_8$、定时器 Y 下溢 |
| 计数运行 | • 对定时器 Z 主寄存器的设定值递减计数<br>• 在定时器 Z 主寄存器的计数下溢时，重新装入定时器 Z 次寄存器的内容，然后继续计数<br>• 在定时器 Z 次寄存器的计数下溢时，重新装入定时器 Z 主寄存器的内容，然后停止计数， TZOS 位变为 “0”（停止单触发）。<br>• 在计数结束时，重新装入重加载寄存器的内容，然后停止计数 |
| 等待时间 | (n+1)(m+1)/fi<br>n：PREZ 寄存器的设定值、 m：TZPR 寄存器的设定值、 fi：计数源频率 |
| 单触发脉冲输出时间 | (n+1)(p+1)/fi<br>n：PREZ 寄存器的设定值、 p：TZSC 寄存器的设定值、 fi：计数源频率 |
| 计数开始条件 | • 给 TYZOC 寄存器的 TZOS 位写 “1”（开始单触发）（注 1）<br>• 给 $\overline{INT_0}$ 管脚输入有效触发 （注 2） |
| 计数停止条件 | • 在定时器 Z 次寄存器计数时的计数值为 “$00_{16}$”，重新装入后<br>• 给 TYZMR 寄存器的 TZS 位写 “0”（停止计数）<br>• 给 TYZOC 寄存器的 TZOS 位写 “0”（停止单触发） |
| 中断请求发生时序 | 从次期间的定时器 Z 下溢开始经过计数源的 1/2 周期后<br>（和结束从 TZOUT 管脚的波形输出同时） [ 定时器 Z 中断 ] |
| TZOUT 管脚功能 | 脉冲输出<br>（在作为可编程输入 / 输出端口使用时，必须置为定时器模式） |
| $\overline{INT_0}$ 管脚功能 | 可编程输入 / 输出端口、 $\overline{INT0}$ 中断输入或者外部触发输入 |
| | • 在 PUM 寄存器的 INOSTG 位为 “0”（$\overline{INT_0}$ 管脚单触发无效）时，为可编程输入 / 输出端口或者 $\overline{INT0}$ 中断输入<br>• 在 PUM 寄存器的 INOSTG 位为 “1”（$\overline{INT_0}$ 管脚单触发有效）时，为外部触发输入（$\overline{INT0}$ 中断输入） |
| 读定时器 | 如果读 TZPR 寄存器和 PREZ 寄存器，就读取各自的计数值 |
| 写定时器 | 如果给 TZPR 寄存器和 PREZ 寄存器写数据，就只写到各自的重加载寄存器 （注 3） |
| 选择功能 | • 输出电平锁存选择功能<br>能通过 TZOPL 位选择单触发脉冲的输出电平<br>• $\overline{INT_0}$ 管脚单触发控制功能和极性选择功能<br>能通过 INOSTG 位选择从 $\overline{INT_0}$ 管脚的触发输入是有效还是无效，通过 INOSEG 位选择有效触发极性。 |

注 1. 必须将 TYZMR 寄存器的 TZS 位置 “1”（开始计数）。

注 2. 必须将 TZS 位置 “1”（开始计数），将 INTEN 寄存器的 INT0EN 位置 “1”（$\overline{INT0}$ 输入允许），并且将 PUM 寄存器的 INOSTG 位置 “1”（$\overline{INT0}$ 单触发有效）。
不接受计数中输入的触发，但是产生 $\overline{INT0}$ 中断请求。

注 3. 从对 TZPR 寄存器写数据后的下一个单触发脉冲开始，反映其设定值。

## 定时器Y、Z模式寄存器

| 符号 | 地址 | 复位后的值 |
|---|---|---|
| TYZMR | 0080$_{16}$地址 | 00$_{16}$ |

| b7 | b6 | b5 | b4 | b3 | b2 | b1 | b0 |
|---|---|---|---|---|---|---|---|
| | 1 | 1 | 1 | | | | |

| 位符号 | 位名 | 功能 | RW |
|---|---|---|---|
| TYMOD0 | 与定时器Y有关的位 | | RW |
| R1EDG | | | RW |
| TYWC | | | RW |
| TYS | | | RW |
| TZMOD0 | 定时器Z动作模式位 | b5 b4<br>1 1：可编程等待单触发发生模式 | RW |
| TZMOD1 | | | RW |
| TZWC | 定时器Z写控制位 | 在可编程等待单触发发生模式，<br>必须固定成“1”。（注1） | RW |
| TZS | 定时器Z计数开始标志 | 0：停止计数<br>1：开始计数 | RW |

注1. 在TZS位为“1”（开始计数）时，只对再装入寄存器写数据。
在TZS位为“0”（停止计数）时，对再装入寄存器和计数器写数据。

## 定时器Y、Z波形输出控制寄存器

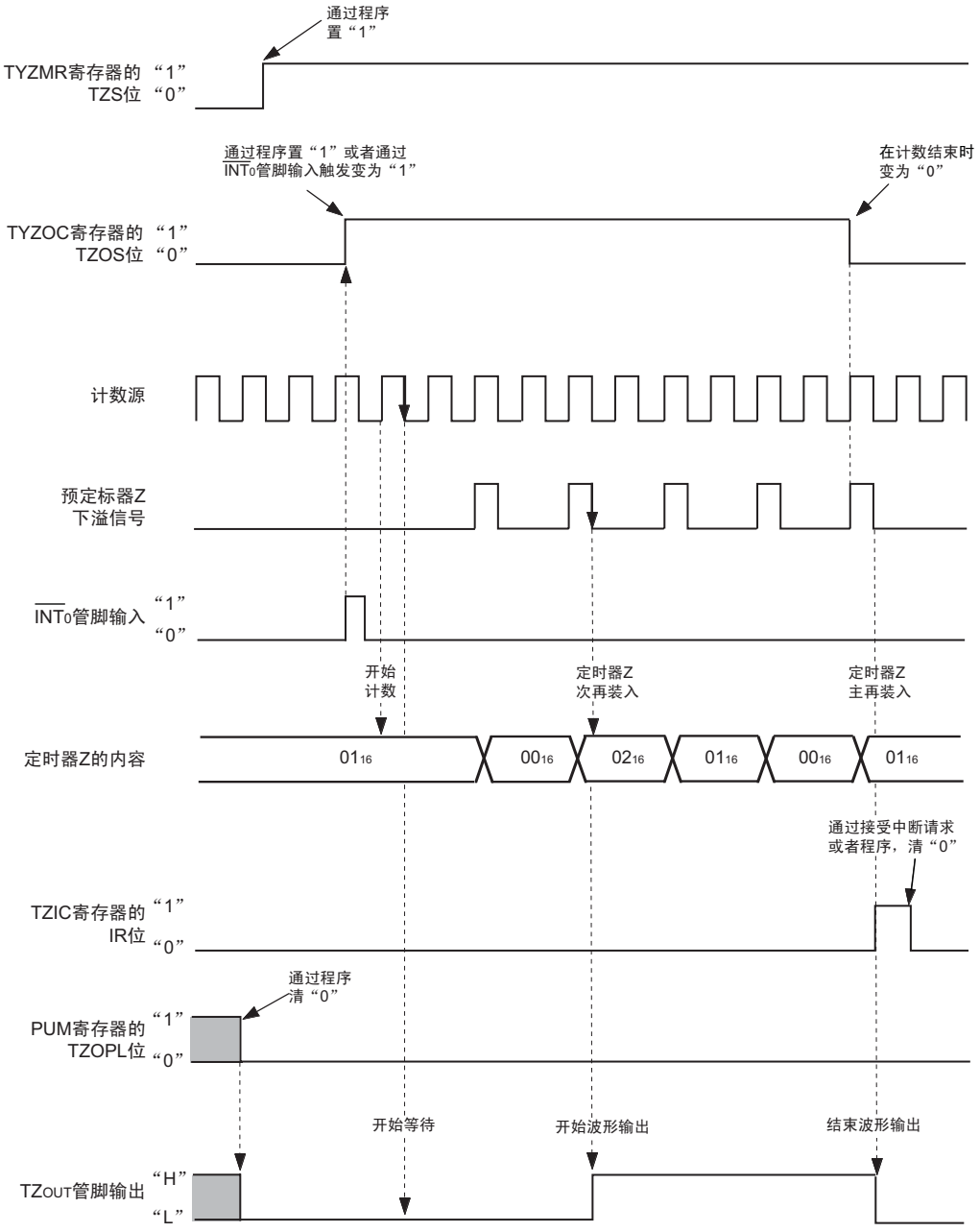
| 符号 | 地址 | 复位后的值 |
|---|---|---|
| PUM | 0084$_{16}$地址 | 00$_{16}$ |

| b7 | b6 | b5 | b4 | b3 | b2 | b1 | b0 |
|---|---|---|---|---|---|---|---|
| | | | | 0 | 0 | 0 | 0 |

| 位符号 | 位名 | 功能 | RW |
|---|---|---|---|
| (b3-b0) | 保留位 | 必须固定成“0”。 | RW |
| TYOPL | 与定时器Y有关的位 | | RW |
| TZOPL | 定时器Z输出电平锁存 | 0：输出单触发脉冲“H”电平<br>在定时器停止时，输出“L”电平<br>1：输出单触发脉冲“L”电平<br>在定时器停止时，输出“H”电平 | RW |
| INOSTG | $\overline{INT}_0$管脚单触发控制位（注2） | 0：$\overline{INT}_0$管脚单触发无效<br>1：$\overline{INT}_0$管脚单触发有效 | RW |
| INOSEG | $\overline{INT}_0$管脚单触发极性选择位（注1） | 0：下降沿触发<br>1：上升沿触发 | RW |

注1. 只在INTEN寄存器的INT0PL位为“0”（单边沿）时，INOSEG位有效。
注2. 必须在设定INTEN寄存器的INT0EN位和PUM寄存器的INOSEG位后，将INOSTG位置“1”。
在将INOSTG位置“1”（$\overline{INT}_0$管脚单触发有效）时，必须设定INT0F寄存器的INT0F0～INT0F1位。
必须在将TYZMR寄存器的TZS位置“0”（计数停止）后，将INOSTG位置“0”（$\overline{INT}_0$管脚单触发无效）。

图 13.26 可编程等待单触发发生模式时的 TYZMR 和 PUM 寄存器




上图的条件为：

PREZ=01 16、TZPR=01 16、TZSC=02 16、
PUM寄存器的TZOPL位=0、INOSTG位=1（$\overline{\text{INT0}}$单触发有效）、
INOSEG位=1（上升沿触发）

图 13.27 可编程等待单触发发生模式时的运行例子

## 13.4 定时器 C

定时器 C 是 16 位定时器。定时器 C 的框图如图 13.28 所示。定时器 C 将来自 TCIN 管脚的边沿输入或者 fRING128 时钟作为触发信号锁存定时器的值，并产生中断请求。另外，对于 TCIN 输入，由于内置数字滤波器，因此能防止由噪声引起的误动作。定时器 C 的规格如表 13.13 所示，TC、TM0、TCC0 以及 TCC1 寄存器如图 13.29 所示，定时器 C 的运行例子如图 13.30 所示。

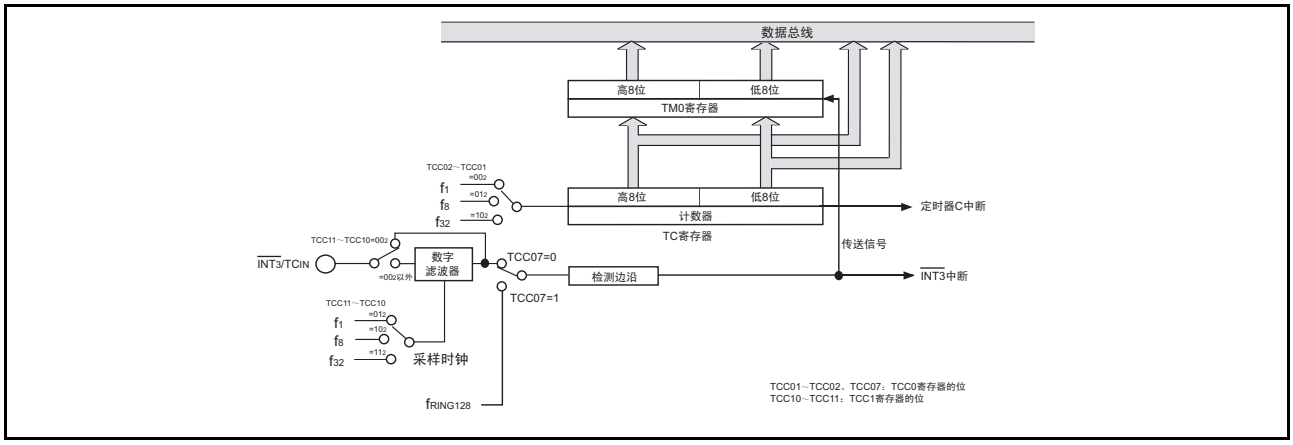



图 13.28 定时器 C 框图

表 13.13 定时器 C 的说明

| 项目 | 说明 |
|---|---|
| 计数源 | $f_1$、 $f_8$、 $f_{32}$ |
| 计数运行 | • 递增计数<br>• 在测定脉冲的有效边沿输入时，将 TC 寄存器的值传送给 TM0 寄存器<br>• 在计数停止时， TC 寄存器为 “$0000_{16}$” |
| 计数开始条件 | 给 TCC0 寄存器的 TCC00 位写 “1”（开始计数） |
| 计数停止条件 | 给 TCC0 寄存器的 TCC00 位写 “0”（停止计数） |
| 中断请求发生时序 | • 在测定脉冲的有效边沿输入时 [$\overline{INT3}$ 中断 ]（注 2）<br>• 在定时器 C 溢出时 [ 定时器 C 中断 ] |
| $\overline{INT3}$/TCIN 管脚功能 | 可编程输入 / 输出端口或者测定脉冲输入 （$\overline{INT3}$ 中断输入） |
| $P1_0$ ～ $P1_2$、 $P3_0$ ～ $P3_2$ 管脚功能 | 可编程输入 / 输出端口 |
| 计数器值初始化时序 | 在给 TCC0 寄存器的 TCC00 位写 “0”（停止计数）时 |
| 读定时器 （注 1） | • 如果读 TC 寄存器，就读取计数值<br>• 如果读 TM0 寄存器，就读取测定脉冲有效边沿时的计数值 |
| 写定时器 | 不能对 TC 寄存器和 TM0 寄存器写数据 |
| 选择功能 | • $\overline{INT3}$/TCIN 极性选择功能<br>能通过 TCC03 ～ TCC04 位选择测定脉冲的有效边沿<br>• 数字滤波器功能<br>能通过 TCC10 ～ TCC11 位选择数字滤波器采样频率<br>• 触发选择功能<br>能通过 TCC07 位选择 TCIN 输入或者 fRING128 |

注 1. 必须以 16 位单位读 TC 寄存器和 TM0 寄存器。
注 2. $\overline{INT3}$ 中断将发生由数字滤波器产生的延迟和计数源的 1 个周期 （最大）的延迟。

定时器C寄存器

(b15) b7 … (b8) b0 b7 … b0

| 符号 | 地址 | 复位后的值 |
|---|---|---|
| TC | $0091_{16}$-$0090_{16}$地址 | $0000_{16}$ |

| 功能 | RW |
|---|---|
| 对内部计数源计数<br>如果在TCC00为“0”（停止计数）时读，就读取“$0000_{16}$”。<br>如果在TCC00为“1”（开始计数）时读，就读取计数值。 | RO |

捕捉寄存器

(b15) b7 … (b8) b0 b7 … b0

| 符号 | 地址 | 复位后的值 |
|---|---|---|
| TM0 | $009D_{16}$-$009C_{16}$地址 | $0000_{16}$ |

| 功能 | RW |
|---|---|
| 在测定脉冲的有效边沿输入时，保存定时器C的计数值 | RO |

定时器C控制寄存器0

b7 b6 b5 b4 b3 b2 b1 b0
[ ] [0] [0] [ ] [ ] [ ] [ ] [ ]

| 符号 | 地址 | 复位后的值 |
|---|---|---|
| TCC0 | $009A_{16}$地址 | $00_{16}$ |

| 位符号 | 位名 | 功能 | RW |
|---|---|---|---|
| TCC00 | 定时器C计数开始位 | 0：停止计数<br>1：开始计数 | RW |
| TCC01 | 定时器C计数源选择位（注1） | b2 b1<br>0 0：$f_1$<br>0 1：$f_8$<br>1 0：$f_{32}$<br>1 1：不能设定 | RW |
| TCC02 | | | RW |
| TCC03 | $\overline{\text{INT3}}$中断和捕捉输入极性选择位（注1、注2） | b4 b3<br>0 0：上升沿<br>0 1：下降沿<br>1 0：两边沿<br>1 1：不能设定 | RW |
| TCC04 | | | RW |
| $\overline{\text{(b6-b5)}}$ | 保留位 | 必须固定成“0”。 | RW |
| TCC07 | $\overline{\text{INT3}}$中断和捕捉输入切换位（注1、注2） | 0：$\overline{\text{INT3}}$<br>1：$f_{RING128}$ | RW |

注1. 必须在TCC00位为“0”（停止计数）时，改变此位。
注2. 如果改变TCC03、TCC04和TCC07位，INT3IC寄存器的IR位就可能变为“1”（有中断请求）。请参照“2.2.5 中断源的更改”。

定时器C控制寄存器1

b7 b6 b5 b4 b3 b2 b1 b0
[0] [0] [0] [0] [0] [0] [ ] [ ]

| 符号 | 地址 | 复位后的值 |
|---|---|---|
| TCC1 | $009B_{16}$地址 | $00_{16}$ |

| 位符号 | 位名 | 功能 | RW |
|---|---|---|---|
| TCC10 | $\overline{\text{INT3}}$输入滤波器选择位（注1） | b1b0<br>0 0：无滤波器<br>0 1：有滤波器，通过f1采样<br>1 0：有滤波器，通过f8采样<br>1 1：有滤波器，通过f32采样 | RW |
| TCC11 | | | RW |
| $\overline{\text{(b7-b2)}}$ | 保留位 | 必须固定成“0”。 | RW |

注1. 在从$\overline{\text{INT3}}$管脚连续3次采样到相同值时，输入确定。

图 13.29 TC、 TM0、 TCC0 以及 TCC1 寄存器

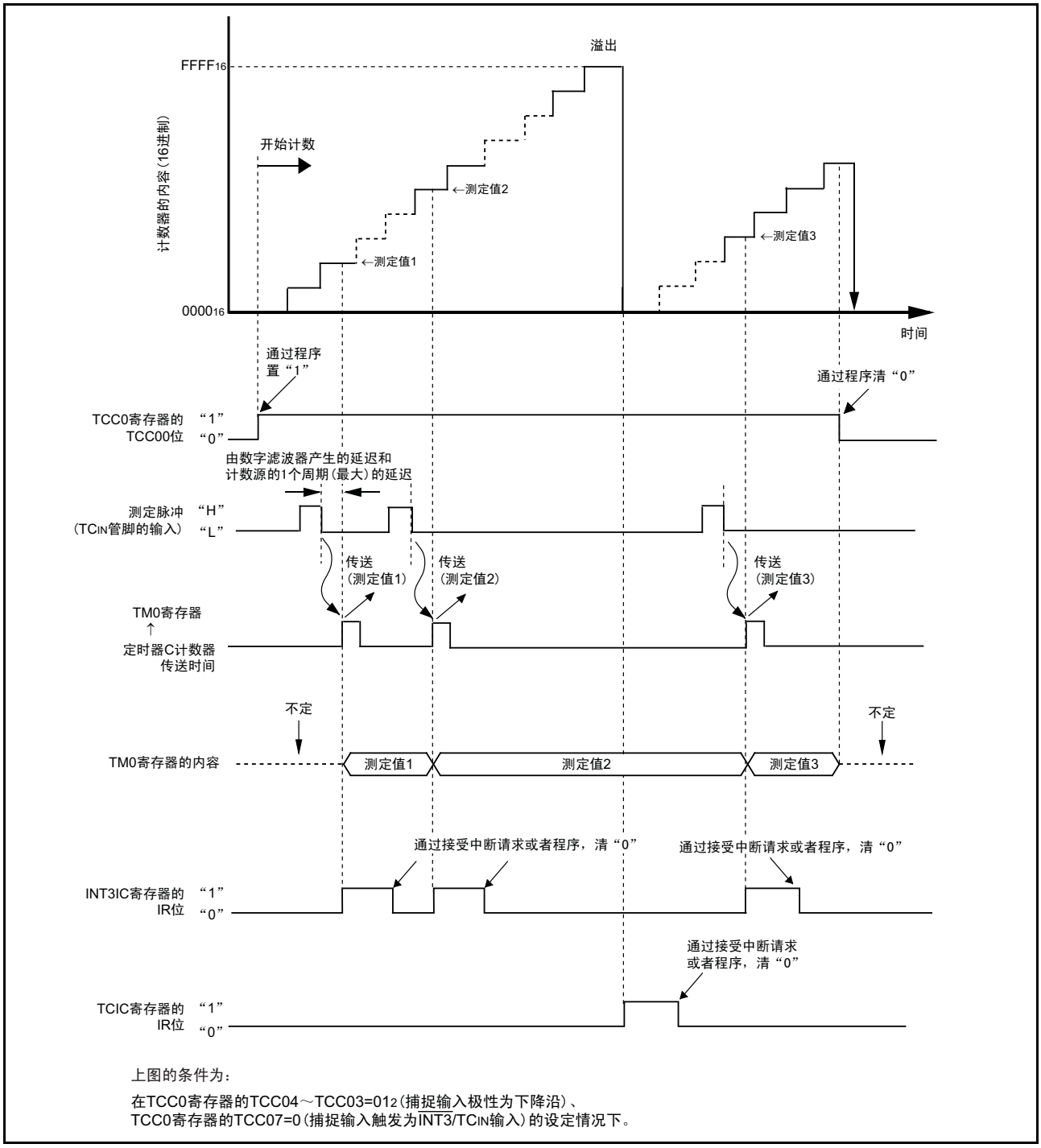



图 13.30 定时器 C 的运行例子

# 14. 串行接口

串行接口由 UART0 和 UART1 二个通道构成。 UART0 和 UART1 分别具有产生传送时钟的专用定时器，独立运行。

UARTi （i=0、 1）的框图如图 14.1 所示，发送部和接收部的框图如图 14.2 所示。

UART0 具有时钟同步串行 I/O 模式和异步串行 I/O 模式 （UART 模式） 2 种模式。

UART1 只有异步串行 I/O 模式 （UART 模式）。

有关 UARTi 的寄存器如图 14.3 ～图 14.5 所示。

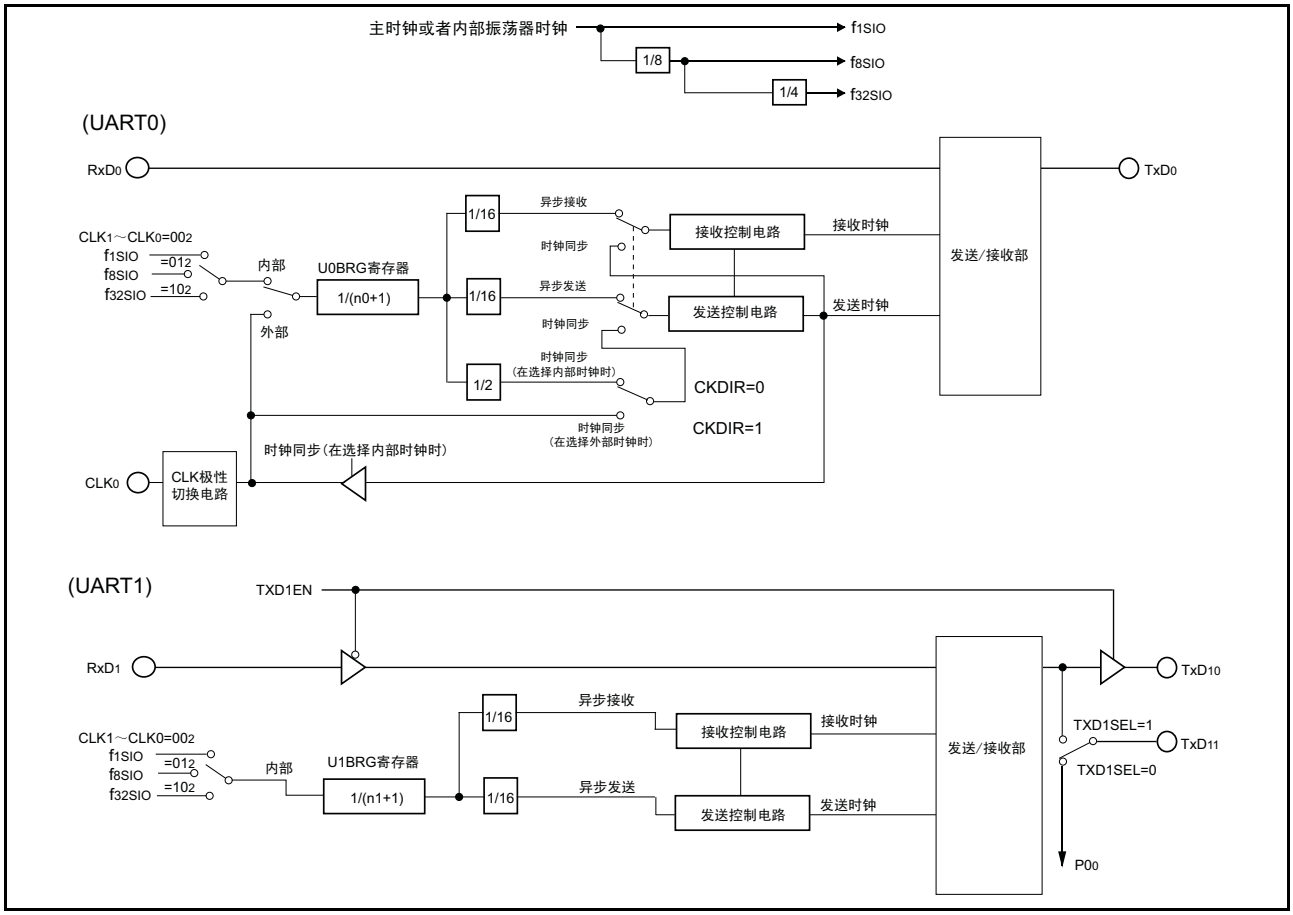



图 14.1 UARTi （i=0、 1）框图

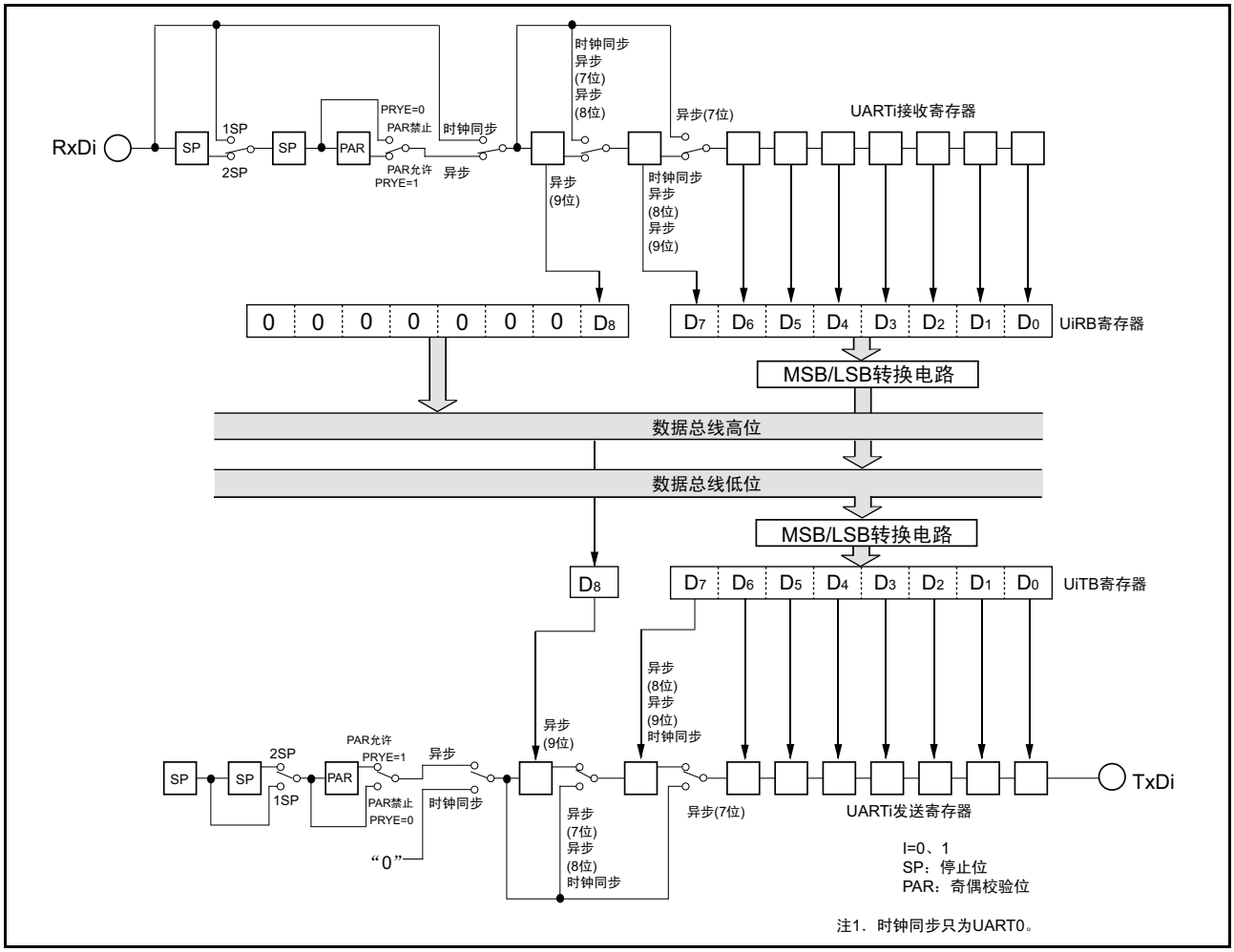
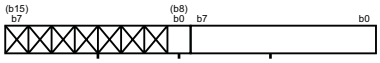



图 14.2 发送和接收部框图

UARTi发送缓冲寄存器（i=0～1）（注1、注2）

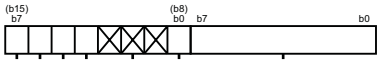



| 符号 | 地址 | 复位后的值 |
|---|---|---|
| U0TB | $00A3_{16}$-$00A2_{16}$地址 | 不定 |
| U1TB | $00AB_{16}$-$00AA_{16}$地址 | 不定 |

| 位符号 | 功能 | RW |
|---|---|---|
| (b8-b0) | 发送数据 | WO |
| (b15-b9) | 什么也不指定。<br>写时，只能写“0”。读时，值不定。 | — |

注1. 在传送数据长为9位时，必须按高位字节→低位字节的顺序写。
注2. 必须使用MOV指令写。

UARTi接收缓冲寄存器（i=0～1）（注1）

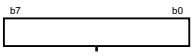



| 符号 | 地址 | 复位后的值 |
|---|---|---|
| U0RB | $00A7_{16}$-$00A6_{16}$地址 | 不定 |
| U1RB | $00AF_{16}$-$00AE_{16}$地址 | 不定 |

| 位符号 | 位名 | 功能 | RW |
|---|---|---|---|
| (b7-b0) | —— | 接收数据（$D_7$～$D_0$） | RO |
| (b8) | —— | 接收数据（$D_8$） | RO |
| (b11-b9) | 什么也不指定。<br>写时，只能写“0”。读时，值不定。 | | — |
| OER | 溢出错误标志（注2） | 0：无溢出错误<br>1：发生溢出错误 | RO |
| FER | 帧错误标志（注2） | 0：无帧错误<br>1：发生帧错误 | RO |
| PER | 奇偶校验错误标志（注2） | 0：无奇偶校验错误<br>1：发生奇偶校验错误 | RO |
| SUM | 总错误标志（注2） | 0：无错误<br>1：发生错误 | RO |

注1. 必须以16位单位读取UiRB寄存器。
注2. 在将UiMR寄存器的SMD2～SMD0位置“$000_2$”（串行I/O无效）时，或者在将UiC1寄存器的RE位置“0”（禁止接收）时，SUM、PER、FER和OER位变为“0”（无错误）（如果PER、FER和OER位全为“0”（无错误），SUM位就变为“0”（无错误））。
另外，在读取UiRB寄存器的高位字节时，PER和FER位变为“0”。

UARTi传送速度寄存器（i=0～1）（注1、注2、注3）



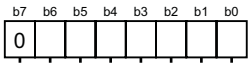

| 符号 | 地址 | 复位后的值 |
|---|---|---|
| U0BRG | $00A1_{16}$地址 | 不定 |
| U1BRG | $00A9_{16}$地址 | 不定 |

| 功能 | 设定范围 | RW |
|---|---|---|
| 如果设定值为n，BRGi就为计数源的n+1分频 | $00_{16}$～$FF_{16}$ | WO |

注1. 必须在发送/接收停止时写。
注2. 必须使用MOV指令写。
注3. 必须在设定UiC0寄存器的CLK0～CLK1位后，写UiBRG寄存器。

图 14.3 U0TB ～ U1TB、 U0RB ～ U1RB 以及 U0BRG ～ U1BRG 寄存器

UARTi发送/接收模式寄存器(i=0～1)

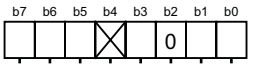



| 符号 | 地址 | 复位后的值 |
|---|---|---|
| U0MR | 00A016地址 | 0016 |
| U1MR | 00A816地址 | 0016 |

| 位符号 | 位名 | 功能 | RW |
|---|---|---|---|
| SMD0 | 串行I/O模式选择位(注2) | b2 b1 b0<br>0 0 0：串行I/O无效<br>0 0 1：时钟同步串行I/O模式<br>1 0 0：UART模式传送数据长7位<br>1 0 1：UART模式传送数据长8位<br>1 1 0：UART模式传送数据长9位<br>上记以外：不能设定 | RW |
| SMD1 | | | RW |
| SMD2 | | | RW |
| CKDIR | 内/外部时钟选择位(注3) | 0：内部时钟<br>1：外部时钟(注1) | RW |
| STPS | 停止位长选择位 | 0：1停止位<br>1：2停止位 | RW |
| PRY | 奇数校验奇/偶选择位 | 在PRYE=1时有效<br>0：奇校验<br>1：偶校验 | RW |
| PRYE | 奇偶校验允许位 | 0：禁止奇偶校验<br>1：允许奇偶校验 | RW |
| $\overline{(b7)}$ | 保留位 | 必须固定成“0”。 | RW |

注1. 必须将PD1寄存器的P1_6位置“0”(输入)。
注2. 必须将U1MR寄存器的SMD2～SMD0位置成“$000_2$”、“$100_2$”、“$101_2$”或者“$110_2$”。
注3. 在UART1，必须将CKDIR位置“0”(内部时钟)。

UARTi发送/接收控制寄存器0(i=0～1)



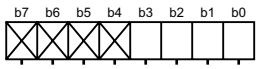

| 符号 | 地址 | 复位后的值 |
|---|---|---|
| U0C0 | 00A416地址 | 0816 |
| U1C0 | 00AC16地址 | 0816 |

| 位符号 | 位名 | 功能 | RW |
|---|---|---|---|
| CLK0 | BRG计数源选择位(注1) | b1 b0<br>0 0：选择$f_{1SIO}$<br>0 1：选择$f_{8SIO}$<br>1 0：选择$f_{32SIO}$<br>1 1：不能设定 | RW |
| CLK1 | | | RW |
| $\overline{(b2)}$ | 保留位 | 必须固定成“0”。 | RW |
| TXEPT | 发送寄存器空标志 | 0：发送寄存器中有数据(在发送中)<br>1：发送寄存器中无数据(发送结束) | RO |
| $\overline{(b4)}$ | 什么也不指定。<br>写时，只能写“0”。读时，值为“0”。 | | — |
| NCH | 数据输出选择位 | 0：TxDi管脚为CMOS输出<br>1：TxDi管脚为N沟道漏极开路输出 | RW |
| CKPOL | CLK极性选择位 | 0：在传送时钟的下降沿输出发送数据，在上升沿输入接收数据<br>1：在传送时钟的上升沿输出发送数据，在下降沿输入接收数据 | RW |
| UFORM | 传送格式选择位 | 0：LSB先<br>1：MSB先 | RW |

注1. 改变BRG计数源时，必须重新设定UiBRG寄存器。

图 14.4 U0MR ～ U1MR 和 U0C0 ～ U1C0 寄存器

UARTi发送/接收控制寄存器1（i=0～1）

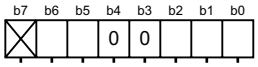



| 符号 | 地址 | 复位后的值 |
|---|---|---|
| U0C1 | 00A5$_{16}$地址 | 02$_{16}$ |
| U1C1 | 00AD$_{16}$地址 | 02$_{16}$ |

| 位符号 | 位名 | 功能 | RW |
|---|---|---|---|
| TE | 发送允许位 | 0：禁止发送<br>1：允许发送 | RW |
| TI | 发送缓冲器空标志 | 0：UiTB有数据<br>1：UiTB无数据 | RO |
| RE | 接收允许位（注1） | 0：禁止接收<br>1：允许接收 | RW |
| RI | 接收结束标志（注2） | 0：UiRB无数据<br>1：UiRB有数据 | RO |
| $\overline{(b7\text{-}b4)}$ | 什么也不指定。<br>写时，只能写“0”。读时，值为“0”。 | | — |

注1. 必须在设定UCON寄存器的TXD1EN位后，将UART1置成允许接收。
注2. 在读取UiRB寄存器的高位字节时，RI位变为“0”。

UART发送/接收控制寄存器2




| 符号 | 地址 | 复位后的值 |
|---|---|---|
| UCON | 00B0$_{16}$地址 | 00$_{16}$ |

| 位符号 | 位名 | 功能 | RW |
|---|---|---|---|
| U0IRS | UART0发送中断源选择位 | 0：发送缓冲器空(TI=1)<br>1：发送结束(TXEPT=1) | RW |
| U1IRS | UART1发送中断源选择位 | 0：发送缓冲器空(TI=1)<br>1：发送结束(TXEPT=1) | RW |
| U0RRM | UART0连续接收模式允许位 | 0：禁止连续接收模式<br>1：允许连续接收模式 | RW |
| $\overline{(b4\text{-}b3)}$ | 保留位 | 必须固定成“0”。 | RW |
| TXD1SEL | 端口TxD$_{11}$切换位（注2） | 0：输入/输出端口P0$_0$<br>1：TxD$_{11}$ | RW |
| TXD1EN | TxD$_{10}$/RxD$_1$选择位<br>（注1、注2） | 0：RxD$_1$<br>1：TxD$_{10}$ | RW |
| $\overline{(b7)}$ | 什么也不指定。<br>写时，只能写“0”。读时，值为“0”。 | | — |

注1. 在将端口P3$_7$用于接收时，必须清“0”（RxD$_1$）；在用于发送时，必须置“1”（TxD$_{10}$）。
另外，在接收时，必须将PD3寄存器的PD3_7位清“0”（输入模式）。
注2. 由于TXD1SE位和TXD1EN位是在运行时彼此独立的，所以不要同时置“1”。

图 14.5 U0C1 ～ U1C1 和 UCON 寄存器

## 14.1 时钟同步串行 I/O 模式

时钟同步串行 I/O 模式是用传送时钟进行发送和接收的模式，能通过 UART0 选择。时钟同步串行 I/O 模式的规格如表 14.1 所示，时钟同步串行 I/O 模式时使用的寄存器和设定值如表 14.2 所示。

表 14.1 时钟同步串行 I/O 模式的说明

| 项目 | 说明 |
|---|---|
| 传送数据格式 | • 传送数据长 8 位 |
| 传送时钟 | • U0MR 寄存器的 CKDIR 位为 “0”（内部时钟）：fi/(2(n+1)) fi=$f_{1SIO}$、$f_{8SIO}$、$f_{32SIO}$<br>n=UiBRG 寄存器的设定值 $00_{16}$ ～ $FF_{16}$<br>• CKDIR 位为 “1”（外部时钟）：从 CLK0 管脚输入 |
| 发送开始条件 | • 发送开始需要以下条件 （注 1）：<br>- U0C1 寄存器的 TE 位为 “1”（允许发送）<br>- U0C1 寄存器的 TI 位为 “0”（U0TB 寄存器有数据） |
| 接收开始条件 | • 接收开始需要以下条件 （注 1）：<br>- U0C1 寄存器的 RE 位为 “1”（允许接收）<br>- U0C1 寄存器的 TE 位为 “1”（允许发送）<br>- U0C1 寄存器的 TI 位为 “0”（U0TB 寄存器有数据） |
| 中断请求发生时序 | • 在发送时，能选择以下的任何一个条件：<br>- U0IRS 位为 “0”（发送缓冲器空）：<br>从 U0TB 寄存器给 UART0 发送寄存器传送数据时 （在发送开始时）<br>- U0IRS 位为 “1”（发送结束）：从 UARTi 发送寄存器，结束发送数据时<br>• 在接收时<br>- 从 UART0 接收寄存器给 U0RB 寄存器传送数据时 （在接收结束时） |
| 错误检测 | • 溢出错误 （注 2）<br>在读 U0RB 寄存器前，开始接收下一个数据，在接收下一个数据的 bit7 时发生 |
| 选择功能 | • CLK 极性选择<br>传送数据的输出和输入时序能选择传送时钟的上升沿或者下降沿<br>• LSB 先和 MSB 先选择<br>选择是从 bit0 还是从 bit7 开始发送和接收<br>• 连续接收模式选择<br>通过读 U0RB 寄存器，同时成为接收允许状态 |

注 1. 在选择外部时钟的情况下，当 U0C0 寄存器的 CKPOL 位为 “0”（在传送时钟的下降沿输出发送数据，在上升沿输入接收数据）时，必须在外部时钟为 “H”电平状态下满足条件；当 CKPOL 位为 “1”（在传送时钟的上升沿输出发送数据，在下降沿输入接收数据）时，必须在外部时钟为 “L”电平状态下满足条件。

注 2. 当发生溢出错误时， U0RB 寄存器的内容不定。另外， S0RIC 寄存器的 IR 位不变化。

表 14.2 时钟同步串行 I/O 模式时使用的寄存器和设定值

| 寄存器 | 位 | 功能 |
|---|---|---|
| U0TB | 0 ～ 7 | 设定发送数据 |
| U0RB | 0 ～ 7 | 能读取接收数据 |
| | OER | 溢出错误标志 |
| U0BRG | 0 ～ 7 | 设定传送速度 |
| U0MR | SMD2 ～ SMD0 | 必须设定成 “001₂” |
| | CKDIR | 选择内部时钟或者外部时钟 |
| U0C0 | CLK1 ～ CLK0 | 选择 U0BRG 寄存器的计数源 |
| | TXEPT | 发送寄存器空标志 |
| | NCH | 选择 TxD0 管脚的输出形式 |
| | CKPOL | 选择传送时钟的极性 |
| | UFORM | 选择 LSB 先或者 MSB 先 |
| U0C1 | TE | 在允许发送和接收时，必须置 “1” |
| | TI | 发送缓冲器空标志 |
| | RE | 在允许接收时，必须置 “1” |
| | RI | 接收结束标志 |
| UCON | U0IRS | 选择 UART0 发送中断源 |
| | U0RRM | 在使用连续接收模式时，必须置 “1” |
| | TXD1SEL | 必须置 “0” |
| | TXD1EN | 必须置 “0” |

注 1. 对在此表中没有记载的位，在时钟同步串行 I/O 模式时只能写 “0”。

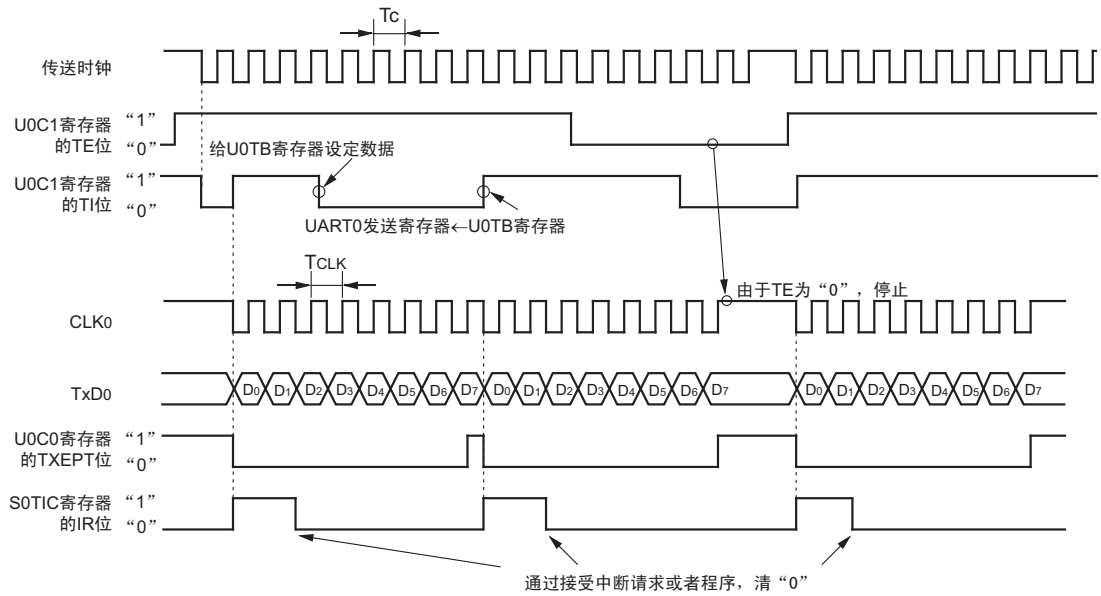
时钟同步串行 I/O 模式时的输入 / 输出管脚功能如表 14.3 所示。

在选择 UART0 的运行模式后到传送开始为止，TxD0 管脚输出 “H” 电平（在 NCH 位为 “1”（N 沟道漏极开路输出）时，为高阻抗状态）。

表 14.3 时钟同步串行 I/O 模式时的输入 / 输出管脚功能

| 管脚名称 | 功能 | 选择方法 |
|---|---|---|
| TxD0 （P14） | 输出串行数据 | （在只进行接收时，进行虚输出） |
| RxD0 （P15） | 输入串行数据 | PD1 寄存器的 PD1_5 位 =0<br>（在只进行发送时，能将 P15 作为输入端口使用） |
| CLK0 （P16） | 输出传送时钟 | U0MR 寄存器的 CKDIR 位 =0 |
| | 输入传送时钟 | U0MR 寄存器的 CKDIR 位 =1<br>PD1 寄存器的 PD1_6 位 =0 |

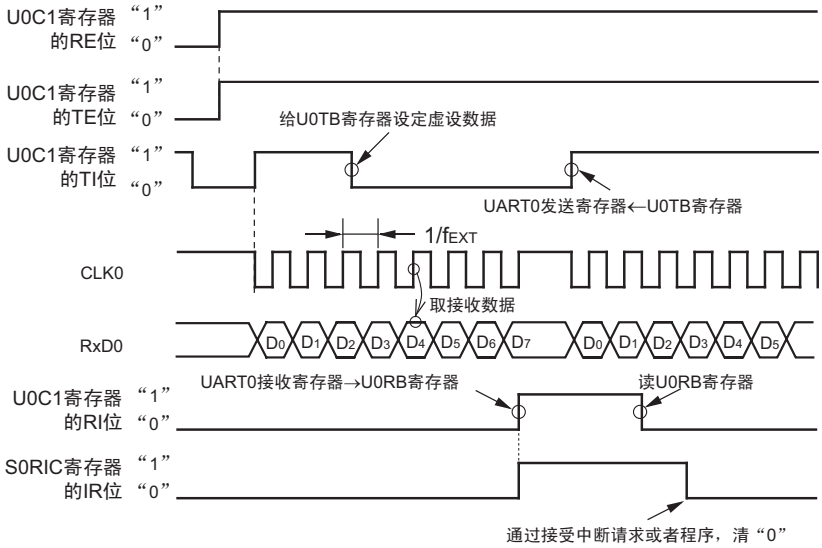
●发送时序的例子(在选择内部时钟时)




Tc=TCLK=2(n+1)/fi
fi：U0BRG的计数源的频率(f1SIO、f8SIO、f32SIO)
n：设定在U0BRG中的值

上述时序图的条件设定如下：
- ●U0MR寄存器的CKDIR位=0（内部时钟）
- ●U0C0寄存器的CKPOL位=0（在传送时钟的下降沿输出发送数据，在上升沿输入接收数据）
- ●UCON寄存器的U0IRS位=0（如果发送缓冲器为空，就发生中断请求）

●接收时序的例子(在选择外部时钟时)




上述时序图的条件设定如下：
- ●U0MR寄存器的CKDIR位=1 (外部时钟)
- ●U0C0寄存器的CKPOL位=0 (在传送时钟的下降沿输出发送数据，在上升沿输入接收数据)

在接收数据前的CLK0管脚的输入为"H"电平时，必须具备下面的条件：
- ●U0C1寄存器的TE位→"1"（允许发送）
- ●U0C1寄存器的RE位→"1"（允许接收）
- ●对U0TB寄存器写虚设数据

fEXT：外部时钟的频率

图 14.6 时钟同步串行 I/O 模式时的发送和接收时序例子

### 14.1.1 极性选择功能

传送时钟的极性如图 14.7 所示。能通过 U0C0 寄存器的 CKPOL 位，选择传送时钟的极性。

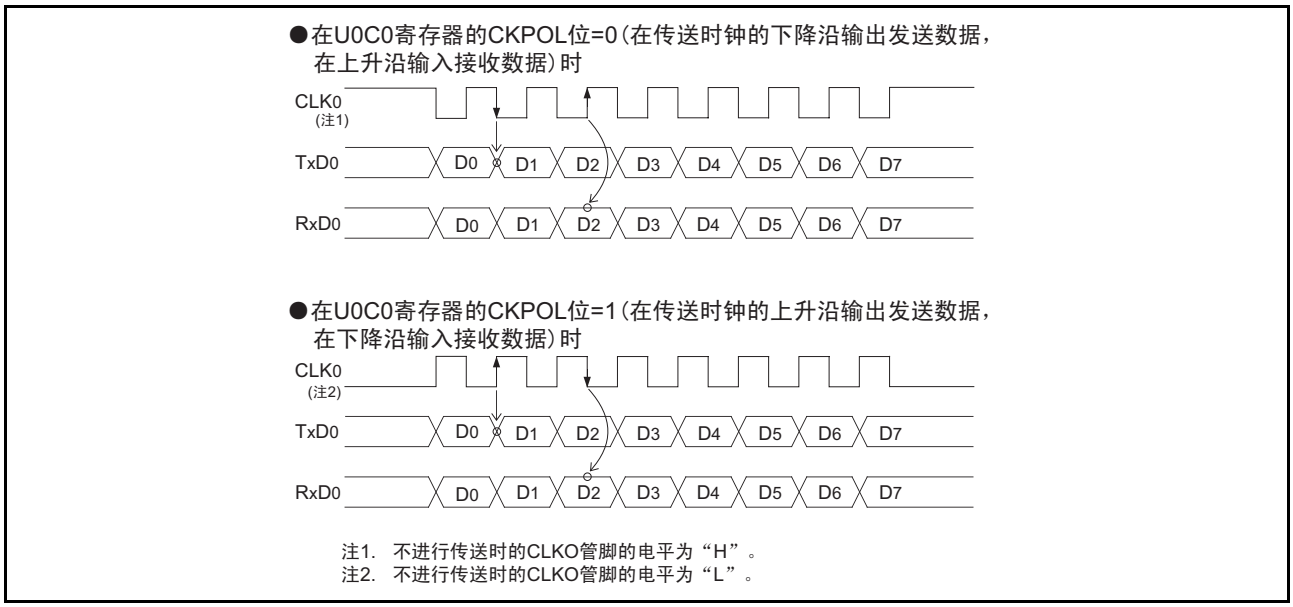



图 14.7 传送时钟的极性

### 14.1.2 LSB 先和 MSB 先的选择

传送格式如图 14.8 所示。能通过 U0C0 寄存器的 UFORM 位选择传送格式。

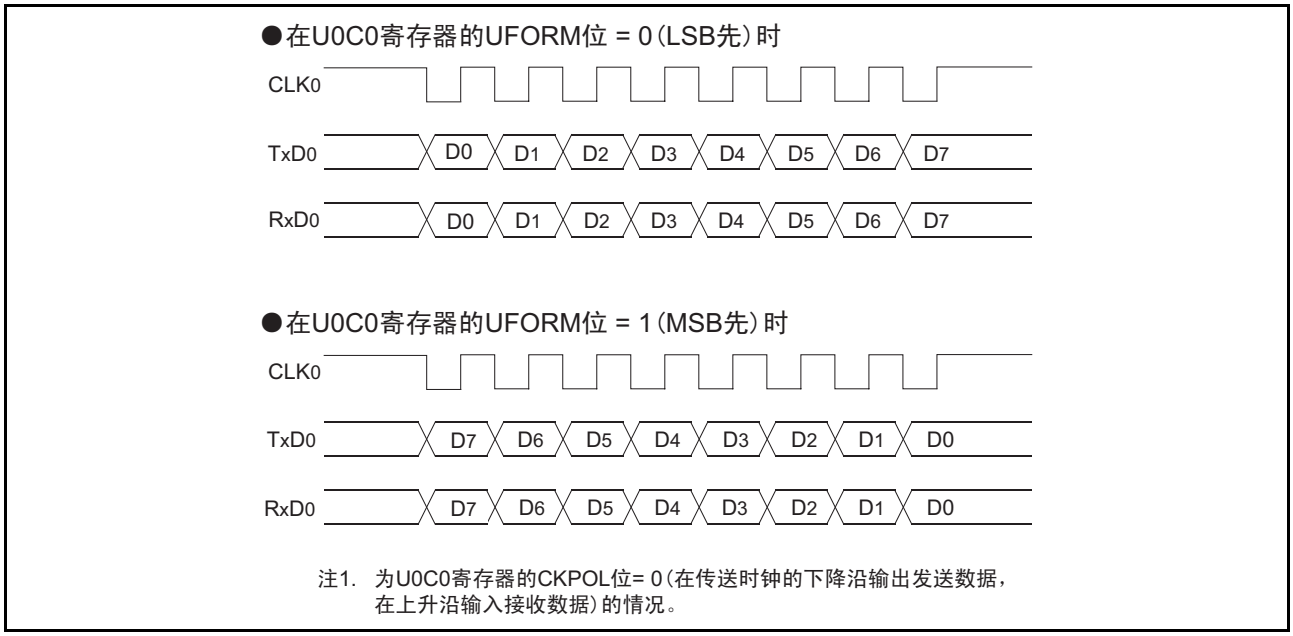



图 14.8 传送格式

### 14.1.3 连续接收模式

通过将 UCON 寄存器的 U0RRM 位设定为“1”（允许连续接收模式），成为连续接收模式。在连续接收模式，通过读 U0RB 寄存器， U0C1 寄存器的 TI 位变为 “0”（U0TB 中有数据）。在 U0RRM 位为 “1”时，不能通过程序给 U0TB 寄存器写虚设数据。

## 14.2 异步串行 I/O （UART）模式

异步串行 I/O 模式是在设定任意传送速度和传送数据格式后进行发送和接收的模式。异步串行 I/O 模式的说明如表 14.4 所示， UART 模式时的使用寄存器和设定值如表 14.5 所示。

表 14.4 异步串行 I/O 模式的说明

| 项目 | 说明 |
|---|---|
| 传送数据格式 | • 字符位 （传送数据） 能选择 7 位、 8 位、 9 位<br>• 起始位 1 位<br>• 奇偶校验位 能选择奇数、偶数、无<br>• 停止位 能选择 1 位、 2 位 |
| 传送时钟 | • UiMR 寄存器 （i=0、 1）的 CKDIR 位为 “0”（内部时钟）：<br>fj/(16(n+1)) fj=$f_{1SIO}$、 $f_{8SIO}$、 $f_{32SIO}$<br>n=UiBRG 寄存器的设定值 $00_{16}$ ～ $FF_{16}$<br>• CKDIR 位为” 1”（外部时钟）：$f_{EXT}$/16(n+1)<br>$f_{EXT}$ 为来自 CLKi 管脚的输入 n=UiBRG 寄存器的设定值 $00_{16}$ ～ $FF_{16}$ |
| 发送开始条件 | • 发送开始需要以下条件。<br>- UiC1 寄存器的 TE 位为 “1”（允许发送）<br>- UiC1 寄存器的 TI 位为 “0”（UiTB 寄存器有数据） |
| 接收开始条件 | • 接收开始需要以下条件。<br>- UiC1 寄存器的 RE 位为 “1”（允许接收）<br>- 起始位的检测 |
| 中断请求发生时序 | • 在发送时，能选择以下的任何一个条件：<br>- UiIRS 位为 “0”（发送缓冲器空）：<br>从 UiTB 寄存器给 UARTi 发送寄存器发送数据时 （在发送开始时）<br>- UiIRS 位为 “1”（发送结束）：<br>从 UARTi 发送寄存器，结束发送数据时<br>• 在接收时<br>- 从 UARTi 接收寄存器给 UiRB 寄存器传送数据时 （在接收结束时） |
| 错误检测 | • 溢出错误 （注 1） 在读 UiRB 寄存器前，开始接收下一个数据，在接收下一个数据的最后停止位的前一位时发生<br>• 帧错误 在未检测到设定的停止位个数时发生<br>• 奇偶校验错误 当允许奇偶校验时，在奇偶校验位和字符位中的 “1” 的个数不等于设定的个数时发生<br>• 总错误标志 在发生溢出错误、帧错误或者奇偶校验错误时为 “1” |
| 选择功能 | • $TxD_{10}$/$RxD_1$ 选择 （UART1）<br>能通过程序选择将 $P3_7$ 管脚作为 UART1 的 $RxD_1$ 管脚使用还是作为 $TxD_{10}$ 管脚使用<br>• $TxD_{11}$ 选择 （UART1）<br>能通过程序选择将 $P0_0$ 管脚作为 UART1 的 $TxD_{11}$ 管脚使用还是作为端口 $P0_0$ 使用 |

注 1. 当溢出错误发生时， U0RB 寄存器的内容不定。另外， S0RIC 寄存器的 IR 位不变化。

表 14.5 UART 模式时的使用寄存器和设定值

| 寄存器 | 位 | 功能 |
|---|---|---|
| UiTB | 0 ～ 8 | 设定发送数据 （注 1）。 |
| UiRB | 0 ～ 8 | 能读取接收数据 （注 1）。 |
| | OER、FER、PER、SUM | 错误标志 |
| UiBRG | 0 ～ 7 | 设定传送速度。 |
| UiMR | SMD2 ～ SMD0 | 在传送数据为 7 位时，设定 “$100_2$”。<br>在传送数据为 8 位时，设定 “$101_2$”。<br>在传送数据为 9 位时，设定 “$110_2$”。 |
| | CKDIR | 选择内部时钟或者外部时钟 （注 2）。 |
| | STPS | 选择停止位。 |
| | PRY、 PRYE | 选择有无奇偶校验、偶数或者奇数。 |
| UiC0 | CLK0、 CLK1 | 选择 UiBRG 的计数源。 |
| | TXEPT | 发送寄存器空标志 |
| | NCH | 选择 TxDi 管脚的输出形式。 |
| | CKPOL | 必须置 “0”。 |
| | UFORM | 在传送数据长为 8 位时，能选择 LSB 先或者 MSB 先。<br>在传送数据长为 7 位或者 9 位时，必须置 “0”。 |
| UiC1 | TE | 在允许发送时，必须置 “1”。 |
| | TI | 发送缓冲器空标志 |
| | RE | 在允许 RE 接收时，必须置 “1”。 |
| | RI | 接收结束标志 |
| UCON | U0IRS、 U1IRS | 选择 UART0、 1 发送中断源。 |
| | U0RRM | 必须置 “0”。 |
| | TXD1SEL | 选择 UART1 传送数据的输出管脚。 |
| | TXD1EN | 选择将管脚作为 $TxD_1$ 使用还是作为 $RxD_1$ 使用。 |

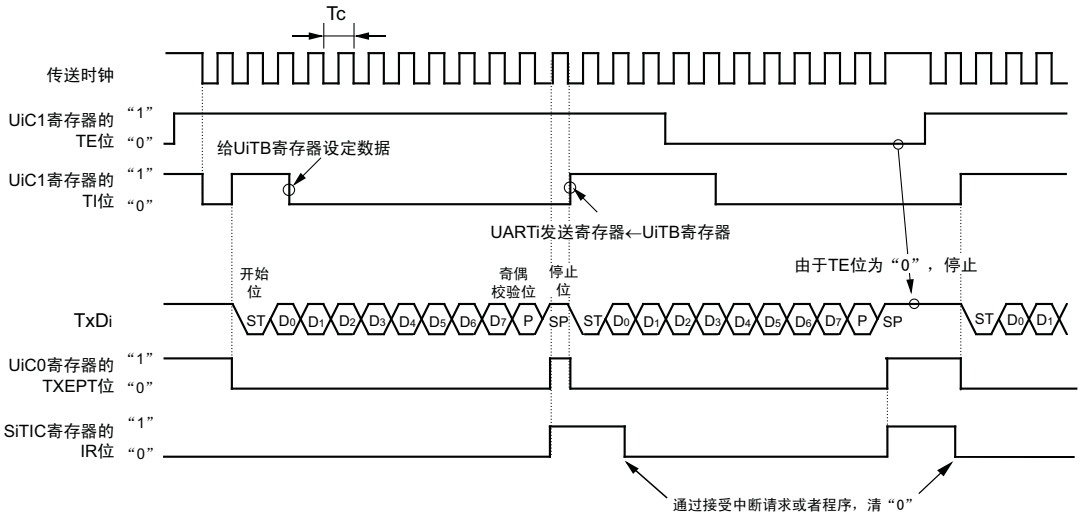
注 1. 使用的位为: 当传送数据长为 7 位时，bit0 ～ 6； 当传送数据长为 8 位时，bit0 ～ 7； 传送数据长为 9 位时，bit0 ～ 8。
注 2. UART0 只能选择外部时钟。

异步串行 I/O 模式时的输入 / 输出管脚功能如表 14.6 所示。另外，在选择 UARTi 的运行模式后到传送开始为止， TxDi 管脚输出 “H” 电平 （在 NCH 位为 “1” （N 沟道漏极开路输出）时，为高阻抗状态）。

表 14.6 异步串行 I/O 模式时的输入 / 输出管脚功能

| 管脚名称 | 功能 | 选择方法 |
|---|---|---|
| $TxD_0$ （$P1_4$） | 输出串行数据 | （在只进行接收时，不能作为端口使用） |
| $RxD_0$ （$P1_5$） | 输入串行数据 | PD1 寄存器的 PD1_5 位 =0<br>（在只进行发送时，能将 $P1_5$ 作为输入端口使用） |
| $CLK_0$ （$P1_6$） | 可编程输入 / 输出端口 | U0MR 寄存器的 CKDIR 位 =0 |
| | 传送时钟输入 | U0MR 寄存器的 CKDIR 位 =1<br>PD1 寄存器的 PD1_6 位 =0 |
| $TxD_{10}/RxD_1$ （$P3_7$） | 输出串行数据 | TXD1EN=1 |
| | 接收串行数据 | TXD1EN=0 PD3 寄存器的 PD3_7 位 =0 |
| $TxD_{11}$ （$P0_0$） | 输出串行数据 | 输出串行数据 TXD1SEL=1 |

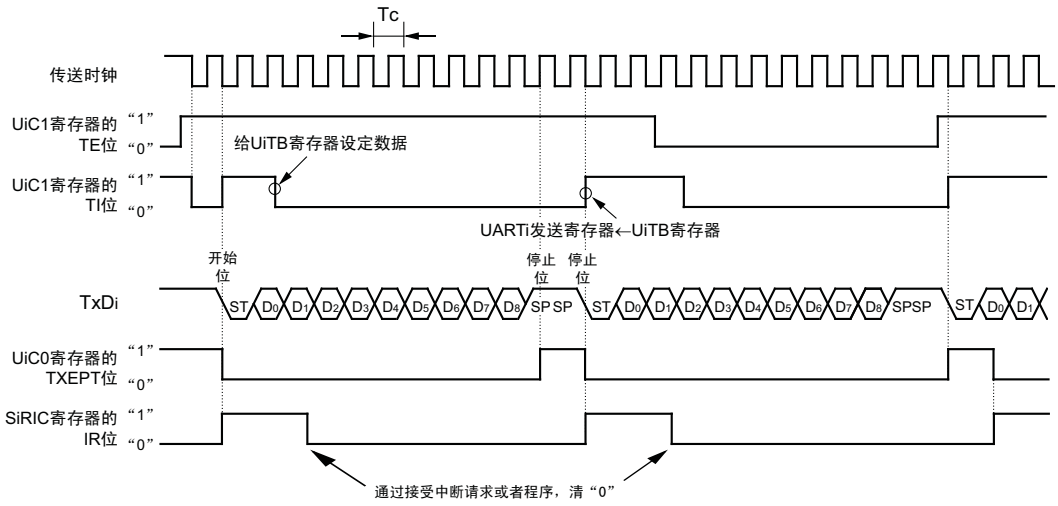
●传送数据长为8位时的发送时序的例子(允许奇偶校验、1停止位)




上记时序图为下面的设定条件时：
- ●UiMR寄存器的PRYE位=1（允许奇偶校验）
- ●UiMR寄存器的STPS位=0（1停止位）
- ●UCON寄存器的UiIRS位=1（如果发送结束，就发生中断请求）

Tc = 16(n+1) / fj 或者16(n+1) / $f_{EXT}$
fj ：UiBRG的计数源的频率($f_{1SIO}$、$f_{8SIO}$、$f_{32SIO}$)
$f_{EXT}$ ：UiBRG的计数源的频率(外部时钟)
n ：设定在UiBRG中的值
i ：0、1

●传送数据长为9位时的发送时序的例子(禁止奇偶校验、2停止位)




上记时序图为下面的设定条件时：
- ●UiMR寄存器的PRYE位=0（禁止奇偶校验）
- ●UiMR寄存器的STPS位=1（2停止位）
- ●UCON寄存器的UiIRS位=0（如果发送缓冲器为空，就发生中断请求）

Tc=16(n+1)/fj 或者 16(n+1) / $f_{EXT}$
fj ：UiBRG的计数源的频率($f_{1SIO}$、$f_{8SIO}$、$f_{32SIO}$)
$f_{EXT}$ ：UiBRG的计数源的频率(外部时钟)
n ：设定在UiBRG中的值
i ：0、1

图 14.9 UART 模式时的发送时序例子

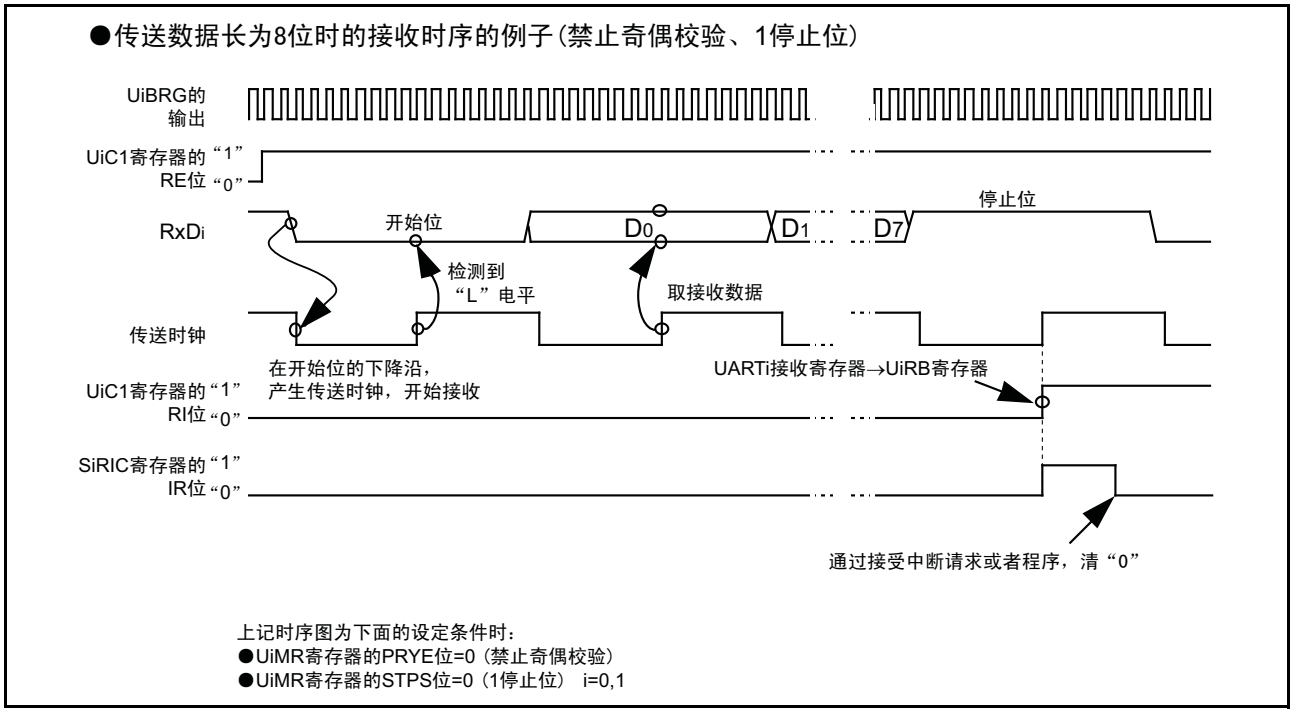



图 14.10 UART 模式时的接收时序例子

### 14.2.1 TxD10/RxD1 选择功能 （UART1）

通过切换 UCON 寄存器的 TXD1EN 位，选择将 P37 作为 TxD10 输出管脚使用还是作为 RxD1 输入管脚使用。

如果对 TXD1EN 位选择 "1"（TxD10）， P37 就为 TxD10 输出管脚。

如果选择 "0"（RxD1）， P37 就为 RxD1 输入管脚。

### 14.2.2 TxD11 选择功能 （UART1）

通过切换 UCON 寄存器的 TXD1SEL 位，选择将 P00 作为 TxD11 输出管脚还是作为端口使用。

如果对 TXD1SEL 位选择 "1"（TxD11）， P00 就为 TxD11 输出管脚。

如果选择 "0"（P00）， P00 就为输入 / 输出管脚。

### 14.2.3 位速率

在 UART 模式中，由 UiBRG 寄存器 （i=0 ～ 1）分频的频率的 16 分频为位速率。

＜UART模式＞

・选择内部时钟时

$$\text{UiBRG寄存器的设定值} = \frac{fj}{\text{位速率}\times 16} - 1$$

fj：UiBRG寄存器的计数源频率（$f_{1SIO}$、$f_{8\ SIO}$、$f_{32\ SIO}$）

・选择外部时钟时

$$\text{UiBRG寄存器的设定值} = \frac{fEXT}{\text{位速率}\times 16} - 1$$

fEXT：UiBRG寄存器的计数源频率（外部时钟）

图 14.11 UiBRG 寄存器的设定值的计算式

表 14.7 UART 模式时的位速率设定例 （选择内部时钟时）

| 位速率 (bps) | BRG 的计数源 | 系统时钟 =16MHz | | | 系统时钟 =8MHz | | |
|---|---|---|---|---|---|---|---|
| | | BRG 的设定值 | 实际时间 (bps) | 误差 (%) | BRG 的设定值 | 实际时间 (bps) | 误差 (%) |
| 1200 | f8 | 103 ($67_{16}$) | 1201.92 | 0.16 | 51 ($33_{16}$) | 1201.92 | 0.16 |
| 2400 | f8 | 51 ($33_{16}$) | 2403.85 | 0.16 | 25 ($19_{16}$) | 2403.85 | 0.16 |
| 4800 | f8 | 25 ($19_{16}$) | 4807.69 | 0.16 | 12 ($0C_{16}$) | 4807.69 | 0.16 |
| 9600 | f1 | 103 ($67_{16}$) | 9615.38 | 0.16 | 51 ($33_{16}$) | 9615.38 | 0.16 |
| 14400 | f1 | 68 ($44_{16}$) | 14492.75 | 0.64 | 34 ($22_{16}$) | 14285.71 | –0.79 |
| 19200 | f1 | 51 ($33_{16}$) | 19230.77 | 0.16 | 25 ($19_{16}$) | 19230.77 | 0.16 |
| 28800 | f1 | 34 ($22_{16}$) | 28571.43 | –0.79 | 16 ($10_{16}$) | 29411.76 | 2.12 |
| 31250 | f1 | 31 ($1F_{16}$) | 31250.00 | 0.00 | 15 ($0F_{16}$) | 31250.00 | 0.00 |
| 38400 | f1 | 25 ($19_{16}$) | 38461.54 | 0.16 | 12 ($0C_{16}$) | 38461.54 | 0.16 |
| 51200 | f1 | 19 ($13_{16}$) | 50000.00 | –2.34 | 9 ($09_{16}$) | 50000.00 | –2.34 |

# 15. A/D 转换器

A/D 转换器由一个 10 位逐次比较转换方式的电容耦合放大器电路构成。模拟输入管脚和 P00 ～ P07 管脚共用。在使用这些输入管脚时，必须将对应的端口方向位置 “0”（输入模式）。另外，在不使用 A/D 转换器时，如果将 ADCON1 寄存器的 VCUT 位置 “0”（不连接 Vref），从 VREF 管脚到梯形电阻就没有电流通过，能降低功耗。

A/D 转换的结果被保存到 AD 寄存器。

A/D 转换器的性能如表 15.1 所示， A/D 转换器的框图如图 15.1 所示，和 A/D 转换器有关的寄存器如图 15.2 ～图 15.3 所示。

表 15.1 A/D 转换器的性能

| 项目 | 性能 |
|---|---|
| A/D 转换方式 | 逐次比较转换方式 （电容耦合放大器） |
| 模拟输入电压 （注 1） | 0V ～ Vref |
| 运行时钟 φAD （注 2） | 在 AVCC=5V 时， fAD、 fAD 的 2 分频、 fAD 的 4 分频<br>在 AVCC=3V 时， fAD 的 2 分频、 fAD 的 4 分频 |
| 分辨率 | 能选择 8 位或者 10 位 |
| 绝对精度 | 在 AVCC=Vref=5V 时<br>• 在分辨率为 8 位时， ±2LSB<br>• 在分辨率为 10 位时， ±3LSB<br>在 AVCC=Vref=3.3V 时<br>• 在分辨率为 8 位时， ±2LSB<br>• 在分辨率为 10 位时， ±5LSB |
| 运行模式 | 单次模式、重复模式 （注 3） |
| 模拟输入管脚 | 8 个 （AN0 ～ AN7） |
| A/D 转换开始条件 | 如果将 ADST 位置 “1”，就开始 A/D 转换 |
| 每 1 个管脚的转换速度 | • 无采样 & 保持功能<br>在分辨率为 8 位时，为 49 个 φAD 周期；在分辨率为 10 位时，为 59 个 φAD 周期<br>• 有采样 & 保持功能<br>在分辨率为 8 位时，为 28 个 φAD 周期；在分辨率为 10 位时，为 33 个 φAD 周期 |

注 1. 不依存有无采样 & 保持功能。

注 2. 必须将 φAD 频率设定在 10MHz 以下。
另外，在 AVCC 未满 4.2V 时，也必须分频 fAD，使 φAD 为 fAD 的 2 分频以下。
在无采样&保持功能时， φAD 的频率必须设定在 250kHz 以上。
在有采样&保持功能时， φAD 的频率必须设定在 1MHz 以上。

注 3. 重复模式只能在 8 位模式时使用。

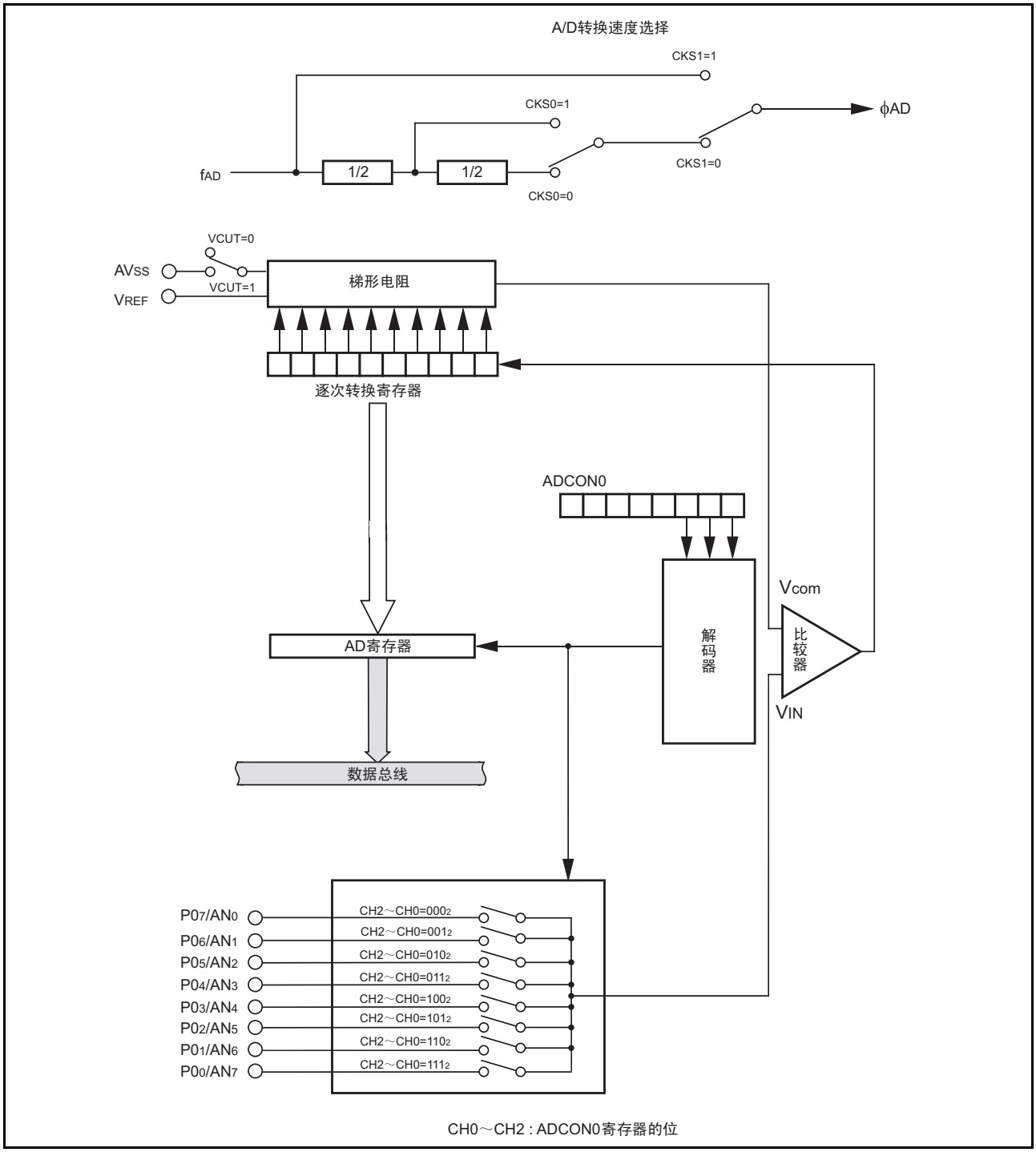



图 15.1 A/D 转换器的框图

## AD控制寄存器0（注1）

| b7 | b6 | b5 | b4 | b3 | b2 | b1 | b0 |
|---|---|---|---|---|---|---|---|
| | | 0 | 0 | | | | |

| 符号 | 地址 | 复位后的值 |
|---|---|---|
| ADCON0 | $00D6_{16}$地址 | $00000XXX_2$ |

| 位符号 | 位名 | 功能 | RW |
|---|---|---|---|
| CH0 | 模拟输入管脚选择位（注2） | b2 b1 b0<br>0 0 0：选择$AN_0$<br>0 0 1：选择$AN_1$<br>0 1 0：选择$AN_2$<br>0 1 1：选择$AN_3$<br>1 0 0：选择$AN_4$<br>1 0 1：选择$AN_5$<br>1 1 0：选择$AN_6$<br>1 1 1：选择$AN_7$ | RW |
| CH1 | | | RW |
| CH2 | | | RW |
| MD | AD运行模式选择位（注2） | 0：单次模式<br>1：重复模式 | RW |
| $(\overline{b4})$ | 保留位 | 必须固定成“0”。 | RW |
| $(\overline{b5})$ | 保留位 | 必须固定成“0”。 | RW |
| ADST | A/D转换开始标志 | 0：停止A/D转换<br>1：开始A/D转换 | RW |
| CKS0 | 频率选择位0（注3） | 0：选择$f_{AD}$的4分频<br>1：选择$f_{AD}$的2分频 | RW |

注1. 如果在A/D转换过程中改写ADCON0寄存器的内容，转换结果就不定。
注2. 在改变A/D运行模式后，必须重新选择模拟输入管脚。
注3. 在ADCON1寄存器的CKS1位为“0”时有效。

## AD控制寄存器1（注1）

| b7 | b6 | b5 | b4 | b3 | b2 | b1 | b0 |
|---|---|---|---|---|---|---|---|
| 0 | 0 | | | | 0 | 0 | 0 |

| 符号 | 地址 | 复位后的值 |
|---|---|---|
| ADCON1 | $00D7_{16}$地址 | $0_{16}$ |

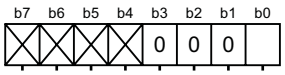
| 位符号 | 位名 | 功能 | RW |
|---|---|---|---|
| $(\overline{b2\text{-}b0})$ | 保留位 | 必须固定成“0”。 | RW |
| BITS | 8/10位模式选择位（注2） | 0：8位模式<br>1：10位模式 | RW |
| CKS1 | 频率选择位1（注3） | 0：ADCON0寄存器CKS0位有效<br>1：选择$f_{AD}$ | RW |
| VCUT | Vref连接位（注4） | 0：不连接Vref<br>1：连接Vref | RW |
| $(\overline{b6\text{-}b7})$ | 保留位 | 必须固定成“0”。 | RW |

注1. 如果在A/D转换过程中改写ADCON1寄存器的内容，转换结果就不定。
注2. 在重复模式时，必须将BITS位置“0”（8位模式）。
注3. 必须将$\phi_{AD}$的频率设定在10MHz以下。
注4. 将VCUT位从“0”（未连接）置成“1”（连接）时，必须在经过1μs以后开始A/D转换。

图 15.2 ADCON0 ～ ADCON1 寄存器

AD控制寄存器2（注1）

| 符号 | 地址 | 复位后的值 |
|---|---|---|
| ADCON2 | 00D4$_{16}$地址 | 00$_{16}$ |

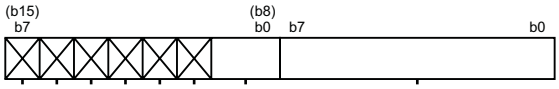



| 位符号 | 位名 | 功能 | RW |
|---|---|---|---|
| SMP | AD转换模式选择位 | 0 :无采样&保持功能<br>1 :有采样&保持功能 | RW |
| $(\overline{b3-b1})$ | 保留位 | 必须固定成“0”。 | RW |
| $(\overline{b7-b4})$ | 什么也不指定。<br>在写时，必须写“0”。在读时，值为“0”。 | | — |

注1. 如果在A/D转换过程中改写ADCON2寄存器的内容，转换结果就不定。

AD寄存器

| 符号 | 地址 | 复位后的值 |
|---|---|---|
| AD | 00C1$_{16}$地址-00C0$_{16}$地址 | 不定 |




| 功能 | | RW |
|---|---|---|
| 在ADCON1寄存器的BITS位为“1”（10位模式）时 | 在ADCON1寄存器的BITS位为“0”（8位模式）时 | RW |
| AD转换结果的低8位 | A/D转换结果 | RO |
| AD转换结果的高2位 | 读时，值不定。 | RO |
| 什么也不指定。<br>写时，只能写“0”。<br>读时，值为“0”。 | | — |

图 15.3 ADCON2 和 AD 寄存器

## 15.1 单次模式

单次模式是将选择的 1 个管脚的输入电压进行 1 次 A/D 转换的模式。单次模式的规格如表 15.2 所示，单次模式时的 ADCON0 ～ ADCON1 寄存器如图 15.4 所示。

表 15.2 单次模式的说明

| 项目 | 说明 |
|---|---|
| 功能 | 将由 CH0 ～ CH2 位选择的管脚的输入电压进行 1 次 A/D 转换 |
| 开始条件 | 将 ADST 位置 “1” |
| 停止条件 | • A/D 转换结束 （ADST 位变为 “0”）<br>• 将 ADST 位置 “0” |
| 中断请求发生时序 | 在 A/D 转换结束时 |
| 输入管脚 | 从 $AN_0$ ～ $AN_7$ 选择 1 个管脚 |
| 读 A/D 转换值 | 读 AD 寄存器 |

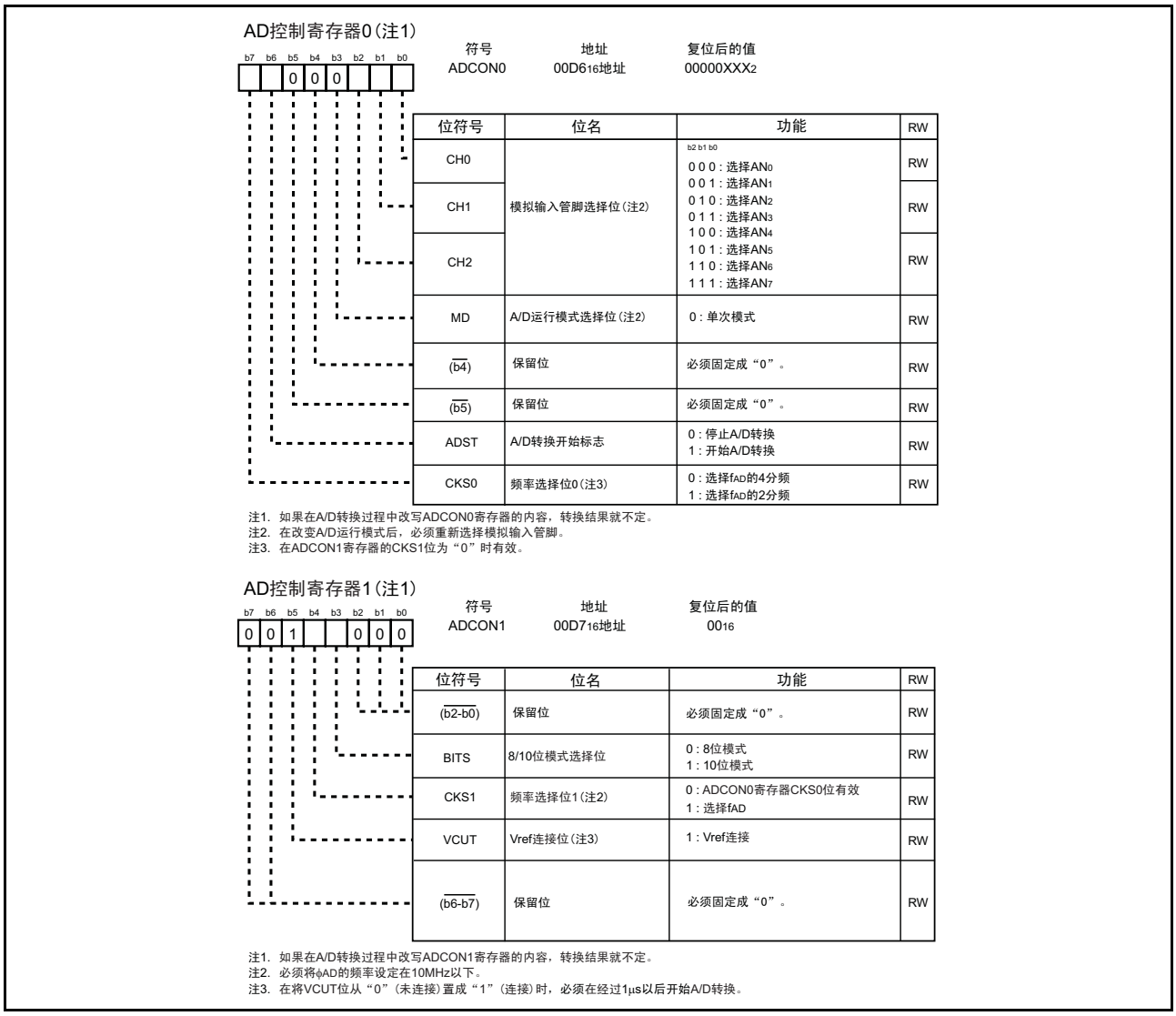



图 15.4 单次模式时的 ADCON0 ～ ADCON1 寄存器

## 15.2 重复模式

重复模式是将选择的 1 个管脚的输入电压重复进行 A/D 转换的模式。重复模式的说明如表 15.3 所示，重复模式时的 ADCON0 ～ ADCON1 寄存器如图 15.5 所示。

表 15.3 重复模式的说明

| 项目 | 说明 |
|---|---|
| 功能 | 将由 CH0 ～ CH2 位选择的管脚的输入电压重复进行 A/D 转换 |
| 开始条件 | 将 ADST 位置 “1” |
| 停止条件 | 将 ADST 位置 “0” |
| 中断请求发生时序 | 不发生 |
| 输入管脚 | 从 $AN_0$ ～ $AN_7$ 选择 1 个管脚 |
| 读 A/D 转换值 | 读 AD 寄存器 |

AD控制寄存器0（注1）

| 符号 | 地址 | 复位后的值 |
|---|---|---|
| ADCON0 | $00D6_{16}$地址 | $00000XXX_2$ |

| b7 | b6 | b5 | b4 | b3 | b2 | b1 | b0 |
|---|---|---|---|---|---|---|---|
| | | 0 | 0 | 1 | | | |

| 位符号 | 位名 | 功能 | RW |
|---|---|---|---|
| CH0 | 模拟输入管脚选择位（注2） | b2 b1 b0<br>0 0 0 : 选择$AN_0$<br>0 0 1 : 选择$AN_1$<br>0 1 0 : 选择$AN_2$<br>0 1 1 : 选择$AN_3$<br>1 0 0 : 选择$AN_4$<br>1 0 1 : 选择$AN_5$<br>1 1 0 : 选择$AN_6$<br>1 1 1 : 选择$AN_7$ | RW |
| CH1 | | | RW |
| CH2 | | | RW |
| MD | AD运行模式选择位（注2） | 1 : 重复模式 | RW |
| $(\overline{b4})$ | 保留位 | 必须固定成“0”。 | RW |
| $(\overline{b5})$ | 保留位 | 必须固定成“0”。 | RW |
| ADST | A/D转换开始标志 | 0 : 停止A/D转换<br>1 : 开始A/D转换 | RW |
| CKS0 | 频率选择位0（注3） | 0 : 选择$f_{AD}$的4分频<br>1 : 选择$f_{AD}$的2分频 | RW |

注1. 如果在A/D转换过程中改写ADCON0寄存器的内容，转换结果就不定。
注2. 在改变A/D运行模式后，必须重新选择模拟输入管脚。
注3. 在ADCON1寄存器的CKS1位为“0”时有效。

AD控制寄存器1（注1）

| 符号 | 地址 | 复位后的值 |
|---|---|---|
| ADCON1 | $00D7_{16}$地址 | $00_{16}$ |

| b7 | b6 | b5 | b4 | b3 | b2 | b1 | b0 |
|---|---|---|---|---|---|---|---|
| 0 | 0 | 1 | | 0 | 0 | 0 | 0 |

| 位符号 | 位名 | 功能 | RW |
|---|---|---|---|
| $(\overline{b2\text{-}b0})$ | 保留位 | 必须固定成“0”。 | RW |
| BITS | 8/10位模式选择位（注2） | 0 : 8位模式 | RW |
| CKS1 | 频率选择位1（注3） | 0 : ADCON0寄存器CKS0位有效<br>1 : 选择$f_{AD}$ | RW |
| VCUT | Vref连接位（注4） | 1 : Vref连接 | RW |
| $(\overline{b6\text{-}b7})$ | 保留位 | 必须固定成“0”。 | RW |

注1. 如果在A/D转换过程中改写ADCON1寄存器的内容，转换结果就不定。
注2. 在重复模式时，必须将BITS位置“0”（8位模式）。
注3. 必须将$\phi_{AD}$的频率设定在10MHz以下。
注4. 在将VCUT位从“0”（未连接）置成“1”（连接）时，必须在经过1μs以后开始A/D转换。

图 15.5 重复模式时的 ADCON0 ～ ADCON1 寄存器

## 15.3 采样 & 保持

如果将 ADCON2 寄存器的 SMP 位置“1”（有采样 & 保持功能），就能提高每 1 个管脚的转换速度，在分辨率为 8 位时，为 28ϕAD 周期；在分辨率为 10 位时，为 33ϕAD 周期。采样 & 保持功能对所有运行模式都有效。必须在选择有无采样 & 保持功能后开始 A/D 转换。

在进行 A/D 转换时，必须在采样时间内，对单片机内部的比较器电容充电。

A/D 转换时序图如图 15.6 所示。

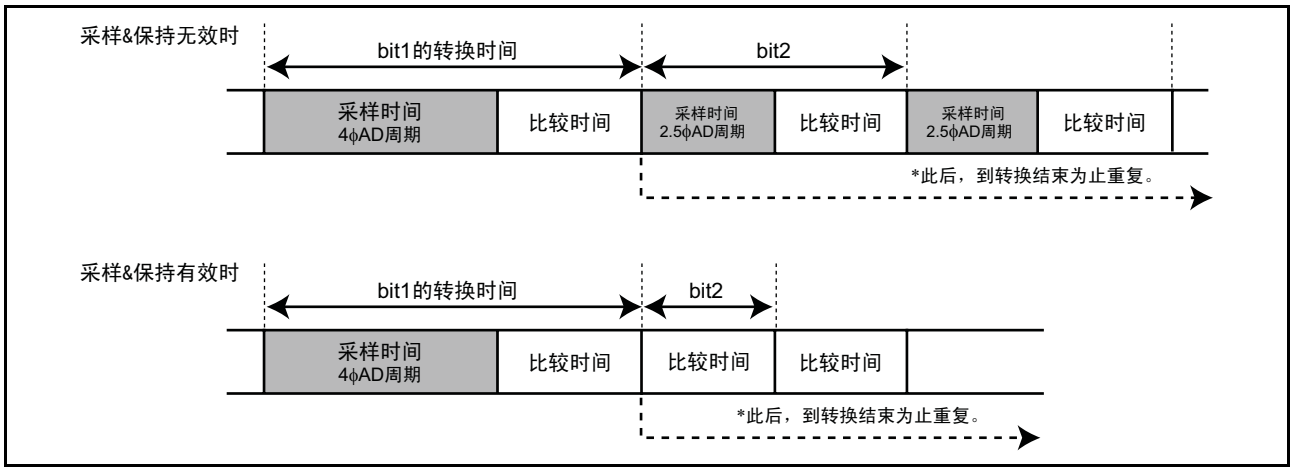



图 15.6 A/D 转换时序图

## 15.4 A/D 转换周期数

A/D 转换周期数如图 15.7 所示。

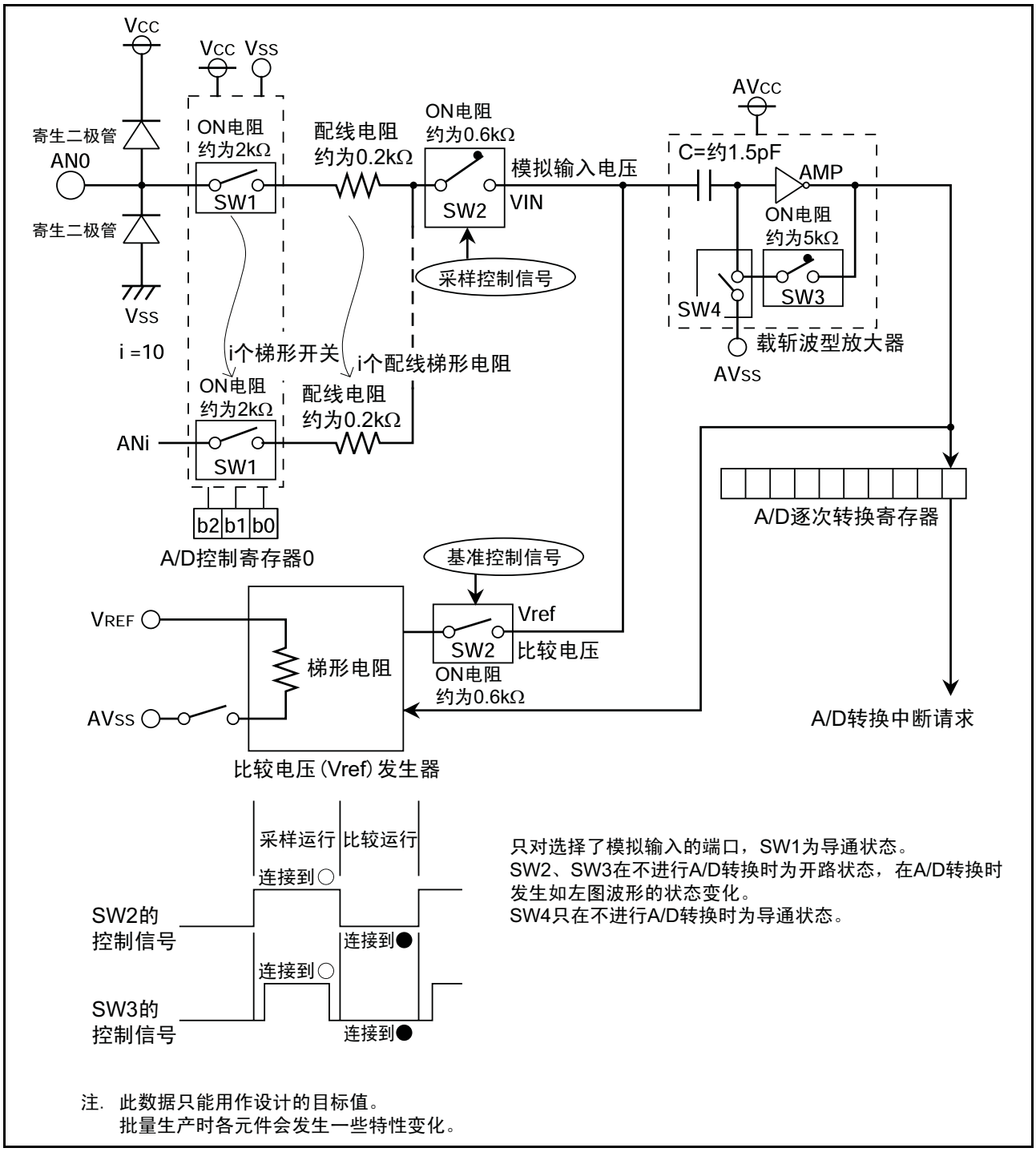
bit1的转换时间 bit2以后的转换时间 处理结束

| A/D转换模式 | | 转换时间 | 采样时间 | 比较时间 | 采样时间 | 比较时间 | 处理结束 |
|---|---|---|---|---|---|---|---|
| 无采样&保持 | 8位 | 49 ϕAD | 4 ϕAD | 2.0 ϕAD | 2.5 ϕAD | 2.5 ϕAD | 8.0 ϕAD |
| 无采样&保持 | 10位 | 59 ϕAD | 4 ϕAD | 2.0 ϕAD | 2.5 ϕAD | 2.5 ϕAD | 8.0 ϕAD |
| 有采样&保持 | 8位 | 28 ϕAD | 4 ϕAD | 2.5 ϕAD | 0.0 ϕAD | 2.5 ϕAD | 4.0 ϕAD |
| 有采样&保持 | 10位 | 33 ϕAD | 4 ϕAD | 2.5 ϕAD | 0.0 ϕAD | 2.5 ϕAD | 4.0 ϕAD |

图 15.7 A/D 转换周期数

## 15.5 模拟输入内部等效电路

模拟输入内部等效电路如图 15.8 所示。




注. 此数据只能用作设计的目标值。
批量生产时各元件会发生一些特性变化。

图 15.8 模拟输入内部等效电路

## 15.6 注入电流旁路电路

注入电流旁路电路结构图如图 15.9 所示，给注入电流旁路电路外加 Vcc 以上电压的例子如图 15.10 所示。

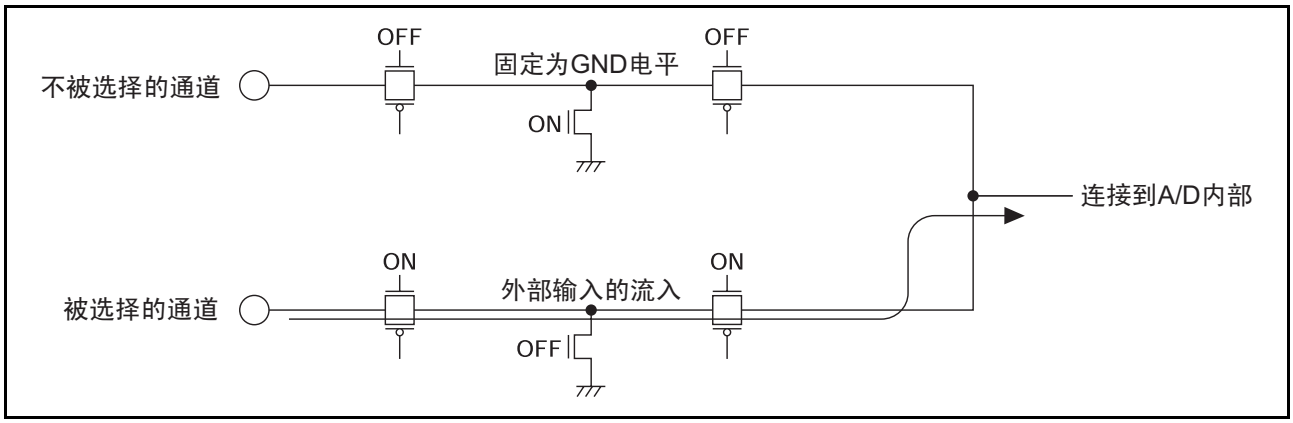



图 15.9 注入电流旁路电路结构

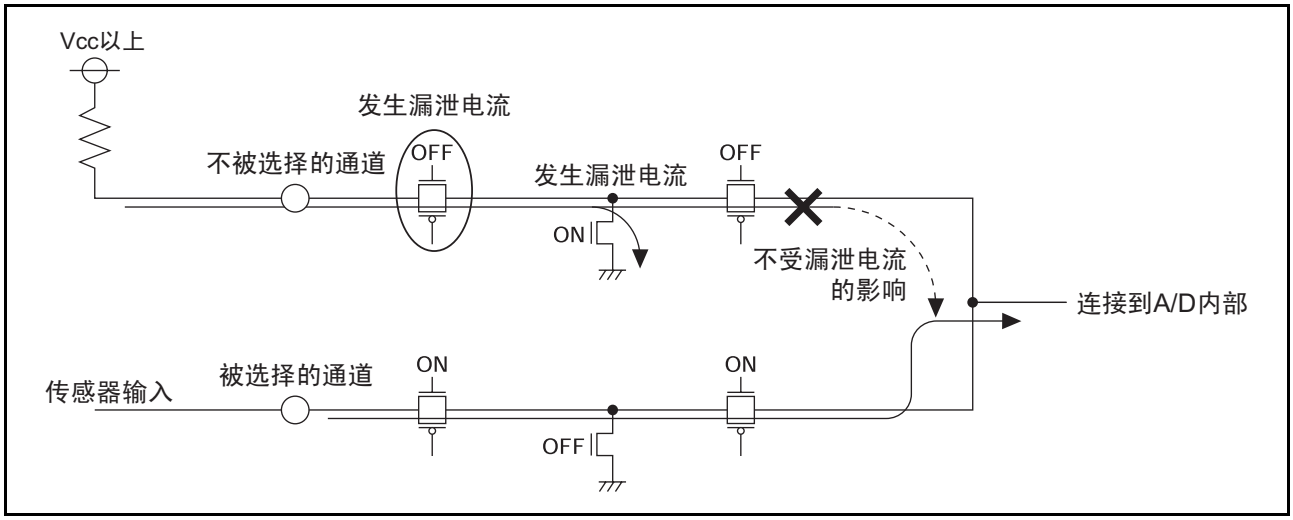



图 15.10 给注入电流旁路电路外加 Vcc 以上电压的例子

## 15.7 A/D 转换时传感器的输出阻抗

为了保证 A/D 转换的正常进行，必须在规定时间内完成对内部电容 C（如图 15.11 所示）的充电。此规定时间（采样时间）在下列公式中为 T。另外，传感器等价电路的输出阻抗为 R0，单片机内部的电阻为 R， A/D 转换精度（误差）为 X，被分解的电平间隔为 Y（在 10 位模式中 Y 的值为 1024，在 8 位模式中 Y 的值为 256）。

通常， $VC=VIN\left\{1-e^{-\frac{1}{C(R0+R)}t}\right\}$

t=T时， $VC=VIN-\frac{X}{Y}VIN=VIN(1-\frac{X}{Y})$,

所以， $e^{-\frac{1}{C(R0+R)}T}=\frac{X}{Y}$

$-\frac{1}{C(R0+R)}T=1n\frac{X}{Y}$

因而， $R0=-\frac{T}{C\bullet 1n\frac{X}{Y}}-R$

模拟输入管脚和外部传感器的等价电路的例子如图 15.11 所示。当 VIN 和 VC 的差变为 0.1LSB 时，求取在时间 T 内电容 C 的管脚间电压 VC 从 0 变为 VIN-(0.1/1024)VIN 的阻抗 R0 的值。(0.1/1024) 表示在 10 位模式中进行 A/D 转换时，将电容充电不充分引起的 A/D 转换精度的下降控制在 0.1LSB。不过，实际误差是 0.1LSB 加上绝对精度后的值。

当 f(XIN)=10MHz 时，在有采样 & 保持功能的 A/D 转换模式中，T=0.25μs。在这个时间 T 内可对电容 C 充分进行充电的输出阻抗 R0 的值，可以通过如下方式来求取。

T=0.25μs、 R=2.8kΩ、 C=1.5pF、 X=0.1、 Y=1024 因而，

$$R0=-\frac{0.25\times10^{-6}}{6.0\times10^{-12}\bullet 1n\frac{0.1}{1024}}-2.8\times10^{3}\fallingdotseq 7.3\times10^{3}$$

这样，使 A/D 转换精度（误差）为 0.1LSB 以下的传感器电路的输出阻抗 R0 的最大值为 7.3kΩ。

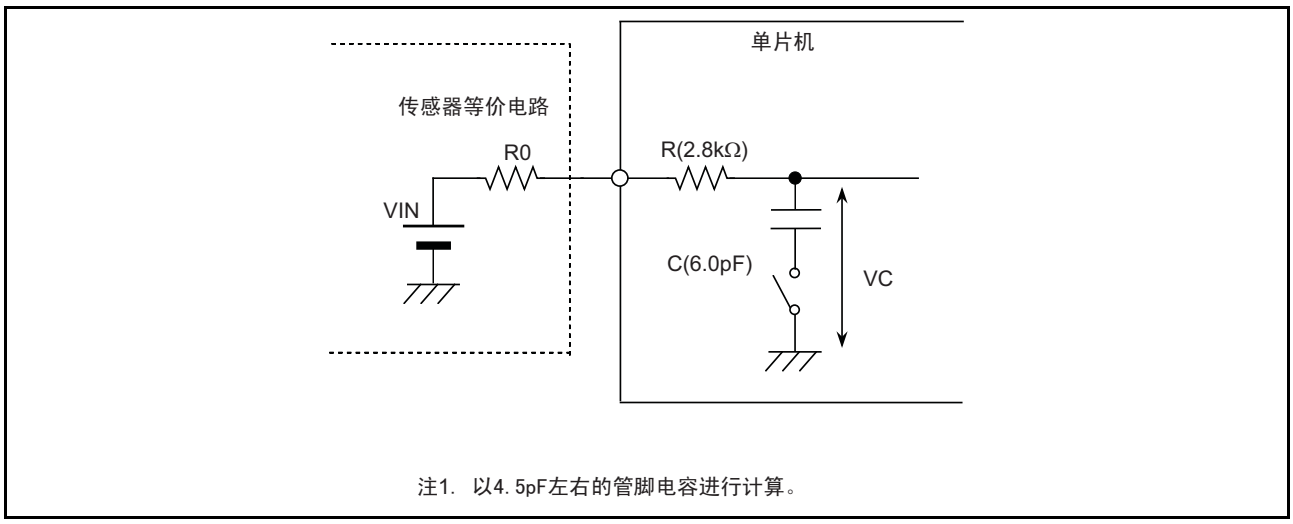



图 15.11 模拟输入管脚和外部传感器的等价电路的例子

# 16. 可编程输入 / 输出端口

## 16.1 功能说明

可编程输入 / 输出端口 （以下称为输入 / 输出端口）有 P0、 P1、 P30 ～ P33、 P37、 P45 等 22 个。各端口的输入 / 输出能通过方向寄存器独立设定。另外，能以每 4 个端口为单位选择是否上拉。端口 P1 能选择 N 沟道输出晶体管的驱动能力。如果将驱动能力设定成 “HIGH”，就能作为 LED 驱动端口使用。

在不使用主时钟振荡电路时，能将 P46 和 P47 作为输入专用端口使用。

输入 / 输出端口的结构如图 16.1 ～图 16.4 所示，管脚的结构如图 16.5 所示。

各管脚可用于输入 / 输出端口或者外围功能的输入 / 输出端口。

外围功能的设定方法请参照各功能说明。在作为外围功能的输入管脚使用时，必须将对应管脚的方向位置 “0”（输入模式）；在作为外围功能的输出管脚使用时，与方向位无关为外围功能的输出。

### 16.1.1 端口 Pi 方向寄存器 （PDi 寄存器 i=0、 1、 3、 4）

PD0、 PD1、 PD3、 PD4 寄存器如图 16.6 所示。

它是用于选择将输入 / 输出端口用于输入还是用于输出的寄存器。该寄存器的各位与端口的各管脚一一对应。

### 16.1.2 端口 Pi 寄存器 （Pi 寄存器 i=0 ～ 4）

P0、 P1、 P3、 P4 寄存器如图 16.7 所示。

通过对 Pi 寄存器的读写，和外部进行数据的输入 / 输出。Pi 寄存器由保持输出数据的端口锁存器和读管脚状态的电路构成。如果读设定为输入模式的端口的 Pi 寄存器，就能读取管脚的输入电平；如果对该 Pi 寄存器写数据，就将数据写到端口锁存器。

如果读设定为输出模式的端口 Pi 寄存器，就读取端口锁存器；如果对该 Pi 寄存器写数据，就将数据写到端口锁存器，被写到端口锁存器的值从管脚输出。 Pi 寄存器的各位与端口的各管脚一一对应。

### 16.1.3 上拉控制寄存器 0 和上拉控制寄存器 1 （PUR0 寄存器和 PUR1 寄存器）

PUR0 寄存器和 PUR1 寄存器如图 16.8 所示。

能通过 PUR0 寄存器和 PUR1 寄存器的各位，以每 4 个管脚为单位选择是否上拉。已选择上拉的端口在将方向位设定为输入模式时连接上拉电阻。

### 16.1.4 端口 P1 驱动能力控制寄存器 （DRR 寄存器）

DRR 寄存器如图 16.8 所示。

它是用于控制端口 P1 的 N 沟道输出晶体管驱动能力的寄存器。该寄存器的各位与端口的各管脚一一对应。

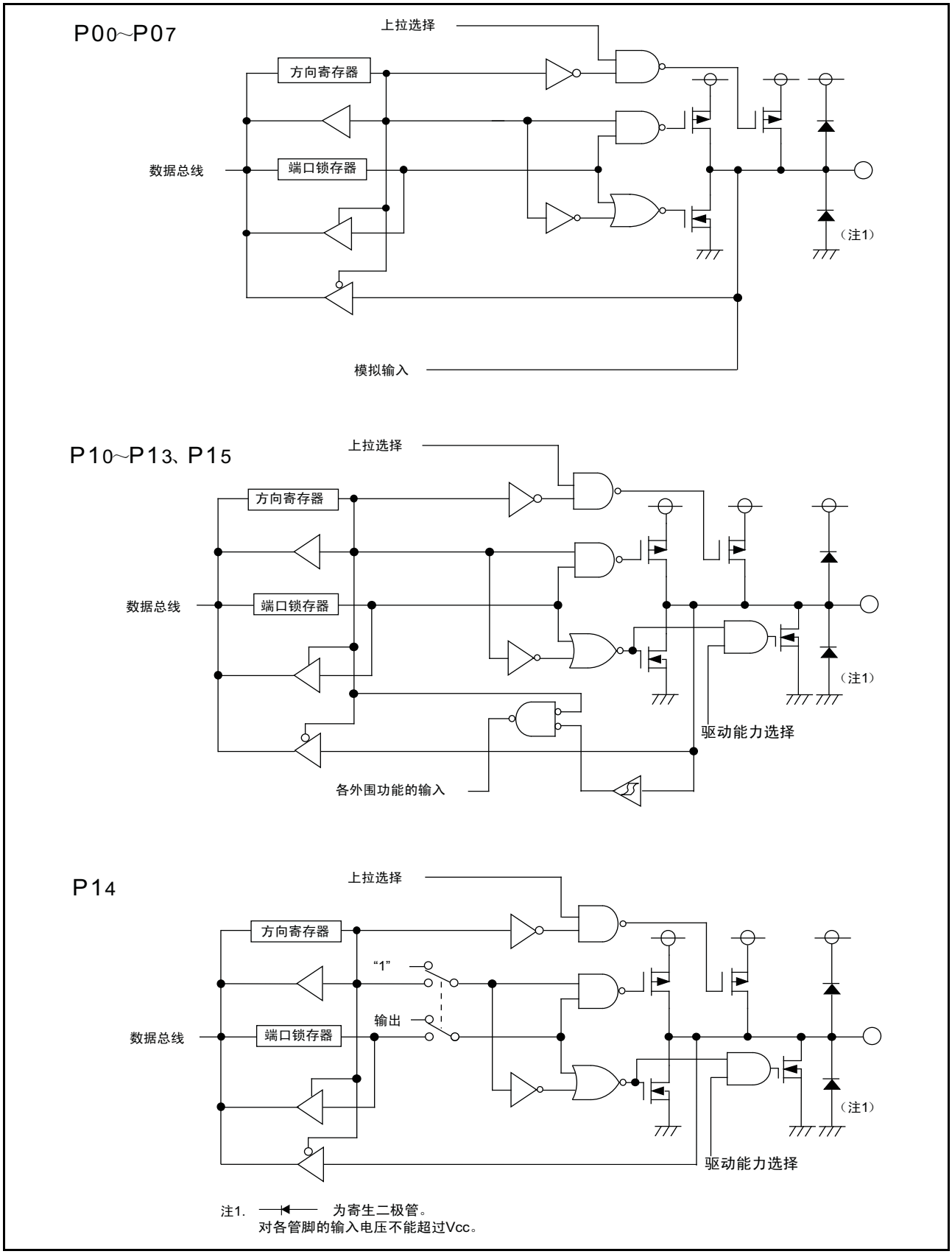



图 16.1 可编程输入 / 输出端口的结构 （1）

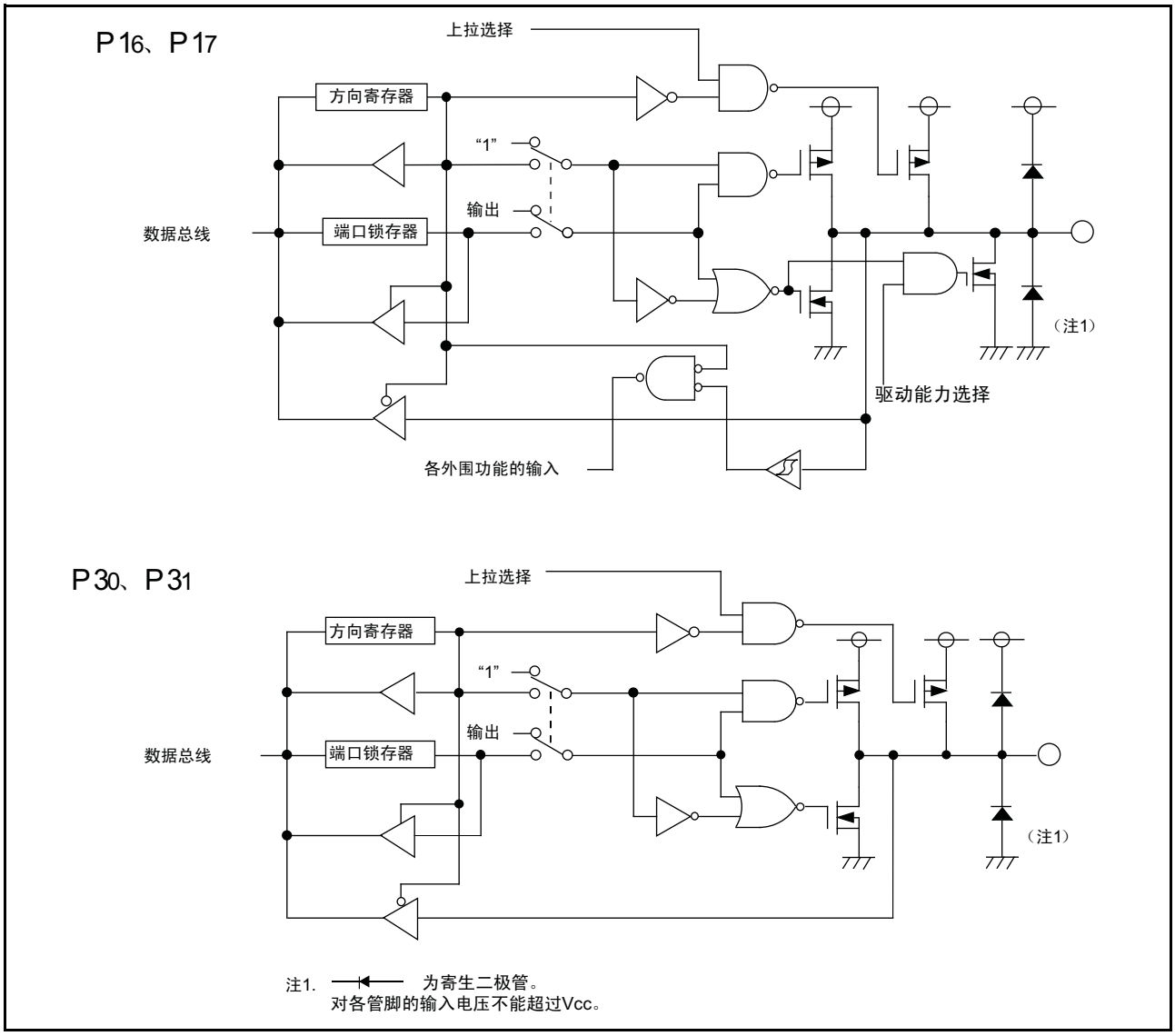



图 16.2 可编程输入 / 输出端口的结构 （2）

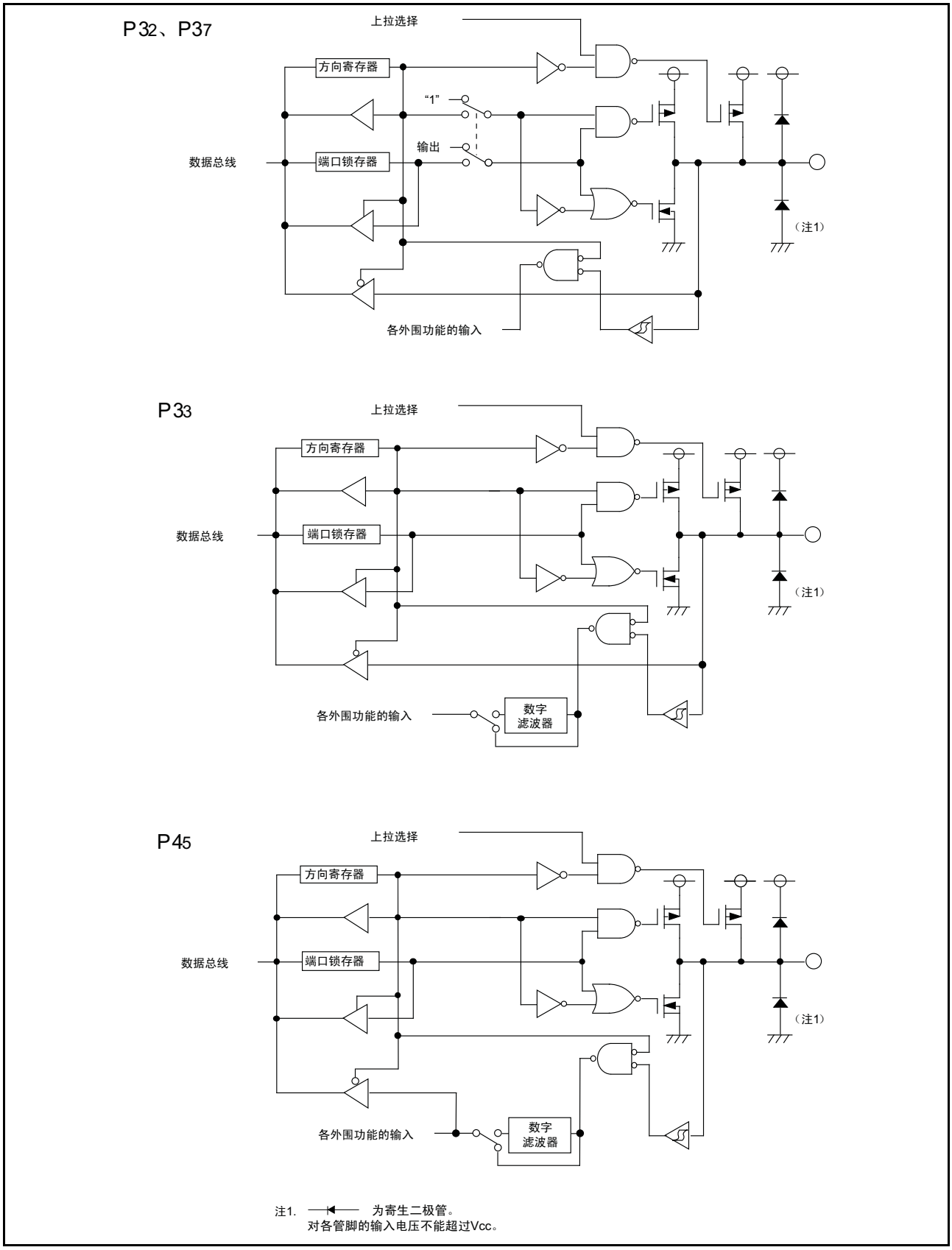



图 16.3 可编程输入 / 输出端口的结构 （3）

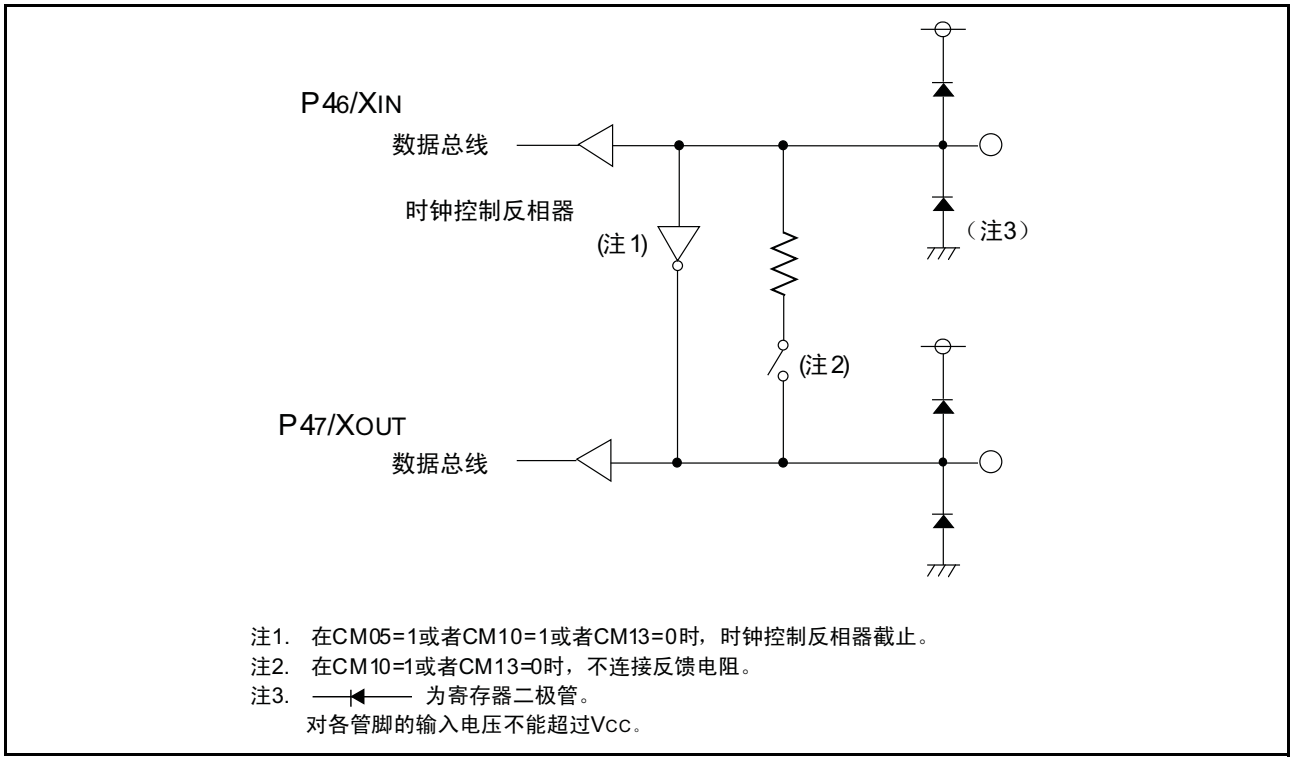



图 16.4 可编程输入 / 输出端口的结构 （4）

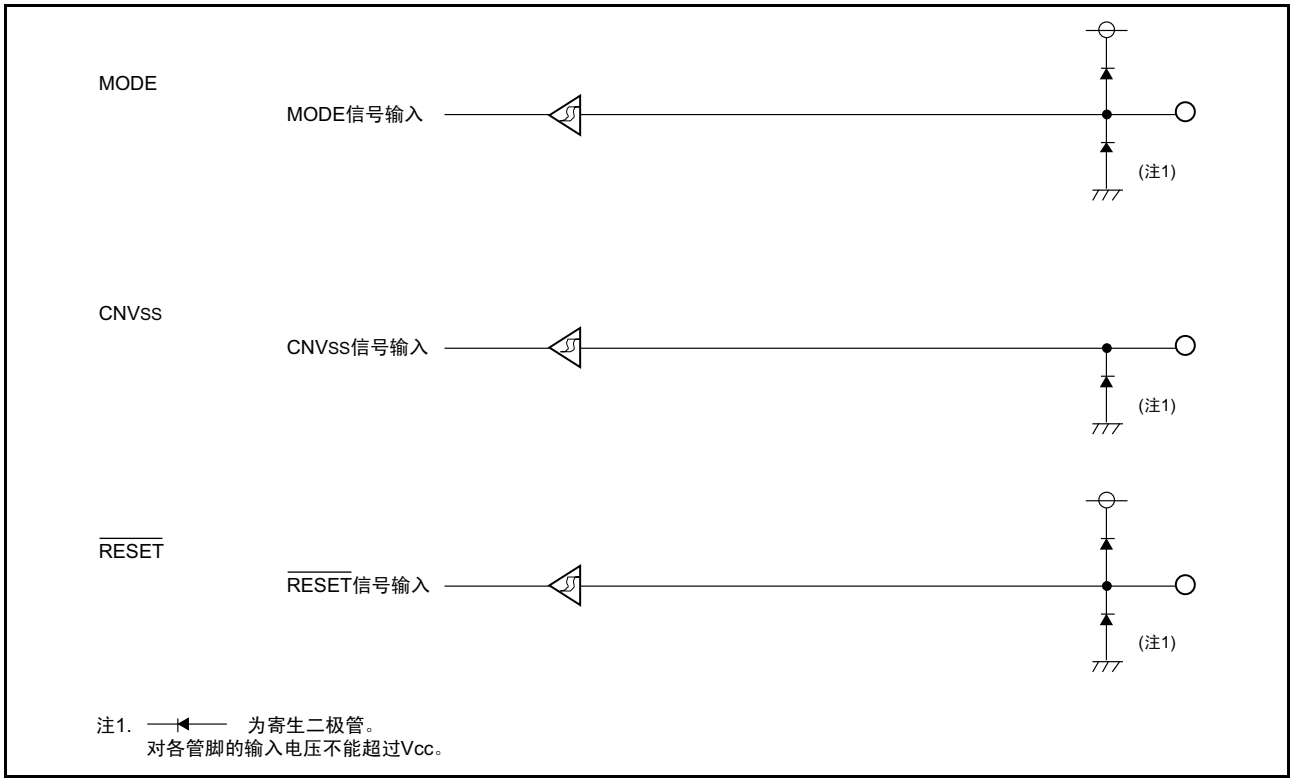
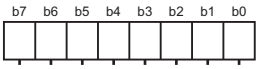



图 16.5 管脚的结构

端口Pi方向寄存器 (i=0、1、3、4) (注1) (注2) (注3)

| 符号 | 地址 | 复位后的值 |
|---|---|---|
| PD0 | 00E2$_{16}$地址 | 00$_{16}$ |
| PD1 | 00E3$_{16}$地址 | 00$_{16}$ |
| PD3 | 00E7$_{16}$地址 | 00$_{16}$ |
| PD4 | 00EA$_{16}$地址 | 00$_{16}$ |



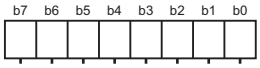

| 位符号 | 位名 | 功能 | RW |
|---|---|---|---|
| PDi_0 | 端口Pi$_0$方向位 | 0：输入模式<br>（作为输入端口功能）<br>1：输出模式<br>（作为输出端口功能） | RW |
| PDi_1 | 端口Pi$_1$方向位 | | RW |
| PDi_2 | 端口Pi$_2$方向位 | | RW |
| PDi_3 | 端口Pi$_3$方向位 | | RW |
| PDi_4 | 端口Pi$_4$方向位 | | RW |
| PDi_5 | 端口Pi$_5$方向位 | | RW |
| PDi_6 | 端口Pi$_6$方向位 | | RW |
| PDi_7 | 端口Pi$_7$方向位 | | RW |

注1. 必须通过在将PRCR寄存器的PRC2位置“1”（写允许）后的下一条指令写PD0寄存器。
注2. PD3寄存器的PD3_4～PD3_6位什么也不指定。
在给PD3_4～PD3_6位写时，只能写“0”（输入模式）；读时，内容不定。
注3. PD4寄存器的PD4_0～PD4_4位、PD4_6位和PD4_7位什么也不指定。
在给PD4寄存器的PD4_0～PD4_4位、PD4_6位和PD4_7位写时，只能写“0”（输入模式）；读时，内容不定。

图 16.6 PD0、 PD1、 PD3、 PD4 寄存器的结构

端口Pi寄存器 (i=0、1、3、4) (注1) (注2)

| 符号 | 地址 | 复位后的值 |
|---|---|---|
| P0 | 00E0$_{16}$地址 | 不定 |
| P1 | 00E1$_{16}$地址 | 不定 |
| P3 | 00E5$_{16}$地址 | 不定 |
| P4 | 00E8$_{16}$地址 | 不定 |

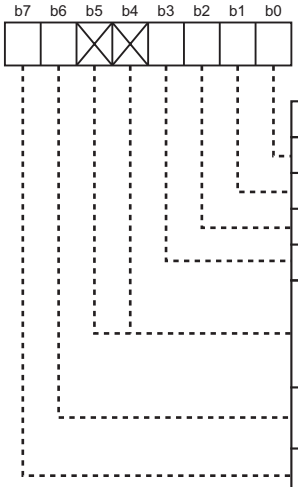



| 位符号 | 位名 | 功能 | RW |
|---|---|---|---|
| Pi_0 | 端口Pi$_0$位 | 如果读对应设定成输入模式的输入/输出端口的位，就能读取管脚的电平。<br>如果给对应设定成输出模式的输入/输出端口的位写，就能控制管脚的电平。<br>0：“L”电平<br>1：“H”电平(注1)<br>(i=0、1、3、4) | RW |
| Pi_1 | 端口Pi$_1$位 | | RW |
| Pi_2 | 端口Pi$_2$位 | | RW |
| Pi_3 | 端口Pi$_3$位 | | RW |
| Pi_4 | 端口Pi$_4$位 | | RW |
| Pi_5 | 端口Pi$_5$位 | | RW |
| Pi_6 | 端口Pi$_6$位 | | RW |
| Pi_7 | 端口Pi$_7$位 | | RW |

注1. P3寄存器的P3_4～P3_6位什么也不指定。
在给P3_4～P3_6位写时，只能写“0”（“L”电平）；读时，内容不定。
注2. P4寄存器的P4_0～P4_4位什么也不指定。
在给P4_0～P4_4位写时，只能写“0”（“L”电平）；读时，内容不定。

图 16.7 P0、 P1、 P3、 P4 寄存器的结构

## 上拉控制寄存器0

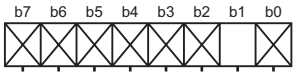



| 符号 | 地址 | 复位后的值 |
|---|---|---|
| PUR0 | 00FC16地址 | 00XX0000₂ |

| 位符号 | 位名 | 功能 | RW |
|---|---|---|---|
| PU00 | P00～P03的上拉（注1） | 0：无上拉<br>1：有上拉 | RW |
| PU01 | P04～P07的上拉（注1） | | RW |
| PU02 | P10～P13的上拉（注1） | | RW |
| PU03 | P14～P17的上拉（注1） | | RW |
| (b5-b4) | 什么也不指定。<br>写时，只能写“0”。读时，值不定。 | | — |
| PU06 | P30～P33的上拉（注1） | 0：无上拉<br>1：有上拉 | RW |
| PU07 | P37的上拉（注1） | | RW |

注1. 此位为“1”（有上拉）并且方向位为“0”（输入模式）的管脚被上拉。

## 上拉控制寄存器1

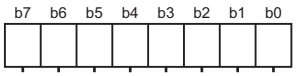



| 符号 | 地址 | 复位后的值 |
|---|---|---|
| PUR1 | 00FD16地址 | XXXXXX0X₂ |

| 位符号 | 位名 | 功能 | RW |
|---|---|---|---|
| (b0) | 什么也不指定。<br>写时，只能写“0”。读时，值不定。 | | — |
| PU11 | P45的上拉（注1） | 0：无上拉<br>1：有上拉 | RW |
| (b7-b2) | 什么也不指定。<br>写时，只能写“0”。读时，值不定。 | | — |

注1. 在PU11位为“1”（有上拉）并且PD4_5位为“0”（输入模式）时，P45管脚被上拉。

## 端口P1驱动能力控制寄存器




| 符号 | 地址 | 复位后的值 |
|---|---|---|
| DRR | 00FE16地址 | 0016 |

| 位符号 | 位名 | 功能 | RW |
|---|---|---|---|
| DRR0 | P10的驱动能力 | 设定P1的N沟道输出晶体管的驱动能力<br>0：Low<br>1：High | RW |
| DRR1 | P11的驱动能力 | | RW |
| DRR2 | P12的驱动能力 | | RW |
| DRR3 | P13的驱动能力 | | RW |
| DRR4 | P14的驱动能力 | | RW |
| DRR5 | P15的驱动能力 | | RW |
| DRR6 | P16的驱动能力 | | RW |
| DRR7 | P17的驱动能力 | | RW |

图 16.8 PUR0、 PUR1、 DRR 寄存器的结构

## 16.2 端口的设定

端口的设定如所示表 16.1 ～表 16.23。

表 16.1 端口 $P0_0/AN_7/TXD_{11}$ 的设定

| 寄存器名 | PD0 | PUR0 | ADCON0 | UCON | U1MR | U1C0 | 功 能 |
|---|---|---|---|---|---|---|---|
| 位符号 | PD0_0 | PU00 | CH2、CH1、CH0 | TXD1SEL | SMD2、SMD0 | NCH | |
| 设定值 | 0 | 0 | XXX | X | $00_2$ | X | 输入端口 （无上拉） |
| | | | | 0 | XX | | |
| | 0 | 1 | XXX | X | $00_2$ | X | 输入端口 （有上拉） |
| | | | | 0 | XX | | |
| | 0 | 0 | $111_2$ | X | $00_2$ | X | A/D 输入 （$AN_7$） |
| | | | | 0 | XX | | |
| | 1 | X | XXX | X | $00_2$ | X | 输出端口 |
| | | | | 0 | XX | | |
| | X | X | XXX | 1 | 1X | 0 | $TXD_{11}$ |
| | | | | | X1 | | |
| | X | 0 | XXX | 1 | 1X | 1 | $TXD_{11}$、 N 沟道漏极开路输出 |
| | | | | | X1 | | |

表 16.2 端口 $P0_1/AN_6$ 的设定

| 寄存器名 | PD0 | PUR0 | ADCON0 | 功 能 |
|---|---|---|---|---|
| 位符号 | PD0_1 | PU00 | CH2、CH1、CH0 | |
| 设定值 | 0 | 0 | XXX | 输入端口 （无上拉） |
| | 0 | 1 | XXX | 输入端口 （有上拉） |
| | 0 | 0 | $110_2$ | A/D 输入 （$AN_6$） |
| | 1 | X | XXX | 输出端口 |

表 16.3 端口 $P0_2/AN_5$ 的设定

| 寄存器名 | PD0 | PUR0 | ADCON0 | 功 能 |
|---|---|---|---|---|
| 位符号 | PD0_2 | PU00 | CH2、CH1、CH0 | |
| 设定值 | 0 | 0 | XXX | 输入端口 （无上拉） |
| | 0 | 1 | XXX | 输入端口 （有上拉） |
| | 0 | 0 | $101_2$ | A/D 输入 （$AN_5$） |
| | 1 | X | XXX | 输出端口 |

表 16.4 端口 $P0_3/AN_4$ 的设定

| 寄存器名 | PD0 | PUR0 | ADCON0 | 功 能 |
|---|---|---|---|---|
| 位符号 | PD0_3 | PU00 | CH2、CH1、CH0 | |
| 设定值 | 0 | 0 | XXX | 输入端口 （无上拉） |
| | 0 | 1 | XXX | 输入端口 （有上拉） |
| | 0 | 0 | $100_2$ | A/D 输入 （$AN_4$） |
| | 1 | X | XXX | 输出端口 |

表 16.5 端口 $P0_4/AN_3$ 的设定

| 寄存器名 | PD0 | PUR0 | ADCON0 | 功 能 |
|---|---|---|---|---|
| 位符号 | PD0_4 | PU01 | CH2、CH1、CH0 | |
| 设定值 | 0 | 0 | XXX | 输入端口 （无上拉） |
| | 0 | 1 | XXX | 输入端口 （有上拉） |
| | 0 | 0 | $011_2$ | A/D 输入 （$AN_3$） |
| | 1 | X | XXX | 输出端口 |

表 16.6 端口 $P0_5/AN_2$ 的设定

| 寄存器名 | PD0 | PUR0 | ADCON0 | 功 能 |
|---|---|---|---|---|
| 位符号 | PD0_5 | PU01 | CH2、CH1、CH0 | |
| 设定值 | 0 | 0 | XXX | 输入端口 （无上拉） |
| | 0 | 1 | XXX | 输入端口 （有上拉） |
| | 0 | 0 | $010_2$ | A/D 输入 （$AN_2$） |
| | 1 | X | XXX | 输出端口 |

表 16.7 端口 $P0_6/AN_1$ 的设定

| 寄存器名 | PD0 | PUR0 | ADCON0 | 功 能 |
|---|---|---|---|---|
| 位符号 | PD0_6 | PU01 | CH2、CH1、CH0 | |
| 设定值 | 0 | 0 | XXX | 输入端口 （无上拉） |
| | 0 | 1 | XXX | 输入端口 （有上拉） |
| | 0 | 0 | $001_2$ | A/D 输入 （$AN_1$） |
| | 1 | X | XXX | 输出端口 |

表 16.8 端口 $P0_7/AN_0$ 的设定

| 寄存器名 | PD0 | PUR0 | ADCON0 | 功 能 |
|---|---|---|---|---|
| 位符号 | PD0_7 | PU01 | CH2、CH1、CH0 | |
| 设定值 | 0 | 0 | XXX | 输入端口 （无上拉） |
| | 0 | 1 | XXX | 输入端口 （有上拉） |
| | 0 | 0 | $000_2$ | A/D 输入 （$AN_0$） |
| | 1 | X | XXX | 输出端口 |

表 16.9 端口 $P1_0/\overline{KI_0}$ 的设定

| 寄存器名 | PD1 | PUR0 | DRR | KIEN | P1 | 功 能 |
|---|---|---|---|---|---|---|
| 位符号 | PD1_0 | PU02 | DRR0 | KI0EN | P1_0 | |
| 设定值 | 0 | 0 | X | X | X | 输入端口 （无上拉） |
| | 0 | 1 | X | X | X | 输入端口 （有上拉） |
| | 0 | 0 | X | 1 | X | $\overline{KI_0}$ 输入 |
| | 1 | X | 0 | X | X | 输出端口 |
| | 1 | X | 1 | X | X | 输出端口 （High 驱动） |

表 16.10 端口 $P1_1/\overline{KI_1}$ 的设定

| 寄存器名 | PD1 | PUR0 | DRR | KIEN | P1 | 功 能 |
|---|---|---|---|---|---|---|
| 位符号 | PD1_1 | PU02 | DRR1 | KI1EN | P1_1 | |
| 设定值 | 0 | 0 | X | X | X | 输入端口 （无上拉） |
| | 0 | 1 | X | X | X | 输入端口 （有上拉） |
| | 0 | 0 | X | 1 | X | $\overline{KI_1}$ 输入 |
| | 1 | X | 0 | X | X | 输出端口 |
| | 1 | X | 1 | X | X | 输出端口 （High 驱动） |

表 16.11 端口 $P1_2/\overline{KI_2}$ 的设定

| 寄存器名 | PD1 | PUR0 | DRR | KIEN | P1 | 功 能 |
|---|---|---|---|---|---|---|
| 位符号 | PD1_2 | PU02 | DRR2 | KI2EN | P1_2 | |
| 设定值 | 0 | 0 | X | X | X | 输入端口 （无上拉） |
| | 0 | 1 | X | X | X | 输入端口 （有上拉） |
| | 0 | 0 | X | 1 | X | $\overline{KI_2}$ 输入 |
| | 1 | X | 0 | X | X | 输出端口 |
| | 1 | X | 1 | X | X | 输出端口 （High 驱动） |

表 16.12 端口 $P1_3/\overline{KI_3}$ 的设定

| 寄存器名 | PD1 | PUR0 | DRR | KIEN | 功 能 |
|---|---|---|---|---|---|
| 位符号 | PD1_3 | PU02 | DRR3 | KI3EN | |
| 设定值 | 0 | 0 | X | X | 输入端口 （无上拉） |
| | 0 | 1 | X | X | 输入端口 （有上拉） |
| | 0 | 0 | X | 1 | $\overline{KI_3}$ 输入 |
| | 1 | X | 0 | X | 输出端口 |
| | 1 | X | 1 | X | 输出端口 （High 驱动） |

表 16.13 端口 $P1_4$/$TxD_0$ 的设定

| 寄存器名 | PD1 | PUR0 | DRR | U0MR | U0C0 | 功 能 |
|---|---|---|---|---|---|---|
| 位符号 | PD1_4 | PU03 | DRR4 | SMD2、SMD0 | NCH | |
| 设定值 | 0 | 0 | X | $00_2$ | X | 输入端口 （无上拉） |
| | 0 | 1 | X | $00_2$ | X | 输入端口 （有上拉） |
| | 1 | X | 0 | $00_2$ | X | 输出端口 |
| | 1 | X | 1 | $00_2$ | X | 输出端口 （High 驱动） |
| | X | X | 0 | X1 | 0 | $TxD_0$ 输出、 CMOS 输出 |
| | | | | 1X | | |
| | X | X | 1 | X1 | 0 | $TxD_0$ 输出、 CMOS 输出 （High 驱动） |
| | | | | 1X | | |
| | X | X | 0 | X1 | 1 | $TxD_0$ 输出、 N 沟道漏极开路输出 |
| | | | | 1X | | |
| | X | X | 1 | X1 | 1 | $TxD_0$ 输出、 N 沟道漏极开路输出 （High 驱动） |
| | | | | 1X | | |

表 16.14 端口 $P1_5$/$RxD_0$ 的设定

| 寄存器名 | PD1 | PUR0 | DRR | 功 能 |
|---|---|---|---|---|
| 位符号 | PD1_5 | PU03 | DRR5 | |
| 设定值 | 0 | 0 | X | 输入端口 （无上拉） |
| | 0 | 1 | X | 输入端口 （上有拉） |
| | 0 | 0 | X | $RxD_0$ 输入 |
| | 1 | X | 0 | 输出端口 |
| | 1 | X | 1 | 输出端口 （High 驱动） |

表 16.15 端口 $P1_6$/$CLK_0$ 的设定

| 寄存器名 | PD1 | PUR0 | DRR | U0MR | 功 能 |
|---|---|---|---|---|---|
| 位符号 | PD1_6 | PU03 | DRR6 | SMD2、SMD0、CKDIR | |
| 设定值 | 0 | 0 | X | $010_2$ 以外 | 输入端口 （无上拉） |
| | 0 | 1 | X | $010_2$ 以外 | 输入端口 （有上拉） |
| | 0 | 0 | X | XX1 | $CLK_0$ （外部时钟）输入 |
| | 1 | X | 0 | $010_2$ 以外 | 输出端口 |
| | 1 | X | 1 | $010_2$ 以外 | 输出端口 （High 驱动） |
| | X | X | 0 | $010_2$ | $CLK_0$ （内部时钟）输出 |
| | X | X | 1 | $010_2$ | $CLK_0$ （内部时钟）输出 （High 驱动） |

表 16.16 端口 $P1_7$/$\overline{INT_1}$/$CNTR_0$ 的设定

| 寄存器名 | PD1 | PUR0 | DRR | TXMR | 功 能 |
|---|---|---|---|---|---|
| 位符号 | PD1_7 | PU03 | DRR5 | TXMOD1、TXMOD0 | |
| 设定值 | 0 | 0 | X | $01_2$ 以外 | 输入端口 （无上拉） |
| | 0 | 1 | X | $01_2$ 以外 | 输入端口 （有上拉） |
| | 0 | 0 | X | $01_2$ 以外 | $CNTR_0$/$\overline{INT_1}$ 输入 |
| | 1 | X | 0 | $01_2$ 以外 | 输出端口 |
| | 1 | X | 1 | $01_2$ 以外 | 输出端口 （High 驱动） |
| | X | X | 0 | $01_2$ | $CNTR_0$ 输出 |
| | X | X | 1 | $01_2$ | $CNTR_0$ （High 驱动） |

表 16.17 端口 $P3_0/\overline{CNTR_0}$ 的设定

| 寄存器名 | PD3 | PUR0 | TXMR | P3 | 功 能 |
|---|---|---|---|---|---|
| 位符号 | PD3_0 | PU06 | TXOCNT | P3_0 | |
| 设定值 | 0 | 0 | 0 | X | 输入端口 （无上拉） |
| | 0 | 1 | 0 | X | 输入端口 （有上拉） |
| | 1 | X | 0 | X | 输出端口 |
| | X | X | 1 | X | $\overline{CNTR_0}$ 输出 |

表 16.18 端口 $P3_1/TZ_{OUT}$ 的设定

| 寄存器名 | PD3 | PUR0 | TYZMR | TYZOC | P3 | 功 能 |
|---|---|---|---|---|---|---|
| 位符号 | PD3_1 | PU06 | TZMOD1、 TZMOD0 | TZOCNT | P3_1 | |
| 设定值 | 0 | 0 | $00_2$ | X | X | 输入端口 （无上拉） |
| | | | $01_2$ | 1 | | |
| | 0 | 1 | $00_2$ | X | X | 输入端口 （有上拉） |
| | | | $01_2$ | 1 | | |
| | 1 | X | $00_2$ | X | X | 输出端口 |
| | | | $01_2$ | 1 | | |
| | X | X | 1X | X | X | $TZ_{OUT}$ 输出 |
| | | | $01_2$ | 0 | | |

表 16.19 端口 $P3_2/\overline{INT_2}/CNTR_1$ 的设定

| 寄存器名 | PD3 | PUR0 | TYZMR | TYZOC | P3 | 功 能 |
|---|---|---|---|---|---|---|
| 位符号 | PD3_2 | PU06 | TYMOD1 | TZOCNT | P3_2 | |
| 设定值 | 0 | 0 | 0 | 1 | X | 输入端口 （无上拉） |
| | 0 | 1 | 0 | 1 | X | 输入端口 （有上拉） |
| | 0 | 0 | 0 | 1 | X | $CNTR_1/\overline{INT_2}$ 输入 |
| | 1 | X | 0 | 1 | X | 输出端口 |
| | X | X | 1 | 0 | X | $CNTR_1$ 输出 |

表 16.20 端口 $P3_3/\overline{INT_3}/TC_{IN}$ 的设定

| 寄存器名 | PD3 | PUR0 | 功 能 |
|---|---|---|---|
| 位符号 | PD3_3 | PU06 | |
| 设定值 | 0 | 0 | 输入端口 （无上拉） |
| | 0 | 1 | 输入端口 （有上拉） |
| | 0 | 0 | $TC_{IN}/\overline{INT_3}$ 输入 |
| | 1 | X | 输出端口 |

表 16.21 端口 $P3_7/TXD_{10}/RXD_1$ 的设定

| 寄存器名 | PD3 | PUR0 | UCON | U1MR | U1C0 | 功 能 |
|---|---|---|---|---|---|---|
| 位符号 | PD3_7 | PU07 | TXD1EN | SMD2、SMD0 | NCH | |
| 设定值 | 0 | 0 | X | $00_2$ | X | 输入端口（无上拉） |
| | 0 | 1 | X | $00_2$ | X | 输入端口（有上拉） |
| | 0 | 0 | 0 | 1X | X | $RxD_1$ |
| | | | | X1 | | |
| | 1 | X | X | $00_2$ | X | 输出端口 |
| | X | X | 1 | 1X | 0 | $TxD_0$ 输出、CMOS 输出 |
| | | | | X1 | | |
| | X | X | 1 | 1X | 1 | $TxD_{10}$ 输出、N 沟道漏极开路输出 |
| | | | | X1 | | |

表 16.22 端口 $P4_5/\overline{INT_0}$ 的设定

| 寄存器名 | PD4 | PUR1 | INTEN | 功 能 |
|---|---|---|---|---|
| 位符号 | PD4_5 | PU11 | INT0EN | |
| 设定值 | 0 | 0 | 0 | 输入端口（无上拉） |
| | 0 | 1 | 0 | 输入端口（有上拉） |
| | 0 | 0 | 1 | $\overline{INT_0}$ 输入 |
| | 1 | X | X | 输出端口 |

表 16.23 端口 $X_{IN}/P4_6$ 和 $X_{OUT}/P4_7$ 的设定

| 寄存器名 | CM1 | CM1 | CM0 | 电路规格 | | 功 能 |
|---|---|---|---|---|---|---|
| 位符号 | CM13 | CM10 | CM05 | 振荡缓冲器 | 反馈电阻 | |
| 设定值 | 1 | 1 | 1 | OFF | OFF | $X_{IN}$-$X_{OUT}$ 振荡停止 |
| | 1 | 0 | 1 | OFF | ON | 外部 $X_{IN}$ 输入、$X_{OUT}$ 输出 “H” |
| | 1 | 0 | 1 | OFF | ON | $X_{IN}$-$X_{OUT}$ 振荡停止 |
| | 1 | 0 | 0 | ON | ON | $X_{IN}$-$X_{OUT}$ 振荡 |
| | 0 | X | X | OFF | OFF | 输入端口 |

## 16.3 未使用管脚的处理

未使用管脚的处理例子如表 16.24 所示。

表 16.24 未使用管脚的处理例子

| 管脚名称 | 处理内容 |
|---|---|
| 端口 P0、 P1、<br>$P3_0$ ～ $P3_3$、 $P3_7$、 $P4_5$ | • 设定成输入模式，每个管脚通过电阻连接到 $V_{SS}$ （下拉）或者 $V_{CC}$ （上拉）<br>• 设定成输出模式，使管脚开路 （注 1）<br>（注 2） |
| 端口 $P4_6$、 $P4_7$ | 通过电阻连接到 $V_{CC}$ （上拉） （注 2） |
| $AV_{CC}/V_{REF}$ | 连接到 $V_{CC}$ |
| $AV_{SS}$ | 连接到 $V_{SS}$ |

注 1. 当设定成输出模式并使管脚开路时，由于在通过程序将端口切换成输出模式前端口保持输入模式，因此，管脚的电压电平不稳定，在端口为输入模式期间，电源电压可能会增大。
另外，考虑到由于噪声和噪声引起的失控，方向寄存器的内容可能会发生变化，所以建议通过程序定期重新设定方向寄存器的内容，以提高程序的可靠性。

注 2. 对于未使用管脚的处理，尽量缩短来自单片机管脚的配线 （2cm 以内）。

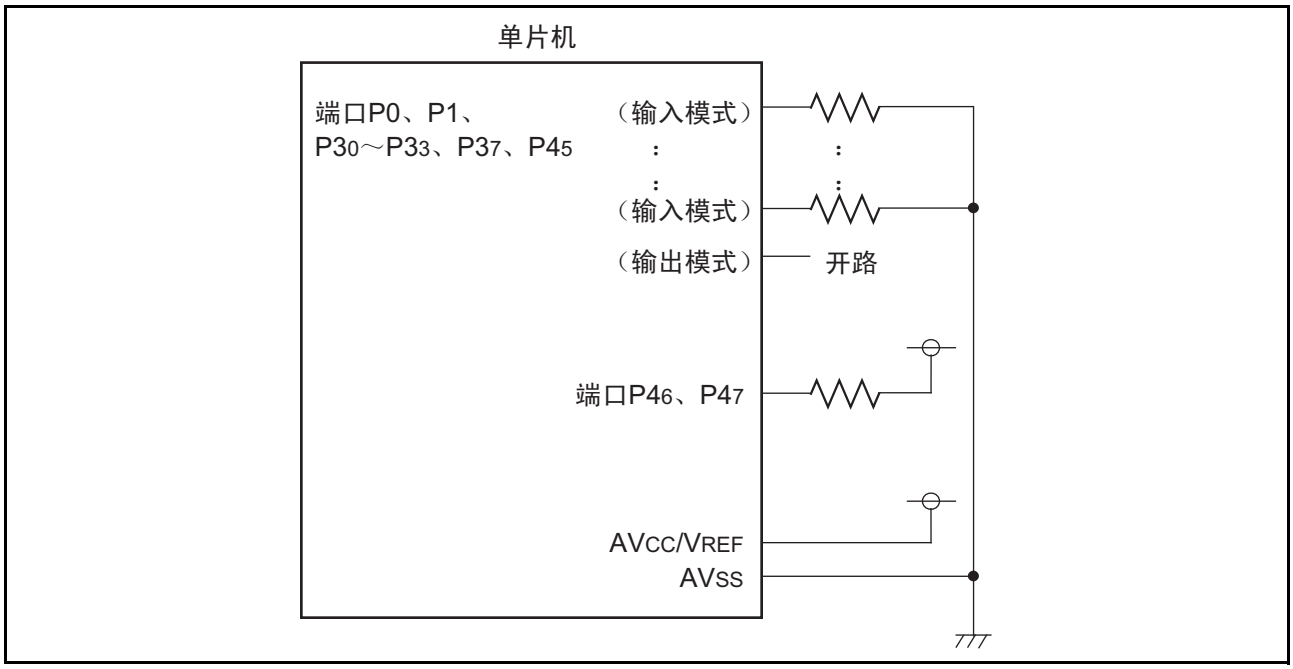



图 16.9 未使用管脚的处理例子

# 17. 电特性

表 17.1 绝对最大额定值

| 符号 | 项 目 | 测定条件 | 额定值 | 单位 |
|---|---|---|---|---|
| $V_{CC}$ | 电源电压 | $V_{CC}$=$AV_{CC}$ | −0.3 ～ 6.5 | V |
| $AV_{CC}$ | 模拟电源电压 | $V_{CC}$=$AV_{CC}$ | −0.3 ～ 6.5 | V |
| $V_I$ | 输入电压 | | −0.3 ～ $V_{CC}$+0.3 | V |
| $V_O$ | 输出电压 | | −0.3 ～ $V_{CC}$+0.3 | V |
| $P_d$ | 功耗 | $T_{opr}$=25°C | 300 | mW |
| $T_{opr}$ | 工作环境温度 | | −20 ～ 85/−40 ～ 85 （D 型） | °C |
| $T_{stg}$ | 保存温度 | | −65 ～ 150 | °C |

表 17.2 推荐运行条件

| 符号 | 项 目 | | 测定条件 | 额定值 | | | 单位 |
|---|---|---|---|---|---|---|---|
| | | | | 最小 | 标准 | 最大 | |
| $V_{CC}$ | 电源电压 | | | 2.7 | — | 5.5 | V |
| $AV_{CC}$ | 模拟电源电压 | | | — | Vcc （注 3） | — | V |
| $V_{SS}$ | 电源电压 | | | — | 0 | — | V |
| $AV_{SS}$ | 模拟电源电压 | | | — | 0 | — | V |
| $V_{IH}$ | “H”电平 输入电压 | | | 0.8Vcc | — | Vcc | V |
| $V_{IL}$ | “L”电平输入电压 | | | 0 | — | 0.2Vcc | V |
| $I_{OH(sum)}$ | 总峰值 “H”电平输出电流 | 所有管脚的 $I_{OH(peak)}$ 的总和 | | — | — | −60 | mA |
| $I_{OH(peak)}$ | 峰值 “H”电平输出电流 | | | — | — | −10 | mA |
| $I_{OH(avg)}$ | 平均 “H”电平输出电流 | | | — | — | −5 | mA |
| $I_{OL(sum)}$ | 总峰值 “L”电平输出电流 | 所有管脚的 $I_{OL(peak)}$ 的总和 | | — | — | 60 | mA |
| $I_{OL(peak)}$ | 峰值 “L”电平输出电流 | $P1_0$ ～ $P1_7$ 除外 | | — | — | 10 | mA |
| | | $P1_0$ ～ $P1_7$ | 驱动能力 HIGH | — | — | 30 | mA |
| | | | 驱动能力 LOW | — | — | 10 | mA |
| $I_{OL(avg)}$ | 平均 “L”电平输出电流 | $P1_0$ ～ $P1_7$ 除外 | | — | — | 5 | mA |
| | | $P1_0$ ～ $P1_7$ | 驱动能力 HIGH | — | — | 15 | mA |
| | | | 驱动能力 LOW | — | — | 5 | mA |
| $f_{(XIN)}$ | 主时钟输入振荡频率 | | 3.0V ≤ $V_{CC}$ ≤ 5.5V | 0 | — | 16 | MHz |
| | | | 2.7V ≤ $V_{CC}$ < 3.0V | 0 | — | 10 | MHz |

注 1. 不指定时，为 $V_{CC}$=$AV_{CC}$=2.7V ～ 5.5V、 $T_{opr}$=−20°C ～ 85°C/−40°C ～ 85°C。

注 2. 平均输出电流为 100ms 期间内的平均值。

注 3. 必须 $V_{CC}$=$AV_{CC}$。

表 17.3 A/D 转换器特性

| 符号 | 项 目 | | 测定条件 | 额定值 | | | 单位 |
|---|---|---|---|---|---|---|---|
| | | | | 最小 | 标准 | 最大 | |
| — | 分辨率 | | Vref=VCC | — | — | 10 | Bit |
| — | 绝对精度 | 10 位模式 | ϕAD=10MHz,Vref=VCC=5.0V | — | — | ±3 | LSB |
| | | 8 位模式 | ϕAD=10MHz,Vref=VCC=5.0V | — | — | ±2 | LSB |
| | | 10 位模式 | ϕAD=10MHz,Vref=VCC=3.3V（注 3） | — | — | ±5 | LSB |
| | | 8 位模式 | ϕAD=10MHz,Vref=VCC=3.3V（注 3） | — | — | ±2 | LSB |
| Rladder | 梯形电阻 | | Vref=Vcc | 10 | — | 40 | kΩ |
| tconv | 转换时间 | 10 位模式 | ϕAD=10MHz,Vref=VCC=5.0V | 3.3 | — | — | μs |
| | | 8 位模式 | ϕAD=10MHz,Vref=VCC=5.0V | 2.8 | — | — | μs |
| Vref | 基准电压 | | | — | Vcc（注 4） | — | V |
| VIA | 模拟输入电压 | | | 0 | — | Vref | V |
| — | A-D 运行时钟频率（注 2） | 无采样＆保持 | | 0.25 | — | 10 | MHz |
| | | 有采样＆保持 | | 1 | — | 10 | MHz |

注 1. 当不指定时，为 VCC=AVCC=2.7V ～ 5.5V、 Topr=−20°C ～ 85°C/−40°C ～ 85°C。

注 2. 当 fAD 超过 10MHz 时，必须分频 fAD，使 A/D 运行时钟频率（ϕAD）为 10MHz 以下。

注 3. 当 AVCC 低于 4.2V 时，必须分频 fAD，使 A/D 运行时钟频率（ϕAD）为 fAD/2 以下。

注 4. 必须 Vcc=Vref。

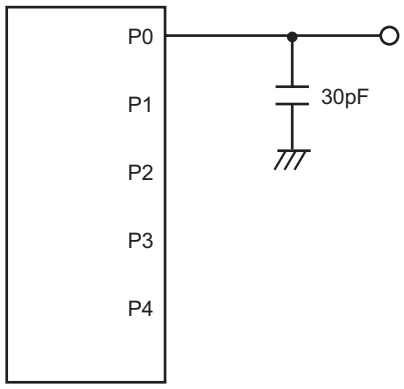



图 17.1 端口 P0 ～ P4 的测定电路

表 17.4 闪存 （可编程 ROM）的电特性

| 符号 | 项 目 | 测定条件 | 额定值 | | | 单位 |
|---|---|---|---|---|---|---|
| | | | 最小 | 标准 | 最大 | |
| — | 编程、擦除次数 （注 2） | | 1000 （注 3） | — | — | 次 |
| — | 字节编程时间 | | — | 50 | 400 | μs |
| — | 块擦除时间 | | — | 0.4 | 9 | s |
| td(SR-ES) | 从擦除运行向擦除挂起的转移时间 | | — | — | 8 | ms |
| — | 擦除挂起请求间隔 | | 10 | — | — | ms |
| — | 写、擦除电压 | | 2.7 | — | 5.5 | V |
| — | 读电压 | | 2.7 | — | 5.5 | V |
| — | 在写、擦除时的温度 | | 0 | — | 60 | °C |
| — | 数据保持时间 （注 7） | 环境温度 =55°C | 20 | — | — | 年 |

注 1. 当不指定时，为 $V_{CC}$=$AV_{CC}$=2.7V ～ 5.5V、 $T_{opr}$=0°C ～ 60°C。

注 2. 编程、擦除次数的定义。
编程、擦除次数是每个块的擦除次数。
在编程、擦除次数为 n 次 （n=1000、 10000）时，每个块可以各擦除 n 次。
例如，对于 2K 字节块的块 A，在分 2048 次对各自不同地址进行 1 字节的写入后，即使擦除该块，编程 / 擦除的次数也计为 1 次。但是，对于擦除 1 次的块，不能对同一地址进行多次写入 （禁止重写）。

注 3. 这是保证编程 / 擦除后的全部电特性的次数。（保证在 1 ～ “最小”值的范围。）

注 4. 如果是执行多次改写的系统，应采取将写入地址按次序错开等方法以减少实际的改写次数，并且为尽量避免残留空白区，执行程序 （写入）后必须进行 1 次擦除。例如，编写一组 16 字节程序时，在执行最大 128 组的写入后，通过进行 1 次擦除可减少实际的改写次数。并且，如果使块 A、块 B 的擦除次数均等，就可进一步减少实际的改写次数。另外建议将对每个块执行了几次擦除作为信息保留，并设定限制次数。

注 5. 块擦除中产生擦除错误时，必须将清除状态寄存器命令 → 块擦除命令至少执行 3 次，直到不产生擦除错误。

注 6. 关于故障率，请咨询瑞萨科技、瑞萨销售或特约店。

注 7. 包括没有外加电源电压或者时钟的时间。

表 17.5 闪存（数据闪存 块 A、块 B）的电特性（注 4）

| 符号 | 项 目 | 测定条件 | 额定值 | | | 单位 |
|---|---|---|---|---|---|---|
| | | | 最小 | 标准 | 最大 | |
| — | 编程、擦除次数（注 2） | | 10000（注 3） | — | — | 次 |
| — | 字节编程时间（编程 / 擦除次数≤ 1000 次） | | — | 50 | 400 | μs |
| — | 字节编程时间（编程 / 擦除次数＞ 1000 次） | | — | 65 | — | μs |
| — | 块擦除时间（编程 / 擦除次数≤ 1000 次） | | — | 0.2 | 9 | s |
| — | 块擦除时间（编程 / 擦除次数＞ 1000 次） | | — | 0.3 | — | s |
| $t_{d(SR-ES)}$ | 从擦除运行向擦除挂起的转移时间 | | — | — | 8 | ms |
| — | 擦除挂起请求间隔 | | 10 | — | — | ms |
| — | 写、擦除电压 | | 2.7 | — | 5.5 | V |
| — | 读电压 | | 2.7 | — | 5.5 | V |
| — | 在写、擦除时的温度 | | −20（注 8） | — | 85 | °C |
| — | 数据保持时间（注 9） | 环境温度 =55°C | 20 | — | — | 年 |

注 1. 当不指定时，为 $V_{CC}$=$AV_{CC}$=2.7V ～ 5.5V、 $T_{opr}$= −20°C ～ 85°C/−40°C ～ 85°C。

注 2. 编程、擦除次数的定义。
编程、擦除次数是每个块的擦除次数。
在编程、擦除次数为n次（n=1000、 10000）时，可以对每个块各擦除n次。
例如，对于2K字节块的块A，在分2048次对各自不同地址进行1K字节的写入后，即使擦除该块，编程/擦除的次数也计为1次。但是，对于擦除1次的块，不能对同一地址进行多次写入（禁止重写）。

注 3. 这是保证编程 / 擦除后的全部电特性的次数。（保证在 1 ～ “最小”值的范围。）

注 4. 编程、擦除次数超过 1000 次时块 A、块 B 的规格。 1000 次前的字节编程时间与程序区相同。

注 5. 如果是执行多次改写的系统，应采取将写入地址按次序错开等方法以减少实际的改写次数，并且为尽量避免残留空白区，执行程序（写入）后必须进行 1 次擦除。例如，编写一组 16 字节程序时，在执行最大 128 组的写入后，通过进行 1 次擦除可减少实际的改写次数。并且，如果使块 A、块 B 的擦除次数均等，就可进一步减少实际的改写次数。另外建议将对每个块执行了几次擦除作为信息保留，并设定限制次数。

注 6. 块擦除中产生擦除错误时，必须将清除状态寄存器命令 → 块擦除命令至少执行 3 次，直到不产生擦除错误。

注 7. 关于故障率，请咨询瑞萨科技、瑞萨销售或特约店。

注 8. D 版本是 −40 ℃。

注 9. 包括没有外加电源电压或时钟的时间。

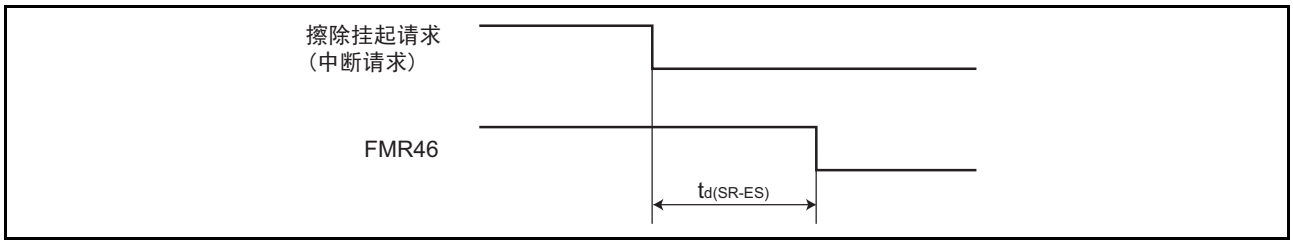



图 17.2 从擦除运行向擦除挂起的转移时间

表 17.6 电源电路的时序特性

| 符号 | 项 目 | 测定条件 | 额定值 | | | 单位 |
|---|---|---|---|---|---|---|
| | | | 最小 | 标准 | 最大 | |
| td(P-R) | 接通电源时的内部电源稳定时间 （注 2） | | 1 | — | 2000 | μs |
| td(R-S) | STOP 解除时间 （注 3） | | — | — | 150 | μs |

注 1. 测定条件为 Vcc=AVcc=2.7V ～ 5.5V、 Topr=25°C。

注 2. 在接通电源时，为到内部电源发生电路稳定为止的等待时间。

注 3. 从接受用于解除停止模式的中断开始到 CPU 时钟开始供给为止的时间。

表 17.7 电特性 （1） [Vcc=5V]

| 符号 | 项 目 | | 测定条件 | | 额定值 | | | 单位 |
|---|---|---|---|---|---|---|---|---|
| | | | | | 最小 | 标准 | 最大 | |
| VOH | “H”电平输出电压 | XOUT 除外 | IOH=−5mA | | Vcc−2.0 | — | Vcc | V |
| | | | IOH=−200μA | | Vcc−0.3 | — | Vcc | V |
| | | XOUT | 驱动能力 HIGH | IOH=−1mA | Vcc−2.0 | — | V | V |
| | | | 驱动能力 LOW | IOH=−500μA | Vcc−2.0 | — | Vcc | V |
| VOL | “L”电平输出电压 | P10 ～ P17、XOUT 除外 | IOL=5mA | | — | — | 2.0 | V |
| | | | IOL=200μA | | — | — | 0.45 | V |
| | | P10 ～ P17 | 驱动能力 HIGH | IOL=15mA | — | — | 2.0 | V |
| | | | 驱动能力 LOW | IOL=5mA | — | — | 2.0 | V |
| | | | | IOL=200μA | — | — | 0.45 | V |
| | | XOUT | 驱动能力 HIGH | IOL=1mA | — | — | 2.0 | V |
| | | | 驱动能力 LOW | IOL=500μA | — | — | 2.0 | V |
| VT+-VT- | 滞后 | $\overline{INT}_0$、$\overline{INT}_1$、$\overline{INT}_2$、$\overline{INT}_3$、$\overline{KI}_0$、$\overline{KI}_1$、$\overline{KI}_2$、$\overline{KI}_3$、CNTR0、CNTR1、TCIN、RxD0、RxD1、P45 | | | 0.2 | — | 1.0 | V |
| | | $\overline{RESET}$ | | | 0.2 | — | 2.2 | V |
| IIH | “H”电平输入电流 | | VI=5V | | — | — | 5.0 | μA |
| IIL | “L”电平输入电流 | | VI=0V | | — | — | −5.0 | μA |
| RPULLUP | 上拉电阻 | | VI=0V | | 30 | 50 | 167 | kΩ |
| RfXIN | 反馈电阻 | XIN | | | — | 1.0 | — | MΩ |
| fRING | 内部振荡频率 | | | | 40 | 125 | 250 | kHz |
| VRAM | RAM 保持电压 | | 在停止模式时 | | 2.0 | — | — | V |

注 1. 当不指定时，为 Vcc=AVcc=4.2V ～ 5.5V、 Topr=−20°C ～ 85°C/−40°C ～ 85°C、 f(XIN)=20MHz。

表 17.8 电特性（2） [Vcc=5V] （在没有指定的情况下， Topr=-40°C ～ 85°C）

| 符号 | 项 目 | | 测定条件 | 额定值 | | | 单位 |
|---|---|---|---|---|---|---|---|
| | | | | 最小 | 标准 | 最大 | |
| ICC | 电源电流<br>（VCC=3.3V ～ 5.5V）<br>在单芯片模式，输出管脚为开路，其它管脚为 Vss | 高速模式 | XIN=16MHz （方波）<br>内部振荡 =125kHz<br>不分频 | — | 8 | 14 | mA |
| | | | XIN=10MHz （方波）<br>内部振荡 =125kHz<br>不分频 | — | 5 | — | mA |
| | | 中速模式 | XIN=16MHz （方波）<br>内部振荡 =125kHz<br>8 分频 | — | 3 | — | mA |
| | | | XIN=10MHz （方波）<br>内部振荡 =125kHz<br>8 分频 | — | 2 | — | mA |
| | | 内部振荡器模式 | 主时钟停止<br>内部振荡 =125kHz<br>8 分频 | — | 470 | 900 | μA |
| | | 等待模式 | 主时钟停止<br>内部振荡 =125kHz<br>在 WAIT 指令执行中 （注 1）<br>外围时钟运行 | — | 40 | 80 | μA |
| | | 等待模式 | 主时钟停止<br>内部振荡 =125kHz<br>在 WAIT 指令执行中 （注 1）<br>外围时钟停止 | — | 38 | 76 | μA |
| | | 停止模式 | 主时钟停止<br>内部振荡停止<br>CM10= “1”<br>外围时钟停止 | — | 0.8 | 3.0 | μA |

注 1. 使定时器 Y 在定时器模式下运行。

时序的必要条件 （在没有指定的情况下， VCC=5V、 VSS=0V、 Ta=25°C） [VCC=5V]

表 17.9 XIN 输入

| 符号 | 项 目 | 额定值 | | 单位 |
|---|---|---|---|---|
| | | 最小 | 最大 | |
| $t_{c(XIN)}$ | XIN 输入周期时间 | 62.5 | — | ns |
| $t_{WH(XIN)}$ | XIN 输入 “H” 电平脉冲宽度 | 30 | — | ns |
| $t_{WL(XIN)}$ | XIN 输入 “L” 电平脉冲宽度 | 30 | — | ns |

表 17.10 CNTR0 输入、 CNTR1 输入、 $\overline{INT2}$ 输入

| 符号 | 项 目 | 额定值 | | 单位 |
|---|---|---|---|---|
| | | 最小 | 最大 | |
| $t_{c(CNTR0)}$ | CNTR0 输入周期时间 | 100 | — | ns |
| $t_{WH(CNTR0)}$ | CNTR0 输入 “H” 电平脉冲宽度 | 40 | — | ns |
| $t_{WL(CNTR0)}$ | CNTR0 输入 “L” 电平脉冲宽度 | 40 | — | ns |

表 17.11 TCIN 输入、 $\overline{INT3}$ 输入

| 符号 | 项 目 | 额定值 | | 单位 |
|---|---|---|---|---|
| | | 最小 | 最大 | |
| $t_{c(TCIN)}$ | TCIN 输入周期时间 | 400 （注 1） | — | ns |
| $t_{WH(TCIN)}$ | TCIN 输入 “H” 电平脉冲宽度 | 200 （注 2） | — | ns |
| $t_{WL(TCIN)}$ | TCIN 输入 “L” 电平脉冲宽度 | 200 （注 2） | — | ns |

注 1. 在使用定时器 C 的捕捉功能时，必须将周期时间调整到 （1/ 定时器 C 的计数源频率 ×3）以上。

注 2. 在使用定时器 C 的捕捉功能时，必须将脉冲宽度调整到 （1/ 定时器 C 的计数源频率 ×1.5）以上。

表 17.12 串行 I/O

| 符号 | 项 目 | 额定值 | | 单位 |
|---|---|---|---|---|
| | | 最小 | 最大 | |
| $t_{c(CK)}$ | CLKi 输入周期时间 | 200 | — | ns |
| $t_{W(CKH)}$ | CLKi 输入 “H” 电平脉冲宽度 | 100 | — | ns |
| $t_{W(CKL)}$ | CLKi 输入 “L” 电平脉冲宽度 | 100 | — | ns |
| $t_{d(C-Q)}$ | TxDi 输出延迟时间 | — | 80 | ns |
| $t_{h(C-Q)}$ | TxDi 保持时间 | 0 | — | ns |
| $t_{su(D-C)}$ | RxDi 输入准备时间 | 35 | — | ns |
| $t_{h(C-D)}$ | RxDi 输入保持时间 | 90 | — | ns |

表 17.13 外部中断 $\overline{INT0}$ 输入

| 符号 | 项 目 | 额定值 | | 单位 |
|---|---|---|---|---|
| | | 最小 | 最大 | |
| $t_{W(INH)}$ | $\overline{INT0}$ 输入 “H” 电平脉冲宽度 | 250 （注 1） | — | ns |
| $t_{W(INL)}$ | $\overline{INT0}$ 输入 “L” 电平脉冲宽度 | 250 （注 2） | — | ns |

注 1. 在通过 $\overline{INT0}$ 输入滤波器选择位选择有滤波器时，如果 （1/ 数字滤波器采样频率 ×3）超过 250ns， $\overline{INT0}$ 输入 “H” 电平脉冲宽度的最小值就为 （1/ 数字滤波器采样频率 ×3）。

注 2. 在通过 $\overline{INT0}$ 输入滤波器选择位选择有滤波器时，如果 （1/ 数字滤波器采样频率 ×3）超过 250ns， $\overline{INT0}$ 输入 “L” 电平脉冲宽度的最小值就为 （1/ 数字滤波器采样频率 ×3）。

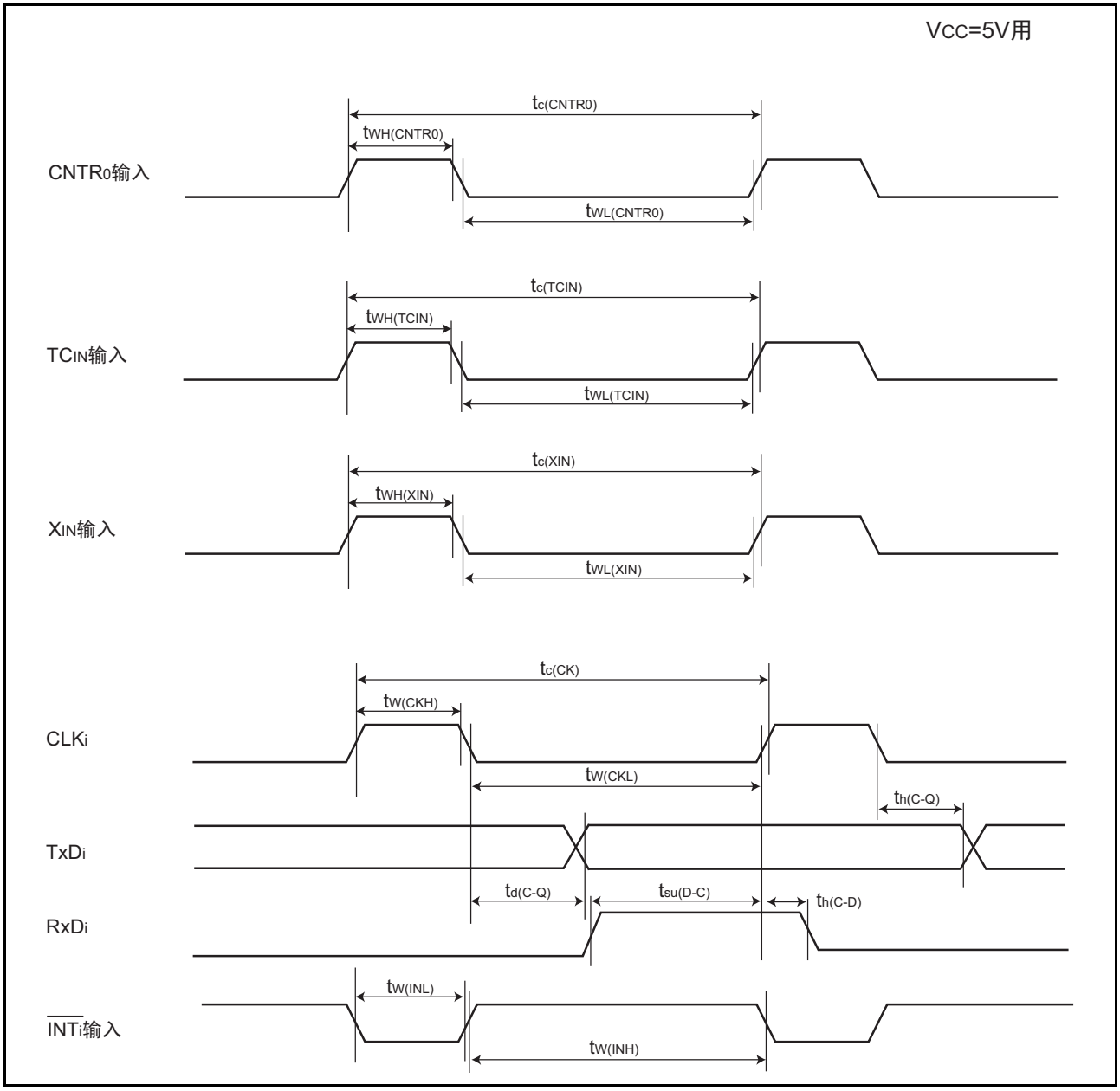



图 17.3 VCC=5V 时的时序

表 17.14 电特性（3） [$V_{CC}$=3V]

| 符号 | 项 目 | | 测定条件 | | 额定值 | | | 单位 |
|---|---|---|---|---|---|---|---|---|
| | | | | | 最小 | 标准 | 最大 | |
| $V_{OH}$ | “H”电平输出电压 | $X_{OUT}$ 除外 | $I_{OH}$=−1mA | | $V_{CC}$−0.5 | — | $V_{CC}$ | V |
| | | $X_{OUT}$ | 驱动能力 HIGH | $I_{OH}$=−0.1mA | $V_{CC}$−0.5 | — | $V_{CC}$ | V |
| | | | 驱动能力 LOW | $I_{OH}$=−50μA | $V_{CC}$−0.5 | — | $V_{CC}$ | V |
| $V_{OL}$ | “L”电平输出电压 | $P1_0$ ～ $P1_7$、$X_{OUT}$ 除外 | $I_{OL}$=1mA | | — | — | 0.5 | V |
| | | $P1_0$ ～ $P1_7$ | 驱动能力 HIGH | $I_{OL}$=2mA | — | — | 0.5 | V |
| | | | 驱动能力 LOW | $I_{OL}$=1mA | — | — | 0.5 | V |
| | | $X_{OUT}$ | 驱动能力 HIGH | $I_{OL}$=0.1mA | — | — | 0.5 | V |
| | | | 驱动能力 LOW | $I_{OL}$ =50μA | — | — | 0.5 | V |
| $V_{T+}$-$V_{T-}$ | 滞后 | $\overline{INT_0}$、$\overline{INT_1}$、$\overline{INT_2}$、$\overline{INT_3}$、$\overline{KI_0}$、$\overline{KI_1}$、$\overline{KI_2}$、$\overline{KI_3}$、$CNTR_0$、$CNTR_1$、$TC_{IN}$、$RxD_0$、$RxD_1$、$P4_5$ | | | 0.2 | — | 0.8 | V |
| | | $\overline{RESET}$ | | | 0.2 | — | 1.8 | V |
| $I_{IH}$ | “H”电平输入电流 | | $V_I$=3V | | — | — | 4.0 | μA |
| $I_{IL}$ | “L”电平输入电流 | | $V_I$=0V | | — | — | −4.0 | μA |
| $R_{PULLUP}$ | 上拉电阻 | | $V_I$=0V | | 66 | 160 | 500 | kΩ |
| $R_{fXIN}$ | 反馈电阻 | $X_{IN}$ | | | — | 3.0 | — | MΩ |
| $f_{RING}$ | 内部振荡频率 | | | | 40 | 125 | 250 | kHz |
| $V_{RAM}$ | RAM 保持电压 | | 在停止模式时 | | 2.0 | — | — | V |

注 1. 当不指定时，为 $V_{CC}$=$AV_{CC}$=2.7V ～ 3.3V、 $T_{opr}$=−20°C ～ 85°C/−40°C ～ 85°C、 f($X_{IN}$)=10MHz。

表 17.15 电特性（4） [VCC=3V] （在没有指定的情况下， Topr=−40°C ～ 85°C）

| 符号 | 项 目 | | 测定条件 | 额定值 | | | 单位 |
|---|---|---|---|---|---|---|---|
| | | | | 最小 | 标准 | 最大 | |
| ICC | 电源电流<br>（VCC=2.7V ～ 3.3V）<br>在单芯片模式，输出管脚为开路，其它管脚为 VSS | 高速模式 | XIN=16MHz （方波）<br>内部振荡 =125kHz<br>不分频 | — | 7 | 12 | mA |
| | | | XIN=10MHz （方波）<br>内部振荡 =125kHz<br>不分频 | — | 5 | — | mA |
| | | 中速模式 | XIN=16MHz （方波）<br>内部振荡 =125kHz<br>8 分频 | — | 2.5 | — | mA |
| | | | XIN=10MHz （方波）<br>内部振荡 =125kHz<br>8 分频 | — | 1.6 | — | mA |
| | | 内部振荡器模式 | 主时钟停止<br>内部振荡 =125kHz<br>8 分频 | — | 420 | 800 | μA |
| | | 等待模式 | 主时钟停止<br>内部振荡 =125kHz<br>在 WAIT 指令执行中 （注 1）<br>外围时钟运行 | — | 37 | 74 | μA |
| | | 等待模式 | 主时钟停止<br>内部振荡 =125kHz<br>在 WAIT 指令执行中 （注 1）<br>外围时钟停止 | — | 35 | 70 | μA |
| | | 停止模式 | 主时钟停止<br>内部振荡停止<br>CM10= “1”<br>外围时钟停止 | — | 0.7 | 3.0 | μA |

注 1. 使定时器 Y 在定时器模式下运行。

时序的必要条件 （在没有指定的情况下， VCC=3V、 VSS=0V、 Ta=25°C） [VCC =3V]

表 17.16 XIN 输入

| 符号 | 项 目 | 额定值 | | 单位 |
|---|---|---|---|---|
| | | 最小 | 最大 | |
| $t_{c(XIN)}$ | XIN 输入周期时间 | 100 | — | ns |
| $t_{WH(XIN)}$ | XIN 输入 “H” 电平脉冲宽度 | 40 | — | ns |
| $t_{WL(XIN)}$ | XIN 输入 “L” 电平脉冲宽度 | 40 | — | ns |

表 17.17 CNTR0 输入、 CNTR1 输入、 $\overline{INT2}$ 输入

| 符号 | 项 目 | 额定值 | | 单位 |
|---|---|---|---|---|
| | | 最小 | 最大 | |
| $t_{c(CNTR0)}$ | $CNTR_0$ 输入周期时间 | 300 | — | ns |
| $t_{WH(CNTR0)}$ | $CNTR_0$ 输入 “H” 电平脉冲宽度 | 120 | — | ns |
| $t_{WL(CNTR0)}$ | $CNTR_0$ 输入 “L” 电平脉冲宽度 | 120 | — | ns |

表 17.18 TCIN 输入、 $\overline{INT3}$ 输入

| 符号 | 项 目 | 额定值 | | 单位 |
|---|---|---|---|---|
| | | 最小 | 最大 | |
| $t_{c(TCIN)}$ | TCIN 输入周期时间 | 1200 （注 1） | — | ns |
| $t_{WH(TCIN)}$ | TCIN 输入 “H” 电平脉冲宽度 | 600 （注 2） | — | ns |
| $t_{WL(TCIN)}$ | TCIN 输入 “L” 电平脉冲宽度 | 600 （注 2） | — | ns |

注 1. 在使用定时器 C 的捕捉功能时，必须将周期时间调整到 （1/ 定时器 C 的计数源频率 ×3）以上。

注 2. 在使用定时器 C 的捕捉功能时，必须将脉冲宽度调整到 （1/ 定时器 C 的计数源频率 ×1.5）以上。

表 17.19 串行 I/O

| 符号 | 项 目 | 额定值 | | 单位 |
|---|---|---|---|---|
| | | 最小 | 最大 | |
| $t_{c(CK)}$ | CLKi 输入周期时间 | 300 | — | ns |
| $t_{W(CKH)}$ | CLKi 输入 “H” 电平脉冲宽度 | 150 | — | ns |
| $t_{W(CKL)}$ | CLKi 输入 “L” 电平脉冲宽度 | 150 | — | ns |
| $t_{d(C-Q)}$ | TxDi 输出延迟时间 | — | 160 | ns |
| $t_{h(C-Q)}$ | TxDi 保持时间 | 0 | — | ns |
| $t_{su(D-C)}$ | RxDi 输入准备时间 | 55 | — | ns |
| $t_{h(C-D)}$ | RxDi 输入保持时间 | 90 | — | ns |

表 17.20 外部中断 $\overline{INT0}$ 输入

| 符号 | 项 目 | 额定值 | | 单位 |
|---|---|---|---|---|
| | | 最小 | 最大 | |
| $t_{W(INH)}$ | $\overline{INT0}$ 输入 “H” 电平脉冲宽度 | 380 （注 1） | — | ns |
| $t_{W(INL)}$ | $\overline{INT0}$ 输入 “L” 电平脉冲宽度 | 380 （注 2） | — | ns |

注 1. 在通过 $\overline{INT0}$ 输入滤波器选择位选择有滤波器时，如果 （1/ 数字滤波器采样频率 ×3）超过 380ns， $\overline{INT0}$ 输入 “H” 电平脉冲宽度的最小值就为 （1/ 数字滤波器采样频率 ×3）。

注 2. 在通过 $\overline{INT0}$ 输入滤波器选择位选择有滤波器时，如果 （1/ 数字滤波器采样频率 ×3）超过 380ns， $\overline{INT0}$ 输入 “L” 电平脉冲宽度的最小值就为 （1/ 数字滤波器采样频率 ×3）。

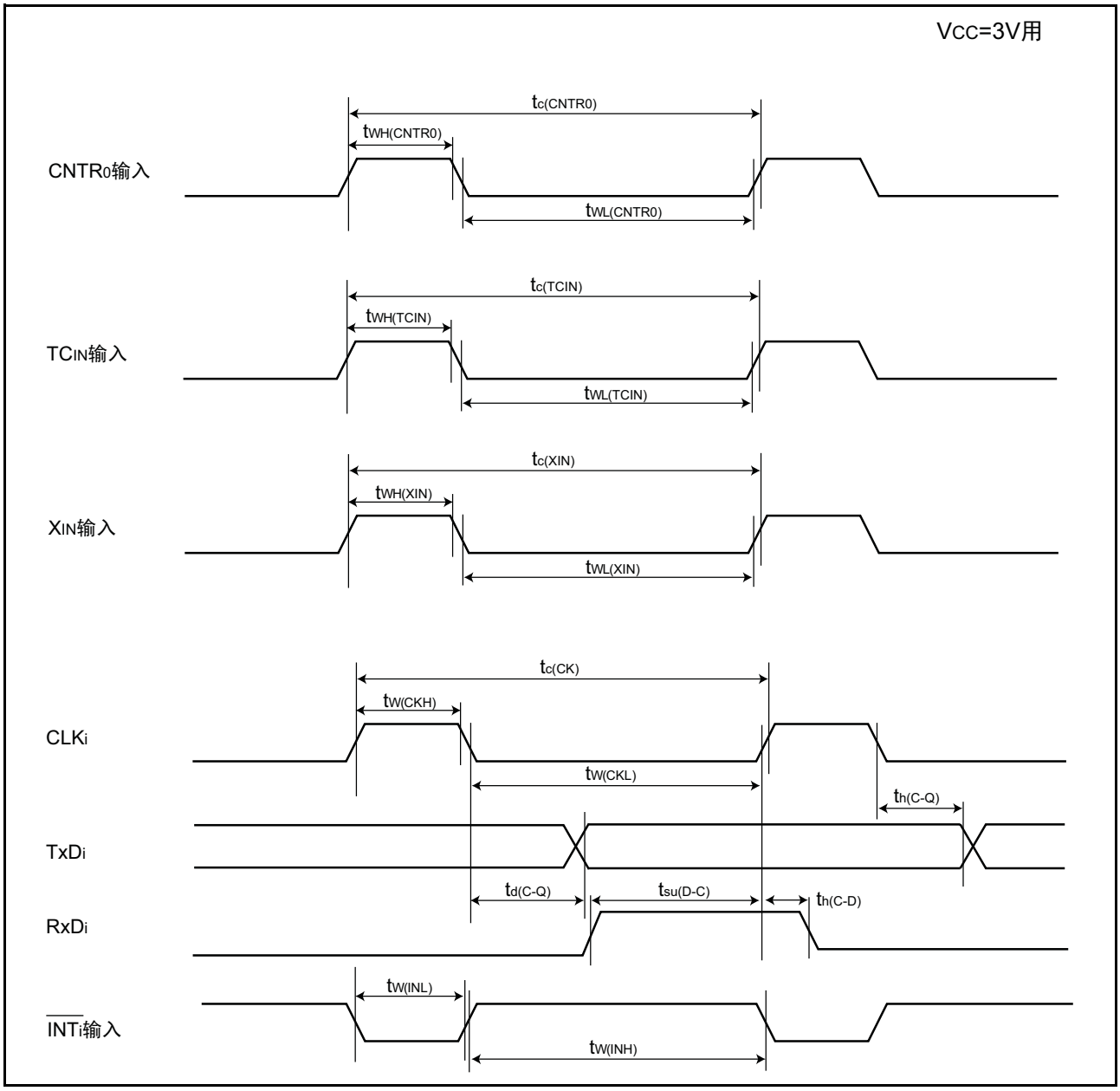



图 17.4 VCC=3V 时的时序

# 18. 闪存版

## 18.1 概要

闪存版有 CPU 改写模式和标准串行输入 / 输出模式的 2 种改写模式，能存取闪存。

闪存版的性能概要如表 18.1 所示 （表 18.1 所示以外的项目请参照 “表 1.1 性能概要”）。

表 18.1 闪存版的性能概要

| 项目 | | 性能 |
|---|---|---|
| 闪存的运行模式 | | 2 个模式 （CPU 改写模式和标准串行输入 / 输出模式） |
| 擦除块分配 | | 请参照 “图 18.1 闪存的框图” |
| 编程方式 | | 字节单位 |
| 擦除方式 | | 块擦除 |
| 编程和擦除控制方式 | | 通过软件命令控制编程和擦除 |
| 保护方式 | | 通过 FMR0 寄存器的 FMR02 位对块 0 和块 1 进行保护 |
| | | 通过 FMR1 寄存器的 FMR15 位、 FMR16 位对块 0 和块 1 分别进行保护 |
| 命令数 | | 5 个命令 |
| 编程和擦除次数 （注 1） | 块 0、块 1 （可编程 ROM） | 1,000 次 |
| | 块 A、块 B （数据闪存） | 10,000 次 |
| ROM 码保护 | | 对应标准串行输入 / 输出模式 |

注 1. 编程、擦除次数的定义。
编程、擦除次数是每个块的擦除次数。
在编程、擦除次数为n次 （n=1000、 10000）时，可以对每个块各擦除n次。
例如，对于2K字节块的块A，在分2048次进行1字节的写入时，如果擦除该块，编程/擦除的次数则记为1次。执行1000次以上的改写时，要避免为了减少实际的改写次数，执行编程直到没有空白区，然后再进行擦除，同时也要避免只对特定块进行改写，执行改写时注意使各块的编程、擦除的次数平均。
另外建议将对每个块执行了几次擦除作为信息保留，并设定限制次数。

表 18.2 闪存改写模式的概要

| 闪存改写模式 | CPU 改写模式 | 标准串行输入 / 输出模式 |
|---|---|---|
| 功能概要 | CPU 能通过执行软件命令，改写用户 ROM 区<br>EW0 模式：能在闪存以外的区域改写<br>EW1 模式：能在闪存中改写 | 能使用专用串行编程器，改写用户 ROM 区<br>标准串行输入 / 输出模式 1：<br>时钟同步串行 I/O<br>标准串行输入 / 输出模式 2：<br>异步串行 I/O |
| 能改写的区域 | 用户 ROM 区 | 用户 ROM 区 |
| 运行模式 | 单芯片模式 | 引导模式 |
| ROM 编程器 | — | 串行编程器 |

## 18.2 存储器分配

闪存版的 ROM 分为用户 ROM 区和引导 ROM 区 （保留区）。闪存的框图如图 18.1 所示。

在用户 ROM 区中，保存单片机运行程序区 （程序 ROM）之外，有 2K 字节的块 A 及 2K 字节的块 B （数据闪存）。

用户 ROM 区分为几块。在 CPU 改写模式或者标准串行输入 / 输出模式，能改写用户 ROM 区。

在 CPU 改写模式改写块 0 和块 1 时，将 FMR0 寄存器的 FMR02 位置 “1”（允许改写）的情况下，如果再将 FMR1 寄存器的 FMR15 位清 “0”（允许改写）则允许改写块 0，如果将 FMR16 位清 “0”（允许改写）则允许改写块 1。另外，如果将 PM1 寄存器的 PM10 位置 “1”（允许）则能使用块 A、块 B。

发货时，在引导 ROM 区存有标准串行输入 / 输出模式的改写控制程序。尽管引导 ROM 区被分配了和用户 ROM 区相同的地址，但是存在和用户 ROM 区不同的存储器。

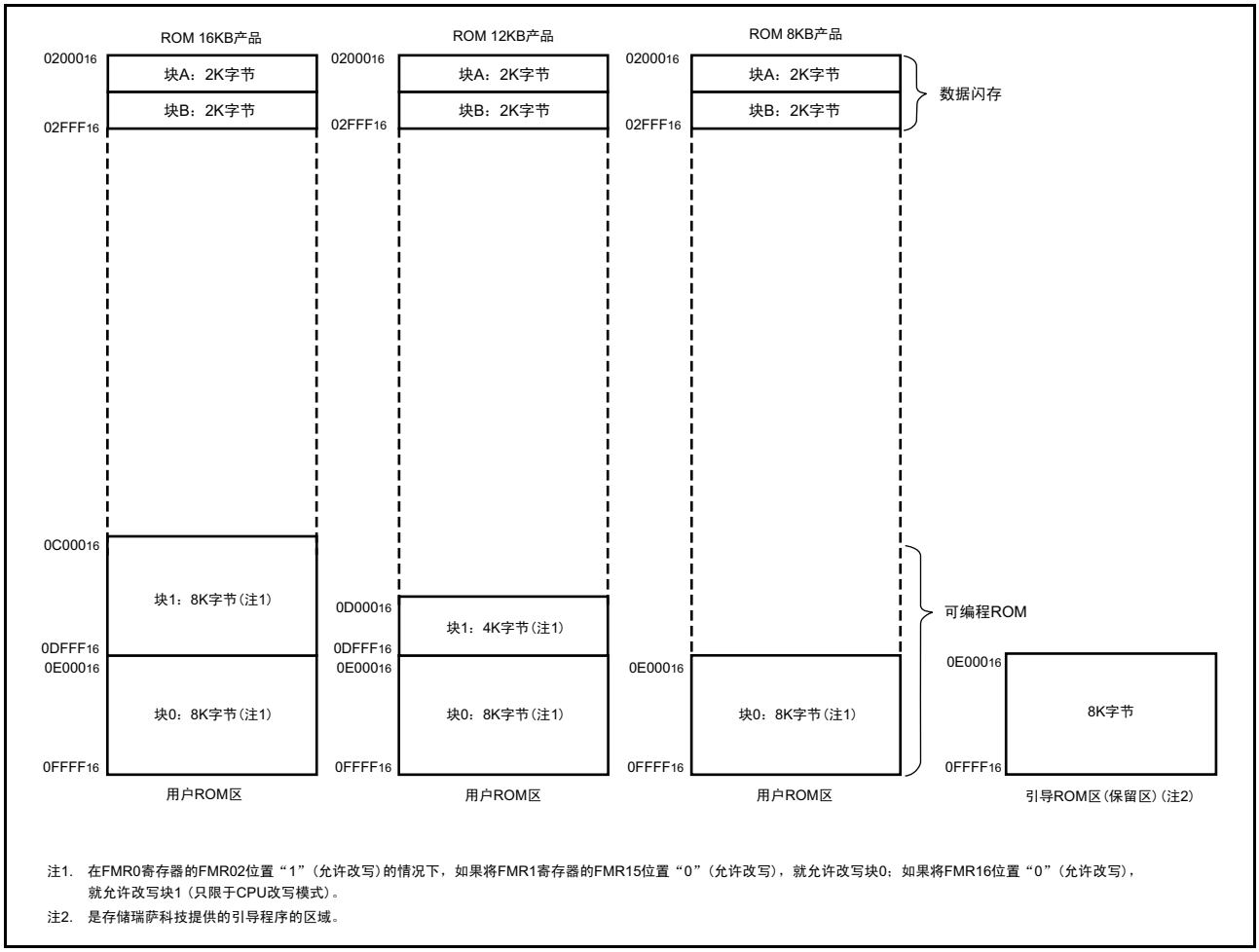


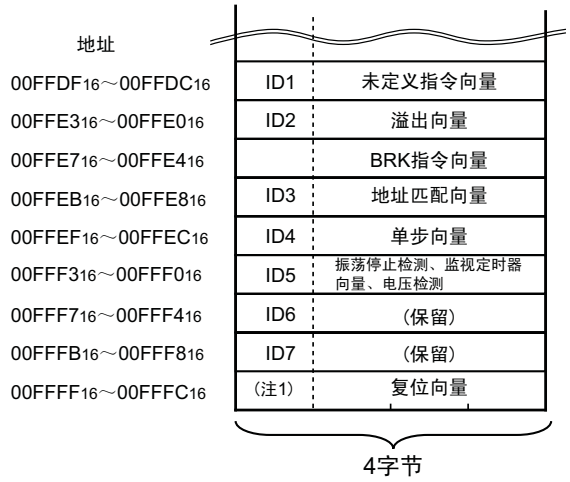

图 18.1 闪存的框图

## 18.3 闪存改写禁止功能

标准串行输入 / 输出模式有不能随意读和改写闪存的 ID 码检查功能。

### 18.3.1 ID 码检查功能

在标准串行输入 / 输出模式使用此功能。在闪存的内容不为空白的情况下，判定从编程器送来的 ID 码是否和写在闪存中的 7 字节的 ID 码一致。如果码不一致，就不接受从编程器送来的命令。 ID 码各为 8 位数据，该区域从第 1 字节开始，为 $00FFDF_{16}$、$00FFE3_{16}$、$00FFEB_{16}$、$00FFEF_{16}$、$00FFF3_{16}$、$00FFF7_{16}$、$00FFFB_{16}$ 地址。必须将预先给这些地址设定 ID 码的程序写入闪存。




注1．OFS寄存器分配在地址$00FFFF_{16}$。
OFS寄存器的详细内容请参照“图12.2 OFS、WDC、WDTR以及WDTS寄存器”。

图 18.2 ID 码的保存地址

## 18.4 CPU 改写模式

在 CPU 改写模式，能通过 CPU 执行软件命令，改写用户 ROM 区。因此，能在不使用 ROM 编程器等而将单片机安装在电路板的状态下，改写用户 ROM 区。只能对用户 ROM 区的各块区域执行编程和块擦除的命令。

另外，在CPU改写模式的擦除运行中发生中断请求时，有暂时中断擦除运行进行中断处理的擦除挂起功能。

在擦除挂起期间，能通过程序读用户 ROM 区。 CPU 改写模式有擦除编程 0 模式 （EW0 模式）和擦除编程 1 模式 （EW1 模式）。 EW0 模式和 EW1 模式的不同点如表 18.3 所示。

表 18.3 EW0 模式和 EW1 模式的不同点

| 项目 | EW0 模式 | EW1 模式 |
|---|---|---|
| 运行模式 | 单芯片模式 | 单芯片模式 |
| 能存放改写控制程序的区域 | 用户 ROM 区 | 用户 ROM 区 |
| 能执行改写控制程序的区域 | 必须在将控制程序传送给闪存以外的存储器 （RAM 等）后执行 | 能在用户 ROM 区上执行 |
| 能改写的区域 | 用户 ROM 区 | 用户 ROM 区<br>但是，存有改写控制程序的块除外 （注 1） |
| 软件命令的限制 | 无 | • 编程和块擦除命令<br>对存有改写控制程序的块，禁止执行<br>• 禁止执行读状态寄存器命令 |
| 编程和擦除后的模式 | 读状态寄存器模式 | 读阵列 （Read Array）模式 |
| 自动编程和自动擦除时的 CPU 状态 | 运行 | 保持状态 （输入 / 输出端口保持命令执行前的状态） |
| 闪存的状态检测 | • 通过程序读取 FMR0 寄存器的 FMR00 位、 FMR06 位和 FMR07 位<br>• 执行读状态寄存器命令，读取状态寄存器的 SR7 位、 SR5 位和 SR4 位 | 通过程序读取 FMR0 寄存器的 FMR00 位、FMR06 位和 FMR07 位 |
| 转移到擦除挂起的条件 | 通过程序将 FMR4 寄存器的 FMR40 位和 FMR41 位置 “1” | FMR4 寄存器的 FMR40 位为 “1”，并且发生被允许的中断的中断请求 |
| CPU 时钟 | 5MHz 以下 | 无左侧所记限制 （使用的时钟频率） |

注 1. 在将 FMR0 寄存器的 FMR02 位置 “1”（允许改写）的情况下，如果将 FMR1 寄存器的 FMR15 位清 “0”（允许改写）则允许改写块 0，如果将 FMR16 位清 “0”（允许改写）则允许改写块 1。

### 18.4.1 EW0 模式

如果将 FMR0 寄存器的 FMR01 位置“1”（CPU 改写模式有效），就变为 CPU 改写模式，成为能接受软件命令的状态。此时，由于 FMR1 寄存器的 FMR11 位为 “0”，成为 EW0 模式。

通过软件命令进行编程和擦除运行的控制。能通过 FMR0 寄存器或者状态寄存器，确认编程或者擦除结束时的状态等。

在自动擦除期间转移到擦除挂起时，必须将 FMR40 位置“1”（允许擦除挂起），并且将 FMR41 位置“1”（请求擦除挂起），然后等待 td(SR-ES)，在确认 FMR46 位为 “1”（允许读）后，对用户 ROM 区存取。如果将 FMR41 位置 “0”（重新开始擦除），就重新开始自动擦除。

### 18.4.2 EW1 模式

在将 FMR01 位置“1”（CPU 改写模式有效）后，如果将 FMR11 位置“1”（EW1 模式），就变为 EW1 模式。

编程或者擦除结束时的状态等能通过FMR0寄存器确认。在EW1模式，不能执行读状态寄存器的软件命令。

在将擦除挂起功能设定为有效时，必须在将 FMR40 位置 “1”（允许擦除挂起）后，执行块擦除命令。另外，用于转移到擦除挂起的中断必须预先设定成中断允许状态。如果在执行块擦除命令后经过 td(SR-ES)，就能接受中断请求。

如果发生中断请求， FMR41 位就自动变为 “1”（请求擦除挂起），并且中止自动擦除。在中断处理结束后，如果自动擦除还没结束 （FMR00 位为 “0”），就必须在将 FMR41 位置 “0”（重新开始擦除）后，再次执行块擦除的命令。

FMR0 寄存器如图 18.3 所示， FMR1 和 FMR4 寄存器如图 18.4 所示。

- FMR00 位
  它是表示闪存运行状况的位。在编程或者擦除运行中为 “0”，否则为 “1”。
- FMR01 位
  如果将 FMR01 位置 “1”（CPU 改写模式），就变为能接受命令的状态。
- FMR02 位
  在 FMR02 位为 “0”（禁止改写）时，块 0 和块 1 不接受编程命令和块擦除命令。
  FMR02 位为 “1”（允许改写）时，块 0 和块 1 可通过 FMR15 位和 FMR16 位控制改写。
- FMSTP 位
  它是用于对闪存的控制电路进行初始化和降低闪存消耗电流的位。如果将 FMSTP 位置 “1”，就不能存取闪存。因此，必须通过闪存以外的区域的程序写 FMSTP 位。
  在以下情况，必须将 FMSTP 位置 “1”。
  - 在 EW0 模式的擦除或者写过程中，如果闪存的存取发生异常（FMR00 位不能恢复到“1”（就绪））
  - 在设定成内部振荡器模式 （主时钟停止）时
    内部振荡器模式 （主时钟停止）前后的处理如图 18.7 所示，必须根据该流程图操作。另外，在 CPU 改写模式无效时转移到停止模式或者等待模式的情况下，由于闪存的电源自动切断，返回时自动连接，因此不需要设定 FMR0 寄存器。
- FMR06 位
  它是表示自动编程状况的只读位。在发生编程错误时为 “1”，否则为 “0”。详细内容请参照 “18.4.5 全状态检查”。
- FMR07 位
  它是表示自动擦除状况的只读位。在发生擦除错误时为 “1”，否则为 “0”。详细内容请参照 “18.4.5 全状态检查”。
- FMR11 位
  如果将 FMR11 位置 “1”（EW1 模式），就变为 EW1 模式。
- FMR15 位
  FMR02 位为“1”（允许改写）且 FMR15 位为“0”（允许改写）时，块 0 接受编程命令和块擦除命令。
- FMR16 位
  FMR02 位为“1”（允许改写）且 FMR16 位为“0”（允许改写）时，块 1 接受编程命令和块擦除命令。
- FMR40 位
  如果将 FMR40 位置 “1”（允许），就允许擦除挂起功能。
- FMR41 位
  在 EW0 模式，如果通过程序将 FMR41 位置 “1”，就转移到擦除挂起模式。在 EW1 模式，如果发生允许中断的中断请求， FMR41 位就自动变为 “1”（请求擦除挂起），转移到擦除挂起模式。
  在重新开始自动擦除运行时，必须将 FMR41 位置 “0”（重新开始擦除）。
- FMR46 位
  在执行自动擦除过程中， FMR46 位变为 “0”（禁止读）；在擦除挂起模式期间，此位变为 “1”（允许读）。此位在置成 “0”期间，禁止对闪存存取。

闪存控制寄存器0

| b7 | b6 | b5 | b4 | b3 | b2 | b1 | b0 |
|---|---|---|---|---|---|---|---|
| | | 0 | 0 | | | | |

| 符号 | 地址 | 复位后的值 |
|---|---|---|
| FMR0 | $01B7_{16}$地址 | $00000001_2$ |

| 位符号 | 位名 | 功能 | RW |
|---|---|---|---|
| FMR00 | RY/$\overline{BY}$状态标志 | 0：忙（在写或者擦除执行中）<br>1：就绪 | RO |
| FMR01 | CPU改写模式选择位<br>（注1、注6） | 0：CPU改写模式无效<br>1：CPU改写模式有效 | RW |
| FMR02 | 块0、块1改写允许位<br>（注2、注6、注7） | 0：禁止改写<br>1：允许改写 | RW |
| FMSTP | 闪存停止位<br>（注3、注5、注6） | 0：闪存运行<br>1：闪存停止<br>（低功耗状态，闪存初始化） | RW |
| ($\overline{b5}$-$\overline{b4}$) | 保留位 | 必须置“0”。 | RW |
| FMR06 | 编程状态标志（注4） | 0：正常结束<br>1：错误结束 | RO |
| FMR07 | 擦除状态标志（注4） | 0：正常结束<br>1：错误结束 | RO |

注1. 置“1”时，必须在写“0”后连续写“1”。从写“0”后到写“1”为止不能进入中断处理。此位必须在设定成读阵列(Read Array)模式后置“0”。
注2. 置“1”时，必须在FMR01位为“1”(CPU改写模式有效)的状态下，在给此位写“0”后连续写“1”。从写“0”后到写“1”为止不能进入中断处理。
注3. 必须通过闪存以外区域的程序来写此位。
注4. 如果执行清除状态命令，此位就变为“0”。
注5. 在FMR01位为“1”(CPU改写模式有效)时有效。在FMR01位为“0”(CPU改写模式无效)时，如果对FMSTP位写“1”，FMSTP位就变为“1”，但是，闪存不变为低功耗状态，也不被初始化。
注6. 在设定FMR01、FMR02和FMSTP位时，必须使用位处理指令(参照“R8C/Tiny系列软件手册”)。
注7. 如果将FMR01位清“0”(CPU改写模式无效)，则FMR02位为“0”(禁止改写)。

图 18.3 FMR0 寄存器

闪存控制寄存器1

| b7 | b6 | b5 | b4 | b3 | b2 | b1 | b0 |
|---|---|---|---|---|---|---|---|
| 1 | | | 0 | 0 | 0 | | |

| 符号 | 地址 | 复位后的值 |
|---|---|---|
| FMR1 | $01B5_{16}$地址 | $1000000X_2$ |

| 位符号 | 位名 | 功能 | RW |
|---|---|---|---|
| ($\overline{b0}$) | 保留位 | 读时，不定 | RO |
| FMR11 | EW1模式选择位（注1、注2） | 0：EW0模式<br>1：EW1模式 | RW |
| ($\overline{b4\text{-}b2}$) | 保留位 | 必须固定成“0”。 | RW |
| FMR15 | 块0改写禁止位（注2、注3） | 0：允许改写<br>1：禁止改写 | RW |
| FMR16 | 块1改写禁止位（注2、注3） | 0：允许改写<br>1：禁止改写 | RW |
| ($\overline{b7}$) | 保留位 | 必须固定成“1”。 | RW |

注1. 置“1”时，必须在FMR01位为“1”(CPU改写模式有效)的状态下，对此位写“0”后继续写“1”。
从写“0”后到写“1”为止不能进入中断。
注2. 如果将FMR01位清“0”(CPU改写模式无效)，就为“0”。
注3. FMR01位为“1”(CPU改写模式有效)时，能写FMR15和FMR16位。
清“0”时，必须对该位写“1”后继续写“0”。
置“1”时，必须对该位写“1”。

闪存控制寄存器4

| b7 | b6 | b5 | b4 | b3 | b2 | b1 | b0 |
|---|---|---|---|---|---|---|---|
| 0 | | 0 | 0 | 0 | 0 | | |

| 符号 | 地址 | 复位后的值 |
|---|---|---|
| FMR4 | $01B3_{16}$地址 | $01000000_2$ |

| 位符号 | 位名 | 功能 | RW |
|---|---|---|---|
| FMR40 | 擦除挂起功能允许位（注1） | 0：禁止<br>1：允许 | RW |
| FMR41 | 擦除挂起请求位（注2） | 0：重新开始擦除<br>1：请求擦除挂起 | RW |
| ($\overline{b5\text{-}b2}$) | 保留位 | 必须固定成“0”。 | RO |
| FMR46 | 读状态标志 | 0：禁止读<br>1：允许读 | RO |
| ($\overline{b7}$) | 保留位 | 必须固定成“0”。 | RW |

注1. 置“1”时，必须在给此位写“0”后连续写“1”。从写“0”后到写“1”为止不能进入中断处理。
注2. 此位只在FMR40位为“1”（允许）时有效，只在从发行擦除命令到结束擦除期间，此位为可写状态（此期间以外为“0”）。
在EW0模式，能通过程序，对此位写“0”和“1”。
在EW1模式，当FMR40位为“1”时，如果在擦除过程中发生可屏蔽中断，此位就自动变为“1”。不能通过程序写“1”（可写“0”）。

图 18.4 FMR1 和 FMR4 寄存器

有关挂起的运行时序如图 18.5 所示。

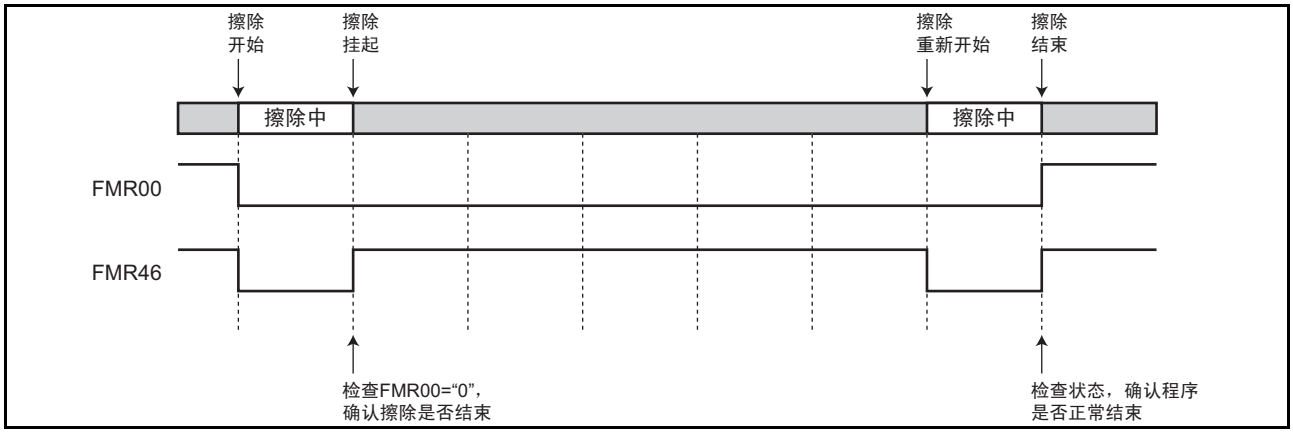



图 18.5 有关挂起的运行时序

EW0 模式的设定和解除方法如图 18.6 所示， EW1 模式的设定和解除方法如图 18.7 所示。

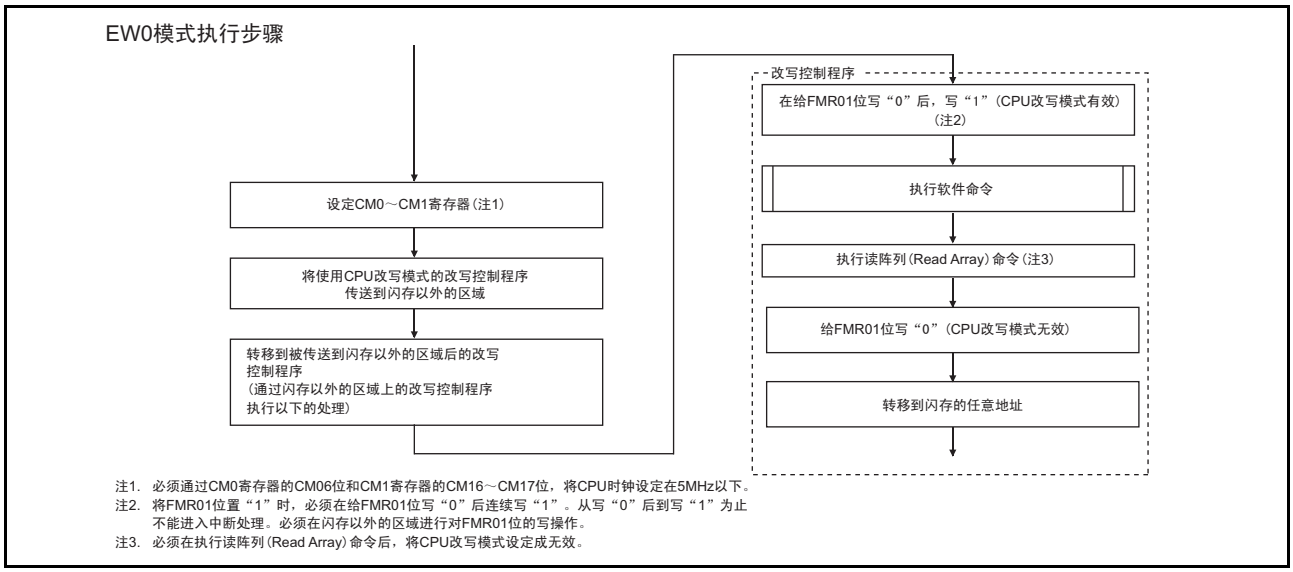



图 18.6 EW0 模式的设定和解除方法

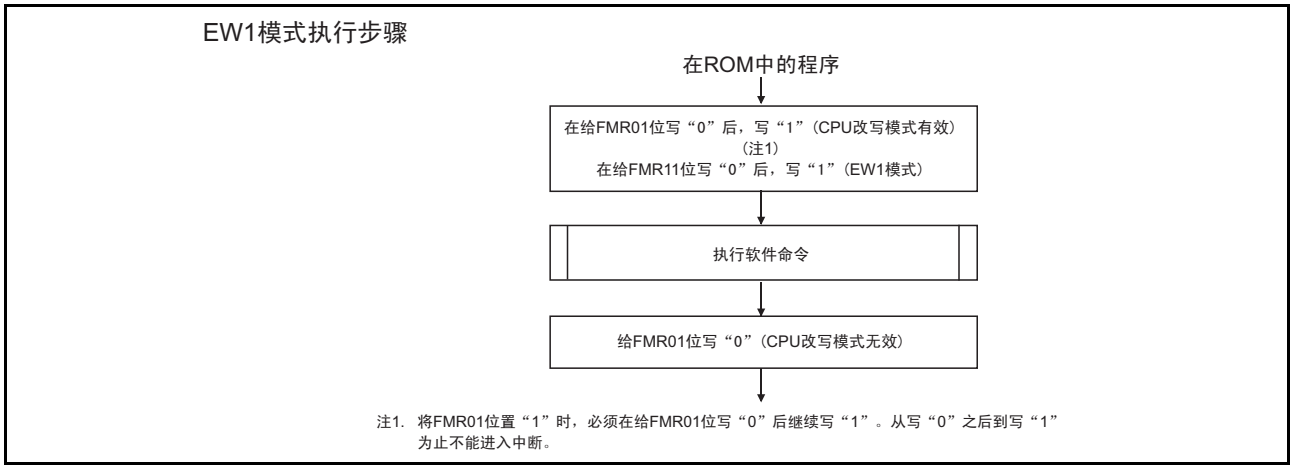



图 18.7 EW1 模式的设定和解除方法

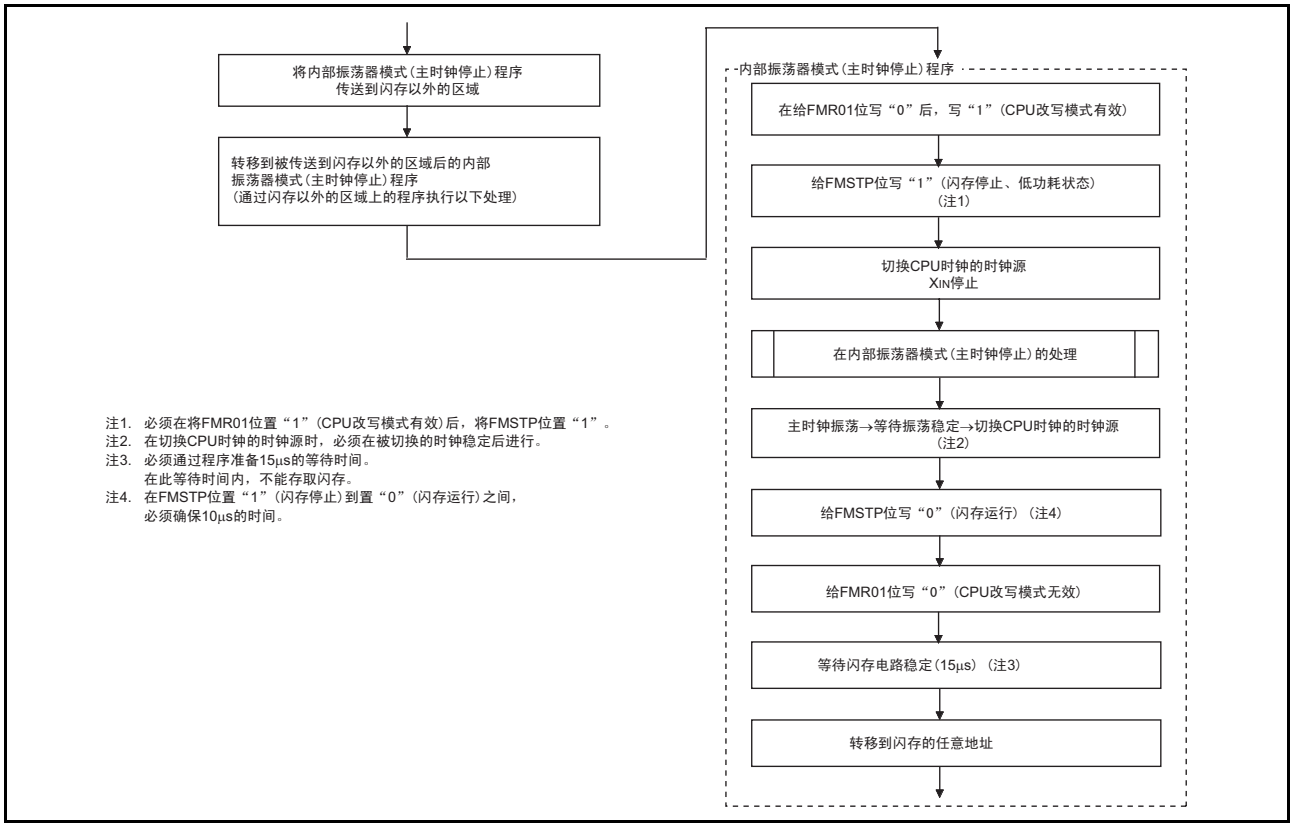



图 18.8 内部振荡器模式 （主时钟停止）的低功耗处理

### 18.4.3 软件命令

有关软件命令说明如下。必须以 8 位单位进行命令和数据的读写。

表 18.4 软件命令一览表

| 软件命令 | 第 1 总线周期 | | | 第 2 总线周期 | | |
|---|---|---|---|---|---|---|
| | 模式 | 地址 | 数据（$D_7$ ～ $D_0$） | 模式 | 地址 | 数据（$D_7$ ～ $D_0$） |
| 读阵列 （Read Array） | 写 | X | $FF_{16}$ | | | |
| 读状态寄存器 | 写 | X | $70_{16}$ | 读 | X | SRD |
| 清除状态寄存器 | 写 | X | $50_{16}$ | | | |
| 编程 | 写 | WA | $40_{16}$ | 写 | WA | WD |
| 块擦除 | 写 | X | $20_{16}$ | 写 | BA | $D0_{16}$ |

SRD：状态寄存器数据 （$D_7$ ～ $D_0$）。
WA ：写地址 （第 1 总线周期的地址和第 2 总线周期的地址必须为同一地址）。
WD ：写数据 （8 位）。
BA ：块的任意地址
X ：用户 ROM 区内的任意地址

- 读阵列 （Read Array）
  它是读闪存的命令。
  如果在第 1 总线周期写 “$FF_{16}$”，就成为读阵列 （Read Array）模式。如果在下一个总线周期以后输入读地址，就能以 8 位单位读取指定地址的内容。
  由于读阵列 （Read Array）模式能保持到写其它命令为止，因此能连续读取多个地址的内容。

- 读状态寄存器
  它是读状态寄存器的命令。
  如果在第 1 总线周期写“$70_{16}$”，就能在第 2 总线周期读取状态寄存器（参照“18.4.4 状态寄存器”）。
  另外，在读时，只能读取用户 ROM 区内的地址。
  在 EW1 模式不能执行此命令。

- 清除状态寄存器
  它是将状态寄存器清 “0” 的命令。
  如果在第 1 总线周期写“$50_{16}$”，FMR0 寄存器的 FMR06 ～ FMR07 位和状态寄存器的 SR4 ～ SR5 就变为 “0”。

- 编程

它是以 1 字节单位给闪存写数据的命令。

如果在第 1 总线周期写 “$40_{16}$”，并且在第 2 总线周期给写地址写数据，就开始自动编程 （数据的编程和验证）。在第 1 总线周期的地址值必须和在第 2 总线周期指定的写地址相同。

能通过 FMR0 寄存器的 FMR00 位确认自动编程结束。 FMR00 位在自动编程期间为 “0”，在结束后变为 “1”

在自动编程结束后，能通过 FMR0 寄存器的 FMR06 位知道自动编程的结果（参照“18.4.5 全状态检查”）。

不能对已编程的地址进行追加写。

另外，在 FMR0 寄存器的 FMR02 位为 “0”（禁止改写）时，不能接受对块 0 和块 1 的编程命令。或者 FMR02 位为 “1”（允许改写）且 FMR1 寄存器的 FMR15 位为 “1”（禁止改写）时不能接受对块 0 的编程命令；或者 FMR02 位为 “1”（允许改写）且 FMR16 位为 “1”（禁止改写）时不能接受对块 1 的编程命令。

在 EW1 模式，不能对已装入改写控制程序的地址执行该命令。

在 EW0 模式，开始自动编程的同时变为读状态寄存器模式，能读取状态寄存器。状态寄存器的 bit7（SR7）在开始自动编程的同时变为 “0”，在结束自动编程的同时恢复成 “1”。此时的读状态寄存器模式继续保持到下次写读阵列命令为止。另外，在自动编程结束后，能通过读取状态寄存器知道自动编程的结果。

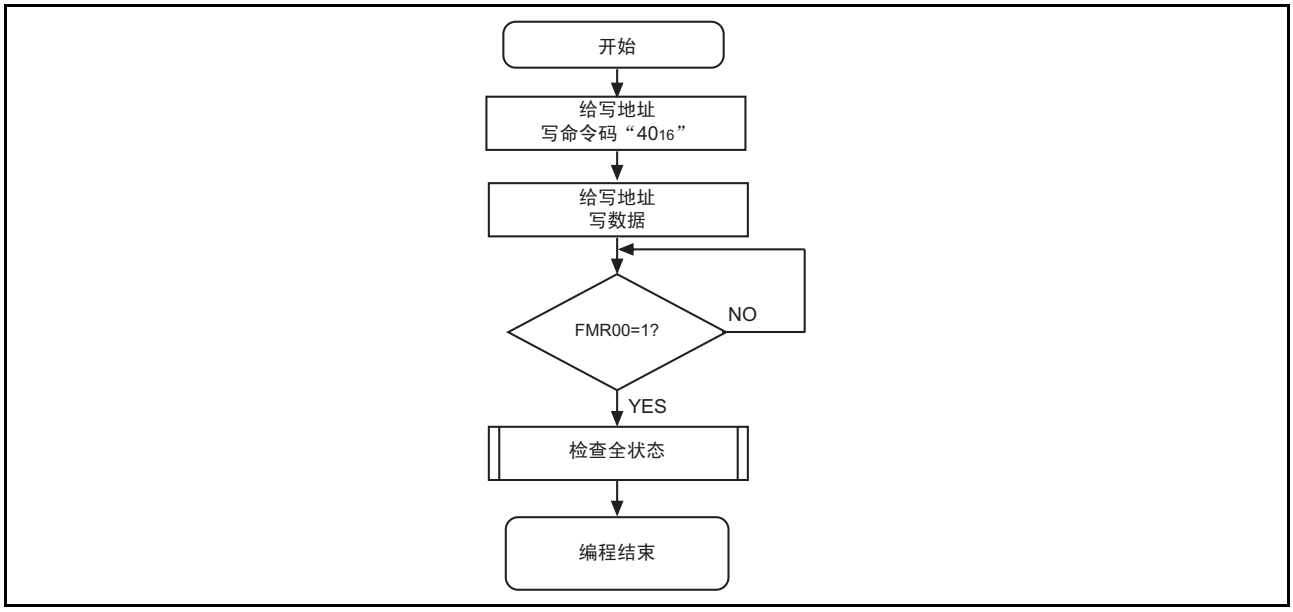



图 18.9 编程流程图

- 块擦除

  如果在第 1 总线周期写 “$20_{16}$”，并且在第 2 总线周期给块的任意地址写 “$D0_{16}$”，就开始自动擦除（擦除和擦除验证）指定的块。

  能通过 FMR0 寄存器的 FMR00 位确认自动擦除的结束。

  FMR00 位在自动擦除期间为 “0”，在自动擦除结束后变为 “1”。

  在自动擦除结束后，能通过 FMR0 寄存器的 FMR07 位知道自动擦除的结果（参照“18.4.5 全状态检查”）。

  另外，在 FMR0 寄存器的 FMR02 位为 “0”（禁止改写）时，不能接受对块 0 和块 1 的块擦除命令。或者 FMR02 位为 “1”（允许改写）且 FMR1 寄存器的 FMR15 位为 “1”（禁止改写）时不能接受对块 0 的块擦除命令；或者 FMR16 位为 “1”（禁止改写）时，不能接受对块 1 的块擦除命令。

  不使用擦除挂起功能时的块擦除流程图例子如图 18.10 所示，使用擦除挂起功能时的块擦除流程图例子如图 18.11 所示。

  在 EW1 模式，不能对已装入改写控制程序的块执行该命令。

  在 EW0 模式，开始自动擦除的同时变为读状态寄存器模式，能读取状态寄存器。状态寄存器的 bit7（SR7）在开始自动擦除的同时变为 “0”，在结束自动擦除的同时恢复到 “1”。此时的读状态寄存器模式继续保持到下次写读阵列命令为止。

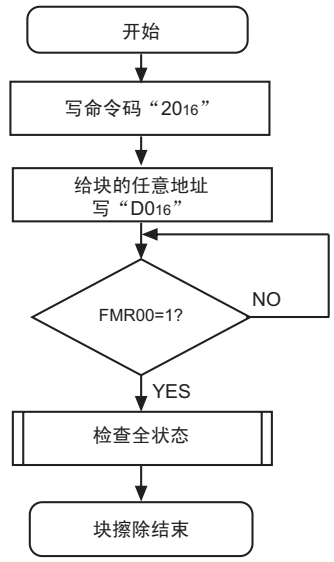
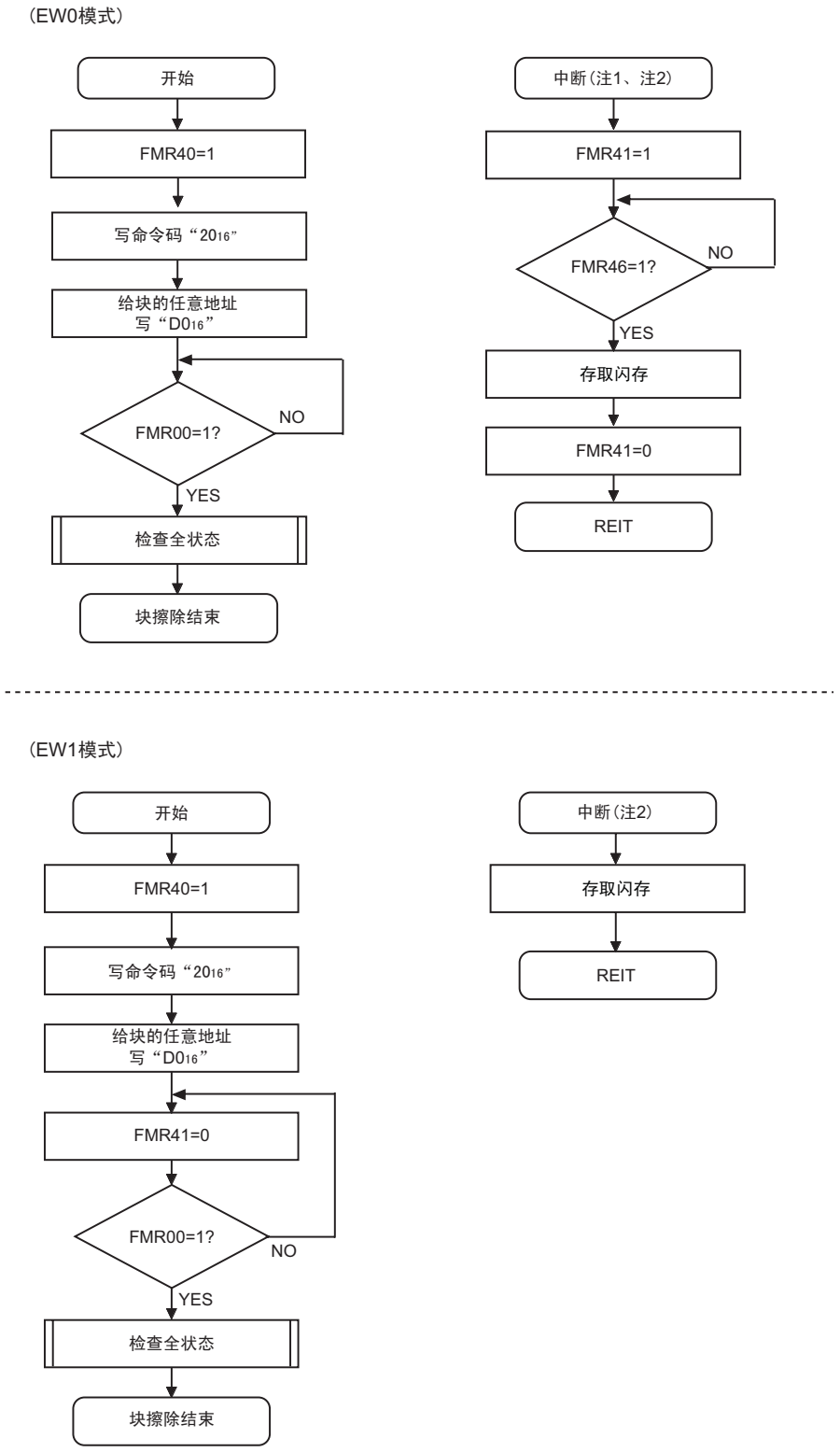



图 18.10 块擦除流程图 （不使用擦除挂起功能时）




注1. 在EW0模式，使用中断的中断向量表和中断程序必须存储在RAM区中。
注2. 在发生中断请求后到接受中断请求前，需要td(SR-ES)的时间。必须预先将用于向擦除挂起转移的中断置为允许状态。

图 18.11 块擦除流程图 （使用擦除挂起功能时）

### 18.4.4 状态寄存器

状态寄存器是表示闪存的运行状态、擦除和程序的正常 / 错误结束等状态的寄存器。能通过 FMR0 寄存器的 FMR00 和 FMR06 ～ FMR07 位读取状态寄存器的状态。

状态寄存器如表 18.5 所示。

另外，在 EW0 模式，可在以下情况读取状态寄存器：

（1）在写读状态寄存器命令后读取用户 ROM 区内的任意地址时

（2）在执行程序命令或者块擦除命令后，到执行读阵列 （Read Array）命令为止的期间，读取用户 ROM 区内的任意地址时

- 定序器状态 （SR7 位和 FMR00 位）
  定序器状态表示闪存的运行状况。在自动编程或者自动擦除期间变为 “0”（忙），在这些运行结束的同时变为 “1”（就绪）。

- 擦除状态 （SR5 位和 FMR07 位）
  请参照 “18.4.5 全状态检查”。

- 程序状态 （SR4 位和 FMR06 位）
  请参照 “18.4.5 全状态检查”。

表 18.5 状态寄存器

| 状态寄存器的位 | FMR0 寄存器的位 | 状态名称 | 内容 | | 复位后的值 |
|---|---|---|---|---|---|
| | | | “0” | “1” | |
| SR7 （$D_7$） | FMR00 | 定序器状态 | 忙 | 就绪 | 1 |
| SR6 （$D_6$） | — | 保留 | — | — | — |
| SR5 （$D_5$） | FMR07 | 擦除状态 | 正常结束 | 错误结束 | 0 |
| SR4 （$D_4$） | FMR06 | 编程状态 | 正常结束 | 错误结束 | 0 |
| SR3 （$D_3$） | — | 保留 | — | — | — |
| SR2 （$D_2$） | — | 保留 | — | — | — |
| SR1 （$D_1$） | — | 保留 | — | — | — |
| SR0 （$D_0$） | — | 保留 | — | — | — |

$D_0$ ～ $D_7$：表示在执行读状态寄存器命令时被读取的数据总线。

如果执行清除状态寄存器命令， FMR07 位 （SR5）～ FMR06 位 （SR4）就变为 “0”。

在 FMR07 位 （SR5）或者 FMR06 位 （SR4）为 “1” 时，不接受编程和块擦除命令。

### 18.4.5 全状态检查

如果发生错误， FMR0 寄存器的 FMR06 ～ FMR07 位就变为 “1”，表示发生的各种错误。因此，能通过检查 （全状态检查）这些状态，确认执行结果。

错误和FMR0寄存器的状态如表18.6所示，全状态检查流程图和各错误发生时的处理方法如图18.12所示。

表 18.6 错误和 FMR0 寄存器的状态

| FMR00 寄存器 （状态寄存器）的状态 | | 错误 | 错误发生条件 |
|---|---|---|---|
| FMR07 （SR5） | FMR06 （SR4） | | |
| 1 | 1 | 命令顺序错误 | • 没有正确写命令时<br>• 在块擦除命令的第 2 总线周期写了无效数据 （“D0$_{16}$”或者“FF$_{16}$”以外的值）时 （注 1）<br>• 在通过 FMR0 寄存器的 FMR02 位、FMR1 寄存器的 FMR15 位或者 FMR16 位置为禁止改写的状态下，执行编程命令或者块擦除命令时<br>• 在输入擦除命令时，输入了没配置闪存的地址时<br>• 在输入擦除命令时，对禁止改写的块执行了擦除操作时<br>• 在输入编程命令时，输入了没配置闪存的地址时<br>• 在输入编程命令时，对禁止改写的块执行了写操作时 |
| 1 | 0 | 擦除错误 | • 执行块擦除命令，不能正确自动擦除时 |
| 0 | 1 | 编程错误 | • 执行编程命令，不能正确自动编程时 |

注 1. 如果在这些命令的第 2 总线周期写 “FF$_{16}$”，就变为读阵列 （Read Array）模式，同时在第 1 总线周期写的命令码无效。

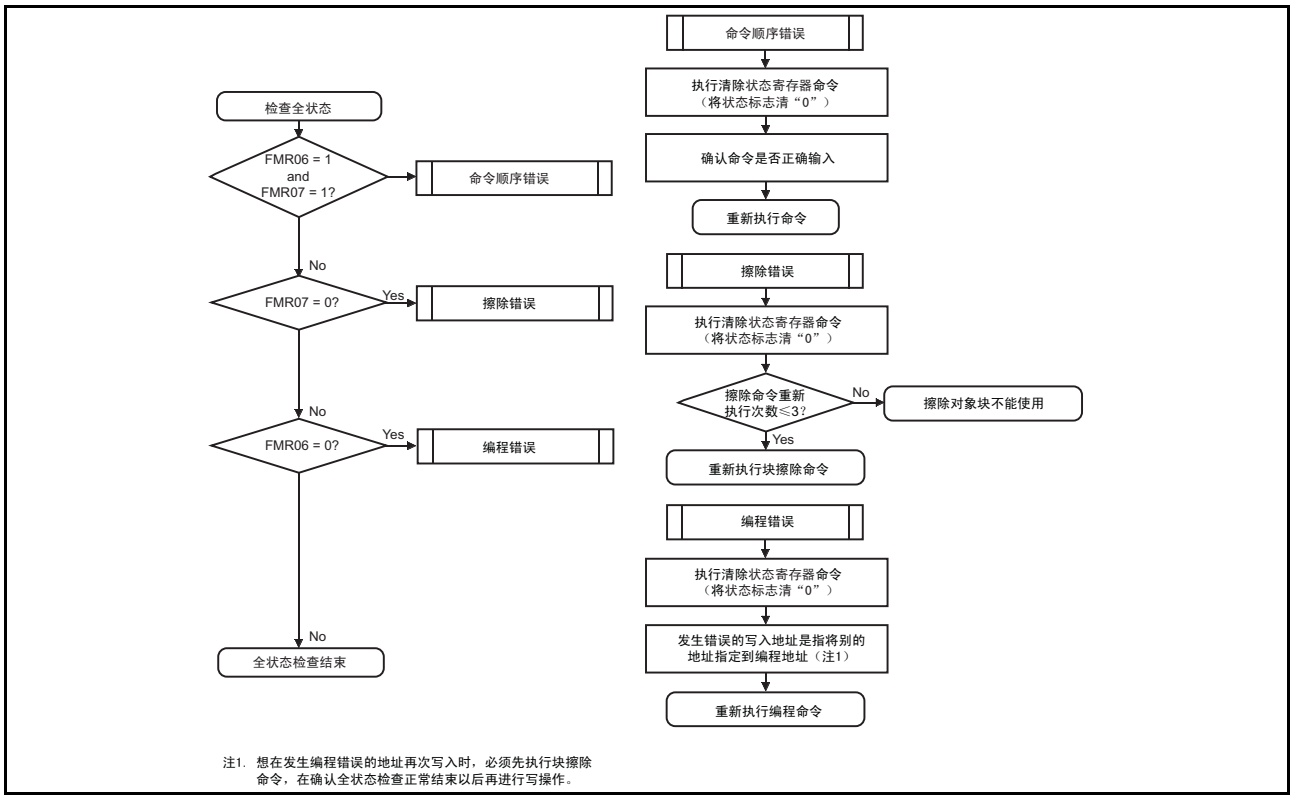



图 18.12 全状态检查流程图和各错误发生时的处理方法

## 18.5 标准串行输入 / 输出模式

在标准串行输入 / 输出模式，使用对应本单片机的串行编程器，在将单片机安装在电路板的状态下，能改写用户 ROM 区。

标准串行输入 / 输出模式有时钟同步串行的标准串行输入 / 输出模式 1 和异步串行的标准串行输入 / 输出模式 2。

和串行编程器连接的例子请参照 **“附录 2. 串行编程器和 on-chip 调试仿真器的连接例子”**。关于串行编程器，请向各厂商查询。另外，关于串行编程器的操作方法，请参照串行编程器的用户手册。

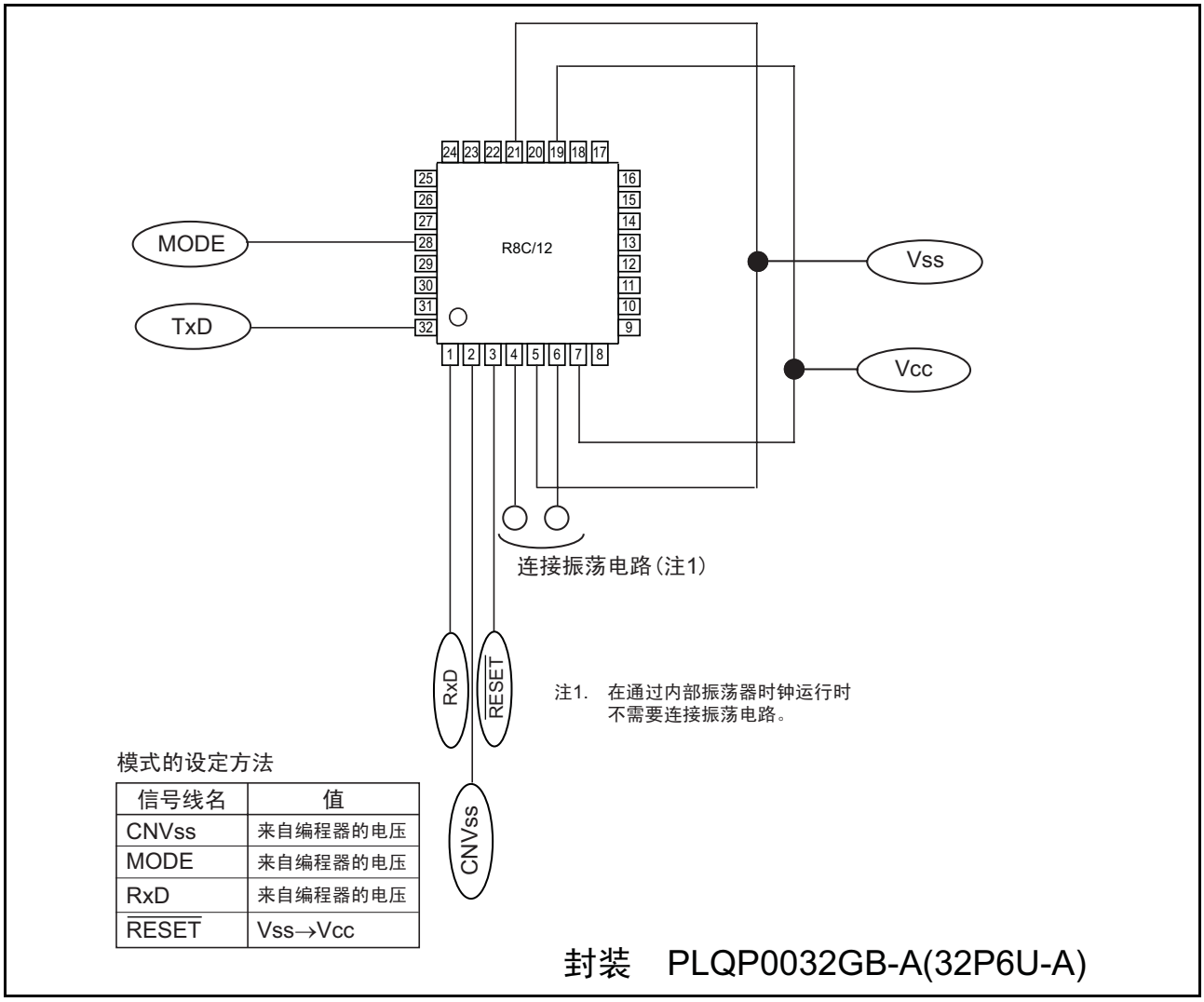
管脚的功能说明 （闪存标准串行输入 / 输出模式）如**表 18.7** 所示，标准串行输入 / 输出模式时的管脚接线图如**图 18.13** 所示。

### 18.5.1 ID 码检查功能

判断从串行编程器送来的 ID 码是否和写在闪存中的 ID 码一致 （参照 **“18.3 闪存改写禁止功能”**）。

表 18.7 管脚的功能说明 （闪存标准串行输入 / 输出模式）

| 管脚名称 | 名称 | 输入 / 输出 | 功能 |
|---|---|---|---|
| $V_{CC}$、$V_{SS}$ | 电源输入 | | 必须给 $V_{CC}$ 管脚输入编程和擦除的保证电压，给 $V_{SS}$ 输入 0V。 |
| $IV_{CC}$ | $IV_{CC}$ | | 必须在和 $V_{SS}$ 之间连接电容 （0.1μF）。 |
| $\overline{RESET}$ | 复位输入 | 输入 | 复位输入管脚。 |
| $P4_6/X_{IN}$ | $P4_6$ 输入 / 时钟输入 | 输入 | 在使用标准串行输入 / 输出模式 2 时，必须在 $X_{IN}$ 管脚和 $X_{OUT}$ 管脚之间连接陶瓷谐振器或者晶体谐振器。<br>在标准串行输入 / 输出模式 1 使用主时钟时，必须在 $X_{IN}$ 管脚和 $X_{OUT}$ 管脚之间连接陶瓷谐振器或者晶体谐振器。在标准串行输入 / 输出模式 1 不使用主时钟时，必须通过电阻和 $V_{CC}$ 连接 （上拉）。 |
| $P4_7/X_{OUT}$ | $P4_7$ 输入 / 时钟输出 | 输入 / 输出 | |
| $AV_{CC}$、$AV_{SS}$ | 模拟电源输入 | 输入 | 必须将 $AV_{CC}$ 连接到 $V_{CC}$，将 $AV_{SS}$ 连接到 $V_{SS}$。 |
| $V_{REF}$ | 基准电压输入 | 输入 | A/D 转换器的基准电压输入管脚。 |
| $P0_1$ ～ $P0_7$ | 输入端口 P0 | 输入 | 输入输入 “H” 电平、输入 “L” 电平或者开路。 |
| $P1_0$ ～ $P1_7$ | 输入端口 P1 | 输入 | 输入输入 “H” 电平、输入 “L” 电平或者开路。 |
| $P3_0$ ～ $P3_3$ | 输入端口 P3 | 输入 | 输入输入 “H” 电平、输入 “L” 电平或者开路。 |
| $P4_5$ | 输入端口 P4 | 输入 | 输入输入 “H” 电平、输入 “L” 电平或者开路。 |
| $P0_0$ | TxD 输出 | 输出 | 串行数据的输出管脚。 |
| MODE | MODE | 输入 / 输出 | 标准串行输入 / 输出模式 1：连接到闪存的编程器。<br>标准串行输入 / 输出模式 2：输入 “L” 电平。 |
| $CNV_{SS}$ | $CNV_{SS}$ | 输入 / 输出 | 标准串行输入 / 输出模式 1：连接到闪存的编程器。<br>标准串行输入 / 输出模式 2：输入 “L” 电平。 |
| $P3_7$ | RxD 输入 | 输入 | 串行数据的输入管脚。 |



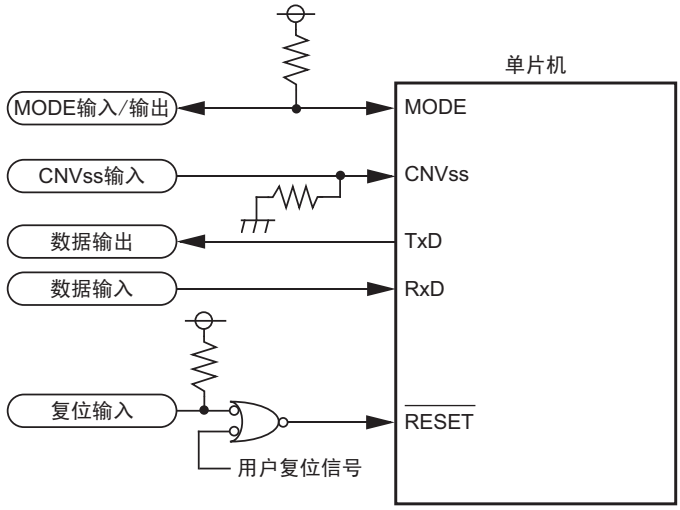

模式的设定方法

| 信号线名 | 值 |
|---|---|
| CNVss | 来自编程器的电压 |
| MODE | 来自编程器的电压 |
| RxD | 来自编程器的电压 |
| $\overline{\text{RESET}}$ | Vss→Vcc |

图 18.13 标准串行输入 / 输出模式时的管脚接线图

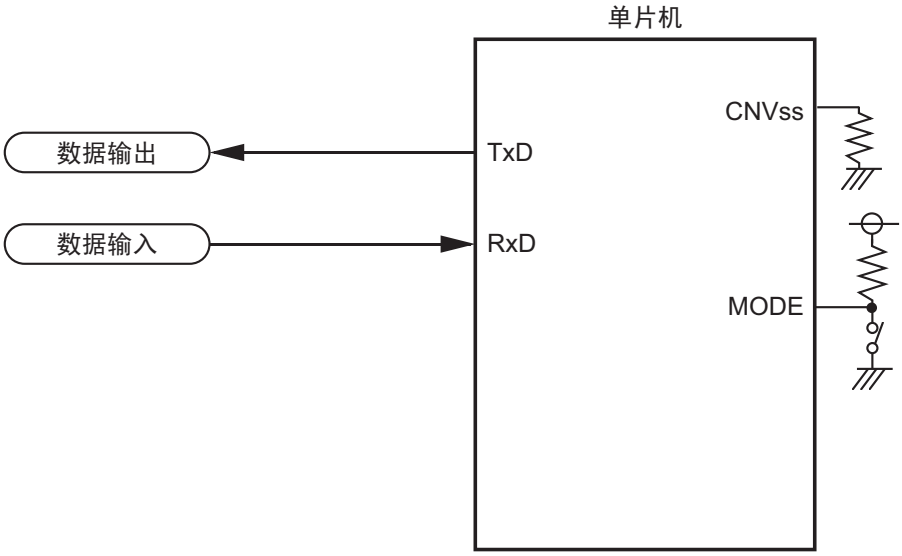
- 标准串行输入 / 输出模式时的管脚处理例子

  使用标准串行输入 / 输出模式 1 时的管脚处理例子如图 18.14 所示，使用标准串行输入 / 输出模式 2 时的管脚处理例子如图 18.15 所示。控制的管脚等根据编程器的不同而不同，详细内容请参照编程器的说明书。




注1. 控制的管脚和外接电路根据编程器的不同而不同。详细内容请参照编程器的说明书。
注2. 此例通过连接编程器，切换单芯片模式和标准串行输入/输出模式。
注3. 在通过内部振荡器运行时，不需要连接振荡电路。
请参照“附图2.1 和USB Flash Writer(M3A-0665)的连接例子”。

图 18.14 使用标准串行输入 / 输出模式 1 时的管脚处理例子




注1. 此例通过用开关控制MODE输入，切换单芯片模式和标准串行输入/输出模式。
注2. 必须连接谐振器。必须将主时钟频率设定在1MHz～20MHz之间。
请参照“附图2.2 和M16C Flash Starter(M3A-0806)的连接例子”。

图 18.15 使用标准串行输入 / 输出模式 2 时的管脚处理例子

# 19. On-chip 调试器

对单片机，提供了能使用 on-chip 调试器的功能。

On-chip 调试器和单片机的连接，请参照 **“附录 2. 串行编程器和 on-chip 调试仿真器的连接例子 ”**。 On-chip 调试器的详细内容，请参照各 on-chip 调试器的说明书。

各功能说明如下。由于不能调试使用了这些功能的用户系统，因此，在使用 on-chip 调试器的情况下，必须事先设计不使用这些功能的系统。另外，由于 on-chip 调试器使用闪存的 $0C000_{16}$ ～ $0C7FF_{16}$ 地址，因此，用户系统不能使用这些地址。

## 19.1 地址匹配中断

在执行任意地址的指令前，产生中断请求。用于调试程序的 BRK 中断功能。地址匹配中断的详细内容，请参照“**11.4 地址匹配中断**”。另外，在使用 on-chip 调试器时，用户系统不能设定地址匹配中断（AIER、RMAD0 和 RMAD1 寄存器、固定向量表）。

## 19.2 单步中断

每当执行一条指令时，产生中断请求。用于调试程序的单步功能。在使用单步中断时，不产生其它中断。单步中断是开发支持工具专用的中断。

## 19.3 UART1

UART1 用于和调试器 （或者个人计算机）的通信。 UART1 的详细内容请参照 “**14. 串行接口**”。另外，在使用 on-chip 调试器时，用户系统不能使用 UART1 和与 UART1 共用的管脚功能 （$P0_0$/$AN_7$/$P3_7$）。

## 19.4 BRK 指令

产生 BRK 中断请求。用于调试程序的 BRK 中断功能。 BRK 指令的详细内容请参照 “**11.1 中断概要**”和《**R8C/Tiny 系列软件手册**》。另外，在使用 on-chip 调试器时，用户系统不能使用 BRK 指令。

# 20. On-chip 调试器的注意事项

在使用 on-chip 调试器进行 R8C/12 群的程序开发和调试时，必须注意以下限制事项：

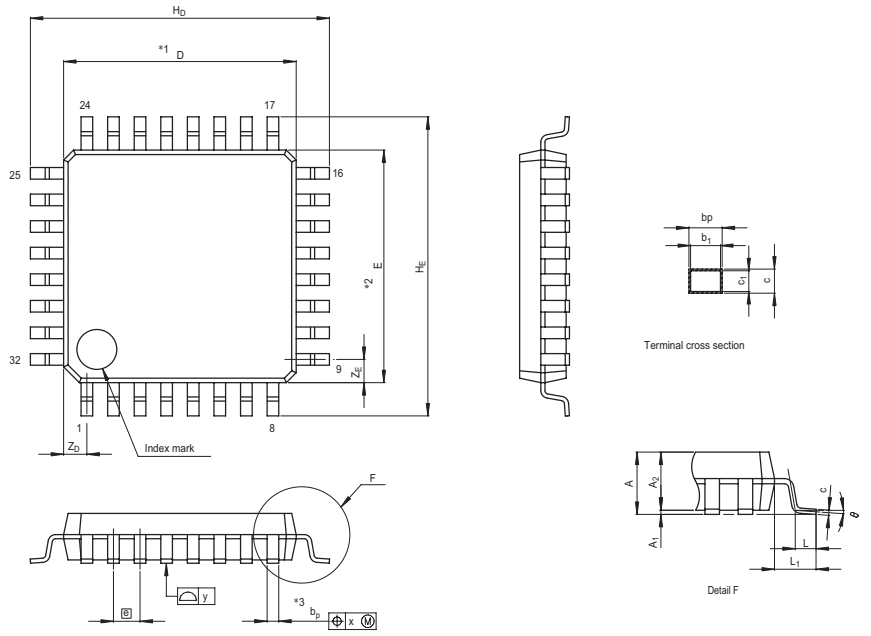
（1）不能使用 $P0_0/AN_7/TxD_{11}$ 管脚和 $P3_7/TxD_{10}/RxD_1$ 管脚。
（2）在给 PD3 寄存器 （$00E7_{16}$ 地址）写数据时，必须将 bit7 置 “0”。
（3）不能存取与串行 I/O1 有关的寄存器。
（4）由于 on-chip 调试器使用从 $0C000_{16}$ 到 $0C7FF_{16}$ 的地址，因此用户不能使用该区域。
（5）用户系统不能使用地址一致中断 （AIER、 RMAD0 和 RMAD1 寄存器以及固定向量表）。
（6）用户系统不能使用 BRK 指令。
（7）由于 on-chip 调试器将 FMR0 寄存器的 b5 置 “1”后运行，因此用户程序不能将 b5 置 “0”。
（8）在用户程序暂停时最多使用 8 个字节的栈指针，所以必须在堆栈区确保 8 个字节的空间。

On-chip 调试器的连接和使用方法有特殊的限制事项。关于 on-chip 调试器的详细内容，请参照各 on-chip 调试器手册。

# 附录

## 附录 1. 外形尺寸图

| JEITA Package Code | RENESAS Code | Previous Code | MASS[Typ.] |
|---|---|---|---|
| P-LQFP32-7x7-0.80 | PLQP0032GB-A | 32P6U-A | 0.2g |

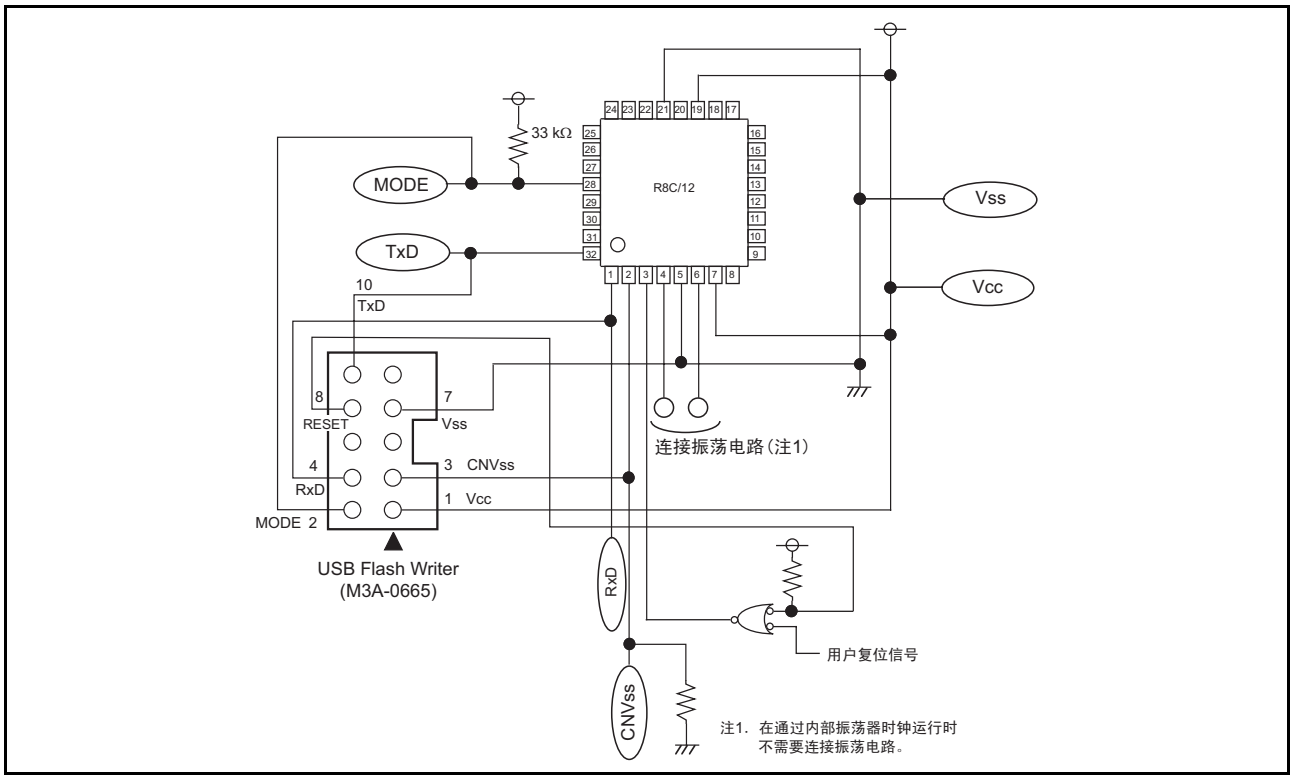



NOTE)
1. DIMENSIONS "*1" AND "*2" DO NOT INCLUDE MOLD FLASH.
2. DIMENSION "*3" DOES NOT INCLUDE TRIM OFFSET.

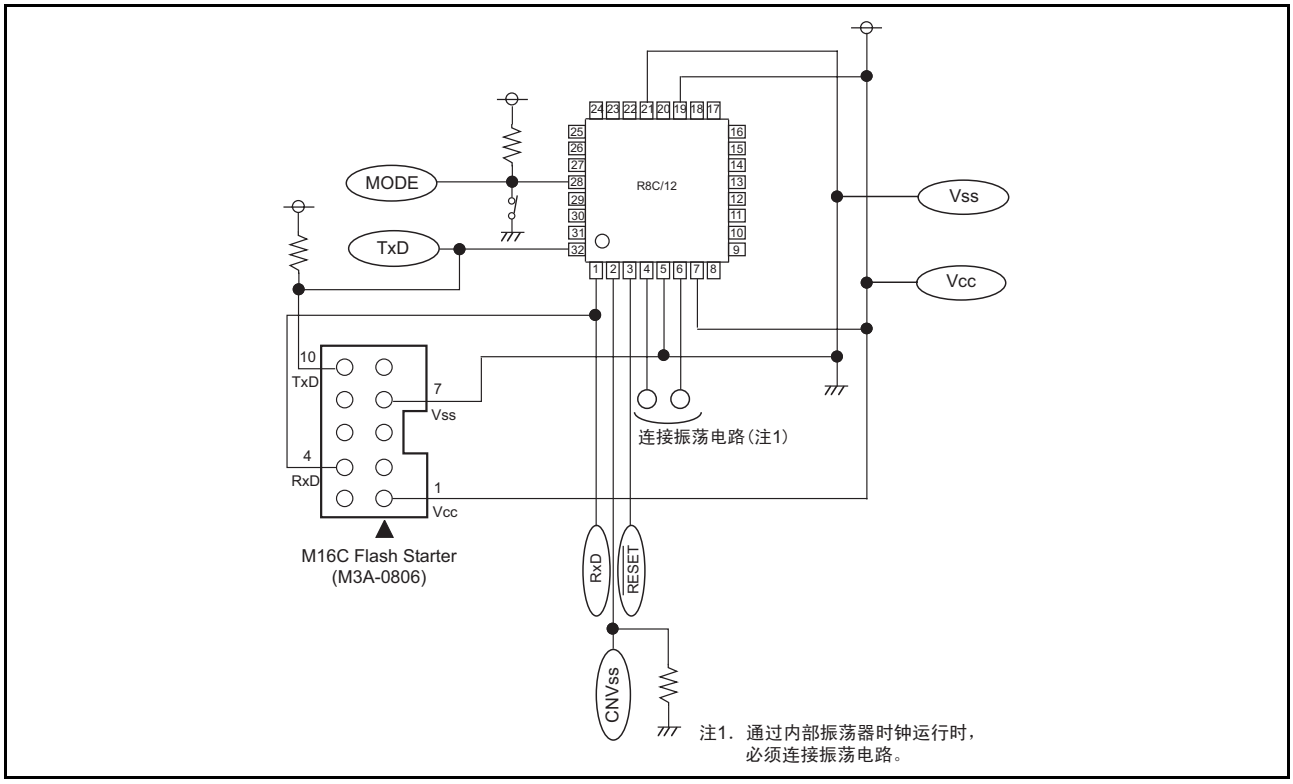
| Reference Symbol | Dimension in Millimeters | | |
|---|---|---|---|
| | Min | Nom | Max |
| D | 6.9 | 7.0 | 7.1 |
| E | 6.9 | 7.0 | 7.1 |
| $A_2$ | —— | 1.4 | —— |
| $H_D$ | 8.8 | 9.0 | 9.2 |
| $H_E$ | 8.8 | 9.0 | 9.2 |
| A | —— | —— | 1.7 |
| $A_1$ | 0 | 0.1 | 0.2 |
| $b_p$ | 0.32 | 0.37 | 0.42 |
| $b_1$ | —— | 0.35 | —— |
| c | 0.09 | 0.145 | 0.20 |
| $c_1$ | —— | 0.125 | —— |
| θ | 0° | —— | 8° |
| e | —— | 0.8 | —— |
| x | —— | —— | 0.20 |
| y | —— | —— | 0.10 |
| $Z_D$ | —— | 0.7 | —— |
| $Z_E$ | —— | 0.7 | —— |
| L | 0.3 | 0.5 | 0.7 |
| $L_1$ | —— | 1.0 | —— |

# 附录 2.　串行编程器和 on-chip 调试仿真器的连接例子

和 USB Flash Writer 的连接例子如附附图 2.1 所示，和 M16C Flash Starter 的连接例子如附图 2.2 所示。

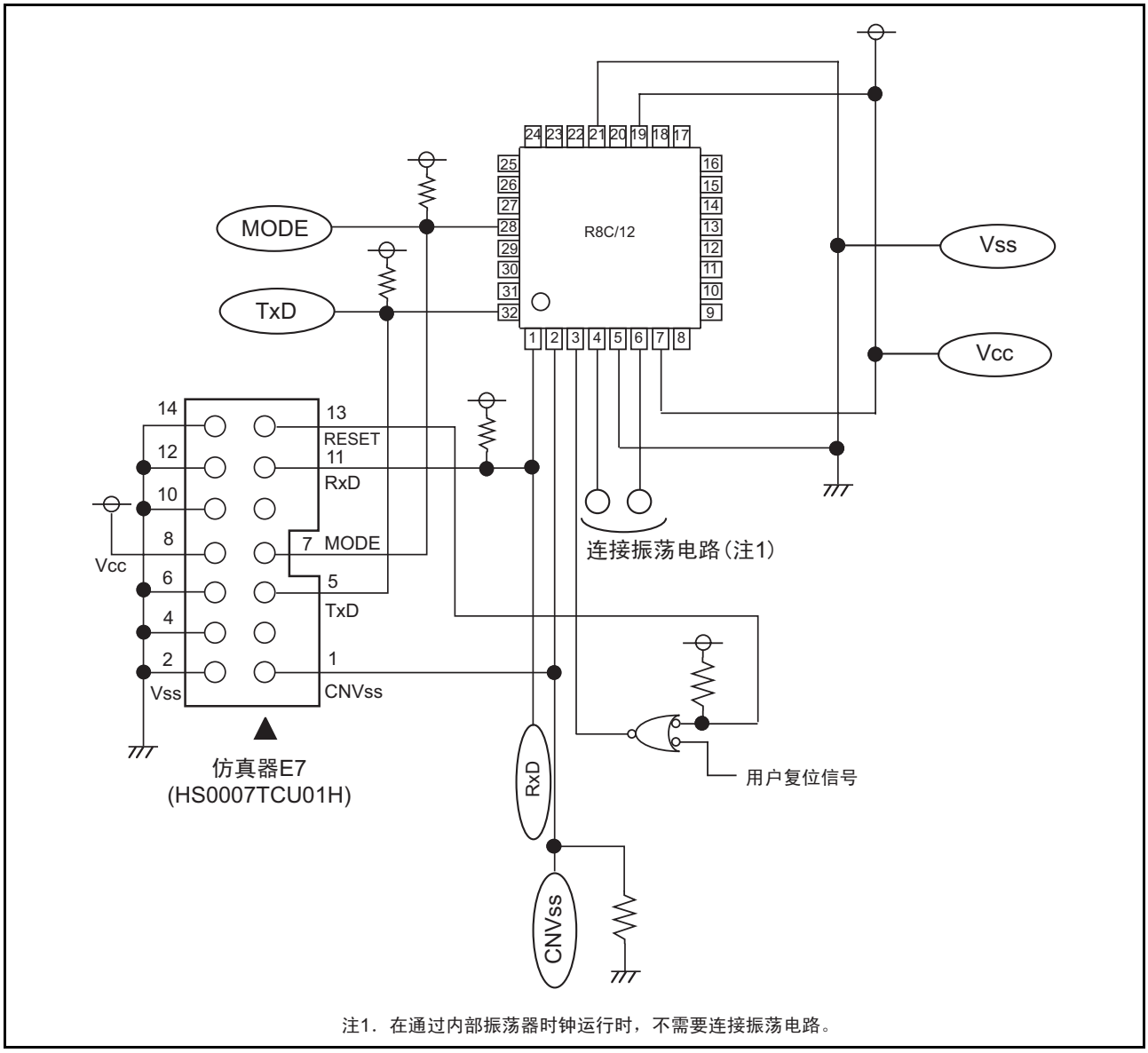



附图 2.1　和 USB Flash Writer （M3A-0665）的连接例子




附图 2.2　和 M16C Flash Starter （M3A-0806）的连接例子

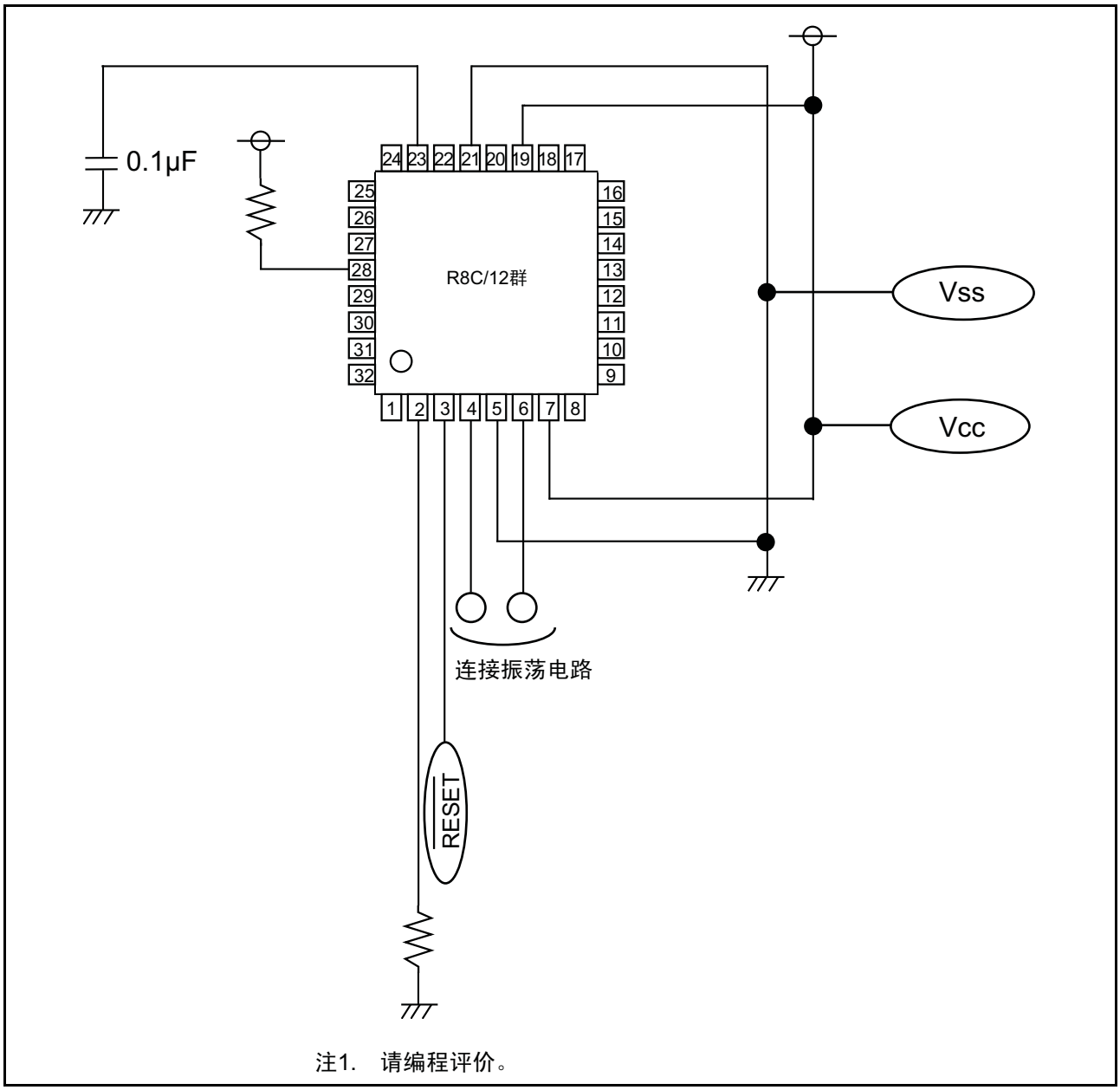
和仿真器 E7 的连接例子如附附图 2.3 所示。




附图 2.3　和仿真器 E7 （HS0007TCU01H）的连接例子

# 附录 3. 振荡评价电路例子

振荡评价电路例子如附附图 3.1 所示。




附图 3.1 振荡评价电路例子

# SFR 寄存器图索引


## A

AD ..... 116
ADCON0 ..... 115
ADCON1 ..... 115
ADCON2 ..... 116
ADIC ..... 48
AIER ..... 61

## C

CM0 ..... 28
CM1 ..... 28

## D

DRR ..... 129

## F

FMR0 ..... 155
FMR1 ..... 156
FMR4 ..... 156

## I

INT0F ..... 55
INT0IC ..... 48
INT1IC ..... 48
INT2IC ..... 48
INT3IC ..... 48
INTEN ..... 55

## K

KIEN ..... 59
KUPIC ..... 48

## O

OCD ..... 29
OFS ..... 63

## P

P0,P1,P3,P4 ..... 128
PD0,PD1,PD3,PD4 ..... 128
PM0 ..... 40
PM1 ..... 40
PRCR ..... 39
PREX ..... 66
PREY ..... 75
PREZ ..... 83
PUM ..... 76/84
PUR0 ..... 129
PUR1 ..... 129

## R

RMAD0 ..... 61
RMAD1 ..... 61

## S

S0RIC ..... 48
S0TIC ..... 48
S1RIC ..... 48
S1TIC ..... 48

## T

TC ..... 96
TCC0 ..... 96
TCC1 ..... 96
TCIC ..... 48
TCSS ..... 66
TM0 ..... 96
TX ..... 66
TXIC ..... 48
TXMR ..... 67
TYIC ..... 48
TYPR ..... 75
TYSC ..... 75
TYZMR ..... 74/82
TYZOC ..... 75/83
TZIC ..... 48
TZPR ..... 83
TZSC ..... 83

## U

U0BRG ..... 100
U1BRG ..... 100
U0CO ..... 101
U1C0 ..... 101
U0C1 ..... 102
U1C1 ..... 102
U0MR ..... 101
U1MR ..... 101
U0RB ..... 100
U1RB ..... 100
U0TB ..... 100
U1TB ..... 100
UCON ..... 102

## W

WDC ..... 63
WDTS ..... 63
WDTR ..... 63

| 修订记录 | R8C/12 群硬件手册 |
|---|---|

| Rev. | 发行日 | 修订内容 | |
|---|---|---|---|
| | | 页 | 修订处 |
| 1.00 | 2007.03.07 | — | 初版发行 |

瑞萨 16 位单片机 M16C 族 /R8C/Tiny 系列
硬件手册
R8C/12 群

Publication Date: Rev.1.00,Mar.07, 2007
Published by: Sales Strategic Planning Div.
Renesas Technology Corp.
Edited by: Customer Support Department
Global Strategic Communication Div.
Renesas Solutions Corp.

© 2007. Renesas Technology Corp., All rights reserved. Printed in Japan.

Renesas Technology Corp. Sales Strategic Planning Div. Nippon Bldg., 2-6-2, Ohte-machi, Chiyoda-ku, Tokyo 100-0004, Japan

## RENESAS SALES OFFICES

http://www.renesas.com

Refer to "**http://www.renesas.com/en/network**" for the latest and detailed information.

**Renesas Technology America, Inc.**
450 Holger Way, San Jose, CA 95134-1368, U.S.A
Tel: <1> (408) 382-7500, Fax: <1> (408) 382-7501

**Renesas Technology Europe Limited**
Dukes Meadow, Millboard Road, Bourne End, Buckinghamshire, SL8 5FH, U.K.
Tel: <44> (1628) 585-100, Fax: <44> (1628) 585-900

**Renesas Technology (Shanghai) Co., Ltd.**
Unit 204, 205, AZIACenter, No.1233 Lujiazui Ring Rd, Pudong District, Shanghai, China 200120
Tel: <86> (21) 5877-1818, Fax: <86> (21) 6887-7898

**Renesas Technology Hong Kong Ltd.**
7th Floor, North Tower, World Finance Centre, Harbour City, 1 Canton Road, Tsimshatsui, Kowloon, Hong Kong
Tel: <852> 2265-6688, Fax: <852> 2730-6071

**Renesas Technology Taiwan Co., Ltd.**
10th Floor, No.99, Fushing North Road, Taipei, Taiwan
Tel: <886> (2) 2715-2888, Fax: <886> (2) 2713-2999

**Renesas Technology Singapore Pte. Ltd.**
1 Harbour Front Avenue, #06-10, Keppel Bay Tower, Singapore 098632
Tel: <65> 6213-0200, Fax: <65> 6278-8001

**Renesas Technology Korea Co., Ltd.**
Kukje Center Bldg. 18th Fl., 191, 2-ka, Hangang-ro, Yongsan-ku, Seoul 140-702, Korea
Tel: <82> (2) 796-3115, Fax: <82> (2) 796-2145

**Renesas Technology Malaysia Sdn. Bhd**
Unit 906, Block B, Menara Amcorp, Amcorp Trade Centre, No.18, Jalan Persiaran Barat, 46050 Petaling Jaya, Selangor Darul Ehsan, Malaysia
Tel: <603> 7955-9390, Fax: <603> 7955-9510

Colophon 6.0

R8C/12群

RENESAS

瑞萨电子株式会社

RCJ09B0041-0100