

お客様各位

カタログ等資料中の旧社名の扱いについて

2010年4月1日を以ってNECエレクトロニクス株式会社及び株式会社ルネサステクノロジが合併し、両社の全ての事業が当社に承継されております。従いまして、本資料中には旧社名での表記が残っておりますが、当社の資料として有効ですので、ご理解の程宜しくお願ひ申し上げます。

ルネサスエレクトロニクス ホームページ (<http://www.renesas.com>)

2010年4月1日
ルネサスエレクトロニクス株式会社

【発行】ルネサスエレクトロニクス株式会社 (<http://www.renesas.com>)

【問い合わせ先】<http://japan.renesas.com/inquiry>

ご注意書き

1. 本資料に記載されている内容は本資料発行時点のものであり、予告なく変更することがあります。当社製品のご購入およびご使用にあたりましては、事前に当社営業窓口で最新の情報をご確認いただきますとともに、当社ホームページなどを通じて公開される情報に常にご注意ください。
2. 本資料に記載された当社製品および技術情報の使用に関連し発生した第三者の特許権、著作権その他の知的財産権の侵害等に関し、当社は、一切その責任を負いません。当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
3. 当社製品を改造、改変、複製等しないでください。
4. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。お客様の機器の設計において、回路、ソフトウェアおよびこれらに関連する情報を使用する場合には、お客様の責任において行ってください。これらの使用に起因しお客様または第三者に生じた損害に関し、当社は、一切その責任を負いません。
5. 輸出に際しては、「外国為替及び外国貿易法」その他輸出関連法令を遵守し、かかる法令の定めるところにより必要な手続を行ってください。本資料に記載されている当社製品および技術を大量破壊兵器の開発等の目的、軍事利用の目的その他軍事用途の目的で使用しないでください。また、当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器に使用することができません。
6. 本資料に記載されている情報は、正確を期すため慎重に作成したのですが、誤りが無いことを保証するものではありません。万一、本資料に記載されている情報の誤りに起因する損害がお客様に生じた場合においても、当社は、一切その責任を負いません。
7. 当社は、当社製品の品質水準を「標準水準」、「高品質水準」および「特定水準」に分類しております。また、各品質水準は、以下に示す用途に製品が使われることを意図しておりますので、当社製品の品質水準をご確認ください。お客様は、当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途に当社製品を使用することができません。また、お客様は、当社の文書による事前の承諾を得ることなく、意図されていない用途に当社製品を使用することができません。当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途または意図されていない用途に当社製品を使用したことによりお客様または第三者に生じた損害等に関し、当社は、一切その責任を負いません。なお、当社製品のデータ・シート、データ・ブック等の資料で特に品質水準の表示がない場合は、標準水準製品であることを表します。
標準水準： コンピュータ、OA 機器、通信機器、計測機器、AV 機器、家電、工作機械、パーソナル機器、産業用ロボット
高品質水準： 輸送機器（自動車、電車、船舶等）、交通用信号機器、防災・防犯装置、各種安全装置、生命維持を目的として設計されていない医療機器（厚生労働省定義の管理医療機器に相当）
特定水準： 航空機器、航空宇宙機器、海底中継機器、原子力制御システム、生命維持のための医療機器（生命維持装置、人体に埋め込み使用するもの、治療行為（患部切り出し等）を行うもの、その他直接人命に影響を与えるもの）（厚生労働省定義の高度管理医療機器に相当）またはシステム等
8. 本資料に記載された当社製品のご使用につき、特に、最大定格、動作電源電圧範囲、放熱特性、実装条件その他諸条件につきましては、当社保証範囲内でご使用ください。当社保証範囲を超えて当社製品をご使用された場合の故障および事故につきましては、当社は、一切その責任を負いません。
9. 当社は、当社製品の品質および信頼性の向上に努めておりますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は耐放射線設計については行っておりません。当社製品の故障または誤動作が生じた場合も、人身事故、火災事故、社会的損害などを生じさせないようお客様の責任において冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、機器またはシステムとしての出荷保証をお願いいたします。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様が製造された最終の機器・システムとしての安全検証をお願いいたします。
10. 当社製品の環境適合性等、詳細につきましては製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制する RoHS 指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。お客様がかかる法令を遵守しないことにより生じた損害に関し、当社は、一切その責任を負いません。
11. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを固くお断りいたします。
12. 本資料に関する詳細についてのお問い合わせその他お気付きの点等がございましたら当社営業窓口までご照会ください。

注 1. 本資料において使用されている「当社」とは、ルネサスエレクトロニクス株式会社およびルネサスエレクトロニクス株式会社とその総株主の議決権の過半数を直接または間接に保有する会社をいいます。

注 2. 本資料において使用されている「当社製品」とは、注 1 において定義された当社の開発、製造製品をいいます。

ユーザース・マニュアル

QB-V850ESKX1H

インサーキット・エミュレータ

対象デバイス

V850ES/KE1, V850ES/KE1+,
V850ES/KF1, V850ES/KF1+,
V850ES/KG1, V850ES/KG1+,
V850ES/KJ1, V850ES/KJ1+,
V850ES/KE2, V850ES/KF2,
V850ES/KG2, V850ES/KJ2

〔メモ〕

目次要約

第1章 概 説 ...	11
第2章 セットアップの手順 ...	18
第3章 製品出荷時の設定一覧 ...	36
第4章 注意事項 ...	37
第5章 オプション機能 ...	43
付録A 改版履歴 ...	48

IECUBEはNECエレクトロニクス株式会社の登録商標です。

MULTI, Green Hills Software, TimeMachine ,およびSuperTraceは米国Green Hills Software, Inc.の商標です。

- 本資料に記載されている内容は2007年4月現在のもので、今後、予告なく変更することがあります。量産設計の際には最新の個別データ・シート等をご参照ください。
- 文書による当社の事前の承諾なしに本資料の転載複製を禁じます。当社は、本資料の誤りに関し、一切その責を負いません。
- 当社は、本資料に記載された当社製品の使用に関連し発生した第三者の特許権、著作権その他の知的財産権の侵害等に関し、一切その責を負いません。当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
- 本資料に記載された回路、ソフトウェアおよびこれらに関する情報は、半導体製品の動作例、応用例を説明するものです。お客様の機器の設計において、回路、ソフトウェアおよびこれらに関する情報を使用する場合には、お客様の責任において行ってください。これらの使用に起因しお客様または第三者に生じた損害に関し、当社は、一切その責を負いません。
- 当社は、当社製品の品質、信頼性の向上に努めておりますが、当社製品の不具合が完全に発生しないことを保証するものではありません。当社製品の不具合により生じた生命、身体および財産に対する損害の危険を最小限度にするために、冗長設計、延焼対策設計、誤動作防止設計等安全設計を行ってください。
- 当社は、当社製品の品質水準を「標準水準」、「特別水準」およびお客様に品質保証プログラムを指定していただく「特定水準」に分類しております。また、各品質水準は、以下に示す用途に製品が使われることを意図しておりますので、当社製品の品質水準をご確認ください。

標準水準：コンピュータ、OA機器、通信機器、計測機器、AV機器、家電、工作機械、パーソナル機器、産業用ロボット

特別水準：輸送機器（自動車、電車、船舶等）、交通用信号機器、防災・防犯装置、各種安全装置、生命維持を目的として設計されていない医療機器

特定水準：航空機器、航空宇宙機器、海底中継機器、原子力制御システム、生命維持のための医療機器、生命維持のための装置またはシステム等

当社製品のデータ・シート、データ・ブック等の資料で特に品質水準の表示がない場合は、標準水準製品であることを表します。意図されていない用途で当社製品の使用をお客様が希望する場合には、事前に当社販売窓口までお問い合わせください。

(注)

- (1) 本事項において使用されている「当社」とは、NECエレクトロニクス株式会社およびNECエレクトロニクス株式会社とその総株主の議決権の過半数を直接または間接に保有する会社をいう。
- (2) 本事項において使用されている「当社製品」とは、(1)において定義された当社の開発、製造製品をいう。

本製品の取り扱いに関する一般的な注意事項

1. 製品保証外となる場合

- ・本製品をお客様自身により分解，改造，修理した場合
- ・落下，倒れなど強い衝撃を与えた場合
- ・過電圧での使用，保証温度範囲外での使用，保証温度範囲外での保存
- ・ACアダプタ，USBインタフェース・ケーブル，ターゲット・システムとの接続が不十分な状態で電源を投入した場合
- ・ACアダプタのケーブル，USBインタフェース・ケーブル，エミュレーション・プローブなどに過度の曲げ，引っ張りを与えた場合
- ・添付品以外のACアダプタを使用した場合
- ・本製品を濡らしてしまった場合
- ・本製品のGNDとターゲット・システムのGNDに電位差がある状態で本製品とターゲット・システムを接続した場合
- ・本製品の電源投入中にコネクタやケーブルの抜き差しを行った場合
- ・コネクタやソケットに過度の負荷を与えた場合

2. 安全上の注意

- ・長時間使用していると，高温（50～60 程度）になることがあります。低温やけどなど，高温になることによる障害にご注意ください。
- ・感電には十分注意をしてください。上記，1. **製品保証外となる場合**に書かれているような使用方法をすると感電する恐れがあります。
- ・添付のACアダプタは本製品の専用品です。他の製品には使用しないでください。

はじめに

- 対象者** このマニュアルは、QB-V850ESKX1Hを使ってデバッグを行うエンジニアを対象とします。このマニュアルを読むエンジニアは、デバイスの機能と使用方法を熟知し、デバッガの知識があることを前提とします。
- 目的** このマニュアルは、QB-V850ESKX1Hの基本仕様と正しい使用方法を理解していただくことを目的としています。
- 構成** このマニュアルは、大きく分けて次の内容で構成しています。

概説
セットアップの手順
製品出荷時の設定一覧
注意事項
ターゲット・システム設計上の注意
オプション機能

- 読み方** このマニュアルの読者には、電気、論理回路、マイクロコンピュータに関する一般知識が必要です。このマニュアルでは、基本的なセットアップ手順とスイッチ類の設定内容を記載しています。

基本仕様と使用方法を一通り理解しようとするとき

目次に従ってお読みください。本文欄外の 印は、本版で改訂された主な箇所を示しています。この" "をPDF上でコピーして「検索する文字列」に指定することによって、改版箇所を容易に検索できます。

QB-V850ESKX1Hの操作方法やコマンドの機能など、ソフトウェアに関する設定について知りたいとき

使用するデバッガ（添付品）のユーザズ・マニュアルを参照してください。

- 凡例**
- 注 :本文中につけた注の説明
- 注意 :気をつけて読んでいただきたい内容
- 備考 :本文の補足説明
- 数の表記 :2進数 ... xxxxまたはxxxxB
10進数 ... xxxx
16進数 ... xxxxH
- 2のべき数を示す接頭語（アドレス空間、メモリ容量）：
K（キロ） : $2^{10} = 1024$
M（メガ） : $2^{20} = 1024^2$

用語 このマニュアルで使用する用語について、その意味を下表に示します。

用語	意味
対象デバイス	エミュレーションの対象となっているデバイスです。
ターゲット・システム	デバッグの対象となるシステムです（ユーザの作成したシステム）。ターゲット・プログラムとユーザの作成したハードウェアを含みます。
IECUBE [®]	NECエレクトロニクス製高機能/小型インサーキット・エミュレータの愛称。

関連資料 このマニュアルを使用する場合は、次の資料もあわせてご覧ください。
 関連資料は暫定版の場合がありますが、この資料では「暫定」の表示をしておりません。あらかじめご了承ください。

開発ツールに関する資料（ユーザズ・マニュアル）

資料名	資料番号	
	和文	英文
QB-V850ESKX1H インサーキット・エミュレータ	本マニュアル	U17214E
CA850 Ver.3.00 Cコンパイラ・パッケージ	操作編	U17293J U17293E
	C言語編	U17291J U17291E
	アセンブリ言語編	U17292J U17292E
	リンク・ディレクティブ編	U17294J U17294E
ID850QB Ver.3.20 統合デバッガ	操作編	U17964J U17964E
SM+ システム・シミュレータ	操作編	U18010J U18010E
	ユーザ・オープン・インタフェース編	U17663J U17663E
RX850 Ver.3.20 リアルタイムOS	基礎編	U13430J U13430E
	インストレーション編	U17419J U17419E
	テクニカル編	U13431J U13431E
	タスク・デバッガ編	U17420J U17420E
RX850 Pro Ver.3.20 リアルタイムOS	基礎編	U13773J U13773E
	インストレーション編	U17421J U17421E
	テクニカル編	U13772J U13772E
	タスク・デバッガ編	U17422J U17422E
AZ850 Ver.3.30 システム・パフォーマンス・アナライザ	U17423J	U17423E
PM+ Ver.6.00 プロジェクト・マネージャ	U17178J	U17178E

注意 上記関連資料は予告なしに内容を変更することがあります。設計などには必ず最新の資料をご使用ください。

目 次

第1章 概 説 ... 11

- 1.1 ハードウェア仕様 ... 12
- 1.2 システム仕様 ... 13
- 1.3 システム構成 ... 14
- 1.4 梱包内容 ... 16

第2章 セットアップの手順 ... 18

- 2.1 ハードウェア各部の名称と機能 ... 20
- 2.2 アクリル板の取り外し ... 22
- 2.3 クロックの設定 ... 22
 - 2.3.1 クロック設定の概要 ... 22
 - 2.3.2 クロックの設定方法 ... 23
 - 2.3.3 発振子を変更する場合の注意事項 ... 24
 - 2.3.4 発振器を使用する場合の注意事項 ... 25
- 2.4 対象デバイスの設定 ... 26
- 2.5 REGC端子の設定 ... 26
- 2.6 マスク・オプションの設定 ... 27
- 2.7 ソフトウェアのセットアップ ... 27
 - 2.7.1 デバッガとしてID850QBを使用する場合 ... 27
 - 2.7.2 デバッガとしてID850QB以外 (MULTI™など) を使用する場合 ... 27
- 2.8 コネクタ類の実装, 接続 ... 28
 - 2.8.1 ターゲット・コネクタ (TC) をターゲット・システムに実装する ... 28
 - 2.8.2 エクスチェンジ・アダプタ (EA) などをTCに差し込む ... 28
 - 2.8.3 TC, EA, MA, CA, SA使用時の一般注意 ... 29
- 2.9 ターゲット・システムとQB-V850ESKX1Hの接続 ... 31
 - 2.9.1 延長プローブ (QB-144-EP-01S/02S) を使用しない場合 ... 31
 - 2.9.2 延長プローブ (QB-144-EP-01S/02S) を使用する場合 ... 32
- 2.10 USBインタフェース・ケーブル, ACアダプタの接続 ... 35
- 2.11 電源投入と切断 ... 35

第3章 製品出荷時の設定一覧 ... 36

第4章 注意事項 ... 37

- 4.1 実デバイスとエミュレータの相違に関する注意 ... 37
 - 4.1.1 ターゲット・システム電源投入後の動作 ... 37
 - 4.1.2 発振回路 ... 37
 - 4.1.3 端子特性 ... 37
 - 4.1.4 ROMコレクション機能の注意事項 ... 37
 - 4.1.5 フラッシュ・セルフ・プログラミング機能の注意事項 ... 37
 - 4.1.6 DBTRAP命令の注意事項 ... 38
 - 4.1.7 オンチップ・デバッグ機能 ... 38
 - 4.1.8 消費電流 ... 38

- 4.2 **デバッグ時の注意** ... 38
 - 4.2.1 Non Map Breakの注意事項 ... 38
 - 4.2.2 PSCレジスタ・アクセス ... 38
 - 4.2.3 DBPC, DBPSW, ECRレジスタの注意事項 ... 38
 - 4.2.4 トレース表示順序の注意事項 ... 38
 - 4.2.5 デバッガ起動時の注意事項 ... 39
 - 4.2.6 ハードウェア・ブレイク設定時の2命令同時実行 ... 39
 - 4.2.7 ブレイク中の動作 ... 42
 - 4.2.8 内蔵RAMでプログラム実行時のイリーガル・ブレイク制限事項 ... 42
 - 4.2.9 内蔵RAMでのプログラム実行とDMA転送の競合 ... 42

第5章 オプション機能 ... 43

- 5.1 **メモリ・エミュレーション機能** ... 44
 - 5.1.1 機能概要 ... 44
 - 5.1.2 ハードウェア仕様差分 ... 44
- 5.2 **カバレッジ測定機能** ... 45
 - 5.2.1 機能概要 ... 45
 - 5.2.2 ハードウェア仕様差分 ... 45
- 5.3 **TimeMachine機能** ... 46
- 5.4 **オプション機能追加に伴う天板表示** ... 46
- 5.5 **オプション機能追加方法** ... 47

付録A 改版履歴 ... 48

- A.1 **本版で改訂された主な箇所** ... 48
- A.2 **前版までの改版履歴** ... 48

第1章 概 説

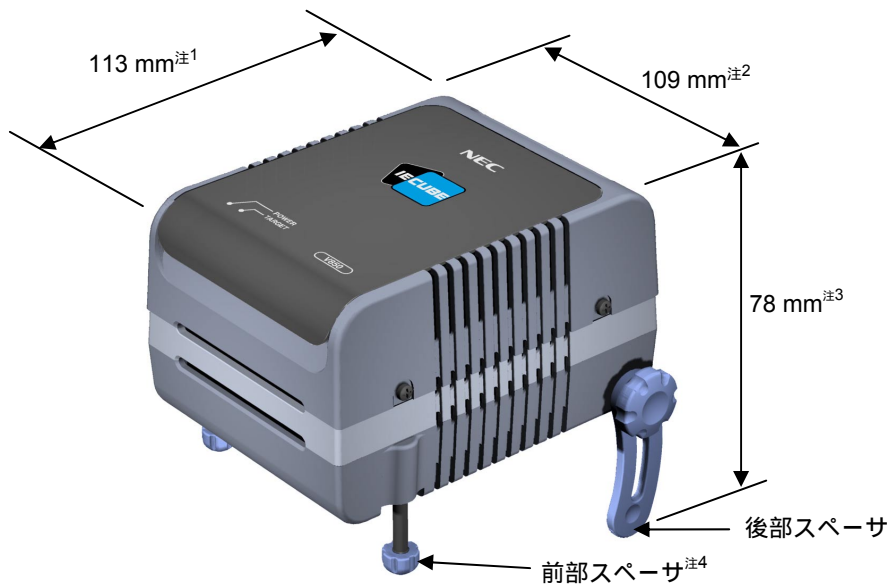
QB-V850ESKX1HIは次に示す対象デバイスをエミュレーションするためのインサーキット・エミュレータです。
対象デバイスを用いたシステム開発においてハードウェア，ソフトウェアを効率的にデバッグできます。
このマニュアルでは，基本的なセットアップ手順，ハードウェア仕様，システム仕様，スイッチ類の設定方法を記載しています。

対象デバイス： V850ES/KE1, V850ES/KF1, V850ES/KG1, V850ES/KJ1, V850ES/KE1+, V850ES/KF1+,
V850ES/KG1+, V850ES/KJ1+, V850ES/KE2, V850ES/KF2, V850ES/KG2, V850ES/KJ2

1.1 ハードウェア仕様

表1-1 QB-V850ESKX1Hのハードウェア仕様

項 目		数 値				
ターゲット・システム・インタフェース電圧		VDD = EVDD = BVDD = AVREF0 = AVREF1 VSS = EVSS = BVSS = AVSS = 0 V				
		VDD	EVDD	BVDD	AVREF0	AVREF1
V850ES/KE1, V850ES/KE1+, V850ES/KF1, V850ES/KF1+, V850ES/KE2, V850ES/KF2		2.7 ~ 5.5 V	2.7 ~ 5.5 V	-	2.7 ~ 5.5 V	-
V850ES/KG1, V850ES/KG1+, V850ES/KJ1, V850ES/KJ1+, V850ES/KG2, V850ES/KJ2		2.7 ~ 5.5 V	2.7 ~ 5.5 V	2.7 ~ 5.5 V	2.7 ~ 5.5 V	2.7 ~ 5.5 V
最大動作周波数		20 MHz				
動作温度範囲		0 ~ 40 (結露しないこと)				
保存温度範囲		- 15 ~ + 60 (結露しないこと)				
外形寸法		下図参照				
消費電力	ACアダプタ	15 V, 1 A				
	ターゲット・システム電源	対象デバイス以下 (スタンバイ・モード時を除く)				
重量		500 g				
ホスト・インタフェース		USBインタフェース (1.1, 2.0)				



- 注1. 電源スイッチの突起は含まない
 2. 後部スペーサを止めるねじの出っ張りを含む
 3. 後部スペーサを一番短くした場合の寸法 (最長時 108 mm)
 4. 前部スペーサは 20 mm (最長時) ~ 5 mm (最短時) で可変

1.2 システム仕様

QB-V850ESKX1Hのシステム仕様を示します。デバッグ機能の使用方法については、ID850QB Ver.3.20 操作編 ユーザーズ・マニュアル (U17964J) を参照してください。

表1 - 2 QB-V850ESKX1Hのシステム仕様

項 目		仕 様
エミュレーション・メモリ容量	内部ROM	最大1 Mバイト
	内部RAM	最大60 Kバイト
	外部メモリ	最大16 MB (オプション) (1 MB単位にマッピング可能)
プログラム実行機能	リアルタイム実行機能	継続して実行, カーソル位置から実行, 自動継続実行, カーソル位置まで実行, リスタート, リターン・アウト
	ノンリアルタイム実行機能	ステップ・イン, ネクスト・オーバー, スローモーション
ブレーク機能	ハードウェア・ブレーク	実行系 : 10ポイント アクセス系: 6ポイント
	ソフトウェア・ブレーク	2000ポイント
	フェイル・セーフ・ブレーク	ノンマップ, I/Oイリーガル, ライト・プロテクト
	その他	トレース・フル・ブレーク, 強制ブレーク, タイマ・オーバフロー・ブレーク
トレース機能	トレース・データ種類	分岐元PC, 分岐先PC, 全PC, 全実行データ, アクセス・データ, アクセス・アドレス, R/Wステータス, タイム・スタンプ, DMAポイント (開始/終了)
	トレース・モード	スピード優先, トレース優先
	トレース・イベント	ディレイ・トリガ, セクション, クオリファイ
	メモリ容量	256 Kフレーム
リアルタイムRAMモニタ機能		256バイト x 8ポイント
時間測定機能	測定クロック	50 MHz
	測定対象	プログラム実行開始~終了 スタート・イベント~エンド・イベント (7区間)
	最大測定時間	約195時間 (測定専用クロック32分周時)
	最小分解能	20 ns
	測定用タイマ本数	8本
	測定結果	実行時間 (実行開始~終了) 最大, 最小, 平均, 通過回数 (イベント~イベント間)
	その他	タイマ・オーバフロー・ブレーク機能 (1ポイント)
カバレッジ機能		実行/通過検出 (オプション)
	測定範囲	内蔵ROM空間 + 任意の1 Mバイト空間
その他の機能		マッピング機能, イベント機能, レジスタ操作機能, メモリ操作機能

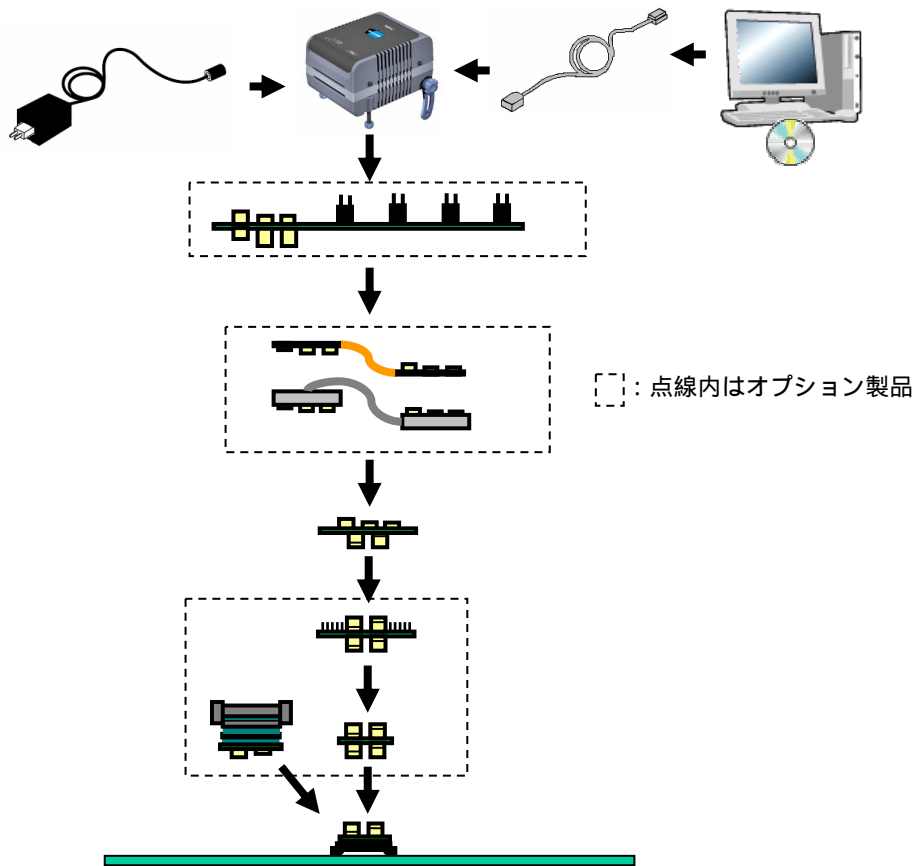
注意 使用するデバッガによっては、一部の機能がサポートされない場合があります。

1.3 システム構成

★ QB-V850ESKX1Hとホスト・マシン（USBポート搭載品）を接続して使用する場合のシステム構成を次に示します。オプション製品がない場合でも接続は可能です。

～ のコネクタ類に関しては、エミュレーションする対象デバイスごとに変わります。

図1-1 システム構成（Sタイプ）



- | | |
|--|----------------------------------|
| ホスト・マシン | : USBポート搭載品 |
| ID850QB Disk, Accessory Disk ^{注1} | : デバッガ, USBドライバ, マニュアルなど |
| USBインタフェース・ケーブル | : ホスト・マシンとQB-V850ESKX1Hを接続するケーブル |
| ACアダプタ | : ACプラグ差し替えで100～240Vに対応可能 |
| QB-V850ESKX1H | : 本製品 |
| チェックピン・アダプタ（オプション） ^{注2} | : オシロスコープなどで波形観測を行う際に使用するアダプタ |
| 延長プローブ（フレキシブル・タイプ）（オプション） | |
| 延長プローブ（同軸タイプ）（オプション） | |
| エクステンジ・アダプタ | : ピン変換を行うアダプタ |
| チェックピン・アダプタ（オプション） ^{注3} | : オシロスコープなどで波形観測を行う際に使用するアダプタ |
| スペース・アダプタ（オプション） ^{注4} | : 高さ調節用アダプタ |
| マウント・アダプタ（オプション） | : 対象デバイスをソケット実装するためのアダプタ |
| ターゲット・コネクタ | : ターゲット・システム上へ半田付けするコネクタ |
| ターゲット・システム | |

注1. デバイス・ファイルはNECエレクトロニクスのホームページから入手してください。

<http://www.necel.com/micro/ods/jpn/index.html>

注2. チェックピン・アダプタについては、次のURLの【関連情報】をご覧ください。

<http://www.necel.com/micro/iecube/index.html>

3. を使用する場合 を接続する必要があります。
4. と の両方を使用する場合、 と の接続順序が逆でも接続できます。

備考 ターゲット・システム設計上の注意および製品外形図は、次のURLの【関連情報】をご覧ください。

<http://www.necel.com/micro/iecube/index.html>

表1 - 3 対象デバイスのプローブ/コネクタ一覧 (1/2)

No.	名称	エミュレーションする対象デバイス			
		V850ES/KE1, V850ES/KE1+, V850ES/KE2		V850ES/KF1, V850ES/KF1+, V850ES/KF2	
		64ピンGB	64ピンGK	80ピンGC	80ピンGK
	チェックピン・アダプタ	QB-144-CA-01 (別売品)			
	延長プローブ(フレキシブル・タイプ)	QB-144-EP-02S (別売品)			
	延長プローブ(同軸タイプ)	QB-144-EP-01S (別売品)			
	エクステンジ・アダプタ	QB-64-EA-01S (別売品) ^注		QB-80GC-EA-02S (別売品) ^注	QB-80GK-EA-01S (別売品) ^注
	チェックピン・アダプタ	QB-64-CA-01S (別売品)		QB-80-CA-01S (別売品)	
	スペース・アダプタ	QB-64-SA-01S (別売品)		QB-80-SA-01S (別売品)	
	マウント・アダプタ	QB-64GB-MA-01S (別売品)	QB-64GK-MA-01S (別売品)	QB-80GC-MA-01S (別売品)	QB-80GK-MA-01S (別売品)
	ターゲット・コネクタ	QB-64GB-TC-01S (別売品) ^注	QB-64GK-TC-01S (別売品) ^注	QB-80GC-TC-01S (別売品) ^注	QB-80GK-TC-01S (別売品) ^注

表1 - 3 対象デバイスのプローブ/コネクタ一覧 (2/2)

No.	名称	エミュレーションする対象デバイス		
		V850ES/KG1, V850ES/KG1+, V850ES/KG2		V850ES/KJ1, V850ES/KJ1+, V850ES/KJ2
		100ピンGC	100ピンGF	144ピンGJ
	チェックピン・アダプタ	QB-144-CA-01 (別売品)		
	延長プローブ(フレキシブル・タイプ)	QB-144-EP-02S (別売品)		
	延長プローブ(同軸タイプ)	QB-144-EP-01S (別売品)		
	エクステンジ・アダプタ	QB-100GC-EA-01S (別売品) ^注	QB-100GF-EA-01S (別売品) ^注	QB-144GJ-EA-02S (別売品) ^注
	チェックピン・アダプタ	QB-100-CA-01S (別売品)		QB-144-CA-01S (別売品)
	スペース・アダプタ	QB-100-SA-01S (別売品)		QB-144-SA-01S (別売品)
	マウント・アダプタ	QB-100GC-MA-01S (別売品)	QB-100GF-MA-01S (別売品)	QB-144GJ-MA-01S (別売品)
	ターゲット・コネクタ	QB-100GC-TC-01S (別売品) ^注	QB-100GF-TC-01S (別売品) ^注	QB-144GJ-TC-01S (別売品) ^注

注 オーダ・コードによっては、添付品となります。

1.4 梱包内容

QB-V850ESKX1Hの梱包箱の中身は次のとおりです。内容をご確認ください。

QB-V850ESKX1H-ZZZの添付品

- 1 : QB-V850ESKX1H
- 2 : ACアダプタ
- 3 : USBインタフェース・ケーブル
- 4 : ID850QB Disk (CD-ROM)
- 5 : Accessory Disk (CD-ROM)
- 6 : IECUBEセットアップ・マニュアル(和文/英文)
- 7 : ユーザ登録書(保証書兼ソフトウェア契約書)
- 8 : 簡易フラッシュ・メモリ・プログラマ(PG-FPLまたはQB-MINI2)
- 9 : プロブ・ホルダー
- 10 : 部品台(クロック用)

QB-V850ESKX1H-S144GJの添付品

- 1~10
- 11 : エクスチェンジ・アダプタ QB-144GJ-EA-02S
- 12 : ターゲット・コネクタ QB-144GJ-TC-01S

QB-V850ESKX1H-S100GFの添付品

- 1~10
- 11 : エクスチェンジ・アダプタ QB-100GF-EA-01S
- 12 : ターゲット・コネクタ QB-100GF-TC-01S

QB-V850ESKX1H-S100GCの添付品

- 1~10
- 11 : エクスチェンジ・アダプタ QB-100GC-EA-01S
- 12 : ターゲット・コネクタ QB-100GC-TC-01S

QB-V850ESKX1H-S80GKの添付品

- 1~10
- 11 : エクスチェンジ・アダプタ QB-80GK-EA-01S
- 12 : ターゲット・コネクタ QB-80GK-TC-01S

QB-V850ESKX1H-S80GCの添付品

- 1~10
- 11 : エクスチェンジ・アダプタ QB-80GC-EA-02S
- 12 : ターゲット・コネクタ QB-80GC-TC-01S

QB-V850ESKX1H-S64GKの添付品

1～10

11 : エクスチェンジ・アダプタ QB-64-EA-01S

12 : ターゲット・コネクタ QB-64GK-TC-01S

QB-V850ESKX1H-S64GBの添付品

1～10

11 : エクスチェンジ・アダプタ QB-64-EA-01S

12 : ターゲット・コネクタ QB-64GB-TC-01S

第2章 セットアップの手順

この章では、QB-V850ESKX1Hのセットアップの手順について説明します。

この章に掲載した順序でインストール/設定を行っていくことでセットアップを完了できます。

セットアップは次の手順に沿って行ってください。

ジャンパ、クロックの位置については2.1 **ハードウェア各部の名称と機能**を参照してください。

クロックの設定

出荷時には5 MHzの発振子が実装されています。

発振子が5 MHzで問題ない場合、設定の変更は不要です。

変更が必要な場合、2.2 **アクリル板の取り外し**、2.3 **クロックの設定**を参照してください。

対象デバイスの設定

出荷時はV850ES/KE1+, V850ES/KF1+, V850ES/KG1+, V850ES/KJ1+として動作する設定になっています。

V850ES/KE1+, V850ES/KF1+, V850ES/KG1+, V850ES/KJ1+のエミュレーションを行う場合、設定の変更は不要です。

V850ES/KE1, V850ES/KF1, V850ES/KG1, V850ES/KJ1, V850ES/KE2, V850ES/KF2, V850ES/KG2, V850ES/KJ2として使用する場合は2.2 **アクリル板の取り外し**、2.4 **対象デバイスの設定**を参照してください。

REGC端子の設定

出荷時にはEVDDと同電位をREGC端子に供給する設定になっています。

EVDDと同電位をREGC端子に供給する設定で問題ない場合、設定の変更は不要です。

変更が必要な場合、2.5 **REGC端子の設定**を参照してください。

マスク・オプションの設定

出荷時にはP36-P39, P614-P615にマスク・オプションのプルアップ抵抗を接続しない設定となっています。

P36-P39, P614-P615にマスク・オプションのプルアップ抵抗を接続しない設定で問題ない場合、設定の変更は不要です。

変更が必要な場合、2.6 **マスク・オプションの設定**を参照してください。

ソフトウェアのセットアップ

2.7 **ソフトウェアのセットアップ**を参照してください。



コネクタ類の実装, 接続

2.8 コネクタ類の実装, 接続を参照してください。



ターゲット・システムとQB-V850ESKX1Hの接続

2.9 ターゲット・システムとQB-V850ESKX1Hの接続を参照してください。

延長プローブ (QB-144-EP-01S/02S) を使用しない場合 : 2.9.1 を参照してください。

延長プローブ (QB-144-EP-01S/02S) を使用する場合 : 2.9.2 を参照してください。



USBインタフェース・ケーブル, ACアダプタの接続

2.10 USBインタフェース・ケーブル, ACアダプタの接続を参照してください。

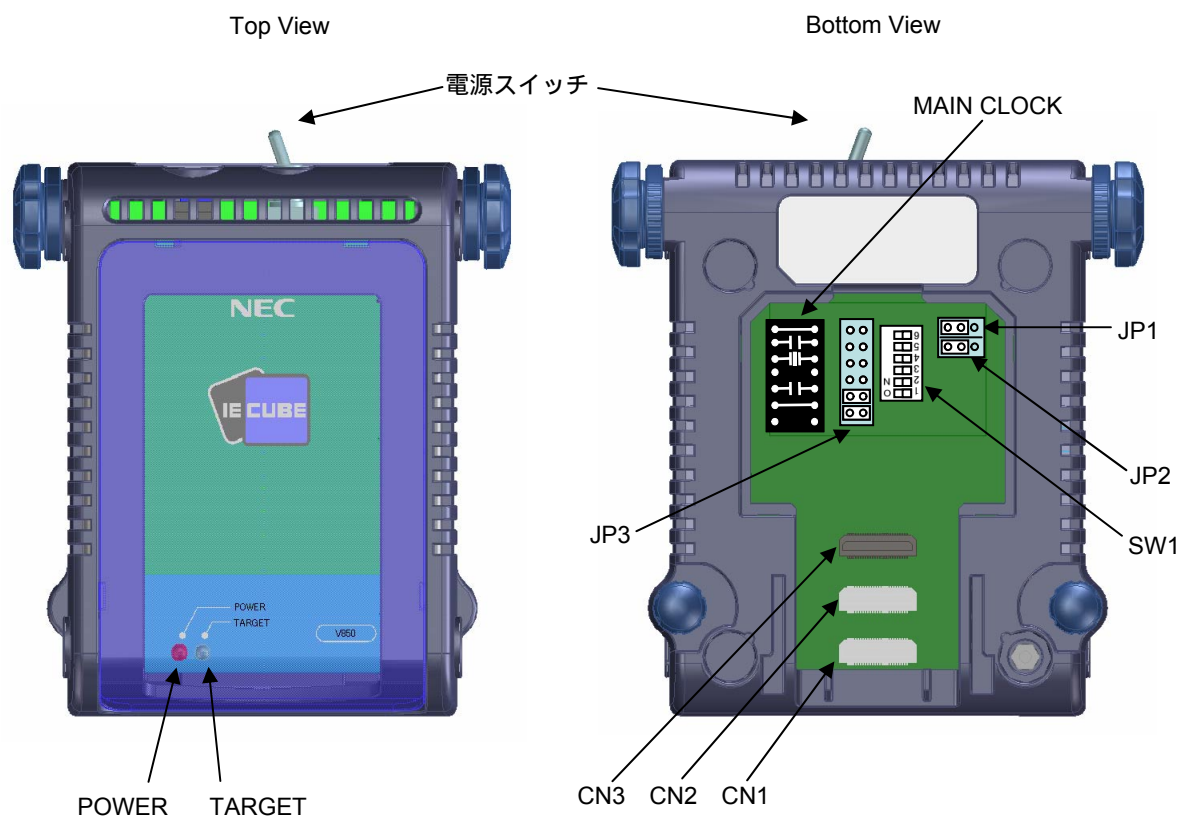


電源投入と切断

2.11 電源投入と切断を参照してください。

2.1 ハードウェア各部の名称と機能

図2 - 1 QB-V850ESKX1Hの各部の名称



(1) CN1, CN2, CN3

エクステンジ・アダプタ, または延長プローブを接続するためのコネクタです。

(2) MAIN CLOCK

メイン・クロックを実装するためのソケットです。

出荷時は5 MHzの発振子とコンデンサなどの発振回路が実装されています (詳細は2. 3 **クロックの設定**を参照してください)。

(3) JP1

エミュレーションするデバイスによって設定を変更するジャンパです。出荷時は1-2ショートに設定されています (詳細は2. 4 **対象デバイスの設定**を参照してください)。

(4) JP2

REGC端子の状態に合わせて設定するジャンパです。

出荷時設定は1-2ショートに設定されています (詳細は2. 5 **REGC端子の設定**を参照してください)。

(5) JP3

MAIN CLOCK部に実装されているクロックの種類によって設定を変更するジャンパです。

出荷時は1-2ショート, 3-4ショート, 5-6オープン, 7-8オープン, 9-10オープン, 11-12オープンに設定されています (詳細は2. 3 **クロックの設定**を参照してください)。

(6) SW1

ブルアップ抵抗のマスク・オプション設定をするスイッチです。

出荷時は全てOFFに設定されています (詳細は2. 6 **マスク・オプションの設定**を参照してください)。

(7) POWER (赤色のLED)

QB-V850ESKX1Hの電源が投入されているかどうかを表示するLEDです。

LEDの状態	QB-V850ESKX1Hの状態
点灯	電源スイッチON。
消灯	電源スイッチOFF, またはACアダプタがQB-V850ESKX1Hに接続されていない。
点滅	内部エラーが発生 (弊社販売員, または特約店までご連絡ください)。

(8) TARGET (緑色のLED)

ターゲット・システムの電源が投入されているかどうかを表示するLEDです。

LEDの状態	ターゲット・システムの状態
点灯	ターゲット・システムの電源ON。
消灯	ターゲット・システムの電源OFF, またはターゲット・システムが接続されていない。

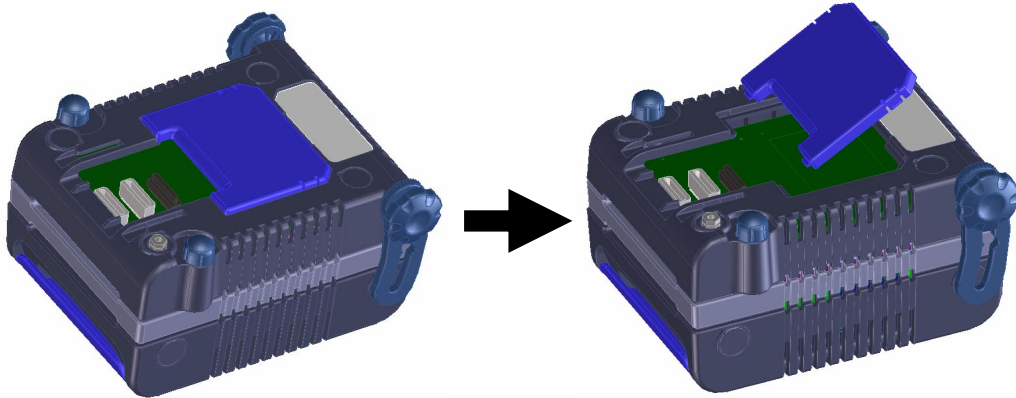
(9) 電源スイッチ

QB-V850ESKX1Hの電源スイッチです。出荷時はOFFになっています。

2.2 アクリル板の取り外し

ジャンパやクロックの設定を変更する場合は、QB-V850ESKX1H下面のアクリル板を外してください。アクリル板は、上に持ち上げると外せます。

図2 - 2 アクリル板の取り外し方法



2.3 クロックの設定

2.3.1 クロック設定の概要

(1) メイン・クロック

メイン・クロックの設定には次の4通りの方法があります。

詳細は2.3.2 クロックの設定方法を参照してください。

- (a) QB-V850ESKX1H上に実装されている5 MHzの発振子を使用する（出荷時設定）
- (b) QB-V850ESKX1H上に5 MHz以外の発振子を使用する
- (c) QB-V850ESKX1H上に任意の発振器を実装する
- (d) ターゲット・システムより矩形波のクロックを入力する

ターゲット・システム上のX1, X2端子を使用した発振回路によるエミュレーションはできません。

ターゲット・システム上からメイン・クロックを入力する際には、必ず矩形波を入力してください。

(2) サブクロック

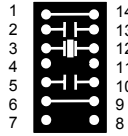
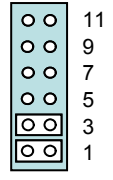
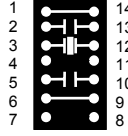
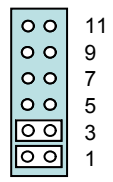

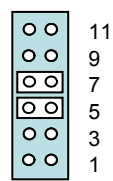
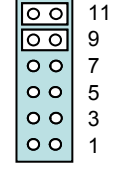
ターゲット・システム上からのサブクロックの入力はできません。サブクロックはQB-V850ESKX1H内に実装されている32.768 kHzを使用します。

サブクロックの周波数は変更できません。

2.3.2 クロックの設定方法

クロック設定時のハードウェア設定一覧を示します。

表2-1 各クロックの設定時のハードウェア設定一覧

使用するクロックの種類	MAIN CLOCK	JP3の設定
QB-V850ESKX1H上に 実装されている5 MHzの発 振子を使用する。 (出荷時設定)	 (出荷時設定)	 (出荷時設定)
QB-V850ESKX1H上に 5 MHz以外の発振子を使用 する。 詳細は2.3.3 発振子を変更 する場合の注意事項 を参照 してください。	 添付の部品台を使用	 (出荷時設定)
QB-V850ESKX1H上に 任意の発振器を実装する。 詳細は2.3.4 発振器を使用 する場合の注意事項 を参照 してください。	 5 V仕様の8ピンまた は14ピンタイプの発 振器を使用	
ターゲット・システムより 矩形波のクロックを入力す る。		

注意 上記以外の設定は禁止です。

2.3.3 発振子を変更する場合の注意事項

(1) 出荷時に実装されている発振子を変更する場合、MAIN CLOCKの部品台を上へ一度引き抜いてください。

(2) QB-V850ESKX1Hに添付の部品台へ発振子、コンデンサなどを半田実装します

設定方法は下記のとおりです。

1-14ピン : 必ずショートに設定してください

2-13ピン : コンデンサを実装します

3-12ピン : 発振子を実装します

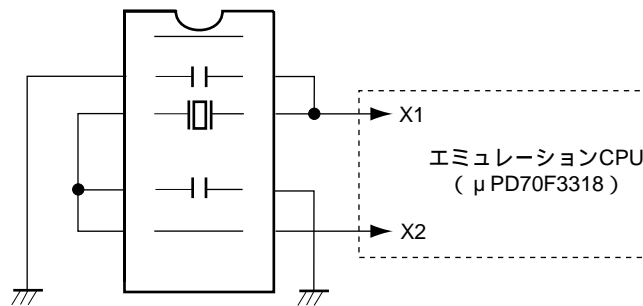
4-11ピン : 必ずオープンに設定してください

5-10ピン : コンデンサを実装します

6-9ピン : 必ずショートに設定してください

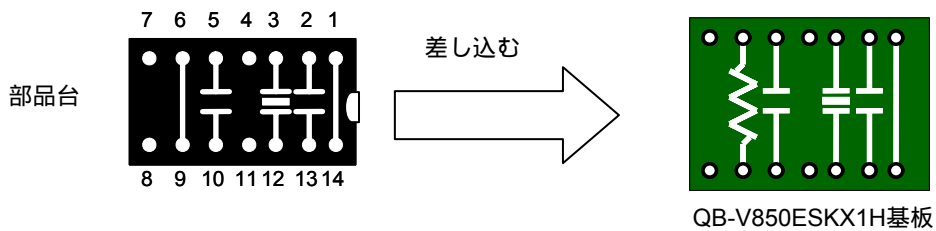
7-8ピン : 必ずオープンに設定してください

図2 - 3 部品台設定と周辺回路



(3) 部品台をQB-V850ESKX1HのMAIN CLOCK部に差し込む

図2 - 4 部品台の差し込み



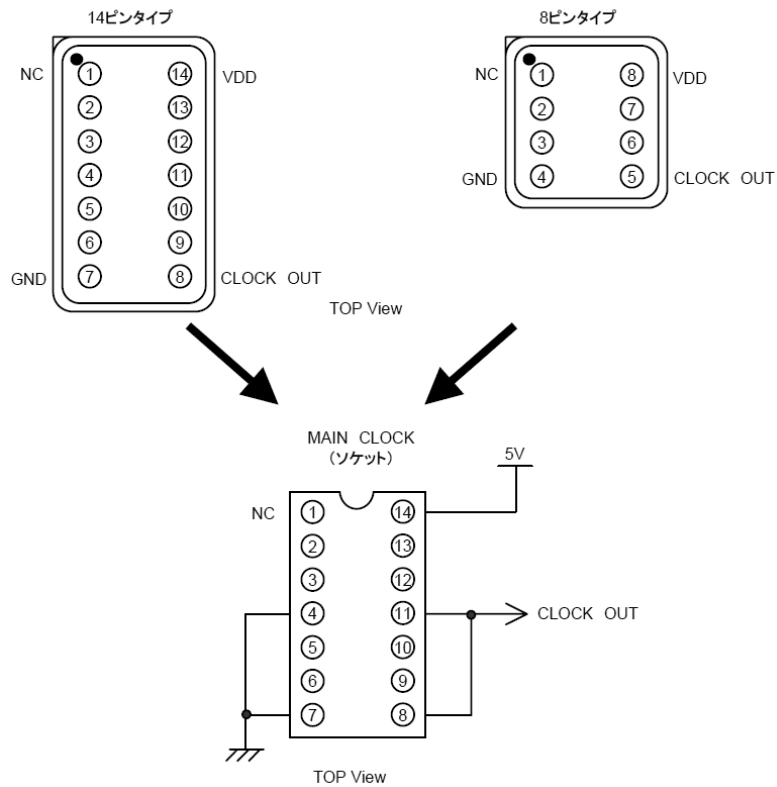
2.3.4 発振器を使用する場合の注意事項

5 V仕様のCMOS出力タイプの発振器をご使用ください。

クロックを発振器に変更する場合，MAIN CLOCK部に実装されている部品を上に取り上げて引き抜いてください。

MAIN CLOCKのソケット部にご使用になる発振器を実装します。実装方法は次のとおりです。

図2 - 5 MAIN CLOCKの実装方法





8ピンタイプの水晶発振器を実装する際は，発振器の1番ピンとMAIN CLOCKのソケット部の1番ピン，発振器の8番ピンとMAIN CLOCKのソケット部の14番ピンがそれぞれ合うように実装してください。

2.4 対象デバイスの設定

対象デバイスによってJP1の設定が異なります。
製品出荷時には1-2ショートに設定されています。

表2 - 2 JP1の設定


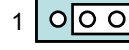
エミュレーション対象デバイス	JP1の設定
V850ES/KE1+, V850ES/KF1+, V850ES/KG1+, V850ES/KJ1+	 1-2ショート（出荷時設定）
V850ES/KE1, V850ES/KF1, V850ES/KG1, V850ES/KJ1, V850ES/KE2, V850ES/KF2, V850ES/KG2, V850ES/KJ2	 2-3ショート

注意 上記以外の設定は禁止です。

2.5 REGC端子の設定

REGC端子の状態によってJP2の設定が異なります。

表2 - 3 JP2の設定

REGC端子の状態	JP2の設定
EV _{DD} と同電位をREGC端子に供給	 1-2ショート（出荷時設定）
REGC端子に10 μ Fのコンデンサを接続	 2-3ショート

注意1. 上記以外は設定禁止です。

- V850ES/KE1, V850ES/KE1+, V850ES/KE2のエミュレーションを行う際にはJP2は1-2ショートに設定してご使用ください。

2.6 マスク・オプションの設定

P36-P39, P614-P615のプルアップ抵抗のマスク・オプションの設定をします。

QB-V850ESKX1Hでは33 k でプルアップしています。

図2 - 6 SW1のON/OFF

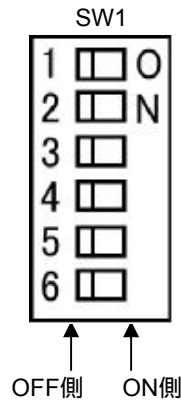


表2 - 4 SW1の設定

SW1	ON/OFF	意味
1	ON側	P36にマスク・オプションのプルアップ抵抗を接続します
	OFF側	P36にマスク・オプションのプルアップ抵抗を接続しません
2	ON側	P37にマスク・オプションのプルアップ抵抗を接続します
	OFF側	P37にマスク・オプションのプルアップ抵抗を接続しません
3	ON側	P38にマスク・オプションのプルアップ抵抗を接続します
	OFF側	P38にマスク・オプションのプルアップ抵抗を接続しません
4	ON側	P39にマスク・オプションのプルアップ抵抗を接続します
	OFF側	P39にマスク・オプションのプルアップ抵抗を接続しません
5	ON側	P614にマスク・オプションのプルアップ抵抗を接続します
	OFF側	P614にマスク・オプションのプルアップ抵抗を接続しません
6	ON側	P615にマスク・オプションのプルアップ抵抗を接続します
	OFF側	P615にマスク・オプションのプルアップ抵抗を接続しません

注意 出荷時には全てOFF側に設定されています。

2.7 ソフトウェアのセットアップ

2.7.1 デバッガとしてID850QBを使用する場合

詳細はデバッガ (ID850QB) の添付資料「ID850QB 使用上の留意点」を参照してください。

2.7.2 デバッガとしてID850QB以外 (MULTI™など) を使用する場合

ご使用になるデバッガのユーザーズ・マニュアルと「IECUBEセットアップ・マニュアル (添付品)」を参照してください。

2.8 コネクタ類の実装，接続

ここではQB-V850ESKX1Hとターゲット・システムとの接続に必要なコネクタ類の実装方法，接続方法を記載しています。

接続は，QB-V850ESKX1H，ターゲット・システムともに電源をOFFにした状態で行ってください。

また，ここでは次の略語を使用しています。

- ・TC：ターゲット・コネクタ
- ・EA：エクステンジ・アダプタ
- ・MA：マウント・アダプタ
- ・CA：チェックピン・アダプタ
- ・SA：スペース・アダプタ

2.8.1 ターゲット・コネクタ（TC）をターゲット・システムに実装する

- (1) ターゲット・システムのIC搭載用フット・パターンにクリーム半田を塗布してください。
- (2) TCの底面の中央に円形の突起（図2-7参照）があります。その突起の底面に2液硬化タイプのエポキシ接着剤（15～30分硬化タイプが適当）を薄く塗り，コネクタをターゲット・システムの所定の位置に仮止めします。そのときコネクタの1番ピン位置（コネクタの角がCカットされている位置）をターゲット・システムの1番ピン位置に合わせてください。

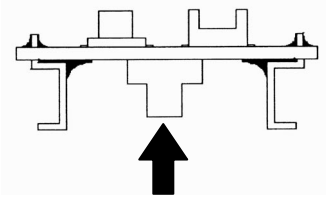
(3) TCの実装条件

- (a) リフローにてTCを実装するとき
245 × 20秒以内（本加熱）
- (b) 手半田にてTCを実装するとき
320 × 5秒以内（1ピン当たり）

(4) フラックス飛散に対する注意

コネクタ実装時に半田フラックスが飛散し導通不良の原因になることがあります。必ずアルミ箔でコネクタ上部を覆うなどの防止処置を行ってください。コネクタはフラックス洗浄液が内部に残りやすい構造をしていますので，**フラックス洗浄は行わないでください。**

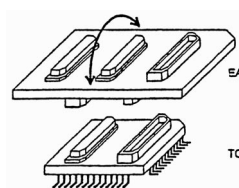
図2-7 TC突起図



2.8.2 エクステンジ・アダプタ（EA）などをTCに差し込む

- (1) ターゲット・コネクタ（TC）の1番ピン位置とEA, MA, CAまたはSAの1番ピン位置（ともにCカットが一致）を合わせて差し込む。
 - (a) 抜き差しを行う際，TCに力がかからないよう，TCを指で押さえてください。
 - (b) 抜き差しを行う際，揺らす方向に注意してください（図2-8参照）。
引き抜く際の工具として竹串などをTC, EA間に挿入し，図2-8に示した方向に揺らしてゆっくりと引き抜いてください。方向を間違えるとコネクタが破損しますので，ご注意ください。

図2-8 抜き差し方法



2.8.3 TC, EA, MA, CA, SA使用時の一般注意

(1) コネクタの導通不良を起こす原因

(a) TC実装時、内部にフラックスが入り込んだ場合

コネクタはフラックスが上がりやすいので、内部に入り込んだ場合はアルコールなどの溶剤を使って十分に洗浄してください。洗浄は少なくとも5~6回は行う必要があります。

それでも導通が不安定な場合は、さらに洗浄を繰り返してください。

(b) コネクタ内部にごみが入り込んだ場合

コネクタ内部に糸くずなどのごみが付くと導通不良になるので、ブラシでごみを除去してください。

(c) CA, SA使用時の注意事項

CA, SA使用時、微量ですがそれぞれのアダプタを挿入したことによる信号伝搬のディレイ、容量が発生します。ターゲット・システムと接続し、十分な評価の上使用してください。

(2) コネクタを抜き差しする際の注意

(a) 必ず下側（相手側）のコネクタまたは基板を指で押さえてください。

(b) コネクタ同士の位置合わせを確認してから行ってください。

真上からずれた位置で差し込んだ場合、コネクタを破損する事があります。

(c) 基板を傷付けないよう、特に、竹や木の細い棒などを使いコネクタ間に差し込み、一度にではなく少しずつ場所を移しながらこじ開けてください。

ドライバなどの金属しかない場合は、先端に布など柔らかい物を巻きつけてください。

(3) V850ES/KX1H用CA（QB-80-CA-01S）の注意

チェック・ピンのシルク表示は80ピンGCパッケージ品を基準に表示しております。そのため、80ピンGKパッケージとしてお使いの場合には表2-5のとおり読み替える必要がありますのでご注意ください。

(4) チェックピン・アダプタ（QB-144-CA-01）について

IECUBEとターゲット・システム間の信号波形を観測できます。QB-144-CA-01をご使用するデバイスに合わせて「ピンヘッダ・カバー」を取り付けてください。「ピンヘッダ・カバー」の取り付けについては、次のURLの【関連情報】をご覧ください。

<http://www.necel.com/micro/iecube/index.html>

表2 5 QB-80-CA-01S GKパッケージ使用時ピン・レイアウト

シルク位置	ピン・レイアウト	シルク位置	ピン・レイアウト
1	10	41	50
2	9	42	49
3	8	43	48
4	7	44	47
5	6	45	46
6	1	46	41
7	2	47	42
8	3	48	43
9	5	49	45
10	4	50	44
11	16	51	56
12	17	52	57
13	18	53	58
14	19	54	59
15	20	55	60
16	15	56	55
17	14	57	54
18	13	58	53
19	12	59	52
20	11	60	51
21	21	61	61
22	22	62	62
23	23	63	63
24	24	64	64
25	25	65	65
26	26	66	66
27	27	67	67
28	28	68	68
29	29	69	69
30	30	70	70
31	31	71	71
32	32	72	72
33	33	73	73
34	34	74	74
35	35	75	75
36	36	76	76
37	37	77	77
38	38	78	78
39	39	79	79
40	40	80	80

備考 シルク位置は、QB-80-CA-01S上のGCパッケージ用ピン番号（シルク表示）です。ピン・レイアウトは、GKパッケージを使用する場合に対応するピン番号です。

2.9 ターゲット・システムとQB-V850ESKX1Hの接続

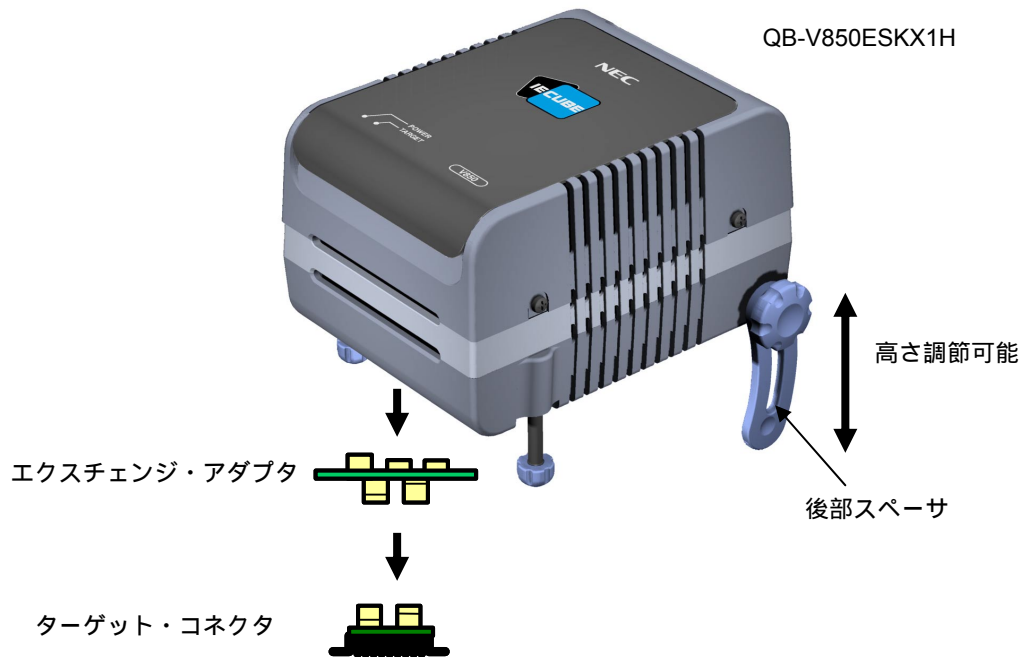
2.9.1 延長プローブ (QB-144-EP-01S/02S) を使用しない場合

QB-V850ESKX1Hは延長プローブを使用しない状態でもターゲット・システムと接続できます。

接続を行う際はQB-V850ESKX1Hの後部スペースで高さ調節を行い、エクステンジ・アダプタや、ターゲット・コネクタなどのコネクタにストレスがかからないようにしてください。

また、ターゲット・システムとの絶縁に注意してください。

図2-9 延長プローブを使用しない場合の接続



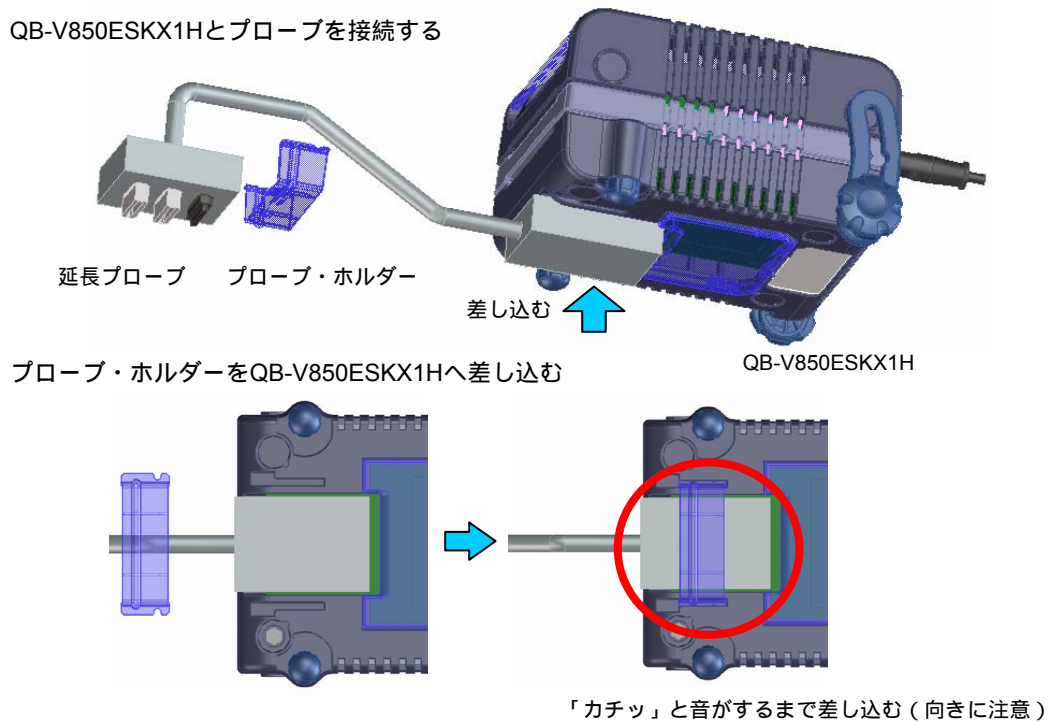
2.9.2 延長プローブ (QB-144-EP-01S/02S) を使用する場合

延長プローブ (QB-144-EP-01S/02S) を使用する場合、次の手順でQB-V850ESKX1H、ターゲット・システムとの接続を行ってください。

(a) プローブ・ホルダーの接続

延長プローブをQB-V850ESKX1Hに接続する際は、プローブ・ホルダー (QB-V850ESKX1H添付品) を使用します。取り付け方法を次に示します。

図2 - 10 プローブ・ホルダーの使用方法



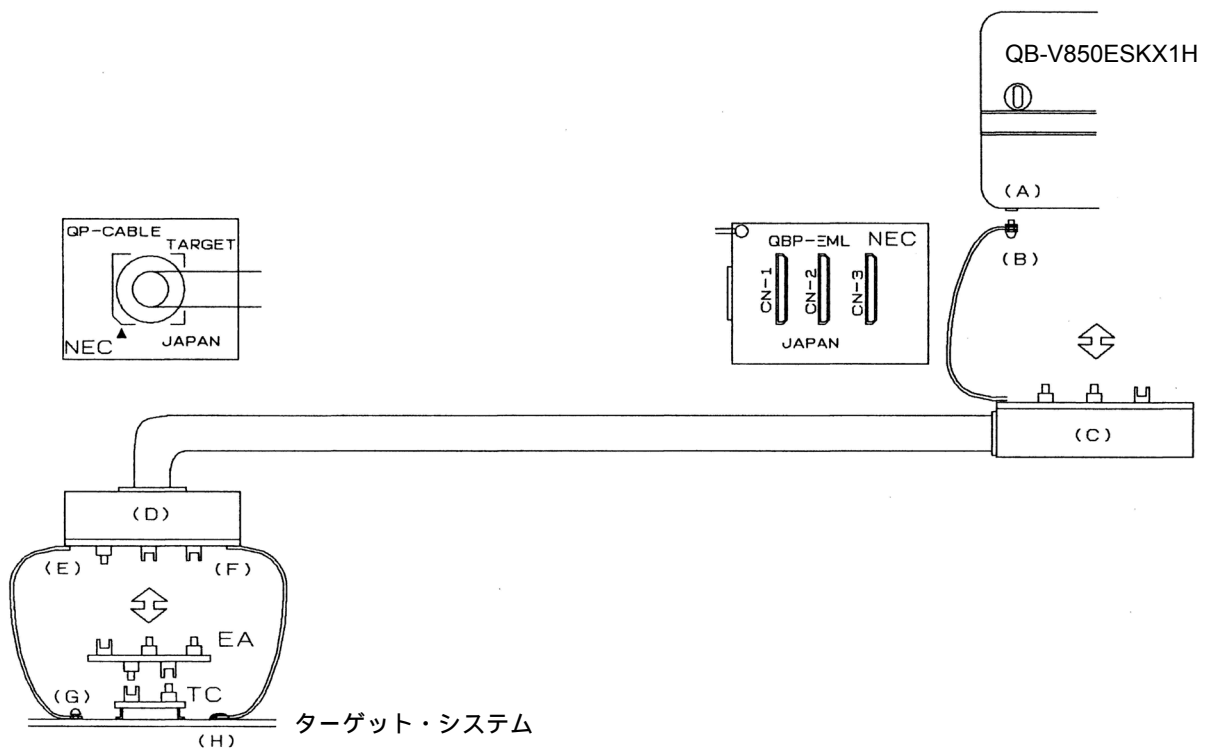
(b) 延長プローブGND線の接続

延長プローブには3本のGND線があります。QB-V850ESKX1H、ターゲット・システムへ接続します。

延長プローブのQB-V850ESKX1H側のGND線をQB-V850ESKX1Hの下面のナットに#0または#1の+ (プラス) 型精密ドライバで固定します (図2 - 11の (A) と (B) の接続)。

次に延長プローブの上面のコネクタをQB-V850ESKX1H下面開口部のコネクタに下方から差し込み方向に注意しながら差し込みます (図2 - 11の (C) をQB-V850ESKX1Hへ接続)。

図2 - 11 GND線



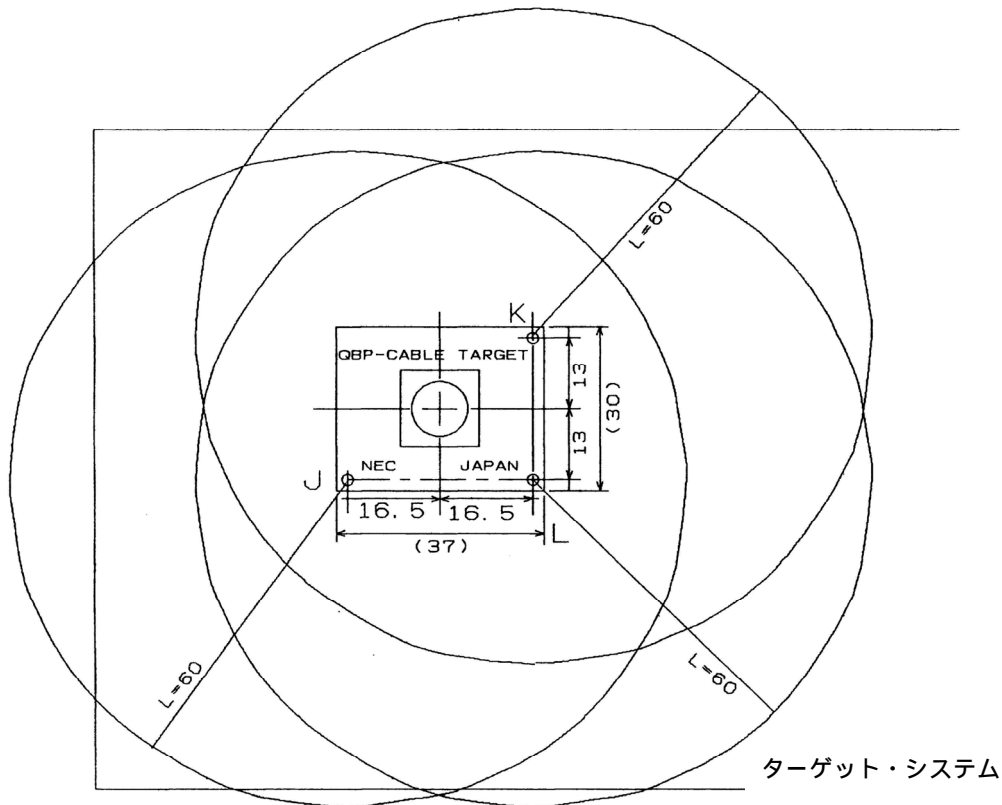
ターゲット・コネクタに、エキステンジ・アダプタ、延長プローブを接続します。

延長プローブのターゲット・システム側の2本のGND線を、ターゲット・システムのGND部に接続します。たとえばターゲット・システムのGND部にピンまたはネジなどが固定されている場合、GND線先端の透明な端子カバーを取り除き、GND線のY字型端子をターゲット・システムへ固定します(図2 - 11の(G))。ターゲット・システム上のGNDが露出したパッドの場合、同様にY字端子をターゲット・システム上のパッドへ半田付けなどで固定します(図2 - 11の(H))。(半田ごて設定推奨温度：300)

ターゲット・システム上にGND接続箇所が1箇所しかない場合は片方のみ接続し、残りのGND線をニッパなどで切り取るか、端子カバーを外さずにそのままにしてください。

GND線の首下(絶縁部)長さは約60 mmなので、図2 - 12のように延長プローブのターゲット・システム接続部の3箇所からそれぞれ半径約60 mmの範囲に接続可能なGNDが少なくとも1箇所必要です。延長プローブのGND線は図2 - 12のJおよびKの位置に半田付けされています。Lの位置に付ける場合は、JまたはKに半田付けされている線を、取り外してからLに半田付けしてください。

図2 - 12 GND線接続可能箇所



(c) 絶縁の確保

延長プローブを使用してQB-V850ESKX1Hとターゲット・システムを接続する場合、QB-V850ESKX1Hの前部スペーサ / 後部スペーサで高さ調節を行い、ターゲット・システムとの絶縁を確保してください。

図2 - 13 延長プローブを使用する場合の接続



(d) 延長プローブ使用時の注意事項

延長プローブを使用する場合、下記のような注意事項があります。

延長プローブのストレスがターゲット・コネクタに掛からないように注意してください。また、延長プローブを外すときは、ターゲット・コネクタにストレスがかからないようにエクステンジ・アダプタを指で押さえながらゆっくり外してください。

延長プローブのGND線を必ずQB-V850ESKX1Hおよびターゲット・システムに接続してください。接続できないときには、ケーブルのインピーダンスが不安定になり、信号伝送特性の低下や入力波形に対する出力波形の歪みなどを引き起こすことが考えられます。

2. 10 USBインタフェース・ケーブル, ACアダプタの接続

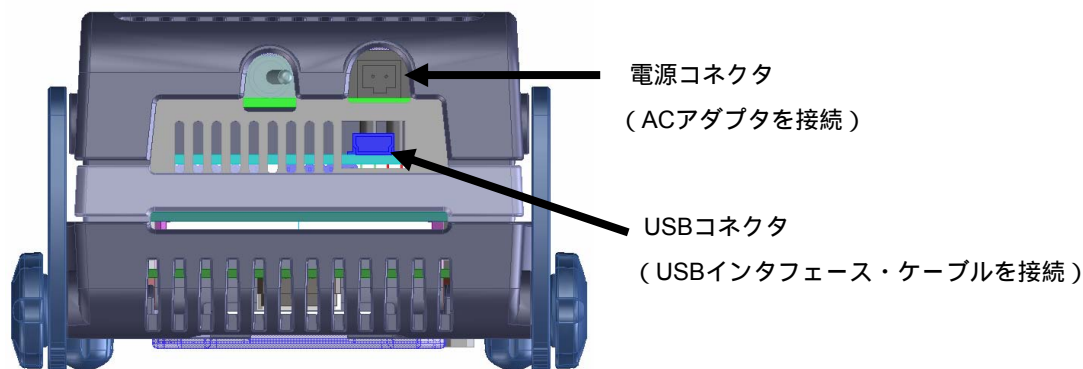
QB-V850ESKX1H添付のUSBインタフェース・ケーブルをホスト・マシンのUSBコネクタに差し込み、もう一方をQB-V850ESKX1H後面のUSBコネクタに差し込みます。

QB-V850ESKX1H添付のACアダプタをコンセントに差し込み、QB-V850ESKX1H後面の電源コネクタに差し込みます。

QB-V850ESKX1Hのコネクタ位置は図2 - 14を参照してください。

また、ACアダプタはACプラグを交換することで、100 ~ 240 Vに対応できます。出荷時は100 V用のACプラグが装着されています。220 V, 240 Vで使用する際は、220 V, 240 V用のACプラグ（ともにQB-V850ESKX1H添付品）に交換してください。

図2 - 14 コネクタ位置

**2. 11 電源投入と切断**

電源投入と切断は必ず次の手順どおりにしてください。

・電源投入時

QB-V850ESKX1H 電源投入
 ターゲット・システム電源投入^注
 デバッグ起動

・電源切断時

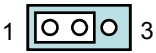

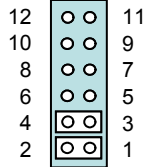
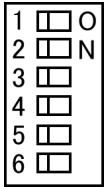
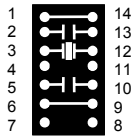
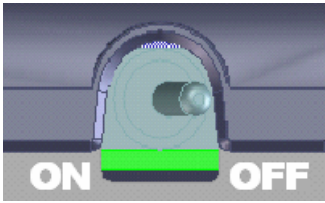
デバッグ終了
 ターゲット・システム電源切断^注
 QB-V850ESKX1H 電源切断

注 ターゲット・システム未接続時は の手順は不要です。

注意 順序を間違えるとターゲット・システムやQB-V850ESKX1Hが故障する場合があります。

第3章 製品出荷時の設定一覧

表3 - 1 出荷時の設定一覧

項目	設定内容	備考
JP1		出荷時は1-2ショートに設定されています。 詳細は2.4 対象デバイスの設定を参照してください。
JP2		出荷時は1-2ショートに設定されています。 詳細は2.5 REGC端子の設定を参照してください。
JP3		1-2, 3-4 : ショート , 5-6, 7-8, 9-10, 11-12 : オープン (部品台の発振回路を使用) に設定されています。 詳細は2.3 クロックの設定を参照してください。
SW1		出荷時は全てOFFに設定されています。 詳細は2.6 マスク・オプションの設定を参照してください。
MAIN CLOCK		3-12ピンに5 MHzの発振子の実装されています。コンデンサは2-13ピン, 5-10ピンともに27 pFが実装されています。 周波数はQB-V850ESKX1H添付の部品台に発振回路を実装することで、変更できます。 詳細は2.3 クロックの設定を参照してください。
電源スイッチ		出荷時はOFFに設定されています。

第4章 注意事項

4.1 実デバイスとエミュレータの相違に関する注意

QB-V850ESKX1Hとターゲット・システムを接続してデバッグした場合、ターゲット・システム上であたかも実デバイスが動作しているように、QB-V850ESKX1Hがエミュレーションしますが、実デバイスとQB-V850ESKX1Hでは次の点で動作が異なります。このため、量産投入前の最終評価では、実デバイスを使用して評価し、お客様の責任において適用可否を判断してください。

4.1.1 ターゲット・システム電源投入後の動作

ターゲット・システムに実装された対象デバイスは、電源投入後、リセットが解除された時点でプログラムが実行されます。しかしQB-V850ESKX1Hではデバッガでプログラムをダウンロード後、実行開始の操作を行うまでプログラムは開始されません。

また、QB-V850ESKX1Hは変数の初期値情報などをROM化する前でもオブジェクトをダウンロードして実行できますが、実際のデバイスは、ROM化したオブジェクトでなければ正常に動作しません。ROM化については、CA850 Ver.3.00 **操作編 ユーザーズ・マニュアル (U17293J)** を参照してください。

4.1.2 発振回路

QB-V850ESKX1Hはターゲット・システム上の発振回路によるクロック入力をサポートしていません。そのため、対象デバイスを実装した場合の動作クロック周波数とQB-V850ESKX1Hを接続した場合の動作クロック周波数が異なる場合があります。

4.1.3 端子特性

対象デバイスをターゲット・システムに実装した場合と異なり、QB-V850ESKX1Hはコネクタ、アダプタ、回路基板が中間に存在するため、端子の特性が若干異なります。特にA/Dコンバータの変換結果は影響を受けやすいのでご注意ください。

なお、延長プローブを接続した場合、外部バスのデータ・ウエイトを1つ増やす必要があります。

4.1.4 ROMコレクション機能の注意事項

QB-V850ESKX1HはROMコレクション機能のエミュレーションをサポートしていません。対象デバイスを使用して評価してください。

4.1.5 フラッシュ・セルフ・プログラミング機能の注意事項

QB-V850ESKX1Hは、セルフ・プログラミング機能のエミュレーションをサポートしていません。この機能を使用する場合は、オンチップ・デバッグ・エミュレータ、または対象デバイスを使用して評価してください。

なお、デバイスによっては、フラッシュ・セルフ・プログラミングの疑似エミュレーションをデバッガでサポートしている場合があります。使用方法などはID850QB Ver.3.20 **操作編 ユーザーズ・マニュアル (U17964J)** を参照してください。

4.1.6 DBTRAP命令の注意事項

DBTRAP命令はソフトウェア・ブレーク用に使用するため、ユーザ・プログラムには使用できません。

4.1.7 オンチップ・デバッグ機能

オンチップ・デバッグ機能のエミュレーションはできません。

4.1.8 消費電流

QB-V850ESKX1Hの消費電流は実デバイスと異なります。

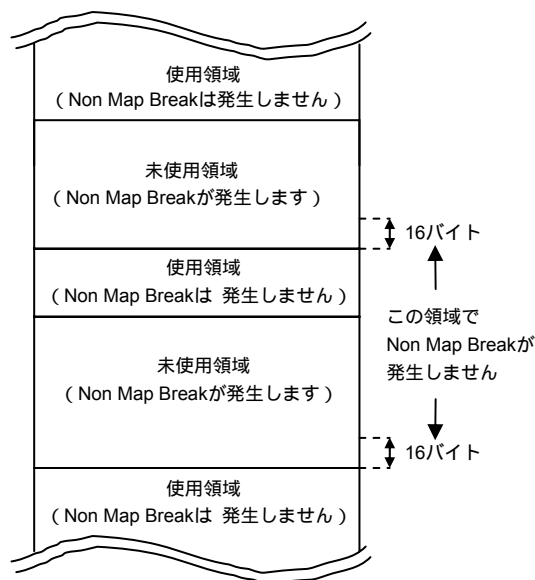
通常動作時，HALTモード時，IDLEモード時では実デバイスの消費電流と同等以下になりますが，STOPモード時では実デバイスの消費電流よりも大きくなります。

4.2 デバッグ時の注意

4.2.1 Non Map Breakの注意事項

エミュレータでは，プログラムで使用していない領域（未使用領域）からプログラム・フェッチを行うと，通常はNon Map Breakが発生しますが，未使用領域内先頭の16バイト空間はNon Map Breakが発生しません（図4 - 1参照）。

図4 - 1 未使用領域フェッチ時のブレーク



4.2.2 PSCレジスタ・アクセス

PSCレジスタへ書き込みを行う場合，下記のようなシーケンスで行いますが，アクセス直後のNOP命令にソフトウェア・ブレークを設定するとデバッガがハングアップします。

例

```
mov 0x2,r1
st.b r1,prcmd
st.b r1,psc
```

nop ここにソフトウェア・ブレークを設定するとハングアップします。

nop これ以降にソフトウェア・ブレークを設定すると問題ありません。

PSCレジスタ書き込み直後にブレークを設定したい場合，ハードウェア・ブレークを使用してください。

4.2.3 DBPC, DBPSW, ECRレジスタの注意事項

ブレーク中はDBPCレジスタ，DBPSWレジスタ，ECRレジスタにアクセスできません。

書き込みを行った場合，書き込んだ値は破棄されます。

読み出しを行った場合，常に0がリードされます。

4.2.4 トレース表示順序の注意事項

アクセス履歴を表示するトレース・モードを使用する際，下記の場合，表示順序が逆になることがあります。

リード命令，ライト命令が連続した場合

リード・モディファイ・ライトとなるビット操作命令を実行した際（SET, NOT, CLRなど）
 どちらの場合とも、トレース結果はライト リードの表示順になります。

4.2.5 デバッガ起動時の注意事項

デバッガ起動時、デバッガの設定とターゲット・システムの状態によっては、次のようなワーニング、またはエラーが発生します。これはデバッガの設定に対して、ターゲット・システムの状態が正しくないために発生するものです。ワーニングやエラーが発生した場合はターゲット・システムの状態を確認するか、デバッガの設定を見直してください。

なお、変換アダプタに関しては、ターゲット・システム未接続時でもQB-V850ESKX1Hと接続することを推奨しています。接続していない場合、入力ポートの値が正しく読めない場合があります。

・ ID850QBの場合

エラー番号	エラー・メッセージ	ID850QB コンフィギュレーション・ウインドウ「Target」欄		ターゲット接続有無		エクステンジ・アダプタ有無		ターゲット電源 ON/OFF	
		Connect	Not connect	接続	未接続	有	無	ON	OFF
		Ff606	ターゲットとの接続を確認し、ターゲットの電源を入れてください						
Wf607	変換アダプタの接続を確認してください								
Ff608	ターゲットを外してください								
Ff609	ターゲットの電源を切り、ターゲットを外してください								

・ MULTIの場合

エラー・メッセージ	850eserv 起動オプションの「-tc」		ターゲット接続有無		エクステンジ・アダプタ有無		ターゲット電源 ON/OFF	
	-tcあり	-tcなし	接続	未接続	有	無	ON	OFF
	Check the target power on. Or please delete "-tc" option.							
Check the exchange adapter is connected.								
Remove the target. Or please add "-tc" option and power on the target.								
Power off and remove the target. Or please add "-tc" option.								

4.2.6 ハードウェア・ブレーク設定時の2命令同時実行

2命令同時実行される最初の命令や次の命令に、ハードウェア・ブレークを設定すると

- ・ 設定した箇所と異なる箇所でブレークが発生した
- ・ 設定したブレークが発生しなかった

などの現象が発生します。

現象を回避するにはソフトウェア・ブレークを設定してください。

次ページ以降に2命令同時実行の発生条件を示します。

【2命令同時実行の発生する命令の組み合わせ】

「mov + 演算命令」が1命令として実行される条件

「mov src,dst」と次の命令の組み合わせで、movのdstと演算命令のdstがr0を除く同じレジスタである場合

フォーマットI	satsubr/satsub/satadd/mulh or/xor/and subr/sub/add
フォーマットII	shr/sar/shl/mulh

備考 1命令として実行されるのは、上記命令の組み合わせで1命令目にmov命令があるときのみです。

命令の並列実行になる条件

次の命令とbr命令の組み合わせ

フォーマットI	nop/mov/not/sld satsubr/satsub/satadd/mulh or/xor/and/tst subr/sub/add/cmp
フォーマットII	mov/satadd/add/cmp shr/sar/shl/mulh
フォーマットIV	sld.b/sst.b/sld.h/sst.h/sld.w/sst.w

次の命令（フラグを更新しない命令）とbr命令を除くbcc命令の組み合わせ

フォーマットI	nop/mov/sld mulh/sxb/sxh/zxb/zxh
フォーマットII	mov/mulh
フォーマットIV	sld.b/sst.b/sld.h/sst.h/sld.w/sst.w

次の命令とsld命令の組み合わせ

フォーマットI	nop/mov/not satsubr/satsub/satadd/mulh or/xor/and/tst subr/sub/add/cmp
フォーマットII	mov/satadd/add/cmp shr/sar/shl/mulh

備考 ~ で2命令同時実行が発生するのは、上記命令組み合わせの2命令目がbr/bcc/sld命令の場合のみです。

注意 フォーマットI, II, IVは、V850ES ユーザーズ・マニュアル アーキテクチャ編 (U15943J) にある命令フォーマット型式となります。

2命令同時実行が発生しない場合

次の場合、2命令同時実行が発生しません。

(a) 1命令目が非ワード・アラインへの分岐後、最初の命令である場合

例

```
0x1006  mov r10,r12
0x1008  sld.b 0x8[ep],r11
```

0x1006番地へ分岐が発生した場合、1命令目が非ワード・アラインであるため（アドレスの下位1バイトが0/4/8/A/Cではないため）、2命令同時実行されません。

(b) 2命令目がsldで、epのレジスタへの書き込みが終了していない場合

例

```
0x1004  mov r10,ep
0x1006  sld.b 0x8[ep],r11
```

この場合、0x1004番地のmov命令でepレジスタに対し、r10の値を書き込みますが、0x1006番地のsld.b命令を実行する際、mov命令のWB（ライトバック）が終了していないため、2命令同時実行されません。

**(c) 2命令目がbcc(条件分岐命令)でフラグ・ハザードが発生する場合
(直前またはその前の命令がフラグを更新する可能性がある場合)**

例

```
0x1004  cmp r0,r10
0x1006  bn 0xf0
```

0x1004番地のcmp命令によってSフラグが変更されるため、Sフラグを参照して分岐するbn命令はcmp命令の実行を待つ必要が生じます。このため、bn命令ではフラグ・ハザードとなり、2命令実行されません。

(d) sldの場合で、2つともロード・バッファがWB wait状態にある場合

例

次のような命令がメモリ上に配置されているとします。

```
0x1000  nop
0x1002  nop
0x1004  ld.w 0x3000[r10],r11
0x1008  ld.w 0x3004[r10],r12
0x100c  mov r8,r9
0x100e  sld.b 0x10[ep],r13
```

このとき、上記コードで0x1004,0x1008番地のld.wが外部メモリへのアクセスの場合、数クロックのウェイトが入ります。したがって0x100e番地を実行するとき、0x1004,0x1008番地のld.w命令のWBが完了していないため"WB wait"となり、0x100c, 0x100e番地の2命令は同時実行されません。

4.2.7 ブレーク中の動作

インサーキット・エミュレータではブレーク中にも各周辺機能が動作しています。このため、ブレーク中に発生した周辺機能による割り込みが保留され、ブレーク後の再実行時では保留された割り込み処理から実行される場合があります。ただし、ウォッチドッグ・タイマのカウンタはブレーク中に停止します。

4.2.8 内蔵RAMでプログラム実行時のイリーガル・ブレーク制限事項

内蔵RAMでプログラム実行時に周辺I/Oレジスタへのアクセスを行うと、意図しないブレークが発生する場合があります。

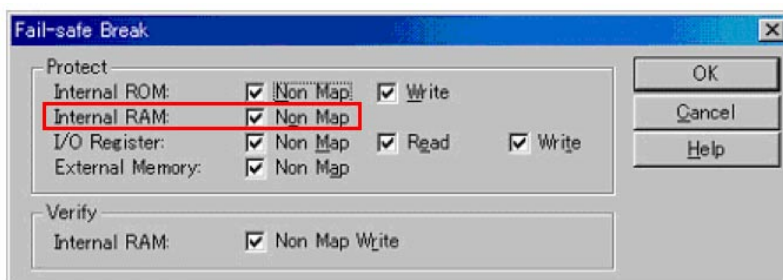
また、下記の条件を全て満たした場合でも、正常なプログラムにもかかわらず、意図しないブレークが発生する場合があります。

- ・ 内蔵RAM領域でプログラムを実行
- ・ 2回以上連続して内蔵RAM領域へデータ・アクセス
- ・ 上記の連続したデータ・アクセス直後、またはNOP1つを挟んで、JRもしくはJARL命令で内蔵ROM領域へ分岐

このブレークを発生させないためには、デバッガ上で内蔵RAMに対するフェイル・セーフ・ブレークの設定を解除してください。

<ID850QBの場合>

コンフィギュレーション・ウィンドウのFail-safe Break欄にあるDetailボタンを押して、Internal RAMのチェックを外してください。



<GHS社製デバッガMULTIの場合>

Target flsfコマンドでramgrdとramgrdvのフェイル・セーフ・ブレークを解除してください。

4.2.9 内蔵RAMでのプログラム実行とDMA転送の競合

次に示す2つの動作を同時に行った場合、内部バスの競合によりCPUがデッド・ロックする可能性があります。

- ・ 内蔵RAM上に配置されたミス・アライン・アドレスに対するデータ・アクセス命令
- ・ 内蔵RAMを対象としたDMA転送

第5章 オプション機能

QB-V850ESKX1Hは下記のオプション機能を追加できます。この章では、オプション機能の概要、仕様、および購入方法を記述しています。

メモリ・エミュレーション機能

カバレッジ測定機能

TimeMachineTM機能

なお、各オプション機能は使用しているデバッグに応じて、対応状況が異なります。次の表に2007年2月現在の対応状況を記述します。不明点などありましたら、当社営業、または特約店へお問い合わせください。

機能	対応状況	
	ID850QB	MULTI
メモリ・エミュレーション機能	V2.90またはV3.10以上で対応	850eserv V2.233以上V3.000未満 およびV3.233以上で対応
カバレッジ測定機能	V2.90またはV3.10以上で対応	対応検討中
TimeMachine機能	非対応	850eserv2 V1.000以上で対応

5.1 メモリ・エミュレーション機能

ここでは、メモリ・エミュレーション機能についての概要、および機能追加による各仕様差分について説明します。

5.1.1 機能概要

メモリ・エミュレーション機能とはターゲット・システム上の外部メモリを代替えし、プログラムやデータを配置することを可能にする機能です。

下記のようなケースでを使用することを想定しています。

- ・ターゲット・システムの開発に遅延が生じ、外部空間のプログラム開発ができないケース
メモリを代替えし、プログラムの開発を先行して行えます。
- ・ターゲット・システム上のフラッシュ・メモリを書き換えるのに時間がかかり、開発効率が悪いケース
メモリを代替えし、プログラムの開発効率を改善できます。

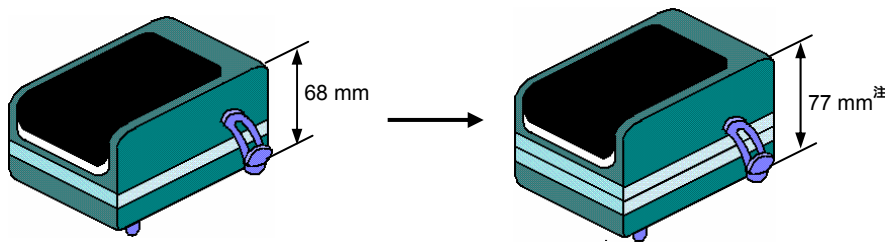
メモリ・エミュレーション機能の詳細な使用方法は、デバグのユーザズ・マニュアルを参照してください。

5.1.2 ハードウェア仕様差分

メモリ・エミュレーション機能を追加することで、本マニュアルに記述しているハードウェア仕様に対し、下記の差分が生じます。

・外形寸法

メモリ・エミュレーション機能追加後、高さ寸法が9 mm増加します。



注 後部スペーサを一番短くした寸法（最長107 mm）

・重量

メモリ・エミュレーション機能追加後、重量が約70 g増加します。

5.2 カバレッジ測定機能

ここでは、カバレッジ測定機能についての概要、および機能追加による各仕様差分について説明します。

5.2.1 機能概要

カバレッジ測定機能とはロード・モジュールやセクションなどに対して、実行したコードの割合を測定する機能です。カバレッジ測定機能を追加することで、デバッガID850QBでは下記ウィンドウの追加、または機能追加がなされます。

・コード・カバレッジ・ウィンドウ

Name	Type	Status	Address	Size	Fetch	Coverage(%)
FESET	nonmaskable	use	0	4	4	100.0
INTTFUCC0	maskable	use	0x170	4	4	100.0
NVI	nonmaskable	use	0x10	4	0	0.0
INTWDT2	nonmaskable	use	0x23	4	0	0.0
TRAPD0	software	use	0x43	4	0	0.0

ロード・モジュールの全コードに対する実行コードの網羅率(%)を表示

関数、セクション、ベクタ別の実行コードの網羅率(%)を表示

・ソース・ウィンドウ、逆アセンブル・ウィンドウ

```

39 int sub2( int a, int b ) {
40     return sub1( a, b ) + b;
41 }
42
43 void main() {
44     int i = 0;
45     a1 = 2;
46     a2 = 1;
47     a3 = 0;
48     a29 = a10;
49     for( i = 0; i < 40; i ++ ) {*/
50

```

実行した行に色がつきます

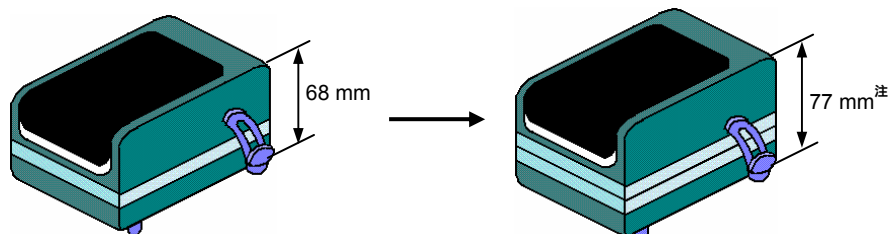
カバレッジ測定機能の詳細な使用方法については、デバッガのユーザーズ・マニュアルを参照してください。

5.2.2 ハードウェア仕様差分

カバレッジ測定機能を追加することで、本マニュアルに記述しているハードウェア仕様に対し、下記の差分が生じます。

・外形寸法

カバレッジ機能追加後、高さ寸法が9 mm増加します。



注 後部スペーサを一番短くした寸法(最長107 mm)

・重量

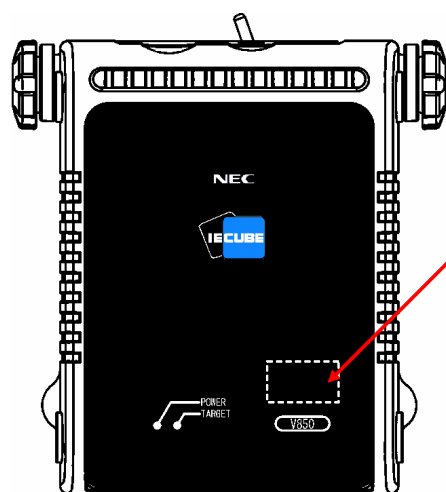
カバレッジ機能追加後、重量が約70 g増加します。

5.3 TimeMachine機能

本機能は、Green Hills Software™ (GHS) 社製デバッガにて対応している機能です。機能概要、仕様などについては、GHSツール販売店にお問い合わせください。

5.4 オプション機能追加に伴う天板表示

オプション機能を追加することでQB-V850ESKX1H本体上部の天板表示が下記のようにになります。オプション機能を追加しているか、していないかは天板の表示で確認できます。



QB-V850ESKX1H Top View

この位置に、各機能追加に応じて、下記のシールが貼り付けられます。

- ・メモリ・エミュレーション機能

MEM

- ・カバレッジ測定機能

COV

- ・TimeMachine機能

STP

5.5 オプション機能追加方法

オプション機能を追加するためには、下表に示す各オプション機能に対応したオプション・ボードを搭載する必要があります。

機能	機能追加に必要なオプション・ボード
メモリ・エミュレーション機能	エミュレーション・メモリ・ボード
カバレッジ測定機能	カバレッジ・メモリ・ボード ^{注1}
TimeMachine機能	SuperTrace TM プローブ・ボード ^{注1, 2}

注1. カバレッジ・メモリ・ボードとSuperTrace プローブ・ボードの両方を追加することはできません。追加する場合は、どちらか一方のボードになります。

2. TimeMachine機能を使用するためにはQB-V850ESKX1HにSuperTrace プローブ・ボードを搭載するほか、SuperTrace Probe (Green Hills Software (GHS) 社製) が必要になります。
仕様、購入などについては、GHSツール販売店にお問い合わせください。

オプション・ボードを搭載するにあたっては、下記2通りの方法で提供しています。

申し込み、提供価格、提供時期などについては、当社営業、または特約店へお問い合わせください。

・新規購入

最初からオプション・ボード搭載のQB-V850ESKX1Hを購入する場合の方法です。

品名は末尾にオプション指定として下記を追加します。

- M : エミュレーション・メモリ・ボード搭載
- C : カバレッジ・メモリ・ボード搭載
- S : SuperTrace プローブ・ボード搭載
- CM : カバレッジ・メモリ・ボードとエミュレーション・メモリ・ボード搭載
- SM : SuperTrace プローブ・ボードとエミュレーション・メモリ・ボード搭載

オーダー品名例 : QB-V850ESKX1H-S100GC-M

QB-V850ESKX1H-S144GJ-CM

・システム・アップ

お手持ちのQB-V850ESKX1Hにオプション・ボードを搭載する場合の方法です。

付録A 改版履歴

A.1 本版で改訂された主な箇所

箇所	内容
全般	延長プローブ（フレキシブル・タイプ）にQB-144-EP-02Sを追加
第1章 概説	
p.12	図1-1 外形寸法を変更
p.13	表1-2 QB-V850ESKX1Hのシステム仕様を変更
p.14	1.3 システム構成を変更
第4章 注意事項	
p.37	4.1 実デバイスとエミュレータの相違に関する注意を追加
p.39	4.2 デバッグ時の注意を追加
第5章 オプション機能	
p.43	第5章 オプション機能を追加
旧版 付録A ターゲット・インタフェースの特性	
旧版p.45	付録A ターゲット・インタフェースの特性を削除

A.2 前版までの改版履歴

これまでの改版履歴を次に示します。なお、適用箇所は各版での章を示します。

版数	前版からの主な改版内容	適用箇所
第2版	2.8.3 TC, EA, MA, CA, SA使用時の一般注意 ・(3), 表2-5の追加	第2章 セットアップの手順
第3版	対象デバイスに下記の製品を追加 ・V850ES/KE2, V850ES/KF2, V850ES/KG2, V850ES/KJ2	全般
	前版から付録B 製品外形図を削除	
	図1-1 システム構成(Sタイプ)を修正	第1章 概説
	表1-3 対象デバイスのプローブ/コネクタ一覧 ・チェックピン・アダプタを追加 ・備考を追加	
	2.8.3 TC, EA, MA, CA, SA使用時の一般注意 ・(4)を追加	第2章 セットアップの手順
	4.2 フラッシュ・セルフ・プログラミング機能の注意事項 ・説明文を変更	第4章 注意事項
	4.11 ブレーク中の動作を追加	
	第5章 ターゲット・システム設計上の注意 ・5.1, 5.2を削除 ・説明文を変更	第5章 ターゲット・システム設計上の注意
図A-9 等価回路I, 図A-10 等価回路Jを修正	付録A ターゲット・インタフェースの特性	

(メモ)

(メモ)

(メモ)

【発 行】

NECエレクトロニクス株式会社

〒211-8668 神奈川県川崎市中原区下沼部1753

電話（代表）：044(435)5111

お問い合わせ先

【ホームページ】

NECエレクトロニクスの情報がインターネットでご覧になれます。

URL(アドレス) <http://www.necel.co.jp/>

【営業関係，技術関係お問い合わせ先】

半導体ホットライン

(電話：午前 9:00～12:00，午後 1:00～5:00)

電 話 : 044-435-9494

E-mail : info@necel.com

【資料請求先】

NECエレクトロニクスのホームページよりダウンロードいただくか，NECエレクトロニクスの販売特約店へお申し付けください。
