

SH726B CPU ボード

R0K5726B0C000BR

ユーザーズマニュアル

ルネサス32ビットRISCマイクロコンピュータ
SuperH™ RISC engineファミリ／SH7260シリーズ

Rev.1.00

本資料に記載の全ての情報は本資料発行時点のものであり、ルネサス エレクトロニクスは、予告なしに、本資料に記載した製品または仕様を変更することがあります。
ルネサス エレクトロニクスのホームページなどにより公開される最新情報をご確認ください。

ご注意書き

1. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。お客様の機器・システムの設計において、回路、ソフトウェアおよびこれらに関連する情報を使用する場合には、お客様の責任において行ってください。これらの使用に起因して、お客様または第三者に生じた損害に関し、当社は、一切その責任を負いません。
2. 本資料に記載されている情報は、正確を期すため慎重に作成したのですが、誤りがないことを保証するものではありません。万一、本資料に記載されている情報の誤りに起因する損害がお客様に生じた場合においても、当社は、一切その責任を負いません。
3. 本資料に記載された製品データ、図、表、プログラム、アルゴリズム、応用回路例等の情報の使用に起因して発生した第三者の特許権、著作権その他の知的財産権に対する侵害に関し、当社は、何らの責任を負うものではありません。当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
4. 当社製品を改造、改変、複製等しないでください。かかる改造、改変、複製等により生じた損害に関し、当社は、一切その責任を負いません。
5. 当社は、当社製品の品質水準を「標準水準」および「高品質水準」に分類しており、各品質水準は、以下に示す用途に製品が使用されることを意図しております。
標準水準： コンピュータ、OA 機器、通信機器、計測機器、AV 機器、
 家電、工作機械、パーソナル機器、産業用ロボット等
高品質水準： 輸送機器（自動車、電車、船舶等）、交通用信号機器、
 防災・防犯装置、各種安全装置等
当社製品は、直接生命・身体に危害を及ぼす可能性のある機器・システム（生命維持装置、人体に埋め込み使用するもの等）、もしくは多大な物的損害を発生させるおそれのある機器・システム（原子力制御システム、軍事機器等）に使用されることを意図しておらず、使用することはできません。たとえ、意図しない用途に当社製品を使用したことによりお客様または第三者に損害が生じて、当社は一切その責任を負いません。なお、ご不明点がある場合は、当社営業にお問い合わせください。
6. 当社製品をご使用の際は、当社が指定する最大定格、動作電源電圧範囲、放熱特性、実装条件その他の保証範囲内でご使用ください。当社保証範囲を超えて当社製品をご使用された場合の故障および事故につきましては、当社は、一切その責任を負いません。
7. 当社は、当社製品の品質および信頼性の向上に努めていますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は耐放射線設計については行っておりません。当社製品の故障または誤動作が生じた場合も、人身事故、火災事故、社会的損害等を生じさせないよう、お客様の責任において、冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、お客様の機器・システムとしての出荷保証を行ってください。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様の機器・システムとしての安全検証をお客様の責任で行ってください。
8. 当社製品の環境適合性等の詳細につきましては、製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制する RoHS 指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。お客様がかかる法令を遵守しないことにより生じた損害に関して、当社は、一切その責任を負いません。
9. 本資料に記載されている当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器・システムに使用することはできません。また、当社製品および技術を大量破壊兵器の開発等の目的、軍事利用の目的その他軍事用途に使用しないでください。当社製品または技術を輸出する場合は、「外国為替及び外国貿易法」その他輸出関連法令を遵守し、かかる法令の定めるところにより必要な手続を行ってください。
10. お客様の転売等により、本ご注意書き記載の諸条件に抵触して当社製品が使用され、その使用から損害が生じた場合、当社は何らの責任も負わず、お客様にてご負担して頂きますのでご了承ください。
11. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを禁じます。

注 1. 本資料において使用されている「当社」とは、ルネサス エレクトロニクス株式会社およびルネサス エレクトロニクス株式会社がその総株主の議決権の過半数を直接または間接に保有する会社をいいます。

注 2. 本資料において使用されている「当社製品」とは、注 1 において定義された当社の開発、製造製品をいいます。

WEEE Directive

Renesas development tools and products are directly covered by the European Union's Waste Electrical and Electronic Equipment, (WEEE), Directive 2002/96/EC.

As a result, this equipment, including all accessories, must not be disposed of as household waste but through your locally recognised recycling or disposal schemes.

As part of our commitment to environmental responsibility Renesas also offers to take back the equipment and has implemented a Tools Product Recycling Program for customers in Europe. This allows you to return equipment to Renesas for disposal through our approved Producer Compliance Scheme.

To register for the program, click here "<http://www.renesas.com/weee>".

このマニュアルの使い方

1. 目的と対象者

このマニュアルは、本 CPU ボードの機能と操作仕様をユーザに理解していただくためのマニュアルです。本 CPU ボードを使用するユーザを対象にしています。このマニュアルを使用するには、電気回路、論理回路、マイクロコンピュータに関する基本的な知識が必要です。

このマニュアルは、大きく分類すると、製品の概要、機能仕様、操作仕様で構成されています。

本 CPU ボードは、注意事項を十分確認の上、使用してください。注意事項は、各章の本文中に記載しています。

改訂記録は旧版の記載内容に対して訂正または追加した主な箇所をまとめたものです。改訂内容すべてを記載したものではありません。詳細は、このマニュアルの本文でご確認ください。

SH726B CPU ボード R0K5726B0C000BR では次のドキュメントを用意しています。

ドキュメントの種類	記載内容	資料名	資料番号
ユーザーズマニュアル	機能仕様（搭載デバイス、メモリマップ、電気的特性等）と操作仕様（コネクタ、スイッチ類）の説明	SH726B CPU ボード R0K5726B0C000BR ユーザーズマニュアル	本ユーザーズマニュアル
インストレーションマニュアル	ハードウェアおよびソフトウェアのセットアップ方法の説明	SH726B CPU ボード R0K5726B0C000BR インストレーションマニュアル	R20UT0603JJ

SH726B グループでは次のドキュメントを用意しています。ドキュメントは最新版を使用してください。最新版はルネサス エレクトロニクスホームページに掲載されています。

ドキュメントの種類	記載内容	資料名	資料番号
ユーザーズマニュアル ハードウェア編	ハードウェアの仕様（ピン配置、メモリマップ、周辺機能の仕様、電気的特性、タイミング）と動作説明 ※周辺機能の使用方法はアプリケーションノートを参照してください。	SH726A グループ、SH726B グループ ユーザーズマニュアル ハードウェア編	R01UH0202JJ
ソフトウェアマニュアル	CPU・命令セットの説明	SH-2A、SH2A-FPU ソフトウェアマニュアル	R01US0031JJ
アプリケーションノート	応用例、参考プログラムなど	ルネサス エレクトロニクスホームページに掲載されています。	
RENESAS TECHNICAL UPDATE	製品の仕様、ドキュメント等に関する速報		

2. 略語および略称の説明

略語／略称	英語名	日本語名
ACIA	Asynchronous Communication Interface Adapter	調歩同期式通信アダプタ
bps	bits per second	転送速度を表す単位、ビット/秒
CRC	Cyclic Redundancy Check	巡回冗長検査
DMA	Direct Memory Access	CPU の命令を介さずに直接データ転送を行う方式
DMAC	Direct Memory Access Controller	DMA を行うコントローラ
GSM	Global System for Mobile Communications	FDD-TDMA の第二世代携帯電話の方式
Hi-Z	High Impedance	回路が電氣的に接続されていない状態
IEBus	Inter Equipment bus	—
I/O	Input/Output	入出力
IrDA	Infrared Data Association	赤外線通信の業界団体または規格
LSB	Least Significant Bit	最下位ビット
MSB	Most Significant Bit	最上位ビット
NC	Non-Connection	未接続
PLL	Phase Locked Loop	位相同期回路
PWM	Pulse Width Modulation	パルス幅変調
SFR	Special Function Registers	周辺機能を制御するためのレジスタ
SIM	Subscriber Identity Module	ISO/IEC 7816 規定の接触型 IC カード
UART	Universal Asynchronous Receiver/Transmitter	調歩同期式シリアルインタフェース
VCO	Voltage Controlled Oscillator	電圧制御発振器

すべての商標および登録商標は、それぞれの所有者に帰属します。

目次

1. 概要.....	1-1
1.1 概要.....	1-1
1.2 構成.....	1-2
1.3 外部仕様.....	1-3
1.4 外観.....	1-4
1.5 ブロック図.....	1-5
1.6 部品配置図.....	1-6
1.7 メモリ配置図.....	1-8
1.8 絶対最大定格.....	1-9
1.9 動作条件.....	1-9
2. 機能仕様.....	2-1
2.1 機能概略.....	2-1
2.2 CPU.....	2-2
2.2.1 SH726B 概要.....	2-2
2.2.2 SH726B 端子機能一覧.....	2-2
2.2.3 R0K5726B0C000BR モジュール使用関係一覧.....	2-7
2.2.4 SH726B マルチプレクス端子.....	2-8
2.3 メモリ.....	2-12
2.3.1 SH726B 内蔵 RAM.....	2-12
2.3.2 SDRAM インタフェース.....	2-13
2.3.3 シリアルフラッシュメモリインタフェース.....	2-16
2.4 USBインタフェース.....	2-17
2.5 シリアルポートインタフェース.....	2-18
2.6 入出力ポート.....	2-19
2.7 割り込みスイッチ.....	2-20
2.8 クロックモジュール.....	2-21
2.9 リセットモジュール.....	2-22
2.10 電源モジュール.....	2-23
2.11 H-UDI.....	2-24
2.12 CANインタフェース.....	2-25
2.13 キャラクタLCDモジュール.....	2-26
2.14 オーディオモジュール.....	2-27
2.15 CDデッキインタフェース.....	2-29

2.16	SDカードインタフェース	2-30
2.17	LANインタフェース	2-31
2.18	外部拡張コネクタ1 (J22) インタフェース	2-32
2.19	外部拡張コネクタ2 (J25) インタフェース	2-33
2.20	外部拡張コネクタ3 (J26) インタフェース	2-34
3.	操作仕様	3-1
3.1	コネクタ概略	3-1
3.1.1	アプリケーションヘッダ (JA1、JA2、JA3、JA5、JA6)	3-2
3.1.2	コモンリングコネクタ (J1、J2、J3、J4)	3-9
3.1.3	DC 電源ジャック (J5)	3-12
3.1.4	H-UDI ポートコネクタ (J6)	3-13
3.1.5	キャラクタ LCD コネクタ (J7)	3-14
3.1.6	USB コネクタ (J8、J9、J10)	3-15
3.1.7	SD カードスロット (J11)	3-17
3.1.8	シリアルポートコネクタ (J12)	3-18
3.1.9	外部電源供給コネクタ (J13、J14、J15、J16、J20)	3-19
3.1.10	ラインアウトピンジャック (J17、J19)	3-21
3.1.11	マイクインピンジャック (J18)	3-22
3.1.12	CD デッキコネクタ (J21)	3-23
3.1.13	LAN コネクタ (J23)	3-24
3.1.14	CAN ポートコネクタ (J24)	3-25
3.1.15	外部拡張コネクタ 1 (J22)	3-26
3.1.16	外部拡張コネクタ 2 (J25)	3-27
3.1.17	外部拡張コネクタ 3 (J26)	3-28
3.2	操作部品概要	3-29
3.2.1	プッシュスイッチ	3-30
3.2.2	LED	3-30
3.2.3	ポテンショメータ	3-30
3.3	外形寸法	3-31
付録	R0K5726B0C000BR 接続図	1

1. 概要

1.1 概要

R0K5726B0C000BRは、ルネサスエレクトロニクス製 RISC マイクロコンピュータSH726Bの機能・性能評価及び、アプリケーションソフトウェアの開発・評価を行なうためのCPU ボードです。以下にSH726B CPU ボードの特徴を示します。

- 外部メモリとして、16M バイトの SDRAM 1 個（16 ビットバス接続）と16M バイトのシリアルフラッシュメモリ 2 個を標準搭載しています。
- SH726B周辺機能インタフェースとして、RS-232C コネクタ、USB コネクタ、CAN コネクタ、SD カードスロットを標準搭載しています。
- オーディオ DAC、オーディオ CODEC などのオーディオインタフェースや、CD デッキインタフェース、キャラクタタイプの LCD モジュールコネクタを標準搭載しており、オーディオシステムの先行開発が可能です。
- USB コネクタは、シリーズ A レセプタクルを標準搭載しています。また、USB ホスト/ファンクションモジュールの評価用に Mini-B レセプタクル実装が可能な基板パターンになっています。
- LAN コネクタを標準搭載しており Ethernet を使用したソフトウェアの開発や評価が可能です。
- ユーザーインタフェースとして使用可能な、16 個（4 個×4AD 入力）のキー入力スイッチを標準搭載しています。
- SH726Bの内蔵周辺機能の端子は、ルネサススタータキット（RSK）仕様のコモンリングコネクタおよびアプリケーションヘッダに接続されており、計測機器を用いた周辺デバイスとのタイミング評価や、開発用途に合わせた拡張ボードの開発が可能です。
- ルネサスエレクトロニクス製オンチップエミュレータ E10A-USB の接続が可能です。

1.2 構成

図 1.1にR0K5726B0C000BRを用いたシステム構成例を示します。

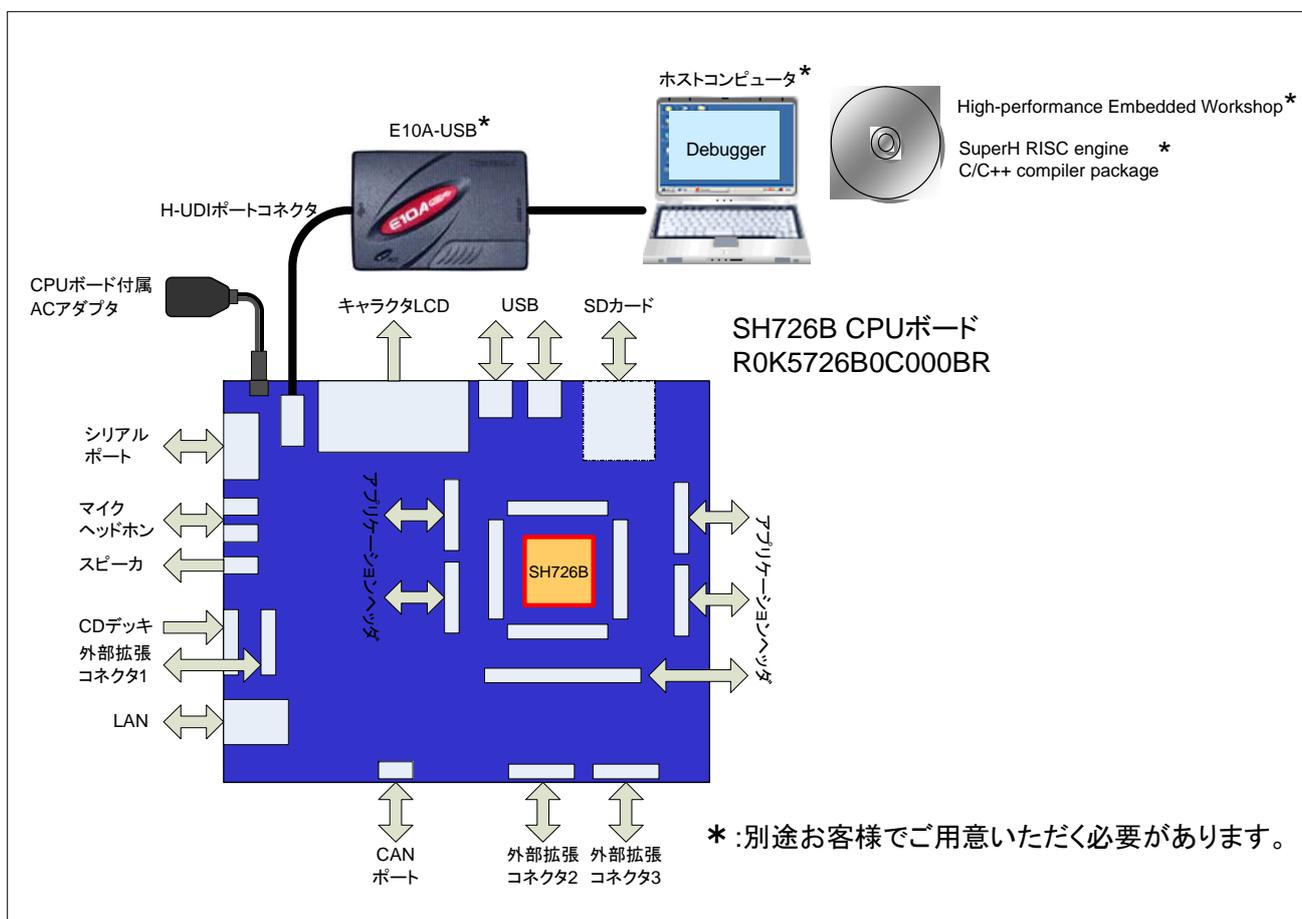


図1.1 R0K5726B0C000BRを用いたシステム構成例

1.3 外部仕様

表 1.1にR0K5726B0C000BRの外部仕様一覧を示します。

表1.1 R0K5726B0C000BR外部仕様一覧

項目	内容
CPU	SH726B <ul style="list-style-type: none"> • 入力 (XIN) クロック : 12MHz • CPU クロック (Iφ) : 最大 216MHz • バスクロック (Bφ) : 最大 72MHz • 周辺クロック (Pφ) : 最大 36MHz • 内蔵メモリ <ul style="list-style-type: none"> 高速内蔵 RAM : 64K バイト 大容量内蔵 RAM : 1.25M バイト 命令キャッシュ : 8K バイト オペランドキャッシュ : 8K バイト • 電源電圧 : 内部 : 1.25V、I/O : 3.3V • 144 ピン QFP 0.5mm ピッチ (パッケージコード : PLQP0144KA-A)
メモリ	<ul style="list-style-type: none"> • SDRAM : 16M バイト • シリアルフラッシュメモリ : 16M バイト×2
コネクタ	<ul style="list-style-type: none"> • コモンリングコネクタ (CPU の全信号) (未実装) • アプリケーションヘッダ (バス、I/O、VCC、GND) (未実装) • シリアルポートコネクタ (D-sub 9 ピン) • CAN ポートコネクタ (3 ピン、ピンヘッダ) • キャラクタ LCD インタフェースコネクタ (14 ピン) • H-UDI ポートコネクタ (14 ピン) • USB シリーズ A レセプタクル×2 標準搭載 (ポート 0 のみ Mini-B レセプタクルを実装可) • LAN コネクタ (RJ-45) • SD カードスロット • CD デッキコネクタ • 外部拡張コネクタ (未実装) • ラインアウトピンジャック (HP、SPK) • マイクインピンジャック • DC 電源ジャック
LED、ポテンシオメータ	<ul style="list-style-type: none"> • 電源用 LED : 1 • ユーザ用 LED : 4 • ポテンシオメータ (10kΩ) : 1
スイッチ、ジャンパ	<ul style="list-style-type: none"> • リセットスイッチ : 1 • ユーザスイッチ : 3 (NMI、IRQ2 (ADTRG#にも接続可能)、PINT7)
基板仕様	<ul style="list-style-type: none"> • 寸法 : 150mm×180mm • 実装形態 : 4 層 両面実装 • 基板構成 : 1 枚

1.4 外観

図 1.2にR0K5726B0C000BRの外観を示します。

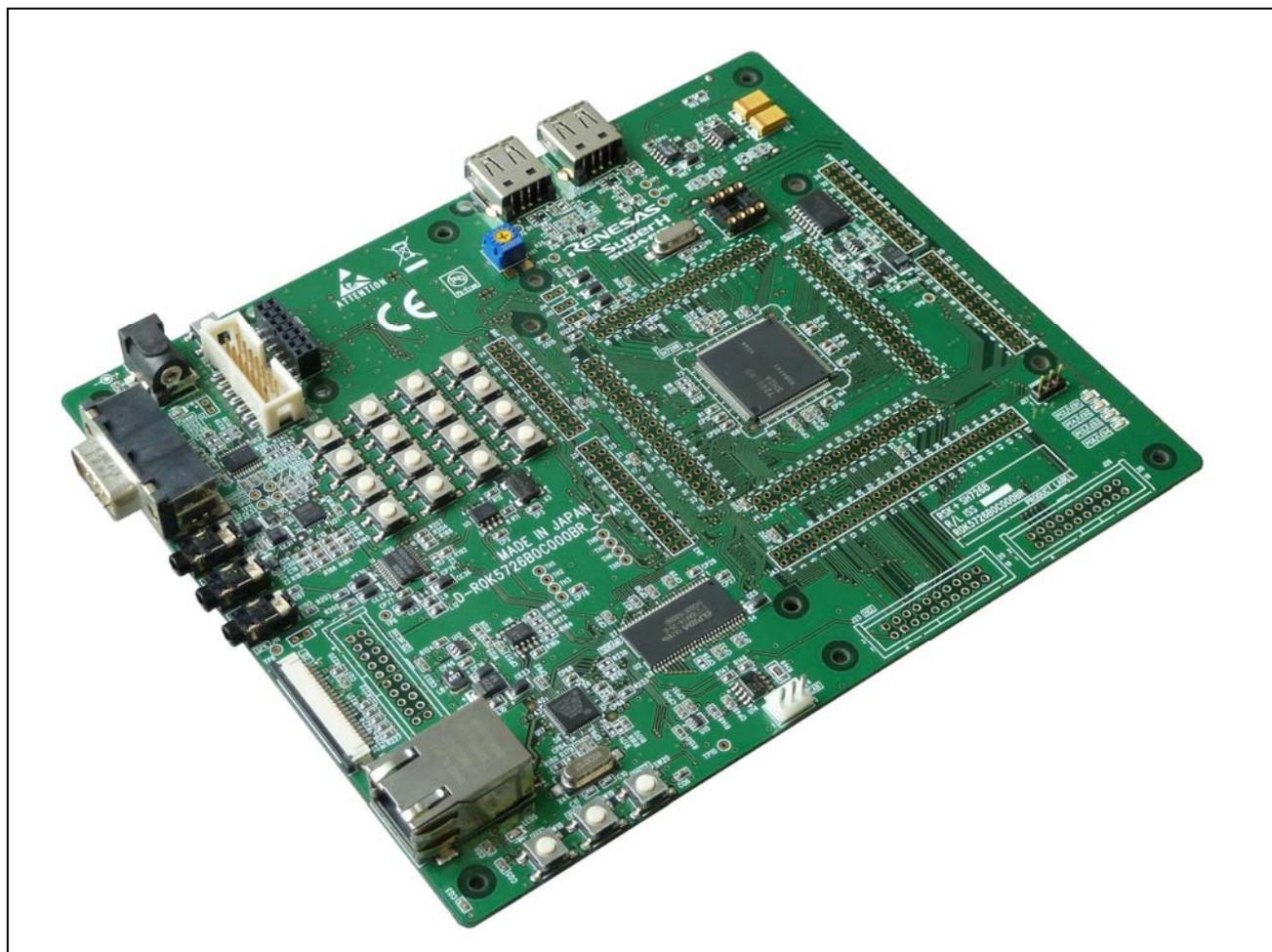


図1.2 R0K5726B0C000BR外観図

1.5 ブロック図

図 1.3にR0K5726B0C000BRのブロック図を示します。

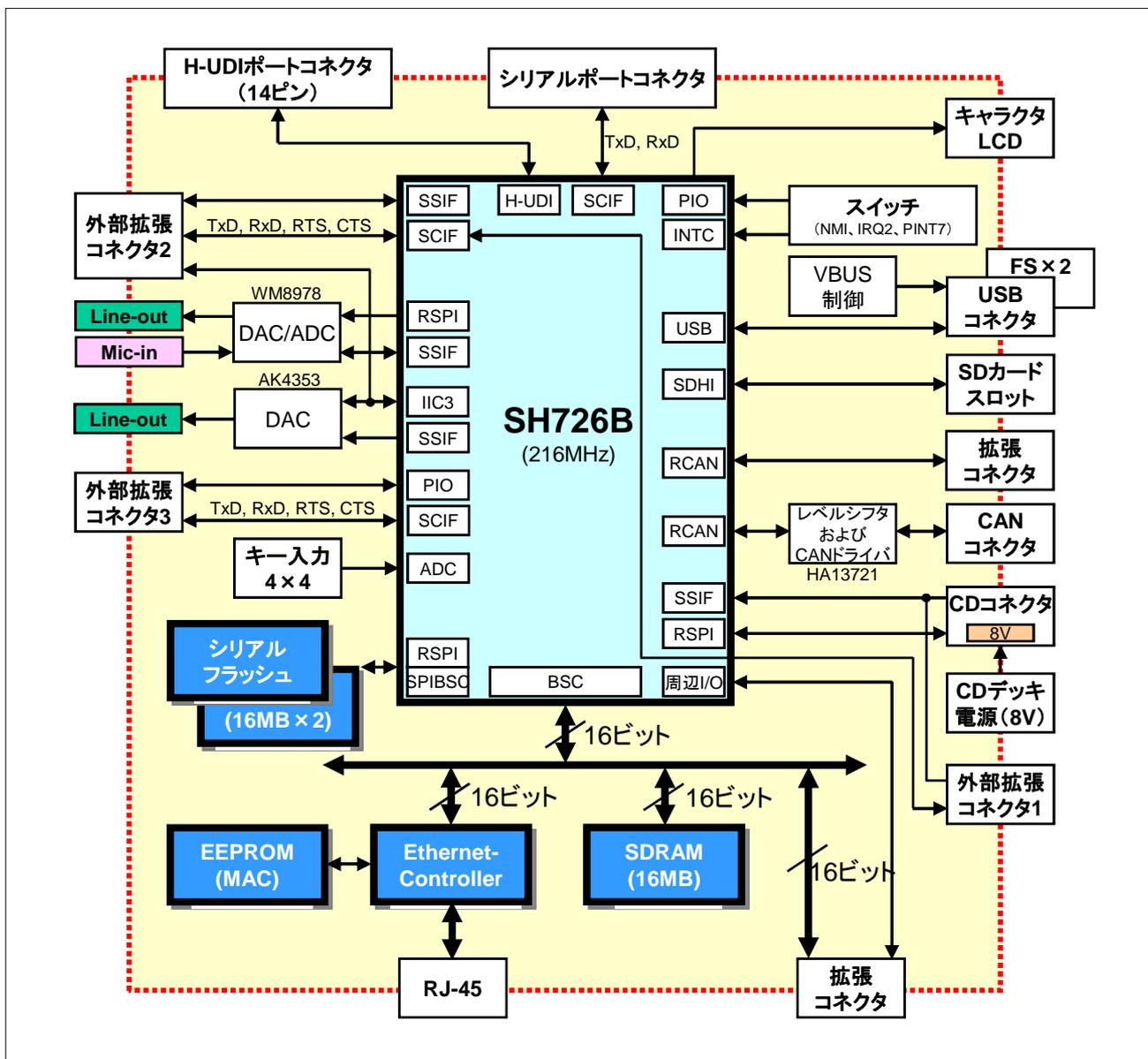


図1.3 R0K5726B0C000BRブロック図

1.6 部品配置図

図 1.4にR0K5726B0C000BRの部品配置図を示します。

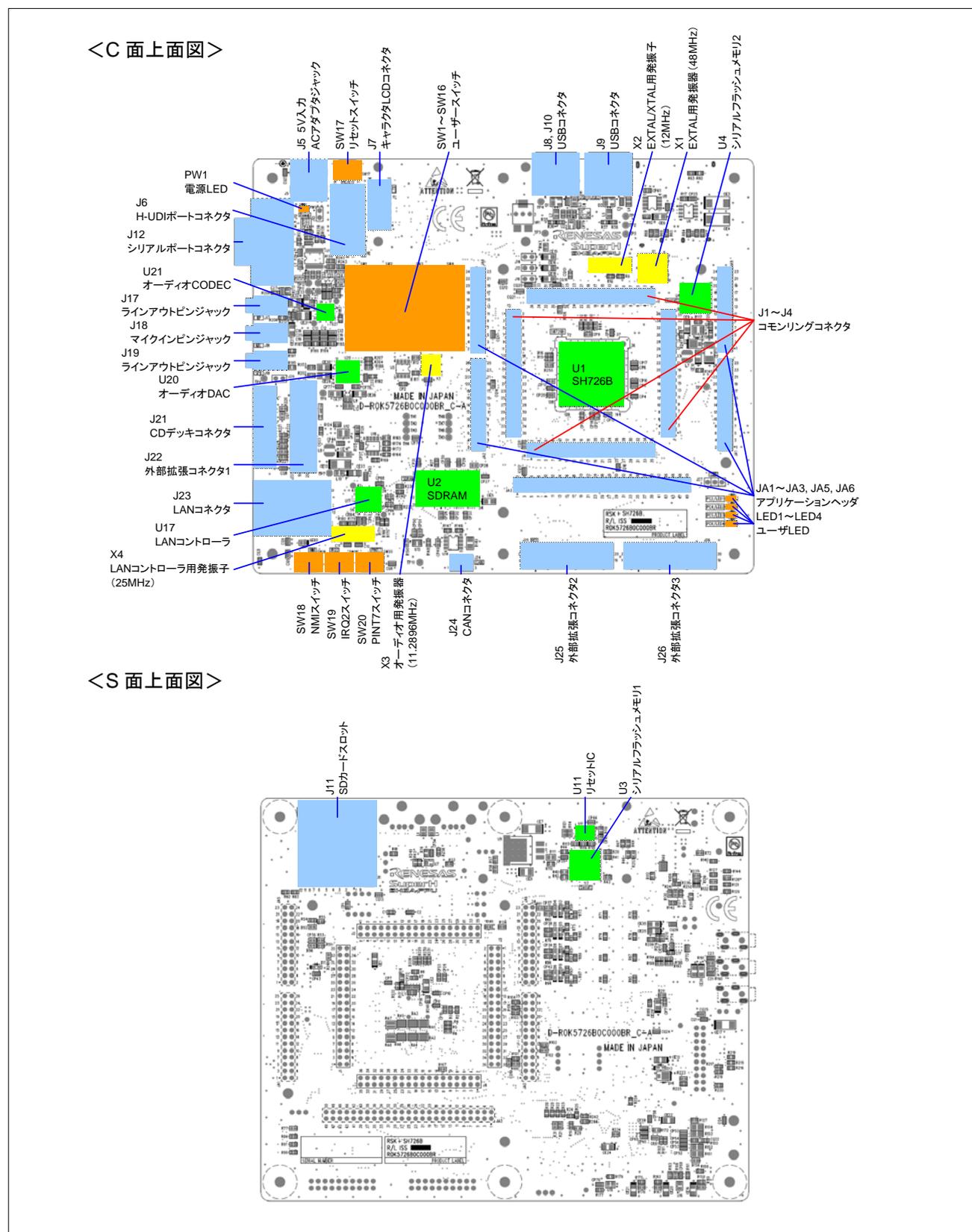


図1.4 R0K5726B0C000BR部品配置図

表 1.2にR0K5726B0C000BRの主な実装部品一覧を示します。

表1.2 R0K5726B0C000BRの主な実装部品一覧

部品番号	部品名称	型名、メーカー	未実装品推奨型名等
U1	CPU	SH726B (ルネサス)	
U2	SDRAM	EDS1216AATA (Elpida)	
U3, U4	シリアルフラッシュメモリ	S25FL129P (Spansion)	
U17	LAN コントローラ	LAN9211 (SMSC)	
U13	RS-232C トランシーバ	MAX3222CPW (TI)	
U14	CAN トランシーバ	HA13721RPJE (ルネサス)	
U9	3.3V レギュレータ	LMS1587CS-ADJ (NS)	
U10, U12	1.25V および 1.8V レギュレータ	LM2734XMK (NS)	
U11	リセット IC	RNA51957BFP (ルネサス)	
X2	XIN 用発振子 (水晶)	HCM49-12.000MABJ (Citizen)	
X1	XIN 用発振器 (ソケット実装)	未実装	SG-8002DC (エプソン)
J1~J4	コモンリングコネクタ	未実装	18ピン×2列ピンヘッダ
JA1, JA2	アプリケーションヘッダ	未実装	13ピン×2列ピンヘッダ
JA3	アプリケーションヘッダ	未実装	25ピン×2列ピンヘッダ
JA5, JA6	アプリケーションヘッダ	未実装	12ピン×2列ピンヘッダ
J5	DC 電源ジャック	KLDX-SMT2-0202-A (Kycon)	
J6	H-UDI ポートコネクタ (14ピン)	HTST-107-01-L-DV (Samtec)	
J23	LAN コネクタ (RJ-45)	J3011G21DNL (Pulse)	
J8, J9	USB シリーズ A レセプタクル	UBA-4R-D14T-4D (JST)	
J10	USB Mini-B レセプタクル	未実装	54819-0572 (MOLEX)
J11	SD カードスロット	DM1B-DSF-PEJ (HRS)	
J12	シリアルポートコネクタ	154188 (ERNI)	
J24	CAN ポートコネクタ	B3P-SHF-1AA (JST)	
J7	キャラクタ LCD コネクタ	SSM-107-LM-DV-P (Samtec)	
J13~J16, J20	外部電源供給コネクタ	未実装	A2-2PA-2.54DSA (HRS)
PW1	電源用 LED	青色	
LED1~LED4	ユーザ用 LED	緑色、橙色、赤色、赤色	
VR1	ポテンショメータ	CT-6ETV10KΩ (日本電産コパル)	
SW17	リセットスイッチ	B3S-1000 (オムロン)	
SW18~SW20	NMI, IRQ2, PINT7 スイッチ	B3S-1000 (オムロン)	
X4	LAN コントローラ用発振子	HCM49-25.000MABJ (Citizen)	
X3	オーディオ用発振器	SG8002JF_11.2896MHz	
J17, J19	ラインアウトピンジャック	HSJ1456-010320 (ホシデン)	
J18	マイクインピンジャック	HSJ1456-010320 (ホシデン)	
J21	CD デッキコネクタ	IMSA-9617S-22 (イリソ電子)	
J22, J25, J26	外部拡張コネクタ	未実装	TST-110-01-T-D (Samtec)

1.7 メモリ配置図

図 1.5にR0K5726B0C000BRでのSH726Bのメモリ配置を示します。

論理アドレス	SH726B論理空間	R0K5726B0C000BR メモリマッピング
H'0000 0000	CS0空間 : 64MB	LANコントローラ (256B) 16ビットバス
H'0000 0100		ユーザ領域
H'0400 0000		ユーザ領域
H'0800 0000		ユーザ領域
H'0C00 0000	CS2空間 : 64MB	ユーザ領域
H'0D00 0000		ユーザ領域
H'0C00 0000	CS3空間 : 64MB	SDRAM (16MB) 16ビットバス
H'0D00 0000		ユーザ領域
H'1000 0000	CS4空間 : 64MB	ユーザ領域
H'1400 0000	その他 : 192MB	予約領域 (使用禁止)
H'1800 0000		SPIマルチI/Oバス空間 (16MB)
H'1900 0000		ユーザ領域
H'1C00 0000		大容量内蔵RAM : 1.25MB
H'1C14 0000	CS0~CS4空間、その他 (キャッシュ無効空間)	予約領域 (使用禁止)
H'2000 0000		CS0~CS4空間、その他 (キャッシュ無効空間)
H'4000 0000	予約領域 (使用禁止)	予約領域 (使用禁止)
H'8000 0000	予約領域 (使用禁止)	予約領域 (使用禁止)
H'FFF8 0000	高速内蔵RAM : 64KB	高速内蔵RAM : 64KB
H'FFF9 0000	内蔵RAM、予約 (使用禁止)	内蔵RAM、予約 (使用禁止)
H'FFFC 0000	内蔵周辺モジュール、予約	内蔵周辺モジュール、予約
H'FFFF FFFF		

図1.5 SH726Bメモリ配置

1.8 絶対最大定格

表 1.3にR0K5726B0C000BRの絶対最大定格を示します。

表1.3 R0K5726B0C000BRの絶対最大定格

記号	項目	定格値	備考
5VCC	5V 系電源電圧	-0.3V~6.0V	Vss 基準
3VCC ^{*1}	3.3V 系電源電圧	-0.3V~4.0V	Vss 基準
AVCC ^{*2}	アナログ 3.3V 系電源電圧	-0.3V~4.0V	AVss 基準
1.25VCC ^{*3}	1.25V 系電源電圧	-0.3V~1.7V	Vss 基準
T _{opr}	動作周囲温度 ^{*4}	0°C~50°C	結露なきこと、腐蝕性ガス環境は不可
T _{stg}	保存周囲温度 ^{*4}	-10°C~60°C	結露なきこと、腐蝕性ガス環境は不可

【注】 *1 外部電源供給コネクタから直接 3.3V 系電源を供給する場合の規格です。

*2 外部電源供給コネクタから直接アナログ 3.3V 系電源を供給する場合の規格です。

*3 外部電源供給コネクタから直接 1.25V 系電源を供給する場合の規格です。

*4 周囲温度とはボードに限りなく近い部分の空気の温度のことを言います。

1.9 動作条件

表 1.4にR0K5726B0C000BRの動作条件を示します。

表1.4 R0K5726B0C000BRの動作条件

記号	項目	定格値	備考
5VCC	5V 系電源電圧	4.75V~5.25V	Vss 基準
3VCC ^{*1}	3.3V 系電源電圧	3.15V~3.45V	Vss 基準
AVCC ^{*2}	アナログ 3.3V 系電源電圧	3.15V~3.45V	Vss 基準
1.25VCC ^{*3}	1.25V 系電源電圧	1.19V~1.31V	Vss 基準
—	最大消費電流	1.5A 以下	5V 系電源、3.3V 系電源、1.25V 系電源の合計値
T _{opr}	動作周囲温度 ^{*4}	0°C~40°C	結露なきこと、腐蝕性ガス環境は不可

【注】 *1 外部電源供給コネクタから直接 3.3V 系電源を供給する場合の規格です。

*2 外部電源供給コネクタから直接アナログ 3.3V 系電源を供給する場合の規格です。

*3 外部電源供給コネクタから直接 1.25V 系電源を供給する場合の規格です。

*4 周囲温度とはボードに限りなく近い部分の空気の温度のことを言います。

2. 機能仕様

2.1 機能概略

表 2.1.1に、R0K5726B0C000BRの機能モジュール一覧を示します。

表2.1.1 R0K5726B0C000BR機能モジュール一覧

見出し	機能	内容
2.2	CPU	<ul style="list-style-type: none"> ● SH726B <ul style="list-style-type: none"> ・入力 (XIN) クロック : 12MHz ・バスクロック : 最大72MHz ・CPUクロック : 最大216MHz
2.3	メモリ	<ul style="list-style-type: none"> ● 内蔵メモリ <ul style="list-style-type: none"> ・高速内蔵RAM : 64Kバイト ・大容量内蔵RAM : 1.25Mバイト ● SDRAM : 16Mバイト <ul style="list-style-type: none"> ・エルピーダ製EDS1216AATA-75E × 1個 ● シリアルフラッシュメモリ : 16Mバイト <ul style="list-style-type: none"> ・SPANSION製S25FL129P × 2個
2.4	USBインタフェース	● SH726B USB2.0ホスト/ファンクションモジュールとUSBコネクタの接続
2.5	シリアルポートインタフェース	● SH726B FIFO内蔵シリアルコミュニケーションインタフェース (SCIF) とシリアルポートコネクタの接続
2.6	入出力ポート	● SH726B入出力ポートとLED、A/D変換器とユーザスイッチ (4×4) の接続
2.7	割り込みスイッチ	● SH726B NMI端子、IRQ2端子、PINT7端子とプッシュスイッチの接続
2.8	クロックモジュール	<ul style="list-style-type: none"> ● システムクロックの制御 ● 周辺I/Oクロックの制御
2.9	リセットモジュール	● R0K5726B0C000BRに実装されているデバイスのリセット制御
2.10	電源モジュール	● R0K5726B0C000BRのシステム電源制御
2.11	H-UDI	● SH726BユーザデバッグインタフェースをH-UDIポートコネクタに接続
2.12	CANインタフェース	● SH726Bコントローラエリアネットワーク (RCAN) とCANトランシーバの接続
2.13	キャラクタLCDモジュール	● SH726B入出力ポートとキャラクタLCDモジュールの接続
2.14	オーディオモジュール	<ul style="list-style-type: none"> ● SH726BとD/A変換器およびオーディオCODECの接続 —96KHz 24ビット D/A変換器 (1個) を実装 —スピーカドライバ内蔵ステレオ (1個) を実装
2.15	CDデッキインタフェース	● SH726Bルネサスシリアルペリフェラルインタフェース (RSPI) およびシリアルサウンドインタフェース (SSIF) とCDデッキの接続
2.16	SDカードインタフェース	● SH726B SDホストインタフェース (SDHI) とSDカードスロットの接続
2.17	LANインタフェース	● SH726BとEthernetコントローラの接続
2.18	外部拡張コネクタ1 (J22) インタフェース	● SH726B FIFO内蔵シリアルコミュニケーションインタフェース (SCIF) とシリアルサウンドインタフェース (SSIF)、汎用ポートを外部拡張コネクタ1 (J22) に接続
2.19	外部拡張コネクタ2 (J25) インタフェース	● SH726B FIFO内蔵シリアルコミュニケーションインタフェース (SCIF) とシリアルサウンドインタフェース (SSIF)、I2Cバスインタフェース (IIC3)、汎用ポートを外部拡張コネクタ2 (J25) に接続
2.20	外部拡張コネクタ3 (J26) インタフェース	● SH726B FIFO内蔵シリアルコミュニケーションインタフェース (SCIF) と汎用ポートを外部拡張コネクタ3 (J26) に接続
—	操作仕様	<ul style="list-style-type: none"> ● コネクタ、スイッチ、LED 第3章にて詳細説明

2.2 CPU

2.2.1 SH726B概要

R0K5726B0C000BRは、CPU クロック最大216MHzで動作する 32 ビット RISC マイクロコンピュータSH726Bを実装しています。

2.2.2 SH726B端子機能一覧

表 2.2.1～表 2.2.5に、R0K5726B0C000BRで使用するSH726B端子機能一覧を示します。

表2.2.1 SH726B端子機能選択一覧 (1)

ピン	端子名	端子機能	説明	拡張コネクタ	備考
1	PD14 / D14 / SD_D3	D14	データバス	JA3-35	
2	PD15 / D15 / SD_D2	D15	データバス	JA3-36	
3	PVcc				
4	PB1 / A1 / SSISCK3	A1	アドレスバス	JA3-2	
5	Vss				
6	PB2 / A2 / SSIWS3	A2	アドレスバス	JA3-3	
7	PB3 / A3 / SSIDATA3	A3	アドレスバス	JA3-4	
8	PB4 / A4 / CTS0#	A4	アドレスバス	JA3-5	
9	PJ6 / SD_D3 / CS4# / RxD1 / AUDATA2	SD_D3 RxD1	SDカードスロットに接続 外部拡張コネクタ1 (J22) に接続	JA2-8	
10	PJ7 / SD_D2 / BS# / TxD1 / AUDATA3	SD_D2 TxD1	SDカードスロットに接続 外部拡張コネクタ1 (J22) に接続	JA2-6	
11	PVcc				
12	PB5 / A5 / RTS0#	A5	アドレスバス	JA3-6	
13	Vss				
14	PB6 / A6 / SCK0 / SSISCK2	A6	アドレスバス	JA3-7	
15	Vcc				
16	PB7 / A7 / RxD0	A7	アドレスバス	JA3-8	
17	PB8 / A8 / TxD0	A8	アドレスバス	JA3-9	
18	PB9 / A9 / SCK1 / SSIWS2	A9	アドレスバス	JA3-10	
19	PJ8 / TIOC3A / A23 / SCK2 / SSISCK2 / TEND0	SSISCK2	D/A変換機 (AK4353) に接続	JA6-3	
20	PJ9 / TIOC3B / A24 / RxD2 / SSIWS2 / DREQ0	SSIWS2	D/A変換機 (AK4353) に接続	JA2-13 JA6-1	
21	PJ10 / TIOC3C / A25 / TxD2 / SSIDATA2 / DACK0	SSIDATA2	D/A変換機 (AK4353) に接続	JA6-2	
22	PVcc				
23	PB10 / A10 / RxD1	A10 RxD1	アドレスバス 外部拡張コネクタ2 (J25) に接続	JA3-11	
24	Vss				
25	PB11 / A11 / TxD1	A11 TxD1	アドレスバス 外部拡張コネクタ2 (J25) に接続	JA3-12	
26	Vcc				
27	PB12 / A12 / SCK2 / SSIDATA2	A12	アドレスバス	JA6-10 JA3-13	
28	PB13 / A13 / RxD2	A13 RxD2	アドレスバス 外部拡張コネクタ3 (J26) に接続	JA6-7 JA3-14	

■ : 3.3V 系電源、■ : 1.25V 系電源、■ : GND を示します。

表2.2.2 SH726B端子機能選択一覧 (2)

ピン	端子名	端子機能	説明	拡張コネクタ	備考
29	PB14 / A14 / TxD2	A14	アドレスバス	JA6-8	
		TxD2	外部拡張コネクタ3 (J26) に接続	JA3-15	
30	PB15 / A15 / RSPCK0 / TIOC0B	RSPCK0	シリアルフラッシュメモリ2、CDデッキインタフェース、オーディオCODEC (WM8978) に接続	JA2-9 JA3-16	
31	PB16 / A16 / SSL00 / TIOC1B	SSL00	シリアルフラッシュメモリ2に接続	JA2-19 JA3-37	
32	PB17 / A17 / MOSI0 / TIOC2B	MOSI0	シリアルフラッシュメモリ2、CDデッキインタフェース、オーディオCODEC (WM8978) に接続	JA3-38	
33	PB18 / A18 / MISO0 / TIOC3B	MISO0	シリアルフラッシュメモリ2、CDデッキインタフェース、オーディオCODEC (WM8978) に接続	JA3-39	
34	PVcc				
35	PB19 / A19 / SSISCK0 / TIOC0C	SSISCK0	オーディオCODEC (WM8978) に接続	JA2-23 JA3-40	
36	Vss				
37	PB20 / A20 / SSIWS0 / TIOC0D	SSIWS0	オーディオCODEC (WM8978) に接続	JA3-41	
38	PB21 / A21 / SSIRxD0 / TIOC3C	SSIRxD0	オーディオCODEC (WM8978) に接続	JA3-42	
39	PB22 / A22 / SSITxD0 / TIOC3D	SSITxD0	オーディオCODEC (WM8978) に接続	JA3-43	
40	PK0 / SCK3 / RTC_X1	PK0	D/A変換機 (AK4353) のPDN#に接続	JA6-11	
41	PK1 / TxD3 / RTC_X2	TxD3	シリアルポートコネクタに接続	JA6-9	
42	PF6 / IRQ2 / RxD3	IRQ2	割り込みスイッチに接続	JA2-7	
43	PF7 / IRQ3 / RxD4	PF7	セレクト信号としてオーディオCODEC (WM8978) に接続		
44	PVcc				
45	CKIO	CKIO	SDRAMのCLK端子に接続	JA3-44	
46	Vss				
47	RES#	RES#	リセット入力	JA2-1	
48	Vss				
49	PLLVcc				
50	NMI	NMI	ノンマスクブル割り込み	JA2-3	
51	Vcc				
52	EXTAL	EXTAL	12MHzの水晶発振子を接続	JA2-2	
53	XTAL	XTAL			
54	Vss				
55	PG2 / DM1 / PINT2	DM1	USBチャンネル1の差動信号D-データ		
56	PG3 / DP1 / PINT3	DP1	USBチャンネル1の差動信号D+データ		
57	Vss				
58	PVcc				
59	PG0 / DM0 / PINT0	DM0	USBチャンネル0の差動信号D-データ		
60	PG1 / DP0 / PINT1	DP0	USBチャンネル0の差動信号D+データ		
61	ASEMD#	ASEMD#	ASEモードセレクト		
62	PH0 / AN0 / IRQ0 / VBUS	VBUS	VBUS入力	JA1-9	
63	PH1 / AN1 / IRQ1 / RxD0	AN1	キーマトリクスのアナログ入力に接続	JA1-10	
64	PH2 / AN2 / IRQ2 / WAIT#	AN2	キーマトリクスのアナログ入力に接続	JA1-11 JA3-45	
65	PH3 / AN3 / IRQ3	AN3	キーマトリクスのアナログ入力に接続	JA1-12	
66	PH4 / AN4 / PINT4 / RxD1	AN4	キーマトリクスのアナログ入力に接続	JA2-9 JA5-1	

■ : 3.3V系電源、■ : 1.25V系電源、■ : GNDを示します。

表2.2.3 SH726B端子機能選択一覧 (3)

ピン	端子名	端子機能	説明	拡張コネクタ	備考
67	PH5 / AN5 / PINT5 / RxD2	PINT5	Ethernetコントローラの割込み入力	JA2-23 JA5-2	
68	AVss			JA1-6	
69	PH6 / AN6 / PINT6 / RxD3	RxD3	シリアルポートコネクタに接続	JA5-3 JA6-12	
70	AVcc				
71	PH7 / AN7 / PINT7 / RxD4	PINT7	CDデッキインタフェースおよび外部拡張コネクタ1 (J22) に接続	JA5-4	
72	AVref	AVref	ADCのアナログ基準電圧	JA1-7	
73	TRST#	TRST#	初期化信号入力端		
74	ASEBRKAK#/ASEBRK#	ASEBRKAK#/ ASEBRK#	ブレークモードアクノリッジ/ブレーク要求		
75	TD0	TD0	テストデータ出力		
76	TD1	TD1	テストデータ入力		
77	TMS	TMS	テストモードセレクト		
78	TCK	TCK	テストクロック		
79	AUDIO_X2	AUDIO_X2	オープン		
80	AUDIO_X1	AUDIO_X1	オーディオ用外部クロックを接続		
81	PVcc				
82	PF0 / RSPCK0 / SPBCLK	PF0 SPBCLK	キャラクタLCDモジュールに接続 シリアルフラッシュメモリ1に接続	JA1-15	
83	Vss				
84	PF1 / SSL00 / SPBSSL	PF1 SPBSSL	キャラクタLCDモジュールに接続 シリアルフラッシュメモリ1に接続	JA1-16	
85	PF2 / MOSI0 / SPBMO_0/SPBIO0_0	PF2 SPBMO_0/ SPBIO0_0	キャラクタLCDモジュールに接続 シリアルフラッシュメモリ1に接続	JA1-17	
86	PF3 / MISO0 / SPBMI_0/SPBIO1_0	PF3 SPBMI_0/ SPBIO1_0	キャラクタLCDモジュールに接続 シリアルフラッシュメモリ1に接続	JA1-18	
87	PJ11 / TI0C3D / IRQ0 / SCK4 / CRx0 / IERxD / RSPCK2	PJ11	セレクト信号としてCDデッキインタフェースに接続	JA1-23 JA2-14	
88	PJ12 / SSIWS3 / A0 / TxD4 / CTx0 / IETxD / SSL20	SSIWS3	CDデッキインタフェースおよび外部拡張コネクタ1 (J22) に接続	JA3-1	
89	PVcc				
90	PF4 / SPBIO2_0	PF4 SPBIO2_0	キャラクタLCDモジュールに接続 シリアルフラッシュメモリ1に接続	JA1-19	
91	Vss				
92	PF5 / SPBIO3_0	PF5 SPBIO3_0	キャラクタLCDモジュールに接続 シリアルフラッシュメモリ1に接続	JA1-20	
93	Vcc				
94	PA0 / MD_CLK	PA0 MD_CLK	テストピン (TH3) に接続 クロックモード入力としてDIPSWに接続		
95	PA1 / MD_BOOT	PA1 MD_BOOT	USBチャンネル0ファンクション動作時のD+プルアップ抵抗制御端子 ブートモード入力としてDIPSWに接続		
96	PJ13 / SSIWS3 / IRQ1 / RxD4 / CRx1 / CRx0/CRx1 / MOSI2	SSIWS3 CRx1	CDデッキインタフェースおよび外部拡張コネクタ1 (J22) に接続 CANトランシーバに接続	JA5-8	

： 3.3V 系電源、 ： 1.25V 系電源、 ： GND を示します。

表2.2.4 SH726B端子機能選択一覧 (4)

ピン	端子名	端子機能	説明	拡張コネクタ	備考
97	PJ14 / SSIDATA3 / WDTOVF# / CTx1 / CTx0&CTx1 / MISO2	SSIDATA3	CDデッキインタフェースおよび外部拡張コネクタ1 (J22) に接続	JA2-5 JA5-7	
		CTx1	CANトランシーバに接続		
98	PJ0 / SD_CD / IRQ4	PJ0	外部拡張コネクタ1 (J22) に接続	JA5-9	
		SD_CD	SDカードスロットに接続		
99	PC0 / CS0# / TIOC4A / AUDIO_XOUT	CS0#	Ethernetコントローラに接続	JA2-15 JA3-27	
100	PVcc				
101	PC1 / RD# / TIOC4B / SPDIF_IN	RD#	Ethernetコントローラに接続	JA2-17	
		PC1	外部拡張コネクタ3 (J26) に接続	JA3-25	
102	Vss				
103	PC2 / RD/WR# / TIOC4C / SPDIF_OUT	RD/WR#	SDRAMに接続	JA2-16	
		PC2	外部拡張コネクタ3 (J26) に接続	JA3-26	
104	Vcc				
105	PC3 / WE0# /DQML / TIOC4D	WE0# /DQML	SDRAMに接続	JA2-18	
		PC3	外部拡張コネクタ3 (J26) に接続	JA3-48	
106	PC4 / WE1#/DQMU / WDTOVF#	WE1#/DQMU	SDRAMに接続	JA3-47	
		PC4	外部拡張コネクタ3 (J26) に接続		
107	PC5 / RAS# / IRQ4 / CRx0 / IERxD	RAS#	SDRAMに接続	JA5-6	
		CRx0	JAコネクタに接続	JA3-50	
		PC5	外部拡張コネクタ3 (J26) に接続		
108	PC6 / CAS# / IRQ5 / CTx0 / IETxD	CAS#	SDRAMに接続	JA5-5	
		CTx0	JAコネクタに接続	JA3-49	
		PC6	外部拡張コネクタ3 (J26) に接続		
109	PE0 / SCL0 / IRQ0	PE0	キャラクタLCDのイネーブル信号		
110	PE1 / SDA0 / IRQ1	PE1	CDデッキインタフェースおよび外部拡張コネクタ1 (J22) に接続		
111	PE2 / SCL1 / AUDIO_CLK	AUDIO_CLK	外部拡張コネクタ2 (J25) に接続		
112	PE3 / SDA1 / ADTRG#	PE3	CDデッキインタフェースおよび外部拡張コネクタ1 (J22) に接続	JA1-8	
113	PE4 / SCL2 / TCLKA	SCL2	D/A変換機 (AK4353) および外部拡張コネクタ2 (J25) に接続	JA2-21	
114	PE5 / SDA2 / TCLKB	SDA2	D/A変換機 (AK4353) および外部拡張コネクタ2 (J25) に接続	JA2-22	
115	PE6 / SCL3 / TCLKC	SCL3	テストピン (TH6) に接続	JA1-26 JA2-25	
116	PE7 / SDA3 / TCLKD	SDA3	テストピン (TH7) に接続	JA1-25 JA2-26	
117	PC7 / CE / IRQ6 / CRx1 / CRx0/CRx1	PC7	外部拡張コネクタ2 (J25) に接続	JA3-46	
		CE	SDRAMに接続		
118	Vss				
119	PVcc				
120	PC8 / CS3# / IRQ7 / CTx1 / CTx0&CTx1	CS3#	SDRAMに接続	JA3-45	
121	PD0 / D0 / SSISCK1 / SIOFSCK / SPBMO_1/SPBIO0_1	D0	データバス	JA3-17	
		SSISCK1	外部拡張コネクタ2 (J25) に接続		
122	PD1 / D1 / SSIWS1 / SIOFSYNC / SPBMI_1/SPBIO1_1	D1	データバス	JA3-18	
		SSIWS1	外部拡張コネクタ2 (J25) に接続		

■ : 3.3V系電源、■ : 1.25V系電源、■ : GNDを示します。

表2.2.5 SH726B端子機能選択一覧 (5)

ピン	端子名	端子機能	説明	拡張コネクタ	備考
123	PD2 / D2 / SSIRxD1 / SIOFRxD / SPBIO2_1	D2	データバス	JA3-19	
		SSIRxD1	外部拡張コネクタ2 (J25) に接続		
124	PJ1 / SD_WP / CS2# / IRQ5 / AUDIO_XOUT	PJ1	外部拡張コネクタ1 (J22) に接続	JA5-10	
		SD_WP	SDカードスロットに接続	JA3-28	
125	PJ2 / SD_D1 / IRQ6 / AUDCK	PJ2	外部拡張コネクタ1 (J22) に接続	JA1-21	
		SD_D1	SDカードスロットに接続		
126	PVcc				
127	PD3 / D3 / SSITxD1 / SIOFTxD / SPBIO3_1	D3	データバス	JA3-20	
		SSITxD1	外部拡張コネクタ2 (J25) に接続		
128	Vss				
129	PD4 / D4 / RSPCK1 / SCK3 / CTS1#	D4	データバス	JA3-21	
		CTS1#	外部拡張コネクタ2 (J25) に接続		
130	Vcc				
131	PD5 / D5 / SSL10 / TxD3 / RTS1#	D5	データバス	JA3-22	
		RTS1#	外部拡張コネクタ2 (J25) に接続		
132	PD6 / D6 / MOSI1 / SCK4 / CTS2#	D6	データバス	JA3-23	
		CTS2#	外部拡張コネクタ3 (J26) に接続		
133	PJ3 / SD_D0 / IRQ7 / AUDSYNC#	PJ3	外部拡張コネクタ1 (J22) に接続	JA1-22	
		SD_D0	SDカードスロットに接続		
134	PJ4 / SD_CLK / CS1# / AUDATA0	SD_CLK	SDカードスロットに接続	JA2-11	
135	PJ5 / SD_CMD / SCK1 / AUDATA1	SD_CMD	SDカードスロットに接続	JA2-10	
		SCK1	外部拡張コネクタ1 (J22) に接続		
136	PVcc				
137	PD7 / D7 / MISO1 / TxD4 / RTS2#	D7	データバス	JA3-24	
		RTS2#	外部拡張コネクタ3 (J26) に接続		
138	Vss				
139	PD8 / D8 / SD_CD / TIOC0A	D8	データバス	JA2-7 JA3-29	
140	PD9 / D9 / SD_WP / TIOC1A	D9	データバス	JA2-23 JA3-30	
141	PD10 / D10 / SD_D1 / TIOC2A	D10	データバス	JA2-20 JA3-31	
142	PD11 / D11 / SD_D0 / TIOC3A	D11	データバス	JA6-13 JA3-32	
143	PD12 / D12 / SD_CLK / IRQ2	D12	データバス	JA3-33	
144	PD13 / D13 / SD_CMD / IRQ3	D13	データバス	JA3-34	

■ : 3.3V 系電源、■ : 1.25V 系電源、■ : GND を示します。

2.2.3 R0K5726B0C000BRモジュール使用関係一覧

表 2.2.6に、R0K5726B0C000BRのモジュール別使用可否一覧表を示します。表中の○印は両モジュールが併用可能なことを示し、×印は併用不可能なことを示します。

表2.2.6 R0K5726B0C000BRモジュール別使用可否一覧表

		R0K5726B0C000BR																					
SH726B 周辺機能	モジュール名	SDRAM	シリアルフラッシュメモリ1	シリアルフラッシュメモリ2	USB	シリアルポート	ユーザースイッチ(4×4)	LED(×4)	NMIスイッチ	IRQ2スイッチ	H-UDI(14ピン)	CANトランシーバ	キャラクタLCDモジュール	D/A変換器(AK4353)	オーディオCODEC(WM8978)	CDデッキインタフェース ^{※3}	SDカード	LANインタフェース	外部拡張コネクタ1 ^{※3}	外部拡張コネクタ2	外部拡張コネクタ3		
R0K5726B0C000BR	BSC	SDRAM	○	○	○	○	○	○	○	○	○	○	○	○	○	○	○	○	○	○	○	○	
	SPIBSC	シリアルフラッシュメモリ1 (U3)	○	○	○	○	○	○	○	○	○	○	○	※1	○	○	○	○	○	○	○	○	○
	RSPI_0	シリアルフラッシュメモリ2 (U4)	○	○	○	○	○	○	○	○	○	○	○	○	○	※2	※2	○	○	○	○	○	○
	USB	USB	○	○	○	○	○	○	○	○	○	○	○	○	○	○	○	○	○	○	○	○	○
	SCIF_3	シリアルポート	○	○	○	○	○	○	○	○	○	○	○	○	○	○	○	○	○	○	○	○	○
	ADC	ユーザースイッチ(4×4)	○	○	○	○	○	○	○	○	○	○	○	○	○	○	○	○	○	○	○	○	○
	IOポート	LED(×4)	×	○	○	○	○	○	○	○	○	○	○	○	○	○	○	○	○	○	○	○	○
	INTC	NMIスイッチ	○	○	○	○	○	○	○	○	○	○	○	○	○	○	○	○	○	○	○	○	○
	INTC	IRQ2スイッチ	○	○	○	○	○	○	○	○	○	○	○	○	○	○	○	○	○	○	○	○	○
	H-UDI	H-UDI(14ピン)	○	○	○	○	○	○	○	○	○	○	○	○	○	○	○	○	○	○	○	○	○
	RCAN_1	CANトランシーバ	○	○	○	○	○	○	○	○	○	○	○	○	○	○	○	○	○	○	○	○	○
	IOポート	キャラクタLCDモジュール	○	※1	○	○	○	○	○	○	○	○	○	○	○	○	○	○	○	○	○	○	○
	IIC3_2, SSIF_2	D/A変換器(AK4353)	○	○	○	○	○	○	○	○	○	○	○	○	○	○	○	○	○	○	○	○	○
	RSPI_0, SSIF_0	オーディオCODEC(WM8978)	○	○	※2	○	○	○	○	○	○	○	○	○	○	○	○	○	○	○	○	○	○
	RSPI_0, SSIF_3	CDデッキインタフェース ^{※3}	○	○	※2	○	○	○	○	○	○	○	○	○	○	○	○	○	○	○	○	○	○
	SDHI	SDカード	○	○	○	○	○	○	○	○	○	○	○	○	○	○	○	○	○	○	○	○	○
	BSC	LANインタフェース	○	○	○	○	○	○	○	○	○	○	○	○	○	○	○	○	○	○	○	○	○
	SCIF_1, SSIF_3	外部拡張コネクタ1 ^{※3}	○	○	○	○	○	○	○	○	○	○	○	○	○	○	○	○	○	○	○	○	○
	SCIF_1, SSIF_1, IIC3_2	外部拡張コネクタ2	×	○	○	○	○	○	○	○	○	○	○	○	○	○	○	○	○	○	○	○	○
	SCIF_2	外部拡張コネクタ3	×	○	○	○	○	○	○	○	○	○	○	○	○	○	○	○	○	○	○	○	○

※1：どちらか一方を使用できます。
 ※2：同時に使用できますがセレクト信号をソフトウェア制御する必要があります。
 ※3：CDデッキインタフェースまたは外部拡張コネクタ1を使用する場合は、0Ω抵抗を実装する必要があります。

2.2.4 SH726Bマルチプレクス端子

表 2.2.7～表 2.2.18に、R0K5726B0C000BRで使用するSH726Bマルチプレクス端子の機能選択一覧を示します。
これらの端子は初期値がポート入力端子に設定されていますので、周辺機能（I/Oポートは除く）を使用するためには、ポートコントロールレジスタのMDビットを設定する必要があります。

表2.2.7 SH726Bマルチプレクス端子の機能選択一覧（BSC1）

周辺機能	使用端子名	SH726Bポートコントロールレジスタ		SH726B マルチプレクス端子名
		レジスタ名	MDビット設定値	
BSC	CS0#	PCCR0	PC0MD[1:0] = B'01	PC0 / CS0# / TIOC4A / AUDIO_XOUT
	CS3#	PCCR2	PC8MD[2:0] = B'001	PC8 / CS3# / IRQ7 / CTx1 / CTx0&CTx1
	RD#	PCCR0	PC1MD[1:0] = B'01	PC1 / RD# / TIOC4B / SPDIF_IN
	WE0#/DQMLL	PCCR0	PC3MD[1:0] = B'01	PC3 / WE0#/DQMLL / TIOC4D
	WE1#/WE#/DQMLU	PCCR1	PC4MD[1:0] = B'01	PC4 / WE1#/DQMLU / WDTOVF#
	RAS#	PCCR2	PC5MD[2:0] = B'001	PC5 / RAS# / IRQ4 / CRx0 / IERxD
	CAS#	PCCR2	PC6MD[2:0] = B'001	PC6 / CAS# / IRQ5 / CTx0 / IETxD
	CKE	PCCR2	PC7MD[2:0] = B'001	PC7 / CKE / IRQ6 / CRx1 / CRx0/CRx1
	RD/WR#	PCCR0	PC2MD[1:0] = B'01	PC2 / RD/WR# / TIOC4C / SPDIF_OUT
	A14	PBCR3	PB14MD[1:0] = B'01	PB14 / A14 / TxD2
	A13	PBCR3	PB13MD[1:0] = B'01	PB13 / A13 / RxD2
	A12	PBCR3	PB12MD[1:0] = B'01	PB12 / A12 / SCK2 / SSIDATA2
	A11	PBCR2	PB11MD[1:0] = B'01	PB11 / A11 / TxD1
	A10	PBCR2	PB10MD[1:0] = B'01	PB10 / A10 / RxD1
	A9	PBCR2	PB9MD[1:0] = B'01	PB9 / A9 / SCK1 / SSIWS2
	A8	PBCR2	PB8MD[1:0] = B'01	PB8 / A8 / TxD0
	A7	PBCR1	PB7MD[1:0] = B'01	PB7 / A7 / RxD0
	A6	PBCR1	PB6MD[1:0] = B'01	PB6 / A6 / SCK0 / SSISCK2
	A5	PBCR1	PB5MD[1:0] = B'01	PB5 / A5 / RTS0#
	A4	PBCR1	PB4MD[1:0] = B'01	PB4 / A4 / CTS0#
	A3	PBCR0	PB3MD[1:0] = B'01	PB3 / A3 / SSIDATA3
	A2	PBCR0	PB2MD[1:0] = B'01	PB2 / A2 / SSIWS3
	A1	PBCR0	PB1MD[1:0] = B'01	PB1 / A1 / SSISCK3
	D15	PDCR3	PD15MD[1:0] = B'01	PD15 / D15 / SD_D2
	D14	PDCR3	PD14MD[1:0] = B'01	PD14 / D14 / SD_D3
	D13	PDCR3	PD13MD[1:0] = B'01	PD13 / D13 / SD_CMD / IRQ3
	D12	PDCR3	PD12MD[1:0] = B'01	PD12 / D12 / SD_CLK / IRQ2
	D11	PDCR2	PD11MD[1:0] = B'01	PD11 / D11 / SD_D0 / TIOC3A
	D10	PDCR2	PD10MD[1:0] = B'01	PD10 / D10 / SD_D1 / TIOC2A
	D9	PDCR2	PD9MD[1:0] = B'01	PD9 / D9 / SD_WP / TIOC1A
	D8	PDCR2	PD8MD[1:0] = B'01	PD8 / D8 / SD_CD / TIOC0A
	D7	PDCR1	PD7MD[2:0] = B'001	PD7 / D7 / MISO1 / TxD4 / RTS2#
	D6	PDCR1	PD6MD[2:0] = B'001	PD6 / D6 / MOSI1 / SCK4 / CTS2#
	D5	PDCR1	PD5MD[2:0] = B'001	PD5 / D5 / SSL10 / TxD3 / RTS#
	D4	PDCR1	PD4MD[2:0] = B'001	PD4 / D4 / RSPCK1 / SCK3 / CTS1#
	D3	PDCR0	PD3MD[2:0] = B'001	PD3 / D3 / SSITxD1 / SIOFTxD / SPBIO3_1
	D2	PDCR0	PD2MD[2:0] = B'001	PD2 / D2 / SSIRxD1 / SIOFRxD / SPBIO2_1
	D1	PDCR0	PD1MD[2:0] = B'001	PD1 / D1 / SSIWS1 / SIOFSYNC / SPBIO1_1/SPBIO1_1
	D0	PDCR0	PD0MD[2:0] = B'001	PD0 / D0 / SISCK1 / SIOFSCK / SPBMO_1/SPBIO0_1

注：太字は設定機能を示します。

表2.2.8 SH726Bマルチプレクス端子の機能選択一覧 (INTC)

周辺機能	使用端子名	SH726Bポートコントロールレジスタ		SH726B マルチプレクス端子名
		レジスタ名	MDビット設定値	
INTC	IRQ2	PFCR1	PF6MD[1:0] = B'10	PF6 / IRQ2 / RxD3
	PINT5	PHCR1	PH5MD[1:0] = B'10	PH5 / AN5 / PINT5 / RxD2
	PINT7	PHCR1	PH7MD[1:0] = B'10	PH7 / AN7 / PINT7 / RxD4

注：太字は設定機能を示します。

表2.2.9 SH726Bマルチプレクス端子の機能選択一覧 (SCIF)

周辺機能	使用端子名	SH726Bポートコントロールレジスタ		SH726B マルチプレクス端子名
		レジスタ名	MDビット設定値	
SCIF	SCK1	PJCR1	PJ5MD[1:0] = B'11	PJ5 / SD_CMD / SCK1
	RxD1	PJCR1	PJ6MD[1:0] = B'11	PJ6 / SD_D3 / CS4# / RxD1
		PBCR2	PB10MD[1:0] = B'10	PB10 / A10 / RxD1
	TxD1	PJCR1	PJ7MD[1:0] = B'11	PJ7 / SD_D2 / BS# / TxD1
		PBCR2	PB11MD[1:0] = B'10	PB11 / A11 / TxD1
	CTS1#	PDCR1	PD4MD[2:0] = B'100	PD4 / D4 / RSPCK1 / SCK3 / CTS1#
	RTS1#	PDCR1	PD5MD[2:0] = B'100	PD5 / D5 / SSL10 / TxD3 / RTS1#
	RxD2	PBCR3	PB13MD[1:0] = B'10	PB13 / A13 / RxD2
	TxD2	PBCR3	PB14MD[1:0] = B'10	PB14 / A14 / TxD2
	CTS2#	PDCR1	PD6MD[2:0] = B'100	PD6 / D6 / MOSI1 / SCK4 / CTS2#
	RTS2#	PDCR1	PD7MD[2:0] = B'100	PD7 / D7 / MISO1 / TxD4 / RTS2#
	RxD3	PHCR1	PH6MD[1:0] = B'11	PH6 / AN6 / PINT6 / RxD3
	TxD3	PKCR0	PK1MD = 1	PK1/RTC_X2 / TxD3

注：太字は設定機能を示します。

表2.2.10 SH726Bマルチプレクス端子の機能選択一覧 (IIC3)

周辺機能	使用端子名	SH726Bポートコントロールレジスタ		SH726B マルチプレクス端子名
		レジスタ名	MDビット設定値	
IIC3	SDA3	PECR1	PE7MD[1:0] = B'01	PE7 / SDA3 / TCLKD
	SCL3	PECR1	PE6MD[1:0] = B'01	PE6 / SCL3 / TCLKC
	SDA2	PECR1	PE5MD[1:0] = B'01	PE5 / SDA2 / TCLKB
	SCL2	PECR1	PE4MD[1:0] = B'01	PE4 / SCL2 / TCLKA

注：太字は設定機能を示します。

表2.2.11 SH726Bマルチプレクス端子の機能選択一覧 (RCAN)

周辺機能	使用端子名	SH726Bポートコントロールレジスタ		SH726B マルチプレクス端子名
		レジスタ名	MDビット設定値	
RCAN	CTx0	PCCR2	PC6MD[2:0] = B'011	PC6 / CAS# / IRQ5 / CTx0 / IETxD
	CRx0	PCCR2	PC5MD[2:0] = B'011	PC5 / RAS# / IRQ4 / CRx0 / IERxD
	CTx1	PJCR4	PJ14MD[2:0] = B'100	PJ14 / SSIDATA3 / WDTOVF# / CTx1 / CTx0&CTx1 / MISO2
	CRx1	PJCR3	PJ13MD[2:0] = B'100	PJ13 / SSIWS3 / IRQ1 / RxD4 / CRx1 / CRx0/CRx1 / MOSI2

注：太字は設定機能を示します。

表2.2.12 SH726Bマルチプレクス端子の機能選択一覧 (RSPI)

周辺機能	使用端子名	SH726Bポートコントロールレジスタ		SH726B マルチプレクス端子名
		レジスタ名	MDビット設定値	
RSPI	MISO0	PBCR4	PB18MD[1:0] = B'10	PB18 / A18 / MISO0 / TIOC3B
	MOSI0	PBCR4	PB17MD[1:0] = B'10	PB17 / A17 / MOSI0 / TIOC2B
	SSL00	PBCR4	PB16MD[1:0] = B'10	PB16 / A16 / SSL00 / TIOC1B
	RSPCK0	PBCR3	PB15MD[1:0] = B'10	PB15 / A15 / RSPCK0 / TIOC0B

注：太字は設定機能を示します。

表2.2.13 SH726Bマルチプレクス端子の機能選択一覧 (SPIBSC)

周辺機能	使用端子名	SH726Bポートコントロールレジスタ		SH726B マルチプレクス端子名
		レジスタ名	MDビット設定値	
RQSPI	SPBIO3_0	PFCR1	PF5MD[1:0] = B'10	PF5 / SPBIO3_0
	SPBIO2_0	PFCR1	PF4MD[1:0] = B'10	PF4 / SPBIO2_0
	SPBMI_0/SPBIO1_0	PFCR0	PF3MD[1:0] = B'10	PF3 / MISO0 / SPBMI_0/SPBIO1_0
	SPBMO_0/SPBIO0_0	PFCR0	PF2MD[1:0] = B'10	PF2 / MOSI0 / SPBMO_0/SPBIO0_0
	SPBSSL	PFCR0	PF1MD[1:0] = B'10	PF1 / SSL00 / SPBSSL
	SPBCLK	PFCR0	PF0MD[1:0] = B'10	PF0 / RSPCK0 / SPBCLK

注：太字は設定機能を示します。

表2.2.14 SH726Bマルチプレクス端子の機能選択一覧 (SDHI)

周辺機能	使用端子名	SH726Bポートコントロールレジスタ		SH726B マルチプレクス端子名
		レジスタ名	MDビット設定値	
SDHI	SD_D2	PJCR1	PJ7MD[1:0] = B'01	PJ7 / SD_D2 / BS# / Tx/D1
	SD_D3	PJCR1	PJ6MD[1:0] = B'01	PJ6 / SD_D3 / CS4# / Rx/D1
	SD_CMD	PJCR1	PJ5MD[1:0] = B'01	PJ5 / SD_CMD / SCK1
	SD_CLK	PJCR1	PJ4MD[1:0] = B'01	PJ4 / SD_CLK / CS1#
	SD_D0	PJCR0	PJ3MD[1:0] = B'01	PJ3 / SD_D0 / IRQ7
	SD_D1	PJCR0	PJ2MD[1:0] = B'01	PJ2 / SD_D1 / IRQ6
	SD_WP	PJCR0	PJ1MD[2:0] = B'001	PJ1 / SD_WP / CS2# / IRQ5 / AUDIO_XOUT
	SD_CD	PJCR0	PJ0MD[1:0] = B'01	PJ0 / SD_CD / IRQ4

注：太字は設定機能を示します。

表2.2.15 SH726Bマルチプレクス端子の機能選択一覧 (SSIF)

周辺機能	使用端子名	SH726Bポートコントロールレジスタ		SH726B マルチプレクス端子名
		レジスタ名	MDビット設定値	
SSIF	SSITxD0	PBCR5	PB22MD[1:0] = B'10	PB22 / A22 / SSITxD0 / TIOC3D
	SSIRxD0	PBCR5	PB21MD[1:0] = B'10	PB21 / A21 / SSIRxD0 / TIOC3C
	SSIWS0	PBCR5	PB20MD[1:0] = B'10	PB20 / A20 / SSIWS0 / TIOC0D
	SSISCK0	PBCR4	PB19MD[1:0] = B'10	PB19 / A19 / SSISCK0 / TIOC0D
	SSITxD1	PDCR0	PD3MD[2:0] = B'010	PD3 / D3 / SSITxD1 / SIOFTxD / SPBIO3_1
	SSIRxD1	PDCR0	PD2MD[2:0] = B'010	PD2 / D2 / SSIRxD1 / SIOFRxD / SPBIO2_1
	SSIWS1	PDCR0	PD1MD[2:0] = B'010	PD1 / D1 / SSIWS1 / SIOFSYNC / SPBMI_1/SPBIO1_1
	SSISCK1	PDCR0	PD0MD[2:0] = B'010	PD0 / D0 / SSISCK1 / SIOFSCK / SPBMO_1/SPBIO0_1
	SSIDATA2	PJCR2	PJ10MD[2:0] = B'100	PJ10 / TIOC3C / A25 / Tx/D2 / SSIDATA2 / DACK0
	SSIWS2	PJCR2	PJ9MD[2:0] = B'100	PJ9 / TIOC3B / A24 / Rx/D2 / SSIWS2 / DREQ0
	SSISCK2	PJCR2	PJ8MD[2:0] = B'100	PJ8 / TIOC3A / A23 / SCK2 / SSISCK2 / TEND0
	SSIDATA3	PJCR4	PJ14MD[2:0] = B'001	PJ14 / SSIDATA3 / WDOVF# / CTx1 / CTx0&CTx1 / MISO2
	SSIWS3	PJCR3	PJ13MD[2:0] = B'001	PJ13 / SSIWS3 / IRQ1 / Rx/D4 / CRx1 / CRx0/CRx1 / MOSI2
	SSISCK3	PJCR3	PJ12MD[2:0] = B'001	PJ12 / SSISCK3 / A0 / Tx/D4 / CTx0 / IETxD / SSL20

注：太字は設定機能を示します。

表2.2.16 SH726Bマルチプレクス端子の機能選択一覧 (ADC)

周辺機能	使用端子名	SH726Bポートコントロールレジスタ		SH726B マルチプレクス端子名
		レジスタ名	MDビット設定値	
ADC	AN4	PHCR1	PH4MD[1:0] = B'01	PH4 / AN4 / PINT4 / RxD1
	AN3	PHCR0	PH3MD[1:0] = B'01	PH3 / AN3 / IRQ3 /
	AN2	PHCR0	PH2MD[1:0] = B'01	PH2 / AN2 / IRQ2 / WAIT#
	AN1	PHCR0	PH1MD[1:0] = B'01	PH1 / AN1 / IRQ1 / RxD0

注：太字は設定機能を示します。

表2.2.17 SH726Bマルチプレクス端子の機能選択一覧 (USB)

周辺機能	使用端子名	SH726Bポートコントロールレジスタ		SH726B マルチプレクス端子名
		レジスタ名	MDビット設定値	
USB	VBUS	PHCR0	PH0MD[1:0] = B'11	PH0 / AN0 / IRQ0 / VBUS
	DP1	PGCR0	PG3MD[1:0] = B'01	PG3 / DP1 / PINT3
	DM1	PGCR0	PG2MD[1:0] = B'01	PG2 / DM1 / PINT2
	DP0	PGCR0	PG1MD[1:0] = B'01	PG1 / DP0 / PINT1
	DM0	PGCR0	PG0MD[1:0] = B'01	PG0 / DM0 / PINT0

注：太字は設定機能を示します。

表2.2.18 SH726Bマルチプレクス端子の機能選択一覧 (PORT)

周辺機能	使用端子名	SH726Bポートコントロールレジスタ		SH726B マルチプレクス端子名
		レジスタ名	MDビット設定値	
PORT	PA1	-	-*1	PA1 / MD_BOOT
	PA0	-	-*1	PA0 / MD_CLK
	PC7	PCCR2	PC7MD[2:0] = B'000	PC7 / CKE / IRQ6 / CRx1 / CRx0/CRx1
	PE0	PECR0	PE0MD[1:0] = B'00	PE0 / SCL0 / IRQ0
	PE1	PECR0	PE1MD[1:0] = B'00	PE1 / SDA0 / IRQ1
	PE3	PECR0	PE3MD[1:0] = B'00	PE3 / SDA1 / ADTRG#

*1：RES# = H の状態では、常に汎用入出力機能になります。

注：太字は設定機能を示します。

2.3 メモリ

R0K5726B0C000BRは、SH726Bの内蔵 RAM、外部シリアルフラッシュメモリ、外部 SDRAM を搭載しています。

以下に詳細を示します。

2.3.1 SH726B内蔵RAM

SH726Bは、内蔵メモリとして高速アクセス可能な 64K バイトの高速 RAM と 1.25MB の大容量内蔵 RAM (128K バイトがデータ保持用 RAM と共用) を搭載しています。

2.3.2 SDRAMインターフェース

R0K5726B0C000BRは、外部SDRAMとして、表2.3.1に示すSDRAM1個を標準実装しています。SDRAMの制御は、SH726Bに内蔵されているバスステートコントローラ（BSC）で行います。

なお、R0K5726B0C000BRでは、16ビットバスアクセスのみが可能です。

図2.3.1にSDRAMのブロック図を示します。

表2.3.1 SDRAM概要

仕様	内容
型名	EDS1216AATA-75E
構成	16Mバイト（16ビットバス幅）×1個
容量	16Mバイト
アクセス時間	7.5ns
CASレイテンシ	2（システムクロック72MHz時）
リフレッシュ間隔	64ms毎の4096リフレッシュサイクル
ロウアドレス	A11-A0
カラムアドレス	A8-A0
バンク数	BA0,BA1で制御する4バンク動作

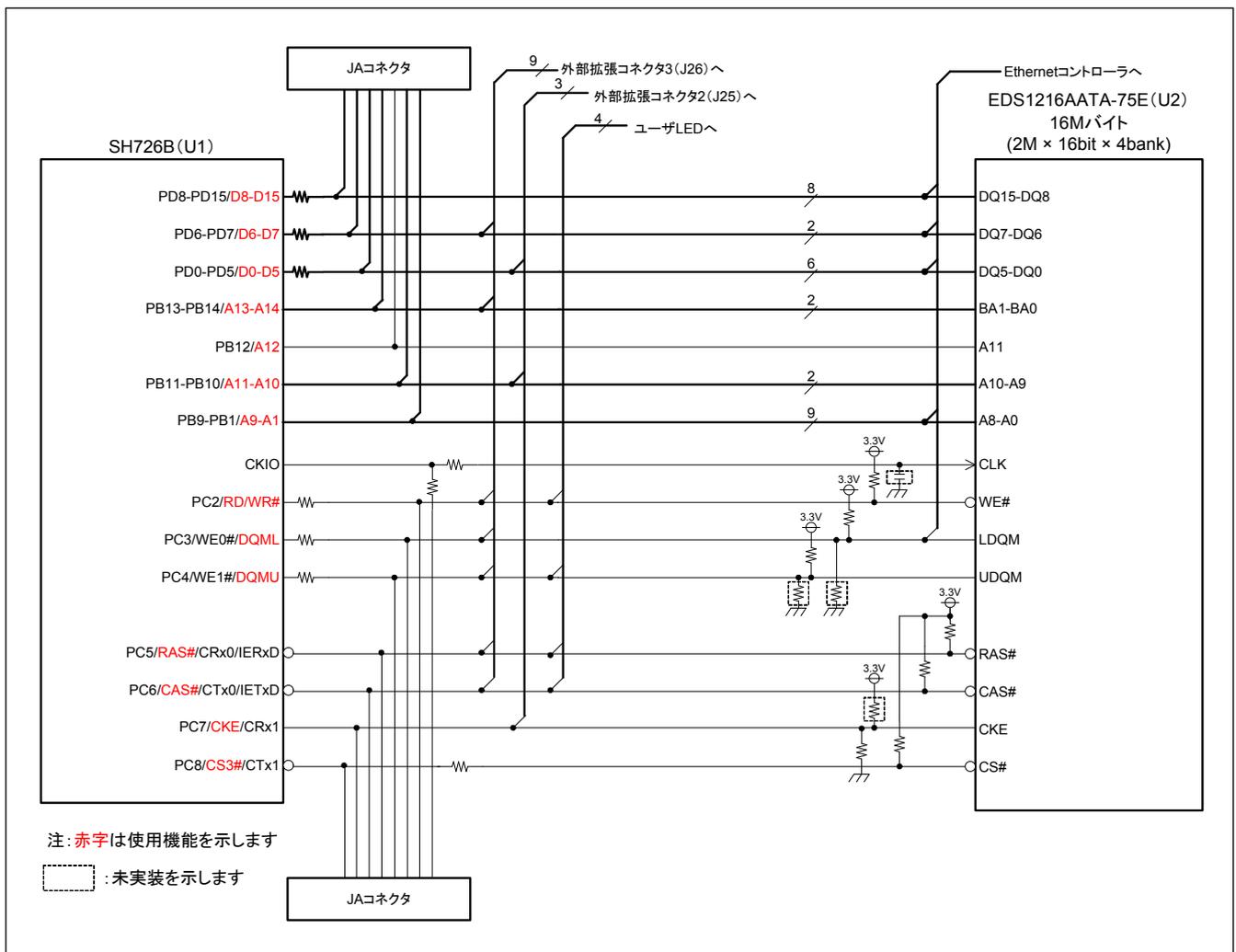


図2.3.1 SDRAM ブロック図

図 2.3.2に SDRAM シングルリード/ライトタイミング例を、
表 2.3.2にSH726Bのバスクロックが72MHz動作時のバスステートコントローラの設定を示します。

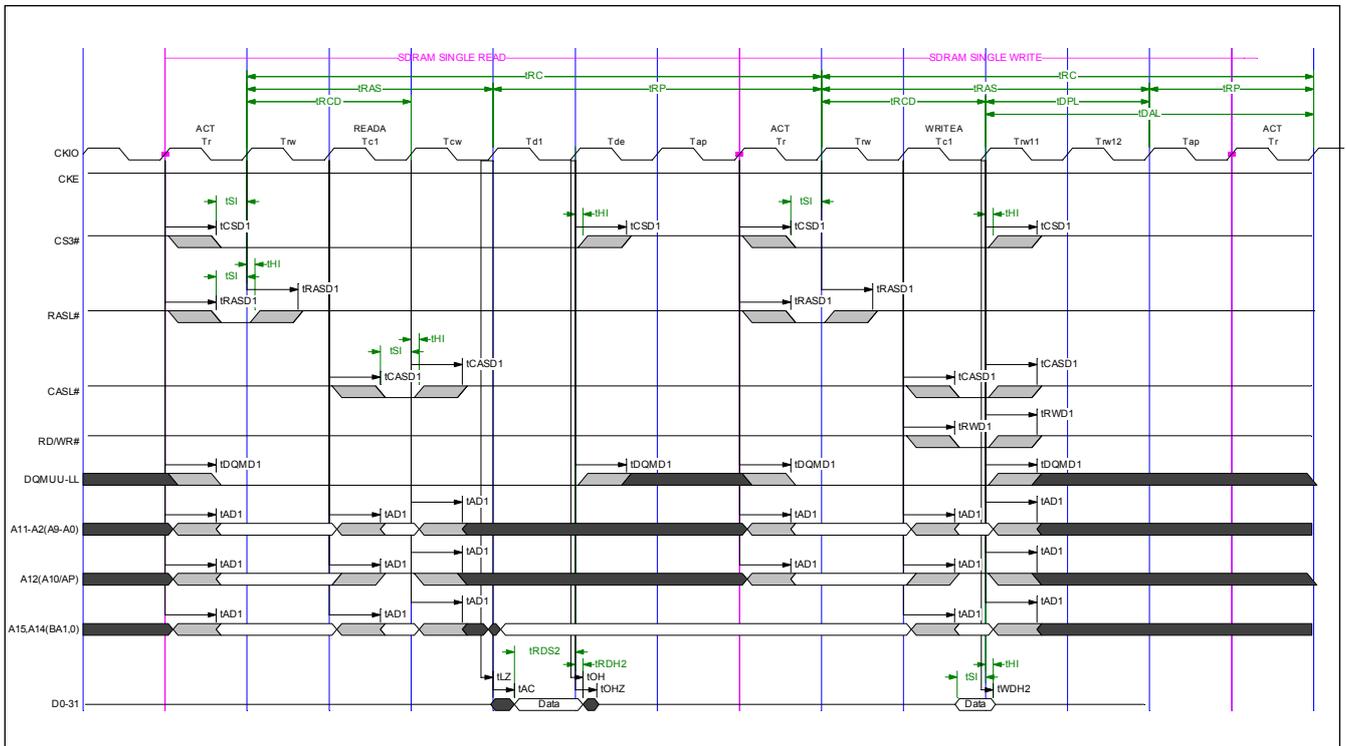


図2.3.2 SDRAM シングルリード/ライトタイミング例

表2.3.2 バスステートコントローラ設定 (SDRAM リード・ライト)

ユーザ領域	対象デバイス	バスステートコントローラ設定
CS3	EDS1216AATA-75E	<p>CS3空間バスコントロールレジスタ (CS3BCR) :</p> <p>初期値 : H'36DB 0400, 推奨設定値 : H'0000 4400</p> <ul style="list-style-type: none"> ・メモリ指定 : TYPE[2:0] = B'100 ; SDRAM ・データバス幅指定 BSZ[1:0] = B'10 ; 16ビットバス幅 <p>CS3空間ウェイトコントロールレジスタ (CS3WCR) :</p> <p>初期値 : H'0000 0500, 推奨設定値 : H'0000 2892</p> <ul style="list-style-type: none"> ・プリチャージ完了待ちサイクル数 : WTRP[1:0] = B'01 ; 1サイクル ・ACTVコマンド→READ (A) /WRIT (A) コマンド間ウェイトサイクル数 : WTRCD[1:0] = B'10 ; 2サイクル ・エリア3CASレイテンシ : A3CL[1:0] = B'01 ; 2サイクル ・プリチャージ起動待ちサイクル数 : TRWL[1:0] = B'10 ; 2サイクル ・REFコマンド/セルフリフレッシュ解除→ACTV/REF/MRSコマンド間アイドルサイクル数 : WTRC[1:0] = B'10 ; 5サイクル <p>SDRAMコントロールレジスタ (SDCR) :</p> <p>初期値 : H'0000 0000, 推奨設定値 : H'0000 0809</p> <ul style="list-style-type: none"> ・リフレッシュ制御 : RFSH = B'1 ; リフレッシュを行う ・リフレッシュ制御 : RMODE = B'0 ; オートリフレッシュ ・バンクアクティブモード : BACTV = B'0 ; オートプリチャージモード ・エリア3ロウアドレスビット数 : A3ROW[1:0] = B'01 ; 12ビット ・エリア3コラムアドレスビット数 : A3COL[1:0] = B'01 ; 9ビット <p>リフレッシュタイマコントロール/ステータスレジスタ (RTCSR) :</p> <p>初期値 : H'0000 0000, 推奨設定値 : H'A55A 0010</p> <ul style="list-style-type: none"> ・クロックセレクト : CKS[2:0] = B'010 ; BΦ/16 ・リフレッシュ回数 : RRC[2:0] = B'000 ; 1回 <p>リフレッシュタイムコンスタントレジスタ (RTCOR) :</p> <p>初期値 : H'0000 0000, 推奨設定値 : H'A55A 0046</p> <p>※クロックセレクトをBΦ/16に設定した場合のリフレッシュ要求間隔は以下のとおりです。</p> <p>1サイクル : 222nsec (72MHz/16=4.5MHz) 本SDRAMのリフレッシュ要求間隔 : 15.625 μsec / 回 15.625 μsec / 222nsec = 70(0x46)サイクル / リフレッシュ回数</p>

2.3.3 シリアルフラッシュメモリアンタフェース

R0K5726B0C000BRは、表 2.3.3に示すシリアルフラッシュメモリ 2 個を標準実装しています。シリアルフラッシュメモリの制御は、SH726Bに内蔵されているルネサスシリアルペリフェラルインタフェース (RSPI) または SPI マルチ I/O バスコントローラ (SPIBSC) で行います。ブート時 (ブートモード 1) にはシリアルフラッシュメモリ 1 のデータ (プログラム) が読み出されます。

シリアルフラッシュメモリ 1 は SPIBSC を、シリアルフラッシュメモリ 2 は RSPI を使用してアクセスしてください。なお、ブート時のみシリアルフラッシュメモリ 1 に RSPI を使用しますが、ブート完了後は SPIBSC を使用してシリアルフラッシュメモリ 1 をアクセスします。

シリアルフラッシュメモリ 1、シリアルフラッシュメモリ 2 とも他のデバイスとデータ端子を共有します。シリアルフラッシュメモリアクセスしていない間は、SSL00 端子および SPBSSL 端子がアサートされないようにしてください。

図 2.3.3にシリアルフラッシュメモリのブロック図を示します。

表2.3.3 シリアルフラッシュメモリ概要

部品No	型名	SH726Bとの接続インタフェース	容量	パッケージ
U3	S25FL129P	6線式シリアル (SPIBSC)	16Mバイト	16ピン SOIC
U4	S25FL129P	4線式シリアル (RSPI)	16Mバイト	16ピン SOIC

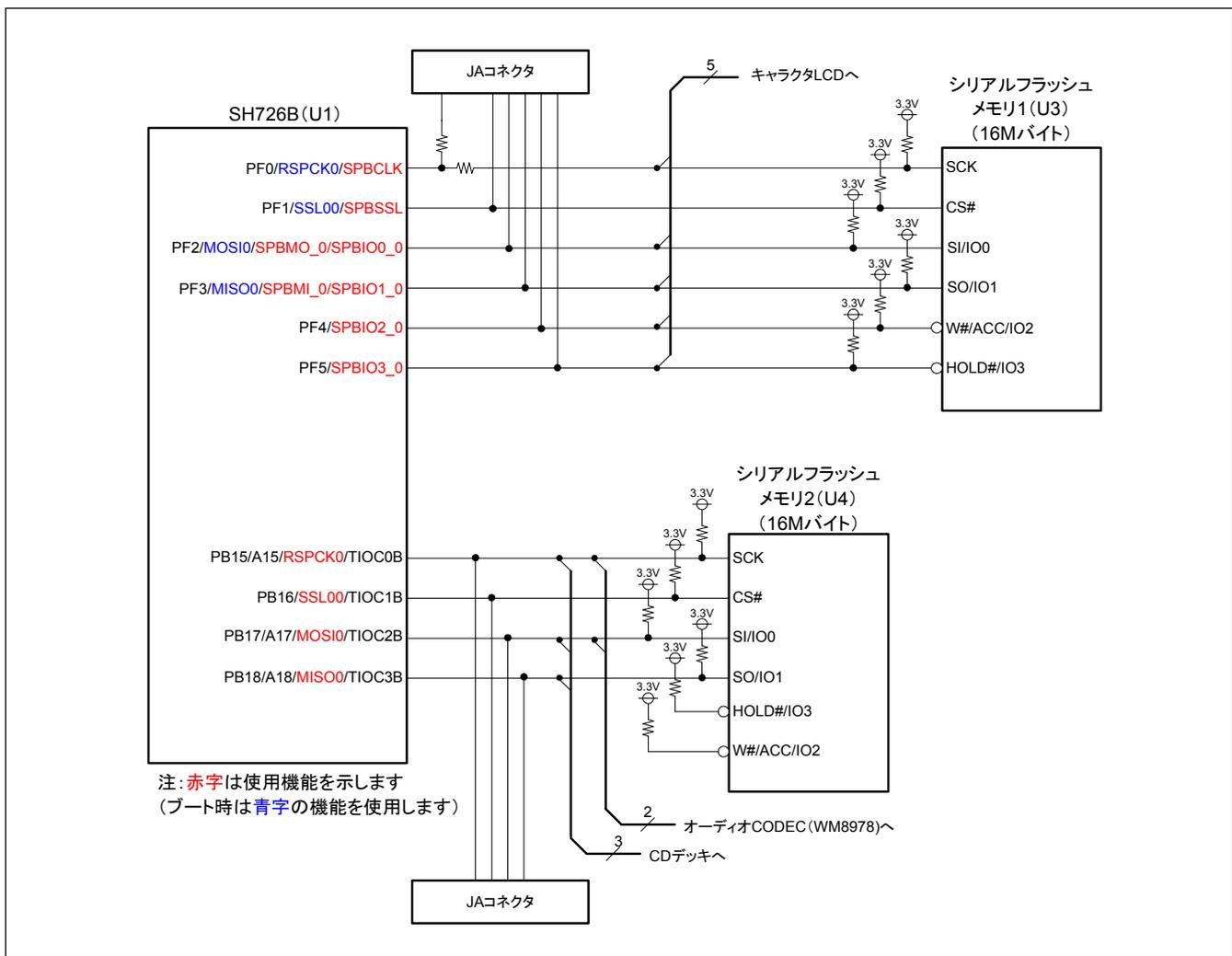


図2.3.3 シリアルフラッシュメモリアンタフェースブロック図

2.4 USBインターフェース

R0K5726B0C000BRは、USB コネクタとしてUSB シリーズ A レセプタクルを2つ標準実装しています。また、USB ホスト/ファンクションモジュールの評価用に、Mini-B レセプタクルをチャンネル0 に実装可能な基板構成としています。Mini-B レセプタクルを実装する場合は、USB シリーズ A レセプタクルの取り外しとプルアップ/ダウン抵抗の実装変更が必要です。図 2.4.1に USB インターフェースのブロック図を示します。

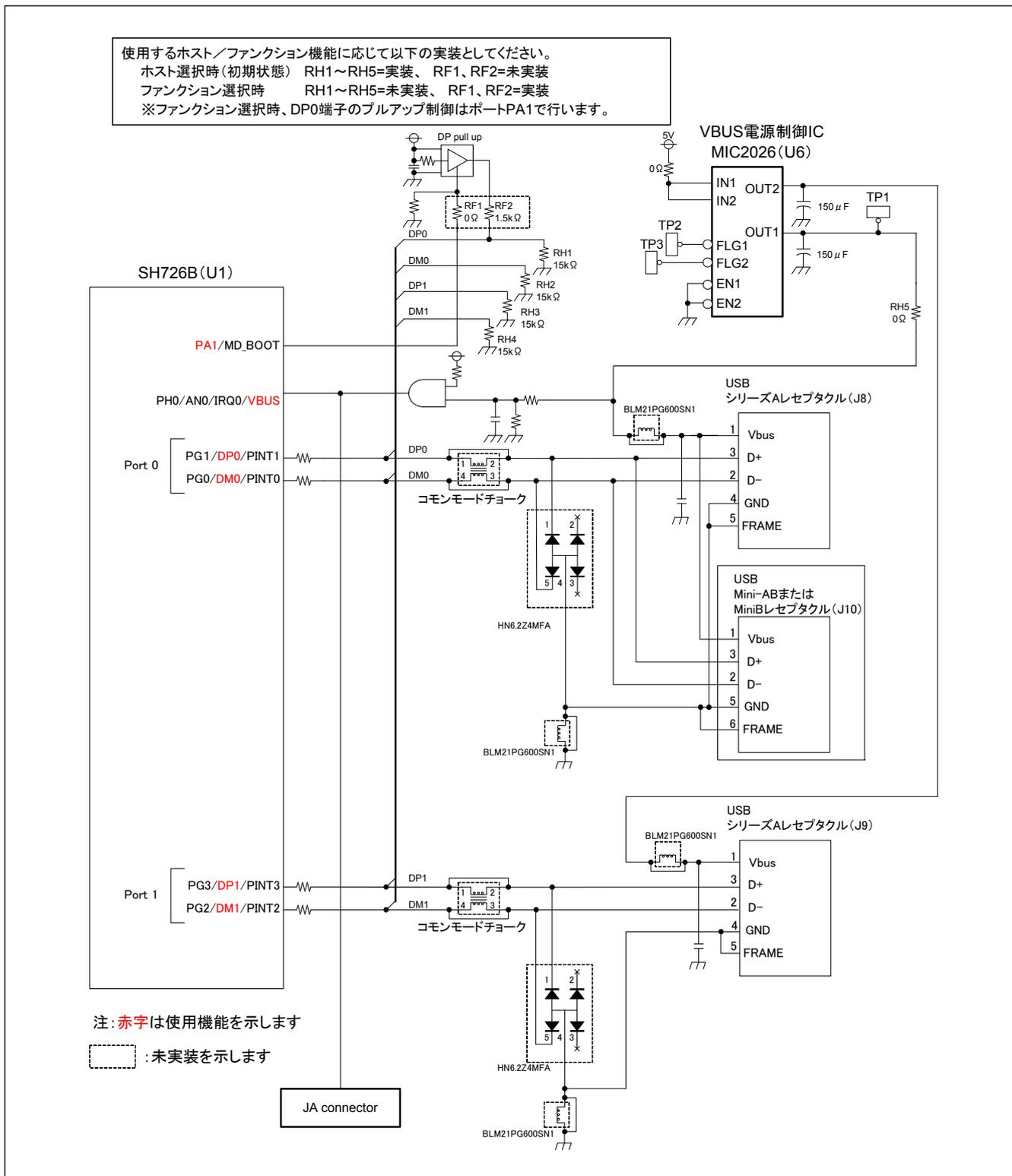


図2.4.1 USB インターフェースブロック図

2.5 シリアルポートインタフェース

SH726Bは、FIFO 内蔵シリアルコミュニケーションインタフェース (SCIF) を内蔵しています。R0K5726B0C000BRでは、SH726Bの SCIF チャンネル3を RS-232C ドライバ IC を介して D-Sub9 ピンコネクタに接続しています。

図 2.5.1 にシリアルポートインタフェースのブロック図を示します。

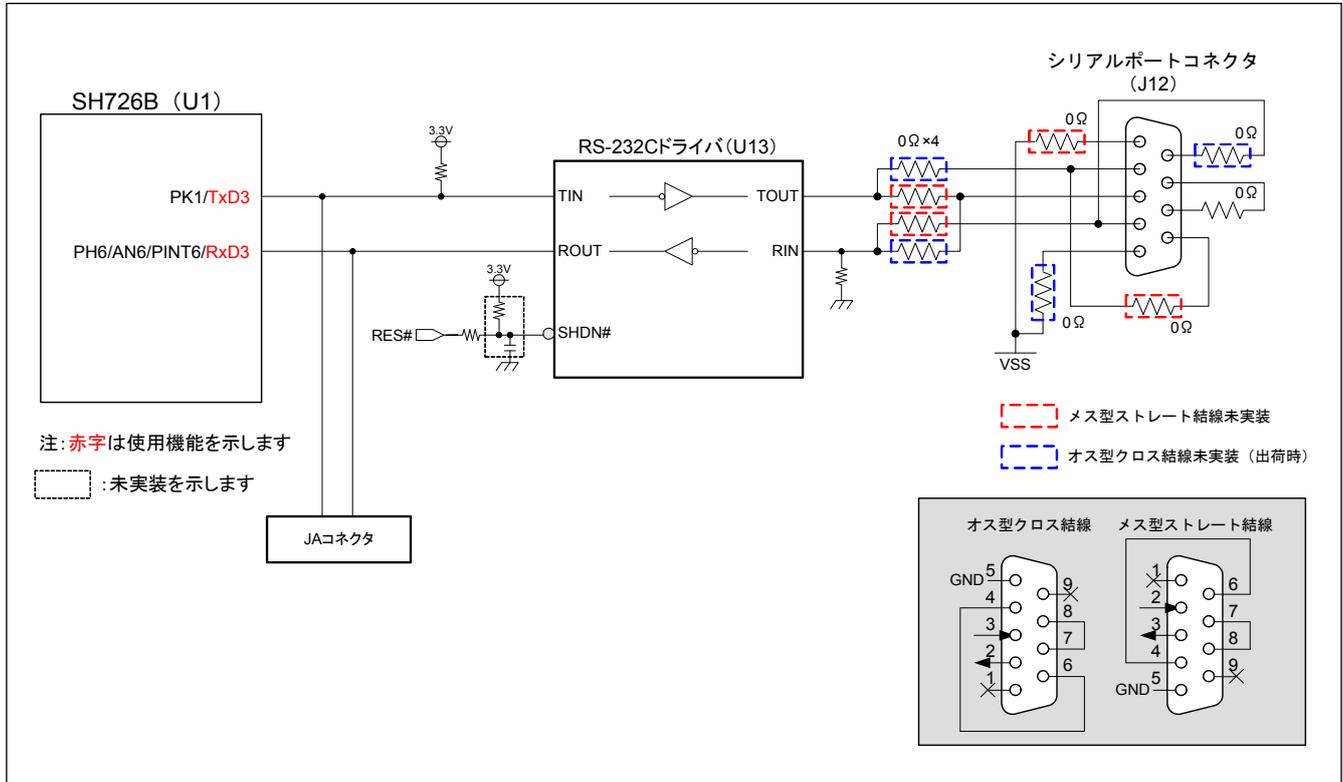


図2.5.1 シリアルポートインタフェースブロック図

2.6 入出力ポート

R0K5726B0C000BRでは、SH726Bの I/O ポートをスイッチや LED に接続しています。ポート PH1~PH4 はアナログ入力端子 (AN1~AN4) として使用することができます。図 2.6.1 に入出力ポートのブロック図を示します。

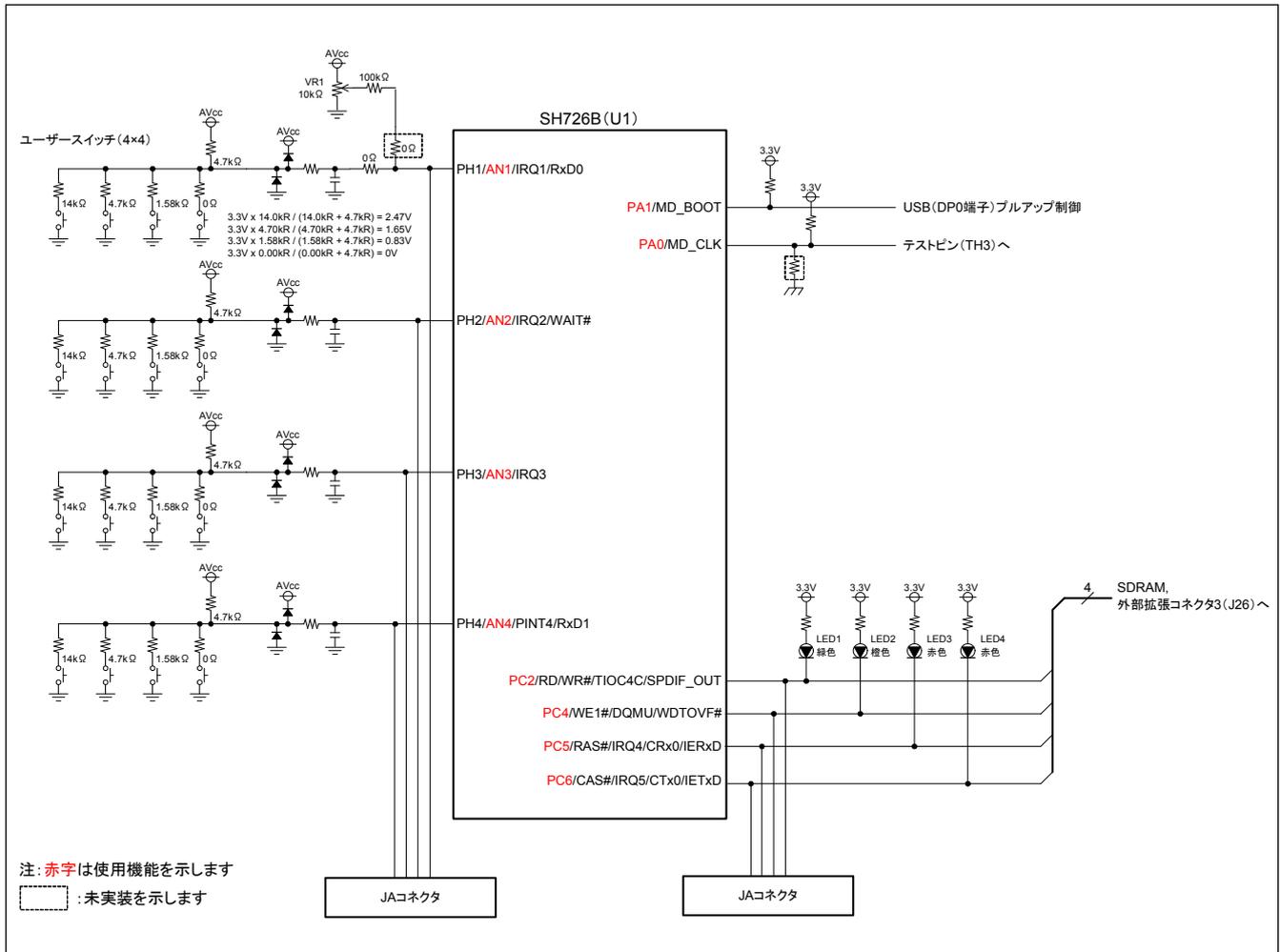


図2.6.1 入出力ポートブロック図

2.7 割り込みスイッチ

R0K5726B0C000BRは、SH726BのNMI、IRQ2の2種類の割り込み信号入力用プッシュスイッチ（NMIスイッチ、IRQ2スイッチ）と、テスト信号用プッシュスイッチ（テストスイッチ）を実装しています。

テストスイッチは、任意の端子に接続できるように開放しています。また、0Ω抵抗を実装することでテストスイッチはPINT7端子に、IRQ2スイッチはADTRG#端子に接続できるようにしています。

図2.7.1に割り込みスイッチのブロック図を示します。

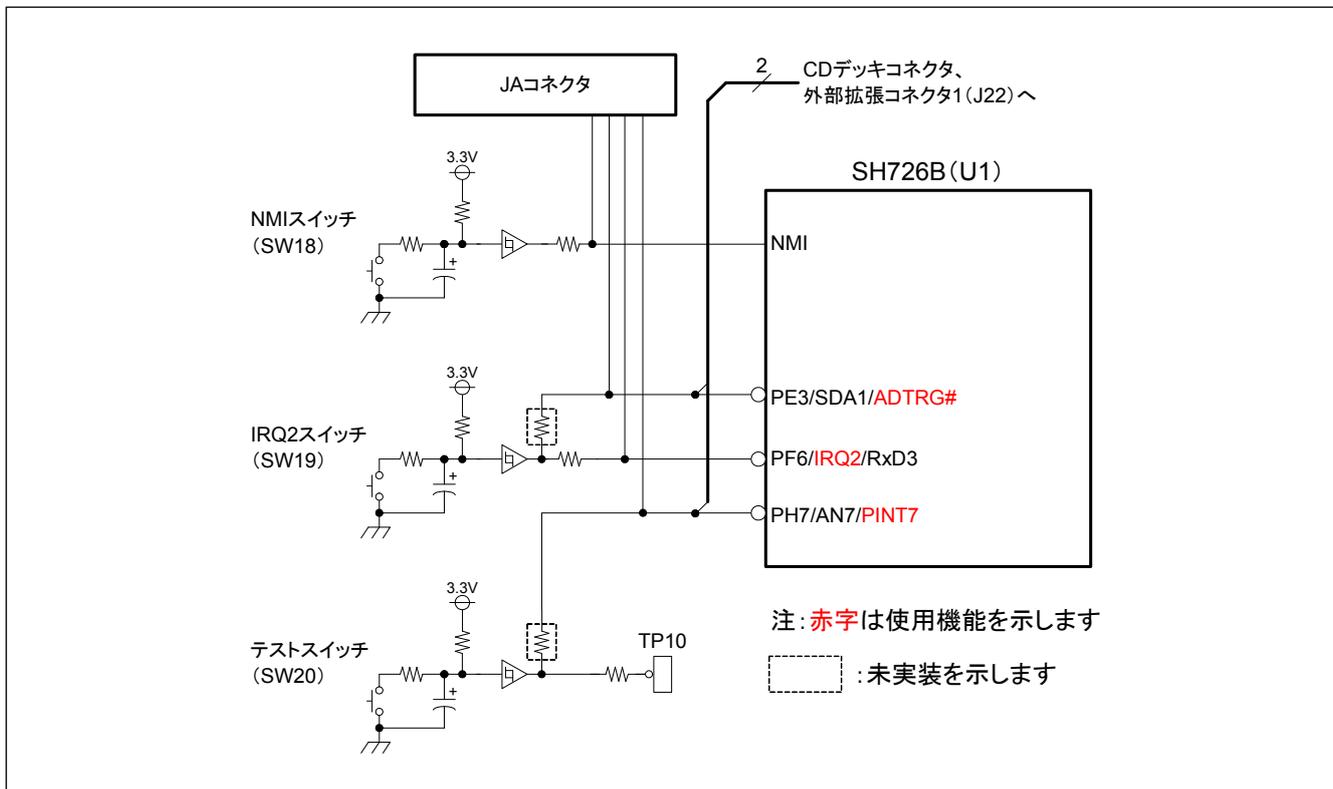


図2.7.1 割り込みスイッチブロック図

2.8 クロックモジュール

R0K5726B0C000BR上のSH726Bには、以下の2種類のクロックを入力します。

- SH726B 入力クロック : 12MHz
- SH726B オーディオ用クロック : 11.2896MHz

図 2.8.1にクロックモジュールのブロック図を示します。

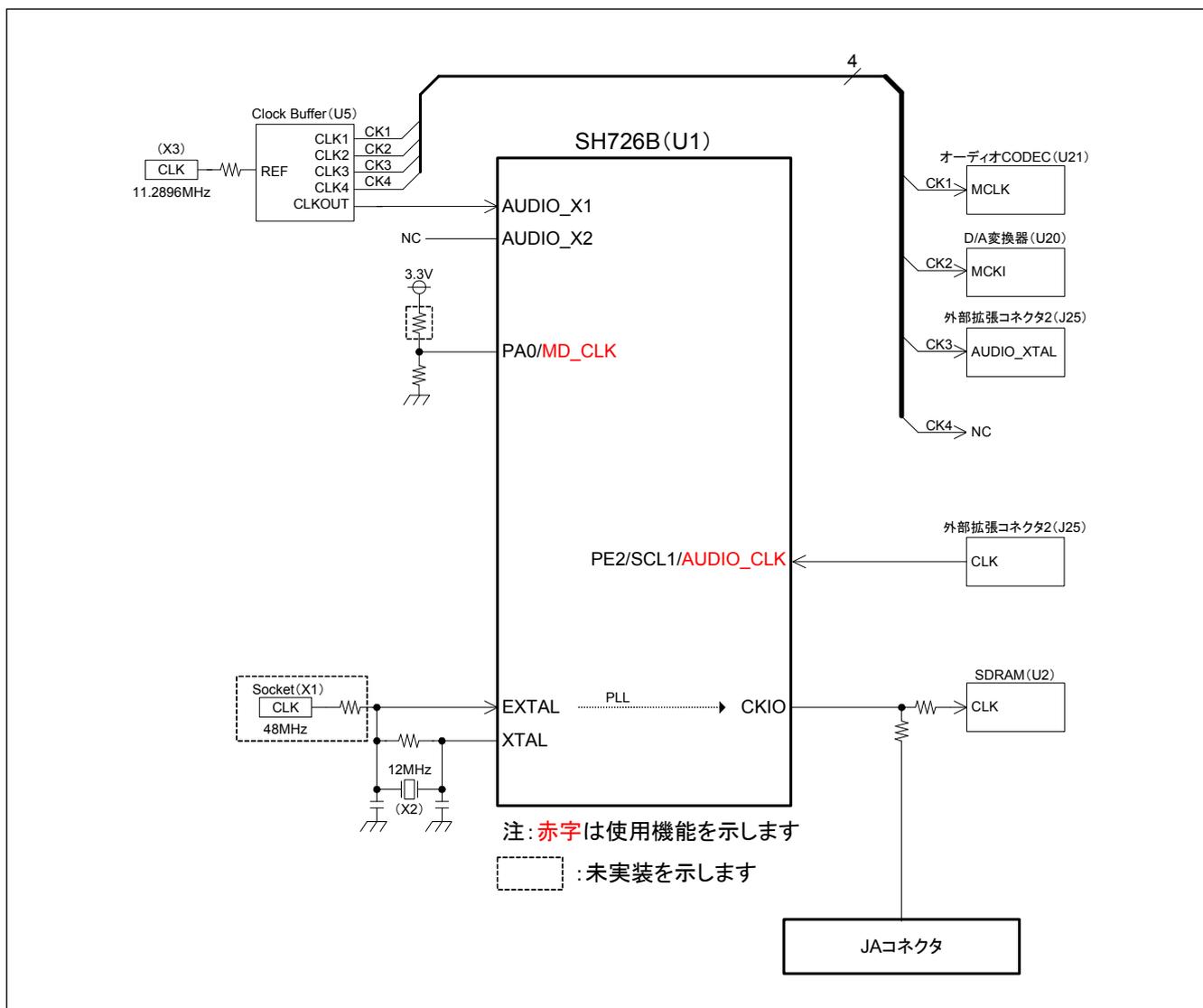


図2.8.1 クロックモジュールブロック図

2.9 リセットモジュール

R0K5726B0C000BRでは、リセット IC によりSH726B、Ethernet コントローラ、RS-232C ドライバ、その他周辺 I/O に接続されるリセット信号の制御を行います。

システムリセットには、パワーオンリセット、スイッチによるリセットの 2 種類があります。

図 2.9.1 に、リセットモジュールのブロック図を示します。

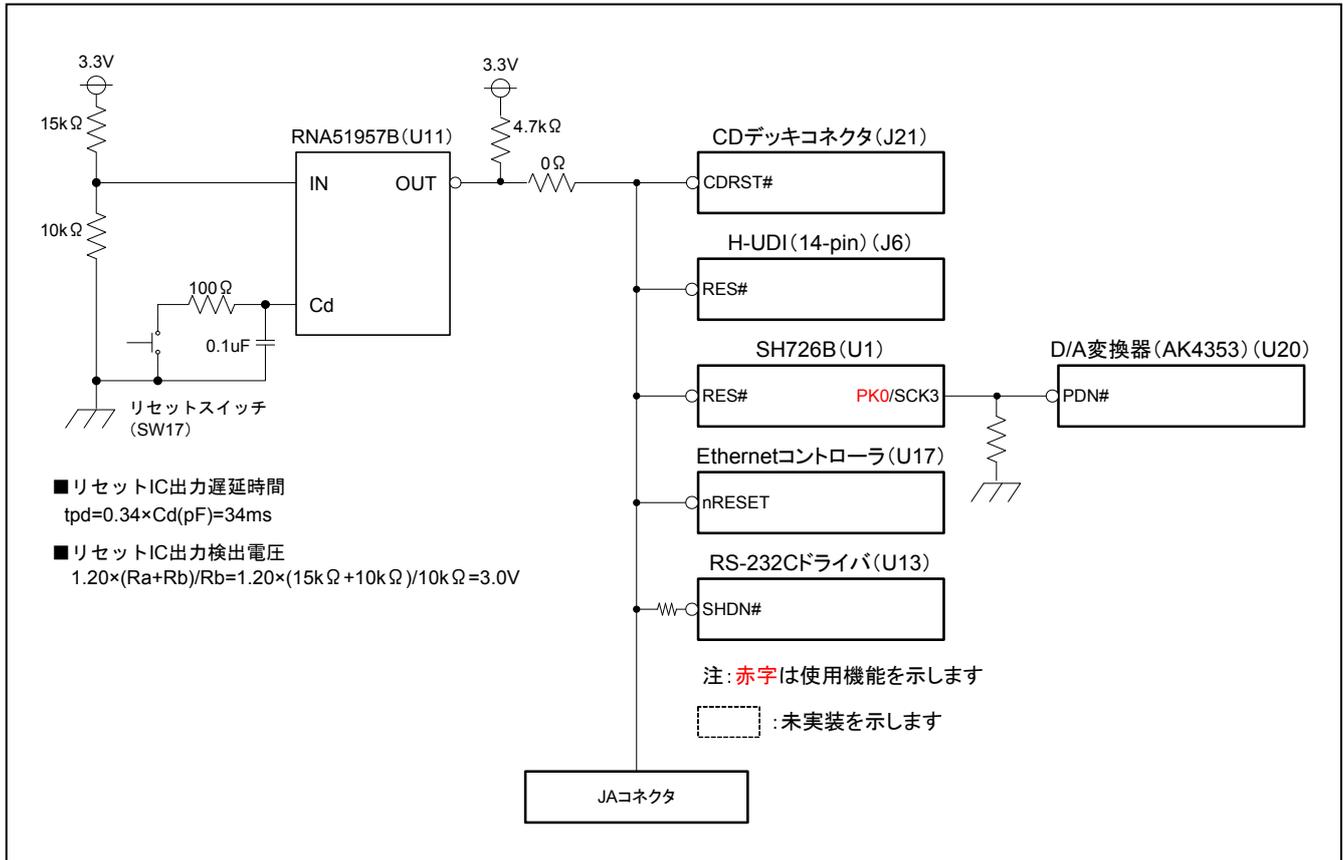


図2.9.1 リセットモジュールブロック図

2.10 電源モジュール

R0K5726B0C000BRでは、5V電源を使用し、レギュレータにより3.3V、1.8V、1.25Vを生成しています。CDデッキ電源の8Vは外部から供給します。

SH726B用のI/O電源(3.3V)、A/D変換器電源(3.3V)、内部電源(1.25V)は、外部からも供給できる構成になっています。

図2.10.1に、電源モジュールのブロック図を示します。

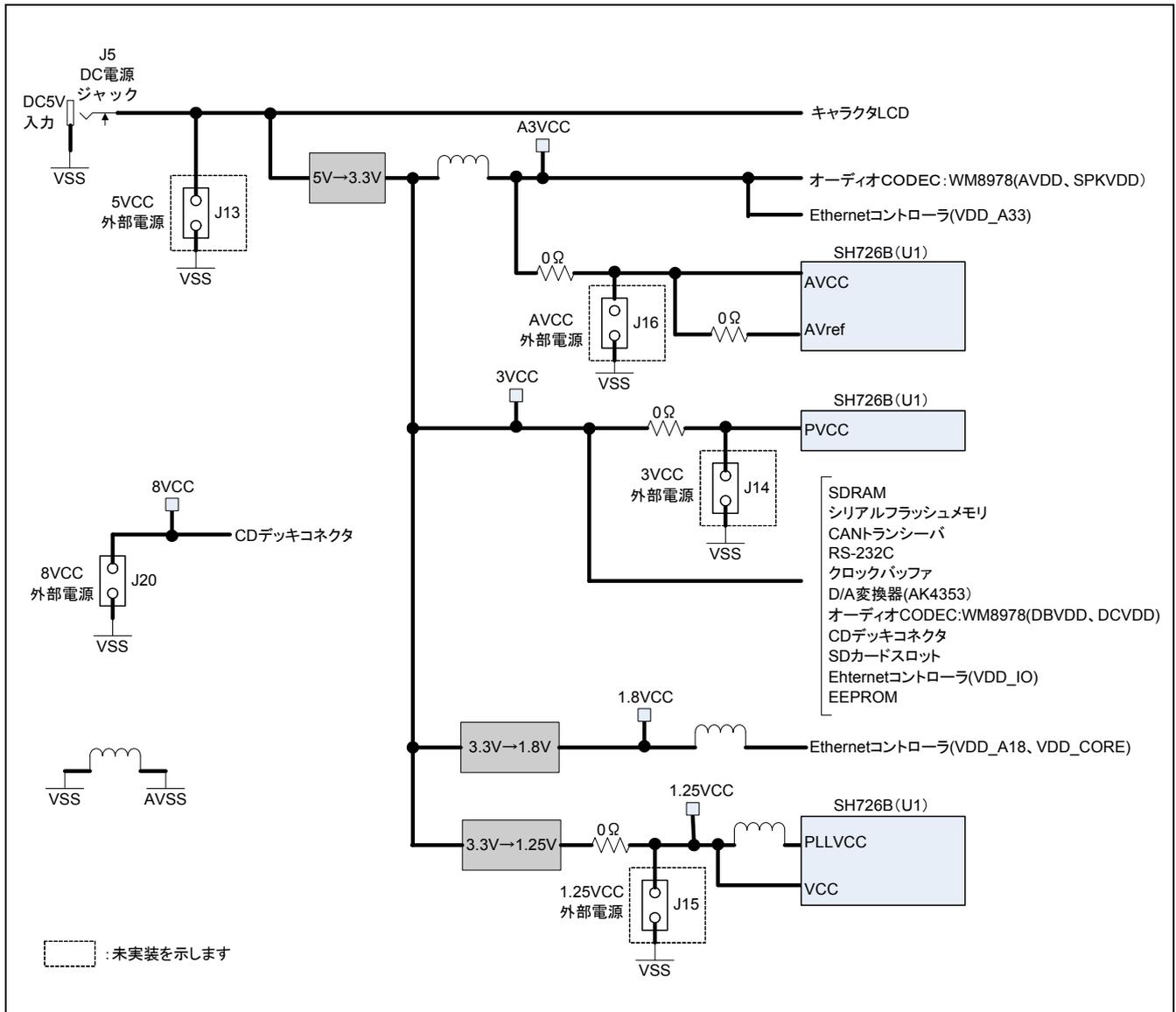


図2.10.1 電源モジュールブロック図

2.11 H-UDI

R0K5726B0C000BRは、E10A-USB エミュレータと接続するための、14 ピンの H-UDI ポートコネクタを実装しています。AUD 機能は使用できません。

図 2.11.1に H-UDI ブロック図を示します。

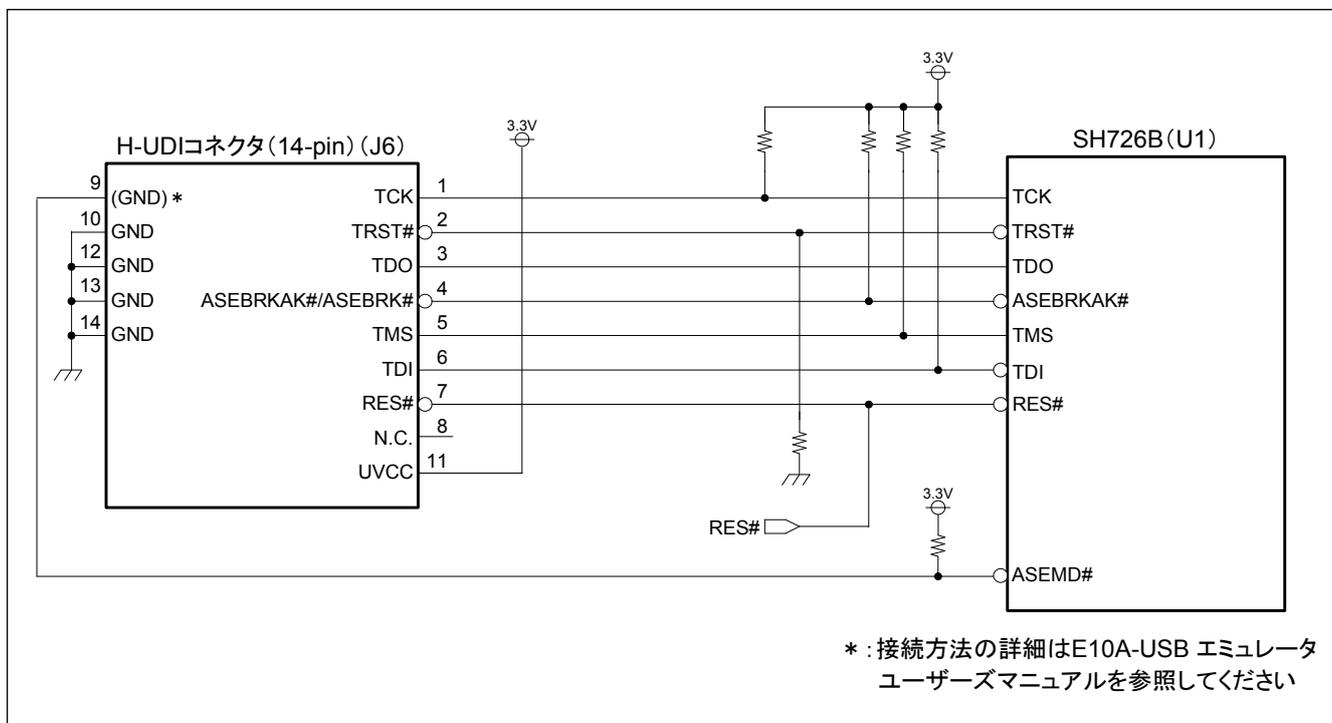


図2.11.1 H-UDI ブロック図

2.12 CANインタフェース

R0K5726B0C000BRは、CAN トランシーバ IC を実装しており、CAN ポートコネクタを使用して CAN 通信を行うことができます。

また、ポート PC5 と PC6 は JA コネクタに接続されているため、これらの端子を RCAN チャネル 0 に設定することで 2 チャネルの CAN 通信を行うこともできます。その場合は SDRAM とユーザ LED は使用できません。

図 2.12.1 に CAN インタフェースのブロック図を示します。

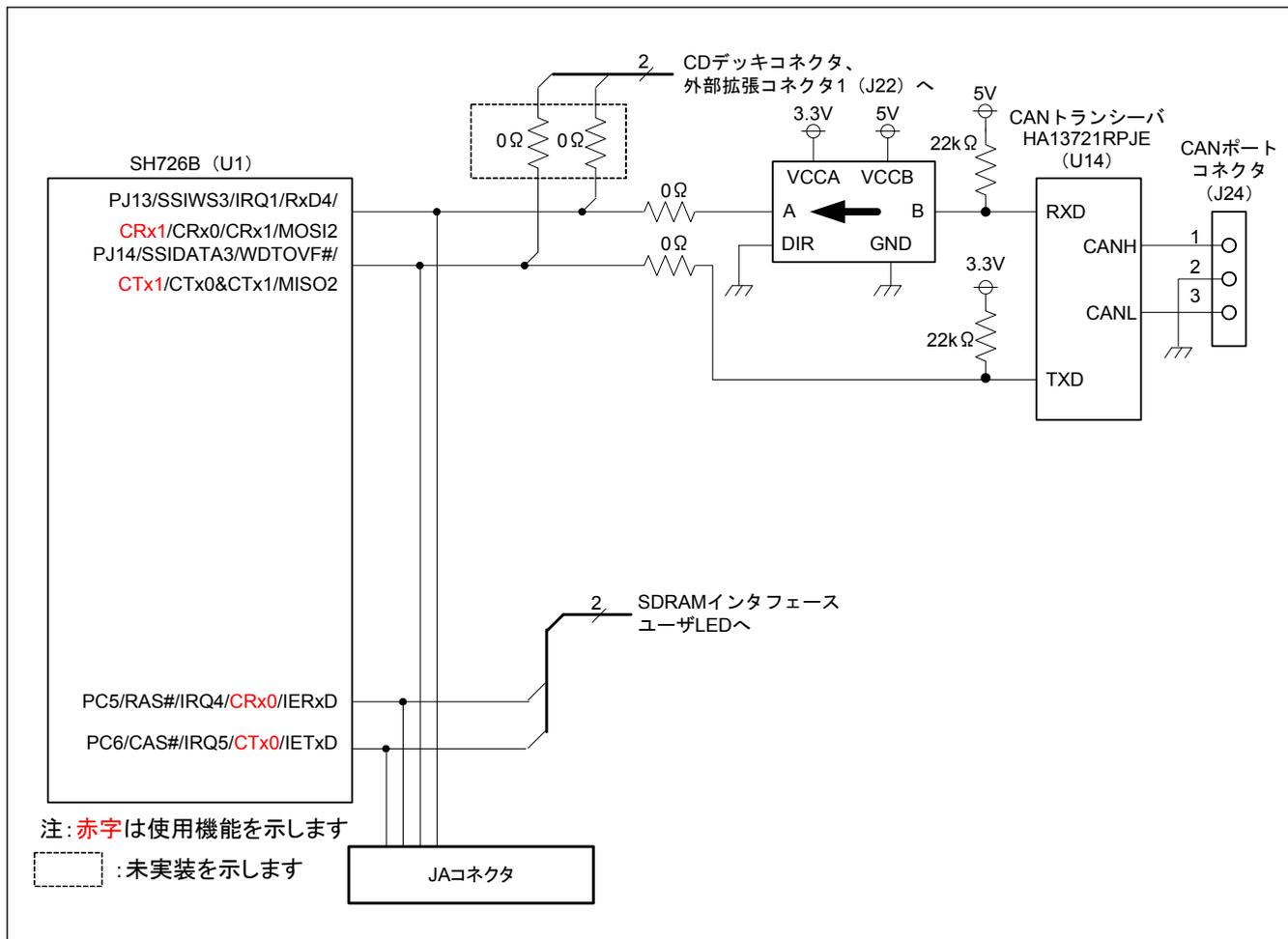


図2.12.1 CAN インタフェースブロック図

2.13 キャラクタLCDモジュール

R0K5726B0C000BRは、14ピンのキャラクタLCDモジュールを実装しています。

キャラクタLCDの制御にはSH726BのPE0、PF0、PF2～PF5を使用します。PF0、PF2～PF5端子はボード上のシリアルフラッシュメモリ1と共有端子です。キャラクタLCDとシリアルフラッシュメモリ1を同時に使用することはできません。

図2.13.1にキャラクタLCDモジュールのブロック図を示します。

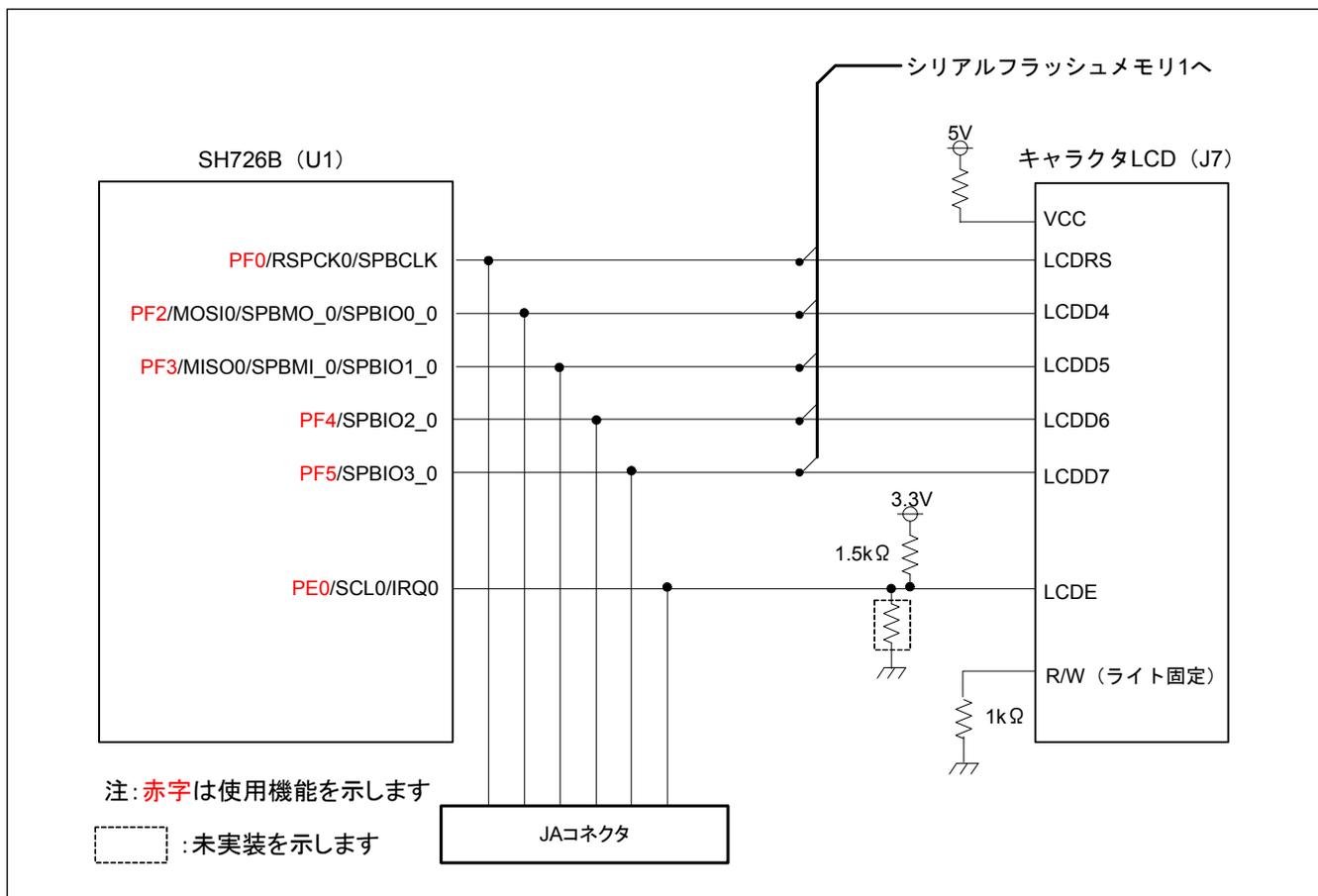


図2.13.1 キャラクタ LCD モジュールブロック図

2.14 オーディオモジュール

R0K5726B0C000BRは、旭化成エレクトロニクス株式会社製 DIT 内蔵 96KHz 24 ビット D/A 変換器 AK4353 を 1 個、ウォルフソンマイクロエレクトロニクス株式会社製スピーカドライバ内蔵ステレオ CODEC WM8978 を 1 個実装しています。

<AK4353 D/A 変換器>

SH726Bの IIC3、SSIF、IO ポートにより制御します。

- SH726B IIC3 (チャンネル 2) : AK4353 のレジスタにアクセスし、AK4353 の初期化やデータフォーマット、アッテネータ設定等各種機能設定を行います。
- SH726B SSIF (チャンネル 2) : オーディオデータ出力
- SH726B IO ポート (PK0) : "L"レベル時、AK4353 パワーダウン、
"H"レベル時、AK4353 パワーダウン解除

図 2.14.1に D/A 変換器のブロック図を示します。

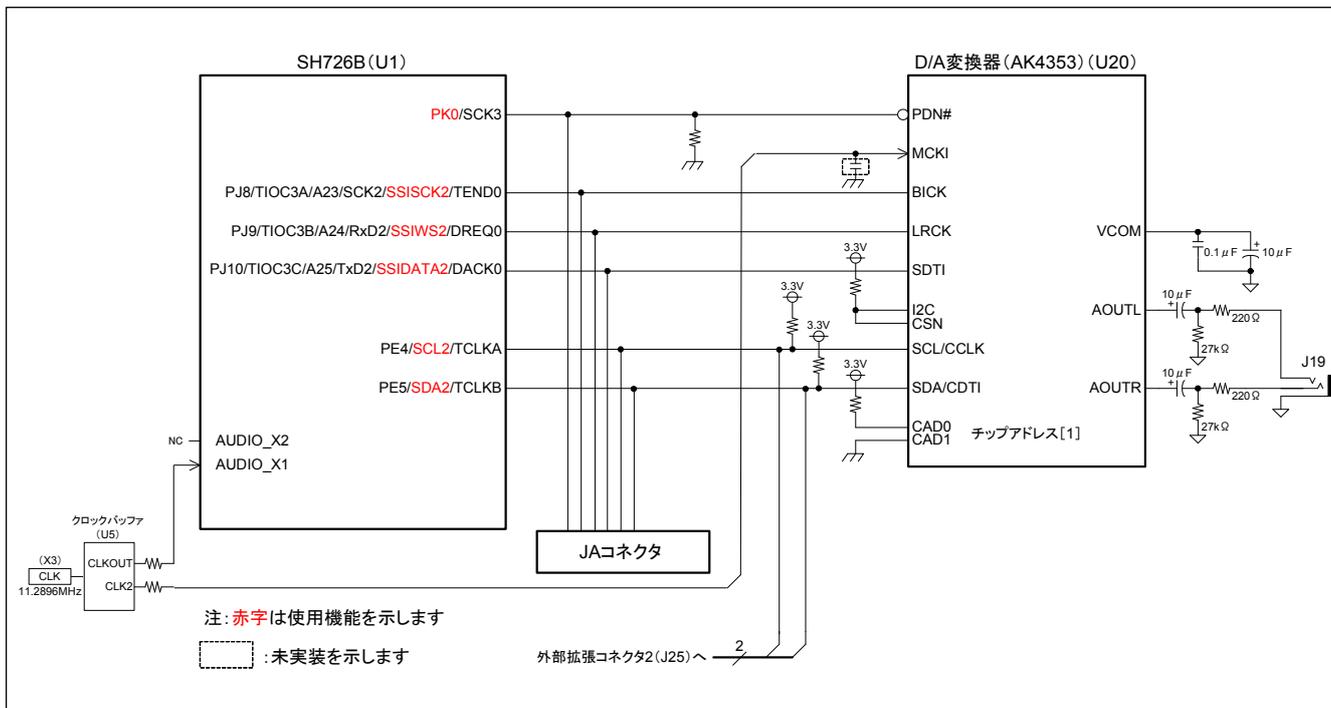


図2.14.1 D/A 変換器ブロック図

<WM8978 オーディオ CODEC>

SH726BのRSPI、SSIF、IOポートにより制御します。

- ・ SH726B RSPI (チャンネル0) : WM8978 のレジスタにアクセスし、WM8978 の初期化やデータフォーマットの設定を行います。
- ・ SH726B IOポート (PF7) : WM8978 のSPIを3ワイヤモード (MODE='H') で使用する場合のセレクト信号を出力します。
- ・ SH726B SSIF (チャンネル0) : オーディオデータ入出力

RSPI チャンネル0は、R0K5726B0C000BR上のシリアルフラッシュメモリ2およびCDデッキインタフェースにも使用しています。オーディオCODECアクセス時はポートPF7でセレクト信号を出力してください。

図2.14.2に、オーディオCODECのブロック図を示します。

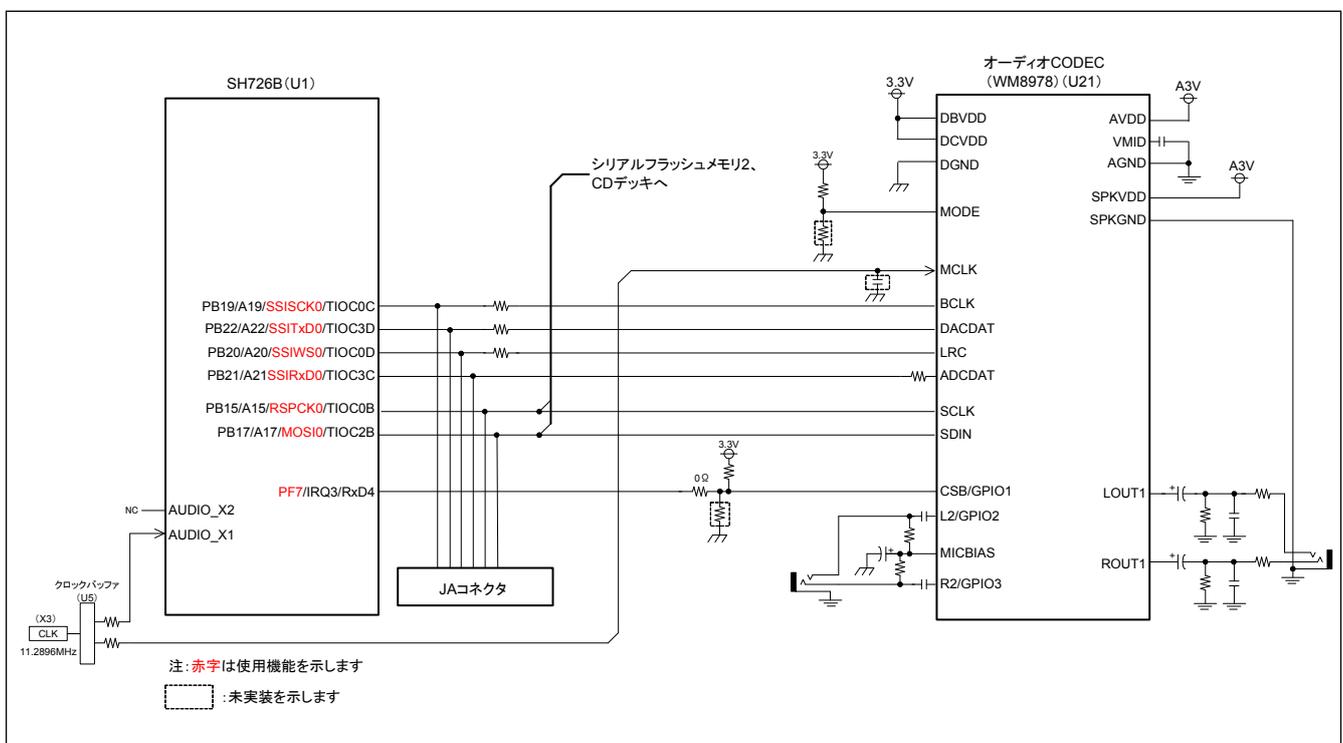


図2.14.2 オーディオ CODEC ブロック図

2.15 CDデッキインタフェース

R0K5726B0C000BRは、CD デッキインタフェースコネクタを実装しています。CD デッキの制御は、SH726B に内蔵されている FIFO 内蔵シリアルサウンドインターフェース (SSIF) とルネサスシリアルペリフェラルインタフェース (RSPI)、汎用入出力ポートで行います。

SSIF のチャンネル 3 (PJ13 および PJ14) は CAN トランシーバと共有端子です。CD デッキインタフェースを使用する場合は 0Ω 抵抗を実装変更してください。CD デッキインタフェースと CAN トランシーバを同時に使用することはできません。

RSPI チャンネル 0 は、R0K5726B0C000BR上のシリアルフラッシュメモリ 2 およびオーディオ CODEC 制御にも使用しています。CD デッキインタフェースアクセス時はポート PJ11 でセレクト信号を出力してください。

CD デッキインタフェースと外部拡張コネクタ 1 (J22) インタフェースを同時に使用することはできません。図 2.15.1 に CD デッキインタフェースのブロック図を示します。

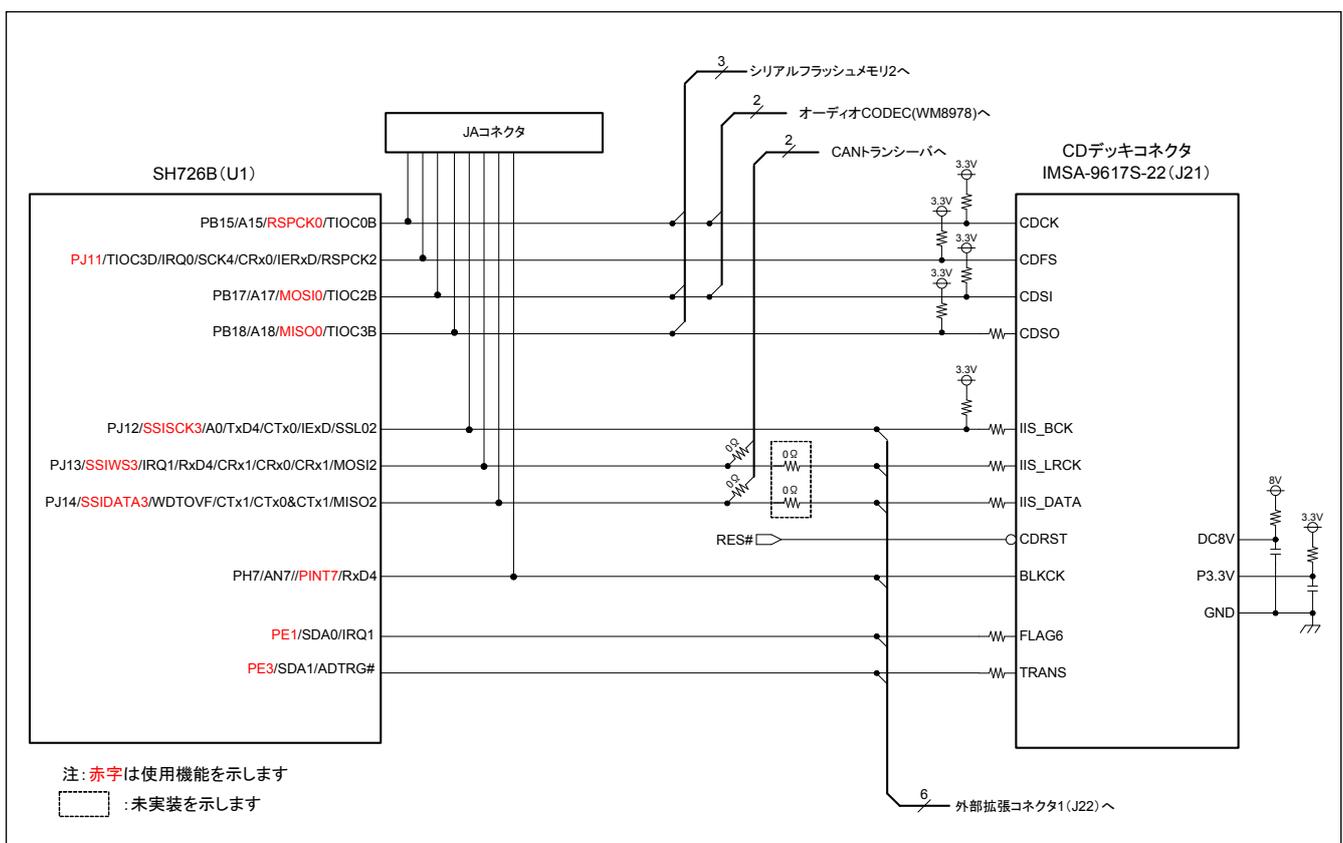


図2.15.1 CD デッキインタフェースブロック図

2.16 SDカードインタフェース

R0K5726B0C000BRは、SD カードスロットを実装しており、SH726Bに内蔵されているSD ホストインタフェース (SDHI) とSD カードスロットを接続しています。

SDHI 端子は外部拡張コネクタ 1 (J22) にも接続しています。SD カードインタフェースを使用する場合、外部拡張コネクタ 1 (J22) インタフェースは使用できません。

図 2.16.1に SD カードインタフェースのブロック図を示します。

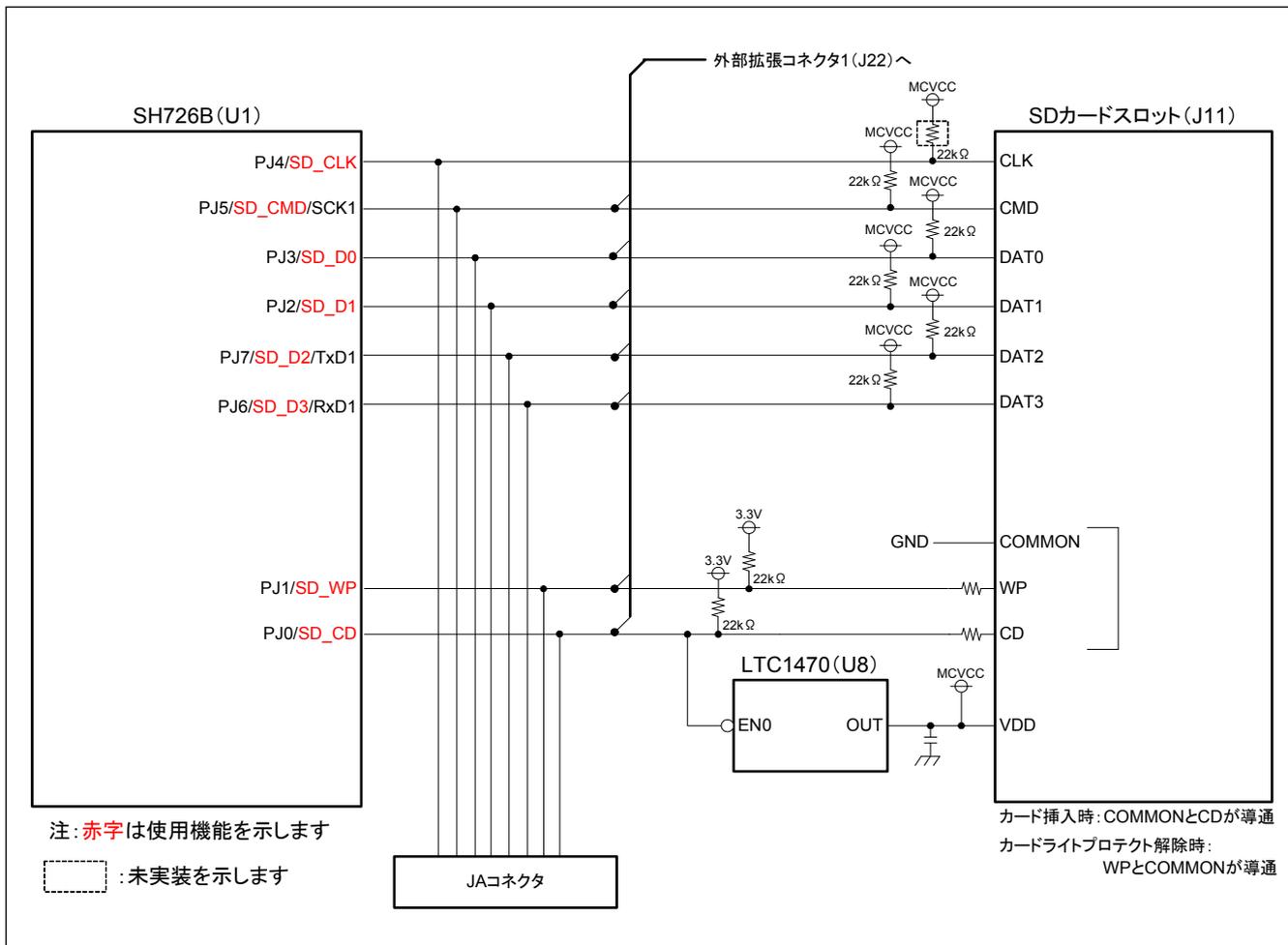


図2.16.1 SD カードインタフェースブロック図

2.17 LANインタフェース

R0K5726B0C000BRは、SMSC 株式会社製 Ethernet コントローラ LAN9211 を実装しており、SH726Bのバスステートコントローラ (BSC) を使用した Ethernet 通信を行うことができます。

図 2.17.1に LAN インタフェースのブロック図を示します。

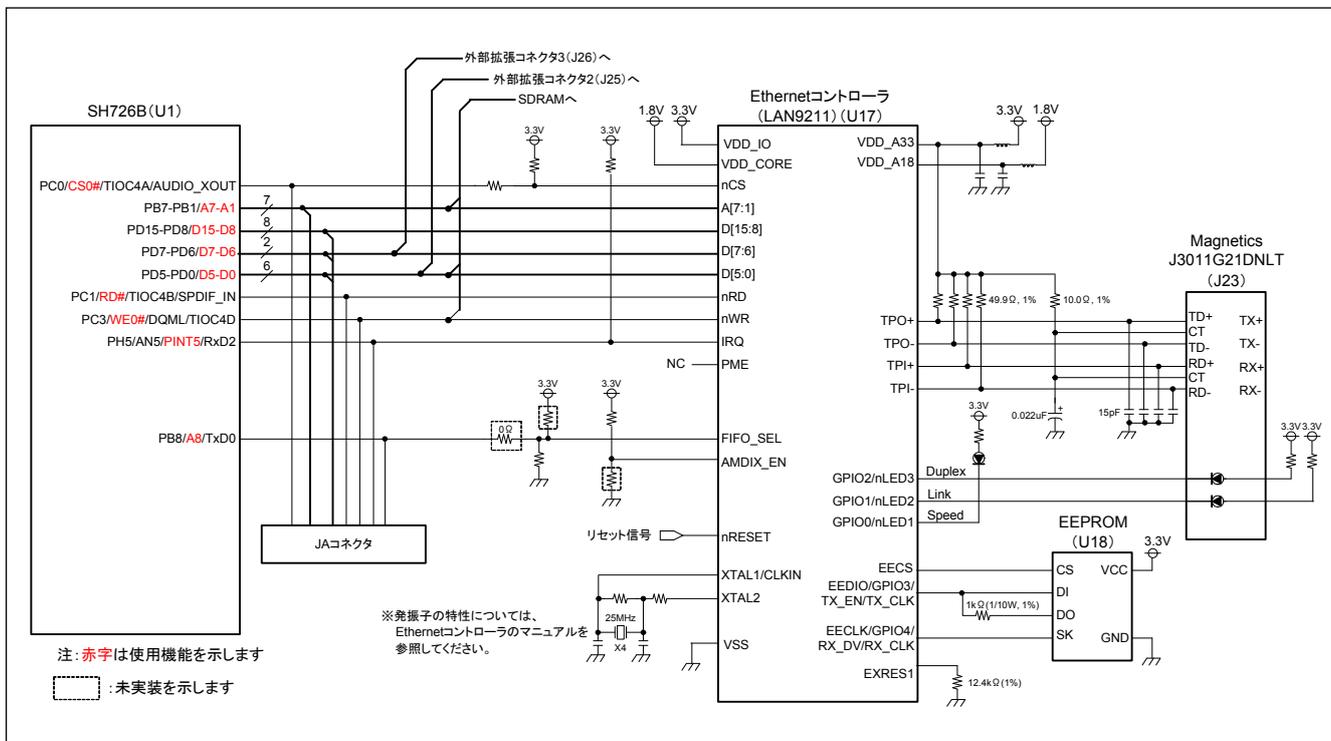


図2.17.1 LAN インタフェースブロック図

2.18 外部拡張コネクタ 1 (J22) インタフェース

R0K5726B0C000BRは、外部拡張コネクタ 1 (J22) を実装可能なパターンになっており、SH726Bのシリアルコミュニケーションインタフェース (SCIF) とシリアルサウンドインタフェース (SSIF)、汎用入出力ポートを接続しています。

SCIF チャンネル 1 の各端子は、SD カードインタフェースと共有端子です。SD カードインタフェースと外部拡張コネクタ 1 (J22) インタフェースを同時に使用することはできません。

SSIF のチャンネル 3 (PJ13 および PJ14) は CAN トランシーバと共有端子です。外部拡張コネクタ 1 (J22) インタフェースを使用する場合は 0Ω 抵抗を実装変更してください。また外部拡張コネクタ 1 (J22) インタフェースは CAN トランシーバと同時に使用することはできません。

CD デッキインタフェースと外部拡張コネクタ 1 (J22) インタフェースを同時に使用することはできません。図 2.18.1 に外部拡張コネクタ 1 (J22) インタフェースのブロック図を示します。

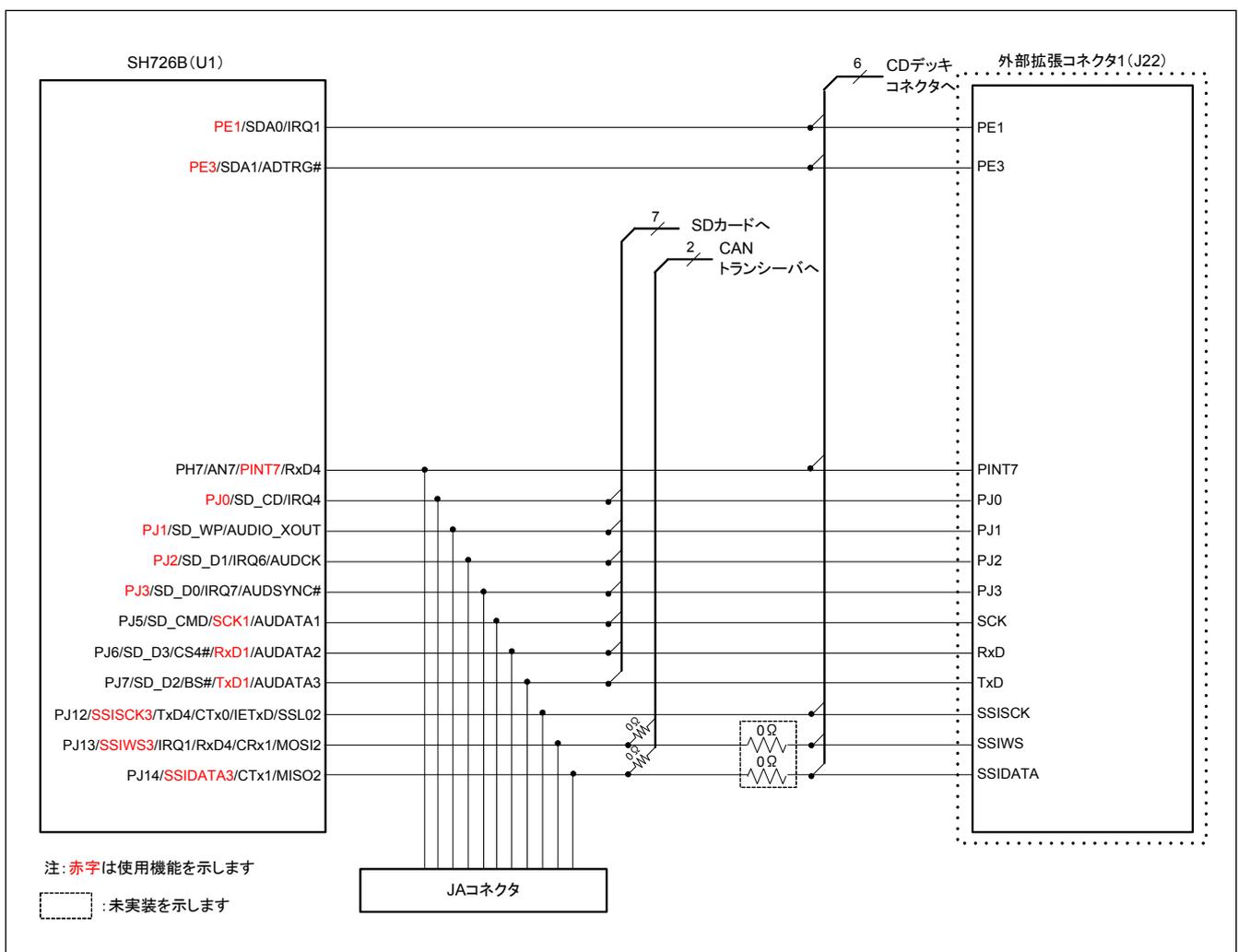


図2.18.1 外部拡張コネクタ 1 (J22) インタフェースブロック図

2.19 外部拡張コネクタ 2 (J25) インタフェース

R0K5726B0C000BRは、外部拡張コネクタ 2 (J25) を実装可能なパターンになっており、SH726Bのシリアルコミュニケーションインタフェース (SCIF) とシリアルサウンドインタフェース (SSIF)、I2C バスインタフェース 3 (IIC3) を接続しています。

SCIF チャンネル 1 および SSIF チャンネル 1 の各端子は、SDRAM と共有端子です。SDRAM と外部拡張コネクタ 2 (J25) インタフェースを同時に使用することはできません。

図 2.19.1 に外部拡張コネクタ 2 (J25) インタフェースのブロック図を示します。

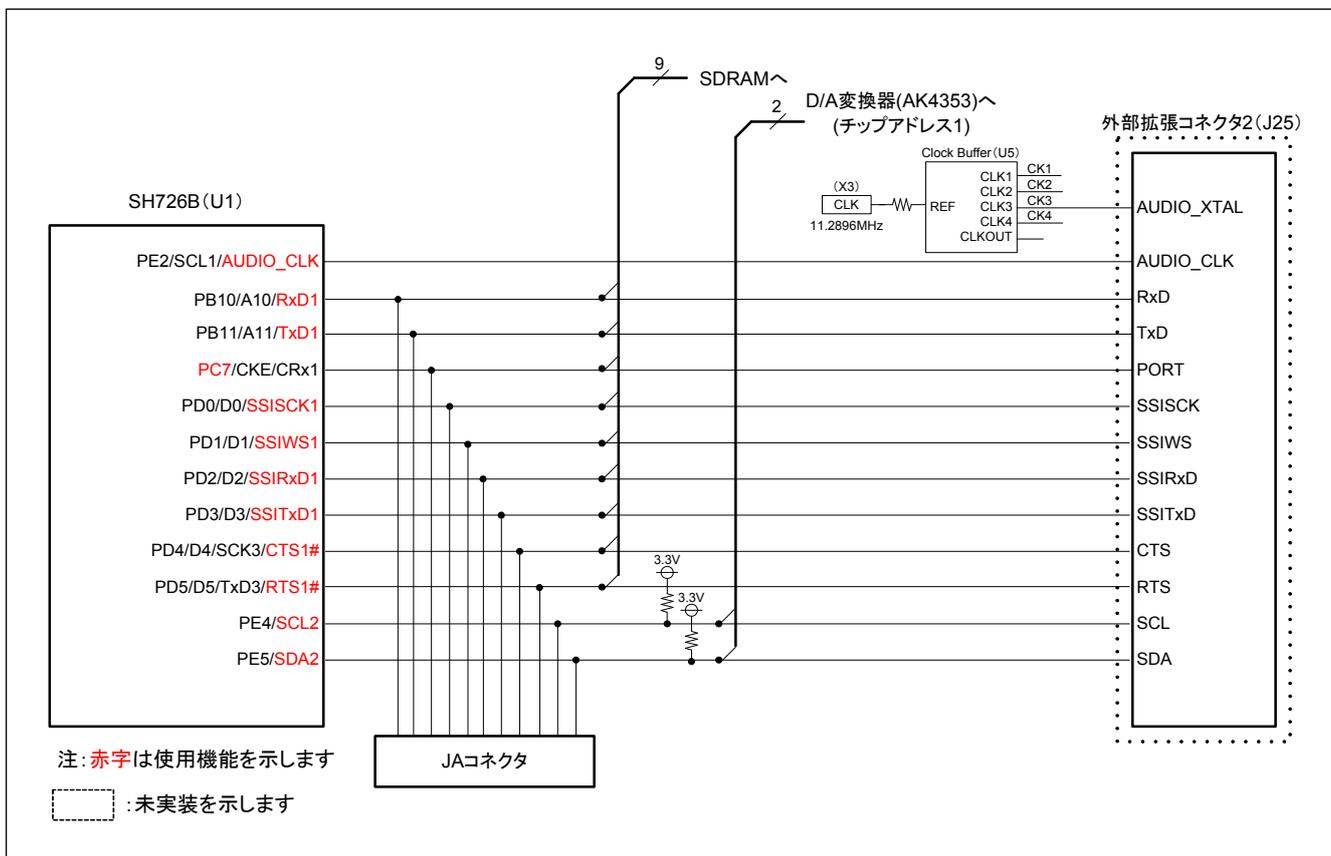


図2.19.1 外部拡張コネクタ 2 (J25) インタフェースブロック図 x

2.20 外部拡張コネクタ 3 (J26) インタフェース

R0K5726B0C000BRは、外部拡張コネクタ 3 (J26) を実装可能なパターンになっており、SH726Bのシリアルコミュニケーションインタフェース (SCIF) と汎用入出力ポート (PC1~PC6) を接続しています。

SCIF チャンネル 2 およびポート C の各端子は、SDRAM および LAN インタフェースと共有端子です。SDRAM または LAN インタフェースと、外部拡張コネクタ 3 (J26) インタフェースを同時に使用することはできません。

図 2.20.1に外部拡張コネクタ 3 (J26) インタフェースのブロック図を示します。

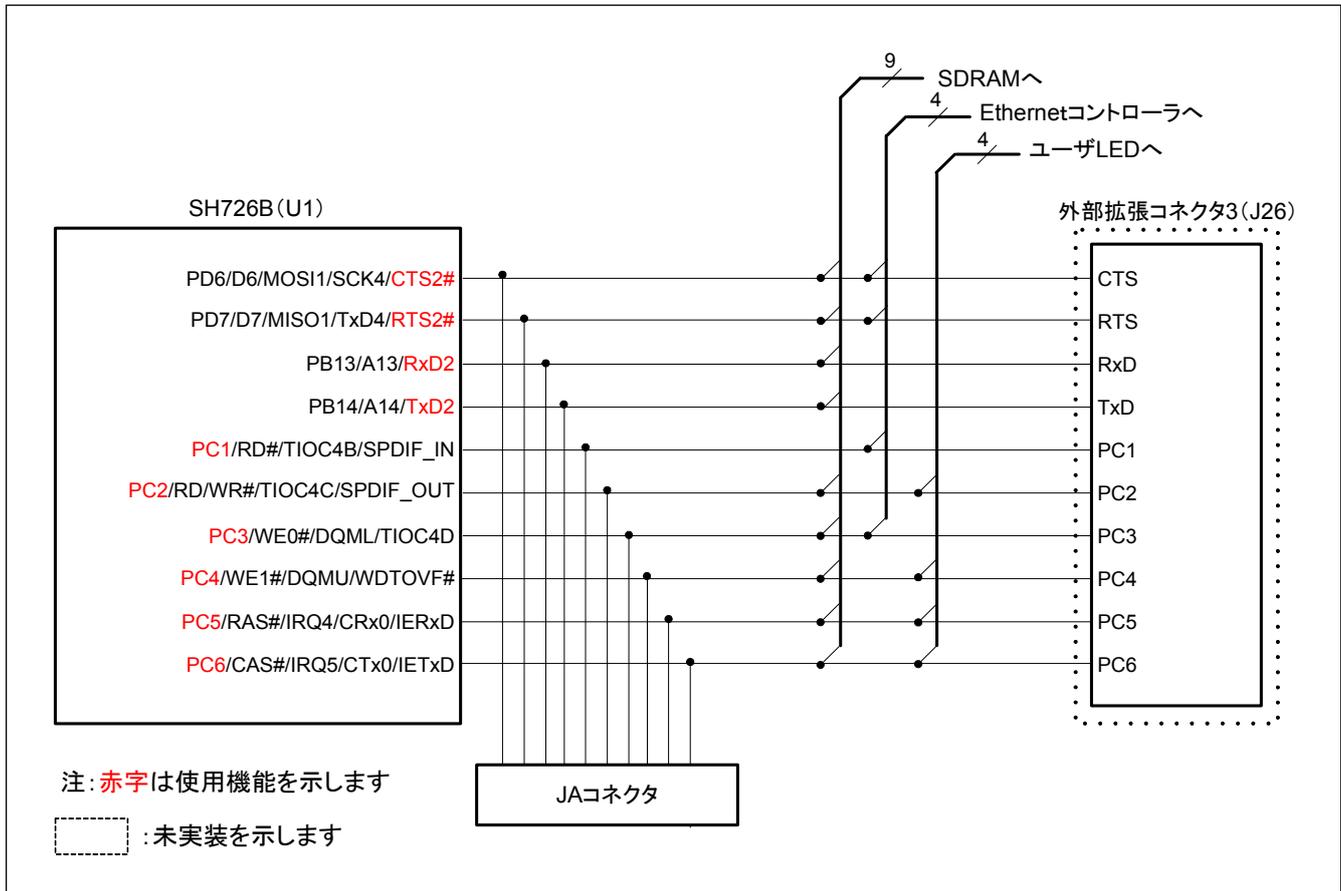


図2.20.1 外部拡張コネクタ 3 (J26) インタフェースブロック図

3. 操作仕様

3.1 コネクタ概略

図 3.1にR0K5726B0C000BRのコネクタ配置図を示します。

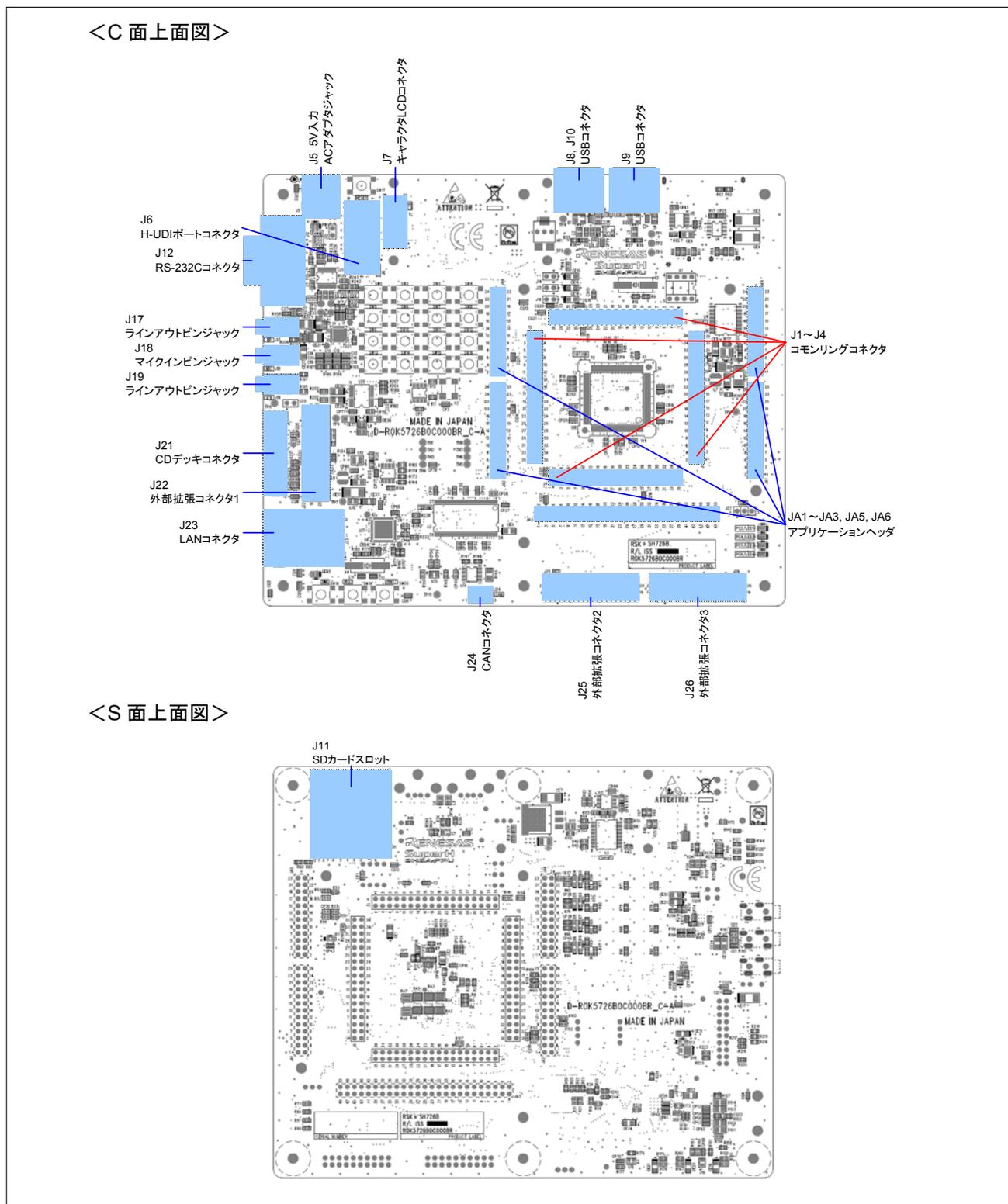


図3.1 R0K5726B0C000BRコネクタ配置図

3.1.1 アプリケーションヘッダ（JA1、JA2、JA3、JA5、JA6）

R0K5726B0C000BRには、SH726Bの入出力端子を接続したアプリケーションヘッダ実装用のスルーホール（JA1、JA2、JA3、JA5、JA6）を設けています。スルーホールに標準 MIL コネクタを実装して、拡張基板等と接続して使用することができます。

図 3.2にアプリケーションヘッダ端子配置図（C 面上面図）を示します。

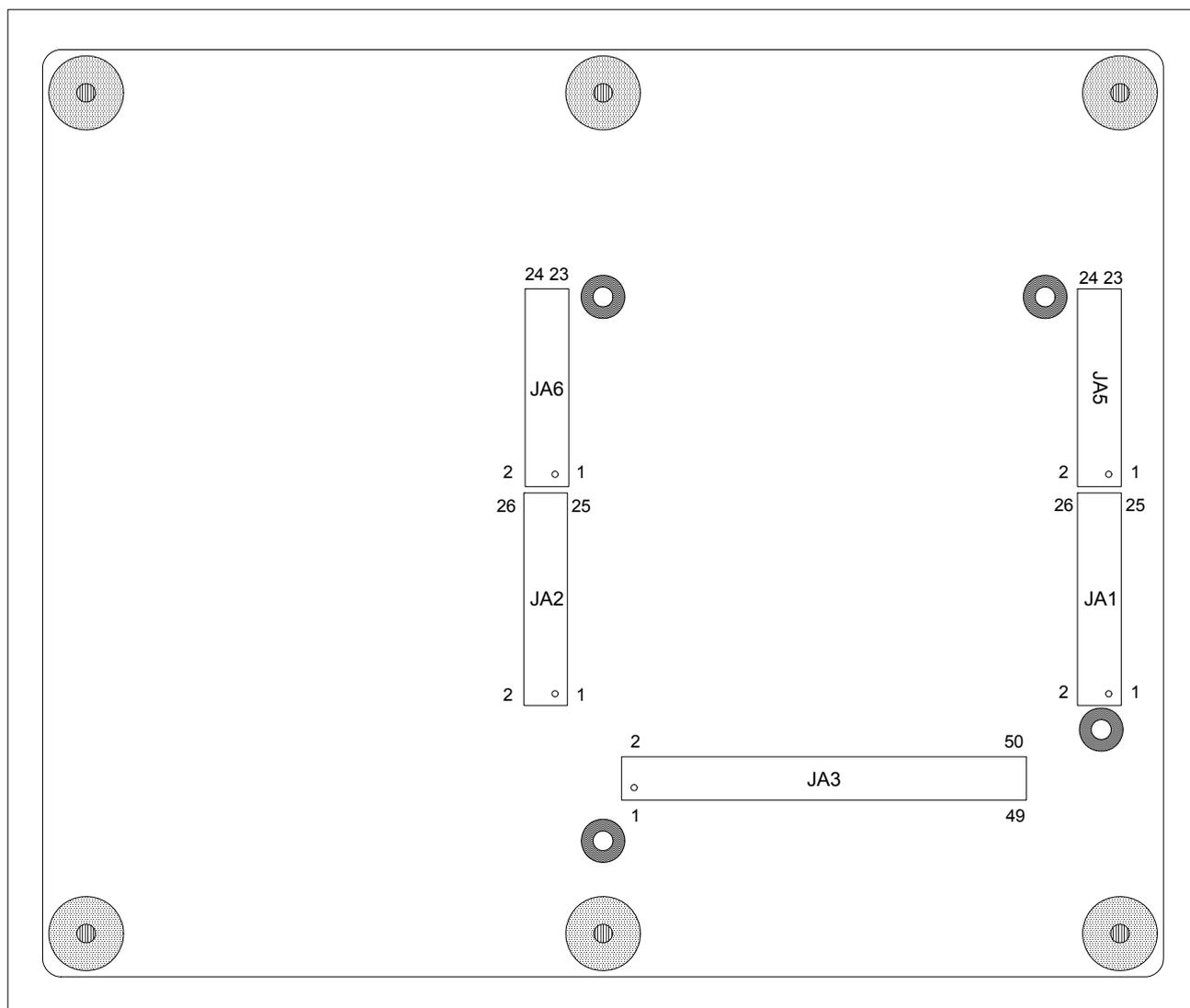


図3.2 アプリケーションヘッダ端子配置図（C 面上面図）

表 3.1にアプリケーションヘッダ (JA1) 端子一覧を示します。

表3.1 アプリケーションヘッダ (JA1) 端子一覧

Pin No.	接続信号名	使用機能
1	5VCC	5VCC
2	GND	GND
3	3VCC	3VCC
4	GND	GND
5	AVcc	AVcc
6	AVss	AVss
7	AVref	AVref
8	PE3/SDA1/ADTRG#	ADTRG#
9	PH0/AN0/IRQ0/VBUS	AN0
10	PH1/AN1/IRQ1/RxD0	AN1
11	PH2/AN2/IRQ2/WAIT#	AN2
12	PH3/AN3/IRQ3	AN3
13	NC	-
14	NC	-
15	PF0/RSPCK0/SPBCLK	PF0
16	PF1/SSL00/SPBSSL	PF1
17	PF2/MOSI0/SPBMO_0/SPBIO0_0	PF2
18	PF3/MISO0/SPBMI_0/SPBIO1_0	PF3
19	PF4/SPBIO2_0	PF4
20	PF5/SPBIO3_0	PF5
21	PJ2/SD_D1/IRQ6/AUDCK	PJ2
22	PJ3/SD_D0/IRQ7/AUDSYNC#	PJ3
23	PJ11/TIOC3D/IRQ0/SCK4/CRx0/IERxD/RSPCK2	IRQ0
24	NC	-
25	PE7/SDA3/TCLKD	SDA3
26	PE6/SCL3/TCLKC	SCL3

表 3.2 にアプリケーションヘッダ (JA2) 端子一覧を示します。

表3.2 アプリケーションヘッダ (JA2) 端子一覧

Pin No.	接続信号名	使用機能
1	RESET	
2	EXTAL	EXTAL
3	NMI	NMI
4	GND	GND
5	PJ14/SSIDATA3/WDTOVF#/CTx1/CTx0&CTx1/MISO2	WDTOVF#
6	PJ7/SD_D2/BS#/TxD1/AUDATA3	TxD1
7	PF6/IRQ2/RxD3, PD8/D8/SD_CD/TIOC0A	IRQ2, TIOC0A
8	PJ6/SD_D3/CS4#/RxD1/AUDATA2	RxD1
9	PH4/AN4/PINT4/RxD1, PB15/A15/RSPCK0/TIOC0B	PINT4, TIOC0B
10	PJ5/SD_CMD/SCK1/AUDATA1	SCK1
11	PJ4/SD_CLK/CS1#/AUDATA0	PJ4
12	NC	-
13	PJ9/TIOC3B/A24/RxD2/SSIWS2/DREQ0	TIOC3B
14	PJ11/TIOC3D/IRQ0/SCK4/CRx0/IERxD/RSPCK2	TIOC3D
15	PC0/CS0#/TIOC4A/AUDIO_XOUT	TIOC4A
16	PC2/RD/WR#/TIOC4C/SPDIF_OUT	TIOC4C
17	PC1/RD#/TIOC4B/SPDIF_IN	TIOC4B
18	PC3/WE0#/DQML/TIOC4D	TIOC4D
19	PB16/A16/SSL00/TIOC1B	TIOC1B
20	PD10/D10/SD_D1/TIOC2A	TIOC2A
21	PE4/SCL2/TCLKA	TCLKA
22	PE5/SDA2/TCLKB	TCLKB
23	PH5/AN5/PINT5/RxD2, PD9/D9/SD_WP/TIOC1A, PB19/A19/SSISCK0/TIOC0C	PINT5, TIOC1A, TIOC0C
24	NC	-
25	PE6/SCL3/TCLKC	TCLKC
26	PE7/SDA3/TCLKD	TCLKD

表 3.3および表 3.4にアプリケーションヘッダ (JA3) 端子一覧を示します。

表3.3 アプリケーションヘッダ (JA3) 端子一覧 (1)

Pin No.	接続信号名	使用機能
1	PJ12/SSISCK3/A0/TxD4/CTx0/IETxD/SSL20	A0
2	PB1/A1/SSISCK3	A1
3	PB2/A2/SSIWS3	A2
4	PB3/A3/SSIDATA3	A3
5	PB4/A4/CTS0#	A4
6	PB5/A5/RTS0#	A5
7	PB6/A6/SCK0/SSISCK2	A6
8	PB7/A7/RxD0	A7
9	PB8/A8/TxD0	A8
10	PB9/A9/SCK1/SSIWS2	A9
11	PB10/A10/RxD1	A10
12	PB11/A11/TxD1	A11
13	PB12/A12/SCK2/SSIDATA2	A12
14	PB13/A13/RxD2	A13
15	PB14/A14/TxD2	A14
16	PB15/A15/RSPCK0/TIOC0B	A15
17	PD0/D0/SSISCK1/SIOFCK/SPBMO_1/SPBIO0_1	D0
18	PD1/D1/SSIWS1/SIOFSYNC/SPBMI_1/SPBIO1_1	D1
19	PD2/D2/SSIRxD1/SIOFRxD/SPBIO2_1	D2
20	PD3/D3/SSITxD1/SIOFTxD/SPBIO3_1	D3
21	PD4/D4/RSPCK1/SCK3/CTS1#	D4
22	PD5/D5/SSL10/TxD3/RTS1#	D5
23	PD6/D6/MOSI1/SCK4/CTS2#	D6
24	PD7/D7/MISO1/TxD4/RTS2#	D7
25	PC1/RD#/TIOC4B/SPDIF_IN	RD#
26	PC2/RD/WR#/TIOC4C/SPDIF_OUT	RD/WR#
27	PC0/CS0#/TIOC4A/AUDIO_XOUT	CS0#
28	PJ1/SD_WP/CS2#/IRQ5/AUDIO_XOUT	CS2#
29	PD8/D8/SD_CD/TIOC0A	D8
30	PD9/D9/SD_WP/TIOC1A	D9
31	PD10/D10/SD_D1/TIOC2A	D10
32	PD11/D11/SD_D0/TIOC3A	D11
33	PD12/D12/SD_CLK/IRQ2	D12
34	PD13/D13/SD_CMD/IRQ3	D13
35	PD14/D14/SD_D3	D14
36	PD15/D15/SD_D2	D15

表3.4 アプリケーションヘッダ (JA3) 端子一覧 (2)

Pin No.	接続信号名	使用機能
37	PB16/A16/SSL00/TIOC1B	A16
38	PB17/A17/MOSI0/TIOC2B	A17
39	PB18/A18/MISO0/TIOC3B	A18
40	PB19/A19/SSISCK0/TIOC0C	A19
41	PB20/A20/SSIWS0/TIOC0D	A20
42	PB21/A21/SSIRxD0/TIOC3C	A21
43	PB22/A22/SSITxD0/TIOC3D	A22
44	CKIO	CKIO
45	PC8/CS3#/IRQ7/CTx1/CTx0&CTx1, PH2/AN2/IRQ2/WAIT#	CS3#, WAIT#
46	PC7/CKE/IRQ6/CRx1/CRx0/CRx1	CKE
47	PC4/WE1#/DQMU/WDTOVF#	WE1#, DQMU
48	PC3/WE0#/DQML/TIOC4D	WE0#, DQML
49	PC6/CAS#/IRQ5/CTx0/IETxD	CAS#
50	PC5/RAS#/IRQ4/CRx0/IERxD	RAS#

表 3.5にアプリケーションヘッダ（JA5）端子一覧を示します。

表3.5 アプリケーションヘッダ（JA5）端子一覧

Pin No.	接続信号名	使用機能
1	PH4/AN4/PINT4/RxD1	AN4
2	PH5/AN5/PINT5/RxD2	AN5
3	PH6/AN6/PINT6/RxD3	AN6
4	PH7/AN7/PINT7/RxD4	AN7
5	PC6/CAS#/IRQ5/CTx0/IETxD	CTx0
6	PC5/RAS#/IRQ4/CRx0/IERxD	CRx0
7	PJ14/SSIDATA3/WDTOVF#/CTx1/CTx0&CTx1/MISO2	CTx1
8	PJ13/SSIWS3/IRQ1/RxD4/CRx1/CRx0/CRx1/MOSI2	CRx1
9	PJ0/SD_CD/IRQ4	IRQ4
10	PJ1/SD_WP/CS2#/IRQ5/AUDIO_XOUT	IRQ5
11	NC	-
12	NC	-
13	NC	-
14	NC	-
15	NC	-
16	NC	-
17	NC	-
18	NC	-
19	NC	-
20	NC	-
21	NC	-
22	NC	-
23	NC	-
24	NC	-

表 3.6にアプリケーションヘッダ（JA6）端子一覧を示します。

表3.6 アプリケーションヘッダ（JA6）端子一覧

Pin No.	接続信号名	使用機能
1	PJ9/TIOC3B/A24/RxD2/SSIWS2/DREQ0	DREQ0
2	PJ10/TIOC3C/A25/TxD2/SSIDATA2/DACK0	DACK0
3	PJ8/TIOC3A/A23/SCK2/SSISCK2/TEND0	TEND0
4	NC	-
5	-	RS232TX
6	-	RS232RX
7	PB13/A13/RxD2	RxD2
8	PB14/A14/TxD2	TxD2
9	PK1/TxD3/RTC_X2	TxD3
10	PB12/A12/SCK2/SSIDATA2	SCK2
11	PK0/SCK3/RTC_X1	SCK3
12	PH6/AN6/PINT6/RxD3	RxD3
13	PD11/D11/SD_D0/TIOC3A	TIOC3A
14	NC	-
15	NC	-
16	NC	-
17	NC	-
18	NC	-
19	NC	-
20	NC	-
21	NC	-
22	NC	-
23	-	5VCC
24	-	GND

3.1.2 コモンリングコネクタ (J1、J2、J3、J4)

R0K5726B0C000BRには、SH726Bの全信号を接続したコモンリングコネクタ実装用のスルーホール (J1、J2、J3、J4) を設けています。スルーホールには標準 MIL コネクタを接続することができ、SH726B各信号のモニタリング等に利用できます。

図 3.3にコモンリングコネクタ端子配置図を、表 3.7～表 3.10に各コネクタの端子一覧を示します。

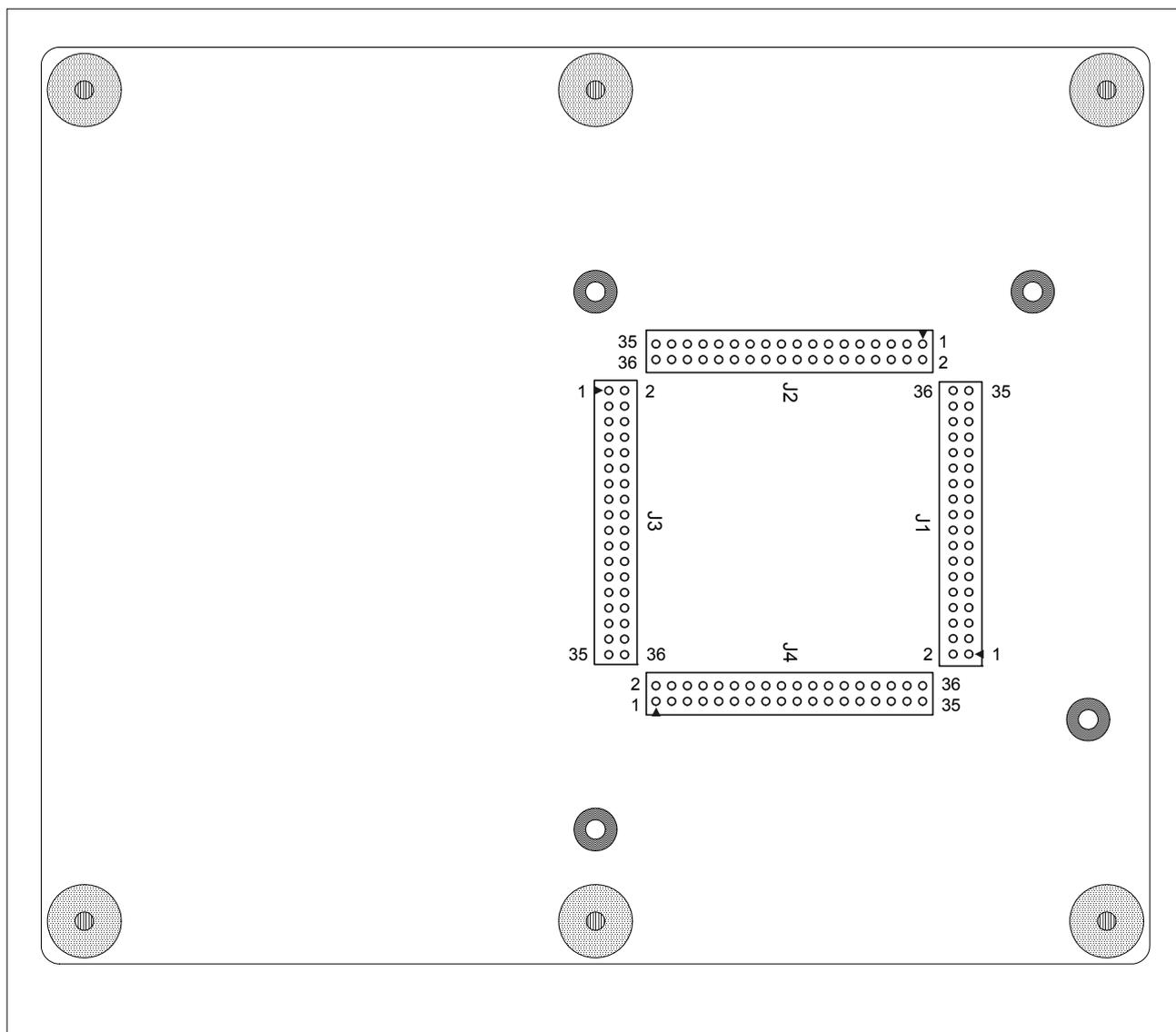


図3.3 コモンリングコネクタ端子配置図 (C 面上面図)

表3.7 コモンリングコネクタ (J1) 端子一覧

Pin No.	信号名	Pin No.	信号名
1	PD14/D14/SD_D3	2	PD15/D15/SD_D2
3	PVcc	4	PB1/A1/SSISCK3
5	Vss	6	PB2/A2/SSIWS3
7	PB3/A3/SSIDATA3	8	PB4/A4/CTS0#
9	PJ6/SD_D3/CS4#/RxD1/AUDATA2	10	PJ7/SD_D2/BS#/TxD1/AUDATA3
11	PVcc	12	PB5/A5/RTS0#
13	Vss	14	PB6/A6/SCK0/SSISCK2
15	Vcc	16	PB7/A7/RxD0
17	PB8/A8/TxD0	18	PB9/A9/SCK1/SSIWS2
19	PJ8/TIOC3A/A23/SCK2/SSISCK2/TEND0	20	PJ9/TIOC3B/A24/RxD2/SSIWS2/DREQ0
21	PJ10/TIOC3C/A25/TxD2/SSIDATA2/DACK0	22	PVcc
23	PB10/A10/RxD1	24	Vss
25	PB11/A11/TxD1	26	Vcc
27	PB12/A12/SCK2/SSIDATA2	28	PB13/A13/RxD2
29	PB14/A14/TxD2	30	PB15/A15/RSPCK0/TIOC0B
31	PB16/A16/SSL00/TIOC1B	32	PB17/A17/MOSI0/TIOC2B
33	PB18/A18/MISO0/TIOC3B	34	PVcc
35	PB19/A19/SSISCK0/TIOC0C	36	Vss

表3.8 コモンリングコネクタ (J2) 端子一覧

Pin No.	信号名	Pin No.	信号名
1	PB20/A20/SSIWS0/TIOC0D	2	PB21/A21/SSIRxD0/TIOC3C
3	PB22/A22/SSITxD0/TIOC3D	4	PK0/SCK3/RTC_X1
5	PK1/TxD3/RTC_X2	6	PF6/IRQ2/RxD3
7	PF7/IRQ3/RxD4	8	PVcc
9	CKIO	10	Vss
11	RES#	12	Vss
13	PLLVcc	14	NMI
15	Vcc	16	EXTAL ^{*1}
17	XTAL ^{*1}	18	Vss
19	PG2/DM1/PINT2 ^{*1}	20	PG3/DP1/PINT3 ^{*1}
21	Vss	22	PVcc
23	PG0/DM0/PINT0 ^{*1}	24	PG1/DP0/PINT1 ^{*1}
25	ASEMD#	26	PH0/AN0/IRQ0/VBUS
27	PH1/AN1/IRQ1/RxD0	28	PH2/AN2/IRQ2/WAIT#
29	PH3/AN3/IRQ3	30	PH4/AN4/PINT4/RxD1
31	PH5/AN5/PINT5/RxD2	32	AVss
33	PH6/AN6/PINT6/RxD3	34	AVcc
35	PH7/AN7/PINT7/RxD4	36	AVref

【注】 *1 : 0Ω抵抗 (出荷時未実装) を経由して接続されています。

表3.9 コモンリングコネクタ (J3) 端子一覧

Pin No.	信号名	Pin No.	信号名
1	TRST#	2	ASEBRKAK#/ASEBRK#
3	TDO	4	TDI
5	TMS	6	TCK
7	AUDIO_X2 *1	8	AUDIO_X1 *1
9	PVcc	10	PF0/RSPCK0/SPBCLK
11	Vss	12	PF1/SSL00/SPBSSL
13	PF2/MOSI0/SPBMO_0/SPBIO0_0	14	PF3/MISO0/SPBMI_0/SPBIO1_0
15	PJ11/TIOC3D/IRQ0/SCK4/CRx0/IERxD/ RSPCK2	16	PJ12/SSISCK3/A0/TxD4/CTx0/IETxD/SSL20
17	PVcc	18	PF4/SPBIO2_0
19	Vss	20	PF5/SPBIO3_0
21	Vcc	22	PA0/MD_CLK
23	PA1/MD_BOOT	24	PJ13/SSIWS3/IRQ1/RxD4/CRx1/ CRx0/CRx1/MOSI2
25	PJ14/SSIDATA3/WDTOVF#/CTx1/ CTx0&CTx1/MISO2	26	PJ0/SD_CD/IRQ4
27	PC0/CS0#/TIOC4A/AUDIO_XOUT	28	PVcc
29	PC1/RD#/TIOC4B/SPDIF_IN	30	Vss
31	PC2/RD/WR#/TIOC4C/SPDIF_OUT	32	Vcc
33	PC3/WE0#/DQML/TIOC4D	34	PC4/WE1#/DQMU/WDTOVF#
35	PC5/RAS#/IRQ4/CRx0/IERxD	36	PC6/CAS#/IRQ5/CTx0/IETxD

【注】 *1 : 0Ω抵抗 (出荷時未実装) を経由して接続されています。

表3.10 コモンリングコネクタ (J4) 端子一覧

Pin No.	信号名	Pin No.	信号名
1	PE0/SCL0/IRQ0	2	PE1/SDA0/IRQ1
3	PE2/SCL1/AUDIO_CLK	4	PE3/SDA1/ADTRG#
5	PE4/SCL2/TCLKA	6	PE5/SDA2/TCLKB
7	PE6/SCL3/TCLKC	8	PE7/SDA3/TCLKD
9	PC7/CKE/IRQ6/CRx1/CRx0/CRx1	10	Vss
11	PVcc	12	PC8/CS3#/IRQ7/CTx1/CTx0&CTx1
13	PD0/D0/SSISCK1/SIOFCK/SPBMO_1/ SPBIO0_1	14	PD1/D1/SSIWS1/SIOFSYNC/SPBMI_1/ SPBIO1_1
15	PD2/D2/SSIRxD1/SIOFRxD/SPBIO2_1	16	PJ1/SD_WP/CS2#/IRQ5/AUDIO_XOUT
17	PJ2/SD_D1/IRQ6/AUDCK	18	PVcc
19	PD3/D3/SSITxD1/SIOFTxD/SPBIO3_1	20	Vss
21	PD4/D4/RSPCK1/SCK3/CTS1#	22	Vcc
23	PD5/D5/SSL10/TxD3/RTS1#	24	PD6/D6/MOSI1/SCK4/CTS2#
25	PJ3/SD_D0/IRQ7/AUDSYNC#	26	PJ4/SD_CLK/CS1#/AUDATA0
27	PJ5/SD_CMD/SCK1/AUDATA1	28	PVcc
29	PD7/D7/MISO1/TxD4/RTS2#	30	Vss
31	PD8/D8/SD_CD/TIOC0A	32	PD9/D9/SD_WP/TIOC1A
33	PD10/D10/SD_D1/TIOC2A	34	PD11/D11/SD_D0/TIOC3A
35	PD12/D12/SD_CLK/IRQ2	36	PD13/D13/SD_CMD/IRQ3

3.1.3 DC電源ジャック（J5）

R0K5726B0C000BRには、DC 電源ジャック（J5）を実装しています。

図 3.4に、DC 電源ジャック端子配置図を、表 3.11に DC 電源ジャック端子名一覧を示します。

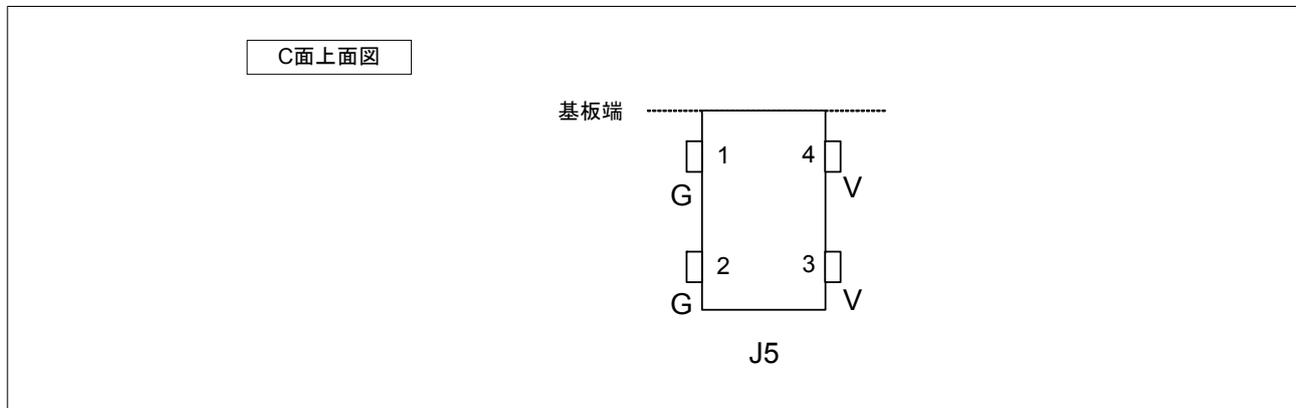


図3.4 DC 電源ジャック（J5）端子配置図

表3.11 DC 電源ジャック（J5）端子名一覧

Pin No.	信号名
1	GND
2	GND
3	+5V
4	+5V

3.1.4 H-UDIポートコネクタ (J6)

R0K5726B0C000BRには、E10A-USB エミュレータ接続用に 14 ピンの H-UDI ポートコネクタ (J6) を実装しています。

図 3.5に H-UDI ポートコネクタ (J6) 端子配置図を示します。また表 3.12に H-UDI ポートコネクタ (J6) の端子名一覧を示します。

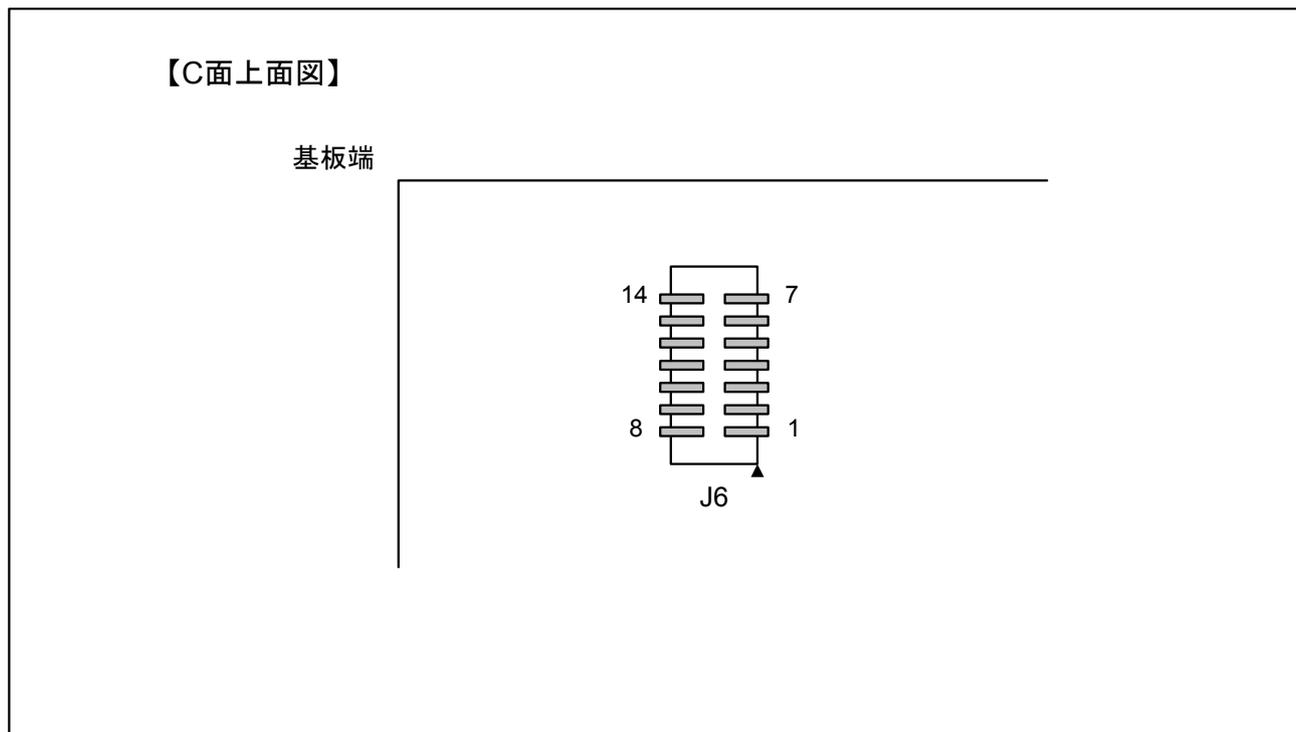


図3.5 H-UDI ポートコネクタ (J6) 端子配置図

表3.12 14 ピンH-UDI ポートコネクタ (J6) 端子名一覧

Pin No.	信号名	Pin No.	信号名
1	TCK	8	NC
2	TRST#	9	ASEMD#
3	TDO	10	GND
4	ASEBRKAK#/ASEBRK#	11	+3.3V
5	TMS	12	GND
6	TDI	13	GND
7	RES#	14	GND

3.1.5 キャラクタLCDコネクタ (J7)

R0K5726B0C000BRには、キャラクタ LCD コネクタ (J7) を実装しています。

図 3.6にキャラクタ LCD コネクタ (J7) 端子配置図を示します。また表 3.13にキャラクタ LCD コネクタ (J7) の端子名一覧を示します。

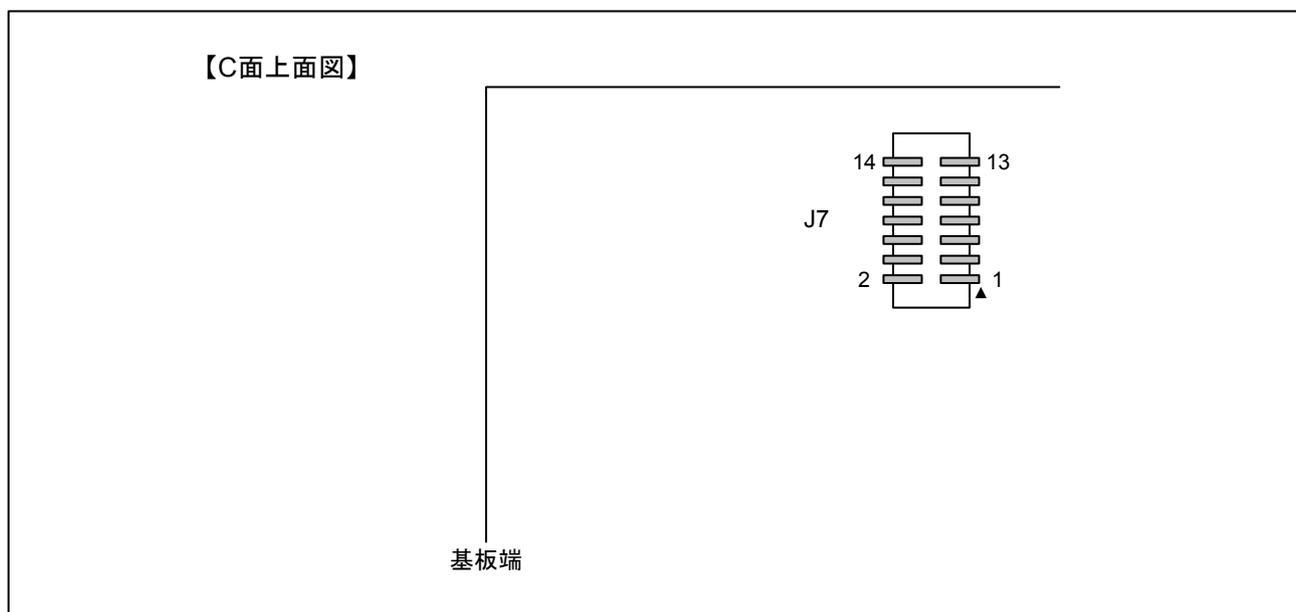


図3.6 キャラクタ LCD コネクタ (J7) 端子配置図

表3.13 キャラクタ LCD コネクタ (J7) 端子名一覧

Pin No.	信号名	Pin No.	信号名
1	GND	2	+5V
3	NC	4	LCDRS (PF0 /RSPCK0/SPBCLK)
5	LCDR/W (1kΩでプルダウン)	6	LCDE (PE0 /SCL0/IRQ0)
7	NC	8	NC
9	NC	10	NC
11	LCDD4 (PF2 /MOSI0/SPBMO_0/SPBIO0_0)	12	LCDD5 (PF3 /MISO0/SPBMI_0/SPBIO1_0)
13	LCDD6 (PF4 /SPBIO2_0)	14	LCDD7 (PF5 /SPBIO3_0)

注：太字は設定機能を示します。

3.1.6 USBコネクタ (J8、J9、J10)

R0K5726B0C000BRには、シリーズ A レセプタクルを 2 つ (J8、J9) 実装しています。また Mini-B レセプタクル (J10) を実装可能なパターンを用意してあります。

Mini-B レセプタクルを実装する場合は、シリーズ A レセプタクル (J8) の取り外しと抵抗の付け替えが必要です。詳細は第 2 章 図 2.4.1 を参照してください。実装可能な Mini-B レセプタクル部品については、第 1 章 表 1.2 を参照してください。

図 3.7 にシリーズ A レセプタクルの端子配置図を、図 3.8 に Mini-B レセプタクルの端子配置図を示します。また、表 3.14 にシリーズ A レセプタクルの端子配置表を、表 3.15 に Mini-B レセプタクルの端子配置表を示します。

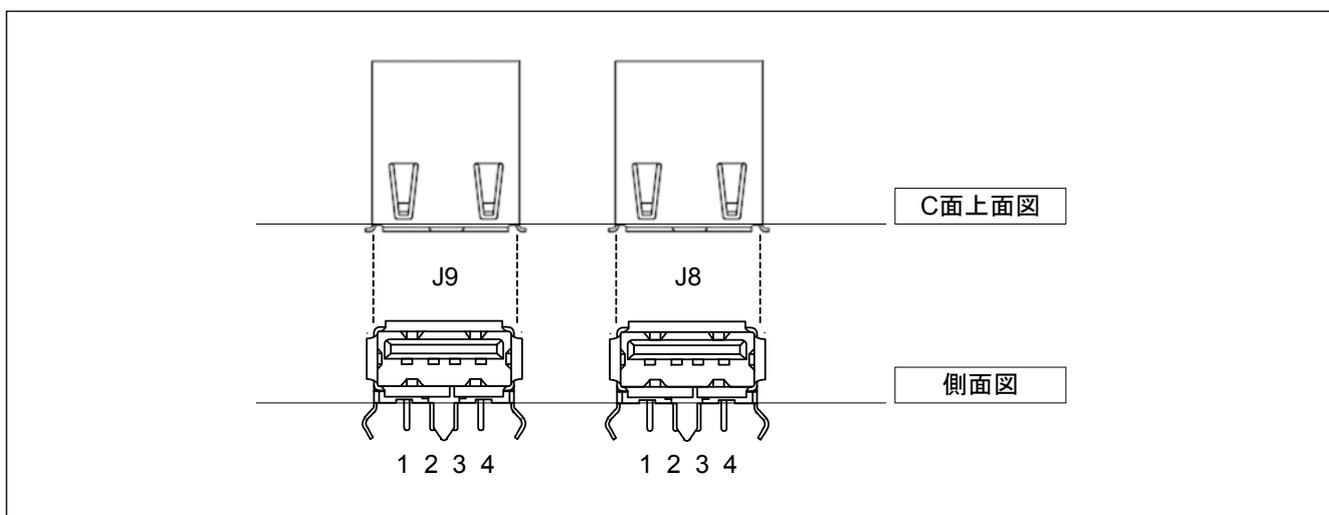


図3.7 シリーズ A レセプタクル (J8、J9) 端子配置図

表3.14 シリーズ A レセプタクル (J8、J9) 端子名一覧

ピン	信号名
1	VBUS (PH0/AN0/IRQ0/ VBUS)
2	DM (J8 : PG0/ DM0 /PINT0、J9 : PG2/ DM1 /PINT2)
3	DP (J8 : PG1/ DP0 /PINT1、J9 : PG3/ DP1 /PINT3)
4	GND

注：太字は設定機能を示します。

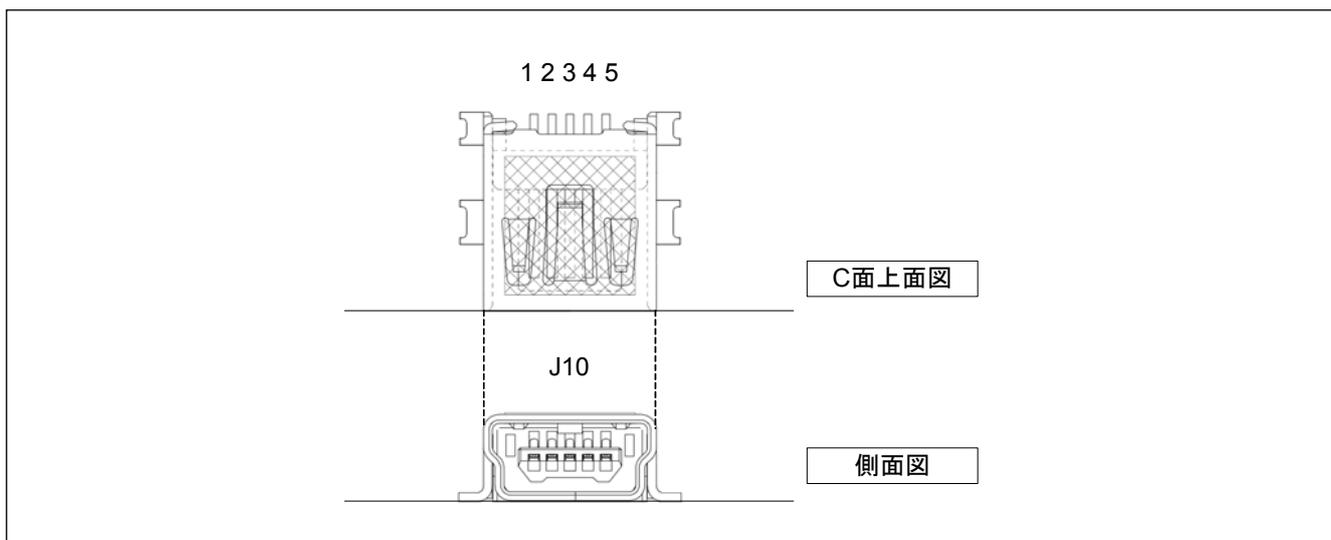


図3.8 Mini-B レセプタクル (J10) 端子配置図

表3.15 Mini-B レセプタクル (J10) 端子名一覧

ピン	信号名
1	VBUS (PH0/AN0/IRQ0/ VBUS)
2	DM (PG0/ DM0 /PINT0)
3	DP (PG1/ DP0 /PINT1)
4	ID (テスト端子 TP4 に接続)
5	GND

注：太字は設定機能を示します。

3.1.7 SDカードスロット (J11)

R0K5726B0C000BRには、SD カードスロット (J11) を実装しています。

図 3.9に SD カードスロットの端子配置図を、表 3.16に SD カードスロットの端子配置表を示します。

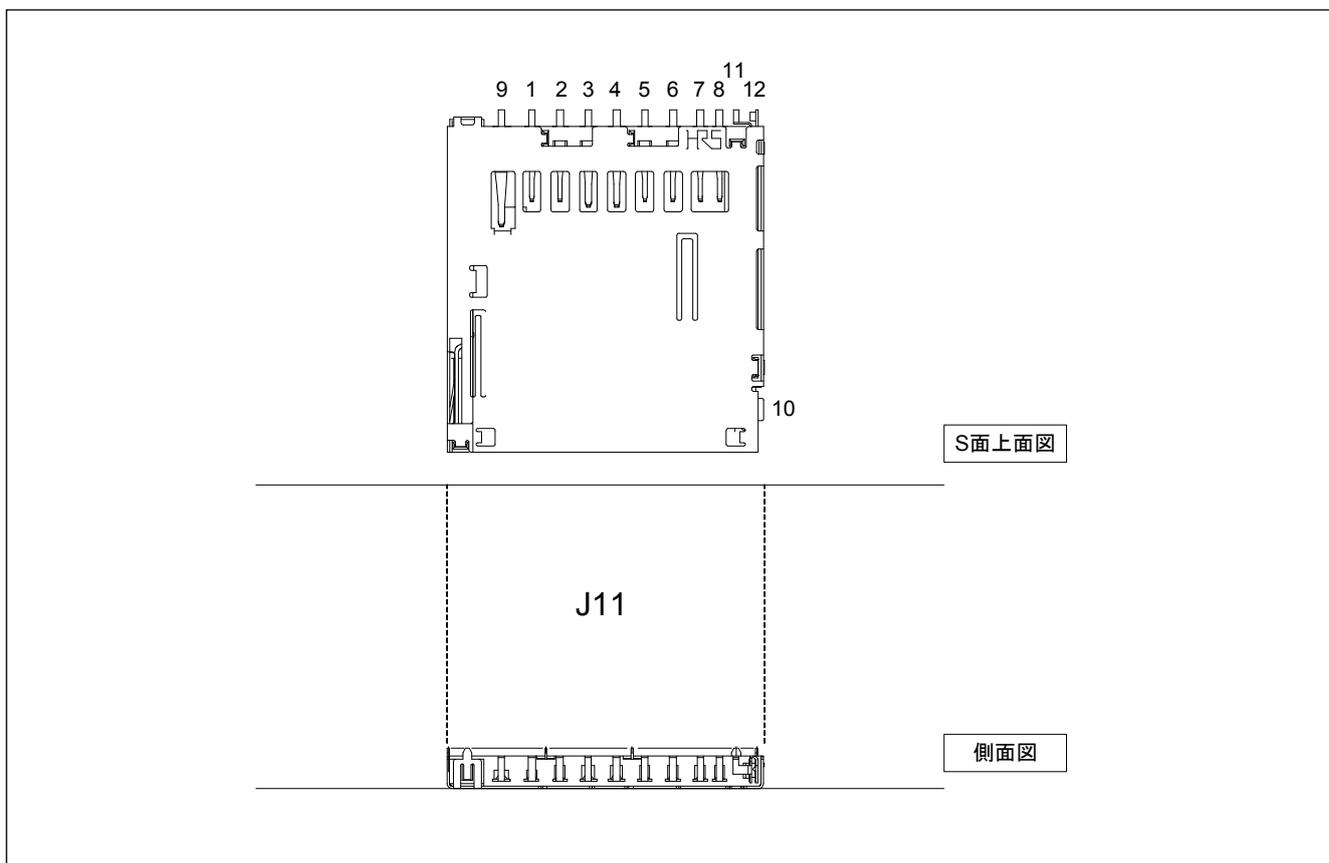


図3.9 SD カードスロット (J11) 端子配置図

表3.16 SD カードスロット (J11) 端子名一覧

ピン	信号名	ピン	信号名
1	DAT3 (PJ6/ SD_D3 /CS4#/RxD1/AUDATA2)	2	CMD (PJ5/ SD_CMD /SCK1/AUDATA1)
3	GND	4	+3.3V
5	CLK (PJ4/ SD_CLK /CS1#/AUDATA0)	6	GND
7	DAT0 (PJ3/ SD_D0 /IRQ7/AUDSYNC#)	8	DAT1 (PJ2/ SD_D1 /IRQ6/AUDCK)
9	DAT2 (PJ7/ SD_D2 /BS#/TxD1/AUDATA3)	10	WP (PJ1/ SD_WP /CS2#/IRQ5/AUDIO_XOUT)
11	CD (PJ0/ SD_CD /IRQ4)	12	COMMON (GND)

注：太字は設定機能を示します。

3.1.8 シリアルポートコネクタ (J12)

R0K5726B0C000BRには、シリアルポートコネクタ (J12) を実装しています。

シリアルポートコネクタ (J12) への配線は、オス型クロス用とメス型ストレート用を 0Ω 抵抗の付け替えて切り替えられるようになっています。出荷時はオス型コネクタを実装しており、クロス用配線になるよう抵抗を実装しています。

図 3.10にシリアルポートコネクタ (J12) 端子配置図を示します。また表 3.17にシリアルポートコネクタ (J12) の端子名一覧を示します。共に出荷時の、オス型クロス配線時の場合です。

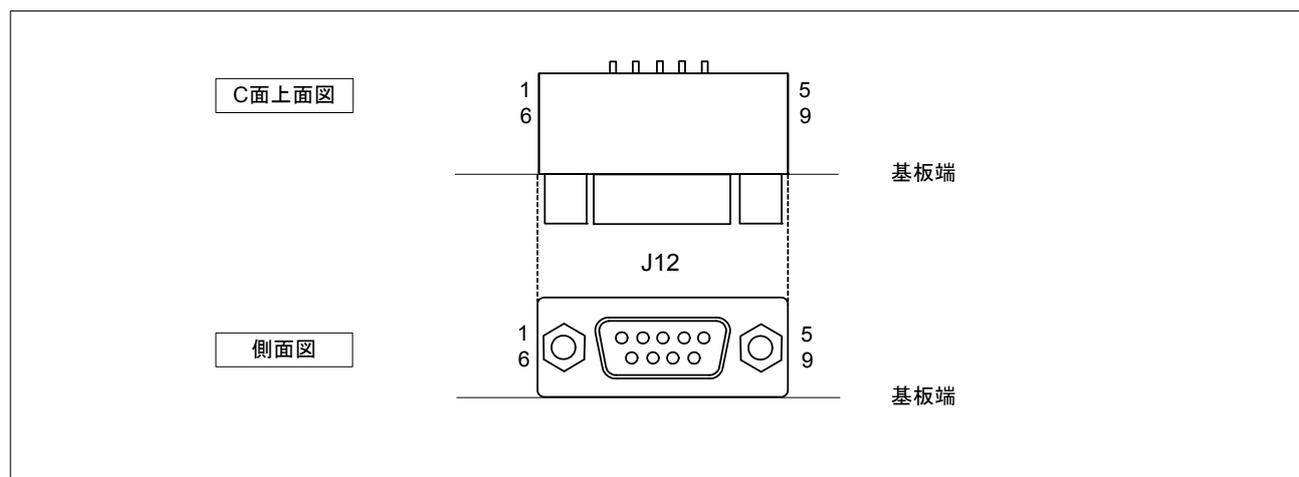


図3.10 シリアルポートコネクタ (J12) 端子配置図

表3.17 シリアルポートコネクタ (J12) 端子名一覧

Pin No.	信号名	Pin No.	信号名
1	NC	6	DSR
2	RXD (PH6/AN6/PINT6/ RxD3)	7	RTS
3	TXD (PK1/ TxD3 /RTC_X2)	8	CTS
4	DTR	9	NC
5	GND		

注：太字は設定機能を示します。

【注】 4ピン–6ピン間、および7ピン–8ピン間はループバック接続されています。

3.1.9 外部電源供給コネクタ（J13、J14、J15、J16、J20）

R0K5726B0C000BRでは、DC 電源ジャック（J5）を使用せず外部から直接デジタル 5V、デジタル 3.3V、アナログ 3.3V およびデジタル 1.25V を供給するための外部電源供給コネクタを用意しています。J13～J16 は出荷時未実装です。

出荷時の状態で、DC 電源ジャック（J5）の代わりに外部電源供給コネクタ（J13）から 5V 電源を供給することで、R0K5726B0C000BRを動作させることができます。また、0Ω 抵抗の実装変更で、外部電源供給コネクタ（J14、J15、J16）からデジタル 3.3V、デジタル 1.25V、アナログ 3.3V を供給して動作させることも可能です。外部電源供給コネクタ（J20）には CD デッキ用のデジタル 8V を供給してください。

図 3.11 に外部電源供給コネクタ（J13、J14、J15、J16、J20）の端子配置図を示します。また表 3.18～表 3.22 に外部電源供給コネクタ（J13、J14、J15、J16、J20）の端子名一覧を示します。

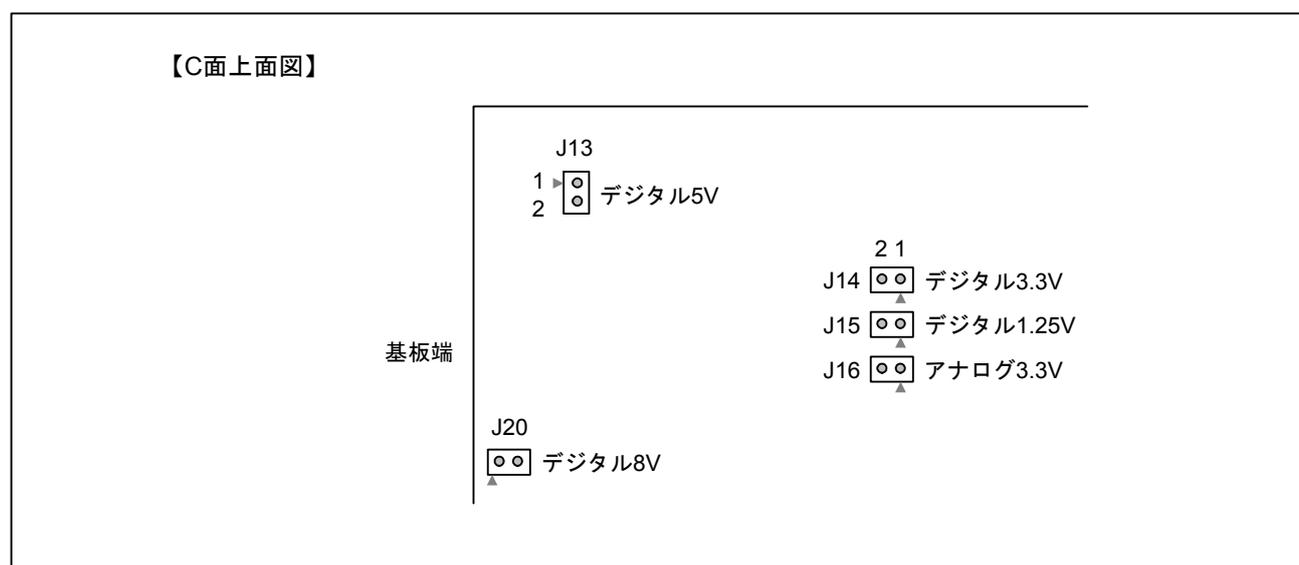


図3.11 外部電源供給コネクタ（J13、J14、J15、J16、J20）端子配置図

表3.18 外部電源供給コネクタ（J13）端子名一覧

Pin No.	信号名	Pin No.	信号名
1	5VCC	2	GND

【注】 外部電源供給コネクタ（J13）から 5VCC を供給する場合は、DC 電源ジャック（J5）からは電源供給しないでください。J5、J13 両方同時に電源を供給した場合、R0K5726B0C000BRが破損する恐れがあります。

表3.19 外部電源供給コネクタ（J14）端子名一覧

Pin No.	信号名	Pin No.	信号名
1	3VCC	2	GND

【注】 外部電源供給コネクタ（J14）から 3VCC を供給する場合は、0Ω 抵抗 R143 を必ず取り外してください。R143 を実装したまま J14 から電源を供給した場合、R0K5726B0C000BRが破損する恐れがあります。

表3.20 外部電源供給コネクタ（J15）端子名一覧

Pin No.	信号名	Pin No.	信号名
1	1.25VCC	2	GND

【注】 外部電源供給コネクタ（J15）から 1.25VCC を供給する場合は、0Ω 抵抗 R145 を必ず取り外してください。R145 を実装したまま J15 から電源を供給した場合、R0K5726B0C000BRが破損する恐れがあります。

表3.21 外部電源供給コネクタ（J16）端子名一覧

Pin No.	信号名	Pin No.	信号名
1	AVcc	2	GND

【注】 外部電源供給コネクタ（J16）から AVcc を供給する場合は、0Ω抵抗 R134 を必ず取り外してください。R134 を実装したまま J16 から電源を供給した場合、R0K5726B0C000BRが破損する恐れがあります。

表3.22 外部電源供給コネクタ（J20）端子名一覧

Pin No.	信号名	Pin No.	信号名
1	8VCC	2	GND

3.1.10 ラインアウトピンジャック (J17、J19)

R0K5726B0C000BRには、ラインアウトピンジャック (J17、J19) を実装しています。

図 3.12にラインアウトピンジャックの端子配置図を、表 3.23にラインアウトピンジャックの端子配置表を示します。

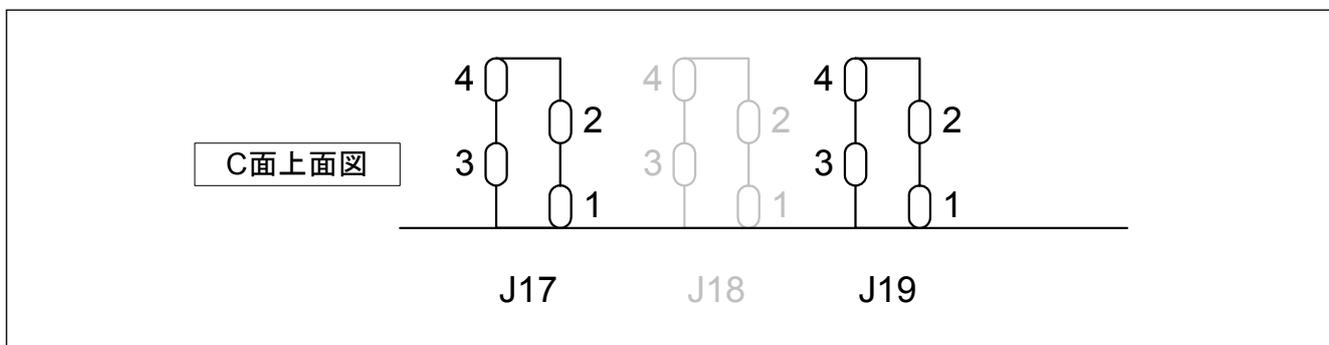


図3.12 ラインアウトピンジャック (J17、J19) 端子配置図

表3.23 ラインアウトピンジャック (J17、J19) 端子名一覧

ピン	信号名	ピン	信号名
1	GND	2	AOUTL (D/A 変換器のアナログ出力 L 端子)
3	AOUTR (D/A 変換器のアナログ出力 R 端子)	4	NC

3.1.11 マイクインピンジャック (J18)

R0K5726B0C000BRには、マイクインピンジャック (J18) を実装しています。

図 3.13にマイクインピンジャックの端子配置図を、表 3.24にマイクインピンジャックの端子配置表を示します。

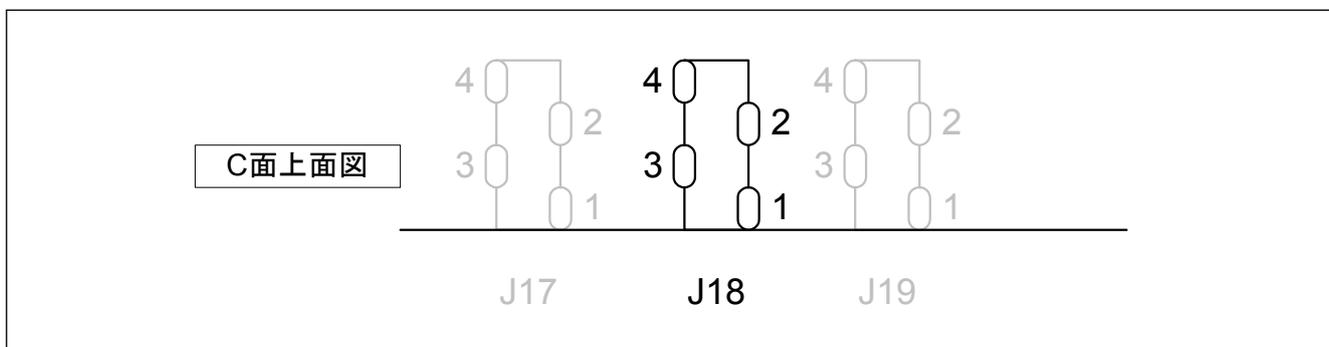


図3.13 マイクインピンジャック (J18) 端子配置図

表3.24 マイクインピンジャック (J18) 端子名一覧

ピン	信号名	ピン	信号名
1	GND	2	AOUTL (D/A 変換器のアナログ出力 L 端子)
3	AOUTR (D/A 変換器のアナログ出力 R 端子)	4	NC

3.1.12 CDデッキコネクタ (J21)

R0K5726B0C000BRには、CD デッキ接続用にフレキシコネクタ (J21) を実装しています。

図 3.14に CD デッキコネクタの端子配置図を、表 3.25に CD デッキコネクタの端子配置表を示します。

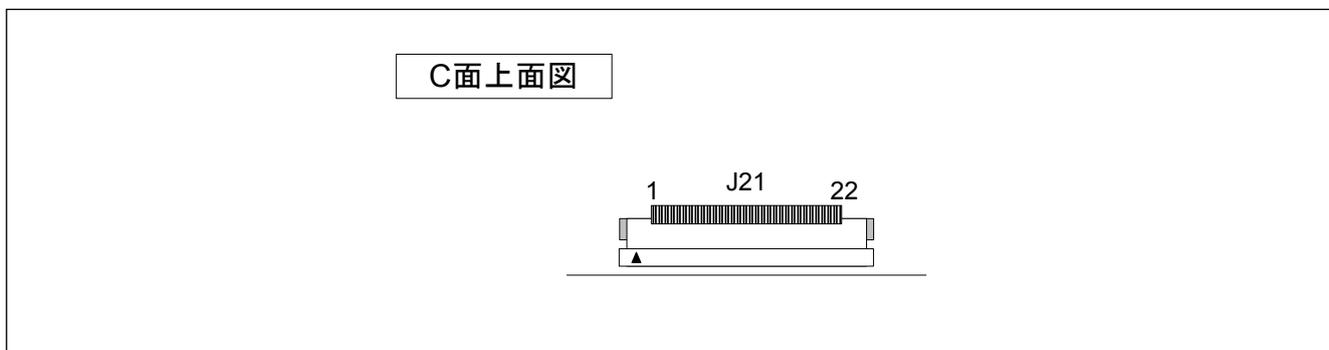


図3.14 CD デッキ接続用フレキシコネクタ (J21) 端子配置図

表3.25 CD デッキ接続用フレキシコネクタ (J21) 端子名一覧

ピン	信号名	ピン	信号名
1	GND	2	GND
3	+8V	4	+8V
5	FLAG6 (PE1 /SDA0/IRQ1)	6	NC
7	CDRST (リセット IC の出力を接続)	8	GND
9	+3.3V	10	+3.3V
11	GND	12	CDFS (PJ11 /TIOC3D/IRQ0/SCK4/CRx0/ IERxD/RSPCK2)
13	CDSI (PB17/A17/ MOSI0 /TIOC2B)	14	CDCK (PB15/A15/ RSPCK0 /TIOC0B)
15	CDSO (PB18/A18/ MISO0 /TIOC3B)	16	NC
17	IIS_BCK (PJ12/ SSI SCK3/A0/TxD4/CTx0/ IETxD/SSL20)	18	IIS_LRCK (PJ13/ SSI WS3/IRQ1/RxD4/CRx1/ CRx0&CRx1/MOSI2)
19	IIS_DATA (PJ14/ SSI DATA3/WDTOVF/CTx1/ CTx0&CTx1/MISO2)	20	BLKCK (PH7/AN7/ PINT7 /RxD4)
21	TRANS (PE3 /SDA1/ADTRG#)	22	NC

注：太字は設定機能を示します。

3.1.13 LANコネクタ (J23)

R0K5726B0C000BRには、LAN コネクタ (J23) を実装しています。

図 3.15に LAN コネクタの端子配置図を、表 3.26に LAN コネクタの端子配置表を示します。

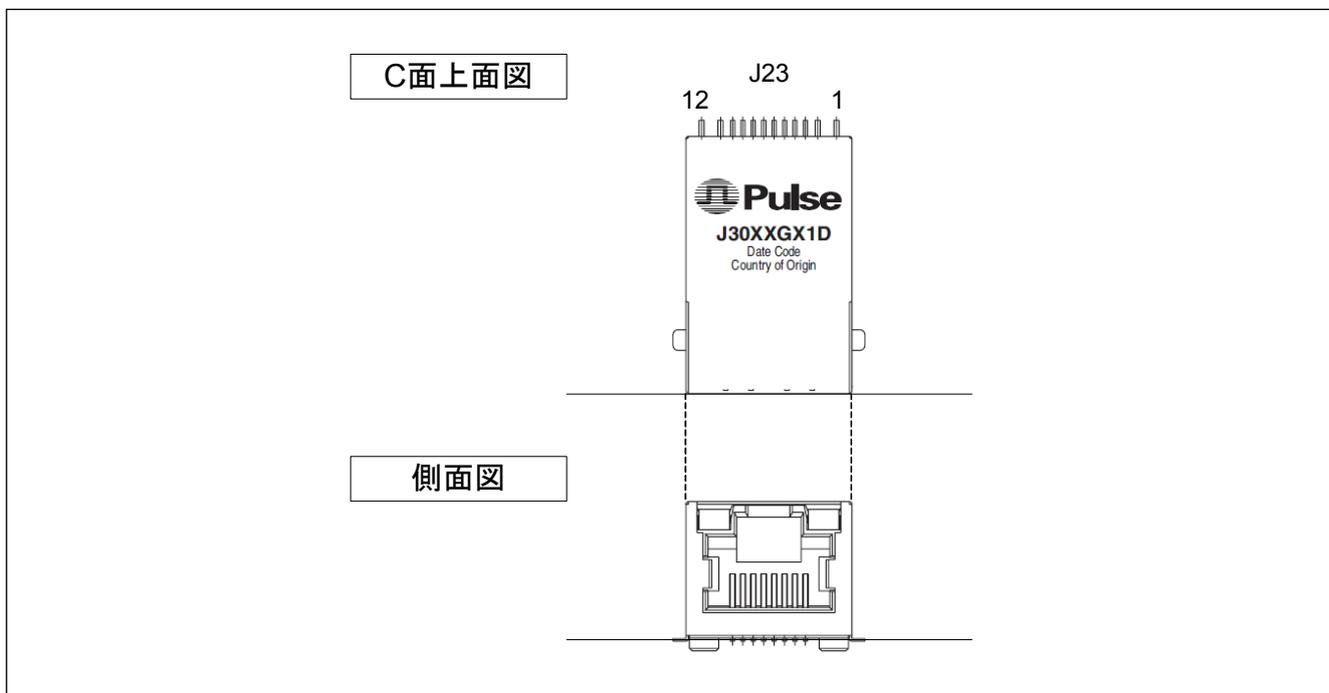


図3.15 LAN コネクタ (J23) 端子配置図

表3.26 LAN コネクタ (J23) 端子名一覧

ピン	信号名	ピン	信号名
1	TX+	2	TX-
3	RX+	4	NC
5	NC	6	RX-
7	NC	8	NC
9	LED1-K	10	LED1-A
11	LED2-K	12	LED2-A

3.1.14 CANポートコネクタ (J24)

R0K5726B0C000BRには、CANポートコネクタ (J24) を実装しており、CANの送信、受信を行うことができます。

図 3.16に CANポートコネクタ (J24) 端子配置図を示します。また表 3.27に CANポートコネクタ (J24) の端子名一覧を示します。

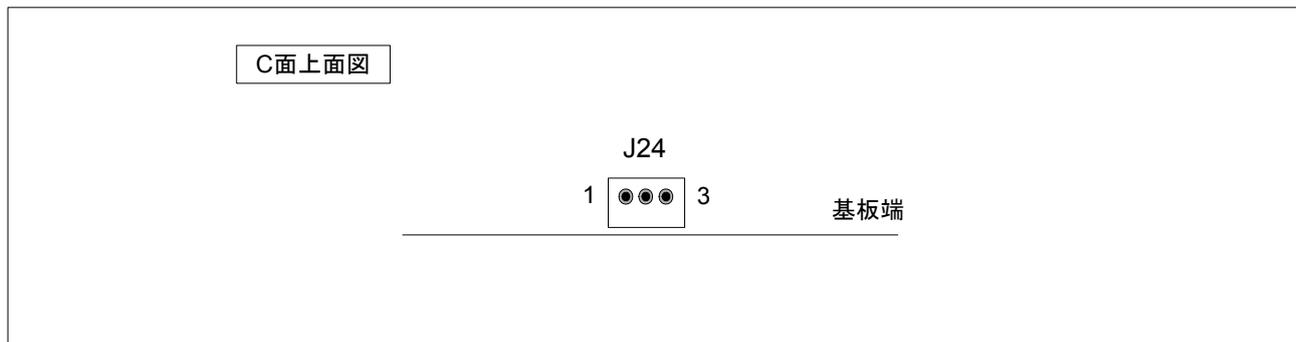


図3.16 CANポートコネクタ (J24) 端子配置図

表3.27 CANポートコネクタ (J24) 端子名一覧

Pin No.	信号名
1	CANH
2	GND
3	CANL

3.1.15 外部拡張コネクタ 1 (J22)

R0K5726B0C000BRには、外部拡張コネクタ 1 (J22) を実装するためのスルーホールを設けています。図 3.17に外部拡張コネクタ 1の端子配置図を、表 3.28に外部拡張コネクタ 1の端子配置表を示します。

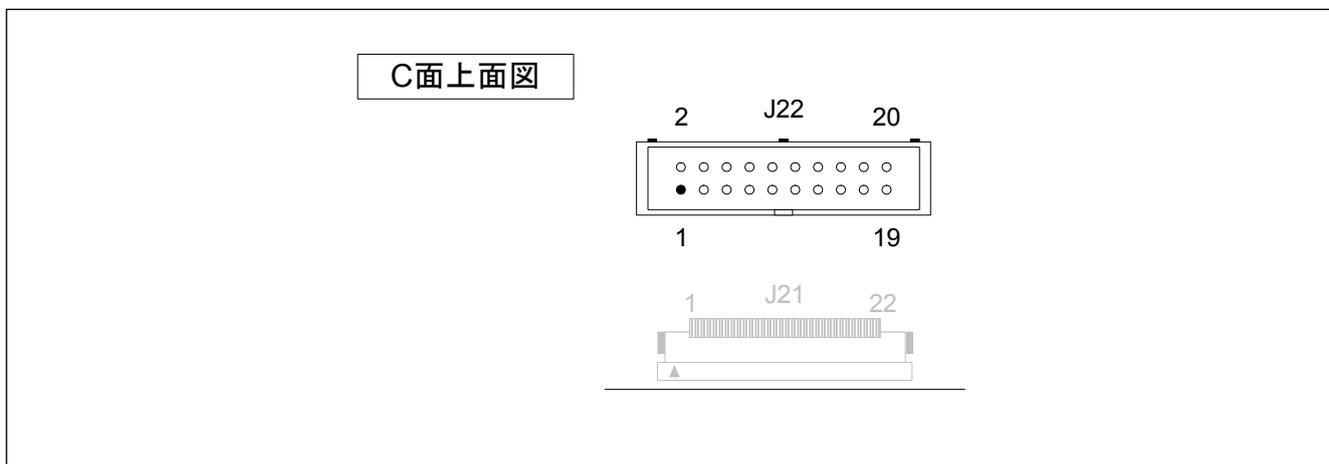


図3.17 外部拡張コネクタ 1 (J22) 端子配置図

表3.28 外部拡張コネクタ 1 (J22) 端子名一覧

ピン	信号名	ピン	信号名
1	GND	2	GND
3	+5V	4	汎用ポート (PJ0/SD_CD/IRQ4)
5	汎用ポート (PE1/SDA0/IRQ1)	6	汎用ポート (PJ1/SD_WP/CS2#/IRQ5/AUDIO_XOUT)
7	汎用ポート (PJ3/SD_D0/IRQ7/AUDSYNC#)	8	汎用ポート (PJ2/SD_D1/IRQ6/AUDCK)
9	+3.3V	10	+3.3V
11	GND	12	汎用ポート (PJ11/TIOC3D/IRQ0/SCK4/ CRx0/IERxD/RSPCK2)
13	TxD (PJ7/SD_D2/BS#/TxD1/AUDATA3)	14	SCK (PJ5/SD_CMD/SCK1/AUDATA1)
15	RxD (PJ6/SD_D3/CS4#/RxD1/AUDATA2)	16	SSISCK (PJ12/SSISCK3/A0/TxD4/CTx0/ IETxD/SSL20)
17	SSIWS (PJ13/SSIWS3/IRQ1/RxD4/CRx1/ CRx0&CRx1/MOSI2)	18	SSIDATA (PJ14/SSIDATA3/WDTOVF/CTx1/ CTx0&CTx1/MISO2)
19	割り込み入力 (PH7/AN7/PINT7/RxD4)	20	汎用ポート (PE3/SDA1/ADTRG#)

注：太字は設定機能を示します。

3.1.16 外部拡張コネクタ 2 (J25)

R0K5726B0C000BRには、外部拡張コネクタ 2 (J25) を実装するためのスルーホールを設けています。図 3.18に外部拡張コネクタ 2の端子配置図を、表 3.29に外部拡張コネクタ 2の端子配置表を示します。

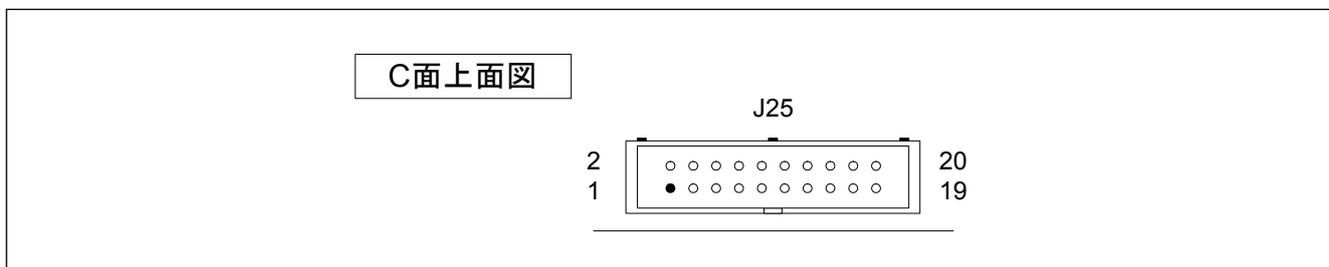


図3.18 外部拡張コネクタ 2 (J25) 端子配置図

表3.29 外部拡張コネクタ 2 (J25) 端子名一覧

ピン	信号名	ピン	信号名
1	AUDIO_XOUT	2	GND
3	GND	4	AUDIO_CLK (PE2/SCL1/AUDIO_CLK)
5	SCL (PE4/SCL2/TCLKA)	6	+3.3V
7	SDA (PE5/SDA2/TCLKB)	8	汎用ポート (PC7/CKE/IRQ6/CRx1/CRx0/CRx1)
9	+3.3V	10	SSISCK (PD0/D0/SSISCK1/SIOFSCK/ SPBMO_1/SPBIO0_1)
11	SSIWS (PD1/D1/SSIWS1/SIOFSYNC/ SPBMI_1/SPBIO1_1)	12	SSIRxD (PD2/D2/SSIRxD1/SIOFRxD/SPBIO2_1)
13	SSITxD (PD3/D3/SSITxD1/SIOFTxD/SPBIO3_1)	14	+5V
15	+5V	16	CTS (PD4/D4/RSPCK1/SCK3/CTS1#)
17	RTS (PD5/D5/SSL10/TxD3/RTS1#)	18	RxD (PB10/A10/RxD1)
19	TxD (PB11/A11/TxD1)	20	GND

注：太字は設定機能を示します。

3.1.17 外部拡張コネクタ 3 (J26)

R0K5726B0C000BRには、外部拡張コネクタ 3 (J26) を実装するためのスルーホールを設けています。図 3.19に外部拡張コネクタ 3の端子配置図を、表 3.30に外部拡張コネクタ 3の端子配置表を示します。

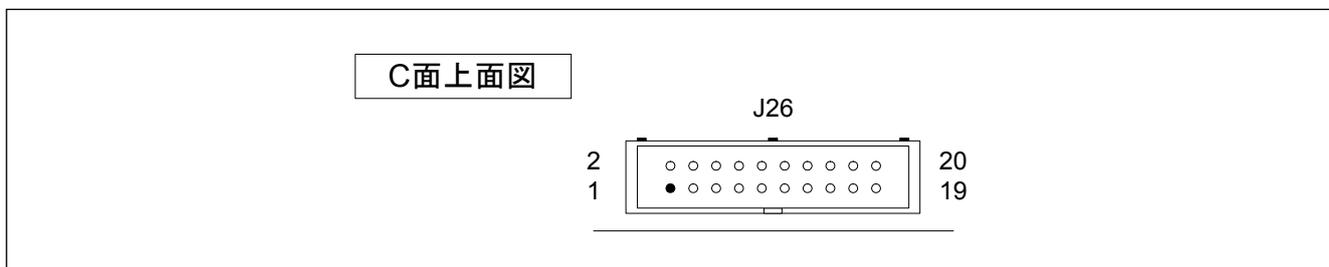


図3.19 外部拡張コネクタ 3 (J26) 端子配置図

表3.30 外部拡張コネクタ 3 (J26) 端子名一覧

ピン	信号名	ピン	信号名
1	GND	2	GND
3	汎用ポート (PC6 /CAS#/IRQ5/CTx0/IETxD)	4	汎用ポート (PC5 /RAS#/IRQ4/CRx0/IERxD)
5	汎用ポート (PC4 /WE1#/DQMU/WDTOVF#)	6	汎用ポート (PC3 /WE0#/DQML/TIOC4D)
7	汎用ポート (PC2 /RD/WR#/TIOC4C/SPDIF_OUT)	8	汎用ポート (PC1 /RD#/TIOC4B/SPDIF_IN)
9	+3.3V	10	+3.3V
11	CTS (PD6/D6/MOSI1/SCK4/ CTS2#)	12	RTS (PD7/D7/MISO1/TxD4/ RTS2#)
13	RxD (PB13/A13/ RxD2)	14	TxD (PB14/A14/ TxD2)
15	+5V	16	+5V
17	NC	18	NC
19	NC	20	NC

注：太字は設定機能を示します。

3.2 操作部品概要

R0K5726B0C000BRには、操作系部品としてプッシュスイッチ、LED およびポテンシオメータを実装しています。

図 3.20にR0K5726B0C000BRの操作部品配置図を示します。

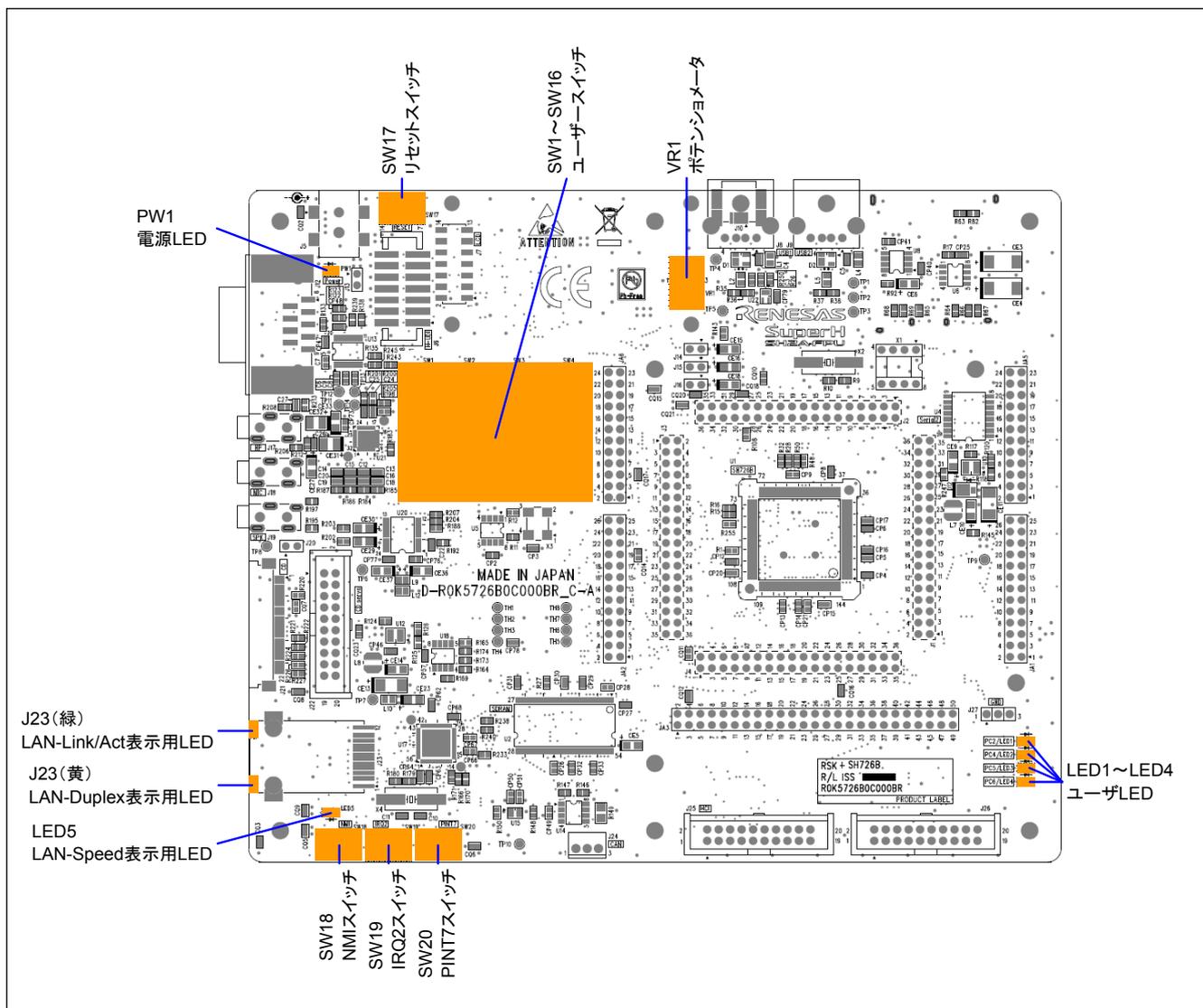


図3.20 R0K5726B0C000BR操作部品配置図

3.2.1 プッシュスイッチ

R0K5726B0C000BRには、プッシュスイッチを 20 個実装しています。
表 3.31に実装スイッチ一覧を示します。

表3.31 R0K5726B0C000BR実装スイッチ一覧表

番号	機能	備考
SW1-16	キー入力スイッチ	詳細は、2.6章を参照してください
SW17	リセットスイッチ	詳細は、2.9章を参照してください
SW18	NMIスイッチ	詳細は、2.7章を参照してください
SW19	IRQ2スイッチ	詳細は、2.7章を参照してください
SW20	PINT7スイッチ	詳細は、2.7章を参照してください

3.2.2 LED

R0K5726B0C000BRには、LED を 8 個実装しています。
表 3.32に実装 LED 一覧を示します。

表3.32 R0K5726B0C000BR実装 LED 一覧表

番号	色	機能
PW1	青	電源LED (5V電源供給時に点灯)
LED1	緑	ユーザLED (PC2が"L"出力時に点灯)
LED2	橙	ユーザLED (PC4が"L"出力時に点灯)
LED3	赤	ユーザLED (PC5が"L"出力時に点灯)
LED4	赤	ユーザLED (PC6が"L"出力時に点灯)
LED5	赤	LANのSpeed表示LED (100Mbps通信時に点灯)
J23 (黄)	黄	LANのDuplex表示LED (全二重通信時に点灯)
J23 (緑)	緑	LANのLink/Activity表示LED (リンクおよび通信時に点灯)

3.2.3 ポテンショメータ

R0K5726B0C000BRには、AN1 入力評価用のポテンショメータ 1 個を実装しています。

表 3.33に、R0K5726B0C000BRに実装されているポテンショメータの型式を示します。精度その他の詳しい仕様についてはメーカーのデータシートを参照してください。

表3.33 ポテンショメータ

番号	型名	メーカー名
VR1	CT-6ETV10KΩ	日本電産コパル電子株式会社

3.3 外形寸法

図 3.21および図 3.22にR0K5726B0C000BR C 面上面図の外形寸法図を、図 3.23にR0K5726B0C000BR C 面透視図の外形寸法図を示します。

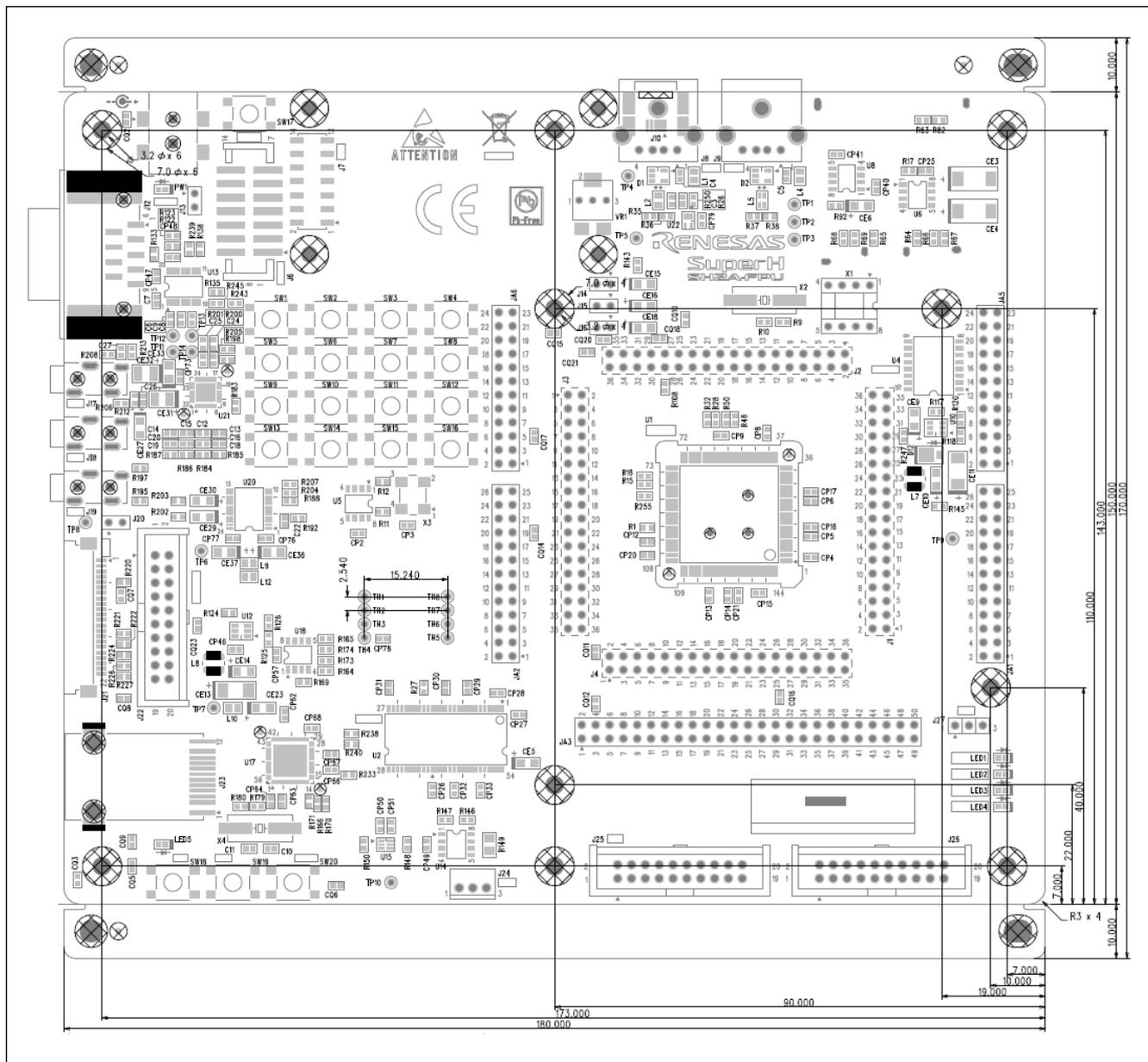


図3.21 R0K5726B0C000BR外形寸法図 1 (C 面上面図)

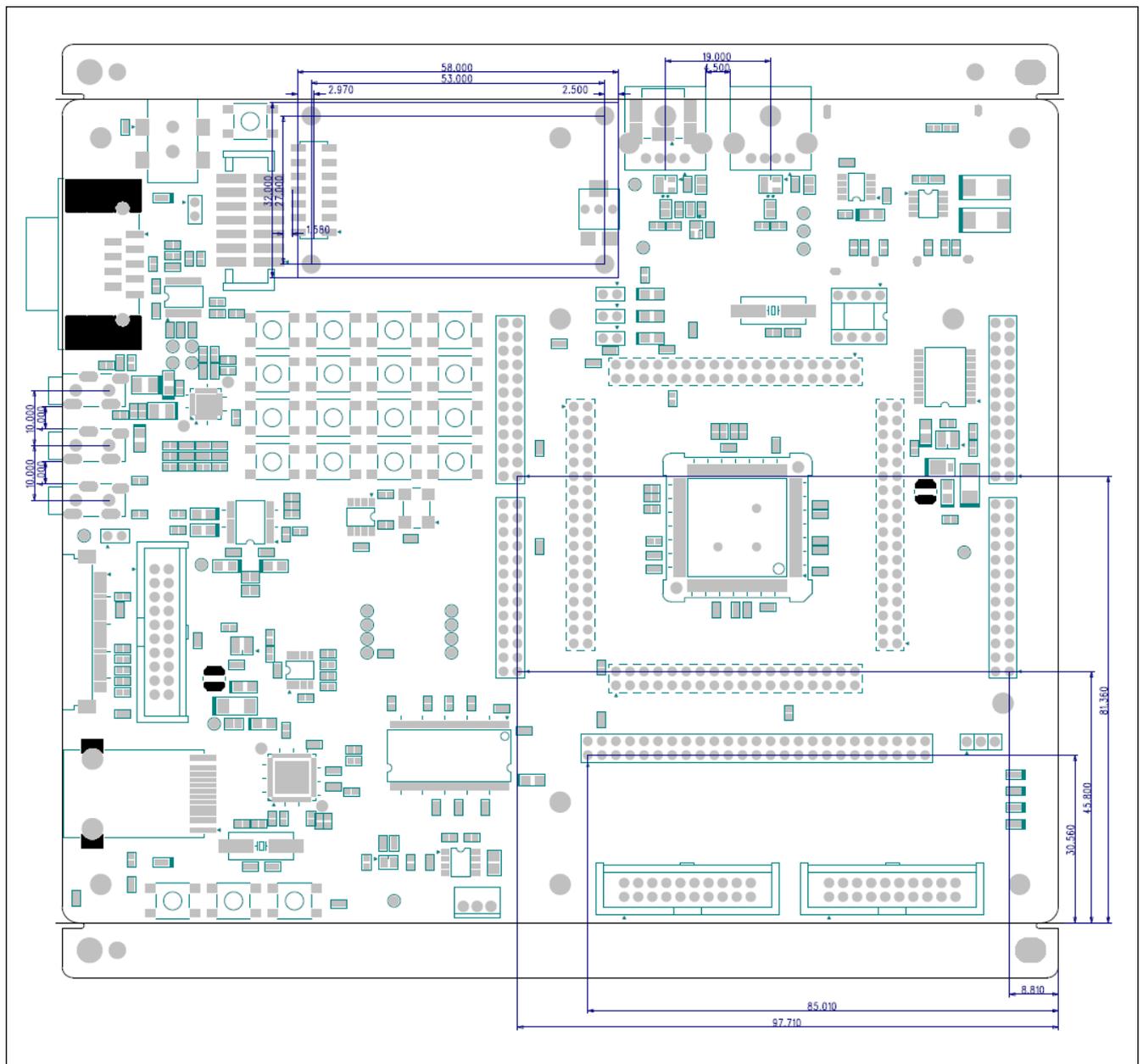


図3.22 R0K5726B0C000BR外形寸法図 2 (C 面上面図)

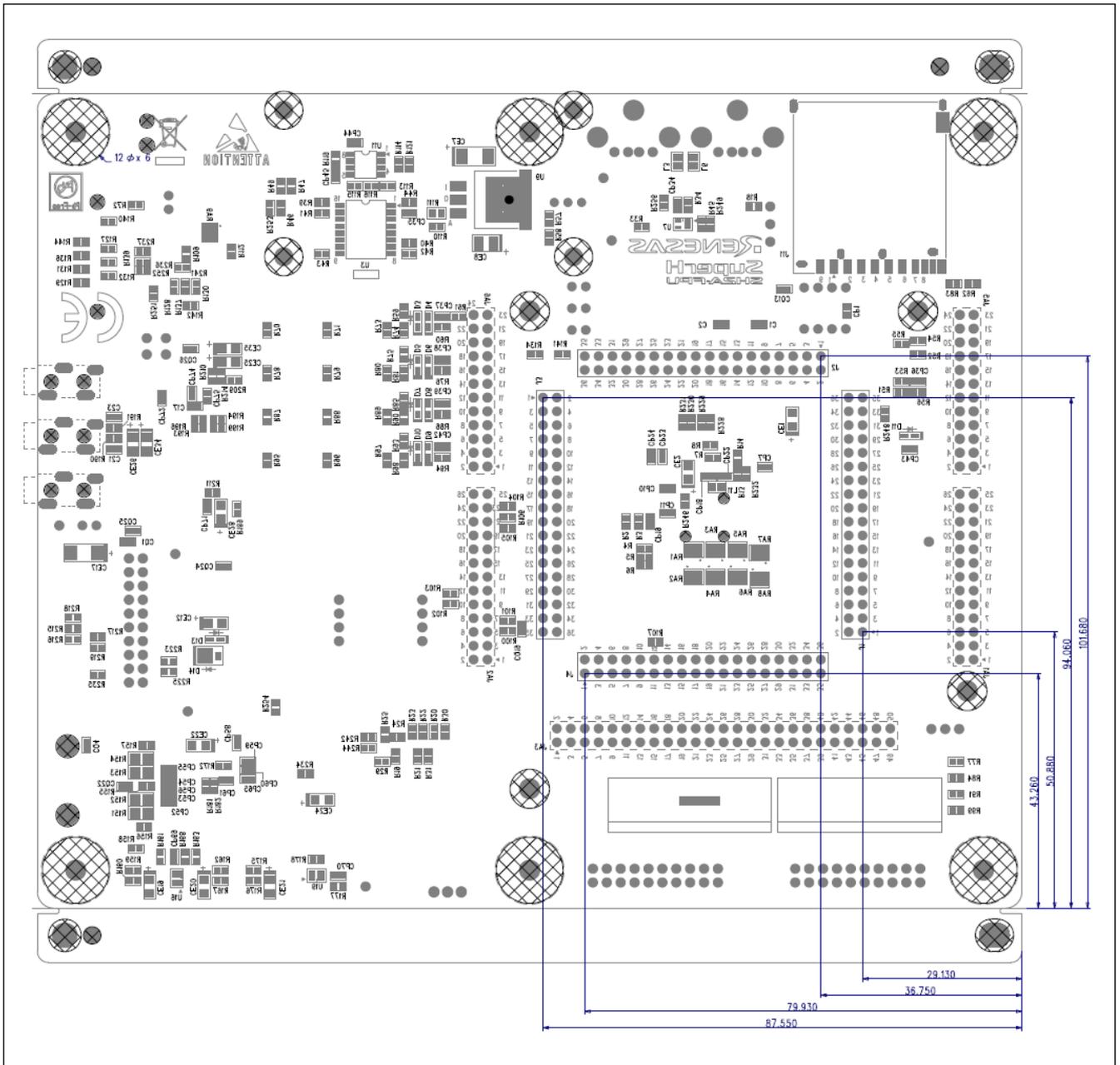


図3.23 R0K5726B0C000BR外形寸法図 3 (C 面透視図)

付録 R0K5726B0C000BR接続図

SH726B CPU board R0K5726B0C000BR SCHEMATICS

TITLE

INDEX
 CPU SH726B, Clock
 Memory/Character LCD/USB/Port
 (SDRAM/Serial-flash/SD)
 Common Ring Connector/
 Application Header
 H-UDI/Reset/Power/Serial/CAN
 Push Switch/LAN/Audio
 CD/External Connector

PAGE

1
 2
 3
 4
 5
 6
 7

Note:

 Digital GND (GND)

 Analog GND (AVss)

 Not mounted

5VCC = Digital 5V

3VCC = Digital 3.3V

PVcc = 3.3V for CPU

1.2VCC = 1.25V

1.25VCC = 1.25V for CPU

PLLVcc = 1.25V for PLL

AVcc = Analog 3.3V

AVref = 3.3V for ADC Voltage Reference

A3VCC = Analog 3.3V for WM8978

8VCC = 8V for CD Drive

R = Fixed Resistors

RA = Resistor Array

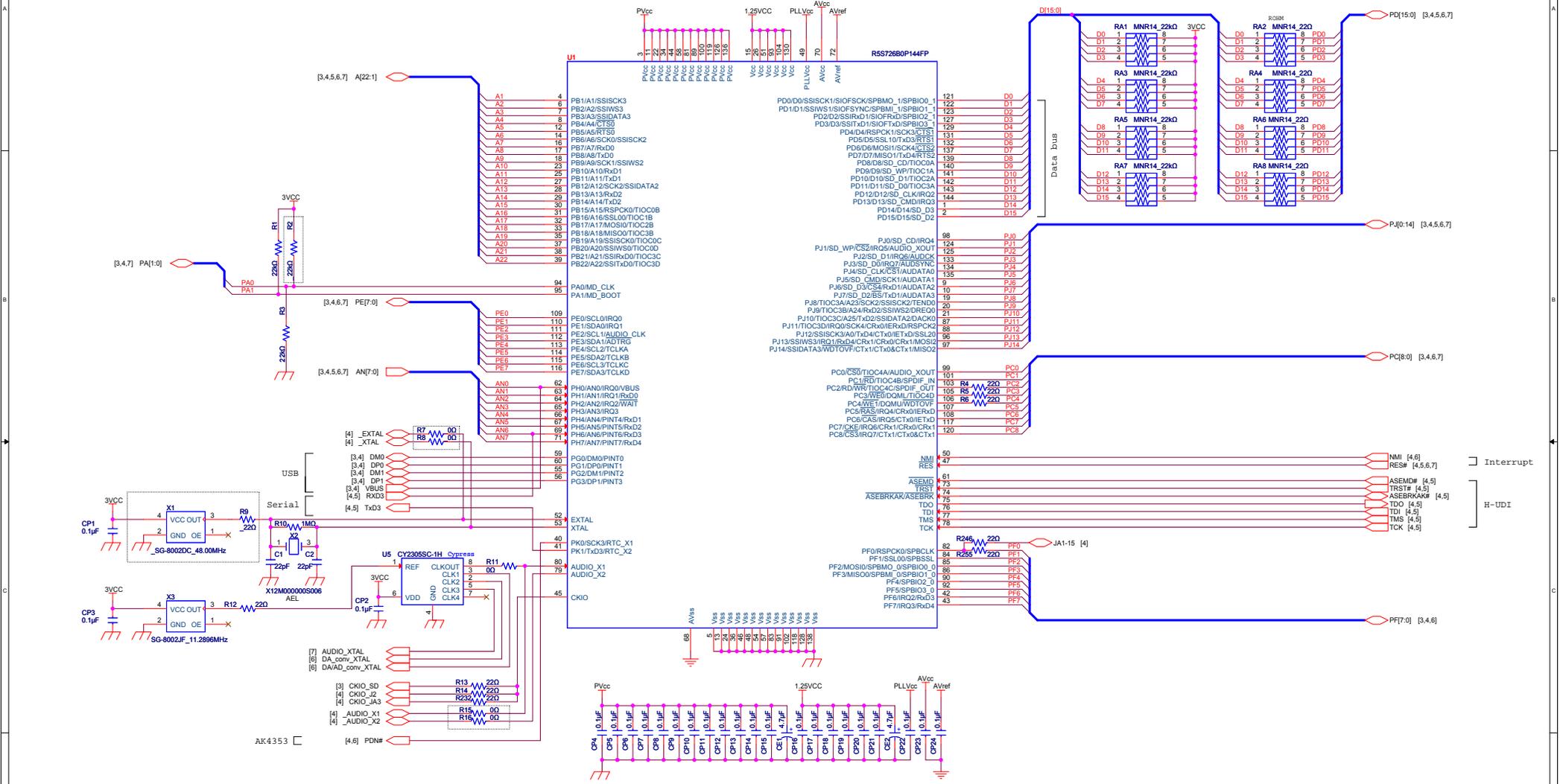
C = Ceramic Caps

CE = Tantalum Electrolytic Caps

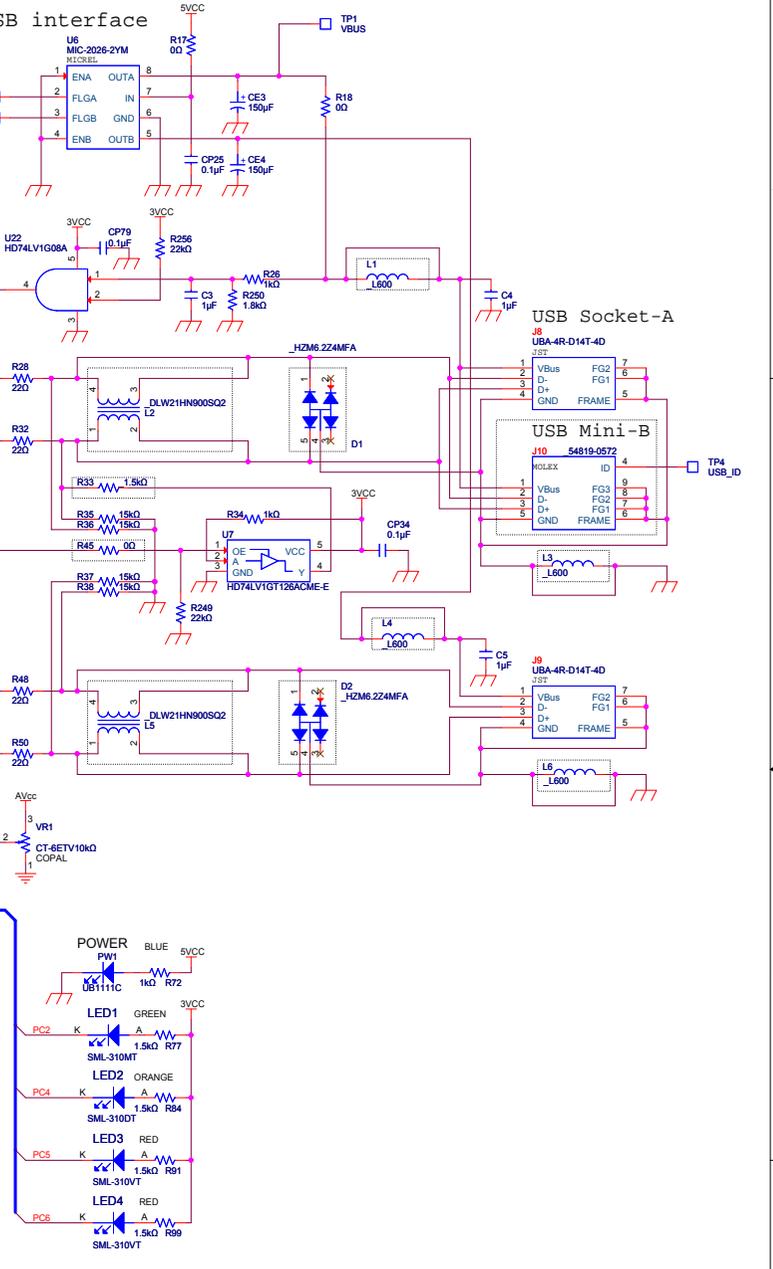
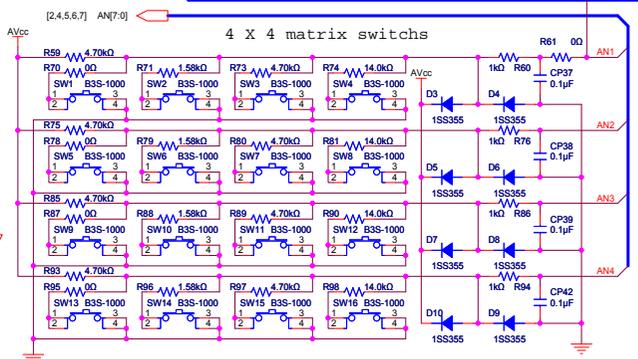
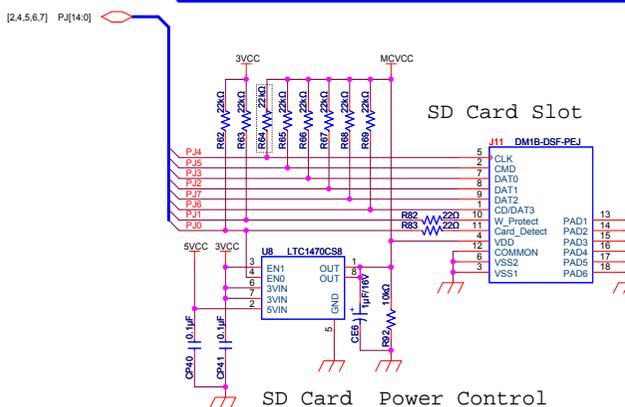
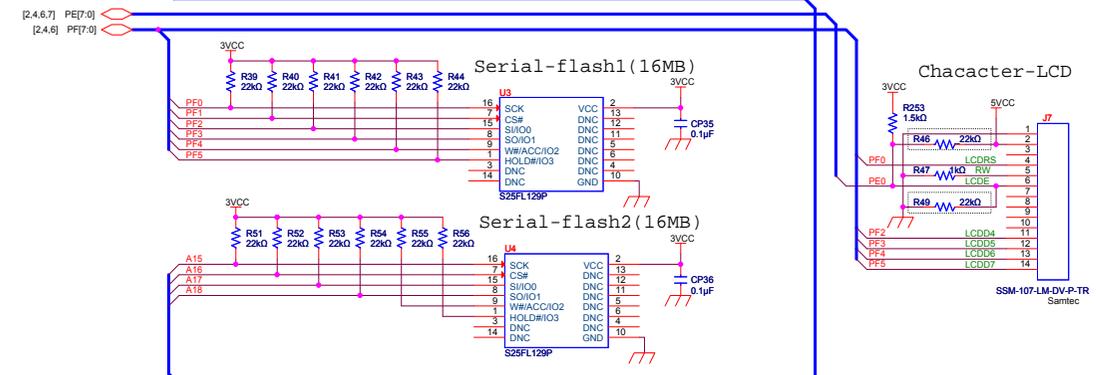
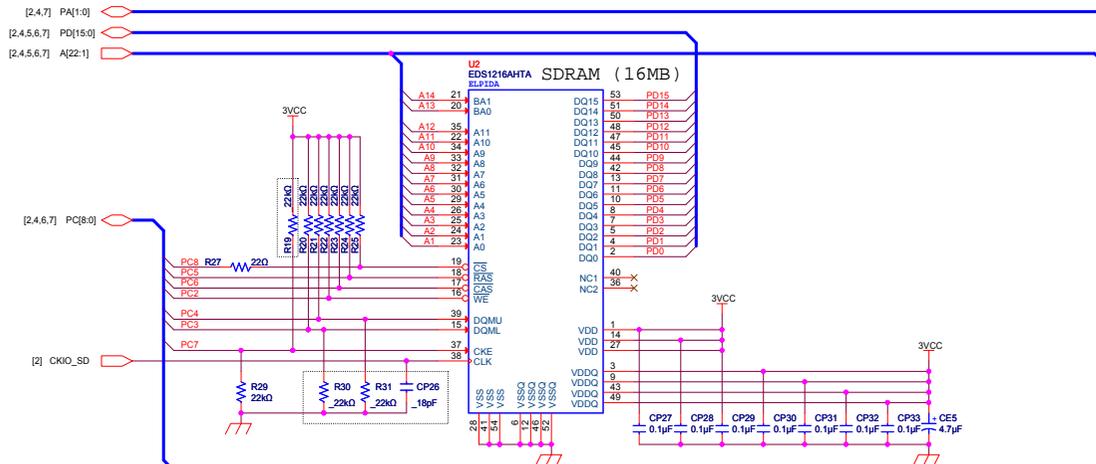
CP = Decoupling Caps

L = Inductor

CHANGE			Renesas Solutions Corp.				R0K5726B0C000BR
	SCALE		DRAWN	CHECKED	DESIGNED	APPROVED	INDEX (1 / 7)
	DATE	13-02-19					D-R0K5726B0C000BR_C-A-R03



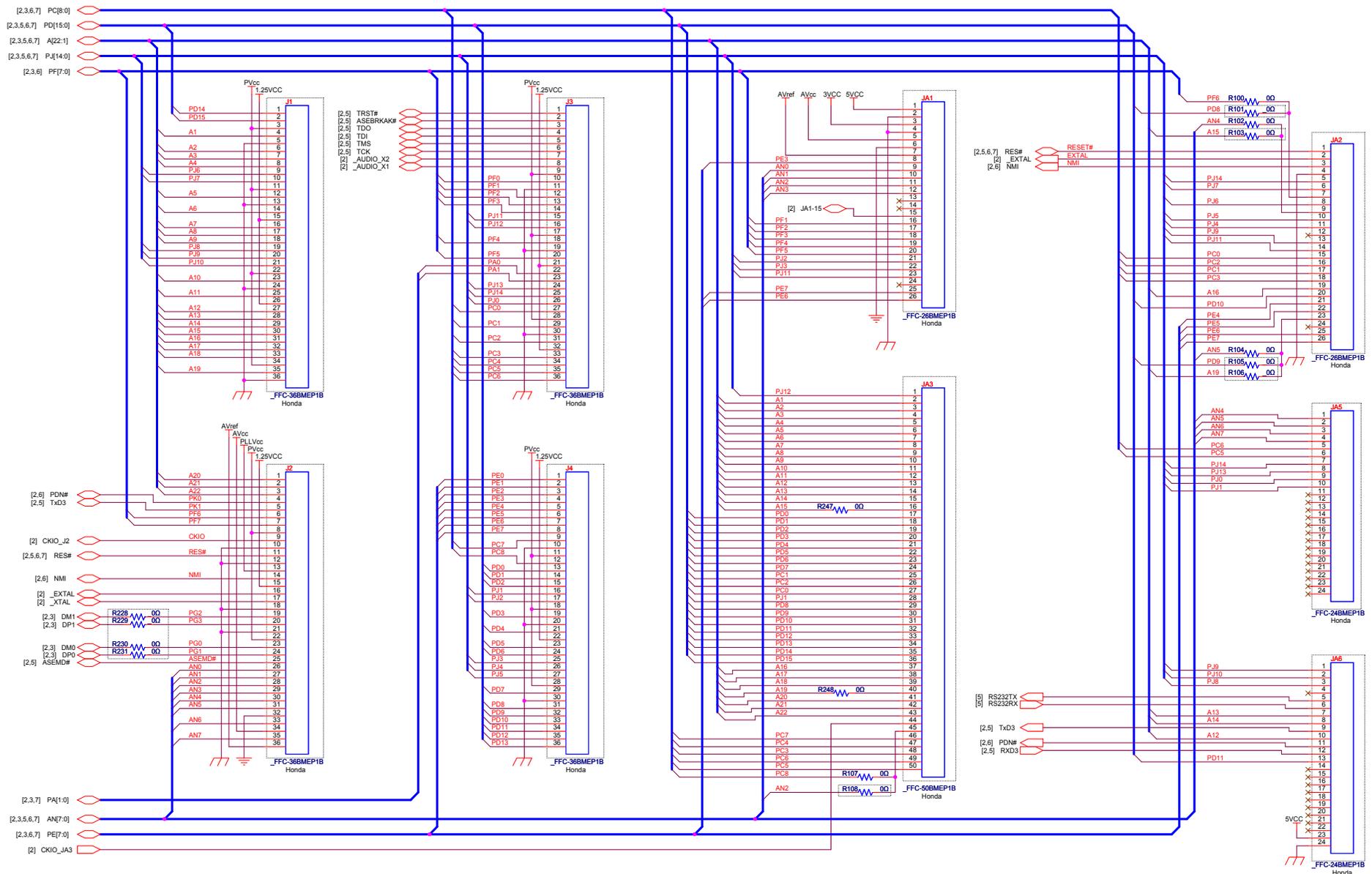
CHANGE	Renesas Solutions Corp.				R0K5726B0C000BR	
					CPU SH726B, clock	
	SCALE		DRAWN	CHECKED	DESIGNED	APPROVED
	DATE	13-02-19				
					(2 / 7)	
D-R0K5726B0C000BR_C-A-R03						



CHANGE	Renesas Solutions Corp.				R0K5726B0C000BR Memory, Character LCD, USB Port (3 / 7) D-R0K5726B0C000BR_C-A-R03
	SCALE	DRAWN	CHECKED	DESIGNED	
	DATE	13-02-19			

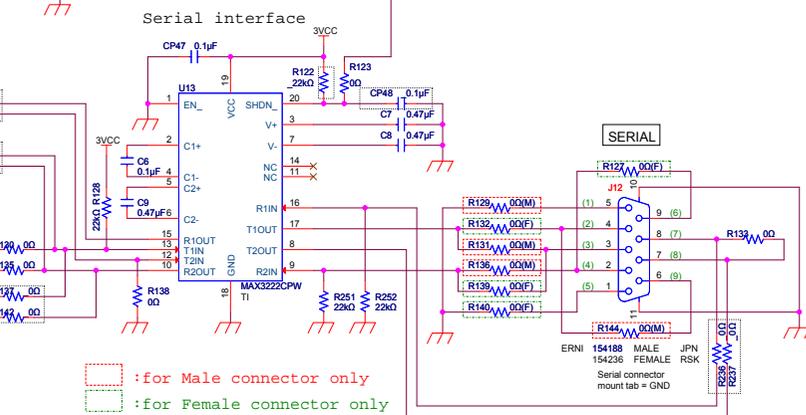
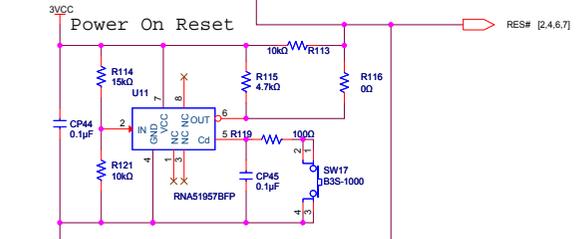
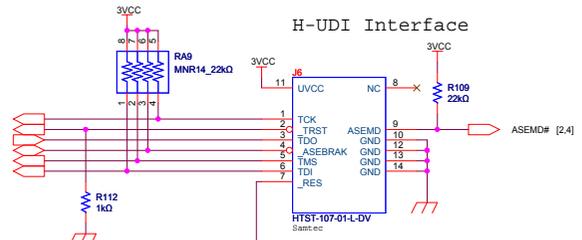
SH726B Ring Connector

SH726B Expansion Connector

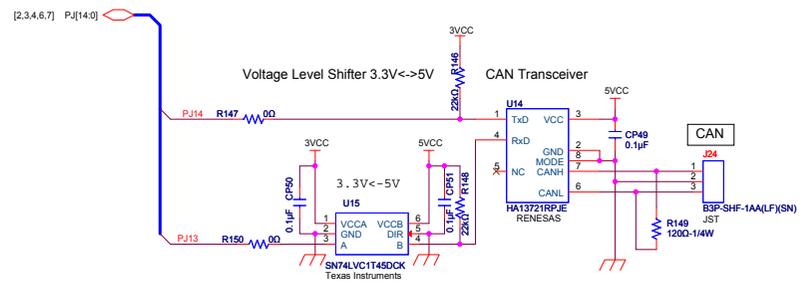


CHANGE	Renesas Solutions Corp.				R0K5726B0C000BR		
					Ext. Connector (4 / 7)		
	SCALE		DRAWN	CHECKED	DESIGNED	APPROVED	D-R0K5726B0C000BR_C-A-R03
	DATE 13-02-19						

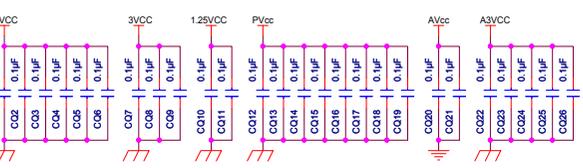
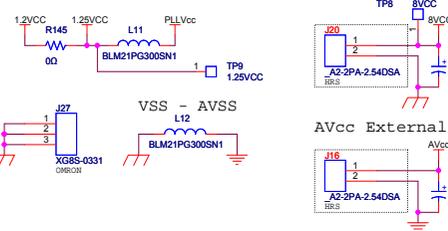
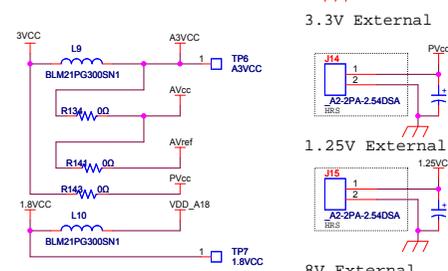
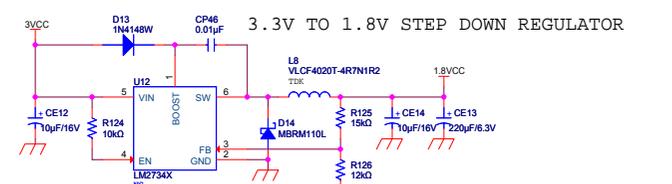
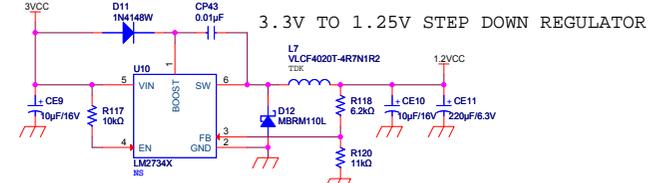
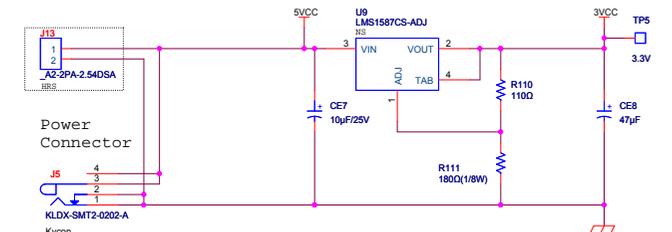
[2,4] TCK
 [2,4] TRST#
 [2,4] TDO
 [2,4] ASEBRKAK#
 [2,4] TMS
 [2,4] TDI



 :for Male connector only
 :for Female connector only

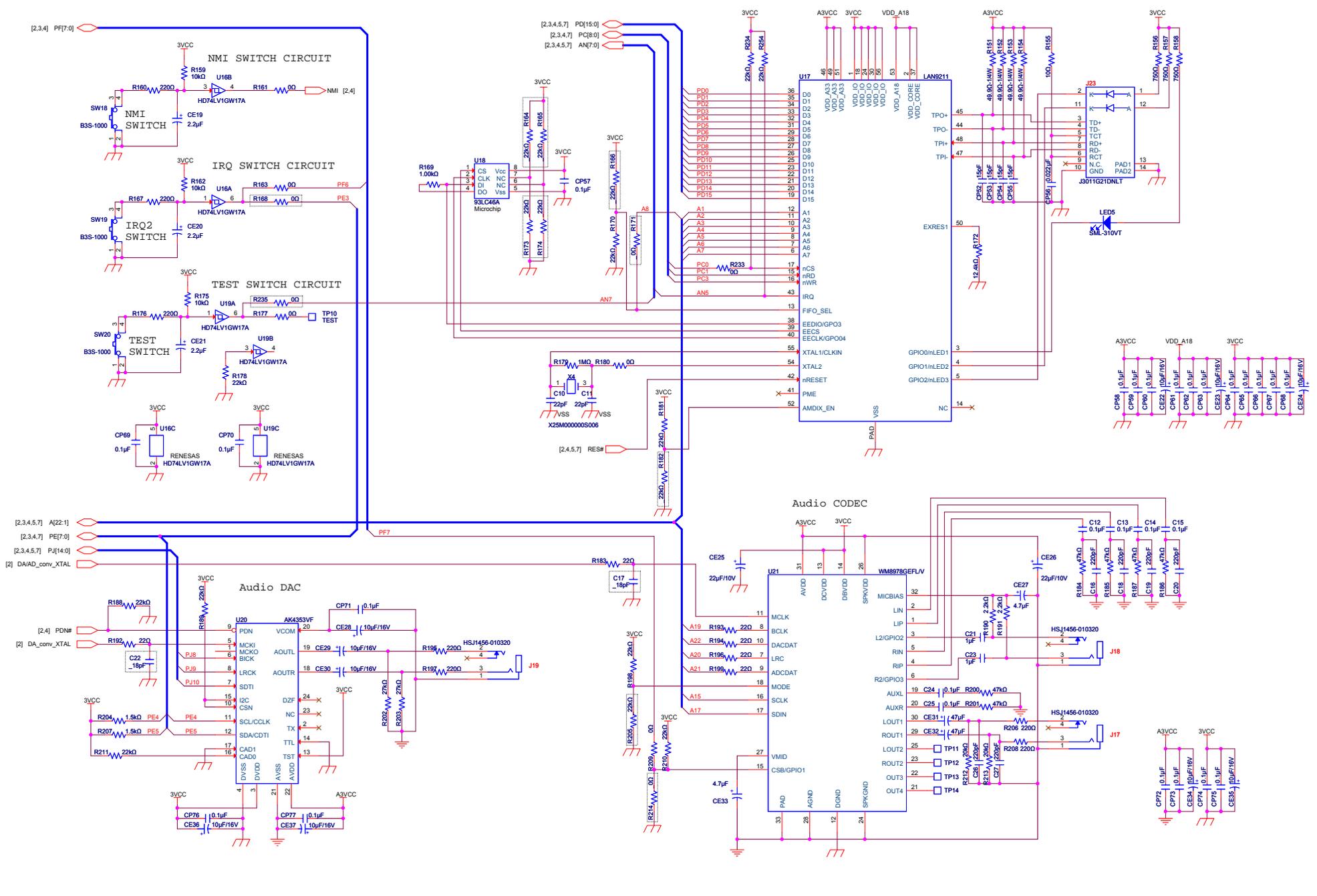


5V To 3.3V Linear Regulator



CHANGE	Renesas Solutions Corp.				R0K5726B0C000BR H-UDI, Power, Reset, Serial, CAN (5 / 7)	
	SCALE	DRAWN	CHECKED	DESIGNED	APPROVED	D-R0K5726B0C000BR_C-A-R03
	DATE	13-02-19				

LAN interface



CHANGE

Renesas Solutions Corp.

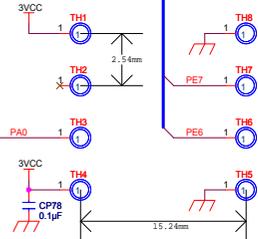
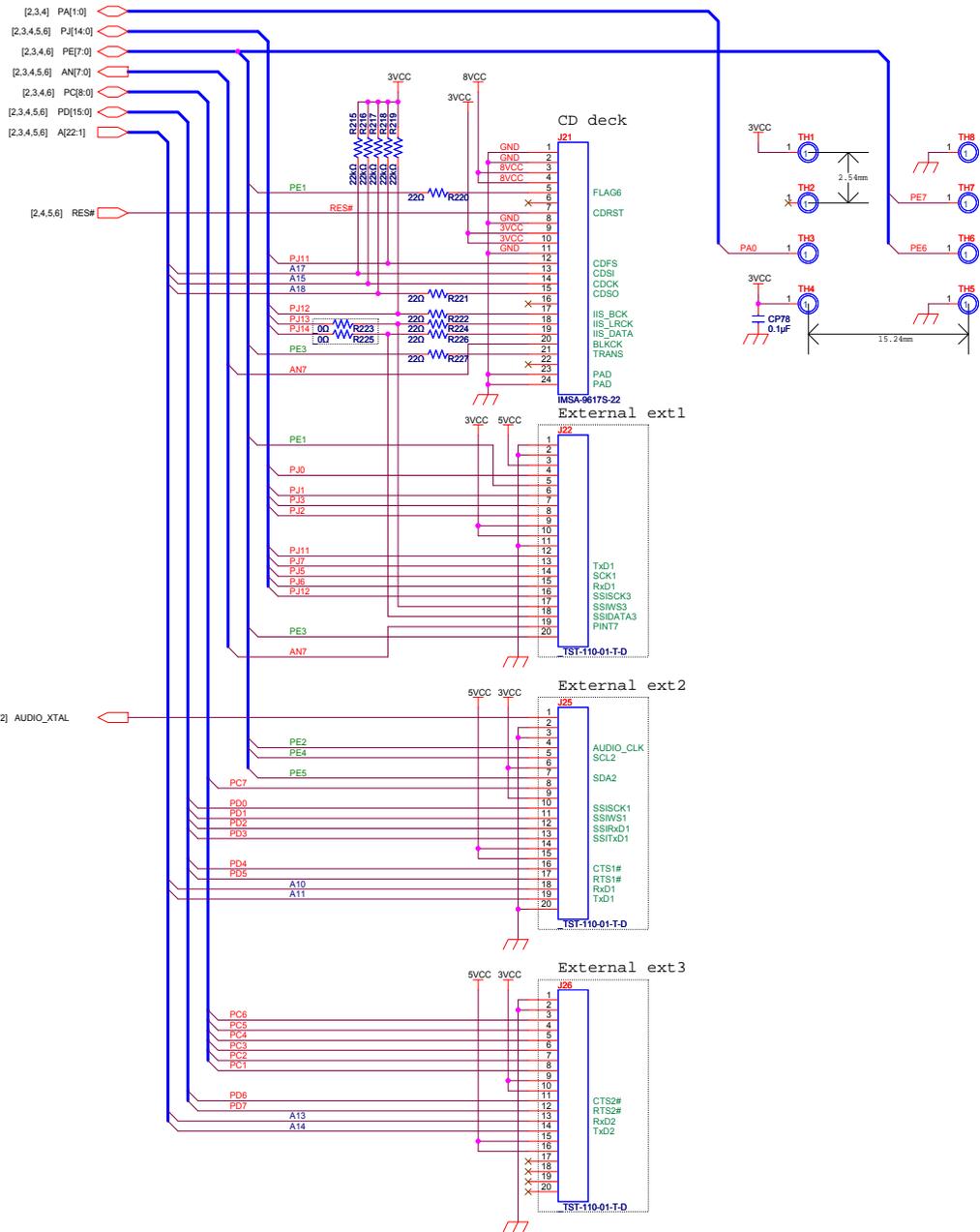
R0K5726B0C000BR

Switch, LAN ,Audio

(6 / 7)

SCALE	DATE	DRAWN	CHECKED	DESIGNED	APPROVED
	13-02-19				

D-R0K5726B0C000BR_C-A-R03



CHANGE

Renesas Solutions Corp.

R0K5726B0C000BR

CD, External Connector (7 / 7)

SCALE		DRAWN	CHECKED	DESIGNED	APPROVED
DATE	13-02-19				

D-R0K5726B0C000BR_C-A-R03

SH726B CPU ボード R0K5726B0C000BR ユーザーズマニュアル

発行年月日 2013 年 3 月 12 日 Rev.1.00

発行 ルネサス エレクトロニクス株式会社

〒211-8668 神奈川県川崎市中原区下沼部 1753



ルネサスエレクトロニクス株式会社

■営業お問合せ窓口

<http://www.renesas.com>

※営業お問合せ窓口の住所・電話番号は変更になることがあります。最新情報につきましては、弊社ホームページをご覧ください。

ルネサス エレクトロニクス販売株式会社 〒100-0004 千代田区大手町2-6-2 (日本ビル)

(03)5201-5307

■技術的なお問合せおよび資料のご請求は下記へどうぞ。
総合お問合せ窓口：<http://japan.renesas.com/contact/>

SH726B CPU ボード
R0K5726B0C000BR
ユーザーズマニュアル