

致尊敬的顾客

---

## 关于产品目录等资料中的旧公司名称

---

NEC电子公司与株式会社瑞萨科技于2010年4月1日进行业务整合（合并），整合后的新公司暨“瑞萨电子公司”继承两家公司的所有业务。因此，本资料中虽还保留有旧公司名称等标识，但是并不妨碍本资料的有效性，敬请谅解。

瑞萨电子公司网址：<http://www.renesas.com>

2010年4月1日  
瑞萨电子公司

【发行】瑞萨电子公司（<http://www.renesas.com>）

【业务咨询】<http://www.renesas.com/inquiry>

## Notice

1. All information included in this document is current as of the date this document is issued. Such information, however, is subject to change without any prior notice. Before purchasing or using any Renesas Electronics products listed herein, please confirm the latest product information with a Renesas Electronics sales office. Also, please pay regular and careful attention to additional and different information to be disclosed by Renesas Electronics such as that disclosed through our website.
2. Renesas Electronics does not assume any liability for infringement of patents, copyrights, or other intellectual property rights of third parties by or arising from the use of Renesas Electronics products or technical information described in this document. No license, express, implied or otherwise, is granted hereby under any patents, copyrights or other intellectual property rights of Renesas Electronics or others.
3. You should not alter, modify, copy, or otherwise misappropriate any Renesas Electronics product, whether in whole or in part.
4. Descriptions of circuits, software and other related information in this document are provided only to illustrate the operation of semiconductor products and application examples. You are fully responsible for the incorporation of these circuits, software, and information in the design of your equipment. Renesas Electronics assumes no responsibility for any losses incurred by you or third parties arising from the use of these circuits, software, or information.
5. When exporting the products or technology described in this document, you should comply with the applicable export control laws and regulations and follow the procedures required by such laws and regulations. You should not use Renesas Electronics products or the technology described in this document for any purpose relating to military applications or use by the military, including but not limited to the development of weapons of mass destruction. Renesas Electronics products and technology may not be used for or incorporated into any products or systems whose manufacture, use, or sale is prohibited under any applicable domestic or foreign laws or regulations.
6. Renesas Electronics has used reasonable care in preparing the information included in this document, but Renesas Electronics does not warrant that such information is error free. Renesas Electronics assumes no liability whatsoever for any damages incurred by you resulting from errors in or omissions from the information included herein.
7. Renesas Electronics products are classified according to the following three quality grades: “Standard”, “High Quality”, and “Specific”. The recommended applications for each Renesas Electronics product depends on the product’s quality grade, as indicated below. You must check the quality grade of each Renesas Electronics product before using it in a particular application. You may not use any Renesas Electronics product for any application categorized as “Specific” without the prior written consent of Renesas Electronics. Further, you may not use any Renesas Electronics product for any application for which it is not intended without the prior written consent of Renesas Electronics. Renesas Electronics shall not be in any way liable for any damages or losses incurred by you or third parties arising from the use of any Renesas Electronics product for an application categorized as “Specific” or for which the product is not intended where you have failed to obtain the prior written consent of Renesas Electronics. The quality grade of each Renesas Electronics product is “Standard” unless otherwise expressly specified in a Renesas Electronics data sheets or data books, etc.
  - “Standard”: Computers; office equipment; communications equipment; test and measurement equipment; audio and visual equipment; home electronic appliances; machine tools; personal electronic equipment; and industrial robots.
  - “High Quality”: Transportation equipment (automobiles, trains, ships, etc.); traffic control systems; anti-disaster systems; anti-crime systems; safety equipment; and medical equipment not specifically designed for life support.
  - “Specific”: Aircraft; aerospace equipment; submersible repeaters; nuclear reactor control systems; medical equipment or systems for life support (e.g. artificial life support devices or systems), surgical implantations, or healthcare intervention (e.g. excision, etc.), and any other applications or purposes that pose a direct threat to human life.
8. You should use the Renesas Electronics products described in this document within the range specified by Renesas Electronics, especially with respect to the maximum rating, operating supply voltage range, movement power voltage range, heat radiation characteristics, installation and other product characteristics. Renesas Electronics shall have no liability for malfunctions or damages arising out of the use of Renesas Electronics products beyond such specified ranges.
9. Although Renesas Electronics endeavors to improve the quality and reliability of its products, semiconductor products have specific characteristics such as the occurrence of failure at a certain rate and malfunctions under certain use conditions. Further, Renesas Electronics products are not subject to radiation resistance design. Please be sure to implement safety measures to guard them against the possibility of physical injury, and injury or damage caused by fire in the event of the failure of a Renesas Electronics product, such as safety design for hardware and software including but not limited to redundancy, fire control and malfunction prevention, appropriate treatment for aging degradation or any other appropriate measures. Because the evaluation of microcomputer software alone is very difficult, please evaluate the safety of the final products or system manufactured by you.
10. Please contact a Renesas Electronics sales office for details as to environmental matters such as the environmental compatibility of each Renesas Electronics product. Please use Renesas Electronics products in compliance with all applicable laws and regulations that regulate the inclusion or use of controlled substances, including without limitation, the EU RoHS Directive. Renesas Electronics assumes no liability for damages or losses occurring as a result of your noncompliance with applicable laws and regulations.
11. This document may not be reproduced or duplicated, in any form, in whole or in part, without prior written consent of Renesas Electronics.
12. Please contact a Renesas Electronics sales office if you have any questions regarding the information contained in this document or Renesas Electronics products, or if you have any other inquiries.

(Note 1) “Renesas Electronics” as used in this document means Renesas Electronics Corporation and also includes its majority-owned subsidiaries.

(Note 2) “Renesas Electronics product(s)” means any product developed or manufactured by or for Renesas Electronics.

# 可靠性手册

## Notes regarding these materials

1. This document is provided for reference purposes only so that Renesas customers may select the appropriate Renesas products for their use. Renesas neither makes warranties or representations with respect to the accuracy or completeness of the information contained in this document nor grants any license to any intellectual property rights or any other rights of Renesas or any third party with respect to the information in this document.
2. Renesas shall have no liability for damages or infringement of any intellectual property or other rights arising out of the use of any information in this document, including, but not limited to, product data, diagrams, charts, programs, algorithms, and application circuit examples.
3. You should not use the products or the technology described in this document for the purpose of military applications such as the development of weapons of mass destruction or for the purpose of any other military use. When exporting the products or technology described herein, you should follow the applicable export control laws and regulations, and procedures required by such laws and regulations.
4. All information included in this document such as product data, diagrams, charts, programs, algorithms, and application circuit examples, is current as of the date this document is issued. Such information, however, is subject to change without any prior notice. Before purchasing or using any Renesas products listed in this document, please confirm the latest product information with a Renesas sales office. Also, please pay regular and careful attention to additional and different information to be disclosed by Renesas such as that disclosed through our website. (<http://www.renesas.com>)
5. Renesas has used reasonable care in compiling the information included in this document, but Renesas assumes no liability whatsoever for any damages incurred as a result of errors or omissions in the information included in this document.
6. When using or otherwise relying on the information in this document, you should evaluate the information in light of the total system before deciding about the applicability of such information to the intended application. Renesas makes no representations, warranties or guaranties regarding the suitability of its products for any particular application and specifically disclaims any liability arising out of the application and use of the information in this document or Renesas products.
7. With the exception of products specified by Renesas as suitable for automobile applications, Renesas products are not designed, manufactured or tested for applications or otherwise in systems the failure or malfunction of which may cause a direct threat to human life or create a risk of human injury or which require especially high quality and reliability such as safety systems, or equipment or systems for transportation and traffic, healthcare, combustion control, aerospace and aeronautics, nuclear power, or undersea communication transmission. If you are considering the use of our products for such purposes, please contact a Renesas sales office beforehand. Renesas shall have no liability for damages arising out of the uses set forth above.
8. Notwithstanding the preceding paragraph, you should not use Renesas products for the purposes listed below:
  - (1) artificial life support devices or systems
  - (2) surgical implantations
  - (3) healthcare intervention (e.g., excision, administration of medication, etc.)
  - (4) any other purposes that pose a direct threat to human lifeRenesas shall have no liability for damages arising out of the uses set forth in the above and purchasers who elect to use Renesas products in any of the foregoing applications shall indemnify and hold harmless Renesas Technology Corp., its affiliated companies and their officers, directors, and employees against any and all damages arising out of such applications.
9. You should use the products described herein within the range specified by Renesas, especially with respect to the maximum rating, operating supply voltage range, movement power voltage range, heat radiation characteristics, installation and other product characteristics. Renesas shall have no liability for malfunctions or damages arising out of the use of Renesas products beyond such specified ranges.
10. Although Renesas endeavors to improve the quality and reliability of its products, IC products have specific characteristics such as the occurrence of failure at a certain rate and malfunctions under certain use conditions. Please be sure to implement safety measures to guard against the possibility of physical injury, and injury or damage caused by fire in the event of the failure of a Renesas product, such as safety design for hardware and software including but not limited to redundancy, fire control and malfunction prevention, appropriate treatment for aging degradation or any other applicable measures. Among others, since the evaluation of microcomputer software alone is very difficult, please evaluate the safety of the final products or system manufactured by you.
11. In case Renesas products listed in this document are detached from the products to which the Renesas products are attached or affixed, the risk of accident such as swallowing by infants and small children is very high. You should implement safety measures so that Renesas products may not be easily detached from your products. Renesas shall have no liability for damages arising out of such detachment.
12. This document may not be reproduced or duplicated, in any form, in whole or in part, without prior written approval from Renesas.
13. Please contact a Renesas sales office if you have any questions regarding the information contained in this document, Renesas semiconductor products, or if you have any other inquiries.

## 注意

本文只是参考译文，前页所载英文版“Cautions”具有正式效力。

### 关于利用本资料时的注意事项

1. 本资料是为了让用户根据用途选择合适的本公司产品的参考资料，对于本资料中所记载的技术信息，并非意味着对本公司或者第三者的知识产权及其他权利做出保证或对实施权力进行的承诺。
2. 对于因使用本资料所记载的产品数据、图、表、程序、算法及其他应用电路例而引起的损害或者对第三者的知识产权及其他权利造成侵犯，本公司不承担任何责任。
3. 不能将本资料所记载的产品和技术用于大规模破坏性武器的开发等目的、军事目的或其他的军需用途方面。另外，在出口时必须遵守日本的《外汇及外国贸易法》及其他出口的相关法令并履行这些法令中规定的必要手续。
4. 本资料所记载的产品数据、图、表、程序、算法以及其他应用电路例等所有信息均为本资料发行时的内容，本公司有可能在未做事先通知的情况下，对本资料所记载的产品或者产品规格进行更改。所以在购买和使用本公司的半导体产品之前，请事先向本公司的营业窗口确认最新的信息并经常留意本公司通过公司主页 (<http://www.renesas.com>)等公开的最新信息。
5. 对于本资料中所记载的信息，制作时我们尽力保证出版时的精确性，但不承担因本资料的叙述不当而致使顾客遭受损失等的任何相关责任。
6. 在使用本资料所记载的产品数据、图、表等所示的技术内容、程序、算法及其他应用电路例时，不仅要对所使用的技术信息进行单独评价，还要对整个系统进行充分的评价。请顾客自行负责，进行是否适用的判断。本公司对于是否适用不负任何责任。
7. 本资料中所记载的产品并非针对万一出现故障或是错误运行就会威胁到人的生命或给人体带来危害的机器、系统(如各种安全装置或者运输交通用的、医疗、燃烧控制、航天器械、核能、海底中继用的机器和系统等)而设计和制造的,特别是对于品质和可靠性要求极高的机器和系统等(将本公司指定用于汽车方面的产品用于汽车时除外)。如果要用于上述的目的,请务必事先向本公司的营业窗口咨询。另外,对于用于上述目的而造成的损失等,本公司概不负责。
8. 除上述第7项内容外,不能将本资料中记载的产品用于以下用途。如果用于以下用途而造成的损失,本公司概不负责。
  - 1) 生命维持装置。
  - 2) 植埋于人体使用的装置。
  - 3) 用于治疗(切除患部、给药等)的装置。
  - 4) 其他直接影响到人的生命的装置。
9. 在使用本资料所记载的产品时,对于最大额定值、工作电源电压的范围、放热特性、安装条件及其他条件请在本公司规定的保证范围内使用。如果超出了本公司规定的保证范围使用时,对于由此而造成的故障和出现的事故,本公司将不承担任何责任。
10. 本公司一直致力于提高产品的质量和可靠性,但一般来说,半导体产品总会以一定的概率发生故障、或者由于使用条件不同而出现错误运行等。为了避免因本公司的产品发生故障或者错误运行而导致人身事故和火灾或造成社会性的损失,希望客户能自行负责进行冗余设计、采取延烧对策及进行防止错误运行等的安全设计(包括硬件和软件两方面的设计)以及老化处理等,这是作为机器和系统的出厂保证。特别是单片机的软件,由于单独进行验证很困难,所以要求在顾客制造的最终的机器及系统上进行安全检验工作。
11. 如果把本资料所记载的产品从其载体设备上卸下,有可能造成婴儿误吞的危险。顾客在将本公司产品安装到顾客的设备上时,请顾客自行负责将本公司产品设置为不容易剥落的安全设计。如果从顾客的设备上剥落而造成事故时,本公司将不承担任何责任。
12. 在未得到本公司的事先书面认可时,不可将本资料的一部分或者全部转载或者复制。
13. 如果需要了解关于本资料的详细内容,或者有其他关心的问题,请向本公司的营业窗口咨询。

# 目 录

<b>第 1 章</b>	<b>可靠性器件的质量保证</b>	<b>1</b>
1.1	质量观	1
1.2	半导体器件的质量保证体系	1
1.3	开发阶段的质量保证	2
1.4	批量生产阶段的质量保证	3
1.5	变更管理的体系	4
1.6	出货后的异常和纠正措施	5
1.7	材料和部件的质量保证	6
1.8	环保设计	7
1.8.1	绿色采购的扩大	8
1.8.2	降低开发新产品时的环境负荷（产品环境的评估）	8
1.8.3	化学物质的管理	9
<b>第 2 章</b>	<b>半导体器件的可靠性</b>	<b>10</b>
2.1	半导体器件的可靠性	10
2.2	半导体器件的故障率推移（浴盆曲线）	10
2.2.1	初期故障	11
2.2.2	偶发故障	12
2.2.3	损耗故障	12
2.3	筛选	12
2.4	寿命预测	13
2.5	半导体器件可靠性的特质	14
2.6	可靠性的尺度	15
2.6.1	初期故障期间使用的尺度	15
2.6.2	偶发故障期间使用的尺度	15
2.7	用于可靠性分析的概率分布	18
<b>第 3 章</b>	<b>半导体器件的可靠性试验和可靠度预测</b>	<b>21</b>
3.1	可靠性试验	21
3.2	可靠性试验的方法	22
3.3	加速寿命的试验方法	28
3.3.1	基本故障模型	28
3.3.2	加速寿命试验的方法	31
3.3.3	试验结果的分析	33
3.3.4	60% 可靠水平故障率的推算方法 (4) (5)	43
3.4	基于故障机理的可靠性预测	44
3.4.1	初期故障率的预测例（氧化膜破坏的初期故障）	44
3.4.2	偶发故障率的预测例（60% 可靠水平故障率的推算方法）	45
3.4.3	有关损耗故障的预测	52
3.4.4	有关寿命的预测	52
<b>第 4 章</b>	<b>半导体器件的故障机理</b>	<b>55</b>
4.1	故障的分类	55
4.2	晶片加工工艺产生的故障机理	59
4.2.1	氧化膜（绝缘膜）的时效破坏 (2) (3)	59
4.2.2	热载流子	61
4.2.3	NBTI（Negative Bias Temperature Instability）	63
4.2.4	电迁移	64
4.2.5	应力迁移	66

4.2.6	软错误 .....	67
4.2.7	非易失性存储器的可靠性 .....	69
4.3	组装工艺引起的故障机理 .....	72
4.3.1	引线键合的可靠性 (Au-Al 接合的可靠性) .....	72
4.3.2	Ag 离子迁移 .....	74
4.3.3	Cu 离子迁移 .....	75
4.3.4	Al 滑动 .....	77
4.3.5	填料引起的故障机理 .....	78
4.3.6	晶须 .....	79
4.3.7	树脂封装半导体器件的耐湿性 .....	80
4.4	安装工艺引起的和实际使用中发生的故障机理 .....	84
4.4.1	回流安装时的贴面封装裂纹 .....	84
4.5	处理中发生的故障机理 .....	94
4.5.1	静电破坏 .....	94
4.5.2	锁存效应 .....	103
4.5.3	功率 MOS FET 的破坏 .....	106
<b>第 5 章</b>	<b>  半导体器件的故障分析 .....</b>	<b>113</b>
5.1	故障分析的必要性 .....	113
5.2	什么是故障分析 .....	113
5.3	故障分析的步骤 .....	113
5.3.1	故障状况的调查 .....	113
5.3.2	样品的保存 .....	114
5.3.3	封装外观的检查 .....	114
5.3.4	电特性的评价 .....	115
5.3.5	封装的内部分析 .....	118
5.3.6	芯片内部故障位置的确定 .....	119
5.3.7	芯片的物理分析 .....	130
5.3.8	故障机理的确定 .....	135
5.3.9	附录 (分析方法一览表) .....	136
<b>第 6 章</b>	<b>  使用注意事项 .....</b>	<b>142</b>
6.1	选择器件时的注意事项 .....	142
6.1.1	最大额定值 .....	142
6.1.2	减额 .....	142
6.1.3	采用相同功能器件时的注意事项 .....	147
6.1.4	在严格环境下使用时的注意事项 .....	148
6.1.5	高可靠性用途的使用注意事项 .....	148
6.2	器件电破坏的防止 .....	149
6.2.1	静电破坏 .....	149
6.2.2	锁存效应 .....	159
6.3	防止器件的机械破坏 .....	161
6.3.1	关于引脚的成形和切断 .....	161
6.3.2	安装到印刷电路板 .....	164
6.3.3	清洗方法 .....	166
6.3.4	散热板的安装 .....	167
6.4	防止器件的热破坏 .....	172
6.4.1	焊接 .....	172
6.4.2	表面贴装器件的处理注意事项 .....	174
6.4.3	表面贴装器件的回流贴装 .....	175
6.4.4	表面贴装器件的各种贴装方法的推荐条件 .....	175
6.5	防止器件的误动作 .....	177

6.5.1	硬件的注意事项 .....	177
6.5.2	电路设计的注意事项 .....	177
6.5.3	安装排列的注意事项 .....	179
6.5.4	防止噪声引起的误动作 .....	181
6.5.5	有关信号波形的注意事项 .....	182
6.5.6	有关使用环境条件的注意事项 .....	183
6.6	软件的注意事项 .....	184
6.7	防止万一发生的误动作 .....	185
6.8	测试检测率的问题 .....	186
6.9	其他实例 .....	189
6.9.1	包装时的注意事项 .....	189
6.10	半导体器件的保管方法 .....	191
6.11	搬运时的注意事项 .....	193
6.12	产品安全 .....	193
6.13	其他分类实例 .....	194
<b>第 7 章</b>	<b>有关半导体器件的质量体系、安全性、可靠性的规格和认证制度 .....</b>	<b>197</b>
7.1	有关质量体系的规格 .....	197
7.1.1	ISO 9000 系列的概要 .....	197
7.1.2	ISO9000 系列的规格 (2000 年版规格) .....	197
7.1.3	有关 ISO 9000 系列的审查注册制度 .....	197
7.2	有关安全性的规格 .....	198
7.2.1	概要 .....	198
7.2.2	CE 标志制度 .....	198
7.3	有关可靠性的规格 .....	199
7.3.1	概要 .....	199
7.3.2	JIS 规格 .....	199
7.3.3	JEITA (EIAJ) 规格 .....	199
7.3.4	JEDEC 规格 .....	199
7.3.5	IEC 规格 .....	200
7.3.6	CECC 规格 .....	200
7.3.7	MIL 规格 .....	200
7.4	认证制度 .....	201
7.4.1	世界认证体系的相互关联 .....	201
7.4.2	半导体器件的可靠性认证制度 .....	201
<b>附 录</b>	<b>.....</b>	<b>209</b>
附录 A.	附表 .....	209
附录 A.1	AQL 抽样表 (摘自《JIS Z 9015》) .....	209
附录 A.2	LTPD 抽样表 (MIL-S-19500 抽样检查表) .....	213
附录 A.3	正态分布的概率密度表 .....	215
附录 A.4	正态分布的上限概率表 .....	216
附录 A.5	正态分布的百分点表 .....	217
附录 A.6	泊松分布表 [概率] .....	218
附录 A.7	振动图表 .....	222
附录 A.8	水蒸气表 .....	223
附录 B.	可靠性理论 .....	224
附录 B.1	可靠性的尺度 .....	224
附录 B.1.1	故障率和可靠度函数 .....	224
附录 B.1.2	可靠度的定义 .....	226
附录 B.2	复合器件的可靠性 .....	228
附录 B.2.1	串联和并联模型 .....	228

附录 B.2.2	应用实例 .....	229
附录 B.2.3	待机冗余系统 .....	230
附录 B.3	加速寿命试验的故障模型 .....	231
附录 B.3.1	反应论模型 .....	231
附录 B.3.2	艾林模型 .....	231
附录 B.3.3	加速系数 .....	232
附录 B.4	可靠度分析的概率模型 .....	234
附录 B.4.1	伯努利试验 .....	234
附录 B.4.2	二项分布 $f_{\text{Bin}}(x,n,p)$ .....	234
附录 B.4.3	负二项分布 $f_{\text{neg-bin}}(x,n,p)$ 和多项分布 $f_{\text{multi-bin}}(x_1,x_2,\dots,x_m,n,p_1,p_2,\dots,p_m)$ .....	234
附录 B.4.4	几何分布 $f_{\text{Geo}}(n,p)$ .....	235
附录 B.4.5	超几何分布 $f_{\text{H-geo}}(N,R,n,x)$ .....	235
附录 B.4.6	指数分布 $f_{\text{exp}}(t)$ .....	237
附录 B.4.7	帕斯卡分布 $f_{\text{Pas}}(x,y,p)$ .....	238
附录 B.4.8	伽马分布 $f_{\Gamma}(t,\alpha,\beta)$ .....	238
附录 B.4.9	泊松分布 $f_{\text{Pois}}(x)$ .....	239
附录 B.4.10	正态分布 $f_{\text{Norm}}(x)$ .....	241
附录 B.4.11	威布尔分布 $f_{\text{Wbl}}(t)$ .....	243
附录 B.4.12	二重指数分布 $f_{\text{d-exp}}(x)$ .....	245
附录 C.	概率分布的相互关系 .....	246
附录 D.	概率函数表 .....	247

## 第 1 章 可靠性器件的质量保证

### 1.1 质量观

瑞萨科技公司在综合日立制作所和三菱电机公司的半导体部门长年积累的可靠性和质量保证技术以及专有技术的同时，建立了基于 ISO9001-2000 和 ISO/TS16949 规格的质量保证体系。从设计阶段开始，以保证可靠性技术的“内建可靠性 (Build-In Reliability)”为基本原则，进行从产品规划到售后服务一条龙质量保证和管理。

以确保和提高质量、可靠性为重点，从“设计的可靠性检验和质量保证”、“制造的质量管理”以及“产品的质量管理和质量管理”三个观点出发，实施从开发到交货的可靠性检验和质量保证活动，并以“质量第一”为基本方针，企业全体员工正在为实现客户所期待和满意的质量而全力以赴。

### 1.2 半导体器件的质量保证体系

在从开发设计到批量生产、出货和客户实际使用的整个周期中，质量保证体系的概要如图 1.1 示。

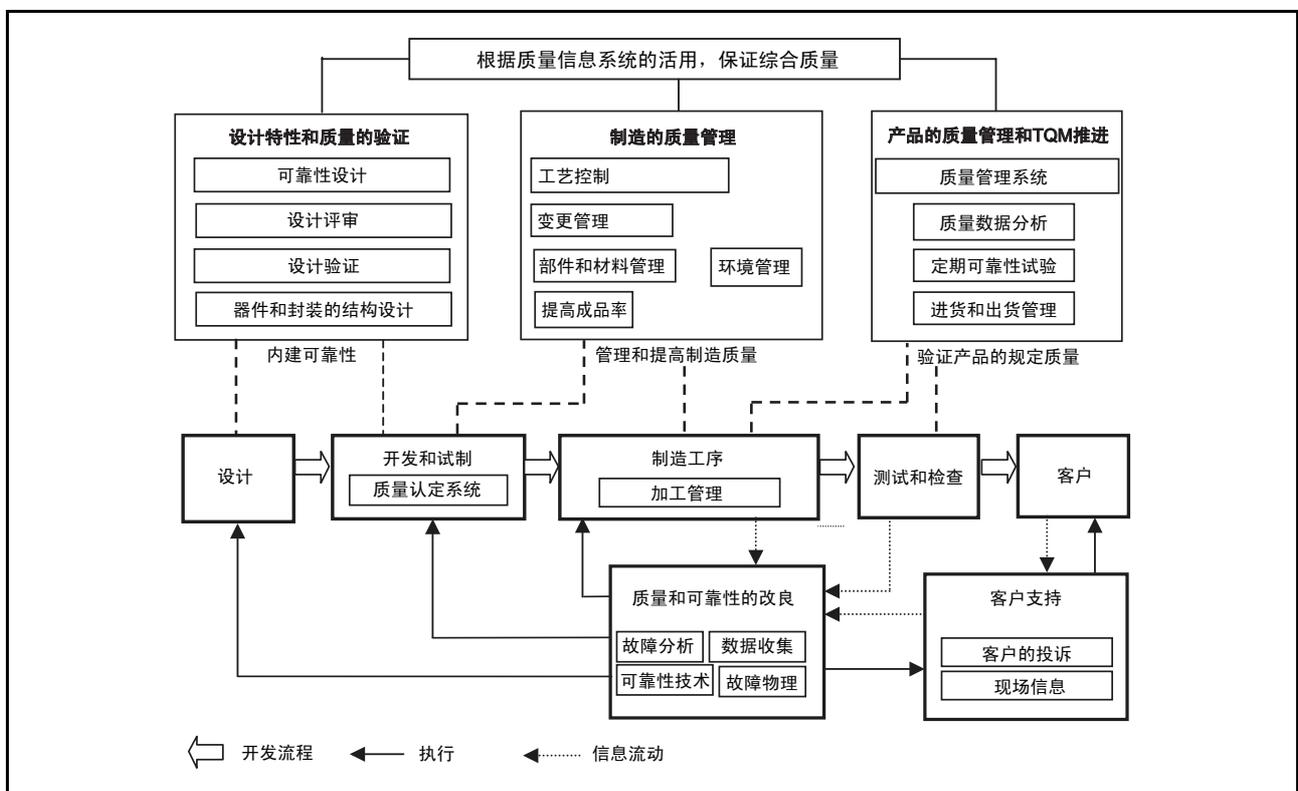


图 1.1 半导体器件的质量保证体系

设计的质量管理是建立产品规格和质量的的活动，以优化和设计评审器件结构、使用材料、电路设计、封装和制造工艺等为重点。在按品种验证试制品的特性和可靠性后，进入批量生产。

制造的质量管理是在制造工序中建立质量的的活动，进行设备、夹具和工具、尘埃、纯水、气体和制造条件的质量管理以及成品的质量管理。另外，确立了融合这些质量信息的 EDP 管理的质量管理体制。

产品的质量保证是在公司内部按器件、按批或者定期地确认成品是否符合规定功能和可靠性的试验、检查活动，以及通过投诉处理、质量信息服务等进行的客户支持活动。

因此，对从开发设计到批量生产、出货和实际使用的所有阶段的质量信息，进行反馈和前馈控制，实现更高质量的质量保证活动。

从开发设计到出货和实际使用的质量保证体系图如图 1.2 所示。

以上的质量管理体系是以 ISO9001 和 ISO/TS16949 规格为基准而建立的。

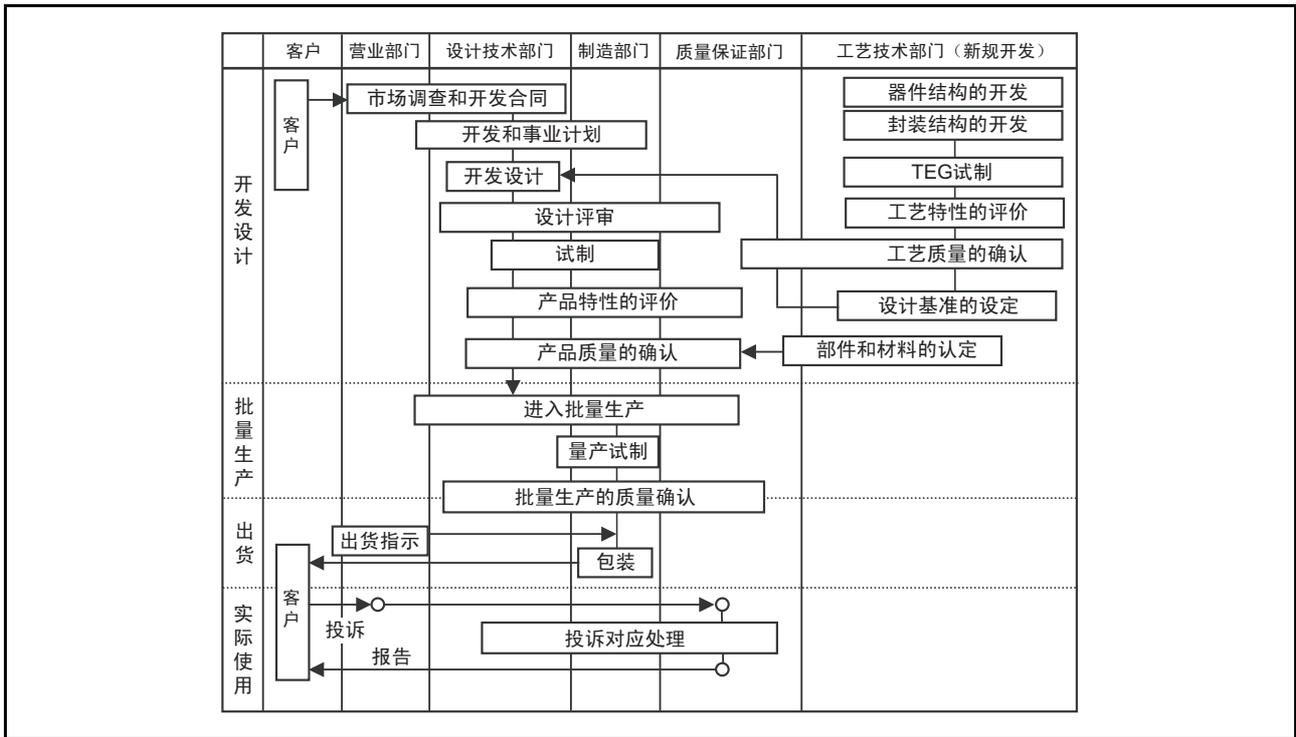


图 1.2 质量保证体系图

通过图 1.2 所示的质量保证体系，维持并提高了瑞萨产品的可靠性。从产品的开发阶段就设定了如表 1.1 所示的质量标准，并根据标准实施可靠性的内建。

表 1.1 质量标准

质量标准	定义	典型用途的例子
高可靠性	高质量产品	汽车（行车系）、一般交通设备等
产业	产业用途产品	汽车（附属装置）、FA 设备等
民用	标准产品（包含 PPM 管理和定制产品）	PC、家电、便携式设备等
定制	个别规格产品（不适合上述质量标准而设定的个别基准）	游戏机、手机、超高可靠性用途*

【注】\*根据个别合同

### 1.3 开发阶段的质量保证

为确保目标的质量和可靠性，按以下步骤实施产品的开发：

根据市场调查预测新产品的需求，探讨有关新产品所要求的质量标准、功能、可靠性以及制造上的问题、成本等问题，制定开发计划。

按照开发计划，积极吸收新理论、新技术和新创意等，进行新产品的设计和技术开发。根据新的技术水平，设定以下 3 个开发标准：

开发标准 1 根据新设计基准、新材料和新工艺进行新产品的开发

开发标准 2 现有批量产品的设计变更或者现有工艺、封装、材料和装置的部分变更

开发标准 3 使用现有或者质量大体相同的工艺和封装，设计变更少

为了确认这些设计的合理性，利用 FTA 和 FMEA 等实施设计评审，然后试制新产品。在此阶段，为了确认特性、额定值和可靠度是否满足设计目标而进行可靠性试验。

如果可靠性试验合格，就在试制阶段（少量生产）开会探讨关于设计、制造、质量的问题，在确认没有问题之后进入下一步的试制阶段。这些流程按照开发标准分别设定，并进行质量认定。在开发标准 1 的情况下，实施的内容大致如下：

为了确保所要求的质量和可靠性，以可靠性设计为基础，在器件的设计试制期间、批量生产期间分别实施质量认定。按照以下标准进行质量认定：

1. 站在客户的立场上，客观地实施认定
2. 充分结合过去的故障例子和现场信息
3. 即使在设计变更和操作变更时也要实施认定
4. 对部件、材料和工艺要重点实施认定
5. 探讨加工能力和偏差因素，设定批量生产的管理要点

作为认定步骤，大致分以下 4 个阶段进行评价和探讨：

1. 材料和部件的质量认定
2. 特性认定
3. 设计的质量认定
4. 批量生产的质量认定

设计验证是对材料和部件实施材料、部件的质量认定以及对产品实施特性认定。另外，通过设计的质量认定来确认设计的合理性，然后通过批量生产的质量认定来确认批量生产线的产品质量水平。

为了确认试制阶段制造的产品质量而实施初期流动管理。所谓初期流动管理是指在制造刚开始后的一定期间内采取特别管理体制，提高所收集的质量信息的密度，并对检测到的不良状况迅速实行和确认纠正措施。另外，在此阶段准备批量生产所需要的图纸和标准以及对操作者进行教育和训练，建立材料和部件的采购体制以及配备制造时需要的设备、夹具和工具，进入批量生产阶段。

## 1.4 批量生产阶段的质量保证

在批量生产阶段，按照生产计划，在生产线上连续生产。在管理材料、部件、制造工序、环境、设备等的同时，对半成品和成品实施中间检查、最终检查和质量保证检查，确认产品质量。

为了更经济地制造高质量的产品，需要在制造工序中进行彻底的质量管理。因此，制造部门规定作业标准，并对主要的制造条件规定管理项目。按照作业标准进行工作，对于严重影响质量的制造条件，使用检查表进行检查，通过必要的特性值的管理，维持和提高质量。

另外，实施制造设备的日常检查和定期的精度管理，做到异常的早期发现和预防，力争制造出均等的高质量产品。

在制造工序方面，对加工质量管理实施了成品管理和计量值的 SPC（Statistical Process Control）管理。将由此得到的质量信息反馈给前面的工序，以提高产品质量。

为了建立质量，在各阶段活用了统计手法，尤其在此批量生产阶段，对主要工序使用管理图，并监视处理偏差是否在适当的范围内。在此 SPC 管理中，通过管理加工能力指数（C<sub>p</sub>、C<sub>pk</sub>）降低工序偏差。

在此，加工能力指数是从一定期间的加工数据和管理规格值求得该加工规格的稳定性，定义如下。定期地把握此 C<sub>p</sub> 值（当规格的中心值和加工数据的平均值一致时）和 C<sub>pk</sub> 值（当规格的中心值和加工数据的平均值不一致时），改善处理偏差。

$$C_p = \frac{(\text{规格上限} - \text{规格下限})}{6\sigma}$$

$$C_{pk} = \frac{|\text{接近平均的规格极限值} - \text{平均值}|}{3\sigma}$$

最终检查是对全部产品进行的电特性检查。另外，为了力求稳定产品质量，筛选未达到设定质量的产品，这些数据有助于改善质量。

对已接受了最终检查的成品，实施质量保证检查，站在使用产品的立场上综合地确认质量。质量保证检查有逐批检查和管理试验。逐批检查是按批进行合格判断，此检查由外观、电特性、热环境、机械环境和耐久性试验组成。管理试验是按一定期间通过抽样检查来确认可靠性，此试验由电特性、热环境、机械环境和长时间耐久性等试验组成。从质量保证检查的结果得到的质量信息被迅速反馈到维持和改善质量的相关部门，同时也用于预测市场上的产品质量。

从材料和部件的购入到产品的制造、检查、出货和客户实际使用，有关质量的必要信息被收集在质量管理体系。这些信息汇集到主机，使用质量管理的统计手法进行分析，将分析结果反馈到制造部门等相关部门，有效地用于维持和提高质量及合格率。如果制造工序或者产品出现异常，发现异常的部门就发出工序异常调查表，相关部门在调查和探讨异常原因之后制定对策。工序异常和纠正措施的系统图如图 1.3 所示。

在更改设计、材料、部件、制造方法、设备等情况下，先制作试制品，然后进行设定质量的确认和可靠性的评价，在确认没有问题的同时得到客户的同意后再实施变更。

另外，对设计技术部门、制造部门、营业部门、管理部门、器材部门等所有部门定期地实施质量管理诊断，指出并改善问题点，同时提高各部门的质量管理意识，将质量管理体系做得更加完善。

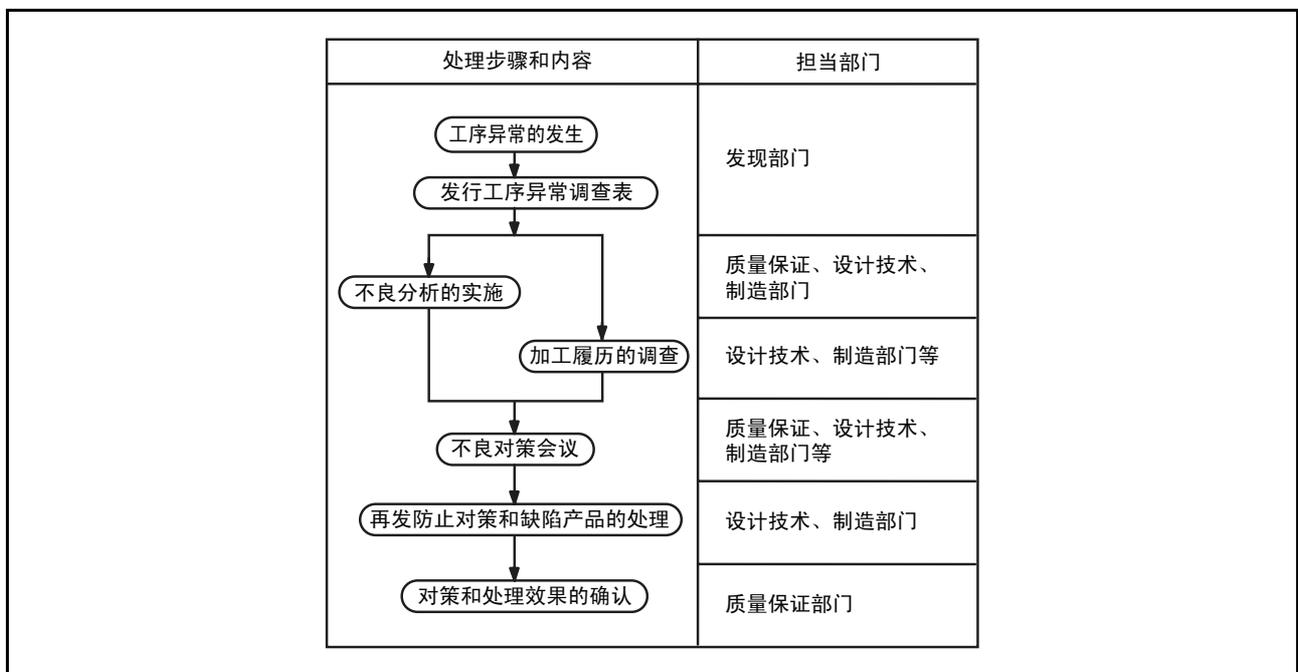


图 1.3 工序异常和纠正措施的体系图

## 1.5 变更管理的体系

根据外部原因，优化半导体器件的制造设备和制造工艺，力求稳定制造工艺。为了使变更时带来的风险达到最小限度，设定并运用如图 1.4 所示的变更管理体系。变更管理的对象不仅是制造设备、制造条件和制造场所等，而且也包含对细节的管理。其中，有关影响产品的质量和特性的变更，需要先通知客户并得到同意。

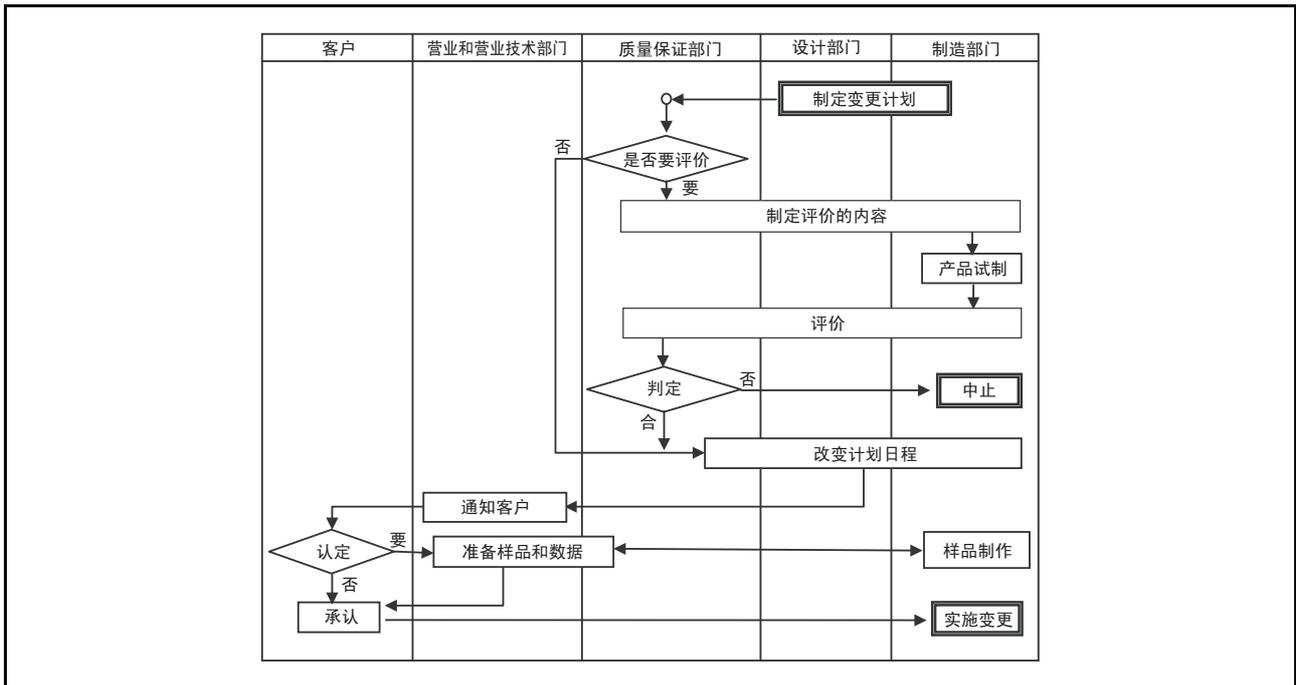


图 1.4 半导体器件的变更管理体系

### 1.6 出货后的异常和纠正措施

如果出货的产品在客户的验收阶段、组装调试阶段和现场运行阶段出现不良状况，就以质量保证部门为中心追究其原因并实施必要的纠正措施。质量保证部门以营业部门的信息为基础，把握在客户发生的不良状况，同时使用各种测量分析设备对缺陷产品进行故障分析。

技术部门和制造技术部门等相关部门，以这些调查所判明的结果为基础，进行商议并采取必要的纠正措施，同时向客户报告调查结果。投诉处理途径和纠正措施的体系图如图 1.5 所示。

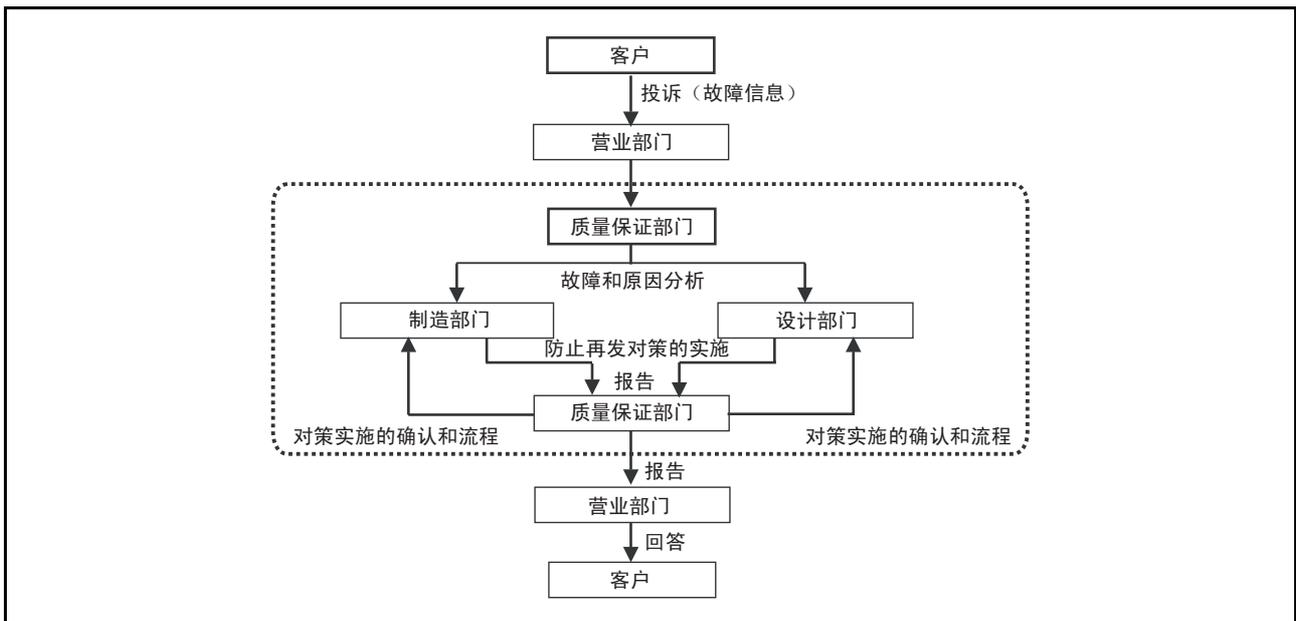


图 1.5 投诉处理途径和纠正措施的体系图

### 1.7 材料和部件的质量保证

与半导体器件的高性能、高集成、高密度相对应，对制造半导体器件时使用的材料和部件的高纯度、高精度等要求也逐年提高。

在制造半导体器件的芯片时需要的硅片、目标材料、光致抗蚀剂、加工药品、材料气体、纯水等，以及组装和封装时需要的引脚框架、金线、粘片材料、衬底、成形树脂等很多方面，都要求有最高标准的规格和质量。

与新产品开发相对应，按各材料、部件拟定采购规格和图纸，然后分别从专门制造商购买。为了确保和提高部件、材料符合半导体器件要求的质量，进行以下的重点质量保证活动：

- 选定满足采购规格的部件和材料，或者和专门制造商共同开发
- 部件和材料制造商的工厂调查以及制造商和工厂的认定
- 按部件和材料的品种进行认定和评价
- 部件和材料的验收，或者和制造商缔结 Ship to Stock
- 部件和材料在保管、处理中的老化防止
- 部件和材料的质量数据收集、异常处置和对策
- 部件和材料的变更管理
- 部件和材料制造商的质量保证状况调查（质量监查）和质量会议的举行

这些活动的相互关系如图 1.6 所示。

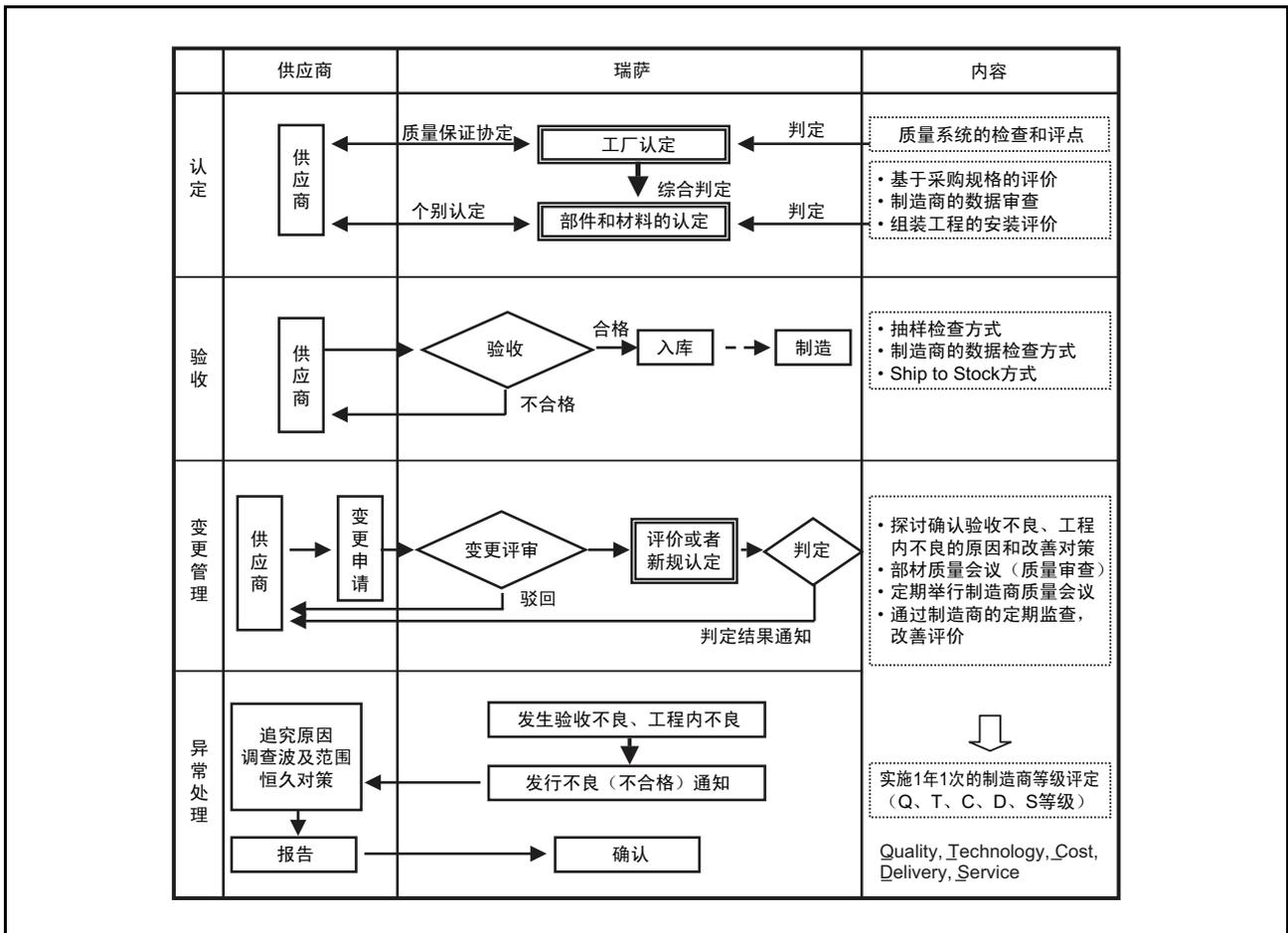


图 1.6 部件和材料的质量保证活动



### 1.8.1 绿色采购的扩大

绿色采购活动是有害化学物质源流和提供给客户的产品中化学物质含量的管理手法。主要活动是具体调查购买部材的化学物质含量以及供应商的环境管理体制。绿色采购的流程如图 1.8 所示。

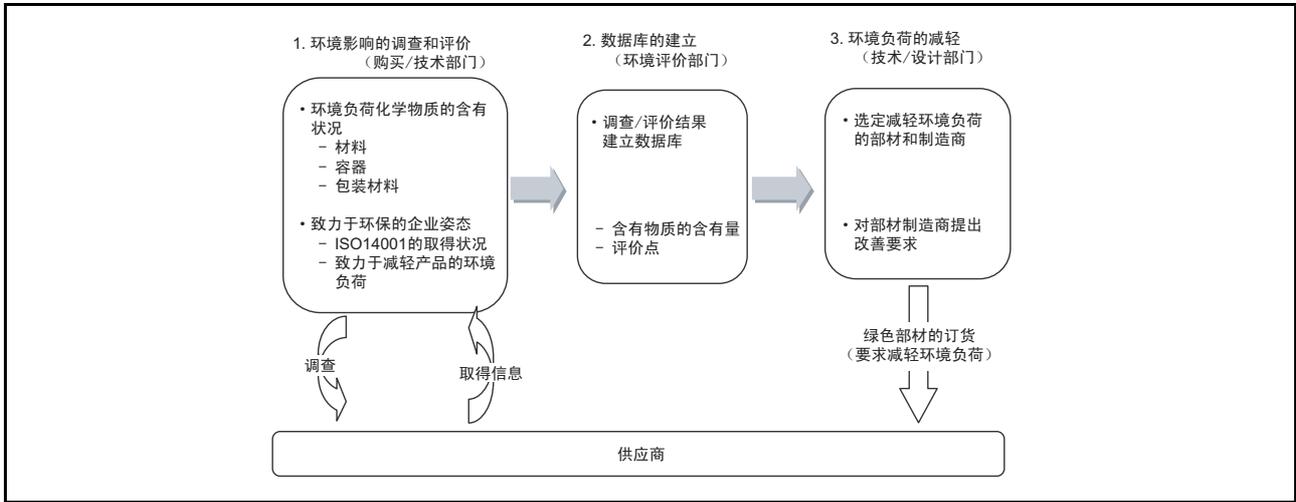


图 1.8 绿色采购的流程

### 1.8.2 降低开发新产品时的环境负荷（产品环境的评估）

产品环境评估是指在开发环保产品时，预先对经过原料→生产→流通→使用→回收→废弃的产品生命周期进行环保评价的手法，具体是通过比较新产品和标准产品（前一代产品）的环境负荷，把握该产品环境负荷的改善程度。具体的评估项目如图 1.9 所示。

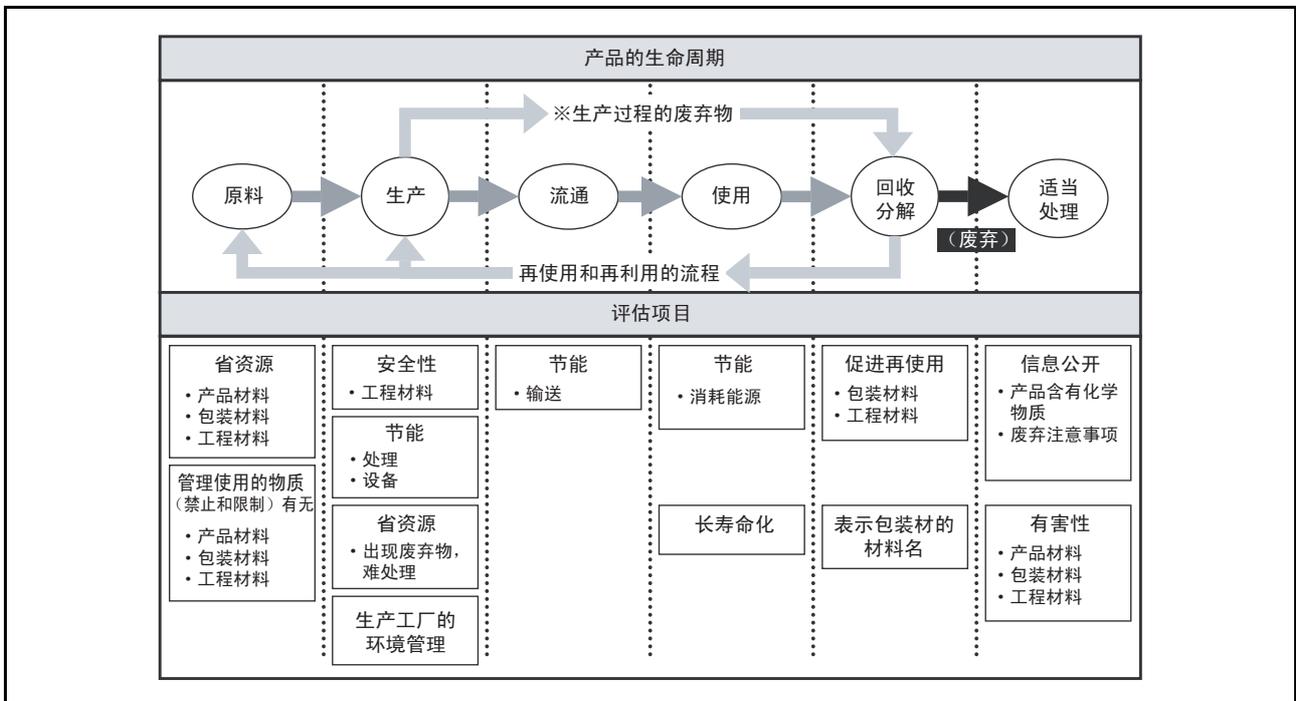


图 1.9 产品评估项目（环保要点）

### 1.8.3 化学物质的管理

对于半导体产品含有的或者其制造过程中可能使用的约 1000 种化学物质（群），本公司自定了管理区分进行使用量和移动量的管理。具体是将约 200 种物质（群）定为“禁止物质”、约 160 种物质（群）定为“减少物质”、约 560 种物质（群）定为“管理物质”。其中，“禁止物质”在 2005 年底已全部禁用。在上述绿色采购活动中，也根据这些管理化学物质进行调查。

尤其是本公司将产品的化学物质含量作为产品质量的项目之一，正致力于充实与其相关的质量保证体制。

## 第 2 章 半导体器件的可靠性

本章首先说明从可靠性观点来看的半导体器件的特质以及定量表现可靠性的尺度，其次说明电子部件的故障模型和加速系数的计算方法，最后说明可靠性分析的统计手法。

### 2.1 半导体器件的可靠性

半导体器件的可靠性可用图 2.1 所示的故障率曲线（浴盆曲线）表现，故障率曲线分为以下 3 个区域：

1. 器件开始使用（工作）后较早发生的初期故障
2. 经过长期使用而产生的偶发故障
3. 随着器件的实质寿命和时间的推移所增加的损耗故障（耐用寿命）

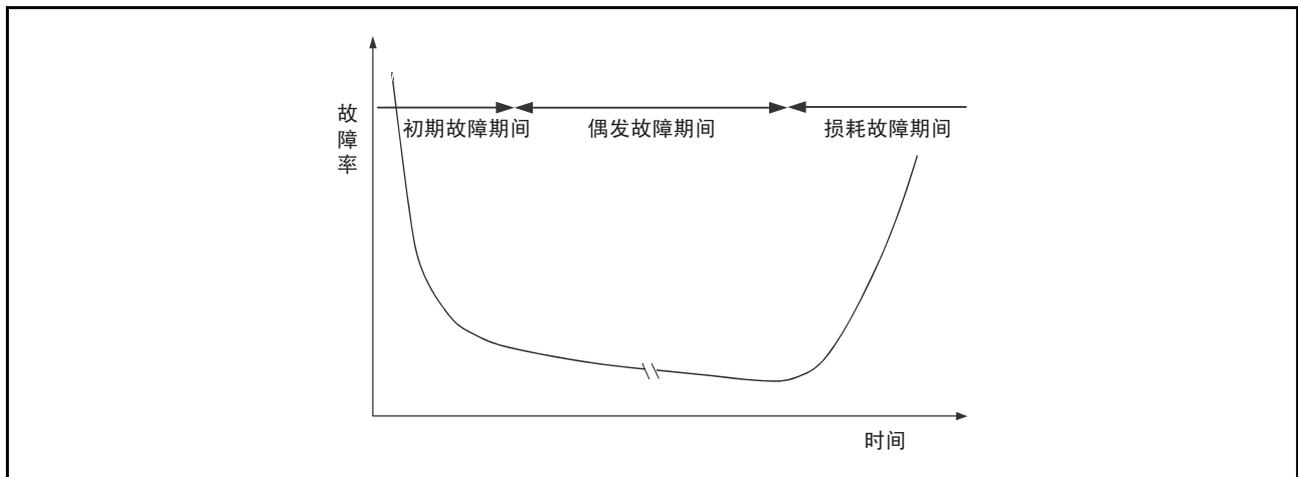


图 2.1 故障率曲线（浴盆曲线）

初期故障是器件的制造工序等引起的潜在缺陷，但是可认为是因使用中的应力发生老化而引起的。潜在缺陷的例子：因制造工序中的微小附着异物，在芯片内形成缺陷而引发器件故障。由于有潜在缺陷的器件才会发生初期故障并逐渐被除去，所以随着时间的推移故障率有减少的趋势。

偶发故障是在除去发生故障的有潜在缺陷的器件后，剩余的高质量器件在稳定工作期间的故障现象。故障的原因主要是偶发的过应力（电涌等）、软错误和带初期故障（寿命长的故障）的残余器件等。

损耗故障是由器件本身的损耗和疲劳引起的老化，一旦进入此区域，故障率就有迅速增加的趋势。必须设计在实际使用期间不发生损耗故障的半导体器件。

因此，可以说抑制初期故障率并且充分确保损耗寿命（耐久性）是实现高可靠性半导体器件的重点。

为了实现高可靠性和减少初期故障率，本公司通过先进的质量管理和质量改良活动来确保制造的质量，进行电特性检查和老练等筛选等。另外，为充分确保实际使用期间的损耗寿命，从设计开发阶段就开始就推行内建可靠性的活动，进行可靠性设计、设计评审等活动以及可靠性试验的验证。

### 2.2 半导体器件的故障率推移（浴盆曲线）

首先，用各器件故障的推移来表示前节的说明，如图 2.2 所示。在图 2.2 中，球（圆）表示各半导体，在半导体器件刚开始使用后，可能混杂着有潜在缺陷的半导体器件，而这些器件在使用中因应力而产生故障，并通过定义故障率从集合中被除去。这些有潜在缺陷的半导体器件发生故障的期间定义为初期故障期间，因为潜在缺陷产品被除去并且渐渐减少，所以故障率能用递减函数表示。

其次，在几年的使用期间，潜在缺陷产品被消除后，缺陷引起的故障将会消失而进入高可靠信性状态，但是有可能因某些外在的过应力而产生故障。此期间定义为偶发故障期间，故障率也是偶发的（故障率固定）。

最后，因长时间（数十年）的应力使基本结构产生损耗，开始产生由半导体器件本身的寿命引起的故障。因为所有半导体器件的寿命大致相同，所以故障率能用递增函数表示。

上述表明，即使初期故障和损耗故障在外观上是类似的故障，但是其原因不同。按故障原因表示的浴盆曲线如图 2.3 所示。

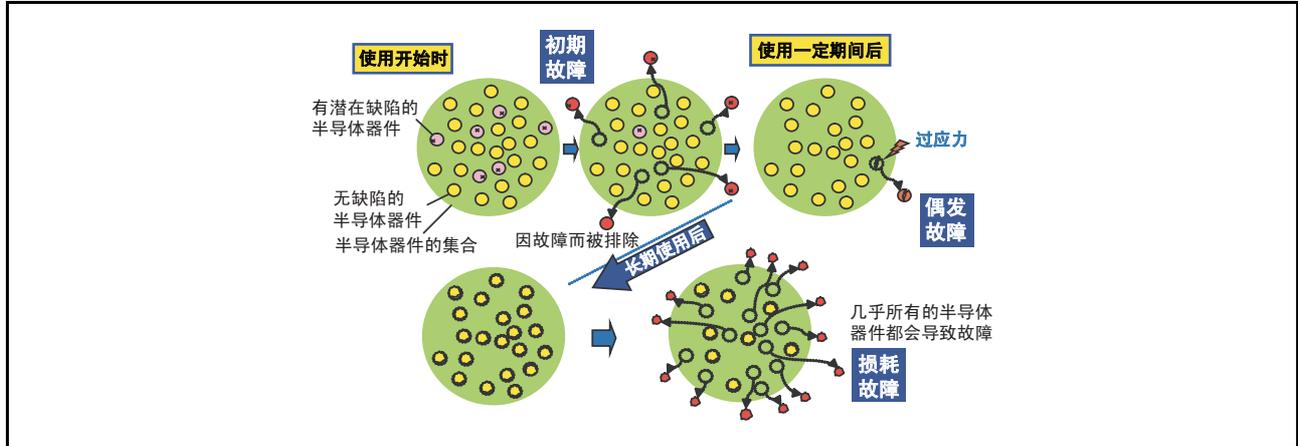


图 2.2 由半导体器件的故障率推移说明浴盆曲线（印象图）

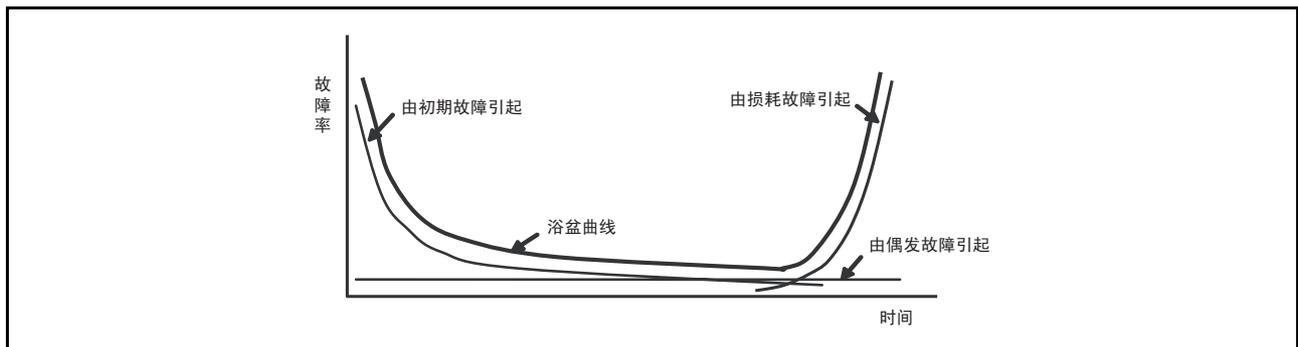


图 2.3 浴盆曲线的因素

### 2.2.1 初期故障

在制造过程中，半导体器件由于微小的异物、制造设备引起的偏差和尺寸偏差等，存在内在缺陷的概率，称之为初期缺陷密度。在偏差范围内，通过选取在分类和检查工序所要求的特性和可靠性的产品，判断正品和次品。将正品率称为成品率，成品率越高，缺陷密度就越低；相反地，成品率越低，缺陷密度就越高。一般将初期故障期间定义为半年～1年，为了降低此初期故障期间的故障率，半导体制造商通过在工序中导入应力测试和老练等的筛选来降低故障率以及提高产品质量。初期故障期间的故障率随着时间的推移而降低，在有缺陷的产品被除去（筛选）后，只剩余缺陷可能性小的产品（图 2.2），所以厂家能向市场提供高质量的产品。但是，筛选本身要兼顾质量和成本，所以希望在考虑产品的用途和要求的质量后设定筛选条件。筛选本身是产品成品后的对策，所以根本的对策是通过在初期制造阶段降低缺陷率或者采取不容易引起缺陷的布局设计等对策，实现初期缺陷的减少带来的质量稳定以及成品率（效率性生产）的提高。另外，在初期故障期间，威布尔分布的形状参数  $m < 1$ 。

## 2.2.2 偶发故障

由制造缺陷引起的不良随着时间的推移而减少，即使通过筛选消除初期故障，也依然存在有轻微缺陷的器件，所以严格来说，偶发故障区也能认为是衰减型初期故障区的延长。

在真正的意义上，故障率的固定（指数函数）模式有放射线引起的软错误、电噪声和静电破坏等。因为无论哪种都是因外界因素的应力而偶然发生，所以耐用性取决于设计阶段的规格。在偶发故障期间，威布尔分布的形状参数  $m \approx 1$ ，故障率函数和指数分布大体上一致。

## 2.2.3 损耗故障

当半导体器件达到最终的实质耐用寿命（寿命）时，就会发生故障。此期间称为损耗故障区，表示半导体器件具有的各种故障模式（HC、EM、TDDDB 等）的寿命。一般地，对于器件的工作时间，在半导体器件的基本设计阶段将损耗期间设定为几十年~几百年，并在工艺开发阶段提高质量可靠性。另外，在确认耐用寿命的损耗故障期间，威布尔分布的形状参数  $m > 1$ 。

## 2.3 筛选

一般地，半导体器件刚成品后的初期故障率较高，不久故障率会逐渐降低。根据上述可靠性，基于客户的质量要求和用途来设定可靠性目标（初期故障率 ppm/年、FIT），为了能够实现目标值，要在故障率超过该设定值时进行筛选。

为了消除初期故障，除了在适合成品的高压和高温下进行老练测试以外，还有在前期工序晶片加工完成后的探测中，通过实施高压脉冲筛选来消除初期故障等的方法，但是提高初期质量的重点是如何在制造工序中提高成品率（减少制造不良）以及如何组合上述筛选的问题。

一般地，在设定筛选条件时，预先把握对象器件的故障率是非常重要的，一般的方法是在进行新工艺或者新产品的开发时，对数  $k \sim$  数 10k 个的 TEG 或者产品重复进行老练试验（数小时~数十个小时），按各故障模式将所得的结果绘在威布尔概率纸上，以把握初期故障率进行条件的设定。在产品出货后，根据实际使用条件下的 1 年的平均故障率或者累积不良率等规定初期故障的可靠性目标。因此，为了将老练饱和性试验取得的故障率推移和可靠性目标比较，需要老练的加速性（温度、电压）。

另外，加速性因故障模式而不同，需要对老练重复评价所产生的故障产品进行分析，区分不良种类。一般地，在发生的故障中，栅氧化膜泄漏和金属异物引起的功能不良和泄漏不良是主要的故障模式。从单个 MOS 晶体管 and TEG 评价得到的电场依存性数据中求电压加速参数（ $\beta$ ：电场（电压）强度系数（cm/MV）），对于温度加速参数，能通过使用故障模式分类中的激活能（ $E_a$ ），用下式计算加速率：

$$AF_V = \exp(E_a / kT) \times 10^{(-\beta \cdot V_{ox})}$$

通常在新工艺开发时实施老练重复评价的情况较多。其优点是，能通过正规化芯片面积、栅极数、晶体管密度等计算同一工艺新产品中的故障率，并且数据的通用性高，能比较容易地为新一代产品开发提供反馈信息。

对于老练试验中的加速条件，需要考虑各种使用环境和可靠性目标，设定各自的电压和温度条件。

对于电压条件，设定不超过 MOS 绝缘膜耐压 / 接合耐压的评价电压，而对于工作电压  $V_{cc \max}$ ，至少为 +1MV/cm，在 3 个以上的电压条件下进行 TDDDB 评价。将所得的结果描绘在威布尔概率纸上，读取某目标不良率中的破坏耐压时间。另外，可以通过检查各自破坏耐压时间 vs 电场（电压）的相互关系求电场（电压）强度系数（倾角： $\beta$ ）。

对于温度条件，在调查对环境温度（或者接合温度）的氧化膜破坏的依存性后求激活能，一般 TDDDB 的激活能的值为 0.5 ~ 0.8eV。此激活能的偏差与工作电压（电场）的依存性有关，有电压（电场）越小激活能越大、电压（电场）越大激活能越小的趋势。

基于上述得到的电压（ $\beta$ ）和温度依存（ $E_a$ ），通过老练试验，求最优质量的老练时间条件。另外，最近由于可靠性评价技术的进步，也有通过在前工序阶段强化 AC/DC 应力来取代成品的老练试验，提高筛选性，实施无老练试验。

## 2.4 寿命预测

在产品出货前，对于一定时间（ $t_0$ ）实施筛选后的寿命预测（以  $t_0$  为原点， $t_0$  以后的寿命）能进行如下的计算。

假设筛选时间（ $t_0$ ）后的概率密度函数（PDF）为  $f(t_0:t)$ ，则  $f(t_0:t)$  可用 (2-1) 式表示（参照图 2.4）。

$$f(t_0:t) = \frac{f(t_0+t)}{R(t_0)} \quad (2-1)$$

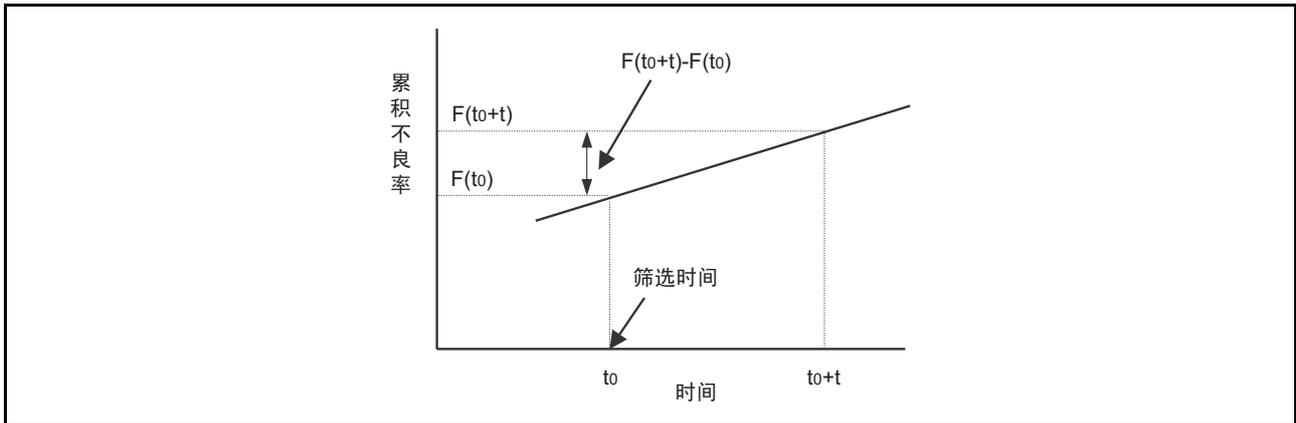


图 2.4 寿命预测

$R(t_0)$  是到时间（ $t_0$ ）为止的累积可靠度函数。

在表示威布尔分布时，用下式表示概率密度函数  $f(t_0)$ 。

$$f(t_0) = \frac{m t_0^{m-1}}{\eta^m} e^{-\frac{t_0^m}{\eta}} \quad (2-2)$$

如果将上述 (2-2) 式代入 (2-1) 式，则概率密度函数为

$$f(t_0:t) = \frac{m(t_0+t)^{m-1}}{\eta^m} \bullet \exp\left(-\frac{(t_0+t)^m - t_0^m}{\eta^m}\right) \quad (2-3)$$

因此，筛选后的累积故障率  $F(t:t_0)$  为

$$F(t_0:t) = 1 - \exp\left(-\frac{(t_0+t)^m - t_0^m}{\eta^m}\right) \quad (2-4)$$

能使用上述 (2-4) 式计算寿命预测。

在此必须注意：如果外加的筛选电压或者温度过高，就会破坏 MOS 或者耗尽产品原来的寿命，所以需要  
考虑产品寿命来适当地设定筛选条件。

## 2.5 半导体器件可靠性的特质

半导体器件可靠性的特质如下：

1. 半导体器件的断面结构（图2.5）的表面稳定极其重要，可以说是本质上对杂质等很敏感的结构。因此，在制造时需要管理多个工序，彻底将杂质和异物标准控制在最低。另外，成品的质量受半导体材料、电极材料、封装材料以及各材料相互间的复杂关系支配。
2. 如同典型的金属化和焊接等，需要从薄膜和细微加工的角度抓住问题，还需要物性分析不同于微小物质、薄膜等的表面现象。
3. 因为技术的迅猛发展，使用新工艺开发许多新产品并且要求在短期间内产品化，所以有时不能照搬以前器件可靠性的实际成果。
4. 因为生产形态有批量生产的特性并且成品不能修理，所以在设计阶段内建可靠性以及在制造阶段降低偏差是提高可靠性的非常重要的因素。
5. 作为部件具有的共性，器件的安装条件、使用条件和环境条件等有可能会影响可靠性。影响器件可靠性的应力条件有电压、电流密度、温度、湿度、气体、尘埃、污染、机械应力、振动、冲击、放射线、电场强度、磁场强度等。

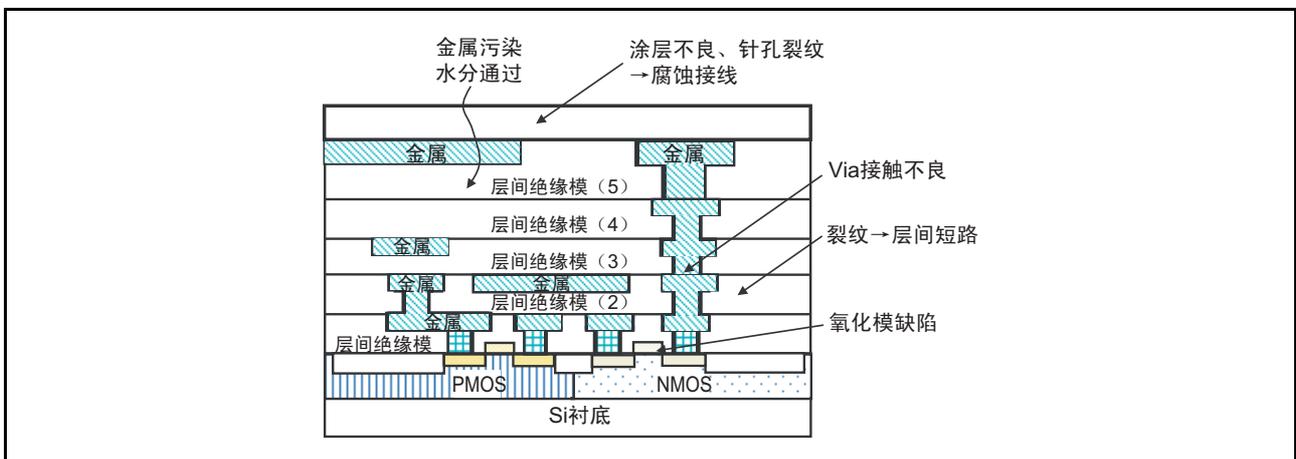


图 2.5 半导体器件的断面结构

虽然半导体器件具有上述特质，但是近年来，尤其是其功能的高度化、大集成化和系统化的越发进步，确保可靠性已变得非常重要。

在讨论提高可靠性时需要有个尺度，一般用故障率来表示。

半导体器件等的电子部件和电子设备的故障率，一般用图2.1所示的浴盆（bathtub）曲线表示。按故障的发生情况，曲线分为3个区（初期故障期间、偶发故障期间、损耗故障期间）。通常，初期故障期间的故障主要是因制造上的缺陷而产生，在此期间故障率随时间的推移而下降，逐渐进入稳定状态。偶发故障期间是半导体器件的耐用期间，故障率基本固定。损耗故障期间是指特定模时的故障集中发生，是器件寿命的结束。一般地，只要使用的环境应力不特殊，半导体器件的耐久性就足够长，所以与可靠性和维修性有关的是初期故障期间和偶发故障期间。在初期故障期间，通过老练试验等手段，大部分有故障潜在缺陷的半导体器件都能筛选出来。

## 2.6 可靠性的尺度

可靠性在 JIS Z 8115 “可靠性术语”中被定义为：“项目在规定条件下和规定时间内，能实现规定功能的性质”。因此，可靠性是含有时间的概念，应该和不含时间参数的初期质量区分。但是实际上在故障率曲线的初期故障期间，不考虑时间参数而用不良率表示可靠性的情况比较多。

### 2.6.1 初期故障期间使用的尺度

不考虑时间参数，一般用 % 或者 ppm 单位表示全部样品数中的不良数或者故障数的比例。ppm 是 parts per million 的缩写，1ppm 是指在 100 万个半导体器件中有 1 个次品。因此，故障率为 100ppm 是指 100 万个产品中有 100 个次品或者 1 万个产品中有 1 个次品的比例。

### 2.6.2 偶发故障期间使用的尺度

在偶发故障期间，需要考虑时间参数。其尺度有可靠度函数、非可靠度函数、概率密度函数和故障率函数等，相互之间有一定的关系。尤其经常使用故障率函数中说明的 FIT (Failure in Time) 单位。

#### (1) 可靠度函数 (Reliability Function) 和非可靠度函数 (Unreliability Function)

设备、部件和元件在使用了  $t$  时间后，仍保持所要的功能并能正常工作的正品的比例，称为可靠度函数，用下式表示：

$$R(t) = (n - c(t))/n \quad (2-5)$$

在此， $R(t)$  : 可靠度函数

$n$  : 全样品数

$c(t)$  : 到时间  $t$  为止发生的故障数

另一方面，和可靠度函数成对的是非可靠度函数。

非可靠度函数也称为累积故障分布函数，被定义为将故障寿命视为概率变量时的分布函数。即，设备、部件和元件等在使用了  $t$  时间后，失去所要的功能而不能正常工作的全部故障数（累积故障数）的比例，用下式表示：

$$F(t) = c(t)/n \quad (2-6)$$

在此， $F(t)$  : 非可靠度函数

$n$  : 全部样品数

$c(t)$  : 到时间  $t$  为止发生的故障数

另外，当然也有以下关系：

$$R(t) + F(t) = 1 \quad (2-7)$$

而且，如图 2.6 所示，可靠度函数  $R(t)$  为单调递减函数，非可靠度函数  $F(t)$  为单调递增函数。

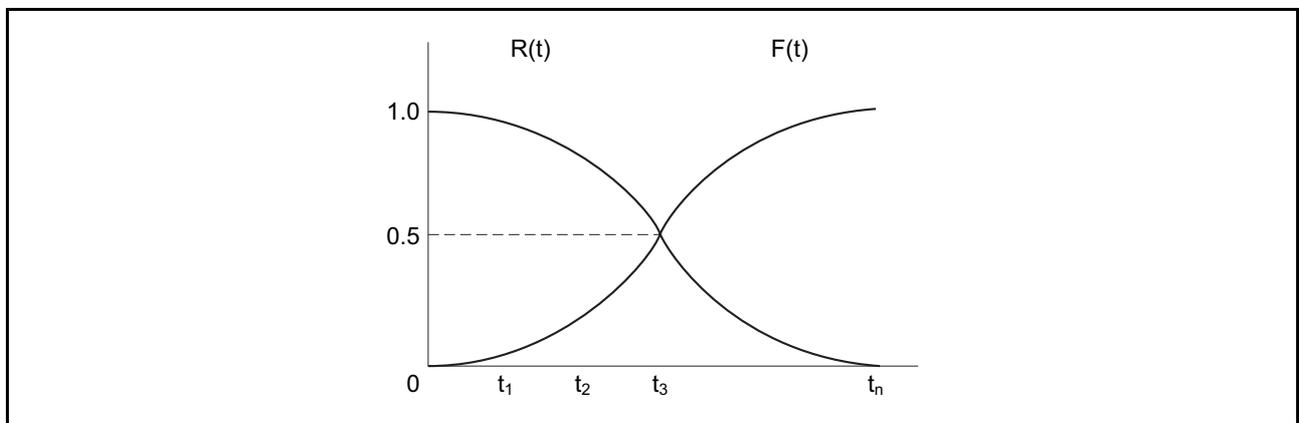


图 2.6  $R(t)$  和  $F(t)$  的例子

## (2) 概率密度函数 (Probability Density Function)

设备、部件和元件等在使用了  $t$  时间后，对于全部样品，在单位时间内发生故障的比例和程度，称之为（故障的）概率密度函数，用下式表示：

$$f(t) \equiv dF(t)/dt = -dR(t)/dt \quad (2-8)$$

由以上 (2-8) 式可知，能对概率密度函数  $f(t)$  进行积分来计算可靠度函数  $R(t)$  和非可靠度函数  $F(t)$ 。即，

$$F(t) = \int_0^t f(t)dt \quad (2-9)$$

$$R(t) = 1 - F(t) = 1 - \int_0^t f(t)dt = \int_t^{\infty} f(t)dt \quad (2-10)$$

$f(t)$ 、 $R(t)$  和  $F(t)$  的概念图如图 2.7 所示。

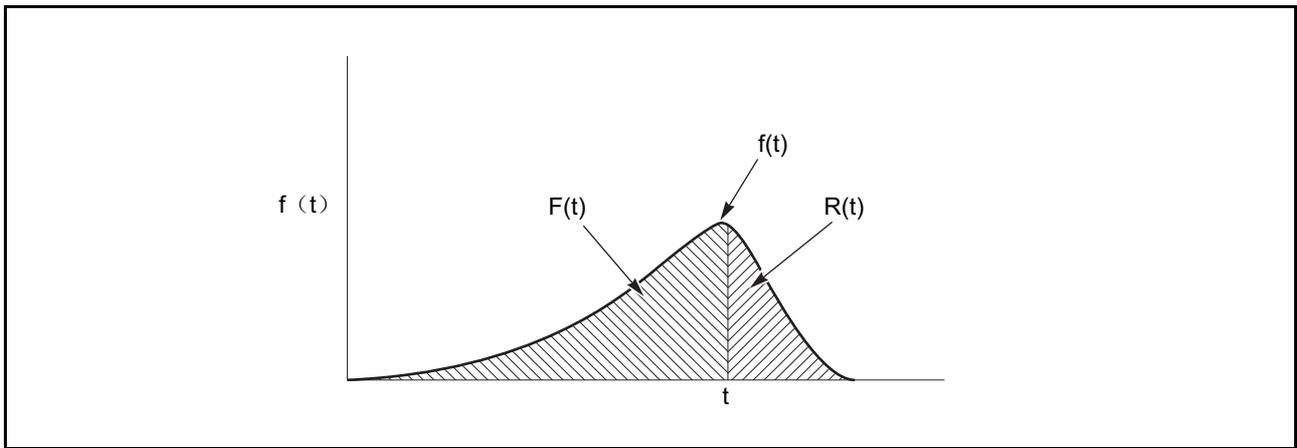


图 2.7  $f(t)$ 、 $R(t)$  和  $F(t)$  的概念图

## (3) 故障率函数 (Failure Rate Function)

故障率函数也称为风险函数。在设备、部件和元件等开始使用到经过  $t$  时间为止，对于正常工作的全部样品，在下一个单位时间内发生故障的比例和程度，称之为故障率函数，用下式表示：

$$\lambda(t) = f(t)/R(t) \quad (2-11)$$

$f(t)$ 、 $R(t)$  和  $\lambda(t)$  具有的信息都等效。通过展开 (2-8)、(2-9)、(2-10) 和 (2-11) 式，只要是已知的信息就能分别算出  $f(t)$ 、 $R(t)$ 、 $\lambda(t)$ 。

故障率函数也称为瞬时故障率，经常用于表示半导体器件等的可靠性。一般地，作为故障率，瞬时故障率在理论上非常严密，但是实际上计算短时间的故障率非常困难，所以有时选择 1000 小时、1 个月、1 年等作为单位时间，使用该期间的平均故障率。

平均故障率  $\equiv$  期间中的总故障数 / 期间中的总工作时间

实际上平均故障率是非常小的值，所以平均故障率的单位使用 %/1000h 和 ppm/1000h 等。另外，经常使用 FIT (Failure In Time :  $10^9$  平均总工作时间内的故障数) 作为表示故障率程度的单位。

$$1 \text{ FIT} = 1 \times 10^{-9} = 1 \text{ ppm}/1000\text{h}$$

(故障数 / 工作样品数  $\times$  工作时间)

但是要注意，例如“故障率为 100FIT”表示在  $10^7$  总工作时间内发生故障的概率为 1 个，并非表示各产品的寿命为  $10^7$  个小时。

理解“总工作时间 (= 工作样品数  $\times$  工作时间) 不是针对 1 个特定的产品”非常重要。

## (4) 累积风险函数 (Cumulative Hazard Function)

根据 (2-8) 式展开 (2-11) 式后, 可靠度函数  $R(t)$  和故障率函数  $\lambda(t)$  有 (2-12) 式的关系:

$$R(t) = \exp - \int_0^t \lambda(t) dt \quad (2-12)$$

另外, 如果用 (2-14) 式定义累积风险函数  $H(t)$ , 则

$$H(t) = \int_0^t \lambda(t) dt \quad (2-13)$$

当  $\lambda(t)$  表示威布尔分布时, 因为有

$$R(t) = e^{-\left(\frac{t}{\eta}\right)^m}$$

的关系, 所以为

$$H(t) = \left(\frac{t}{\eta}\right)^m \quad (2-14)$$

而且,

$$R(t) = \exp(-H(t)) \quad (2-15)$$

此函数应用在后面讲述的风险分析。

## (5) 表示寿命的尺度

和故障率同样经常使用的有故障寿命。故障寿命的定义为从设备、部件和元件等开始使用到发生故障前的时间。一般地, 除特殊情况外, 可以说半导体器件是一旦发生故障就不能修理、维护和再使用的非修理性部件。对这样不可修理和维护的设备、部件和元件等, 到故障前的平均时间定义为平均故障寿命 (MTTF; Mean Time To Failure), 用下式表示:

$$MTTF = \int_0^t t f(t) dt \quad (2-16)$$

在指数分布的情况下, 为

$$f(t) = \lambda \exp(-\lambda t)$$

$$R(t) = \exp(-\lambda t)$$

$$\lambda(t) = \lambda \text{ (常数)}$$

当由 (2-16) 式求 MTTF 时, 为

$$MTTF = \int_0^{\infty} t \lambda e^{-\lambda t} dt = 1/\lambda \quad (2-17)$$

是故障率的倒数。

## 2.7 用于可靠性分析的概率分布

### (1) 指数分布

指数分布是偶发故障型的分布。半导体器件的可靠性试验所得到的很多结果是故障率递减形，不太适合指数分布。但是，因为指数分布是可靠性寿命中最基础的分布，并且在除去初期不良的稳定期会发生随机形的故障等，所以有时也使用指数分布。

指数分布的概率密度函数  $f(t)$  和可靠度函数  $R(t)$  分别用

$$f(t) = \lambda \exp(-\lambda t) \quad (t \geq 0)$$

$$R(t) = \exp(-\lambda t)$$

表示，如图 2.8 所示。指数分布的特征之一是参数  $\lambda$ ，平均寿命 MTTF 为  $\lambda$  的倒数。

$$\text{MTTF} = 1/\lambda \quad (\text{平均寿命})$$

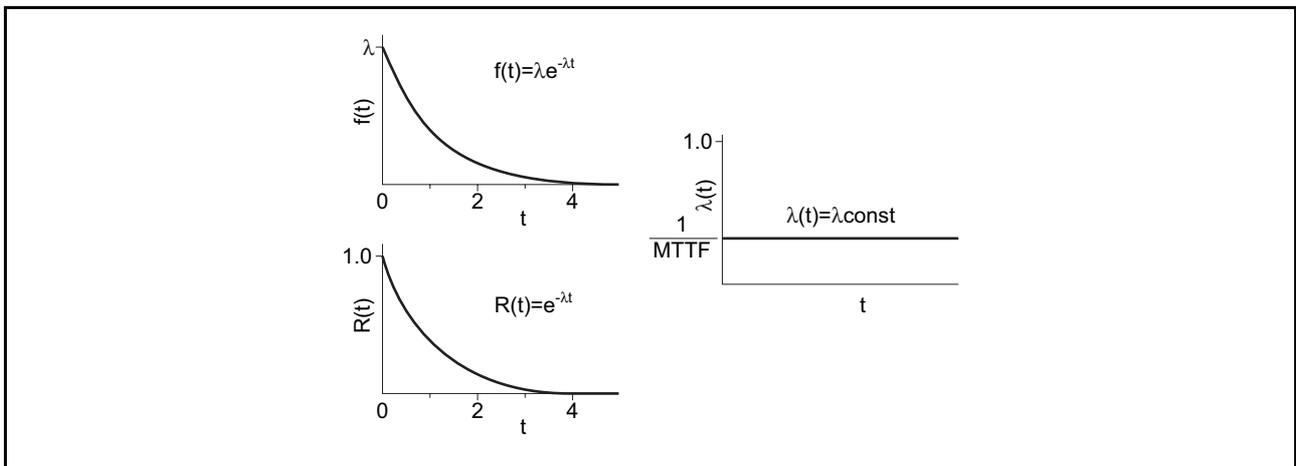


图 2.8 指数分布

### (2) 正态分布

正态分布广泛用于一般的数据分析、管理的特性值、误差的分布以及质量管理等。另外，有时也用作故障寿命的分布。尤其在集中发生损耗故障等的情况下，能看到适用此分布的例子。正态分布的概率密度函数  $f(t)$  和可靠度函数  $R(t)$  分别用下式表示：

如图 2.9 所示，正态分布是将平均值设定为  $\mu$ 、标准差设定为  $\sigma$  的左右对称的钟形。

$$f(t) = \frac{1}{\sqrt{2\pi} \cdot \sigma} e^{-\frac{(t-\mu)^2}{2\sigma^2}}$$

$$R(t) = 1 - \frac{1}{\sqrt{2\pi} \cdot \sigma} \int_{-\infty}^t e^{-\frac{(t-\mu)^2}{2\sigma^2}} dt \quad (-\infty < t < +\infty)$$

一般地，正态分布用平均值  $\mu$ 、标准差  $\sigma$  略记，用  $N(\mu, \sigma^2)$  表示其分布。在  $\mu \pm \sigma$ 、 $\mu \pm 2\sigma$  和  $\mu \pm 3\sigma$  之间包含分布的 68.3%、95.54% 和 99.73%，而在  $\mu \pm 1.645\sigma$  和  $\mu \pm 1.96\sigma$  之间包含分布的 90% 和 95%。

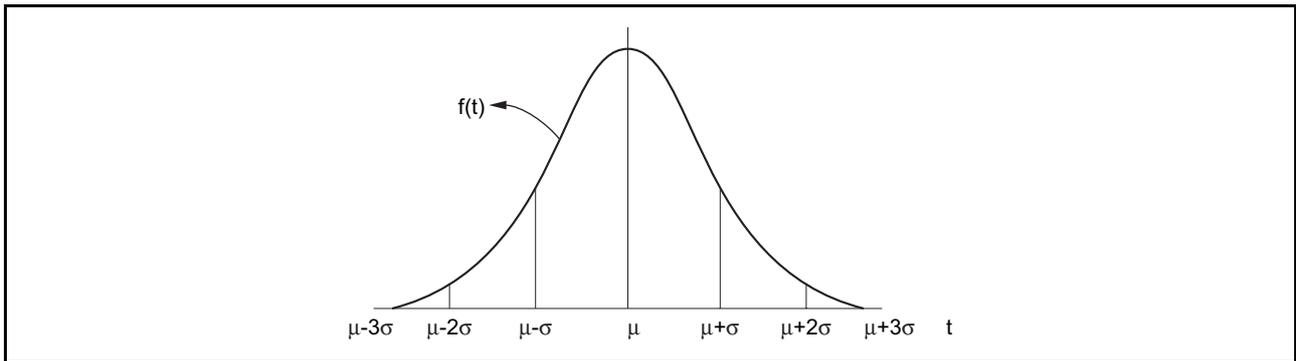


图 2.9 正态分布

### (3) 对数的正态分布

并非寿命时间  $t$  本身而是取对数的  $\ln t$  符合正态分布时，称它为对数正态分布。概率密度函数  $f(t)$  和可靠度函数  $R(t)$  如下所示：

$$f(t) = \frac{1}{\sqrt{2\pi} \cdot \sigma t} e^{-\frac{(\ln t - \mu)^2}{2\sigma^2}} \quad (t \geq 0)$$

$$R(t) = 1 - \frac{1}{\sqrt{2\pi} \cdot \sigma} \int_0^t \frac{1}{t} \cdot e^{-\frac{(\ln t - \mu)^2}{2\sigma^2}} dt$$

### (4) 威布尔分布

威布尔分布是瑞典的 W.Weibull 用于研究金属疲劳寿命的分布，可认为威布尔分布扩展了指数分布。概率密度函数  $f(t)$  和可靠度函数  $R(t)$  如下所示，在此， $m$  称为形状参数（shape parameter）， $\eta$  称为尺度参数（scale parameter）。

$$f(t) = \frac{mt^{m-1}}{\eta^m} \cdot e^{-\left(\frac{t}{\eta}\right)^m} \quad (t \geq 0, m > 0, \eta > 0)$$

$$R(t) = e^{-\left(\frac{t}{\eta}\right)^m}$$

如下求威布尔分布在各阶段的老化比例（故障率  $\lambda(t)$ ）：

$$\lambda(t) = \frac{mt^{m-1}}{\eta^m}$$

并且

$$\frac{d\lambda(t)}{dt} = \frac{m(m-1)t^{m-2}}{\eta^m}$$

所以，对应  $m < 1$ 、 $m = 1$ 、 $m > 1$ ，故障率随着时间的推移而降低、固定或者增加。

如上所述，在半导体器件的寿命试验中，一般为  $m < 1$  的分布形。

只要求出威布尔分布的  $m$ ，就能弄清故障率的时间变化情况，所以有助于阐明寿命现象。一般的老化现象和故障机理都有各自固有的故障分布，所以对对应故障模式、故障机理的变化或者应力的变化，威布尔分布的参数  $m$  和  $\eta$  发生变化。因此，

1. 当  $m$  变化不大而  $\eta$  变化时，故障的物理原因不变，只有其现象的发生速度发生变化。
2. 当  $m$  变化时，在其前后故障的物理原因也发生变化。

此威布尔分布广泛用于故障分析。另外，使用威布尔概率纸能比较容易地求出威布尔分布的参数  $m$  和  $\eta$ 。

参考文献

- (1) 塩見 弘；「故障物理入門」、日科技連、1982
- (2) 塩見 弘；「信頼性工学入門」改訂三版、丸善、1995
- (3) 三根 久、河合 一；「信頼性・保全性の基礎数理」、日科技連、1984
- (4) 嶋田 正三；「信頼性と寿命試験」、日科技連、1964

## 第 3 章 半导体器件的可靠性试验和可靠度预测

### 3.1 可靠性试验

可靠性试验是指在已知应力的条件下，根据实施的实验室试验数据，评价器件或者系统的寿命特性的试验总称。

半导体器件在从制造商出货，经过客户的设备组装和调整工序，到最终用户所要设备寿命为止的使用期间，为了确认是否发挥所要的性能而对其进行可靠性试验。

在可靠性试验中，半导体器件的外加应力是指模拟或者加速半导体器件在各个阶段（器件的嵌入、调整、老化以及现场安装、调试和使用）可能受到的某种应力，在后述的试验方法中规定了标准应力。

在半导体器件的开发和批量生产的各阶段实施可靠性试验，但是每个阶段的目的和内容不同。在实施可靠性试验时需要考虑以下几点：

1. 试验的对象和目的
2. 试验条件
3. 基于试验结果的判断

本公司有关半导体器件的可靠性试验的实施对象、目的和内容如表 3.1 所示。

表 3.1 开发新产品时的可靠性试验内容（例）

对 象	目 的	名 称	内 容
半导体产品的开发	确认设计的目标质量以及是否符合客户要求的规格。	产品开发质量的认定试验	根据需要，实施以下内容： 1. 标准试验 2. 加速试验 3. 边界试验 4. 结构分析
材料和工艺的开发或者变更	当该材料和工艺适用于产品时，确认设计的目标质量以及是否符合客户要求的规格。 还要把握受原料和工艺影响的质量特性和界限。	晶片加工工艺 / 封装开发或者变更的质量认定试验	关注该材料和工艺的特性和变更，使用 TEG 或者产品实施所需的加速试验和分析。
批量生产试制时	确认产品质量是否维持在规定的水平。	批量生产的产品质量认定试验	确认特别应该注意的参数初期波动以及批量生产的初期偏差和稳定性的可靠性试验。

### 3.2 可靠性试验的方法

可靠性试验是在已知应力的条件下实施的，所以在“电子信息技术产业协会规格（JEITA）”、“美军规格（MIL）”、“国际电工委员规格（IEC）”和“日本工业规格（JIS）”中，规定了半导体器件的各种试验方法。虽然各种试验方法和条件略有不同，但目的相同。在此，EIAJ ED-4701 系列“半导体器件的环境和耐久性试验方法”的试验项目、目的和条件如表 3.2～表 3.4 所示。

和决定样品数量的方法一样，根据设计目标的质量水平和用户要求的质量水平来确定试验时间（包含循环数或者重复次数等）和试验条件，但是尽可能考虑安装条件、实际工作时间以及试验的加速性，选择既有效又经济的时间和条件。

可靠性试验随时需要有再现性，最好选定标准的试验方法，因此根据公认的试验规格来实施的情况比较多。

在计划可靠性试验时，必须注意的重点在于设定对象产品的故障定义。即，明确对象产品的质量特性，给各特性设定故障的判断标准，并且必须在试验前后检查质量特性的变动是否在标准容许范围内。

通常，器件的可靠性取决于设计和制造过程，所以在进行可靠性试验时，从设计和制造因素相同的群体范围中抽取样品。在半导体器件的可靠性试验中使用的抽样标准是根据设计目标的质量标准和用户要求的质量标准来决定 LTPD。与此不同，和材料、工艺有关的可靠性试验是在决定合适的样品数后实施的。

另一方面，新开发的工艺和封装等有可能在产品的最大额定值内，不能适用现有工艺和封装的加速条件或者不能在短时间内发现新故障。因此，使用 TEG 进行基于故障机理的可靠性试验十分重要。为了确保产品设计时的可靠性，在和产品相同的工序中，根据故障机理进行试验，明确其加速性（温度加速性、电场加速性等）并反映在产品在设计时的设计规则上。

表 3.2 半导体器件环境试验的项目和条件（机械试验）

试验项目	JEITA 规格号	试验目的	条 件	相关规格																	
冲击	EIAJ ED-4701/400 试验方法 404	对器件的粗暴使用以及在运输或者使用过程中受到的强烈冲击，进行结构耐性和机械耐性的评价。	<table border="1"> <thead> <tr> <th>条件</th> <th>最高加速度 (G)</th> <th>脉宽 (ms)</th> <th>方向/次数</th> </tr> </thead> <tbody> <tr> <td>A</td> <td>100</td> <td>6</td> <td rowspan="4">X1, (X2) Y1, Y2 Z1, (Z2) 3次/方向</td> </tr> <tr> <td>B</td> <td>500</td> <td>1</td> </tr> <tr> <td>C</td> <td>1000</td> <td>0.5</td> </tr> <tr> <td>D</td> <td>1500</td> <td>0.5</td> </tr> </tbody> </table>	条件	最高加速度 (G)	脉宽 (ms)	方向/次数	A	100	6	X1, (X2) Y1, Y2 Z1, (Z2) 3次/方向	B	500	1	C	1000	0.5	D	1500	0.5	IEC 68-2-27 MIL-STD-883D 2002.3 MIL-STD-750C 2016.2 MIL-STD-202F 205E, 207A, 213B
			条件	最高加速度 (G)	脉宽 (ms)	方向/次数															
A	100	6	X1, (X2) Y1, Y2 Z1, (Z2) 3次/方向																		
B	500	1																			
C	1000	0.5																			
D	1500	0.5																			
冲击波形：半正弦波																					
恒定加速度	EIAJ ED-4701/400 试验方法 405	评价器件恒定加速度的耐性。	<table border="1"> <thead> <tr> <th>条件</th> <th>加速度(G)</th> </tr> </thead> <tbody> <tr> <td>A</td> <td>5,000</td> </tr> <tr> <td>B</td> <td>10,000</td> </tr> <tr> <td>C</td> <td>20,000</td> </tr> <tr> <td>D</td> <td>30,000</td> </tr> </tbody> </table>	条件	加速度(G)	A	5,000	B	10,000	C	20,000	D	30,000	IEC 68-2-7 MIL-STD-883D 2001.2 MIL-STD-750C 2006 MIL-STD-202F 201A, 212A							
			条件	加速度(G)																	
A	5,000																				
B	10,000																				
C	20,000																				
D	30,000																				
X1、X2、Y1、Y2、Z1 和 Z2 方向各 1 分钟 (当使用金线接合时，条件 D 不适合)																					
焊接性	EIAJ ED-4701/300 试验方法 303	对通过焊接连接的器件引脚，进行焊接性的评价。	<table border="1"> <thead> <tr> <th>条件</th> <th>焊接温度 (°C)</th> <th>浸渍时间 (s)</th> <th>备注</th> </tr> </thead> <tbody> <tr> <td>A</td> <td>235±5</td> <td>5±0.5</td> <td>对应波动焊接</td> </tr> <tr> <td>B</td> <td>215±5</td> <td>10±0.5</td> <td>对应回流焊接</td> </tr> </tbody> </table>	条件	焊接温度 (°C)	浸渍时间 (s)	备注	A	235±5	5±0.5	对应波动焊接	B	215±5	10±0.5	对应回流焊接	IEC 68-2-20 MIL-STD-883D 2003.7 2022.2 MIL-STD-750C 2026.4 MIL-STD-202F 208E					
			条件	焊接温度 (°C)	浸渍时间 (s)	备注															
A	235±5	5±0.5	对应波动焊接																		
B	215±5	10±0.5	对应回流焊接																		
老化后的焊接浸入处理 使用松香助焊剂 浸渍到本体以下的 1 ~ 1.5mm																					

试验项目	JEITA 规格号	试验目的	条 件	相关规格																																																						
焊接 耐热性	EIAJ ED-4701/300 试验方法 302 (SMD 除外)	对器件是否因焊接时的 热度而受到损伤进行 评价	<table border="1"> <thead> <tr> <th>条件</th> <th>焊接温度 (°C)</th> <th>浸渍时间 (s)</th> <th>备注</th> </tr> </thead> <tbody> <tr> <td>A</td> <td>260±5</td> <td>10±1</td> <td rowspan="2">浸入助焊剂 (松香)</td> </tr> <tr> <td>B</td> <td>350±5</td> <td>3.5±0.5</td> </tr> </tbody> </table>	条件	焊接温度 (°C)	浸渍时间 (s)	备注	A	260±5	10±1	浸入助焊剂 (松香)	B	350±5	3.5±0.5	IEC 68-2-20 MIL-STD-202F 210A																																											
	条件		焊接温度 (°C)	浸渍时间 (s)	备注																																																					
A	260±5	10±1	浸入助焊剂 (松香)																																																							
B	350±5	3.5±0.5																																																								
EIAJ ED-4701/300 试验方法 301B (SMD)	<p>加湿后的加热处理</p> <p>加湿条件的例子</p> <table border="1"> <thead> <tr> <th>对应防湿包装内</th> <th>85°C、30%、168h</th> </tr> </thead> <tbody> <tr> <td>对应开封后的保管</td> <td>30°C、70%、168h</td> </tr> <tr> <td rowspan="2">对应无防湿包装</td> <td>A 85°C、65%、168h</td> </tr> <tr> <td>B 85°C、85%、168h</td> </tr> </tbody> </table> <p>加热处理条件</p> <p>1. 红外线回流和空气回流 (无铅焊料)</p> <p>预热: 160°C–190°C、80 ~ 140s 最高温度 T<sub>p</sub> (允许误差: +5/-0°C)</p> <table border="1"> <thead> <tr> <th>体积 厚度(mm)</th> <th>&lt;350</th> <th>350-2,000</th> <th>&gt;2,000</th> </tr> </thead> <tbody> <tr> <td>&lt;1.6</td> <td>260</td> <td>260</td> <td>260</td> </tr> <tr> <td>1.6-2.5</td> <td>260</td> <td>250</td> <td>245</td> </tr> <tr> <td>&gt;2.5</td> <td>250</td> <td>245</td> <td>245</td> </tr> </tbody> </table> <table border="1"> <thead> <tr> <th>条件</th> <th>≥(T<sub>p</sub>-5)°C的时间(s)</th> </tr> </thead> <tbody> <tr> <td>A</td> <td>10+6/-0</td> </tr> <tr> <td>B</td> <td>20+6/-0</td> </tr> </tbody> </table> <p>2. 汽相回流</p> <table border="1"> <thead> <tr> <th>条件</th> <th>加热温度 (°C)</th> <th>加热时间 (s)</th> <th>备注</th> </tr> </thead> <tbody> <tr> <td>II-A</td> <td>210<sup>+10</sup><sub>-0</sub></td> <td>40±4</td> <td>预热 150°C、90s</td> </tr> </tbody> </table> <p>3. 波动焊料槽</p> <table border="1"> <thead> <tr> <th>条件</th> <th>加热温度 (°C)</th> <th>加热时间 (s)</th> <th>备注</th> </tr> </thead> <tbody> <tr> <td>III-A</td> <td>260±5</td> <td>5±1</td> <td>对应单个</td> </tr> <tr> <td>III-B</td> <td>260±5</td> <td>10±1</td> <td>对应双个</td> </tr> </tbody> </table> <p>4. 焊料槽</p> <table border="1"> <thead> <tr> <th>条件</th> <th>加热温度 (°C)</th> <th>加热时间 (s)</th> <th>备注</th> </tr> </thead> <tbody> <tr> <td>IV-A</td> <td>350±10</td> <td>3.5±0.5</td> <td>浸入松香 助焊剂</td> </tr> </tbody> </table> <p>垂直浸渍引脚的平坦部分或者有效焊接部分</p>	对应防湿包装内	85°C、30%、168h	对应开封后的保管	30°C、70%、168h	对应无防湿包装	A 85°C、65%、168h	B 85°C、85%、168h	体积 厚度(mm)	<350	350-2,000	>2,000	<1.6	260	260	260	1.6-2.5	260	250	245	>2.5	250	245	245	条件	≥(T <sub>p</sub> -5)°C的时间(s)	A	10+6/-0	B	20+6/-0	条件	加热温度 (°C)	加热时间 (s)	备注	II-A	210 <sup>+10</sup> <sub>-0</sub>	40±4	预热 150°C、90s	条件	加热温度 (°C)	加热时间 (s)	备注	III-A	260±5	5±1	对应单个	III-B	260±5	10±1	对应双个	条件	加热温度 (°C)	加热时间 (s)	备注	IV-A	350±10	3.5±0.5	浸入松香 助焊剂
对应防湿包装内	85°C、30%、168h																																																									
对应开封后的保管	30°C、70%、168h																																																									
对应无防湿包装	A 85°C、65%、168h																																																									
	B 85°C、85%、168h																																																									
体积 厚度(mm)	<350	350-2,000	>2,000																																																							
<1.6	260	260	260																																																							
1.6-2.5	260	250	245																																																							
>2.5	250	245	245																																																							
条件	≥(T <sub>p</sub> -5)°C的时间(s)																																																									
A	10+6/-0																																																									
B	20+6/-0																																																									
条件	加热温度 (°C)	加热时间 (s)	备注																																																							
II-A	210 <sup>+10</sup> <sub>-0</sub>	40±4	预热 150°C、90s																																																							
条件	加热温度 (°C)	加热时间 (s)	备注																																																							
III-A	260±5	5±1	对应单个																																																							
III-B	260±5	10±1	对应双个																																																							
条件	加热温度 (°C)	加热时间 (s)	备注																																																							
IV-A	350±10	3.5±0.5	浸入松香 助焊剂																																																							

[注]  表示通常适用的条件。

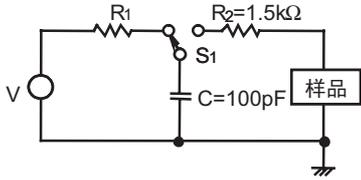
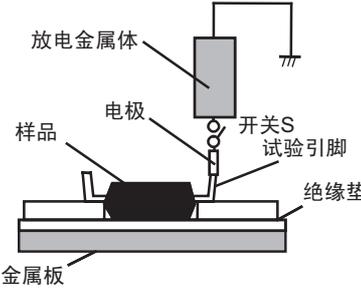
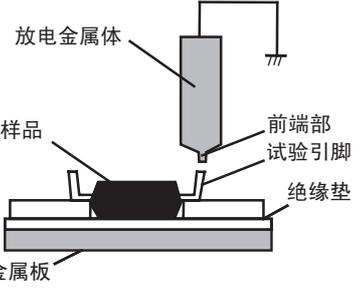
表 3.3 半导体器件环境试验的项目和条件（耐候性试验）

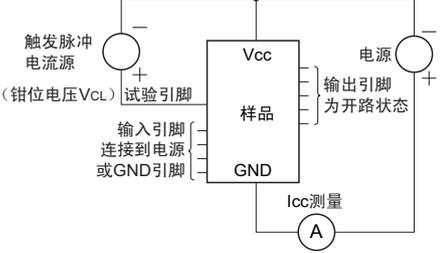
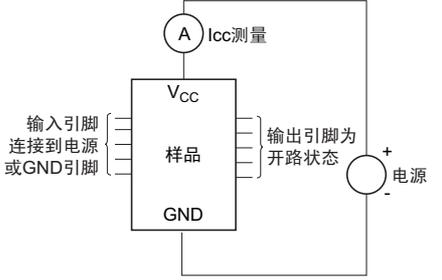
试验项目	JEITA 规格号	试验目的	条 件	相关规格																
加热+安装 应力系列试验	EIAJ ED-4701/100 试验方法 104	对树脂封装 SMD 在保管时的吸湿以及受到安装热应力后的耐性和耐久性进行评价。	在规定的试验前，作为系列试验进行实施。 EIAJ ED-4701/300 试验方法 301 和焊接耐热试验的方法相同	JESD22-A112 JESD22-A113																
高温保存	EIAJ ED-4701/200 试验方法 201	对器件经过长时间高温保存后的耐性进行评价。	只要在个别规格中没有规定，就按照以下条件保存： Tstg max（最高额定保存温度） 1000 小时	IEC 68-2-2 MIL-STD-750C 1031.4 MIL-STD-883D 1008.2																
低温保存	EIAJ ED-4701/200 试验方法 202	对器件经过低温保存后的耐性进行评价。	只要在个别规格中没有规定，就按照以下条件保存： Tstg min（最高额定保存温度） 1000 小时	IEC 68-2-1																
高温高湿保存	EIAJ ED-4701/100 试验方法 103	对器件在高温高湿条件下使用和保存后的耐性进行评价。	<table border="1"> <thead> <tr> <th>试验条件</th> <th>Ta(°C)</th> <th>RH(%)</th> </tr> </thead> <tbody> <tr> <td>A</td> <td>40±2</td> <td>90±5</td> </tr> <tr> <td>B</td> <td>60±2</td> <td>90±5</td> </tr> <tr> <td>C</td> <td>85±2</td> <td>85±5</td> </tr> </tbody> </table> <p>1000 小时（除非在个别规格中有规定）</p>	试验条件	Ta(°C)	RH(%)	A	40±2	90±5	B	60±2	90±5	C	85±2	85±5	IEC 68-2-3 MIL-STD-202F 103B				
试验条件	Ta(°C)	RH(%)																		
A	40±2	90±5																		
B	60±2	90±5																		
C	85±2	85±5																		
高温高湿偏压 (THB)	EIAJ ED-4701/100 试验方法 102	主要对在高温高湿条件下使用和保管后的接线腐蚀现象的耐性进行评价。	<table border="1"> <thead> <tr> <th>条件符号</th> <th>温度(°C)</th> <th>湿度(%)</th> <th>时间(h)</th> </tr> </thead> <tbody> <tr> <td>A</td> <td>40</td> <td>90</td> <td>1000</td> </tr> <tr> <td>B</td> <td>60</td> <td>90</td> <td>1000</td> </tr> <tr> <td>C</td> <td>85</td> <td>85</td> <td>1000</td> </tr> </tbody> </table> <p>外加电压：连续外加电压，或者在大功耗时，断续地外加电压（规定的 ON/OFF 时间） 在 SMD 的情况下，进行规定的加湿和安装应力系列试验（B-101）。</p>	条件符号	温度(°C)	湿度(%)	时间(h)	A	40	90	1000	B	60	90	1000	C	85	85	1000	
条件符号	温度(°C)	湿度(%)	时间(h)																	
A	40	90	1000																	
B	60	90	1000																	
C	85	85	1000																	
不饱和蒸汽加压	EIAJ ED-4701/100 试验方法 102	对器件在高温高湿条件下使用和保管后的耐性进行加速评价。	<p>（不饱和型槽内压）</p> <table border="1"> <thead> <tr> <th>条件</th> <th>温度</th> <th>相对湿度</th> <th>蒸气压 (Pa)</th> </tr> </thead> <tbody> <tr> <td>A</td> <td>110°C</td> <td>85%</td> <td>1.2×10<sup>5</sup></td> </tr> <tr> <td>B</td> <td>120°C</td> <td>85%</td> <td>1.7×10<sup>5</sup></td> </tr> <tr> <td>C</td> <td>130°C</td> <td>85%</td> <td>2.3×10<sup>5</sup></td> </tr> </tbody> </table> <p>在 SMD 的情况下，进行规定加湿和安装应力的系列试验（试验方法 104）</p>	条件	温度	相对湿度	蒸气压 (Pa)	A	110°C	85%	1.2×10 <sup>5</sup>	B	120°C	85%	1.7×10 <sup>5</sup>	C	130°C	85%	2.3×10 <sup>5</sup>	
条件	温度	相对湿度	蒸气压 (Pa)																	
A	110°C	85%	1.2×10 <sup>5</sup>																	
B	120°C	85%	1.7×10 <sup>5</sup>																	
C	130°C	85%	2.3×10 <sup>5</sup>																	

试验项目	JEITA 规格号	试验目的	条 件	相关规格																																
温度循环	EIAJ ED-4701/100 试验方法 105	对器件在保存、运输以及使用中可能遭到的温度急剧变化的耐性进行评价。	<p>在 SMD 的情况下，作为预处理实施试验方法 104</p> <p>最高保存温度 (Tstg max) 常温(TN) 最低保存温度 (Tstg min)</p> <p>阶段 a b c d</p> <p>循环1</p> <p>t: 5 分钟以内或者阶段 a、c 时间较长的一方 (10% 以内)</p> <table border="1"> <thead> <tr> <th>阶段</th> <th>温度</th> <th>时间</th> </tr> </thead> <tbody> <tr> <td>a</td> <td>最低保存温度 (Tstg min)</td> <td>从下表中选择 1 个条件</td> </tr> <tr> <td>b</td> <td>常温 5~35°C (TN)</td> <td>从下表中选择 1 个条件</td> </tr> <tr> <td>c</td> <td>最高保存温度 (Tstg max)</td> <td>从下表中选择 1 个条件</td> </tr> <tr> <td>d</td> <td>常温 5~35°C (TN)</td> <td>从下表中选择 1 个条件</td> </tr> </tbody> </table> <p>温度循环的保存时间</p> <table border="1"> <thead> <tr> <th rowspan="2">单个样品的重量(m) g</th> <th>阶段 b</th> <th>阶段 a</th> </tr> <tr> <th>阶段 d</th> <th>阶段 c</th> </tr> </thead> <tbody> <tr> <td>M≤15</td> <td>5分钟以内</td> <td>10分钟以上</td> </tr> <tr> <td>15&lt;m≤150</td> <td>5分钟以内</td> <td>10分钟以上</td> </tr> <tr> <td>150&lt;m≤1500</td> <td>5分钟以内</td> <td>10分钟以上</td> </tr> <tr> <td>1500&lt;m</td> <td colspan="2">在个别规格中规定</td> </tr> </tbody> </table> <p>在个别规格中规定 Tstg min 和 Tstg max 的值，实施 10 个循环。</p>	阶段	温度	时间	a	最低保存温度 (Tstg min)	从下表中选择 1 个条件	b	常温 5~35°C (TN)	从下表中选择 1 个条件	c	最高保存温度 (Tstg max)	从下表中选择 1 个条件	d	常温 5~35°C (TN)	从下表中选择 1 个条件	单个样品的重量(m) g	阶段 b	阶段 a	阶段 d	阶段 c	M≤15	5分钟以内	10分钟以上	15<m≤150	5分钟以内	10分钟以上	150<m≤1500	5分钟以内	10分钟以上	1500<m	在个别规格中规定		IEC 68-2-14 MIL-STD-883D 1010.7 MIL-STD-750C 1051.2 MIL-STD-202F 102A
阶段	温度	时间																																		
a	最低保存温度 (Tstg min)	从下表中选择 1 个条件																																		
b	常温 5~35°C (TN)	从下表中选择 1 个条件																																		
c	最高保存温度 (Tstg max)	从下表中选择 1 个条件																																		
d	常温 5~35°C (TN)	从下表中选择 1 个条件																																		
单个样品的重量(m) g	阶段 b	阶段 a																																		
	阶段 d	阶段 c																																		
M≤15	5分钟以内	10分钟以上																																		
15<m≤150	5分钟以内	10分钟以上																																		
150<m≤1500	5分钟以内	10分钟以上																																		
1500<m	在个别规格中规定																																			

[注]  表示通常适用的条件。

表 3.4 半导体器件环境试验的项目和条件（其他试验）

试验项目	JEITA 规格号	试验的目的	条 件	相关规格
静电破坏 (HBM/ESD)	EIAJ ED-4701/300 试验方法 304	对器件在使用中受静电的耐性进行评价。	 <p>V: 直流电压（正负极），按规定 Ta: 25°C 加电次数: 3 次 加电引脚: 除基准引脚以外的全部引脚 (MM/ESD: 参考试验) C=200pF R2=0Ω 加电次数: 1 次</p>	MIL-STD-883C 3015.6 JESD22-A114
静电破坏 (CDM/ESD)	EIAJ ED-4701/300 试验方法 305	主要对器件在安装到电子设备前受带电体静电放电的耐性进行评价。	<p>试验电路</p> <ol style="list-style-type: none"> <li>在关闭开关后放电时</li> </ol>  <ol style="list-style-type: none"> <li>在通过接触放电金属体进行放电时</li> </ol>  <p>试验电压: 按个别规格（正负极） (建议使用 500V) Ta: 25°C 放电次数: 1 次 试验引脚: 全部引脚</p>	

试验项目	JEITA 规格号	试验的目的	条 件	相关规格
锁存效应	EIAJ ED-4701/300 试验方法 306	主要对 CMOS 器件在工作状态下的电气噪声的耐性进行评价。	<p>(方法 1) 注入脉冲电流的方法                      电流: 规定的触发脉冲电流                      (正负极)  <math>T_a=25^{\circ}\text{C}</math>                      加电次数: 1 次                      电路图 (正向电流)</p>  <p>(方法 2) 电源过电压的方法                      电压: 规定的触发脉冲电流  <math>T_a=25^{\circ}\text{C}</math>                      加电次数: 1 次                      电路图</p> 	JESD 17

### 3.3 加速寿命的试验方法

接合部温度、温湿度、电压、电流条件等使用环境对半导体器件的可靠性影响很大。因此，一般使用基于可靠性理论的加速寿命试验来推算实际使用时的故障率。

加速试验是指着眼于使用环境中的特定应力，以该应力条件为参数进行故障的观察，推算实际使用状态中的故障率。在采用新工艺开发新产品时，经常使用此方法。

以下说明加速试验的基本故障模型以及故障的统计分析方法。

#### 3.3.1 基本故障模型

##### (1) 反应论模型

作为半导体器件的加速寿命模型，反应论模型是最常用的故障模型。一般地，原子级或者分子级的变化会引起物品的破坏或者老化。变化机理有扩散、氧化、吸附、位错、电解、腐蚀裂纹的生成等，这些变化使材料和部件逐渐老化，一旦超过某种界限就会导致故障，这就是反应论模型。在从正常状态向老化状态发展的过程中有能量障碍，为了排除障碍，需要环境提供必需的能量，此时的能量障碍称为激活能。反应前后的能量状态的概念如图 3.1 所示。

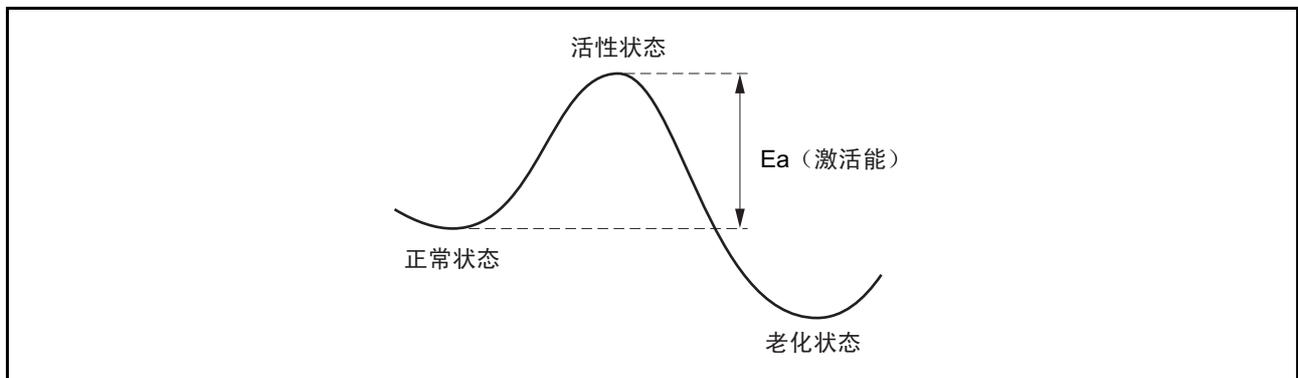


图 3.1 激活能

尤其对于反应的温度依存性，是因为由阿伦尼斯发现的，所以称为阿伦尼斯方程式并被广泛应用。

假设反应速度为  $K$ ，则表示为：

$$K = \Lambda \exp(-E_a/kT)$$

$\Lambda$  : 常数

$E_a$  : 激活能 (eV)

$k$  : 玻尔兹曼常数 ( $8.6157 \times 10^{-5}$  (eV/K))

$T$  : 绝对温度

假设产生故障的时间为  $L$ ，则

$$L = A \exp(E_a/kT)$$

如果两边取对数，则

$$\ln L = A + E_a / kT$$

$A$  : 常数

$E_a$  : 激活能 (eV)

$k$  : 玻尔兹曼常数 ( $8.6157 \times 10^{-5}$  (eV/K))

$T$  : 绝对温度 (K)

此式表明寿命的对数与温度的倒数成一条直线，而且此直线的斜率表示激活能。能求出此直线上的 2 个温度点  $T_1$  和  $T_2$  之间的加速系数。

例如，假设温度  $T_1$  和  $T_2$  的寿命分别为  $L_1$ 、 $L_2$ ，则

$$\ln(L_1/L_2) = 11606(1/T_1 - 1/T_2) E_a$$

通过此式求出的反应激活能作为加速标准，此模型的概念图如图 3.2 所示。

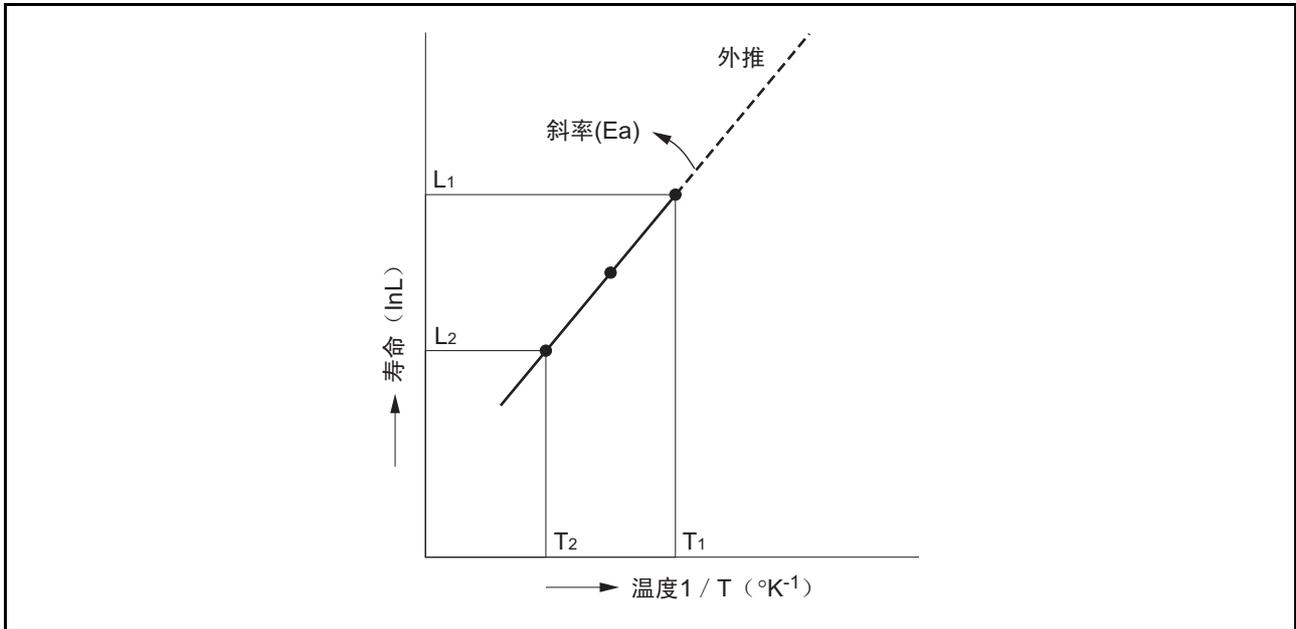


图 3.2 阿伦尼斯模型的概念图

## (2) 艾林模型

阿伦尼斯模型着眼于反应的温度依存性，而艾林模型是还包含温度以外的依存性（例如，机械应力、湿度、电压等）的一般模型。

用下式表示艾林模型的一般方程式：

$$K = a (kT/h) \cdot \exp(-E_a/kT) \cdot S^\alpha$$

$a$ 、 $\alpha$ ：常数

$h$ ：普朗克常数

$S$ ：温度以外的应力因子

$T$ ：绝对温度（K）

假设温度  $T$  是狭窄的区域，则表示为

$$K = \Lambda \exp(-E_a/kT) \cdot S^\alpha$$

当只着眼于温度以外的应力并假设寿命为  $L$  时， $L$  和  $1/K$  成正比，如果取对数，则表示为

$$\ln L = A - \alpha \ln S$$

$A$ ：常数

艾林模型比较适用于通过应力的加速。例如，在塑料材料的热疲劳等情况下，假设应力为交变应力  $S$ 、寿命为重复寿命  $N$ ，交变应力  $S_1$  和  $S_2$  中的重复寿命分别为  $N_1$  和  $N_2$ ，则

$$\ln(N_1/N_2) = -\alpha \ln(S_1/S_2)$$

另外，在温度循环试验中，假设应力为温度差  $\Delta T$ ，故障前的温度循环次数为  $N$ ，如同上例可表示为

$$\ln(N_1/N_2) = -\alpha \ln(\Delta T_1/\Delta T_2)$$

艾林模型的概念图如图 3.3 所示。

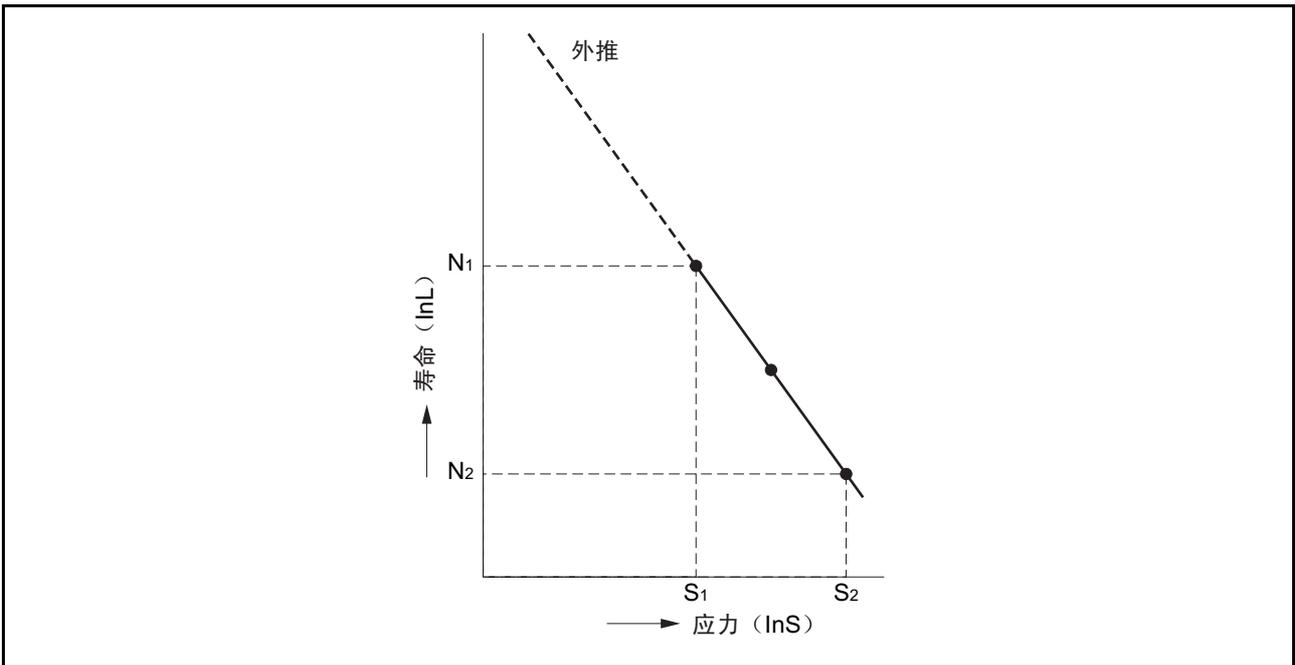


图 3.3 艾林模型的概念图

(3) 应力强度模型

如图 3.4 所示，是预先在材料强度和应力之间留下保险余量，当材料强度的时效老化使材料强度低于应力时发生故障的一种模型。如应力强度分布所示，故障还包括概率要素。

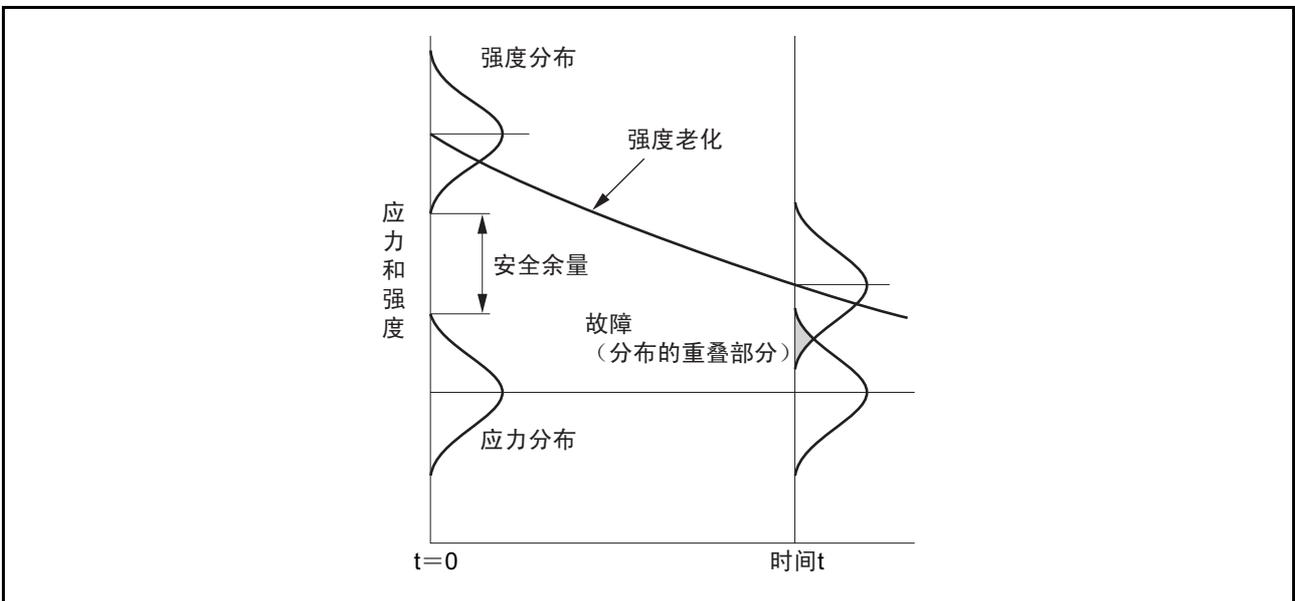


图 3.4 应力强度模型

### 3.3.2 加速寿命试验的方法

#### (1) 加速手段

加速寿命试验是在比实际使用条件（基准条件）更严格的应力条件下进行的试验，通过物理和化学手段促进故障机理，从而在短时间内推算实际使用状态下的寿命和故障率。有以下几种加速手段：

- 严格的应力条件（例如：高温、高压）
- 增加外加应力的频率
- 严格设定故障判断的标准（通过限定的样品数在短时间内进行判断）
- 通过容易发生故障的结构，制作试验设备并进行评价

#### (2) 外加应力法

在加速寿命试验中，典型的外加应力法有恒定应力法和步进应力法。恒定应力法是固定温度和电压等应力进行寿命试验，并评价特性值的老化量和故障寿命分布。步进应力法和恒定应力法相反，是固定时间并将应力逐步上升，判断在哪一阶段的应力发生故障。它们的关系如图 3.5 所示，从图中能看到，应力连续增加试验已将步进应力法中的固定时间缩短到极限。

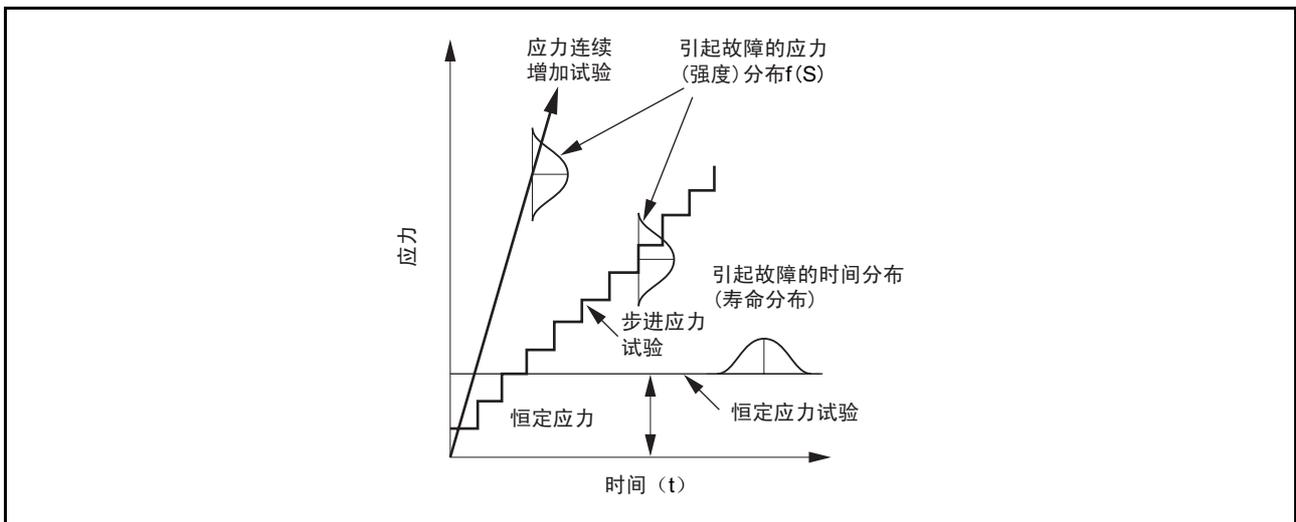


图 3.5 各种寿命试验方法的概念图

恒定应力法能求出对某个应力的寿命分布，而步进应力法能求出固定时间后的故障应力分布。如果故障机理不变，这两种方法得到的结果在阿伦尼斯模型或者艾林模型的图形上是同一条直线。

恒定应力法、步进应力法和周期应力法（恒定应力法的变形）的典型试验例子如表 3.5 所示。

表 3.5 典型加速寿命试验的分类

外加应力法	特点	加速试验的例子	加速原因	故障机理
恒定应力法	调查器件受到一定的外加固定应力时的影响	高温放置	温度	接合老化、杂质沉淀、欧姆性接触、金属间化合物
		工作寿命试验	温度 电压 电流	表面污染、接合老化、可动离子、EMD
		高温高湿放置	温度 湿度	腐蚀、针孔、表面污染
		高温高湿偏压	温度 湿度 电压	腐蚀、表面污染、接合老化、可动离子
周期应力法	调查器件重复受到外加应力时的影响	温度循环	温度差 负荷	裂纹、热疲劳、接线和引线的断线
		功率循环	温度差 负荷	欧姆性接触的粘合强度不足
		温湿度循环	温度差 湿度差	腐蚀、针孔、表面污染
步进应力法	调查器件能承受的应力极限	工作试验	温度 电压 电流	表面污染、接合老化、可动离子、EMD
		高温逆偏压	温度 电压	表面污染、接合老化、可动离子、TDDB

### 3.3.3 试验结果的分析

#### (1) 威布尔概率纸的使用方法 (1) (2)

##### (a) 威布尔概率纸的用途

使用威布尔概率纸不仅能判断从可靠性试验中得到的寿命数据和强度数据是否符合威布尔分布，还能通过图表得到威布尔分布的参数。另外，将试验时间  $t$ （也可为应力强度值）和对应的累积故障率  $F(t)$  作为数组进行标绘。

##### (b) 威布尔概率纸的构成

威布尔概率纸的基本构成如图 3.6 所示。右端的纵轴为  $\ln \ln \{1/(1-F(t))\}$  的均等刻度，上端的横轴为  $\ln t$  的均等刻度，对应的  $F(t)$  刻度在左端， $t$  刻度在下端。

以下将  $\ln \ln \{1/(1-F(t))\} = 0$  的主轴作为  $X_0$  轴、 $\ln t = 0$  的主轴作为  $Y_0$  进行说明。

用记号  $\circ$  表示  $X_0 = 1$ 、 $Y_0 = 0$  的点。一般的威布尔概率纸还附有对应  $m$  的  $\mu/\eta$ 、 $\sigma/\eta$ 、 $F(\mu)$  的计算图表，一般的例子如图 3.7 所示。

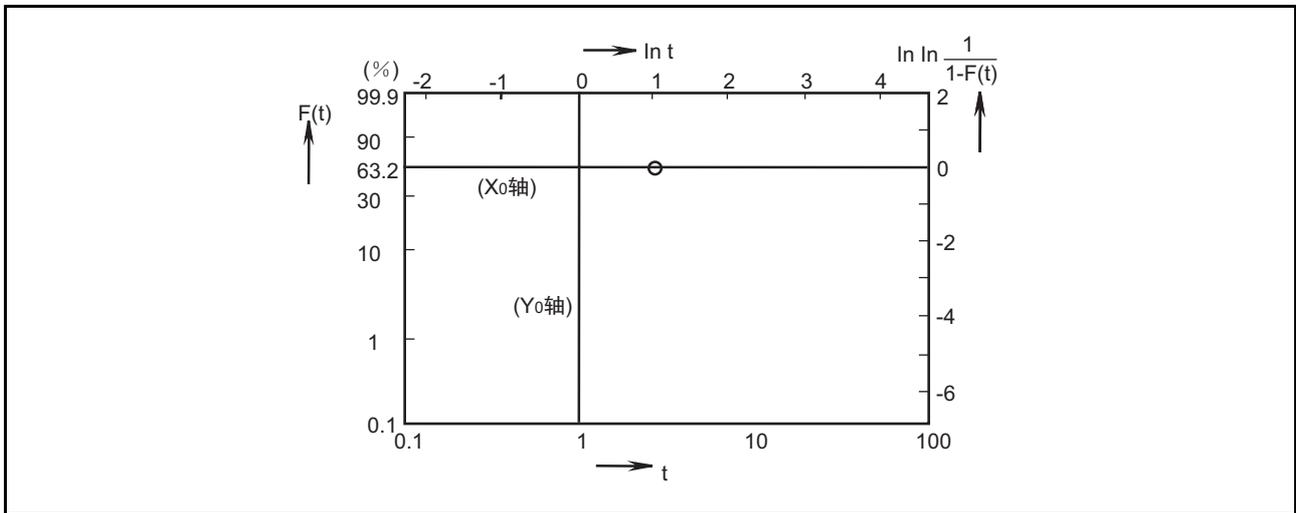


图 3.6 威布尔概率纸的基本构成

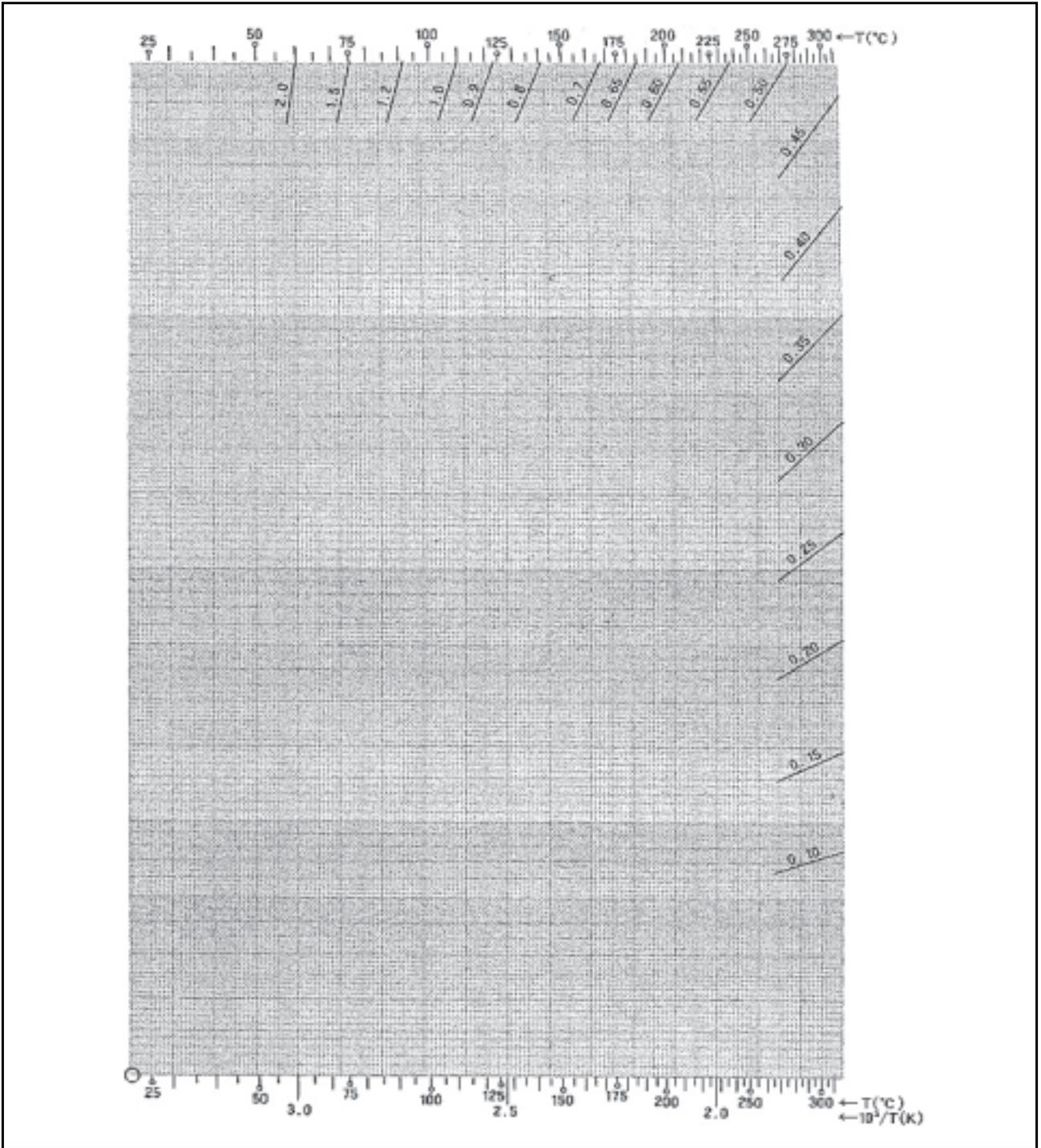


图 3.7 激活能和加速性的关系图表

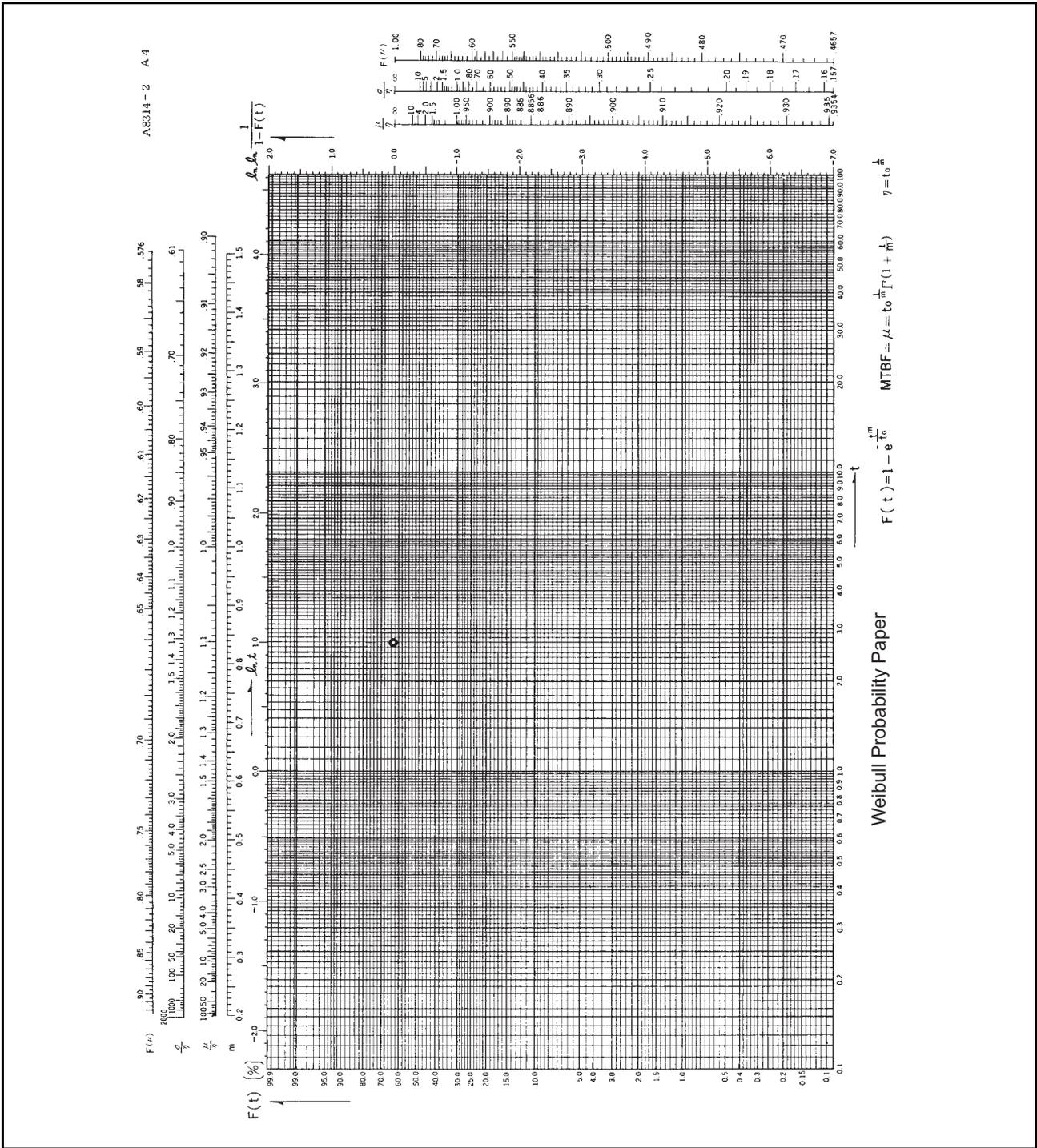


图 3.8 威布尔概率纸的例子

## (c) 威布尔概率纸的原理

在威布尔故障分布的分析函数中，用形状参数  $m$ 、尺度参数  $t_0$ 、特性寿命  $\eta=t_0^{\frac{1}{m}}$ ，当位置参数  $\gamma=0$  时，则威布尔分布的故障为

$$F(t) = 1 - e^{-\frac{t^m}{t_0^m}} = 1 - e^{-\left(\frac{t}{\eta}\right)^m} \quad (3-1)$$

在图 3.8 构成的威布尔概率纸上表示为直线。另外，因为威布尔分布的平均值  $\mu$ 、标准偏差  $\sigma$  和故障分布  $F(\mu)$ ，用  $\gamma$  函数  $\Gamma(z) = \int_0^{\infty} e^{-t} t^{z-1} dt$  表示为

$$\mu = \eta \Gamma\left(1 + \frac{1}{m}\right) \quad (3-2)$$

$$\sigma = \eta \sqrt{\Gamma\left(1 + \frac{2}{m}\right) - \Gamma^2\left(1 + \frac{1}{m}\right)} \quad (3-3)$$

$$F(\mu) = 1 - e^{-\left\{1 + \frac{1}{m}\right\}^m} \quad (3-4)$$

所以  $\mu/\eta$ 、 $\sigma/\eta$  和  $F(\mu)$  只是  $m$  的函数，能构成对应  $m$  的计算图表。

(d) 威布尔概率纸的使用步骤

1. 在威布尔概率纸上标绘数据

首先，假设总样品数为  $n$ ，各样品到发生故障时间  $t$  为止的累积故障数为  $r$ ，用平均等级法求  $F(t) = r/(n+1)$ 。

接着，在威布尔概率纸上标绘数据，大致配置在直线上。另外，为了能标绘在适当的位置，要预先将下端刻度乘以  $10^\alpha$  ( $\alpha$  为正整数或者负整数)。在近似曲线时，必须寻找适当的  $\gamma$ ，用  $(t - \gamma)$  替换  $t$  进行标绘，使之近似直线。

2. 从威布尔概率纸上求参数

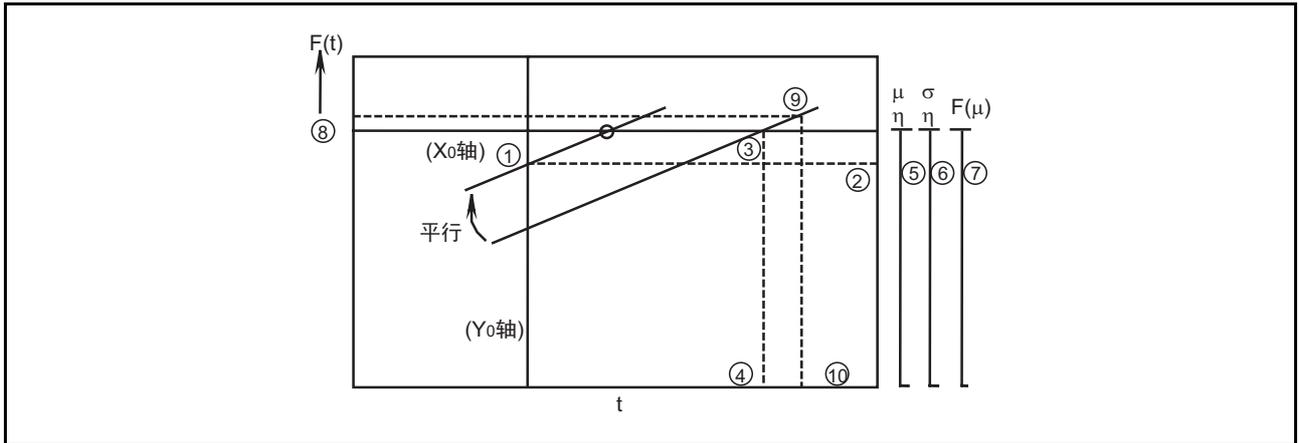


图 3.9 威布尔概率纸的使用步骤

用上端刻度和右端刻度求该直线的斜率  $m$ 。简单的方法如图 3.9 所示，用右端刻度读取通过  $\circ$  记号的平行直线（平行于该直线）在  $Y_0$  轴上的截距，符号取反后的值为  $m$  值（①→②）。

$\eta$  是用下端刻度读取该直线在  $X_0$  轴上的截距值（③→④）。当该直线太低时，用右端刻度读出的  $Y_0$  轴上的截距值相当于  $-\ln t_0$ ，所以也可以用  $\eta = e^{(\frac{1}{m} \cdot \ln t_0)}$  计算。

$\mu$  和  $\sigma$  对应  $m$  值，将读取的  $\mu/\eta$  和  $\sigma/\eta$  的刻度值乘以  $\eta$ ，就能求  $\mu$  和  $\sigma$  的值（②→⑤、⑥）。

也能使用威布尔概率纸上部的放大刻度的计算图表。

为了简单地求得  $\mu$ ，可以用  $F(\mu)$  刻度求对应  $m$  值的  $F(\mu)$ ，将相当于直线  $F(\mu)$  的  $t$  作为  $\mu$ （②→⑦→⑧→⑨→⑩）。

当  $\gamma$  用在 1. 项中时， $\mu$  校正为  $(\mu + \gamma)$ 、 $\eta$  校正为  $(\eta + \gamma)$ 。

3. 近似直线的主要解释<sup>3)</sup>

有关得到的  $m$  值和故障次数的主要对应关系（包括复合模型）如图 3.10 所示。

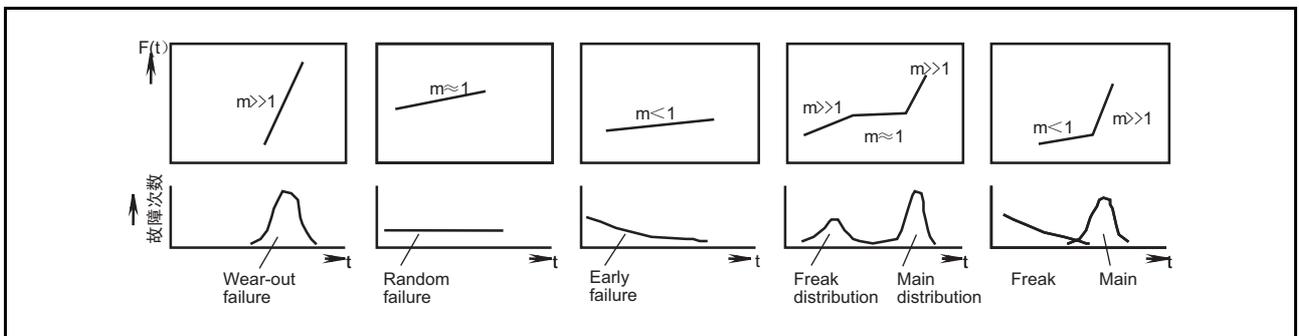


图 3.10 威布尔概率纸上的绘图和故障次数的对应例子

(2) 累积风险表的使用方法 (1) (2)

(a) 累积风险表的用途

当可靠性试验中有多个故障模式并按各故障模式调查分布的参数时，或者当部分数据包含中途中止的数据时，如果要在威布尔概率纸上标绘，就需要对数据进行复杂的处理，但是如果使用累积风险表，就能很容易地进行标绘。另外，将试验时间  $t$ （也可为应力强度）和对应的累积风险值  $H(t)$  作为数组进行标绘。以下只说明威布尔型累积风险表。

(b) 威布尔型累积风险表的构成

威布尔型累积风险表的基本构成如图 3.11 所示。

与图 3.7 的威布尔概率纸比较，除了纵轴以累积风险  $H(t)$  为刻度以外，其他都相同。另外，在图 3.12 介绍的例子（日科技连制作）中，计算图表有  $\mu/\eta$ 、 $\sigma/\eta$ 、 $t^*/\eta$  刻度，没有  $F(\mu)$  刻度，而左侧对应  $H(t)$  有  $F(t)$  刻度。

(c) 威布尔型累积风险表的原理

假设累积风险为  $H(t) = \int_0^t h(t)dt$ ，则

$$F(t) = 1 - e^{-\int_0^t h(t)dt} = 1 - e^{-H(t)} \tag{3-5}$$

如果与表示威布尔分布的 (3-5) 式对应，则

$$1 - e^{-H(t)} = 1 - e^{-\left(\frac{t}{\eta}\right)^m}$$

所以

$$H(t) = \left(\frac{t}{\eta}\right)^m$$

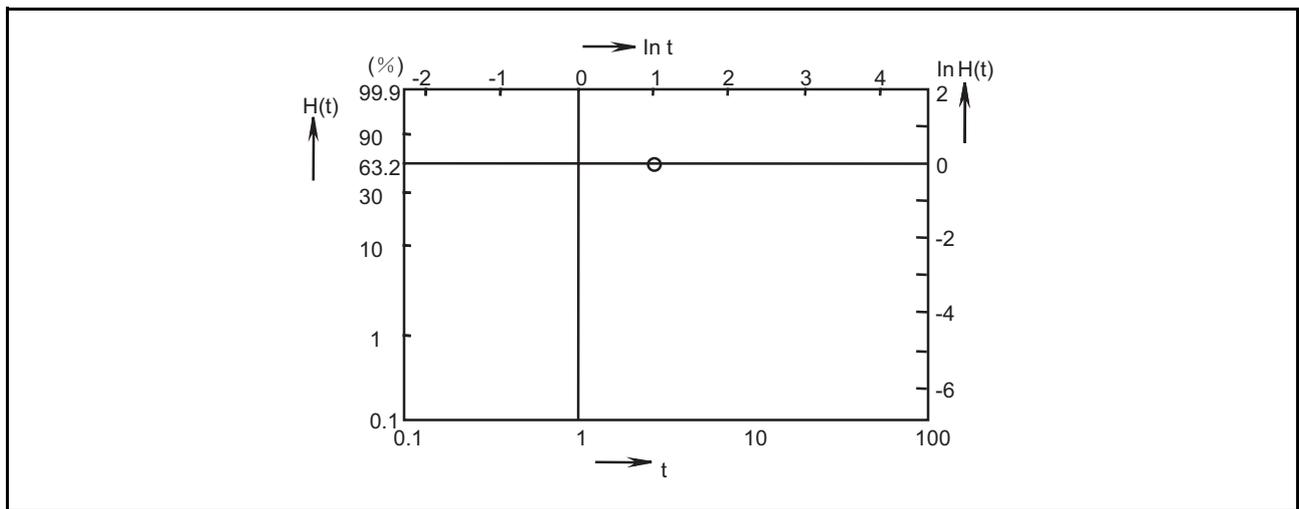


图 3.11 威布尔型累积风险表的基本构成

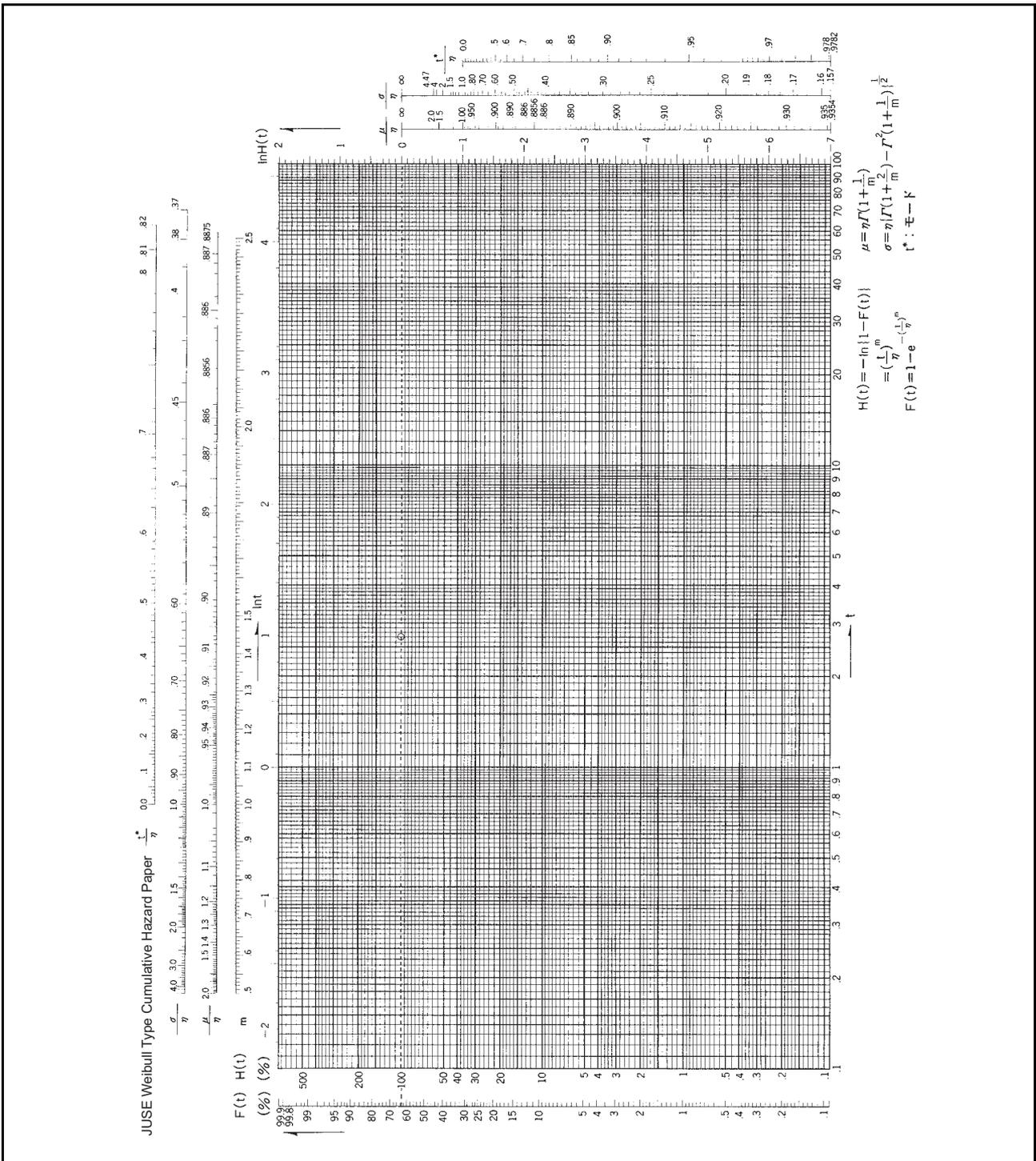


图 3.12 威布尔型累积风险表的例子

两边取对数，则

$$\ln H(t) = m (\ln t - \ln \eta) \quad (3-6)$$

假设  $Y = \ln H(t)$ 、 $X = \ln t$ 、 $b = -\ln \eta m$ ，

则 (3-6) 式为一次方程式  $Y=mX+b$ ，在威布尔型累积风险表上为直线。

由 (3-5) 式得到的累积故障率  $F(t)$  和累积风险  $H(t)$  的关系如图 3.13 所示，仅供参考。当  $t = \eta$ （特性寿命）时， $H(\eta) = 1$ 、 $F(\eta) = 0.632$ 。

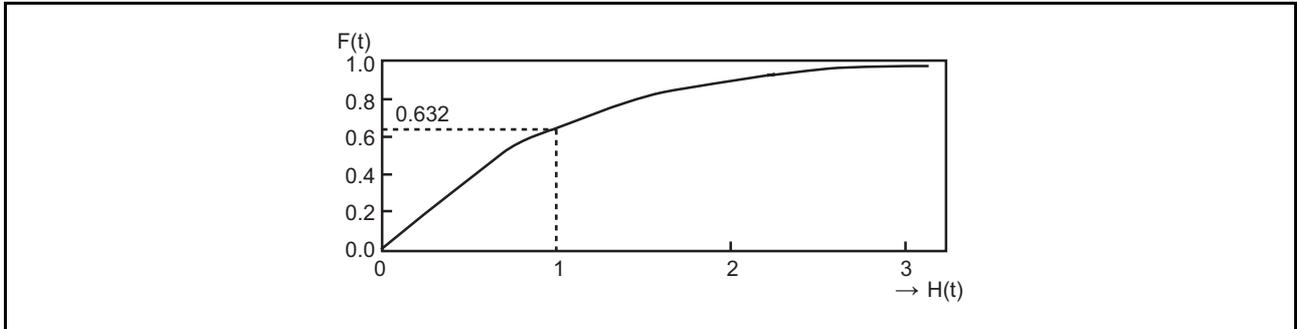


图 3.13  $F(t)$  和  $H(t)$  的关系

#### (d) 威布尔型累积风险表的使用步骤

##### 1. 工作表的准备

从试验数据求累积风险值时，如果有图 3.14 所示的工作表就很方便。

##### 2. 数据的编序和填写

按从小到大的顺序将观测到的故障时间或者中止时间填写在工作表的  $t_i$  栏，顺序  $i$  从 1 开始，并且填写样品号码和故障模式，同时以图表形式将  $t_i$  表示在右侧图表。从此图表再确认数据的大小关系。另外，在填写故障模式时，如果是中途中止就填写 C（censored）。

##### 3. 求累积风险 $H(t_i)$

首先，求风险值  $h(t_i)$ 。假设样品的总数为  $n$ ，由顺序  $j$  开始求逆顺序  $K_i = n - i + 1$ ，并将结果填写在工作表。接着，求风险值  $h(t_i) = 1/K_i \times 100(\%)$  并填写结果。

如果累积此  $h(t_i)$  就能求得  $H(t_i)$ ，但是当有多个故障模式并且要按各故障模式进行分析时，也可以只将对应故障模式  $M_i$  的  $h(t_i)$  值进行逐次累加后的值作为  $H_j(t_i)$ 。

工作表的填写例子如图 3.15 所示。

样品号	顺序	逆顺序	观测值	位置参数的修正	故障模式	风险值	累积风险值Hj (ti)		
	i	Ki= n-i+1	ti 单位 (h)		Mj	h(ti) %	M <sub>1</sub> (A)	M <sub>2</sub> (B)	M <sub>3</sub> ( )
#4	1	10	200		A	10.0	10.00		
#7	2	9	300		B	11.11		11.11	
#5	3	8	300		A	12.50	22.50		
#9	4	7	800		C				
#2	5	6	800		A	16.67	39.17		
#8	6	5	800		C				
#1	7	4	900		B	25.00		36.11	
#3	8	3	1000		C				
#6	9	2	1600		B	50.00		86.11	
#10	10	1	2500		B	100.0		186.11	

【注】 C : Censored

位置参数  $\gamma=0$

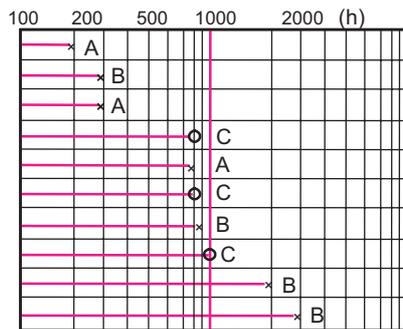


图 3.14 工作表的填写例



## 4. 在累积风险表上标绘

按故障模式标绘  $H_j(t_i)$  和  $t_i$  的数组，大致配置在直线上。在近似于曲线时，必须寻找适当的  $\gamma$  并用  $(t-\gamma)$  替换  $t$  进行标绘，使之近似直线。

和 3.3.3 节的 (2) 同样求  $m$ 、 $\eta$ 、 $\mu$ 、 $\sigma$ 。用图 3.12 介绍的方式也能求模式（最频繁的值） $t^*$ 。

## 3.3.4 60% 可靠水平故障率的推算方法 (4) (5)

从可靠性试验结果推算故障率时，有时需要假设  $m=1$  进行大致推算。

此时能用 60% 可靠水平（以下省略为 60% C.L.）推算出适当的值。

用如下的方法能得到 60% C.L. 故障率：

## (1) 计算元件的工作时数

假设  $n_i$  个样品（为一群）在进行  $T_i$  小时的可靠性试验时发生  $r_i$  个故障，则  $n_i T_i$  为此群的元件工作时数，当同一可靠性试验有多个群时， $\sum n_i T_i$  为总元件工作时数。如果需要， $T_i$  为乘以加速系数后的值。

## (2) 求 60% C.L. 故障率

能用如表 3.6 所示的  $J$  替换故障数  $r_i$ （或者总故障数  $\sum r_i$ ），由下式求 60% C.L. 故障率：

$$60\% \text{C.L. 故障率} = \frac{J}{\text{总元件工作时数}} \quad (3-7)$$

单位可以是 %/1000h、 $\times 10^{-a}/h$ 、FIT（1FIT= $1 \times 10^{-9}/h$ ）等。

表 3.6 通过 r-J 转换求 60% C.L. 故障率

r	J	r	J
0	0.92	11 ~ 20	1.11
1	2.02	21 ~ 30	1.08
2	3.11	31 ~ 40	1.06
3	4.18	41 ~ 50	1.05
4	5.24	50 ~	1
5	6.30		
6	7.32		
7	8.40		
8	9.44		
9	10.44		
10	11.5		

[注] 当  $r \geq 11$  时，用  $J = r \times j$  求 60% C.L. 故障率。  
通过泊松分布的逆运算求表 3.6 中的值。

### 3.4 基于故障机理的可靠性预测

从系统的可靠性和维修性方面来说，预测半导体器件用于电子系统时的故障率也很重要。

半导体器件的可靠性故障模式分为初期故障模式、偶发故障模式和损耗故障模式，其中损耗故障模式的分布明确，通过很少的样品就能知道其分布。

尤其对于与晶片加工工艺有关的故障机理，将在第 4 章介绍的 TDDB、EM、HC 和 NBTI 等是众所周知的典型故障机理。

一方面，最近对产品的开发期间日益要求短期化，满足用户的要求成为重要课题。为了适时有效地实施新产品开发 / 设计阶段的质量建立，本公司在开发的最初阶段，对要实施的 DR (Design Review: 设计评审) 使用了 FMEA 方法。为了符合产品的使用环境和要求的质量，选择可靠性的故障模式和机理，实施设计阶段的质量建立。在最初的 DR 中，计划与故障模式和机理对应的加速试验，在开发产品前用 TEG 实施加速试验，并将试验结果反映在质量和可靠性的内建和设计手册 (设计规则) 上，在设计阶段进行质量的建立。

另外，有关各种典型故障机理的例子将在第 4 章进行说明，基于这些故障机理的可靠性试验方法，请参照“电子信息技术产业协会规格 (EIAJ ED-4704)”。

#### 3.4.1 初期故障率的预测例 (氧化膜破坏的初期故障)

氧化膜的时效老化是以 MOS 器件为中心的典型初期故障机理。将从基于故障机理的可靠性试验数据取得的电场加速数据和温度加速数据，换算为实际使用的时轴，然后用以下方法进行推定。

根据制造工序中的筛选 (V 应力、老化等) 数据，假设筛选后的初期故障为威布尔分布，通过计算进行推定。本公司将初期故障定义为投放市场后使用 1 年内的不良率 (ppm/年)。

初期故障的特点是形状参数  $m$  较小。要通过试验确认这一点，需要大量的数据。基于威布尔分布的可靠性预测是指通过老练等的筛选条件 (晶片级和封装级) 以及在此条件下产生的次品个数来预测实际使用时的产品可靠性。例如，能通过将老练不良的数据标绘在威布尔分布上来推算  $m$ ，并能通过求尺度参数  $\eta$  来推算实际使用时的故障率 and 设计适当的老化时间。应用例子如下所示：

当筛选时间为  $t_a$ 、此时的可靠度为  $R(t_a)$ 、实际使用时的工作时间为  $t$  时，如果  $t_a+t$  的可靠度为  $R(t_a+t)$ ，从  $t_a$  到  $t_a+t$  期间的累积不良率就为  $R(t_a)-R(t_a+t)$  ( $t_a$  是换算为实际使用时间后的时间)。在此，如果紧接在筛选后的可靠度函数  $R(t_a)$  和非可靠度函数  $F(t_a)$  分别表示为以  $t_a$  为起点的  $R'(t)$  和  $F'(t)$ ，则，

$$R(t_a) = \exp \{ -(t_a/\eta)^m \} \quad (3-8)$$

$$F'(t) = 1 - R'(t) \quad (3-9)$$

$$\begin{aligned} R'(t) &= R(t_a+t) / R(t_a) \\ &= \exp [ -\{ (t_a+t)/\eta \}^m + (t_a/\eta)^m ] \end{aligned} \quad (3-10)$$

将从筛选结果得到的  $m$  和可靠度代入 (3-8) 式，算出尺度参数  $\eta$ 。

$$\eta = t_a / \{ -\ln R(t_a) \}^{1/m}$$

将此  $\eta$  代入 (3-10) 式后，根据和 (3-9) 式的关系，求以  $t_a$  为起点时的非可靠度函数  $F'(t)$  (累积不良率)。

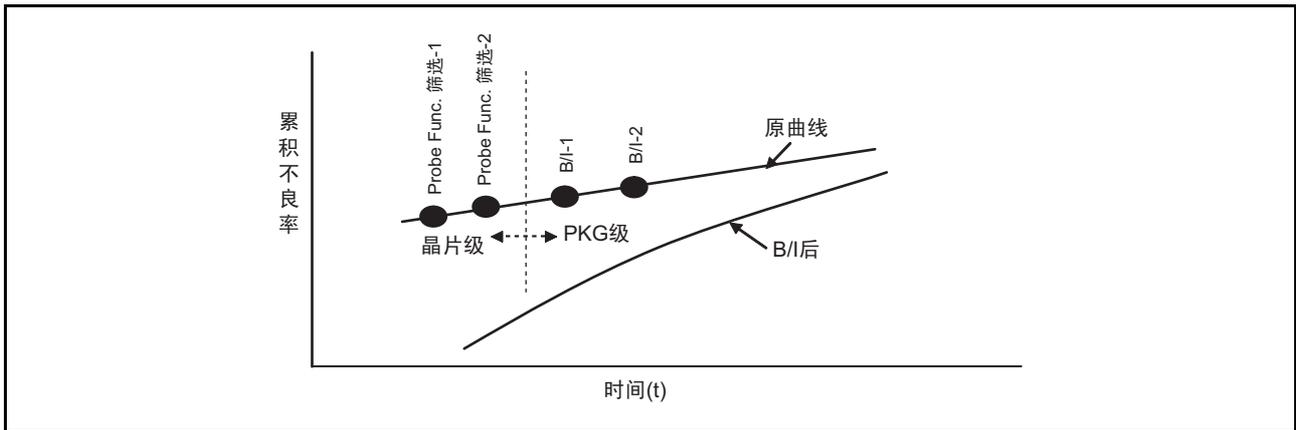


图 3.16 通过威布尔表标绘预测寿命

### 3.4.2 偶发故障率的预测例（60%可靠水平故障率的推算方法）

在开发半导体器件时进行的公司内部质量认定中，不仅要评价电特性和功能，而且还要全面评价质量和可靠性。在评价可靠性时，先实施各种可靠性试验（工作寿命、耐湿性、耐热应力、耐机械应力和耐环境性等），检查该产品是否符合市场需求，然后判断该产品是否合格。

本公司发行的可靠性资料总结了认定时进行的可靠性试验结果。

可靠性资料的格式因器件种类而略有不同，单片机个别产品的例子（功能：单片机；晶片加工工艺：CMOS 0.8 $\mu\text{m}$ ；封装：PLCC）如表 3.7 所示。

可靠性试验由寿命试验（耐久性试验）、环境试验和机械试验组成。寿命试验主要有评价芯片上形成的元件、图形接线、氧化膜等的试验以及评价塑封产品耐湿性的试验。环境试验主要评价使用时能承受热应力的强度。

测试结果用试验时使用的样品数和发生的故障数表示，根据此结果能得知该产品的故障率水平。例如，表 3.7 的焊接性处于 LTPD（批允许不良率）的 10% 合格水平；高温放置处于 LTFR（批允许故障率）的 10%/1000h 合格水平。

另外，还能通过可靠性资料的试验结果推算故障率。在此，以使用有关 JIS-C5003《电子元器件故障率试验方法通则》中的记述方法为例进行说明。从表 3.7 中的工作寿命试验结果求出故障率：

$$\begin{aligned} \frac{\text{故障数}(r) \times \text{系数}(a)}{\text{总试验时间}(T)} &= \frac{0.92}{45 \times 1000} \\ &= 20\% (1/1000\text{小时}) \\ &= 20 \times 10^{-5} (1/\text{小时}) \end{aligned}$$

假设可靠水平为 60%，因为在此试验中故障数  $r = 0$ ，所以使用了可靠水平为 60% 的系数  $a = 0.92$ 。

算出的值是加速试验条件下的故障率，用上述的值除以试验条件和实际使用条件之间的加速系数算出实际使用条件下的故障率。

加速试验条件的加速因素有温度和外加电压。将激活能用作表示对温度加速程度的参数。虽然各参数因故障机理而不同，但是能求出对应各故障机理的有代表性的值（参照第 4 章）。

在上述计算故障率的例子中，主要对象是单片机模块、版图、晶片加工工艺、结构和封装的各种设计、部件和材料。

有关这些标准化的要素，预先使用 TEG（Test Element Group）等评价并确认质量和可靠性。因为个别产品的质量和可靠性由这些标准化的要素构成，所以维持在相同的水平。上述故障率是通过个别产品的数据求出的，并且样品数被限定，所以即使总试验个数  $\times$  时间很小并且故障为零，推定值也比较大。但是，基于设计的

标准化，也能从其他个别产品的数据确认到实际的故障率更低。

为了确保半导体器件的质量和可靠性，本公司非常重视可靠性设计。在可靠性设计中，积极地进行标准化设计。通过标准化设计，即使器件的特性和功能不同，也能将质量和可靠性保持在相同的水平上。标准化的对象有电路和元件。在考虑个别产品的可靠性时，需要考虑符合晶片加工工艺、结构等设计基准相同的其他个别产品（同族产品）的试验结果。作为标准化的例子，在晶片加工工艺设计中有 CMOS 1.3 $\mu\text{m}$ 、0.8 $\mu\text{m}$ 、0.5 $\mu\text{m}$ 、0.35 $\mu\text{m}$  等；在结构设计中按外形分类，标准化为 DIP、QFP、PLCC 等。在晶片加工工艺和封装等相同的情况下，能作为同族产品进行处理。

表 3.8 所示的单片机是用 CMOS 0.8 $\mu\text{m}$  晶片加工工艺制造的，封装使用 PLCC。使用和此单片机相同晶片加工工艺的个别产品如表 3.8 所示。

加上这些个别产品的试验数据（在此省略），算出的故障率（ $0.51\%/1000\text{h} = 5.1 \times 10^{-6}(1/\text{h})$ 、 $T_a = 125^\circ\text{C}$ 、可靠水平 = 60%）为 SH7034 故障率的推定值。这是用同一个晶片加工工艺和封装类型（同族）开发专用逻辑、单片机等不同特性和功能的多种个别产品时的通例。对此，存储器产品一般是用同一个晶片加工工艺和封装开发的一个个别产品系列。另外，表 3.7 记载了可靠性的试验结果，但是实际上提供给客户的可靠性资料中试验时间和试验样品数和表中的不同。

表 3.7 SH7034（HD6437034A）的可靠性试验结果

分类	试验项目	试验条件	结果
寿命试验	高温工作	$T_a=125^\circ\text{C}$ 、 $V_{CC}=5.5\text{V}$ 、 $t=1000\text{h}$	0/45
	高温放置	$T_a=150^\circ\text{C}$ 、 $t=1000\text{h}$	0/22
	低温放置	$T_a=-55^\circ\text{C}$ 、 $t=1000\text{h}$	0/22
	高温高湿放置	$T_a=65^\circ\text{C}$ 、 $\text{RH}=95\%$ 、 $t=1000\text{h}$	0/77
	高温高湿偏压	$T_a=85^\circ\text{C}$ 、 $\text{RH}=85\%$ 、 $V_{CC}=5.0\text{V}$ 、 $t=1000\text{h}$	0/22
环境试验	温度循环	$-55^\circ\text{C} \sim 150^\circ\text{C}$ 、200 个循环	0/45
	热冲击	$0^\circ\text{C} \sim 150^\circ\text{C}$ 、15 个循环	0/22
	焊接性	$230^\circ\text{C}$ 、5s、松香助焊剂	0/22
	焊料耐热性	红外线回流 $235^\circ\text{C}$ 、10s	0/22
	PCT	$T_a=121^\circ\text{C}$ 、 $\text{RH}=100\%$ 、 $t=100\text{h}$	0/22
机械试验	引脚牵引强度	2.5N、10s、1 次	0/22

（故障数 / 样品数）

表 3.8 使用和 SH7034 相同的工艺产品

单片机单元 / 外围 LSI	SH7034A、SH7042/43、SH7050
	H8S/2244、H8S/2246、H8S/2655、HD6433048S、HD6473035、HD64411F

以下说明基于可靠性试验数据的瑞萨半导体器件故障率预测的一般步骤：

#### (1) 温度加速试验的故障率预测

在温度加速试验中，能通过给半导体器件外加作为加速因素的温度应力，激活故障源，与实际环境条件比较，能在短时间内发生故障。总之，温度加速试验是通过温度应力促进化学和物理反应，使温度应力超过某个极限值，从而加速器件故障源的产生。例如：故障机理有接合破坏、栅极绝缘膜的破坏、层间绝缘膜的破坏、接线材料断线以及接触断线等。这些现象在反应论模型中已有相关说明。

典型的温度加速试验方法有高温工作试验和高温放置试验等。虽然温度加速性以激活能（ $E_a$ : Activation Energy）为标准，而此值会因故障机理而不同。 $E_a$  的值越大，温度加速性就越大； $E_a$  的值越小，温度加速性就越小。在根据可靠性试验结果预测故障率时， $E_a$  是必不可少的信息。

通过表 3.7 的 SH7034 可靠性试验结果的高温工作试验（125°C、5.5V 的工作试验）预测实际使用条件下的故障率。

实际使用条件为

$$T_a = 40^\circ\text{C}、V_{CC} = 5.0\text{V}$$

此时，假设  $T_j = T_a$ ，进行如下计算（ $T_j$ ：接合部温度）：

通常，通过设定各种温度条件的评价求激活能（ $E_a$ ），但是根据以前的试验结果，假设

$$E_a = 0.80\text{eV}$$

则按照以下步骤预测实际使用中的故障率：

首先，计算温度加速试验中实际使用条件下的加速性（温度加速系数为  $\gamma_r$ ）。

在温度加速试验中，试验时间  $L(T_b)$  乘以温度加速系数  $\gamma_r$  后的时间为实际使用条件下的使用时间。即，假设实际使用条件下的使用时间为  $L(T_a)$ ，则

$$L(T_a) = \gamma_r \times L(T_b)$$

根据阿伦尼斯模型， $L(T_a)$  和  $L(T_b)$  的关系为

$$L(T_a) = C \cdot e^{E_a/kT_a}、L(T_b) = C \cdot e^{E_a/kT_b}$$

在此，

$T_a$ ：实际使用的温度条件（40°C）

$T_b$ ：加速温度条件（125°C）

$E_a$ ：激活能（0.80eV）

$k$ ：玻尔兹曼常数（ $8.6157 \times 10^{-5}\text{eV/K}$ ）

$C$ ：常数

因此，得到加速系数  $\gamma_r$

$$\begin{aligned} \gamma_r &= \frac{L(T_a)}{L(T_b)} = \frac{e^{E_a/kT_a}}{e^{E_a/kT_b}} \\ &= [e \{0.80/8.6157 \times 10^{-5} (273+40)\}] / [e \{0.80/8.6157 \times 10^{-5} (273+125)\}] \\ &= 561.8 \end{aligned}$$

以上表明相对于实际使用条件，温度加速试验有 560 倍的加速性（能缩短 560 倍的故障发生时间）。

因此，实际使用条件下的使用时间  $L(T_a)$  为

$$\begin{aligned} L(T_a) &= 560 \times 1000 \text{ (h)} \\ &= 560000 \text{ (h)} \end{aligned}$$

如果考虑 SH7034 系列产品的全部可靠性试验数据，如前节所述，温度加速试验条件下的故障率为：

$$\text{故障率} = 5.1 \times 10^{-6} \text{ (1/h)}$$

因此，用该故障率除以加速系数  $\gamma_r$  得到实际使用条件下的故障率：

$$\begin{aligned} \text{故障率} &= 5.1 \times 10^{-6} / 560 \\ &= 9.1 \times 10^{-9} \text{ (1/h)} \approx 9 \text{ (FIT)} \end{aligned}$$

9 (FIT) 为 SH7034 的期待值。

温度加速试验连续工作 1000h，相当于实际使用条件下连续使用 560000h（约 64 年），但是几乎没有连续使用 560000h 的实际系统、装置和设备等。另外，当工作中的应力大于待机中的应力时，能通过乘以折减系数来推断实际使用条件下的故障率近似值。

在某个温度范围内，温度加速试验中的温度越高越能缩短故障的发生时间。但是必须注意：当温度超过极限时，有时会诱发实际使用时不发生的故障（发生故障机理完全不同的故障）。一般适用于 125°C 的工作试验。

## (2) 温度循环试验的故障率预测

在温度循环试验中，通过给半导体器件外加温度变化应力，使作为加速因素的温度发生突变并交替地重复高温和低温来激活故障源，与实际的使用环境和条件比较，能在短时间内发生故障。即，通过温度循环，使构成半导体器件的各种物质以及物质之间的热应变等重复发生，促进引起器件故障源的物理和机械反应，并使温度应力超过某个极限值，从而加速故障的发生。例如，发生封装裂纹、引线断线短路和密封性不良等故障源。

温度循环试验对高温条件和低温条件有各种规定，典型的有：

-65°C ~ 150°C

-55°C ~ 150°C

-55°C ~ 125°C

-45°C ~ 125°C

0°C ~ 125°C 等

温度循环的故障加速性取决于高温和低温的温差、从高温到低温以及从低温到高温的温度变化时间或者高低温的保持时间。

应力  $S$  和温差  $\Delta T$  成正比，凭经验可知，在  $S$  和温度循环数  $N$  之间艾林模型成立。

$$\ln N = \ln C + (-n) \cdot \ln \Delta T$$

$C$ : 常数

$N$ : 温差系数

换句话说，到达寿命的温度循环数  $N$  与温差  $\Delta T$  的  $n$  次方成反比，表示为  $N = C \times \Delta T^{-n}$

$n$  的值因故障机理而不同， $n$  的值越大，试验条件的加速性就越大； $n$  的值越小，试验条件的加速性就越小。在根据温度循环试验结果预测故障率时， $n$  的值是必不可少的信息。

通过表 3.7 的 SH7034 可靠性试验结果的温度循环试验（-55°C ~ 150°C 试验）预测实际使用条件下的故障率。

试验条件下的温差  $\Delta T_b$  为

$$\Delta T_b = 150 - (-55) = 205$$

实际使用条件下的温差  $\Delta T_a$  主要取决于电源 ON/OFF 时的器件和系统有无发热。另外，需要考虑在设置系统的室内空调的 ON/OFF 温差以及在室外使用时的户外空气的冷暖差。

在此，假设

$$\Delta T_a = 40^\circ\text{C}$$

如果  $n$  为 6，则试验条件相对于实际使用条件的加速系数  $\gamma_\sigma$  为

$$\begin{aligned} \gamma_\sigma &= \frac{N_a}{N_b} = \frac{C \times \Delta T_a^{-n}}{C \times \Delta T_b^{-n}} = \frac{\Delta T_a^{-n}}{\Delta T_b^{-n}} \\ &= \left(\frac{40}{205}\right)^{-6} = 18120 \end{aligned}$$

因此，相对于实际使用条件，试验条件能缩短达到寿命的循环数。

在 SH7034 的例子中，因为得到如下结果：

-55°C ~ 150°C

200 个循环 0/45

所以实际使用环境下的温度循环数为

$$\text{循环数} = 200 \times 18,120 = 3,624,000$$

假设在实际使用环境下 1 天外加 10 个循环的温度应力，并以 60% 可靠水平预测故障率，则

$$\begin{aligned}\text{故障率} &= \frac{0.92}{45 \times (3,624,000/10) \times 24} \\ &= 2.4 \times 10^{-9} \text{ (1/小时)} \\ &= 2.4 \text{ (FIT)}\end{aligned}$$

能预测到约 3 (FIT)。

在某个温度范围内，温度循环加速试验的高温越高或者低温越低，能缩短发生故障所需的周期。但是必须注意：当温度超过极限时，有时会诱发实际使用时不发生的故障（发生故障机理完全不同的故障）。一般适用的温度范围在最高和最低保存温度之间。

### (3) 耐湿性试验的故障率预测

在耐湿性加速试验中，通过外加作为加速因素的湿度应力，通过湿度应力促进引起器件故障的有害化学和物理反应，并使湿度应力超过某个极限值，从而加速器件故障的发生。用阿伦尼斯模型说明此现象。

典型的耐湿性加速试验有高温高湿偏压试验和高温高湿放置试验。前者的典型条件有 85°C85%RH 偏压以及称为 HAST (Highly Accelerated Temperature and Humidity Stress Test) 的高温高湿偏压 (100°C 以上的高温条件和 1 个气压以上的高压条件)；后者的典型条件有 65°C95%RH 放置以及称为 PCT (Pressure Cooker Test) 的高温高湿放置 (100°C 以上的高温条件和 1 个气压以上的高压条件)。

耐湿性的加速因素有湿度、温度和电压加速。因此，耐湿性寿命的方程式一般是温度因素的阿伦尼斯模型与湿度、电压因素的结合。

$$L(Tb) = C \cdot e^{Ea/kTb} \cdot (RH)^{-n} \cdot V^{-\alpha}$$

在此，

L(Tb)	: 寿命
C	: 常数
RH	: 相对湿度
n	: 相对湿度系数
V	: 外加电压
α	: 外加电压系数

在根据耐湿性试验结果预测实际使用条件下的故障率时，Ea、n、α 是必不可少的信息，这些值因故障模式而不同。

以表 3.7 的 SH7034 为例说明，根据高温高湿偏压试验的结果预测实际使用条件下的故障率的步骤。

假设实际使用条件为：

$$Ta = 30^\circ\text{C}、V_{CC} = 5.0\text{V}、RH = 85\%$$

耐湿性试验条件为：

$$Ta = 85^\circ\text{C}、V_{CC} = 5.0\text{V}、RH = 85\%$$

试验结果为：

$$1000\text{h} \quad 0/22$$

在实际使用中故障率的预测步骤如下：

因为已假设试验条件和实际使用条件下的湿度和外加电压相同，所以不需要计算相对湿度系数 σ 和电压系数 n，只需要探讨温度加速性。

因为没有发生故障，所以不能特定。根据以前的结果，假设激活能 Ea 为

$$Ea = 1.0\text{eV}$$

根据阿伦尼斯模型， $L(Ta)$  和  $L(Tb)$  分别为

$$L(Ta) = C \cdot e^{Ea/kTa}$$

$$L(Tb) = C \cdot e^{Ea/kTb}$$

在此，

$Ta$ : 实际使用条件 (30°C)

$Tb$ : 加速温度条件 (85°C)

$Ea$ : 激活能 (1.0eV)

$k$ : 玻尔兹曼常数 ( $8.6157 \times 10^{-5}$  eV/K)

$C$ : 常数

因此，试验条件的加速系数  $\gamma_H$  为

$$\begin{aligned} \gamma_H &= \frac{L(Ta)}{L(Tb)} = \frac{e^{Ea/kTa}}{e^{Ea/kTb}} \\ &= \frac{e^{[1.0\{8.6157 \times 10^{-5} (273+30)\}]} }{e^{[1.0\{8.6157 \times 10^{-5} (273+85)\}]} } \\ &= 359.6 \end{aligned}$$

以上表明相对于实际使用条件，温度加速试验约有 359 倍的加速性（故障发生时间能缩短 359 分之 1）。

因此，在实际使用条件下的使用时间  $L(Ta)$  为

$$\begin{aligned} L(Ta) &= 359 \times 1000 \text{ (h)} \\ &= 359,000 \text{ (h)} \end{aligned}$$

在实际使用条件下，能预测到 SH7034 的故障率为

$$\begin{aligned} \text{故障率} &= 0.92 / (22 \times 359,000) \\ &= 1.2 \times 10^{-7} \text{ (1/h)} \\ &= 120 \text{ (FIT)} \end{aligned}$$

在某个温度和相对湿度范围内，耐湿性加速试验的温度或者相对湿度越高越能缩短发生故障所需的时间。但是需要注意：当温度和相对湿度超过极限时，有时会诱发实际使用时不发生的故障（发生故障机理完全不同的故障）。在相对湿度接近 100% 或者温度超过 100°C 时，PCT 试验有可能会改变故障机理，所以各个故障的分析和验证是非常重要的。

另外，在此表示的计算例是通过单一应力得到的例子，虽然能得到非常长的期待寿命值，但是在实际使用时还需要考虑其它原因。

#### (4) 通过统计故障发生数据进行故障率预测

通过统计在实际情况下发生的故障数据，能推算故障率（假设此后会发生故障）。但是，由于各种原因几乎不可能收集所有数据。因为考虑到一系列的数据可能存在风险，此时的有效方法是风险分析。以下介绍使用风险函数的分析事例：

## ● 事例

当使用电子部件时，在某个特定的模式下发生了故障。根据此数据求形状参数 ( $m$ ) 和尺度参数 ( $\eta$ )，得到的数据如下表所示。在此，分别将 2 个同样的电子部件安装在电路板上，只要有 1 个部件发生故障，就拆掉同一电路板上的另一个好的部件。

表 3.9 故障数据

故障时间 (h)	故障数	备注
3600	0	使用 200 个电子部件
6000	1	拆掉 2 个
8640	2	拆掉 4 个
13140	5	拆掉 10 个
17520	10	拆掉 20 个
26280	17	

在此简单地说明威布尔型累积风险表，详细内容请参照 3.3.3 节的 (2)。

首先，威布尔概率纸的构成如下：

右侧的纵轴： $\ln \ln (1/\{R(t)\}) = \ln \ln (1/\{1-F(t)\}) = m \ln t - m \ln \eta$

上侧的横轴： $\ln (t)$

左侧的纵轴：非可靠度函数  $F(t)$  的 % 刻度

下侧的横轴：时间  $t$  的刻度

即：

纵轴  $Y = \ln \ln (1/\{1-F(t)\})$ ；斜率： $m$ ；横轴： $X = \ln (t)$ ；截距： $b = -m \ln \eta$

此时， $Y = mX + b$  为直线。

因为累积风险函数表示为  $H(t) = (t/\eta)^m$ ，所以将此两边取对数

$\ln H(t) = m (\ln t - \ln \eta)$

即，在威布尔概率纸上通过两对数的刻度取得  $t$  和  $H(t)$ ，两者为直线关系，并且能求得  $m$  和  $\eta$ 。通过此关系，能使用计算机的表计算软件导出威布尔参数。

分析步骤请参照 3.3.3 节的 (2)，按照此步骤建立累积风险表。

表 3.10 累积风险表

故障时间 (h)	X: $\ln (t)$	故障数	风险值: ( $h_i$ )	累积风险值: $H (t)$	y: $\ln H(t)$
6000	8.7	1	0.005(1/200)	0.005	-5.298
8640	9.06	2	0.010(2/198)	0.015	-4.12
13140	9.48	5	0.026(5/194)	0.041	-3.194
17520	9.77	10	0.054(10/184)	0.095	-2.354
26280	10.18	17	0.104(17/164)	0.199	-1.614

根据得到的累积风险表，标绘在威布尔型累积风险表上的数据如图 3.17 所示。通过此图能得到以下的值。

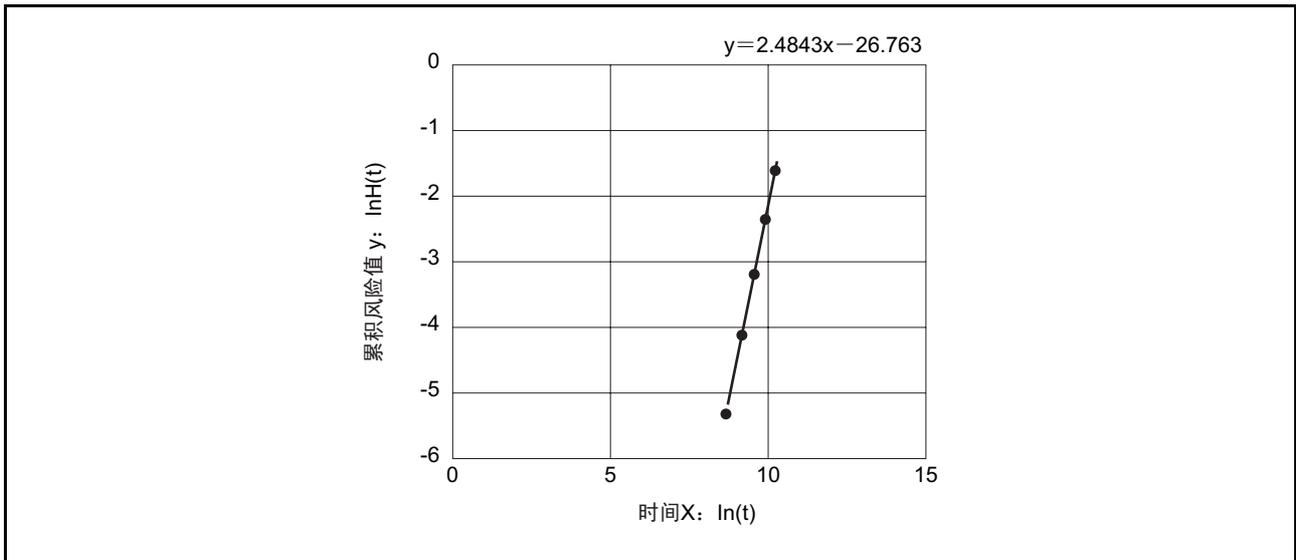


图 3.17 通过威布尔型累积风险表得到的寿命分布

能通过此图中的  $y = 2.4843X - 26.763$  方程式和  $\ln H(t) = m (\ln t - \ln \eta)$  方程式的关系求以下的值:

形状参数 ( $m$ ): 2.5

尺度参数 ( $\eta$ ): 47,700

### 3.4.3 有关损耗故障的预测

通常威布尔形状参数  $m > 1$ ，所以与其预测故障率，不如预测由到达某个累积故障率的时间所定义的耐用寿命。本公司将到达累积故障率 0.1% 的时间定义为耐用寿命，确认各个产品的耐用年限。尤其对于已知的故障机理，在产品的设计时，根据实际使用状态下的环境条件，通过基于故障机理的加速方程式，确认累积不良率为 0.1% 的耐用寿命，并在产品认定试验中，通过威布尔分布导出的所需样品数检验耐用寿命。

### 3.4.4 有关寿命的预测

在产品出货前，对于经过一定时间 ( $t$ ) 实施筛选后的寿命预测（以  $t_0$  为原点， $t_0$  以后的寿命）能进行如下的计算。假设筛选时间 ( $t_0$ ) 后的概率密度函数 (PDF) 为  $f(t_0:t)$ ，则  $f(t_0:t)$  可用 (3-11) 式表示（参照图 3.18）。

$$f(t_0:t) = \frac{f(t_0+t)}{R(t_0)} \quad (3-11)$$

在此， $R(t_0)$  是到时间 ( $t_0$ ) 为止的累积可靠度函数。

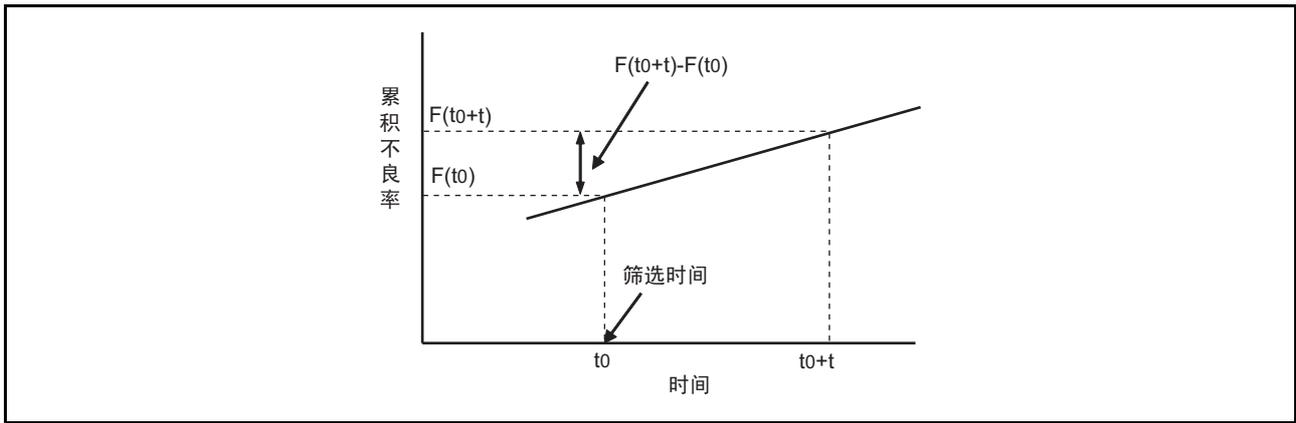


图 3.18 预测寿命

在表示威布尔分布时，用下式表示概率密度函数  $f(t_0)$ ：

$$f(t_0) = \frac{m t_0^{m-1}}{\eta^m} e^{-\frac{t_0^m}{\eta^m}} \quad (3-12)$$

如果将上述 (3-12) 式代入 (3-11) 式，则概率密度函数为

$$f(t_0 : t) = \frac{m(t_0 + t)^{m-1}}{\eta^m} \cdot \exp\left(-\frac{(t_0 + t)^m - t_0^m}{\eta^m}\right) \quad (3-13)$$

因此，筛选后的累积故障率  $F(t:t_0)$  为下述的 (3-14) 式，能使用此式推算预测寿命。

$$F(t_0 : t) = 1 - \exp\left(-\frac{(t_0 + t)^m - t_0^m}{\eta^m}\right) \quad (3-14)$$

参考文献

- (1) 日科技連信頼性確率紙委員会：「確率紙使い方のノウハウ」日本科学技術連盟 (1981).
- (2) 木村：「確率紙の使い方」オストリッチ製作所 1976.
- (3) M. J. Howes, D. V. Morgan ;“Reliability and Degradation (The Wiley Series in Solid State Devices and Circuits)”  
A Wiley-Inter Science Publication (1981).
- (4) 越川、森村：「信頼度水準60%の思想とその故障率抜取試験表」信頼性研究会資料 R69-20 (1970-2).
- (5) JIS C 5003電子機器部品の故障率試験方法通則 (1969).
- (6) 塩見弘；「信頼性工学入門」改訂三版、丸善、1995
- (7) 電子技術産業協会規格 「LSIの故障メカニズムに基づいた信頼性試験方法」 (EIAJ ED-4704)  
(2000年5月)

## 第4章 半导体器件的故障机理

可靠性试验是指在实际使用状态下发生故障的再现试验，根据结果明确故障机理，对于把握实际使用状态下的产品可靠性非常重要。即，能通过明确故障机理，确定发生故障的应力（温度、湿度、电压、电流等）影响，并能根据在加速状态下实施的可靠性试验结果，推定实际使用状态下的可靠性。另外，从设计、制造方面改善可靠性的缺点，提高可靠性和质量，同时能让客户明确使用时的注意事项。即使在实际使用状态下出现缺陷，也能通过了解其故障机理，准确并迅速地改正设计和制造方面的缺陷，以防止故障的再次发生。

本章说明有关实际故障的主要故障机理。

### 4.1 故障的分类

在进行半导体器件的可靠性处理时，除统计方法之外，还有从物理观点处理故障的方法，称之为故障物理。故障物理能追溯到原子级和分子级来阐明故障的物理性质，弄清故障机理。半导体器件的故障模式大致分为开路、短路、老化以及其他模式，如果按故障的各相关因素整理，这些故障模式和故障机理的关系如表 4.1 所示。

表 4.1 各因素、故障机理和模式

故障的相关因素		故障机理	故障模式	图例
扩散、接合	衬底 扩散接合 隔离	晶体缺陷、杂质析出、 光刻掩膜不匹配、 表面污染	耐压老化、 短路、 泄漏电流增大	
氧化膜	栅氧化膜 场氧化膜	可动离子、针孔、 界面能级、 TDDB、热载流子	耐压老化、短路、 泄漏、 $h_{FE}$ 漂移、 $V_{th}$ 漂移	图 4.1
金属化	芯片内部接线 接触孔 通孔	划伤、气孔、机械损伤、 非欧姆性接触、 分段、粘合强度不够、 厚度不适、腐蚀、 电迁移、应力迁移	开路、 短路、 电阻增大	图 4.2
钝化	表面保护膜 层间绝缘膜	针孔、裂纹、 厚度不均、污染、表面反转	耐压老化、短路、 泄漏电流增大、 $h_{FE}$ 漂移、 $V_{th}$ 漂移、 噪声老化	
芯片粘合	芯片和框架连接部	芯片分离、 芯片裂纹	开路、短路、 工作不稳定、热阻增大	图 4.3
引线键合	引线键合部 引脚	键合分离、 键合位置错位、 键合部损伤、 断线、线松弛、 线和线接触	开路、 短路、 电阻增大	图 4.4 图 4.5
封装	树脂 密封气体	气孔、未注入 浸水、剥离、表面污染 密封性、密封气体不纯、异物	开路、短路、 泄漏电流增大	图 4.6 ~ 4.7 图 4.8
输入 / 输出引脚	静电、电涌 过电压、过电流	扩散接合破坏、氧化膜破坏、 金属化破坏	开路、短路、 泄漏电流增大	图 4.9
其他	$\alpha$ 射线、高电场 噪声	电子空穴对的生成、 表面反转	软错误 泄漏电流增大	

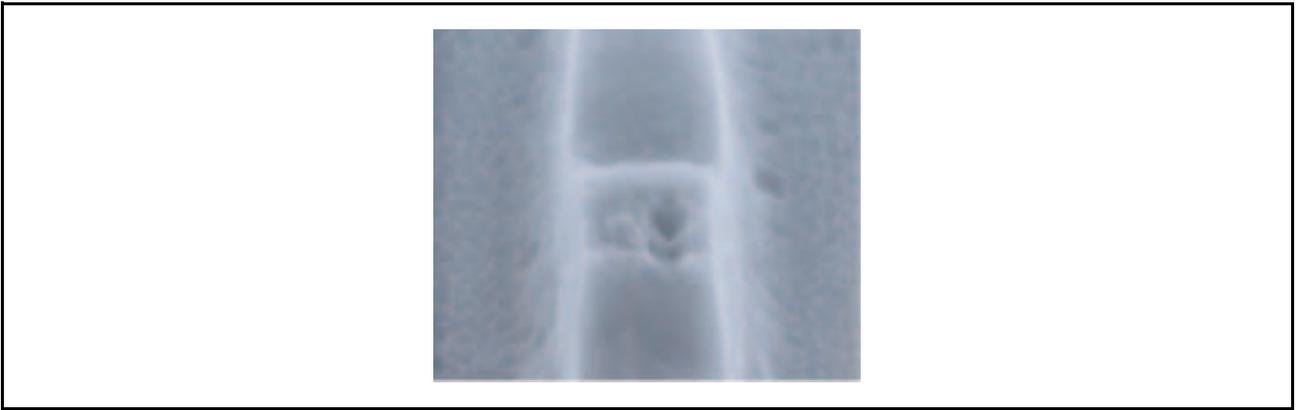


图 4.1 栅孔

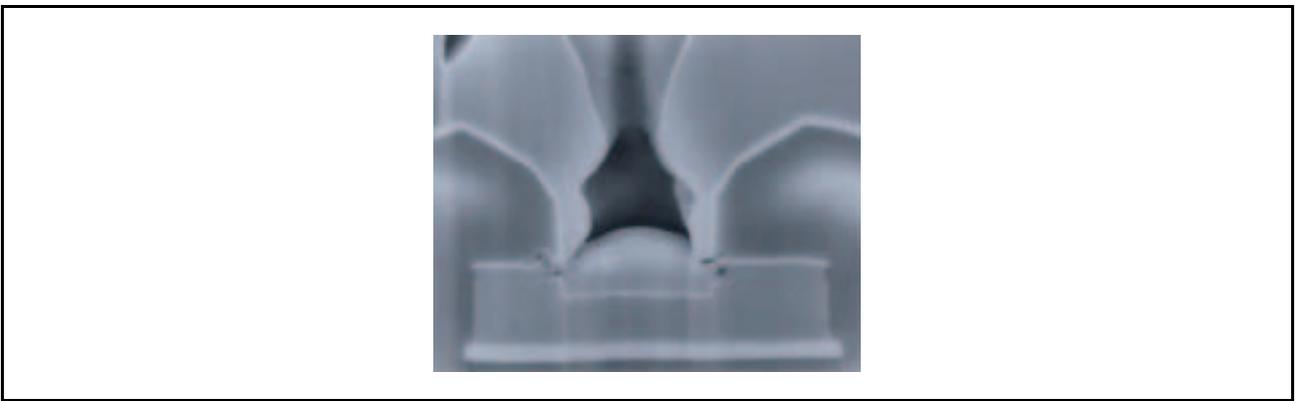


图 4.2 Al 布线的覆盖面断线

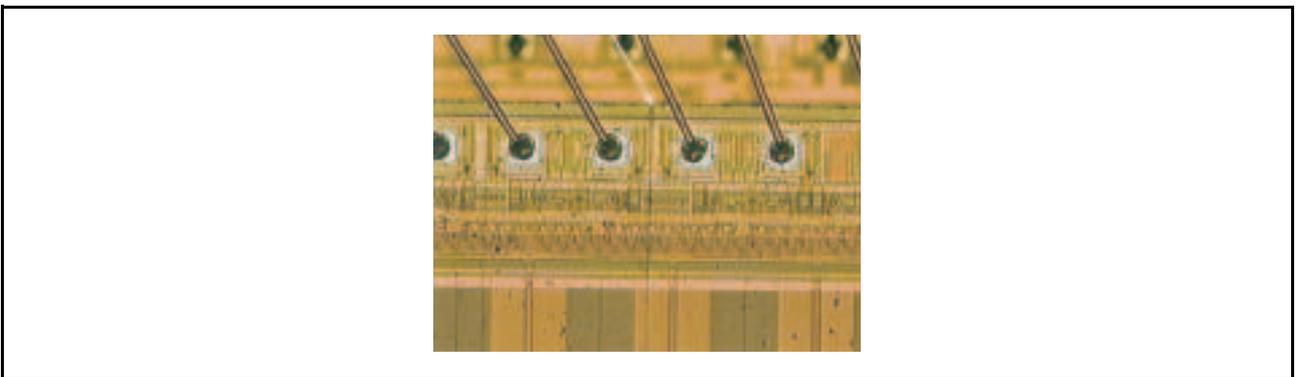


图 4.3 芯片裂纹

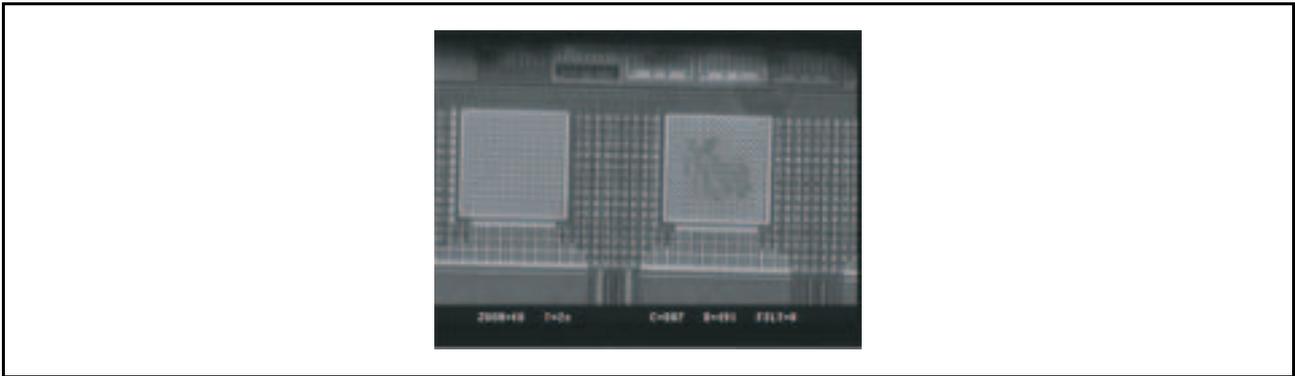


图 4.4 压焊下部的损伤（观察芯片的背面）

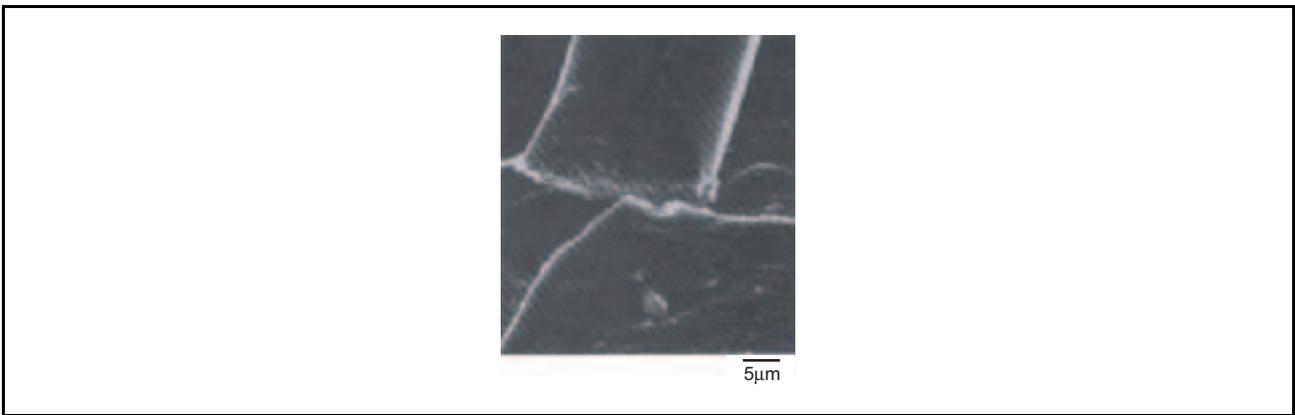


图 4.5 引线超声波疲劳的破坏

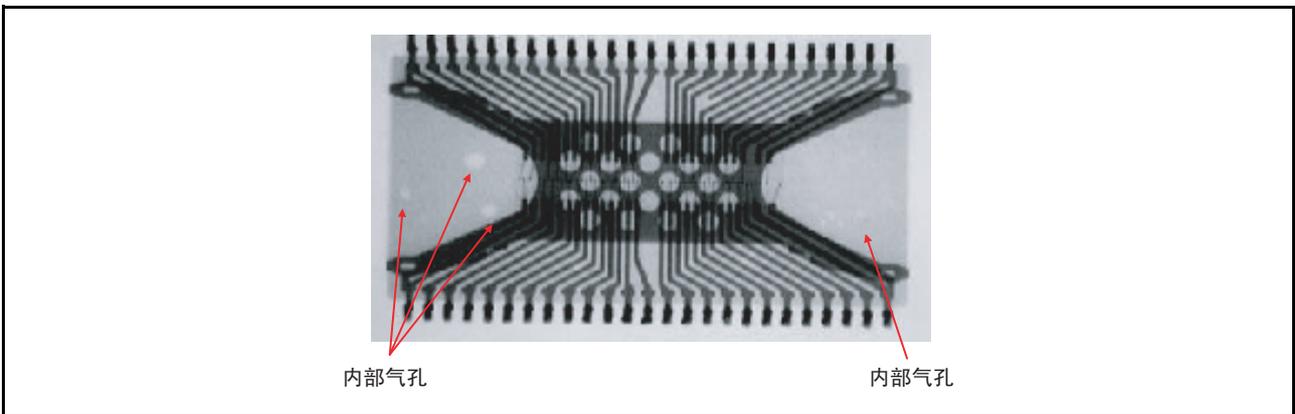


图 4.6 封装的内部气孔

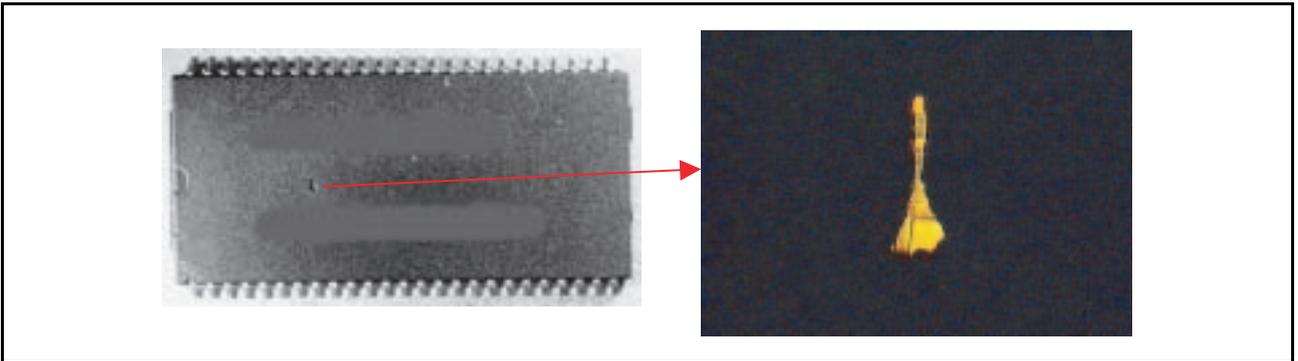


图 4.7 未注入封装树脂

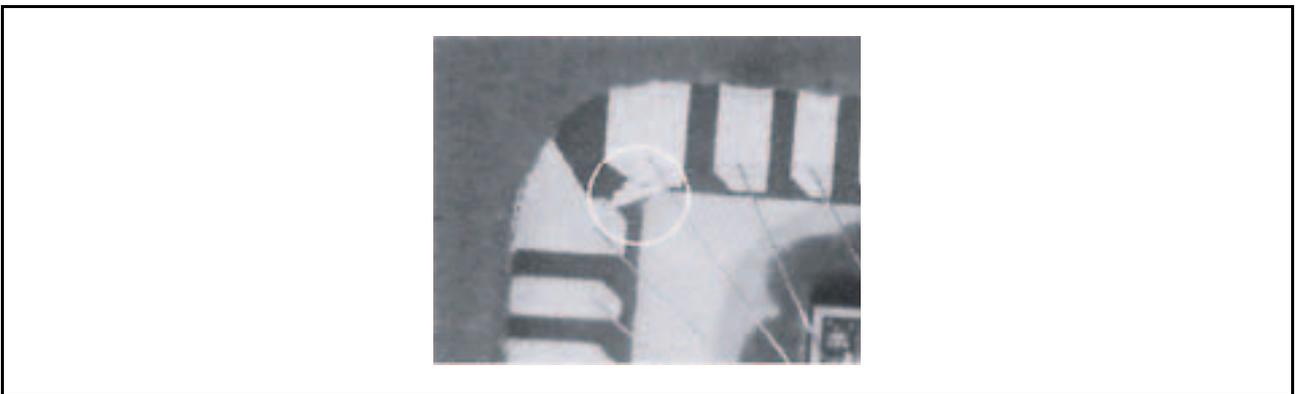


图 4.8 封装内混杂的导电异物引起的短路

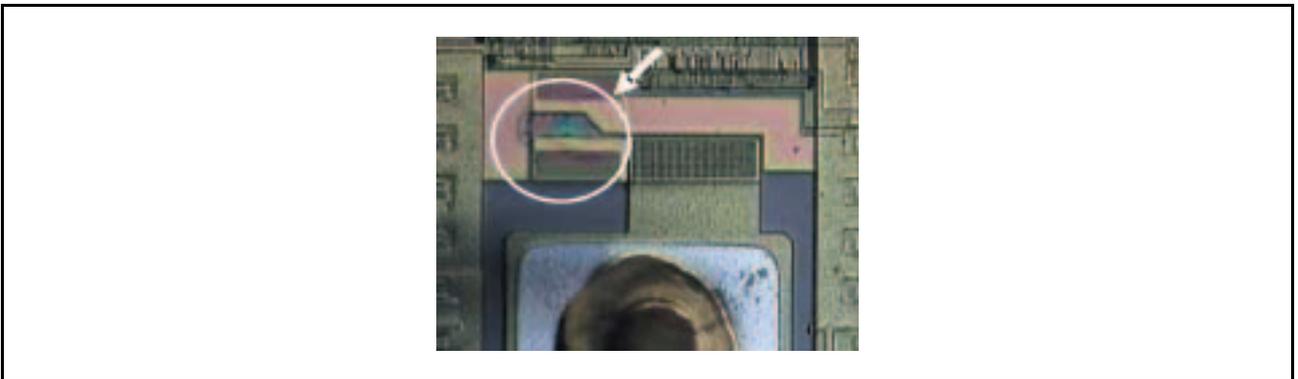


图 4.9 过电压引起的接线处破坏

## 4.2 晶片加工工艺产生的故障机理

随着细微加工工艺技术的发展，需要不断追求半导体器件的高集成化。对于细微化，以前基本上以表 4.2 所示的比例法则为基准，但是从确保系统要求和内部信号电平的观点来看，电源电压有难以定标（低电压化）的趋势。因此，随着流过内部 MOS FET 电场和接线的电流增大，MOS 器件的可靠性比以前越加重要。

表 4.2 比例法则 (1)

参数	恒定电场的比例
栅氧化膜的厚度	1/k
栅长	1/k
栅宽	1/k
接合深度	1/k
杂质浓度	k
电压	1/k
电场	1
电流	1/k

典型晶片加工工艺产生的故障机理如表 4.3 所示，以下各节说明各故障机理。

表 4.3 晶片加工工艺产生的主要故障机理

故障机理	激活能 (eV)
氧化膜的时效破坏 (TDDB)	0.5 ~ 0.8
热载流子	—
NBTI	1 左右
Al 的电迁移	0.6 ~ 1.0
Al 的应力迁移	1 左右
软错误	—
非易失性存储器的挥发不良	≥ 1

### 4.2.1 氧化膜（绝缘膜）的时效破坏 (2)(3)

随着集成度的提高，MOS LSI 的栅氧化膜有薄膜化的趋势，电源电压也正向低电压发展。但是，由于细微化的发展和性能的提高，栅氧化膜被外加了比以前更高的电场。尖端工艺产品的电场强度增大到 4 ~ 5MV/cm，氧化膜的可靠性显得尤其重要。

当氧化膜的绝缘击穿强度  $\geq 10\text{MV/cm}$  时为高电场，即使在实际使用状态等低电场状态下，随着时间的推移也会发生破坏，此现象称为 TDDB (Time Dependant Dielectric Breakdown)，氧化膜（绝缘膜）的时效破坏现象是重要的故障源之一。

#### (1) 故障现象

一般很难通过产品对 TDDB 现象进行加速评价，因此需要使用 TEG (Test Element Group) 进行评价。此 TDDB 试验结果的例子如图 4.10 和图 4.11 所示，由图可知，电场强度变大或者温度变高，破坏时间就会变短。经常将下式用作 TDDB 的故障模型：

$$\text{MTTF} = A \times 10^{-\beta E} \times e^{Ea/(kT)} \quad (4-2-1)$$

在此，

MTTF: 平均故障时间 (h)

A: 常数

E: 电场强度 (MV/cm)

k: 玻尔兹曼常数

Ea: 激活能 (eV)

$\beta$ : 电场强度系数 (cm/MV)

T: 绝对温度 (°K)

对于 TDDb 的加速性，实际上电场越小，图 4.12 所示的激活能 (Ea) 就越大<sup>(4)(5)</sup>。如果使用在高应力下得到的 Ea，使用 (4-2-1) 式进行实际使用时的预测就非常困难。本公司使用对应各加工工序的 TEG 评价，通过高电场下的 TEG 评价，得到激活能的值为 0.5 ~ 0.8eV，电场强度系数  $\beta$  (cm/MV) 的值为 1 ~ 2 左右。

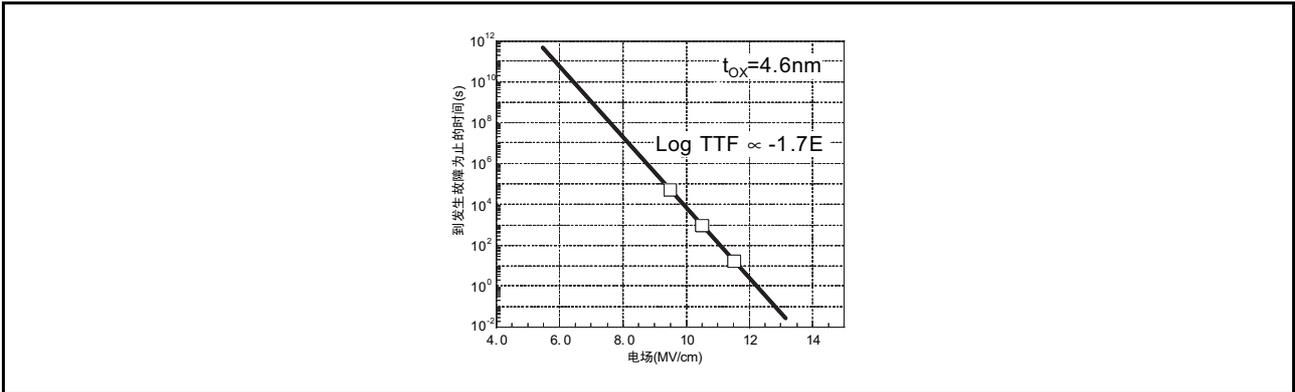


图 4.10 TDDb 的电场依存性

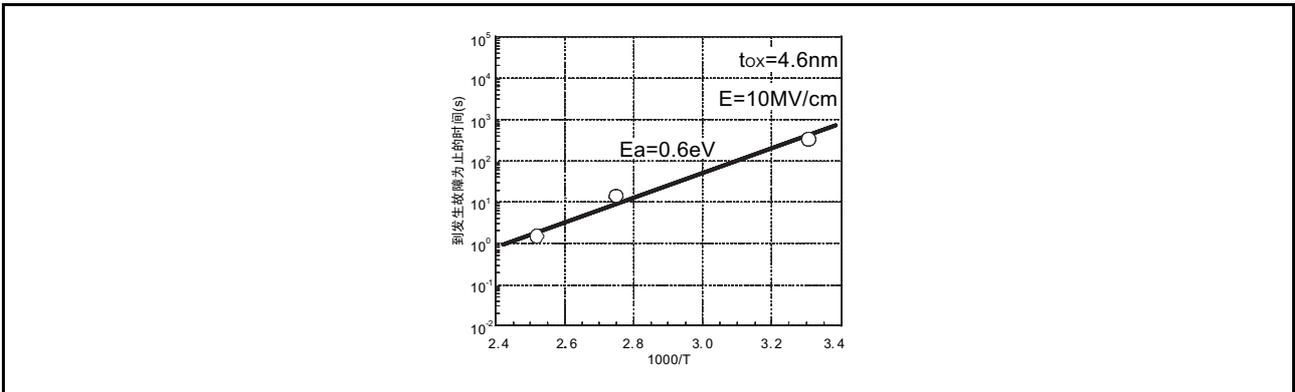


图 4.11 TDDb 的温度依存性

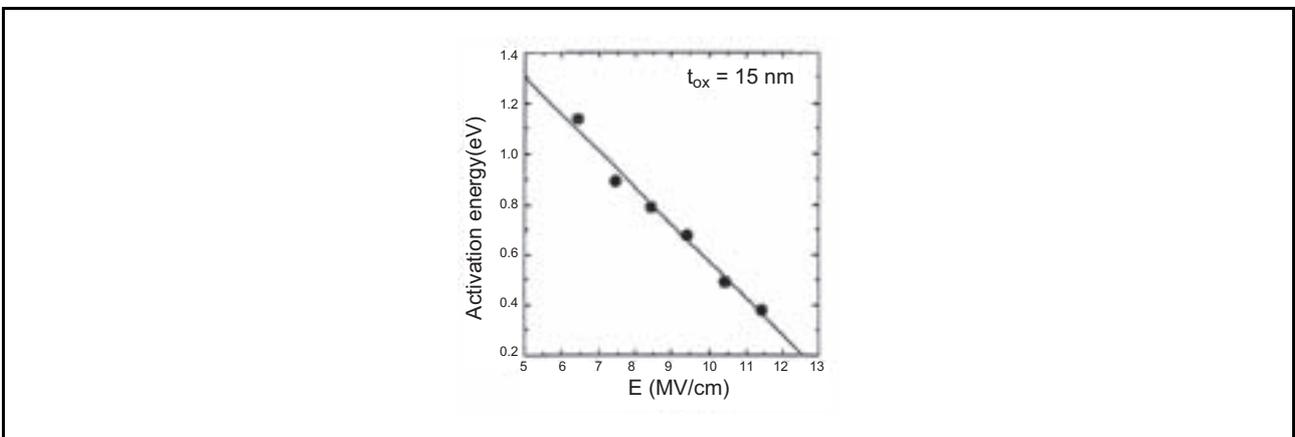


图 4.12 激活能的电场依存性<sup>(5)</sup>

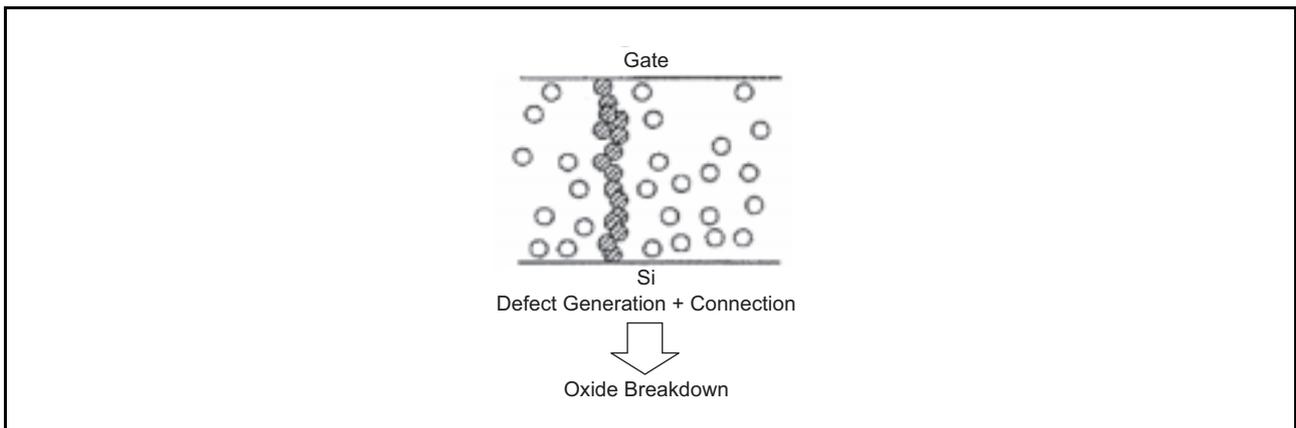


图 4.13 绝缘击穿机理 (6)

## (2) 故障机理

TDDDB 的故障机理有各种模型，最近将浸透模型作为定性机理。

由于给氧化膜外加电场，导致在阳极产生氧化膜的孔注入，并在氧化膜中制造了陷阱。随着陷阱的增加，能观测到因跳动或者隧穿而经过陷阱的电流，此电流为 SILC (Stress Induced Leakage Current)。如果陷阱继续增加并且从栅电极排到 Si 衬底，就会流过大电流并破坏栅氧化膜 (图 4.13<sup>(6)</sup>)。

如上所述，TDDDB 现象与氧化膜中形成的陷阱能级 (即缺陷) 有关，所以需要在通过加速试验充分把握加工的氧化膜质量的基础上进行产品设计。另外，工艺上的关键在于使用不易产生缺陷的 SiO<sub>2</sub> 膜，所以氧化膜的形成方法非常重要。

## 4.2.2 热载流子

随着细微加工工艺技术的发展，需要不断追求半导体器件的高集成化。但是电源电压涉及到系统的要求和内部信号电平的降低，所以有难以定标 (低电压化) 的趋势。

不定标电源电压而进行细微化发展，意味着要增大构成器件内部元件的电场强度。尤其是 MOS FET，在漏极附近增大电场强度就会产生热载流子现象，流入高电场区的载流子 (电子或者空穴) 被高电场加速并获得大能量，一部分载流子成为具有穿越 Si 衬底和栅氧化膜之间的势垒的大能量热载流子，这些热载流子被注入到栅氧化膜中，而另一部分热载流子陷入 (捕获) 栅氧化膜中形成空间电荷，引起 MOS FET 的阈电压 ( $V_{th}$ ) 和跨导 (gm) 等特性的时效老化，这些老化使半导体器件的各种特性发生老化，最终导致故障。另外，此时可以观测到注入但未陷入栅氧化膜中的载流子成为栅电流，流向衬底方向的载流子成为衬底电流。

热载流子的典型注入机理如下所示，作为主要注入机理的漏极雪崩热载流子注入和沟道热载流子注入如图 4.14 所示。

1. 漏极雪崩热载流子注入  
(DAHC: Drain Avalanche Hot Carrier) 注入<sup>(7)(8)</sup>
2. 沟道热电子注入  
(CHE: Channel Hot Electron) 注入<sup>(9)</sup>
3. 二次发生的热电子注入  
(SGHE: Secondary Generated Hot Electron) 注入<sup>(9)(10)(11)</sup>
4. 衬底热电子注入  
(SHE: Substrate Hot Electron) 注入<sup>(12)</sup>

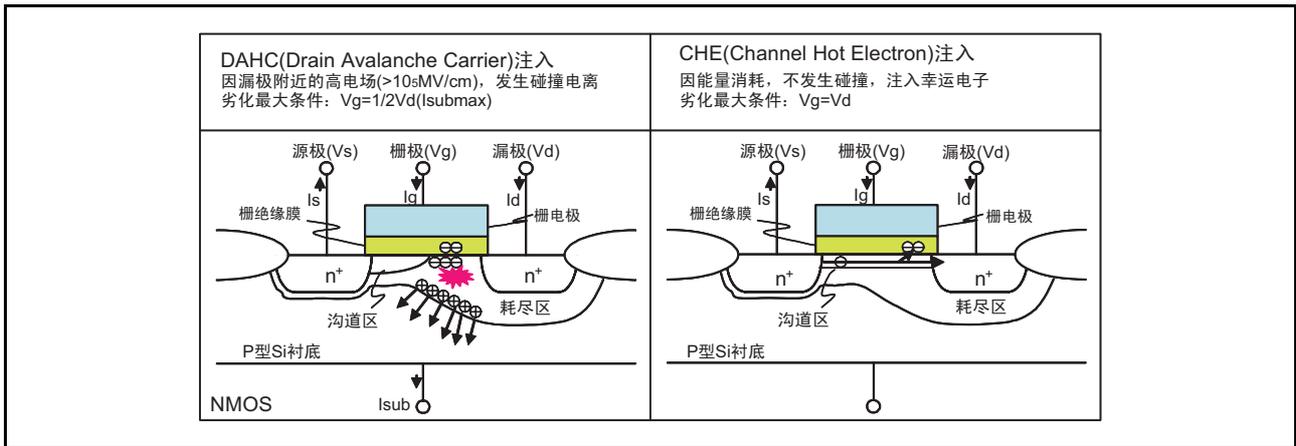


图 4.14 热载流子的主要产生机理

以在通常的工作温度区发生严重老化的 DAHC 为例，简要说明热载流子现象。如图 4.14 所示，给 MOS FET 的漏极外加高压，以  $V_G < V_D$ （相当于沟道没通到漏极端并且栅极电压小于漏极电压的情况）为例进行说明。

当给漏极外加高压时，就会在漏极附近形成高电场区。在此高电场区，来自源极的电子因漏极附近的高电场而发生碰撞电离（Impact ionization: 碰撞电离），产生电子空穴对。其中大部分空穴流向衬底成为衬底电流，而且获得大能量的电子越过势垒注入并陷入栅氧化膜中。因此，MOS FET 的阈值电压 ( $V_{th}$ ) 和跨导 ( $g_m$ ) 等特性发生劣化，以致引起产品  $V_{CC}$  下限工作电压的劣化等。如图 4.15 所示，漏极电压越高（在产品的情况下，为电源电压），劣化就越严重。

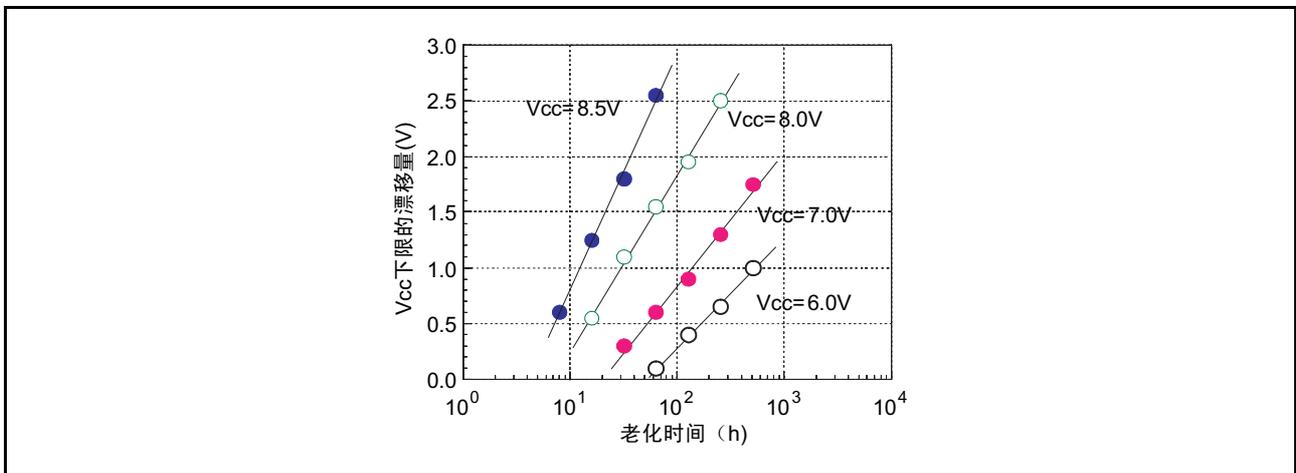


图 4.15 老化电源电压（漏极电压）的依存性

热载流子引起的劣化寿命  $t$  的典型模型如下。通常， $m$  的值在 3 左右， $B$  的值在 100 ~ 200 之间。

$$t = C \times I_{sub}^{-m} \tag{4-2-2}$$

$$t = A \times e^{-B/V_{ds}} \tag{4-2-3}$$

在此，

A、B、C、 $m$ ：常数

$I_{sub}$ ：衬底电流

$V_{ds}$ ：漏极电压

加速热载流子劣化的因素有前述的电源电压、沟道长度、保护膜等含有的氢以及环境温度等。

半导体元件的大部分故障源具有温度越高故障源加速性越大的性质，但热载流子的劣化有温度越低故障源加速越大的性质。即，如果在低温条件下给 MOS FET 外加应力（给产品的内部 MOS FET 外加应力使之工作），因为与高温条件相比原子热振动小，所以减少了流过 Si 衬底的电子与晶格发生碰撞的概率，电子的平均行走距离变长，并且获得更高的能量。因此，随着高能量热载流子数量的增加，载流子注入氧化膜中的概率增大，而且容易发生碰撞电离，增加第二次产生的电子数量。因为这些第二次产生的电子也变成热电子，所以会增加注入和陷入氧化膜中的载流子。根据以上原理，低温会加速热载流子的劣化，所以低温评价很重要。但是，随着细微化的发展，电源电压的降低引起了碰撞电离模式的变化，低温条件未必很严格。(13)(14)

作为对热载流子劣化的改善对策，如图 4.16 所示，尖端的 LSI 采用了 LDD（Lightly Doped Drain）结构的 MOS FET，此结构能缓和 MOS FET 的漏极端的电场集中。另外，在设计时，要在构成大电场强度电路的 MOS FET 的长沟道化以及通过优化集成电路的内部时序设定而降低热载流子发生等方面下工夫。

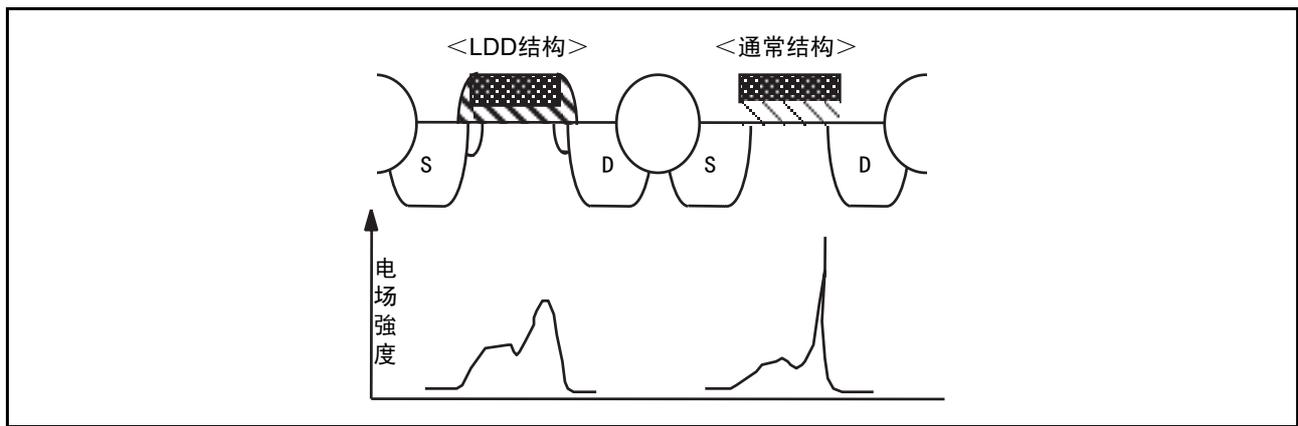


图 4.16 LDD 结构

### 4.2.3 NBTI（Negative Bias Temperature Instability）

P-MOS FET 的负偏压 BT（Bias Temperature）应力引起的劣化现象（ $V_{th}/G_m$  漂移）称为 NBTI。随着细微化的发展，内部 MOS FET 的电场强度越大，此现象就越明显。NBTI 是可靠性的一个重要项目。

#### (1) 故障现象

P-MOS FET 的 NBTI 现象引起的劣化（ $V_{th}/G_m$  漂移）是由界面能级的增加以及栅氧化膜中正电荷的增加引起的。(15)(16)(17)(18)

NBTI 现象引起的  $V_{th}$  劣化寿命  $\tau$  有较强的栅电场依存性，通常使用以下故障模型：

$$MTTF = A \times 10^{-\beta E} \times e^{Ea/(kT)} \quad (4-2-4)$$

在此，

MTTF：平均故障时间（h）

A：常数

E：电场强度（MV/cm）

k：玻尔兹曼常数

Ea：激活能（eV）

$\beta$ ：电场强度系数（cm/MV）

T：绝对温度（°K）

实际上电场越小，如图 4.17 所示的电场依存性就越大，并且与电场的乘方（Power law 模型）成正比(19)。如果使用在高应力下得到的  $\beta$ ，就很难使用(4-2-4)式进行实际使用时的预测。由于加工工序的不同，值略有不同，但是本公司所使用的激活能的值在 1eV 左右，电场加速性  $\beta$  的值（cm/MV）在 1 ~ 1.5 左右。

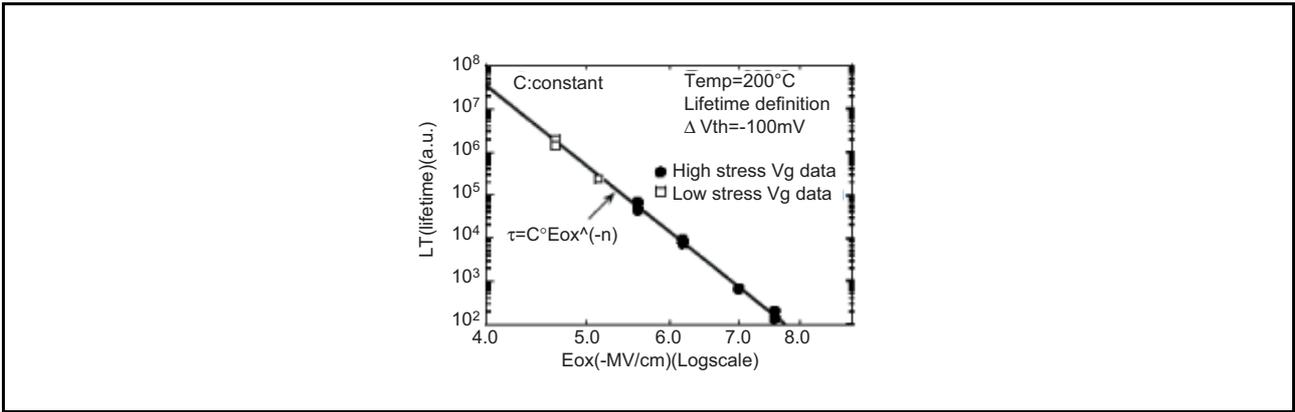


图 4.17 器件寿命的电场依存性 (14)

(2) 故障机理

有关 P-MOS FET 的 NBTI 现象的机理如下: (20)

SiO<sub>2</sub>-Si 界面的 Si dangling bond 被氢钝化后变为 Si-H, 但是由于高温高偏压的应力和空穴的存在, 引起电化学反应并释放氢。此时, Si dangling bond (Si<sup>+</sup>) 为界面能级, 氢扩散到氧化膜中。扩散到氧化膜中的一部分氢和氧化膜中的缺陷结合形成陷阱。这种界面能级的增加和氧化膜中的陷阱引起的电荷与 V<sub>th</sub>/G<sub>m</sub> 的劣化有关。

NBTI 现象引起的 V<sub>th</sub>/G<sub>m</sub> 劣化可以通过消除应力偏压或者外加反偏压进行恢复。(21)(22)(23) 因此, NBTI 现象在外加 DC 应力的电路中尤其重要。

4.2.4 电迁移

在半导体集成电路中, Al 蒸镀膜主要用作金属接线膜。半导体集成电路中的电迁移问题的原因在于 Al 蒸镀膜具有多晶界的多晶结构, 并且因半导体集成电路高功能化和高速化的迅速发展, 流过半导体元件的 Al 布线的电流密度为 10<sup>4</sup>A ~ 10<sup>5</sup>A/cm<sup>2</sup>。电迁移是给导体通入电流而产生金属离子移动的现象。对于 Al 布线, Al 离子向电子的流动方向移动, 在阴极产生气孔, 导致断线故障; 在阳极生成小丘和晶须, 最终导致短路故障。发生机理和故障例子分别如图 4.18 和图 4.19 所示。

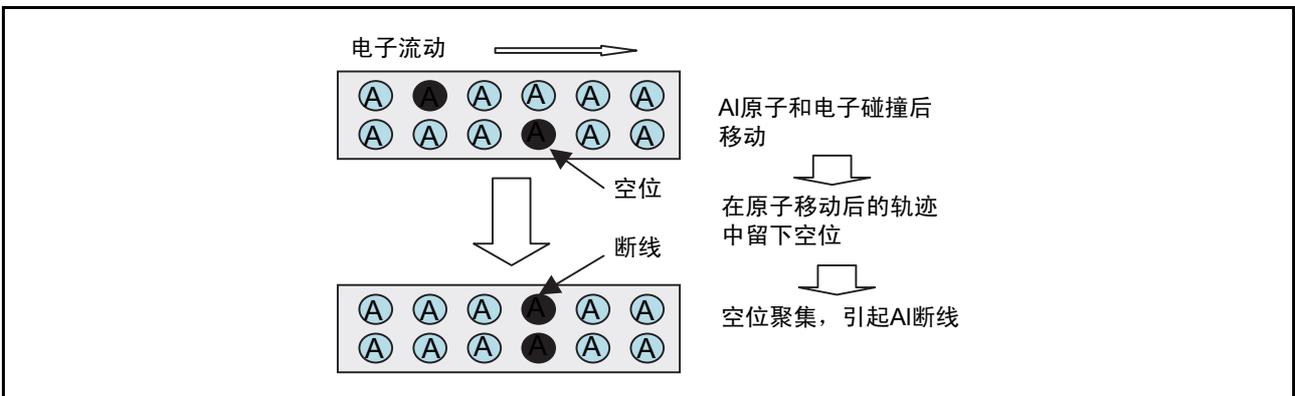


图 4.18 发生机理

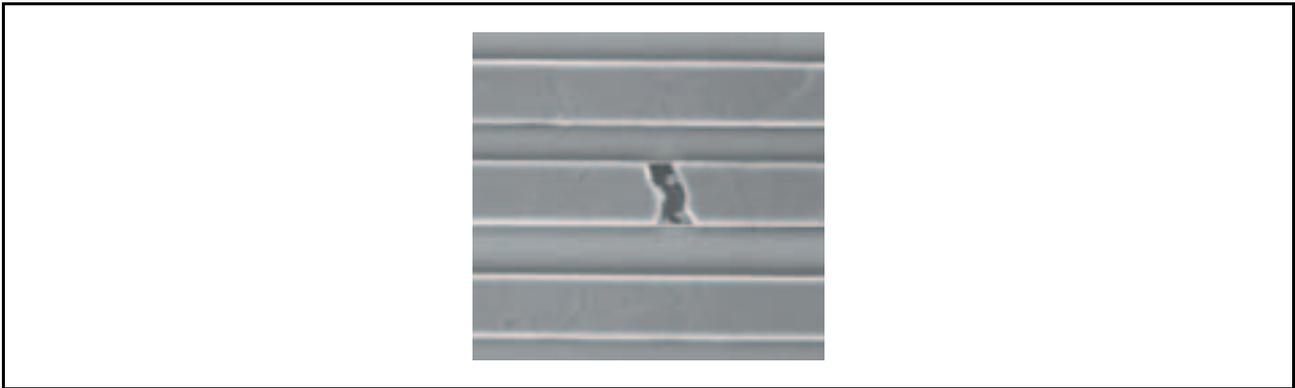


图 4.19 Al 布线的电迁移

半导体集成电路的 Al 布线是多晶结构（即单晶粒的集合体），如图 4.20 所示，金属原子的扩散有晶格扩散、晶界扩散和表面扩散。因为在多晶膜中有很多晶界，晶界的缺陷很多，而且金属原子容易移动，所以容易发生晶界扩散。随着细微化的发展，薄膜化使表面的比例变大，所以表面扩散也是重要的因素。

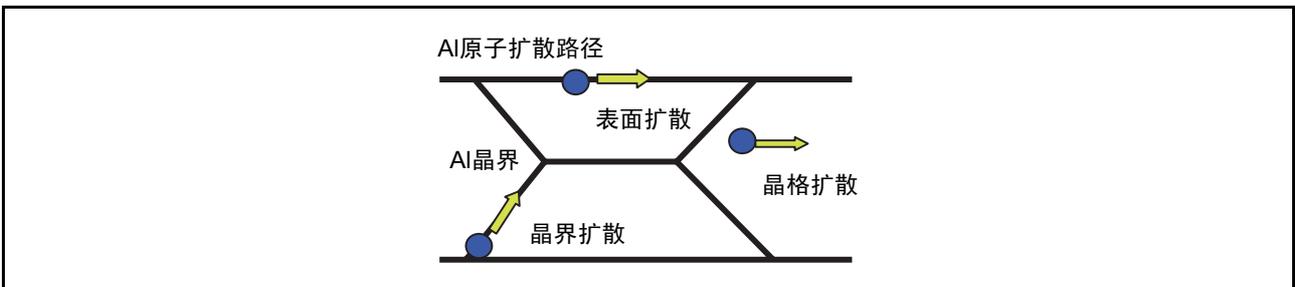


图 4.20 多晶 Al 的晶格扩散、晶界扩散和表面扩散

电迁移的故障模型一般用 (4-2-5) 式表示：

$$MTTF = A \times J^{-n} \times e^{E_a/kT} \quad (4-2-5)$$

在此，

MTTF：平均故障时间（h）

A：由接线的结构和材料决定的常数

n：常数

E<sub>a</sub>：激活能（eV）

k：玻尔兹曼常数

T：接线部的绝对温度（k）

根据 J.R.Black，则 n = 2。(24) (25)

对于温度的依存性，E<sub>a</sub> 的值为 0.6 ~ 1.0eV。(26) (27) (28)

对于电迁移，在 Al 布线的下层、上层或者上下层，将钨（W）和钛（Ti）等难熔金属作为阻挡层金属进行叠层接线，给 Al 布线添加 Cu（抑制晶界扩散）并给通孔填入钨塞等，提高接线（成为细微化极限的接线）的电迁移耐性。

### 4.2.5 应力迁移

应力迁移是指只在没有外加电流的温度应力状态下的金属原子移动的现象。(29)(30) 应力迁移是由钝化膜或者层间绝缘膜和 Al 布线的热膨胀系数的差异而产生的应力引起的。如图 4.21 所示, 该机理是因接线上的钝化膜而增大了接线的拉伸应力, 使 Al 原子发生移动并形成气孔, 最后导致断线。温度越低应力越大, 但是温度越高金属原子越易移动, 因此在 150 ~ 200°C 中温下长期保存会产生应力迁移。此模式称为低温长期模式, 主要会产生裂纹型断线, 接线越细越容易断线。(31)(32) 在半导体器件的制造工序中进行热处理时, 也可能产生 V 形气孔的高温短期模式。各种故障例子如图 4.22 和图 4.23 所示。

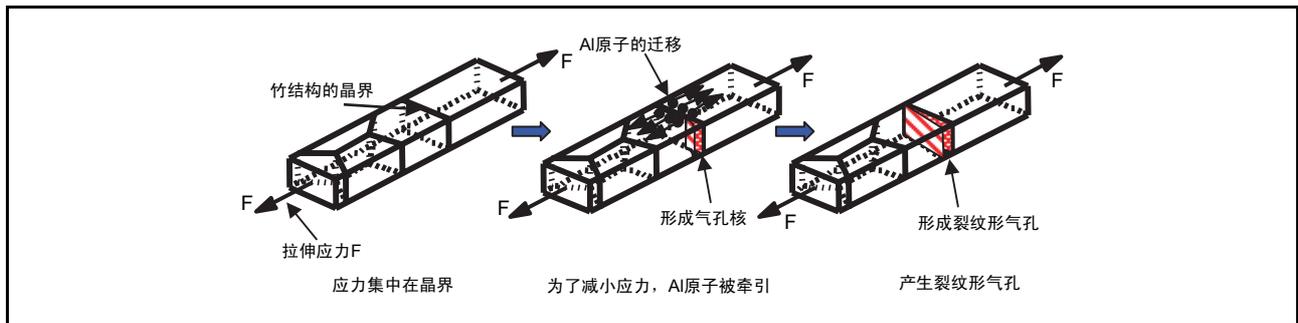


图 4.21 裂纹形气孔的发生机理

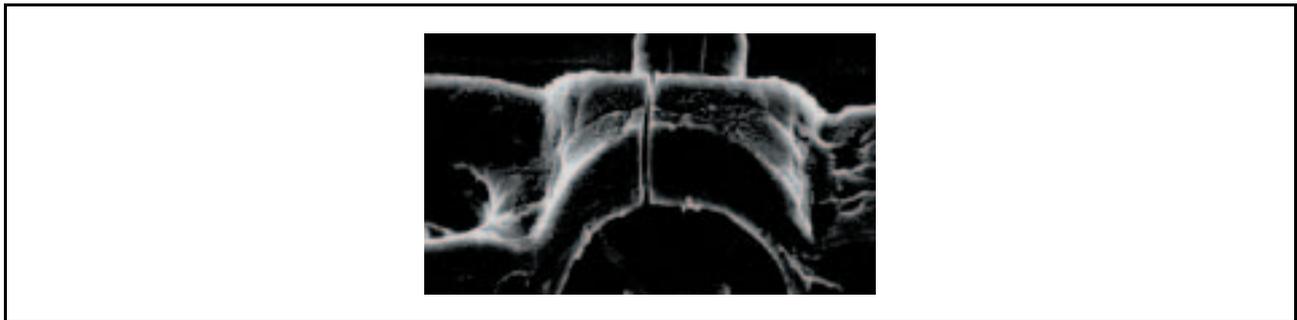


图 4.22 裂纹形气孔

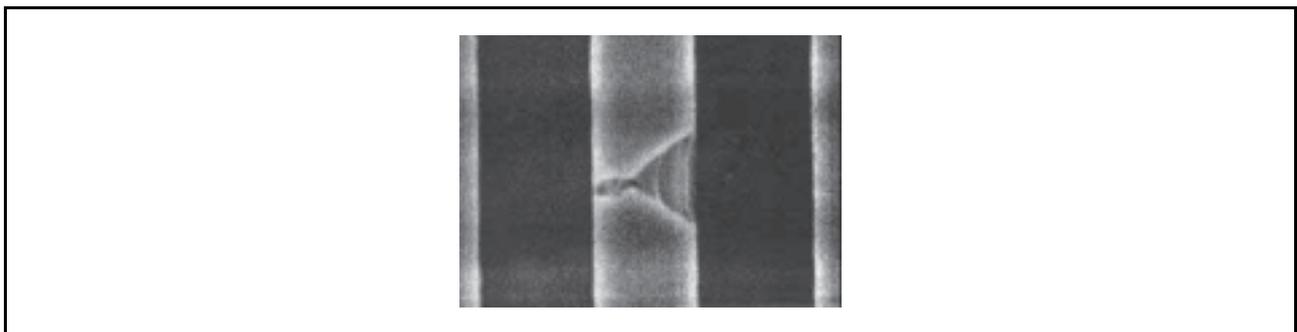


图 4.23 V 形气孔

应力迁移和电迁移一样, 也通过使用阻挡层金属、给 Al 布线添加 Cu (抑制晶界扩散) 以及给通孔导入钨塞等, 提高接线的应力迁移耐性。

## 4.2.6 软错误

### (1) $\alpha$ 射线的软错误模型

阻碍半导体存储器大容量化、细微化的问题之一是 T.C.May 等人发表的由一时性的误动作和  $\alpha$  射线引起的软错误。(37)

这种软错误是由封装和接线材料中含有微量的 U（铀）、Th（钍）放出的  $\alpha$  射线引起的存储信息反转的现象。如图 4.24 所示，当  $\alpha$  射线射入存储器芯片时，在硅衬底内生成高密度的电子空穴对，并且这些电子空穴对被电场分离。如果有 PN 接合，电子就汇集到 N 层，空穴汇集到 P 层，因此存储器件的存储信息出现反转而产生误动作。这种误动作并非永久破坏，通过重写可恢复正常。

在因  $\alpha$  射线的射入而生成的电子空穴对中，空穴被拉向外加了负电位的衬底侧。相反地，电子被拉向外加了正电位的信息存储侧。动态 RAM 在电路工作时，将信息存储部的电子处于满状态作为信息 0，将电子处于空状态作为信息 1，所以产生信息 1→0 的误动作。这样的误动作称为软错误的“存储单元模型”。

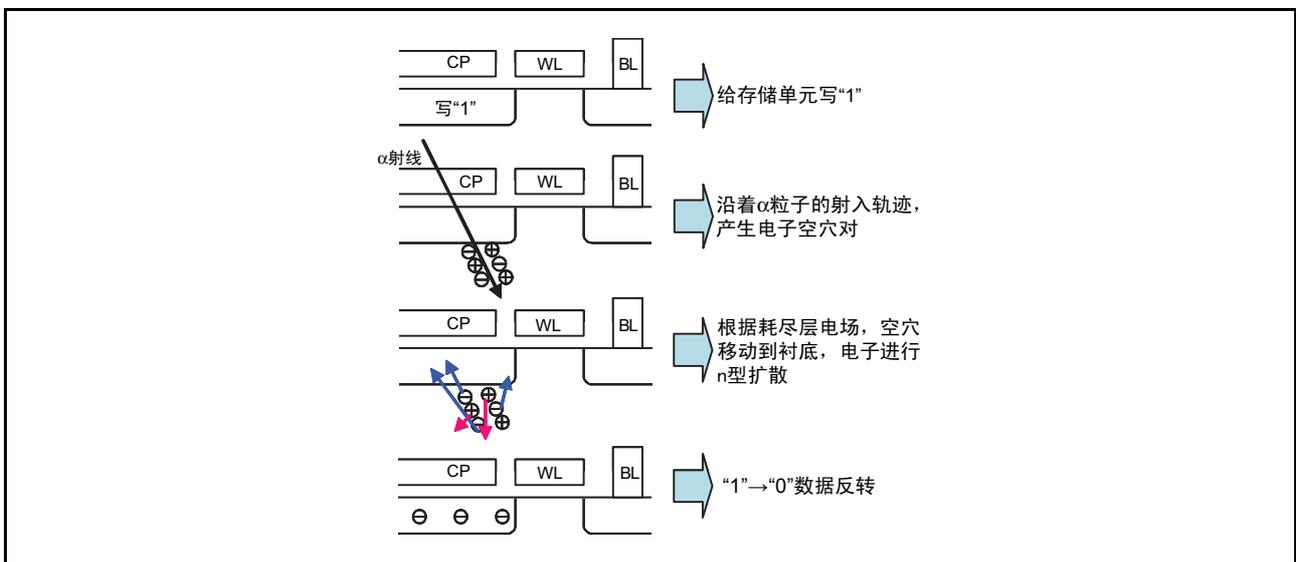


图 4.24 存储单元的误动作

另外，还有因判定信息 1、0 的位线电位的变化而产生的模型，称为“位线模型”。在存储器的读取状态下，根据存储单元的信息改变位线的电位，并将它与基准电位相比较，判定信息 1 或 0。此变化量极其微小，需要通过读出放大器进行放大。在从读取存储单元的数据到放大器放大的极短的时间内，如果  $\alpha$  射线射入到位线附近，位线电位就发生变化。如果位线电位比基准电位低，就产生信息 1→0 的误动作；相反地，如果基准电位低于位线电位，就产生信息 0→1 的误动作。

这两种软错误模型的特点是：存储单元模型只产生信息 1→0 的反转，而位线模型产生 1→0 和 0→1 的 2 种反转。另外，因为前者是反转存储单元信息的模型，所以其发生率与存储器工作周期无关；而后者是在读数据时位线电位有效的短时间内产生问题的模型，所以周期越短产生问题的次数就越多，因此位线模型的发生率与周期成反比。

### (2) 软错误的评价方法

评价因存储器的  $\alpha$  射线引起的软错误，在存储器的可靠性中是非常重要的课题。对于评价存储器软错误的故障率，安装试验的评价方法是精度最好的方法，但是此评价方法需要对大量样品进行长时间的监控试验。

例如，对于某产品的软错误率，在用 500 个样品评价数百个 FIT 的实力时，试验至少需要 2000 个小时，因此用代表产品工艺的品种，通过安装试验进行软错误率的评价。对此，作为在短时间内进行评价的方法有  $\alpha$  射线源的加速试验方法，设备的略图如图 4.25 所示，将  $\alpha$  射线源放置在检测芯片上面进行评价。

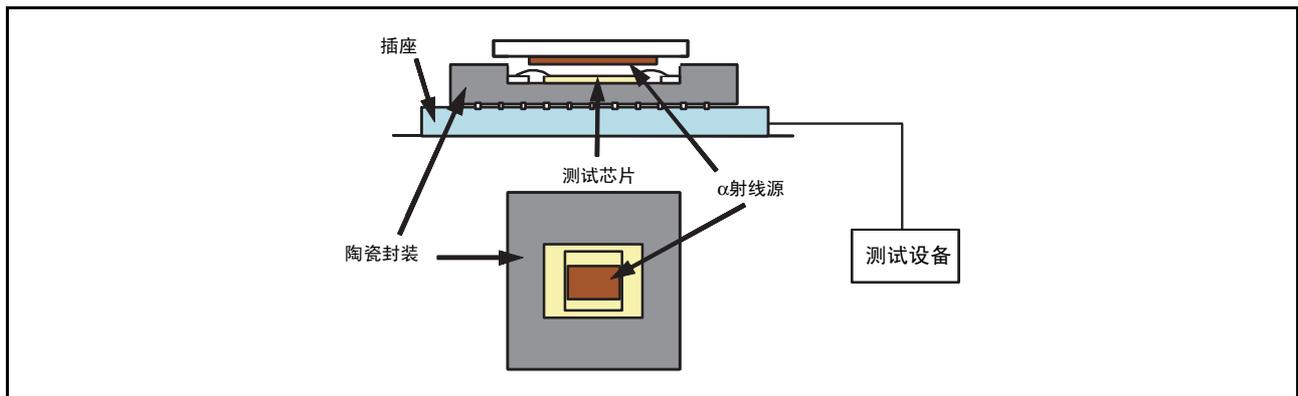


图 4.25 软错误的加速评价设备

### (3) 软错误的对策

存储器  $\alpha$  射线引起的软错误的对策有以下 3 种：

1. 通过封装和接线材料的高纯度化，减少  $\alpha$  射线的产生量
2. 将芯片涂层材料涂在芯片表面，以阻止从封装材料照射到芯片的  $\alpha$  射线
3. 加强存储器件抗  $\alpha$  射线的强度

在大容量存储器中，芯片涂层技术正成为必不可少的技术。本公司使用聚酰亚胺涂层解决  $\alpha$  射线，目的是通过将不含 U、Th 放射性元素（放出  $\alpha$  射线）的涂层材料涂在芯片表面，阻止从封装材料照射到芯片的  $\alpha$  射线。通过聚酰亚胺涂膜阻止软错误的效率评价结果如图 4.26 所示，错误发生率随聚酰亚胺涂膜厚度的增加而减少。

另外，要提高存储器件抗  $\alpha$  射线的强度，关键在于确存储单元作为存储信息的蓄积电荷量。

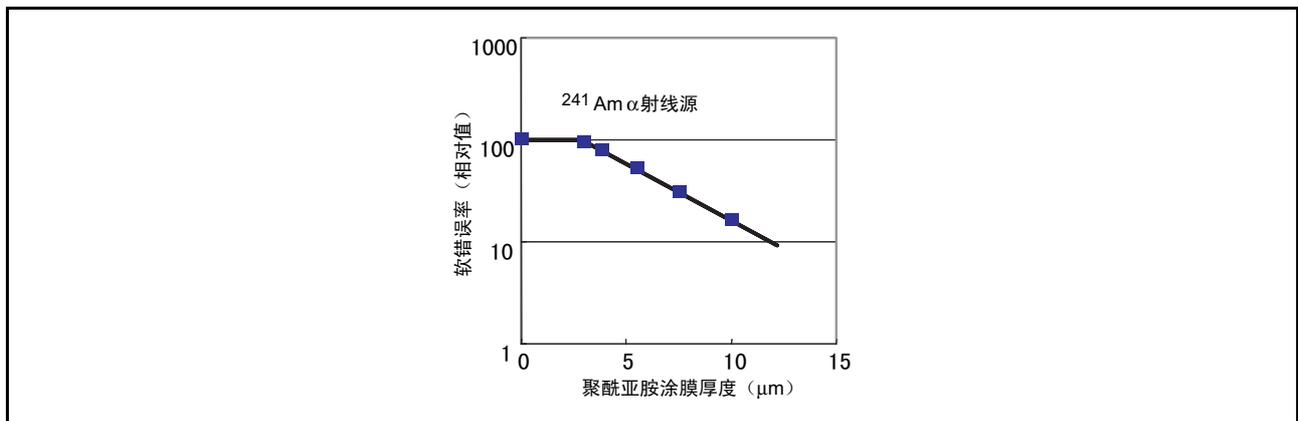


图 4.26 聚酰亚胺涂层的软错误防止效果

但是，伴随着存储器的大容量化，1 个存储单元的占有面积变得越来越小，确保此蓄积电荷量变得非常困难。因此，通过改善沟槽结构和积层结构等以及从氧化膜改为介质膜等，确保蓄积电荷量，提高抗  $\alpha$  射线的强度。

另外，近几年来，在产品的细微化、低电压化进展中， $\alpha$  射线以外的宇宙射线（中子射线等）的影响也不容忽视。(38) 在国际上，JEDEC 规范了评价方法（JESD89），而在日本国内，JEITA 正在规范评价方法。

### 4.2.7 非易失性存储器的可靠性

在半导体存储器中，非易失性存储器的信息记忆方法大致分为 2 种：

1. 如图 4.27 所示的积层型栅存储器，通过将电子蓄积在存储单元内的浮栅来保持数据的类型
2. 如图 4.28 所示的 MONOS 型栅存储器，以及通过将电子/空穴蓄积在 MNOS/MONOS 的栅极来保持数据的类型

近年来，作为新一代非易失性器件，开发了利用强介质的分极特性的 FRAM 产品和相变存储器、磁存储器（MRAM）等。

以典型的非易失性存储器的闪存为例，说明积层型栅存储器的写操作原理，浮栅的电子注入一般如图 4.27 所示，给漏极（ $V_D$ ）和控制栅（ $V_G$ ）外加高压、源极电位接地。在漏极附近的高电场区，源极流出的电子变成具有高能量的电子，和附近的 Si 晶格发生碰撞电离，产生电子空穴对。

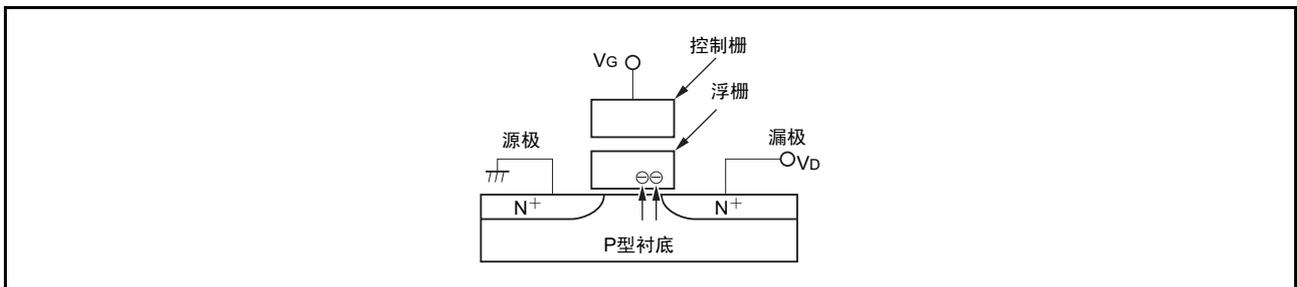


图 4.27 积层型存储单元的断面结构

通过外加高压的控制栅，将产生的电子（热电子）注入到浮栅，因为浮栅和周围隔绝，所以被注入的电子处于隔离状态。假设此电子的注入状态（写）为数据 0，未注入状态（擦除）为数据 1。

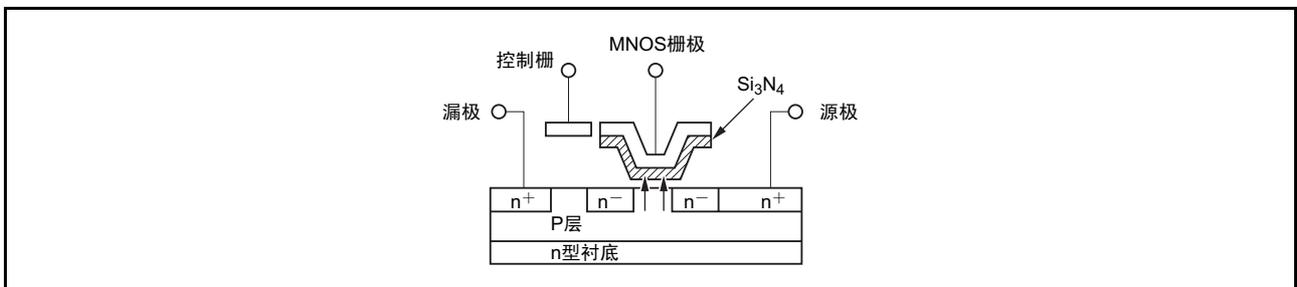


图 4.28 MNOS 存储单元的断面结构

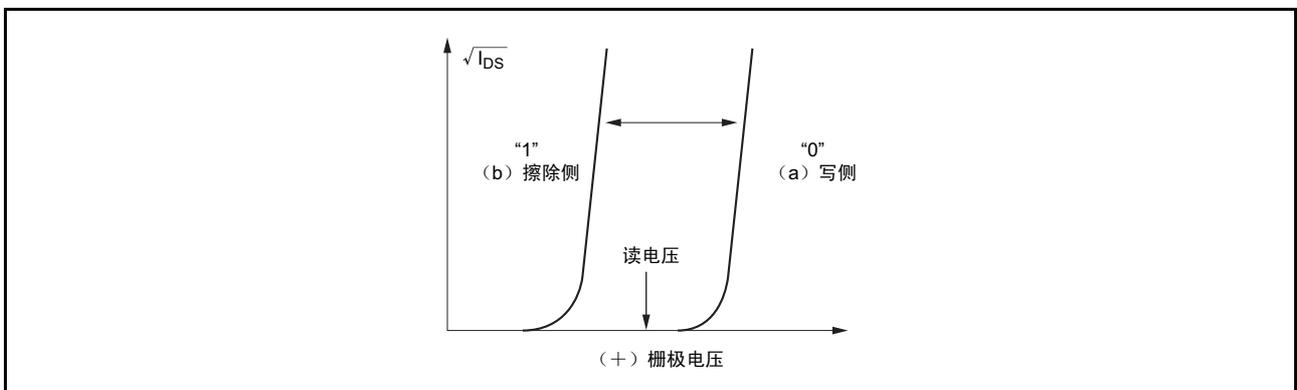


图 4.29 积层型存储单元的  $V_{th}$  变化

用存储器的阈值 ( $V_{th}$ ) 变化关系表示这种写和擦除的状态如图 4.29 所示。存储单元在写状态时为高阈值；在擦除状态时为低阈值。

### (1) 数据保持特性

如上所述，积层型栅存储器通过热电子（或者 FN 隧道）进行写操作，并要求具有长时间保持其写状态（电子被隔离在浮栅的状态）的能力。但是，写状态本来为非平衡状态，所以由热激发的电子以某种概率消失。由热引起电子消失的机理是隔离在浮栅中的电子被热能激发，跨越周围氧化膜的能量阻挡层。因此，浮栅和周围氧化膜的能量阻挡层越高数据保持能力就越强。由热激发引起的浮栅放出电子的衰减量，用下面的热离子激发模型 (4-2-6) 式表示。

$$V_{CC}(t) / V_{CC}(0) = N(t) / N(0) = \exp\{-v \cdot t \cdot \exp(-E_a/(kT))\} \quad (4-2-6)$$

$V_{CC}$ : 最大工作电压

$N$ : 浮栅中的电荷量

$v$ : 弛张频率 ( $10^{12}/s$ )

$E_a$ : 激活能 (eV)

$k$ : 玻尔兹曼常数

$T$ : 绝对温度

此数据保持模式中的保持时间和温度有密切关系。通常，与数据保持特性相关的  $E_a$  (激活能)  $\geq 1eV$ 。

### (2) 故障机理

通常，在保证器件工作的温度范围内，数据保持为 10 年以上。但是，当初期浮栅附近存在某种缺陷时，就不能维持前述的数据保持能力，有可能在短时间内因电荷减少 / 电荷增加而引起误动作。引起此数据保持特性的劣化原因大致可分为以下 4 点：

- 由初期的氧化膜缺陷引起的电荷减少 / 电荷增加
- 由离子性污染引起的数据保持的劣化
- 由过大电应力引起的数据保持的劣化
- 由多次写 / 擦除应力引起的数据保持的劣化

在氧化膜缺陷（泄漏路径、异物等）中，如果栅氧化膜存在缺陷（图 4.30），就通过给控制栅外加偏压，将电子从衬底吸引到浮栅，经由缺陷位置引起电荷减少或者电荷增加。另一方面，当层间膜存在缺陷时（图 4.31），在擦除状态下检测不出故障，而在写状态下，通过给控制栅外加偏压，浮栅中的电子经由缺陷位置引起电荷减少，故障被显现出。以上 2 种模式都是因外加热应力而在短时间内发生故障，所以在制造工序中，可通过高温放置试验对初期的数据保持不良进行消除（筛选）。

另外，由于受氧化膜中的离子污染的影响，浮栅中的电子有可能消失。高温放置试验（数据“1”和“0”混合型）对此故障模式也有效。

作为数据保持特性的另一种劣化现象，积层型栅存储器有因重复多次地写 / 擦除而引起阈值变窄的现象。如果写 / 擦除重复进行了 1000 次以上，高能量的电子或者空穴就穿过氧化膜，此时电子或者空穴以某种概率陷入氧化膜中，引起写 / 擦除的阈值变窄，出现数据保持特性的劣化现象。

随着重复写 / 擦除的次数增加，阈值越变越窄，积层型栅存储器的写 / 擦除次数自然有极限。因此在使用时，控制改写次数能有效地提高可靠性。

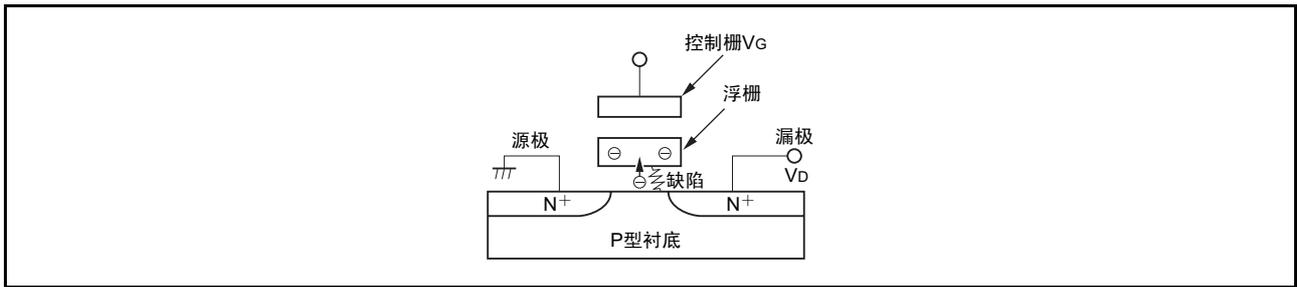


图 4.30 栅氧化膜的缺陷模式（电荷增加）

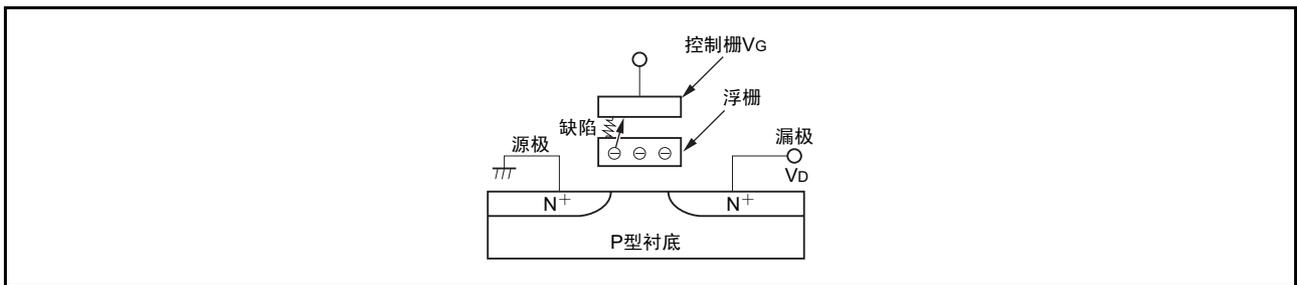


图 4.31 层间膜的缺陷模式（电荷减少）

### 4.3 组装工艺引起的故障机理

#### 4.3.1 引线键合的可靠性 (Au-Al 接合的可靠性)

##### (1) 概要

在将半导体芯片粘合到封装芯片垫后，使用金属细线 (Au) 进行压焊，将半导体芯片的表面电极 (Al 压焊盘) 和封装的内部引脚 (Ag 或 Au 镀层) 连接。以前，半导体器件组装工序中的故障几乎都是由引线键合工序引起的，但是最近引线键合技术取得了惊人的进步，制造机器的高精度化和自动化使引线键合的可靠性得到飞跃性的提高。

引线键合的自动化排除了人为的质量偏差，大大减少了制造时的初期接合不良。但是，Au-Al 异种金属的接合会出现金属间的化合物形成的、在结构上无法避免的长期寿命老化现象。一般将这种金属间化合物称为紫斑。

本节基于与 Au-Al 合金的扩散进展状态的关系，说明引线键合的可靠性。

##### (2) 理论

在 Au 引线方式中，半导体芯片上的 Al 电极和 Au 引线的接合部形成 Au-Al 接合。在 Au-Al 接合中，如果在高温下长时间保存半导体器件，接合部的接触电阻就会增加，最终导致接合部断线，从而对使用半导体器件的设备造成致命性的不良，以前就有很多这样的报告。

由图 4.32 可知，Au-Al 接合形成多种金属间化合物。金属间化合物和 Au、Al 的性质如表 4.4 所示。

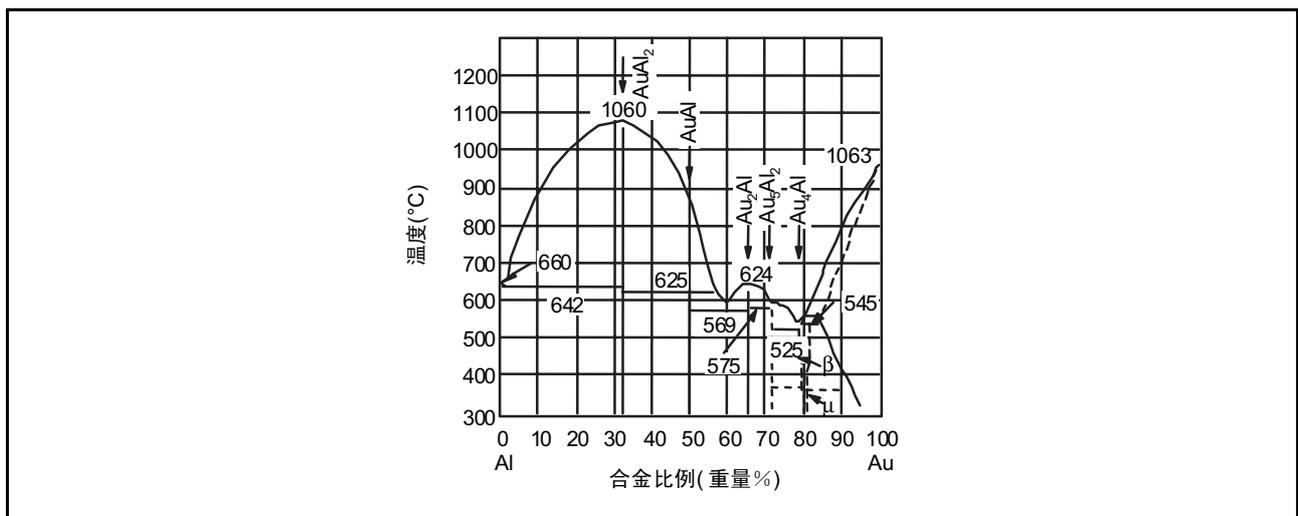


图 4.32 Au-Al 合金的状态图

表 4.4 Au-Al 金属间化合物的性质

化合物	晶体结构	膨胀率	硬度 (Hv)	颜色
Al	f.c.c.	$2.3 \times 10^{-5}$	20 ~ 50	银
AuAl <sub>2</sub>	CaF <sub>2</sub> 型	$0.94 \times 10^{-5}$	263	紫
AuAl	ZnS 型	$1.20 \times 10^{-5}$	249	灰
Au <sub>2</sub> Al	不明	$1.26 \times 10^{-5}$	130	浅金黄色
Au <sub>5</sub> Al <sub>2</sub>	$\gamma$ -brass 型	$1.40 \times 10^{-5}$	271	同上
Au <sub>4</sub> Al	$\beta$ -Mn 型	$1.20 \times 10^{-5}$	334	同上
Au	f.c.c.	$1.42 \times 10^{-5}$	60 ~ 90	金

## (3) 发生机理

导致 Au-Al 接合老化的原因有如下 3 个：

- 由于 Au-Al 扩散的进展，在扩散层内形成的多种金属间化合物中  $\text{Au}_5\text{Al}_2$  和  $\text{Au}_4\text{Al}$  的层间膨胀率不同而引起的接合强度降低
- 由于 Au 和 Al 的扩散系数的差异，在接合部周围产生气孔（克肯达尔效应）而引起接合强度的降低
- 由于以树脂中不易燃材料所含有的溴（Br）为催化剂的  $\text{Au}_4\text{Al}$  合金层发生氧化，形成高电阻层

以下通过图 4.33 说明 Au-Al 合金层的形成过程。

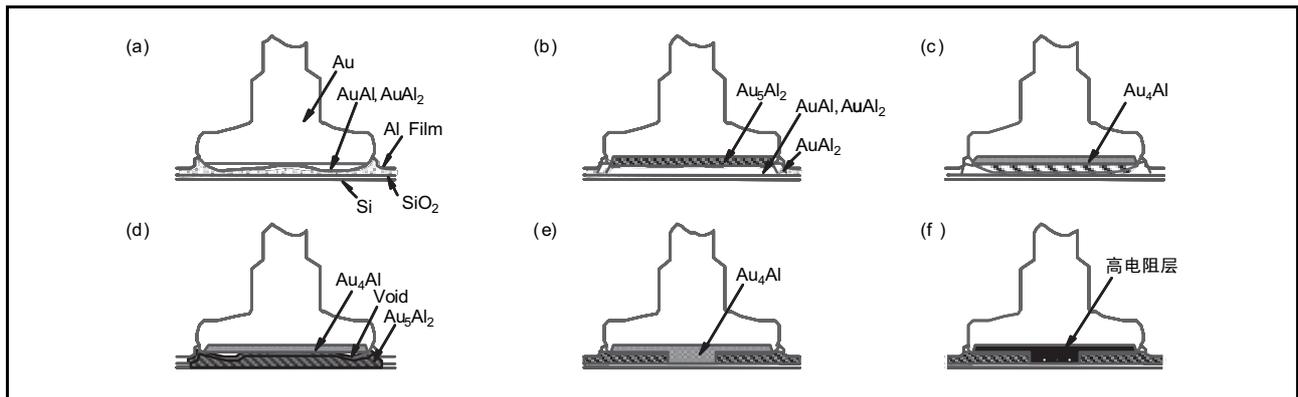


图 4.33 Au-Al 合金的状态图

- 在压焊初期，Au-Al 间形成很薄的扩散层。此扩散层的颜色为紫色，推断为  $\text{AuAl}_2$ 。
- 如果继续加热，Au-Al 就继续扩散，Au 扩散到 Al 薄膜中，纯 Al 层消失。与此同时，在 Au 焊球侧形成能和 Au-Al 区分的合金层。推断此合金层为  $\text{Au}_5\text{Al}_2$ 。
- 因为 Al 的供给量有限并  $\text{Au} \leftrightarrow \text{Al}$  的扩散速度不同，所以扩散层不会超过一定的厚度。假设扩散速度为  $D$ ，则有  $D_{\text{Au} \rightarrow \text{Al}} > D_{\text{Al} \rightarrow \text{Au}}$  的关系。假设 Al 蒸镀膜的初期厚度为  $1\mu\text{m}$ ，则扩散部的总厚度为  $4 \sim 5\mu\text{m}$  左右。如果继续加热，Au 就扩散到扩散层中，在 Au 焊球侧形成  $\text{Au}_4\text{Al}$ ，并在半导体芯片侧成长。
- 如果进一步加热，Au 就会继续扩散到扩散层内，扩散层全部变成  $\text{Au}_5\text{Al}_2$  和  $\text{Au}_4\text{Al}$ ，并且在扩散层周围产生气孔，这是因  $D_{\text{Au} \rightarrow \text{Al}}$  和  $D_{\text{Al} \rightarrow \text{Au}}$  的差异引起的克肯达尔效应。
- 如果再进一步加热，除了产生气孔的位置，Au 进一步扩散到扩散层内，在中心部形成  $\text{Au}_4\text{Al}$  层。
- 在树脂封装型 IC 的情况下，树脂中不易燃材料所含有的 Br 起催化剂作用，氧化  $\text{Au}_4\text{Al}$  层的 Al。Br 从气孔侵入到接合内部，氧化  $\text{Au}_4\text{Al}$  层的 Al，并在 Au 焊球的中心部和合金层的界面形成高电阻层，导致断线不良。此时的接合部断面的观察结果如图 4.34 所示。



图 4.34 Au 焊球接合部分的断面 SEM 影像

在扩散层的厚度  $X$ 、保存温度  $T$  和保存时间  $t$  之间，以下的阿伦尼斯关系式成立：

$$X^2 = D \cdot t, \quad D = D_0 \cdot \exp(-E_a/kT) \quad (4-3-1)$$

$D$ : 扩散常数

$E_a$ : 激活能

$D_0$ : 频率因子

$K$ : 玻尔兹曼常数

根据扩散层厚度的测定结果求激活能，在陶瓷封装时， $E_a$  的值为  $0.56 \sim 0.8\text{eV}$ ；在塑封时， $E_a$  的值至少为  $1.0\text{eV}$ 。但是，工艺或者部材等复合因素会促进金属反应，所以  $E_a$  的值不固定。

为了提高 Au 焊球接合的可靠性，必须注意以下 3 点：

- 在尽可能短的时间内和低温下，处理压焊的初期接合，尽可能抑制 Au-Al 的相互扩散
- 在压焊中或者树脂封装前，避免机械冲突
- 在树脂封装后，不要过度加热元件

#### (4) 总结

Au-Al 引线键合有被合金支配的结构性能极限寿命。但是，可以说在实际使用状态下该寿命不成问题。为了提高压焊的可靠性，需要充分进行制造设备的管理和材料的选择（以满足初期接合性），并且不对接合后的半导体器件进行不必要的加热处理。

### 4.3.2 Ag 离子迁移

#### (1) 概要

Ag 离子迁移是金属的电化移动现象。为了区别于因半导体芯片上的 Al 布线引起的电 / 应力迁移，称为电化迁移（本节称为离子迁移）。即使电极材料为 Cu、焊锡、Au 等 Ag 以外的金属，只要条件恶劣就发生离子迁移，其中 Ag 和 Cu 最容易发生问题。本节说明 Ag 离子迁移。

#### (2) 现象

如果在高湿度的环境下给箔、镀层、糊状的 Ag 外加电压，就会因电分解作用，Ag 在绝缘体表面移动并成长为斑状或者树枝状（如图 4.35 所示），结果有可能导致电极间的绝缘电阻值降低或者短路。

典型的离子迁移，在阳极成长为斑状，在阴极成长为树状晶体（枝晶）。但是，实际上受绝缘体的种类、环境条件等的影响，从阳极析出的 Ag 离子可能在中途被还原为金属银而析出，从阴极析出的物质也可能不呈树枝状而呈斑状。另外，因为 Ag 容易和空气中的硫磺（S）、氯（Cl）发生反应，所以如果用 XMA 等分析，同时能检测到这些元素的情况比较多。

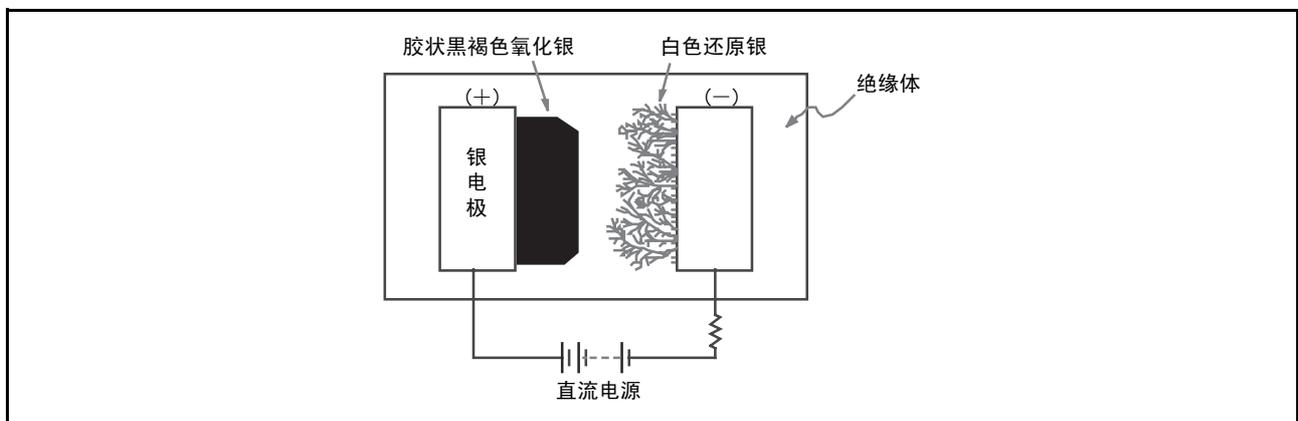


图 4.35 Ag 离子迁移的发生过程

### (3) 发生机理

如果在外加了直流电压的 Ag 电极之间附有水分，在阳极就发生 (4-3-2) 式的化学反应：



因为在此生成的氢氧化银 (AgOH) 非常不稳定，所以按 (4-3-3) 式进行分解：



产生的胶状氧化银 (Ag<sub>2</sub>O) 进一步发生 (4-3-4) 式的化学反应：



这样，产生的胶状 Ag<sub>2</sub>O 和 Ag 离子缓慢移动（尤其是 Ag 离子被电场牵引），当到达阴极时被还原为金属银：



如图 4.35 所示，析出的银一般成长为白色的树枝状，因为其前端的电场强度随成长而增大，所以一旦开始成长就加速发展。

### (4) 加速的原因和对策

加速离子迁移发生的原因如下所示。作为对策，需要探讨这些原因，并消除影响较大的原因。

#### 1. 电位差和电极间隔

因为离子迁移是一种电化学反应，所以只要外加直流电压就会出现离子迁移。另外，到电极间短路为止的时间大体与电位差成反比、与间隔成正比。

#### 2. 温度

与湿度相比，温度对离子迁移的影响比较小，但是温度越高化学反应速度就越快，促进离子迁移。

#### 3. 湿度（尤其是结露）

湿度对离子迁移的影响比较大。通常，当相对湿度 ≤ 50% 时，离子不迁移；当相对湿度 ≥ 70% 时，离子就迅速迁移。

#### 4. 绝缘体的种类

绝缘体的种类和湿度对离子迁移的影响都比较大。通常，对于苯酚树脂层板、尼龙等吸湿性大的基材，离子迁移的发生非常明显；而对于吸湿性小的环氧玻璃衬底，就很难发生迁移。

#### 5. 尘埃量和水质

因为尘埃自身含有水溶性的成分或者尘埃作为水分的保持体起作用，所以尘埃会促进离子迁移。另外，水质中的电解质的浓度越高就越促进离子迁移。

### (5) 总结

对于 Ag 离子迁移，应该考虑使用条件（尤其是环境和电压）、发生的波及范围和质量要求，探讨并实施降低电位的对策，这一点十分重要。实施对策可以减少离子性杂质、抑制 Ag 中的 Pd 含有量以及增加离子陷阱。

## 4.3.3 Cu 离子迁移

### (1) 概要

尤其在多引脚的塑封型半导体器件中，为了防止制造工序中引脚框架的变形以及引脚变形引起的内部引脚之间的短路，使用耐热性能好的聚酰亚胺带固定引脚框架。但是，对于 Cu 材质的引脚框架，固定 Cu 材质和聚酰亚胺带的粘合剂在试验环境下会发生 Cu 离子迁移。本节说明 Cu 离子迁移。

## (2) 现象

在高温环境下，如果给使用 Cu 材质引脚框架的多引脚封装产品外加电压，就在图 4.36 所示的 (+) 电位和 (-) 电位的内部引脚之间，由于接合材质含有的溶剂成分的影响，Cu 金属被离子化并在引脚之间发生 Cu 离子迁移。

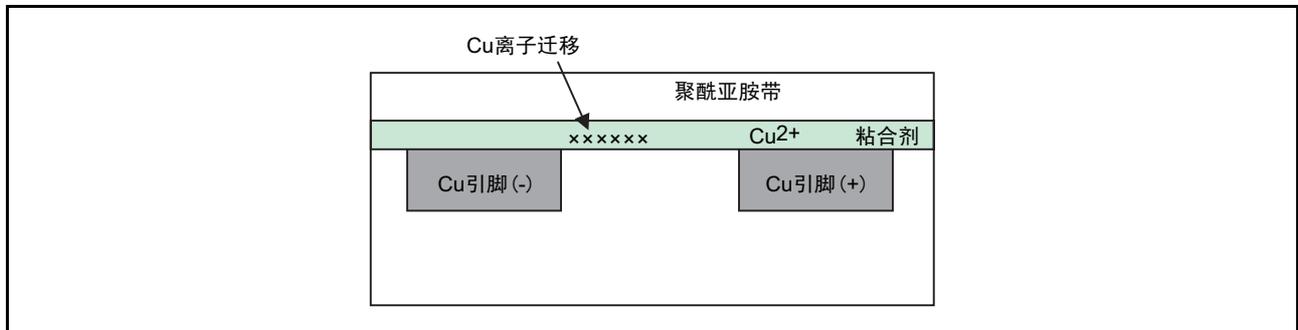


图 4.36 Cu 离子迁移的发生过程（封装断面）

## (3) 发生机理

在固定聚酰亚胺带的粘合剂中残留有机溶剂（酒精类（R-OH）等），如果在高温下外加电压，就会在阴极和阳极之间，与 Cu 发生 (4-3-6) 式和 (4-3-7) 式的化学反应



在阳极，Cu 离子被洗提；在阴极，由于内部引脚之间的电位差而产生 Cu 金属的析出（参照图 4.37）。

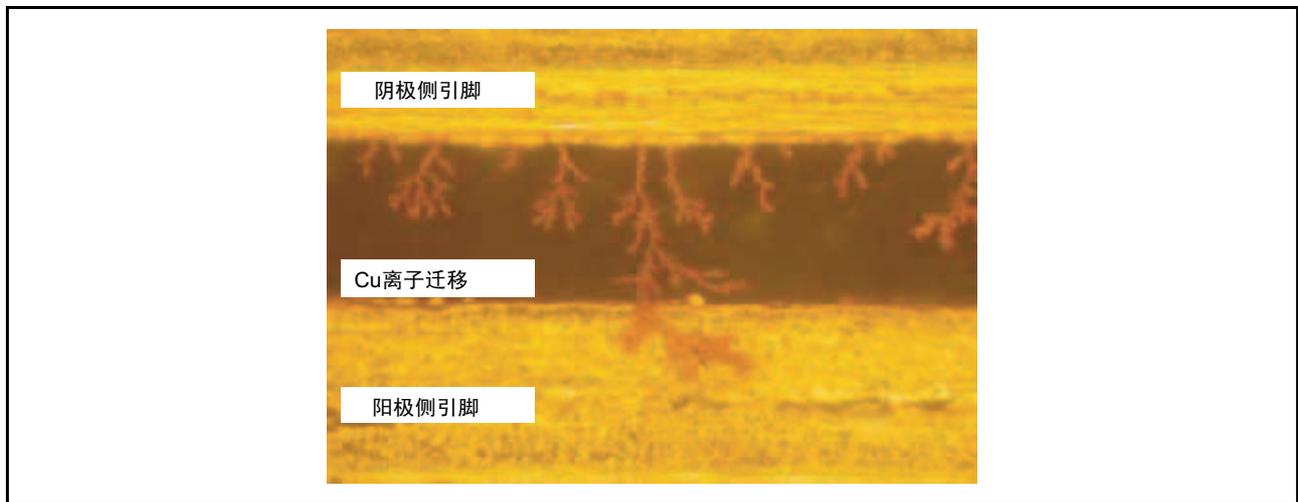


图 4.37 内部引脚之间 Cu 离子迁移的发生例子

## (4) 加速原因

加速 Cu 离子迁移产生的原因如下所示。作为对策，需要探讨这些原因，并消除影响较大的原因。

## 1. 电位差和电极间隔

Cu 离子迁移也是一种电化学反应，到电极间短路为止的时间与电位差成反比、与间隔成正比。

## 2. 温度

温度越高，阳极的化学反应速度就越快，从而促进 Cu 离子迁移。

## 3. 杂质离子的存在

聚酰亚胺带的粘合剂所含有的杂质（阴离子）浓度越高，就越能促进 Cu 离子迁移。

## (5) 总结

对于内部引脚和聚酰亚胺带的粘合剂部分的 Cu 离子迁移，需要防止 Cu 洗提。在材料方面，建议选择有机溶剂残留较少的粘合剂。在组装工序中，可以考虑通过高温烘烤消除此残留的有机溶剂。

### 4.3.4 Al 滑动

#### (1) 概要

在温度循环环境下，半导体芯片因低温时的树脂收缩应力以及向着芯片表面中心部的剪力而发生故障，此故障的现象之一有 Al 滑动。遇到外力时，Al 等金属线很容易变形，因此不是抵挡外部应力的材料。如果接线受到来自芯片表面中心部的水平应力，抵挡此应力的不是 Al 而是表面的钝化膜。因此，当 Al 布线过宽时，结构强度较低的保护膜被破坏并且 Al 布线发生移动，此现象称为 Al 滑动。如果因 Al 滑动现象而在钝化膜产生裂纹以及电路受损，器件就有可能发生故障。本节说明因树脂应力而产生的 Al 滑动现象<sup>(39)</sup>。

#### (2) 现象

由于半导体芯片、钝化膜和树脂的热膨胀系数各不相同，所以因外部温度的变化而在各层间产生应力。在低温保存时，树脂的收缩应力作用于芯片，Al 布线向芯片中心移动。尤其是在芯片的拐角部，由于树脂对芯片的应力变大，Al 滑动现象更明显，此现象在应力集中的幅度较宽的 Al 布线时非常明显。Al 滑动和钝化膜的裂纹密切相关。因为 Al 布线容易变形，所以根据温度变化，钝化膜受到树脂的应力，当钝化膜出现裂纹时，Al 布线就发生变形而不能恢复到原来的状态（塑性变形），结果产生 Al 滑动现象。Al 滑动的例子和发生机理分别如图 4.38 和图 4.39 所示。此现象通过温度循环试验而被加速。

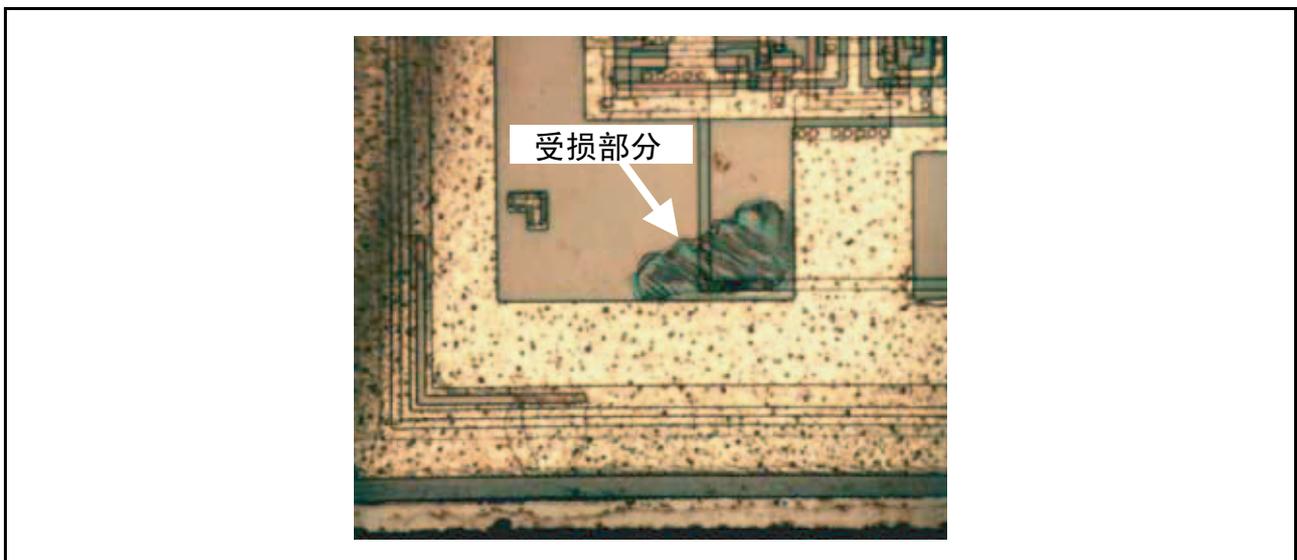


图 4.38 Al 滑动的例子

## (3) 发生机理

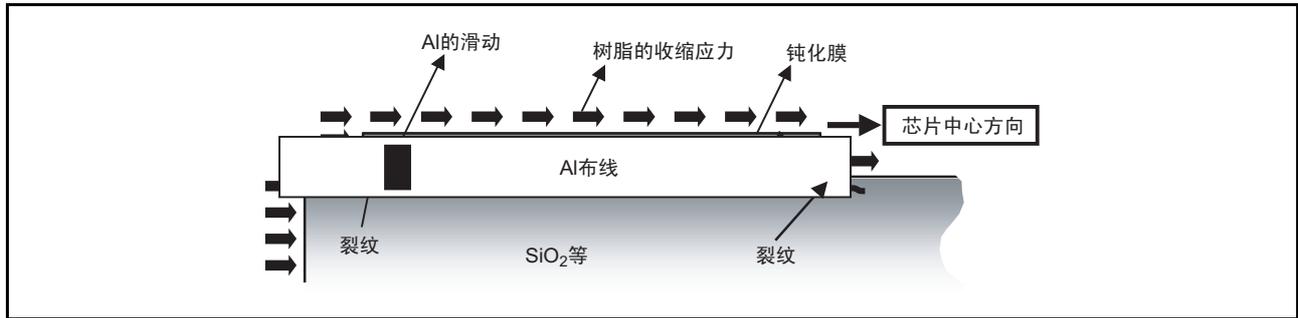


图 4.39 芯片拐角部的 Al 布线断面图

因为 Al 滑动不良只受温度变化的影响，所以故障模型符合艾林模型。

$$\text{寿命 (L)} \propto (\Delta T)^{-n}$$

(4-3-8)

加速系数  $n$  的值为  $n = 4.4 \sim 8.1$ <sup>(40)</sup>。

## (4) 总结

Al 滑动现象因构成半导体器件的材料热膨胀系数的差异而发生，所产生的应力诱发钝化裂纹。作为对策，有以下几种方法：

1. 尽量使树脂的膨胀系数接近芯片的膨胀系数
2. 限制芯片拐角部的 Al 布线宽度，不配置宽幅的 Al 布线

## 4.3.5 填料引起的故障机理

## (1) 概要

为了确保强度并接近芯片的热膨胀系数，在树脂中掺杂了填料。当芯片表面塑封了 100 $\mu\text{m}$  左右的填料时，由于温度循环等因素而使填料挤压芯片表面，有可能使芯片表面受到损伤而诱发故障。

## (2) 现象

当树脂中掺杂了大、尖形的填料时，在高温塑封中（树脂熔化中）即使芯片表面接触到填料，填料也不会损伤芯片。

然后，填料外围的树脂逐渐硬化收缩。如图 4.40 所示，当尖形的前端面向芯片表面时，随着树脂的收缩，尖端向芯片表面位移（移动）。此后，如果温度下降，外围树脂就继续收缩（树脂的热膨胀系数是填料的数倍）。当温度低于温度循环时，树脂进一步收缩，填料的尖端向芯片表面挤压。如果该位移量超过芯片表面的保护层厚度，芯片表面的电路就受到损伤而发生故障。填料尖端的位移量与填料的大小有关，填料越小位移量就越小。如果是球形填料，填料就不会冲破树脂而发生位移。一般解决此问题的有效方法是在使大型填料球形化的同时，除去超过一定大小的填料。

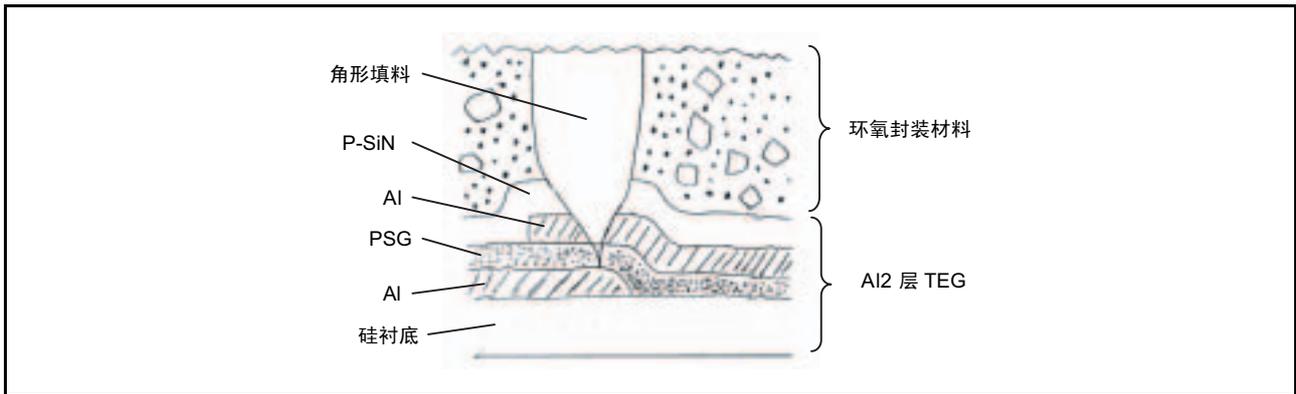


图 4.40 半导体器件芯片表面附近的断面

### (3) 总结

在树脂封装型的半导体器件中，填料诱发的故障有潜在发生的可能性。为此，通过选择球形填料和小填料来减轻半导体芯片所受到的损伤，这一点十分重要。

### 4.3.6 晶须

为了保护环境，用于电子器件安装的焊料尽可能无铅化。但是，从电镀的可靠性方面来看，铅防止锡晶须的效果明显，所以无铅化要求与锡晶须的市场容许值和试验条件相对应。到目前为止，仍然没有十分明确锡晶须的发生机理，但是凭经验可知，与晶须成长（参照图 4.41）有关的环境加速因素有“温度”、“湿度”和“应力”，目前所知的晶须发生机理如下所述。

当引脚的基础材料是镀 Sn 的 Cu 时，通过 Cu 的扩散，生成 2 种金属间化合物  $\text{Cu}_6\text{Sn}_5$  和  $\text{Cu}_3\text{Sn}$ 。在常温下， $\text{Cu}_6\text{Sn}_5$  的体积比 Cu 的大，并且体积变化成为晶须发生的压缩应力，使 Sn 成长为针型；在高温下， $\text{Cu}_3\text{Sn}$  的体积比 Cu 的小，相对来说， $\text{Cu}_3\text{Sn}$  是晶须发生（因  $\text{Cu}_6\text{Sn}_5$  的体积膨胀而引起）的抑制因素，而在常温下会促进晶须的发生<sup>(41)</sup>。

主要通过以下 4 种方法防止晶须的发生：

1. 添加铅的代替元素（Bi、Cu、Ag 等）
2. 镀层的厚膜化
3. 电镀后的热处理
4. 底层电镀处理

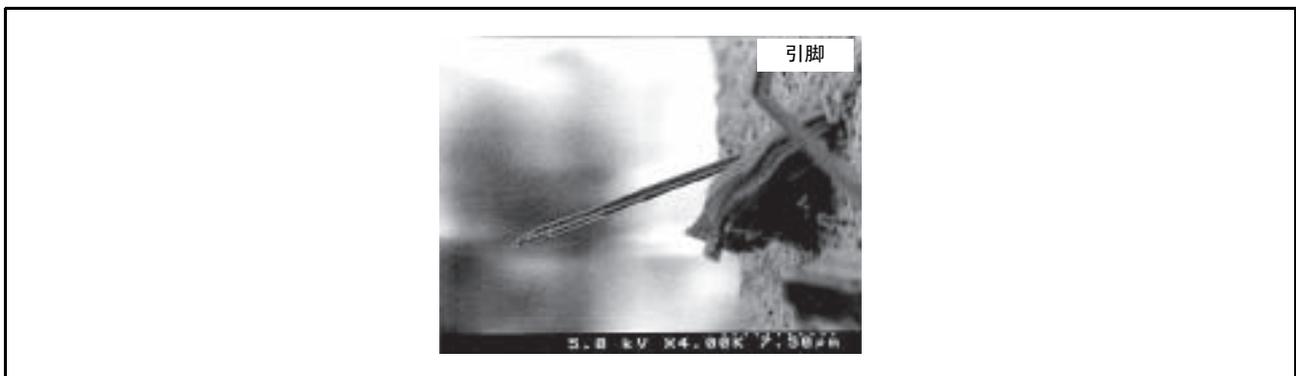


图 4.41 晶须的发生例子

### 4.3.7 树脂封装半导体器件的耐湿性

#### (1) 概要

半导体器件一般使用树脂封装。在开发初期，树脂封装器件曾经发生了 Al 电极接线的腐蚀和泄漏电流的增大等耐湿性问题，现在这种程度的问题得到了飞跃性的改善。

本节说明树脂封装器件的耐湿性故障机理、外加偏压对器件寿命的影响、实际使用条件的加速性以及评价方法等。

#### (2) 故障机理

##### (a) 水的浸入途径

树脂封装器件的水浸入途径有 2 种。一种是直接透过树脂到达芯片表面的途径，即树脂的吸湿和渗透（水的扩散现象）。另一种是通过树脂和引脚框架之间的界面并经由树脂和金线界面到达芯片表面的途径（图 4.42）。在第二种情况下，因为变成含有助焊剂、清洗液等杂质（吸附在封装表面）的腐蚀性水溶液，所以会腐蚀芯片表面露出的 Al 电极或者接线。

这二种途径中究竟以哪一种为主，以前有过各种报告 (49)(52)，与使用的树脂材料、框架材质、封装结构等有很大的影响。最近，引脚框架和树脂的粘性已得到改善，因此以透过树脂的途径为主。

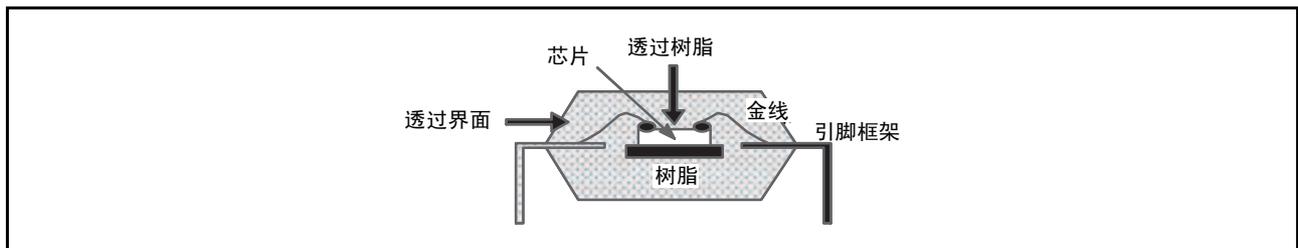


图 4.42 树脂封装器件中的水浸入途径

##### (b) Al 的腐蚀

在高温高湿放置时，浸入芯片表面的水有可能腐蚀压焊盘部分以及在有针孔或者裂纹的钝化缺陷部分露出的内部接线图形的 Al（有时称为点蚀）。此时，即使延长放置时间，故障也不会迅速增加，这是由于制造的差异引起的封装或者芯片的初期缺陷。在芯片表面和树脂封装之间的粘合界面剥离时或者在芯片表面被污染时，具有相同的故障模型。

如图 4.43 所示，Al 的腐蚀模式有虫蛀腐蚀和带状腐蚀 2 种，腐蚀的原因估计是含氯等杂质的 pH4 以上的水从 Al 的晶界等浸入。

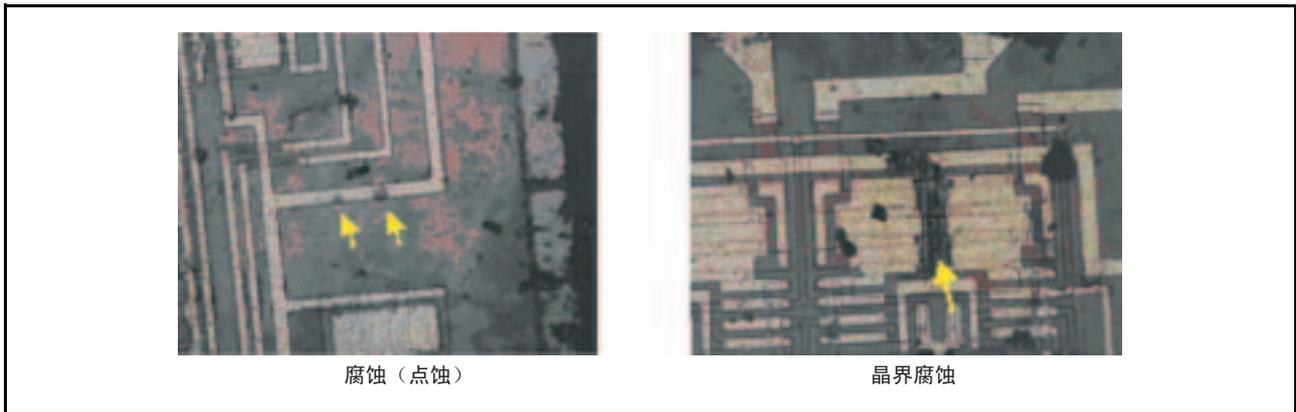
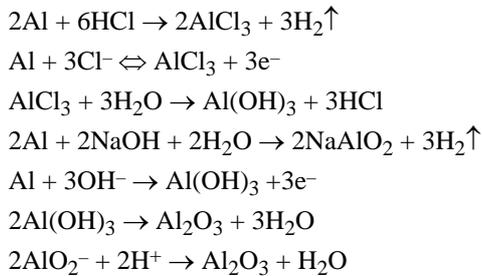


图 4.43 高温高湿放置时的 Al 腐蚀

Al 在化学上是高活性金属，如果放置在干燥的空气中，其表面就会形成氧化铝（ $\text{Al}_2\text{O}_3$ ）。因此  $\text{Al}_2\text{O}_3$  起表面保护膜的作用，所以不会进一步反应。另一方面，如果有充足的水，就会生成氢氧化铝（ $\text{Al}(\text{OH})_3$ ）。 $\text{Al}(\text{OH})_3$  具有既溶于酸又溶于碱的双重性质，因此，易溶于含有杂质的水。典型的 Al 腐蚀反应如下 (42)：



其次，阳极和阴极同时发生在高温高湿偏压试验中检测到的 Al 腐蚀，Al 的各接线大部分都保持了 Al 金属光泽，其腐蚀模式可分为在阳极侧 Al 布线发生的腐蚀（点蚀）和在阴极侧从晶界产生的腐蚀（晶界腐蚀或者鳞状腐蚀）（参照图 4.44）。对于点蚀，当开始发生腐蚀故障时，大部分就会在较短时间内发生损耗故障，该故障发生的时间与树脂吸湿时的体积电阻率有关。另外，晶界腐蚀（鳞状腐蚀）多数只发生在阴极。

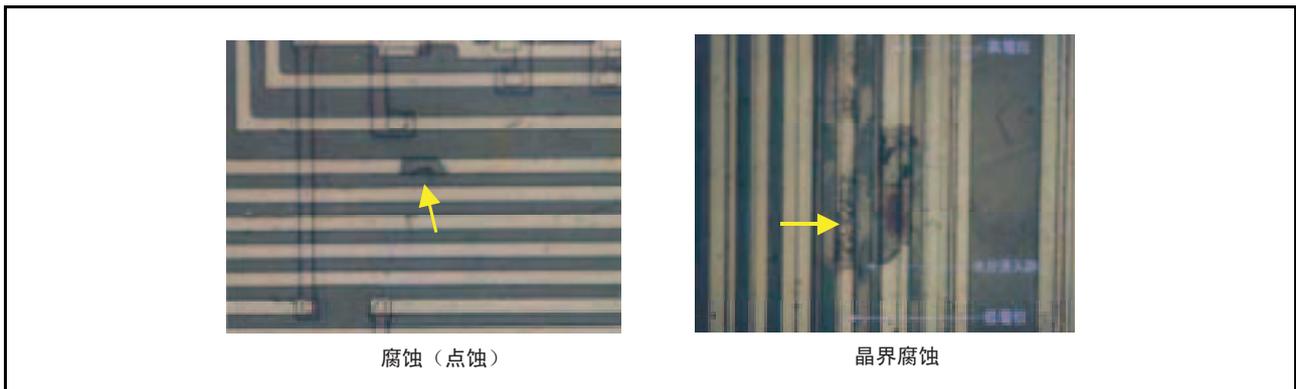


图 4.44 高温高湿偏压时的 Al 腐蚀

### (c) 树脂吸湿引起的芯片表面泄漏电流

树脂吸湿引起的芯片表面泄漏电流有以下 2 个原因：

- 树脂吸湿引起的绝缘电阻老化
- 在芯片和树脂界面的缝隙间形成水膜

当泄漏电流不超过 5pA 时，树脂吸湿引起的绝缘电阻老化是发生泄漏电流的主要因素；当泄露电流超过 5pA 时，如果芯片表面的电极接线之间有电位差，就可能在此之间发生电荷泄漏，在氧化膜上产生表面电位。尤其对于 MOS 器件等表面活性的器件，此表面电位的产生有可能使氧化膜下的 Si 衬底的表面发生反转 (P→n-)，从而引起在寄生 MOS FET 的漏极和源极之间产生电流，导致泄漏电流的增大，详细说明如图 4.45 所示。

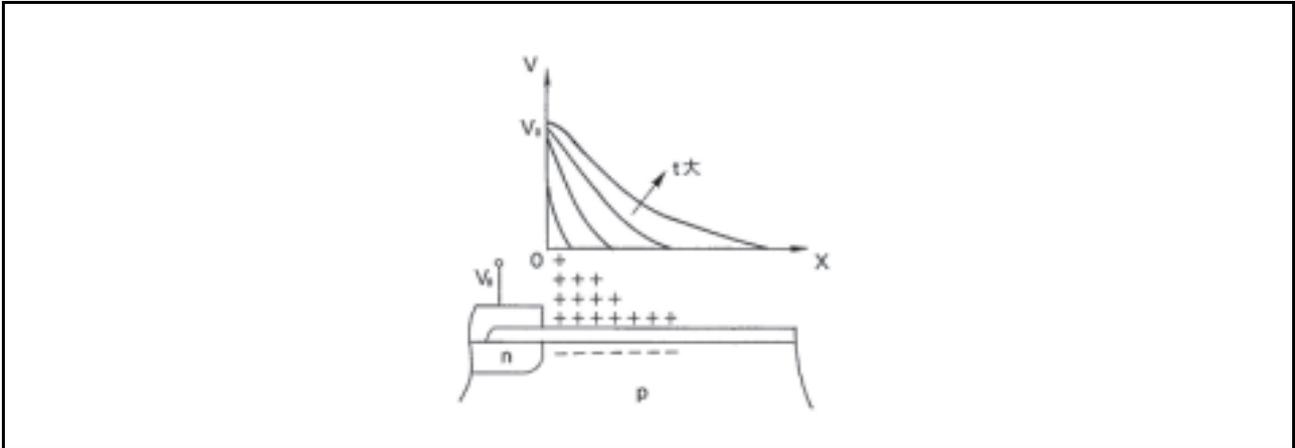


图 4.45 表面电荷的扩散现象

(d) 偏压外加状态和外加电压值影响耐湿性的例子

使用树脂封装双极型器件，调查偏压外加状态和外加电压值影响耐湿性的结果如图 4.46 和图 4.47 所示(43)(44)。这表明器件的寿命受偏压外加状态和外加电压值的影响很大。作为发生在阴极的晶界腐蚀的一个模型，化学反应式如下(45)：

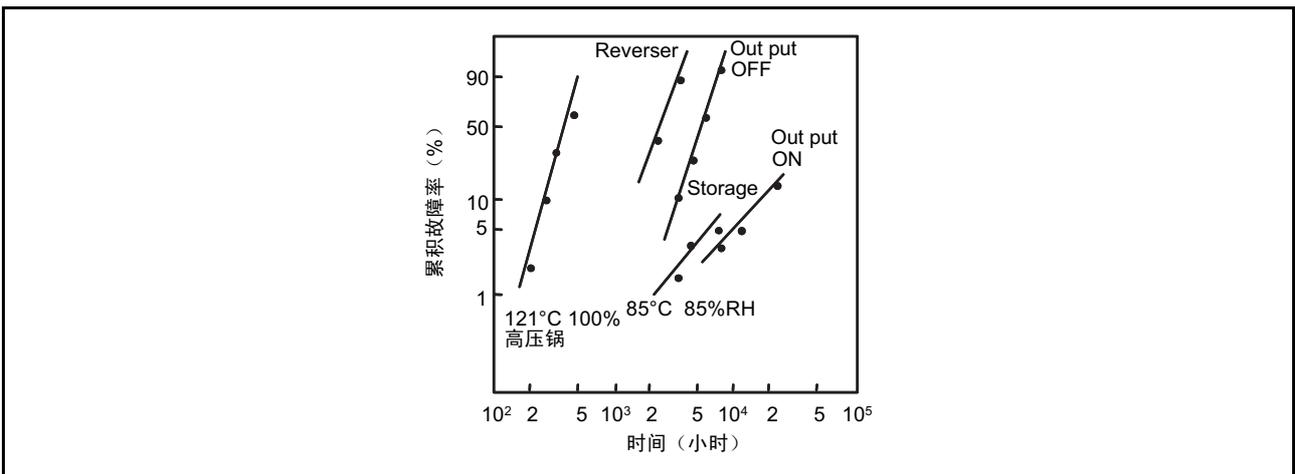
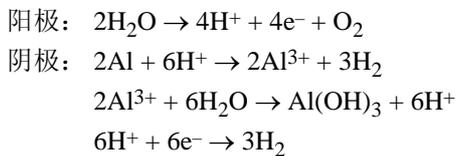


图 4.46 偏压外加状态的影响

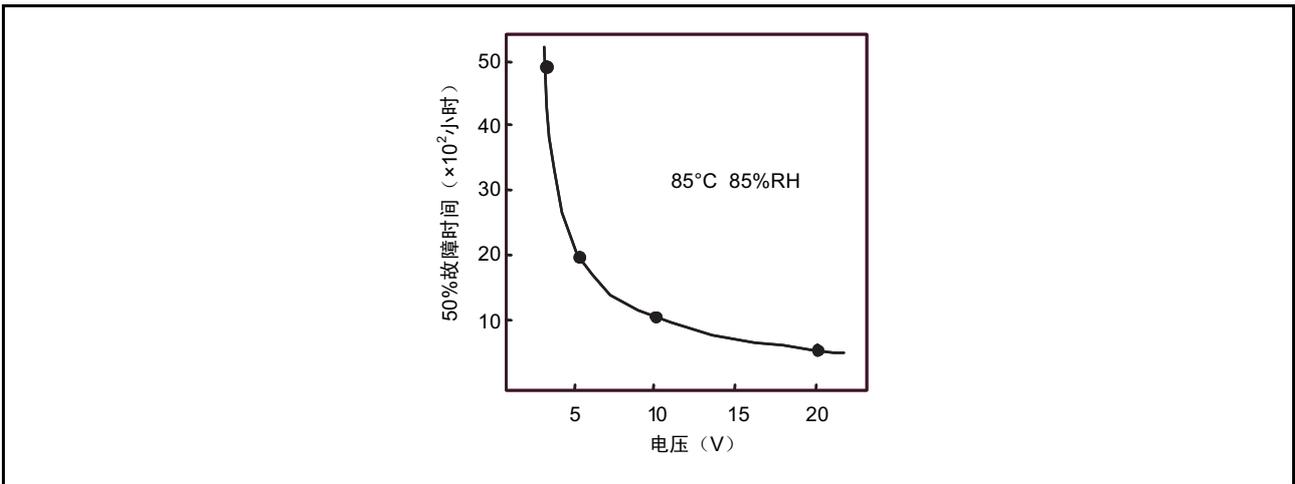


图 4.47 偏压外加电压值的影响

(3) 实际使用条件和加速性

根据耐湿性试验数据，有几个预测树脂封装半导体器件可靠性的加速模型的报告。

1. 平均寿命MTTF分别受接合部温度Tj(K)和相对湿度RH(%)的影响<sup>(46)</sup>。

MTTF和Tj的关系：基于阿伦尼斯模型（ $E_a \approx 0.8\text{eV}$ ）。

MTTF和RH的关系：logMTTF和logRH为直线关系。

称之为相对湿度模型，用下式表示：

$$\text{MTTF} \propto \exp(\Delta E/kT) \cdot \text{RH}^{-n}$$

K为玻尔兹曼常数、T为绝对温度、n是常数， $n = 4 \sim 6$ 。

2. 到达一定累积故障率的时间t和汽压Vp有关<sup>(47)~(49)</sup>，称之为绝对汽压模式，用下式表示。M是常数， $m \approx 2$ 。

$$t \propto V_p^{-m}$$

以 $m = 2$ 时的加速性为例，各温湿度中相对寿命时间的关系如图4.48所示。

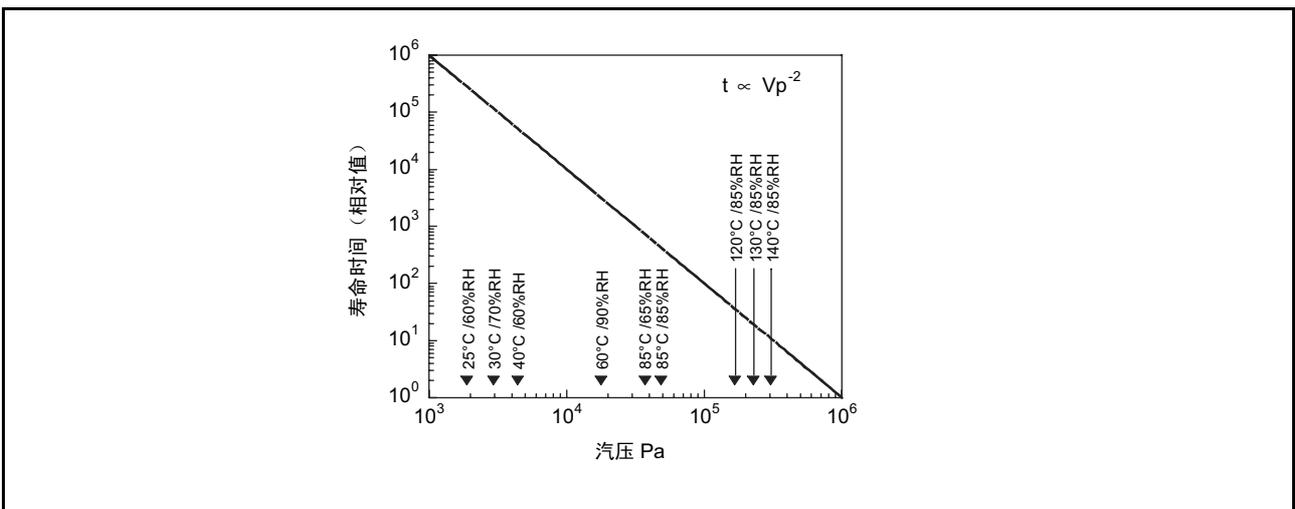


图 4.48 加速性的例子

如上所述，虽然提案了各种加速模型，但是加速性因树脂材料、封装结构、金属化和钝化等不同，所以一般的加速系数非常难求。

#### (4) 耐湿性的评价方法

耐湿性的评价方法有很多种，根据其目的使用适当的方法，主要的试验方法如表 4.5 所示，有高温高湿保存试验、高温高湿偏压试验、高压锅保存试验和高压锅偏压试验（主要为不饱和条件。有时也称为 HAST 试验：Highly Accelerated Temperature and Humidity Stress Test）。偶尔也综合进行这些试验。

另外，由于表面贴装型器件（SMD）的普及，通常在实施吸湿和热应力的系列试验（作为前期处理）之后，再实施上述耐湿性试验来进行评价。在将 SMD 安装到电路板时使用红外线（IR）回流等安装方法，由于给整个器件外加热应力而使树脂和引脚框架界面或者芯片表面和树脂封装之间的粘合界面发生剥离，导致耐湿性寿命的降低。为了确认 SMD 的耐湿性程度，实施了将吸湿和热应力试验作为前期处理的评价方法。

表 4.5 主要的耐湿性评价方法

评价方法	条件例子	特点
①高温高湿保存	85°C/85%RH	与实际使用条件密切相关。 需要长时间的评价。
②高温高湿偏压试验	85°C/85%RH/ 外加偏压	与实际使用条件密切相关。 需要长时间的评价。
③高压锅保存试验*	130°C/85%RH	与实际使用条件密切相关。
④高压锅偏压试验（HAST）	110°C/85%RH/ 外加偏压 120°C/85%RH/ 外加偏压 130°C/85%RH/ 外加偏压	与实际使用条件密切相关。 能评价偏压的影响。

【注】 \* 因实际使用条件的相关性问题，不建议进行饱和型高压锅保存试验（100%RH）。

#### (5) 总结

为了确认树脂封装器件在实际使用条件下的耐湿性，使用各种加速试验。最近，耐湿性的水平已得到飞跃性的改善，已达到在实际使用中几乎没有问题的水平。

### 4.4 安装工艺引起的和实际使用中发生的故障机理

#### 4.4.1 回流安装时的贴面封装裂纹

##### (1) 概要

近几年来，随着电子设备的薄型化、小型化、轻量化和多功能化，部件表面贴装的高密度化作为不可欠缺的产品化技术已经基本固定，贴面封装成为半导体器件封装的主流。

贴面封装的焊接方法大致可分为只加热焊接部的部分加热法以及加热印刷电路板和部件的整体加热法。整体加热法有回流法和射流焊接法。(50)(51)

- 回流法

有远红外线回流法、暖风回流法（空气回流法）以及兼用远红外线和暖风的回流法。

红外线回流法是给安装了器件的整个印刷电路板照射红外线进行焊接的方法。这种方法可以同时焊接多个部件，适合于批量生产。但是，如果只使用红外线源就会产生温差。为了弥补这一缺点，普及了兼用暖风的加热设备。

暖风回流法（空气回流法）是使暖风在炉内循环进行焊接回流的方法。其特点是：电路板和部件的温差比较小，能控制在一定的温度以下。

- 射流焊接法

射流焊接法用粘合剂将部件暂时固定在印刷电路板上，将部件表面朝下，使之通过熔化的焊料（射流焊料）进行焊接，是低成本的焊接方法。但是，因器件的形状和大小而有时不能焊接，不适于高密度安装。

此整体加热法不仅给焊接部，而且给封装本体进行高温加热。因为实际安装温度超过 210°C，给表面贴装器件本体外加了很大的应力。在安装工序中，表面贴装器件发生的可靠性问题有以下 3 点：

- 封装的树脂裂纹
- 耐湿性的降低
- 对引线键合强度的影响

为了确保安装后的表面贴装器件的可靠性，需要在从器件保管到安装的各阶段中对器件进行特别的管理。

## (2) 封装裂纹

封装裂纹起因于封装的吸湿和安装时的加热等复合因素<sup>(52)(53)</sup>。如图 4.49 所示，在仓库保管时发生吸湿，空气中的水蒸气扩散到树脂中，导致树脂内含有大量的水分。当用回流炉加热已吸湿的封装时，树脂和芯片垫的粘合力降低，同时因材料间热膨胀系数的差异而产生剪力，引起微小界面的剥离。在高温下，因为水蒸气的扩散速度加快，水蒸气从树脂中喷到剥离部，剥离范围随着剥离部压力的增大而扩大，导致树脂逐渐膨胀。在膨胀过程中，应力集中到芯片垫的周围，树脂产生裂纹。发生的应力与接近芯片垫背面的水分含量、芯片垫尺寸、加热温度和时间有关。

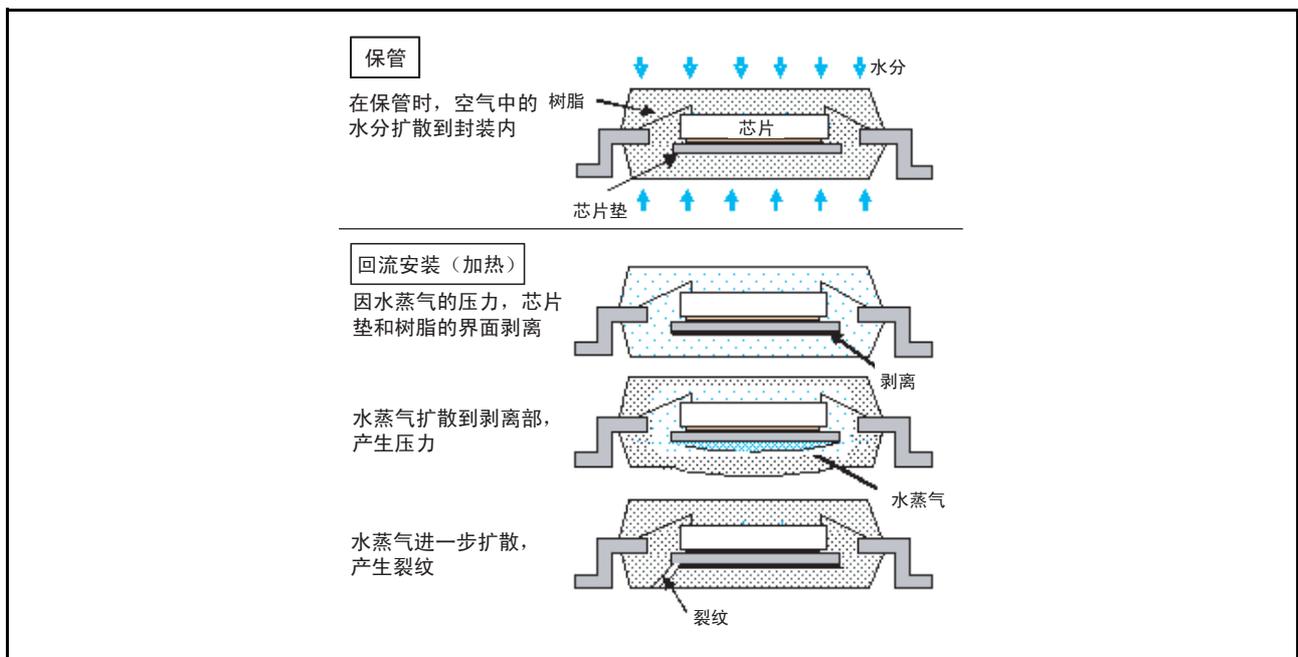


图 4.49 回流焊接时的裂纹产生模型<sup>(54)</sup>

以上是封装背面的裂纹例子，如果在芯片表面发生膨胀，封装表面同样有可能产生裂纹。

(3) 封装内部的水分含量分析

芯片垫背面和芯片表面附近的树脂水分含量因焊接的加热而再次扩散，产生封装裂纹。要预测封装裂纹的产生，必须求树脂的水分含量。如图 4.50 所示，在此使用从封装外部到芯片垫背面和芯片表面的水分扩散模型 (55)(56)(57)(58)(59)。

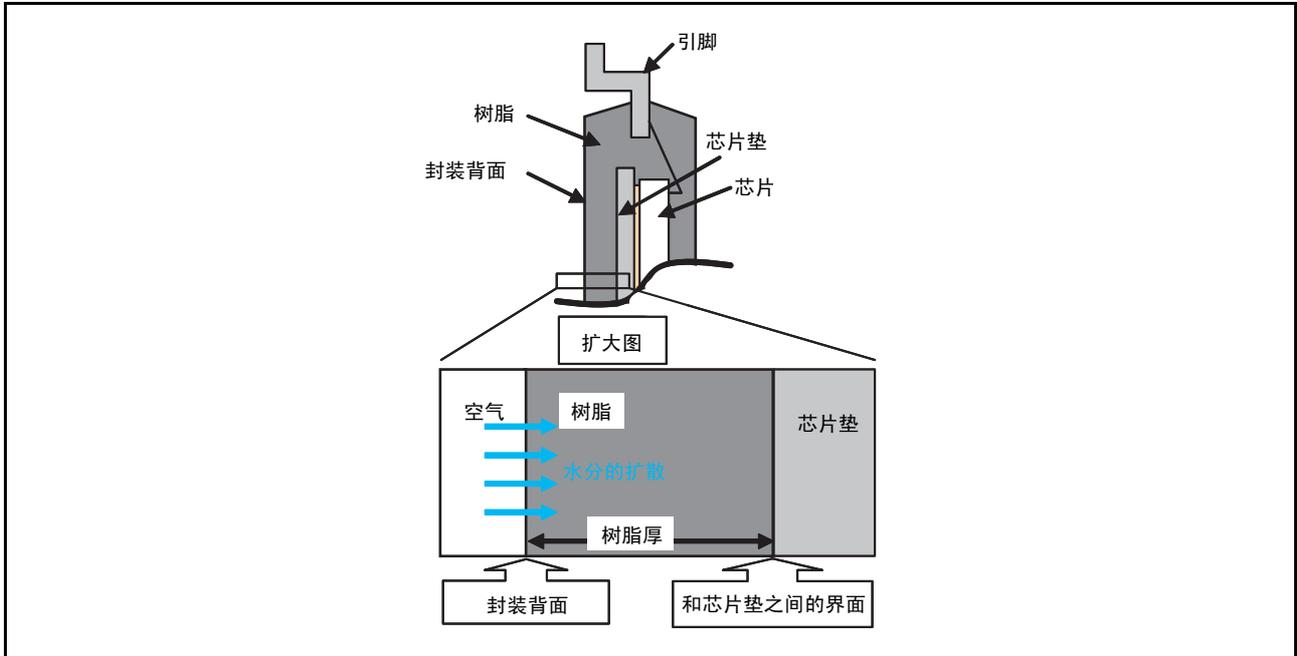


图 4.50 加湿时的水分扩散模型 (54)

能通过解 Fick 的扩散方程式求封装内部的吸湿水分浓度（单位体积内的水分含量）。当使用树脂厚度方向（离中心的距离为  $x$ ）的一次扩散模型时，以下方程式成立：

$$\frac{\partial C(x,t)}{\partial t} = D \frac{\partial^2 C(x,t)}{\partial x^2} \quad (4-4-1)$$

在此，

$C(x, t)$ ：对于坐标  $x$  和时间  $t$  的树脂水分浓度

$D$ ：扩散系数

如果给 (4-4-1) 式设定吸湿前后的边界条件，就能求出解。通过此解能求出封装内部的吸湿水分浓度。假设在保管环境的温湿度条件下树脂的饱和水分浓度为  $Q_s$ 、芯片垫下面（或者芯片上面）的树脂厚度为  $d$ ，则芯片垫背面（或者芯片表面）附近的树脂水分浓度  $C(0, t)$  为

$$C(0,t) = Q_s \left[ \frac{4}{\pi} \sum_{n=0}^{\infty} \frac{(-1)^n}{2n+1} \exp\left( - \frac{(2n+1)^2 \pi D \cdot t}{4d^2} \right) \right] \quad (4-4-2)$$

(4-4-2) 式的指数项表示吸湿的速度，因为该速度和树脂厚度  $d$  的 2 次方成反比，所以封装越薄吸湿的时间就越短。

假设  $P$  为汽压，则  $Q_s$  和  $D$  能表示为

$$Q_s = P^n S_0 \exp(E_s/kT) \quad (4-4-3)$$

$$D = D_0 \exp(E_d/kT) \quad (4-4-4)$$

(4-4-3) 式和 (4-4-4) 式中的  $n$ 、 $S_0$ 、 $E_s$ 、 $D_0$ 、 $E_d$  常数项取决于封装树脂，能通过分析树脂的吸湿数据得到。

树脂厚（从封装背面到芯片垫背面的树脂厚度）为 1mm 时，吸湿进展过程的计算例子如图 4.51 所示。在此例中，芯片垫附近水分浓度随着时间而增加，2000 小时后吸湿饱和。

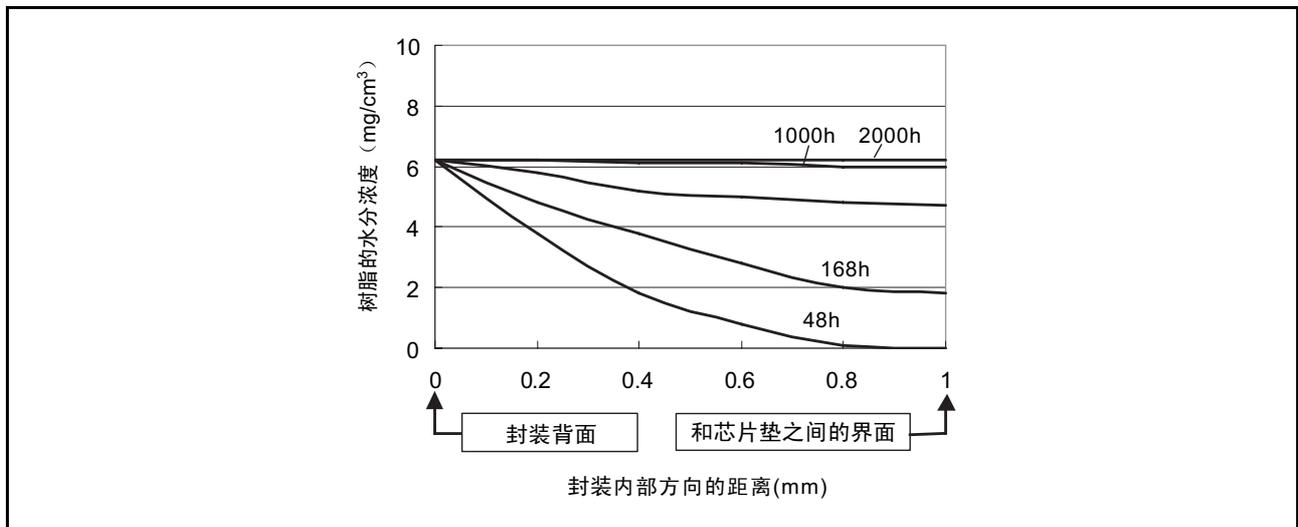


图 4.51 树脂厚度为 1mm 时的吸湿进展过程的计算例子 (54)

#### (4) 裂纹的产生和内部水分量的依存

有时将吸湿率 (wt%) 用作封装吸湿指标。根据测量充分烘干的封装重量  $W_0$  和吸湿后的重量  $W_1$ ，用 (4-4-5) 式求吸湿率：

$$\text{吸湿率} = \frac{W_1 - W_0}{W_0} \times 100 \text{ (wt\%)} \quad (4-4-5)$$

但是，因为吸湿率是根据封装总重量变化求出的结果，未必与产生裂纹的芯片垫背面等的水分浓度一致。裂纹是由芯片垫背面或者芯片表面附近的水分引发的，只用吸湿率来判断就有可能产生严重错误，所以需要充分理解以下例子的问题点。

例如，已烘干的封装在逐渐吸湿的过程中（吸湿中途阶段），如图 4.52 (a) 所示，即使封装外部大量吸湿，水分也不能充分渗透到芯片垫背面。吸湿率相当于从封装外部到芯片垫背面的水分浓度的平均值，即使吸湿率高，芯片垫背面的水分浓度也较低。

当长期保管在室内并且吸湿达到饱和（吸湿率停止增加的状态）时，如图 4.52 (b) 所示，有充足的水分渗透到芯片垫背面。

对长期保管在室内并充分吸湿的封装，在通过干燥的环境或者烘烤进行干燥的过程中（干燥中途阶段），如图 4.52 (c) 所示，虽然封装外部干燥，但是芯片垫背面仍留有大量的水分。

图 4.52 的 (a)、(b)、(c) 表示：在不同吸湿过程中，即使吸湿率（面积相当）相同，因内部的水分含量不同而产生裂纹的危险性也完全不同。实际吸湿过程 (a) 和脱湿过程 (c) 中产生裂纹的吸湿率的调查结果如图 4.53 所示，根据结果可以看到：脱湿过程 (c) 是在低吸湿率时产生裂纹，所以裂纹的产生不是取决于总吸湿率而是取决于内部的水分含量。

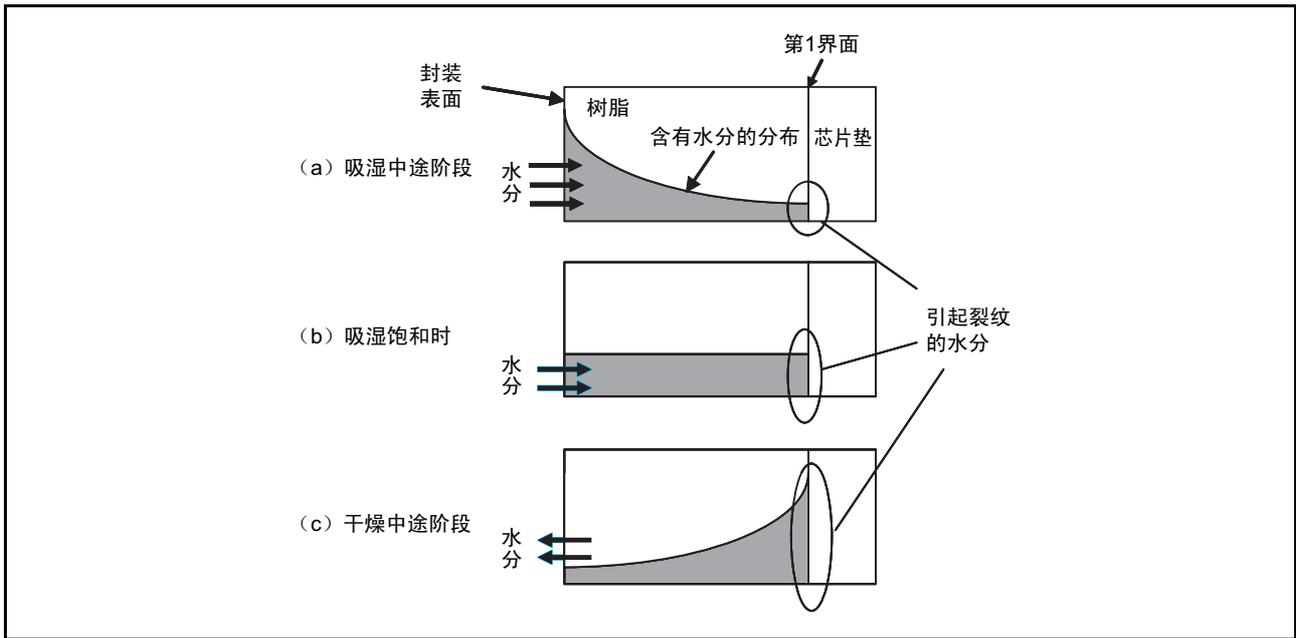


图 4.52 各状态中封装内部的水分分布（吸湿率同等程度时的比较）

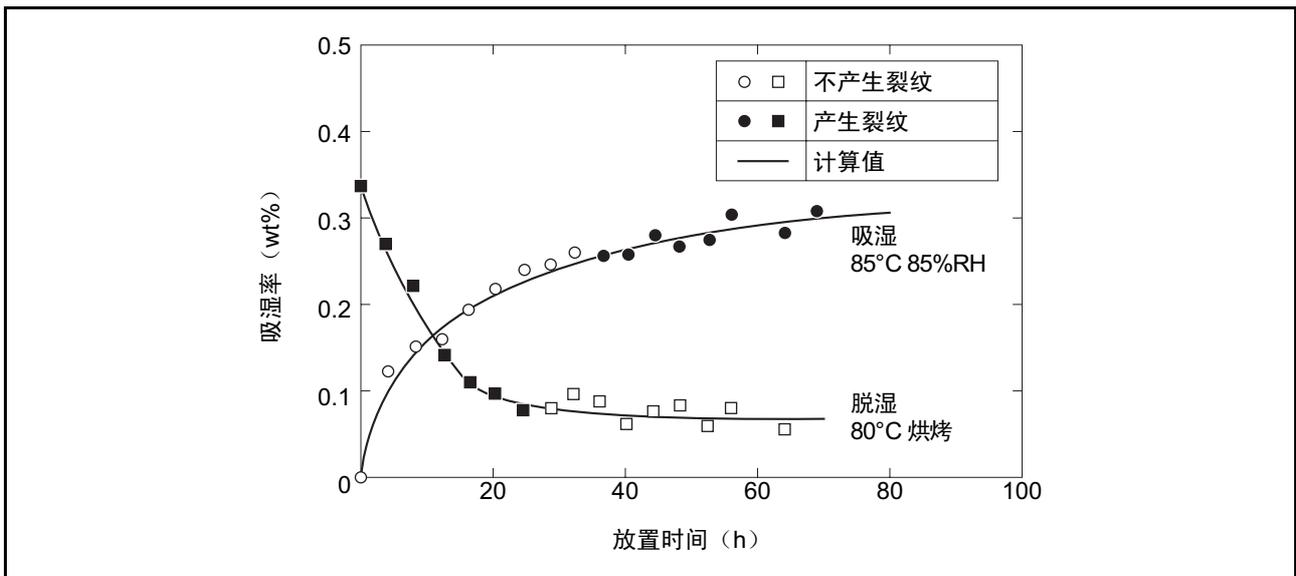


图 4.53 吸湿和干燥时的吸湿率变化以及 VPS 加热结果 (56)

(5) 裂纹产生的对策和观察方法

封装裂纹的产生原因的简易式如下：

$$P \propto W \cdot H^2 \cdot \sigma_{FB} / L_V \tag{4-4-6}$$

在此，P 是指在安装加热时因芯片垫背面或者芯片表面附近的水分而产生的应力，W 是指从芯片垫到封装端的最小长度，H 是指芯片垫背面的树脂厚度，L<sub>V</sub> 是指芯片垫长度，σ<sub>FB</sub> 是指封装树脂的抗弯强度。

在 (4-4-6) 式中，当发生的应力 P 超过右边的极限值时，就会产生封装裂纹。当 (4-4-6) 式右边的值变大或者因左边水蒸气的蒸发而应力变小时，能抑制封装裂纹的产生。有以下 4 种对策：

- 封装树脂的低吸湿化
- 提高封装树脂高温时的抗弯强度和韧性

- 封装树脂的低应力化，降低对热变化的界面应力
- 提高封装树脂和芯片框架的粘合力

以下阐述封装树脂裂纹的观察方法。当裂纹较明显时，因为发展到外部，可以用立体显微镜进行观察。但是，如果树脂、芯片和框架发生剥离或者裂纹尚未发展到外部，或者裂纹很细微，必须要引起注意。一般的观察方法有以下 4 种：

- 通过显微镜观察外部裂纹（图 4.54）
- 通过断面研磨观察内部裂纹和剥离（图 4.55）
- 通过超声波探伤仪（SAT）观察内部裂纹和剥离（图 4.56）

此方法将要观察的器件置于水中，给该器件照射超声波束并接收其反射波后进行影像化。这是非破坏性的观察。(60)(61)

- 通过荧光浸透法观察裂纹和剥离

在荧光浸透液浸透封装后，进行断面研磨，然后用紫外线（荧光）显微镜观察此断面的裂纹和剥离。本方法的灵敏度高，对于观察细微的裂纹和剥离很有效。

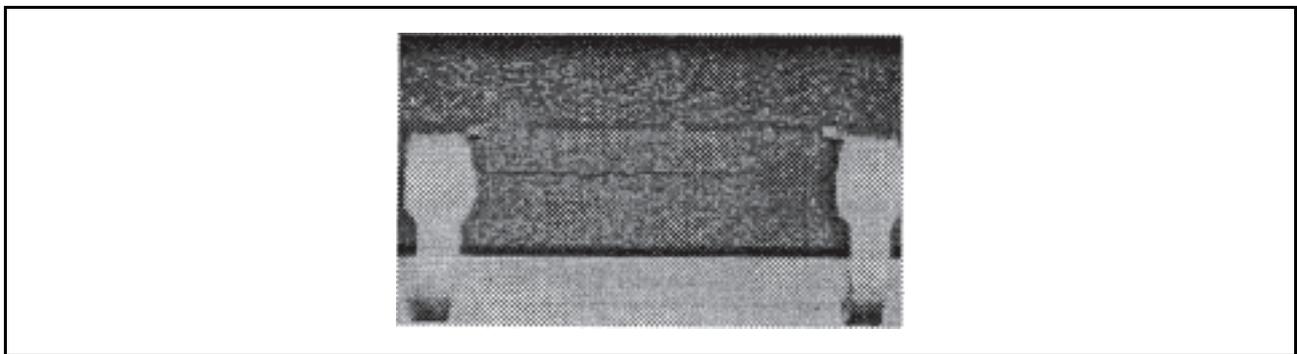


图 4.54 通过显微镜观察外部裂纹的例子

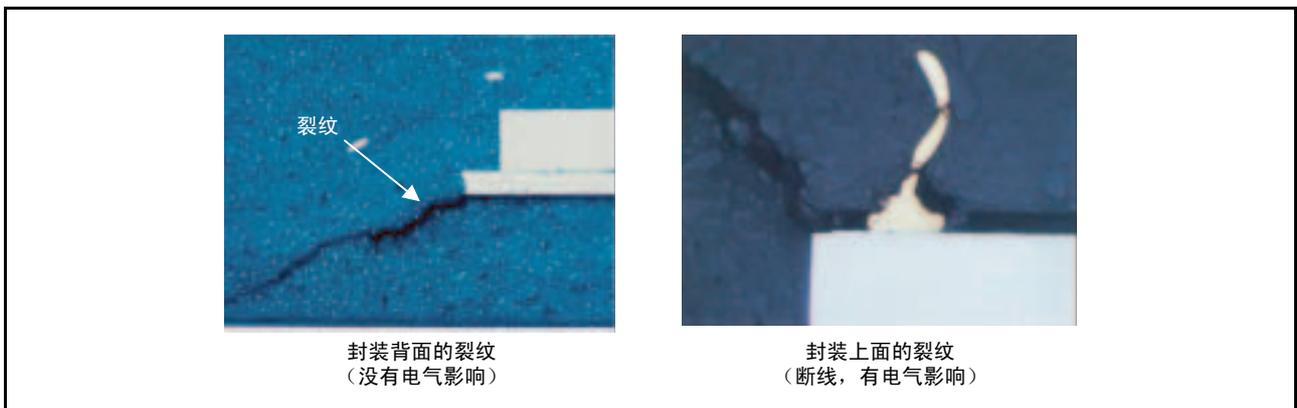


图 4.55 通过断面研磨观察内部裂纹和剥离的例子 (59)

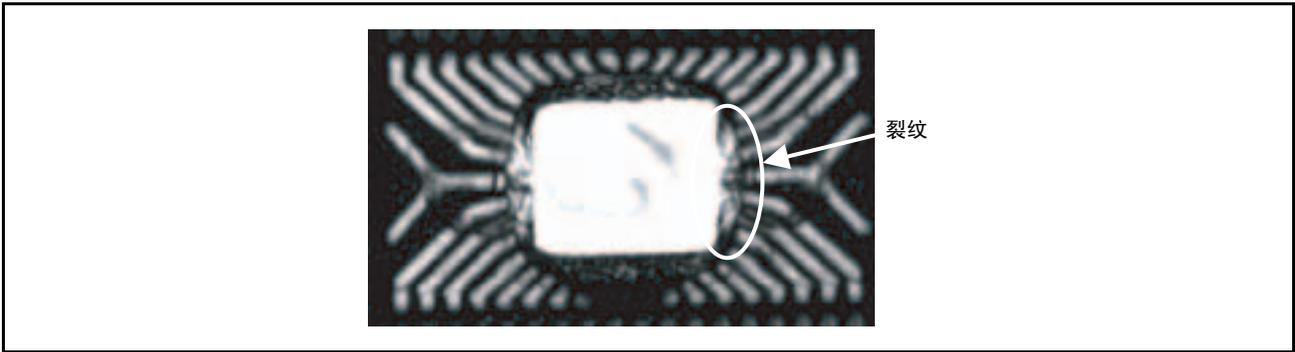


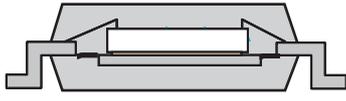
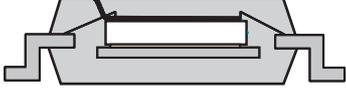
图 4.56 通过超声波探伤仪观察内部裂纹和剥离的例子

(6) 封装裂纹引起的问题

如表 4.6 所示，封装裂纹有很多种，并且各种裂纹引起的质量问题也不同。其中，发生概率较高的封装背面裂纹可能会使印刷电路板受树脂膨胀（由芯片垫背面的剥离引起的）的挤压而造成封装错位并导致焊接不良。但是耐湿性老化的可能性很小，造成的损伤最小。

在本公司的封装结构中，芯片和树脂之间的粘合性比芯片垫和树脂之间的粘合性强，所以芯片垫很容易剥落，产生以芯片垫为起点的背面裂纹。

表 4.6 封装裂纹的种类和问题点 (59)

No.	封装裂纹的种类	形状	问题点
1.	封装背面裂纹		<ul style="list-style-type: none"> <li>耐湿性的老化 (老化的程度极小)</li> </ul>
2.	封装侧面的裂纹		<ul style="list-style-type: none"> <li>耐湿性的老化 (老化的程度较小)</li> </ul>
3.	和接合线交差的裂纹		<ul style="list-style-type: none"> <li>引线的损伤, 断线</li> <li>耐湿性的老化</li> </ul>
4.	封装上面的裂纹		<ul style="list-style-type: none"> <li>引线的损伤, 断线</li> <li>引线键合部的压焊剥落</li> <li>耐湿性的老化</li> </ul>

(7) 安装时的改善对策

对于表面贴装器件，生产后的使用和保管非常重要，但是不能仅限于环境的管理，因为在保管时封装会吸湿并产生树脂裂纹，所以需要管理保管的时间以及安装前的烘干处理。图 4.57 表示烘干后的封装脱湿特性，在 125°C 时，经过 20 ~ 24 个小时左右的烘干能充分脱水。根据树脂厚度，125°C 时脱湿所需的时间不同。另外，如图 4.58 所示，用于在物流期间避免吸湿的防湿包装也有效，能充分隔断外部的影响。

在进行以上的吸湿管理之后，还要尽可能降低安装时的温度，并且要在短时间内进行安装，这对确保可靠性很重要。

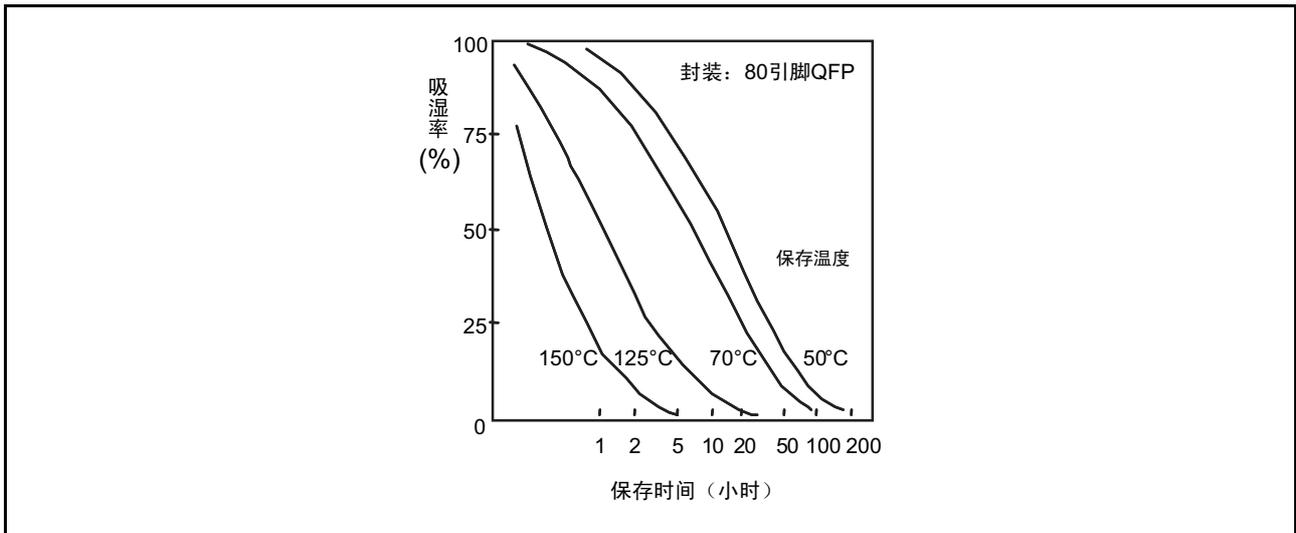


图 4.57 塑料封装的脱湿

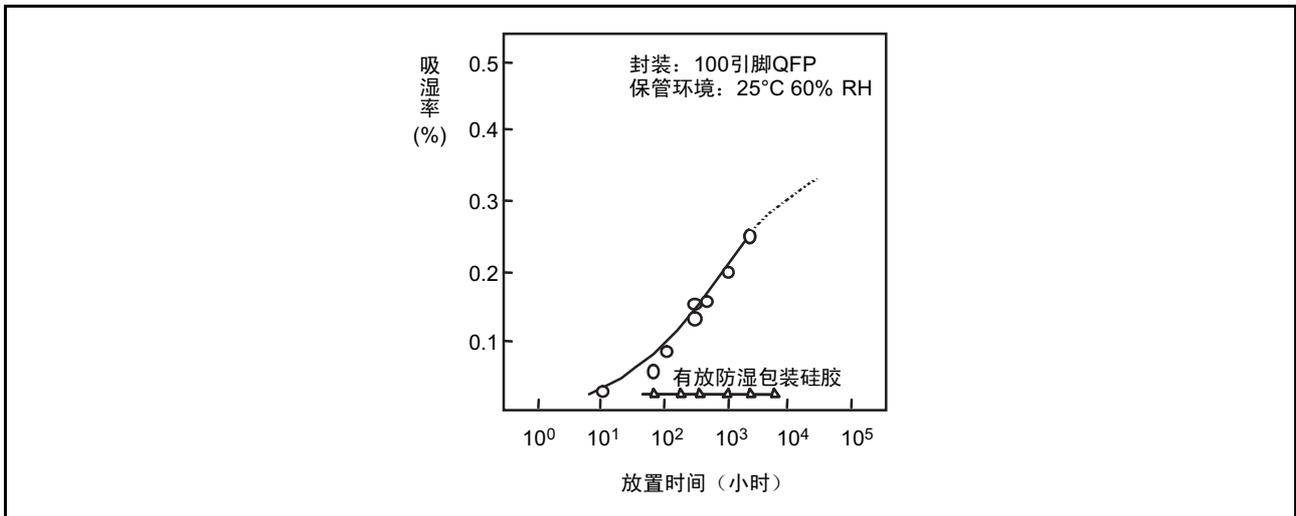


图 4.58 防湿包装的效果

### (8) 封装的耐热性试验方法

为了确认表面贴装器件的封装耐热性，需要通过加湿处理再现保管中的吸湿现象，然后在与焊接时产生的热应力相当的条件下进行加热处理。

#### (a) 加湿处理

如表 4.7 所示，设定防湿包装开封时的可能保管条件（等级 A ~ S），在与此对应的加湿条件下，实施吸湿后的耐热性评价。各产品所能满足的等级因品种而不同。

表 4.7 防湿包装开封时的可能保管条件的设定

等级 *1	JEDEC*2	加湿条件	管理区分	开封后的保管条件
A	1	85°C、85%、保存 168 小时	不需要防湿包装	≤ 30°C、≤ 85%
B	2	85°C、65%、保存 168 小时	开封后 1 年以内	
C	2a	30°C、70%、保存 (4 周 +X) *3	开封后 4 周以内	
D	—	30°C、70%、保存 (2 周 +X) *3	开封后 2 周以内	≤ 30°C
E	3	30°C、70%、保存 (1 周 +X) *3	开封后 1 周以内	≤ 70%
F	4	30°C、70%、保存 (72 小时 +X) *3	开封后 3 日以内	
G	5	30°C、70%、保存 (48 小时 +X) *3	开封后 2 日以内	
S	6	30°C、70%、保存 (Y+X) *3	开封后 Y 日以内	

【注】 \*1 以 JEITA 规格 EIAJ ED-4701/301 “焊接耐热性试验 (SMD)” 为基准。

\*2 与各吸湿保证等级对应的 JEDEC-STD-020 中的等级，但是吸湿条件为 30°C、60%。

\*3 X: 从组装结束后到防湿包装前的保管时间和包装过程中的保管时间

Y: 客户开封后的保证保管时间

(b) 加热处理

在进行加湿处理后，通过模拟安装时的热应力回流进行加热处理，验证没有缺陷。该加热处理条件如图 4.59 和图 4.60 所示，需要在此条件范围内进行安装。

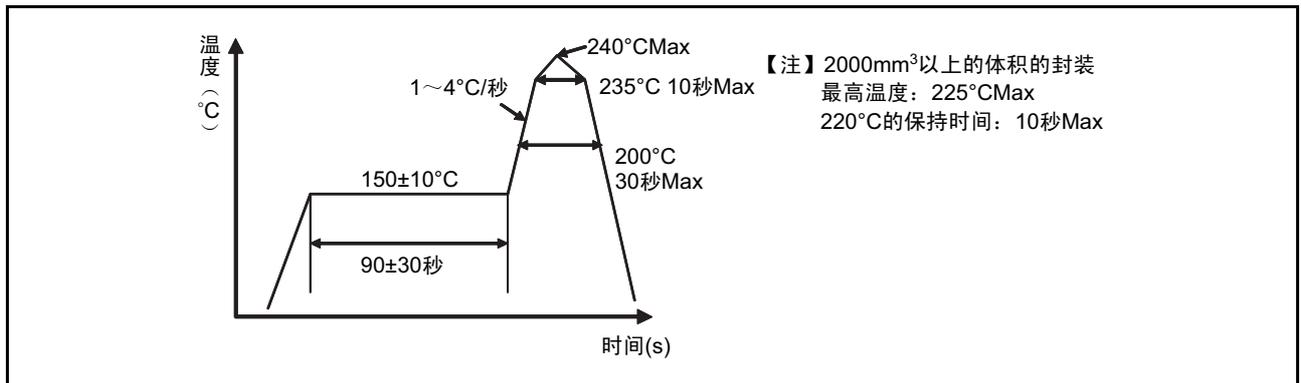


图 4.59 表面贴装器件的共晶焊膏对应的回流加热条件（封装表面温度）

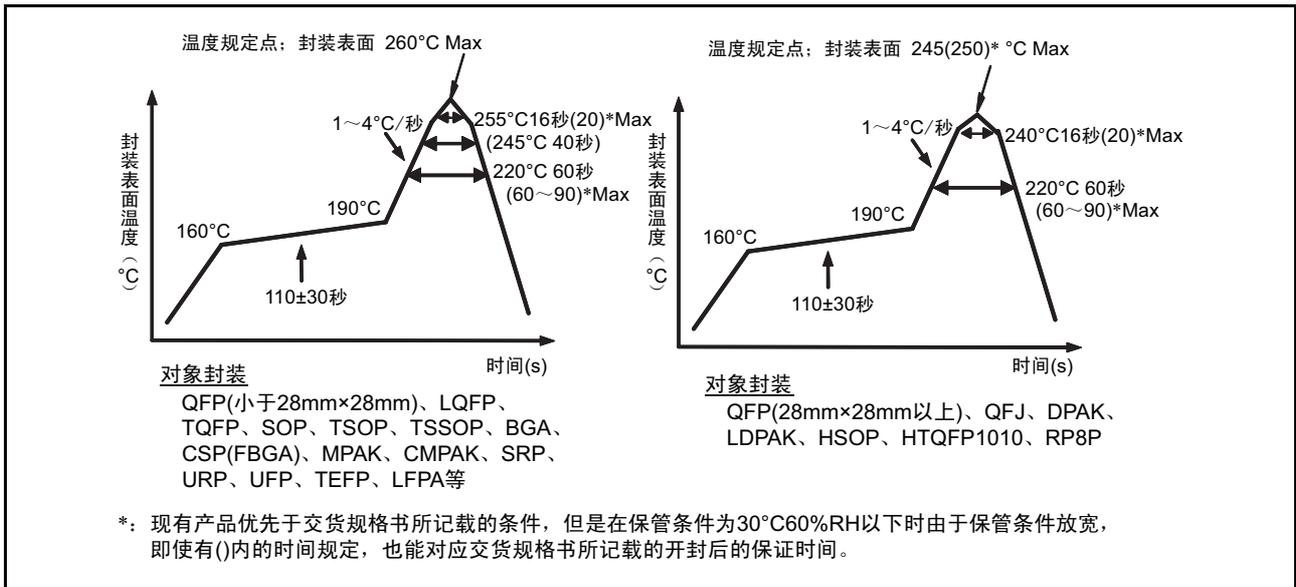


图 4.60 表面贴装器件的无铅焊膏对应的回流加热条件（封装表面温度）

### (9) 总结

为了回避表面贴装型器件的耐热性问题，以下 2 点非常重要：

- 封装吸湿的管理（防湿包装开封后）
- 安装条件的管理

本公司的表面贴装器件对湿度比较敏感，为了防止吸湿，使用放入干燥剂的防湿包装措施以期万全。在处理器件时必须注意以下几点：

- 管理保管半导体器件的仓库等的温度、湿度、期限，尽可能在规定时间内使用。
- 在防湿包装开封后立刻使用。如果在防湿包装开封后需要暂时保管，要将干燥剂一同放入防湿包装内，将开封部分折叠并用夹子封口。
- 在防湿包装开封后进行规定以外的保管时，必须在规定的条件（高温烘烤等）下对器件进行干燥处理。
- 必须在按照耐热条件（共晶焊膏（图4.59）和无铅焊膏（图4.60））进行安装。

## 4.5 处理中发生的故障机理

### 4.5.1 静电破坏

半导体器件的特点在于细微结构，高速且多功能的器件由此细微结构构成。但是细微结构的特点是易受一般程度的静电能量或者电压的破坏，这种破坏也是半导体制造商和电子设备制造商共同面临的问题。作为对策，半导体制造商通过在器件内设置保护元件等，努力提高耐静电性。但是由于结构上的限制，在处理器件的各个工序（器件的制造工序、电子设备的组装过程等）中需要特别注意不能让器件带静电。

#### (1) 静电破坏和电过应力破坏

器件的静电破坏由静电放电（Electrostatic Discharge : ESD）引起，是因器件内流过放电电流、产生局部发热以及电场集中而导致的破坏。器件的主要材料 Si 和 SiO<sub>2</sub> 在自然界中也有良好的耐热和耐电压的性能，但是因细微结构，放电电流集中在局部而发生熔化和绝缘击穿。其中，绝缘击穿的原因在于：因电流流过电阻而引起电压下降，或者直接给绝缘膜外加了电压等。ESD 引起的器件破坏是由带电的导体（包含器件）瞬时放电引起的，因能量小而留下微小的损伤痕迹。

表 4.8 从电应力因素观察的 MOS 形器件故障形态

故障机理	电应力的主要因素	故障特点
熔化引起的接合线的断线	EOS*	由大电流引起，断线部变成圆形。
熔化金属，断线	以 EOS 为主	未发现因大电流而产生电迁移的金属球。
熔化多晶硅，断线	EOS or ESD	因为多晶硅的电阻值大，所以功率集中并易熔化。
接触部的损伤	EOS or ESD	接合部的反偏压电流产生的热传到接触部，使铝布线熔化。
热氧化膜的老化	EOS or ESD	接合部的反偏压电流产生的热传到氧化膜，使其老化。
接合老化	EOS or ESD	因接合部的反偏压电流产生的热而使接合部老化。
热电子的陷入	EOS or ESD	在高电场下加速的载流子陷入 MOS 晶体管的氧化膜。
电场引起的氧化膜老化	以 EOS 为主	因给栅氧化膜外加电压而引起氧化膜老化。

【注】 \* EOS: 过电压（Electrical Overstress）

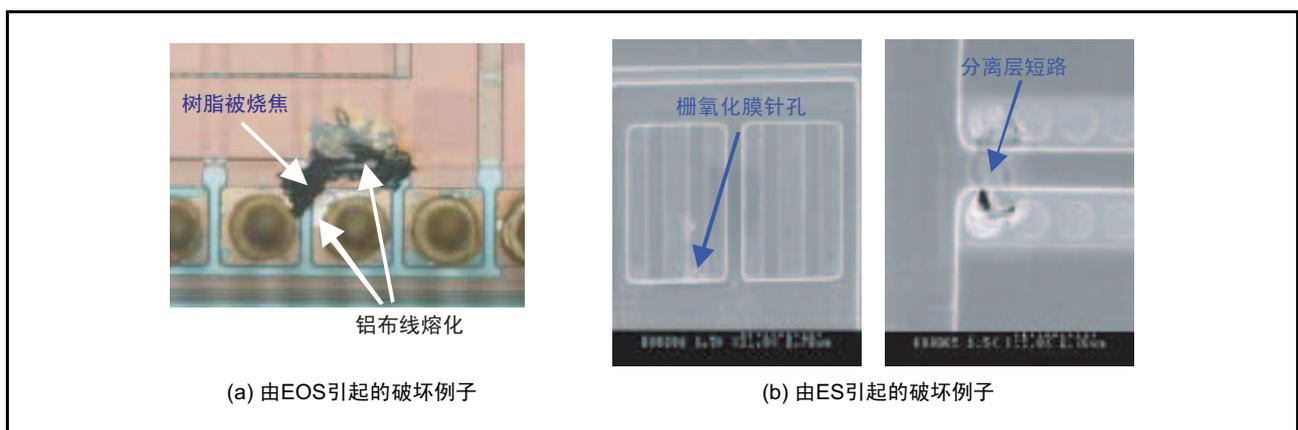


图 4.61 EOS 和 ESD 破坏的比较例子

如表 4.8 所示，ESD 的破坏和电过应力（Electrical Over Stress: EOS）的破坏有共同点，在故障分析时可能会混淆，需要注意。例如，能判断大能量的 EOS 是引起如图 4.61(a) 所示的接线熔断等原因，但是能量小的 EOS 损伤范围小，和 ESD 损伤的共同点多，所以无法分离原因的情况很常见。(62)(63) EOS 破坏除了如电涌的电应力以外，还有因处理不当引起误电压外加、导电性异物引起的电路短路等各种原因。当损伤严重时，也有可能是电涌或者静电以外的原因，所以在调查原因时，需要在大范围内探讨。

一方面，ESD 的破坏可分为接线的熔化（很多情况是 EOS）、接合、绝缘膜的破坏、电荷注入到氧化膜等引起的特性变化等。如图 4.61(b) 所示，因为能量小，用光学显微镜观察不到痕迹，所以故障分析比较困难。

其中，接线的熔化、接合的破坏与放电时产生的热有关。例如，著名的 Wunsch & Bell 模型表明：通过给接合部绝热性地加大反偏压的 ESD 电流进行加热，当超过一定温度时，接合部（Si 的熔点为 1415°C）就会熔化，在此作大致介绍。接合破坏单位面积的容许外加功率 P/A 为 (4-4-1) 式 (64)(65)(66)：

$$\frac{P}{A} = \sqrt{\pi \cdot K \cdot \rho \cdot C_p (T_m - T_i) \cdot t^{-1/2}} \quad (4-5-1)$$

在此，

- P : 外加功率 (W)
- A : 接合面积 (cm<sup>2</sup>)
- K : 接合部的热传导率 (Si: 0.306W/cm · K)
- ρ : 接合部的密度 (Si: 2.33g/cm)
- C<sub>p</sub> : 接合部的比热 (Si: 0.7566J/g · K)
- T<sub>m</sub> : 接合部的熔化温度 (Si: 1688K)
- T<sub>i</sub> : 接合部的初期温度 (Si: 室温 (298K))
- t : 脉宽 (ESD 的持续时间)

因为除 (4-5-1) 式中的脉宽 t 以外均为常数，所以接合部单位面积的容许功率为 -1/2 斜率的直线。将实验值绘成图 4.62 所示的图表，图表表示实验值落在 (4-5-1) 式的容许功率值及其 1/10 的之间。

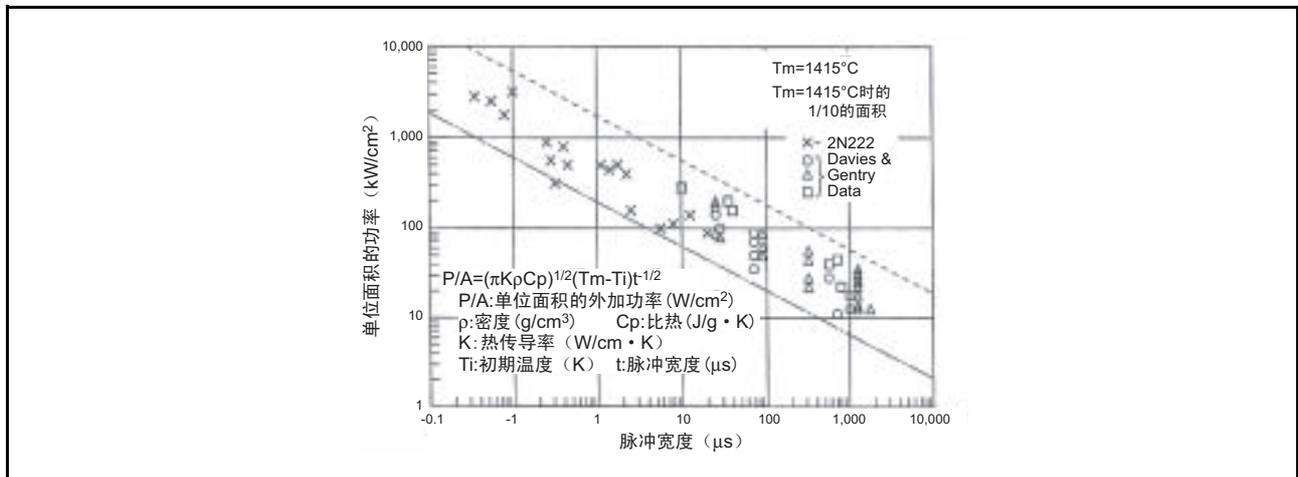


图 4.62 Wunsch & Bell 的绘图

因此，热破坏受发生的热量、物质的比热、热的传导性、耐热温度的影响。这些因素表明，如果在热产生区域不进行扩散，就基本上不能避免热破坏。但是，实际上大多数静电放电的脉宽比图 4.63 所示的脉宽窄，能量也小，所以需要考虑不局限于使用保护元件等的热对策。

另一方面，高电场中绝缘膜内的泄漏电流随着时间逐渐增大，在最终阶段焦耳热引起热破坏而导致绝缘膜的破坏。MOS 型器件的栅氧化膜的耐压大多在十几 V，如果外加电压超过此范围就会导致破坏，因此对应的保护元件必不可少。

由电荷注入引起的特性变动的现象，是因局部产生的电位差而加速的载流子被氧化膜捕获，导致器件特性发生变化，有可能在高温下恢复。因为此模式的故障在外观上没有异常，所以故障分析比较困难。

## (2) 器件处理工序中应注意的带电现象

按器件的处理观点，可将带电原因分成以下3类(a)~(c)。在此，图4.63~图4.65表示器件的带电，也能代替印刷电路板、工具类、人体等导体带电。

### (a) 摩擦、剥离引起的带电

图4.63表示众所周知的摩擦、剥离引起的带电现象。当带电的导体接近其他导体时，带电的导体就会放电。静电感应或者充电也会使其它导体带电。带电的绝缘体不放电，但是通过静电感应就有可能使导体带电。

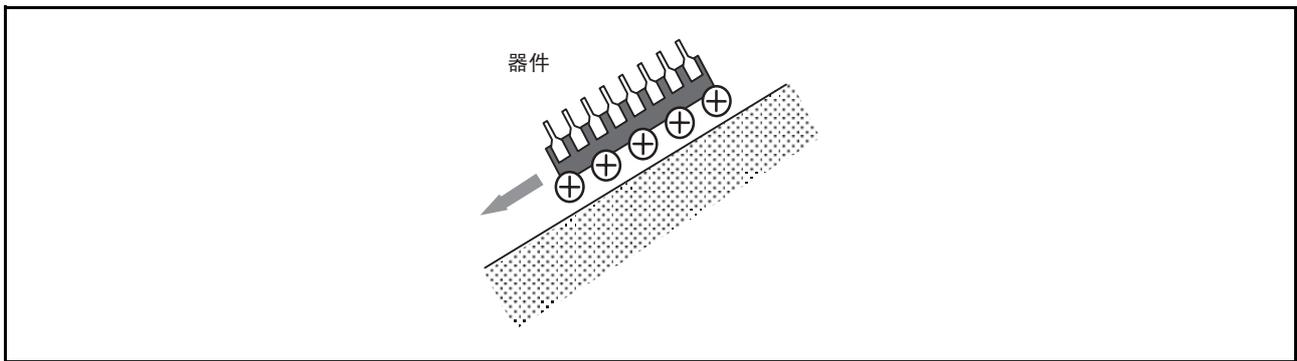


图 4.63 摩擦引起的带电

### (b) 静电感应和带电现象

这是在器件的处理环境中发生的现象，一般不太被理解，但是，是应该注意的带电原因之一。

如图4.64所示，当器件、人体、工具类等浮动状态的导体接近带电的物体时，即使该导体的总电荷量为零，也会发生静电感应。如果接触到其他导体，就会发生和带电时同等的放电。另外，因放电使器件实际带电，导致器件有放电的危险。

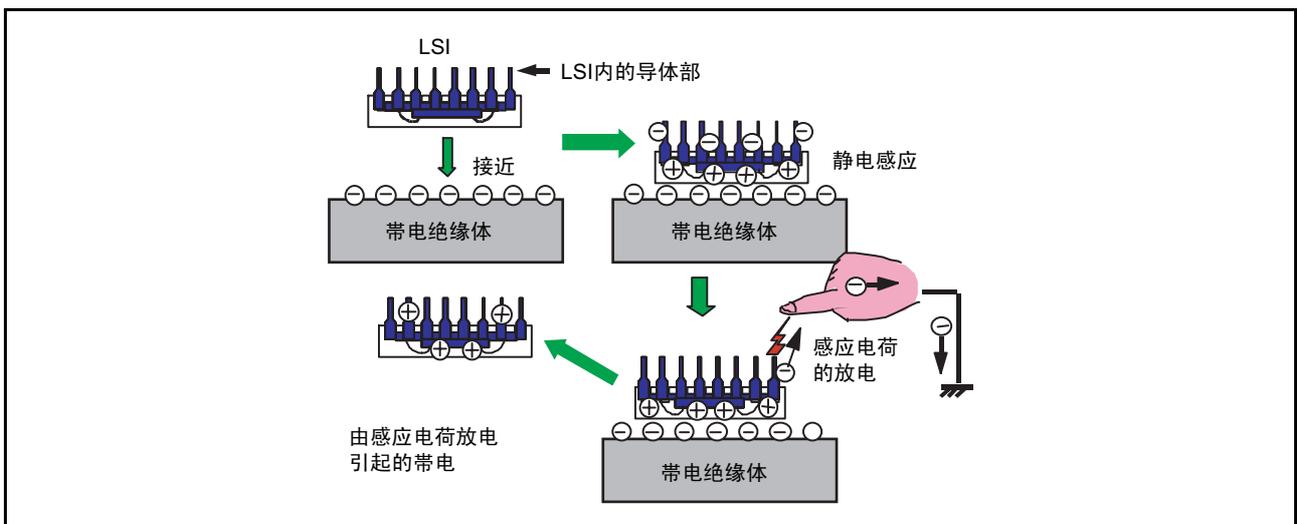


图 4.64 静电感应引起的放电和带电

## (c) 充电引起的带电

如果带电的导体接触到不带电的导体，不带电的导体就会带电。如果带电人体手持器件，器件带电的例子如图 4.65 所示。

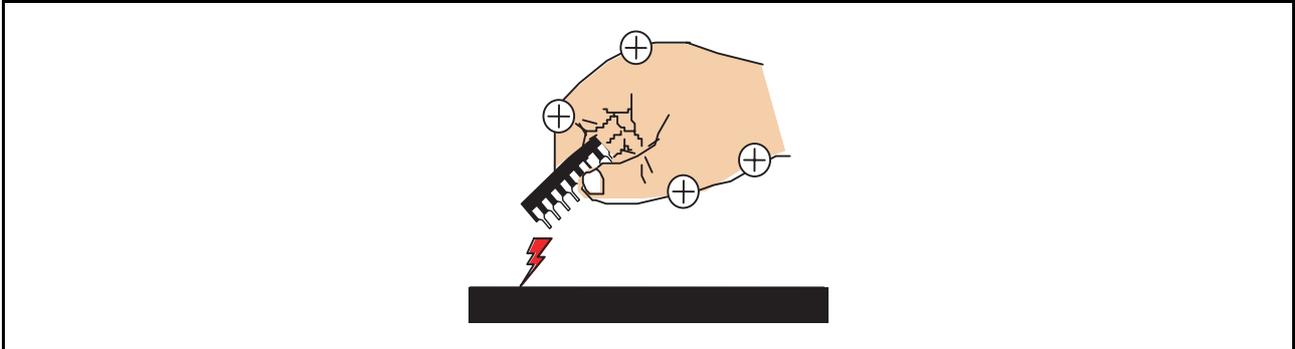


图 4.65 充电引起的带电和放电

## (3) 破坏器件的 ESD 现象

当器件中有放电电流流过时，发生器件的静电破坏，该电流越大就越易发生破坏。在实际的半导体器件的处理环境中流过大电流的条件各种各样，但是大多数与良导体（主要是金属）有关。

流过器件的放电路径可分为传导电流流过器件引脚之间的模型（图 4.66 所示）和传导电流流过引脚、位移电流流过器件电容的模型（图 4.67 所示）。图 4.67 的模型由于放电路径长，在其路径中分布电容和电感，因此放电比图 4.66 慢。

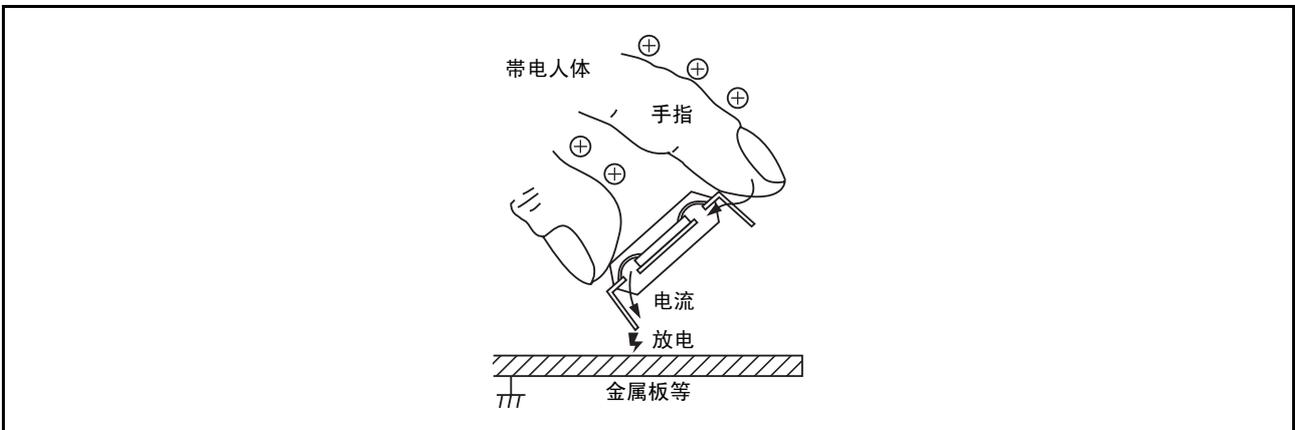


图 4.66 人体模型放电的例子（传导电流流过器件引脚之间的模型）

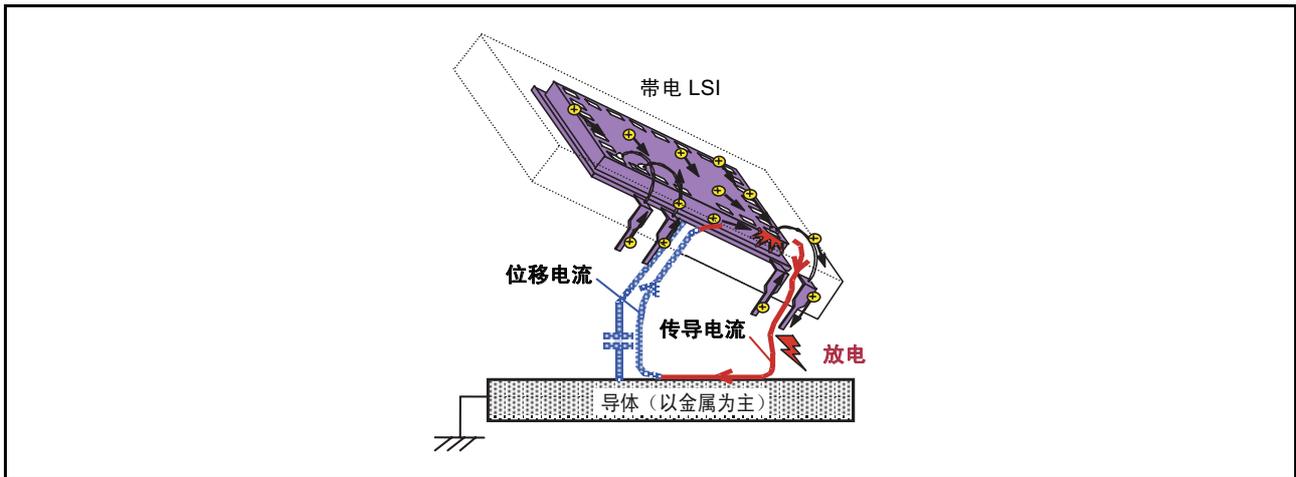


图 4.67 器件带电模型的放电例子（传导电流流过放电引脚、位移电流流过器件电容的模型）

图 4.66 表示从人体流到器件引脚之间的放电电流例子，图 4.67 表示器件和导体（主要指金属）之间的放电例子。如果在上例中，有金属等低电阻的物体，放电电流就容易流过，器件容易破坏。在图 4.66 中，即使电流流出的 GND 侧是金属，也容易破坏。因此，在处理器件的环境中，不仅要注意带电的物体，也要注意接触器件的物体。

(4) 实际放电和试验方法

对于实际静电放电模型，当前适用的试验方法大致分为以下 3 类 (67)(68)：

- 人体模型（Human Body Model : HBM）
- 机器模型（Machine Model : MM）是人体模型的替代方法
- 器件带电模型\*（Charged Device Model : CDM）

(a) 人体模型试验方法的特点

如图 4.68 所示，带电的人体接触到器件并对器件的引脚放电的模型称为人体模型（Human Body Model: HBM）。此时，如果其他引脚已经接地或者连接到某种电位，放电电流就贯穿器件内部。

此 HBM 法的 ESD 试验电路如图 4.68 所示。电容 C 参考了人体的静电电容，而电阻 R 参考了皮肤的电阻值，在 JEITA、JEDEC、MIL 规格中分别规定了 R = 1500 (Ω)、C = 100 (pF)。

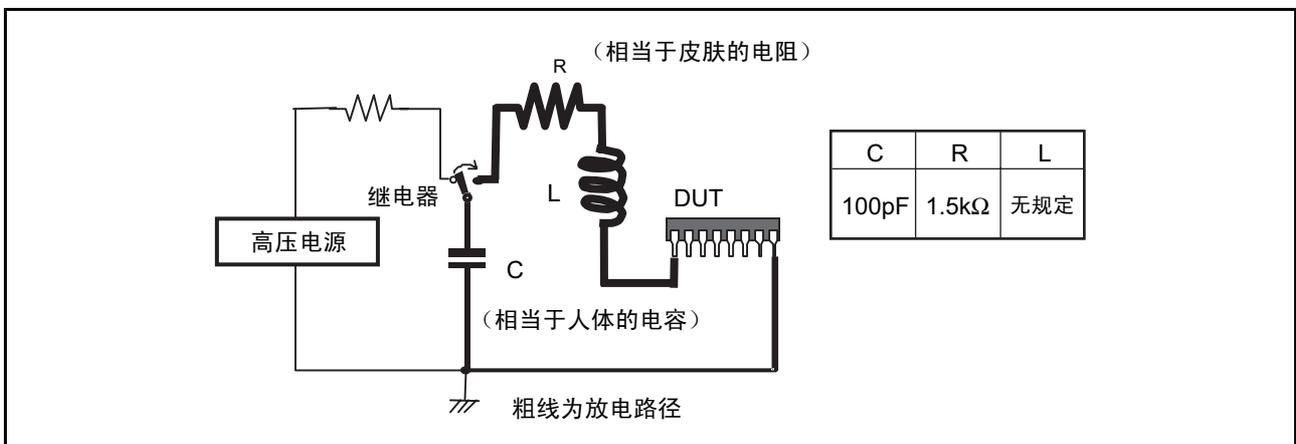


图 4.68 人体模型的试验电路

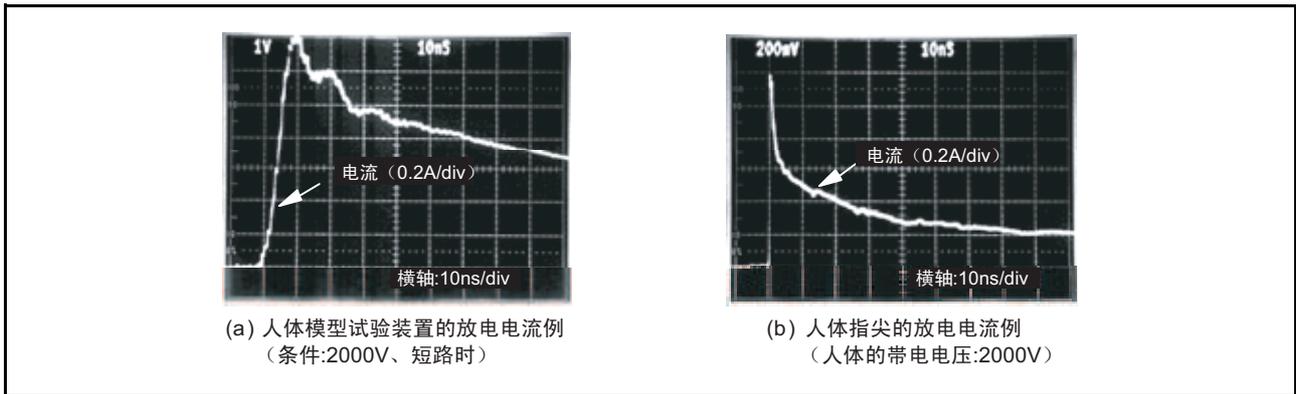


图 4.69 人体放电和人体模型试验设备的放电电流比较 (72)

人体的放电波形和静电破坏试验设备的放电波形例子如图 4.69 所示，此时人体的静电电容约为 300pF（根据 DC 的测量方法测量的结果）。但是，如果分析放电波形，在产生破坏器件的大电流的时间带中，有效电容为几个 pF ~ 几十个 pF 左右。因为完全放电需要数秒钟，所以放电需经过周围的高阻抗体。另外，试验设备是由 1.5kΩ 单个电阻构成，显示单纯的衰减波形，而能量是人体放电的数倍 ~ 10 倍左右（很严格）。而试验电路是用接线构成，所以因电感而上升延迟。(73)

因为峰值电流影响器件内产生的电压，并且峰值电流的维持时间影响器件中产生的功率，所以和实际的器件破坏相比，HBM 试验方法更倾向于强调功率破坏。

(b) 机器模型试验方法的特点

此方法是日本自古以来实施的人体模型试验方法（图 4.70），并且被确定了能在低电压下再现人体等放电的试验方法。于 1981 年被 EIAJ（现 JEITA）规格化。

在国际上，从 1980 年代后半期开始，因为 200pF、0Ω 条件没有考虑到皮肤电阻（0Ω），所以称为机器模型（Machine Model: MM）法。但是，这个称呼被误解为表示金属放电的机器模型，其实此方法与金属放电无关。此后，由于很多日本半导体用户需求试验数据，为了统一试验方法，在 1996 年美国的 JEDEC 规范了此试验方法。

在 AEC-Q-100 等认证试验的实施规格中，静电破坏试验重视 CDM 和 HBM，所以不建议实施机器模型试验。

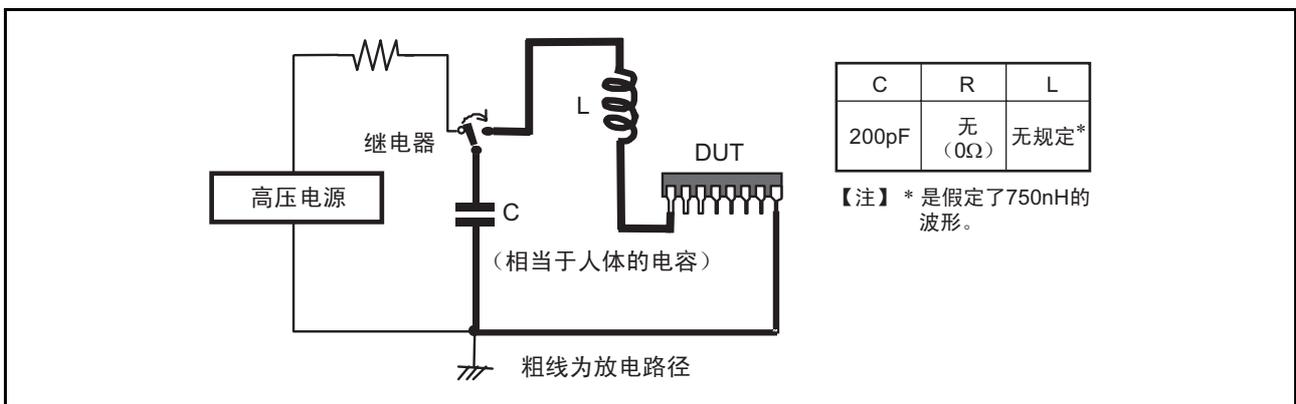


图 4.70 机器模型试验电路

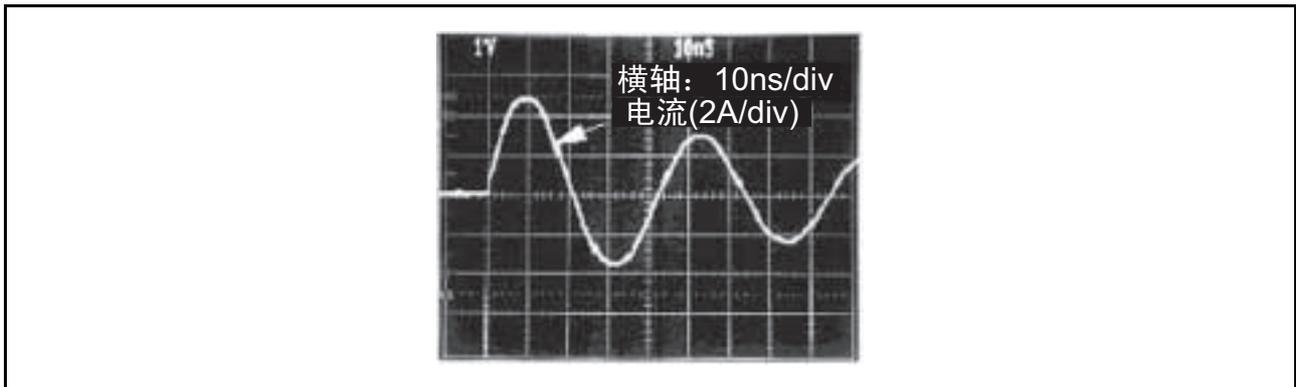


图 4.71 机器模型试验的放电波形（低电感 L 设备的例子）

机器模型试验的输出波形因试验电路电感的影响而成衰减振动波形，图 4.71 是设备的接线短于 JEDEC 的规格并且波形上升较快的例子。

另一方面，在处理半导体器件的工序中，一般认为易带电的金属类是工具类或者器具类，因为大型设备被接地，只要接地不断线就不可能带电。图 4.72 是带电金属镊子的放电波形例子，其特点是：上升时间极短，3.5GHz 的示波器显示几乎接近测量极限的 100ps 左右。其他小型金属器具的放电波形也同样如此。金属块如此非常高速地放电，与后面说明的 CDM 放电相似。因此，金属放电快是因为带电的金属没有电感。(71)(72)

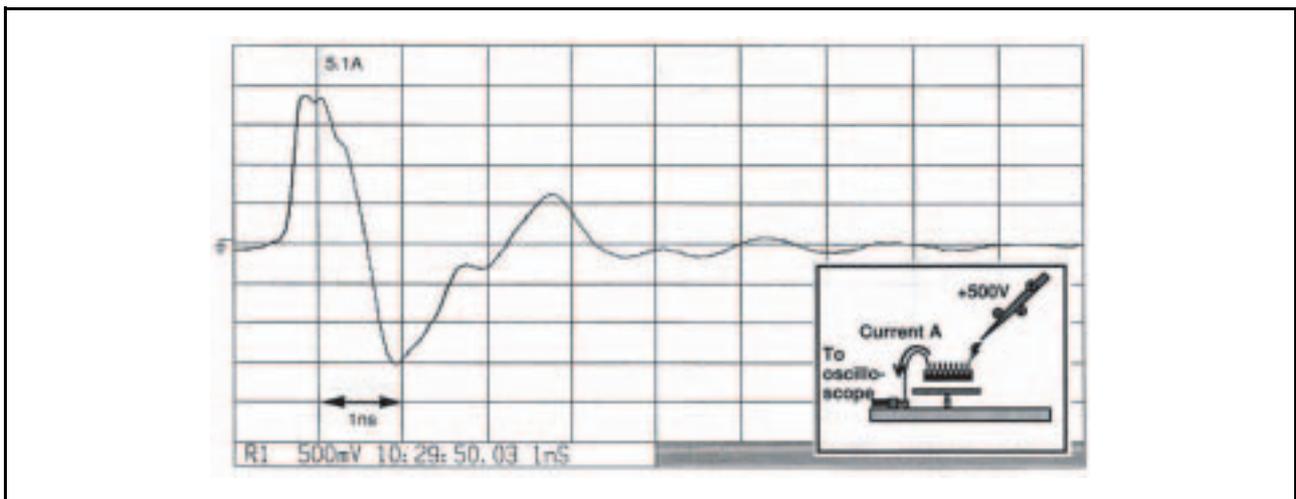


图 4.72 带电金属镊子的放电波形（和机器放电波形完全不同）

如上所示，机器模型具有和试验方法名称所表示的金属放电完全不同的特性，是在一般的半导体器件处理工序中无法看到的波形，试验结果和现场的相关性尚未得到确认，因此在 JEITA 规格中被降格为参考试验。

### (c) 器件带电模型

由于最近机器组装修序的自动化，人接触器件的操作越来越少，所以 HBM 引起的 ESD 不良有减少的趋势。另外，器件在自动设备内受到摩擦或者静电感应，并且器件接触金属的概率在增加。(69)(70)(74)

随着工序自动化的发展，以上带电器件接触金属引起 CDM 的放电有增加的趋势，所以 CDM 放电是应该注意的放电模型。

如图 4.73 所示，CDM 放电由带电器件接触到设备、夹具和工具类等金属部位而引起。因为放电极快，所以测量时需要超过 1GHz 频带的示波器。图 4.74 是图 4.67 中的 CDM 放电例子的波形测量结果，波形的上升时间没有达到示波器测量极限 100ps，说明波形的上升时间至少比人体模型或者机器模型的上升时间快 2 个数量级以上。

从以上说明可知 CDM 放电与图 4.72 的金属放电相似。

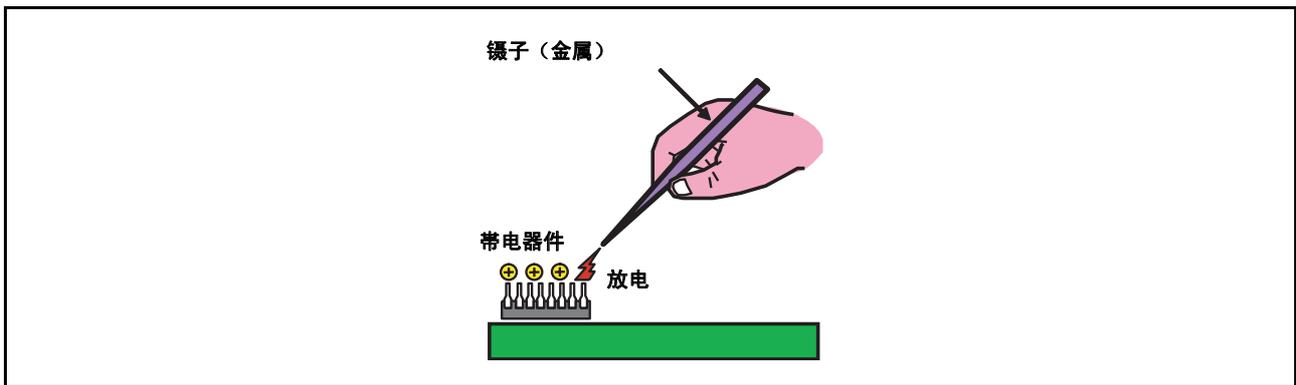


图 4.73 器件带电模型的放电例子（向金属工具放电的例子）

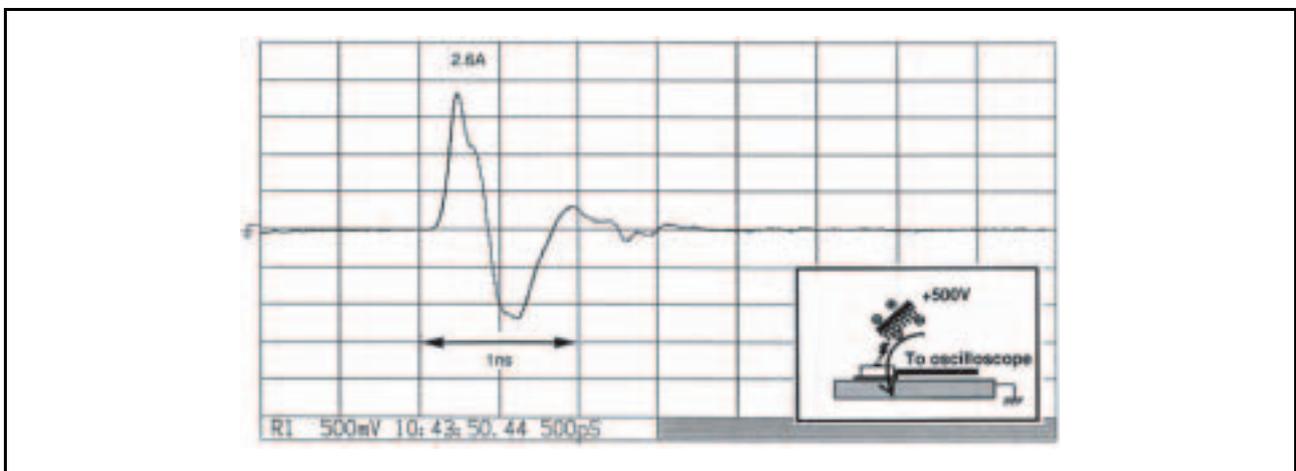


图 4.74 器件带电模型的放电波形（用 3.5GHz 示波器测量）

CDM 放电的 ESD 破坏同样由器件导体部带电的电荷集中到被放电引脚的衬垫而引起。由于放电电流波形高速振荡，在器件内出现激烈的过渡现象。因此，大部分破坏是外加过渡电压引起的氧化膜等的绝缘击穿，但是也有能量集中引起的热破坏。

图 4.75 是 CDM 法试验电路的实例（本公司开发的）。在此试验电路中，接地棒相当于图 4.73 中的镊子等工具类，是实际存在的放电形态。

上个世纪的 80 年代，在 CDM 的问题不明确并且工序对策不充分的情况下，本公司内有问题的器件封装组装工序的不良率和 JEITA 规范的 CDM 试验结果的关系如图 4.76 所示。因为 CDM 试验和工序不良率具有明显的相关性，并且器件拐角部的引脚容易接触其他物质，所以放电的概率较高。(70)

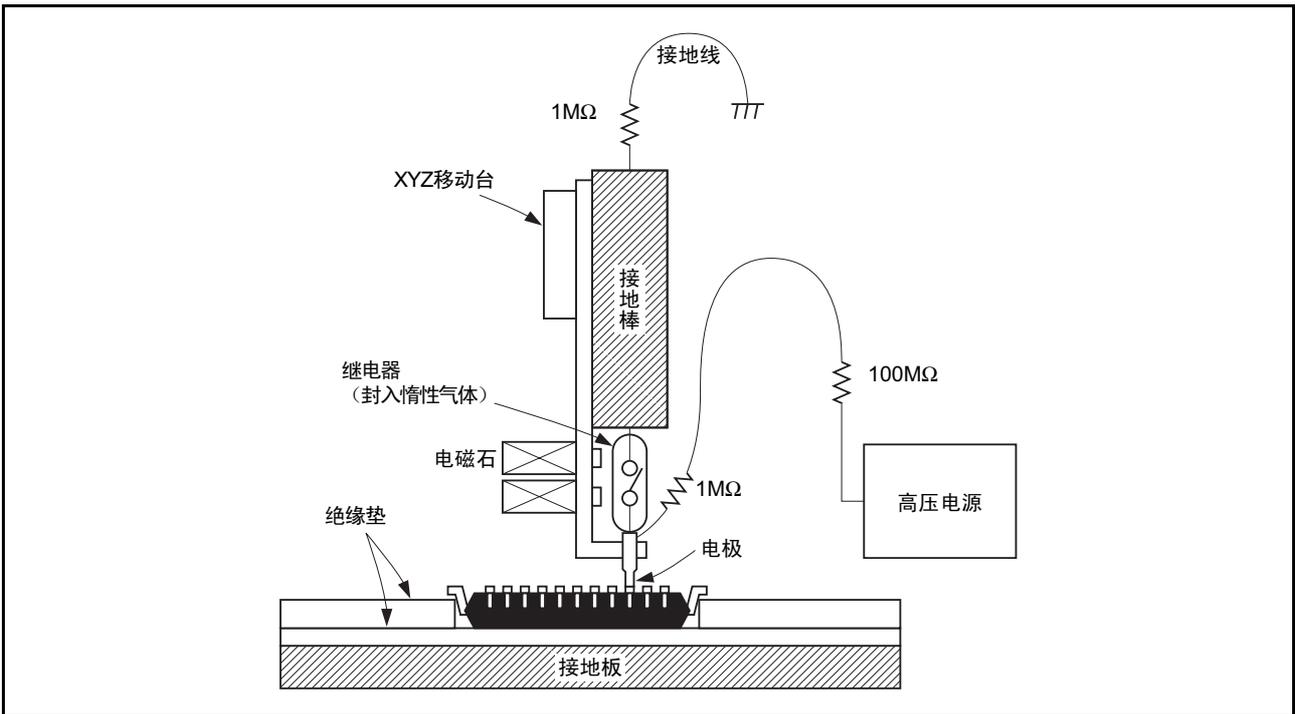


图 4.75 CDM 法的试验电路例子  
(用高压电源给器件充电后, 关闭继电器, 从器件向 GND 棒放电)

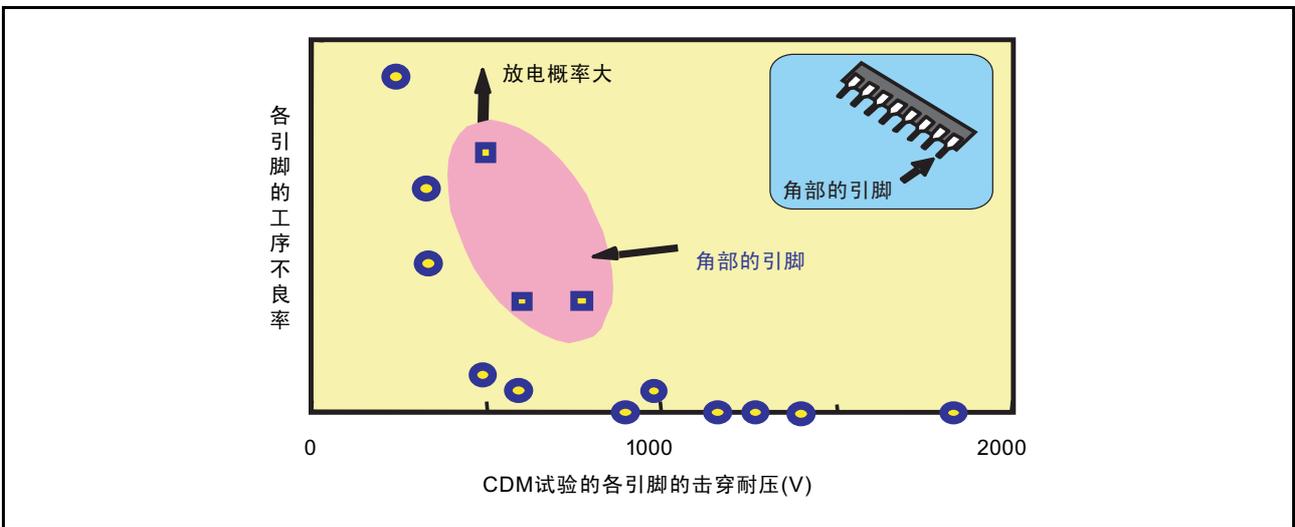


图 4.76 封装组装工序的不良率和 CDM 试验强度的关系

(d) 复合放电例子 (包含 CDM 放电)

图 4.77 是带电的人手持器件的状态, 当器件的引脚接触到金属板时, 一般会联想到人体模型的放电, 但是实际上测量其放电电流, 除电流以外, 能观测到和 CDM 放电等效的电流。

放电过程如下: 首先, 通过金属板和器件引脚的接触, 其电场信息传播到器件, 积蓄在器件的电荷开始放电, 此放电和 CDM 放电等效。其次, 电场信息传递到人体, 人体的电流经过器件流到金属板, 图 4.78 是量波形的例子。在此例子中, 由于皮肤电阻的影响, 人体的放电电流变小并且放电时间变长, 而且 CDM 放电电流显示大电流值。

不仅是以上的例子，当接触到不同电位的导体时，也能观测到和 CDM 等效的放电。这就是 CDM 故障在实际使用中故障率高的理由之一。(71)(72)(73)

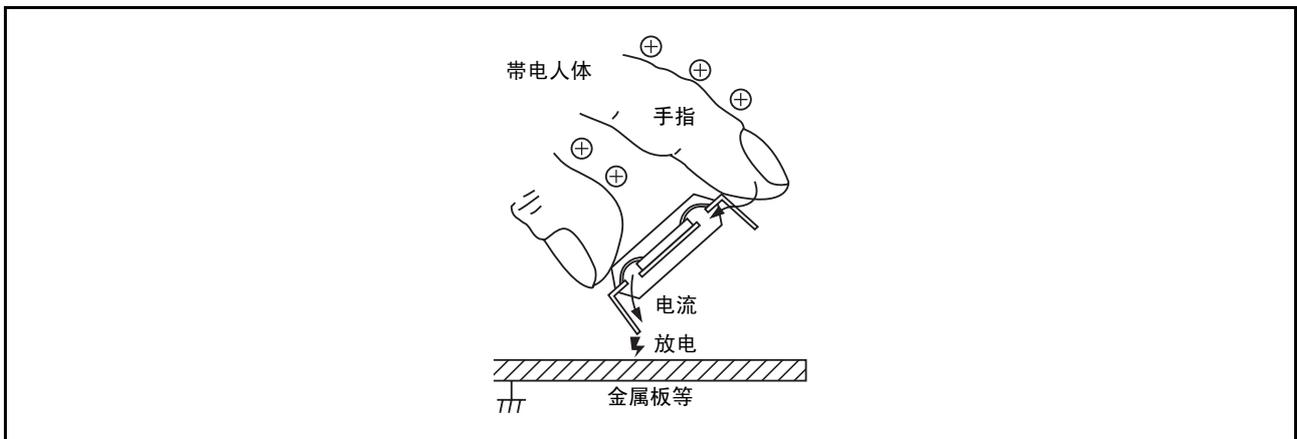


图 4.77 人体模型和器件带电模型的复合放电例子

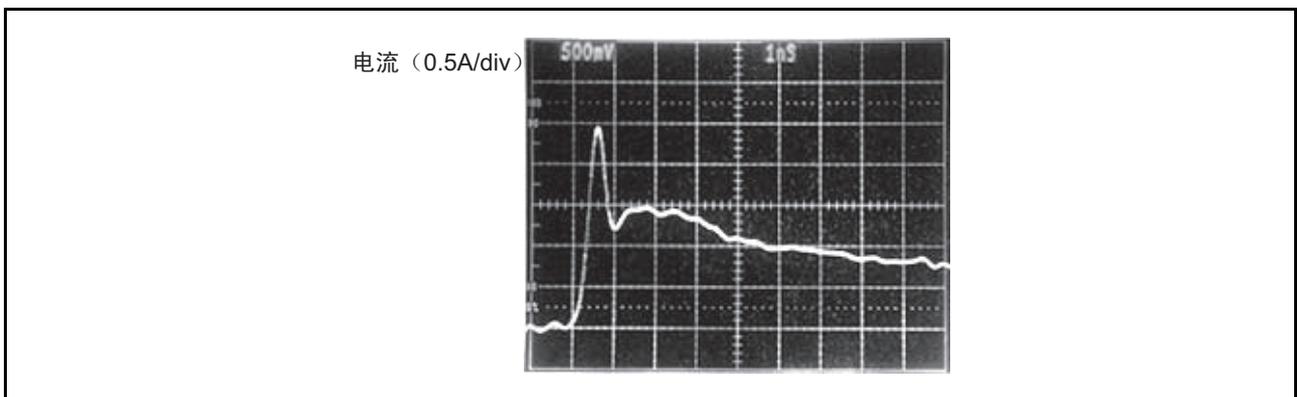


图 4.78 复合放电的电流波形例子

## 4.5.2 锁存效应

### (1) 概要

CMOS 器件具有低功耗性、噪声容限度宽等特点，所以被广泛用于低功耗和高性能的电子设备。另外，使用 CMOS 的细微化技术，制造了许多高集成度的大容量存储器和高性能的单机等产品。

但是，CMOS 器件由于结构上的原因，在输入 / 输出电路部分出现寄生 NPN 和 PNP 双极晶体管，形成寄生晶闸管。在给 CMOS 器件外加电源偏压的状态下（例如，在制造过程中将 CMOS 器件安装在电路板后进行检查时），当有足够能接通此寄生晶闸管的外来电涌等噪声进入 CMOS 器件时，过电流就不断地流过电源线，有时会出现元件破坏的现象，即产生锁存效应现象。尤其是最近的细微结构 LSI 更容易受此寄生元件的影响，是设计时必须充分考虑的项目之一。

### (2) 机理

CMOS 器件将由 2 个特性不同的 MOS 晶体管组成的反相器作为基本元件，所以双极晶体管寄生在各个地方。根据此寄生元件的组合，等效电路略有不同，作为一个例子，考虑寄生晶体管的断面概略图如图 4.79 所示，此断面概略图中的寄生晶体管电路的等效电路如图 4.80 所示。

首先，考虑有足够大的正 DC 电流或者脉冲电流流入输出引脚的情况：

1. 在晶体管 TR3 的基极和发射极之间为顺偏压，TR3 处于 ON 状态。
2. 电流  $I_g$  通过 TR2 的基极电阻  $R_p$  流入  $V_{SS}$ 。
3. 由于  $R_p$  的电压降，TR2 的基极电位上升，TR2 处于 ON 状态。
4. 电流从  $V_{CC}$  通过 TR1 的基极电阻  $R_N$  流入  $V_{SS}$ 。
5. 由于  $R_N$  的电压降，TR1 的基极电位上升，TR1 处于 ON 状态。
6. 电流从  $V_{CC}$  通过 ON 状态的 TR1 和电阻  $R_p$  流入  $V_{SS}$ 。
7. 由于此电流，TR2 的基极再次被偏压。

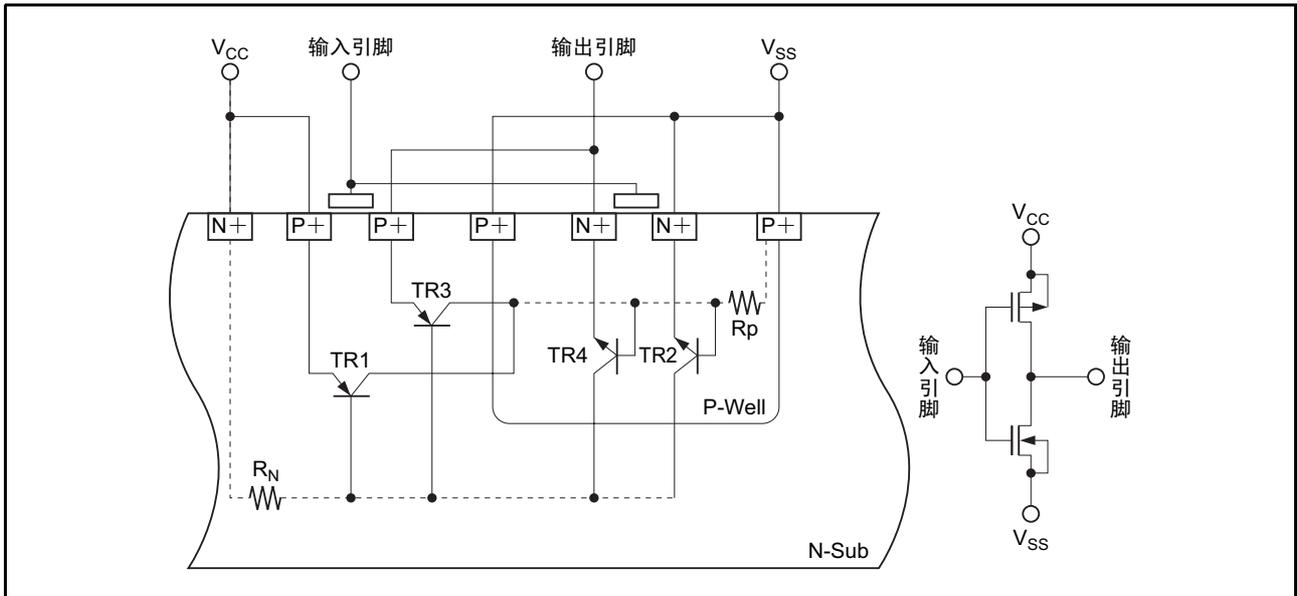


图 4.79 CMOS 反相器和断面概略图

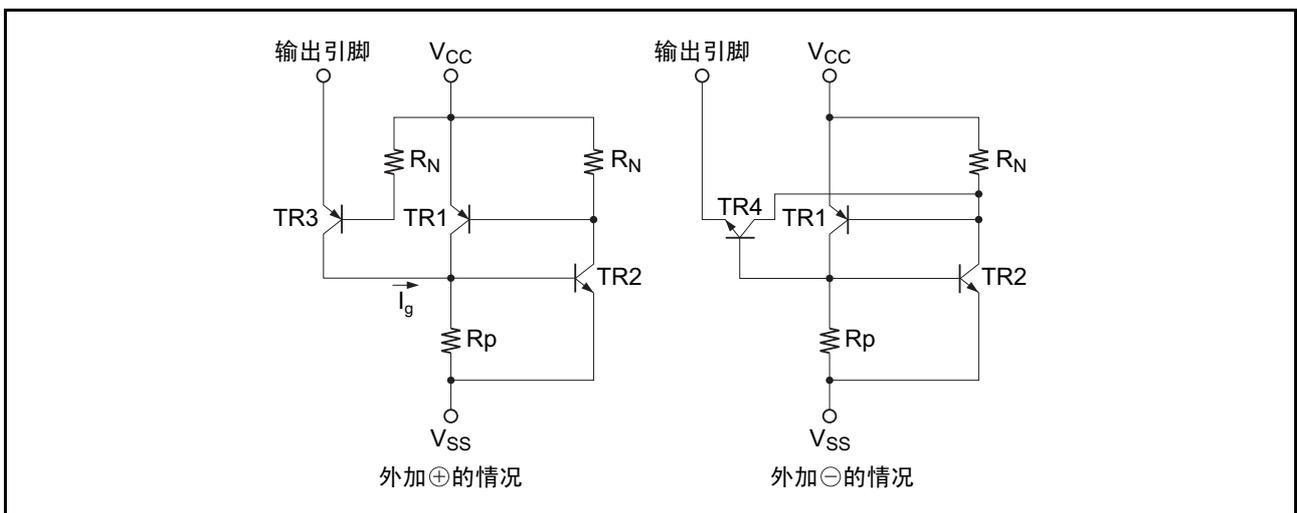


图 4.80 寄生晶闸管的等效电路

这样在由 TR1 和 TR2 组成的闭环电路中进行正反馈，即使没有外部的触发电流，在  $V_{CC}$  和  $V_{SS}$  之间也能正常地流通电流。

当触发电流为负时，TR4 起传递触发的作用，和正电流时一样，在由 TR1 和 TR2 组成的闭环电路中进行正反馈。

(3) 试验方法

锁存效应试验方法多种多样，在此只说明 EIAJ ED-4701/ 试验方法 306 和 EIA/JEDEC/JESD78 规定的 2 种方法。

(a) 脉冲电流注入法

脉冲电流注入法（图 4.81）使触发脉冲电流流过器件（外加了规定电源电压）的输入或者输出引脚，然后求引起锁存效应的触发脉冲电流值。此时，如果器件的输入 / 输出引脚的输入电阻变大而电流不流通，触发脉冲电流源的输出电压就在超过规定值（钳位电压）的时候中止注入。注意在使用此方法时要避免过电流注入的破坏，在锁存效应试验后需要确认器件没有被破坏是非常重要的。

(b) 电源过电压法

电源过电压法（图 4.82）是测量器件电源电压的锁存效应强度的方法，通常评价到电源电压接近绝对最大额定电压为止。

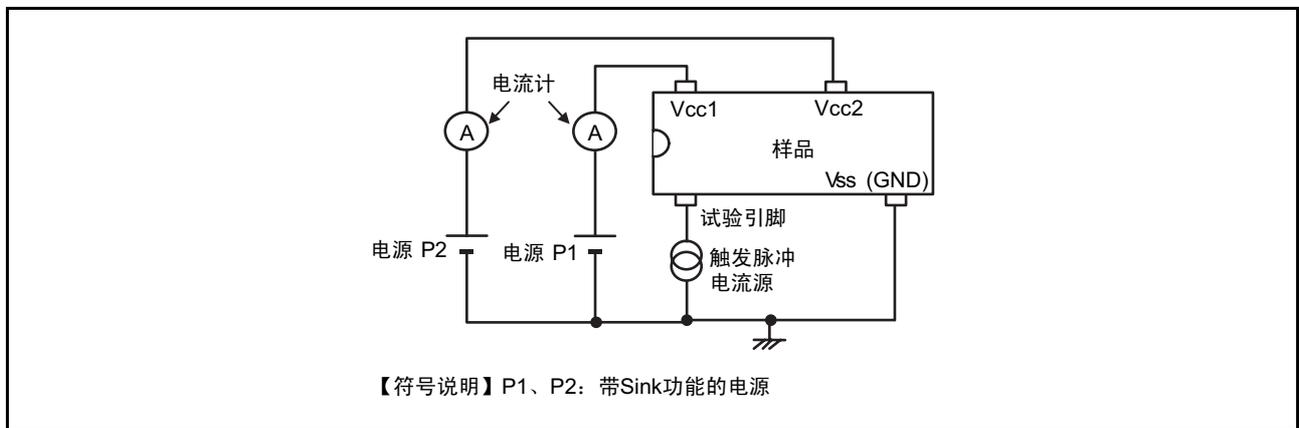


图 4.81 锁存效应试验电路（脉冲电流注入法）

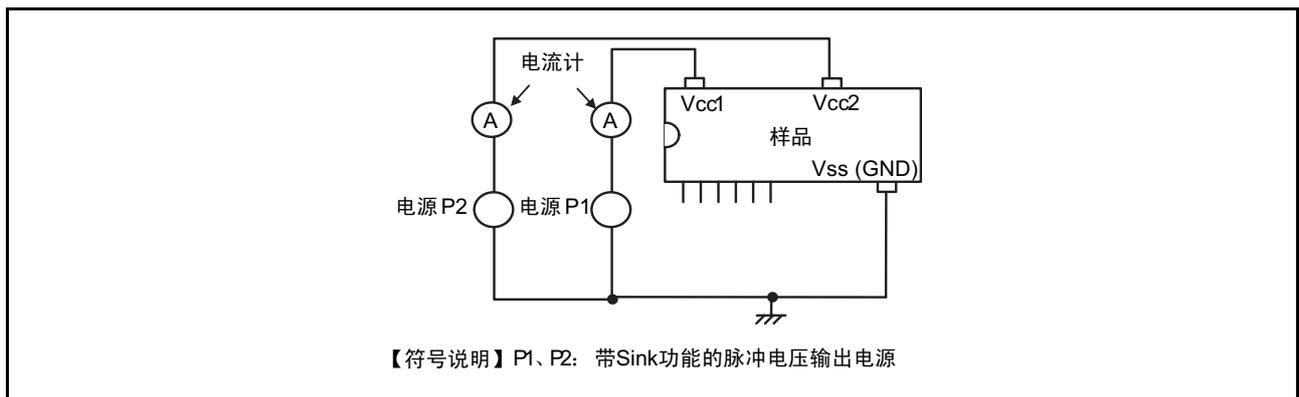


图 4.82 锁存效应试验电路（电源过电压法）

### 4.5.3 功率 MOS FET 的破坏

功率 MOS FET 是兼有高速开关特性和负温度特性的优良功率器件，随着电子设备的小型化、高效率化和高精度化，广泛用于开关电源和马达控制，并且在汽车电气设备、OA 和照明等应用领域的市场正在迅速扩大。但是，在高频率和大功率工作时，会发生因功率 MOS FET 特有的结构设计而引起（细微加工和单元结构）的破坏（图 4.83 和图 4.84）。

#### (1) L 负载破坏（雪崩击穿）

雪崩击穿现象是当变压器或者马达等电感 L 负载工作时（高速开关工作时），因电感 L 产生的反电动势而在功率 MOS FET 的漏极和源极之间产生雪崩击穿，功率 MOS FET 在结构上存在的寄生晶体管被导通，发生功率 MOS FET 的破坏。

如果功率 MOS FET 发生雪崩击穿，漏极电流就作为雪崩电流的一部分流过源极（N<sup>+</sup>）区下的基极电阻 R<sub>B</sub>。如果 R<sub>B</sub> 大，两端就产生电位差，寄生双极晶体管处于导通状态。此时发生电流集中，功率 MOS FET 将被破坏。

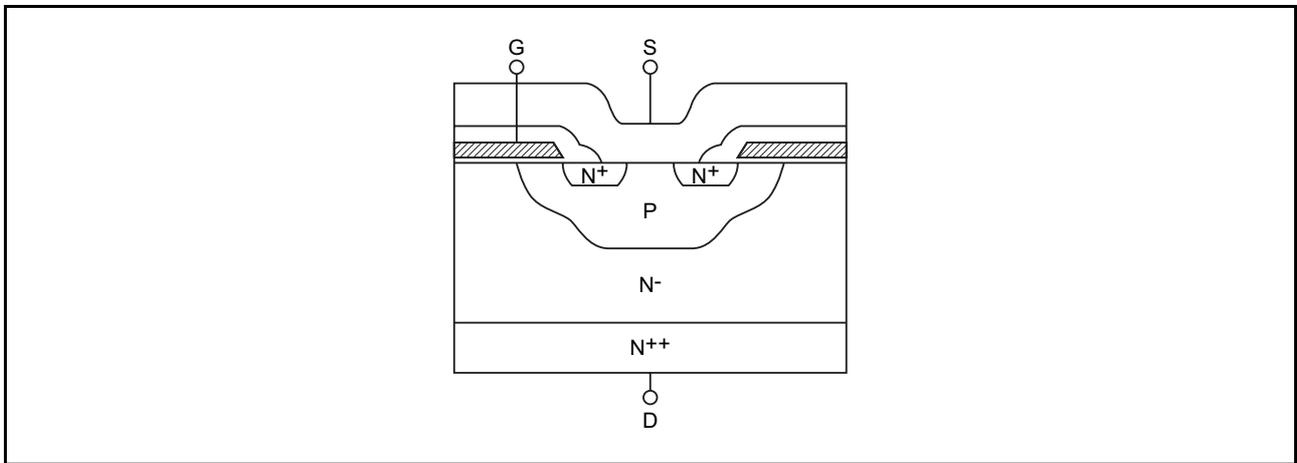


图 4.83 功率 MOS FET 的断面结构

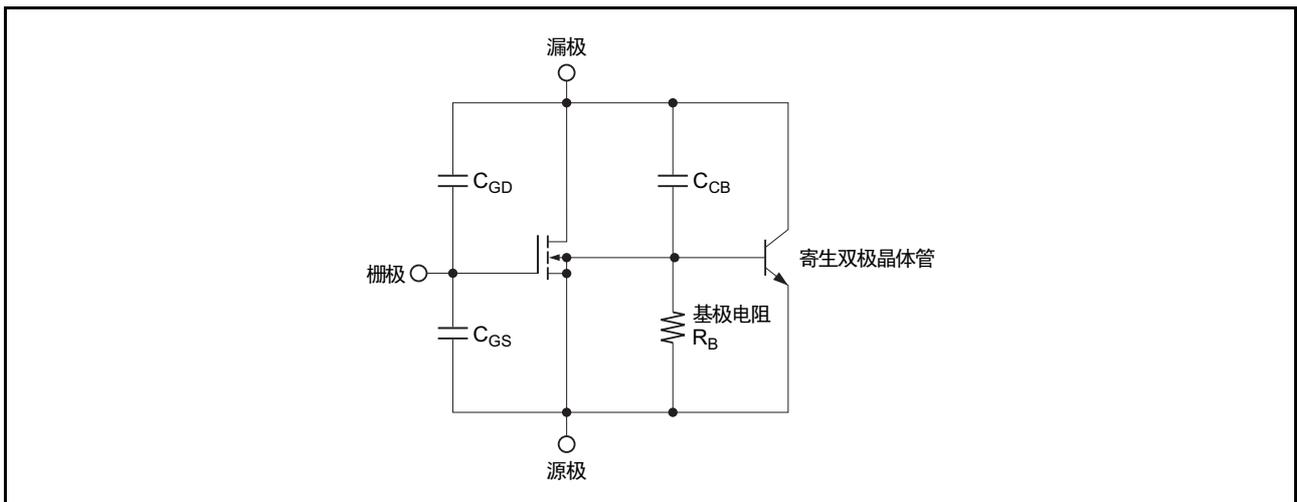


图 4.84 功率 MOS FET 的等效电路

## (2) 评价方法

评价电路图及其工作波形如图 4.85 和图 4.86 所示。如果在断开时栅极电压  $V_{GS}$  不超过阈电压，流过电感  $L$  的漏极电流  $I_D$  就减少，漏极电压  $V_{DS}$  迅速上升。如果该电压达到  $V_{DSX(SUS)}$ ，功率 MOS FET 就发生雪崩击穿，漏极电压固定。积蓄在电感  $L$  的能量变成热能，在功率 MOS FET 内被消耗。如上所示，雪崩耐量表示不破坏功率 MOS FET 而能消耗积蓄在电感  $L$  的能量的能力。

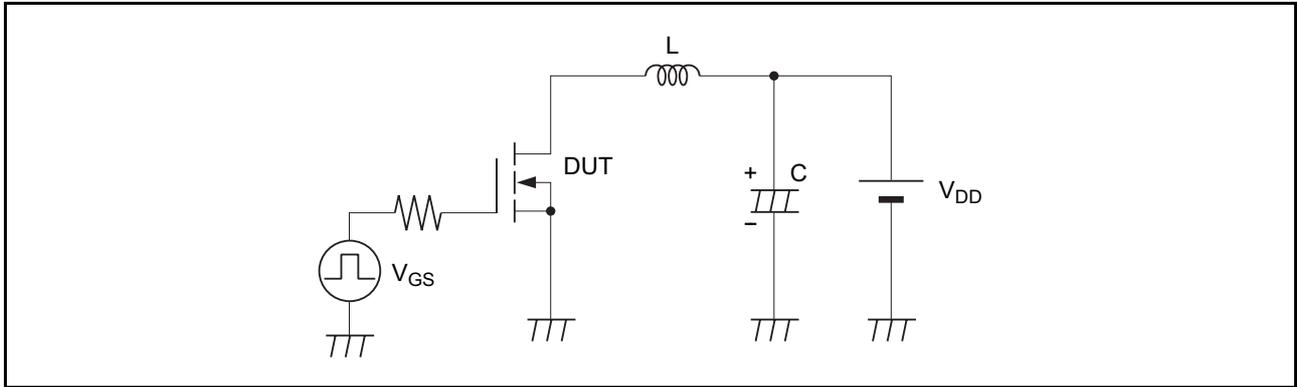


图 4.85 雪崩耐量的评价电路

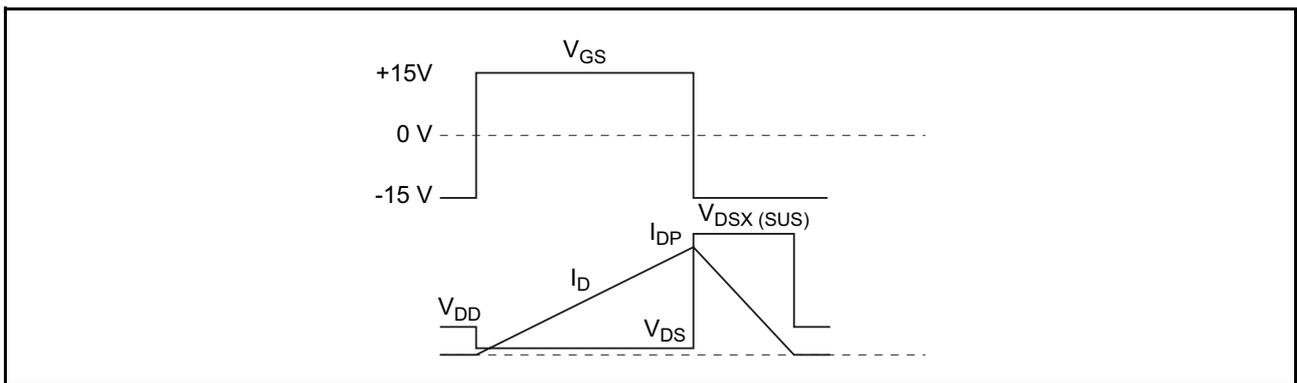


图 4.86 雪崩的工作波形

## (3) 栅氧化膜的静电破坏

功率 MOS FET 是 MOS 结构的功率元件，如果给栅电极外加静电或者过电压，就有可能破坏器件。为了防止破坏，内置了栅极保护元件。但是，因为高耐压和大容量为主流的 DMOS 结构的纵型功率 MOS FET 产生结构上的电寄生效果，所以内置 PN 接合的保护元件非常困难。因此，通过使用在绝缘膜上形成的多晶硅元件来提高耐量（参照图 4.87）。

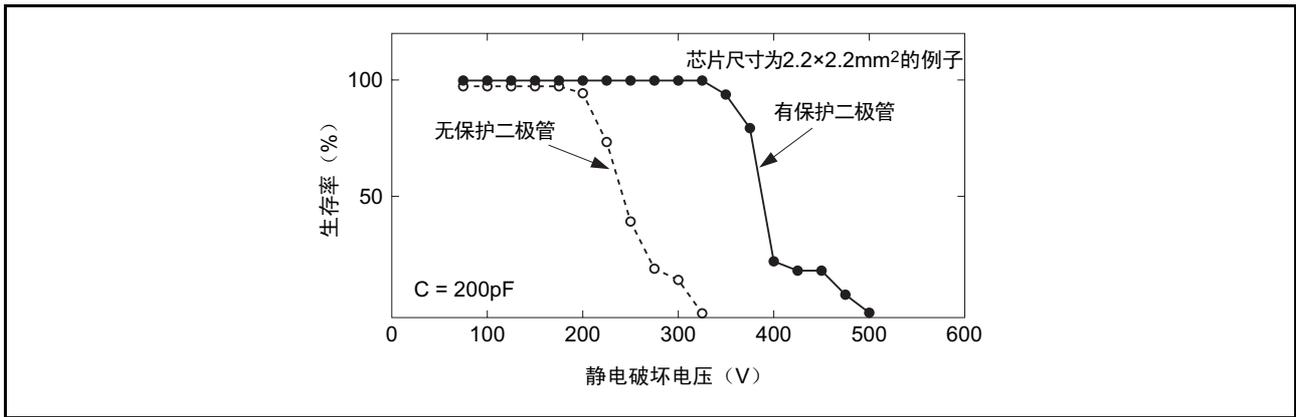


图 4.87 栅氧化膜的静电破坏强度

(4) 安装时驱动电压下降的破坏

一般在安装时，因栅极驱动电压（除 4V 的低电压驱动产品以外，通常需要约 10V）的下降，器件进入有源工作区（图 4.88），导致超过安装条件（因放热条件而不同）下的 ASO（安全工作区）而出现破坏的现象。此时，需要检查栅极电压是否因过负载、电源接通和电源变动等而过度下降。

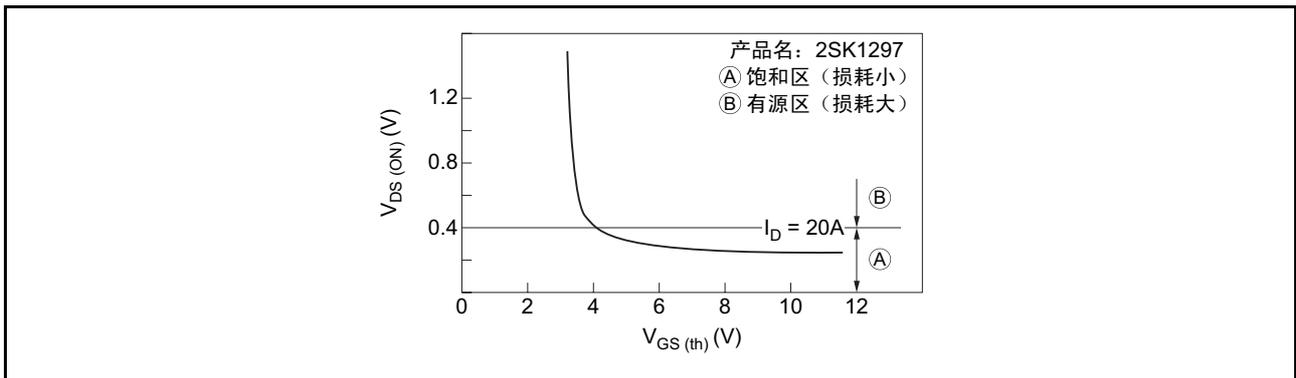


图 4.88 安装时的  $V_{ds(ON)} - V_{gs(th)}$  特性

## 参考文献

- (1) R.H.Dennard et al; " Design of Ion-Implanted MOSFET's with Very Small Physical Dimensions " IEEE Journal of Solid State Circuits SC9, pp.256-268, 1974
- (2) (財) 日本電子部品信頼性センター : LSIの故障モデル式と加速寿命試験に関する調査研究成果報告、R-2-RS-02 (1990)
- (3) (財) 日本電子部品信頼性センター : 半導体集積回路におけるインプロセス信頼性技術に関する調査研究成果報告書、R-6-RS-02 (1995)
- (4) E.Wu et al.; " Polarity-Dependent Oxide Breakdown of NFET Devices for Ultra-Thin Gate " Proc 2002. IEEE IRPS pp.60–72
- (5) John S. Suehle et al.; " Field and Temperature Acceleration of Time-Dependent Dielectric Breakdown in Intrinsic Thin SiO<sub>2</sub> "Proc 1994. IEEE IRPS pp.120–125
- (6) H.Satake et al. ; "Impact of TDDB Distribution Function on Lifetime Estimation in Ultra-Thin Gate Oxides" , SSDM, Sendai, pp.248–249, 2000
- (7) T.H.Ning; "Hot-carrier emission currents in n-channel IGFET's, " Int. Election device Meet. Tech, Dig., pp.144–147, 1977
- (8) E.Takeda, H.Kume, Y.Nakagome and S.Asai; " An As-P (n+n-) double diffused drain MOSFET for VLSIs," 1982 Symp. on VLSI Tech. Dig., pp.40–41, Sep. 1982
- (9) A.Toriumi, M.Yoshimi and K.Taniguchi;"A Study of gate current and reliability in ultra-thin gate oxide MOSFET's," 1985 Symp. on VLSI Technology, Tech, Dig., pp.110–111, May, Kobe.
- (10) S.Tam, F.C.Hsu, P.K.Ko, C.Hu and R.S.Muller;"Hot-Electron induced excess carriers in MOSFET's," IEEE Electron Device Letters, vol. EDL-3, No.12, Dec.1982
- (11) Y.Nakagome, E.Takeda, H.Kume and S.Asai;"New Observation of hot-carrier injection phenomena," Jpn. J. Appl. Phys. vol. 22, Supplement 22–1, pp.99–102, 1983
- (12) T.H.Ning, C.M.Osburn and H.N.Yu;"Emission Probability of hot-electron from silicon into silicon dioxide", J.Appl. Phys., pp.286–293, vol. 48, 1977
- (13) E.Li et al; "Hot Carrier Induced Degradation in Deep Submicron MOSFETs at 100?", Proc 2000. IEEE IRPS pp.103–107
- (14) P.Su et al; "Excess Hot-Carrier Currents in SOI MOSFETs and Its Implications", Proc 2002. IEEE IRPS pp.93–97
- (15) H.Aono, E.Murakami et al., " NBT induced Hot Carrier(HC) Effect:Positive Feedback Mechanism in p-MOSFET's Degradation " Proc 2002. IEEE IRPS pp.79–85
- (16) J.H.Stathis et al., " Broad Energy Distribution of NBTI-Induced Interface States in P-MOSFETs with Ultra-Thin Nitrided Oxide " Proc 2004. IEEE IRPS pp.1–7
- (17) V.Huard et al., " Evidence for Hydrogen-Related Defects during NBTI Stress in p-MOSFETs " Proc 2003. IEEE IRPS pp.178–182
- (18) J.S.Lee et al., " Hydrogen-Related Extrinsic Oxide Trap Generation in Thin Gate Oxide Film during Negative-Bias Temperature Instability Stress" Proc 2004. IEEE IRPS pp.685–686
- (19) H.Aono, E.Murakami et al., " Modeling of NBTI Degradation and Its Impact on Electric Field Dependence of the Lifetime " Proc 2004. IEEE IRPS pp.23–27

- (20) K.Jeppson and C.Stenssen, " Negative bias stress of MOS devices at high electric fields and degradation of MOS devices ", J. App. Phys., vol48, p2004, 1977.
- (21) Huard and M.Denais, " Hole Trapping Effect on Methodology for DC and AC Negative Bias Temperature Instability Measurements in pMOS Transistors ", Proc 2004. IEEE IRPS pp.40—45
- (22) G.Chen et al., " Dynamic NBTI of PMOS Transistors and its Impact on Device Lifetime ", Proc 2003. IEEE IRPS pp.196—202
- (23) S.S.Tan et al., " A New Waveform-Dependent Lifetime Model for Dynamic NBTI in PMOS Transistor ", Proc 2004. IEEE IRPS pp.35—39
- (24) J.R.Black; "Physics of Electrmigration" Proc. 1974 IEEE IRPS pp.142—159
- (25) J.R.Black; "Electromigration-A brief survey and some recent results" IEEE, ED-4, (1969) pp.338—347
- (26) 松本、岩崎、沢田、大槻：“エレクトロマイグレーションによるAl薄膜の断線故障(2)”、第5回信頼性・保全性シンポジウム, pp. 393 (1975).
- (27) 松本、高野、岩崎、西岡、大槻：“エレクトロマイグレーションによるAl薄膜の断線故障”、第4回日科技連信頼性・保全性シンポジウム、pp. 391 (1974).
- (28) 榎原敏之、市来勉、宮川高志：“Wafer Level Reliability (WLR) 技術を用いた短期Electromigration (EM) 評価手法の有効性確認”、第35回日科技連信頼性・保全性シンポジウム、pp.29—32 (2005)
- (29) J. Klema, R.Pyle and E. Domangue:“Reliability Implications of Nitrogen Contamination during Deposition of Sputtered Aluminum/Silicon Metal Films”,The 22nd Annual Proc. of International Reliability Physics Symp., pp. 1-5 (1984).
- (30) J. Curry, G. Fitzgibbon, Y. Guan, R. Muollo, G. Nelson and A. Thomas:“New Failure Mechanisms in Sputtered Aluminum-Silicon Films”, The 22nd Annual Proc. of International Reliability Physics Symp., pp. 6-8 (1984).
- (31) S.Mayumi, T.Umemoto, M.Shishino, H.Nanatsue, S.Ueda and M.Inoue:“The Effect of Cu Addition to Al-Si Interconnects on Stress Induced Open-Circuits Failures”, The 25th Annual Proc. of International Reliability Physics Symp., pp.15-21 (1987).
- (32) 西久保、尾上、宮本、牧、松本:“Al薄膜配線のエレクトロ/ストレスマイグレーション故障”、第19回日科技連信頼性・保全性シンポジウム, p. 255 (1989).
- (33) E.T.Ogawa et al., " Stress-Induced Voiding Under Vias Connected To Wide Cu Metal Leads " Proc. 2002 IEEE IRPS pp.312—321
- (34) A.V.Glasow et al., " The Influence of Te SiN Cap Process on The Electromigration and Stressvoiding Performance of Dual Damascene Cu Interconnects " Proc. 2003 IEEE IRPS pp.146—150
- (35) K.Y.Y.Doong et al., " Stress-induced Voiding and Its Geometry Dependency Characterization " Proc. 2003 IEEE IRPS pp.156—160
- (36) C.J.Zhai et al., " Stress Modeling of Cu/Low-k BEOL-Application to Stress Migration " Proc. 2004 IEEE IRPS pp.234—239
- (37) T.C.May, et al; "A new physical mechanism for soft errors in Dynamic RAMs," Proc. 1978 IEEE IRPS pp.33—40
- (38) S.Yamamoto et al., " Neutron-Induced Soft error in Logic Devices Using Quasi-Mono energetic Neutron Beam " Proc. 2004 IEEE IRPS pp.305—309

- (39) S.Okikawa, M.Sakimoto, M.Tanaka, T.Sato, T.Toya, Y.Hara,“Stress Analysis of Passivation Film Crack for Plastic Molded LSI Caused by Thermal Stress”, Proc. of ISTFA, p.275 (1983)
- (40) 田中政樹、尾崎浩、小山眞一郎、“LSIの耐温度サイクル性改善の歴史とそのデータが示す信頼性試験のあるべき姿”、第31回日科技連信頼性・保全性シンポジウム報文集、2001年7月、pp.107-112
- (41) 平成14年度経済産業省重点分野研究開発委託費成果報告書、“基準認証研究開発事業高密度実装における新接合技術の信頼性評価方法の標準化”、電子情報技術産業協会、2003年5月、pp.76-99
- (42) Kolesar, S. C. :“Principle of Corrosion”,The 12th Annual Proc. of International Reliability Physics Symp., pp. 155 (1974).
- (43) 岩森、溝口、西岡、河津、大槻：“プラスチックモールドICの耐湿性へのバイアス印加条件の影響”、電子通信学会総会全国大会講演論文集、講演番号406、(1978).
- (44) 岩森、溝口、西岡、河津、大槻：“プラスチック封止ICの耐湿性評価と試験方法”、第8回日科技連信頼性・保全性シンポジウム、pp. 71 (1978).
- (45) W. M. Paulson and R. W. Kirk:“The Effects of Phosphorus-Doped Passivation Glass on the Corrosion of Aluminum”,The 12th Annual Proc. of International Reliability Physics Symp., p. 172 (1974).
- (46) D. S .Peck and C. H. Zierdt:“Temperature-Humidity Acceleration of Metal-Electrolysis in Semiconductor Devices”, The 11th Annual Proc. of International Reliability Physics Symp., p. 146 (1973).
- (47) F. N. Sinnadurai:“The Accelerated Aging of Plastic Encapsulated Semiconductor Devices in Environment Containing A High Vapor Pressure of Water”,Microelectronics and Reliability, vol.13, p. 23 (1974).
- (48) N. Licoudes:“Practical Uses of Accelerated Testing”,The 13th Annual Proc. of International Reliability Physics Symp., p. 257 (1975).
- (49) J. L. Flood:“Reliability Aspects of Plastic Encapsulated Integrated Circuits, The 10th Annual Proc. Of International Reliability Physics Symp., p. 95 (1972).
- (50) 田中政樹、小路隆夫、木本良輔、川窪浩、石垣公久；“表面実装LSIのウェーブ・ソルダリングに対する耐熱性問題と新試験方法の検討”、RCJ第3回電子デバイス信頼性シンポジウム、pp.21-26、1993
- (51) 岡田幸二、小路隆夫、田中政樹；“表面実装LSIの熱ストレスから見たはんだ付け方法の体系化”、第26回日科技連信頼性・保全性シンポジウム報文集、pp.39-44、1996
- (52) 鈴木明、村上元、崎元正教；“半田付実装からみたフラットパッケージICの高信頼化”、第14回日科技連信頼性・保全性シンポジウム報文集、pp.303-306、1984
- (53) 田中政樹、崎元正教、西邦彦；“非破壊検査による面実装形パッケージのリフロー耐熱性評価法”、月刊 Semiconductor World 1987 8月号、pp.90-96
- (54) 田中政樹、崎元正教、小西秀明、西邦彦、大塚憲一、吉田亨；“面実装形パッケージのリフロー耐熱性評価方法の検討”、第18回日科技連信頼性・保全性シンポジウム報文集、pp.165-172、1988
- (55) 西邦彦、安生一郎、尾形正次、北野誠、吉田亨；“面実装形パッケージのリフロー時クラックメカニズムの解析と対策”、第18回日科技連信頼性・保全性シンポジウム報文集、pp.173-178、1988
- (56) K. Kitano, A. Nishimura, S. Kawai, K. Nishi; "Analysis of Package Cracking During Reflow Soldering Process", Proc. 1988 IEEE IRPS, pp.90-95

- (57) Y. Orii, O. Suzuki, A. Nakanishi, K. Takahashi, R. Kimoto, T. Nishita, M. Tanaka, M. Sakimoto ; "An Advanced Evaluation Method of Soldering Heat Resistance for Ultra Thin Plastic Encapsulated LSIs", 1991 ISTFA, pp.213 – 220
- (58) 田中政樹、崎元正教、石田大士、折井豊、西田隆文；“超薄型表面実装LSIのはんだ耐熱性評価方法の検討”、第22回日科技連信頼性・保全性シンポジウム報文集、pp.155–160、1992
- (59) 田中政樹、崎元正教、西邦彦、大塚憲一；“表面実装型LSIのハンダ付け、耐熱性の評価手法が確立”日経エレクトロニクスNo.516、pp.143–165、1990
- (60) M.Tanaka, M.Sakimoto, S.Okikawa, T.Yoshida, M.Mutoh, Y.Oki, Y.Orii,:"A Novel Method of Evaluating Moisture Resistance of Soldered Plastic Encapsulated LSI by a New Ultrasonic Inspection System", Proc. of ISTFA, pp.173-177, 1986
- (61) 野中寿夫、沖川進；“超音波探査映像システムの開発”、電子情報通信学会R86–68、pp.31–36、1987
- (62) M. J. Middendorf, T. Hausken ; "Observed Physical Effects and Failure Analysis of EOS/ESD on MOS Devices", 1984 ISTFA Proc., pp.205–213
- (63) D. C. Wunsch ; "The Application of Electrical Overstress Models to Gate Protective Networks", IEEE 16th Annual Proceedings Reliability Physics April 1978 pp.47–55.
- (64) 村崎憲雄；“改訂版エレクトロニクス・システムの静電気障害対策資料集”、1982、(株)第一インターナショナル発行。
- (65) “半導体デバイスの静電気破壊現象とその評価方法に関する調査研究成果報告書”、日本電子部品信頼性センター、1985
- (66) D. C. Wunsch and R. R. bell ; "Determination of Threshold Failure Levels of Semiconductor Diodes and Transistors due to Pulse Voltages", IEEE Trans. Nuclear Science Vol. NS-15 No.6 Dec 1968 pp.244–259
- (67) P. R. Bossard, R. G. Chemelli, B. A. Unger ; "ESD Damage From Triboelectrically Charged IC Pins", 1980 EOS/ESD Symposium Proc., pp.17–22
- (68) B. A. Unger, "Electrostatic Discharge of Semiconductor Devices", IEEE 19th Annual Proceedings Reliability Physics pp.193–199 1981
- (69) M. Tanaka, H. Konishi and K. Ando ; "A New Electrostatic Discharge Test Method for Charged Device Model", 1989 ISTFA Proc., pp.177–182
- (70) M. Tanaka, M. Sakimoto, I. Nishimae, K. Ando ; "An Advanced ESD Test Method for Charged Device Model", EOS/ESD Symposium 1992, pp.76–87
- (71) M. Tanaka, K. Okada, M. Sakimoto ; "Clarification of Ultra-high-speed Electrostatic Discharge & Unification of Discharge Model", EOS/ESD Symposium 1994, pp.170–181
- (72) 田中政樹、岡田幸二、崎元正教；“変位電流をともなうLSIの静電破壊現象”、第3回RCJ EOS/ESDシンポジウム、pp.21–28、1993
- (73) 田中政樹；“デバイスの各静電破壊試験と実際の静電気放電現象の相関性についての考察”、第7回RCJ EOS/ESDシンポジウム、pp.163-170、1997
- (74) 福田保裕、大槻紀雄；“ICパッケージに帯電した静電気がICを破壊”、日経エレクトロニクス、1984. 4.23

## 第 5 章 半导体器件的故障分析

### 5.1 故障分析的必要性

故障分析是在通过调查故障产品明确故障机理并迅速准确地反馈给设计和工艺阶段时所必需的。由于市场对器件可靠性的要求越来越高，而且器件的高集成化和大规模化正在迅猛发展，所以对故障分析要求有先进的技术。

为了确保器件的可靠性，通常从设计和工艺的开发阶段开始内建可靠性。但是，因为在制造工序和实际使用中无法避免故障的发生，所以必须迅速地实施故障分析并制定对策，以防止故障的重复发生。

半导体器件有超过 100 个晶片组装工艺的加工工序，所使用的材料部件多种多样，而且器件的使用环境也很复杂，因此对于故障分析，要求在设计和工艺等方面具有丰富的知识。

### 5.2 什么是故障分析

当根据故障判断标准判断出对象器件已丧失基本功能时，就开始进行故障分析。从完全老化到功能下降，故障所包含的范围非常广。最近，由于电子设备系统变得非常复杂，不只是部件故障，而且经常因整个系统匹配不良而发生故障。因此在进行故障分析时，如果不充分地考虑以上事项，就会因得出错误结论而看错改善活动的方向。

故障分析是指通过仔细斟酌故障内容，明确故障机理，运用恰当的电气、物理和化学分析技术解明故障原因。在进行实际的故障分析时，需要在着手分析操作之前尽可能详细地调查故障发生时的状况，准确地把握故障内容，并且还需要对特性值的变化内容、故障发生的经过、使用环境、应力条件、实际设备上的问题以及人为的错误等进行分析。通过充分调查这些问题，在某种程度上推定故障模式和故障机理非常重要，并以此为基础决定最佳的分析方法和步骤。如果不充分地进行故障分析，就有可能因错选了分析方法并损坏了贵重的分析样品而无法查明故障原因。另外，在进行故障分析时，比较故障产品和良品也是尽快解决问题的突破口。

故障分析的方法和步骤取决于上述故障的发生状况，一般按照图 5.1 所示的步骤实施。对于故障产品，首先检查封装的外观，然后评价电特性并将故障模式进行分类。其次，按照故障模式，在分析封装内部和芯片内部后，用光学显微镜或者电子显微镜（SEM:Scanning Electron Microscope）观察故障位置（物理分析）。最后，通过综合判断，确定故障机理并制定对策。

### 5.3 故障分析的步骤

以故障分析的一般步骤（图 5.1）为例说明其详细内容。

#### 5.3.1 故障状况的调查

有关发生故障时的状况，对以下项目进行调查：

1. 批次的确认（生产日期、库存期间（保管环境））
2. 发生故障的场所和时间（发生的制造过程、使用场所等、发生日期）
3. 故障产品的履历（晶片组装工艺中的处理条件、交货日期、验收检查的结果和条件、部件安装或者组装工序的条件、以前调查的故障内容）
4. 使用条件（工作条件、热应力和机械应力、使用条件（室内/室外、温度、湿度和环境空气）、发生故障的时间）
5. 缺陷内容（特性老化、完全故障、间歇故障、故障率、批次的特点）

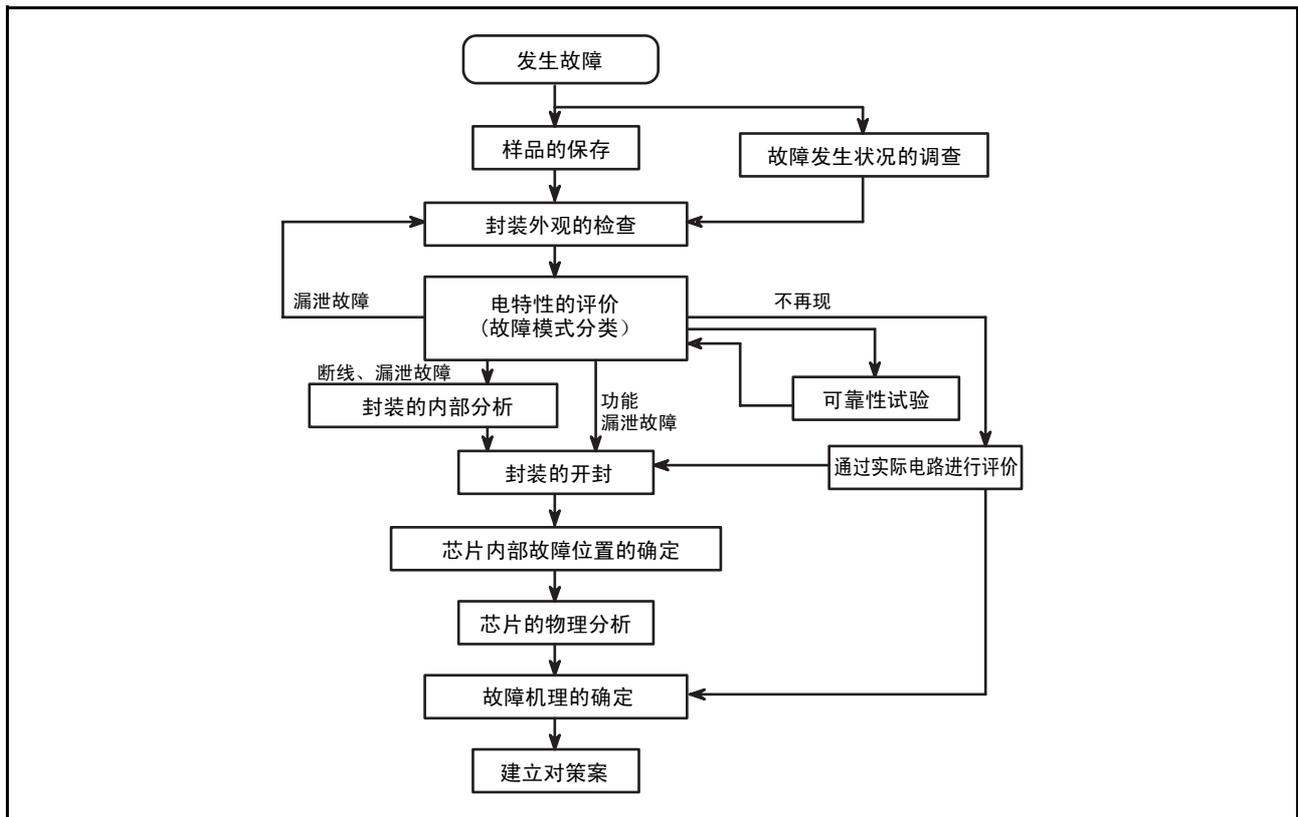


图 5.1 故障分析的步骤

### 5.3.2 样品的保存

在器件有机械损伤或者环境腐蚀等情况下，需要确认在开始分析前是否保持了故障状态，因此需要预先用照片等记录样品的最初外观。在保存样品时，必须注意温度和湿度等环境，防止电破坏的发生和机械损伤的恶化等。对于微小样品，使用处理夹具和固定工具等。

### 5.3.3 封装外观的检查

目测外部状态非常重要，它能为以后的分析提供许多有用的信息。首先用肉眼观察整个样品，认真把握与良品的差异，然后用 4 ~ 80 倍左右的立体显微镜观察细微部位。在用立体显微镜观察时，要从各个方向调节照明角度，使之最能看清细微部位。另外，根据需要，可以将高倍率的光学显微镜放大到 50 ~ 2000 倍，找出异常位置。在需要对断面、异物附着、晶须、变色、迁移等进行详细观察时，使用扫描电子显微镜（SEM）；在需要进行元素分析以及采集大量样品时，使用原子吸光法等；对于在微小区域中很难采集异物的样品，使用电子探针微量分析（EPMA:Electron Probe Micro Analysis）。

以下说明外观检查的要点。

#### (1) 尘埃

金属及其氧化物和附着的灰尘，表示此器件有可能在炼铁厂或者发电厂等非常严酷的环境下使用过，这也是特性老化的原因之一。

#### (2) 污染

有时因水分、油脂、助焊剂和各种喷雾液体（绝缘材料等）的残留污垢而引起接触不良和泄漏不良。

### (3) 引脚变色

为了提高焊接性和耐腐蚀性，通常给半导体器件的引脚框架镀膜。镀膜变色是由加热产生的氧化或者硫化等引起的变色以及质地缺陷、不完全的前期处理和镀膜缺陷等引起的变色。

### (4) 应力腐蚀引起的引脚断裂

如果将因外部应力和剩余应力而受到拉伸应力的 Cu-Zn 合金和多种铜合金置于氨气、胺酸、高温高湿等环境下，有可能发生引脚断裂。使用 SEM 能判断出断裂面形状和晶界状态等。

### (5) 引脚的机械损伤

破坏模式因外部形状、负荷和环境等而有所不同。有冲击破坏、重复施加应力产生的疲劳破坏、长时间固定应力产生的蠕变破坏。另外，在塑性变形前有裂纹急剧扩大而造成的脆性破坏，而在塑性变形后有裂纹缓慢扩大而造成的延性破坏，所以需要充分研究引起损伤的过程。出现在裂纹面和断裂面的波纹是机械疲劳的表现，此断裂面如果呈现盘形或者棘爪形，则表示应力集中在此位置。

### (6) 封装裂纹

裂纹会引起外部湿气的侵入。密封的玻璃裂纹不容易发现，必须充分注意观察。荧光浸透液对于检查微小的裂纹很有效。

### (7) 金属迁移

如果在高温高湿的环境下外加电压，绝缘材料表面和内部的金属离子就会从正极移动到负极，并在负极被还原析出，有可能引起电极间的短路。使用金属显微镜和 EPMA 等对调查这种现象有效。

## 5.3.4 电特性的评价

### (1) 使用 LSI 测试设备进行评价

通过用于设计评价的测试程序等评价故障样品的详细电特性。如图 5.1 所示，基于电特性评价的结果，将故障模式进行分类并推定故障机理来决定以后的分析方法。因为电特性评价能使从故障发生状况推定的故障机理详细化和高精度化，所以能决定以后的有效分析方法。

存储器 LSI 有时能根据此评价结果确定芯片上的具体故障位置，因此电特性的详细评价极其重要。

### (2) DC 特性评价

DC 特性评价是指使用波形记录器、微量电流计和示波器等调查芯片 DC 特性的试验。在实际的 LSI 内部，由于芯片内部的等效电路中存在没有标绘的寄生二极管等，所以未必只有等效电路才会流过电流，因此最好边比较好的芯片的特性边进行试验。

### (3) 逻辑 / 故障模拟分析

如果在通过 LSI 测试设备或者 DC 特性评价等试验进行功能测试时判断为故障，就根据功能测试的内容分析来推定芯片内部的故障模块，并且根据电压、温度和频率等测试条件的故障状况推定故障模式。活用这些信息并通过逻辑模拟或者故障模拟环境来高精度地推定故障位置的逻辑功能部位，一般称为故障诊断。通过故障诊断将故障定位在芯片内部的 10 个栅元（10 cells）或者 10 个网格（10 nets）左右，提高故障的定位精度。故障诊断有 4 种类型：使用故障模拟器的故障辞典法、路径跟踪型诊断法、导向探针诊断法、IDDQ 测试诊断法 (1)(2)(3)(4)(5)。IDDQ 测试是指利用在完全 CMOS 构造中电源系统没有 DC 通道这一特点，通过测量工作静止状态下的电流值来判断正常或者故障的方法。IEEE 定义为 Quiescent power supply current in MOS circuits，是 CMOS 发明以来有历史性的测试方法。

故障诊断的故障分析流程如图 5.2 所示。故障诊断流程大致分为功能测试不良和电流系统（DC/IDDQ）测试不良。对于功能测试不良，实施使用故障模拟的故障诊断，并通过 EB 测试 /LVP/TRE 分析等的工作分析

进行故障定位。对于电流系统测试不良，实施发光分析 /OBIRCH 分析等的静态分析（有关这些故障的定位，请参照“5.3.6 芯片内部故障位置的确定”）。

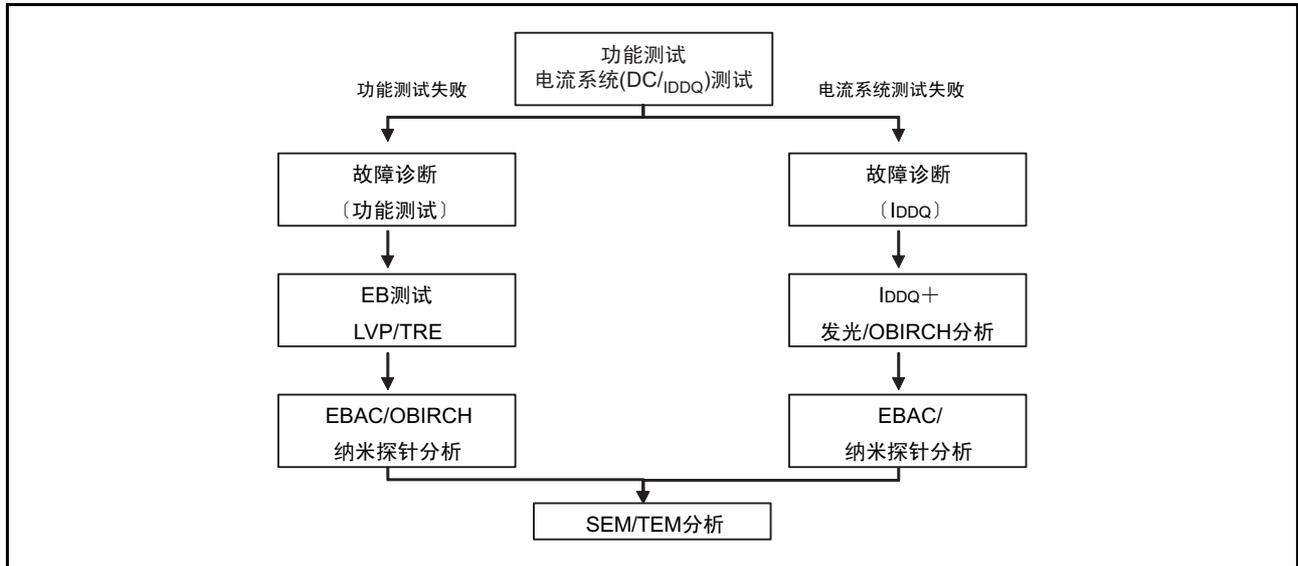


图 5.2 故障诊断的分析流程

瑞萨公司目前实施的用于功能测试不良和电流系统测试不良（IDDQ 测试不良）的故障诊断概要分别如图 5.3 和图 5.4 所示。功能测试不良的故障诊断需要对每个不良器件进行逻辑分析和建立故障辞典等，所以需要分析时间。但是，当其他公司的不良品等只在使用环境中发生误动作时，对于再现客户系统的运行来确定故障位置，这种方法是有效和必需的。因为预先建立了 IDDQ 测试不良的故障诊断所需的故障辞典，所以故障诊断的处理速度很快，也不需要进行逻辑功能分析。IDDQ 测试不良的故障诊断也适用于硬件分析装置，和功能测试不良的故障诊断相比，具有能在短时间内进行故障定位的优点。

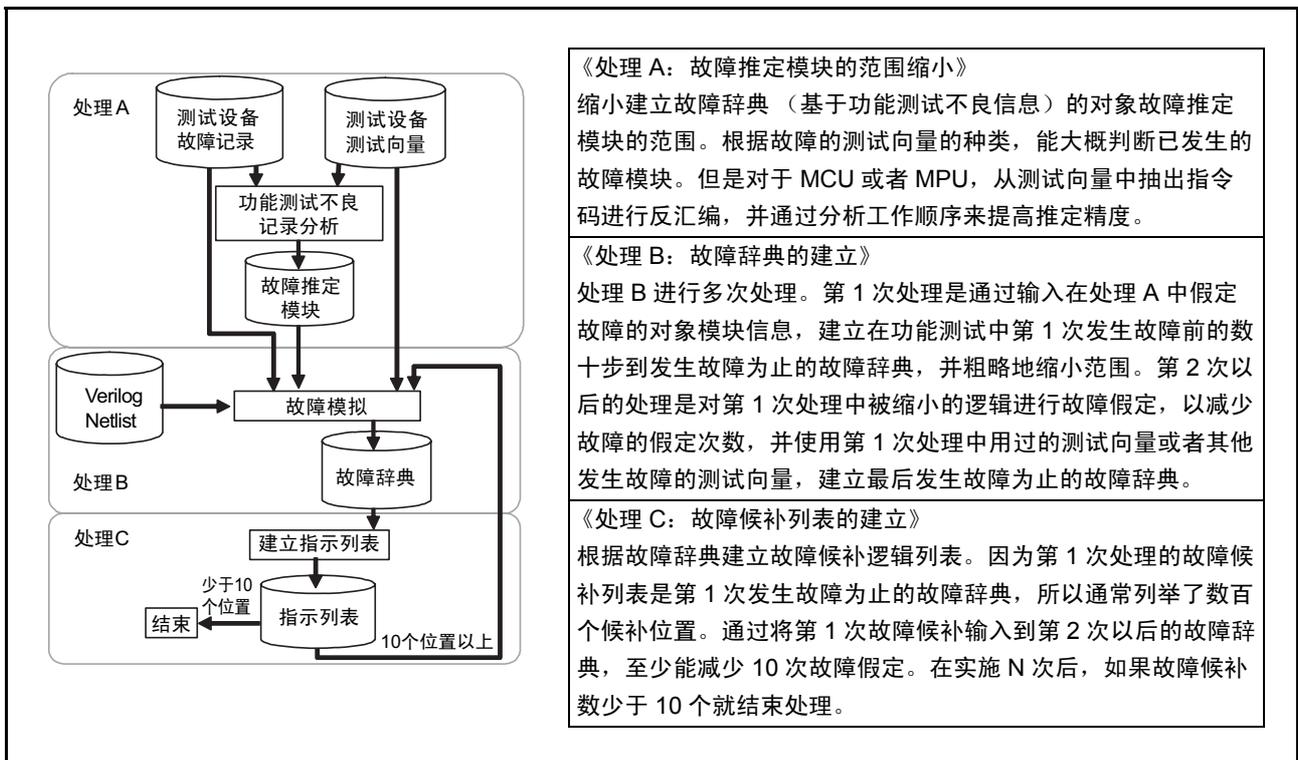


图 5.3 功能测试不良的故障诊断流程

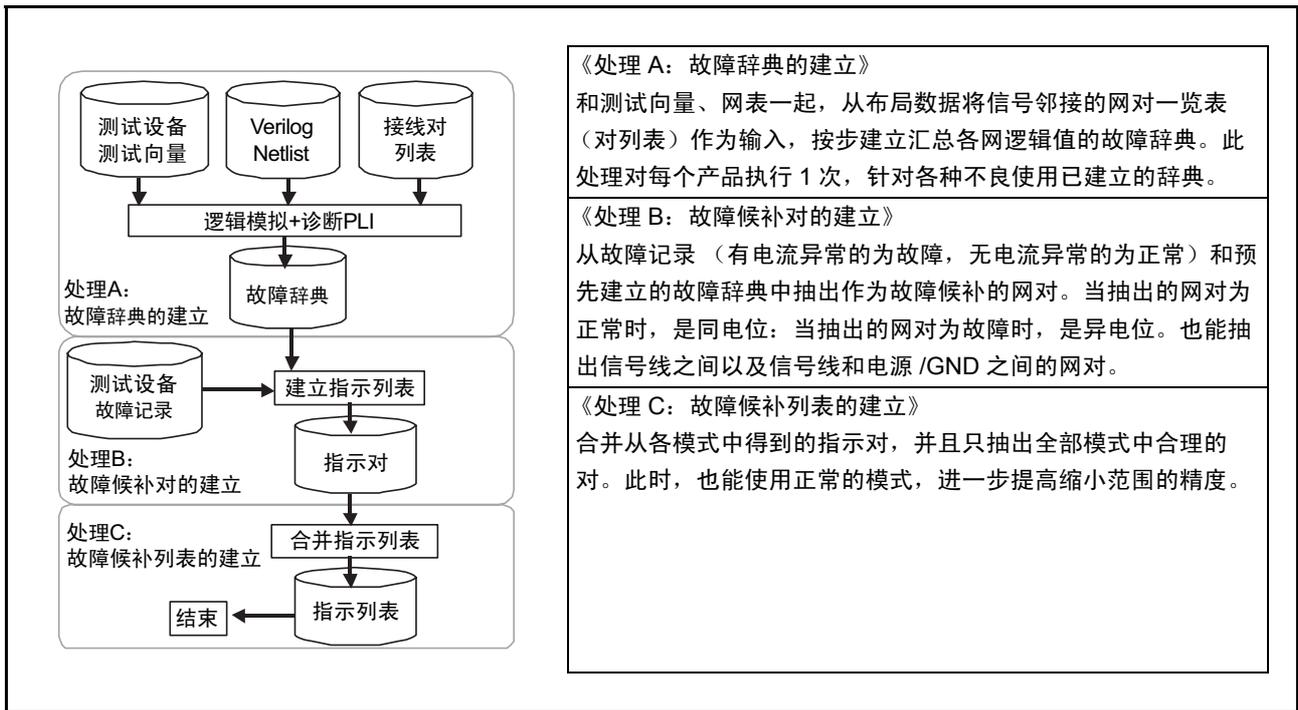


图 5.4 电流系统测试不良的故障诊断流程

#### (4) 使用实际的设备进行故障再现试验

在上述试验中，当判断产品为良品时，需要通过实际的设备进行再现试验。因为在各种试验中有可能不能完全模拟故障发生时的状况而无法再现故障，或者有可能因器件使用中出现的问題（例如，电路常数和噪声等引起的误动作）而发生故障。根据故障内容实施这些试验时有可能引起二次破坏，因此必须特别注意。

### 5.3.5 封装的内部分析

#### (1) 非破坏性内部分析

在不开封的情况下进行封装内部分析的方法有 X 射线透视、红外线观察和超声波探查。X 射线的穿透率因材质和厚度而不同（原子量越小穿透率越高），因此透过 X 射线的强度差形成的 X 射线图像，可用于观察封装内部异物的有无、接合线的断线以及环路异常、树脂塑模内部和芯片粘合部的气孔、剥离等封装内部的状态（图 5.5）。

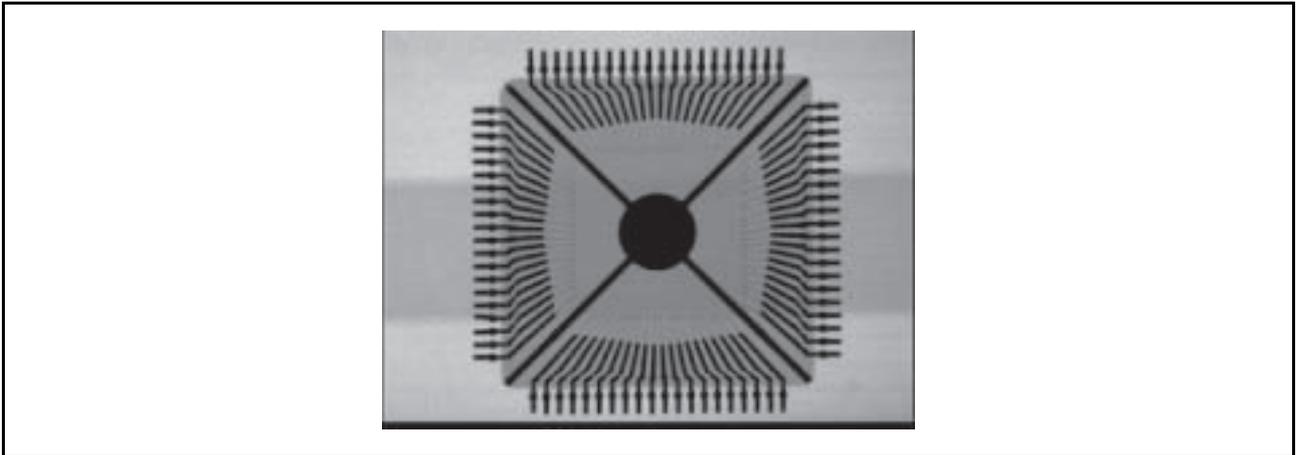


图 5.5 通过 X 射线观察封装内部的例子

红外线透过硅，碰到金属和树脂会反射。在树脂塑模的器件中，当使用溶剂消除树脂后观察芯片表面时，因为溶剂同时消除了杂质和接线等，所以有时很难确定故障原因。通过从背面研磨封装，使硅面露出并用红外线照射，能在不造成损伤的情况下，观察芯片表面的金属线和压焊垫的异常<sup>(5)</sup>。

如果存在异物的边界，超声波就被分为反射波和透射波。反射波的强度和相位变化取决于异物的声阻抗（当声阻抗由大变小时，相位发生反转）。

如果将树脂塑模的器件置于水中，用超声波照射封装表面，就会从封装表面、芯片表面和引脚表面接连不断地返回反射波，但是在边界面有空气层存在的位置，反射强度和波形的相位将发生很大的变化。利用这一原理，能知道封装内所产生的气孔、剥离和裂纹的位置以及发生的状况（图 5.6）<sup>(6)</sup>。

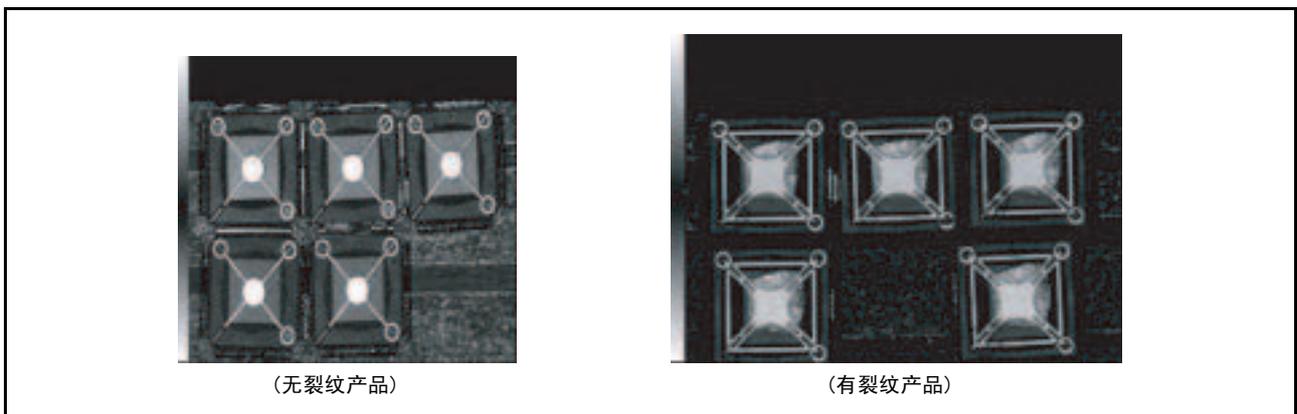


图 5.6 通过超声波探查观察封装的内部裂纹

## (2) 封入气体的分析

如果认为金属和陶瓷型等封装的故障由芯片表面的污染引起，就需要在封装内开孔，调查封入气体的成分和浓度。

## (3) 气密性的评价

在金属和陶瓷型等封装内，封入干燥空气和氮气，与外部隔断。如果封装内有水分，芯片表面的杂质离子就很容易活动，使器件的特性老化，引起 Al 布线腐蚀。因此，要将封入气体的水分量控制在数百 ppm 以下并最大地限制气体的泄漏量。一般有 2 种调查气密性的方法：一种是用示踪气体（氦）检测微小泄漏，另一种是用碳氟化合物检测总泄漏。

使用氦示踪气体的泄漏检测器检测  $10^{-8}$  到  $10^{-9}$  atm · ml/s 范围内的微小泄漏，对于读取  $10^{-9}$  atm · ml/s 以下的泄漏数据有足够的灵敏度。

在泄漏量比较多的  $10^{-3}$  到  $10^{-5}$  atm · ml/s 范围内，使用碳氟化合物检测总泄漏。在  $10^{-5}$  atm · ml/s 以下的情况下，需要减压容器或者加压容器。

使用这些方法能检测到封装的小裂纹、蜡材或者焊料的气孔、焊接边缘的针孔等密封部的异常。

## 5.3.6 芯片内部故障位置的确定

### (1) 概要

在芯片的故障分析中，首先使用故障隔离技术确定芯片内部的故障位置，然后对确定的故障位置实施形状观察和组成分析等物理分析，确定故障原因。

故障隔离使用电子束测试、LVP、发光 / 发热分析、OBIC、OBIRCH 等方法。因为这些方法将电子束照射到芯片表面并且检测从芯片表面发出的光等，所以芯片必须封在封装中并露出其表面，而且需要分解封装并消除芯片的涂膜等前期处理。

芯片故障有几种，对应不同的芯片故障使用不同的故障隔离技术。对于输出逻辑和期待值不同的功能故障，主要使用电子束测试和 LVP；对于电源电流增加等泄漏故障，主要使用发光分析法和 OBIRCH 法。最近，用上述方法在某种程度上缩小故障位置的范围后，通过使用能直接检测微小电路部电特性的纳米探针技术等，能更精确地确定故障位置。

### (2) 封装的开封方法

#### (a) 金属封装

用小型车床研磨（按切管的要领）金属封装的顶端，或者用锉刀锉到即将开孔前（用金属剪刀能剪开的厚度），然后开部分小孔，插入剪刀剪开小孔。必须十分注意：任何情况下都不能将金属粉留在封装内部，同时也不能损伤内部引脚和硅片。

#### (b) 陶瓷封装

很难用化学药品溶解陶瓷，所以只能用机械方法。必须从陶瓷接合部和低熔点玻璃粘合物等比较容易切开的位置，用钳子慎重地剪开，以免造成陶瓷内部的缺陷。

#### (c) 塑料封装

对于塑料封装，有溶剂溶解法和等离子体干式法。通常使用发烟硝酸溶液来溶解环氧树脂型塑封，但是最近也使用发烟硫酸。因为这些方法会产生有毒气体，所以必须使用排气装置并考虑废液处理。使用市场上出售的封装开孔器或者预先用钻头开孔，然后将发烟硝酸等滴入小孔，只在芯片区打开窗口。此时必须注意：不能使器件产生电破坏。等离子体干式拆开法与溶剂溶解法相比，为保持芯片表面的状态而需要花费很长的刻蚀时间。

### (3) 芯片涂膜的消除

使用的材料大致分为硅树脂和聚酰亚胺树脂。用 Uresolve Plus（商品名）消除硅树脂，用 PIQ Etchant（商品名）消除聚酰亚胺树脂。因为在拆开塑封时，一般使用的发烟硝酸也能消除聚酰亚胺树脂，所以在溶解塑封的同时，树脂塑模也几乎全被消除。

### (4) 故障隔离

#### (a) 机械测试

将细金属针接触芯片内部的接线，测量内部接线的电位波形，这是自古以来一直被使用的方法。为了使金属针接触到接线，接线需要露在芯片表面，所以一般通过等离子体处理来消除钝化膜。另外，用 RIE（Reactive Ion Etching）能在保留上层接线的状态下消除层间绝缘膜，并且也能测量下层接线<sup>(8)</sup>。但是因为消除绝缘膜会使接线间的电容降低，有可能出现无法再现故障并且造成不能分析的状态。在此情况下，在芯片表面形成连接下层接线的钨垫，并用针接触钨垫，此方法能通过使用聚焦离子束（FIB：Focused Ion Beam，可进行绝缘膜的局部刻蚀和局部区域的钨膜堆积）得以实现<sup>(9)</sup>。

#### (b) 纳米探针分析法

纳米探针分析法是将尖端直径为亚微米的探针与任意的电极、接线或者接点接触来评价单一器件电特性（图 5.7）的技术。此技术能将不良位置限制在 TEM 能观察的水平，因而容易从物理上查明不良原因。此技术还能直接评价不良位置的电特性，给物理不良原因和不良症状的机理分析提供了重要的方针，不仅对开发不良和批量生产不良而且对客户侧的不良，也能提高分析的准确性，所以是非常有效的方法。主要规格如表 5.1 所示。

此技术是和日立制作所的中央研究所协同开发的实用化瑞萨独特技术（2004 年 11 月开始由 Hitachi High-Technologies Corporation 将产品投放市场），用 SEM 观察探针尖端和样品表面。整个纳米探针设备被置于真空箱内，并且具有用于迅速交换样品和探针的交换室以及为了在 SEM 图像中确定评价位置的 CAD 导航系统（图 5.8）。分析事例如图 5.9 所示，因为 SRAM 的 1 位由 6 个 MOS 构成，所以即使确定了不良位置，也不能实施 TEM 观察。在此例中，根据不良位置和附近的各 MOS 的特性来确定某个不良接点（C），因此能进行不良接点的 TEM 分析以及实施处理对策<sup>(10)(11)(12)(13)</sup>。

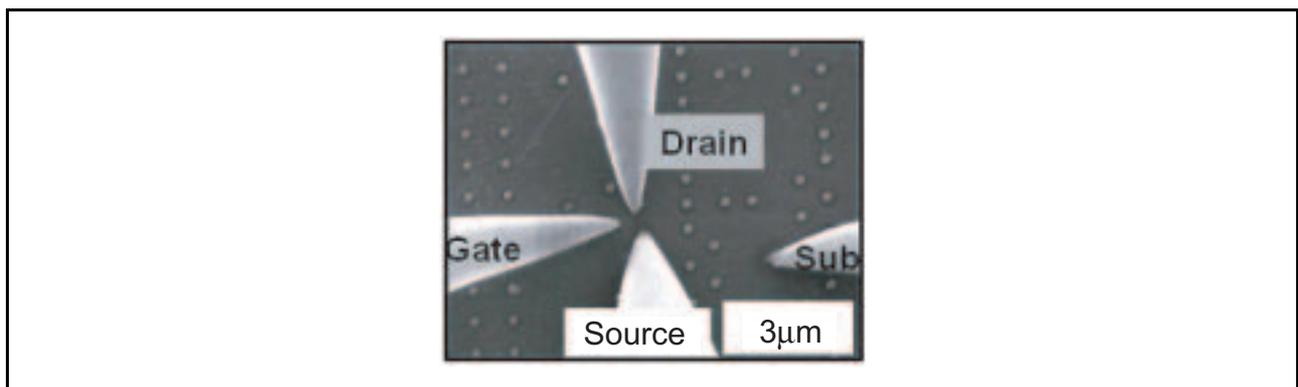


图 5.7 用纳米探针设备测量时的 SEM 图像

表 5.1 纳米探针设备的主要规格

评价对象	全部产品（65nm～）
探针数	最多 6 个
电流检测的下限	< 10 <sup>-14</sup> A

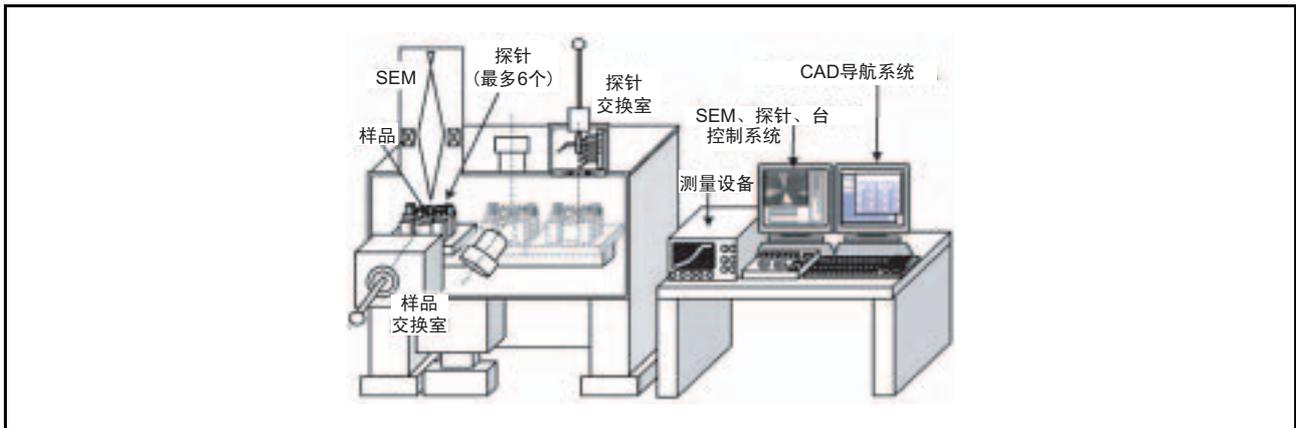


图 5.8 纳米探针设备（开发者：瑞萨）

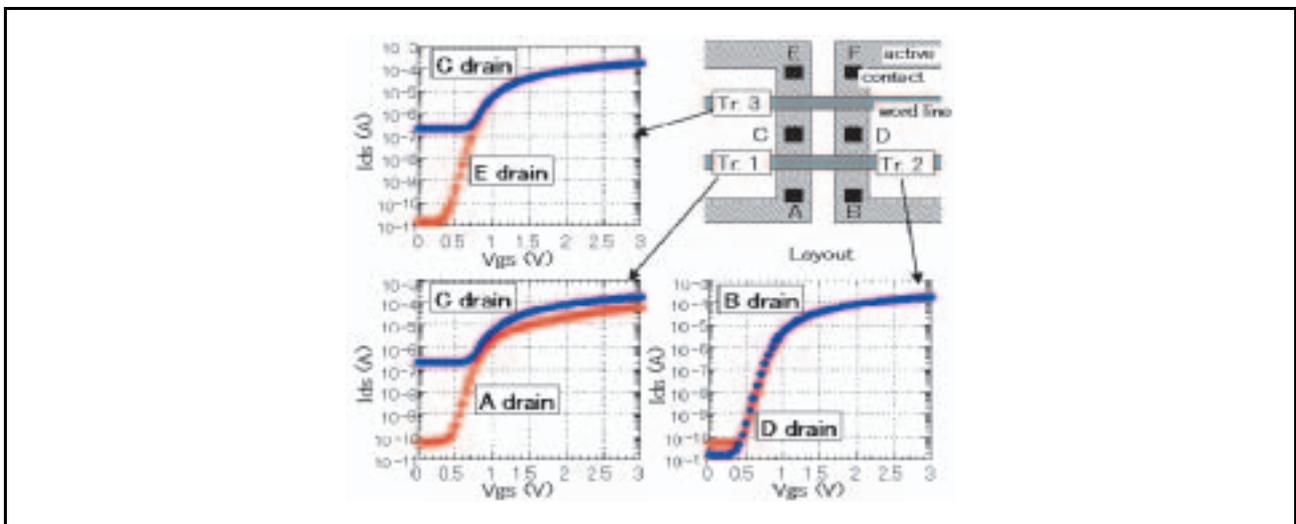


图 5.9 纳米探针设备的测量例子

### (c) 电子束测试

电子束测试方法是在通过 LSI 测试设备等使器件处于工作状态下，将直径约为  $0.1\mu\text{m}$  的电子束（EB）照射到芯片表面，非接触性地测量芯片内部接线的电位分布和电压波形<sup>(14)</sup>（图 5.10）。和以前的机械测试方法相比，电子束测试的操作容易并且是非接触性的，所以不仅能在无负荷和高阻抗状态下进行测试，还能高精度地测量波形时序等（频带  $\leq 7\text{GHz}$ ）。

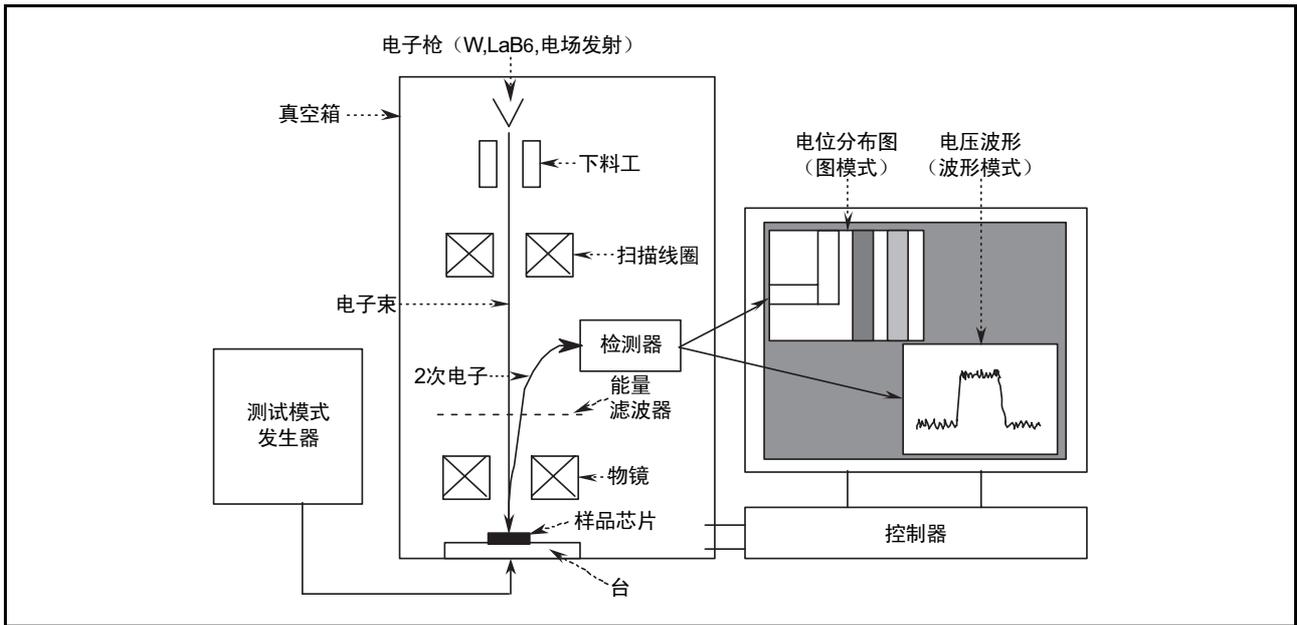


图 5.10 EB 测试设备的概要图

当电子束照射到芯片表面时，从负电位接线产生高能量的 2 次电子，从正电位产生低能量的 2 次电子。通过能量分析，检测到负电位的 2 次电子比正电子的 2 次电子多，产生图 5.11 所示的反差，所以能得知接线上的电位分布。另外，将脉冲电子束照射到接线上，边改变照射时序边检测电位信息，和采样示波器原理同样能得到如图 5.12 所示的电压（时序）波形。从电子束测试（EBT）得到的信息是波形等逻辑时序信息，为了确定故障位置，需要和期待值信息进行比较。在此，使用良好芯片和不良芯片的电位分布比较<sup>(15)</sup>、实测波形和逻辑模拟波形比较<sup>(16)</sup>等方法跟踪接线（节点），缩小故障位置的范围。近年来，为了适应大规模逻辑器件，必须灵活使用 CAD 导航工具（连接布局信息和网络信息，如图 5.13 所示），并且通过对应多层接线器件的 FIB（聚焦离子束）加工露出低层接线和芯片垫。而且在开发芯片背面的加工技术（机械研磨、激光和 FIB 等）的同时，探讨芯片背面的测量方法<sup>(17)(18)</sup>。

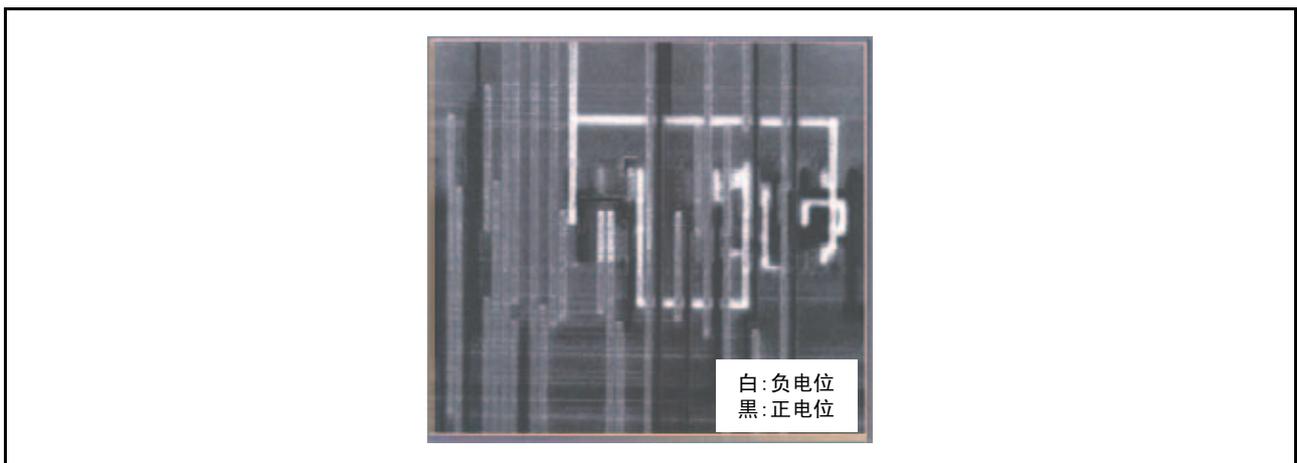


图 5.11 EBT 电位分布

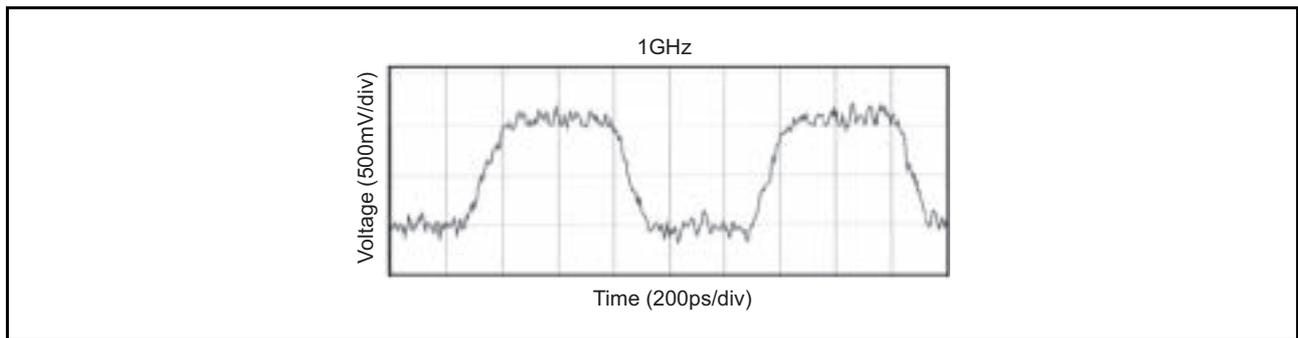


图 5.12 EBT 电压波形

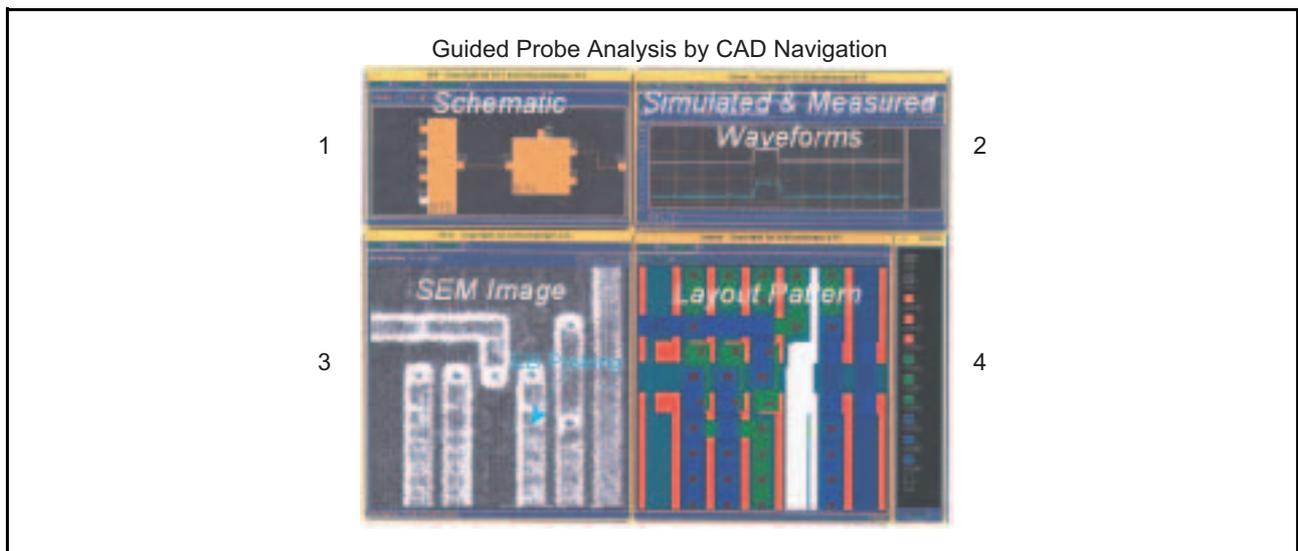


图 5.13 CAD 导航工具

#### (d) 激光电压测试和时间分解发光分析

此测试方法是对于电子束测试（EBT）无法进行波形测量的 Flip Chip 器件和多层接线器件，从芯片背面对芯片内部电路的电位波形和时序进行光学测量。和 EBT 一样，在通过 LSI 测试设备等使器件处于工作的状态下，能进行无负荷和高阻抗的测量，并且还能高精度地测量波形的时序等（频带 $\leq 9\text{GHz}$ ）。

- 激光电压测试（LVP）

将芯片背面抛光约  $100\mu\text{m}$  厚度后，通过将直径为  $0.5\sim 0.7\mu\text{m}$  的脉冲近红外激光束（波长为  $1064\text{nm}$ ）穿透 Si 衬底并照射到工作晶体管的扩散层（漏极）来检测反射光（图 5.14）。当 PN 接合需要电场时，带隙就退化，射入激光的吸收率提高而反射光强度变小（Franz-Keldysh 效果），并且因 PN 接合部的电位差引起的载流子密度变化，导致反射光产生相位差。通过检测此相位差和 Franz-Keldysh 效果引起的反射光强度的变化（对于时间轴），能非接触性地测量芯片内部晶体管扩散层的电位波形<sup>(19)(20)</sup>。使用激光扫描图像观察和测试图形（图 5.15），但是和 EBT 一样，得到的信息为波形等逻辑时序信息（图 5.16），为了确定故障位置，需要和期待值信息进行比较，并通过灵活使用 CAD 导航工具（连接布局信息和网络信息）来跟踪晶体管，缩小故障位置的范围。

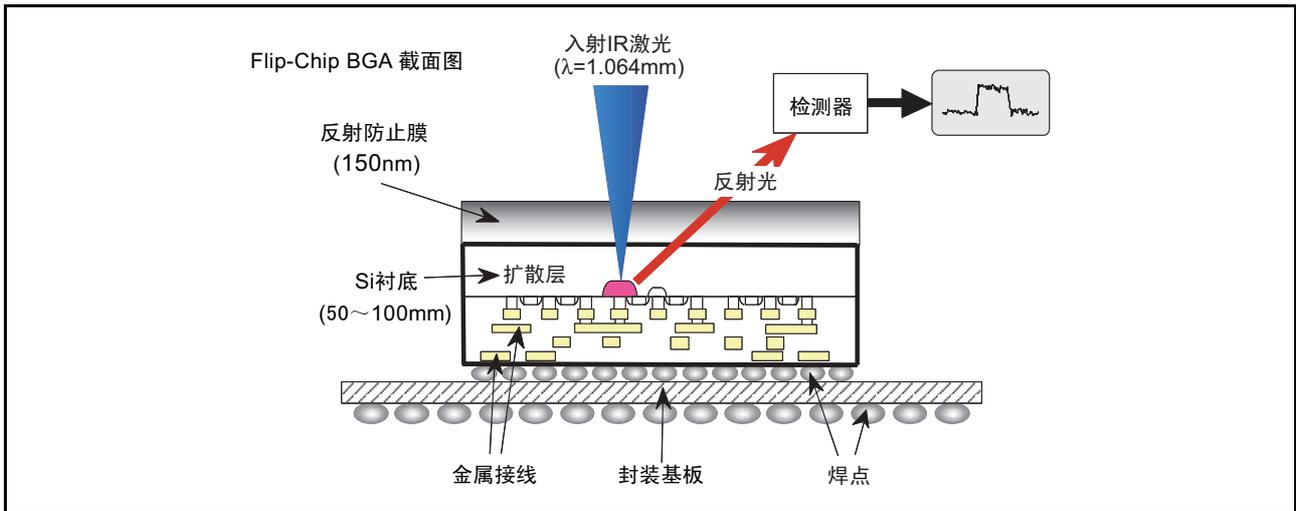


图 5.14 LVP 原理

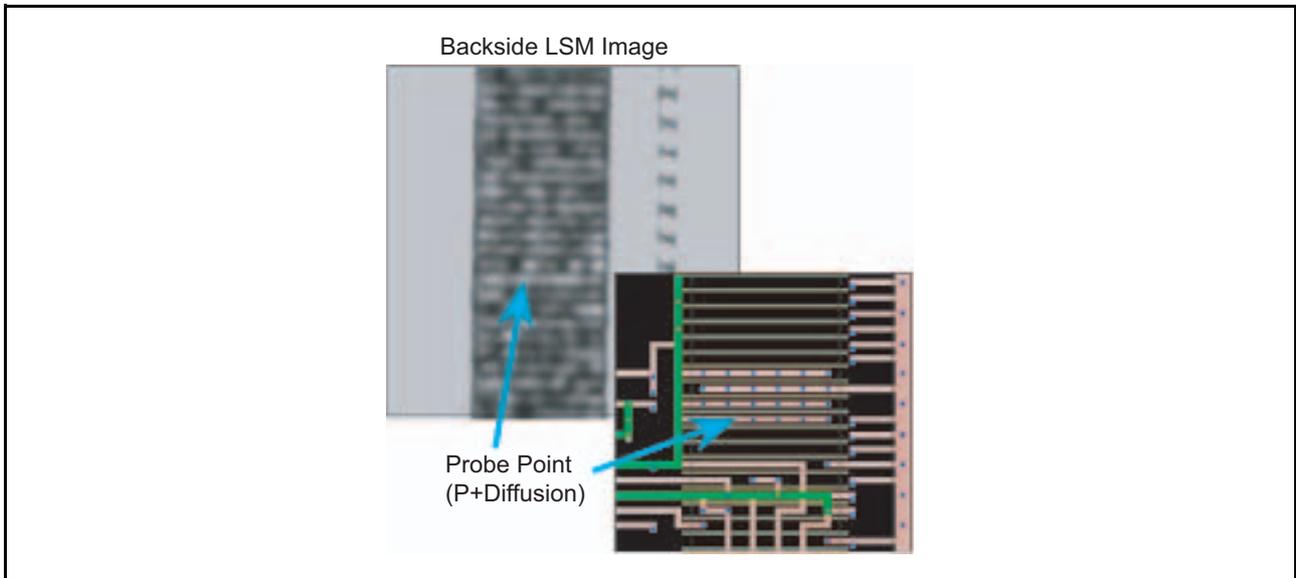


图 5.15 激光扫描图像和布局

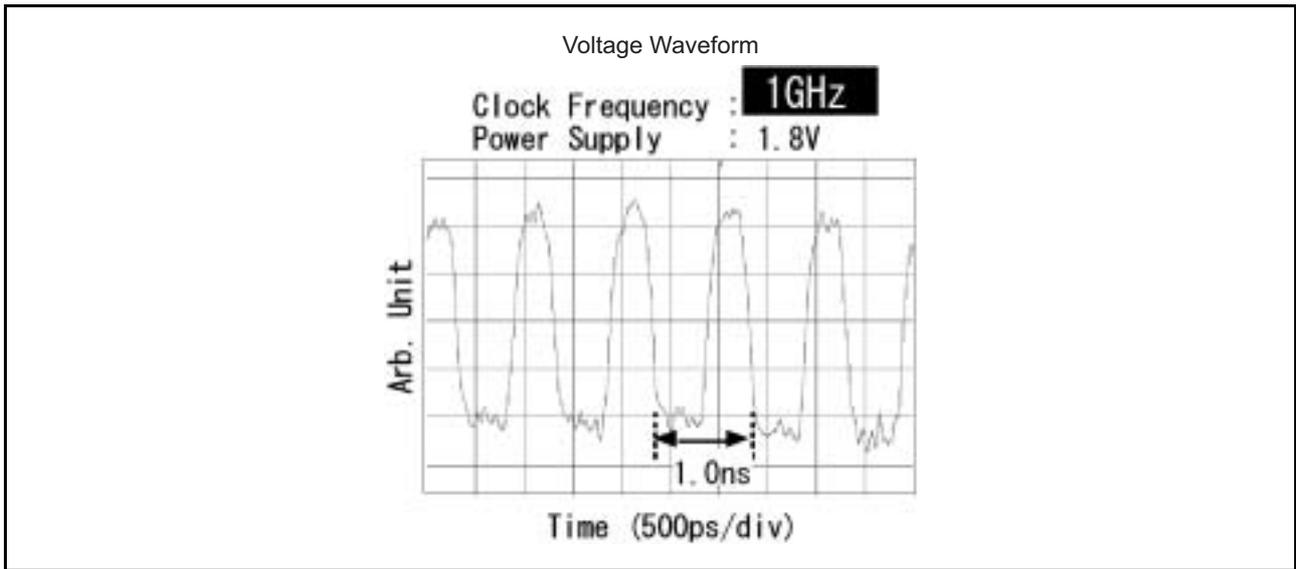


图 5.16 LVP 电位

- 时间分解发光分析 (TRE)

此方法在将芯片背面抛光约 100 $\mu\text{m}$  厚度后，以 ps 级捕捉从 Si 衬底背面转移到晶体管时（转移状态）所发生的微弱近红外发光现象来测量工作时序<sup>(21)</sup>（图 5.17）。用约 60% 量子效率的超灵敏时间分解红外相机捕捉从芯片背面漏出的微量光子，并根据 SIL（固体浸液透镜，NA=2.45）的聚光效果提高灵敏度和空间分辨率<sup>(22)</sup>（图 5.18）。得到的信息不是 EBT 或者 LVP 等的信号波形，而是转换为时间轴的发光强度，这是工作晶体管的时序信息。和 EBT、LVP 一样，为了确定故障位置，需要和期待值信息进行比较，并通过灵活使用 CAD 导航工具（连接布局信息和网络信息）来跟踪晶体管，缩小故障位置的范围。

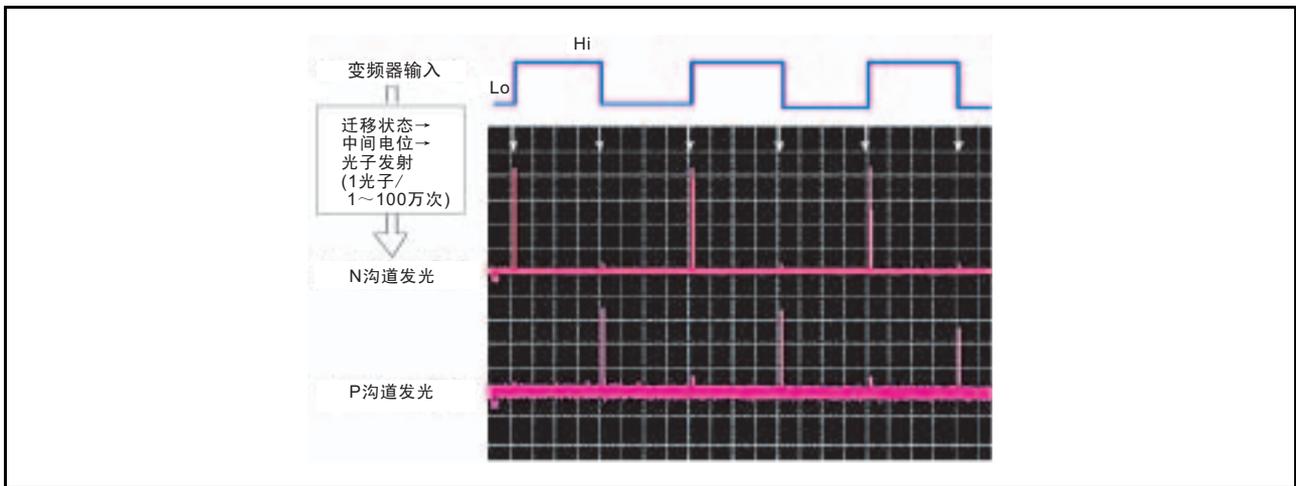


图 5.17 Nch/Pch 晶体管的 TRE 波形

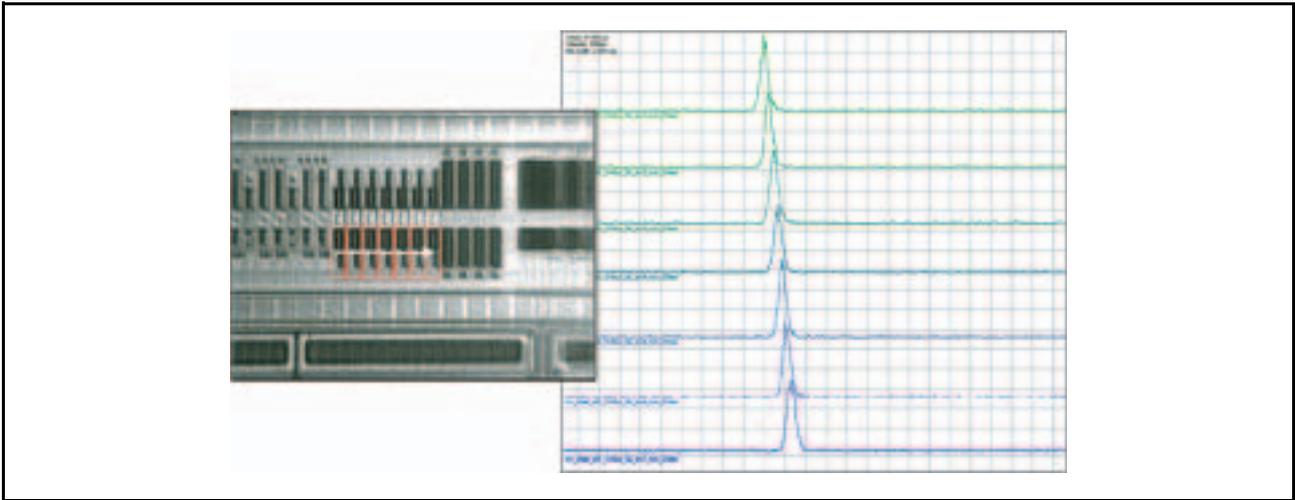


图 5.18 使用 SIL 的反相链 TRE 波形测量

(e) 发光分析

此技术是通过检测电流泄漏产生的极微弱的光，并捕捉该位置和强度形成的二维图像来确定故障位置。在进行光的检测时，使用能光子计数（测量光子数）的高灵敏度检测器，通过合成发光像和图像（光学反射像）能确定芯片上的发光位置（图 5.19）。在 Si 中电流泄漏引起的发光现象有 2 种：

1. 在晶体管沟道泄漏和PN接合泄漏时产生的高电场下，由热载流子的生成引起的发光
2. 如同CMOS的锁存效应现象一样，因在PN接合流过正向电流时产生载流子的重新结合引起的发光。

在绝缘膜中，高电场下的微等离子体生成会引起发光，栅极绝缘膜泄漏和金属接线间的微型短路等引起的发光属于这种类型。这些发光是对应泄漏位置电场的连续光，通常具有从可见光区延伸到近红外区的宽光谱分布（有关载流子重新结合引起的发光，在  $1\mu\text{m}$  波长附近（相当于 Si 的  $E_g$ ）有陡峰值的波长分布）<sup>(23)(24)(25)(26)</sup>。最近，由于金属接线的多层化，很难从芯片表面检测到发光。因此，随着对穿透 Si 衬底的近红外光（波长  $\geq 1\mu\text{m}$ ）具有高灵敏度的检测器的开发，开始普及从芯片背面的发光检测。由于晶片级发光检测的自动化，使故障位置的晶片映像化成为可能，成为提高成品率分析的重要手段（图 5.20）<sup>(27)</sup>。

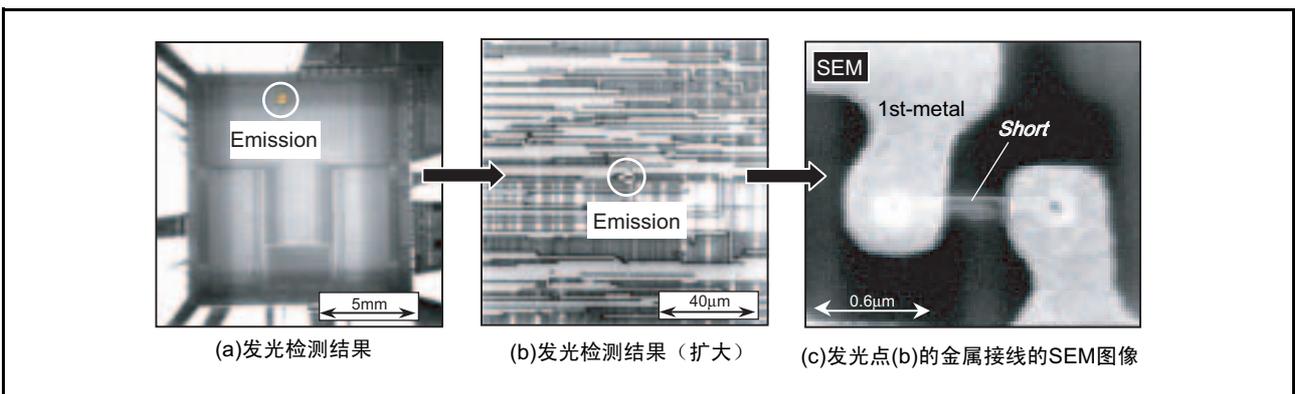


图 5.19 泄漏故障的发光检测和物理分析例子

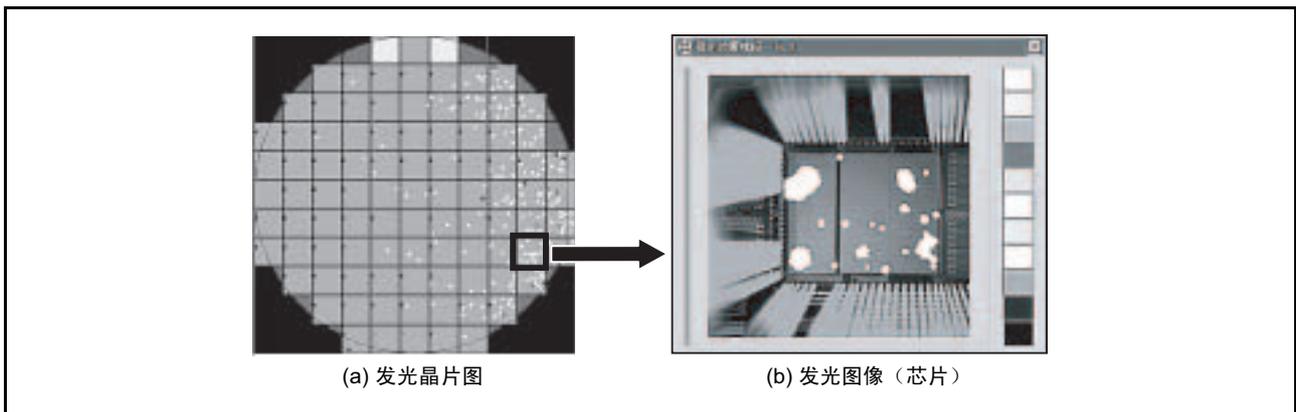
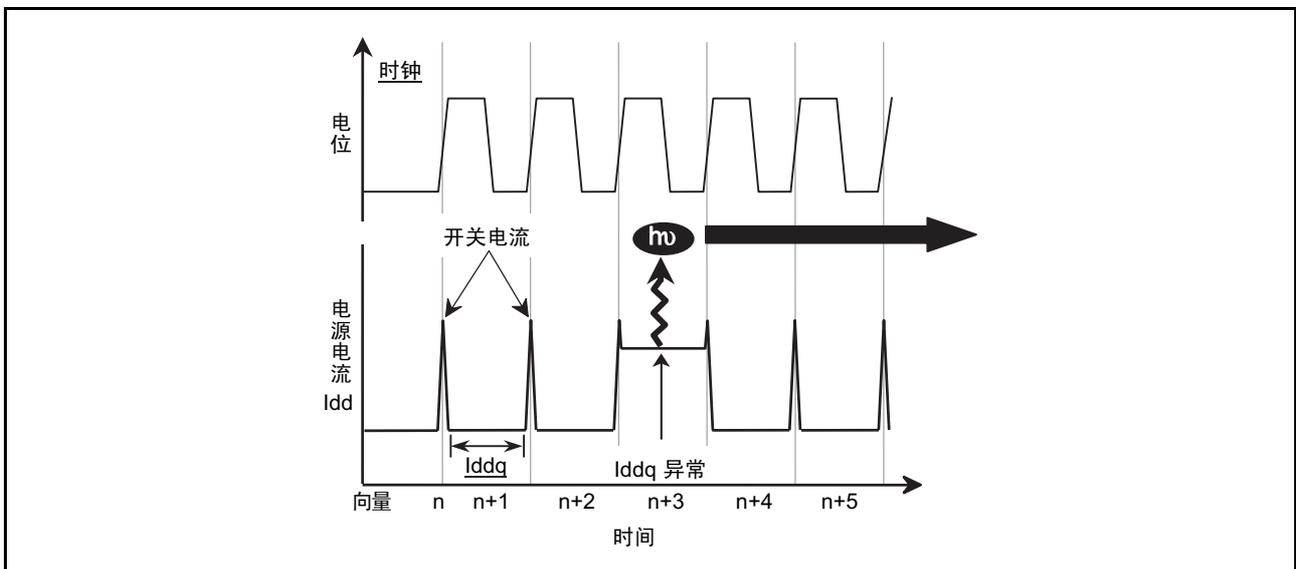


图 5.20 发光位置检测结果的分布示意例子

发光分析主要用于待机时电源电流（待机泄漏）等的静态电流泄漏故障的分析。通过结合器件的工作测试，对确定功能故障的位置也有效。每当与时钟信号同步更新测试向量时，芯片内部的逻辑状态就会发生变化。在内部逻辑状态转换的瞬间，电源电流  $I_{dd}$  增加，但是在开关工作期间的逻辑被固定的状态下，基本上没有电流流过（CMOS 电路）。当故障位置为激活的电位状态时， $I_{dd}$  就会增加。观测工作中的静态电流  $I_{ddq}$ （静止电源电流），在观测到异常的向量处停止时钟，并在保持内部逻辑的状态下能通过检测发光来确定故障位置<sup>(27)(28)(29)</sup>。确定逻辑器件故障位置的方法有：基于前述测试结果的软诊断方法（5.3.4(3)项）和通过电子束测试（5.3.6(4)(C)项）观测内部电位波形的方法。但是，利用此  $I_{ddq}$  的发光分析方法比较简便并且对多重故障和可观测性没有限制。

图 5.21 通过观测  $I_{ddq}$  抽出发光观测向量

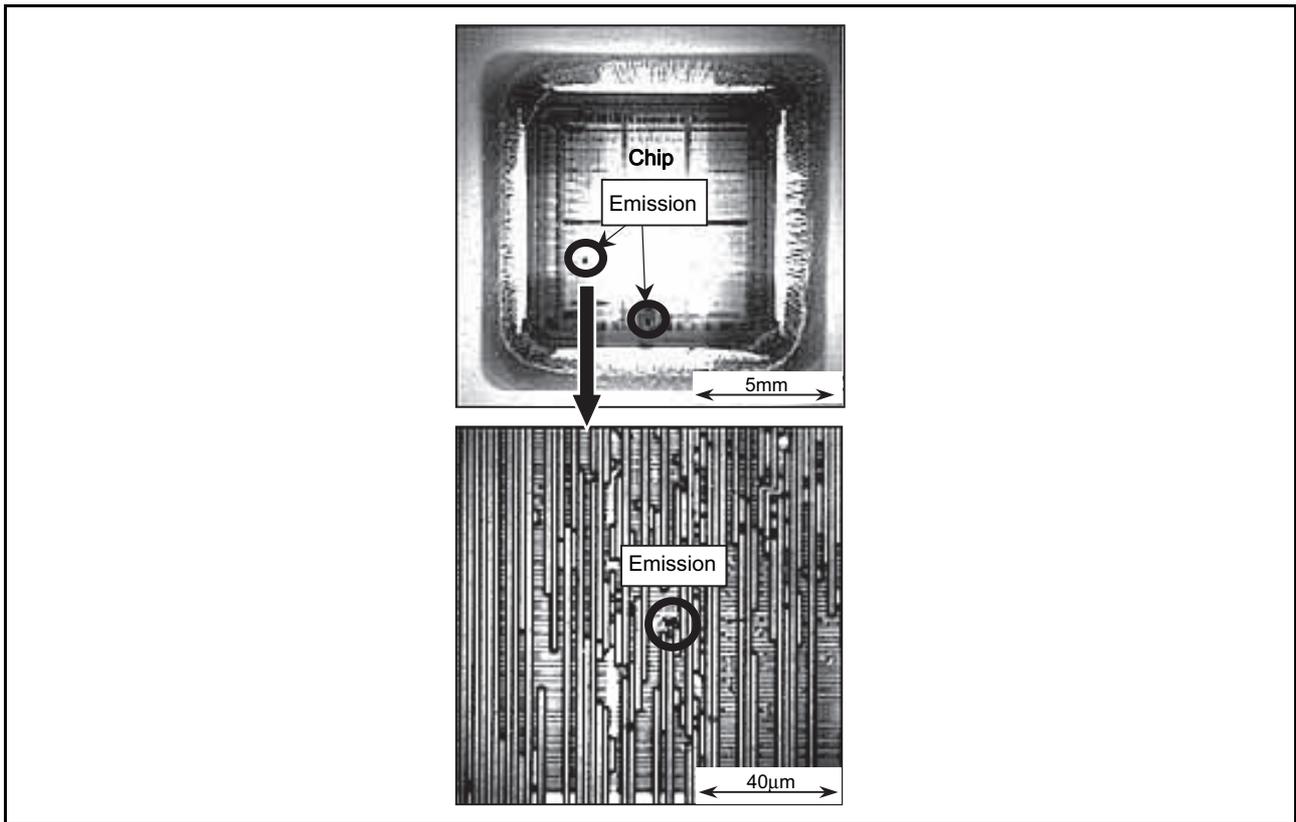


图 5.22 通过 Iddq+ 发光分析检测逻辑故障位置的例子

## (f) 发热分析

发热分析是确定芯片表面泄漏电流产生的发热位置的方法，通常使用液晶红外线放射温度计。当温度上升到相变温度时，液晶的光学性质从双折射性变为各向同性，用偏光显微镜能观察到此变化。将液晶涂在芯片表面后，如果给芯片外加电压，异常位置就会发热并能观察到热点（黑点）<sup>(30)(31)</sup>。红外线放射温度计是通过检测芯片表面射出的红外线（长波为  $3 \sim 5\mu\text{m}$ ）来检测异常发热位置的设备（图 5.23）。以前常用于检测安装电路板的异常位置，但是最近随着空间分辨率和检测灵敏度的提高，也用于检测芯片泄漏位置和测量铝布线 TEG（Test Element Group）的温度分布<sup>(27)</sup>等。

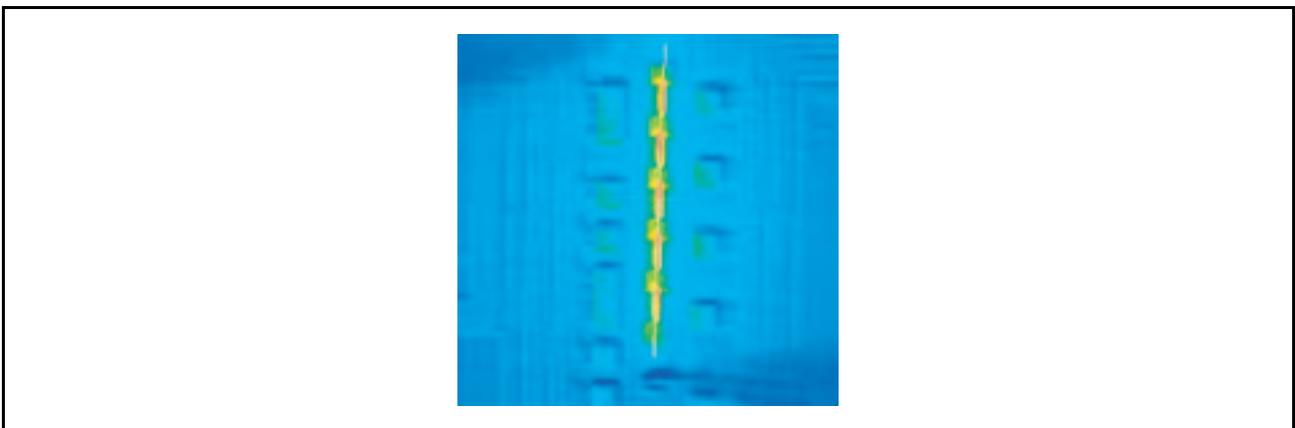


图 5.23 用红外线放射温度计观察温度分布

## (g) 用激光显微镜进行的分析

这是通过将激光照射到器件时产生的电流变化转换成图像来确定故障位置的技术。激光照射引发的物理现象有光激发效果和热效果，通过灵活使用这 2 种效果能检测不同的故障模式。使用光激发产生的光起电电流的 OBIC 分析（Optical Beam Induced Current），是利用起电电流受 Si 衬底中的晶体缺陷和内部电场影响这一特点，确定 PN 接合泄漏和栅氧化膜泄漏等的位置（图 5.24）。因为 OBIC 分析通过捕捉光起电电流的微小变化发现异常位置，所以不需要像发光分析那样给泄漏位置外加电场，但是在有电源电流变动的工作状态下不能进行 OBIC 分析，并且分析对象限制在 Si 衬底表面的附近。近几年来，作为确定金属接线和通孔的故障位置（高电阻的位置）的手段，利用激光照射产生的热效果的方法已得到确立和普及。最常用的方法有“OBIRCH 法”（Optical Beam Induced Resistance Change）<sup>(33)(34)(35)</sup>，它是利用激光照射的发热所产生的电阻变化因故障位置而不同这一特点。在气孔等高电阻位置，由于激光照射时的温度上升程度比其他位置大，所以电阻变化（增加）也大。通过捕捉此电阻变化（作为观测电流的变化）并且和激光束扫描同步进行亮度转换，能将故障位置图像化。此方法需要给故障位置外加电流，因为能看到流过电流的接线，所以也能作为泄漏电流路径（故障位置）的确定手段加以利用（图 5.25）。另外，也能通过直接检测极其微弱的光起电电流（激光照射时的发热所产生的热电效果）来确定故障位置<sup>(36)(37)(38)</sup>。因为将激光束作为加热源加以利用，需要检测相对 OBIC 来说极其微弱的电流变化，所以必须使用不受光起电电流影响并且波长在  $1.3\mu\text{m}$  左右的激光。和前述的发光分析同样，随着金属接线的多层化，很难从芯片表面进行分析，而通常使用近红外激光（波长  $\geq 1\mu\text{m}$ ）从芯片背面进行分析<sup>(39)(40)(41)(42)</sup>。

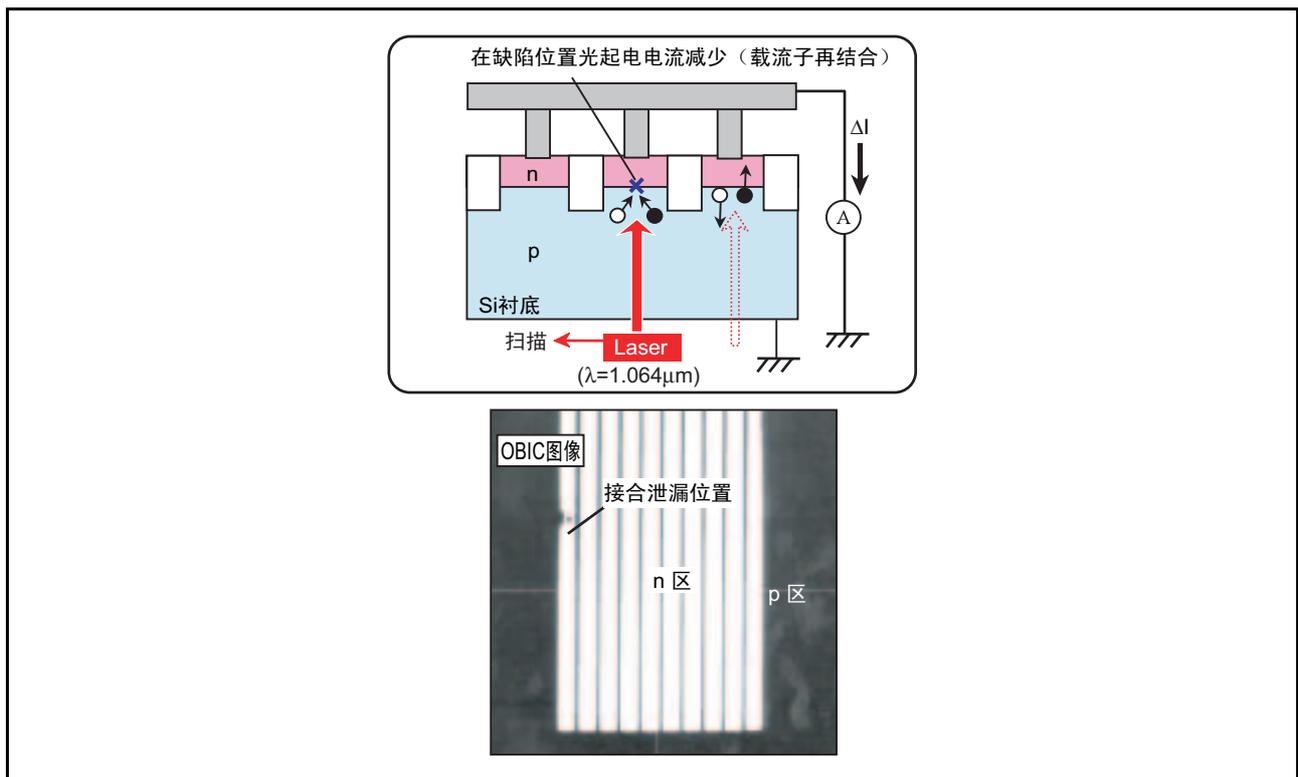


图 5.24 背面 OBIC 的分析例子（PN 接合泄漏）

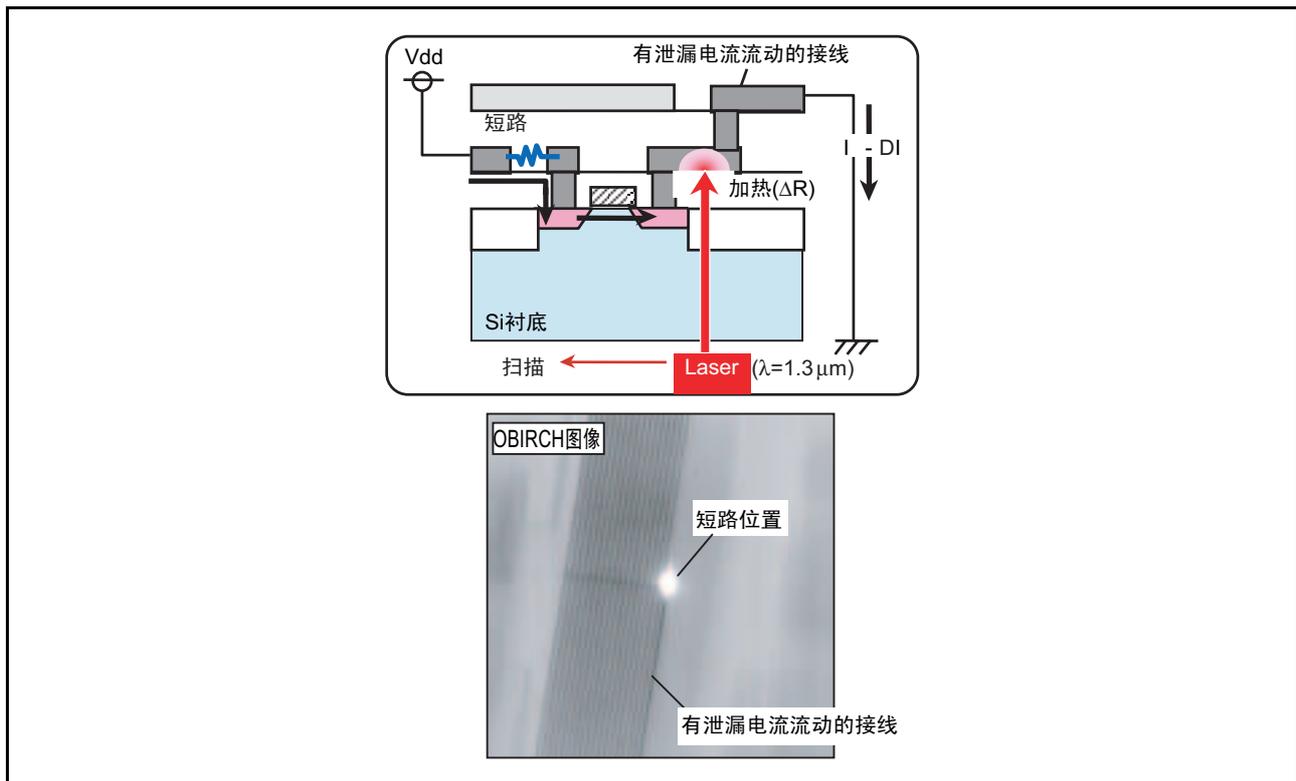


图 5.25 背面 OBIRCH 的分析例子（泄漏路径检测）

### 5.3.7 芯片的物理分析

#### (1) 概要

物理分析是指在对芯片实施各种加工处理的同时观察和分析特定的故障位置，并查明发生故障的物理原因，给设计和工艺提供最终的反馈信息。

故障原因的物理性异常有可能存在于芯片最表面至下层的位置，在这种情况下，必须消除表面的绝缘膜和金属接线等。可以用光学显微镜或者 SEM 边观察边实施此操作，根据状况还需要用 FIB 等观察芯片的断面。如果在故障位置发现变色或者附有异物等，需要进行成分分析，明确其发生机理。

#### (2) 形状分析

##### (a) 除膜

在除膜时，一边考虑被消除的膜及其下层膜的选择比以及要消除的膜厚度和刻蚀速度之间的关系，一边从芯片的上层膜开始按顺序刻蚀，使用光学显微镜或者按情况使用 SEM 进行确认。构成芯片的典型成膜和刻蚀方法如表 5.2 所示。近年来，在细微化和多层化的 LSI 中，对于采用主流 CMP 加工的尖端 LSI，研磨法逐渐取代了化学和物理的刻蚀方法进行除膜。

表 5.2 典型的成膜和刻蚀方法

	膜的种类	刻蚀方法
钝化膜	SiN	H <sub>3</sub> PO <sub>4</sub> 、等离子体处理
	SiO <sub>2</sub>	HF、等离子体处理
接线	Al	HCl/H <sub>2</sub> O <sub>2</sub> 混合液
	Ti/TiN	H <sub>2</sub> SO <sub>4</sub> /H <sub>2</sub> O <sub>2</sub> 混合液
	Poly-Si	KOH 水溶液、等离子体处理
绝缘膜	SiO <sub>2</sub> 、BPSG、TEOS 等氧化膜	HF、等离子体处理

## (b) 表面观察（光学显微镜、SEM、EBSP、SPM）

表面观察是物理分析的基本，也是弄清各种故障机理的极其重要的手段。一般使用光学显微镜和 SEM。

- 光学显微镜  
这是自古以来一直使用的较简便的观察手段，用于观察 SEM 观察不到的地方（斑状污染物等）以及确认 SEM 观察前的前期处理状态，目前也是物理分析的有效工具。
- SEM（Scanning Electron Microscope）  
SEM 是一种电子显微镜，当电子束照射到样品表面时，检测从样品表面放出的 2 次电子，对 2 次电子的数量改变亮度转换并形成图像。2 次电子的数量随着原子序号的增大而增加。因为 2 次电子的数量变化受样品表面凹凸的影响，所以可观察样品表面的形状。和光学显微镜相比，SEM 的焦点深，最高性能的 SEM 具有约 0.5nm 的空间分辨率。
- EBSP（Electron Backscatter Diffraction Pattern）  
EBSP 是 SEM 的应用技术，通过分析因晶格面反射电子的增加而产生的衍射图（菊池线）观测晶向。近年来，由于 SEM 设备的改善和 CPU 的发展，EBSP 已经能简便地分析测量数据，因此能有效地用于金属接线的晶粒观察以及电迁移的评价分析等。
- SPM（Scanning Probe Microscope）  
SPM 是对用尖的探针扫描样品表面获取信息的评价方法的总称。SPM 中除了众所周知的 STM 和 AFM（如下所述）以外，还有通过测量探针和样品之间的电容进行电容图像化的 SCM（Scanning Capacitance Microscope）、通过测量探针和样品之间流过的电流进行电阻图像化的 SSRM（Scanning Spread Resistance Microscope）等其他各种应用。使用这些技术能看到 Si 衬底的杂质扩散区域以及确定栅氧化膜的破坏位置和高电阻 via 等，它们不仅仅是形状评价的工具，而且期待 SPM 能有更多种的评价。
- 扫描隧道显微镜（STM：Scanning Tunneling Microscope）  
STM 的手法是为了使接近样品表面的探针尖端和样品之间流过的隧道电流稳定，一边上下移动探针尖端一边扫描，通过上下移动该探针观察样品表面的凹凸形状。分辨率变高（垂直方向：0.001nm；水平方向：0.1nm），但是，从原理上说评价样品只能为导电性样品。
- 原子力显微镜（AFM：Atomic Force Microscope）  
AFM 的手法是通过检测探针尖端（接近样品表面）和样品之间的原子力引起的探针上下移动，观察样品表面的凹凸形状。分辨率略低于 STM（垂直方向：0.01nm；水平方向：0.1nm），但优点是能测量绝缘体。

## (c) 断面观察（FIB、SEM、TEM）

用于观察金属接线、晶体管、接点、引脚键合等的状态或者调查异物存在芯片内部时的异物附着工序等。断面观察方法有研磨、劈开、FIB（Focused Ion Beam）和透射电子显微镜（TEM：Transmission Electron Microscope）。

## 1. 研磨

当样品比较大（可用手拿）时，就可以直接进行切割加工和研磨，但是大部分样品比较小，需要埋入树脂或者用恰当的夹具固定。垂直研磨的观察区域比较小，所以通常使用角度研磨。由于研磨对最终的完成状态所得到的信息影响较大，因此在最终处理时必须非常细心。最初，以粗研磨研磨到目标位置附近，在使研磨剂颗粒渐渐变小的同时，边将研磨方向旋转90°边继续研磨，使前面的研磨痕迹消失。此时，要充分注意不要产生研磨损伤和研磨痕迹等，有时能通过实施适当的刻蚀来消除研磨痕迹。在半导体器件的故障分析中，研磨一直用于引脚键合位置的断面观察等，但是最近随着研磨设备和研磨材料等的进步，也能用于观察LSI芯片内部的分析前的处理。

## 2. 劈开

在观察金属接线、PN接合和晶体管等细微结构时，用金刚石刀具劈开芯片的方法比较有效。虽然不能很精确地指定要观察的位置，但是通过劈开后的等离子体刻蚀和化学刻蚀处理能看清晶体管结构等的轮廓。

## 3. FIB

FIB具有2种功能，一种是通过聚焦离子束照射芯片表面，使之产生溅射作用，刻蚀芯片表面的指定区域；另一种是通过离子束照射样品表面，放出2次电子，和SEM同样能观察图像。能利用这2种功能加工芯片上指定的微小区域并使其露出断面<sup>(43)</sup>。因为能通过观察图像在确认刻蚀状态的同时进行加工，所以能很容易地选择精度为亚微米以下的要观察的芯片断面位置。要观察FIB加工后的断面时，一般使用空间分辨率高于FIB的SEM（图5.26）。

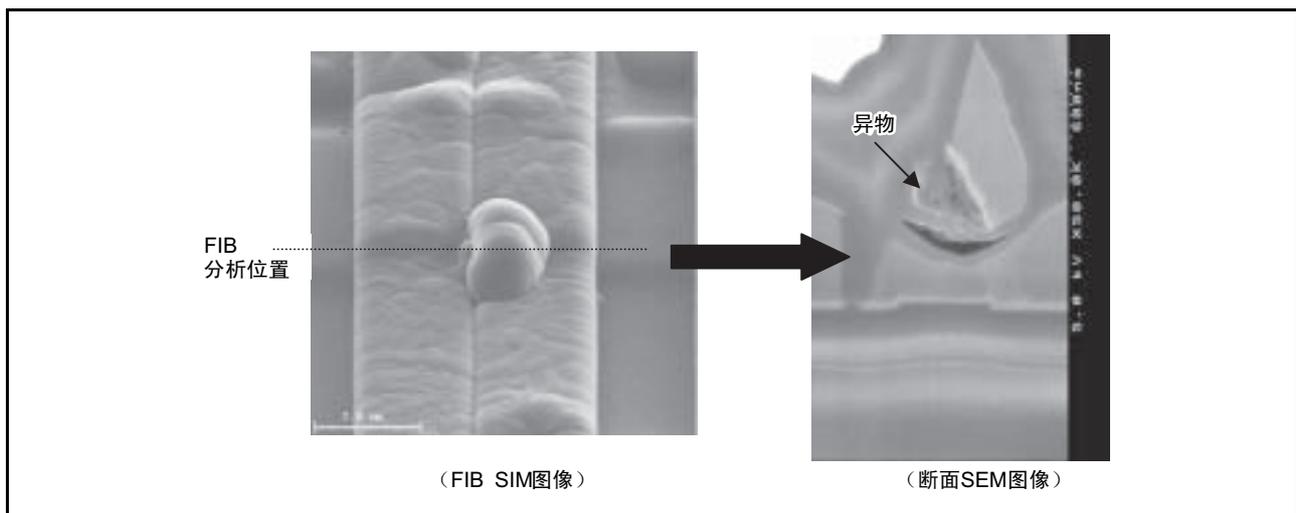


图 5.26 用 SEM 观察 FIB 加工后的芯片断面

## 4. TEM

TEM是一种电子显微镜，用高电压加速的电子束照射样品，通过检测透过该样品的电子进行图像观察。其空间分辨率非常高（通常在200keV时为0.2nm），但是在观察芯片断面时，需要将要观察的部分沿芯片垂直方向加工为不超过0.1 $\mu\text{m}$ 的薄膜。此加工能通过FIB进行，并且能高精度地选择要观察的位置<sup>(44)</sup>。与前述的FIB加工→SEM观察的方法相比，TEM能得到较高的空间分辨率。

## (d) 观察要点

## 1. 过电压和过电流引起的断线、短路、泄漏

外部的异常电压和电流会使金属接线或者多晶体硅电阻熔化。如果电流过大，也可能熔化内部引脚。另外，有时在PN接合部（双极型的发射极和集电极之间等）观察到异常合金，有时氧化膜发生绝缘破坏并且金属电极之间处于短路状态。

## 2. 内部引脚的断线

通过X射线透视或者在封装开封后用显微镜进行调查。当引脚从压焊部剥离时，调查剥离部的合金状态以及压焊部的位置有无偏离等。Au和Al在高温下形成各种Au-Al金属化合物。由于Au的扩散速度比Al慢，因此二个层之间的质量移动引起边界移动，从而产生空位（Hartley-kirkendall效应），这可能导致压焊部的强度老化、电阻增加和剥离。

## 3. Al布线的腐蚀

由于外部湿气的侵入、磷酸（钝化膜的游离 $P_2O_5$ ）和氯离子、工艺上的化学处理不完备、异种金属的接触而产生的电池作用和电场等，会引起Al腐蚀以致断线。断线位置的Al完全洗提的情况比较多，有时也和邻接的Al布线发生短路，用光学显微镜观察芯片表面能容易地判断被腐蚀的Al布线大部分变为黑色。必须注意：此故障模式在树脂溶解时，有可能因刻蚀时间、温度和溶液种类而加速Al的腐蚀。因此，有时使用等离子体的干式刻蚀来溶解树脂。

## 4. 芯片裂纹

硅芯片产生裂纹、开路、短路和泄漏不良多数是由热应力引起的。因为会发生横穿芯片表面的不规则“线条”，如果不提高倍率，就有可能观察不到。因为裂纹可能只发展到钝化膜，所以也需要消除钝化膜进行调查。红外线显微镜比通常的显微镜容易观察裂纹部位的变形。

## 5. 掩膜错位不良

扩散、接触孔和金属接线等异常错位会引起各种故障。为了判断故障，必须详细调查PN接合、接触孔和接线等各个区域的位置关系。

## 6. 接触不良

接触不良有接触孔台阶部的断线、欧姆性接触不良、因晶片加工工序异常在接触部生成高电阻层而引起的接触孔电阻增加、接触孔开口不良等。FIB的断面观察对调查这些接触不良比较有效。

## 7. 异物附着

附着在芯片表面和内部的异物是发生故障的原因。通过调查异物的所在层以及确定异物的成分，能推定异物的附着过程和发生原因。通过FIB的断面观察明确异物的所在层。EPMA或SAM（Scanning Auger Microscopy）分析对异物的确定有效。但是，如果在分析中不注意，就有可能引起异物附着，所以需要注意。

## 8. 静电破坏不良

MOS的栅氧化膜非常薄，所以绝缘耐量小。由于人体或者检查设备的异常脉冲超过器件的耐静电能力，使输入电流增加和 $V_{th}$ 发生变化而导致破坏。在双极型晶体管的情况下，一般会发生接合老化，接合部出现局部熔解，并还会发生泄漏电流的增加、耐压的老化、 $hFE$ 的降低和噪声的增加等。如果破坏处的铝布线变成黑色，就可以用光学显微镜容易地进行分析，而发光分析和OBIC对确定破坏位置有效。

## 9. 电/应力迁移

如果给Al布线外加电流或者应力，就有可能产生小丘或者气孔。小丘将引起Al布线间层内/层间的短路，而气孔将引起接线电阻的增加和断线。通过电子束测试，能容易地确定断线位置。另外，通过检测激光照射热引起的Al布线的电阻变化和热电动势变化，也能确定气孔和断线的位置<sup>(18)(19)</sup>。

## 10. 接合不良

接合不良的原因是由氧化膜分离或者异常合金成长而引起的应力、污染和硅衬底的晶体缺陷等。根据状况，从芯片表面或者断面观察接合部。在露出接合部后，通过实施Wright-Etching等，能容易地进行观察。

## 11. 氧化膜的破坏

当给构成LSI的晶体管或者电容外加强电场应力时，产生氧化膜的破坏。应力主要有ESD等外部噪声、设计不良、晶片加工工艺缺陷、时效老化等各种原因。因为这种不良症状属于泄漏故障，所以发光分析和OBIC（OBIRCH）等对分析氧化膜破坏有效。

### (3) 杂质和组成的分析

通过将电子、X 射线或者离子等照射到样品，检测从样品表面放出的 2 次电子、X 射线或者离子等量子，用分光法分析半导体芯片的杂质和组成。

#### (a) EPMA (Electron Probe Micro Analysis)

当数个 KeV ~ 数十个 KeV 能量的电子束照射到固体样品表面时，会放出如图 5.27 所示的各种量子。EPMA 是检测这些量子中的特性 X 射线的方法，能分析从硼 (B) 到铀 (U) 的元素。最小分析区通常为亚微米，分析深度为  $1\mu\text{m}$  ~ 数  $\mu\text{m}$ ，可以定性和定量地分析 0.1wt% ~ 0.01wt% 以上的元素。

当电子束 (1 次电子) 照射到固体样品时，样品中的原子核周围的电子因 1 次电子的碰撞被驱逐出去而产生空位。为了从空位状态返回到稳定状态，外层电子移动到空位 (图 5.28) 并将移动前后的能量差释放到外部，该能量放出的 1 个过程就是特性 X 射线的产生过程。因为其波长和能量是元素固有的，所以能通过测量波长或者能量确定样品表面的元素。通常 EPMA 和 SEM 的并用是分析固体样品表面的最简便的手段。

#### (b) SAM (Scanning Auger Microscopy)

能量释放的另一个过程是通过将电子束照射到固体样品，从如图 5.28 所示的状态产生俄歇电子。俄歇电子是与移动到空位的电子在相同轨道上的电子获得能量后跃出的那部分电子，和特性 X 射线一样，能通过测量该能量确定该元素。如图 5.27 所示，因为俄歇电子的动能比较小，所以只能检测到从最表面到 2 ~ 3nm 的深度。另外，因为检测到表面层的信息，所以几乎不受样品内部电子束扩散的影响，最小分析区域为 30nm。在表面分析法中，SAM 是最敏感的一种分析方法，所以对芯片表面污染等的调查比较有效，而且还能通过和溅射刻蚀并用来分析更深的层面。

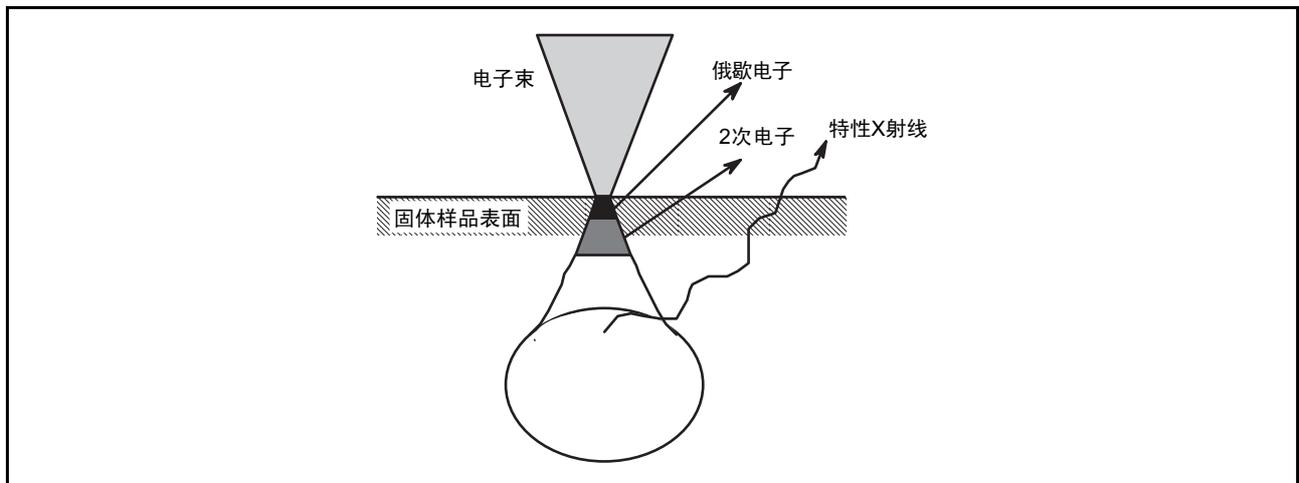


图 5.27 因电子束的照射从固体样品表面放出的量子

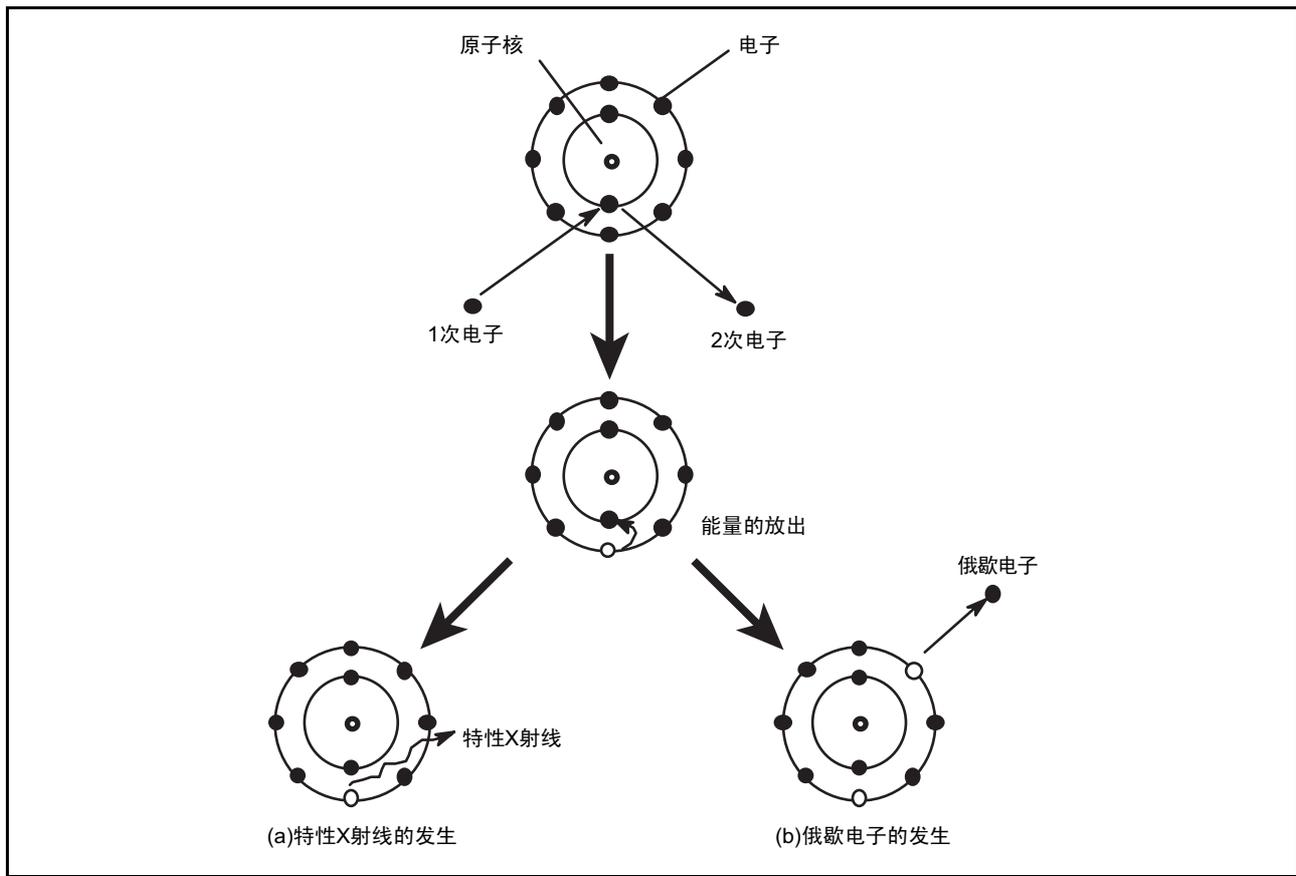


图 5.28 特性 X 射线和俄歇电子的发生机理

### (c) XPS (X-ray Photoelectron Spectroscopy)

XPS 是测量因 X 射线照射固体样品表面所产生的光电子动能的方法，能得到样品表面的电子结合能。因为这种电子结合能是元素固有的，所以能确定构成的元素。X 射线不像电子束那样聚焦，最小分析区域比较大 ( $10\mu\text{m}$ )，但是具有能从结合能的微妙变化推定原子化学结合状态的特点。和 SAM 一样，也能与溅射刻蚀并用来分析深的层面。

### (d) SIMS (Secondary Ion Mass Spectroscopy)

SIMS 通过检测因离子束照射固体表面而释放到外部的 2 次离子，并用质谱分析器分光进行元素分析。离子束不能聚焦，最小分析区为数个  $\mu\text{m}$ ，但是能以 ppb 级对 SAM 和 EPMA 无法分析的包括氢和氦的全部元素进行高灵敏度的分析。另外，因为伴有离子束的溅射现象，所以也能分析深的层面。在表面分析法中，SIMS 是灵敏度最高的一种分析方法，用于分析芯片表面的污染以及评价扩散到硅衬底深层的杂质分布等。

## 5.3.8 故障机理的确定

在将用各种故障分析方法检测到的异常确定为器件的故障原因时，必须慎重探讨并能说明和电特性相关的机理。这是因为检测到的异常不一定是真的异常，并且错误的结论将导致不利于改善错误的对策。

随着半导体器件的日益高集成化和大规模化以及电路系统的复杂化，故障内容变得复杂并且故障原因难于发现。因此，为了弄清故障机理，需要有效利用验证故障的模拟和过去的分析事例数据库等，并且在开发阶段实施简化测试（分析）的设计，以便容易弄清故障机理。

## 5.3.9 附录（分析方法一览表）

## (1) 故障分析方法一览表

分类	方法（设备）	说明	用途
封装的外观检查	<ul style="list-style-type: none"> <li>目检</li> <li>立体显微镜观察 / 光学显微镜观察</li> <li>SEM 观察</li> </ul>	<ul style="list-style-type: none"> <li>通过电子束照射检测 2 次电子</li> </ul>	外观检查
	<ul style="list-style-type: none"> <li>EPMA</li> </ul>	<ul style="list-style-type: none"> <li>分析电子束照射所产生的特性 X 射线的波长和能量</li> </ul>	引脚间的污染分析以及金属迁移等元素分析
电特性评价	<ul style="list-style-type: none"> <li>功能特性评价（LSI 测试设备）</li> <li>DC 特性评价（波形记录器等）</li> <li>逻辑模拟</li> </ul>		功能、DC 特性评价、内部逻辑分析
封装的内部分析	<ul style="list-style-type: none"> <li>X 射线透视</li> <li>红外线观察（红外线显微镜）</li> <li>超声波探测（超音波探伤仪）</li> </ul>	<ul style="list-style-type: none"> <li>透过 X 射线进行观察</li> <li>从芯片背面观察反射的红外线</li> <li>入射超声波并检测反射波</li> </ul>	<ul style="list-style-type: none"> <li>接合线的形状观察</li> <li>压焊盘的观察</li> <li>气孔、剥离和裂纹的调查</li> </ul>
	<ul style="list-style-type: none"> <li>微小泄漏检测</li> <li>总泄漏检测</li> </ul>	<ul style="list-style-type: none"> <li>使用氦示踪气体</li> <li>使用碳氟化合物</li> </ul>	金属 / 陶瓷封装气密性的评价
芯片内部故障位置的确定	<ul style="list-style-type: none"> <li>模封开孔（开孔器）</li> <li>等离子体刻蚀</li> <li>RIE</li> <li>FIB 加工</li> </ul>	<ul style="list-style-type: none"> <li>只溶解芯片表面的树脂</li> <li>等离子体产生的化学反应</li> <li>各向异性刻蚀（上层铝→掩膜），消除层间绝缘膜</li> <li>通过离子束照射进行溅射加工，和 W（CO<sub>6</sub>）气体并用形成 W</li> </ul>	<ul style="list-style-type: none"> <li>只消除芯片上面的树脂</li> <li>消除钝化膜</li> <li>露出下层铝</li> <li>形成用于测试的焊盘</li> </ul>
	<ul style="list-style-type: none"> <li>纳米探针分析法</li> <li>电子束测试</li> <li>LVP</li> <li>TRE</li> </ul>	<ul style="list-style-type: none"> <li>使用亚微米探针针对 LSI 内部电路进行电特性评价</li> <li>分析电子束照射产生的 2 次电子的能量</li> <li>检测脉冲激光照射产生的反射光（背面分析和 Flip-Chip 分析有效）</li> <li>以皮秒级检测 Tr 开关时产生的微弱光，并分析工作时序（对背面分析有效）</li> </ul>	内部接线的逻辑测定和断线位置的确定
	<ul style="list-style-type: none"> <li>发光分析（放射显微镜）</li> <li>发热分析（液晶红外线放射温度计）</li> <li>OBIC/OBIRCH</li> <li>EBAC</li> </ul>	<ul style="list-style-type: none"> <li>检测微弱光</li> <li>检测发热</li> <li>利用光束照射产生的光激发起电流和热效果检测电阻（电流）的变化</li> <li>检测并显现电子束照射产生的吸收电流（对断线不良有效）</li> </ul>	确定氧化膜和 PN 接合等的泄漏位置，并且确定接线的短路位置
芯片的物理分析、形状、状态的观察	<ul style="list-style-type: none"> <li>光学显微镜观察</li> <li>SEM 观察</li> <li>EBSP</li> </ul>	<ul style="list-style-type: none"> <li>检测电子束照射产生的 2 次电子</li> <li>通过分析晶格面反射电子的增加产生的衍射图观测晶向</li> </ul>	表面观察
	<ul style="list-style-type: none"> <li>研磨</li> <li>FIB 加工</li> <li>TEM</li> </ul>	<ul style="list-style-type: none"> <li>用离子束照射进行溅射刻蚀加工</li> <li>检测电子束照射透过样品的电子</li> </ul>	断面观察
元素分析	<ul style="list-style-type: none"> <li>EPMA</li> <li>SAM</li> <li>XPS</li> <li>SIMS</li> </ul>	<ul style="list-style-type: none"> <li>分析电子束照射产生的特性 X 射线的波长和能量</li> <li>分析电子束照射产生的俄歇电子能</li> <li>分析 X 射线照射产生的光电子能</li> <li>分析离子束照射产生的 2 次离子的质量</li> </ul>	<ul style="list-style-type: none"> <li>分析异物成分</li> <li>分析最表面（深度：0.1nm ~ 9nm）的污染和杂质</li> <li>化学结合状态的调查</li> <li>高灵敏度的杂质分析</li> </ul>

## (2) 故障分析方法一览表

名称	测试粒子	观测粒子	原理方法
电子探针微量分析法 (EPMA) Electron Probe Micro Analysis	电子 数十 kV	X 射线	通过扫描得到表面外观, 通过 X 射线观测得到元素分布
扫描电子显微分析法 (SEM) Scanning Electron Microscopy	电子 数十 kV	2 次电子	通过扫描得到表面外观, EBIC 和频闪观测法
透射电子显微分析法 (TEM) Transmission Electron Microscopy	电子 ~ 200V	电子	用复制法放大观察表面外观、 通过衍射图对结晶性进行评价
俄歇电子能谱分析法 (AES) Auger Electron Spectroscopy	电子 数 100 ~ 数 kV	俄歇电子	通过测量俄歇电子能确定元素
扫描俄歇电子微探针法 (SAM) Scanning Auger Microprobe	电子 1kV ~ 10kV	俄歇电子	通过测量俄歇电子能确定元素
反射高能电子衍射法 (RHEED) Reflection High Energy Electron Diffraction	电子 数十 kV	散射电子	表面薄层原子产生的散射、入射和发射
2 次离子质谱分析法 (SIMS) Secondary Ion Mass Spectroscopy	离子 数 100 ~ 20kV	2 次离子	溅射离子的质谱分析
卢瑟福背散射能谱分析法 (RBS) Rutherford Back Scattering	离子 He <sup>+</sup> , H <sup>+</sup> (~ MV)	背散射离子	背散射离子的强度和能量分布
X 射线光电子能谱分析法 (XPS) X-ray Photoelectron Spectroscopy	特性 X 射线	光电子	通过测量光电子能决定壳层能级
紫外光电子能谱分析法 (UPS) Ultra Violet Photoelectron Spectroscopy	紫外线	光电子	通过测量光电子能决定浅壳层能级
X 射线荧光光谱分析法 (XRFS) X-Ray Fluorescence Spectroscopy	X 射线	X 射线	用分光测量照射 X 射线的光电效果产生的 固有 X 射线
扫描超声波显微分析法 (SAM) Scanning Acoustic Microscopy	超声波	超声波	使超声波传播、利用物质的弹性性质
红外线吸收光谱分析法 (IR) Infrared Spectroscopy	红外线	反射红外光谱	测量表面反射时产生的红外吸收光谱
阴极射线发光法 (CL) Cathode-ray Luminescence	电子	光谱	测量电子碰撞和能带激发产生的发光光谱
聚焦离子束法 (FIB) Focused Ion Beam	离子 ~ 50kV	2 次电子	利用离子束产生的溅射现象

可获得的信息	灵敏度	分析面积	分析深度	特点
表面外观和元素分布 可分析的元素: B ~ U	100 ~ 1000ppm 10 <sup>-2</sup> ML*	10 <sup>-3</sup> ~ 0.3mmφ	~ 1μm	定量补正的确定, 对重元素灵敏度高。原则上不允许 μm 级以下的分辨率。
表面外观、晶体缺陷、 载流子寿命、工作状态下的 元件信号的传播	2次电子: ~ 0.6nm	10 <sup>-3</sup> ~ 0.3mmφ	~ 1μm	能以高分辨率观察大块样品的表面。得到起电电流图像等多种信息。
表面外观特性、 结晶性的评价、内部结构	晶格像: ~ 0.14nm 粒子像: ~ 0.2nm		数 μm	样品必须是薄膜。对晶体缺陷提供强对比度。高分辨率。
表面元素的确定、深度分布	10 <sup>-3</sup> ML* 0.01 ~ 0.1%	30 ~ 1mmφ	数 nm	对轻元素、质量灵敏度高。因为重元素的光谱复杂, 所以很难确定。通过和离子溅射组合, 能得到局部区域的深度组成分布。
表面元素的确定、深度分布、 3 维元素的分布	0.1 ~ 1%	5×10 <sup>-4</sup> ~ 0.1mmφ	数 nm	对轻元素、质量灵敏度高。因为重元素的光谱复杂, 所以很难确定。通过和离子溅射组合, 能得到局部区域的深度组成分布。
表面原子和吸附原子的对称 性、原子间隔	10 <sup>-2</sup> ML*	0.5 ~ 5mm <sup>2</sup>	数 nm ~ 数 10nm	表面结构、表面化合物的组成信息。
元素的确定、 表面元素的分布、外观 可分析的元素: H ~ U	10 <sup>-5</sup> ML* ppb ~ ppm	10 <sup>-3</sup> ~ 1mmφ	ML* ~数 ML*	能容易地测定元素的表面分布和深度分布。适用于所有元素。但是缺点是不同元素的 2 次离子的生成率不同 (>10 <sup>3</sup> )。
元素的确定和定量、 深度分布	10 <sup>17</sup> ~ 10 <sup>14</sup> atom/cc	~ 1mmφ	~ 1μm 深度精度 ~ 15nm	能非破坏性地测量元素的定性、定量和深度分布。不能测定 2 次分布。巨型设备。
元素的确定、化学位移	2×10 <sup>-3</sup> ML*	100μm <sup>2</sup> ~ 0.3mm <sup>2</sup>	5 ~ 2nm	能通过测量化学位移来测量结合状态和化合物。灵敏度不高, 非破坏性。
能带结构、振动级	2 ~ 10 <sup>-3</sup> ML*	~ 0.1mm <sup>2</sup>	ML* ~ 3nm	可得到能带结构信息。不能进行元素分析。对表面状态敏感。
元素的确定和定量 可分析元素: F ~	重元素 5ppm 轻元素 500ppm		数 10mm	能非破坏性地、迅速地进行定性分析和定量分析。
晶体缺陷和 多层结构的分析			数 10mm	非破坏性地分析断面结构。
表面分子结构 结合状态	10 <sup>-3</sup> ~ 10 <sup>-7</sup> g	数 mm ~ 数 10mmφ	~ 1μm	测量表面吸附物的化学种类和方向。
能带结构、 结构引起的波长变化	~ ppm	0.1 ~ 1.0 μmφ	~ 1μm	只适用于测量发光物质或者固体等离子体光。
断面结构	2次电子: ~ 5nm			局部指定区域的断面观察。

【注】 \* ML: Mono Layer

## 参考文献

- (1) 石山敏夫、重田一樹、“経路追跡による故障診断手法の単一故障への適用”、LSIテストシンポジウム(2000)
- (2) I. Yamazaki, H. Yamanaka, T. Ikeda, M. Takakura, Y. Sato: An Approach to Improve the Resolution of Defect-Based Diagnosis, Proc. 10th Asian Test Symposium, pp. 123-128 (2001.11)
- (3) 石村貴志,真田克,中前幸治,藤岡弘,“故障シミュレーションを利用した組み合わせ回路のEBテスト故障追跡アルゴリズム”LSIテストシンポジウム, pp80-85(1998)
- (4) 真田克, 植平和正, “IDDQ利用による回路ブロック内Trおよび配線の短絡対の特定” LSIテストシンポジウム,pp195-200(2003)
- (5) 内角哲人他“機能テストフェイル情報を用いた故障診断手法”LSIテストシンポジウム pp.259-264 (2004)
- (6) S.H.Lewis:“Infrared Microscopy as Applied to Failure Analysis of P-DIP Devices”, IEEE 24th Annual Proc. Rel. Phys. Symp., pp.99-101(1986).
- (7) 野中寿夫、沖川進:“超音波探査映像システムの開発”、信学技報、R86-68, pp.31-36(1987).
- (8) S.Morris and E.J.Widener:“Anisotropic Etching for Failure Analysis Applications”, Proc. of the 15th Internat.Symp. for Testing and Failure Analysis, ASM Internat., pp.161-166(1989).
- (9) Y.Mashiko, H.Morimoto, H.Koyama, S.Kawazu, T.Kaito and T.Adachi:“A New VLSI Diagnosis Technique: Focused Ion Beam Assisted Multilevel Circuit Probing”, IEEE 25th Annual Proc. Rel. Phys. Symp., pp.111-117(1987).
- (10) Y. Mitsui, F. Yano, Y. Nakamura, K. Kimoto, T. Hasegawa, S. Kimura and K. Asayama, Ext. Abst. IEDM, p.329 (1998).
- (11) 矢野史子、柳田博史、水野貴之、荒川史子、小川吉文、寺田尚平、朝山匡一郎、LSIテストシンポジウム/2003会議録、p 273、(2003).
- (12) 柳田博史、水野貴之、矢野史子、朝山匡一郎、羽崎栄市、揚村寿英、三井康裕、山田理、LSIテストシンポジウム/2004会議録、p 359、(2004).
- (13) 水野貴之、柳田博史、矢野史子、朝山匡一郎、LSIテストシンポジウム/2004会議録、p 363、(2004).
- (14) 裏克己,藤岡弘:“電子ビームテストハンドブック”,電子ビーム研究第7巻,日本学術振興会第132委員会第98回研究会資料(1987).
- (15) T.Nakamura, Y.Hanagama, K.Nikawa, T.Tsujide, K.Morohashi and K.Kanai:“Novel Electron-Beam Image-Based LSI Fault Technique without Using CAD Database: Development and Its Application to Actual Devices”, Proc. Int. Symp. Testing and Failure Analysis(ISTFA), pp.49-54(1992).
- (16) A.C.Novel:“IDA:A tool for Computer-Aided Failure Analysis”, IEEE Proc. Internat. Test Conf.(ITC), pp.848-853(1992).
- (17) Peter Ullmann, et al.:“A New Robust Backside Flip-Chip Probing Methodology”, Proc. Int. Symp. Testing and Failure Analysis(ISTFA)(1996)
- (18) E.Yoshida, et al.:“Direct Detecting of Dynamic Floating Body Effects in SOI Circuits by Backside Electron Beam Testing”, Internat. Electron Devices Meeting(IEDM) Tech. Dig., pp.567-570(1998).

- (19) Mario Paniccia, et al.:“Novel Optical Probing Technique for Flip Chip Packaged Microprocessors”, IEEE Proc. Internat. Test Conf.(ITC), pp.740-747(1998)
- (20) 吉田映二他:“裏面プロービング技術の検討”, LSIテストニングシンポジウム/2000会議録, pp.94-99(2000).
- (21) J.C. Tsang, J.A. Kash:“Picosecond Hot Electron Light Emission from Submicron Complementary Metal-Oxide-Semiconductor Circuits”, Applied Phys. Lett., 70, 889(1997).
- (22) 川鍋伸二他:“時間分解発光解析の評価と解析事例”, LSIテストニングシンポジウム/2004会議録, pp.315-320(2004).
- (23) 小守純子、三橋順一、畑中正宏、坪内夏朗、“発光観察によるホットキャリア効果の解析”、電子情報通信学会、SDM90-38、pp.15-18、1990.
- (24) Toriumi, “Experimental Study of Hot Carriers in Small Size Si-MOSFETs”, Solid-State Electronics, Vol.32, No.12, 1989, pp.1519-1525.
- (25) S.Tam and C.Hu,“Hot-Electron-Induced Photon and Photo-carrier Generation in Silicon MOS FETs”, IEEE Trans.Electron devices, vol.ED-31 (1984) pp.1264-1273.
- (26) H.Ishizuka, M.Tanaka, H.Konishi, and H.Ishida, “Advanced Method of Failure Analysis using Photon Spectrum of Emission Microscopy”, Proc. Int.Symp.Testing and Failure Analysis (ISTFA),pp.13-19, 1990.
- (27) 吉田岳司、小山徹、小守純子、益子洋治、小野山歩、“高感度裏面エミッション検出によるウエハレベル故障分布解析”、LSIテストニングシンポジウム 2002会議録、pp.137-142,2002.
- (28) 真田 克、藤岡 弘、“IDDQ異常現象を用いたロジックLSIのキラー欠陥の検出による歩留り向上”、LSIテストニングシンポジウム 1998会議録、pp.208-213,1998.
- (29) M.Sanada, and H.Fujioka, “Yield Enhancement for Logic LSI by Killer Defect Diagnosis Technique Using Abnormal IDDQ Phenomenon”, Proc. International Symposium on Semiconductor Manufacturing (ISSM), pp.265-268, 1998.
- (30) 平山伸樹、二川清、中桐勝、斉藤直明:“液晶塗布故障解析装置の開発と解析例”,第16回日科技連信頼性・保全性シンポジウム発表報文集, pp.409-412(1986).
- (31) 星野直樹:“半導体デバイスにおけるESD故障の解析手法および解析事例”, RCJ 第1回EOS/ESDシンポジウム予稿集, pp.21-26(1991).
- (32) S.Kondo and H.Kaneko:“High-Resolution Temperature Measurement of Void Dynamics Induced by Electromigration in Aluminum Metallization”,Jpn. J. Appl. Phys. Vol.67, pp.1606-1608(1995).
- (33) K. Nikawa and S. Tozaki, "Novel OBIC Observation Method for Detecting defects in Al Stripes Under Current Stressing, "Proc.Int.Symp.Testing and Failure Anal.(ISTFA),pp.303-310,1993.
- (34) K. Nikawa, C. Matsumoto and S. Inoue, “Novel method for void detection in Al stripes by means of laser beam heating and detection of changes in electrical resistance”, Jpn. J. Appl. Phys., Vol.34, Part1, No.5, pp.2260-2265, 1995.
- (35) 内藤健作,浅谷紀夫,宮川高志、“OBIRCH解析のメモリデバイスへの適応”LSIテストニングシンポジウム, pp219-223(2003)
- (36) 小山徹,益子洋治,関根正広,小山浩,"熱起電力を利用したOBIC解析技術,"日本学術振興会第132委員会第125回研究会資料 (LSIテストニングシンポジウム), 1995, pp.221-226.

- (37) T.Koyama, Y.Mashiko, M.Sekine, H.Koyama and K.Horie, "New non-bias optical beam induced current (NB-OBIC) technique for evaluation of Al interconnects," in Proc. Int. Rel. Phys. Symp. (IRPS), 1995, pp.228-233.
- (38) T.Koyama, K.Sonoda, J.Komori, and Y.Mashiko, "Detection of defects in metal interconnects by nonbias-optical beam induced current technique", Journal of Applied Physics, Vol.86, No.11, 1 December 1999, pp.5949-5956
- (39) T. Ishii, K. Azamawari and K. Miyamoto, "Study of Dynamic Test Technique from Bottom Side of LSI Chip using the Infrared-OBIC Method, "The Institute of Electronics, Information and Communication Engineers of Japan (IEICE), R91-34, p.29, 1991.
- (40) T.Koyama, M.Umeno, J.Komori, and Y.Mashiko, "Evaluation of silicide morphology by near infrared laser optical beam induced current (IR-OBIC) technique," Japan Journal of Applied Physics, Vol.40, Part 1, No.11, pp.6446-6452 (2001).
- (41) K. Nikawa and S. Inoue, "LSI Failure Analysis Using Focused Laser Beam Heating", Microelectron. Reliab., Vol.37, No.12, pp.1841-1847, 1997.
- (42) E.I.Cole Jr., P.Tangyonyong, and D.L. Barton, "Backside Localization of Open and Shorted IC Interconnections", Proc. Int. Rel. Phys. Symp. (IRPS), 1998, 129-136.
- (43) K.Nikawa, K.Nasu, M.Murase, T.Kaito and T.Adachi:"New Application of Focused Ion Beam Technique to Failure Analysis and Process Monitoring of VLSI", IEEE 27th Annual Proc. Rel. Phys. Symp., pp.43-52(1989).
- (44) R.J.Young, E.C.G.Kirk, D.A.Williams and H.Ahmed:"Fabrication of Planar and Cross-Sectional TEM Specimens Using A Focused Ion Beam", Mat. Res. Soc. Symp. Proc. Vol.199, Materials Research Society, pp.205-216(1990).

## 第 6 章 使用注意事项

半导体器件的质量和可靠性不仅受器件固有质量的影响，而且受客户选择的电路和环境等使用条件的影响。

为了以更高的可靠性使用本公司的半导体器件，本章举例说明在采用部件、设计系统、组装、安装以及保管时需要注意的事项。

### 6.1 选择器件时的注意事项

#### 6.1.1 最大额定值

半导体器件的最大额定值被定义为即使是瞬间也不能超过的值。在此，最大额定值采用了绝对最大额定值的概念。即使是暂时超过最大额定值，也有可能产生劣化或者破坏，并且将极大地缩短以后的寿命。而且，由于各产品的强度差异，即使某些产品能承受超过最大额定值的应力，其他产品也有可能被简单地破坏。

因此，在选择器件和设计使用半导体器件的电路时，必须满足：使用中的任何外部条件变化都不能超过该器件指定的最大额定值。

除了直流最大额定值以外，负载轨迹曲线上所有要点的电压、电流、功率和时间必须在安全工作区内。另外，因为电源和 GND 线是半导体器件的工作基准，所以必须特别注意：包括过渡状态，不能超过最大额定值。

#### 6.1.2 减额

半导体器件的质量和可靠性受使用环境的影响很大。即使是相同质量的产品，如果使用环境严格，可靠性就会降低；如果使用环境宽松，可靠性就会提高。即使在最大额定值之内，如果在像寿命试验那样非常严格的条件下使用，也有可能引发损耗故障，所以减额的观点非常重要。

减额有设计极限的减额和制造不良的减额 2 种：

1. 设计极限的减额

在使用条件极其严格等（相当于在实际使用时间内已进入损耗故障区）情况下，如果不减额使用，就必须预定在实际使用一段期间后的保养时交换全部器件。

2. 制造不良的减额

如果使用条件严格而在实际使用时间内没有进入损耗故障区，就有可能不能忽视在偶发故障区发生的故障概率。

标准减额的观点如表 6.1 所示，假设温度项目中的接合部温度在间歇使用（1 天 3 个小时左右）时大致能使用 10 年，而（ ）内的高可靠性用途的条件在整夜工作时大致能工作 10 年。

表 6.1 减额设计的标准例子 \*1

减额要素 *2		二极管	晶体管	IC	HyIC	LD
温度	接合部温度 *3	$\leq 110^{\circ}\text{C}$ ( $T_j \leq 60^{\circ}\text{C}$ )			—	$\leq 110^{\circ}\text{C}$ ( $T_j \leq 60^{\circ}\text{C}$ )
	器件的环境温度 *3	Topr min ~ Topr max ( $T_a = 0 \sim 45^{\circ}\text{C}$ )				Topr min ~ Topr max Ta = 个别规格书
	其他	功耗、环境温度、散热条件 $T_j = P_d \times \theta_{ja} + T_a$			—	—
湿度	相对湿度	相对湿度 = 40 ~ 80%				
	其他	通常在因急剧的温度变化而产生结露时，对印刷电路板进行表面处理。				无结露
电压	耐压	$\leq \text{最大额定值} \times 0.8$ ( $\leq \text{最大额定值} \times 0.5$ )	$\leq \text{最大额定值} \times 0.8$	符合产品目录的推荐条件	符合交货规格书的推荐条件	
	过电压	实施包含静电破坏的过电压的防止对策				
电流	平均电流	$\leq I_c \times 0.5$ ( $\leq I_c \times 0.25$ )	$\leq I_c \times 0.5$	$\leq I_c \times 0.5$ (尤其是功率 IC)	符合交货规格书的推荐条件	
	峰值电流	$\leq I_f(\text{peak}) \times 0.8$	$\leq I_c(\text{peak}) \times 0.8$	$\leq I_c(\text{peak}) \times 0.8$ (尤其是功率 IC)	符合交货规格书的推荐条件	
	其他	—	—	考虑扇出、负载阻抗	—	考虑光输出 Pomax
功率	平均功率	$\leq \text{最大额定值} \times 0.5$ (尤其是齐纳二极管)	$\leq \text{最大额定值} \times 0.5$ (尤其是功率晶体管)	$\leq \text{最大额定值} \times 0.5$ (尤其是功率 IC、 高频 IC)	符合交货规格书的推荐条件	$V_f \times I_f \times \text{Duty}$
脉冲 *4	ASO	不超过个别产品目录的最大额定值				
	电涌	$\leq I_f(\text{surge})$	$\leq I_c(\text{peak})$	$\leq I_c(\text{peak})$	符合交货规格书的推荐条件	

【注】 \*1 特殊的使用条件除外。

\*2 必须尽可能同时满足这些减额要素。

\*3 尤其对于高可靠性，必须使用 ( ) 所示的值。

\*4 一般对于过渡状态，包括电涌等的峰值电压、电流、功率、接合部温度不能超过最大额定值，并用上述的平均值进行减额以保证可靠性。ASO 因使用的电路而不同，请预先向本公司的技术人员询问。

温度减额的例子如表 6.2 所示。一般根据以下 2 种观点推定可靠度：

1. 如果温度升高，就会加速半导体器件的构成物质的化学反应，从而导致不良
2. 根据可靠性试验的结果以及实际使用时的标准环境条件，是否能保证在实际使用中不发生损耗故障

通过给各故障模式假定化学反应的激活能，求已确认的寿命试验数据和实际使用条件之间的加速系数，然后进行减额。一般只通过温度加速得不到充分的加速率，需要与电压、温差等的加速率并用。在塑料材料的玻璃化温度等与常温区不同的反应所决定的故障模式中，有可能做出错误的判断，所以需要仔细研究温度的加速极限。

表 6.2 温度减额的特性 (例)

减额的应用例子		温度减额
应力因素	接合部温度	
故障判断基准	电特性的劣化	
故障机理	化学反应引起的劣化	
<p>概要</p> <p>横轴表示绝对温度的倒数, 纵轴表示该温度规定的故障率的发生时间。因为不良由物质的化学反应引起, 所以一般需要从外部施加能量来引发反应。</p> <p>按照化学反应论, 此能量由热运动能提供。根据麦克斯韦-玻尔兹曼法则, 热运动能的分布为</p> <p>寿命 = 常数 × exp(Ea/kT)</p> <p>Ea : 激活能 (eV)</p> <p>T : 绝对温度 (K)</p> <p>k : 玻尔兹曼常数 (8.617×10<sup>-5</sup>eV/K)</p>		<p>减额数据的计算方法</p> <p>求 Tj 为 150°C 的寿命试验和 Tj 为 65°C 的加速系数 α。激活能用氧化膜绝缘破坏的一般值 0.5eV。</p> $\alpha = \exp(0.5/8.617 \times 10^{-5}/(273 + 65))$ $\exp(0.5/8.617 \times 10^{-5}/(273 + 150))$

湿度减额的例子如表 6.3 所示, 主要对象为 Al 布线的腐蚀断线以及封装引脚保管引起的可焊性等。由于塑料材料的进步, 质量有了飞跃性的提高, 在实际使用中几乎不发生 Al 布线腐蚀断线的故障模式。但是, 如果用在非常严格的条件下, 在一定的时间内仍有可能发生损耗故障。

表 6.3 湿度减额的特性 (例)

减额的应用例子		温度减额																																																																		
应力因素	温度和相对湿度	<p>绝对湿度 (mmHg) 表 (摘自《理科年表》)</p> <table border="1"> <thead> <tr> <th>温度/K</th> <th>0</th> <th>2</th> <th>4</th> <th>6</th> <th>8</th> </tr> </thead> <tbody> <tr><td>270</td><td>0.485</td><td>0.562</td><td>0.650</td><td>0.750</td><td>0.863</td></tr> <tr><td>280</td><td>0.992</td><td>1.136</td><td>1.300</td><td>1.483</td><td>1.689</td></tr> <tr><td>290</td><td>1.192</td><td>2.177</td><td>2.464</td><td>2.784</td><td>3.140</td></tr> <tr><td>300</td><td>3.535</td><td>3.973</td><td>4.457</td><td>4.991</td><td>5.580</td></tr> <tr><td>310</td><td>0.485</td><td>0.562</td><td>0.650</td><td>0.750</td><td>0.863</td></tr> <tr><td>320</td><td>0.485</td><td>0.562</td><td>0.650</td><td>0.750</td><td>0.863</td></tr> <tr><td>330</td><td>0.485</td><td>0.562</td><td>0.650</td><td>0.750</td><td>0.863</td></tr> <tr><td>340</td><td>0.485</td><td>0.562</td><td>0.650</td><td>0.750</td><td>0.863</td></tr> <tr><td>350</td><td>0.485</td><td>0.562</td><td>0.650</td><td>0.750</td><td>0.863</td></tr> <tr><td>360</td><td>0.485</td><td>0.562</td><td>0.650</td><td>0.750</td><td>0.863</td></tr> </tbody> </table>	温度/K	0	2	4	6	8	270	0.485	0.562	0.650	0.750	0.863	280	0.992	1.136	1.300	1.483	1.689	290	1.192	2.177	2.464	2.784	3.140	300	3.535	3.973	4.457	4.991	5.580	310	0.485	0.562	0.650	0.750	0.863	320	0.485	0.562	0.650	0.750	0.863	330	0.485	0.562	0.650	0.750	0.863	340	0.485	0.562	0.650	0.750	0.863	350	0.485	0.562	0.650	0.750	0.863	360	0.485	0.562	0.650	0.750	0.863
温度/K	0		2	4	6	8																																																														
270	0.485		0.562	0.650	0.750	0.863																																																														
280	0.992	1.136	1.300	1.483	1.689																																																															
290	1.192	2.177	2.464	2.784	3.140																																																															
300	3.535	3.973	4.457	4.991	5.580																																																															
310	0.485	0.562	0.650	0.750	0.863																																																															
320	0.485	0.562	0.650	0.750	0.863																																																															
330	0.485	0.562	0.650	0.750	0.863																																																															
340	0.485	0.562	0.650	0.750	0.863																																																															
350	0.485	0.562	0.650	0.750	0.863																																																															
360	0.485	0.562	0.650	0.750	0.863																																																															
故障判断基准	电特性的劣化																																																																			
故障机理	金属化腐蚀																																																																			
<p>概要</p> <p>绝对湿度与单位体积内包含的水分子数成正比, 是决定故障的应力。所以在此例中该应力的 n 次方近似于寿命。</p> <p>寿命 = 常数 × 绝对湿度<sup>n</sup></p> <p>对此式的两边取对数, 得到</p> $\log(\text{寿命}) = n \times \log(\text{绝对湿度}) + \log(\text{常数})$ <p>假设横轴为绝对湿度的对数, 纵轴为该绝对湿度规定的故障率发生时间的对数, 就能近似于直线。</p> <p>绝对湿度是温度和相对湿度的函数, 能由以下的关系求得:</p> <p>绝对湿度 = 饱和绝对湿度 × 相对湿度</p>		<p>减额数据的计算方法</p> <p>计算典型的耐湿性试验条件 (65°C/95%RH) 和典型的实际使用条件 (Ta = 25°C/65%RH) 时的加速性。</p> <p>根据上表, 用内插法求得 65°C 的饱和汽压为 22.9mmHg, 25°C 的饱和汽压为 2.8mmHg。给各条件分别乘 0.95 和 0.65, 得到各条件下的绝对湿度。</p> <p>取此 2 个绝对湿度的比, 并用典型的加速常数 n = 2, 得到</p> $\alpha = (21.7/1.8)^2 = 145 \text{ 倍。}$																																																																		

温差减额的例子如表 6.4 所示。假设故障机理是结构材料的热疲劳破坏。通常, 此模式与损耗故障模式有关, 所以充分的减额计算对功率器件非常重要。需要计算在半导体器件的生命周期中用多大的温差、外加多少循环的热交变应力, 并将其反映到散热设计中。

电压、电流和功率的减额对防止破坏现象特别有效, 尤其是此破坏现象和温差减额有着密切的关系。结构缺陷的进展使破坏强度逐渐变弱, 即使初期没有破坏性的应力也变为具有破坏性的应力强度模型的对象。

实际使用条件不是用单一条件所能记述的, 而是随着时间的推移发生连续性的变化。通常假设最坏的条

件，通过减额判断其是否可以使用。但是，当无论如何也无法将条件归纳为单一条件时，就重新换算为如下的标准条件（复合应力温差加速的例子，参照表 6.5；复合应力温度加速的例子，参照表 6.6），然后进行减额。

表 6.4 功率晶体管的功率循环减额的特性（例）

减额的应用例子		功率晶体管的温差减额
应力因素	接合部温度差	当 $\Delta T_{ch} = 90^{\circ}\text{C}$ 时，10000 次循环实力产品的例子
故障判断基准	$\theta_{ch-c}$ 的劣化	
故障机理	焊料疲劳	
<p>概要</p> <p>温差的 <math>n</math> 次方和功率循环极限成正比。</p> <p>循环寿命数 = 常数 <math>\times</math> 温差<sup><math>n</math></sup></p> <p>对此式的两边取对数</p> <p><math>\log(\text{循环寿命数}) = n \times \log(\text{温差}) + \log(\text{常数})</math></p> <p>假设横轴为功率循环 ON/OFF 时的接合部温度差 (<math>\Delta T_{ch}</math>) 的对数，纵轴为此时功率循环极限数的对数，就能近似于直线。</p> <p>因此，能从功率晶体管的使用条件求设备的耐用年限。相反，设备的要求耐用年限能决定功率晶体管的散热条件。</p>		<p>使用可能的循环数</p> <p>接合部温度 (<math>\Delta T_{ch}</math>)</p>
		<p>减额数据的计算方法</p> <p>假设 <math>T_c</math> 的实测值为 <math>85^{\circ}\text{C}</math>、<math>P_c = 20\text{W}</math>、<math>\theta_{ch-c} = 1.0^{\circ}\text{C/W}</math>，则 <math>T_{j\max} = 85 + 20 \times 1.0 = 105^{\circ}\text{C}</math>，与 <math>T_a = 25^{\circ}\text{C}</math> 的温差 <math>\Delta T_j = 80^{\circ}\text{C}</math>。</p> <p>从图表中读取此时的循环寿命，得到可使用的循环数。在 TO-3PFM 的情况下，<math>n</math> 大约是 5，因此能简单地计算可靠性试验数据为 85 的条件和实际使用条件之间的加速率。</p>

表 6.5 复合应力温差减额的特性（例）

减额的应用例子		功率晶体管的温差减额（例）
应力因素	接合部温度差	多个条件下的温差减额
故障判断基准	$\theta_{ch-c}$ 的劣化	
故障机理	焊料疲劳	
<p>概要</p> <p>只在固定条件下不一定能说明实际使用环境的变化。</p> <p>例如，在盛夏季节，汽车在高速公路上行驶后，如果在高速公路服务区关闭发动机，就对汽车发动机室的温度等非常不好。</p> <p>假设此时的 <math>T_{ch}</math> 是 <math>175^{\circ}\text{C}</math>，平均一年发生 50 次；假设通常使用时的 <math>T_{ch}</math> 是 <math>125^{\circ}\text{C}</math>，平均一天开关 5 次。</p> <p>当可靠性试验的条件为 <math>\Delta T = 90^{\circ}\text{C}</math> 时，计算上述条件相当于可靠性试验条件下的多少循环。</p> <p>但是，假设寿命 = 常数 <math>\times</math> 温差<sup><math>n</math></sup>，则 <math>n = 5</math>。</p>		<p>首先，求实际使用条件和寿命试验条件之间的加速系数。</p> <p><math>\alpha_1 = \{(175 - 25)/90\}^5 = 21.4</math> 倍</p> <p><math>\alpha_2 = \{(125 - 25)/90\}^5 = 1.88</math> 倍</p> <p>假设当 <math>\Delta T = 90^{\circ}\text{C}</math> 时，需要的循环数为 <math>m</math>，则</p> <p><math>m = 50 \text{ 次/年} \times 10 \text{ 年} \times 21.4 + 365 \text{ 日} \times 10 \text{ 年} \times 5 \text{ 次/日} \times 1.88</math></p> <p>当 <math>\Delta T = 90^{\circ}\text{C}</math> 时，寿命试验大约为 45000 个循环。</p> <p>如果用在严格的环境下，加速极限是个问题。此时，请向本公司的销售技术部询问。</p>

表 6.6 复合应力温度减额的特性 (例)

减额的应用例子		复合应力温度的减额例子
应力因素	接合部温度差	多个温度条件下的减额
故障判断基准	$\theta_{ch-c}$ 的劣化	
故障机理	焊料疲劳	
<p>概要</p> <p>只用固定条件不一定能说明实际使用环境的变化。</p> <p>例如，在盛夏季节，汽车在高速公路上行驶后，如果在高速公路服务区关闭发动机，就对汽车发动机室的温度等非常不好。</p> <p>假设此时的 <math>T_j</math> 是 <math>165^\circ\text{C}</math>，平均一年发生 10 个小时；假设通常使用时的 <math>T_j</math> 是 <math>125^\circ\text{C}</math>，平均一天行驶 5 个小时。</p> <p>当可靠性试验的条件为 <math>T = 175^\circ\text{C}</math> 时，计算上述条件相当于可靠性试验条件下的多少小时。</p> <p>但是，假设寿命 = 常数 <math>\times \exp(E_a/kT)</math>，则 <math>E_a = 0.6</math>。</p>		$\alpha_1 = \exp(0.6/8.517e^{-5}/(273 + 165))$ $\exp(0.6/8.517e^{-5}/(273 + 175))$ $= 0.71 \text{ 倍}$ $\alpha_2 = \exp(0.6/8.517e^{-5}/(273 + 125))$ $\exp(0.6/8.517e^{-5}/(273 + 175))$ $= 0.14 \text{ 倍}$ <p>相当于 <math>175^\circ\text{C}</math> 可靠性试验时间的实际使用条件 <math>t</math> 为</p> $t = 0.71 \times 10 \text{ 小时} / \text{年} \times 10 \text{ 年} + 0.14 \times 365 \text{ 日} / \text{年} \times 10 \text{ 年} \times 5 \text{ 小时} / \text{日} = 2620 \text{ 小时}$ <p>将寿命试验时的确认时间控制在 1000 小时以内，这对此后的质量保证极其重要。</p> <p>如果用在严格的环境下，加速极限是个问题。此时，请向本公司的销售技术部询问。</p>

假设归纳为  $n$  个实际使用条件，

$t_i$ ：在部件的生命周期中，第  $i$  个条件下实际使用时的累积时间

$\alpha_i$ ：标准条件和第  $i$  个条件之间的加速系数

如果在标准条件下的经过时间用  $t_i \cdot \alpha_i$  表示，并且将各条件全部换算为标准时间，则

$$t = \sum t_i \cdot \alpha_i$$

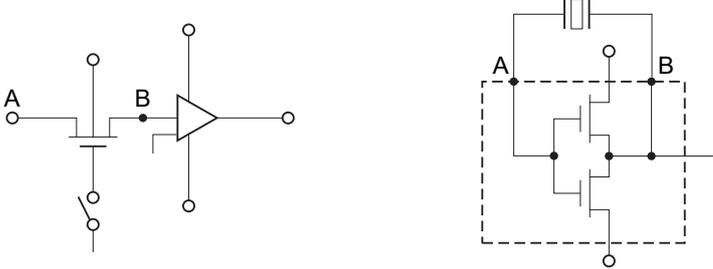
如果将可靠性试验的条件作为标准条件进行计算，就能将实际使用环境的耐用寿命期间替换为加速寿命试验的试验时间。

### 6.1.3 采用相同功能器件时的注意事项

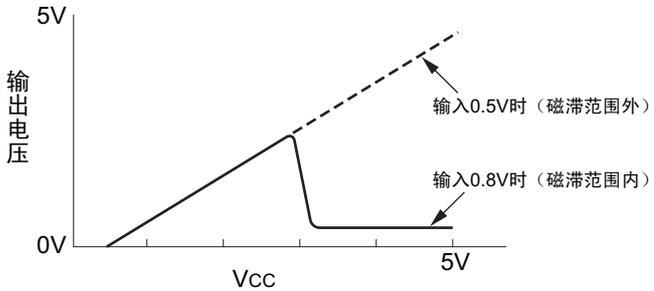
半导体器件的特性有产品目录中明确指出的特性保证项目以及产品目录中没有明确指出而实际上被正常使用的部分特性时，包括产品的偏差，请事前进行充分的探讨。

例如，将标准数字电路作为运算放大器用于振荡电路，或者使用在接通电源时工作电压未被保证的过渡状态下的输出信号等。

实例 1 MOS IC 用在模拟电路时产生的误动作

No.1	实例名	MOS IC 用在模拟电路时产生的误动作
器件的种类		MOS IC
要点		注意：输入泄漏电流变动时的电路容限度。
实例概要 / 现象 / 原因		<p>将 MOS IC 用作振荡电路或者模拟开关时，容许泄漏电流值小于数字电路的泄漏电流值，如果泄漏电流太大，就会产生误动作。不仅器件的泄漏电流而且印刷电路板上的引脚之间的泄漏电流（由灰尘引起）也是个问题。</p> 
对策 / 确认方法		<ol style="list-style-type: none"> <li>1. 对印刷电路板进行表面处理以防止沾上灰尘。</li> <li>2. 改善使用环境（降低湿度）。</li> <li>3. 设计印刷电路板时，使 A 和 B 之间的电阻值至少为 <math>10^9\Omega</math>。</li> </ol>
参照事项		

实例 2 接通施密特触发器 IC 的电源时产生的输出误动作

No.2	实例名	接通施密特触发器 IC 的电源时产生的输出误动作
器件的种类		TTL IC
要点		注意：接通电源时的过渡现象
实例概要 / 现象 / 原因		<p>对于使用施密特触发器 IC 的电路，如果在输入为 "L" 电平（0.8V）的状态下接通电源，尽管 IC 是反相器，输出也变为 "L" 电平。这是因 IC 具有磁滞特性而产生的现象，如果输入电平在磁滞范围内（大约 0.7V ~ 1.6V）接通电源，输出电平就会不稳定，无法正常工作。</p> 
对策 / 确认方法		<ol style="list-style-type: none"> <li>1. 在 <math>V_{CC}</math> 完全上升之前，将输入电平保持在磁滞范围外。</li> <li>2. 使用没有磁滞特性的产品。</li> </ol>
参照事项		

最近，单片机等器件有掩模 ROM 和 PROM 版、ZTAT 和 F-ZTAT 版等，其功能完全相同而只是编程方法不同。虽然明确保证的部分特性的中心值和方差也有不同，但是对噪声误动作的容限度、噪声的发生和振荡电路的稳定性等，在规格中无法说明的部分发生了性能和特性差异的问题。

实例 3 ZTAT 和掩模 ROM 版的噪声强度差异

No.3	实例名	更改掩模时引起的耐噪声性老化
器件的种类		单片机
要点		在更改掩模时，确认规格中未规定的性能是否没有问题。
实例概要 / 现象 / 原因		在用 ZTAT 单片机结束产品试制和初期批量生产后，正要用同一引脚排列的掩模 ROM 版进行正式批量生产时，由于噪声增大而导致附近 FM 无线电扫描选台功能的误动作（因噪声而选中了没有电台的频率）。虽然能通过调整印刷电路板的 GND 接线图形和旁路电容的位置等对策解决问题，但是推迟了批量生产的时间，而不得不使用价格偏高的 ZTAT 单片机。
对策 / 确认方法		掩模 ROM 版的功能规格尽量和 ZTAT 单片机匹配，但是有些产品因系列不同而部分功能不同。例如，虽然功能完全相同，但是规格中未规定的实力值（例如，噪声强度和锁存效应、静电破坏强度等）不同，因此必须使用实物进行事前确认。有关使用难点和改善意见，请与本公司销售技术部联系。
参照事项		

#### 6.1.4 在严格环境下使用时的注意事项

尤其需要对发生损耗故障的可能性进行充分的反复探讨。如果不在损耗故障区正确地实行减额，故障率就会在实际使用时间内随着时间的推移而迅速地增大，有时会引起严重的破坏，所以进行充分的探讨非常重要。

必须在考虑加速系数的基础上，确认可靠性试验条件下的试验时间比实际使用时间更加严格后再使用。在损耗故障模式中，一旦发生故障，故障率就随着时间的推移而迅速地增大。反之，即使用少量的样品，也能通过比实际使用条件的时间长（2 倍以上）的数据，将实际使用期间内的故障率控制到最低。

#### 6.1.5 高可靠性用途的使用注意事项

要求在发生故障时必须追究每 1 个故障的原因并实施提高质量对策，对于这样的高可靠性用途，不能缺少对损耗故障区和偶发故障区的故障率推定。如果使用条件很严，偶发故障区的故障率就会上升，即使是以前符合质量要求的部件，也有可能因使用条件变严而达不到目标质量。

在许多的情况下，偶发故障区以制造缺陷引起的初期故障模式的筛选结果出现，降低制造阶段的缺陷密度以及优化筛选方法对降低这种故障率很有效。

虽然以“无缺陷”的产品质量为目标，但遗憾的是还未能达到。对于受部件意外故障影响大的产品，请在系统方面采取保护对策。

## 实例 4 质量等级的选择

No.4	实例名	质量等级的选择
器件的种类		全部半导体器件
要点		确认是否使用了符合用途的半导体器件。
实例概要 / 现象 / 原因		对“无缺陷”产品质量有要求的情况下，采用了一般家用电器的半导体器件，发生了概率低的慢性故障。 在对高故障率表示不满时，推荐使用高可靠性用途的产品。 补充说明：高可靠性用途的 LSI 和一般用途的 LSI 的质量设置方法有 2 种： 1. 为了适应严格的使用环境（温度或者环境应力），在设计时扩大设计极限值 2. 通过筛选等技术对制造偏差引起的故障率采取不同的筛选标准 对于高可靠性用途的产品，虽然以“无缺陷”的产品质量为目标，但是现在还不能完全实现。 发生问题时，希望得到客户的反馈信息，以实施提高产品质量的对策。
对策 / 确认方法		1. 当成本和质量的平衡性较强时，为了能使用合适的产品系列，请事前向本公司的销售技术部询问。 2. 对于半导体产品的意外故障，请在客户系统实施故障保险对策。
参照事项		

## 6.2 器件电破坏的防止

在实际使用中，半导体器件的故障发生率最高的是破坏不良，很难从破坏后的形状查明破坏原因。在发生频率高的情况下，实施再现实验找出造成相同破坏形状的条件等的个别对策，但是目前很难再现和实际使用时发生的完全相同的形状。

本章节着眼于破坏机理，对破坏的特点以及防止破坏的观点和对策等进行说明。正确地处理制造上敏感的半导体器件，不仅能减少在客户的制造过程中产生的不良，而且对减少实际使用时的初期故障也非常有效。

## 6.2.1 静电破坏

静电破坏是发生频率最高的一种破坏模式。以下对发生机理、器件的带电机理和静电破坏的一般注意事项进行说明。

因静电引起器件破坏的原因在于急剧的放电现象产生的过电压和过电流。除了频率极高的器件以外，大部分器件内置了用于防止静电的保护元件，但是有时因被外加了超过保护元件能力的能量静电或者超过保护元件运行速度的高频率电涌而被破坏。

在器件被安装到设备或者电路板后，外加的静电按分布常数集中在阻抗低的地方，然后以泄漏电流的形式传导能量，破坏最弱的部分。因为半导体器件本身是在非常高的温度下处理和制造的，所以温度稍微上升也不会在短时间内产生破坏。但是，如果能量非常集中地被消耗，局部温度就会上升并在瞬间产生破坏。在静电自身产生破坏时，其电压很高并且能量较小，所以被破坏的痕迹非常小或者根本无法观测的情况比较多。在外加电源电压的状态下外加静电时，有可能因静电破坏而导致热击穿或者 ASO 破坏。

## (1) 静电的发生机理

因物体有过剩或者不足的电子而产生的电荷称为静电。当电子过剩时，物体带负电；当电子不足时，物体带正电。

通常，物体具有容易获得电子和容易失去电子的电特性（称为摩擦起电系列）。因此，当两个物体摩擦、分离或者接触时，其中一个物体获得电子，另一个物体就失去电子（图 6.1）。当导体靠近带电物体时，会因静电感应而产生部分电荷（图 6.2）。物体带电的电荷量取决于物体性质、环境条件（温度、湿度）和摩擦条件等，通常化学纤维和塑料的带电量比较大（容易带电）。另外，因为静电电荷处于物体表面，所以物体表面的传导率对电荷移动的影响很大。如果表面传导率高，电荷就会迅速扩散。典型静电电压的例子如表 6.7 所示，从表中可以看出，因为湿度越高物质表面的传导率就越高，所以相对湿度越高静电电压就越低。

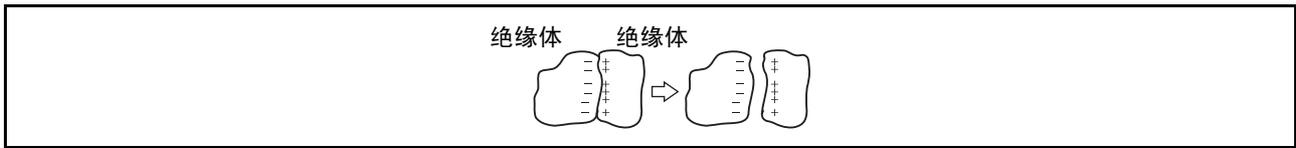


图 6.1 摩擦起电

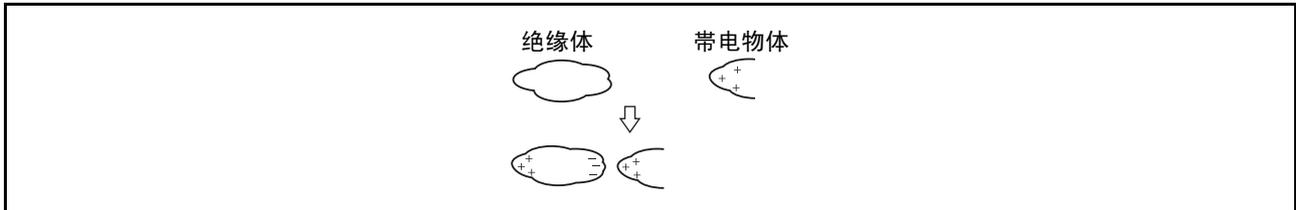


图 6.2 静电感应

表 6.7 典型静电电压的例子

发生源	静电电压	
	10 ~ 20%RH	65 ~ 90%RH
走在地毯上的人	35000V	1500V
走在乙烯塑料地板上的人	12000V	250V
坐在长椅上工作的人	6000V	100V
乙烯塑料罩	7000V	600V
从长椅取下的聚乙烯塑料袋	20000V	1200V
塞满聚氨酯泡沫塑料的椅子	18000V	1500V

(DOD-HDBK-263)

## (2) 器件的带电机理

最近，在器件静电破坏中，因器件带电引起的破坏有所增加，这种破坏发生在带电的器件向导体放电的时候。在此对放电诱发的器件带电机理进行说明。

### 1. 摩擦引起的封装表面带电

在器件的制造工序和电子设备的组装工序中，器件被摩擦的情况比较多。例如，与器件盖印机的橡胶滚轴的摩擦、IC料盒内的摩擦和装卸设备的摩擦等。如果塑封被摩擦，封装表面就带电。如图6.3所示，当封装表面带电时，芯片或者引脚通过封装内的电场将产生静电感应，并且当引脚与导体等接触时就会放电。

### 2. 静电感应引起的器件带电

以图6.4说明器件不摩擦也会带电的情况。首先，如同(i)，当将器件放置在带电的塑料板上时，芯片或者引脚将引起静电感应。

其次，如同(ii)，当夹具和工具类或者人体等导体接触引脚时，就会放电。

另外，如同(iii)，从塑料板取下器件后，如果器件带电，还有放电的危险。

因此，只要带电物体接近器件，就有给器件放电的危险。例如，存放器件或者成品电路板的容器、带式输送机和非导电手套等，在器件的周围有许多这样的例子。

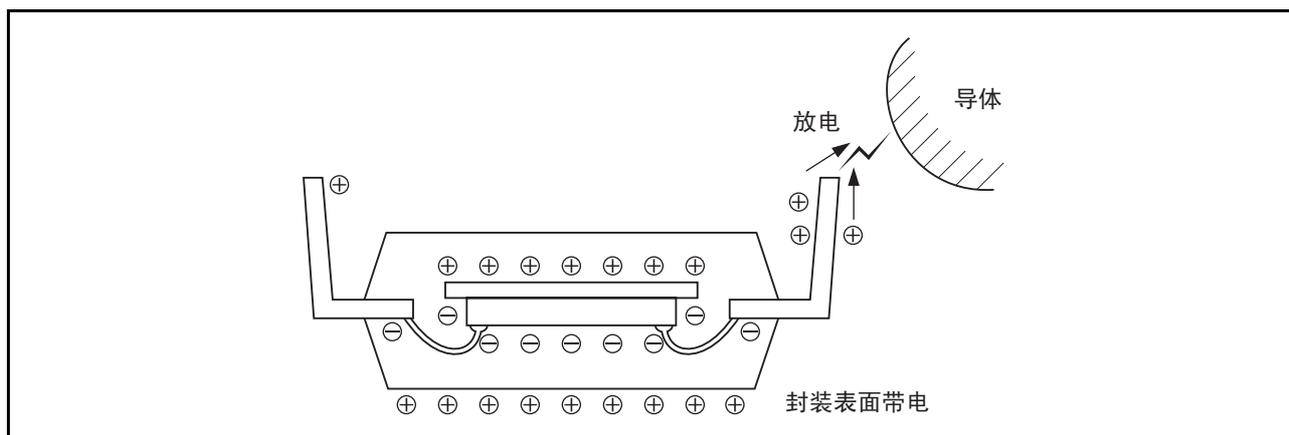


图 6.3 封装表面带电时的内部静电感应和放电

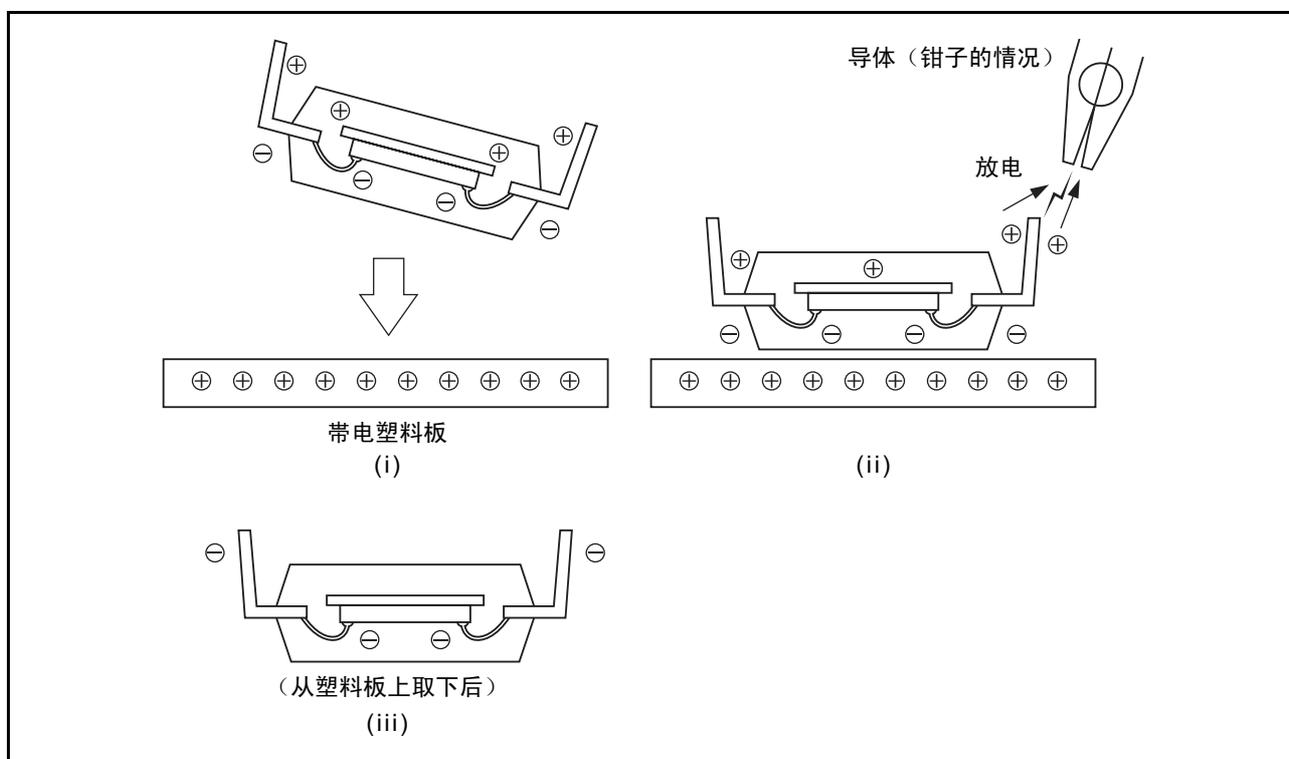


图 6.4 静电感应引起的器件带电过程

### (3) 静电破坏的一般注意事项

一般在静电放电时器件容易破坏，所以在处理时需要注意。尤其是在以下情况下，静电破坏的可能性很高，因此需要在确认该状况后制定对策以防止静电破坏。

#### 1. 当导体和器件接触时

如果导体带电或者器件带电，就会在导体和器件之间引起放电。为了保护人体，需要通过  $1M\Omega$  以上的高电阻接地。因为金属会引起急速放电，所以破坏的危险性很高。需要尽可能避免器件和金属的接触，但是在无法避免的情况下，需要将金属接地来除去器件的电荷。

#### 2. 当器件被摩擦时

如果封装被摩擦，封装就会带电；如果引脚被摩擦，芯片或者引脚就会带电。需要防止摩擦或者通过更改摩擦处的材质来控制带电量。

3. 当器件接近带电的夹具和工具时  
如果器件接近带电的夹具和工具，器件就会因静电感应而带电。需要将夹具和工具类更改为不带电的材质。
4. 当环境湿度下降时  
当保存器件的场所的环境湿度下降时，器件或者夹具和工具类一旦带电，就很难还原。因为肉眼看不见静电，所以对于上述的1.~3.的情况，很难制定完善的对策。如果在实施这些对策的基础上进行湿度管理，就能期望得到很好的效果。

#### (4) 处理器件时的注意事项

防止半导体器件急速放电的最有效方法是使用导电性垫。首先不能让器件带电，万一器件带电了，也不能让器件急速放电。

##### 1. 作业环境

静电的产生和湿度有很大关系。如果相对湿度下降，就容易产生静电。在存在高温区（即使是一部分）的情况下，局部的低湿度也有可能发生高静电。因此，从防止带电的角度来看，需要在装卸或者安装到电路板的工序中可能带电的区域内，用加湿器等将相对湿度保持在约45~55%。

在湿度管理困难的情况下，同时使用空气离子鼓风机（也称离子发生器）等非常有效。但是，如果过于依靠空气离子鼓风机，有可能发生意想不到的故障。在不断确认空气离子鼓风机工作的同时，实施防止带电的对策非常重要。

##### 2. 作业

在工作现场，尽量避开容易带电的绝缘体（尤其是化学纤维和塑料制品容易带电）而使用导电性物质。例如，抗静电工作服、空气离子鼓风机等。

在处理半导体器件时，需要使用有静电对策的材料或者放入导电性容器（例如：静电屏蔽袋、导电性垫等）进行保管或者移动等，以防止静电的产生。

##### A. 设备和设施

为了防止静电累积，需要将测量设备、试验设备、输送机、工作台、地板垫、工具、焊料槽以及烙铁充分接地。必须在工作台和地板上铺设导电性垫（ $10^5\Omega/\square \sim 10^9\Omega/\square$ ）并分别接地。

##### B. 人体

在工作时，人体接地。但是为了防止触电，必须串联至少 $1M\Omega$ 的电阻，绝对不能触摸高电压部。

另外，必须戴手套而不能空手触摸器件，手套和工作服不能使用尼龙等容易带电的布料。虽然鞋子和拖鞋的电阻为 $1M\Omega \sim 100M\Omega$ ，但是会因污垢、磨损和湿度等而发生变化。

##### C. 操作方法

烙铁要使用半导体专用的烙铁（12V~24V的低电压），烙铁的前端接地。在安装器件时，要尽可能减少对同一器件的处理次数和处理时间，快速操作是防止破坏的诀窍。

#### 实例 5 测量中的静电破坏

No.5	实例名	测量中的静电破坏
	器件的种类	MOS IC（塑封）
	要点	测量摩擦后的带电量并制定对策
	实例概要 / 现象 / 原因	在进行 IC 自动测量时，使用塑料导轨。在 IC 滑过导轨期间，IC 的塑料材料因静电而带电。此电荷通过测量头（金属）放电，导致 IC 的输入电路受到破坏。此现象发生在低湿度期间，而在高湿度期间不发生。
	对策 / 确认方法	1. 将塑料导轨换成金属导轨，不使静电发生。 2. 将导轨接地。 3. 当无法降低带电量时，就与除电鼓风机并用。
	参照事项	

## 实例 6 保管和搬运时的静电破坏

No.6	实例名	保管搬运时的静电破坏
器件的种类		MOS IC (塑封)
要点		在高电压下, 器件附近的物质不能带电
实例概要 / 现象 / 原因		在设备制造工序中, 安装电路板前的好的 IC 在安装电路板后变为不良 IC。因为在搬运或者保管电路板时电路板被堆积, 所以因电容器的充电电荷被外加到 IC 而发生破坏。
对策 / 确认方法		<ol style="list-style-type: none"> <li>1. 在电路板之间放入绝缘物后进行搬运。</li> <li>2. 预先让电容器放电。</li> <li>3. 各电路板之间留有空隙。</li> </ol>
参照事项		

## (5) 过电压破坏

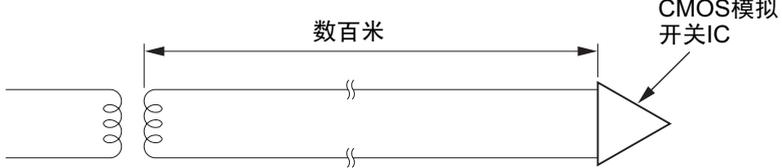
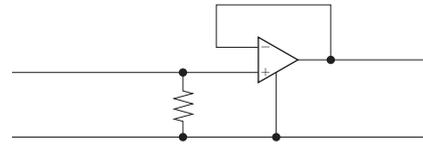
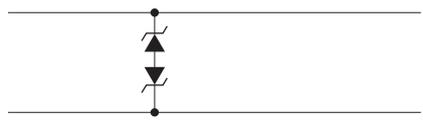
因静电以外的原因而被外加过电压的情况统称为过电压破坏, 但是过电压的产生原因和特征各种各样。通常, 破坏形状取决于被放电的总能量和消耗能量的面积。如果 Si 的局部温度超过 200°C, 泄漏电流就迅速上升, 因发热而导致永久性破坏。在物理上, 如果达到 500°C 以上的高温, Al 布线就会熔化并且 Si 衬底自身发生变化, 变化的面积与干预破坏的电涌能量有关。

过电压电涌有在其他设备的运行或者 ON/OFF 时产生的电涌、因突发雷涌等而产生的外来电涌、因自身的运行而在电路中产生的电涌以及在进行与本来的运行无关的测量和检查时产生的电涌。

## (6) 外来电涌引起的破坏

外来电涌是最棘手的电涌。因为发生频率一般很低, 并且追究原因和再现实验都很困难, 所以详细记录产生不良时的周围状况和运行状态是解决问题的关键。

## 实例7 浪涌电压引起的破坏

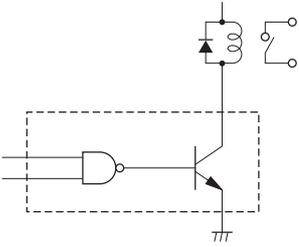
No.7	实例名	电涌引起的破坏
器件的种类		CMOS 模拟开关 IC
要点		明确 IC 的输入电涌耐量
实例概要 / 现象 / 原因		<p>在通过读取数据来收集模拟数据的系统中，因为产生模拟数据的场所远离设置模拟 / 数字转换器的场所，所以连线上产生了外来电涌。虽然使用 CMOS 模拟开关（内置过电压保护电路的模拟开关 IC）进行模拟输入，但是因产生超过耐压的电涌而导致破坏。</p> 
对策 / 确认方法		<p>1. 将隔离放大器追加到输入电路。</p>  <p>2. 将用于吸收电涌的齐纳二极管追加到输入电路。</p> 
参照事项		

## (7) 自生过电压引起破坏时的注意事项

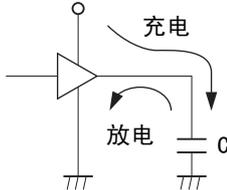
当驱动电感负载电路并且通过晶体管的雪崩击穿吸收电涌时，电涌自身有可能在电路中产生过电压。此时，通过给电路追加保护元件或者内置保护元件等，进行吸收能量的减额来保持可靠性。

另外，在驱动大容量的电容器负载时，也有可能因负载电路的电感而产生过电压。

## 实例 8 电感负载的驱动

No.8	实例名	电感负载的驱动
器件的种类		TTL IC
要点		确认 L 负载电路在 ON/OFF 时的电压和电流波形
实例概要 / 现象 / 原因		<p>在通过逻辑电路驱动继电器等电感负载时，如果不吸收在转换流过继电器线圈内的电流时的反向电压，器件就会被破坏。使用晶体管的情况也一样。</p> 
对策 / 确认方法		<ol style="list-style-type: none"> <li>1. 追加钳位二极管。</li> <li>2. 追加阻尼电路。</li> </ol>
参照事项		

## 实例 9 电抗驱动

No.9	实例名	电抗驱动
器件的种类		TTL 和 CMOS IC
要点		注意电容器的充放电电流
实例概要 / 现象 / 原因		<p>如果将电容器连接到 IC 输出引脚，就会在 L 电平转换为 H 电平时流过充电方向的电流，并且会在 H 电平转换为 L 电平时流过放电方向的电流。前者流过相当于 <math>I_{OS}</math> 电流，后者因相当于 <math>V_{OH}</math> 的电压被外加到 <math>V_{OL}</math> 的输出而使输出晶体管产生破坏。</p> 
对策 / 确认方法		<ol style="list-style-type: none"> <li>1. 将电容器的容量设定为不超过一定的值。</li> <li>2. 给电容器追加串联电阻。</li> <li>3. 设计不使用电容负载的系统。</li> </ol>
参照事项		

## 实例 10 LCD 驱动器电源噪声引起的破坏不良

No.10	实例名	LCD 驱动器电源噪声引起的破坏不良
器件的种类		LCD 驱动器和单片机
要点		1. 禁止 LCD 驱动器电源的反相电压 2. CMOS 输入引脚的电压必须在电源和 GND 之间。
实例概要 / 现象 / 原因		A 公司正常使用的 LCD 驱动器在 B 公司的产品试验中重复产生原因不明的破坏。即使在同一批次中, 不良率也会因机种而产生较大的差异, 因测试模式而变化。通过故障分析确认电源部分已被破坏。 调查的结果表明破坏的原因在于: 因电容负载引起液晶显示的电源产生尖峰噪声的重叠以及电源之间产生反相电位差。在反相电源之间插入旁路电容并与噪声同步, 就不再产生这种破坏。
对策 / 确认方法		1. 为了在瞬间也不给用于液晶驱动的高耐压的各电源部分施加反相电压, 使用能消除相同噪声的电容器。 2. 加宽并缩短电源之间的布线, 在列变化引起的信号量变化最严的时序, 通过高速工作的示波器探针确认在电源之间有无反相电压的波形。
参照事项		

## (8) 测量时过电压破坏的注意事项

在测量半导体器件时, 除了需要注意和静电破坏相同的注意事项以外, 还需要特别注意以下几点:

## 1. 防止电源接通顺序引起的破坏

如果半导体器件的电源接通顺序有误, 就有可能因锁存效应等现象而破坏器件。

对于具有负特性电流限制的电源等, 根据和器件的特性组合, 电压有可能因过渡电流而降低, 导致器件产生误动作。有关详细内容请参照各数据手册。

即使测试程序的电源接通顺序正确, 也有可能因器件和测量器插座的接触不良而不能按正确的顺序接通电源, 或者因电源的上升速度和输入/输出信号上升速度的组合而颠倒实际的电源接通顺序, 所以需要注意。

## 实例 11 电源接通的延时引起的破坏

No.11	实例名	电源接通的延时引起的破坏
器件的种类		线性 IC
要点		确认电源接通顺序是否符合规格
实例概要 / 现象 / 原因		在转换模式时, 发生原因不明的误动作。产生误动作的 IC 有 2 个电源, 通常只使用电源 1, 只在转换模式时接通电源 2。 如果在电源 2 完全上升到 High (5V) 电平之前允许输出信号 (不消音), 该 IC 就发生脉冲噪声, 并形成流过过电流的电路。调查结果表明: 因为没有遵守使用注意事项, 电源周围充满噪声, 从而产生误动作。
对策 / 确认方法		确认并遵守产品目录和交货规格书记载的使用注意事项。在使用多个电源的情况下, 必须准确地控制各 ON/OFF 的时序。
参照事项		

## 2. 浪涌电压和电流的保护

必须注意: 在进行特定的测量时, 不要外加来自测试设备的浪涌电压; 或者给测试设备追加钳位电路等或者在进行电流源驱动测量时, 不能外加因接触不良而产生的异常电压。

## 实例 12 测量中的破坏

No.12	实例名	测量中的破坏
器件的种类		TTL IC
要点		注意外加电源时的浪涌电压
实例概要 / 现象 / 原因		1. 在测量总线驱动器的输出电压 $V_{OL}$ 时，因恒定输入电流 $I_{OL}$ (100 ~ 300mA) 而被破坏。 2. 在通过外加电流 (1mA) 测量耐压 ( $\geq 70V$ 的 IC) 时，发生同样的破坏。 3. 在测量耐压时，噪声重叠在恒定电流源上，进入负性区而产生破坏。
对策 / 确认方法		1. 采用不外加电流而外加电压的方法。 2. 外加耐压以内的电压并测量电流。 3. 在采用外加电流的方法时，按照以前的顺序进行接触检查很有效。
参照事项		

为了防止噪声而不小心将电容连接到输入/输出引脚时，有可能因电容器充放电电流的峰值电流而破坏半导体器件的危险。例如，在通过电路板测试设备和内部电路测试设备进行中间检查时，如果在测试设备的电容器累积了电荷的状态下进行下一个电路板的测试，就经常会破坏半导体器件。另外，在测试后，电路板上的电容器所累积的电荷也可能在保管箱内放电，所以需要预先将测试设备和电路板上的电荷充分放电。同样需要注意：当测试设备的电源部存在大容量的旁路电容器时，在切断电源后不能残留不需要的电荷。

## 3. 有关噪声和振荡的注意事项

要注意：为了进行测量，通常在正常运行的电路中连接示波器的探针或者连接测量仪器，因此负载电容变大，电路因噪声和振荡等而产生误动作，并导致半导体器件被破坏。

## 4. 防止半导体器件的输出和测试设备驱动器输出的冲突

需要注意：在测量 I/O 公共引脚的半导体器件时，半导体器件的输出不能和测试设备驱动器的输出发生冲突。

## 5. 电设备漏电的注意事项

必须对电设备进行充分地管理，以防止波形记录器、示波器、脉冲发生器、直流稳定电源等的端子以及机壳等交流电源的漏电。

## 6. 一般注意事项

在进行测量时，必须避免引脚的误接、反插以及引脚间的短路等。在检查电路板的工作时，必须在进行检查前充分确认没有焊桥和异物桥接等后，再接通电源。

## 实例 13 测量中的破坏

No.13	实例名	测量中的破坏
器件的种类		小型贴面 IC
要点		注意测量时的接触不良
实例概要 / 现象 / 原因		将被测量的半导体器件倾斜插入测试插座，因测量的半导体器件引脚和测试插座的接触不良而产生峰值电涌，导致 IC 的破坏不良。
对策 / 确认方法		在测试程序的前头插入接触检查，如果检查出接触不良或者反插，就中止测试。
参照事项		

## 实例 14 误接引起的破坏

No.14	实例名	误接引起的破坏
器件的种类		线性 IC
要点		确认连接的正确性并明确万一误接时的对策
实例概要 / 现象 / 原因		当安装时，在 GND 开路并且连接 $V_{CC}$ 的状态下，输出引脚和 GND 的接触导致 IC 被破坏。在输出引脚和 GND 接触的瞬间，因大电流经过 $V_{CC}$ -GND 之间的电解电容器而导致 IC 被破坏。
对策 / 确认方法		在输出引脚和 GND 之间插入钳位二极管
参照事项		

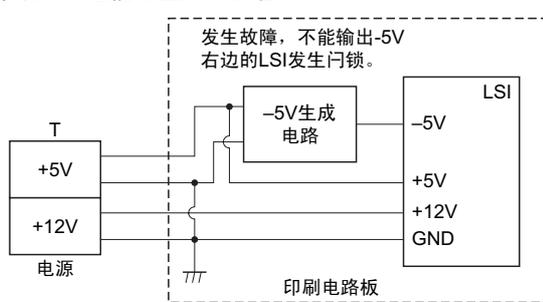
## 实例 15 连接器的插拔引起的破坏

No.15	实例名	连接器的插拔引起的破坏
器件的种类		IC 和 LSI
要点		严禁在外加电源的状态下插拔连接器，否则就必须以此为前提进行设计。
实例概要 / 现象 / 原因		在用户工序中，经常发生马达不转动模式的安装不良（平均故障率 = 2 ~ 5%）。 调查结果表明：IC 的输入引脚已被破坏，客户在检查电路板时，在接通 DC 电源的状态下误插拔连接器。当停止此操作时，就没有发生不良。
对策 / 确认方法		1. 要求用户必须在切断电源后连接电路板。 2. 给被破坏的 IC 输入引脚加入保护电阻。
参照事项		

## 6.2.2 锁存效应

如同 CMOS 电路，具有寄生晶闸管结构的器件也有锁存效应故障模式。锁存效应现象是指因外来电涌产生的寄生电流使寄生晶闸管导通，从而引起热破坏。只要 LSI 各信号线的电位在规格值以内，就绝不会有寄生电流，但是，如果 GND 电位出现浮动并且输入 / 输出信号和电源之间产生反相电位，就会有寄生电流。晶闸管本身作为半导体器件正常工作，如果在因发热而破坏结构之前切断电源，就不会导致破坏。另外，晶闸管一旦导通，即使输入 / 输出电位恢复正常，只要不切断电源就无法恢复正常。

实例 16 多电源 LSI 锁存效应引起的破坏

No.16	实例名	多电源 LSI 锁存效应引起的破坏
	器件的种类	CMOS LSI
	要点	如果不遵守电源的接通顺序，就会发生锁存效应
	实例概要 / 现象 / 原因	<p>在将验收合格的 LSI 安装到印刷电路板后，使用内部电路测试设备检查到 LSI 已被破坏。通常，在调整 -5V 生成电路的电压后先连线再进行试验。但是，因为没有连线就进行试验，所以没给 LSI 提供 -5V 的电压而产生锁存效应现象，异常电流流到 GND，导致 LSI 被破坏。在使用 CMOS 器件时，需要预测最坏的情况，通过限制自身发热的保护电阻等的故障保险电路，即使万一发生锁存效应，也能防止二次灾害。</p> 
	对策 / 确认方法	<ol style="list-style-type: none"> <li>1. 接通多电源 LSI 的电源，明确切断顺序。</li> <li>2. 预测发生锁存效应的情况，插入保护元件。</li> </ol>
	参照事项	

### (1) 过电流破坏

主要由 Al 布线的熔化而引起的破坏统称为过电流破坏。因为 Al 布线具有正温度特性，所以当外加大电流时电阻就增大。结果是布线消耗的能量增大引起热击穿，Al 布线超过 Al-Si 的共晶温度而熔化。因为有可能因过电压而破坏晶体管，或者因流过的大电流而产生过电流破坏，或者因过电流使温度上升，Al-Si 的共晶因撞破接合部而破坏晶体管，所以很难只从留下的形状判断破坏的原因。

实例 17 大容量电容器引起的破坏

No.17	实例名	大容量电容器引起的锁存效应
器件的种类		CMOS LSI
要点		如果 GND 不用作 GND，LSI 就会被破坏
实例概要 / 现象 / 原因		<p>在调试程序中，程序开发设备重复发生原因不明的破坏。多个 TTL 和 CMOS 同时被破坏，即使多次更换设备，还是经常被破坏。调查结果表明：原因是使用了大容量电容器（2000<math>\mu</math>F），在加电时 LSI 的 GND 电位上升到电源的 1/2 而发生了锁存效应。</p> <p>因突入电流，GND和电源的接线变为电阻，GND电压上升。</p> <p>电源的1/2电位 (约2.5V)</p> <p>破坏</p> <p>输入</p> <p>GND</p> <p>2000<math>\mu</math>F</p> <p>Low电平 (约0.4V)</p> <p>输出</p> <p>2个电源的情况</p> <p>GND: 约2.5V 输入: 约0.4V } 电位的相对关系变反</p>
对策 / 确认方法		将印刷电路板上的大容量电容器更换为小容量的电容器。
参照事项		

## (2) 热击穿

热击穿是由于电路的温度特性引起功率增加的正反馈，使温度无止境地上升而导致破坏。可以说，大部分破坏都是由热击穿引起的。除了器件的局部发热引起热击穿以外，功率器件也有可能因散热结构而发生热击穿，所以需要特别注意散热设计。

## (3) ASO 破坏

ASO 是 Area of Safty Operation 的缩写，是双极型器件典型的破坏模式，也是热击穿的一种。在理论上是由基极 - 发射极电压的温度特性引起的，当温度上升时， $V_{BE}$  变小，其局部能量消耗增大，由于  $V_{BE}$  越变越小，导致局部高温部（热点）而产生破坏。对于 MOS 器件，因为在温度上升的同时导通电阻变高，并且具有自动均匀发热的特点，所以 ASO 非常大。

## (4) 雪崩破坏

这是因外加电压超过半导体器件的接合部耐压引起的雪崩击穿而导致破坏的故障模式。如同氧化膜的时效绝缘膜破坏，在屈服能比较小的情况下不发生瞬间破坏，但是当经过接合部的总能量超过某固定值时，就会导致破坏。必须注意：除了特意设计的情况以外，禁止以最大额定值等使用雪崩击穿。

### 6.3 防止器件的机械破坏

半导体器件由实现器件功能的核心部 Si 芯片、引出电信号的接合线和引脚、散热板以及树脂（在机械固定时阻止外界应力，以保护芯片）等构成。因为各种构成材料的硬度和热膨胀系数等有很大的差异，所以和单一材料相比，机械强度的余量比较小。因此，在引脚弯曲、安装散热板、安装到印刷电路板后的清洗以及弯曲修正时，都可能诱发机械破坏。

机械外力使树脂和引脚框架之间脱胶，引起耐湿性余量的劣化，或者因应力传到接合线引起耐温循环性的老化，严重时可能会引起断线。另外，对封装的散热板和器件整体外加的机械应力，也有可能产生芯片裂纹。

在组装工序中，必须注意外加的机械应力，设计成不会因机械应力而产生不良的工序。如果在组装工序中因机械应力引起破坏，除了在组装工序中产生的不良器件以外，而且也有可能对没有发生不良的器件产生不良的影响。必须注意这种情况可能在实际使用时发生故障。

尤其是对于中空结构以及接合线没被固定的产品，有可能因超声波清洗和振动应力而导致破坏，或者因超声波而产生引线键合细线的共振疲劳断线，或者凝胶树脂的振动和流动引起的破裂断线。

#### 6.3.1 关于引脚的成形和切断

将半导体器件安装到印刷电路板时，有时需要预先将引脚成形或者切断后再使用。此时，如果给引脚施加过大的应力，就会使半导体器件发生机械破坏或者缩短寿命。

例如，如果在器件的封装本体和引脚之间施加相对的应力，就有可能使内部连线断线或者在本体和引脚之间产生空隙，使密封性变差而降低可靠性，最严重时会产生树脂或者玻璃裂纹。因此在引脚成形或者切断时，必须注意以下几点：

1. 当弯曲引脚时，为了防止封装本体和引脚之间被施加相对应力，必须固定弯曲点和本体之间的引脚，不要触摸本体，也不要拿着本体弯曲引脚（参照图 6.5）。另外，当使用模具进行大量器件引脚的成形时，必须设置固定引脚的机构，要注意引脚压杆机构不能对器件本体施加应力（参照图 6.6）。如图 6.7 所示，如果在弯曲引脚时使用本体压杆机构，就必须在本体周围有支撑结构，以避免芯片的应力集中。其中， $t$  为模具支撑点到芯片的距离。

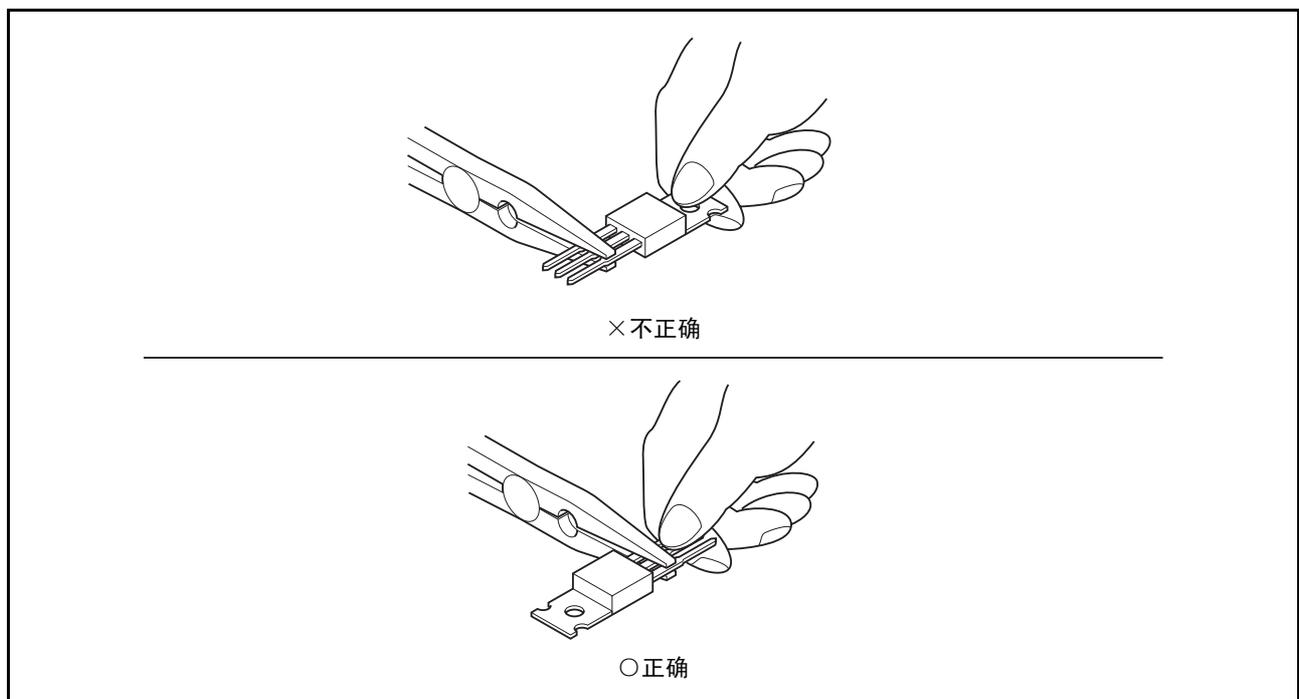


图 6.5 引脚的弯曲方法

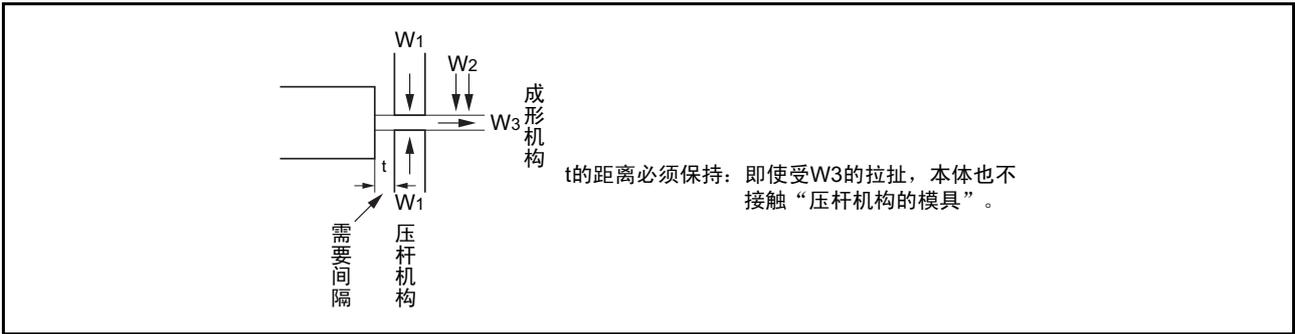


图 6.6 使用模具弯曲引脚的方法

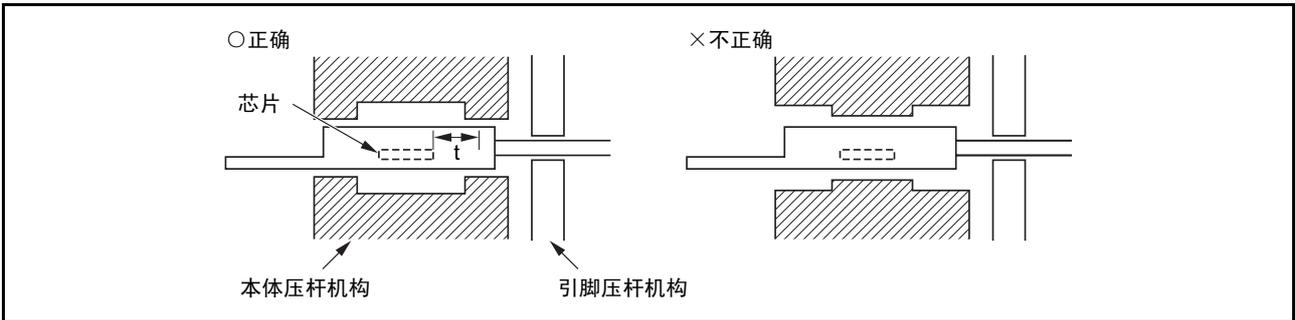


图 6.7 有本体压杆机构的模具例子

2. 将引脚弯曲成直角时, 必须在离本体至少3mm的位置弯曲, 但是最大只能弯曲90° (参照图6.8A)。另外, 当弯曲度小于90°时, 必须在至少离本体1.5mm的地方弯曲 (参照图6.8B)。

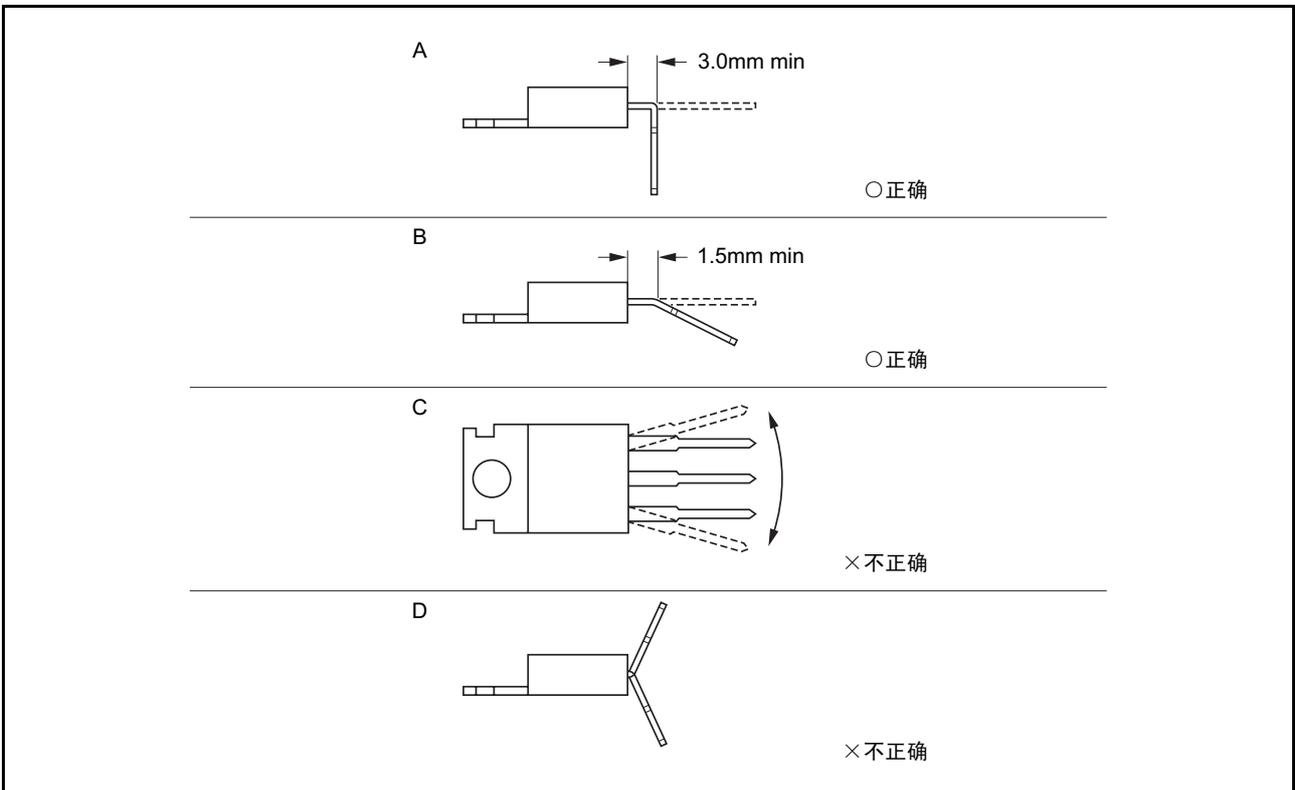


图 6.8 弯曲引脚的位置和方向

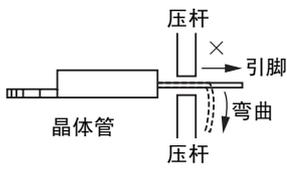
3. 不能重复弯曲引脚。
4. 不能沿侧向弯曲引脚（参照图 6.8C）。
5. 有可能因轴向的过大应力（拉力等）而破坏器件的引脚，所以不能施加超过规定的应力。规定的应力取决于引脚的断面面积。
6. 必须注意：有可能因弯曲夹具和工具的形状而损伤引脚的镀层。如果引脚的接触部分在 0.5mmR 左右，就没有问题。

对于晶体管和二极管，可以在引脚成形后交货，有关事项请向本公司的销售负责人询问。

#### 实例 18 引脚整形时的芯片裂纹

No.18	实例名	引脚整形时的芯片裂纹
器件的种类		栅极阵列
要点		在贴面封装的引脚整形时，封装本体不能受到冲击
实例概要 / 现象 / 原因		客户在安装工序中，将贴面封装产品安装到电路板前，使用修正设备修正了引脚。此时，引脚根部的压杆模具和封装本体之间的间隔比规定的小。因此，在封装本体和模具之间有异物，施加了应力而导致芯片裂纹不良。
对策 / 确认方法		包括异物的大小，设定封装和模具之间的间隔。
参照事项		

#### 实例 19 引脚成形不良引起的断线

No.19	实例名	引脚成形不良引起的断线
器件的种类		功率晶体管（TO-202 形）
要点		压住引脚
实例概要 / 现象 / 原因		<p>在晶体管的引脚成形时，因为没有设置引脚压杆机构，所以产生引脚松动引起断线不良。因为压得不充分，所以在弯曲引脚时，X 方向被施加了过大的应力而导致内部接合线的断线。</p> 
对策 / 确认方法		在引脚成形时，固定晶体管本体和引脚弯曲部之间的部分（参照上图）。
参照事项		弯曲时的注意事项（参照“6.3.1 关于引脚的成形和切断”）

### 6.3.2 安装到印刷电路板

必须注意：在将半导体器件安装到印刷电路板上时，不要给引脚施加过大的应力。

以下说明主要的注意事项（参照图 6.9）：

1. 印刷电路板的器件安装孔间隔和引脚间隔必须一致，以防止在插入时或者在插入后对器件施加过大的应力。
2. 当器件被插入到印刷电路板时，不能硬拉引脚，防止引脚和管壳之间被施加过大的应力。
3. 半导体器件和印刷电路板之间必须留出适当的间隔，最好使用垫片等。
4. 在器件被固定到印刷电路板后，必须避免在引脚和器件本体之间施加应力。例如，如果在将引脚焊接到印刷电路板后给器件安装散热板，就有可能因引脚长度的偏差和印刷电路板尺寸的偏差而使过大的应力集中到引脚，导致引脚脱落、封装破损或者断线。对于这种情况，必须在固定器件后焊接引脚。
5. 必须注意：在使用自动插入设备时，特别是在插入时，封装本体不能受到冲击，以防止冲击力引起的封装裂纹和芯片裂纹。在使用自动成形设备时，也必须注意“6.3.1 关于引脚的成形和切断”中说明的注意事项。
6. 在严格的环境条件下使用IC插座安装电路板时，有可能引起IC引脚和IC插座之间的接触不良，所以必须尽量避免使用IC插座。当使用IC插座将多引脚的针栅阵列型封装器件安装到电路板时，有时因插拔而破坏封装或者使引脚弯曲，所以推荐使用市场上销售的插拔工具。请使用OGATTO公司生产的TX8136等系列的插拔工具。

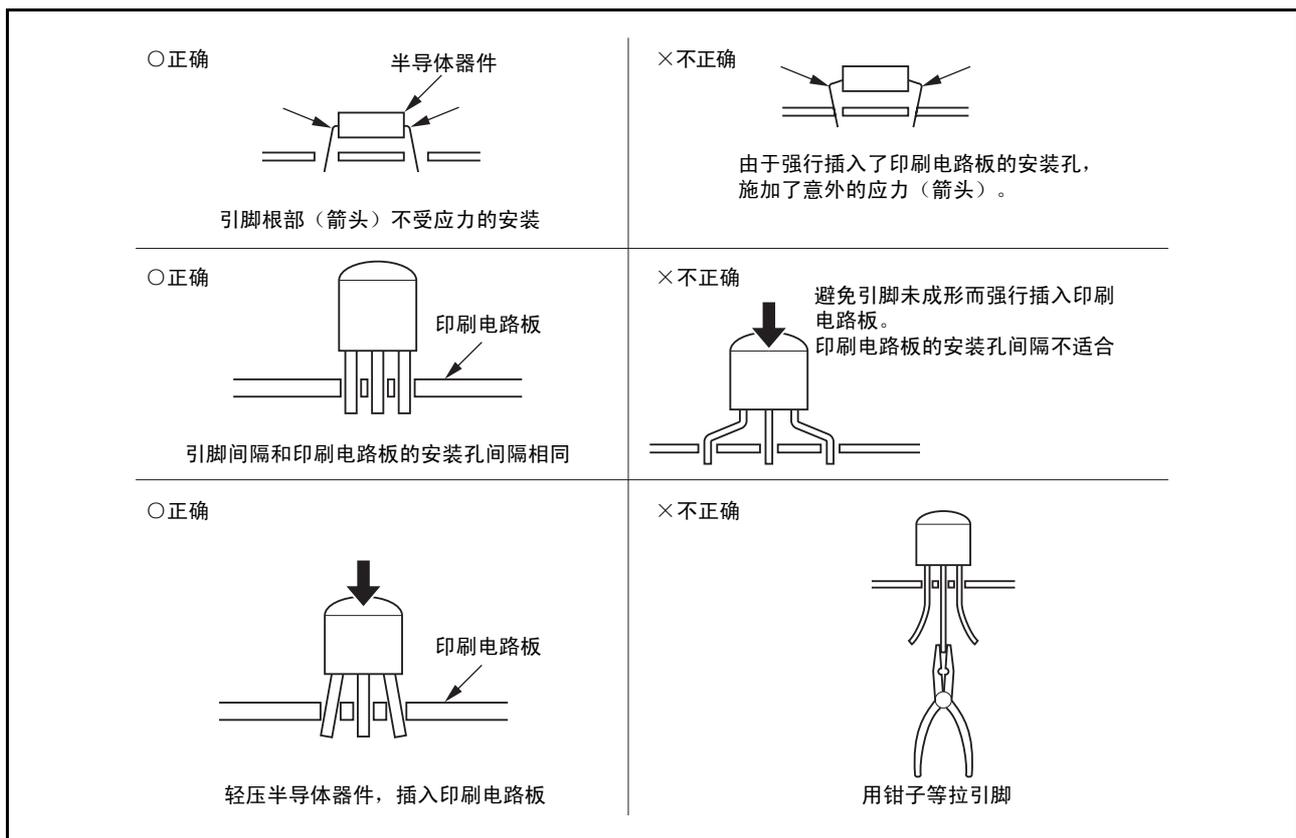
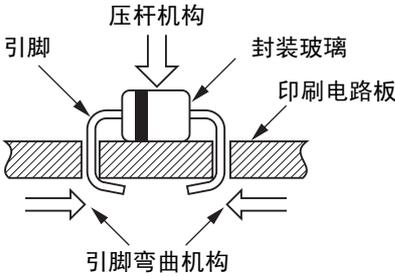


图 6.9 半导体器件安装到印刷电路板的方法

## 实例 20 自动插入引起的封装破坏

No.20	实例名	自动插入引起的封装破坏
器件的种类		硅二极管（DHD 形）
要点		在弯曲引脚时，不能给本体外加应力
实例概要 / 现象 / 原因		在用高速插入设备将 DHD 形二极管自动插入到印刷电路板上时，因器件本体受到过大的压力或者电路板背面的引脚弯曲力太大而导致封装玻璃的破坏。 
对策 / 确认方法		1. 调整压杆机构的位置，选择能缓和冲击力的压杆材质。 2. 将引脚弯曲力降低到最小限度。
参照事项		

## 实例 21 印刷电路板弯曲引起的焊接不良

No.21	实例名	印刷电路板弯曲引起的焊接不良
器件的种类		单片机
要点		在矫正因回流引起的电路板弯曲时要注意
实例概要 / 现象 / 原因		贴面回流应力引起焊料剥落而产生不良。实施多次可焊性测试也没有发现异常，原因不明。在探讨会上讨论了回流后的弯曲问题，并检查了该电路板，结果表明：安装器件的铜布线图形的非对称性是引起不良的原因，并且弯曲度异常的大。而且，在回流后的电路板还没有冷却的情况下，通过外加机械应力矫正了弯曲。 回流会给贴面器件和印刷电路板施加非常大的组装应力，在组装的加热阶段电路板的弯曲度大的情况下，即使 LSI 焊接在电路板上也可能剥落。必须严格管理电路板的弯曲量。
对策 / 确认方法		1. 必须调整电路板的图形和器件配置以防止弯曲。 2. 更改该电路板的框架材质，以提高引脚周围的机械强度。
参照事项		

## 实例 22 安装电路板时的芯片裂纹

No.22	实例名	安装电路板时的芯片裂纹
器件的种类		功率晶体管（DPAK）和小信号晶体管（UPAK）
要点		确认表面涂层树脂是否影响器件的应力
实例概要 / 现象 / 原因		在安装电路板时使用了表面涂层树脂，因器件环氧树脂的热膨胀系数和涂层的苯酚树脂热膨胀系数的差异，给元件内部施加了过大的应力，从而产生芯片裂纹。 必须充分注意：当使用涂层树脂时，涂层材料的材质和厚度有可能对器件造成不好的影响。
对策 / 确认方法		当使用外部涂层树脂时，在与器件的环氧树脂之间涂上用于吸收应力的树脂。
参照事项		

### 6.3.3 清洗方法

焊接后的助焊剂残渣会影响元件和电路板布线的可靠性，原则上需要进行除去清洗。清洗方法有超声波清洗、浸渍清洗、喷雾清洗和蒸汽清洗等，这几种方法具有以下特点：

#### 1. 超声波清洗

超声波清洗是在溶剂中对产品施加超声波振动的清洗方法，适用于微小缝隙的清洗，但是需要注意：有可能损坏电路板和器件的连接部。

#### 2. 浸渍清洗

浸渍清洗是将产品浸渍在清洗液中的清洗方法，对清洗液的洁净度要求很高。

#### 3. 喷雾清洗

喷雾清洗是将溶剂的高压喷雾喷到产品上的清洗方法，当部件和电路板之间的间隔比较小时，如果倾斜一定的角度进行喷雾清洗，效果会更好。

#### 4. 蒸汽清洗

蒸汽清洗是通过溶剂的蒸汽进行清洗的方法，因为能用不含杂质的溶剂进行清洗，所以多用在最后清洗工序。

一般通过综合使用这些方法进行清洗。

一般的清洗流程如图 6.10 所示。

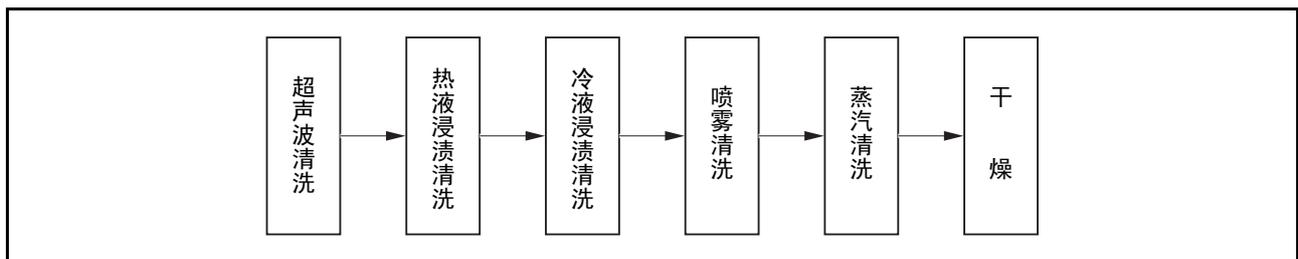


图 6.10 一般的清洗流程

在清洗时必须注意以下几点：

1. 在以下的条件下实施超声波清洗时，为了防止器件被破坏，必须注意外加频率、功率（尤其是峰值功率）和时间，并且要防止器件的共振。
  - 频率 28 ~ 29kHz（器件不共振）
  - 超声波输出 15W/l（1次）
  - 时间 ≤ 30秒
  - 器件和印刷电路板不能直接接触其他振动源
 

尤其陶瓷封装系列 QFN（LCC）和 QFP（陶瓷）等是模槽封装，如果进行超声波清洗，连接的引线就有可能产生共振以致断线。
2. 如果进行长时间的清洗，标志有可能消失，必须在实际使用条件下确认后再使用。
3. 在使用溶剂时，必须考虑公共的环境基准和安全基准等。
4. 按照 MIL 规格，推荐如表 6.8 所示的清洗后的印刷电路板清洁度。

表 6.8 清洗后的印刷电路板清洁度

清洗后的	项目	标准
印刷电路板清洁度	残留 Cl 量	$\leq 1\mu\text{g}/\text{cm}^2$
	抽出溶剂的电阻值（抽出后）	$\geq 2 \times 10^6 \Omega \cdot \text{cm}$

- 【注】
1. 电路板面积：（印刷电路板的双面 + 安装部件）的面积
  2. 抽出溶液：异丙醇 (75vol%)+ H<sub>2</sub>O(25vol%)  
（抽出前）（抽出溶剂的电阻值  $\geq 6 \times 10^6 \Omega \cdot \text{cm}$ ）
  3. 抽出方法：以 10ml/2.54×2.54cm<sup>2</sup> 清洗电路板的双面（至少 1 分钟）
  4. 测量抽出溶剂的电阻值：电导率测试仪
- 另外，有关 MIL 规格的详细内容请参照 MIL-P-28809A。

实例 23 超声波清洗引起的破坏

No.23	实例名	超声波清洗引起的破坏
器件的种类		陶瓷封装
要点		当通过超声波清洗中空结构封装时，需要注意功率
实例概要 / 现象 / 原因		在组装陶瓷封装产品后进行超声波清洗时，超声波使接合线产生共振，并在短时间内产生疲劳断线。
对策 / 确认方法		规定不会产生共振的频率、输出和时间等。
参照事项		

实例 24 电路板未清洗时的问题

No.24	实例名	电路板未清洗时的问题
器件的种类		线性 IC
要点		注意微量的泄漏
实例概要 / 现象 / 原因		在焊接电路板时，助焊剂附在 IC 的封装表面，残留在 IC 封装表面的助焊剂吸湿，使 IC 引脚之间的表面泄漏电流增大，导致电路板的不良。
对策 / 确认方法		在焊接电路板后清洗助焊剂。
参照事项		

### 6.3.4 散热板的安装

对于功率器件，为了降低接合部温度，一般使用散热板将热量散发到外部。给半导体器件安装的散热板有散热效果，而且为了不失可靠性，需要注意以下事项：

#### 1. 硅脂膏的选择

为了提高器件和散热板之间的热传导性和散热效果，一般在器件和散热板的接触面上，均匀地涂上一层薄的硅脂膏。此时，有些器件会吸收硅脂膏油而使芯片涂层材料产生膨胀。为了避免芯片涂层材料产生膨胀，在选择硅脂膏时，请使用以特殊配方的树脂和低亲和性油为基础的信越化学工业公司生产的 G746 或者相当的产品（金属封装器件不受此限制）。

如果使用其他油脂，有可能无法保证质量。另外，当油脂的稠度比较低（硬）时，有可能在用螺丝固定时产生树脂裂纹，而且如果涂上过量的油脂就会对树脂施加过大的应力，所以必须注意。

#### 2. 必须使用最佳的紧固转矩

紧固转矩太小会导致热阻的增大，紧固转矩太大会导致器件变形、芯片破坏以及引脚断线等故障。因此，作为最佳的紧固转矩，请采用表 6.9 范围内的数值。另外，有关热阻和绝缘体厚度以及紧固转矩之间的关系如图 6.11 和图 6.12 所示。

表 6.9 典型封装的最佳紧固转矩

外形	最佳紧固转矩 [kg · cm]
TO-3	6 ~ 10
TO-66	6 ~ 10
TO-3P	6 ~ 8
TO-3PFM	4 ~ 6
TO-220	4 ~ 6
TO-220FM	4 ~ 6
TO-126	4 ~ 6
TO-202	4 ~ 6
功率 -IC	4 ~ 8

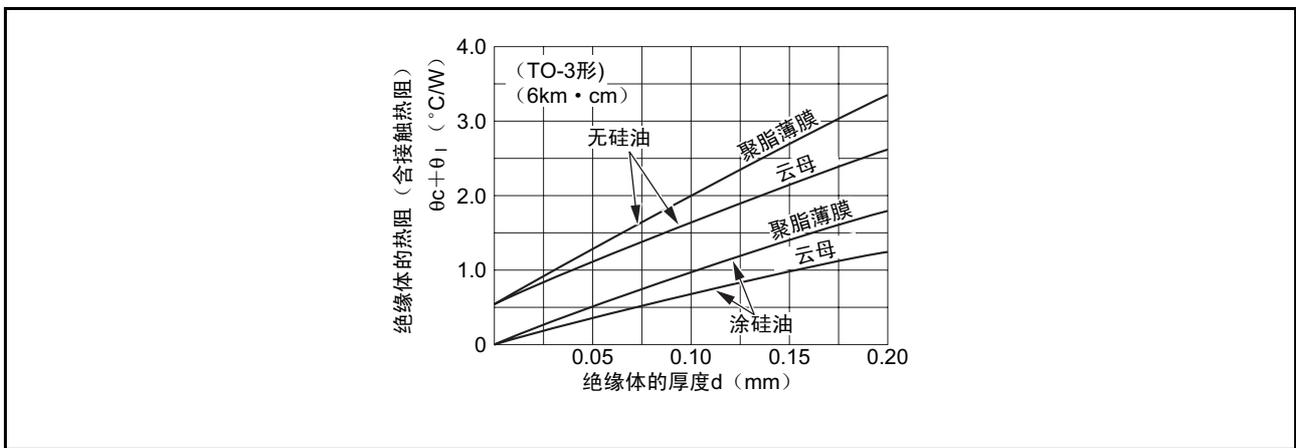


图 6.11 绝缘体的厚度和热阻的关系 (典型例子)

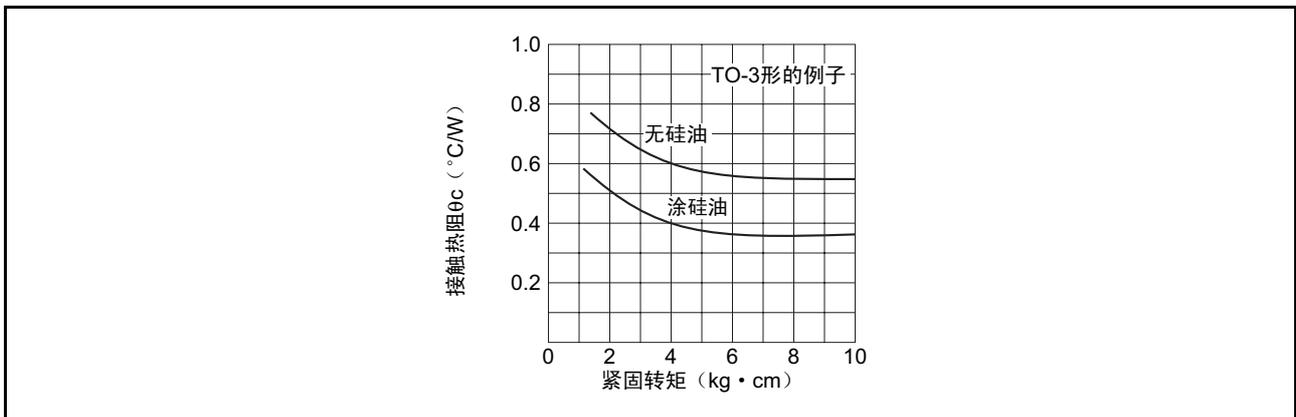


图 6.12 紧固转矩和接触热阻的关系

3. 散热板平坦度的注意事项

将器件紧固到散热板时，如果散热板不合适，就会因影响散热效果，并且因施加过大的应力而引起特性老化和树脂裂纹。因此，关于散热板必须遵守以下几点：

- A. 对于散热板弯曲的凸凹，螺孔间隔不能超过0.05mm (图6.13和图6.14)。另外，扭曲也不能超过0.05mm。

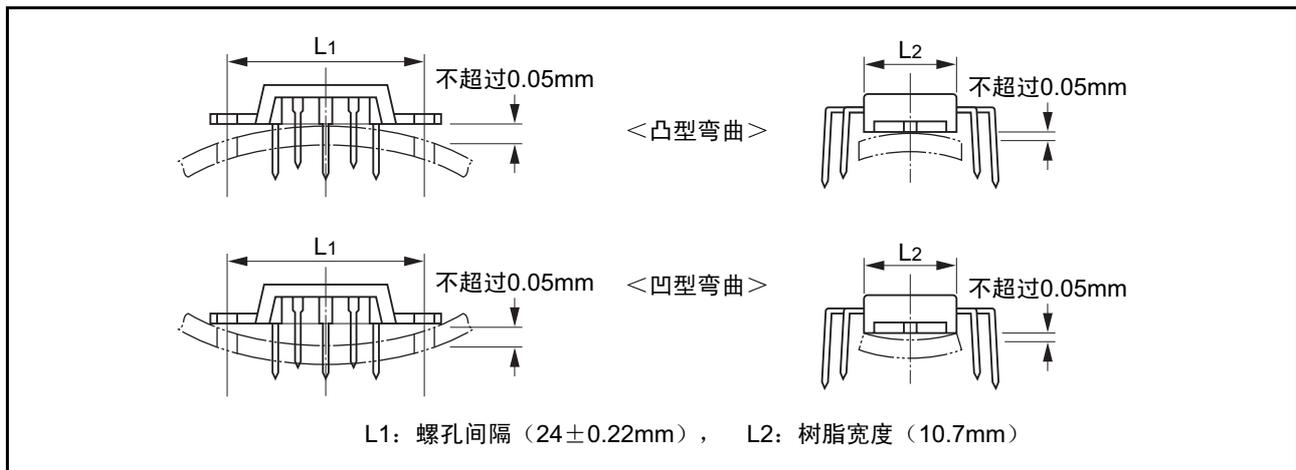


图 6.13 散热板的弯曲 (QIL 和 DIL 封装的例子)

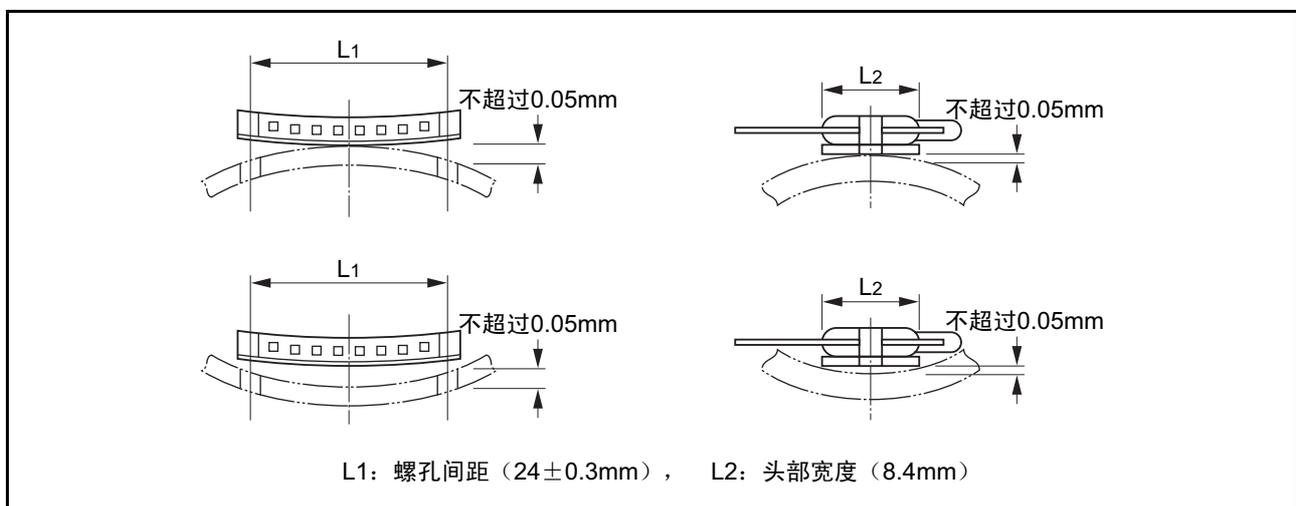


图 6.14 散热板的弯曲 (SIL 封装的例子)

- B. 当散热板是铝板、铜板和铁板时，必须在确认没有毛刺后进行螺孔的倒棱处理。
  - C. 必须将散热板和器件的接触面磨光 ( $\nabla\nabla$  细加工)。
  - D. 在 IC 头部和散热板之间不能夹有锉屑等异物。
  - E. 散热板的螺孔间隔和器件的螺孔间隔必须一致 (例如: 功率 IC/SP-10T 形时, 螺孔间隔为  $24 \pm 0.3\text{mm}$ )。如果太宽或者太窄, 就会使树脂产生裂纹。
4. 不能直接焊接器件的散热片  
如果直接焊接器件散热片, 外加的热量就会变大, 远远超过器件接合部温度的保证值, 给器件带来坏的影响, 导致破坏或者明显缩短寿命等。
  5. 不能对封装施加机械应力  
在固定时, 如果紧固工具 (螺丝刀、夹具和工具等) 接触塑封, 不仅会使封装产生裂纹, 而且也会对内部施加机械应力, 加速器件连接部的疲劳, 以致产生破坏和断线不良, 所以必须注意。
  6. 不能在焊接引脚后给器件安装散热板  
如果在引脚焊接到印刷电路板后给器件安装散热板, 就有可能因引脚的长短不一或者印刷电路板和散热板尺寸的偏差而使过大的应力集中到引脚, 导致引脚脱落、封装破坏和断线。因此, 必须在将器件安装到散热板后焊接引脚。

7. 不能对器件的散热片和封装进行加工和变形处理  
如果对器件的散热片进行切断和变形处理、或者对封装进行加工和变形处理，就会导致热阻增大或者对器件内部施加异常应力而引起故障。
8. 安装功率器件时  
请使用推荐的部件（垫片、垫圈、接线片、螺丝和螺母等）（参照图 6.15）

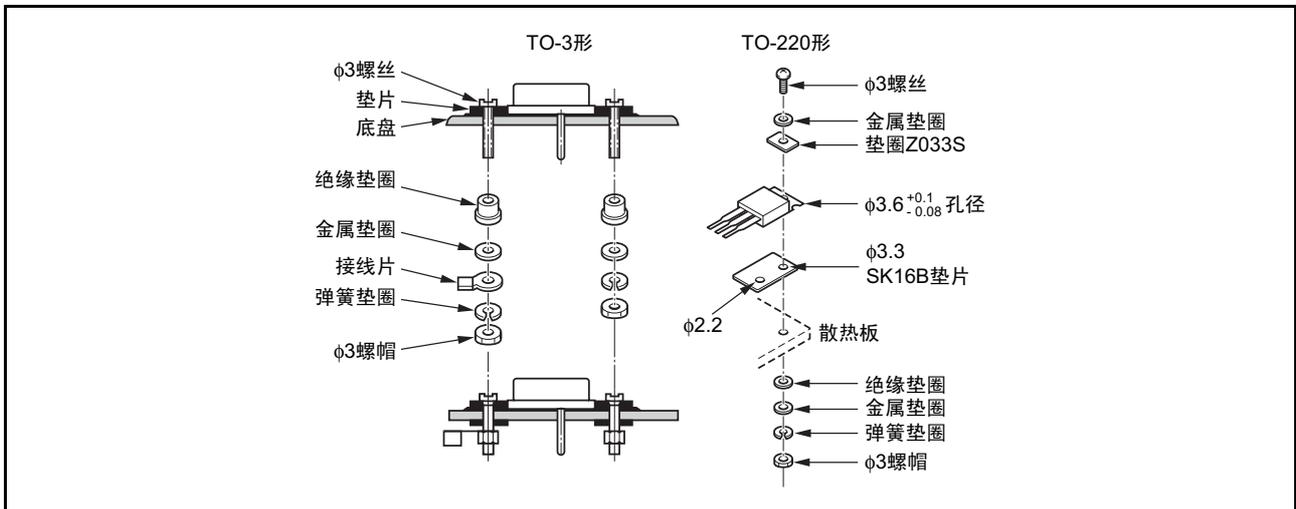


图 6.15 功率晶体管的安装方法例子

## 9. 使用的螺丝

给器件安装散热板时所使用的螺丝大致分为小螺丝和自攻螺丝，在使用螺丝时，需要注意以下几点：

- A. 必须使用 JIS-B1101 规定的球面圆头小螺丝和扁圆头小螺丝相当的螺丝。
- B. 沉头螺丝会对器件施加异常应力，绝对不能使用（图 6.16）。

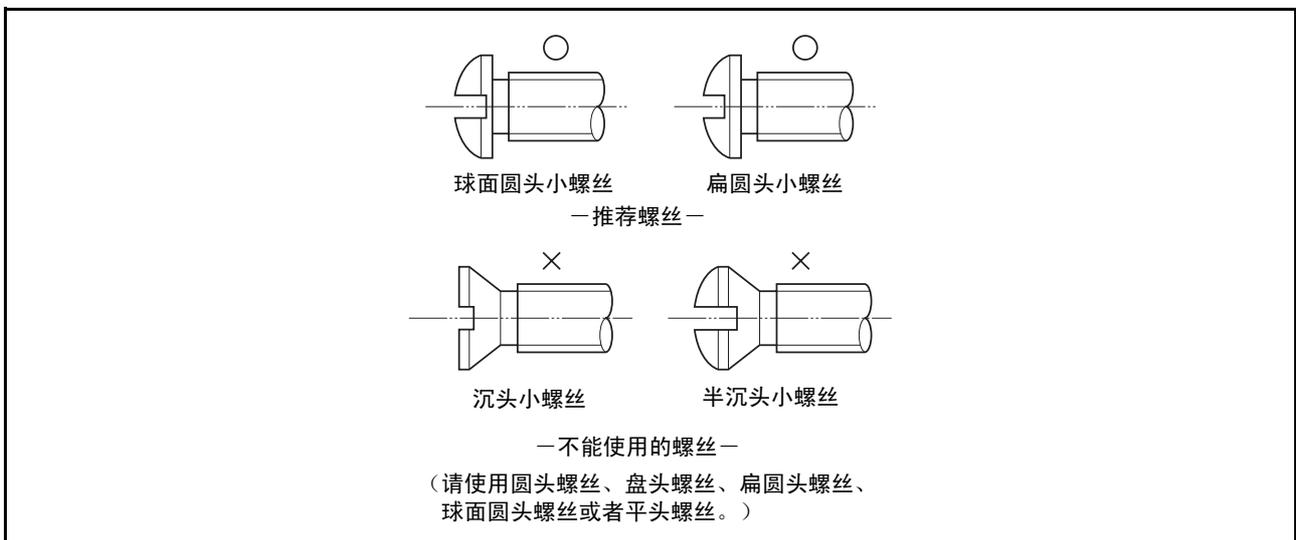


图 6.16 推荐的螺丝种类和不能使用的螺丝种类

- C. 在使用自攻螺丝时，也必须严守上述的紧固转矩。
- D. 在使用自攻螺丝时，不能使用比器件安装部孔径大的自攻螺丝。否则，散热板和器件的安装孔产生螺纹而引起故障。

10. 散热板的螺孔

- A. 螺孔太大：散热板的孔径和倒棱不能大于螺丝头的直径。尤其对于将铜板用作凸缘材料的器件（TO-220和功率IC等），紧固转矩会使铜板和塑封变形。
- B. 螺孔太小：尤其在使用自攻螺丝时，紧固转矩增大并超过上述推荐的紧固转矩，或者得不到所要的接触电阻。

11. 安装其他散热板时的注意事项和建议

- A. 如果在1个散热板上安装2个以上的器件，每个器件的热阻就会增大（参照图6.17）。
- B. 因散热关系，需要形状和大小都合适的散热板。另外，必须根据需要实施强制冷却，在实际使用状态下测量产品的管壳温度，并用产品目录记载的热阻值计算接合部温度。

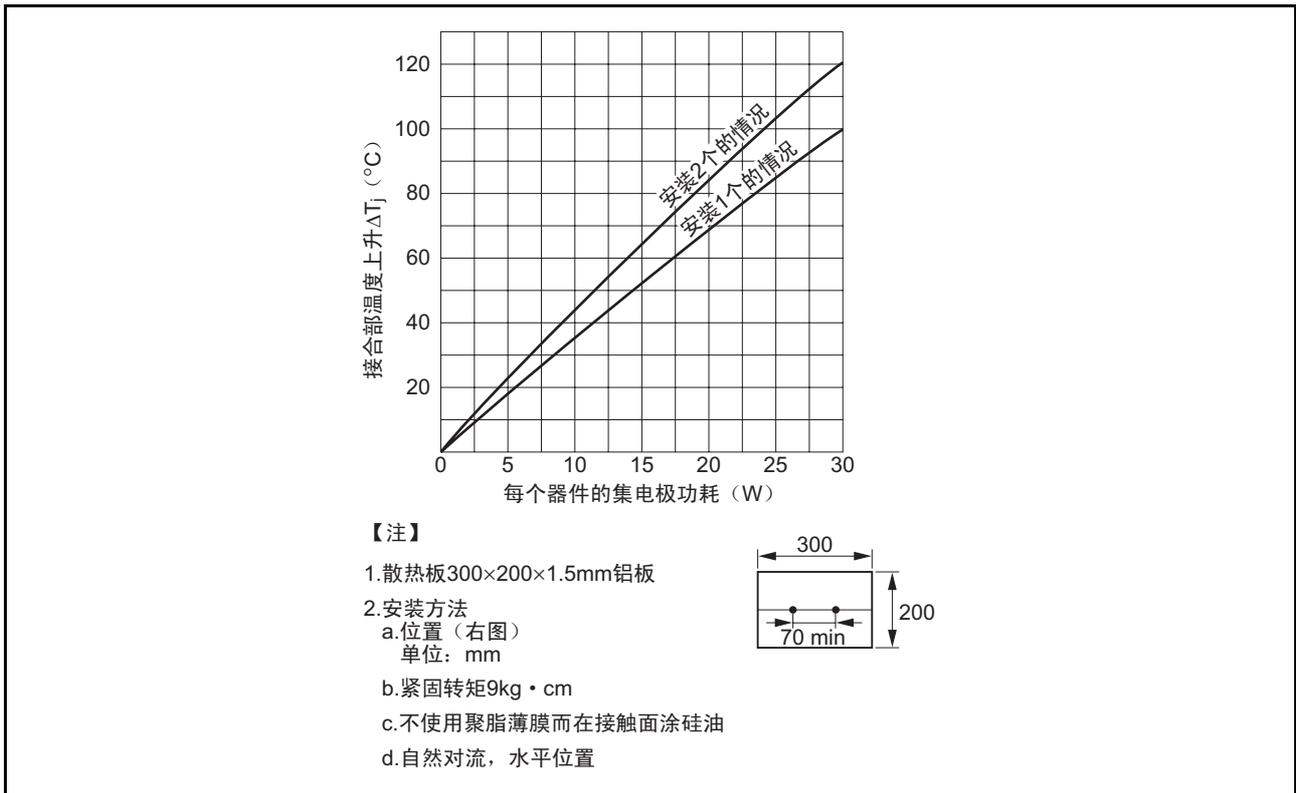
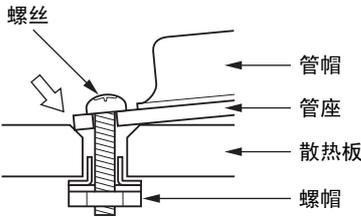


图 6.17 1 个散热板上安装 2 个器件的情况

实例 25 安装时的封装破坏

No.25	实例名	安装时的封装破坏
器件的种类		功率晶体管（TO-220 形）
要点		确认紧固转矩
实例概要 / 现象 / 原因		在安装功率晶体管时，空气螺丝刀的转矩 ≥ 10kg·cm，并且散热板的安装孔太大，因而发生晶体管头部和塑料界面剥离。因空气螺丝刀的种类，紧固转矩的偏差变大。如果转矩 ≥ 8kg·cm 或者散热板的安装孔大于螺丝头的直径或者散热板安装孔部分的平坦性较差，就会发生晶体管头部的变形或者头部和塑料界面的剥离。
对策 / 确认方法		紧固转矩必须在推荐的规格范围内，TO-220 形的推荐范围为 4 ~ 6kg·cm。散热板安装孔部分的平坦度必须在 50μm 以内，安装孔不能大于螺丝头的直径，并使用附属的金属垫圈（YZ033S）。
参照事项		

实例 26 安装散热板时的芯片裂纹

No.26	实例名	安装散热板时的芯片裂纹
器件的种类		功率晶体管 (TO-3 形)
要点		确认紧固安装孔是否符合推荐条件
实例概要 / 现象 / 原因		<p>由于散热板的安装孔径较大并被过度倒棱，所以在安装晶体管时，最初被紧固的螺孔周围陷入倒棱部分，使导致晶体管管座发生倾斜。因此，在紧固另一侧的螺丝时，整个晶体管管座发生变形，使内部芯片至少被施加 2 倍的规定应力而产生芯片裂纹。</p> 
对策 / 确认方法		<ol style="list-style-type: none"> <li>1. 散热板的孔径（也包含倒棱部分）小于螺丝头直径。</li> <li>2. 使用适当的紧固转矩。</li> </ol>
参照事项		

## 6.4 防止器件的热破坏

如上所述，从组装结构来看，半导体器件是对机械应力和热应力比较敏感的器件。从热平衡方面来看，因为组合使用了性质完全不同的物质，所以有可能因热膨胀系数的差异而导致结构材料之间的粘合强度剥落以及因金属材料的反复热应力而导致疲劳断线等。

尤其对于最近以轻薄短小为特征的贴面器件，在以下几个方面减小了余量：

1. 当温度升高时，塑料结构材料的机械强度明显降低。
2. 当温度超过 100°C 时，树脂中的水分发生汽化，充满间隙并引起水蒸气的爆发。

必须在充分确认每个产品的保管条件和组装条件后使用。

### 6.4.1 焊接

#### (1) 焊接时的注意事项

半导体器件不宜长时间置于高温状态。

在进行焊接时，无论是用烙铁还是用回流法等，都需要以尽可能低的温度和尽可能短的时间进行处理。半导体器件的耐焊接热试验的规格是：在离开本体 1 ~ 1.5mm 的状态下，260°C、10 秒或者 350°C、3 秒。在进行焊接作业时，必须注意不能超过此条件。

作为焊接时温度上升的例子，焊接小功率塑封功率晶体管时的接合部温度上升的例子如图 6.18 所示。这是在 260°C 的焊料槽内，按照规定时间加热后测量接合部温度的例子。如果焊接温度高并且时间长，器件的温度就上升，可能引起劣化或者破坏。

如果在焊接时使用强酸性或者强碱性的助焊剂，就可能会腐蚀引脚，所以建议使用松香系列的助焊剂。但是无论是哪种情况，都必须在焊接后充分清洗助焊剂（参照“6.3.3 清洗方法”）。

关于烙铁，使用接地烙铁（三端子插头），或者用变压器降低二次电压，使烙铁头不会出现泄漏电流。在可能的情况下最好将烙铁头接地。此时，需要注意因接地而产生二次故障（参照图 6.19）。另外，尽可能在离开器件本体的位置进行焊接。

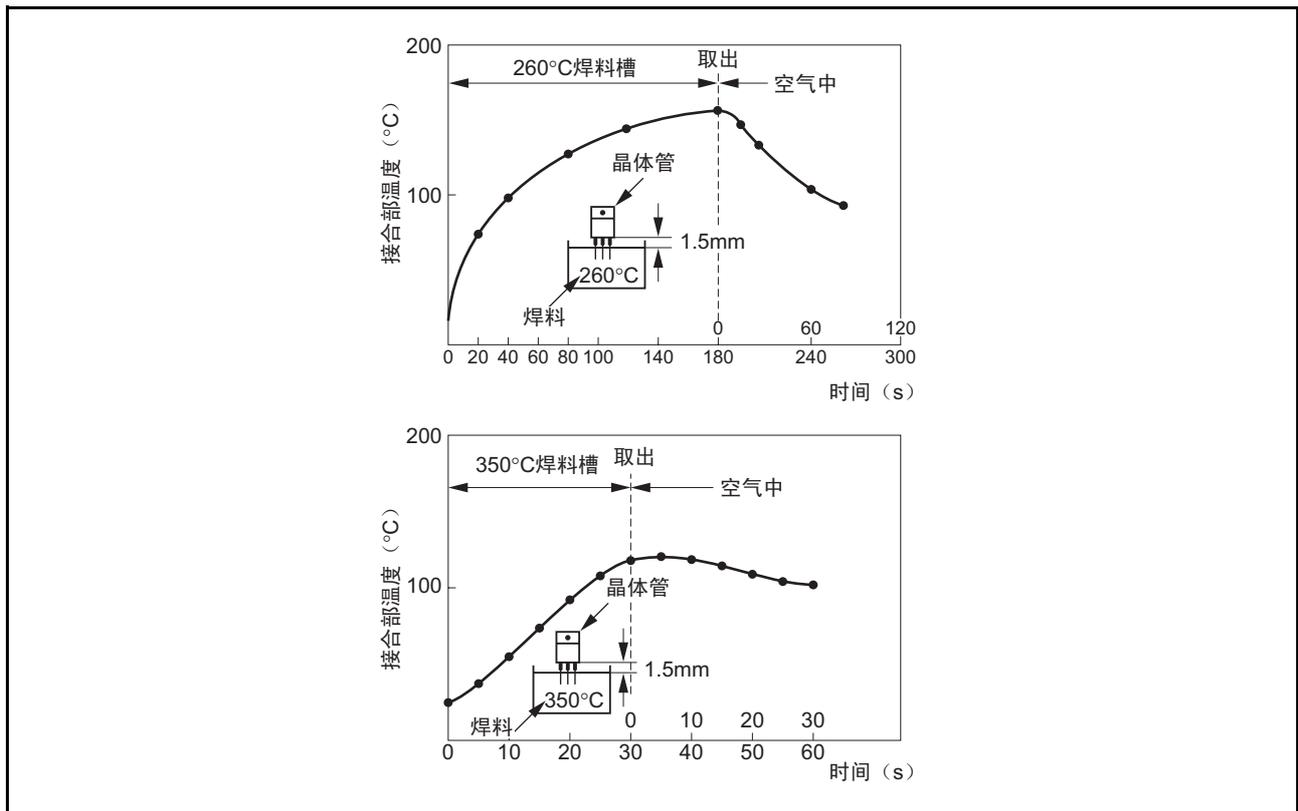


图 6.18 焊接时的接合部温度

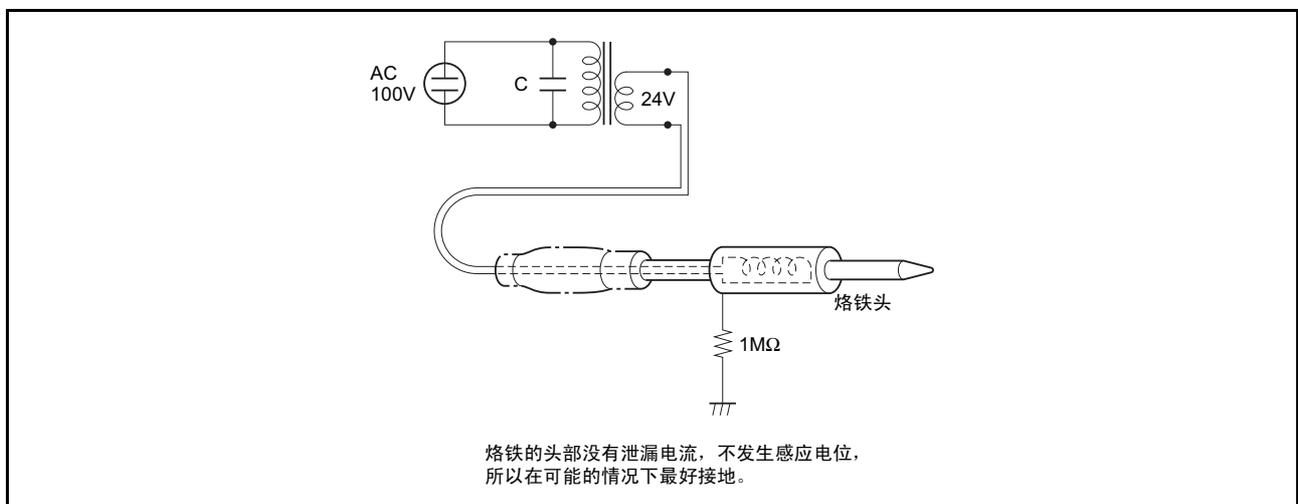


图 6.19 烙铁头的接地

## (2) 用波动焊接槽焊接引脚插入型封装

此方法是通过将封装引脚的焊接部浸渍在喷流焊料槽的液面下进行的焊接。但是，如果喷流焊料接触到封装本体，就可能会导致封装破损，所以必须注意：焊料不能直接接触封装本体。

在使用波动焊料槽时，电路板背面被焊料的热量加热，与表面产生温差而使电路板弯曲。如果在电路板弯曲的状态下进行焊接，因为在从焊料槽取出电路板时，电路板要恢复到原来的状态，所以有可能给引脚和封装施加过大的应力，导致焊接连接部裂纹、引脚和封装的破坏。因此，在使用波动焊接槽时，必须用夹具固定电路板，使其不发生弯曲后进行焊接（参照图 6.20）。

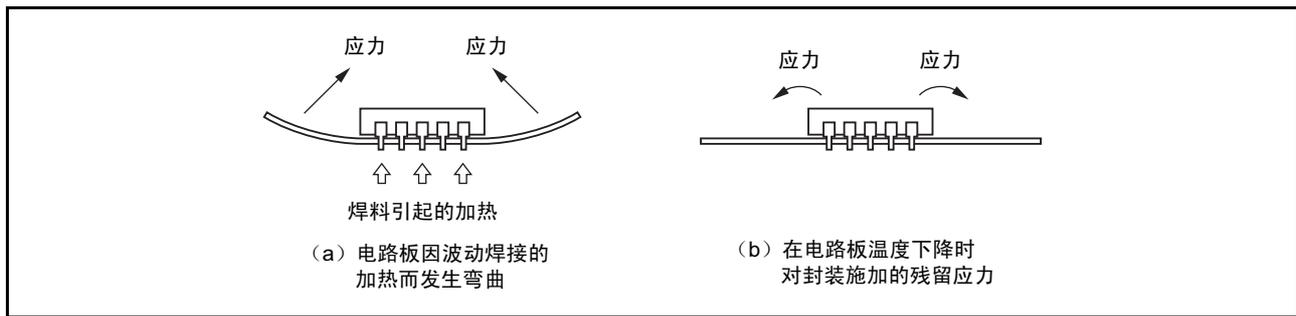


图 6.20 波动焊接槽引起的电路板弯曲状态

### (3) 用波动焊接槽焊接贴面封装

此方法是在安装时先用粘合剂将器件暂时固定在电路板上，然后反转电路板，将器件面对射流焊进行焊接。因为此方法在引脚之间留有过多的焊料而产生焊桥，并且因高温的焊料直接接触器件而产生巨大的热应力，所以必须在充分探讨对策后使用这种安装方法。另外，本公司对能适用此方法的封装有限制，请在使用前向本公司咨询是否能使用此安装方法。

有关电路板暂时固定器件的粘合剂，如果粘性不够，产品就有可能在反转电路板时脱落。另外，如 6.4.1 (1) 项所示，电路板因受到焊料喷流的热量而产生弯曲，有可能器件因受意外应力而脱落，所以在选择粘合剂时，必须注意本事项。

## 6.4.2 表面贴装器件的处理注意事项

以下具体说明最近迅速普及的贴面封装的注意事项和贴装条件。表面贴装器件需要从贴装器件的印刷电路板部件面进行焊接处理，所以在贴装时容易受到热应力。尤其在采用加热整个封装的贴装方式时，必须注意以下事项。另外，有关详细内容请参照本公司发行的《瑞萨贴面封装的贴装手册》和《半导体器件封装的综合产品目录》。

### (1) 封装的吸湿

如果在湿度高的环境下保管，塑封的环氧树脂就无法避免吸湿。如果吸的水分过多，在焊接贴装时就会急剧地产生水蒸气，使树脂和引脚框架界面剥离，严重时会产生封装裂纹（参照“4.4.1 回流安装时的贴面封装裂纹”）。因此，在干燥环境下保管贴面封装非常重要。

为了避免在运输中和保管中的吸湿，需要吸湿管理的品种必须采用防湿包装。

为了避免在开封防湿包装后进一步吸湿，必须在规定的环境下进行保管，并且在可能保管时间内进行回流贴装。

根据各个产品的耐热强度，按等级区分了保管环境条件和可能保管时间。

在防湿包装内重新保管时，必须在放入没有吸湿的硅胶（能看到蓝色的指示剂）后重新密封。如果开封数日，就在重新密封后通过约 3 ~ 5 倍开封期间的保管，恢复到原来的状态。要除去运输、保管和处理中吸收的水分时，建议烘烤 16 ~ 24 个小时（TQFP、TSOP 等超薄型封装烘烤 4 ~ 24 个小时）左右。

在以下情况下，需要在焊接贴装前进行 125°C 的烘烤：

- 透过干燥剂袋一点都看不到干燥剂（硅胶）中的蓝色指示剂
- 在开封后超过了可能保管时间（在上述条件下进行保管）
- 有要烘烤的标签

（超薄型封装或者大芯片的一部分品种可能需要烘烤）

在烘烤时，由于通常出货使用的料盒、托盘、卷带或者卷盘没有耐热性而不能直接烘烤，因此必须移到耐热容器中。印有 HEAT PROOF 的耐热托盘可直接烘烤，但是必须从防湿包装取出后才能烘烤。另外，为了防止托盘弯曲，必须将托盘放到平板上进行烘烤和冷却。

## (2) 耐湿性对策

表面贴装产品和通常的塑封 DIP 产品相比，外部引脚到内部 IC 芯片的距离较短，因此有时需要注意耐湿性。例如，对于在户外使用或者特别重视耐湿性的设备，可能需要采取树脂涂层等对策。涂层材料有聚氨酯甲酯系列、硅系列等树脂，因树脂的硬化、收缩应力和电路板热膨胀系数的不同而产生应力，引起元件破裂、引脚和电路板的焊接部裂纹或者断线，所以在采用涂层对策时，需要充分注意涂层材料的选择和涂层结构。

## (3) 带包装产品的注意事项

在带包装的芯片部件和 IC（MPAK、SOP 等）的情况下，盖带和装载带的分离带电随着分离速度的加快而增多。为了防止静电破坏，必须尽可能避免高速的分离和摩擦。

建议分离速度  $\leq 10\text{mm/s}$ 。

## (4) 安装时的注意事项

如果相对湿度下降，静电就容易带电。为了防止吸湿，贴面封装需要在干燥的环境下进行保管，保管时封装不会受到摩擦，所以不用担心会带电。但是，在可能产生摩擦和放电的装卸、安装到电路板时，为了防止带电，建议将相对湿度保持在 45 ~ 75%。

### 6.4.3 表面贴装器件的回流贴装

按照封装贴装部，将引脚的焊接部整成所需的规定形状，然后通过丝网印刷技术给印刷电路板图形涂上一一定量的焊膏，最后将封装放在电路板上。通过焊膏具有的表面张力，封装被暂时固定。之后，如果重新使焊料熔化（回流），就通过熔化焊料的表面张力和自调整效果将封装的引脚接合到印刷电路板的图形部。

印刷电路板的引脚接合部图形的设计值因使用的焊膏材料和回流条件等而不同，请将图形的宽度设计为焊接引脚宽度的 1.1 ~ 1.3 倍。

### 6.4.4 表面贴装器件的各种贴装方法的推荐条件

表面贴装器件最一般的贴装方法有红外线回流法、汽相回流法和射流焊接法（波动焊接法）。因为这些贴装方法都通过加热整个封装给封装施加很强的热应力，所以从维持可靠性的角度出发，与焊接部温度一样，也需要管理封装表面温度。因此，本公司建议的贴装条件是：当使用回流法时，管理封装表面温度；当使用射流焊接法时，管理焊料的温度和浸渍时间。

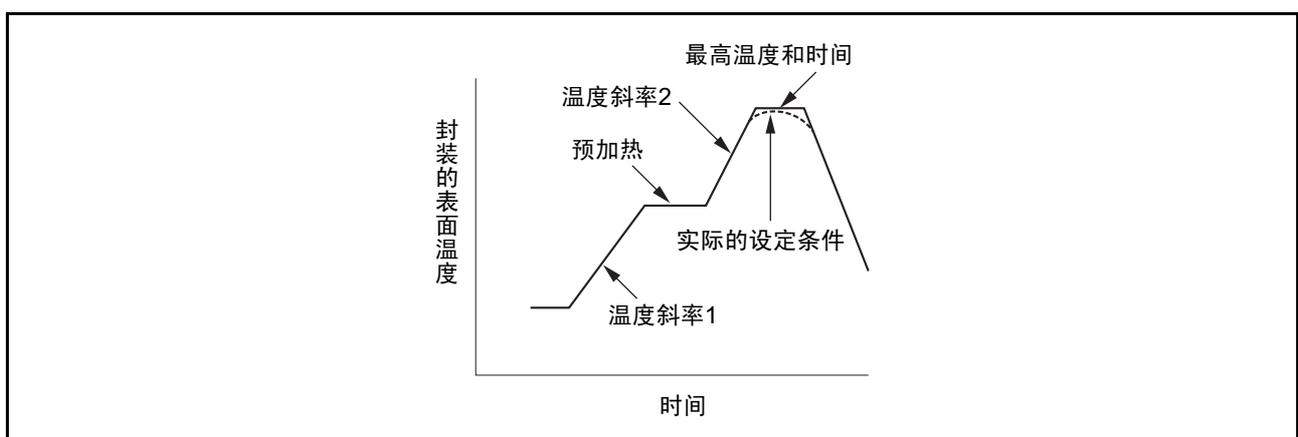


图 6.21 推荐条件的例子

以下用图 6.21 说明推荐的条件。

## (1) 温度斜率 1

如果温度急剧上升，表面贴装器件的封装各部位（例如：封装的表面、内部、背面）的温度就会不均，所以可能因材料热膨胀系数的差异产生封装弯曲，并且损坏芯片。因此，需要注意温度上升速度的上限；而下限取决于回流设备的工作效率。

## (2) 预热

将部件和电路板等的温度调整在焊料的熔化温度以下，以稳定焊接和缓和热冲击。通常，将温度设定在接近于表面贴装器件的额定温度。

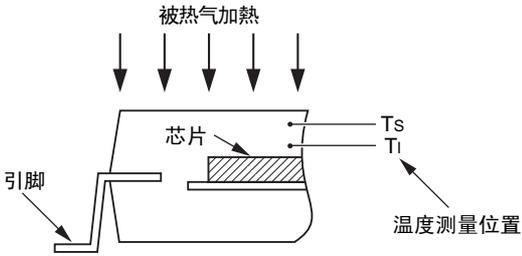
## (3) 温度斜率 2

和温度上升速度的上限 (1) 一样，下限需要控制在 (4) 所示的最高温度和时间的规定范围内。

## (4) 最高温度和时间

必须将封装的损坏控制在最小限度。因为最高温度直接影响封装强度（取决于树脂的温度特性）和封装内的汽压，所以要尽可能降低温度。另外，因为汽压和时间同时上升，所以需要尽可能缩短时间。本公司实施的封装耐热性评价的加热条件如图 4.59 和图 4.60 所示，必须确认热预算低于包含此最高温度的加热条件。在此基础上，还需要考虑贴装电路板、贴装部件、焊膏和回流设备等的各特点，然后设定可焊接的加热条件。

实例 27 贴面封装的芯片裂纹

No.27	实例名	贴面封装的芯片裂纹
器件的种类		QFP 封装
要点		封装表面温度是否满足了推荐条件
实例概要 / 现象 / 原因		<p>在通过热空气回流焊接将贴面封装（QFP）的半导体器件安装在电路板上时，因回流焊接时的急剧加热而在封装内产生过大的温差（<math>T_s - T_l = 60^\circ\text{C}</math>），导致封装弯曲，该应力使芯片出现裂纹。</p> 
对策 / 确认方法		更改条件，使贴装时的温度上升斜率变小。
参照事项		

## 实例 28 回流贴装不良

No.28	实例名	回流贴装不良
器件的种类	贴面封装的二极管和晶体管	
要点	如果贴装不平衡，就会产生器件的位置错位和漏焊不良。	
实例概要 / 现象 / 原因	在对贴面封装（URP、UFP、LLD、DPAK、LFPK 等）产品进行回流贴装时，有时因贴装平衡等（下述）问题而产生器件的位置错位和漏焊等不良。尤其需要注意无铅规格的材料和处理。 1. 焊盘图形的左右形状不同。 2. 焊膏量不均匀。 3. 焊接部没有同时加热。 4. 因邻接部件的阴影，左右焊接部的温差大。 5. 助焊剂的含有率变动	
对策 / 确认方法	对上述项目进行确认。	
参照事项	二极管数据手册和贴面封装的贴装手册	

## 6.5 防止器件的误动作

半导体器件的误动作种类有以下 2 种：

1. 因半导体器件自身的故障和劣化而永久不能工作
2. 开始就有内在缺陷但能正常工作，随着使用条件和环境条件的变化，内在缺陷变得明显

关于质量的单位，因为第 1 种只能交换部件，所以用 MTTF（Mean Time To Failure）单位表示；而第 2 种表示误动作（或者故障）的频率，所以用 MTBF（Mean Time Between Failure）表示。

MTTF : Mean Time To Failure

MTBF : Mean Time Between Failure

MTBF 表示实际使用环境中误动作的发生频率，如果故障机理和发生条件明确，就在此条件下总是 100% 不良。本节重点说明第 2 种情况。

## 6.5.1 硬件的注意事项

本公司在 100% 检查过程中，用测试设备进行高效率且严密的电特性测试。但是，因为经济上的原因，各元件的测试时间有限，所以在限定的条件下假设最坏的情况进行测试。有可能因测试设备的测试和实际使用条件中的环境条件有差异而导致误动作。在此，通过实例说明以前有过的问题例子，希望能灵活用于最终产品的评价。

## 6.5.2 电路设计的注意事项

电路大致分为模拟电路和数字电路 2 种。

模拟电路以 PLL 电路为代表，有以下功能：

1. 通过输入信号和输出信号之间的反馈电路，牺牲增益而得到正确的放大系数
2. 生成各种函数，对输入信号间的相位差进行比较、检测和积分
3. 通过电压-频率转换电路调谐相位差

无论在哪种情况下都要将微小的输入信号差放大，所以输入信号容易受噪声的影响，并且对组成元件的电特性变动极其敏感。另外，由于很小的泄漏电流变化或者增益变化都有可能产生误动作，因此对于电路的敏感部分，需要在充分探讨电特性规格的最坏条件后决定电路。

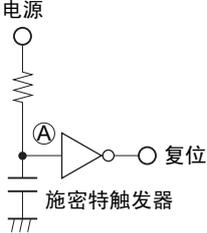
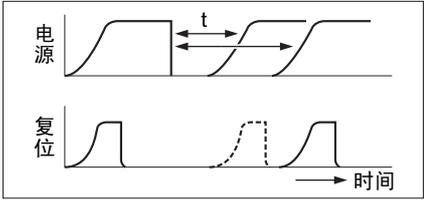
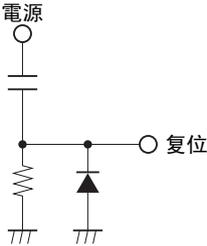
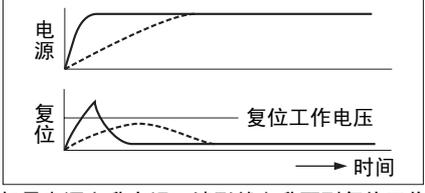
对此，在数字电路中，因为输入信号和输出信号的电平被标准化，并且在两个信号之间设定了噪声容限，所以有利于组成元件的特性变动。相反地，在误动作发生时有可能因该信号而发展成非常严重的误动作。最近，在以单片机为代表的内置程序运算器等的误动作中，一旦程序的内容有变化，即使解除误动作的原因也无

法再次恢复到原来的运行状态，其影响程度和模拟电路的误动作大不相同。关于数字电路的误动作，要点在于能否遵守输入电平、输出电平和时序容限。因此，在电路设计时必须注意：在正常开始运行之后，不能留有开关电源时的过渡期无法保证运行的环境条件的影响。

实例 29 TTL 和 CMOS 电路的接口

No.29	实例名	TTL 和 CMOS 电路的接口
器件的种类		TTL、CMOS IC
要点		负尖峰和尖峰不能超过规格
实例概要 / 现象 / 原因		在通过 TTL IC 驱动 CMOS LSI 时，因负尖峰噪声和输入电平不足而产生误动作。 对于 TTL IC 的低输出阻抗，CMOS LSI 的输入阻抗非常高，并因反射而产生负尖峰。 另外，对于输入电平，TTL 电平和 CMOS 电平也有差别，尤其是高电平的电压不足会发生问题。
对策 / 确认方法		1. 给 TTL IC 的输出引脚外加电阻，防止负尖峰。 2. 给 CMOS IC 的输入引脚外加上拉电阻。 3. 使用专用接口 IC。
参照事项		

实例 30 加电复位电路的误动作

No.30	实例名	加电复位电路的误动作
器件的种类		IC 和 LSI
要点		采用符合电源接通波形的加电复位
实例概要 / 现象 / 原因		加电复位电路有积分电路和微分电路 2 种。积分电路容易受电源短时间切断的影响，而微分电路容易受电压缓慢上升的影响，因此发生下图所示的误动作。  <div style="display: flex; justify-content: space-around;"> <div style="text-align: center;"> <p>(1) 积分电路的误动作</p>  </div> <div style="text-align: center;">  <p>在切断电源后，如果<math>t</math>太短，A点的电位就下降不够，导致不发生脉冲（点线）。</p> </div> </div> <div style="display: flex; justify-content: space-around;"> <div style="text-align: center;"> <p>(2) 微分电路的误动作</p>  </div> <div style="text-align: center;">  <p>如果电源上升太迟，波形就上升不到复位工作电位，导致不能复位（点线）。</p> </div> </div>
对策 / 确认方法		如下图所示，改用电源电压监视 IC。  
参照事项		

实例 31 测量中的误动作

No.31	实例名	测量中的误动作
器件的种类		MOS LSI
要点		测量的阻抗是否适合
实例概要 / 现象 / 原因		<p>以防止测量破坏为目的，连接电阻（参照下图）进行测量，所以在邻接的输入 / 输出引脚之间产生串扰，导致输入电压容限不良。为了通过共用的测量系统对不同的输入 / 输出引脚布局种类进行试验，将电阻连接到输入引脚后进行测量。</p>
对策 / 确认方法		测量的保护电阻在输入时为 $0\Omega$ ，在输出时为 $R\Omega$ ，按照输入 / 输出引脚规格，改为能通过继电器选择电阻。
参照事项		

### 6.5.3 安装排列的注意事项

半导体器件不是单独使用而是安装在印刷电路板上使用的器件，不仅和其他器件共用电源信号线，而且有可能在物理上受附近电路上完全没有关系的信号的影响。尤其是对于容易受微小信号波形影响的信号线，需要特别注意安装排列。

实例 32 线性 IC 的振荡现象

No.32	实例名	线性 IC 的振荡现象
器件的种类		线性 IC
要点		确认是否振荡
实例概要 / 现象 / 原因		<p>在使用线性 IC 等时，如果输入引脚的接线较长，就相当于给输入引脚附加 L 负载的成分而容易振荡。另外，如果小信号接线和流过电流的输出接线平行，就有可能因互感而产生输出波形的振荡。</p>
对策 / 确认方法		<ol style="list-style-type: none"> <li>1. 尽量缩短输入接线，减少输入 L 电平的负载成分。</li> <li>2. 在输入接线较长的情况下，改变输入电容 <math>C_i</math> 和输出负载电容 <math>C_L</math> 的值，监视输入引脚的波形。</li> <li>3. 分离大电流接线和小信号接线。</li> <li>4. 在电路板上的信号线之间插入 GND 图形。</li> </ol>
参照事项		

## 实例 33 终端设备的设计变更产生的误动作

No.33	实例名	终端设备的设计变更产生的误动作
器件的种类		MOS LSI
要点		不能在高压下使用 LSI
实例概要 / 现象 / 原因		<p>在更改显示设备（使用显像管）的设计后，突然产生故障无法再现的失控。当切断电源不久后又好了。经过检查其变更内容，判明原因是高电场（阳极电压 20kV）的阈值电压漂移。</p> <div style="text-align: center;"> <p>设计变更前 (工作正常)</p> <p>设计变更后 (工作不正常)</p> </div>
对策 / 确认方法		<ol style="list-style-type: none"> <li>1. 改善显像管的接线方法，避免外加高电场。</li> <li>2. 进行屏蔽，使 LSI 不带电。</li> </ol>
参照事项		

## 实例 34 有害噪声引起的复位误动作

No.34	实例名	有害噪声引起的复位误动作
器件的种类		IC 和 LSI
要点		采取机械开关的噪声对策
实例概要 / 现象 / 原因		<p>在连接设备 1 和设备 2 的状态下按下复位开关时，复位不正常处理而产生误动作。因为复位信号的上升时间缓慢并且设备 1 的复位信号输入电路发生了有害噪声，所以无法正常地进行复位。</p> <div style="text-align: center;"> </div>
对策 / 确认方法		为了避免发生有害噪声，改善设备 1。
参照事项		

实例 35 振荡电路和电路板图形的例子

No.35	实例名	振荡电路和电路板图形的例子
器件的种类		单片机
要点		振荡开始时间是否有偏差
实例概要 / 现象 / 原因		单片机发生了间歇故障。即使是同一个制造商，故障的发生率也会因机种而不同。对故障发生率高的产品进行了振荡波形分析，结果表明：有时振荡开始时间很长，而且在振荡稳定前复位信号被解除，因此产生误动作。 还判明机种发生率的差异是由振荡电路图形的差异引起的。误动作率高的机种没有屏蔽振荡引脚的输入图形，并且高速信号线和图形交叉，此信号线的串扰是振荡不稳定的原因。
对策 / 确认方法		1. 将振荡电路的图形改为制造商推荐的标准图形。 2. 观察振荡波形，确认失真是否已被改善。 3. 为了使振荡电路稳定，给输入引脚外加串联电阻后确认余量。
参照事项		

#### 6.5.4 防止噪声引起的误动作

随着高速化的发展，半导体器件产生的噪声越来越大，同时对噪声引起的误动作也越来越敏感。例如，对于同样的外来噪声，在以前的低速器件中作为噪声过滤器起防止后段误动作作用的电路，反而在高速器件中可能将噪声放大，加速误动作的发生。

由于 CMOS 器件上市，实现了低功耗的高速运行，但是信号的阻抗变得非常高，对噪声的灵敏度也变得越来越高。而且，从 CMOS 电路的特性来看，与时钟同步的电源线的大电流变化加上印刷电路板的图形成为高噪声的发生源。当信号波形是正弦波时只产生相应频率的噪声，但是在矩形波的情况下会产生各种高次谐波噪声。

能通过对矩形波进行傅立叶展开求电压和电流的高次谐波成分。

假设原振荡频率为  $f_0$ 、上升 / 下降倾斜的频率为  $f_1$ ，则当高次谐波的噪声强度在  $f_0 \sim f_1$  之间时，以  $-10\text{dB}/\text{decade}$  衰减；当噪声强度  $\geq f_1$  时，以  $-20\text{dB}/\text{decade}$  的比例衰减。如果在矩形波上重叠了高次谐波的信号波形，就会产生更大的高次谐波噪声。

实例 36 NC 引脚的串扰噪声引起的误动作

No.36	实例名	NC 引脚的串扰噪声引起的误动作
器件的种类		IC 和 LSI
要点		是否正确处理与噪声敏感的引脚邻接的 NC 引脚
实例概要 / 现象 / 原因		在客户系统开发试制阶段的耐噪声试验时，产生了误动作。噪声大，试验性地实施了提高耐噪声的对策，当将 NC 引脚连接到 GND 时，噪声变小。调查结果表明：因为 NC 引脚（未连接的）在开路的状态下接近印刷电路板的高频信号图形，所以串扰噪声通过寄生电容被输入到该引脚而引起误动作。
对策 / 确认方法		1. 通过适当的阻抗将 NC 引脚接地或者连接到电源。 2. 必须注意：即使是 NC 引脚，也有可能是具有内部测试功能的引脚。
参照事项		

实例 37 噪声的产生

No.37	实例名	噪声的发生（电波）
器件的种类		单片机
要点		旁路电容的容量和布局、时钟波形是否适合
实例概要 / 现象 / 原因		单片机等的数字电路发生的噪声有可能诱发外围设备的误动作。此噪声取决于 LSI 的时钟波形和电源电流的波形以及印刷电路板侧的旁路电容排列、电源 GND 的布局等。
对策 / 确认方法		<p>LSI 单体发生的电波很弱。对于电源产生的电波，能通过有效地使用旁路电容，控制电源的电流波腹来抑制电波；而对于时钟产生的电波，能通过控制上升波形和下降波形来抑制电波。在安装到电路板的状态下，通过频谱分析器观测 LSI 的时钟波形和电源电流波形是防止噪声发生的有效手段。</p> <ol style="list-style-type: none"> <li>1. 通过对时钟波形的上升波形和下降波形（<math>t_r</math>、<math>t_f</math>）进行整形并降低速度，以迅速减少高次谐波成分（频率在原振荡频率到 <math>t_r</math>、<math>t_f</math> 频率区内时，以 <math>-10\text{dB/decade}</math> 衰减，否则以 <math>-20\text{dB/decade}</math> 衰减）。</li> <li>2. 通过旁路电容吸收电源电流的高次谐波成分。选择能吸收高次谐波成分并且频率特性好的容量以及决定电源的电流波腹大小的旁路电容布局是非常重要的。</li> </ol>
参照事项		

### 6.5.5 有关信号波形的注意事项

随着高速化的发展，以前没有问题的噪声和波形失真越来越有可能威胁 LSI 的基本运行。因为很难找到最坏的条件，并且在评价试验阶段很难发现不良品和良品的组合，所以器件工作稳定性的评价越来越难。

高效率地找出并解决这些问题的最好方法是详细地分析波形。近几年，带尖峰脉冲检测功能的波形观测设备在不断地发展，能高效率地找到以前很难发现的异常波形。但是，即使能检测出异常波形，也难以判断此波形对 LSI 是否有影响或者影响到什么程度。此时，请务必向本公司的销售技术部询问。

实例 38 输入波形的失真引起的误动作

No.38	实例名	输入波形的失真引起的误动作
器件的种类		IC 和 LSI
要点		是否观察到信号的失真
实例概要 / 现象 / 原因		<p>在 IC 工作时，根据输入波形，有可能因阈值电压附近的失真而引起 IC 工作不稳定，导致误动作或者异常工作。</p> <p>在图示的输入波形中，逻辑产品的传播延迟时间大幅度延长。</p> <p>因为输入波形在阈值电压的附近发生波形的失真，所以输入的变化引起多段栅极的工作不稳定而产生此现象。</p>
对策 / 确认方法		通过追加缓冲栅极对波形进行整形来消除输入波形的变形。
参照事项		

实例 39 地址信号的噪声引起的 DRAM 误动作

No.39	实例名	地址信号的噪声引起的 DRAM 误动作
器件的种类		DRAM
要点		确认 DRAM 的信号波形是否有问题
实例概要 / 现象 / 原因		DRAM 的内部电路在 DRAM 地址信号的电压电平稳定后开始工作。如果给这些信号外加超过规格的大噪声，就可能从产生噪声开始需要存取时间，导致无法正常工作。尤其是这些信号波形会因保持的数据图形或者与之前选择的字线关系而发生变化，所以必须注意。
对策 / 确认方法		1. 使用尖峰脉冲检测功能寻找各种信号波形中的大噪声波形位置，利用此特点来发现最坏的图形。 2. 通过改善与驱动器的阻抗匹配、电源图形以及旁路电容等布局来改善波形。
参照事项		

有时也能通过详细分析信号波形确认电路的工作余量，尤其在振荡电路或者 PLL 电路等模拟电路中，观测波形是最有效的评价手段之一。另外，正确地测量输入 / 输出信号之间的相位差、振幅、失真和噪声电平等等以及尽量使波形接近本来应有的状态，对减少误动作的发生频率以及提高可靠性起着很大的作用。

实例 40 振荡电路的稳定性评价

No.40	实例名	振荡电路的稳定性评价
器件的种类		单片机
要点		充分确认振荡电路的稳定性
实例概要 / 现象 / 原因		振荡电路是非常难并且发生间歇故障可能性较高的电路。尤其对于 LSI 和振荡器的匹配、印刷电路板的接线布局、外部电容、电阻等的组合问题，需要通过温度、电源上升波形、测量振荡稳定时间和输入 / 输出相位差以及确认输入 / 输出波形等观点，确定振荡电路的实际稳定性。
对策 / 确认方法		1. 因为振荡电路的增益因温度而发生变化，所以需要确认温度特性。 2. 改变电源上升波形进行测试。只要波形非常完整，即使上升缓慢也不影响振荡。 3. 取得振荡稳定时间的分布，推定复位后振荡稳定的概率。 4. 通过给反馈电路插入串联电阻，找到振荡开始的稳定性界限。 5. 在不振荡时，确认输入 / 输出波形是否失真。 6. 能从输入 / 输出波形的相位差预测振荡的稳定度。
参照事项		

### 6.5.6 有关使用环境条件的注意事项

对于无法预料的误动作也存在障碍，这是由于对实际使用环境条件的探讨不够以及使用方和供应方的理解不一致而引起的，很难事先发现。而且，这类不良本身很难分类，所以在此统一说明。

光照射实例是因照射到 LSI 的强光产生的光电子和封装薄型化的关系而减小工作余量的例子。天然橡胶的实例是在高温高湿的环境下，因在 LSI 附近配置了以橡胶等硫黄为主要成分的缓冲部件使泄漏电流增大而导致不良的例子。接通电源时的实例是对器件没有任何要求而启动系统引起误动作的例子。

## 实例 41 通过光照射减小工作余量

No.41	实例名	通过光照射减小工作余量
器件的种类		单片机
要点		照射强光的用途相当于在实际使用的状态下通过照射光进行测量。
实例概要 / 现象 / 原因		半导体器件通过光照射产生光电子。必须注意以下 3 种情况： 1. 在使用中 LSI 有可能被照射强光 2. 半导体器件的封装很薄 3. 购入芯片进行组装时
对策 / 确认方法		1. 在芯片裸露的状态下测量电特性时，请遮断光源。 2. 在封装状态下照射强光的用途是在照射光的状态下测量电特性。
参照事项		

## 实例 42 天然橡胶挥发的硫化气体引起的泄漏不良

No.42	实例名	硫化气体和铜框架 IC 的化学反应物质引起的泄漏不良
器件的种类		IC 和 LSI
要点		不要将以橡胶等硫黄为主要成分的物质置于 IC 附近
实例概要 / 现象 / 原因		在实际使用时发生了原因不明的误动作。调查结果表明：在 LSI 的引脚之间，硫化物产生结晶，使泄漏电流增大引起的动作不良；在电路板上的 LSI 附近有以橡胶等硫黄为主要成份的缓冲部件，此物质生成硫化气体，在高温状态下结露并在 LSI 的引线之间形成化学反应后的异物。 在使用高温高湿槽进行再现实验中无法再现不良现象，但是将同一橡胶部件放入干燥器中实施高温高湿试验，现象就再现了（在通风的地方不会发生不良）。
对策 / 确认方法		不将以橡胶等硫黄为主要成分的物质置于 IC 附近（不安装）。
参照事项		

## 实例 43 接通电源时的突入电流引起的误动作

No.43	实例名	接通电源时的突入电流引起的误动作
器件的种类		单片机
要点		从接通电源到开始振荡之间的电源电流值是否适合
实例概要 / 现象 / 原因		在接通电源到输入时钟之间，内部逻辑存在不确定的部分，并且电源有规格以外的电流流过。一部分客户设备内有规格以外的过电流检测电路，此电流引起了设备的误动作。
对策 / 确认方法		在需要过电流检测时，除了平均电源电流以外，还规定电源电流峰值。
参照事项		

## 6.6 软件的注意事项

近几年，单片机应用产品的发展有目共睹，客户能通过软件实现大部分的功能。这虽然非常方便但是也有难题，原因在于最终产品中发生频率低并且再现性缺乏的功能不良而引起故障，很难查明是 LSI 的错误还是客户程序的错误。

典型例子有：根据内部 RAM 加电时的数据图形，程序有时能正常运行而有时发生误动作。

从保密的观点来看，越来越多的功能通过软件编程来实现，如错误记录、RAM 区小规模程序的装入 - 执行功能等，已经进入不仅能通过硬件而且也能通过软件实现的时代。当发生不良时，必须确认开发的程序是否有问题。

实例 44 参照不确定的 RAM 区引起的程序误动作

No.44	实例名	参照不确定的 RAM 区引起的程序误动作
器件的种类		单片机
要点		在程序中不能使用未定义的 RAM 内容。
实例概要 / 现象 / 原因		在客户的量产试制过程中，以小概率发生了加电时的运行不良。如果在切断电源后到重新接通电源的时间很短，相同不良现象的再现性就很差。如果在切断电源后使平滑电容短路进行完全放电，就很容易再现不良现象。 客户程序的分析结果表明：没有对特定地址的 RAM 内容进行初始化而执行程序转移，此 RAM 数据在加电时偶然发生反转而产生误动作。
对策 / 确认方法		1. 没有初始化的 RAM 内容不能用于程序的转移。 2. 开发程序时，在将 RAM 内容初始化为置位或者复位状态后再确认运行。
参照事项		

## 6.7 防止万一发生的误动作

本公司为了实现 LSI 的无缺陷而日以继夜地努力，但是遗憾的是至今未能实现。在不能达到 100% 成品率的情况下也不能实现 100% 的测试率，就意味着对于万一发生的误动作，无法通过半导体器件本身实现最终产品的故障保险。如同继电器，在破坏时有特点，如果能利用重力的自然现象，其特征就能有效地用于系统设计，但是半导体故障却没有那么简单的特点。如果非要列出半导体发生故障时的特点，就为断线或者短路，为 Open Low 电平固定或者 High 电平固定。但是，利用这些特点，能认为 High 或者 Low 电平的信号输出（不是固定电平）是正常运行的证据。另外，通过看门狗功能的并用能得到比继电器电路更高精度的故障保险。因此请针对这些情况，在系统侧实施对应。

实例 45 看门狗和故障保险

No.45	实例名	看门狗和故障保险
器件的种类		单片机
要点		看门狗中硬件和软件的分工非常重要
实例概要 / 现象 / 原因		看门狗对于确保系统的安全性很有效。它通过硬件和软件以特定间隔将特定输出引脚进行反转，如果该间隔偏离设计值，就使用完全不同的监视电路来检测异常，并将系统转移到安全的地方，以避免最坏情况的发生。 此时，重要的是以特定间隔进行反转的功能不能只由硬件来构成，否则就有可能无法确认软件运行是否正常。
对策 / 确认方法		1. 使程序失控，检查系统的保护协调功能。 2. 改变硬件信号，检查系统的保护协调功能。
参照事项		

随着单片机等数字处理技术的发展，迎来了能进行高度智能判断的时代，但是因意想不到的误动作而烦恼的情况也在增加。如果发生间歇的误动作，就会在硬件（部件）的制造商和软件（系统）开发的客户之间引起很大的麻烦。在要求高可靠性的系统中，误动作发生频率高的情况姑且不论，请设想误动作发生频率极低并且无法进行再现实验，建立错误记录功能。在存储程序方式的单片机中，寄存器、存储器等可变电子电路具有改变程序流程的能力。在发现运行异常时，如果能先保持这些重要部分的数据，然后内置调查功能，这对抓住解决问题的线索很有帮助。如果能在此基础上再增加 RAM 区域的数据装入 - 执行功能，分析能力就会变得更强。

实例 46 单片机的间歇故障分析

No.46	实例名	单片机的间歇故障分析
器件的种类		单片机
要点		在分析间歇故障时，从正常以及异常时的 RAM 和寄存器的不同内容中找出原因。
实例概要 / 现象 / 原因		在单片机应用产品中，程序间歇地发生失控，但是无法确定原因并且为解决问题花费了很长的时间。因为用在单芯片模式，所以无法确定误动作时的地址线和数据线的变化，只从输出引脚的信息无法确定失控的原因。
对策 / 确认方法		当确认已发生异常并且是很少发生的间歇故障时，有关异常原因的信息始终保存在可变数据区。此数据也能作为逻辑上正常工作部分的信息，通过排除法进行有效的利用。 在要求高可靠性的用途中，从开发初期探讨并导入错误记录的功能，以解明误动作的原因以及制定对策。
参照事项		

## 6.8 测试检测率的问题

随着 LSI 的多功能化和高速化，其性能的验证也越来越难。通常，能很容易对存储器件实现 100% 的测试检测率，但是会产生输入信号波形、时序、数据模式、地址模式依存性等问题，所以建立模拟实际使用的测试模式和测试条件非常困难。

典型存储器的测试模式如下所示：

1. 全1或者全0模式
2. 棋盘或者棋盘条状模式
3. 对角线模式
4. 地址译码模式
5. 数据保持测试
6. 步进模式
7. 长周期测试
8. 步行模式
9. 跃步模式
10. 乒乓模式

另外，典型的着重点如下所示：

1. 邻接位的影响
2. 数据线之间的干扰
3. 字线之间的干扰
4. 输出噪声
5. 读出放大器的转换时序和输入信号的时序
6. 内部信号线的电位稳定性
7. ATD 电路的转换时序和其他信号的转换时序
8. 输入噪声的灵敏度
9. 输入信号的负尖峰

对于以上内容，由于逻辑的复杂性，检测单片机和 SoC 的数字信号处理逻辑 IC 的所有内部信号非常困难。尤其是存储器电路等有模式依存性的产品和单片机等有大规模逻辑组合的产品，如果没有预先从测试电路设计开始计划性地采取提高检测率的措施，就不能有效地去除制造上的缺陷。如果逻辑复杂，就必须是能通过测试模式从外部直接测试内部 RAM 的逻辑结构。

## 实例 47 RAM 内置型器件的测试设计

No.47	实例名	RAM 内置型器件的测试设计
品名		SoC
要点		能独立测试 RAM 和寄存器。
实例概要 / 现象 / 原因		内置 RAM 等存储元件的 SoC/LSI 产生了原因不明的误动作，并且无法通过测试程序除去不良品。不良分析的结果表明：是内部 RAM 电路的数据模式依存性不良，因为该 SoC/LSI 只能通过逻辑对内部 RAM 进行存取，所以很难进行 RAM 模块的测试。对于所发生的不良，目前采取了追加模式的个别对策，但是不能合理地进行 RAM 的测试，所以不能通过测试程序完全除去数据依存性的制造不良，只能通过安装评价进行测试。
对策 / 确认方法		1. 将内部 RAM 电路设计为能从外部直接进行存取。 2. 对于只能从内部对内部 RAM 存取的产品，需要通过安装测试除去不良。
参照事项		

氧化膜的绝缘破坏是 MOS 器件不可避免的故障模式之一。由于这种故障模式的存在，如果不依靠老练这种高成本的筛选手法，就不能完成高质量的产品。为了能容易地实现存储器件 100% 的检测率，老练的饱和性直接关系到实际使用时的产品质量的预测。对于在原理上和经济上都无法实现 100% 检测率的逻辑 IC，因为老练模式自身的检测率不足，所以在一部分逻辑电路还没有老练的状态下就被出货。为了系统地除去实际测试（模式）中无法区分的不良，必须合理地结合这些观点，应用于产品的质量的管理。

## 实例 48 老练的饱和性和检测率

No.48	实例名	老练的饱和性和检测率
品名		单片机
要点		老练模式是否适合
实例概要 / 现象 / 原因		如果老练正常进行，就为预测寿命曲线。如果与威布尔分布近似，外观形状参数 m 就与老练成正比而趋近于 1。万一在客户处发生 m 值极小的初期不良，请考虑以下 3 种可能性： 1. 在制造商尚未进行老练试验。 2. 在制造商发生了未经老练的不良。 3. 已发生新的初期故障（已被破坏）。
对策 / 确认方法		1. 进行不良分析，调查是否能够通过测试程序检测到发生不良的部分。 2. 进行不良分析，调查是否能够通过老练模式检测到发生不良的部分。
参照事项		

如果逻辑规模进一步增大并且测试检测率的现状不能得到改善，产品的未检接线的数量就将不断增加。因为未检不良率与未检接线的数量成正比，所以可能会担心在不久的将来只能生产出低质量的产品，然而事实并非如此。即使逻辑规模增大，只要能提高制造工序的技术并且保证一定的成品率，也能将未检不良率维持在以前同等的水平。如果不能提高成品率并且不采取缺陷补救电路等提高成品率的措施，未检不良率就会比以前增大并且有不容忽视的危险性。因此，提高成品率对产品质量非常有效。

## 实例 49 逻辑规模和未检不良

No.49	实例名	逻辑规模和未检不良
品名		SoC
要点		是否对测试程序未检部分进行了不良率的预测
实例概要 / 现象 / 原因		担心逻辑规模的增大会引起未检部分不良率的增大。测试程序未检部分的不良率与未检图形的个数成正比。但是，如果成品率制造质量（制造质量）和测试检测率设计质量（设计质量）相同，即使逻辑规模增大，未检部分的不良率也不变。这是因为逻辑规模增大而成品率相同，所以减小了缺陷密度。 前提是缺陷为随机缺陷，而不是非随机缺陷（只在特定的布局、电路功能和性能的情况下发生，这部分未被检测）。
对策 / 确认方法		1. 根据随机缺陷率，预测未检部分的不良率。 2. 对非随机缺陷改善工艺上的对策。
参照事项		

通常，成品率和未检不良率的关系不佳，这是因为多重缺陷大都包含在不良的部分中。多重缺陷是同时发生多处不良，所以检测率变得非常高并被筛选。另外，能通过从不良品中高效率地抽出并管理单一缺陷来管理未检不良率。

## 实例 50 单一缺陷、多重缺陷和未检不良

No.50	实例名	单一缺陷、多重缺陷和未检不良
品名		SoC
要点		区分单一缺陷和多重缺陷非常重要
实例概要 / 现象 / 原因		担心逻辑规模的增大会引起未检部分不良率的增大。在单一缺陷和多重缺陷中，即使测试检测率相同，只要测试程序没有检测到不良，不良率也会不同。在检测率较高的情况下，大部分未检不良发生在单一缺陷的产品中。
对策 / 确认方法		1. 根据老练不良率推定单一缺陷率。 2. 再根据单一缺陷率推定未检不良率。
参照事项		

## 6.9 其他实例

电子部件的保管、输送时的一般注意事项能适用于半导体器件，但是还有特别要注意的事项。包括一般注意事项，说明如下。

### 6.9.1 包装时的注意事项

最近的半导体器件具有高质量和高可靠性，但是因用户的处理、安装或者使用条件等，存在很多破坏器件的原因（静电破坏、机械破坏、湿气和气体等）。首先，对保存盒和包装时引起器件破坏的注意事项进行阐述。

#### (1) 保存盒

1. 半导体制造商使用的器件保存盒，采用了在最恶劣的环境条件下也能保持初期产品质量的材料和结构，所以请尽可能使用制造商指定的保存盒。
2. 当不能使用制造商指定的保存盒时，必须使用满足以下条件的保存盒：
  - 不引起化学反应或者不产生有毒气体的材料
  - 即使振动和冲击也不破坏器件的结构
  - 器件的引脚和保存盒接触的部分采用导电性材料或者不带电的材料（表面涂有带电防止剂）
3. 在将高频率器件和MOS器件等容易受静电破坏的器件从保存盒里取出时，必须通过高电阻（ $1M\Omega$ 左右）接地，将人体和衣服带的静电进行放电，然后使用指套或者导电性手套从保存盒里取出器件。

#### (2) 包装

为了避免外部冲击、雨水、污染等的影响，需要包装保存盒里的半导体器件。  
一般的产品包装形态如图 6.22 所示。

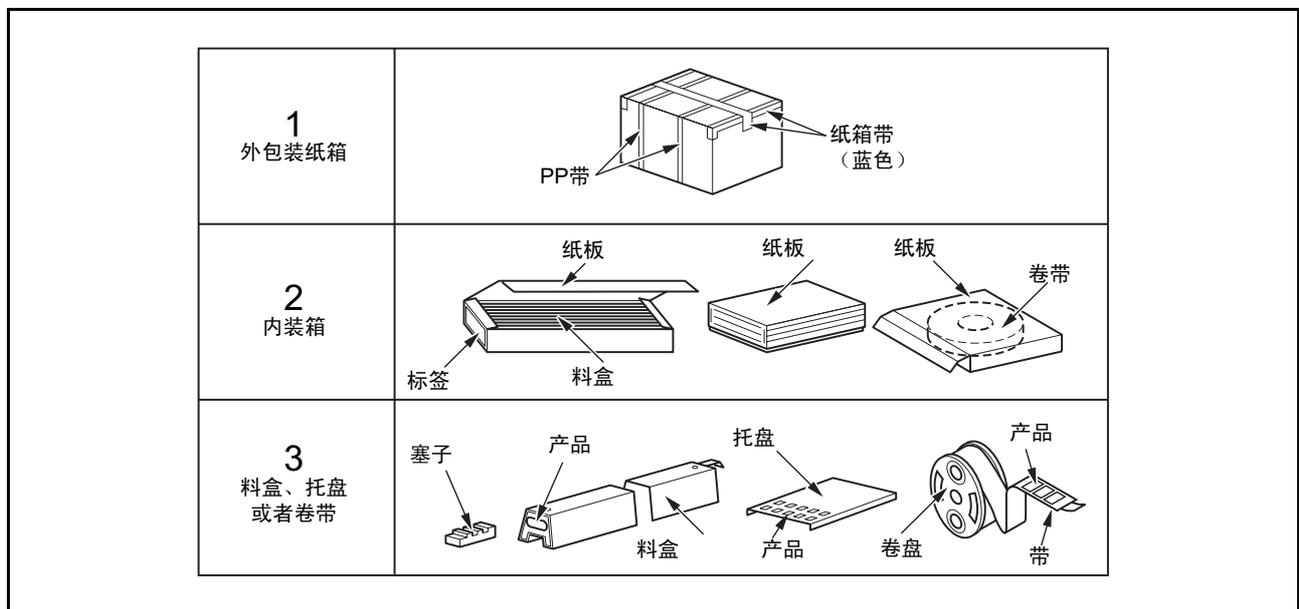


图 6.22 包装形态的例子

打开外包装纸箱，能看到内装箱，内装箱有保存盒（料盒、托盘、卷带或者卷盘），IC 就放在这个保存盒里。对于大型芯片的塑料贴面封装产品使用防止吸湿的防湿包装。以下阐述包装时的注意事项：

1. 为了将对半导体器件的冲击、振动和湿气等控制在最小限度，需要根据搬运方法充分考虑机械强度、耐震性和耐湿性等。一般用聚氨酯泡沫塑料或者乙烯塑料制品结实地裹住，放入纸箱后塞入耐震的填充物，然后用胶带或者绳子封严，但是根据搬运状况，可能还需要更严的包装。
2. 请在纸箱等的外包装箱上标明易碎、防水、切勿倒置。



图 6.23 外包装箱的标示例子

3. 船运时可能会遇到非常恶劣的环境，需要使用真空包装或者密封的容器等。
4. 虽然已对透明料盒（塑料）的表面进行带电防止处理，但是会发生时效老化，所以必须避免保管6个月以上。另外，料盒不能重复使用。

## 6.10 半导体器件的保管方法

在保管半导体器件时，需要对温度、湿度、紫外线、硫化氢等有毒气体、X射线等的放射线、静电和强电磁场等环境进行管理。

### (1) 保管场所的环境

#### 1. 温湿度的范围

保管和放置半导体器件的场所的温度和湿度均以常温常湿为佳，避免置于与此相差悬殊的温湿度中。常温的标准温度为 $25\sim 35^{\circ}\text{C}$ 、常湿的标准湿度为 $45\sim 75\%RH$ （有些产品对保管条件有制约。此时必须遵守规定的保管条件）。因此，在冬季非常干燥的地区需要用加湿器进行加湿。如果使用自来水，自来水中的氯化氢会使器件引脚生锈，所以必须使用纯水或者沸水。

#### 2. 洁净的保管场所

请不要保管在产生腐蚀性气体和尘埃多的场所。

#### 3. 温度变化小的场所

因为在温度急剧变化的场所，器件的表面容易凝结水珠，所以必须避开这样的环境，将器件置于温度变化小的场所（没有阳光直射和照明强的暗处）。

#### 4. 其他注意事项

请将器件保管在没有放射线、静电、强电磁场的场所。

### (2) 保管形态

1. 作为保管状态，需要注意不要给半导体器件加负荷。尤其是在纸箱上堆积重物的状态下就会产生负荷。请不要将重物放在纸箱上。

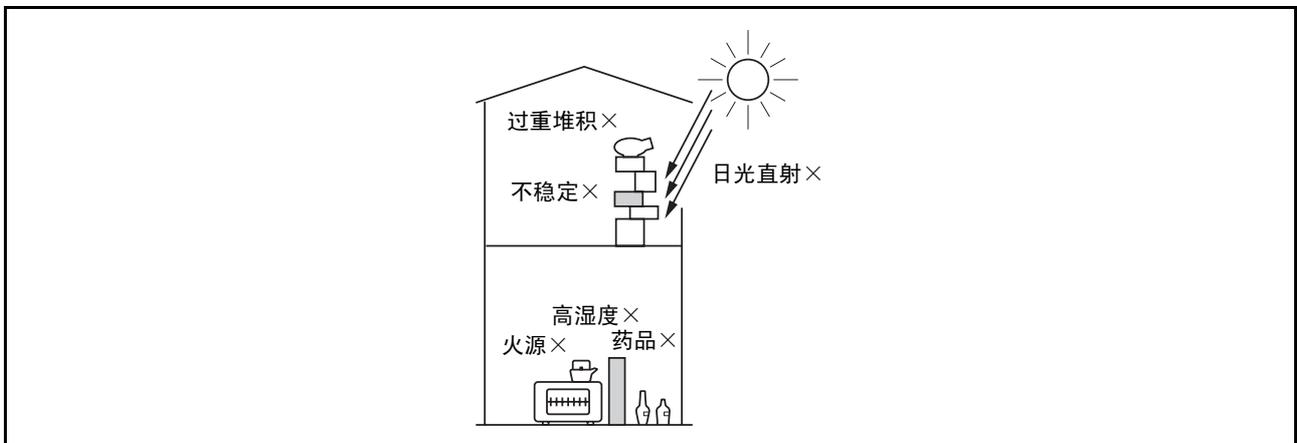


图 6.24 恶劣保管场所的例子

2. 半导体器件的外部引脚必须在未加工的状态下进行保管，这是为了避免生锈引起安装时的焊接不良。

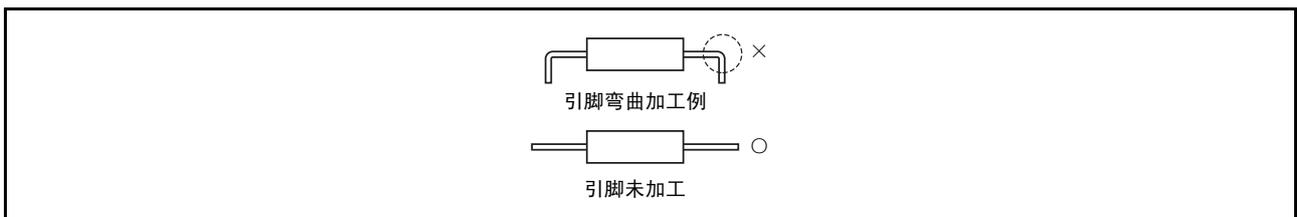


图 6.25 保管形态

3. 存放半导体器件的容器必须是不易带静电的容器。

### (3) 长期保管

在长期（1年以上）保管半导体器件的情况下，可能会使引脚的焊接性变差、生锈，或者产生电特性不良，所以必须注意以下几点：

1. 保管环境：请参照前项(1)。
2. 如果最初就想进行长期保管（1年以上），请在真空包装或者密闭容器中放入硅胶等。
3. 如果在通常保管状态下已超过预想以上的时间（1~8年），必须在使用前检查并确认焊接性和引脚的生锈情况。
4. 恶劣的环境或者长期的通常保管  
如果在非常恶劣的环境下或者在通常保管状态下保管1年以上，就必须检查焊接性、引脚的生锈情况和电特性（有关贴面封装请参照6.4.2）。另外，TAB产品必须在3个月以内使用。
5. 防湿包装品可以保管10年时间，但是不能保证产品质量。在此期间，如果开封后重新加封，建议更换新的干燥剂。

### (4) 芯片和晶片的保管

半导体芯片和晶片的保管条件需要比封装产品的保管更加严格，必须绝对避免芯片和晶片直接接触空气的状态下进行保管。

1. 芯片和晶片的保管  
必须将芯片和晶片保存到规定的容器，不需要时不要开闭容器。通常芯片的保存容器为密封结构，能使芯片和晶片免受温度、湿度、有毒气体的侵害以及运输时的振动和冲击。
2. 不能在容器开封状态下保管芯片和晶片，这是为了防止芯片和晶片受温度湿度变化、气体、尘埃、药品等的影响而被氧化或者被腐蚀。
3. 必须保存在温度为5~30°C、相对湿度为45~75%RH的环境下，并且不受药品等挥发性物质影响的场所。
4. 为了不划伤芯片的表面，必须使用真空镊子或者真空夹头轻轻地取放保存容器里的芯片。
5. 保管期间是指从容器开封到组装的期间，最长不能超过5日。但是在不工作的夜间等情况下，需要将器件放入干燥氮中。开封后，如果放在干燥氮（-30°C露点以下）中就能保存20日。在不开封的状态下，能保存3个月以内。

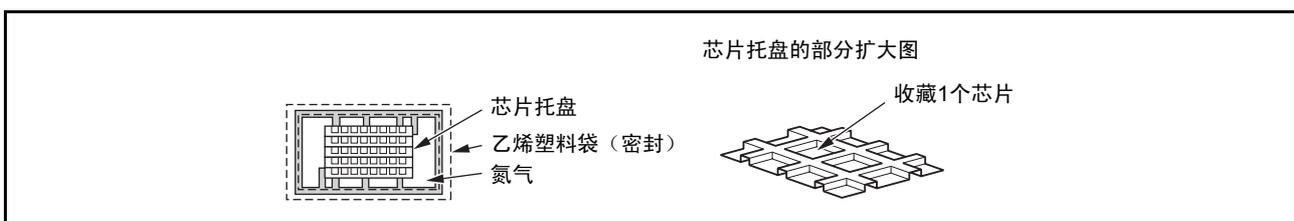


图 6.26 芯片保存容器的例子

#### 实例 51 保管时的可焊性不良

No.51	实例名	保管时的可焊性不良
器件的种类		IC
实例内容		在保管 IC 时使用了纸板制的料盒和黑色橡胶，所以器件的引脚变色，产生了可焊性不良。保管料盒含有的硫黄化合物使引脚表面形成硫化物。
对策方法		半导体器件的保存盒和料盒必须使用不会使引脚发生化学反应的材料，尤其严禁硫黄化合物。

## 6.11 搬运时的注意事项

对于半导体器件的运输或者半导体器件的嵌入式单元和子系统等的运输，除了必须注意和其他电子部件相同的事项以外，还必须注意以下的事项：

1. 必须小心轻放外包装纸箱，尤其注意不要因冲击或者落下等使产品破损
2. 必须特别小心轻放内装箱  
内装箱一旦落下，有可能因塞子从箱子里的料盒脱落而使产品掉出并且引脚变形。另外，如果是陶瓷封装就会破损，产生气密性泄漏不良。
3. 需要防水。如果在下雨或者下雪时搬运，必须注意不要淋水（注意防水）。
4. 用于搬运的容器、夹具和工具在运输中会产生振动，所以必须是不带电和不产生静电的物品。使用Q导电性容器或者铝箔是有效的对策。
5. 为了防止因人体或者衣服所带的静电而造成的破坏，在处理中需要通过高电阻将人体接地，使静电放电。此时，电阻值为 $1M\Omega$ 左右，需要在人体和GND之间的靠近人体侧插入高电阻以防止触电等危险。
6. 在移动装有半导体器件的印刷电路板时，需要采取不带静电的方法，使引脚短路并使其为同电位。另外，在通过带式输送机移动印刷电路板时，必须对输送机的橡胶等进行带电防止处理。
7. 在运输半导体器件和印刷电路板时，必须尽最大可能减少机械振动和冲击。
8. 尤其是对于晶片的出货产品，必须尽最大可能避免运输和移动时的振动和冲击。

## 6.12 产品安全

### (1) 产品安全措施

虽然自1995年7月开始实施“产品责任（PL）法”，但是在此之前，本公司一贯以产品安全和提高产品质量为目标，推进半导体产品的安全。

以下说明本公司产品安全的基本观点和具体措施。

本公司的产品安全是对半导体产品自身的一般要求，而针对客户产品的用途以及使用环境等对应的安全对策，需要客户自己对应。

#### 1. 建立产品安全对策

在“质量保证体系”中所示的“可靠性程序的例子”和“质量认定流程”等各流程中，设置了有关产品安全的项目，在产品的规格决定、开发、设计阶段就开始将产品安全作为质量的一部分，致力于产品安全。关于产品安全，从产品的开发到出货销售的主要阶段中的主要探讨项目如表6.10所示。

表 6.10 主要的产品安全对策项目

主要区分	应该考察的项目（要点）
产品开发	有关客户的用途
规格的决定	有关使用环境
设计	有关破坏模式
	有关误动作模式
制造	制造规则的遵守和明确化
质量保证	各工序中的质量保证和评价确认
销售	各种文献的发行

#### 2. 文献对应

为了安全地使用半导体产品，提供了表示产品性能的数据表等的各种文献。另外，为了充分地发挥并有效地使用产品的规格，本公司发行了有关产品安全性的各种文献。

表 6.11 有关产品安全的文献

适用区分	具体的文献例子
表示产品规格的文献	数据表、数据手册、技术信息、交货规格书（购买规格书）等
表示使用注意事项的文献	可靠性手册和贴面封装的贴装手册等
其他文献 (给客户建立的个别文献)	买卖合同书和质量合同书等

## 3. 规格和质量研讨结果的对应

为了让客户在适合的条件下使用该产品，根据需要实施质量研讨。在前述的各种文献中都公布了使用条件等，但是为了提示更加详细的使用条件以及选定适合用途的产品，需要进行详细的研讨。

## 6.13 其他分类实例

最后，对不能归类的实例统一说明如下：

## 实例 52 卷带或者卷盘产品的高速分离引起的带剥落

No.52	实例名	卷带或者卷盘产品的高速分离引起的带剥落
	品名	压纹带产品
	要点	以实际使用速度来测量压纹带产品的分离强度
	实例概要 / 现象 / 原因	虽然在压纹带产品的认定试验中没有问题，但是在客户的安装工序中频繁发生断带。调查结果表明：为了提高部件的贴装效率，在发生不良的生产线上使用了最新的高速安装设备，分离速度比以前快。在提高分离速度后的试验中，再现了不良现象。
	对策 / 确认方法	1. 在压纹带产品的分离试验时，要注意分离速度。 2. 在压纹带产品的分离试验时，作为前期处理，需要考虑保管时的应力。
	参照事项	

## 实例 53 X 射线照射引起的特性变化

No.53	实例名	X 射线照射引起的特性变化
	器件的种类	MOS IC (塑封)
	实例内容	在进行 X 射线透视检查时，X 射线长时间照射到器件上，导致 IC 产生特性不良，使 IC 的 MOS 参数 ( $V_{th}$ ) 发生变化并引起了特性劣化。
	对策方法	尽最大可能减少照射到 IC 的 X 射线的能量。

## 实例 54 利用 Cp 和 Cpk 的寿命曲线

No.54	实例名	利用 Cp 和 Cpk 的寿命曲线
	品名	全部半导体器件
	要点	Cp 和 Cpk 表示不良率，也能有效地用于寿命预测。
	实例概要 / 现象 / 原因	Cp 和 Cpk 不仅对 PQC 有效，对寿命试验也很有效。 如果使用 Cp 和 Cpk，就能求当时不符合规格的产品不良率。假设不良率被解释为当时的故障率，并且将寿命试验时间和不良率标绘在威布尔表上，即使没有发生不良也能求形状参数 $m$ 和尺度参数 $\eta$ 。 如果根据条件取得数据，就能求出加速系数。 必须选择与故障模式相关的测定项目。
	对策 / 确认方法	1. Cp 和 Cpk 表示不良率。 2. 近似正规分布的分布是指 Cp 和 Cpk 的应用原点。
	参照事项	

## 实例 55 Cp、Cpk 和筛选

No.55	实例名	Cp、Cpk 和筛选
品名		全部半导体器件
要点		Cp 和 Cpk 是不进行全数检查而保证质量的手法。
实例概要 / 现象 / 原因		Cp 和 Cpk 很方便，但是在对筛选项目进行判断时需要特别地注意：从通过全数检查除去不良品后的数据来预测不良率是没有任何意义的。 在被除去的不良品中包含重要的因素，公布值和筛选试验值之间包含以下不确定因素： 1. 测量公差 2. 温度校正 3. 可靠性的老化
对策 / 确认方法		在进行筛选后，需要充分地探讨其他公司的规格和筛选规格之间的余量。
参照事项		

## 实例 56 芯片出货产品安装时的焊接应力

No.56	实例名	芯片出货产品安装时的焊接应力
品名		功率 MOS FET
要点		焊接应力破坏压焊垫下面的氧化膜
实例概要 / 现象 / 原因		当客户在安装后对芯片的出货产品（功率 MOS FET）进行特性检查时，发生了栅极和源极之间的耐压不良。分析结果表明：由于没有充分确认安装条件，栅极压焊下面的氧化膜产生了裂纹，导致耐压劣化。
对策 / 确认方法		在设定压焊条件后进行特性确认，并且在除去压焊下面的 Al 膜后确认 SiO <sub>2</sub> 膜是否有裂纹。
参照事项		

## 实例 57 电解腐蚀现象引起的气密性泄漏不良

No.57	实例名	电解腐蚀现象引起的气密性泄漏不良
品名		玻璃二极管
要点		不能在产品附有水分的状态下外加电压
实例概要 / 现象 / 原因		杜美合金丝（镀铜铁镍合金丝）的铜层表面形成的氧化亚铜（Cu <sub>2</sub> O）扩散到玻璃上，粘合并形成气密结构。当外加反偏压时，二极管表面的水分因反偏压而被电解，在阳极产生氢（H <sub>2</sub> ）。氧化亚铜被氢还原，水侵入到被还原的部分，形成空穴并破坏气密性。由于气密性的破坏，水侵入到空穴内。水的侵入引起芯片表面的电流泄漏，反向电流（IR）变大。在 IR 较大的状态下，如果继续外加反偏压，就会产生芯片电极（Ag）的迁移。
对策 / 确认方法		通过电特性的变化使 IR 变大，从玻璃封装进行内部观察。
参照事项		二极管数据手册

## 实例 58 数据冲突

No.58	实例名	数据冲突
器件的种类		IC 和 LSI
实例内容		对于数据输入和数据输出共用引脚的存储器 IC，如果在数据引脚为输出状态下给此引脚输入数据信号，就会引起数据冲突，产生过电流，并且因电源电压发生变化而产生误动作，根据情况也可能导致破坏。
对策方法		1. 设计不会引起数据冲突的时序。 2. 用锁存器等更改时序。

## 实例 59 结露引起的器件破坏

No.59	实例名	结露引起的器件破坏
	器件的种类	功率 MOS FET
	实例内容	在实际使用条件下发生了慢性并且连续性的器件破坏不良，但是很难分析器件的破坏原因。对于同一产品，只在特定的用户发生破坏不良。另外，调查了一年中的不良发生情况，发现在夏季有增加的趋势。确认实际的器件工作环境后表明：系统设置在空调风口的附近，因冷空气引起结露，导致在引脚之间发生泄漏而发生破坏不良。将系统设置位置移到远离空调风口的地方后，产品就不再发生破坏不良。
	对策方法	确认使用环境是否为无意识的特殊环境。

## 第7章 有关半导体器件的质量体系、安全性、可靠性的规格和认证制度

### 7.1 有关质量管理体系的规格

#### 7.1.1 ISO 9000 系列的概要

- ISO 9000系列是有关质量保证和质量管理的国际规格，基于英国BS5750和美国ANSI/ASQC Z1-15的规格，在1987年由ISO（国际标准化机构）制定。作为国家规格，已经有50多个国家（欧洲22个国家、亚洲9个国家和南北美洲4个国家等）采用本规格，日本国内也基于此规格，在1991年10月制定了日本工业规格JIS Z 9900系列。
- ISO 9000系列分为ISO 9000、ISO 9001~3、ISO 9004三种，但是在2000年改版为ISO9000/2000年版。

#### 7.1.2 ISO9000 系列的规格（2000年版规格）

- ISO9000（质量管理体系-基本内容和术语）  
说明质量管理体系的基本内容，并且规定质量管理体系的术语。
- ISO9001（质量管理体系-要求事项）  
在需要证实组织机构具有提供满足顾客的要求事项和适用规定要求事项的产品的能力时以及在以提高顾客满意为目标时，规定有关质量管理体系的要求事项。
- ISO9004（质量管理体系-性能改善的方针）  
提供考虑到质量管理体系的有效性和效率性的方针。  
此规格的目的是为了改善组织性能以及满足顾客和其他有利害关系的人员。

#### (1) 【质量管理的原则】

为了顺利地领导和经营组织机构，需要通过既系统又透明的方法进行指挥和管理。只要执行并维持以满足所有利害关系人员的需求以及不断地改善性能为目的而设计的管理系统，就能获得成功。

经营组织机构时，即使在各种管理规范内也需要特别地进行质量管理。为了引导组织性能的改善，高级管理层能使用的8个质量管理原则如下：

1. 重视顾客
2. 领导能力
3. 人人参与筹划
4. 工艺处理方法
5. 管理的系统处理方法
6. 不断改善
7. 以事实决定思想的处理方法
8. 和供应商的互惠关系

#### 7.1.3 有关 ISO 9000 系列的审查注册制度

基于ISO9000系列的企业质量管理体系的认证制度有第三者认证的审查注册制度，在国外已经有30多个国家（欧洲14个国家、亚洲7个国家和北美2个国家等）设立此制度。日本国内在1993年11月1日设立了认定机构（日本质量体系审查注册认定协会）并创建了本制度。以前，日本国内的各企业利用国外机构（BSIQA、LRQA、BVQI等）或者BSIQA的代理机构JQA（（财）日本质量保证机构）来取得认证，但是自从本制度设立后，能由日本国内的审查注册机构根据日本的国家认证来取得认证。制度概要如图7.1所示。

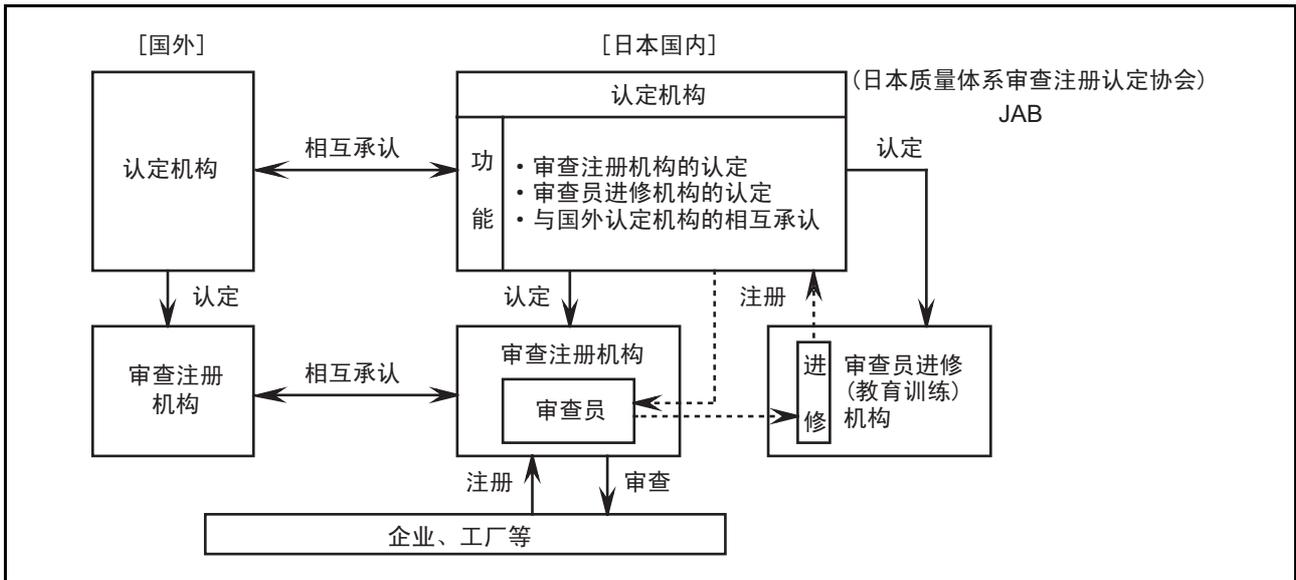


图 7.1 质量体系审查注册制度的概要

## 7.2 有关安全性的规格

### 7.2.1 概要

为了确保电子和电气设备的安全，使用的材料和部件也需要有安全性，所以安全性规格主要规定防止火灾和触电的规格。

在日本国内，电气用品取缔法（通称电取法）对一部分进行了规格化。

IECQ 用 IEC Publication 695（1982）表示耐火性试验的实施方法和指导。在美国为了确认证书电气设备、部件和材料等的安全性，UL（Underwriter, Laboratories）制定了 UL-94（耐燃性试验方法）和 UL-746（绝缘材料）等规格，虽然是民间规格，但是实质上对于面向美国的产品，都适用此 UL 规格。另外，在欧洲也有 EN（European Standards）规格，适用于对象产品。

以上规格主要是防止火灾和触电的安全规格，但是现在要求更广义的产品安全（PS: Product Safety）。关联的规格有 ISO 9004（质量管理方针）和 ISO 14000（环境管理和监视体系），关联的法规有日本国内在 1994 年 7 月 1 日公布并且在 1995 年 7 月 1 日实施的产品责任法（PL 法: Product Liability）。

今后，有可能会制定出各种安全性规格。作为企业方针，产品安全是应该从事的项目。

### 7.2.2 CE 标志制度

1993 年 1 月 1 日，欧洲 12 个国家统一市场，形成 EU（旧名称: EC）的统一市场，使人、物品、服务和资本能自由移动。为了追求 EU 市场的安全统一，在废除障碍性规定的同时，需要从安全和保护消费者的观点强化最低限度的规定。

EC 指令规定的对象（产品）有低电压指令（73/23/EEC）、压力容器（87/404/EEC）、玩具的安全（88/378/EEC）、建筑机械（89/106/EEC）、EMC（89/336/EEC）、机械指令（89/392/EEC）、个人防护设备（89/686/EEC）、用于移植的医疗设备（90/385/EEC）、非自动称量（90/384/EEC）、气体燃烧设备（90/396/EEC）、电话线路连接设备（91/293/EEC）、医疗设备（92/42/EEC）以及用于爆炸性气体环境的设备（94/9/EC）等。

CE 标志制度是指：最终产品（能直接使用的产品）的制造商发行符合规格的“EC 符合声明书”，建立和保存符合规格的证据（技术文书和技术构成文件），确立能维持质量及继续生产的质量体系，并且充实证据文书提示的体制等，最后作为产品满足此统一规格的证明，履行在产品或者包装箱上表示“CE 标志”的义务。

在这些指令中，1996 年 1 月 1 日实施的 EMC 指令是和半导体器件有密切关系的指令。

随着电波利用的扩大以及电子设备的普及，使用的设备和系统受其他设备和系统的电磁干扰已成为很大的问题，不仅需要干扰波发生侧实施“EMI 对策”来抑制电磁干扰的发生，而且还需要在受干扰侧实施“抗扰性的改善”，以便即使在这样的电磁环境下也不易引起性能退化。

EMC 指令规定了设备和系统的能力。

## 7.3 有关可靠性的规格

### 7.3.1 概要

有关半导体器件的可靠性规格历来以权威性的美军规格（MIL 规格）而闻名。近几年，随着美国 EIA 的 JEDEC 规格以及 IEC（国际电工委员会）认证制度的规格制定，与此相呼应的 JIS 正在逐渐充实。

公认的可可靠性规格发行机构，在国际上除了 JEDEC 和 IEC 以外，还有 CECC（欧洲电子元器件委员会）；在日本国内除了 JIS 发行机构的日本规格协会以外，还有电子信息技术产业协会（JEITA）和日本电子元器件可靠性中心（RCJ）。这些团体的规格和规格书是制定和修改 JIS 的基础资料。

在此项目中，对 JIS、JEITA、JEDEC、IEC、CECC、MIL 等有关半导体器件可靠性的规格和规格书进行介绍。这些规格和规格书中的主要内容一览表如表 7.1 所示。

### 7.3.2 JIS 规格

有关要求可靠性保证的电子部件，JIS C5700 规定可靠性保证程序、认证试验、质量保证检查、定期性认证维持试验等共同且必要的事项，是保证可靠性的总则，其内容规格基本上能协调 IEC 的“适用于电子部件国际相互认证制度的规格”。

作为日本国内的规格，需要将 IEC 电子部件质量认证制度规定的规格进行注册，所以 JIS C0010、0022 等是按日本国情对 IEC 规格修改后的规格，有关环境试验的方法（Publication 68）正在完善。

### 7.3.3 JEITA（EIAJ）规格

通过修改并统一 1971 年 12 月第一版、1984 年 3 月第二版发行的 SD-121（分立半导体器件）和 IC-121（集成电路）的内容，制定了 EIAJ ED-4701。它对 JIS 没有规定的蒸气加压试验、减压试验等新试验法进行了规格化，并且新追加了静电破坏试验、高温高湿偏压试验以及特殊封装的试验方法等。1988 年对静电破坏的试验方法进行修改，规定了电流波形。2000 年 11 月日本电子机械工业会（EIAJ）和日本电子工业振兴协会（JEIDA）合并成立了新的电子信息技术产业协会（JEITA），在 2001 年 8 月将 EIAJ ED-4701 系列（包括补充版的第 4 版）分为 6 册重新发行。很多日本国内的半导体制造商将此规格用作公司内可靠性试验规格的基础。

### 7.3.4 JEDEC 规格

JESD22 是半导体电子器件可靠性试验的个别规格种类，J-STD 规格是 JEDEC 和 IPC（Institute of Interconnecting and Packaging Electronic Circuits）的共同规格。主要是电路板的安装和连接相关的可靠性试验的规格。JEDEC（Joint Electron Device Engineering Council）自身属于 EIA “（美国）电子工业会”旗下，以进行半导体产品的标准化、发表电子产业的调查和统计以及对美国政府进行各种技术标准化的提议等为目的，是 1960 年设立的团体。现在，JEDEC 规格替换了以前半导体试验标准的 MIL 规格，不仅在美国而且在世界各地都被参照为标准规格。

### 7.3.5 IEC 规格

作为有关电子设备和电子器件的环境试验方法的 IEC 推荐文书，在 1954 年制定了由 Part1 General、Part 2 Tests、Part 3 Background Information 构成的 IEC Publication 68，对每一个试验项目进行追加和修改。为了更容易理解，在 1982 年对以前的 pub 147-0 ~ 147-5、pub 148 等额定值、特性和测量方法等领域规定的内容进行大幅度的修改，按机种重新编辑成 Publication 747（分立半导体器件）、748（集成电路）、749（环境试验）。pub 747 有 1 到 10 个部分，其中 1 为总则、2 为整流二极管、3 为信号二极管等 9 个部分，10 是共同的规格书；pub 748 有 1 ~ 4 个部分，总则、数字、模拟和接口；pub 749 规定分立半导体器件和集成电路的机械性和耐候性试验方法，以旧的 pub 147-5、-5A 为主要内容。

### 7.3.6 CECC 规格

CECC 50000、CECC 90000 是有关 CENELEC（欧洲电工标准化委员会）的分立半导体器件和集成电路的共同规格书。CECC 50000 是对于 JIS C7210 的项目分类的总则，CECC 50001 ~ CECC 50007 是对应 JIS 的项目分类规格的总则。按每个项目规定可靠性保证的要求事项和个别规格式样等。

### 7.3.7 MIL 规格

MIL-S-19500 是分立半导体器件的一般规格书，规定美军采购分立半导体器件的认定步骤、筛选、品种确认试验的项目、条件以及个别规格书建立的基准等共同的必要事项。

MIL-STD-202 是对应 IEC Publication 68 的电子、电气部件的机械性和环境试验方法的规格。

MIL-STD-750 规定分立半导体器件的机械性、环境和耐久性的试验方法和试验条件，适用于 MIL-S-19500 的试验方法和条件，并且对应日本国内规格的 JIS C 7201 和 EIAJ SD-121。

MIL-STD-883 规定集成电路的试验方法和步骤，并且规定美军所购产品的一般要求事项、机械性、环境、耐久性试验、电气试验方法以及质量保证的方法和步骤，适用于 MIL-M-38510 的试验方法和条件。

## 7.4 认证制度

### 7.4.1 世界认证体系的相互关联

近几年，为了适应贸易自由化，制定国际性协调认证制度，并且广泛地利用认证结果的活动非常活跃。在 1980 年，世界贸易组织（WTO，原为 GATT）通过 TBT 协定（贸易技术壁垒协定）提出了有关基准和认证制度的国际协调性的基本方针。

EU（欧洲联盟）按照此方针采用全面性的产品认证制度，从 1995 年开始，根据新规则实施了“CE 标志制度”。

ISO/IEC 等国际化机构也在推进支持 TBT 协定的规格和指南的活动（ISO9000S 的质量体系等）。

TBT 协定表示的适合性评价系统如图 7.2 所示。

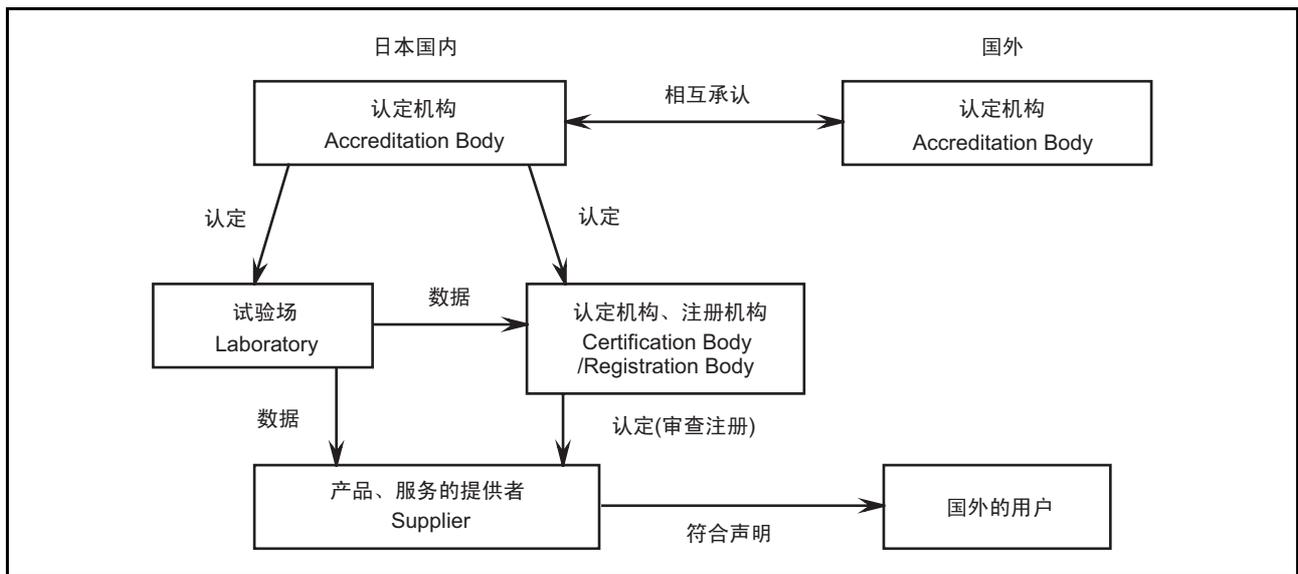


图 7.2 TBT 协定表示的适合性评价系统

为了缔结 TBT 协定推荐的 MRA（相互承认协定 Mutual Recognition Agreement），需要当时的国家之间的有关企业责任的法令在某种程度上相同，并且也需要具有相同水准的适合性评价系统和技术水平。

按合意的领域分别缔结 MRA，但是在当时的国家之间发生规格不同的情况下，原则上按照对方的基准进行适合性评价。因此，很大不同的规格意味着无法期待 MRA 的实质性效果。

ISO/IEC 指南表示此指导方针，EU 正在完善与此指南对应的 EN（欧洲规格）。日本国内也在推进 JIS 规格的国际化。

### 7.4.2 半导体器件的可靠性认证制度

在欧洲，作为半导体器件的认证制度，1970 年在 CENEL（Comite Europeen de Cordination des Normes Electrotechniques）的主导下开始实施“电子元器件认证制度（CECC）”。此后，该制度以世界规模得到展开，并且被 IEC 采用进行了制度化的探讨。

在 1971 年，由 IEC 的探讨电子元器件相互认证的 PMC（认证筹备委员会）开始 IEC 电子元器件认证制度的活动。1976 年在 IEC 内确立了质量认证制度，成立了 CMC（认证管理委员会）。1977 年成立了暂定为 ICC（检查机构调整委员会）的机构，制定有关制度运营的各种规定以及开展参加国相互间的体制监查活动等。1982 年 1 月正式开始实施 IEC 电子元器件质量认证制度（IEC Quality Assessment System for Electronic Components=IECQ 制度），并且在公布基本规则和施行规则的同时开始认证业务。CECC 认证制度也逐步过渡到此 IECQ 制度。

在日本国内，日本工业标准调查会是国家的代表机构（NAI），以日本电子元器件可靠性中心为监督检查机构（NSI）进行认证活动。

表 7.1 有关半导体器件和 IC 的可靠性、质量管理的规格（主要内容）

## (1) JIS 规格

序号（转换后）	题目	制定
JIS C 0010（60068-1）	环境试验方法（电气、电子）总则	1993
JIS C 0020（60068-2-1）	环境试验方法（电气、电子）低温（耐寒性）试验方法	1995
JIS C 0021（60068-2-2）	环境试验方法（电气、电子）高温（耐热性）试验方法	1995
JIS C 0022（60068-2-3）	环境试验方法（电气、电子）高温高湿（常态）试验方法	1987
JIS C 0023（60068-2-11）	环境试验方法（电气、电子）盐水喷雾试验方法	1989
JIS C 0024（60068-2-52）	环境试验方法（电气、电子）盐水喷雾（循环）试验方法	2000
JIS C 0025	环境试验方法（电气、电子）温度变化试验方法	1988
JIS C 0027（60068-2-30）	环境试验方法（电气、电子）温湿度循环（12+12 小时循环）	1988
JIS C 0029（60068-2-13）	环境试验方法（电气、电子）减压试验方法	1989
JIS C 0040（60068-2-6）	环境试验方法（电气、电子）正弦波振动试验方法	1999
JIS C 0041（60068-2-27）	环境试验方法（电气、电子）冲击试验方法	1995
JIS C 0042（60068-2-29）	环境试验方法（电气、电子）冲击试验方法	1995
JIS C 0051（60068-2-21）	环境试验方法（电气、电子）引脚强度试验方法	2002
JIS C 5003	电子元器件的故障率试验方法总则	1974
JIS C 7032	晶体管总则	1993
JIS C 7030	晶体管的测量方法	1993
JIS C 7031	小信号半导体二极管的测量方法	1993
JIS Z 8115	可靠性术语	2000

## (2) JEDEC 规格

序号	题目	制定
J-STD-	Joint IPC/JEDEC Standard	1999-2003
JESD22-	JEDEC Standard	1997-2005

## J-STD-（Joint IPC/JEDEC Standard）的个别规格

序号	题目	制定
J-STD-002B	SOLDERABILITY TESTS FOR COMPONENT LEADS, TERMINATIONS, LUGS, TERMINALS AND WIRES	2003
J-STD-020C	JOINT IPC/JEDEC STANDARD FOR MOISTURE/REFLOW SENSITIVITY CLASSIFICATION FOR NONHERMETIC SOLID STATE SURFACE-MOUNT DEVICE	2004
J-STD-033A	JOINT IPC/JEDEC STANDARD FOR HANDLING, PACKING, SHIPPING AND USE OF MOISTURE/REFLOW SENSITIVE SURFACE-MOUNT DEVICES	2002
J-STD-035	JOINT IPC/JEDEC STANDARD FOR ACOUSTIC MICROSCOPY FOR NONHERMETIC ENCAPSULATED ELECTRIC COMPONENT	1999

## JESD22- (JEDEC Standard) 的个别规格

序号	题目	制定
JESD22-A100-B	CYCLED TEMPERATURE HUMIDITY BIAS LIFE TEST	2000
JESD22-A101-B	STEADY-STATE TEMPERATURE HUMIDITY BIAS LIFE TEST	1997
JESD22-A102-C	ACCELERATED MOISTURE RESISTANCE-UNBIASWS AUTOCLAVE	2000
JESD22-A103-C	HIGH TEMPERATURE STRAGE LIFE	2004
JESD22-A104C	TEMPERATURE CYCLING	2005
JESD22-A105C	POWER AND TEMPERATURE CYCLING	2004
JESD22-A106B	THERMAL SHOCK	2004
JESD22-A107B	SALT ATOMOSPHERE	2004
JESD22-A108C	TEMPERATURE, BIAS, AND OPERATING LIFE	2005
JESD22-A109A	HERMETICITY	2001
JESD22-A110-B	HIGHLY ACCELERATED TEMPERATURE AND HUMIDITY STRESS TEST (HAST)	1999
JESD22-A111	EVALUATION PROCEDURE FOR DETERMINING CAPABILITY TO BOTTOM SIDE BOARD ATTACH BY FULL BODY SOLDER IMMERSION OF SMALL SURFACE MOUNT SOLID STATE DEVICES	2004
JESD22-A113D	PRECONDITIONING OF PLASTIC SURFACE MOUNT DEVICES PRIOR TO RELIABILITY TESTING	2003
JESD22-A114C.01	ELECTROSTATIC DISCHARGE (ESD) SENSITIVITY TESTING HUMAN BODY MODEL (HBM)	2005
JESD22-A115-A	ELECTROSTATIC DISCHARGE (ESD) SENSITIVITY TESTING MACHINE MODEL (MM)	1997
JESD22-A117	ELECTRICALLY ERASBLE PROGRAMMABLE ROM (EEPROM) PROGRAM/ERASE ENDURANCE AND DATA RETENTION TEST	2000
JESD22-A118	ACCELERATED MOISTURE RESISTANCE ñ UNBIASED HAST	2000
JESD22-A119	LOW TEMPERATURE STRAGE LIFE	2004
JESD22-A120	TEST METHOD FOR THE MEASUREMENT OF MOISTURE DIFFUSIVITY AND WATER SOLUBILITY IN ORGANIC MATERIALS USED IN INTEGRATED CIRCUITS	2001
JESD22-A121.01	Measuring Whisker Growth on Ti and Tin Alloy Surface fishes	2005
JESD22-B	SUPERSEDED BY THE TEST METHODS INDICATED BY 'JESD22-'	2000
JESD22-B100B	PHYSICAL DIMENTION	2003
JESD22-B101A	EXTERNAL VISUAL	2004
JESD22-B102D	SOLDERBILITY	2004
JESD22-B103-B	VIBRATION, VARIABLE FREQUENCY	2002
JESD22-B104C	MECHANICAL SHOCK	2004
JESD22-B105C	LEAD INTEGRITY	2003
JESD22-B106C	RESISTANCE TO SOLDERING TEMPERATURE FOR THROUGH-HOLE MOUTED DEVICE	2005
JESD22-B107C	MARKING PERMANENCY	2004
JESD22-B108A	COPLANARITY TEST FOR SURFACE-MOUNT SEMICONDUCTOR DEVICES	2003
JESD22-B109	FLIP CHIP TENSIL PULL	2002
JESD22-B110A	SUBASSEMBLY MECHANICAL SHOCK	2004

序号	题目	制定
JESD22-B111	BOARD LEVEL DROP TEST METHOD OF COMPONENTS FOR HANDHELD ELECTRONIC PRODUCTS	2003
JESD22-B112	High Temperature Package Warpage Measurement Methodology	2005
JESD22-B116	WIRE BOND SHEAR TEST	1998
JESD22-B117	BALL GRID ARRAY (BGA) BALL SHAER	2000
JESD22-C100-A	HIGH TEMPERATURE CONTINUITY-ESCINDED, November 1999	1990
JESD22-C101C	FILED-INDUCED CHARGED-DEVICE MODEL TEST METHOD FOR ELECTROSTATIC DISCHARGE WITHSTAND THRESHOLDS OF MICROELECTRONIC COMPONENTS	2004
JESD35-A	Procedure for the Wafer-Level Testing of Thin Dielectrics	2001
JESD671-A	Component Quality Problem Analysis and Corrective Action Requirements	1999
JESD46-B	Customer Notification of Product/Process Changes by Semiconductor Suppliers	2001
JESD47D	Stress-Test-Driven Qualification of Integrated Circuits	2004
JESD48B	Product Discontinuance	2005
JESD50A	Special Requirements for Maverick Product Elimination	2004
JESD61	Isothermal Electromigration Test Procedure	1997
JESD69	Information Requirements for the Qualification of Silicon Devices	2000
JESD74	Early Life Failure Rate Calculation Procedure for Electronic Components	2000
JESD78A	IC Latch-Up Test	2006
JESD85	Methods for Calculating Failure Rates in Units of FITs	2001
JESD87	Standard Test Structures for Reliability Assessment of AlCu Metallizations with Barrier Materials	2001
JESD89	Measurement and Reporting of Alpha Particles and Terrestrial Cosmic Ray-Induced Soft Errors in Semiconductor Devices	2001
JESD90	A procedure for Measuring P-Channel MOSFET Negative Bias Temperature Instabilities	2004
JESD91A	Method for Developing Acceleration Models for Electronic Component Failure Mechanisms	2003
JESD94	Application Specific Qualification Using Knowledge Based Test Methodology	2004
JESD659-A	Failure-Mechanism-Driven Reliability Monitoring	1999

## (3) IEC 规格

序号	制定	题目	部
Publication 68	1969-95	Environmental testing	Part 1 ~ 5
Publication 747	1983-95	Semiconductor devices, -Discrete devices and integrated circuits	Part 1 ~ 12
Publication 748	1984-95	Semiconductor devices, Integrated circuit	Part 1 ~ 22
Publication 749	1984	Semiconductor Devices, Mechanical and climatic test methods	Part 1 ~ 36
IEC-60749-xx	2002-2004	Semiconductor devices -Mechanical and climatic test methods	Part 1 ~ 36

## Publication 68 的个别规格

序号	题目	制定
68-1	Environmental testing, Part 1: General and guidance	1988
68-2	Part 2: Tests Series	1973
68-2-1	Test A: Cold. Amendment No. 1 (1983), No. 2 (1994)	1990
68-2-2	Test B: Dry heat. Amendment No. 1 (1993), No. 2 (1994)	1974
68-2-3	Test Ca: Damp heat, steady state	1969
68-2-5	Test Sa: Simulated solar radiation at ground level	1975
68-2-6	Test Fc: Vibration (sinusoidal)	1995
68-2-7	Test Ga and guidance: Acceleration, steady state. Amendment No. 1 (1986)	1983
68-2-9	Guidance for solar radiation testing. Amendment No. 1 (1984)	1975
68-2-10	Part 2 : Test-Test J and guidance : Mould growth	1988
68-2-11	Test Ka: Salt mist	1981
68-2-13	Test M: Low air pressure	1983
68-2-14	Test N: Change of temperature. Amendment No. 1 (1986)	1984
68-2-17	Test Q: Sealing	1994
68-2-20	Test T: Soldering. Amendment No. 2 (1987)	1979
68-2-21	Test U: Robustness of terminations and integral mounting devices. Amendment No. 2 (1991), No. 3 (1992)	1983
68-2-27	Part 2: Tests. Test Ea and Guidance: Shock	1987
68-2-28	Guidance for damp heat tests	1990
68-2-29	Part 2: Tests. Test Eb and Guidance: Bump	1987
68-2-30	Test Db and guidance : Damp heat, cyclic (12+12-hour cycle). Amendment No. 1 (1985)	1980
68-2-31	Test Ec: Drop and topple, primarily for equipment type specimens. Amendment No. 1 (1982)	1969
68-2-32	Test Ed: Free fall. Amendment No. 2 (1990)	1975
68-2-33	Guidance on change of temperature tests. Amendment No. 1 (1978)	1971
68-2-34	Test Fd : Random vibration wide band-General requirements. Amendment No. 1 (1983)	1973
68-2-35	Test Fda : Random vibration wide band-Reproducibility High. Amendment No. 1 (1983)	1973
68-2-36	Test Fdb : Random vibration wide band-Reproducibility Medium. Amendment No. 1 (1983)	1973
68-2-37	Test Fdc : Random vibration wide band-Reproducibility Low. Amendment No. 1 (1983)	1973
68-2-38	Test Z/AD : Composite temperature/humidity cycle test	1974
68-2-39	Test Z/AMD : Combined sequential cold, low air pressure, and damp heat test	1976
68-2-40	Test Z/AMD : Combined cold/low air pressure tests. Amendment No. 1 (1983)	1976
68-2-41	Test Z/BM : Combined dry heat/low air pressure tests. Amendment No. 1 (1983)	1976
68-2-42	Test Kc : Sulphur dioxide test for contacts and connections	1982
68-2-43	Test Kd : Hydrogen sulphide test for contacts and connections	1976

序号	题目	制定
68-2-44	Guidance on Test T: Soldering	1995
68-2-45	Test XA and guidance: Immersion in cleaning solvents. Amendment No. 1 (1993)	1980
68-2-46	Guidance to Test Kd: Hydrogen sulphide test for contacts and connections	1982
68-2-47	Mounting of components, equipment and other articles for dynamic tests including shock (Ea), bump (Eb), vibration (Fc and Fd) and steady-state acceleration (Ga) and guidance	1982
68-2-48	Guidance on the application of the tests of IEC 68 to simulate the effects of storage	1982
68-2-49	Guidance to Test Kc : Sulphur dioxide test for contacts and connections	1983
68-2-50	Test Z/AFc : Combined cold/vibration (sinusoidal) tests for both heat-dissipating and non-heat-dissipating specimens	1983
68-2-51	Test Z/BFc : Combined dry heat/vibration (sinusoidal) tests for both heat-dissipating and non-heat-dissipating specimens	1983
68-2-52	Test Kb: Salt mist, cyclic (sodium chloride solution)	1984
68-2-53	Guidance to test Z/AFc and Z/BFc : Combined temperature (cold and dry heat) and vibration (sinusoidal) tests	1984
68-2-54	Test Ta: Soldering. Solderability testing by the wetting balance method	1985
68-2-55	Test Ee and Guidance: Bounce	1987
68-2-56	Part 2: Tests. Test Cb : Damp heat, steady state, primarily for equipment	1988
68-2-57	Test Ff : Vibration. Time-history method	1989
68-2-58	Test Td : Solderability, resistance to dissolution of metallization and to soldering heat of Surface Mounting Devices (SMD)	1989
68-2-59	Test Fe : Vibration-Sine-beat method	1990
68-2-60	Part 2 : Tests-Test Ke : Flowing mixed gas corrosion test	1995
68-2-61	Test Z/ABDM : Climatic sequence	1991
68-2-62	Test Ef : Impact, pendulum hammer	1991
68-2-63	Test Eg : Impact, spring hammer	1991
68-2-64	Part 2 : Test methods-Test Fh : Vibration broad-band random (digital control) and guidance	1993
68-2-65	Part 2 : Tests-Test Fg : Vibration, acoustically induced	1993
68-2-66	Part 2 : Test methods-Test Cx : Damp heat, steady state (unsaturated pressurized vapor)	1994
68-2-67	Part 2 : Tests-Test Cy : Damp heat, steady state, accelerated test primarily intended for components	1995
68-2-68	Part 2 : Tests-Test L : Dust and sand	1994
68-2-69	Part 2 : Tests-Test Te : Solderability testing of electronic components for surface mount technology by the wetting balance method	1995
68-2-70	Part 2 : Tests-Test Xb : abrasion of markings and letterings caused by rubbing of fingers and hands	1995
68-3-1	Part 3: Background information Section One-Cold and dry heat tests	1974
68-3-1A	First supplement	1978
68-3-2	Section Two-Combined temperature / low air pressure tests	1976

序号	题目	制定
68-3-3	Part 3: Guidance. Seismic test methods for equipments	1991
68-4	Part 4 : Information for specification writers-Test summaries. Amendment No. 1 (1992). Amendment No. 2 (1994)	1987
68-5-1	Part 5 : Guide to drafting of test methods-General principles	1991
68-5-2	Part 5 : Guide to drafting of test methods-Terms and definitions	1990

## IEC-60749-xx 的个别规格

序号	题目	制定
IEC-60749-1	General	2003
IEC-60749-2	Low air pressure	2003
IEC-60749-3	External Visual examination	2003
IEC-60749-4	Damp heat, steady state, highly accelerated test (HAST)	2003
IEC-60749-5	Steady state temperature humidity bias life test	2003
IEC-60749-6	Storage at high temperature	2003
IEC-60749-8	Sealing	2003
IEC-60749-9	Permanence of marking	2003
IEC-60749-10	Mechanical Shock	2003
IEC-60749-11	Rapid change of temperature-Two-fluid-bath method	2003
IEC-60749-12	Vibration, variable frequency	2003
IEC-60749-13	Salt atmosphere	2003
IEC-60749-14	Robustness of terminations (lead integrity)	2003
IEC-60749-15	Resistance to soldering temperature for through-hole mounted device	2003
IEC-60749-16	Particle impact noise detection (PIND)	2003
IEC-60749-17	Neutron irradiation	2003
IEC-60749-18	Ionizing radiation (total dose)	2002
IEC-60749-19	Die shear strength	2003
IEC-60749-20	Resistance of plastic-encapsulated SMDs to the combined effect of moisture and soldering heat	2003
IEC-60749-21	Solderability	2004
IEC-60749-22	Bond strength	2003
IEC-60749-23	High temperature operating life	2004
IEC-60749-24	Accelerated moisture resistance-Unbiased hast	2004
IEC-60749-25	Temperature cycling	2003
IEC-60749-26	Electrostatic discharge (ESD) sensitivity testing -Human body model (HBM)	2003
IEC-60749-27	Electrostatic discharge (ESD) sensitivity testing -Machine model( MM )	2003
IEC-60749-29	Latch-up test	2003
IEC-60749-31	Flammability of plastic-encapsulated device (internally induced)	2003
IEC-60749-32	Flammability of plastic-encapsulated device (externally induced)	2003
IEC-60749-33	Accelerated moisture resistance-Unbiased autoclave	2004
IEC-60749-34	Power Cycling	2004
IEC-60749-36	Acceleration, steady state	2003

## (4) MIL 规格

序号	题目	制定
MIL-STD-202	Test Methods for Electronic and Electrical Component Parts	1980
MIL-STD-690	Failure Rate Sampling Plans and Procedures	1968
MIL-STD-750	Test Methods for Semiconductor Devices	1983
MIL-STD-790	Reliability Assurance Program for Electronic Parts Specifications	1968
MIL-STD-883	Test Methods and Procedures for Microelectronics	1983
MIL-M-38510	Microcircuits, General Specification for	1981
MIL-M-55565	Microcircuits, Preparation for Delivery of	1978
MIL-S-19500	Semiconductor Devices, General Specification for	1977

# 附 录

## 附录 A. 附表

### 附录 A.1 AQL 抽样表（摘自《JIS Z 9015》）

样品字符

批次的数量	特别检查标准				通常检查标准		
	S-1	S-2	S-3	S-4	I	II	III
1 ~ 8	A	A	A	A	A	A	B
9 ~ 15	A	A	A	A	A	B	C
16 ~ 25	A	A	B	B	B	C	D
26 ~ 50	A	B	B	C	C	D	E
51 ~ 90	B	B	C	C	C	E	F
91 ~ 150	B	B	C	D	D	F	G
151 ~ 280	B	C	D	E	E	G	H
281 ~ 500	B	C	D	E	F	H	J
501 ~ 1200	C	C	E	F	G	J	K
1201 ~ 3200	C	D	E	G	H	K	L
3201 ~ 10000	C	D	F	G	J	L	M
10001 ~ 35000	C	D	F	H	K	M	N
35001 ~ 150000	D	E	G	J	L	N	P
150001 ~ 500000	D	E	G	J	M	P	Q
≥ 500001	D	E	H	K	N	Q	R

用不良率（%）进行检查时，从 0.010 ~ 10 的 16 个阶段中指定适当的 AQL；用每 100 个单位的不良数进行检查时，从 0.010 ~ 1000 的 26 个阶段中指定适当的 AQL。如果没有特别指定，就使用检查标准 II。

表 A.1 AQL 抽样表

检查的一次抽样方式 (主抽样表)

样品 字符	合格的质量标准 (AQL) (一般检查)																					
	0.010	0.015	0.025	0.040	0.065	1.0	1.5	2.5	4.0	6.5	10	15	25	40	65	100	150	250	400	650	1000	
A	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓
B	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓
C	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓
D	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓
E	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓
F	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓
G	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓
H	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓
J	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓
K	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓
L	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓
M	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓
N	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓
P	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓
Q	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓
R	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓

↓: 采用箭头下方的最初抽样方式。如果样品数量大于等于批次数量, 就对批次的全数进行检查。

↑: 采用箭头上方的最初抽样方式。

Ac: 合格的判定个数

Re: 不合格的判定个数

检查的一次抽样方式 (主抽样表)

样品数量	合格的质量标准 (AQL) (严格检查)																											
	0.010	0.015	0.025	0.040	0.065	0.10	0.15	0.25	0.40	0.65	1.0	1.5	2.5	4.0	6.5	10	15	25	40	65	100	150	250	400	650	1000		
样品字符	Ac	Re	Ac	Re	Ac	Re	Ac	Re	Ac	Re	Ac	Re	Ac	Re	Ac	Re	Ac	Re	Ac	Re	Ac	Re	Ac	Re	Ac	Re	Ac	Re
A																												
B																												
C																												
D																												
E																												
F																												
G																												
H																												
J																												
K																												
L																												
M																												
N																												
P																												
Q																												
R	0	1																										
S			1	2																								

↓: 采用箭头下方的最初抽样方式。如果样品数量大于等于批次数量, 就对批次的全数进行检查。

↑: 采用箭头上方的最初抽样方式。

Ac: 合格的判定个数

Re: 不合格的判定个数

检查的一次抽样方式 (主抽样表)

样品字符	样品数量	合格的质量标准 (AQL) (简单检查) †																									
		0.010	0.015	0.025	0.040	0.065	0.10	0.15	0.25	0.40	0.65	1.0	1.5	2.5	4.0	6.5	10	15	25	40	65	100	150	250	400	650	1000
A	2	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓
B	2	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓
C	2	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓
D	3	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓
E	5	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓
F	8	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓
G	13	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓
H	20	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓
J	32	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓
K	50	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓
L	80	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓
M	125	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓
N	200	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓
P	315	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓
Q	500	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓
R	800	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓	↓

↓: 采用箭头下方的最初抽样方式。如果样品数量大于等于批次数量, 就对批次的全数进行检查。

↑: 采用箭头上方的最初抽样方式。

Ac: 合格的判定个数

Re: 不合格的判定个数

†: 如果超过了合格的判定个数而没有达到不合格判定个数, 该批次就为合格, 下次开始一般检查。

## 附录 A.2 LTPD 抽样表 (MIL-S-19500 抽样检查表)

这是以 90% 的可靠度保证“不允许有和规定的 LTPD 相同不良率的批次”的试验所需的最小抽样个数。

最大不良率 (LTFD) 或者 $\lambda$	50	30	20	15	10	7	5	3
容许数 (C)( $r=C+1$ ) 最小抽样个数 (在寿命试验要求的元件 $\times$ 时间的情况下, 为 1,000 倍)								
0	5 (1.03)	8 (0.64)	11 (0.46)	15 (0.34)	22 (0.23)	32 (0.16)	45 (0.11)	76 (0.07)
1	8 (4.4)	13 (2.7)	18 (2.0)	25 (1.4)	38 (0.94)	55 (0.65)	77 (0.46)	129 (0.28)
2	11 (7.4)	18 (4.5)	25 (3.4)	34 (2.24)	52 (1.6)	75 (1.1)	105 (0.78)	176 (0.47)
3	13 (10.5)	22 (6.2)	32 (4.4)	43 (3.2)	65 (2.1)	94 (1.5)	132 (1.0)	221 (0.62)
4	16 (12.3)	27 (7.3)	38 (5.3)	52 (3.9)	78 (2.6)	113 (1.8)	158 (1.3)	265 (0.75)
5	19 (13.8)	31 (8.4)	45 (6.0)	60 (4.4)	91 (2.9)	131 (2.0)	184 (1.4)	308 (0.85)
6	21 (15.6)	35 (9.4)	51 (6.6)	68 (4.9)	104 (3.2)	149 (2.2)	209 (1.6)	349 (0.94)
7	24 (16.6)	39 (10.2)	57 (7.2)	77 (5.3)	116 (3.5)	166 (2.4)	234 (1.7)	390 (1.0)
8	26 (18.1)	43 (10.9)	63 (7.7)	85 (5.6)	128 (3.7)	184 (2.6)	258 (1.8)	431 (1.1)
9	28 (19.4)	47 (11.5)	69 (8.1)	93 (6.0)	140 (3.9)	201 (2.7)	282 (1.9)	471 (1.2)
10	31 (19.9)	51 (12.1)	75 (8.4)	100 (6.3)	152 (4.1)	218 (2.9)	306 (2.0)	511 (1.2)
11	33 (21.0)	54 (12.8)	83 (8.3)	111 (6.2)	166 (4.2)	238 (2.9)	332 (2.1)	555 (1.2)
12	36 (21.4)	59 (13.0)	89 (8.6)	119 (6.5)	178 (4.3)	254 (3.0)	356 (2.2)	594 (1.3)
13	38 (22.3)	63 (13.4)	95 (8.9)	126 (6.7)	190 (4.5)	271 (3.1)	379 (2.26)	632 (1.3)
14	40 (23.1)	67 (13.8)	101 (9.2)	134 (6.9)	201 (4.6)	288 (3.2)	403 (2.3)	672 (1.4)
15	43 (23.3)	71 (14.1)	107 (9.4)	142 (7.1)	213 (4.7)	305 (3.3)	426 (2.36)	711 (1.41)
16	45 (24.1)	74 (14.6)	112 (9.7)	150 (7.2)	225 (4.8)	321 (3.37)	450 (2.41)	750 (1.44)
17	47 (24.7)	79 (14.7)	118 (9.86)	158 (7.36)	236 (4.93)	338 (3.44)	473 (2.46)	788 (1.48)
18	50 (24.9)	83 (15.0)	124 (10.0)	165 (7.54)	248 (5.02)	354 (3.51)	496 (2.51)	826 (1.51)
19	52 (25.5)	86 (15.4)	130 (10.2)	173 (7.76)	259 (5.12)	370 (3.58)	518 (2.56)	864 (1.53)
20	54 (26.1)	90 (15.6)	135 (10.4)	180 (7.82)	271 (5.19)	386 (3.65)	541 (2.60)	902 (1.56)
25	65 (27.0)	109 (16.1)	163 (10.8)	217 (8.08)	326 (5.38)	466 (3.76)	652 (2.69)	1,086 (1.61)

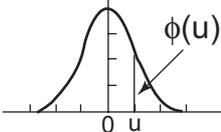
[注] 1. 抽样个数取决于泊松二项分布指数的极限。

2. ( ) 内表示在 20 批次中平均 19 批次合格时所需的最低质量 (AQL 近似值), 仅供参考。

(一次抽样)

2	1.5	1	0.7	0.5	0.3	0.2	0.15	0.1
116 (0.04)	153 (0.03)	231 (0.02)	328 (0.02)	461 (0.01)	767 (0.007)	1152 (0.005)	1534 (0.003)	2303 (0.002)
195 (0.18)	258 (0.14)	390 (0.09)	555 (0.06)	778 (0.045)	1296 (0.027)	1946 (0.018)	2592 (0.013)	3891 (0.009)
266 (0.31)	354 (0.23)	533 (0.15)	759 (0.11)	1065 (0.08)	1773 (0.045)	2662 (0.031)	3547 (0.022)	5323 (0.015)
333 (0.41)	444 (0.32)	668 (0.20)	953 (0.14)	1337 (0.10)	2226 (0.062)	3341 (0.041)	4452 (0.031)	6681 (0.018)
398 (0.51)	531 (0.37)	798 (0.52)	1140 (0.17)	1599 (0.12)	2663 (0.074)	3997 (0.049)	5327 (0.037)	7994 (0.025)
462 (0.57)	617 (0.42)	927 (0.28)	1323 (0.20)	1855 (0.14)	3090 (0.085)	4638 (0.056)	6181 (0.042)	9275 (0.028)
528 (0.62)	700 (0.47)	1054 (0.31)	1503 (0.22)	2107 (0.155)	3509 (0.093)	5267 (0.052)	7019 (0.074)	10533 (0.031)
589 (0.67)	783 (0.51)	1178 (0.34)	1680 (0.24)	2355 (0.17)	3922 (0.101)	5886 (0.067)	7845 (0.051)	11771 (0.034)
648 (0.72)	864 (0.54)	1300 (0.36)	1854 (0.25)	2599 (0.18)	4329 (0.108)	6498 (0.072)	8660 (0.054)	12995 (0.036)
709 (0.77)	945 (0.58)	1421 (0.38)	2027 (0.27)	2842 (0.19)	4733 (0.114)	7103 (0.077)	9468 (0.057)	14206 (0.038)
770 (0.80)	1025 (0.60)	1541 (0.40)	2199 (0.28)	3082 (0.20)	5133 (0.120)	7704 (0.080)	10268 (0.060)	15407 (0.040)
832 (0.83)	1109 (0.62)	1664 (0.42)	2378 (0.29)	3323 (0.21)	5546 (0.12)	8319 (0.083)	11092 (0.062)	16638 (0.042)
890 (0.86)	1187 (0.65)	1781 (0.43)	2544 (0.3)	3562 (0.22)	5936 (0.13)	8904 (0.086)	11872 (0.065)	17808 (0.043)
948 (0.89)	1264 (0.67)	1896 (0.44)	2709 (0.31)	3793 (0.22)	6321 (0.134)	9482 (0.089)	12643 (0.067)	18964 (0.045)
1007 (0.92)	1343 (0.69)	2015 (0.46)	2878 (0.32)	4029 (0.23)	6716 (0.138)	10073 (0.092)	13431 (0.069)	20146 (0.046)
1066 (0.94)	1422 (0.71)	2133 (0.47)	3046 (0.33)	4265 (0.235)	7108 (0.141)	10662 (0.094)	14216 (0.070)	21324 (0.047)
1124 (0.96)	1499 (0.72)	2249 (0.48)	3212 (0.337)	4497 (0.241)	7496 (0.144)	11244 (0.096)	14992 (0.072)	22487 (0.048)
1182 (0.98)	1576 (0.74)	2364 (0.49)	3377 (0.344)	4728 (0.246)	7880 (0.148)	11819 (0.098)	15759 (0.074)	23639 (0.049)
1239 (1.0)	1652 (0.75)	2478 (0.50)	3540 (0.351)	4956 (0.251)	8260 (0.151)	12390 (0.100)	16520 (0.075)	24780 (0.050)
1296 (1.02)	1728 (0.77)	2591 (0.52)	3702 (0.358)	5183 (0.256)	8638 (0.153)	12957 (0.102)	17276 (0.077)	25914 (0.051)
1353 (1.04)	1803 (0.78)	2705 (0.52)	3864 (0.364)	5410 (0.260)	9017 (0.156)	13526 (0.104)	18034 (0.078)	27051 (0.052)
1629 (1.08)	2173 (0.807)	3259 (0.538)	4656 (0.376)	6518 (0.259)	10863 (0.161)	16295 (0.108)	21726 (0.081)	32589 (0.054)

附录 A.3 正态分布的概率密度表

$$\phi(u) = \frac{1}{\sqrt{2\pi}} e^{-\frac{u^2}{2}}$$


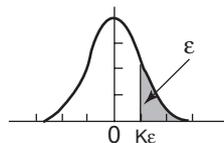
U	.00	.01	.02	.03	.04	.05	.06	.07	.08	.09
.0	.39894	.39892	.39886	.39876	.39862	.39844	.39822	.39797	.39767	.39733
.1	.39695	.39654	.39608	.39559	.39505	.39448	.39387	.39322	.39253	.39181
.2	.39104	.39024	.38940	.38853	.38762	.38667	.38568	.38466	.38361	.38251
.3	.38139	.38023	.37903	.37780	.37654	.37524	.37391	.37255	.37115	.36973
.4	.36827	.36678	.36526	.36371	.36213	.36053	.35889	.35723	.35553	.35381
.5	.35207	.35029	.34849	.34667	.34482	.34294	.34105	.33912	.33718	.33521
.6	.33322	.33121	.32918	.32713	.32506	.32297	.32086	.31874	.31659	.31443
.7	.31225	.31006	.30785	.30563	.30339	.30114	.29887	.29659	.29431	.29200
.8	.28969	.28737	.28504	.28269	.28034	.27798	.27562	.27324	.27086	.26848
.9	.26609	.26369	.26129	.25888	.25647	.25406	.25164	.24923	.24681	.24439
1.0	.24197	.23955	.23713	.23471	.23230	.22988	.22747	.22506	.22265	.22025
1.1	.21785	.21546	.21307	.21069	.20831	.20594	.20357	.20121	.19886	.19652
1.2	.19419	.19186	.18954	.18724	.18494	.18265	.18037	.17810	.17585	.17360
1.3	.17137	.16915	.16694	.16474	.16256	.16038	.15822	.15608	.15395	.15183
1.4	.14973	.14764	.14556	.14350	.14146	.13943	.13742	.13542	.13344	.13147
1.5	.12952	.12758	.12566	.12376	.12188	.12001	.11816	.11632	.11450	.11270
1.6	.11092	.10915	.10741	.10567	.10396	.10226	.10059	.098925	.097282	.095657
1.7	.094049	.092459	.090887	.089333	.087796	.086277	.084776	.083293	.081828	.080380
1.8	.078950	.077538	.076143	.074766	.073407	.072065	.070740	.069433	.068144	.066871
1.9	.065616	.064378	.063157	.061952	.060765	.059595	.058441	.057304	.056183	.055079
2.0	.053991	.052919	.051864	.050824	.049800	.048792	.047800	.046823	.045861	.044915
2.1	.043984	.043067	.042166	.041280	.040408	.039550	.038707	.037878	.037063	.036262
2.2	.035475	.034701	.033941	.033194	.032460	.031740	.031032	.030337	.029655	.028985
2.3	.028327	.027682	.027048	.026426	.025817	.025218	.024631	.024056	.023491	.022937
2.4	.022395	.021862	.021341	.020829	.020328	.019837	.019356	.018885	.018423	.017971
2.5	.017528	.017095	.016670	.016254	.015848	.015449	.015060	.014678	.014305	.013940
2.6	.013583	.013234	.012892	.012558	.012232	.011912	.011600	.011295	.010997	.010706
2.7	.010421	.010143	.0298712	.0296058	.0293466	.0290936	.0288465	.0286052	.0283697	.0281398
2.8	.0279155	.0276965	.0274829	.0272744	.0270711	.0268728	.0266793	.0264907	.0263067	.0261274
2.9	.0259525	.0257821	.0256160	.0254541	.0252963	.0251426	.0249929	.0248470	.0247050	.0245666
3.0	.0244318	.0243007	.0241729	.0240486	.0239276	.0238098	.0236951	.0235836	.0234751	.0233695
3.1	.0232668	.0231669	.0230698	.0229754	.0228835	.0227943	.0227075	.0226231	.0225412	.0224615
3.2	.0223841	.0223089	.0222358	.0221649	.0220960	.0220290	.0219641	.0219010	.0218397	.0217803
3.3	.0217226	.0216666	.0216122	.0215595	.0215084	.0214587	.0214106	.0213639	.0213187	.0212748
3.4	.0212322	.0211910	.0211510	.0211122	.0210747	.0210383	.0210030	.0396886	.0393557	.0390372
3.5	.0387268	.0384263	.0381352	.0378534	.0375807	.0373166	.0370611	.0368138	.0365745	.0363430
3.6	.0361190	.0359024	.0356928	.0354901	.0352941	.0351046	.0349214	.0347443	.0345731	.0344077
3.7	.0342478	.0340933	.0339440	.0337998	.0336605	.0335260	.0333960	.0332705	.0331494	.0330324
3.8	.0329195	.0328105	.0327053	.0326037	.0325058	.0324113	.0323201	.0322321	.0321473	.0320655
3.9	.0319866	.0319105	.0318371	.0317664	.0316983	.0316326	.0315693	.0315083	.0314495	.0313928
4.0	.0313383	.0312858	.0312352	.0311864	.0311395	.0310943	.0310509	.0310090	.0496870	.0492993
4.1	.0489262	.0485672	.0482218	.0478895	.0475700	.0472626	.0469670	.0466828	.0464095	.0461468
4.2	.0458943	.0456516	.0454183	.0451942	.0449788	.0447719	.0445731	.0443821	.0441988	.0440226
4.3	.0438535	.0436911	.0435353	.0433856	.0432420	.0431041	.0429719	.0428499	.0427231	.0426063
4.4	.0424942	.0423868	.0422837	.0421848	.0420900	.0419992	.0419121	.0418286	.0417486	.0416719
4.5	.0415984	.0415280	.0414605	.0413959	.0413340	.0412747	.0412180	.0411636	.0411116	.0410618
4.6	.0410141	.0596845	.0592477	.0588297	.0584298	.0580472	.0576812	.0573311	.0569962	.0566760
4.7	.0563698	.0560771	.0557972	.0555296	.0552739	.0550295	.0547960	.0545728	.0543596	.0541559
4.8	.0539613	.0537755	.0535980	.0534285	.0532667	.0531122	.0529647	.0528239	.0526895	.0525613
4.9	.0524390	.0523222	.0522108	.0521046	.0520033	.0519066	.0518144	.0517265	.0516428	.0515629

将标准正态分布的偏差 u 的值分为表的左项和上项的值，该交点为概率密度 φ(u)。

例：对于 u=2.96，左项的 2.9 和上项的 .06 的交点值为 .0249929，即 φ(u) 为 0.0049929。

## 附录 A.4 正态分布的上限概率表

$$\varepsilon(K\varepsilon) : \varepsilon = \int_{K\varepsilon}^{\infty} \phi(u) du$$



$K\varepsilon$	.00	.01	.02	.03	.04	.05	.06	.07	.08	.09
.0	.50000	.49601	.49202	.48803	.48405	.48006	.47608	.47210	.46812	.46414
.1	.46017	.45620	.45224	.44828	.44433	.44038	.43644	.43251	.42858	.42465
.2	.42074	.41683	.41294	.40905	.40517	.40129	.39743	.39358	.38974	.38591
.3	.38209	.37828	.37448	.37070	.36693	.36317	.35942	.35569	.35197	.34827
.4	.34458	.34090	.33724	.33360	.32997	.32636	.32276	.31918	.31561	.31207
.5	.30854	.30503	.30153	.29806	.29460	.29116	.28774	.28434	.28096	.27760
.6	.27425	.27093	.26763	.26435	.26109	.25785	.25463	.25143	.24825	.24510
.7	.24196	.23885	.23576	.23270	.22965	.22663	.22363	.22065	.21770	.21476
.8	.21186	.20897	.20611	.20327	.20045	.19766	.19489	.19215	.18943	.18673
.9	.18406	.18141	.17879	.17619	.17361	.17106	.16853	.16602	.16354	.16109
1.0	.15866	.15625	.15386	.15151	.14917	.14686	.14457	.14231	.14007	.13786
1.1	.13567	.13350	.13136	.12924	.12714	.12507	.12302	.12100	.11900	.11702
1.2	.11507	.11314	.11123	.10935	.10749	.10565	.10383	.10204	.10027	.098525
1.3	.096800	.095098	.093418	.091759	.090123	.088508	.086915	.085343	.083793	.082264
1.4	.080757	.079270	.077804	.076359	.074934	.073529	.072145	.070781	.069437	.068112
1.5	.066807	.065522	.064255	.063008	.061780	.060571	.059380	.058208	.057053	.055917
1.6	.054799	.053699	.052616	.051551	.050503	.049471	.048457	.047460	.046479	.045514
1.7	.044565	.043683	.042716	.041815	.040930	.040059	.039204	.038364	.037538	.036727
1.8	.035930	.035148	.034380	.033625	.032884	.032157	.031443	.030742	.030054	.029379
1.9	.028717	.028067	.027429	.026803	.026190	.025588	.024998	.024419	.023852	.023295
2.0	.022750	.022216	.021692	.021178	.020675	.020182	.019699	.019226	.018763	.018309
2.1	.017864	.017429	.017003	.016586	.016177	.015778	.015386	.015003	.014629	.014262
2.2	.013903	.013553	.013209	.012874	.012545	.012224	.011911	.011604	.011304	.011011
2.3	.010724	.010444	.010170	.0299031	.0296419	.0293867	.0291375	.0288940	.0286563	.0284242
2.4	.0281975	.0279763	.0277603	.0275494	.0273436	.0271428	.0269469	.0267557	.0265691	.0263872
2.5	.0262097	.0260366	.0258677	.0257031	.0255426	.0253861	.0252336	.0250849	.0249400	.0247988
2.6	.0246612	.0245271	.0243965	.0242692	.0241453	.0240246	.0239070	.0237926	.0236811	.0235726
2.7	.0234670	.0233642	.0232641	.0231667	.0230720	.0229798	.0228901	.0228028	.0227179	.0226354
2.8	.0225551	.0224771	.0224012	.0223274	.0222557	.0221860	.0221182	.0220524	.0219884	.0219262
2.9	.0218658	.0218071	.0217502	.0216948	.0216411	.0215889	.0215382	.0214890	.0214412	.0213949
3.0	.0213499	.0213062	.0212639	.0212228	.0211829	.0211442	.0211067	.0210703	.0210350	.0210008
3.1	.0396760	.0393544	.0390426	.0387403	.0384474	.0381635	.0378885	.0376219	.0373638	.0371136
3.2	.0368714	.0366367	.0364095	.0361895	.0359765	.0357703	.0355706	.0353774	.0351904	.0350094
3.3	.0348342	.0346648	.0345009	.0343423	.0341889	.0340406	.0338971	.0337584	.0336243	.0334946
3.4	.0333693	.0332481	.0331311	.0330179	.0329086	.0328029	.0327009	.0326023	.0325071	.0324151
3.5	.0323263	.0322405	.0321577	.0320778	.0320006	.0319262	.0318543	.0317849	.0317180	.0316534
3.6	.0315911	.0315310	.0314730	.0314171	.0313632	.0313112	.0312611	.0312128	.0311662	.0311213
3.7	.0310780	.0310363	.0309961	.0309574	.03092010	.03088417	.03084957	.03081624	.03078414	.03075324
3.8	.03072348	.03069483	.03066726	.03064072	.03061517	.03059059	.03056694	.03054418	.03052228	.03050122
3.9	.03048096	.03046148	.03044274	.03042473	.03040741	.03039076	.03037475	.03035936	.03034458	.03033037
4.0	.03031671	.03030359	.03029099	.03027888	.03026726	.03025609	.03024536	.03023507	.03022518	.03021569
4.1	.0420658	.0419783	.0418944	.0418138	.0417365	.0416624	.0415912	.0415230	.0414575	.0413948
4.2	.0413346	.0412769	.0412215	.0411685	.0411176	.0410689	.0410221	.04097736	.04093447	.04089337
4.3	.04085399	.04081627	.04078015	.04074555	.04071241	.04068069	.04065031	.04062123	.04059340	.04056675
4.4	.04054125	.04051685	.04049350	.04047117	.04044979	.04042935	.04040980	.04039110	.04037322	.04035612
4.5	.04033977	.04032414	.04030920	.04029492	.04028127	.04026823	.04025577	.04024386	.04023249	.04022162
4.6	.0521125	.0520133	.0519187	.0518283	.0517420	.0516597	.0515810	.0515060	.0514344	.0513660
4.7	.0513008	.0512386	.0511792	.0511226	.0510686	.0510171	.05096796	.05092113	.05087648	.05083391
4.8	.05079333	.05075465	.05071779	.05068267	.05064920	.05061731	.05058693	.05055799	.05053043	.05050418
4.9	.05047918	.05045538	.05043272	.05041115	.05039061	.05037107	.05035247	.05033476	.05031792	.05030190

对于  $K\varepsilon=0.00 \sim 4.99$  有正态分布的上限概率  $\varepsilon$ 。

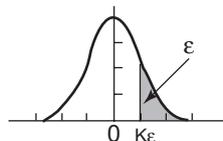
例：对于  $K\varepsilon=3.18$ ，左项的 3.1 和上项的 .08 的交点值为  $\varepsilon=.0373638=0.00073638$ 。

对于  $K\varepsilon=1.96$ ， $\varepsilon=.024998$ ；对于  $K\varepsilon=2.58$ ， $\varepsilon=.0249400=0.0049400$ 。

在考虑正态分布的两边概率时，这些值分别对应  $2.\varepsilon=0.049996 \geq 0.05$ 、 $0.00988 \approx 0.01$ 。

## 附录 A.5 正态分布的百分点表

$$K\epsilon(\epsilon):\epsilon = \int_{K\epsilon}^{\infty} \phi(u) du$$



$\epsilon$	.000	.001	.002	.003	.004	.005	.006	.007	.008	.009
.00	$\infty$	3.09023	2.87816	2.74778	2.65207	2.57583	2.51214	2.45726	2.40892	2.36562
.01	2.32635	2.29037	2.25713	2.22621	2.19729	2.17009	2.14441	2.12007	2.09693	2.07485
.02	2.05375	2.03352	2.01409	1.99539	1.97737	1.95996	1.94313	1.92684	1.91104	1.89570
.03	1.88079	1.86630	1.85218	1.83842	1.82501	1.81191	1.79912	1.78661	1.77438	1.76241
.04	1.75069	1.73920	1.72793	1.71689	1.70604	1.69540	1.68494	1.67466	1.66456	1.65463
.05	1.64485	1.63523	1.62576	1.61644	1.60725	1.59819	1.58927	1.58047	1.57179	1.56322
.06	1.55477	1.54643	1.53820	1.53007	1.52204	1.51410	1.50626	1.49851	1.49085	1.48328
.07	1.47579	1.46838	1.46106	1.45381	1.44663	1.43953	1.43250	1.42554	1.41865	1.41183
.08	1.40507	1.39838	1.39174	1.38517	1.37866	1.37220	1.36581	1.35946	1.35317	1.34694
.09	1.34076	1.33462	1.32854	1.32251	1.31652	1.31058	1.30469	1.29884	1.29303	1.28727
.10	1.28155	1.27587	1.27024	1.26464	1.25908	1.25357	1.24808	1.24264	1.23723	1.23186
.11	1.22653	1.22123	1.21596	1.21073	1.20553	1.20036	1.19522	1.19012	1.18504	1.18000
.12	1.17499	1.17000	1.16505	1.16012	1.15522	1.15035	1.14551	1.14069	1.13590	1.13113
.13	1.12639	1.12168	1.11699	1.11232	1.10768	1.10306	1.09847	1.09390	1.08935	1.08482
.14	1.08032	1.07584	1.07138	1.06694	1.06252	1.05812	1.05374	1.04939	1.04505	1.04073
.15	1.03643	1.03215	1.02789	1.02365	1.01943	1.01522	1.01103	1.00686	1.00271	.99858
.16	.99446	.99036	.98627	.98220	.97815	.97411	.97009	.96609	.96210	.95812
.17	.95417	.95022	.94629	.94238	.93848	.93459	.93072	.92686	.92301	.91918
.18	.91537	.91156	.90777	.90399	.90023	.89647	.89273	.88901	.88529	.88159
.19	.87790	.87422	.87055	.86689	.86325	.85962	.85600	.85239	.84879	.84520
.20	.84162	.83805	.83450	.83095	.82742	.82389	.82038	.81687	.81338	.80990
.21	.80642	.80296	.79950	.79606	.79262	.78919	.78577	.78237	.77897	.77557
.22	.77219	.76882	.76546	.76210	.75875	.75542	.75208	.74876	.74545	.74214
.23	.73885	.73556	.73228	.72900	.72574	.72248	.71923	.71599	.71275	.70952
.24	.70630	.70309	.69988	.69668	.69349	.69031	.68713	.68396	.68080	.67764
.25	.67449	.67135	.66821	.66508	.66196	.65884	.65573	.65262	.64952	.64643
.26	.64335	.64027	.63719	.63412	.63106	.62801	.62496	.62191	.61887	.61584
.27	.61281	.60979	.60678	.60376	.60076	.59776	.59477	.59178	.58879	.58581
.28	.58284	.57987	.57691	.57395	.57100	.56805	.56511	.56217	.55924	.55631
.29	.55338	.55047	.54755	.54464	.54174	.53884	.53594	.53305	.53016	.52728
.30	.52440	.52153	.51866	.51579	.51293	.51007	.50722	.50437	.50153	.49869
.31	.49585	.49032	.49019	.48736	.48454	.48173	.47891	.47610	.47330	.47050
.32	.46770	.46490	.46211	.45933	.45654	.45376	.45099	.44821	.44544	.44268
.33	.43991	.43715	.43440	.43164	.42889	.42615	.42340	.42066	.41793	.41519
.34	.41246	.40974	.40701	.40429	.40157	.39886	.39614	.39343	.39073	.38802
.35	.38532	.38262	.37993	.37723	.37454	.37186	.36917	.36649	.36381	.36113
.36	.35846	.35579	.35312	.35045	.34779	.34513	.34247	.33981	.33716	.33450
.37	.33185	.32921	.32656	.32392	.32128	.31864	.31600	.31337	.31074	.30811
.38	.30548	.30286	.30023	.29761	.29499	.29237	.28976	.28715	.28454	.28193
.39	.27932	.27671	.27411	.27151	.26891	.26631	.26371	.26112	.25853	.25594
.40	.25335	.25076	.24817	.24559	.24301	.24043	.23785	.23527	.23269	.23012
.41	.22754	.22497	.22240	.21983	.21727	.21470	.21214	.20957	.20701	.20445
.42	.28189	.19934	.19678	.19422	.19167	.18912	.18657	.18402	.18147	.17892
.43	.17637	.17383	.17128	.16874	.16620	.16366	.16112	.15858	.15604	.15351
.44	.15097	.14843	.14590	.14337	.14084	.13830	.13577	.13324	.13072	.12819
.45	.12566	.12314	.12061	.11809	.11556	.11304	.11052	.10799	.10547	.10295
.46	.10043	.09791	.09540	.09288	.09036	.08784	.08533	.08281	.08030	.07778
.47	.07527	.07276	.07024	.06773	.06522	.06271	.06020	.05768	.05517	.05266
.48	.05015	.04764	.04513	.04263	.04012	.03761	.03510	.03259	.03008	.02758
.49	.02507	.02256	.02005	.01755	.01504	.01253	.01003	.00752	.00501	.00251

对于正态分布的上限概率  $\epsilon=0.000 \sim 0.499$  有  $K\epsilon$  的值，此  $K\epsilon$  的值称为  $100\epsilon$  百分点。

例：对于  $\epsilon=0.200$ ，表左项的 .20 和上项的 .000 的交点值为  $K\epsilon=.84162$ ，此  $K\epsilon$  的值称为（上）20 百分点。

2.5 百分点是对于  $\epsilon=0.025$  的  $K\epsilon=1.95996 \approx 1.96$  的值；0.5 百分点是对于  $\epsilon=0.005$  的  $K\epsilon=2.57583 \approx 2.58$  的值。

附录 A.6 泊松分布表 [概率]

x	m									
	0.1	0.2	0.3	0.4	0.5	0.6	0.7	0.8	0.9	1.0
0	.9048	.8187	.7408	.6703	.6065	.5488	.4966	.4493	.4066	.3679
1	.0905	.1637	.2222	.2681	.3033	.3293	.3476	.3595	.3659	.3679
2	.0045	.0164	.0333	.0536	.0758	.0988	.1217	.1438	.1647	.1839
3	.0002	.0010	.0033	.0072	.0126	.0198	.0284	.0383	.0494	.0613
4	.0000	.0001	.0002	.0007	.0016	.0030	.0050	.0077	.0111	.0153
5	.0000	.0000	.0000	.0001	.0002	.0004	.0007	.0012	.0020	.0031
6	.0000	.0000	.0000	.0000	.0000	.0000	.0001	.0002	.0003	.0005
7	.0000	.0000	.0000	.0000	.0000	.0000	.0000	.0000	.0000	.0001

x	m									
	1.1	1.2	1.3	1.4	1.5	1.6	1.7	1.8	1.9	2.0
0	.3329	.3012	.2725	.2466	.2231	.2019	.1827	.1653	.1496	.1353
1	.3662	.3614	.3543	.3452	.3347	.3230	.3106	.2975	.2842	.2707
2	.2014	.2169	.2303	.2417	.2510	.2584	.2640	.2678	.2700	.2707
3	.0738	.0867	.0998	.1128	.1255	.1378	.1496	.1607	.1710	.1804
4	.0203	.0260	.0324	.0395	.0471	.0551	.0636	.0723	.0812	.0902
5	.0045	.0062	.0084	.0111	.0141	.0176	.0216	.0260	.0309	.0361
6	.0008	.0012	.0018	.0026	.0035	.0047	.0061	.0078	.0098	.0120
7	.0001	.0002	.0003	.0005	.0008	.0011	.0015	.0020	.0027	.0034
8	.0000	.0000	.0001	.0001	.0001	.0002	.0003	.0005	.0006	.0009
9	.0000	.0000	.0000	.0000	.0000	.0000	.0001	.0001	.0001	.0002

x	m									
	2.1	2.2	2.3	2.4	2.5	2.6	2.7	2.8	2.9	3.0
0	.1225	.1108	.1003	.0907	.0821	.0743	.0672	.0608	.0550	.0498
1	.2572	.2438	.2306	.2177	.2052	.1931	.1815	.1703	.1596	.1494
2	.2700	.2681	.2652	.2613	.2565	.2510	.2450	.2384	.2314	.2240
3	.1890	.1966	.2033	.2090	.2138	.2176	.2205	.2225	.2237	.2240
4	.0992	.1082	.1169	.1254	.1336	.1414	.1488	.1557	.1622	.1680
5	.0417	.0476	.0538	.0602	.0668	.0735	.0804	.0872	.0940	.1008
6	.0146	.0174	.0206	.0241	.0278	.0319	.0362	.0407	.0455	.0504
7	.0044	.0055	.0068	.0083	.0099	.0118	.0139	.0163	.0188	.0216
8	.0011	.0015	.0019	.0025	.0031	.0038	.0047	.0057	.0068	.0081
9	.0003	.0004	.0005	.0007	.0009	.0011	.0014	.0018	.0022	.0027
10	.0001	.0001	.0001	.0002	.0002	.0003	.0004	.0005	.0006	.0008
11	.0000	.0000	.0000	.0000	.0000	.0001	.0001	.0001	.0002	.0002
12	.0000	.0000	.0000	.0000	.0000	.0000	.0000	.0000	.0000	.0001

x	m									
	3.1	3.2	3.3	3.4	3.5	3.6	3.7	3.8	3.9	4.0
0	.0450	.0408	.0369	.0334	.0302	.0273	.0247	.0224	.0202	.0183
1	.1397	.1304	.1217	.1135	.1057	.0984	.0915	.0850	.0789	.0733
2	.2165	.2087	.2008	.1929	.1850	.0771	.1692	.1615	.1539	.1465
3	.2237	.2226	.2209	.2186	.2158	.2125	.2087	.2046	.2001	.1954
4	.1734	.1781	.1823	.1858	.1888	.1912	.1931	.1944	.1951	.1954
5	.1075	.1140	.1203	.1264	.1322	.1377	.1429	.1477	.1522	.1563
6	.0555	.0608	.0662	.0716	.0771	.0826	.0881	.0936	.0989	.1042
7	.0246	.0278	.0312	.0348	.0385	.0425	.0466	.0508	.0551	.0595
8	.0095	.0111	.0129	.0148	.0169	.0191	.0215	.0241	.0269	.0298
9	.0033	.0040	.0047	.0056	.0066	.0076	.0089	.0102	.0116	.0132
10	.0010	.0013	.0016	.0019	.0023	.0028	.0033	.0039	.0045	.0053
11	.0003	.0004	.0005	.0006	.0007	.0009	.0011	.0013	.0016	.0019
12	.0001	.0001	.0001	.0002	.0002	.0003	.0003	.0004	.0005	.0006
13	.0000	.0000	.0000	.0000	.0001	.0001	.0001	.0001	.0002	.0002
14	.0000	.0000	.0000	.0000	.0000	.0000	.0000	.0000	.0000	.0001

x: 发现的故障数 (不良率)

m: 期待的故障数 (不良数)

X	m									
	4.1	4.2	4.3	4.4	4.5	4.6	4.7	4.8	4.9	5.0
0	.0166	.0150	.0136	.0123	.0111	.0101	.0091	.0082	.0074	.0067
1	.0679	.0630	.0583	.0540	.0500	.0462	.0427	.0395	.0365	.0337
2	.1393	.1323	.1254	.1188	.1125	.1063	.1005	.0948	.0894	.0842
3	.1904	.1852	.1798	.1743	.1687	.1631	.1574	.1517	.1460	.1404
4	.1951	.1944	.1933	.1917	.1898	.1875	.1849	.1820	.1789	.1755
5	.1600	.1633	.1662	.1687	.1708	.1725	.1738	.1747	.1753	.1755
6	.1093	.1143	.1191	.1237	.1281	.1323	.1362	.1398	.1432	.1462
7	.0640	.0686	.0732	.0778	.0824	.0869	.0914	.0959	.1002	.1044
8	.0328	.0360	.0393	.0428	.0463	.0500	.0537	.0575	.0614	.0653
9	.0150	.0168	.0188	.0209	.0232	.0255	.0280	.0307	.0334	.0363
10	.0061	.0071	.0081	.0092	.0104	.0118	.0132	.0147	.0164	.0181
11	.0023	.0027	.0032	.0037	.0043	.0049	.0056	.0064	.0073	.0082
12	.0008	.0009	.0011	.0014	.0016	.0019	.0022	.0026	.0030	.0034
13	.0002	.0003	.0004	.0005	.0006	.0007	.0008	.0009	.0011	.0013
14	.0001	.0001	.0001	.0001	.0002	.0002	.0003	.0003	.0004	.0005
15	.0000	.0000	.0000	.0000	.0001	.0001	.0001	.0001	.0001	.0002

X	m									
	5.1	5.2	5.3	5.4	5.5	5.6	5.7	5.8	5.9	6.0
0	.0061	.0055	.0050	.0045	.0041	.0037	.0033	.0030	.0027	.0025
1	.0311	.0287	.0265	.0244	.0225	.0207	.0191	.0176	.0162	.0149
2	.0793	.0746	.0701	.0659	.0618	.0580	.0544	.0509	.0477	.0446
3	.1348	.1293	.1239	.1185	.1133	.1082	.1033	.0985	.0938	.0892
4	.1719	.1681	.1641	.1600	.1558	.1515	.1472	.1428	.1383	.1339
5	.1753	.1748	.1740	.1728	.1714	.1697	.1678	.1656	.1632	.1606
6	.1490	.1515	.1537	.1555	.1571	.1584	.1594	.1601	.1605	.1606
7	.1086	.1125	.1163	.1200	.1234	.1267	.1298	.1326	.1353	.1377
8	.0692	.0731	.0771	.0810	.0849	.0887	.0925	.0962	.0998	.1033
9	.0392	.0423	.0454	.0486	.0519	.0552	.0586	.0620	.0654	.0688
10	.0200	.0220	.0241	.0262	.0285	.0309	.0334	.0359	.0386	.0413
11	.0093	.0104	.0116	.0129	.0143	.0157	.0173	.0190	.0207	.0225
12	.0039	.0045	.0051	.0058	.0065	.0073	.0082	.0092	.0102	.0113
13	.0015	.0018	.0021	.0024	.0028	.0032	.0036	.0041	.0046	.0052
14	.0006	.0007	.0008	.0009	.0011	.0013	.0015	.0017	.0019	.0022
15	.0002	.0002	.0003	.0003	.0004	.0005	.0006	.0007	.0008	.0009
16	.0001	.0001	.0001	.0001	.0001	.0002	.0002	.0002	.0003	.0003
17	.0001	.0000	.0000	.0000	.0000	.0001	.0001	.0001	.0001	.0001

X	m									
	6.1	6.2	6.3	6.4	6.5	6.6	6.7	6.8	6.9	7.0
0	.0022	.0020	.0018	.0017	.0015	.0014	.0012	.0011	.0010	.0009
1	.0137	.0126	.0116	.0106	.0098	.0090	.0082	.0076	.0070	.0064
2	.0417	.0390	.0364	.0340	.0318	.0296	.0276	.0258	.0240	.0223
3	.0848	.0806	.0765	.0726	.0688	.0652	.0617	.0584	.0552	.0521
4	.1294	.1249	.1205	.1162	.1118	.1076	.1034	.0992	.0952	.0912
5	.1579	.1549	.1519	.1487	.1454	.1420	.1385	.1349	.1314	.1277
6	.1605	.1601	.1595	.1586	.1575	.1562	.1546	.1529	.1511	.1490
7	.1399	.1418	.1435	.1450	.1462	.1472	.1480	.1486	.1489	.1490
8	.1066	.1099	.1130	.1160	.1188	.1215	.1240	.1263	.1284	.1304
9	.0723	.0757	.0791	.0825	.0858	.0891	.0923	.0954	.0985	.1014
10	.0441	.0469	.0498	.0528	.0558	.0588	.0618	.0649	.0679	.0710
11	.0245	.0265	.0285	.0307	.0330	.0353	.0377	.0401	.0426	.0452
12	.0124	.0137	.0150	.0164	.0179	.0194	.0210	.0227	.0246	.0264
13	.0058	.0065	.0073	.0081	.0089	.0098	.0108	.0119	.0130	.0142
14	.0025	.0029	.0033	.0037	.0041	.0046	.0052	.0058	.0064	.0071
15	.0010	.0012	.0014	.0016	.0018	.0020	.0023	.0026	.0029	.0033
16	.0004	.0005	.0005	.0006	.0007	.0008	.0010	.0011	.0013	.0014
17	.0001	.0002	.0002	.0002	.0003	.0003	.0004	.0004	.0005	.0006
18	.0000	.0001	.0001	.0001	.0001	.0001	.0001	.0002	.0002	.0002
19	.0000	.0000	.0000	.0000	.0000	.0000	.0000	.0001	.0001	.0001

x	m									
	7.1	7.2	7.3	7.4	7.5	7.6	7.7	7.8	7.9	8.0
0	.0008	.0007	.0007	.0006	.0006	.0005	.0005	.0004	.0004	.0003
1	.0059	.0054	.0049	.0045	.0041	.0038	.0035	.0032	.0029	.0027
2	.0208	.0194	.0180	.0167	.0156	.0145	.0134	.0125	.0116	.0107
3	.0492	.0464	.0438	.0413	.0389	.0366	.0345	.0324	.0305	.0286
4	.0874	.0836	.0799	.0764	.0729	.0696	.0663	.0632	.0602	.0573
5	.1241	.1204	.1167	.1130	.1094	.1057	.1021	.0986	.0951	.0916
6	.1468	.1445	.1420	.1394	.1367	.1339	.1311	.1282	.1252	.1221
7	.1489	.1486	.1481	.1474	.1465	.1454	.1442	.1428	.1413	.1396
8	.1321	.1337	.1351	.1363	.1373	.1382	.1388	.1392	.1395	.1396
9	.1042	.1070	.1096	.1121	.1144	.1167	.1187	.1207	.1224	.1241
10	.0740	.0770	.0800	.0829	.0858	.0887	.0914	.0941	.0967	.0993
11	.0478	.0504	.0531	.0558	.0585	.0613	.0640	.0667	.0695	.0722
12	.0283	.0303	.0323	.0344	.0366	.0388	.0411	.0434	.0457	.0481
13	.0154	.0168	.0181	.0196	.0211	.0227	.0243	.0260	.0278	.0296
14	.0078	.0086	.0095	.0104	.0113	.0123	.0134	.0145	.0157	.0169
15	.0037	.0041	.0046	.0051	.0057	.0062	.0069	.0075	.0083	.0090
16	.0016	.0019	.0021	.0024	.0026	.0030	.0033	.0037	.0041	.0045
17	.0007	.0008	.0009	.0010	.0012	.0013	.0015	.0017	.0019	.0021
18	.0003	.0003	.0004	.0004	.0005	.0006	.0006	.0007	.0008	.0009
19	.0001	.0001	.0001	.0002	.0002	.0002	.0003	.0003	.0003	.0004
20	.0000	.0000	.0001	.0001	.0001	.0001	.0001	.0001	.0001	.0002
21	.0000	.0000	.0000	.0000	.0000	.0000	.0000	.0000	.0001	.0001

x	m									
	8.1	8.2	8.3	8.4	8.5	8.6	8.7	8.8	8.9	9.0
0	.0003	.0003	.0002	.0002	.0002	.0002	.0002	.0002	.0001	.0001
1	.0025	.0023	.0021	.0019	.0017	.0016	.0014	.0013	.0012	.0011
2	.0100	.0092	.0086	.0079	.0074	.0068	.0063	.0058	.0054	.0050
3	.0269	.0252	.0237	.0222	.0208	.0195	.0183	.0171	.0160	.0150
4	.0544	.0517	.0491	.0466	.0443	.0420	.0398	.0377	.0357	.0337
5	.0882	.0849	.0816	.0784	.0752	.0722	.0692	.0663	.0635	.0607
6	.1191	.1160	.1128	.1097	.1066	.1034	.1003	.0972	.0941	.0911
7	.1378	.1358	.1338	.1317	.1294	.1271	.1247	.1222	.1197	.1171
8	.1395	.1392	.1388	.1382	.1375	.1366	.1356	.1344	.1332	.1318
9	.1256	.1269	.1280	.1290	.1299	.1306	.1311	.1315	.1317	.1318
10	.1017	.1040	.1063	.1084	.1104	.1123	.1140	.1157	.1172	.1186
11	.0749	.0776	.0802	.0828	.0853	.0878	.0902	.0925	.0948	.0970
12	.0505	.0530	.0555	.0579	.0604	.0629	.0654	.0679	.0703	.0728
13	.0315	.0334	.0354	.0374	.0395	.0416	.0438	.0459	.0481	.0504
14	.0182	.0196	.0210	.0225	.0240	.0256	.0272	.0289	.0306	.0324
15	.0098	.0107	.0116	.0126	.0136	.0147	.0158	.0169	.0182	.0194
16	.0050	.0055	.0060	.0066	.0072	.0079	.0086	.0093	.0101	.0109
17	.0024	.0026	.0029	.0033	.0036	.0040	.0044	.0048	.0053	.0058
18	.0011	.0012	.0014	.0015	.0017	.0019	.0021	.0024	.0026	.0029
19	.0005	.0005	.0006	.0007	.0008	.0009	.0010	.0011	.0012	.0014
20	.0002	.0002	.0002	.0003	.0003	.0004	.0004	.0005	.0005	.0006
21	.0001	.0001	.0001	.0001	.0001	.0002	.0002	.0002	.0002	.0003
22	.0000	.0000	.0000	.0000	.0001	.0001	.0001	.0001	.0001	.0001

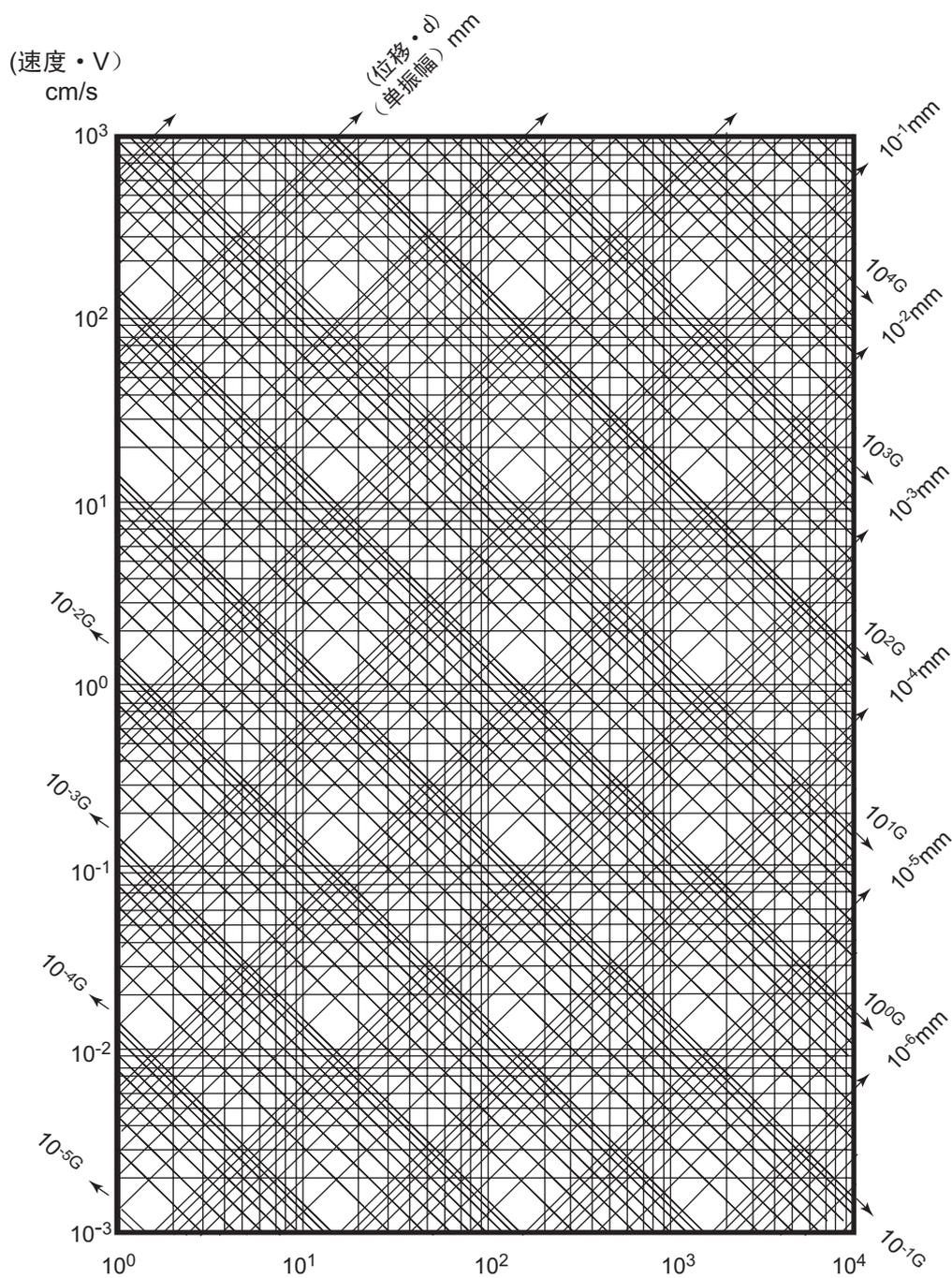
  

x	m									
	9.1	9.2	9.3	9.4	9.5	9.6	9.7	9.8	9.9	10
0	.0001	.0001	.0001	.0001	.0001	.0001	.0001	.0001	.0001	.0000
1	.0010	.0009	.0009	.0008	.0007	.0007	.0006	.0005	.0005	.0005
2	.0046	.0043	.0040	.0037	.0034	.0031	.0029	.0027	.0025	.0023
3	.0140	.0131	.0123	.0115	.0107	.0100	.0093	.0087	.0081	.0076
4	.0319	.0302	.0285	.0269	.0254	.0240	.0226	.0213	.0201	.0189
5	.0581	.0005	.0530	.0506	.0483	.0460	.0439	.0418	.0398	.0378
6	.0881	.0851	.0822	.0793	.0764	.0736	.0709	.0682	.0656	.0631
7	.1145	.1118	.1091	.1064	.1037	.1010	.0982	.0955	.0928	.0901
8	.1302	.1286	.1269	.1251	.1232	.1212	.1191	.1170	.1148	.1126
9	.1317	.1315	.1311	.1306	.1300	.1293	.1284	.1274	.1263	.1251

x	m									
	9.1	9.2	9.3	9.4	9.5	9.6	9.7	9.8	9.9	10
10	.1198	.1210	.1219	.1228	.1235	.1241	.1245	.1249	.1250	.1251
11	.0991	.1012	.1031	.1049	.1067	.1083	.1098	.1112	.1125	.1137
12	.0752	.0776	.0799	.0822	.0844	.0866	.0888	.0908	.0928	.0948
13	.0526	.0549	.0572	.0594	.0617	.0640	.0662	.0685	.0707	.0729
14	.0342	.0361	.0380	.0399	.0419	.0439	.0459	.0479	.0500	.0521
15	.0208	.0221	.0235	.0250	.0265	.0281	.0297	.0313	.0330	.0347
16	.0118	.0127	.0137	.0147	.0157	.0168	.0180	.0192	.0204	.0217
17	.0063	.0069	.0075	.0081	.0088	.0095	.0103	.0111	.0119	.0128
18	.0032	.0035	.0039	.0042	.0046	.0051	.0055	.0060	.0065	.0071
19	.0015	.0017	.0019	.0021	.0023	.0026	.0028	.0031	.0034	.0037
20	.0007	.0008	.0009	.0010	.0011	.0012	.0014	.0017	.0017	.0019
21	.0003	.0003	.0004	.0004	.0005	.0006	.0006	.0007	.0008	.0009
22	.0001	.0001	.0002	.0002	.0002	.0002	.0003	.0003	.0004	.0004
23	.0000	.0001	.0001	.0001	.0001	.0001	.0001	.0001	.0002	.0002
24	.0000	.0000	.0000	.0000	.0000	.0000	.0000	.0001	.0001	.0001
x	m									
	11	12	13	14	15	16	17	18	19	20
0	.0000	.0000	.0000	.0000	.0000	.0000	.0000	.0000	.0000	.0000
1	.0002	.0001	.0000	.0000	.0000	.0000	.0000	.0000	.0000	.0000
2	.0010	.0004	.0002	.0001	.0000	.0000	.0000	.0000	.0000	.0000
3	.0037	.0018	.0008	.0004	.0002	.0001	.0000	.0000	.0000	.0000
4	.0102	.0053	.0027	.0013	.0006	.0003	.0001	.0001	.0000	.0000
5	.0224	.0127	.0070	.0037	.0019	.0010	.0005	.0002	.0001	.0001
6	.0411	.0255	.0152	.0087	.0048	.0026	.0014	.0007	.0004	.0002
7	.0646	.0437	.0281	.0174	.0104	.0060	.0034	.0018	.0010	.0005
8	.0888	.0655	.0457	.0304	.0194	.0120	.0072	.0042	.0024	.0013
9	.1085	.0874	.0661	.0473	.0324	.0213	.0135	.0083	.0050	.0029
10	.1194	.1048	.0859	.0663	.0486	.0341	.0230	.0150	.0095	.0058
11	.1194	.1144	.1015	.0884	.0663	.0496	.0355	.0245	.0164	.0106
12	.1094	.1144	.1099	.0984	.0829	.0661	.0504	.0368	.0259	.0176
13	.0926	.1056	.1099	.1060	.0956	.0814	.0658	.0509	.0378	.0271
14	.0728	.0905	.1021	.1060	.1024	.0930	.0800	.0655	.0514	.0387
15	.0534	.0724	.0885	.0989	.1024	.0992	.0906	.0786	.0650	.0516
16	.0367	.0543	.0719	.0866	.0960	.0992	.0963	.0884	.0772	.0646
17	.0237	.0383	.0550	.0713	.0847	.0934	.0963	.0936	.0863	.0760
18	.0145	.0256	.0397	.0554	.0706	.0830	.0909	.0936	.0911	.0844
19	.0084	.0161	.0272	.0409	.0557	.0699	.0814	.0887	.0911	.0888
20	.0046	.0097	.0177	.0286	.0418	.0559	.0692	.0798	.0866	.0888
21	.0024	.0055	.0109	.0191	.0299	.0426	.0560	.0684	.0783	.0846
22	.0012	.0030	.0065	.0121	.0204	.0310	.0433	.0560	.0676	.0769
23	.0006	.0016	.0037	.0074	.0133	.0216	.0320	.0438	.0559	.0669
24	.0003	.0008	.0020	.0043	.0083	.0144	.0226	.0328	.0442	.0557
25	.0001	.0004	.0010	.0024	.0050	.0092	.0154	.0237	.0336	.0446
26	.0000	.0002	.0005	.0013	.0029	.0057	.0101	.0164	.0246	.0343
27	.0000	.0001	.0002	.0007	.0016	.0034	.0063	.0109	.0173	.0254
28	.0000	.0000	.0001	.0003	.0009	.0019	.0038	.0070	.0117	.0181
29	.0000	.0000	.0001	.0002	.0004	.0011	.0023	.0044	.0077	.0125
30	.0000	.0000	.0000	.0001	.0002	.0006	.0013	.0026	.0049	.0083
31	.0000	.0000	.0000	.0000	.0001	.0003	.0007	.0015	.0030	.0054
32	.0000	.0000	.0000	.0000	.0001	.0001	.0004	.0009	.0018	.0034
33	.0000	.0000	.0000	.0000	.0000	.0001	.0002	.0005	.0010	.0020
34	.0000	.0000	.0000	.0000	.0000	.0000	.0001	.0002	.0006	.0012
35	.0000	.0000	.0000	.0000	.0000	.0000	.0000	.0001	.0003	.0007
36	.0000	.0000	.0000	.0000	.0000	.0000	.0000	.0001	.0002	.0004
37	.0000	.0000	.0000	.0000	.0000	.0000	.0000	.0000	.0001	.0002
38	.0000	.0000	.0000	.0000	.0000	.0000	.0000	.0000	.0000	.0001
39	.0000	.0000	.0000	.0000	.0000	.0000	.0000	.0000	.0000	.0001

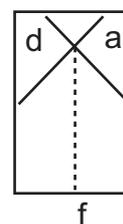
### 附录 A.7 振动图表

振幅、速度、加速度与频率的关系一览表如下所示：

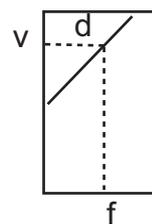


#### 振动图表的使用方法

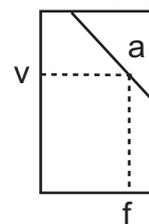
##### d-a-f的关系



##### v-f-d的关系



##### v-f-a的关系



d:位移(mm)[单振幅]  
 v:速度(cm/sec)  
 a:加速度(G)  
 f:频率[Hz]

计算式  
 $a \approx 0.004df^2$   
 $a \approx 0.0066V \cdot f$   
 $d \approx 250a/f^2$   
 $d \approx 1.6V/f$

## 附录 A.8 水蒸气表

饱和水蒸气表（温度基准）

温度 °C t	饱和压力 kg/cm <sup>2</sup> Ps	温度 °C t	饱和压力 kg/cm <sup>2</sup> Ps
0	0.006228	125	2.3666
5	0.008891	130	2.7544
10	0.012513	135	3.1923
15	0.017378	140	3.6848
20	0.023830	145	4.2369
25	0.032291	150	4.8535
30	0.043261	155	5.5401
35	0.057387	160	6.3021
40	0.075220	165	7.1454
45	0.097729	170	8.0759
50	0.12581	175	9.1000
55	0.16054	180	10.224
60	0.20316	185	11.455
65	0.25506	190	12.799
70	0.31780	195	14.263
75	0.39313	200	15.856
80	0.48297	210	19.456
85	0.58947	220	23.660
90	0.71493	230	28.534
95	0.86193	240	34.144
100	1.03323	250	40.564
105	1.2318	260	47.868
110	1.4609	270	56.137
115	1.7239	280	65.456
120	2.0245	290	75.915
		300	87.611

饱和水蒸气表（压力基准）

压力 kg/cm <sup>2</sup> P	饱和温度 °C ta	压力 kg/cm <sup>2</sup> P	饱和温度 °C ta
0.1	45.45	3.6	139.18
0.2	59.66	3.8	141.09
0.3	68.67	4.0	142.92
0.4	75.41	4.2	146.38
0.5	80.86	5.0	151.11
0.6	85.45	6	158.08
0.7	89.45	7	164.17
0.8	92.99	8	169.61
0.9	96.18	9	174.53
1.0	99.09	10	179.04
1.1	101.76	11	183.20
1.2	104.25	12	187.08
1.3	106.56	13	190.71
1.4	108.74	14	194.13
1.5	110.79	15	197.36
1.6	112.73	16	200.43
1.8	116.33	17	203.36
2.0	119.62	18	206.15
2.2	122.64	19	208.82
2.4	125.46	20	211.38
2.6	128.08	25	222.90
2.8	130.55	30	232.75
3.0	132.88	35	241.41
3.2	135.08	40	249.17
3.4	137.18	45	256.22
		50	262.70

（摘自机械学会修订的水蒸气表）

[注] 1kg/cm<sup>2</sup>=0.9678atm

## 附录 B. 可靠性理论

## 附录 B.1 可靠性的尺度

## 附录 B.1.1 故障率和可靠度函数

假设按每个固定时间间隔  $h$  对  $n$  个样品进行观测，得到如图 B.1 所示的故障数的频率分布。即，在  $t_i - t_{i-1} = h$  的期间内  $r_i$  个样品发生故障，在  $t_n$  时间内全部样品发生故障。

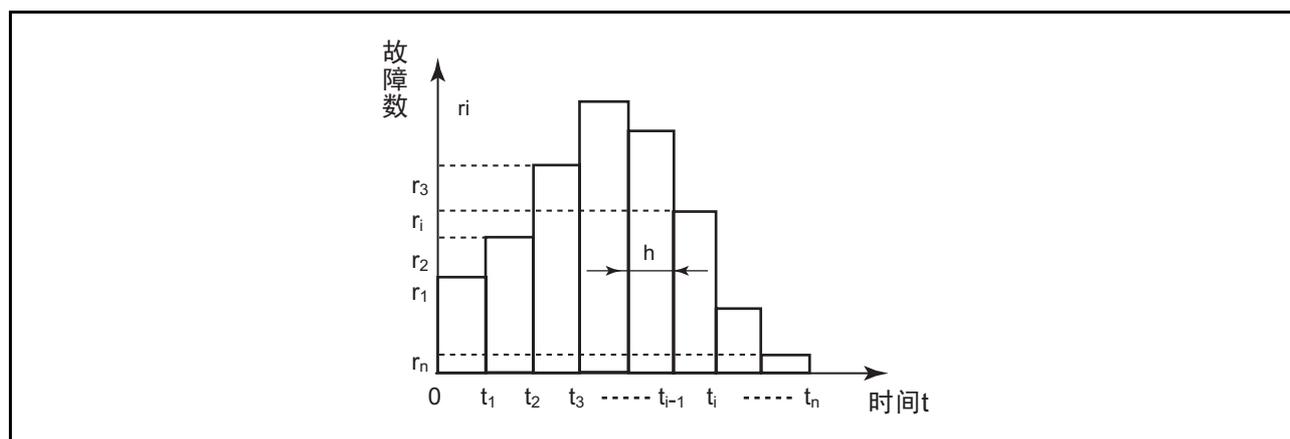


图 B.1 故障数的离散时间分布

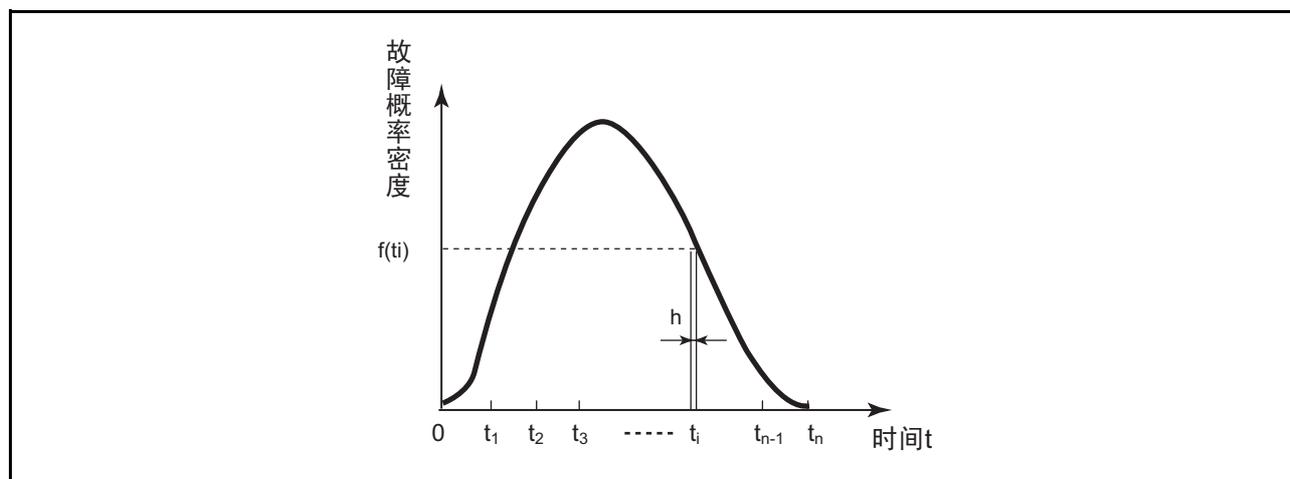


图 B.2 故障数的连续时间分布

第  $i$  个测量时间后的剩余数是  $n_i = n - \sum_{i=1}^i r_i$ ，时间  $t_{i-1}$  和  $t_i$  之间的平均故障率  $\hat{\lambda}(t_{i-1}, t_i)$  为

$$\hat{\lambda}(t_{i-1}, t_i) = \frac{r_i}{n_{i-1}} \cdot \frac{1}{h} \quad (\text{附-1})$$

如果无限地缩短时间间隔  $h$  并且使用故障概率密度函数  $f(t)$ ，则对于发生故障的连续分布图 B.2，时间  $t_i$  和  $t_i+h$  之间的瞬间故障率  $\lambda(t_i, t_i+h)$  为

$$\lambda(t_i, t_i+h) = \frac{f(t_i) \cdot h}{\int_{t_i}^{\infty} f(t) dt} \cdot \frac{1}{h} = \frac{f(t_i)}{\int_{t_i}^{\infty} f(t) dt} \quad (\text{附-2})$$

对图 B.2 的模型进行一般化处理，在(附-2)式中假设  $t_n$  为  $\infty$ 。

器件到时间  $t_i$  为止发生故障的概率  $F(t_i)$  称为故障分布函数（或者不可靠度函数），而器件到时间  $t_i$  为止不发生故障的概率  $R(t_i)$  称为可靠度函数（图 B.3）。

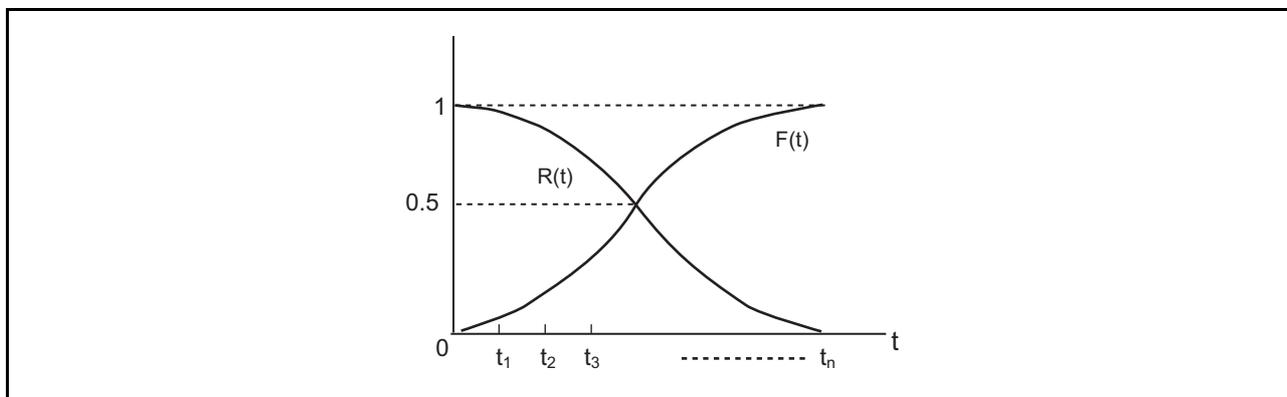


图 B.3 故障分布函数  $F(t)$  和可靠度函数  $R(t)$

$$F(t_i) = \int_0^{t_i} f(t)dt \quad (\text{附-3})$$

$$R(t_i) = 1 - F(t_i) = \int_{t_i}^{\infty} f(t)dt \quad (\text{附-4})$$

因为某半导体器件在时间  $t$  和  $t+dt$  之间发生故障的概率  $P =$  (到时间  $t$  为止不发生故障的概率  $R(t)$ ) $\times$ (时间  $t$  和  $t+dt$  之间的瞬间故障率  $\lambda(t)dt$ )

$$P = f(t)dt = R(t) \cdot \lambda(t)dt$$

$$\therefore \lambda(t) = \frac{f(t)}{R(t)} \quad (\text{附-5})$$

所以对故障率  $\lambda(t)$  使用(附-4)式的关系，得到

$$\lambda(t) = -\frac{1}{R(t)} \frac{d}{dt} R(t) = \frac{d}{dt} \ln R(t) \quad (\text{附-6})$$

$$R(t) = \exp\left(-\int_0^t \lambda(t)dt\right) \quad (\text{附-7})$$

## 附录 B.1.2 可靠度的定义

平均值（或者期待值） $\mu$  和方差  $\sigma^2$ （ $\sigma$  称为标准差）常用作图 B.1 或者图 B.2 分布的特征量，分别用下式定义：

$$\left. \begin{aligned} \mu &= \int_0^{\infty} t f(t) dt \\ \sigma^2 &= \int_0^{\infty} (t - \mu)^2 f(t) dt = \int_0^{\infty} t^2 f(t) dt - \mu^2 \end{aligned} \right\} \text{(连续分布)} \quad (\text{附-8})$$

$$\left. \begin{aligned} \mu &= \sum_{i=0}^{\infty} t_i f(t_i) \\ \sigma^2 &= \sum_{i=0}^{\infty} (t_i - \mu)^2 f(t_i) = \sum_{i=0}^{\infty} t_i^2 f(t_i) - \mu^2 \end{aligned} \right\} \text{(离散分布)} \quad (\text{附-9})$$

工作到时间  $t$  为止的器件在  $t$  之后的预测寿命（剩余寿命） $L(t)$  为

$$\left. \begin{aligned} L(t) &= \frac{1}{R(\gamma)} \left\{ \gamma - t + \int_{\gamma}^{\infty} R(t) dt \right\} & (t \leq \gamma) \\ L(t) &= \frac{1}{R(t)} \int_{\gamma}^{\infty} R(x) dx = \frac{1}{R(t)} \int_0^{\infty} R(t+y) dy & (\gamma \leq t) \end{aligned} \right\} \quad (\text{附-10})$$

在  $0 \leq t \leq \gamma$  的初期工作期间，器件的故障分布函数(附-3) 式为

$$F(t)=0(0 \leq t \leq \gamma)$$

是表示经过时间  $\gamma$  后有值的常数（位置的位数）。

对于可修理的设备和机器（将发生故障的半导体器件和新的器件交换后能再用），相邻故障之间的工作时间的平均值称为 MTBF（Mean Time Between Failures）。

假设某电子设备在报废处理前的全部寿命期间，无故障工作时间为  $t_1, t_2 \dots t_n$ ，则 MTBF 为

$$MTBF = \frac{t_1 + t_2 + \dots + t_n}{n} \quad (\text{附-11})$$

在此，测量了最终寿命为止的全部工作时间， $(t_1, t_2 \dots t_n)$  称为完全样品。在设备的寿命耗尽后，因为知道 MTBF 没有实用性，所以有时在某个工作时间  $T_0$  前中止测量来推定 MTBF（时间中止）。

$$MTBF = \frac{t_1 + t_2 + \dots + t_r + (n - r)T_0}{n} \quad (\text{附-12})$$

在(附-12)式中， $r$  是时间  $T_0$  前发生故障的次数。有时在发生  $r$  次故障时中止测量来推定 MTBF（个数中止）。

$$MTBF = \frac{t_1 + t_2 + \dots + t_r + (n - r)T_0}{r} \quad (\text{附-13})$$

根据设备的故障内容，设定(附-12)式或者(附-13)式中的  $n$ （例如，所使用的半导体器件的总数或者在设备报废处理所规定的最大故障次数等）。

半导体器件一旦发生故障，除了例外，修理后一般不能再用。这种部件称为不可维修的部件，不可维修的多个部件发生故障前的平均时间称为 MTTF（Mean Time to Failure）。从(附-10)式可知，经过工作时间  $t$  的器件剩余寿命  $L(t)$  不等于 MTTF 减去实际工作时间的值，这和成年人的平均剩余寿命不一定是新生儿的平均寿命减去成人的实际年龄相同。

在固定值  $\lambda$  的期间，故障率  $\lambda(t)$  与时间  $t$  无关，用 (附-7) 式得到

$$\text{MTTF} = \int_0^{\infty} R(t)dt = \int_0^{\infty} e^{-\lambda t} dt = \frac{1}{\lambda} \quad (\text{附-14})$$

作为表示故障率程度的单位之一，使用

$$1 \times 10^9 (\text{故障数} / (\text{工作器件数} \times \text{工作时间})) = 1\text{FIT} \quad (\text{附-15})$$

例如，某半导体器件的“故障率是 10FIT”解释为“器件发生故障的概率是每  $10^8$  元件工作时数中有 1 个”是正确的，而解释为“该半导体器件的寿命是  $10^8$  小时”是错的。这是因为 (附-15) 式的分母的总工作时间（元件工作时数）并非对某个特定器件而言。

## 附录 B.2 复合器件的可靠性

### 附录 B.2.1 串联和并联模型

如果串联使用  $n$  个半导体器件并且其中有 1 个发生故障，就将这种整个复合器件发生故障的情况称为冗余度 0 的串联模型（图 B.4）。在此，假设各器件的故障独立发生，互不影响。

假设第  $i$  个器件的可靠度函数为  $R_i(t)(i=1,2,\dots,n)$ ，则此串联模型的可靠度函数  $R(t)$  为

$$R(t) = \prod_{i=1}^n R_i(t) \quad (\text{附-16})$$

在图 B.4 的串联模型中，对于  $n=2$  的集成电路模型，假设(附-3)式为

$$\lambda p = C_1 \pi_1 + C_2 \pi_2$$

$$\text{其中, } \pi_1 = \pi_Q \times \pi_T \times \pi_V \times \pi_L$$

$$\pi_2 = \pi_Q \times \pi_E \times \pi_L$$

则集成电路的可靠度函数(附-7)式适用于(附-16)式，变为

$$R(t) = e^{-\lambda pt} = e^{-C_1 \pi_1 t} \cdot e^{-C_2 \pi_2 t} = R_1(t) \cdot R_2(t)$$

$$\text{其中, } R_1(t) = e^{-C_1 \pi_1 t}$$

$$R_2(t) = e^{-C_2 \pi_2 t}$$

因此，(附-3)式是使用冗余度 0 的串联模型（图 -4）导出的，该冗余度 0 是由集成电路中的电路复杂性引起的故障原因（ $C_1$ ）以及封装复杂性引起的故障原因（ $C_2$ ）构成。也能以同样的观点导出其他集成电路和混集成电路的各表达式。

如果并联使用  $n$  个半导体器件并且其中至少有 1 个能工作，就将这种整个复合器件能工作的情况称为冗余度  $n-1$  的并联模型（图 B.5）。在此，假设各器件的故障独立发生，互不影响。

假设第  $i$  个器件的故障分布函数为  $F_i(t)(i=1,2,\dots,n)$ ，则此并联模型的故障分布函数  $F(t)$  为：

$$F(t) = \prod_{i=1}^n F_i(t) \quad (\text{附-17})$$

$$R(t) = 1 - F(t) \quad (\text{附-18})$$

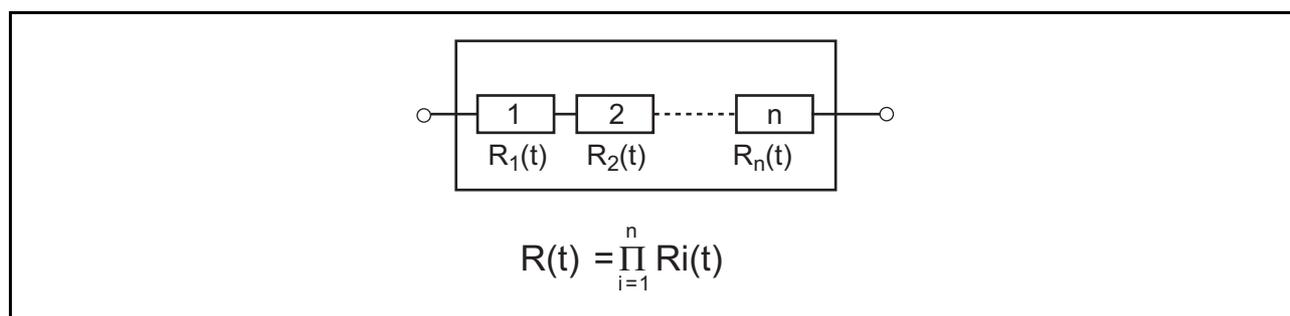


图 B.4 串联模型的可靠度函数

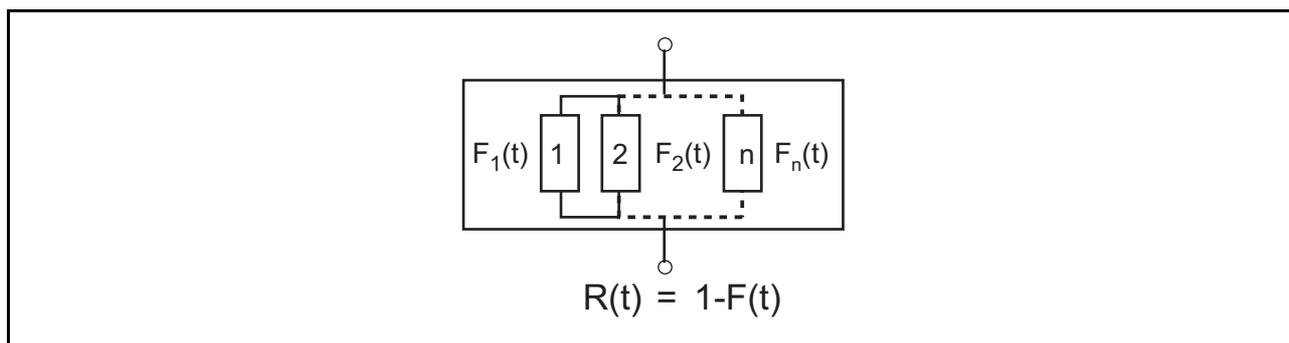


图 B.5 并联模型的可靠度函数

### 附录 B.2.2 应用实例

考虑第  $i$  个单元并联  $n_i$  个器件、 $m$  个单元串联的系统（图 B.6）以及  $m$  个单元  $n$  个并联的系统（图 B.7）的可靠度函数。假设图 B.6 中第  $i$  个单元内的器件可靠度函数相同为  $R_i(t)$ ，图 B.7 中第  $i$  个串联器件  $R_{ij}(j=1,2,\dots,m)$  的可靠度函数相同为  $R_i(t)$ ，则对于图 B.6 的系统，得到

$$R(t) = \prod_{i=1}^m \{1 - (R_i(t))^{n_i}\} \quad (\text{附-19})$$

对于图 B.7 的系统，得到

$$R(t) = 1 - (1 - \prod_{i=1}^m R_i(t))^n \quad (\text{附-20})$$

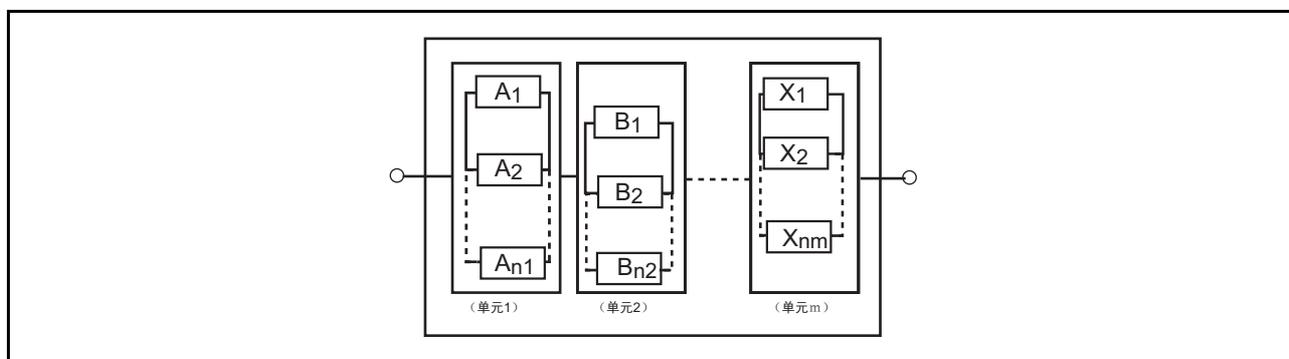


图 B.6 串联和并联的复合模型（1）

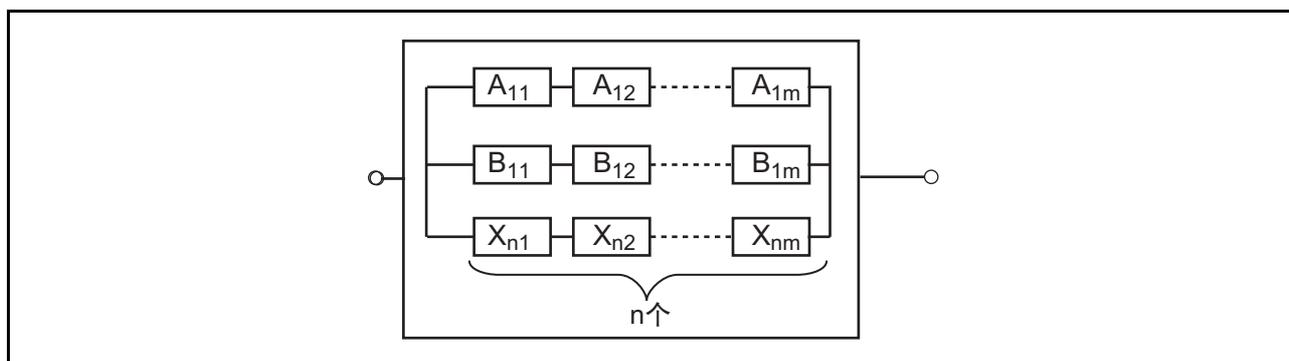


图 B.7 串联和并联的复合模型（2）

## 附录 B.2.3 待机冗余系统

在图 B.5 的并联模型中对  $n$  个器件设置转换开关，每当一个器件发生故障时，开关就转换到下一个器件（图 B.8）。

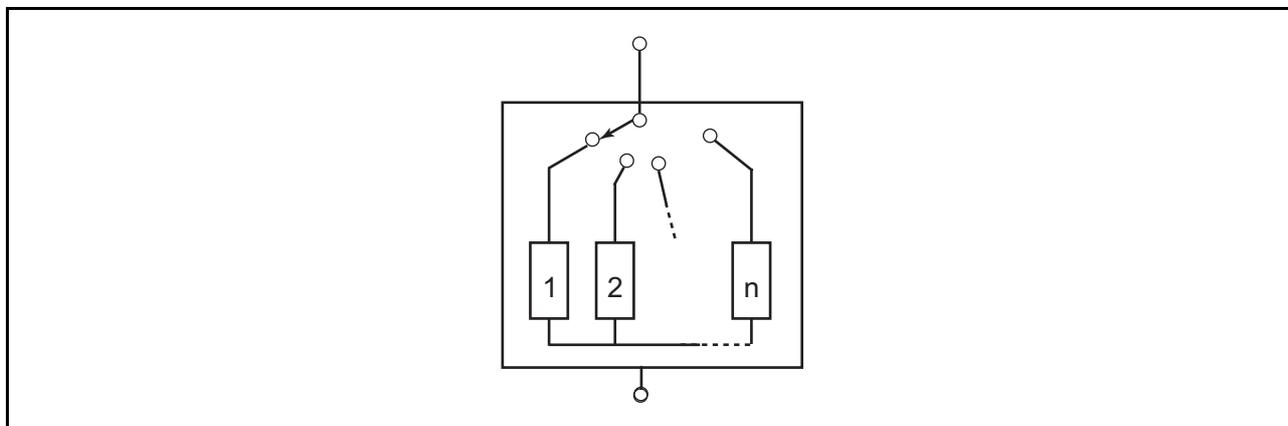


图 B.8 待机冗余模型

假设转换开关不容易发生故障，并且  $n$  个器件的故障率相等为  $\lambda$ 。此系统的可靠度函数  $R(t)$  能用泊松分布的部分和表示为

$$R(t) = e^{-\lambda t} \sum_{i=0}^{n-1} \frac{(\lambda t)^i}{i!} \quad (\text{附-21})$$

在“附录 B.4.9 泊松分布  $f_{\text{Pois}}(x)$ ”中进行详细说明。

另外，假设转换开关的故障率对于任意的转换开关都是固定值  $\lambda_k$ ，则可靠度函数为

$$R(t) = e^{-\{\lambda + (n-1)\lambda_k\}t} \sum_{i=0}^{n-1} \frac{(\lambda t)^i}{i!} \quad (\text{附-22})$$



### 附录 B.3.3 加速系数

假设在对某半导体器件进行间歇通电试验时，能看到因应力而引起的经时泄漏电流的增加。如图 B.9 所示，能观测到器件的老化状态  $f$  随着间歇通电循环  $n$  的增大而泄漏电流  $i$  增大，泄漏电流  $i$  的函数表示器件的老化程度。对 B.3.1 节的特性值  $X$  取  $i$ ，使器件发生故障时的值  $X_L$  与故障判断基准的电流值  $iR_{MAX}$  对应。此时，

$$f = f(i) \quad (\text{附-27})$$

因为加速寿命试验中的反应速度  $K$  原来被定义为样品器件的状态老化的发展速度，所以能表示为

$$K = \frac{df(i)}{dt} \quad (\text{附-28})$$

$$\therefore f(i) = Kt \quad (\text{附-29})$$

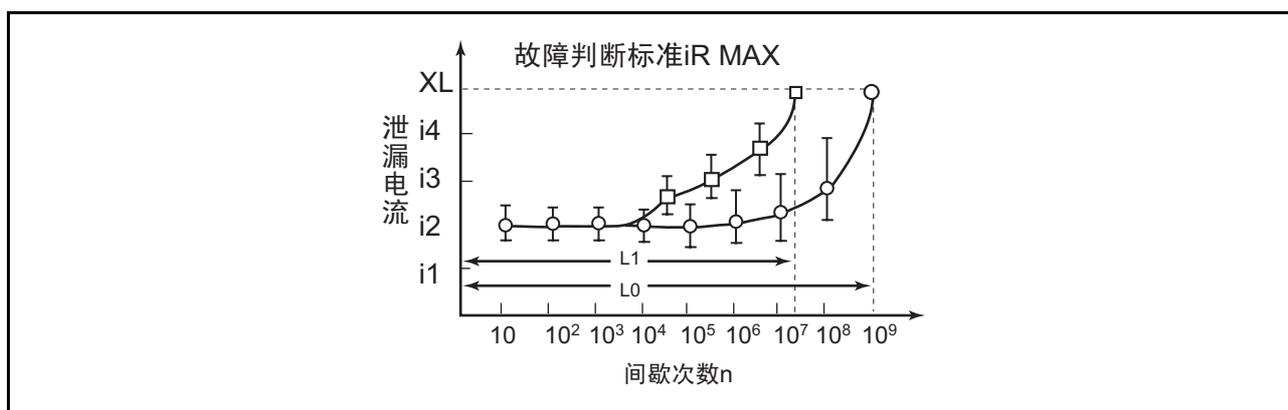


图 B.9 间歇通电试验的数据实例

但是，间歇通电试验引起的老化模型  $f$  也因通电电流而变化。在图 B.9 中，“○”记号表示器件的额定电流流过的情况，“□”记号表示以器件额定电流的 1.5 倍接通和切断的情况。假设当  $i=iR_{MAX}$  时，上述 2 种情况都会产生样品器件的不良，如果用下标 0、1 分别表示这 2 个试验条件，则器件寿命分别为

$$L_0 = \frac{f(iR_{MAX})}{K_0}, \quad L_1 = \frac{f(iR_{MAX})}{K_1} \quad (\text{附-30})$$

此时，电流引起的加速系数  $\alpha_1$  为

$$\alpha_1 = \frac{L_0}{L_1} = \frac{K_1}{K_0} \quad (\text{下标 0 表示额定条件的情况}) \quad (\text{附-31})$$

为了容易理解，用如图 B.9 的具体实例进行说明。如果将状态函数  $f(X)$  和规定状态的特性值作为  $X$ ，上述的讨论就能一般化。假设用  $X$  和  $f(X)$  建立阿伦尼斯方程式(附-24)式和(附-29)式的关系，则

$$K = \Lambda e^{-\frac{\Delta E}{kT}} = \frac{f(X)}{X} \quad (\text{附-32})$$

如 B.3.1 所述，假设在特性值  $X=X_L$  时达到寿命  $L$ ，则(附-32)式为

$$K = \frac{f(X_L)}{L} \quad (\text{附-32'})$$

因此，得到温度和寿命的关系式

$$\ln L = \ln f(X_L) - \ln \Lambda + \frac{\Delta E}{kT} \quad (\text{附-33})$$

根据(附-33)式,使用对数正态分布验证温度是主要原因的寿命试验。另外,假设基准状态(例如,标准的使用条件)下的温度和寿命分别为  $T_0$ 、 $L_0$ ,加速状态下的温度和寿命分别为  $T_1$ 、 $L_1$ ,则参照(附-32)式,温度引起的加速系数  $\alpha_T$  为

$$\alpha_T = \frac{L_0}{L_1} = e^{\frac{\Delta E}{k} \left( \frac{1}{T_0} - \frac{1}{T_1} \right)} \quad (\text{附-34})$$

从(附-34)式可知,温度引起的加速性因激活能  $\Delta E$  而不同,激活能和加速系数的关系如图 B.10 所示。

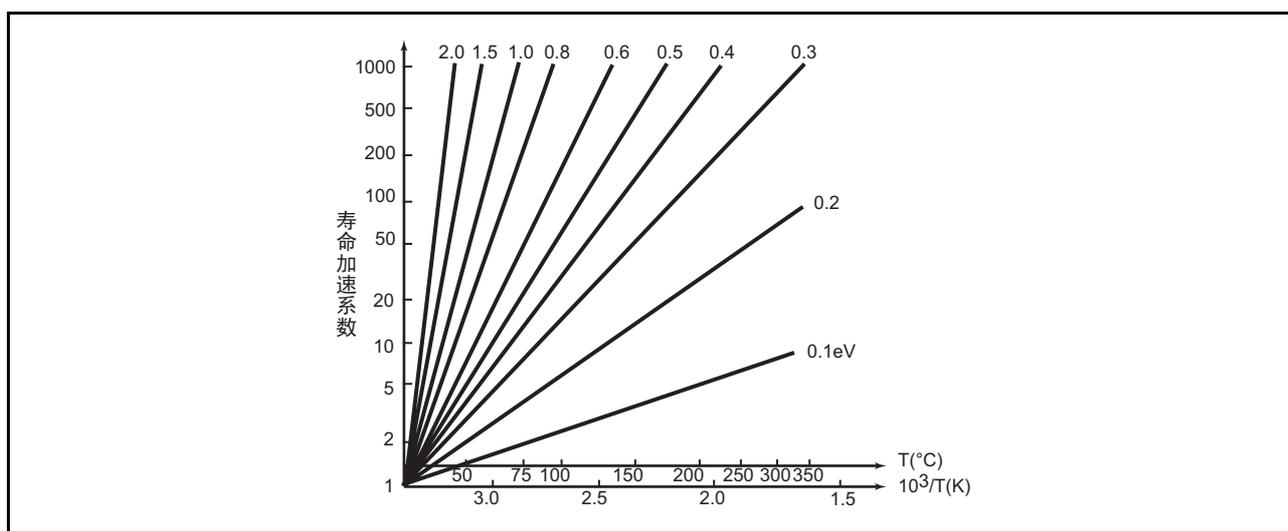


图 B.10 激活能和加速系数的关系

## 附录 B.4 可靠度分析的概率模型

### 附录 B.4.1 伯努利试验

从某半导体器件群体中抽取 1 个样品进行测试，测试结果只有①“故障，指不良”或者②“正常，指合格”2 种情况，而没有“判断保留”或者“特别采用”等例外情况。将这个“采样 → 测试 → 判断”的循环重复试验  $n$  次，假设在 1 次测试中发生①“故障”的概率为  $p$ ，发生②“正常”的概率为  $q$  ( $p+q=1$ )，每次测试的  $p$ 、 $q$  值为固定值，并且每次测试的结果独立而不影响其他测试结果。这样的离散模型称为伯努利试验或者伯努利标本。为了便于理解，①、②表示是否发生故障，但是伯努利试验的基本条件是试验结果只能确定为 2 个。

### 附录 B.4.2 二项分布 $f_{\text{Bin}}(x,n,p)$

在进行伯努利试验时， $n$  次测试中发生  $x$  次为①、 $n-x$  次为②的概率  $f_{\text{Bin}}(x,n,p)$  称为二项概率分布。

$$\left. \begin{aligned} f_{\text{Bin}}(x, n, p) &= \binom{n}{x} p^x q^{n-x} = \frac{n!}{x!(n-x)!} p^x q^{n-x} \\ \mu &= np, \quad \sigma^2 = npq \end{aligned} \right\} \quad (\text{附-35})$$

从平均不良率为  $p$  的大群体中任意抽取  $n$  个样品，此样品批次中有  $x$  个不良品的概率就是二项概率分布的典型例子。

### 附录 B.4.3 负二项分布 $f_{\text{neg-bin}}(x,n,p)$ 和多项分布 $f_{\text{multi-bin}}(x_1,x_2,\dots,x_m,n,p_1,p_2,\dots,p_m)$

在进行伯努利试验时，假设在发现  $x$  次①“故障”前所需的测试次数为  $n$ ，在最初  $n-1$  次的测试中有  $x-1$  次①、 $(n-1)-(x-1)=n-x$  次②，则在最后的第  $n$  次的测试中发现第  $x$  次的故障概率  $f_{\text{neg-bin}}(x,n,p)$  为

$$f_{\text{neg-bin}}(x, n, p) = \binom{n-1}{x-1} p^{x-1} \cdot q^{(n-1)-(x-1)} \cdot p = \binom{n-1}{n-x} p^x q^{n-x} \quad (\text{附-36})$$

根据二项系数的性质

$$\binom{-x}{x-1} = (-1)^{n-x} \binom{n-1}{n-x}$$

以及(附-36)式，得到

$$\begin{aligned} \sum_{n=x}^{\infty} f_{\text{neg-bin}}(x, n, p) &= \sum_{n=x}^{\infty} \binom{n-1}{n-x} p^x q^{n-x} = p^x \sum_{n=x}^{\infty} (-1)^{n-x} \binom{-x}{n-x} q^{n-x} \\ &= p^x \sum_{r=0}^{\infty} \binom{-x}{r} (-q)^r = p^x (1-q)^{-x} = 1 \end{aligned} \quad (\text{附-37})$$

假设  $f_{\text{neg-bin}}(x,n,p) \geq 0$ ，则根据(附-37)式得到

$$\left. \begin{aligned} f_{\text{neg-bin}}(x, n, p) &= \binom{n-1}{n-x} p^x q^{n-x} = \binom{-x}{n-x} p^x q^{n-x} \\ \mu &= \frac{xq}{p}, \quad \sigma^2 = \frac{xq}{p^2} \end{aligned} \right\} \quad (\text{附-38})$$

(附-38)式的概率分布称为负二项分布。

当器件的测试结果不仅限于合格和不合格 2 种而分为  $m$  个类 ( $E_1, E_2, \dots, E_m$ ) 时，考虑各类中测试产品出现的概率  $f_{\text{multi-bin}}(x_1, x_2, \dots, x_m, n, p_1, p_2, \dots, p_m)$ 。假设重复测试  $n$  次，测试结果为  $E_1, E_2, \dots, E_m$  之一，发生结果  $E_i$  的

概率为  $p_i$ ，在经过  $n$  次的重复测试后，结果  $E_i$  发生  $x_i$  次 ( $\sum_{i=1}^m x_i = n, n \geq x_i \geq 0$ )。此时， $m$  个类 ( $E_1, E_2, \dots, E_m$ ) 分别表示  $x_1, x_2, \dots, x_m$  次结果的概率  $f_{\text{multi-bin}}(x_1, x_2, \dots, x_m, n, p_1, p_2, \dots, p_m)$ ，称为多项分布。

$$f_{\text{multi-bin}}(x_1, x_2, \dots, x_m, n, p_1, p_2, \dots, p_m) = \frac{n!}{x_1! x_2! \dots x_m!} p_1^{x_1} p_2^{x_2} \dots p_m^{x_m} \quad (\text{附-39})$$

多项分布是将二项分布扩展为  $m$  个变量的分布。

#### 附录 B.4.4 几何分布 $f_{\text{Geo}}(n, p)$

在进行伯努利试验时，在第  $n$  次测试中最初发生①“发现故障产品”的概率称为几何分布  $f_{\text{Geo}}(n, p)$ 。

$$\left. \begin{aligned} f_{\text{Geo}}(n, p) &= q^{n-1} p \quad (n = 1, 2, \dots) \\ \mu &= \frac{q}{p}, \quad \sigma^2 = \frac{q}{p^2} \end{aligned} \right\} \quad (\text{附-40})$$

在负二项分布(附-38)式中，几何分布相当于  $x=1$  的情况。几何分布的平均值  $\mu$  表示在伯努利试验中最初结果为①前的测试次数期待值，几何分布的故障分布函数为

$$F_{\text{Geo}}(N, p) = \sum_{n=1}^N f_{\text{Geo}}(n, p) = p + qp + q^2 p + \dots + q^{N-1} p = 1 - q^N$$

表示：即使一次测试的合格率  $q$  很高，只要将  $(q1)$  测试次数  $N$  加大，就能发现故障产品 ( $\lim_{N \rightarrow \infty} F_{\text{Geo}}(N, p) = 1$ )。

#### 附录 B.4.5 超几何分布 $f_{\text{H-geo}}(N, R, n, x)$

在生产大量的半导体产品时，从大的制造群体  $N$  中抽取  $n$  个样品，根据检查结果决定对该群体的处理，这是很经常使用的抽样检查方法。当总批次的产品是  $N$  个并且其中有  $R$  个不良（必须全部检查才能知道  $R$  个）时，考虑通过任意抽样的  $n$  个检查来发现  $x$  个不良品的概率  $f_{\text{H-geo}}(N, R, n, x)$ 。假设  $R$  和  $n$  较小的一方为  $\min(R, n)$ ，则

$$\left. \begin{aligned} f_{\text{H-geo}}(N, R, n, x) &= \frac{\binom{R}{x} \binom{N-R}{n-x}}{\binom{N}{n}} \quad (0 \leq x \leq \min(R, n)) \\ \mu &= n \frac{R}{N} = np, \quad \sigma^2 = \frac{N-n}{N-1} npq \end{aligned} \right\} \quad (\text{附-41})$$

称之为超几何分布的概率函数。当从  $N$  个中抽取  $n$  个时，取 1 个，再还原。总是从  $N$  个中抽取 1 个并还原的操作称为二项分布；而抽取的样品不还原的操作称为超几何分布。但是，在总批次较大时，通过抽样检查发现的不良率近似于二项分布。如果展开(附-41)式后替换乘积项的顺序，就得到

$$f_{\text{H-geo}}(N, R, n, x) = \binom{n}{x} \prod_{j=0}^{x-1} \frac{R-j}{N-j} \prod_{j=0}^{n-x-1} \left( 1 - \frac{R-x}{N-x-j} \right) \quad (\text{附-42})$$

将  $\frac{R}{N} = p$  保持固定，当  $N$  和  $R \rightarrow \infty$  时，对于有限的  $n$ （有限的  $x$ ），则

$$\lim_{N, R \rightarrow \infty} \prod_{i=0}^{x-1} \frac{R-i}{N-i} = \left( \frac{R}{N} \right)^x = p^x, \quad \lim_{N, R \rightarrow \infty} \prod_{j=0}^{n-x-1} \left( 1 - \frac{R-x}{N-x-j} \right) = \left( 1 - \frac{R}{N} \right)^{n-x} = (1-p)^{n-x}$$

所以当  $N$  和  $R \rightarrow \infty$  时, (附-42) 变为

$$f_{H-geo}(N, R, n, x) \rightarrow \binom{n}{x} p^x (1-p)^{n-x} = f_{Bin}(x, n, p) \quad (\text{附-43})$$

实际的抽样检查方法是: 如果通过  $n$  个抽样检查发现的不良数  $x$  不超过某个规定的极限值  $c$ , 该批次就合格。从群体不良率  $p \left( = \frac{R}{N} \right)$  的批次中进行  $n$  个抽样检查时, 不良数  $x$  不超过  $c$  的 (被判断为合格) 概率 (批次合格率)  $\psi$  为

$$\Psi = \sum_{x=0}^c f_{H-geo}(N, Np, n, x) = \sum_{x=0}^c \frac{\binom{Np}{x} \binom{Nq}{n-x}}{\binom{N}{Np}} \quad (\text{附-44})$$

从(附-44)式可知, 对于相同质量标准 ( $p$  相同) 的总批次, 批次合格率  $\psi$  取决于  $n$  和  $c$  值的选择。如图 B.11 所示的作用特性曲线 (OC 曲线), 横轴表示总批次中混入不良品的不良率  $p \left( = \frac{R}{N} \right)$ , 纵轴表示通过抽样检查来判断该批次合格的概率  $\psi$ 。

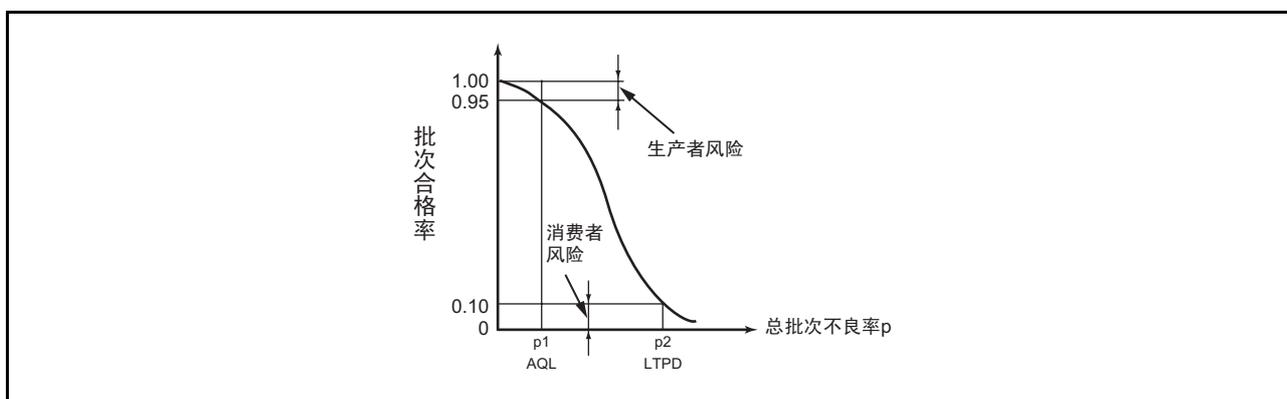


图 B.11 OC 曲线

设定如批次合格率为 95% 的不良率  $p_1$  进行抽样检查的方式称为 AQL (Acceptable Quality Level) 方式。此时, 根据抽样检查, 本来合格的质量水平 (不良率  $p_1$ ) 批次中的 5% 被判断为不合格, 所以生产者将放弃这 5% 的产品的出货。此不合格判断的风险意味着生产者的损失, 所以称为生产者风险。

规定不良率  $p_2$  的批次合格率为 10% 进行抽样检查的方式称为 LTPD (Lot Tolerance Percent Defective) 方式。此时, 消费者购买不良率  $p_2$  批次的风险为 10%, 称为消费者风险。

AQL 着重于不良率  $p_1$  的批次 (作为应该合格的质量水平中的最低水平), 而 LTPD 是以 90% 的正确率确认不良率不超过  $p_2$ 。

附录 B.4.6 指数分布  $f_{\text{exp}}(t)$ 

在偶发故障区，故障率是固定的，此时从(附-7)式得到

$$\left. \begin{aligned} R(t) &= e^{-\lambda t} \\ f_{\text{exp}}(t) &= \lambda e^{-\lambda t} \end{aligned} \right\} \quad (\text{附-45})$$

$$\left. \begin{aligned} \mu &= \frac{1}{\lambda} = \text{MTTF(或者MTBF)}, & \sigma^2 &= \frac{1}{\lambda^2} \end{aligned} \right\} \quad (\text{附-46})$$

如果连续观测固定故障率的模型以及在每个固定时间内进行不连续的观测，就能通过考虑  $t$  时间后发现最初故障的概率来表示指数分布和几何分布的对应关系。

假设因某种批次的硅片表面浮尘而平均产生  $r$  处的掩模缺陷，将晶片面积  $S$  分割为多个微小部分，用显微镜目检每个分割部分，从晶片的一端逐个进行检查。因为不知道空气中的尘埃附在晶片的何处，所以发生掩模缺陷的位置完全是随机的，此时的故障率  $\lambda$  在整个晶片是固定的，为  $\lambda = \frac{r}{S}$ 。假设晶片的分割单位面积为  $C$ ，则此分割单位存在掩模缺陷的概率  $p$  为

$$p = C\lambda \quad (\text{附-47})$$

假设在第  $x$  个分割单位（即检查的面积） $t$  的部分（ $t=Cx$ ）发现最初的掩模缺陷，则在包含  $t$  的区间  $C$  发生此现象的概率为平均几何分布  $pq^{x-1} = p(1-p)^{x-1}$ 。另一方面，因为在检查面积  $t$  和检查次数  $x$  中发现掩模缺陷的期待值相等（图 B.12），所以

$$\text{掩模缺陷的发现期待值} = \lambda t = xp \quad (\text{附-48})$$

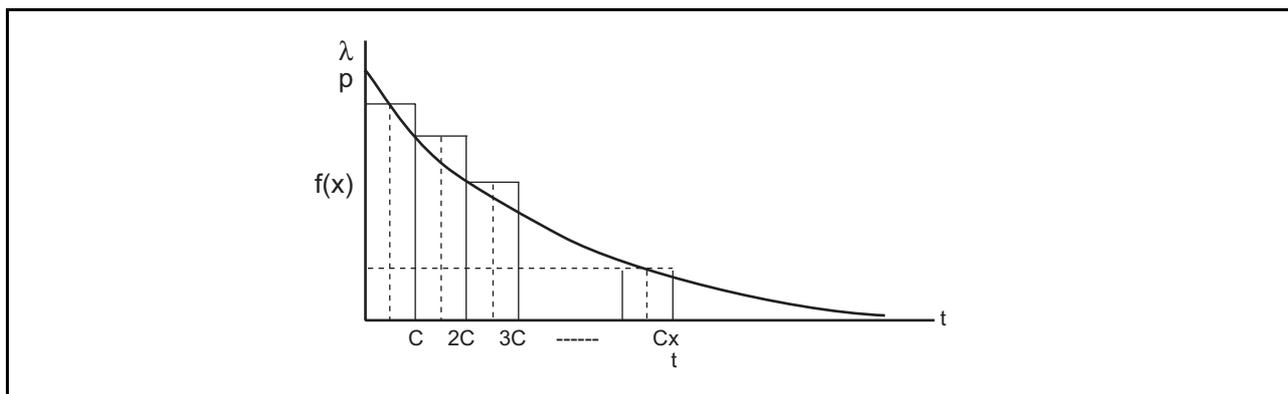


图 B.12 几何分布和指数分布的对应关系

连续观测是指无限地缩小分割面积  $C$ ，此时在分割部分  $C$  内，平均的发现概率接近于晶片面上的点中存在掩模缺陷的概率。

由(附-47)式和(附-48)式的关系得到

$$\lim_{C \rightarrow 0} \frac{1}{C} p q^{x-1} = \lim_{C \rightarrow 0} \frac{p}{C} (1-p)^{x-1} = \lambda \lim_{p \rightarrow 0} \left( (1-p)^{\frac{1}{p}} \right)^{\lambda t} \cdot \frac{1}{1-p} = \lambda e^{-\lambda t} \quad (\text{附-49})$$

即，指数分布有几何分布的极限的含义。

### 附录 B.4.7 帕斯卡分布 $f_{\text{Pas}}(x,y,p)$

在进行  $n=x+y$  次伯努利试验时，发生  $x$  次①“故障”、 $y$  次②“正常”并且一定在最后的第  $n$  次发生①的概率  $f_{\text{Pas}}(x,y,p)$ ，称为帕斯卡概率分布。

$$\left. \begin{aligned} f_{\text{Pas}}(x, y, p) &= \binom{x+y-1}{y} p^x q^y \\ \mu &= \frac{qy}{p}, \quad \sigma^2 = \frac{qy}{p^2} \end{aligned} \right\} \quad (\text{附-50})$$

在帕斯卡分布中，尤其当  $x=1$  时，为几何分布。

$$f_{\text{Pas}}(1, y, p) = pq^y = f_{\text{Geo}}(y+1, p) \quad (\text{附-51})$$

假设从生产线中任意地抽取正在生产的产品进行中间检查，制造工序中能产生不良品的概率为  $p$ ，则在抽取  $n=x+r$  个进行检查时发现第  $r$  个不良品的概率符合帕斯卡分布。

在进行  $n-1$  次伯努利试验时，如果解释为发生  $x-1$  次①并且一定在最后的第  $n$  次发生①，帕斯卡分布就和二项分布有关。

$$f_{\text{Pas}}(x, y, p) = p f_{\text{Bin}}(x-1, n-1, p) \quad \text{其中 } n=x+y \quad (\text{附-52})$$

### 附录 B.4.8 伽马分布 $f_{\Gamma}(t,\alpha,\beta)$

在帕斯卡分布 (附-50) 式中，有以下关系：

$$f_{\text{Pas}}(x, y, p) = \frac{p(n-1)}{x-1} f_{\text{Pas}}(x-1, y, p), \quad \text{其中 } n=x+y \quad (\text{附-53})$$

从 (附-51) 式和 (附-49) 式得到

$$f_{\text{Pas}}(1, y, p) = f_{\text{Geo}}(y+1, p) \rightarrow f_{\text{exp}}(\lambda t) = \lambda e^{-\lambda t} \quad (\text{附-54})$$

(附-54) 式中的箭头“ $\rightarrow$ ”表示无限地缩小不连续观测的分割单位  $C$  的操作  $\lim_{C \rightarrow 0}$  以及由 (附-49) 式产生的对应关系。如果使用 (附-53) 式和 (附-54) 式的关系依次求出  $x=1,2,3,\dots$  的帕斯卡概率密度函数，则

$$x=1: f_{\text{Pas}}(1, y, p) \rightarrow \lambda e^{-\lambda t} \quad (\text{附-55})$$

$$x=2: f_{\text{Pas}}(2, y, p) = \frac{p(n-1)}{1} f_{\text{Pas}}(1, y, p) = \frac{\lambda t}{1} f_{\text{Pas}}(1, y, p) \rightarrow \frac{\lambda t}{1} \lambda e^{-\lambda t} \quad (\text{附-56})$$

在 (附-56) 式中使用了 (附-48) 式的关系。同样地，得到

$$x=3: f_{\text{Pas}}(3, y, p) = \frac{\lambda t}{1} \cdot \frac{\lambda t}{2} f_{\text{Pas}}(1, y, p) \rightarrow \frac{(\lambda t)^2}{2!} \lambda e^{-\lambda t}$$

一般式为

$$f_{\text{Pas}}(x, y, p) \rightarrow \lambda \frac{(\lambda t)^{x-1}}{(x-1)!} e^{-\lambda t} \equiv f_{\Gamma}(t, x, \lambda) \quad (\text{附-57})$$

对应  $f_{\text{Pas}}(x,y,p)$ ，由 (附-57) 式导出的函数  $f_{\Gamma}(t,x,\lambda)$  称为伽马概率密度函数。当对 (附-57) 式进行  $\int_0^{\infty} dt$  规格化常数计算时，一般的伽马分布为

$$f_{\Gamma}(t, \alpha, \beta) = \frac{\alpha}{\Gamma(\beta)} (\alpha t)^{\beta-1} e^{-\alpha t} \quad (\text{附-58})$$

在伽马分布(附-58)式中,  $\beta$  称为形状参数,  $\alpha$  称为尺度参数。

在(附-57)式中,  $\lambda=1$  的曲线图如图 B.13 所示。

$$f_{\Gamma}(t, x, 1) = \frac{1}{(x-1)!} t^{x-1} e^{-t} \quad (\text{附-59})$$

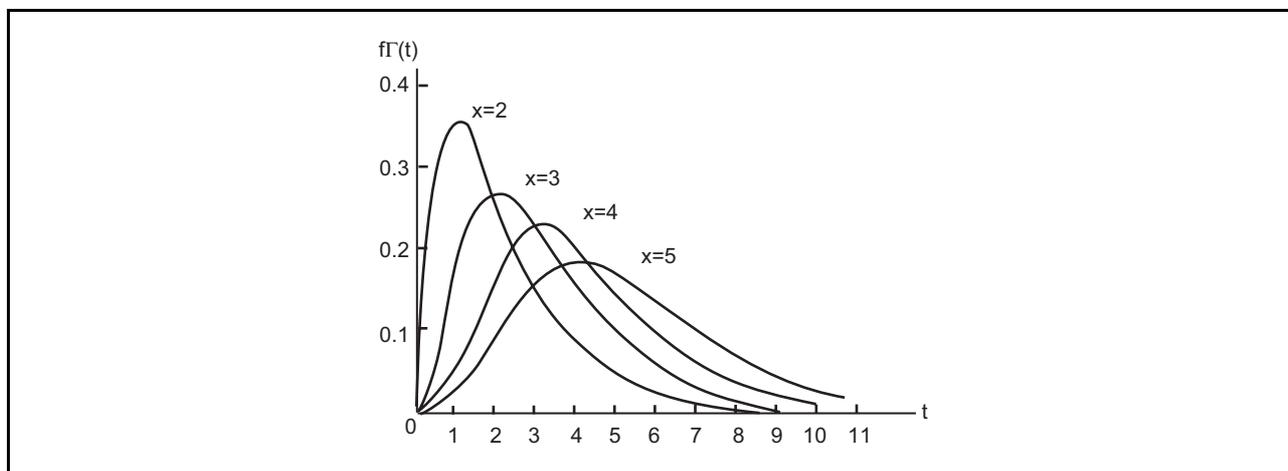


图 B.13 伽马概率密度函数  $f_{\Gamma}(t, x, 1)$  的曲线图

从伽马分布的导入过程(附-55)式~(附-57)式可知, 对于相同的概率模型, 帕斯卡分布和伽马分布的关系在于离散分布和连续分布。

在伽马分布(附-57)式中, 尤其当  $x=1$  时, 为指数分布(附-46)式; 在帕斯卡分布中, 当  $x=1$  时, 为几何分布(附-51)式。这与(附-49)式对应(几何分布和指数分布的关系在于离散分布和连续分布)。另外, 伽马分布是故障的发生服从泊松过程时的故障概率密度函数, 在下节中说明此内容。

#### 附录 B.4.9 泊松分布 $f_{\text{Pois}}(x)$

宇宙射线粒子碰撞人工卫星里的半导体器件是完全随机发生的现象, 不能期待在某个瞬间碰撞一次以后就不再碰撞, 也不能认为“好久没有碰撞了, 所以就快要碰撞”。

此例的碰撞现象很少发生, 但是如果在观测期间观测的总体充分大, 就有可能在某个期待值发生该现象。假设此现象在同一时刻只发生一次, 并且任意时刻发生的可能性均等。即, 现象的  $\text{MTTF}=\theta$  (或者瞬时故障率  $=\lambda$ ) 是固定的。此概率过程称为泊松过程。

此现象的发生过程为泊松过程, 当发生的期待值为  $x$  时, 在  $0 < T \leq t_1$  的期间内此现象发生  $n$  次的概率称为泊松分布, 具体说明如下。

对于  $0 < T \leq t_1$  内的微小时间  $dt$ , 此现象发生一次的概率使用  $dt$  前后的时间  $0 < T \leq t$  和  $0 < T \leq t_1-t$  的可靠度函数, 根据

$$R(t) \cdot \frac{dt}{\theta} \cdot R(t_1-t) \quad (\text{附-60})$$

当  $0 < T \leq t_1$  时, 此现象发生一次的概率  $P_1\left(\frac{t_1}{\theta}\right)$  为

$$P_1\left(\frac{t_1}{\theta}\right) = \int_0^{t_1} R(t) \frac{dt}{\theta} (t_1-t) = \int_0^{t_1} e^{-\frac{t}{\theta}} \cdot \frac{dt}{\theta} \cdot e^{-\frac{t_1-t}{\theta}} = \frac{1}{\theta} e^{-\frac{t_1}{\theta}} \cdot t_1 \quad (\text{附-61})$$

重复此计算, 在  $0 < T \leq t_1$  时此现象发生  $n$  次的概率  $P_n\left(\frac{t_1}{\theta}\right)$  为

$$P_n\left(\frac{t_1}{\theta}\right) = \int_0^{t_1} R(t) \frac{dt}{\theta} P_{n-1}\left(\frac{t_1}{\theta}\right) = \frac{1}{n!} \left(\frac{t_1}{\theta}\right)^n e^{-\frac{t_1}{\theta}} \quad (\text{附-62})$$

结果，对于此现象的期待值  $x = \frac{t_1}{\theta}$ ，泊松概率密度函数  $f_{\text{Pois}}(x)$  为

$$\left. \begin{aligned} f_{\text{Pois}}(x) &= \frac{1}{n!} x^n e^{-x} \\ \mu &= x, \quad \sigma^2 = x^2 \end{aligned} \right\} \quad (\text{附-63})$$

在  $(1 \leq n \leq 6, 0 \leq x \leq 6)$  的范围内，(附-63) 式的表示如图 B.14 所示。另外，对于  $(0 \leq n \leq 39, 0.1 \leq x \leq 20)$  范围内的典型值， $f(x)$  的值如附表所示。

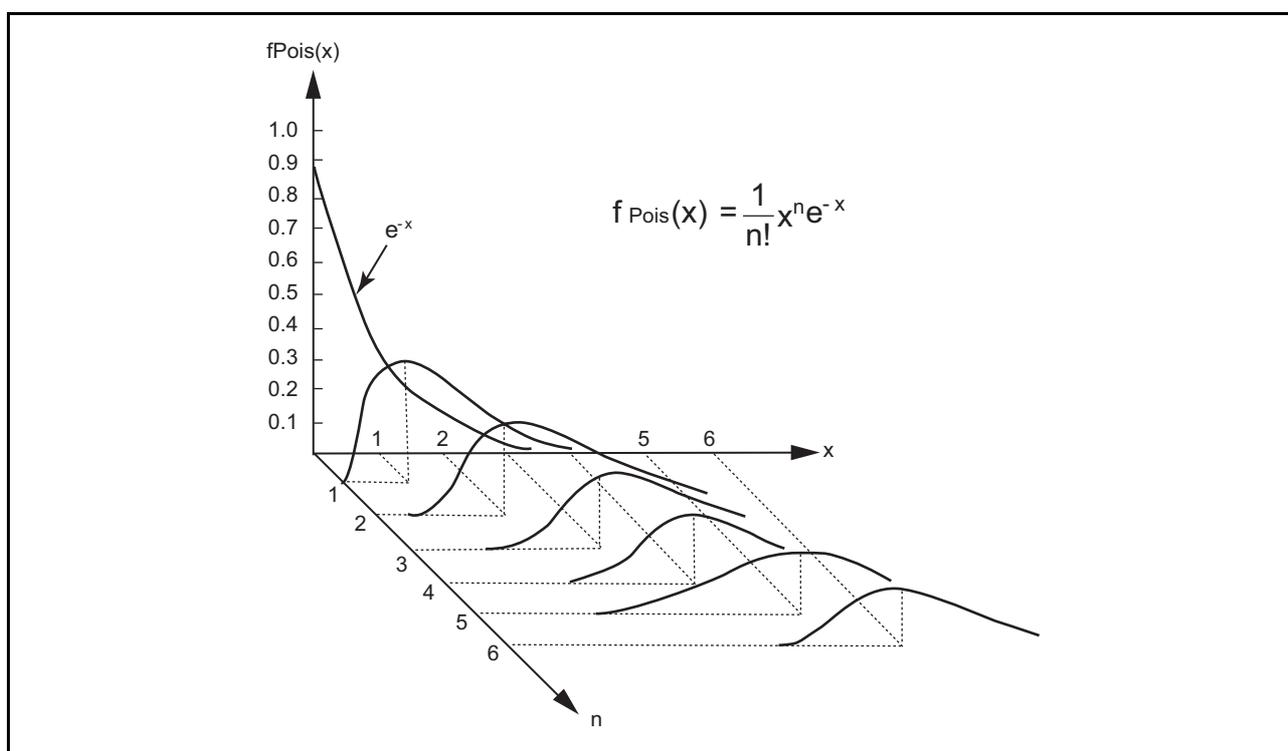


图 B.14 泊松分布的表示

在泊松过程中，在  $0 < T \leq t_1$  期间内至少发生  $k$  次故障的概率  $F(t_1, k)$  用泊松分布 (附-62) 式表示如下：

$$F(t_1, k) = 1 - \sum_{n=0}^{k-1} P_n\left(\frac{t_1}{\theta}\right) = 1 - \sum_{n=0}^{k-1} \frac{1}{n!} \left(\frac{t_1}{\theta}\right)^n e^{-\frac{t_1}{\theta}} \quad (\text{附-64})$$

在 B.2.3 和图 B.8 的待机冗余系统中，只要  $n$  个开关不都发生故障，系统就不会发生故障。因此，基于 (附-64) 式，此待机冗余系统的可靠度函数  $R(t)$  为

$$R(t) = 1 - F(t, k)$$

此式为 (附-21) 式。

根据泊松过程，在导致故障的损伤随机发生时，假设器件在工作时间  $0 < T \leq t_1$  内至少受到  $k$  次损伤，则器件故障时的故障分布函数为 (附-64) 式，故障概率密度函数为伽马分布 (附-57) 式，说明如下。

在(附-64)式中, 将发生故障前的器件受损次数  $k$  固定, 故障分布函数  $F(t_1, k)$  为时间  $t_1$  的函数。此时, 基于(附-3)式, 故障概率密度函数  $f(t_1)$  为

$$f(t_1) = \frac{\alpha}{\alpha t_1} F(t_1, k) = \frac{1}{(k-1)!} \left( \frac{t_1}{\theta} \right)^{k-1} e^{-\frac{t_1}{\theta}} = f \Gamma \left( t_1, x, \frac{1}{\theta} \right) \quad (\text{附-65})$$

对此, 当器件受到一次 ( $n=1$ ) 损伤就致命时, 故障概率密度函数为指数分布(附-46)式。

观测的总体较大并且由小概率引起的二项概率分布近似于泊松分布。

本来的二项概率分布是以概率  $p$  = 常数为前提处理伯努利标本的分布, 而泊松分布处理期待值  $x=Np$  = 常数的现象。因此, 在二项概率分布近似于泊松分布时, 要注意  $N$  失去了伯努利试验的含义。此处理具体如下:

$$f_{\text{Bin}(n, N, P)} = \frac{N!}{n!(N-n)!} p^n q^{N-n} = \frac{\left(1 - \frac{1}{N}\right) \left(1 - \frac{2}{N}\right) \cdots \left(1 - \frac{n-1}{N}\right)}{n!} (Np)^n q^{N-n} \quad (\text{附-66})$$

$$\log q^{N-n} = (N-n) \log(1-p) = -(N-n) \sum_{k=1}^{\infty} \frac{p^k}{k} = - \left(1 - \frac{n}{N}\right) \left( x + \frac{1}{2} \frac{x^2}{N} + \frac{1}{3} \frac{x^3}{N^2} + \cdots \right) \quad (\text{附-67})$$

$$\therefore \lim_{N \rightarrow \infty} \log q^{N-n} = -x, \quad \lim_{N \rightarrow \infty} q^{N-n} = e^{-x} \quad (\text{附-68})$$

在此,  $N$  不是表示伯努利试验的次数而是表示群体数的增大, 所以结果为

$$\lim_{N \rightarrow \infty} f_{\text{Bin}(n, N, P)} = \frac{1}{n!} x^n e^{-x} \quad (\text{附-69})$$

如果能从如上所示的各种侧面理解泊松分布, 就能明确和其他概率分布的关系。请参照“附录 C. 概率分布的相互关系”。

#### 附录 B.4.10 正态分布 fNorm(x)

作为古典理想气体分子运动的典型例子, 非常多的均质、随机独立现象形成的群体的整体性质符合正态分布 fNorm(x) (在此不考虑严密的数学含义的正确性)。

假设此函数 fNorm(x) 应该具有的性质是: 在平均值  $\mu$  的点为最大值, 以此值为界对称平滑地减少, 并且曲线峰值附近的宽度和标准差  $\sigma$  成正比例。几乎在经过某个期间后集中发生的损耗故障等近似于正态分布。

为了具体表示正态分布的含义, 从简单的二项分布模型开始说明。

在进行伯努利试验时, 观测结果为①  $+\sigma/\sqrt{N}$  或者②  $-\sigma/\sqrt{N}$  的值, 结果①和②的概率相等为  $\frac{1}{2}$ 。假设试验开始的初期值为 0, 并且在  $N$  次试验中出现  $n$  次为①、 $N-n$  次为②的结果, 则  $N$  次试验后的值  $x$  为

$$x = \frac{\sigma(2n - N)}{\sqrt{N}} \quad (\text{附-70})$$

这表示: 当试验次数  $N$  增多时, 此二项分布模型就近似于正态分布。

$$f_{\text{Bin}(n)} = \frac{N! \left(\frac{1}{2}\right)^N}{n!(N-n)!} = \frac{N! \left(\frac{1}{2}\right)^N}{\left(\frac{1}{2}N + \frac{x}{2\sigma}\sqrt{N}\right)! \times \left(\frac{1}{2}N - \frac{x}{2\sigma}\sqrt{N}\right)!} \quad (\text{附-71})$$

如果  $N$  非常大, 就能认为  $x$  是连续变量, 因此

$$f_{\text{Bin}(n)} dn \rightarrow \phi(x) dx, \quad dn \rightarrow \frac{\sqrt{N}}{2\sigma} dx \quad (N \rightarrow \infty) \quad (\text{附-72})$$

$\phi(x)$  为

$$\phi(x) = \lim_{N \rightarrow \infty} \frac{\sqrt{N}}{2\sigma} f_{\text{Bin}}(n) = \lim_{N \rightarrow \infty} \left\{ \frac{\frac{\sqrt{N}}{2\sigma} \cdot \left(\frac{1}{2}\right)^N}{\left(\frac{1}{2}N + \frac{x}{2\sigma}\sqrt{N}\right)! \times \left(\frac{1}{2}N - \frac{x}{2\sigma}\sqrt{N}\right)!} \right\} \quad (\text{附-73})$$

根据斯特林公式

$$N! \approx \sqrt{2\pi N} N^N e^{-N} \quad N > 10$$

$$\therefore \phi(x) = \lim_{N \rightarrow \infty} \left\{ \frac{1}{\sigma\sqrt{2\pi}} \frac{1}{\sqrt{1 - \frac{x^2}{\sigma^2 N}}} \left(1 + \frac{x}{\sigma\sqrt{N}}\right)^{-\frac{N}{2} - \frac{x}{2\sigma}\sqrt{N}} \cdot \left(1 - \frac{x}{\sigma\sqrt{N}}\right)^{-\frac{N}{2} + \frac{x}{2\sigma}\sqrt{N}} \right\}$$

$$= \lim_{N \rightarrow \infty} \left\{ \frac{1}{\sigma\sqrt{2\pi}} \left(1 - \frac{x^2}{\sigma^2 N}\right)^{-\frac{N}{2} - \frac{1}{2}} \cdot \left(1 + \frac{x}{\sigma\sqrt{N}}\right)^{\frac{x}{2\sigma}\sqrt{N}} \cdot \left(1 - \frac{x}{\sigma\sqrt{N}}\right)^{-\frac{x}{2\sigma}\sqrt{N}} \right\} \quad (\text{附-74})$$

如果使用指数函数的公式

$$e^Z = \lim_{n \rightarrow \infty} \left(1 + \frac{Z}{n}\right)^n$$

就能导出:

$$\phi(x) = \frac{1}{\sqrt{2\pi}} \exp\left(-\frac{x^2}{2}\right) \quad (\text{附-75})$$

此  $\phi(x)$  称为标准正态分布。正态概率密度函数的一般式为

$$f_{\text{Norm}}(x) = \frac{1}{\sigma\sqrt{2\pi}} \exp\left(-\frac{(x-\mu)^2}{2\sigma^2}\right) \quad (\text{附-76})$$

如果将(附-76)式适用于(附-8)式进行平均值和方差的计算, 就能确认其分别为  $\mu$  和  $\sigma^2$ 。从  $f_{\text{Norm}}(x)$  转换为  $\phi(y)$ =(附-76)式的变量  $y$  为

$$y = \frac{x - \mu}{\sigma} \quad (\text{附-77})$$

称为标准正态变量。  $f_{\text{Norm}}(x)$  和  $\phi(y)$  的典型性质如图 B.15 所示。根据此图得到

$$\int_{\mu-\sigma}^{\mu+\sigma} f_{\text{Norm}}(x) dx \approx 0.6826, \quad \int_{\mu-2\sigma}^{\mu+2\sigma} f_{\text{Norm}}(x) dx \approx 0.9545, \quad \int_{\mu-3\sigma}^{\mu+3\sigma} f_{\text{Norm}}(x) dx \approx 0.9973$$

在用  $\ln X$  取代  $X$  并且  $\ln X$  符合正态分布时, 称之为对数正态分布。作为具体实例, 考虑(附-33)式中的寿命  $L$ 。以温度  $T$  对某半导体器件进行长期保存试验。只要此批次的质量没有很大的偏差, 就能用对数正态分布来分析该批次由温度  $T$  的应力引起的寿命  $L$  分布。另外, 在  $\text{TDDB}$  的氧化膜寿命的分析中也使用对数正态分布。

$$f_{\log\text{-Norm}}(x) = \frac{1}{\sigma x \sqrt{2\pi}} \exp\left(-\frac{(\ln X - \ln X_0)^2}{2\sigma^2}\right) \quad X > 0 \quad (\text{附-78})$$

$$\text{平均值} = e^{\ln X_0 + \frac{\sigma^2}{2}}, \quad \text{方差} = e^{2\ln X_0 + \sigma^2} \times (e^{\sigma^2} - 1)$$

$$\text{其中, } X_0 \text{ 为概率分布的中心值: } \int_0^{X_0} f_{\log\text{-Norm}}(X) dX = \int_{X_0}^{\infty} f_{\log\text{-Norm}}(X) dX$$

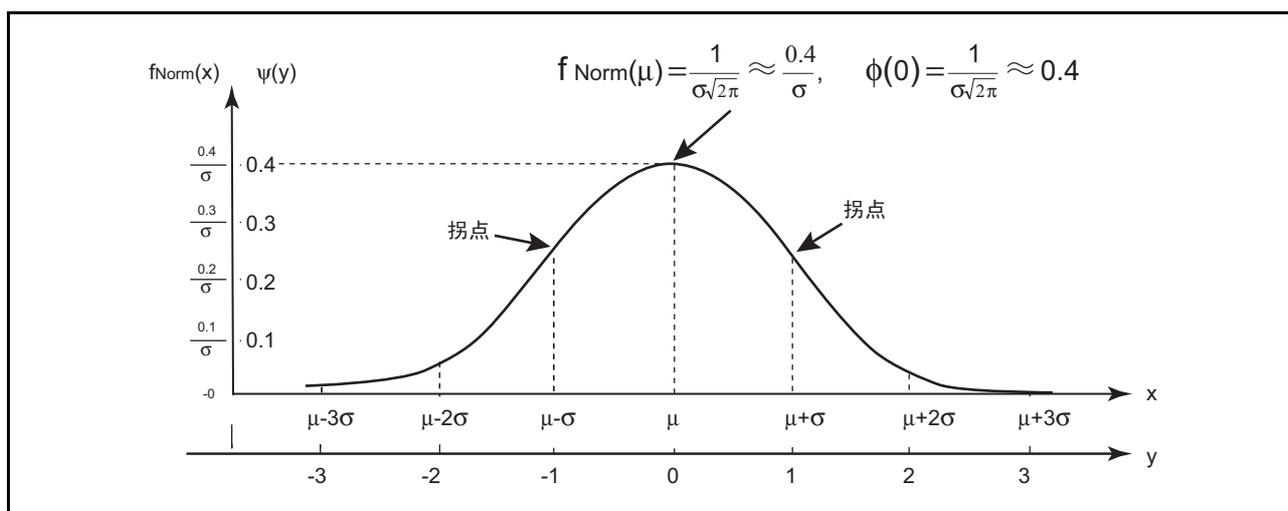


图 B.15 正态分布的概率密度函数的曲线图

#### 附录 B.4.11 威布尔分布 $f_{Wb1}(t)$

在将  $n$  个半导体器件同时进行工作耐久性试验时，发生的故障率随着时间  $t$  的推移而变化。在此模型中，假设各器件到时间  $t$  为止发生故障的概率一律为  $p(t)$ ， $n$  个器件中至少有 1 个发生故障的概率为  $F(t)$ 。此时，根据 (附-4) 式， $n$  个器件到时间  $t$  为止不发生故障的概率  $R(t)$  为

$$R(t) = 1 - F(t) = \{1 - p(t)\}^n \quad (\text{附-79})$$

威布尔分布的特点是假设  $n$  个样品器件作为 1 个批次时的可靠度函数为

$$R(t) = \{1 - p(t)\}^n = e^{-\phi(t)} \quad (\text{附-80})$$

而且，从经验得到的故障分布情况能用 (附-80) 式的函数来表现。

如果到某个试验时间  $\gamma$  为止不发生故障而经过  $\gamma$ ，累积故障数就会随着时间  $t$  的推移而增加（更正确地说是非减少性的推移）。为了表现这种经时事实， $\phi(t)$  应该具有的性质是

$$\begin{aligned} \phi(t) &= 0 \quad (0 < t \leq \gamma) \\ \phi(t) &\geq 0, \quad \frac{d}{dt} \phi(t) \geq 0 \quad (\gamma < t) \end{aligned}$$

对于这样的函数形状，如果选择

$$\left. \begin{aligned} \phi(t) &= 0 \quad (0 < t \leq \gamma) \\ \phi(t) &= \frac{(t - \gamma)^m}{t_0} \quad (\gamma < t) \end{aligned} \right\} \quad (\text{附-81})$$

就有

$$F_{Wb1}(t) = 1 - \{1 - p(t)\}^n = 1 - e^{-\phi(t)} = 1 - \exp \left\{ -\frac{(t - \gamma)^m}{t_0} \right\} \quad (\text{附-82})$$

此函数称为威布尔的故障分布函数。

威布尔分布 (附-83) 式中的 3 个参数  $m$ 、 $\gamma$  和  $t_0$  分别称为形状参数、位置参数和尺度参数。如果认为在开始试验前已发生故障的概率不是 0，则位置参数  $\gamma=0$ 。根据 (附-3) 和 (附-8) 式，从 (附-82) 式得到

$$\left. \begin{aligned} F_{Wb1}(t) &= \frac{m(t-\gamma)^{m-1}}{t_0} \exp \left\{ -\frac{(t-\gamma)^m}{t_0} \right\} \\ \mu &= t_0^{\frac{1}{m}} \Gamma\left(1 + \frac{1}{m}\right), \quad \sigma^2 = t_0^{\frac{2}{m}} \left\{ \Gamma\left(1 + \frac{2}{m}\right) - \Gamma^2\left(1 + \frac{1}{m}\right) \right\} \\ \lambda_{Wb1}(t) &= \frac{m}{t_0} (t-\gamma)^{m-1} \end{aligned} \right\} \quad (\text{附-83})$$

其中, 当  $m=1$  时  $\lambda_{Wb1}=1/t_0$  常数, 为指数分布。  
 当  $m > 1$  时  $\lambda_{Wb1}(t)$  为单调增加, 表示损耗故障模式。  
 当  $m < 1$  时  $\lambda_{Wb1}(t)$  为单调减少, 表示初期故障模式。

这样, 威布尔分布根据形状参数  $m$  的值表示对应各故障模式的函数形状。在  $\gamma=0$  和  $t_0=1$  的条件下  $f_{Wb1}(t)$  的形状变化情况如图 B.16 所示。

当位置参数  $\gamma=0$  时, 威布尔可靠度函数(附-79) 式为

$$R_{Wb1}(t) = \int_t^{\infty} f_{Wb1}(t) dt = \int_t^{\infty} \frac{m}{t_0} t^{m-1} e^{-\frac{t^m}{t_0}} dt = e^{-\frac{t^m}{t_0}} \quad (\text{附-84})$$

如果对(附-84)式取 2 次对数,

$$\ln \ln \frac{1}{R_{Wb1}(t)} = \ln \ln \frac{1}{1 - F_{Wb1}(t)} = m \ln t - \ln t_0 \quad (\text{附-85})$$

在此, 假设

$$\ln \ln \frac{1}{1 - F_{Wb1}(t)} = Y, \quad \ln t = X, \quad \ln t_0 = h$$

则(附-85)式变为

$$Y = mX - h \quad (\text{附-86})$$

在威布尔概率纸上, 纵轴的  $F_{Wb1}(t)$  值为  $\ln \ln \frac{1}{1 - F_{Wb1}(t)}$  刻度, 横轴的时间  $t$  为对数刻度。对于时间  $t$ , 当从观测的数据求出的累积故障率  $F_{Wb1}(t)$  符合威布尔分布时, 根据(附-86)式的关系,  $F_{Wb1}(t)$  被表示为直线。威布尔概率纸能以一次式的形式表示观测数据, 所以对故障模式的分析很方便。

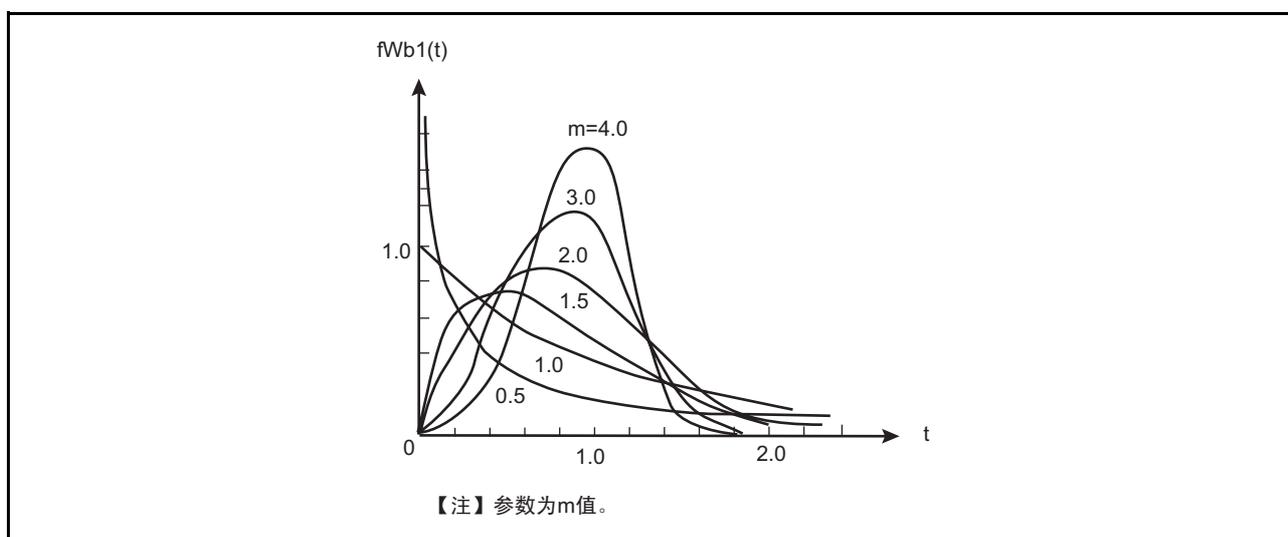


图 B.16 威布尔分布的概率密度函数

## 附录 B.4.12 二重指数分布 fd-exp(x)

在威布尔分布的(附-84)式中, 当  $\gamma=0$  时

$$f_{Wb1}(t) = \frac{m}{t_0} t^{m-1} e^{-\frac{t^m}{t_0}} \quad (\text{附-87})$$

如果将  $t$  进行对数转换, 既  $x = \ln t$ 、 $t = e^x$ , 则

$$f_{Wb1}(t)dt = \frac{m}{t_0} e^{mx} \cdot e^{-\frac{e^{mx}}{t_0}} dx = m e^{mx - \ln t_0} \cdot \exp(-e^{(mx - \ln t_0)}) dx \quad (\text{附-88})$$

假设  $m = \lambda$ 、 $\ln t_0 = \alpha$ , 就有

$$f_{d-exp}(x) = \lambda e^{\lambda x - \alpha} \cdot e^{-e^{\lambda x - \alpha}} \quad (\text{附-89})$$

称为二重指数分布 (或者极值分布),  $\lambda$  和  $\alpha$  分别称为尺度参数和位置参数。

$$\mu = \frac{\alpha - \gamma}{\lambda}, \quad \sigma^2 = \frac{\varepsilon^2}{\lambda^2}$$

其中,  $\gamma = \text{欧拉常数} = 0.577\dots$ ,  $\varepsilon = \frac{\pi}{\sqrt{6}} = 1.283\dots$

在进行某种可靠性试验后给样品器件施加应力时, 器件的所有部分并不一定受到均等相同的损伤。器件最弱的部分最易受到应力的损伤, 结果该处发生故障, 成为决定该器件寿命的因素。例如, 冲击脉冲电流耐量试验和机械冲击试验属于这种情况。对于这种给器件的一部分施加应力并且该弱点影响整个器件寿命或者耐量极限的情况, 能通过二重指数分布进行分析。为了使(附-89)式简单化, 假设

$$-y = \lambda x - \alpha \quad (\text{附-90})$$

得到

$$f_{d-exp}(y) = \lambda e^{-y} e^{-e^{-y}} \quad (\text{附-91})$$

$$F_{d-exp}(y) = e^{-e^{-y}} \quad (\text{附-92})$$

如果取 2 次对数, 就为

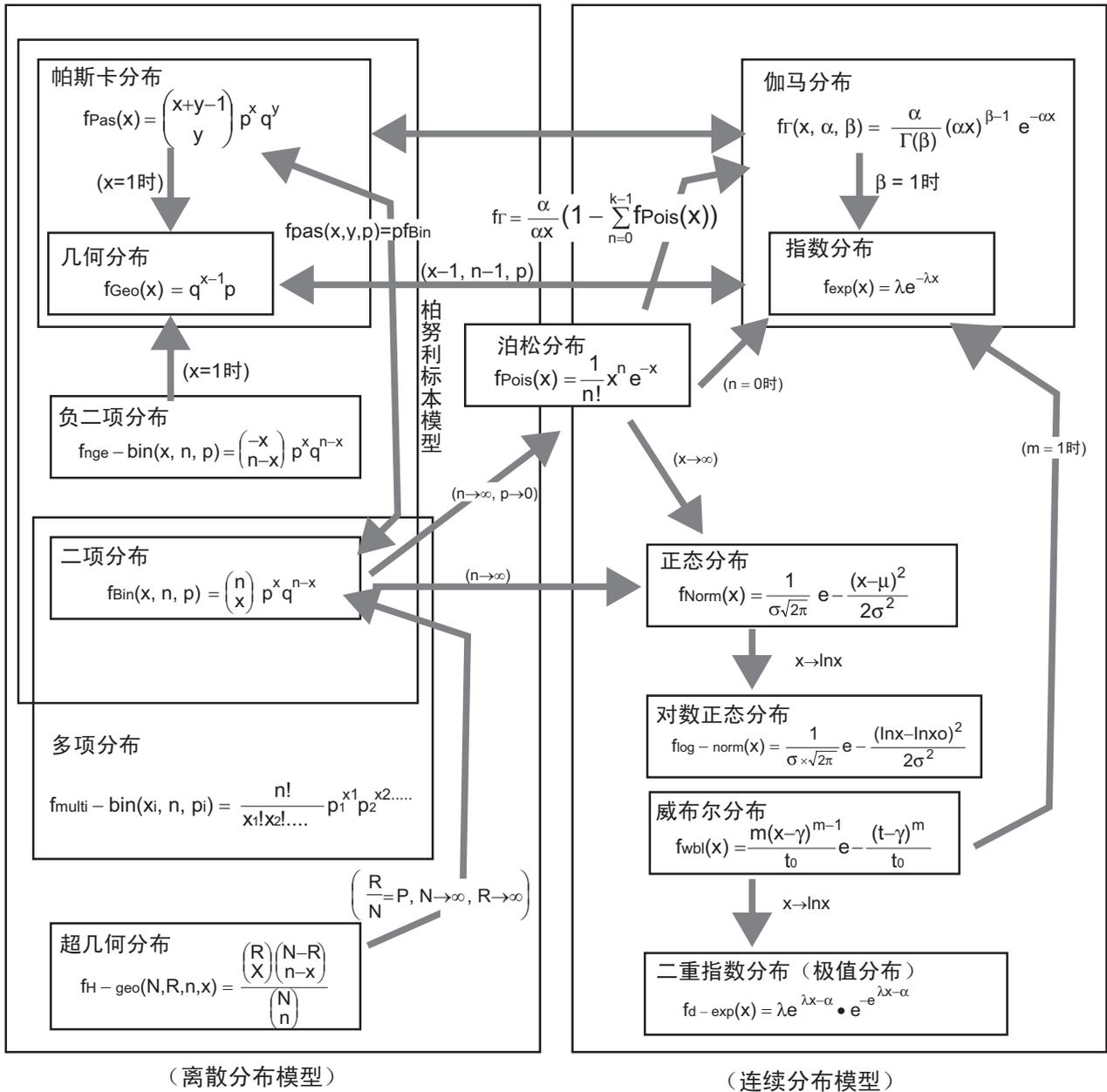
$$\ln \ln \frac{1}{F_{d-exp}(y)} = y = \lambda x - \alpha \quad (\text{附-93})$$

如同(附-87)式表示在威布尔概率纸上一样, 只要在极值概率纸上以(附-93)式的一次式的形式表示观测数据, 就能求尺度参数  $\lambda$  和位置参数  $\alpha$ 。

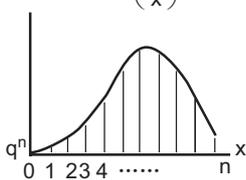
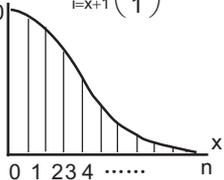
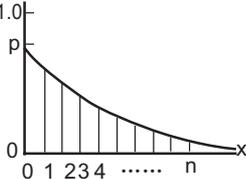
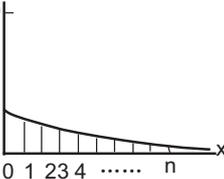
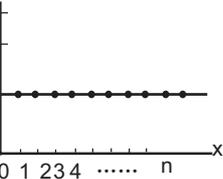
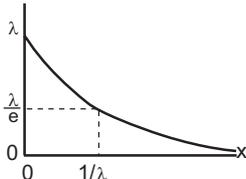
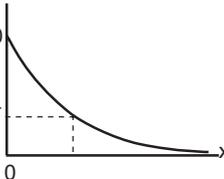
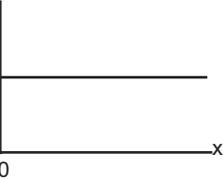
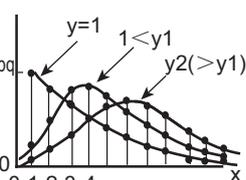
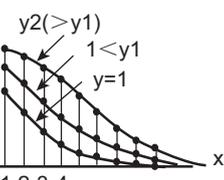
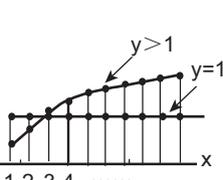
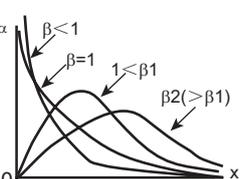
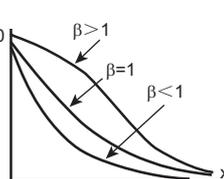
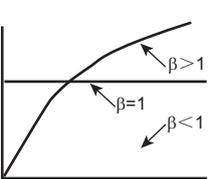
## 参考文献

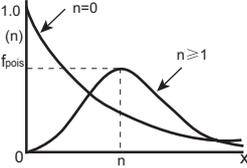
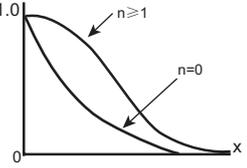
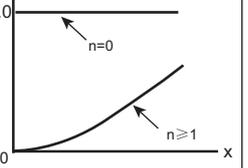
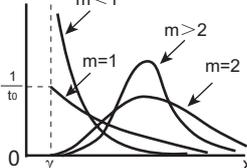
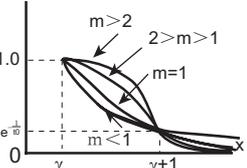
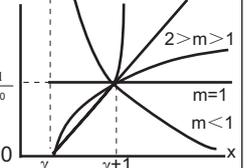
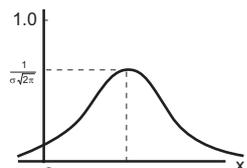
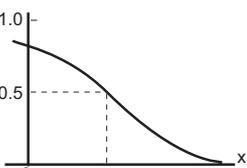
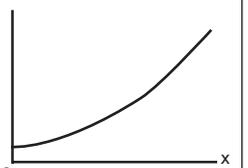
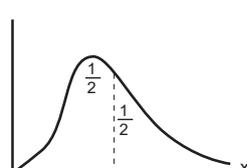
- (1) 三上 操; 「統計の推測 (数学講座6)」筑摩書房、1969
- (2) 塩見 弘; 「信頼性工学入門」改訂三版 丸善、1995
- (3) 「新版品質管理便覧」、日本規格協会、1977

附录 C. 概率分布的相互关系



附录 D. 概率函数表

概率分布	概率密度函数 f(x)	可靠度函数 R(x)	故障率 λ(x)	平均值 μ	方差 σ <sup>2</sup>	备注
二项分布	$f_{\text{Bin}}(x, n, p) = \binom{n}{x} p^x q^{n-x}$ 	$R_{\text{Bin}}(x) = \sum_{i=x+1}^n \binom{n}{i} p^i q^{n-i}$ 		np	nq	
几何分布	$f_{\text{Geo}}(x) = q^x p$ 	$R_{\text{Geo}}(x) = q^{x+1}$ 	$\lambda_{\text{Geo}} = \frac{p}{q} = \text{const}$ 	$\frac{q}{p}$	$\frac{q}{p^2}$	
指数分布	$f_{\text{exp}}(x) = \lambda e^{-\lambda x}$ 	$R_{\text{exp}}(x) = e^{-\lambda x}$ 	$\lambda_{\text{exp}} = \lambda = \text{const}$ 	$\frac{1}{\lambda}$	$\frac{1}{\lambda^2}$	
帕斯卡分布	$f_{\text{Pas}}(x) = \binom{x+y-1}{y} p^x q^y$ 	$R_{\text{Pas}}(x) = \sum_{i=x}^{n-1} \binom{n-1}{i} p^{n-i} q^i$ 	$\lambda_{\text{Pas}} = \frac{f_{\text{Pas}}}{R_{\text{Pas}}}$ 	$\frac{qy}{p}$	$\frac{qy}{p^2}$	
伽马分布	$(x, \alpha, \beta)$ 	$R_{\Gamma}(x) = \frac{\alpha}{\Gamma(\beta)} \int_x^{\infty} (at)^{\beta-1} e^{-at} dt$ 	$\lambda_{\Gamma} = \frac{f_{\Gamma}}{R_{\Gamma}}$ 	$\frac{\beta}{\alpha}$	$\frac{\beta}{\alpha^2}$	α: 尺度参数 β: 形状参数 参照图B.13

概率分布	概率密度函数 f(x)	可靠度函数 R(x)	故障率 λ(x)	平均值 μ	方差 σ <sup>2</sup>	备注
泊松分布	$f_{\text{pois}}(x) = \frac{1}{n!} x^n e^{-x}$ 	$R_{\text{pois}}(x) = \frac{1}{n!} \int_x^\infty t^n e^{-t} dt$ 	$\lambda_{\text{Pois}} = \frac{f_{\text{Pois}}}{R_{\text{Pois}}}$ 	x	x <sup>2</sup>	参照图B.14
威布尔分布	$f_{\text{wbl}}(x) = \frac{m(x-\gamma)^{m-1}}{t_0} e^{-\frac{(x-\gamma)^m}{t_0}}$ 	$R_{\text{wbl}}(x) = e^{-\frac{(x-\gamma)^m}{t_0}}$ 	$\lambda_{\text{Wdl}}(x) = \frac{m}{t_0} (x-\gamma)^{m-1}$ 	$\frac{1}{t_0} \Gamma\left(1 + \frac{1}{m}\right)$	$\frac{1}{t_0^2} \left\{ \Gamma\left(1 + \frac{2}{m}\right) - \Gamma^2\left(1 + \frac{1}{m}\right) \right\}$	m: 形状参数 γ: 位置参数 t <sub>0</sub> : 尺度参数 参照图B.16
正态分布	$f_{\text{Norm}}(x) = \frac{1}{\sigma\sqrt{2\pi}} e^{-\frac{(x-\mu)^2}{2\sigma^2}}$ 	$R_{\text{Norm}}(x) = \frac{1}{\sigma\sqrt{2\pi}} \int_x^\infty e^{-\frac{(t-\mu)^2}{2\sigma^2}} dt$ 	$\lambda_{\text{Norm}} = \frac{f_{\text{Norm}}}{R_{\text{Norm}}}$ 	μ	σ <sup>2</sup>	参照图B.15
对数正态分布	$f_{\text{log-norm}}(x) = \frac{1}{\sigma x \sqrt{2\pi}} e^{-\frac{(\ln x - \ln x_0)^2}{2\sigma^2}}$ 	$R_{\text{log-norm}}(x) = \int_x^\infty f_{\text{log-norm}}(t) dt$ 	$\lambda_{\text{log-norm}} = \frac{f_{\text{log-norm}}}{R_{\text{log-norm}}}$ 	$e^{-(\ln x_0 + \frac{\sigma^2}{2})}$	$e^{2\ln x_0 + \sigma^2} x (e^{\sigma^2} - 1)$	σ <sup>2</sup> : 正态分布的方差 X <sub>0</sub> : 概率分布的中心值

修订记录	可靠性手册
------	-------

Rev.	发行日	修订内容	
		页	修订处
1.00	2007.09.26	—	初版发行

---

## 可靠性手册

Publication Date: Rev1.00, Sep. 26, 2007

Published by: Sales Strategic Planning Div.  
Renesas Technology Corp.

Edited by: Customer Support Department  
Global Strategic Communication Div.  
Renesas Solutions Corp.

**Renesas Technology Corp.** Sales Strategic Planning Div. Nippon Bldg., 2-6-2, Ohte-machi, Chiyoda-ku, Tokyo 100-0004, Japan

---



**RENESAS SALES OFFICES**

<http://www.renesas.com>

Refer to "<http://www.renesas.com/en/network>" for the latest and detailed information.

**Renesas Technology America, Inc.**  
450 Holger Way, San Jose, CA 95134-1368, U.S.A  
Tel: <1> (408) 382-7500, Fax: <1> (408) 382-7501

**Renesas Technology Europe Limited**  
Dukes Meadow, Millboard Road, Bourne End, Buckinghamshire, SL8 5FH, U.K.  
Tel: <44> (1628) 585-100, Fax: <44> (1628) 585-900

**Renesas Technology (Shanghai) Co., Ltd.**  
Unit 204, 205, AZIACenter, No.1233 Lujiazui Ring Rd, Pudong District, Shanghai, China 200120  
Tel: <86> (21) 5877-1818, Fax: <86> (21) 6887-7898

**Renesas Technology Hong Kong Ltd.**  
7th Floor, North Tower, World Finance Centre, Harbour City, 1 Canton Road, Tsimshatsui, Kowloon, Hong Kong  
Tel: <852> 2265-6688, Fax: <852> 2730-6071

**Renesas Technology Taiwan Co., Ltd.**  
10th Floor, No.99, Fushing North Road, Taipei, Taiwan  
Tel: <886> (2) 2715-2888, Fax: <886> (2) 2713-2999

**Renesas Technology Singapore Pte. Ltd.**  
1 Harbour Front Avenue, #06-10, Keppel Bay Tower, Singapore 098632  
Tel: <65> 6213-0200, Fax: <65> 6278-8001

**Renesas Technology Korea Co., Ltd.**  
Kukje Center Bldg. 18th Fl., 191, 2-ka, Hangang-ro, Yongsan-ku, Seoul 140-702, Korea  
Tel: <82> (2) 796-3115, Fax: <82> (2) 796-2145

**Renesas Technology Malaysia Sdn. Bhd**  
Unit 906, Block B, Menara Amcorp, Amcorp Trade Centre, No.18, Jalan Persiaran Barat, 46050 Petaling Jaya, Selangor Darul Ehsan, Malaysia  
Tel: <603> 7955-9390, Fax: <603> 7955-9510



# 可靠性手册



瑞萨电子株式会社