

RENESAS TECHNICAL UPDATE

〒135-0061 東京都江東区豊洲 3-2-24

豊洲フォレシア

ルネサス エレクトロニクス株式会社

問合せ窓口 <http://japan.renesas.com/contact/>E-mail: csc@renesas.com

製品分類	MPU & MCU	発行番号	TN-RL*-A0149A/J	Rev.	第1版
題名	誤記訂正通知 RL78/L23 ユーザーズマニュアル Rev.1.00 の記載変更		情報分類	技術情報	
適用製品	RL78/L23 グループ	対象ロット等	関連資料	RL78/L23 ユーザーズマニュアル ハードウェア編 Rev.1.00 R01UH1082JJ0100 (May 2025)	
		全ロット			

RL78/L23 ユーザーズマニュアル ハードウェア編 Rev.1.00 (R01UH1082JJ0100) において、下記訂正がございます。

今回通知する訂正内容

訂正箇所	該当ページ	内容
表3 - 6 2nd SFR一覧	p.183	誤記訂正
表4 - 6 端子機能使用時のレジスタ、出力ラッチの設定例	p.262	誤記訂正
6.3.1 クロック動作モード制御レジスタ (GMC)	p.320, p.321	誤記訂正
6.3.2 メイン発振器発振モード選択レジスタ (MODRV)	p.322	誤記訂正
35.2.4 CTSU制御レジスタBL, BH (CTSUCRBL, CTSUCRBH)	p.1568	誤記訂正
35.4.2 TSCAP端子	p.1603	説明追加
42.3.2 電源電流特性	p.1742, p.1744 ~ p.1745	誤記訂正

ドキュメント改善計画

本訂正内容については、次回ユーザーズマニュアル改版時に修正を行います。

ユーザーズマニュアルの訂正一覧

No	訂正内容と該当箇所			本通知での 該当ページ
	ドキュメント No.	和文	R01UH1082JJ0100	
1	表3 - 6 2nd SFR一覧		p.183	p.3
2	表4 - 6 端子機能使用時のレジスタ、出力ラッチの設定例		p.262	p.4
3	6.3.1 クロック動作モード制御レジスタ (CMC)		p.320, p.321	p.5, p.6
4	6.3.2 メイン発振器発振モード選択レジスタ (MODRV)		p.322	p.7
5	35.2.4 CTSU制御レジスタBL, BH (CTSUCRBL, CTSUCRBH)		p.1568	p.8
6	35.4.2 TSCAP端子		p.1603	p.9
7	42.3.2 電源電流特性		p.1742, p.1744 ~ p.1745	p.10 ~ p.12

誤記訂正の該当箇所は、誤) 太字下線、正) グレー・ハッチングで記載します。

発行文書履歴

RL78/L23 ユーザーズマニュアル Rev.1.00 誤記訂正通知 発行文書履歴

文書番号	発行日	記事
TN-RL*-A0149A/J	2025年10月7日	初版発行 訂正一覧の No.1 ~ No.7 の誤記訂正 (本通知です。)

1. 表 3 - 6 2nd SFR 一覧 (p.183)

誤)

表3 - 6 2nd SFR一覧 (15/21)

アドレス	拡張特殊機能レジスタ (2nd SFR) 名称	略号	R/W	操作可能ビット範囲			リセット時
				1ビット	8ビット	16ビット	
F04EBH	周辺I/Oリダイレクション・レジスタ11	PIOR11	R/W	—	○	—	00H
F04ECH	周辺I/Oリダイレクション・レジスタ12	PIOR12	R/W	—	○	—	00H

F0510H	CTSUC4 CTSUチャンネル有効制御レジスタBL	CTSUCHA C4	R/W	○	○	○	0000H
F0511H		CTSUCHA C5		○	○		
F0514H	CTSUCHT RC0 CTSUチャンネル送受信制御レジスタAL	CTSUCHT RC0	R/W	○	○	○	0000H
F0515H		CTSUCHT RC1		○	○		
F0516H	CTSUCHT RC2 CTSUチャンネル送受信制御レジスタAH	CTSUCHT RC2	R/W	○	○	○	0000H
F0517H		CTSUCHT RC3		○	○		
F0518H	CTSUCHT RC4 CTSUチャンネル送受信制御レジスタBL	CTSUCHT RC4	R/W	○	○	○	0000H
F0519H		CTSUCHT RC5		○	○		
F051CH	CTSUSURL CTSUステータス・レジスタL	CTSUSURL	R/W	○	○	○	0000H
F051DH		CTSUSURL		○	○		
F0520H	CTSUSO0 CTSUセンサ・オフセット・レジスタ0	CTSUSO0	R/W	—	—	○	0000H
F0521H		CTSUSO0		—	—		
F0522H	CTSUSO1 CTSUセンサ・オフセット・レジスタ1	CTSUSO1	R/W	—	—	○	0000H
F0523H		CTSUSO1		—	—		
F0524H	CTSUSC CTSUセンサ・カウンタ・レジスタ	CTSUSC	R	—	—	○	0000H
F0525H		CTSUSC		—	—		

正)

表3 - 6 2nd SFR一覧 (15/21)

アドレス	拡張特殊機能レジスタ (2nd SFR) 名称	略号	R/W	操作可能ビット範囲			リセット時
				1ビット	8ビット	16ビット	
F04EBH	周辺I/Oリダイレクション・レジスタ11	PIOR11	R/W	—	○	—	00H
F04ECH	周辺I/Oリダイレクション・レジスタ12	PIOR12	R/W	—	○	—	00H

F0510H	CTSUC4 CTSUチャンネル有効制御レジスタBL	CTSUCHA C4	R/W	○	○	○	0000H
F0511H		CTSUCHA C5		○	○		
F0514H	CTSUCHT RC0 CTSUチャンネル送受信制御レジスタAL	CTSUCHT RC0	R/W	○	○	○	0000H
F0515H		CTSUCHT RC1		○	○		
F0516H	CTSUCHT RC2 CTSUチャンネル送受信制御レジスタAH	CTSUCHT RC2	R/W	○	○	○	0000H
F0517H		CTSUCHT RC3		○	○		
F0518H	CTSUCHT RC4 CTSUチャンネル送受信制御レジスタBL	CTSUCHT RC4	R/W	○	○	○	0000H
F0519H		CTSUCHT RC5		○	○		
F051CH	CTSUSURL CTSUステータス・レジスタL	CTSUSURL	R/W	○	○	○	0000H
F051DH		CTSUSURL		○	○		
F0520H	CTSUSO0 CTSUセンサ・オフセット・レジスタ0	CTSUSO0	R/W	—	—	○	0000H
F0521H		CTSUSO0		—	—		
F0522H	CTSUSO1 CTSUセンサ・オフセット・レジスタ1	CTSUSO1	R/W	—	—	○	0000H
F0523H		CTSUSO1		—	—		
F0524H	CTSUSC CTSUセンサ・カウンタ・レジスタ	CTSUSC	R	—	—	○	0000H
F0525H		CTSUSC		—	—		

2. 表4-6 端子機能使用時のレジスタ、出力ラッチの設定例 (p.262)

誤)

表4-6 端子機能使用時のレジスタ、出力ラッチの設定例 (10/46)

端子名称	使用機能		PIORx	POMxx	PMCAxx	PMxx	Pxx	PFSEGx(PFCOMy, PFSEGz)または ISCLDID(ISCVLx, ISCCAP)※1	兼用機能出力		44 ピン	48 ピン	52 ピン	64 ピン	80 ピン	100 ピン
	機能名称	入出力							SAU・UARTA (UARTAの クロック出力を 除く)	SAU・UARTA 以外 (UARTAの クロック出力を 含む)						
P20	P20	入力	—	—	0	1	x	—	—	—	○	○	○	○	○	○
		出力	—	—	0	0	0/1	—	—	(PCLBUZ1) = 0	○	○	○	○	○	○
	ANI1	アナログ入力	—	—	1	1	x	—	—	—	○	○	○	○	○	○
	AVREFM	基準電圧	—	—	1	1	x	—	—	—	○	○	○	○	○	○
	EI20	入力	—	—	0	1	x	—	—	—	○	○	○	○	○	○
	(TI00)	入力	PIOR01 = 0 PIOR00 = 1	—	0	1	x	—	—	—	○	○	○	○	○	○
	(INTP7)	入力	PIOR95 = 0 PIOR94 = 0 PIOR93 = 1	—	0	1	x	—	—	—	○	○	○	○	○	○
(PCLBUZ1)	出力	PIOR52 = 0 PIOR51 = 1 PIOR50 = 0	—	0	0	0	—	—	—	○	○	○	○	○	○	
P21	P21	入力	—	—	0	1	x	—	—	—	○	○	○	○	○	○
		出力	—	—	0	0	0/1	—	—	(TO00) = 0 (PCLBUZ0) = 0	○	○	○	○	○	○
	ANI0	アナログ入力	—	—	1	1	x	—	—	—	○	○	○	○	○	○
	AVREFP	基準電圧	—	—	1	1	x	—	—	—	○	○	○	○	○	○
	VBAT1	入力	—	—	0	1	x	—	—	—	○	○	○	○	○	○
	EI21	入力	—	—	0	1	x	—	—	—	○	○	○	○	○	○
	(TO00)	出力	PIOR01 = 0 PIOR00 = 1	—	0	0	0	—	—	(PCLBUZ0) = 0	○	○	○	○	○	○
	(INTP6)	入力	PIOR92 = 0 PIOR91 = 1 PIOR90 = 0	—	0	1	x	—	—	—	○	○	○	○	○	○
	(PCLBUZ0)	出力	PIOR52 = 0 PIOR51 = 1 PIOR50 = 1	—	0	0	0	—	—	(TO00) = 0	○	○	○	○	○	○

正)

表4-6 端子機能使用時のレジスタ、出力ラッチの設定例 (10/46)

端子名称	使用機能		PIORx	POMxx	PMCAxx	PMxx	Pxx	PFSEGx(PFCOMy, PFSEGz)または ISCLDID(ISCVLx, ISCCAP)※1	兼用機能出力		44 ピン	48 ピン	52 ピン	64 ピン	80 ピン	100 ピン
	機能名称	入出力							SAU・UARTA (UARTAの クロック出力を 除く)	SAU・UARTA 以外 (UARTAの クロック出力を 含む)						
P20	P20	入力	—	—	0	1	x	—	—	—	○	○	○	○	○	○
		出力	—	—	0	0	0/1	—	—	(PCLBUZ1) = 0	○	○	○	○	○	○
	ANI1	アナログ入力	—	—	1	1	x	—	—	—	○	○	○	○	○	○
	AVREFM	基準電圧	—	—	1	1	x	—	—	—	○	○	○	○	○	○
	EI20	入力	—	—	0	1	x	—	—	—	○	○	○	○	○	○
	(TI00)	入力	PIOR01 = 0 PIOR00 = 1	—	0	1	x	—	—	—	○	○	○	○	○	○
	(INTP7)	入力	PIOR95 = 0 PIOR94 = 0 PIOR93 = 1	—	0	1	x	—	—	—	○	○	○	○	○	○
(PCLBUZ1)	出力	PIOR52 = 0 PIOR51 = 1 PIOR50 = 0	—	0	0	0	—	—	—	○	○	○	○	○	○	
P21	P21	入力	—	—	0	1	x	—	—	—	○	○	○	○	○	○
		出力	—	—	0	0	0/1	—	—	(TO00) = 0 (PCLBUZ0) = 0	○	○	○	○	○	○
	ANI0	アナログ入力	—	—	1	1	x	—	—	—	○	○	○	○	○	○
	AVREFP	基準電圧	—	—	1	1	x	—	—	—	○	○	○	○	○	○
	VBAT1	入力	—	—	0	1	x	—	—	—	○	○	○	○	○	○
	EI21	入力	—	—	0	1	x	—	—	—	○	○	○	○	○	○
	(TO00)	出力	PIOR01 = 0 PIOR00 = 1	—	0	0	0	—	—	(PCLBUZ0) = 0	○	○	○	○	○	○
	(INTP6)	入力	PIOR92 = 0 PIOR91 = 1 PIOR90 = 0	—	0	1	x	—	—	—	○	○	○	○	○	○
	(PCLBUZ0)	出力	PIOR52 = 0 PIOR51 = 1 PIOR50 = 1	—	0	0	0	—	—	(TO00) = 0	○	○	○	○	○	○

3. 6.3.1 クロック動作モード制御レジスタ (CMC) (p.320, p.321)

誤)
(p.320)

(略)

AMPH	X1 クロック発振周波数の制御
0	1 MHz ≤ fx ≤ 10 MHz
1	10 MHz < fx ≤ 20 MHz

注 1. EXCLKS, OSCSELS, AMPHS[1:0]ビットはパワーオン・リセットによるリセット時のみ初期化され、その他のリセット要因では、値を保持します。

注 2. XT1 クロック発振回路のゲインおよび動作電流は、低消費発振 1 > 低消費発振 2 > 低消費発振 3 の順で小さくなります。

正)

(略)

MODRV.AMPH1	AMPH	X1 クロック発振周波数の制御
0	0	通常モード(1 MHz ≤ fx ≤ 10 MHz)
0	1	通常モード(10 MHz < fx ≤ 20 MHz)
1	1	低ドライブモード(5 MHz < fx ≤ 20 MHz)
1	0	設定禁止

注 1. EXCLKS, OSCSELS, AMPHS[1:0]ビットはパワーオン・リセットによるリセット時のみ初期化され、その他のリセット要因では、値を保持します。

注 2. XT1 クロック発振回路のゲインおよび動作電流は、低消費発振 1 > 低消費発振 2 > 低消費発振 3 の順で小さくなります。

(p.321)

- 注意 1. CMC レジスタは、リセット解除後、8 ビット・メモリ操作命令で 1 回のみ書き込み可能です。CMC レジスタを初期値 (00H) のまま使用する場合、暴走時の誤動作 (00H 以外の誤書き込みで復帰不可) を防止するために、リセット解除後は必ず 00H に設定してください。
- 注意 2. リセット解除後、クロック動作ステータス制御レジスタ (CSC) の設定で X1 発振または XT1 発振を開始する前に、CMC レジスタを設定してください。
- 注意 3. X1 クロック発振周波数が 10 MHz を超える場合は、必ず AMPH ビットに 1 を設定してください。

(略)

- 注意 1. CMC レジスタは、リセット解除後、8 ビット・メモリ操作命令で 1 回のみ書き込み可能です。CMC レジスタを初期値 (00H) のまま使用する場合、暴走時の誤動作 (00H 以外の誤書き込みで復帰不可) を防止するために、リセット解除後は必ず 00H に設定してください。
- 注意 2. リセット解除後、クロック動作ステータス制御レジスタ (CSC) の設定で X1 発振または XT1 発振を開始する前に、CMC レジスタを設定してください。
- 注意 3. X1 クロック発振周波数が 10 MHz を超える場合に、メイン発振器発振モード選択レジスタ (MODRV) で通常モードを選択するときは、必ず AMPH ビットに 1 を設定してください。

(略)

4. 6.3.2 メイン発振器発振モード選択レジスタ (MODRV) (p.322)

誤)

(略)

- 注意 1. MODRV レジスタは、リセット解除後、8 ビット・メモリ操作命令で 1 回のみ書き込み可能です。MODRV レジスタを初期値 (00H) のまま使用する場合、暴走時の誤動作 (00H 以外の誤書き込みで復帰不可) を防止するために、リセット解除後は必ず 00H に設定してください。
- 注意 2. リセット解除後、クロック動作ステータス制御レジスタ (CSC) の設定で X1 発振を開始する前に、MODRV レジスタを設定してください。
- 注意 3. AMPH1 ビットは、リセット解除後 fCLK に fiH を選択した状態 (fCLK を fMX や fSUB に切り替える前の状態) で設定してください。

正)

(略)

- 注意 1. MODRV レジスタは、リセット解除後、8 ビット・メモリ操作命令で 1 回のみ書き込み可能です。MODRV レジスタを初期値 (00H) のまま使用する場合、暴走時の誤動作 (00H 以外の誤書き込みで復帰不可) を防止するために、リセット解除後は必ず 00H に設定してください。
- 注意 2. リセット解除後、クロック動作ステータス制御レジスタ (CSC) の設定で X1 発振を開始する前に、MODRV レジスタを設定してください。
- 注意 3. AMPH1 ビットは、リセット解除後 fCLK に fiH を選択した状態 (fCLK を fMX や fSUB に切り替える前の状態) で設定してください。
- 注意 4. AMPH1 ビットは、CMC レジスタの AMPH ビットと組み合わせて使用します。詳細は 6.3.1 クロック動作モード制御レジスタ (CMC) を参照ください。

5. 35.2.4 CTSU 制御レジスタ BL, BH (CTSUCRBL, CTSUCRBH)
(p.1568)

誤)

(略)

SSCNT[1:0]		SUCLKスペクトラム拡散制御
0	0	CTSUTRIM1.SUADJD[7:0] + 00H
0	1	CTSUTRIM1.SUADJD[7:0] + 20H
1	0	CTSUTRIM1.SUADJD[7:0] + 40H
1	1	CTSUTRIM1.SUADJD[7:0] + 60H
CTSUTRIM1.SUADJD[7:0]ビットで指定されたSUCLKの周波数を調整します。		

(略)

正)

(略)

SSCNT[1:0]		SUCLKスペクトラム拡散制御
0	0	CTSUCRAH.SDPSEL=0の場合: CTSUTRIMx.SUADJD[7:0] + 00H
		CTSUCRAH.SDPSEL=1の場合: CTSUSUCLKx.SUADJx[7:0] + 00H
0	1	CTSUCRAH.SDPSEL=0の場合: CTSUTRIMx.SUADJD[7:0] + 10H
		CTSUCRAH.SDPSEL=1の場合: CTSUSUCLKx.SUADJx[7:0] + 20H
1	0	CTSUCRAH.SDPSEL=0の場合: CTSUTRIMx.SUADJD[7:0] + 20H
		CTSUCRAH.SDPSEL=1の場合: CTSUSUCLKx.SUADJx[7:0] + 40H
1	1	CTSUCRAH.SDPSEL=0の場合: CTSUTRIMx.SUADJD[7:0] + 30H
		CTSUCRAH.SDPSEL=1の場合: CTSUSUCLKx.SUADJx[7:0] + 60H
SUCLKの周波数を調整します。		

(略)

6. 35.4.2 TSCAP 端子 (p.1603)

誤)

35.4.2 TSCAP 端子

TSCAP 端子には、CTSU の内部電圧を安定させるためのコンデンサを接続する必要があります。TSCAP 端子とコンデンサ間、およびコンデンサと GND 間の配線は、できるだけ太く、短くしてください。

TSCAP 端子に接続されたコンデンサは、CTSUCRAL.CSW = 1 (外部容量接続スイッチ ON) にする前に、TSCAP 機能が割り当てられたポートからロウ・レベルを出力し、完全に放電させてください。

正)

35.4.2 TSCAP 端子

TSCAP 端子には、CTSU の内部電圧を安定させるためのコンデンサを接続する必要があります。TSCAP 端子とコンデンサ間、およびコンデンサと GND 間の配線は、できるだけ太く、短くしてください。

表 30 - 3 に TSCAP 端子に接続するコンデンサの条件を示します。

表30 - 3 TSCAP端子に接続するコンデンサの条件

項目	記号	条件
TSCAP端子外付け平滑コンデンサ容量	CTSCAP	10 nF ±10% ^注

注 静電容量の公称値が 10 nF、静電容量許容差が±10%以下の積層セラミックコンデンサを使用してください。温度特性は X7R(EIA)等、±15%以下のものから使用環境にあわせて選択してください。

TSCAP 端子に接続されたコンデンサは、CTSUCRAL.CSW = 1 (外部容量接続スイッチ ON) にする前に、TSCAP 機能が割り当てられたポートからロウ・レベルを出力し、完全に放電させてください。

7. 42.3.2 電源電流特性 (p.1742, p.1744 ~ p.1745)

誤)

(p.1742)

(1) 44～64ピン製品のフラッシュ ROM 256-512 KBの製品および80, 100ピン製品

(TA = -40 ~ +105°C, 1.6 V ≤ VDD ≤ 5.5 V, VSS = EVSS = 0 V)

(3/4)

項目	略号	条件			Min.	Typ.	Max.	単位
電源電流注1	IDD2注2	HALTモード	HS (高速メイン)モード	f _{IN} = 32 MHz注3	VDD = 5.0 V	0.61	2.24	mA
					VDD = 1.8 V	0.60	2.23	

			HS (高速メイン)モード	f _{IN} = 20 MHz注5、 方形波入力	VDD = 5.0 V	0.21	1.19	mA	
					VDD = 1.8 V	0.14	1.10		
				LS (低速メイン)モード	f _{IN} = 20 MHz注5、 方形波入力	VDD = 5.0 V	0.20	1.17	mA
						VDD = 1.8 V	0.14	1.10	
				f _{IN} = 20 MHz注5、 発振子接続	VDD = 5.0 V	0.51	1.56	mA	
					VDD = 1.8 V	0.49	1.54		
				f _{IN} = 10 MHz注5、 方形波入力	VDD = 5.0 V	0.15	0.65	mA	
					VDD = 1.8 V	0.12	0.61		
				f _{IN} = 10 MHz注5、 発振子接続	VDD = 5.0 V	0.30	0.84	mA	
					VDD = 1.8 V	0.29	0.82		
				f _{IN} = 8 MHz注5、 方形波入力	VDD = 5.0 V	0.13	0.54	mA	
					VDD = 1.8 V	0.10	0.50		
				f _{IN} = 8 MHz注5、 発振子接続	VDD = 5.0 V	0.26	0.70	mA	
					VDD = 1.8 V	0.25	0.68		

(略)

正)

(1) 44～64ピン製品のフラッシュ ROM 256-512 KBの製品および80, 100ピン製品

(TA = -40 ~ +105°C, 1.6 V ≤ VDD ≤ 5.5 V, VSS = EVSS = 0 V)

(3/4)

項目	略号	条件			Min.	Typ.	Max.	単位
電源電流注1	IDD2注2	HALTモード	HS (高速メイン)モード	f _{IN} = 32 MHz注3	VDD = 5.0 V	0.61	2.24	mA
					VDD = 1.8 V	0.60	2.23	

			HS (高速メイン)モード	f _{IN} = 20 MHz注5、 方形波入力	VDD = 5.0 V	0.24	1.23	mA	
					VDD = 1.8 V	0.23	1.21		
				LS (低速メイン)モード	f _{IN} = 20 MHz注5、 方形波入力	VDD = 5.0 V	0.24	1.22	mA
						VDD = 1.8 V	0.23	1.22	
				f _{IN} = 20 MHz注5、 発振子接続	VDD = 5.0 V	0.51	1.56	mA	
					VDD = 1.8 V	0.49	1.54		
				f _{IN} = 10 MHz注5、 方形波入力	VDD = 5.0 V	0.15	0.65	mA	
					VDD = 1.8 V	0.12	0.61		
				f _{IN} = 10 MHz注5、 発振子接続	VDD = 5.0 V	0.30	0.84	mA	
					VDD = 1.8 V	0.29	0.82		
				f _{IN} = 8 MHz注5、 方形波入力	VDD = 5.0 V	0.13	0.54	mA	
					VDD = 1.8 V	0.10	0.50		
				f _{IN} = 8 MHz注5、 発振子接続	VDD = 5.0 V	0.26	0.70	mA	
					VDD = 1.8 V	0.25	0.68		

(略)

(p.1744)

次回ユーザーズマニュアル改版時に「44～64 ピン製品のコード・フラッシュ・メモリ 64-128 KB の製品」の電源電流特性を追加します。

(p.1745)

(2) 周辺機能（全製品共通）

(TA = -40 ~ +105°C, 1.6 V ≤ VDD ≤ 5.5 V, VSS = EVSS = 0 V)

(1/2)

項目	略号	条件		Min.	Typ.	Max.	単位
高速オンチップ・オシレータ動作電流	IFIH注1				345		μA
中速オンチップ・オシレータ動作電流	IFIM注1				20		μA
低速オンチップ・オシレータ動作電流	IFIL注1				0.3		μA
RTC動作電流	IRTC注1, 2, 3	fRTCCLK = 32.768 kHz			0.005		μA
		fRTCCLK = 128 Hz			0.002		μA
32ビット・インターバル・タイマ動作電流	IIT注1, 2, 4				0.04		μA
8ビット・インターバル・タイマ動作電流	ITMT注1, 2, 5	fSUB = 32.768 kHz, fMAIN停止	8ビット・カウンタ・モード×2 ch動作		0.08		μA
			16ビット・カウンタ・モード動作		0.06		μA
タイマRJ動作電流	ITMRJ注6	fSUB = 32.768 kHz, fMAIN停止、1ユニットあたり			0.14		μA
16ビット・タイマKB40, KB41, KB42動作電流	ITMKB注7	単体動作モード、タイマ出力禁止、fHOCO = 64 MHz <u>1ユニットあたり</u>			530		μA

SNOOZEモード・シーケンサ動作電流	ISMS注1, 17	fIH = 32 MHz	44~64ピン製品のフラッシュ ROM 256-512 KBの製品および80, 100ピン製品		1.5		mA
		fIL = 32.768 kHz	44~64ピン製品のフラッシュ ROM 256-512 KBの製品および80, 100ピン製品		1.6		μA
SNOOZE動作電流	ISNOZ注1	fIH = 32 MHz	ADC動作	モード遷移中注18	0.6	0.81	mA
				変換動作中、低電圧モード、AVREFP = VDD = 3.0 V	1.2	1.56	mA
			簡易SPI (CSI) / UART動作		0.7	0.92	mA
		SMS注19	44~64ピン製品のフラッシュ ROM 256-512 KBの製品および80, 100ピン製品	2.0		mA	

(2) 周辺機能（全製品共通）

(TA = -40 ~ +105°C, 1.6 V ≤ VDD ≤ 5.5 V, VSS = EVSS = 0 V)

(1/2)

項目	略号	条件		Min.	Typ.	Max.	単位
高速オンチップ・オシレータ動作電流	IFIH注1				345		μA
中速オンチップ・オシレータ動作電流	IFIM注1				20		μA
低速オンチップ・オシレータ動作電流	IFIL注1				0.3		μA
RTC動作電流	IRTC注1, 2, 3	fRTCCLK = 32.768 kHz			0.005		μA
		fRTCCLK = 128 Hz			0.002		μA
32ビット・インターバル・タイマ動作電流	IIT注1, 2, 4				0.04		μA
8ビット・インターバル・タイマ動作電流	ITMT注1, 2, 5	fSUB = 32.768 kHz, fMAIN停止	8ビット・カウンタ・モード×2 ch動作		0.08		μA
			16ビット・カウンタ・モード動作		0.06		μA
タイマRJ動作電流	ITMRJ注6	fSUB = 32.768 kHz, fMAIN停止、1ユニットあたり			0.14		μA
16ビット・タイマKB40, KB41, KB42動作電流	ITMKB注7	単体動作モード、タイマ出力禁止、fHOCO = 64 MHz	44~64ピン製品のコード・フラッシュ・メモリ 64~128 KBの製品、1ユニット		235		μA
			44~64ピン製品のコード・フラッシュ・メモリ 256~512 KBの製品および80, 100ピン製品、3ユニット		530		μA

SNOOZEモード・シーケンサ動作電流	ISMS注1, 17	fIH = 32 MHz	44~64ピン製品のコード・フラッシュ・メモリ 64~128 KBの製品		1.1		mA
			44~64ピン製品のコード・フラッシュ・メモリ 256~512 KBの製品および80, 100ピン製品		1.5		mA
		fIL = 32.768 kHz	44~64ピン製品のコード・フラッシュ・メモリ 64~128 KBの製品		1.2		μA
			44~64ピン製品のコード・フラッシュ・メモリ 256~512 KBの製品および80, 100ピン製品		1.6		μA
SNOOZE動作電流	ISNOZ注1	fIH = 32 MHz	ADC動作	モード遷移中注18	0.6	0.81	mA
				変換動作中、低電圧モード、AVREFP = VDD = 3.0 V	1.2	1.56	mA
			簡易SPI (CSI) / UART動作		0.7	0.92	mA
		SMS注19	44~64ピン製品のコード・フラッシュ・メモリ 64~128 KBの製品	1.6		mA	
			44~64ピン製品のコード・フラッシュ・メモリ 256~512 KBの製品および80, 100ピン製品		2.0		mA

以上