

RENESAS TECHNICAL UPDATE

〒135-0061 東京都江東区豊洲 3-2-24 豊洲フォレシア
ルネサス エレクトロニクス株式会社
問合せ窓口 <https://www.renesas.com/jp/ja/support/contact/>

製品分類	MPU & MCU	発行番号	TN-RA*-A0163A/J	Rev.	第1版
題名	FSBL 実行時の注意事項		情報分類	技術情報	
適用製品	RA8P1 グループ RA8T2 グループ RA8M2 グループ RA8D2 グループ	対象ロット等 チップバージョン Aのみ	関連資料	各製品のユーザーズマニュアル ハードウェア編 (詳細は関連資料をご参照ください)	

チップバージョン A のみにおいて、FSBL を有効にしたとき、FSBL 実行時の注意事項がありますので、以下のとおり連絡いたします。

なお、ページ番号、項番号は RA8P1 グループを例に記載しています。その他の製品につきましては、最終ページの表をご参照ください。

また、チップバージョン A は MCU バージョンレジスタの MCUVER.MCUVE ビットをリードして、0x1 を確認することで識別可能です。

1. 注意事項

チップバージョン A において、FSBLCTRL0.FSBLLEN[2:0] を 000 にして FSBL を有効にした時、表 7.2 で示す条件で FSBL が正常に動作しない場合があります。なお、下記表において、外部 VDD モードの条件の記載が漏れていましたので、赤文字を追加いたします。

表 7.2 FSBLCLK 設定とシステムクロック周波数の関係

システムクロック	FSBLCLK[2:0] = 111b (VDD=VSCR_1) (External VDD = Voltage range1)	FSBLCLK[2:0] = 110b (VDD=VSCR_1) (External VDD = Voltage range1)	FSBLCLK[2:0] = 101b (VDD=VSCR_2) (External VDD = Voltage range2)	FSBLCLK[2:0] = 100b (VDD=VSCR_2) (External VDD = Voltage range2)
CPUCLK0	250MHz	200MHz	150MHz	133MHz
CPUCLK1	250MHz	200MHz	150MHz	133MHz
ICLK	250MHz	200MHz	150MHz	133MHz
MRICK	250MHz	200MHz	150MHz	133MHz
MRPCLK	125MHz	100MHz	75MHz	66MHz
PCLKA	125MHz	100MHz	75MHz	66MHz
PCLKB	62.5MHz	50MHz	37.5MHz	33MHz
MRPCLK	125MHz	100MHz	75MHz	66MHz
PCLKA	125MHz	100MHz	75MHz	66MHz
PCLKB	62.5MHz	50MHz	37.5MHz	33MHz

注. 上記以外の FSBLCLK 設定は禁止されています。

2. 正常に動作しない理由

- 2.1 表 7.2 のいずれの条件において、SRAMWTSC.WTEN ビットを 1 にして、SRAM へのアクセスサイクルにウェイトステートを追加するべきでしたが、0 のままになっており、SRAM が正常に動作できない可能性があります。
- 2.2 FSBLCLK[2:0] ビットが 111b、および 110b の時、VSCR.VSCM[2:0] ビットを 001b にして VDD を VSCR_1 (0.95V) にすべきでしたが、010b になっていました。その結果、VDD が VSCR_2 (0.925V) になっており、正常に動作できない可能性があります。
- 2.3 FSBL 実行時は PLL1 のクロックソースの HOCO を 24MHz に設定しますが、HOCO の周波数偏差によっては PLLCCR.PLLMUL[8:0] で逡倍した周波数から生成される各クロック周波数が最大値を超過する可能性があります。

3. 対策

チップバージョン A において、FSBLCTRL0.FSBLEN[2:0] を 000 にして FSBL を有効にしないでください。

4. チップバージョンによる仕様の違い

全製品共通で 4 ページ目の表 1.1 に以下を追加いたします。

表 1.1 チップバージョンによる仕様の違い

章		仕様の違い	
		チップバージョン A	チップバージョン B
「7. オプション設定メモリ」	「7.2.11 FSBLCTRL0 FSBL コントロールレジスタ 0」	FSBLEN[2:0] ビットを 000b に設定することは禁止	FSBLEN[2:0] ビットを 000b に設定することは可能

【関連資料】

該当製品	関連資料	ドキュメント番号	ページ番号	項番号
RA8P1	RA8P1 グループ ユーザーズマニュアル ハードウェア編 Rev.1.20	R01UH1064JJ0120	311 of 4371	7.2.11
RA8T2	RA8T2 グループ ユーザーズマニュアル ハードウェア編 Rev.1.20	R01UH1067JJ0120	291 of 3767	7.2.11
RA8M2	RA8M2 グループ ユーザーズマニュアル ハードウェア編 Rev.1.20	R01UH1066JJ0120	295 of 3969	7.2.11
RA8D2	RA8D2 グループ ユーザーズマニュアル ハードウェア編 Rev.1.20	R01UH1065JJ0120	309 of 4358	7.2.11