

电池管理

使用由GPIO控制的低压侧FET保护电池

摘要

在由MCU和电池前端(BFE)控制的电池组中，GPIO可以作为备选的保护FET(一般使用低压侧FET)控制路径。用例包括(1)通过关闭高压侧充电泵，将电池IC的上限电压范围延伸至更高的电压；(2)仅进行少量BOM更改，改变高压侧解决方案的用途，作为低压侧解决方案。采用ISL94216器件的解决方案可作为低压侧GPIO控制解决方案的模型；但在本白皮书中，用于低压侧GPIO控制的技术和原理通常也适用于带GPIO的电池IC(例如ISL94216)以及带GPIO的电池组MCU(例如RL78)。ISL94216 BFE提供位设置，可将控制逻辑从高压侧FET引脚切换至内置GPIO，从而显著简化低压侧控制的采用。

引言

BFE器件(例如ISL94216或ISL94212)定期检查电池状态和工作环境，以防止灾难性故障，当这些器件与MCU结合使用时，可以延长电池寿命。为了管理电池组状态，内部模数转换器(ADC)提供对电池组参数的精确监控，通常包括电池电压、温度和负载电流。此外，BFE通常支持通信协议，这让客户能够在电池管理解决方案中连接MCU，以控制GPIO或监控电池状态。

ISL94216是一款16单元BFE IC，它是任何电池管理系统(BMS)的必备组件，ISL94216是针对高压侧和低压侧FET控制的。ISL94216数据手册侧重于高压侧控制；但是，通过简单的配置设置，ISL94216可以无缝支持低压侧功率FET控制，同时保留所有控制逻辑、固件和外设支持电路。本白皮书提供在低压侧电池应用中使用ISL94216的指南。在此类应用中，低压侧控制还有另外一个好处，即最大电压可扩展至67.2V。在禁用充电泵的情况下，低压侧配置让ISL94216能够在更高的最高电池组电压下工作。

标准锂离子电池的最高电压约为4.2V。最高工作电压额定值为67.2V，支持16个电池单元串联的应用。图1显示了ISL94216在电池组中的使用，针对低压侧应用配置。

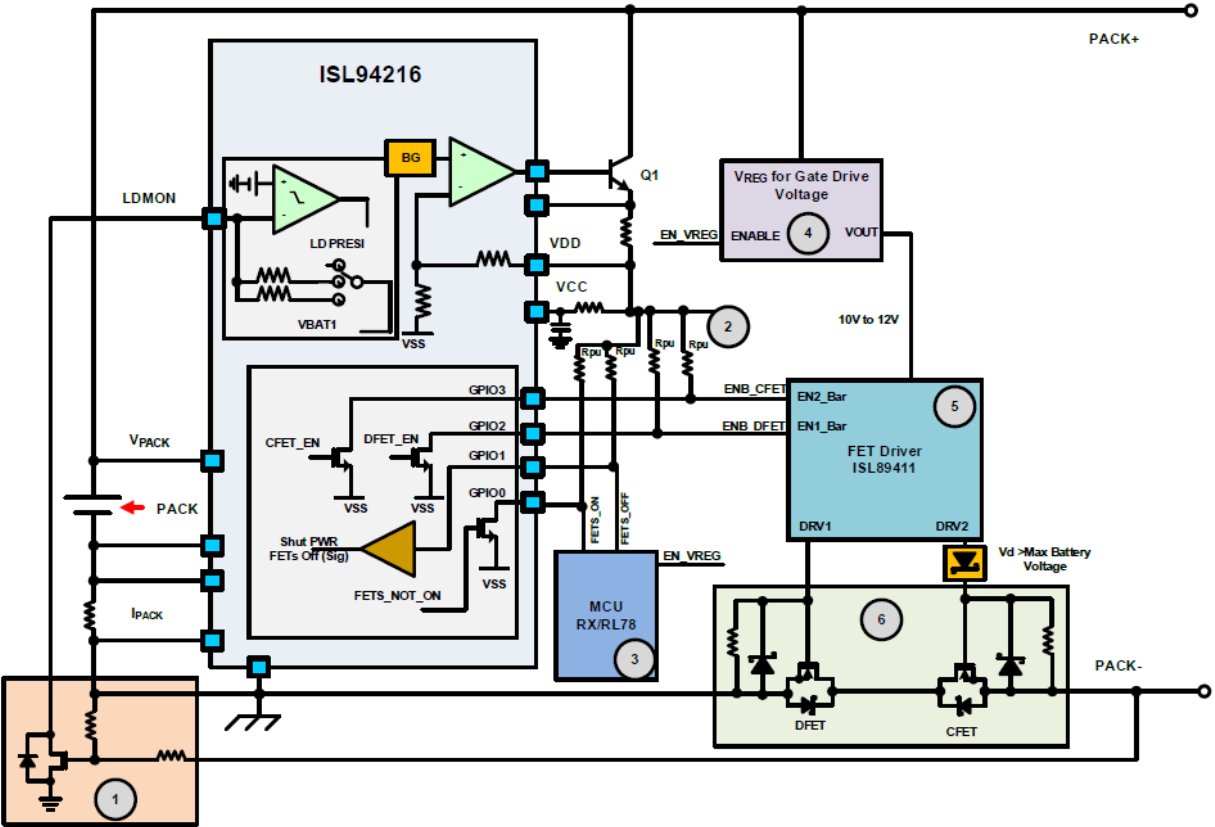


图 1. 基于低压侧功率FET控制的ISL94216配置示例

图1中的电路经过调节，以提供低功耗和良好性能。本白皮书详细介绍了图中所示的几个控制选项。

目录

摘要1

引言1

功能概述4

 负载检测(1)4

 低压侧工作的GPIO设置(2)4

 MCU(3)5

 功率FET驱动器的V_{REG}(4)5

 功率FET驱动器(5)5

 CFET和DFET电路(6).....6

总结.....6

修订记录6

功能概述

ISL94216默认配置包括高压侧FET控制，在上电复位(POR)或复位后，该器件可以轻松重新配置为由MCU进行低压侧控制（如下文所述）。图1显示了推荐的低压侧FET配置，它的工作方式如下：启动时，器件处于低功耗模式下，没有连接负载或充电器，CFET和DFET都处于关断状态。在Pack+和Pack-引脚之间连接负载时，LDMON引脚通过方框1中的电路激活，触发负载存在检测电路，并设置ISL94216负载PRESI位（寄存器0x64），它可以唤醒ISL94216并将模式更改为闲置。转换至闲置模式时会向MCU发出负载检测信号。有多种不同的固件实施选项，可向MCU发出信号启动栅极控制，其中一个选项是让MCU使用发向FETSON引脚的信号。接下来，MCU通过EN_VREG信号，启动方框4中显示的栅级驱动器VREG。该稳压器为栅极驱动电压供电，后者由方框5中的FET驱动器控制。从ISL94216通过GPIO2发出信号时，FET驱动器可启用DFET。下文将对这些方框进行详细说明。

负载检测(1)

在高压侧FET配置中，LDMON引脚必须拉低到1.2V以下，以便设置LD PRESI位。在低压侧应用中，当连接负载时，PACK-引脚拉向PACK+，即负载检测电路的相反极性。白色方框(1)中的电路可以反转极性，因此负载在低压侧功率FET应用中是可检测的。

使用带有电阻分压器的NMOS会反转负载检测的逻辑极性。为了连接到NMOS漏极，该电路重新调整了ISL94216负载检测内部上拉电阻的用途。该电路适用于1MΩ的下拉电阻；此1 MΩ和33kΩ的R_{GS}电阻可检测15kΩ或更小的负载。在充电器检测方面，ISL94216依赖MCU。

低压侧工作的GPIO设置(2)

ISL94216是为高压侧和低压侧FET控制而设计的。要完成从高压侧到低压侧FET控制的内部更改，只需进行GPIO配置设计。低压侧FET控制使用ISL94216的GPIO引脚。将GPIO配置位0x12.[5:4]设置为**功率FET栅极驱动输出(B11)**。此设置可将GPIO2关联到DFET状态，将GPIO3关联到CFET状态。这些状态取决于位0x24.1 DFET EN和0x24.0 CFET EN（在数据手册的“0x24.1 DFET EN”和“0x24.0 CFET EN”部分），其他设置和故障在数据手册的“CFET和DFET引脚（50, 51）”部分中进行了说明。DFET和CFET状态与DFET和CFET引脚的预期行为一致，但这些状态不取决于充电泵（在低压侧模式下禁用）；因此，虽然高压侧DFET和CFET引脚为关断状态，但当0x24.7 CPMP EN位（数据手册的“0x24.7 CPMP EN”部分）为0和/或0x65.5 CPMP NRDY位（数据手册“0x65.5 CPMP NRDY”部分）为1时，状态可能为**开（低）**。

引脚GPIO2和GPIO3的Hi-Z引脚状态与等同于禁用DFET和/或CFET。当器件处于节电和低功耗模式下时，DFET和CFET引脚处于HI-Z状态。控制功率FET的所有故障也控制引脚GPIO2和GPIO3。例如，对于高压侧应用，电线开路检测自动关断功率FET。对于低压侧应用，出现电线开路故障时，功率FET GPIO引脚设置为HI-Z状态。

“故障！找不到基准源。”将GPIO输出引脚（3，2，0）的逻辑状态定义为GPIO1输入、器件模式、内部DFET和CFET使能位的函数。

表1：FET输出模式下的GPIO引脚

内部状态变量			输入引脚	输出引脚		
模式	DFET	CFET	FET关断 (GPIO1)	FET开启 (GPIO0)	DFET (GPIO2)	CFET (GPIO3)
扫描或闲置	关	关	低	低	HI-Z	HI-Z
	关	开	低	HI-Z	HI-Z	低
	开	关	低	HI-Z	低	HI-Z
	开	开	低	HI-Z	低	低
	X	X	高	低	HI-Z	HI-Z
低功耗或节电	X	X	X	HI-Z	HI-Z	HI-Z

GPIO1配置为FET关断数字输入引脚。该引脚让MCU能够关断功率FET，而无需从MCU到设备的串行通信。如果逻辑输入处于高电平状态，则DFET和CFET GPIO引脚以及高压侧DFET和CFET引脚（如果使能）均关断。如果逻辑输入处于低电平状态，DFET和CFET状态将传递到GPIO2和GPIO3。选择此配置前，通过将相应的使能位设置为0以禁用CFET和DFET；接下来，将0x3C写入寄存器0x12。

GPIO0配置为FET开启数字输出引脚。CFET和DFET均关断时，引脚的输出为低电平状态。如果CFET和DFET GPIO输出之一或两者为开，则为高阻抗。

数据手册提供了更多详细信息，请参阅“0x12.5:4 GPIO配置”部分。

MCU(3)

与在高压侧应用中相同，ISL94216连接到MCU，以提供完整的电池管理解决方案。MCU负责寄存器配置、读取数据寄存器、超驰控制，以及外部通信等其他功能。就功能和成本而言，MCU的理想选择包括瑞萨的16位RL78系列和32位RX系列。通常，ISL94216提供了全面的前端电池解决方案，因此在选择MCU时不需要考虑前端功能。支持高压侧FET解决方案的大多数固件可在低压侧FET应用中运行，只需事先指定少量更新，即可实现GPIO FET控制。

功率FET驱动器的V_{REG}(4)

方框4中的稳压器提供了CFET、DFET和FET驱动器需要的栅级驱动电压。稳压器输入端连接到V_{PACK}，以防止加载单独的电池单元，导致电池单元失配。稳压器供电给驱动电路（在本例中，使用ISL89411的12V稳压输出）以开启和关断功率FET。可为MCU供电的替代PMIC是可编程降压转换器RAA212832，带两个LDO输出。稳压器通过来自MCU的负载或充电器检测信号激活。

功率FET驱动器(5)

方框5包含ISL89411双FET驱动器，设计用于提供12V栅极电压以及4.5V至19V工作电压。齐纳二极管连接到DRV2，可在连接负载时保护驱动器输出引脚。应选择齐纳电压高于最大电池电压的齐纳二极管。应将串联栅极电阻（未显示）添加到CFET和DFET栅极连接，在选择栅极电阻时，应考虑到所有的上升/下降时间要求。

CFET和DFET电路 (6)

方框6显示了MOSFET以及相关的驱动和保护电路。低压侧的CFET和DFET的顺序与在高压侧配置中相反，CFET与Pack引脚（Pack-为低压侧）相邻。由于CFET在Pack-端子上，在负载连接时CFET可能暴露在更高的电压下；因此，必须在FET栅源间使用齐纳二极管或其他保护电路，以确保栅源电压不会超过MOSFET最大栅极电压额定值。

总结

ISL94216上的GPIO可配置用于低压侧FET控制，轻松扩展电池前端工作电压范围。根据要求，其他使用GPIO的解决方案也是可行的；有关更多信息，请联系您当地的 [瑞萨销售代表](#)。

修订记录

版本	日期	描述
1.0	2020年11月19日	初始发布

重要通知和免责声明

瑞萨电子株式会社及其关联公司（以下简称“瑞萨”）的技术规范和可靠性数据（包括数据手册）、设计资源（包括参考设计）、应用或其他设计建议、Web工具、安全信息以及其他资源“按原样”提供，不保证无瑕疵。瑞萨不做任何明示或暗示保证，包括但不限于产品适销性、特定用途适用性或不侵犯第三方知识产权的保证。

这些资源的适用对象是使用瑞萨产品熟练进行设计的开发人员。以下事宜请自行负责：(1)为您的应用选择合适的产品，(2)设计、验证和测试您的应用，(3)确保您的应用符合适用的标准以及安全性等所有其他要求。这些资源如有更改，恕不另行通知。瑞萨仅授权您将这些资源用于开发采用瑞萨产品的应用。严禁复制这些资源或用于其他用途。我们未授予任何其他瑞萨知识产权或任何第三方知识产权的许可。瑞萨对因使用这些资源而产生的任何索赔、损害、成本、损失或负债概不负责，且瑞萨及其代表的全部损失须由您赔偿。瑞萨的产品仅遵守瑞萨的销售条款和条件，或书面签订的其他适用条款。使用瑞萨的任何资源不会扩大或更改这些产品的任何适用保修或保修免责声明。

（版本1.0，2020年3月）

企业总部

TOYOSU FORESIA, 3-2-24 豊洲,
江東区, 東京 135-0061, 日本
www.renesas.com

商标

Renesas和Renesas标志是瑞萨电子株式会社的商标。所有商标和注册商标均为其各自所有者的资产。

联系信息

有关产品、技术、文档最新版本或附近销售办事处的更多信息，请访问：
www.renesas.com/contact/